



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Técnicas de Modulação para Dois Tipos de Inversores de Três Níveis: Balanceamento no Ponto Neutro, Cálculo de Perdas e Redução no Número de Componentes

Abinadabe Silva Andrade

Relatório referente ao Trabalho de Dissertação submetido à Coordenação do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande.

Área de Conhecimento: Processamento de Energia

Orientador:
Edison Roberto Cabral da Silva

Campina Grande, Paraíba, Brasil

©Abinadabe Silva Andrade, Março de 2012



A553t Andrade, Abinadabe Silva
Técnicas de modulação para dois tipos de inversores de três níveis: balanceamento no ponto neutro, cálculo de perdas e redução no número de componentes / Abinadabe Silva Andrade.- Campina Grande, 2012.
119f.

Dissertação (Mestrado em Engenharia Elétrica)
Universidade Federal de Campina Grande, Centro de Engenharia Elétrica e informática.

1. Redução de Perdas. 2. Inversor. 3. Multinível. 4. NPC. 5. Dissertação. I. Silva, Edilson Roberto Cabral da Dr. II. Universidade Federal de Campina Grande - Campina Grande(PB) III. Título

CDU 621.3(043)

**TÉCNICAS DE MODULAÇÃO PARA DOIS TIPOS DE INVERSORES DE TRÊS
NÍVEIS: BALANCEAMENTO NO PONTO NEUTRO, CÁLCULO DE PERDAS E
REDUÇÃO NO NÚMERO DE COMPONENTES**

ABINADABE SILVA ANDRADE

Dissertação Aprovada em 16.03.2012



EDISON ROBERTO CABRAL DA SILVA, Dr.Ing., UFCG
Orientador



CURSO BRANDÃO JACOBINA, Dr.Ing., UFCG
Componente da Banca



EUZELI CIPRIANO DOS SANTOS JÚNIOR, D.Sc., UFCG

Componente da Banca

CAMPINA GRANDE - PB
MARÇO - 2012

*À minha esposa e filha que são a
razão do meu viver:
Érica Andrade e Hadassa Andrade.
Assim como disse John Nash:
"É somente nas misteriosas
equações do amor
que alguma lógica real pode ser
encontrada."
À minha minha família:
Minha mãe Arlete Andrade, meu
irmão Abdênego Felipe.*

*In memoriam de meu pai:
Felício, Não recordo do seu rosto
nem da sua voz, mas carrego dentro
mim um pedaço seu.*

Agradecimentos

Acima de todas as coisas, a Deus, por ser o autor da minha vida.

Ao professor orientador Edison Roberto Cabral da Silva por tornar possível esse trabalho e pela sua compreensão, paciência, amizade e experiência. Ao professor Talvanes Meneses Oliveira por ter sido o meu incentivador e primeiro orientador na pesquisa. Ao professor Cursino Brandão Jacobina por ter me dado a oportunidade de ingressar no LEIAM. Aos professores Euzeli Cipriano dos Santos Júnior, Alexandre Cunha e Maurício Beltrão Bandrão pela suas sugestões e conhecimentos. Aos funcionários e técnicos da COPELE, em especial à Ângela, Fabrício e Tamisa, pela disposição e colaboração.

Aos meus amigos e parceiros de pesquisa, Antonio de Paula Dias Queiroz, Álvaro Maciel, Edgar Luiz, Euller Gonsalves e Luciano Barros.

Aos meus pastores, Lucimário Soares e Helenira Nunes, que são os meus pais na fé.

Finalmente à CAPES, que proporcionou o suporte financeiro para a realização deste trabalho.

Resumo

Este trabalho de dissertação trata de estratégias de modulação para inversores de três níveis do tipo NPC e NRC. Como objetivo principal dessas técnicas, está o controle do equilíbrio das tensões no barramento CC. Visando obter um melhor rendimento para o inversor de três níveis, foi proposto um levantamento das técnicas de modulação *PWM* para estas estruturas, destacando as suas particularidades e realizando uma análise baseada em alguns parâmetros de desempenho.

Além das técnicas estudadas, este trabalho propõe uma técnica que é a combinação de outras duas técnicas. Além disso, este trabalho também realiza um controle em malha fechada generalizado, que tem a capacidade de adaptar-se a qualquer técnica escolhida. As análises foram feitas em malha aberta e em malha fechada. AS técnicas também foram analisadas com uma frequência de chaveamento consideravelmente baixa e também no intuito de realizar uma comparação mais justa entre as técnicas, a frequência média de chaveamento foi fixada.

São apresentados neste trabalho, resultados de simulações e alguns experimentais. Para testar as estratégias, foi montada a estrutura de um conversor CA/CC/CA onde aparte de retificação é feita por um conversor ponte completa a diodos. E a parte da inversão foi feita, hora pelo inversor NPC e hora NRC utilizando o módulo multinível da SEMIKRON. Utilizou-se também um processador digital de sinais para geração dos sinais de comando do dispositivos e fibra-ótica, para evitar interferências.

Palavras-chave: Redução de Perdas, Inversor, Multinível, NPC.

Abstract

This dissertation presents a study for modulation strategies for three-level inverter (NPC and NRC). The main goals of these techniques is to control the balance of the link-DC voltages. In order to obtain a better yield for the three-level inverter has been proposed a survey of the PWM modulation techniques *PWM* for these structures, highlighting its special and performing an analysis on some performance parameters.

In addition to the techniques, this paper proposes a technique which is a combination of two another techniques. Moreover, this work proposes a general closed loop control. The analyzes were performed in open-loop and closed-loop. The techniques were also analyzed with a considerably low switching frequency and also in order to implement a fairer comparison between the techniques, the average switching frequency is fixed.

Are presented in this paper, simulation results and some experimental. To test the strategies, the structure CA/CC/CA was built, where apart is a rectifier comprises for bridge diode. And another part is a multilevel inverter was made, the tow topologies (NRC and NPC) using the module from SEMIKRON . We also used a digital signal processor for generating the control signals and the fiber-optic devices, to avoid interference.

Keywords: Loss Reduction, Inverter, Multilevel, NPC.

Índice

Agradecimentos	iv
Resumo	v
Abstract	vi
Índice	vii
Índice de Tabelas	x
Índice de Figuras	xiii
1 Introdução Geral	1
1.1 Breve Introdução sobre Conversores (<i>cc/ca</i>) Multiníveis.	1
1.2 Revisão Bibliográfica	3
1.3 Proposta de Trabalho	9
1.4 Organização do Trabalho	9
2 Estratégias de Modulação em Inversores Multiníveis Aplicadas às Topologias NPC e NRC	11
2.1 Introdução	11
2.2 A Topologia NPC	12
2.3 Estratégias de Modulação	18
2.3.1 Estratégias CBPWM	18
2.3.2 Estratégias SVPWM	20
2.3.3 Estratégias HPWM	24
2.4 Introdução a Topologia NRC e Adaptação do Chaveamento	26
2.5 Balanceamento das Tensões nos Capacitores	29

2.6	Conclusões	31
3	Técnicas de Modulação <i>PWM</i> Estudadas e Modificações Propostas	34
3.1	Organização das Técnicas Pela Setorização	34
3.2	Técnicas de Modulação <i>PWM</i> Estudadas	37
3.3	Propostas de Modificações das Técnicas	60
3.3.1	Modificação da Técnica <i>CEL_SV_S2</i>	60
3.3.2	Modificação da Técnica <i>POU_SV_S2 (POU_SV_S2_PROP)</i>	63
3.4	Conclusão	63
4	Análise de Desempenho e Resultados de Simulação em Malha Aberta	65
4.1	Introdução e Dados de Simulação	65
4.1.1	Ondulação de Tensão e Erro médio de Tensão	66
4.1.2	THD e WTHD	67
4.1.3	Perdas nos Interruptores	69
4.2	Resultados de Simulação	70
4.2.1	Análise Comparativa para o Caso da Injeção do Terceiro Harmônico	70
4.2.2	Resultados para a Topologia NPC	74
4.2.3	Resultados para a Topologia NRC	78
4.3	Conclusão	82
5	Análise de Desempenho e Resultados de Simulação em Malha Fechada	83
5.1	Introdução	83
5.2	Controle em Malha Fechada Unificado Proposto	84
5.3	Resultados de Simulação para uma Frequência de Chaveamento Fixa	85
5.3.1	Resultados para a Topologia NPC	85
5.3.2	Resultados para a Topologia NRC	91
5.3.3	Considerações Finais	97
5.4	Resultados de Simulação para uma Frequência de Comutação Fixa	99
5.5	Conclusão	104
6	Resultados Experimentais	106
6.1	Introdução	106
6.2	Resultados em Malha Aberta	107

6.2.1	Desempenho quanto ao THD e WTHD	109
6.3	Resultados em Malha Fechada	109
6.3.1	Desempenho quanto ao THD e WTHD	111
6.4	Conclusão	111
7	Conclusões Gerais	113
7.1	Trabalhos Futuros	115
	Referências Bibliográficas	116

Índice de Tabelas

2.1	Possíveis estados de condução e valores da tensão fase-neutro ($x = a, b, c$) . . .	13
2.2	Estados das chaves.	21
2.3	Corrente injetada no ponto central e seus respectivos vetores.	31
2.4	Corrente injetada no ponto central e seus respectivos vetores.	31
3.1	Setorização do Tipo 1.	36
3.2	Setorização do Tipo 2.	36
3.3	Setorização do Tipo 2.	37
3.4	Correção do vetor de tensão de referência pelo método proposto.	45
3.5	Determinação dos Setores do Inversor.	49
3.6	Determinação da região de um Setor.	49
3.7	Seqüência de comutação e tensões de saída.	56
4.1	Dados Gerais de Simulação.	65
4.2	Ondulação e o Erro Médio de Tensão.	71
4.3	Análise de THD e WTHD de corrente e de Tensão.	72
4.4	Análise das Perdas nos Interruptores (W).	73
4.5	Análise de Ondulação e o Erro Médio de Tensão.	75
4.6	Análise de THD e WTHD de corrente e de Tensão.	76
4.7	Análise das Perdas nos Interruptores (W).	78
4.8	Análise de Ondulação e o Erro Médio de Tensão.	79
4.9	Análise de THD e WTHD de corrente e de Tensão.	81
4.10	Análise das Perdas nos Interruptores (W).	81
5.1	Dados Gerais de Simulação.	84

5.2	Comparação do Controle Generalizado Proposto com o Controle de cada Técnica.	85
5.3	Análise de Ondulação e o Erro Médio de Tensão e Chaveamento Médio.	86
5.4	Análise de THD e WTHD de corrente e de Tensão.	89
5.5	Análise das Perdas nos Interruptores (W).	91
5.6	Análise de Ondulação e o Erro Médio de Tensão e Chaveamento Médio.	93
5.7	Análise de THD e WTHD de corrente e de Tensão.	93
5.8	Análise das Perdas nos Interruptores (W).	96
5.9	Análise de Ondulação e o Erro Médio de Tensão para as Topologias NPC e NRC em Malha Fechada(V).	97
5.10	Análise de THD e WTHD de corrente de Saída (i_a) para as topologias NPC e NRC em Malha Fechada(%).	98
5.11	Análise de THD e WTHD da Tensão de Linha (V_{ab}) para as topologias NPC e NRC em Malha Fechada(%).	98
5.12	Análise das Perdas Totais nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).	99
5.13	Chaveamento Médio (kHz) e Tensão de Linha da Fundamental rms para uma frequência de 720 Hz e Índice de Modulação 0,85	99
5.14	Dados de Simulação para uma Frequência de Comutação para uma Chav. Médio (kHz) Fixo.	100
5.15	Análise de Ondulação e o Erro Médio de Tensão para as Topologias NPC e NRC em Malha Fechada(V).	101
5.16	Análise de THD e WTHD de corrente de Saída (i_a) para as topologias NPC e NRC em Malha Fechada(%).	102
5.17	Análise de THD e WTHD da Tensão de Linha (V_{ab}) para as topologias NPC e NRC em Malha Fechada(%).	102
5.18	Análise das Perdas de Chaveamento e Condução nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).	103
5.19	Análise das Perdas Totais nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).	104
6.1	Dados da Carga para o Resultado Experimental.	107

6.2	Dados de Placa do Motor para o Resultado Experimental.	107
6.3	Análise de THD e WTHD. (Experimental a 10kHz).	109
6.4	Análise de THD e WTHD. (Experimental a 720Hz).	111

Índice de Figuras

2.1	Inversor três níveis com diodos de grampeamento (inversor NPC).	13
2.2	Simulação do Inversor <i>NPC</i> ($m_a=0,8$ e $f_s=10\text{kHz}$).	16
2.3	Inversor m níveis com diodos de grampeamento (inversor NPC).	17
2.4	Pulso das chaves	20
2.5	Vetores de tensão espaciais	22
2.6	Vetores de tensão do setor A da 2.5(b).	23
2.7	Inversor multiníveis - Topologia NRC.	27
2.8	Inversor multiníveis - Topologia NRC.	28
2.9	Diagram vetorial do inversor de três níveis.	30
2.10	Correntes no capacitores. a) Grupo 'Z'. b) Grupo 'L'.	32
2.11	Vetores do grupo <i>Pequeno</i> . a) Configuração (211). b) Configuração (100)	32
2.12	Vetores do grupo <i>Médio</i> . a) Configuração (201). b) Configuração (210).	32
3.1	Setorização do tipo 1. a) para a estratégia SVPWM . b) para a estratégia SPWM	35
3.2	Setorização do tipo 2. a) para a estratégia SVPWM . b) para a estratégia SPWM	35
3.3	Esquema Proposto. a) NPCS injetado nas portadoras. b) NPCS injetado nas tensões de referências. c) Diagrama de fase do esquema proposto	39
3.4	Níveis de tensão para o inversor de três níveis.	39
3.5	Definição das variáveis P_a , P_b e P_c para o inversor de três níveis.	40
3.6	Pulsos de comando para o inversor de três níveis.	42
3.7	Controle Liga-Desliga Antonio.	43
3.8	Controle <i>PI</i> aplicado a técnica ANT_H_S1.	43

3.9	Setorização. a) Simplificação do diagrama de três níveis para dois níveis . b) Identificação da setorização	44
3.10	Representação da mudança do vetor de referência para a simplificação do diagrama vetorial.	45
3.11	Padrão de Chaveamento Genérico aplicado ao setor A.	47
3.12	Vetores de tensão do setor A.	48
3.13	Formação do V_{REF} na região do triângulo exterior.	51
3.14	Formação do V_{REF} na região do triângulo central.	52
3.15	Hexagono com as correntes injetadas no ponto central	54
3.16	Vetores virtuais para o primeiro sextante do diagrama de espaço vetorial. . .	55
3.17	d_{a2} e d_{a0} como função de θ e de $m = 0.8$	57
3.18	Diagrama de controle para a técnica BUS_VSV_S2.	58
3.19	Sinais de Referências. a) Sinais para a modulação Padrão CBPWM. b) Sinais modificado Proposto para fase a	59
3.20	Diagrama de controle para a técnica POU_S_SN, onde $i = \{a, b, c\}$	60
3.21	Identificação da Região 2A.	61
3.22	Padrão de chaveamento para a região 2A	62
3.23	Definição das variáveis P_{ip} e P_{in}	63
3.24	Relação entre o chaveamento e o tempo de aplicação de cada braço. a) Técnica POU_S_SN_PROP b) Técnica ANT_H_S1	64
4.1	Função do PSIM que realiza os cálculos das perdas	70
4.2	Tensão de Sequência Zero. a) para a análise de Ogasawara . b) para a estratégia de Ratnayake	70
4.3	Tensão de nos Capacitores ($f_s = 10kHz$). a) Técnica 1 de Ratnayake b) Técnica 2 de Ratnayake	71
4.4	Correntes de Saída para a Técnica de Ratnayake: a) técnica 1 b) técnica 2. Tensão de Linha: c) técnica 1 d) técnica 2	72
4.5	Perdas por Chaveamento e Condução	73
4.6	Tensão de Pólo ($f_s = 10kHz$) a) Técnica de Pou b) Técnica de Busquets. . .	74
4.7	Resultados de Simulação para a tensão nos capacitores a) ANT_H_S1 com $\mu = 0.5$ b) CEL_SV_S2 c)POU_S_SN.	76

4.8	Resultados de Simulação para a Tensão de Linha a) ANT_H_S1 com $\mu = 0.5$ b) CEL_SV_S2 c)POU_S_SN.	77
4.9	Resultados de Simulação para a Corrente de Saída a) ANT_H_S1 com $\mu =$ 0.5 b) CEL_SV_S2 c)POU_S_SN.	77
4.10	Tensão nos Capacitores. a) RAT1_S_SN b)RAT2_S_SN c) ANT_H_S1 d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2	79
4.11	Tensão de Linha. a) RAT1_S_SN b)RAT2_S_SN c) ANT_H_S1 d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2	80
4.12	Correntes de Saída. a) RAT1_S_SN b)RAT2_S_SN c) ANT_H_S1 d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2	80
4.13	Perdas por Chaveamento e Condução	82
5.1	Diagrama do Controle em Malha Fechada Generalizado Proposto	85
5.2	Tensão nos Capacitores. a) ANT_H_S1 b)SEO_SV_S1 c) CEL_SV_S2 d) SEV_SV_S2 e) POU_S_SN f) BUS_VSV_S2 g) POU_S_SN_PROP	87
5.3	Tensão de Linha (NPC). a)ANT_H_S1 b)SEO_SV_S1 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2 g)POU_S_SN_PROP	88
5.4	Corrente de Saída (NPC). a)ANT_H_S1 b)SEO_SV_S1 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2 g)POU_S_SN_PROP	90
5.5	Perdas por Chaveamento, Condução e Totais para a Topologia NPC a 720Hz	91
5.6	Tensão nos Capacitores(NPC). a)ANT_H_S1 b)SEO_SV_S1 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2 g)POU_S_SN_PROP	92
5.7	Tensão de Linha (NRC). a)ANT_H_S1 b)SEO_SV_S1 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2 g)POU_S_SN_PROP	94
5.8	Corrente de Saída (NRC). a)ANT_H_S1 b)SEO_SV_S1 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2 g)POU_S_SN_PROP	95
5.9	Perdas por Chaveamento, Condução e Totais para a Topologia NRC a 720Hz	96
5.10	Perdas Totais para as Topologias NPC e NRC a 720Hz	98
5.11	Perdas Totais para as Topologias NPC e NRC a Frequência Média de Chave- amento Fixo	103

- 6.1 Resultados experimentais para uma carga RL(malha aberta). Correntes:
a)RAT1_S_SN b)ANT_H_S1 c)SEV_SV_S2 d)BUS_VSV_S2 e)POU_S_SN
f) POU_S_SN_PROP. Tensões: g)RAT1_S_SN h)ANT_H_S1 i)SEV_SV_S2
j)BUS_VSV_S2 k)POU_S_SN l) POU_S_SN_PROP. 108
- 6.2 Resultados experimentais para uma motor (malha fechada). Correntes: a)RAT1_S_SN
b)ANT_H_S1 c)SEV_SV_S2 d)BUS_VSV_S2 e)POU_S_SN f) POU_S_SN_PROP.
Tensões: g)RAT1_S_SN h)ANT_H_S1 i)SEV_SV_S2 j)BUS_VSV_S2 k)POU_S_SN
l) POU_S_SN_PROP. 110

1

Introdução Geral

1.1 Breve Introdução sobre Conversores (*cc/ca*) Multiníveis.

A grande dependência, no mercado energético, de combustíveis fósseis e o aumento progressivo de seu custo, têm feito com que enormes quantidades de recursos, econômicos e humanos, sejam voltadas para novas fontes de energia mais baratas e mais limpas do que os combustíveis fósseis. Na verdade, há vários anos, as fontes renováveis de energia têm sido um foco de investigação para os pesquisadores do mundo inteiro. Com base nesse cenário, famílias de conversores de energia foram projetados para fazer a integração destes tipos de sistemas em rede energética atual. As linhas de transmissão asseguram a distribuição da energia, os sistemas eletrônicos de alta potência podem garantir a qualidade da energia. Portanto os conversores eletrônicos de potência tem sua grande participação realizando essas funções com alta eficiência (Franquelo et al., 2008).

Na área da eletrônica industrial, o conversor corrente alternada/corrente contínua/corrente alternada, *CA/CC/CA* é uma estrutura que possibilita a conversão de energia elétrica da forma alternada (*CA*) para a forma contínua (*CC*) e, em seguida, para a forma alternada (*CA*), com tensão e frequência de saída variável. Dependendo do tipo da fonte e do tipo de carga que será alimentada essa estrutura pode variáveis. A estrutura mais utilizada industrialmente, e que apresenta melhores características de confiabilidade e tolerância às falhas, é a do conversor indireto composto de dois conversores fonte de tensão: um conectado à rede de

alimentação que funciona como retificador (conversão CA/CC), e o outro conectado à carga, operando como inversor (conversão CC/CA). A conexão entre o retificador e o inversor é realizada através de um barramento de corrente contínua.

Estes dispositivos são atualmente muito empregados em topologias de conversores multiníveis, que possibilita a operação com valores menores de frequência do que os conversores convencionais de dois níveis, tendo, porém, um menor conteúdo de harmônicos nos sinais de saída.

A demanda mundial de energia tem feito com que novas topologias de conversores de potência e novas tecnologias de semicondutores surjam com a finalidade de suprir essa energia necessária. É com base nesses avanços que há uma concorrência entre o uso de conversores de energia clássicos, onde se utilizam semicondutores de alta tensão, e novas topologias de conversores de energia que utilizam semicondutores de média tensão. Os conversores multiníveis estão numa luta contínua contra as topologias clássicas, pois eles apresentam uma boa solução para essas aplicações devido ao fato de que eles possam alcançar alta potência utilizando os semicondutores de média, no entanto, eles precisam de mais semicondutores do que os conversores clássicos (Franquelo et al., 2008; Rodriguez et al., 2002; Lai e Peng, 1995).

As estruturas multiníveis foram inicialmente introduzidas na forma de inversores para aplicações de média e alta tensão com o objetivo de diminuir a distorção das formas de onda de tensão nas saídas. Elas são utilizadas em diversas aplicações na indústria, no acionamento de motores síncronos e de indução. Também podem ser encontrados em sistemas ininterruptos de fornecimento de energia (*UPS*), reatores eletrônicos, aquecimentos indutivos, compensação de harmônicos (*filtros ativos*), sistemas de geração distribuída com utilização de fontes alternativas de energia, etc.

Vale a pena lembrar que os conversores realizam conversão de energia e que hoje a preocupação com a eficiência energética é uma obrigação. Um dos aspectos dessa eficiência energética é a redução de perdas. Algumas procedimentos usados para a redução das perdas em conversores são:

- Uso de uma técnica adequada de seu controle;
- redução do número de componentes nos conversores.

- Integração tanto das funções de conversores diferentes como das partes componentes do sistema (motor, conversor, comando, por exemplo).

Além do conversor multiníveis reduzir consideravelmente a taxa de harmônicos no sinal de saída, é possível desenvolver sistemas de acionamento com um número reduzido de componentes, que são atrativos, pois reduzem as perdas e custo em sistemas de acionamento (Lin e Wei, 2004). Essas estruturas além de serem mais econômicas que as estruturas convencionais, podem ser consideradas como estruturas resultantes de um conversor convencional que sofreu uma falha.

1.2 Revisão Bibliográfica

A primeira estrutura dos conversores de três níveis desenvolvida foi a de grampeamento do ponto neutro (topologia com diodos grampeadores), *NPC*, (Nabae et al., 1981). Nessa estrutura, o esforço de tensão sobre os interruptores, é reduzido, uma vez que a tensão máxima suportada por eles é igual à fração de $\frac{1}{2}$ da tensão do barramento de corrente contínua. Alguns anos depois essa estrutura foi generalizada para n níveis por (Bhagwat e Stefanovic, 1983a; Choi et al., 1991); neste caso a tensão máxima suportada pelos interruptores é igual a fração de $\frac{1}{n-1}$, onde n é o número de níveis do inversor. Embora existam outras topologias que permitem a obtenção de tensões multiníveis, tais como; a de capacitores flutuantes (FC), a de pontes monofásicas conectadas em série (Rodriguez et al., 2002; BenAbdelghani et al., 2002) e as híbridas. O conversor NPC é o de maior aceitação industrial, apesar da desvantagem de sua limitação no índice de modulação máximo que é permitido com potência ativa para assegurar o balanceamento da tensão nos capacitores do barramento CC (que será estudado no capítulo 2).

Por outro lado, foi mostrado em (Meynard and Foch, 1992; 1993) que, no conversor multinível a capacitor flutuante, a tensão no capacitor é balanceada em cada período de modulação se os sinais tiverem a mesma relação cíclica, os interruptores tiverem as mesmas características e as correntes de carga forem simétricas. Como essas condições são difíceis de serem observadas no caso real, as tensões dos capacitores variam. Alguns métodos integrados ao controle para balancear essas tensões tanto nas montagens a capacitores flutuantes (Xu and Agelidis, 2000), como nos conversores multinível NPC (Nabae, 1981; Celanovic 2001;

Busquets-Monge et al., 2004). Em resumo, o conversor NPC necessita de vários pontos de grampeamento o que limita o índice máximo de modulação para permitir o equilíbrio das tensões (Pou et al., 2002). Além disso, para mais níveis, necessita-se de diodos de grampeamento em série (Yuan and Barbi, 2000) para garantir que os dispositivos tenham a mesma tensão de operação.

Por essas razões, a busca por novas topologias continua. Recentemente, foi introduzida uma topologia denominada de inversor multiníveis com diodos grampeadores ativos (ANPC) (Bruckner et al., 2005). O ANPC têm a vantagem da topologia NPC em relação à distribuição das perdas nos interruptores, uma vez que, existem mais possibilidade de combinações. No entanto, o braço desse conversor é formado por seis interruptores ativos. E a estrutura NRC proposta por (de Oliveira et al., 2006), que é uma estrutura derivada do inversor de dois níveis convencional com a inclusão de células com dispositivos semicondutores ligadas ao ponto central do barramento CC.

Dentro deste cenário a estrutura de grampeamento do ponto central (*NPC*) foi escolhida como alvo principal desta pesquisa. Neste trabalho será estudado a questão do balanceamento das tensões nos capacitores do barramento cc com o inversor (*CC/CA*) de três níveis na topologia NPC e em seguida as técnicas serão adaptadas para as topologias ANPC e NRC para fins de comparação.

Para os inversores multiníveis, duas técnicas são muito empregadas, que são as do tipo por portadora (carrier-based PWM, CBPWM) e a de vetores espaciais (space vector PWM, SVPWM). Na modulação por portadora, um sinal modulante é comparado com uma portadora triangular de alta frequência, determinando os instantes de disparo dos diferentes interruptores. No caso da modulação SV-PWM em inversores multiníveis, utiliza procedimentos indiretos e complexos para seleção e cálculo dos tempos de aplicação dos vetores de tensão do inversor, o que é pouco atrativo quando se aumenta o número de níveis, já que o aumento dos vetores espaciais gera um aumento na quantidade dos setores, dificultando o cálculo para a detecção e síntese do vetor de referência.

A modulação híbrida é uma combinação entre a *SVPWM* e a *CBPWM*. Ela fornece os benefícios da modulação vetorial com a facilidade de implementação da modulação por portadora, permitindo se efetuar algebricamente os cálculos para determinação dos vetores

de tensão e seus tempos de aplicação a partir da estratégia de comando vetorial, diminuindo a complexidade e o tempo das operações. Logo, as técnicas híbridas de modulação são mais simples no comando dos inversores multiníveis (Blasko, 2007). Na modulação híbrida um sinal de sequência zero é adicionada nas tensões de referência, sabe-se que quando se injeta um sinal de sequência zero, em inversores de dois níveis, os tempos de aplicação dos vetores de tensão zero que estão no início e no fim do período de chaveamento são alterados em um período da modulação, e que isto afeta diretamente a qualidade das formas de onda de saída. A razão entre a variação desses tempos em relação ao período de comutação foi denominada razão de distribuição. (Alves, 1991; Blasko, 1996; Alves, 1998; Jacobina et al, 2001) Sendo assim, foi possível relacionar um sinal de sequência zero com a razão de distribuição vetorial de forma direta, em uma única equação, no caso dos inversores de dois níveis. Entretanto, somente em 2004 o sinal de sequência zero foi relacionado com a razão de distribuição vetorial nos inversores multiníveis de forma direta, em uma equação, permitindo a geração sistemática, e fácil, de uma técnica de modulação híbrida generalizada e aplicável a inversores de N níveis, a partir da leitura direta das referências (Silva, 2004).

As várias técnicas de controle de inversores multiníveis têm o objetivo de:

- reduzir a quantidade de componentes harmônicas de baixa ordem (Nabae, 1981; Celanovic, 2001);
- equalizar as tensões nos capacitores do barramento de corrente contínua (c.c.) (Nabae, 1981; Celanovic 2001);
- eliminar harmônicos específicos (Nabae, 1981), iv) evitar o problema de pulsos estreitos no caso de baixo índice de modulação (Liu, 1981), reduzir a tensão de modo comum, de bastante interesse quando a carga é um motor de indução (Orti, 1997).

No caso particular do inversor *NPC*, o desequilíbrio nas tensões dos capacitores é inerente a essa topologia (Nabae et al., 1981; Celanovic e Boroyevich, 2001). Na aplicação da estratégia vetorial, o equilíbrio das tensões nos capacitores do barramento CC sofre variação, já que estas tensões são alteradas dependendo dos vetores utilizados no período da modulação. Isto acarreta num aumento da distorção harmônica, aumento nas perdas e diminuição da eficiência do inversor. De um modo geral, é possível equalizar as tensões nos capacitores quando o índice de modulação se situa abaixo de um determinado valor (Celanovic

e Boroyevich, 2001), através da utilização de vetores redundantes. Em outros casos, essa equalização pode não ser adequada. Para resolver o problema utilizam-se alternativas de comando, sempre tirando proveito dos vetores redundantes. No caso da estratégia CBPWM essa compensação é feita pela modificação e injeção de uma tensão de sequência zero nas tensões de referência. Essas técnicas tradicionais PWM (Holtz, 1994) tem sido estendidas para conversores multiníveis com sucesso, usando múltiplas portadoras para o chaveamento dos conversores.

Vários trabalhos publicados estendem as estratégias de SVPWM, originárias dos inversores de dois níveis, aos inversores multiníveis (Carrara et al., 1992; Lee, Kim, and Hyun, 2000; Seo, Shoi, Hyun, 2001). Boa parte delas utiliza técnicas de introdução de um nível apropriado de tensão de sequência zero nas tensões de referência para controlar a relação entre os vetores utilizados no início e no fim de cada período de comutação. As estratégias estudadas para a solução do desbalanceamento serão descritas em seguida.

Em (Celanovic e Boroyevich, 2000) foi explorado as limitações fundamentais do desbalanceamento para diferentes condições de carga, em uma nova formulação matemática para o modelo dq de coordenadas utilizando funções de comutação. A ondulação de baixa frequência do ponto neutro causada pelas condições adversas da carga é analisada e quantificada. Além disso, o trabalho dimensiona o tamanho do capacitor para qualquer ponto de operação do inversor. Já em (Celanovic e Boroyevich, 2001) foi desenvolvido um algoritmo geral da modulação vetorial para conversores de n -nível trifásico. O algoritmo é computacionalmente muito eficiente e independe do número de níveis do conversor, o que torna a estratégia bastante atrativa.

(Mendes, 2000) apresenta um novo método de modulação PWM vetorial, onde a técnica chega a dispensar a transformação dq , da SVPWM, permitindo que as larguras dos pulsos de comando das chaves com as tensões de referência sejam calculadas de forma algébrica simples. Esta técnica permite considerar simultaneamente as restrições relativas à redução do conteúdo harmônico e o equilíbrio da tensão no ponto neutro. Além disso, o número de comutações é minimizado para reduzir as perdas de chaveamento.

O método de (Seo et al., 2001) se baseia na simplificação do diagrama do espaço vetorial de um inversor de três níveis para um inversor de dois níveis. Todos os procedimentos

necessários para a modulação SVPWM de três níveis são feitas no espaço vetorial de dois níveis, com isso, os cálculos dos tempos são simplificados pelo método proposto além de que o tempo de execução é bastante reduzido. O algoritmo para o controle da variação da tensão no ponto neutro é feito de duas formas, pela compensação dos vetores redundantes e pela modificação do setor em que o vetor de referência se encontra.

Modificando um pouco a estratégia SVPWM, (Busquets-Monge et al., 2004) apresentam uma proposta bastante engenhosa, criando vetores virtuais que equilibram a tensão nos capacitores. Esses vetores virtuais fazem com que a corrente média injetada no ponto neutro seja sempre zero, garantindo o equilíbrio nas tensões dos capacitores. A técnica virtual aumenta as perdas devido ao aumento do número de comutações; por outro lado, foi constatado que quando comparado com a técnica de espaço vetorial tradicional (SVPWM), a técnica virtual (VSVPWM) pode trabalhar com uma frequência de chaveamento menor, para se ter o mesmo número de transições das chaves, nas duas técnicas. () Este método foi melhorado através de modificações mas elas aumentam a complexidade do comando. Embora a maioria dos métodos discutidos se refira a inversores multiníveis, os mesmos princípios são utilizados nos circuitos retificadores.

(Pou et al., 2005a) propuseram uma técnica de modulação, para inversores multiníveis, que opera em baixas frequências de chaveamento, visando a redução nas perdas na comutação. São realizados cálculos que determinam qual a melhor seqüência de vetores para o primeiro setor do diagrama vetorial, que, por simetria, são estendidos aos demais setores. Em (Pou et al., 2005b) a estratégia vem como principal objetivo superar a oscilação de baixa frequência da tensão que aparece no ponto central sobre algumas condições de operação. Essa estratégia é baseada na técnica CBPWM, ela é conhecida como duplo sinal de modulação, pois modifica o sinal de referência em dois sinais. Seu algoritmo é bastante simples e pode ser implementada rapidamente. O único inconveniente desta estratégia é que as frequências de comutação dos dispositivos são um terço maior do que as de modulação CBPWM padrão.

Começando com a idéia da modulação híbrida, (Ratnayake et al., 1999) propõem uma modificação na técnica CBPWM para se conseguir o balanceamento da tensão nos capacitores. A técnica usa um sinal de terceiro harmônico que pode ser adicionado tanto a referência quanto na portadora. Com esta modificação é conseguida uma grande redução na variação da tensão no ponto do central mantendo uma forma senoidal na tensão de saída. Esta técnica

evita a necessidade de altas capacitâncias do barramento CC, o que é inevitável na maioria das aplicações de multiníveis em indústrias.

(de Oliveira, 2005) apresenta uma estratégia híbrida simplificada de modulação PWM, o método se baseia no fato de que as seqüências de comutação na modulação vetorial são as mesmas daquelas criadas para a modulação senoidal por portadora quando uma componente de seqüência zero adequada é injetada nos sinais de referência. Na técnica, uma equação geral para a componente de seqüência zero é fornecida, a qual é uma função da razão de distribuição vetorial e do número de níveis do inversor.

Já (Espinoza et al., 2005) propõem uma técnica de controle linear simples, que se baseia na relative-gain-array (RGA) - técnica utilizada com sucesso no controle de processos químicos. A técnica propõem duas modificações, em comparação com a técnica CPWM, uma sendo o defasamento no sinal de referência e a outra a modificação nas portadoras. A técnica funciona até mesmo sob condições de carga dinâmica permitindo o controle dissociado das correntes de carga direta e em quadratura.

Em (Ogasawara e Akagi, 1993) e (Newton e Sumner, 1997) foram feitas análises analíticas para o problema da variação da tensão no ponto neutro. Eles fazem o estudo da estabilidade baseada no modelo dinâmico do inversor multiníveis. Utiliza-se a corrente média no ponto do neutro (NP) para corrigir o problema da variação de tensão, com adição de uma componente de seqüência zero. Os métodos não são eficazes quando utilizado em baixas freqüências de chaveamento.

Além do balanceamento dos capacitores, o desempenho do inversor a cerca das perdas é um assunto bastante estudado pelos pesquisadores. Então a busca por uma solução que realize uma diminuição nas perdas nos conversores têm sido um assunto de grande importância. Atualmente, esse objetivo é alcançado com a redução no número de componentes que compõe o inversor. Por exemplo; No inversor de três níveis com diodos de grampeamento, para que a tensão de pólo (v_{xo} , com $x = a, b$ ou c) seja $V_{dc}/2$ ou $-V_{dc}/2$, a condução será sempre por dois interruptores ou por seus diodos em anti-paralelo, dependendo claro do sentido da corrente. No caso em que a fase é conectada no ponto 0, independentemente do sentido da corrente de fase, a condução se dará sempre por um interruptor e por um diodo de grampeamento. Neste caso, independentemente da conexão da fase, o caminho percorrido pela

corrente sempre será através de dois dispositivos semicondutores.

Em (Bhagwat e Stefanovic, 1983b) apresenta a utilização de topologias de inversores multiníveis com um número reduzido de componentes (NRC), possibilitando a redução dos custos e das perdas em condução, quando comparadas com as topologias multiníveis convencionais. Algumas configurações de inversores multiníveis com número reduzido de componentes foram apresentado por (Ceglia et al., 2004; de Oliveira et al., 2006). A estrutura NRC apresentada em (de Oliveira et al., 2006) será analisada neste trabalho realizando um contraste com a estrutura NPC.

1.3 Proposta de Trabalho

Neste trabalho serão desenvolvidos estudos sobre as técnicas de modulação *PWM* aplicadas aos inversores de três níveis do tipo *NPC* e *NRC*. As estratégias *PWM* escolhidas foram a *CBPWM*, *SVPWM* e a *HPWM*, isto porque elas são as mais citadas na literatura. Dentro disso, as técnicas estudadas são aquelas que apresentam um menor nível de implementação e que solucionam a questão do balanceamento das tensões no ponto neutro (NP - do inglês Neutral Point).

Além disso, é proposto modificações nas técnicas *PWM* e um controle em malha fechada geral, que melhoram os parâmetros de desempenho ponderados em questão, que são: a Distorção Harmônica Total (*THD*), Distorção Harmônica Total Ponderada (*WTHD*), Ondulação de Tensão, Erro Médio de Tensão e Perdas de Chaveamento e de Condução nos interruptores.

1.4 Organização do Trabalho

O texto relativo a este trabalho de pesquisa está dividido em oito capítulos e os parágrafos a seguir trazem uma breve descrição deles.

O capítulo 1 apresenta uma breve introdução sobre o conversor *CC/CA*, de forma geral. Além disso, apresenta a revisão bibliográfica, a relevância deste trabalho, a proposta de trabalho e as contribuições dele esperada.

O capítulo 2 apresenta o um breve estudo sobre o inversor de três níveis, *NPC*, mostrando um resumo sucinto das principais estratégia de modulação *PWM*. Apresenta também, de uma forma sucinta o principio de funcionamento da topologia *NRC*, e realiza a adaptação das técnicas estudadas no capítulo 3 para o devido funcionamento na topologia *NRC*. Depois discute a questão sobre a questão do desbalanceamento dos capacitores.

O capítulo 3 apresenta as principais técnicas aplicadas a topologia *NPC* e as devidas modificações das técnicas proposta.

O capítulo 4 apresenta os resultados de simulação em malha aberta para as topologias *NPC* e *NRC* e as devidas comparações desses resultados.

O capítulo 5 apresenta os controle realizados em cada técnica para solucionar o problema do equilíbrio das tensões no ponto neutro, apresenta um controle geral proposto, além de mostrar os resultados de simulação em malha fechada para as topologias *NPC* e *NRC* e suas devidas comprações.

O capítulo 6 apresenta os resultados experimentais obtidos na bancada do Laboratório de Eletrônica Industrial e Acionamento de Máquinas (*LEIAM*).

O capítulo 7 sumariza todas as conclusões deste trabalho de pesquisa e aponta as propostas para investigações futuras, a partir das idéias nele desenvolvida.

2

Estratégias de Modulação em Inversores Multiníveis Aplicadas às Topologias NPC e NRC

2.1 Introdução

Nos inversores convencionais de dois níveis, a redução do conteúdo harmônico nas formas de onda de saída é obtida, principalmente, com o aumento da frequência de comutação (MENDES, 2000). Além disso, a tensão aplicada aos terminais dos semicondutores durante o bloqueio é igual à tensão total do barramento CC. Em aplicações de média e alta tensão, utilizando interruptores adequados, a frequência de comutação dos semicondutores para estes inversores deve ser limitada para evitar o aumento significativo das perdas de comutação.

Nas aplicações de alta potência, com elevados níveis de tensão e/ou corrente, os conversores tradicionais normalmente fazem uso de dispositivos interruptores em série e/ou paralelo para superar as limitações impostas pelas especificações desses dispositivos. Essas conexões podem se tornar problemáticas, pois não se garante que os interruptores sejam submetidos aos mesmos níveis de tensão e corrente. Além dessa dificuldade, conversores de alta potência, que usam interruptores com elevados limites de tensão e/ou corrente, não têm capacidade para operar com maiores frequências de comutação elevadas. Logo, o desempenho harmônico de tais conversores é penalizado (Rech., 2005).

Por essas razões, conversores multiníveis têm sido usualmente empregados para sinte-

tizar formas de onda de alta tensão ou corrente, utilizando dispositivos de menor potência e com capacidade para operar com maiores frequências de comutação. Ainda, conversores multiníveis também sintetizam formas de onda com reduzido conteúdo harmônico, permitindo a redução do peso/volume dos elementos de filtragem. Também, o surgimento desses inversores multiníveis de tensão (com três ou mais níveis) possibilitou a utilização de chaves de baixa-tensão em aplicações de média-tensão (Nabae et al., 1981; Rodriguez et al., 2002). Esses inversores têm sido apresentados, nos últimos anos, como uma alternativa de alto desempenho frente às soluções convencionais (com dois níveis) para aplicações de baixas e médias tensões.

Assim, este capítulo apresenta a topologia NPC e estratégias de modulação propostas nos últimos anos para conversores multiníveis e propõe modificações nestas técnicas visando desenvolver uma nova técnica para o equilíbrio das tensões nos capacitores.

2.2 A Topologia NPC

As topologias de conversores multiníveis podem ser inicialmente classificadas em dois grandes grupos, denominados:

1. Conversores multiníveis de tensão;
2. Conversores multiníveis de corrente.

Os conversores multiníveis de tensão dividem a tensão total entre um determinado número de interruptores efetivamente conectados em série e sintetizam formas de onda de tensão multiníveis com reduzido conteúdo harmônico. Esses conversores têm sido normalmente aplicados em sistemas de alta potência que empregam níveis de tensão elevados para reduzir a corrente do conversor e, conseqüentemente, diminuir as perdas em condução e aumentar a eficiência do sistema.

O conceito de conversor multinível com diodos de grampeamento foi introduzido com a proposta de um inversor três níveis (Nabae et al., 1981), denominado inversor com ponto neutro grampeado (NPC - Neutral Point Clamped) e mostrado na Figura 2.1. O inversor NPC de três níveis, utiliza dois (2) capacitores, doze (12) interruptores (com respectivos diodos de circulação) e seis (6) diodos grampeadores.

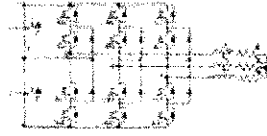


Figura 2.1: Inversor três níveis com diodos de grameamento (inversor NPC).

Cada braço do inversor NPC possui quatro interruptores (S_{1x} , S_{2x} , S_{3x} e S_{4x}) com diodos em antiparalelo, e dois diodos de grameamento (D_{1x} e D_{2x}) conectados ao ponto neutro (o) do barramento CC , conforme ilustrado na Figura 2.1. O barramento CC é formado por dois capacitores divisores de tensão, cada um carregado com $V_{dc}/2$. Com essa configuração, cada braço do inversor possui três possíveis estados de condução (P ou 2), (O ou 1) e (N ou 0), apresentados na Tabela 2.1. O estado de condução P é obtido acionando-se os dois interruptores superiores, o que resulta em uma tensão de fase, com relação ao ponto neutro do barramento CC , igual a $V_{dc}/2$. Para obter uma tensão fase-neutro nula cc (estado de condução O) deve-se acionar as duas chaves centrais. Dessa forma, o terminal de saída da respectiva fase é grameado ao ponto neutro do barramento CC através dos diodos de grameamento. O estado de condução N é obtido acionando os dois interruptores inferiores, resultando em uma tensão fase-neutro de $-V_{dc}/2$.

Tabela 2.1: Possíveis estados de condução e valores da tensão fase-neutro ($x = a, b, c$)

Símbolo	S_{1x}	S_{2x}	S_{3x}	S_{4x}	Tensão de Saída (S_{1x})
P(2)	1	1	0	0	$V_{dc}/2$
O(1)	0	1	1	0	0
N(0)	0	0	1	1	$-V_{dc}/2$

As equações (2.1) - (2.4) definem cada uma das tensões relacionadas com o circuito da Fig. 2.1.

$$\text{Tensões de pólo:} \quad \begin{cases} v_{a0} \\ v_{b0} \\ v_{c0} \end{cases} \quad (2.1)$$

$$\text{Tensão de modo comum:} \quad v_{n0} \quad (2.2)$$

$$\text{Tensões de fase:} \quad \begin{cases} v_{an} = v_{a0} - v_{n0} \\ v_{bn} = v_{b0} - v_{n0} \\ v_{cn} = v_{c0} - v_{n0} \end{cases} \quad (2.3)$$

$$\text{Tensões de linha:} \quad \begin{cases} v_{ab} = v_{a0} - v_{b0} = v_{an} - v_{bn} \\ v_{bc} = v_{b0} - v_{c0} = v_{bn} - v_{cn} \\ v_{ca} = v_{c0} - v_{a0} = v_{cn} - v_{an} \end{cases} \quad (2.4)$$

No caso em que a carga trifásica está conectada em estrela ao inversor, as seguintes equações da corrente de fase são determinadas:

$$i_a = \frac{v_{an}}{Z_a} = v_{an} Y_a \quad (2.5)$$

$$i_b = \frac{v_{bn}}{Z_b} = v_{bn} Y_b \quad (2.6)$$

$$i_c = \frac{v_{cn}}{Z_c} = v_{cn} Y_c \quad (2.7)$$

onde Z_a , Z_b e Z_c são as impedâncias e Y_a , Y_b e Y_c são as admitâncias, das fases a , b e c , respectivamente.

Pela lei de Kirchhoff a soma das correntes que chegam no nó n é dada por:

$$i_a + i_b + i_c = 0 \quad (2.8)$$

Substituindo os valores das equações (2.5) - (2.7) na equação (2.8), obtém-se:

$$v_{an} Y_a + v_{bn} Y_b + v_{cn} Y_c = 0 \quad (2.9)$$

Os valores de v_{an} , v_{bn} e v_{cn} dados na equação (2.3) são substituídos em (2.9):

$$v_{a0} Y_a + v_{b0} Y_b + v_{c0} Y_c - v_{n0} (Y_a + Y_b + Y_c) = 0 \quad (2.10)$$

considerando o sistema equilibrado, tem-se $Y_a = Y_b = Y_c = Y$. Da equação (2.10) é isolado o valor da tensão de modo comum:

$$v_{n0} = \frac{v_{a0} + v_{b0} + v_{c0}}{3} \quad (2.11)$$

As tensões de pólo são definidas em função do estado de condução das chaves e da tensão no barramento CC:

$$v_{x0} = (q_x - 1) \frac{E}{2} \quad (2.12)$$

onde E é a tensão no barramento CC; $x = a, b$ ou c ; q_x é o estado das chaves no braço x ; e v_{x0} é a tensão de polo do braço x .

Substituindo as tensões de pólo obtidas na equação (2.12) nas equações das tensões de linha (2.4), tem-se:

$$\begin{aligned} \begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \end{bmatrix} &= \begin{bmatrix} v_{a0} - v_{b0} \\ v_{b0} - v_{c0} \\ v_{c0} - v_{a0} \end{bmatrix} = \begin{bmatrix} (q_a - 1) \frac{E}{2} - (q_b - 1) \frac{E}{2} \\ (q_b - 1) \frac{E}{2} - (q_c - 1) \frac{E}{2} \\ (q_c - 1) \frac{E}{2} - (q_a - 1) \frac{E}{2} \end{bmatrix} = \frac{E}{2} \begin{bmatrix} q_a - q_b \\ q_b - q_c \\ q_c - q_a \end{bmatrix} \\ &= \frac{E}{2} \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} q_a \\ q_b \\ q_c \end{bmatrix} \end{aligned} \quad (2.13)$$

As tensões de fase podem ser escritas em função apenas das tensões de pólo substituindo a tensão de modo comum da equação (2.11) na equação (2.3), assim:

$$\begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2v_{a0} - v_{b0} - v_{c0} \\ -v_{a0} + 2v_{b0} - v_{c0} \\ -v_{a0} - v_{b0} + 2v_{c0} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} v_{a0} \\ v_{b0} \\ v_{c0} \end{bmatrix} \quad (2.14)$$

onde as tensões de pólo são obtidas da equação (2.12), as tensões de linha são dadas em função do estado das chaves por:

$$\begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} = \frac{E}{6} \begin{bmatrix} 2q_a - q_b - q_c \\ -q_a + 2q_b - q_c \\ -q_a - q_b + 2q_c \end{bmatrix} = \frac{E}{6} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} q_a \\ q_b \\ q_c \end{bmatrix} \quad (2.15)$$

Num sistema equilibrado trifásico, as tensões de fase são obtidas em função das tensões de linha:

$$\begin{aligned} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} &= \frac{1}{3} \begin{bmatrix} 2v_{a0} - v_{b0} - v_{c0} \\ -v_{a0} + 2v_{b0} - v_{c0} \\ -v_{a0} - v_{b0} + 2v_{c0} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} v_{ab} - v_{ca} \\ v_{bc} - v_{ab} \\ v_{ca} - v_{bc} \end{bmatrix} \\ &= \frac{1}{3} \begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & -1 & 1 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \end{bmatrix} \end{aligned} \quad (2.16)$$

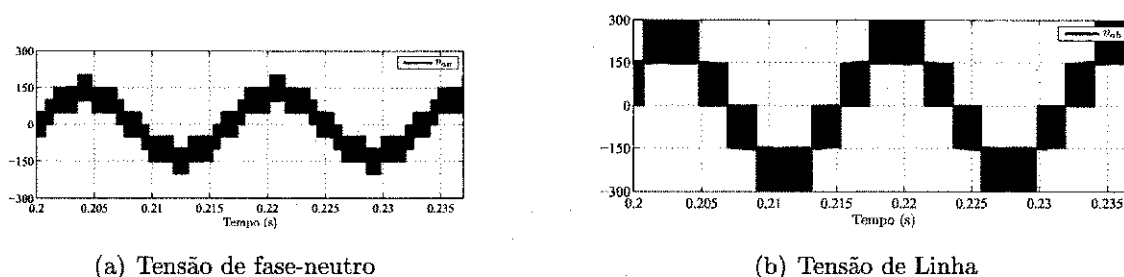


Figura 2.2: Simulação do Inversor *NPC* ($m_a=0,8$ e $f_s=10\text{kHz}$)

Na Tabela 2.2 estão relacionadas as tensões do inversor de três níveis para os diferentes estados de condução das chaves. Pode-se observar que as tensões de polo possuem três níveis, as tensões de linha cinco níveis e as tensões de fase nove níveis.

A Fig. 2.2 mostra resultados de simulação de um inversor NPC com modulação por largura de pulso senoidal, com um índice de modulação de amplitude (m_a) de 0,95 e a um índice de modulação de frequência (m_f) igual a 12. A Figura 2.2(a) apresenta a forma de onda de uma tensão fase-neutro com três níveis e a Fig. 2.2(b) mostra a forma de onda de uma tensão fase-fase (tensão de linha), que possui cinco níveis de tensão distintos.

Posteriormente, a topologia do inversor *NPC* foi generalizada para um maior número de níveis, utilizando o mesmo conceito de grampear níveis de tensão com diodos (Choi et al., 1991; Rech., 2005). A Figura 2.3 mostra um inversor trifásico capaz de sintetizar tensões de fase com m níveis usando diodos de grampeamento. Para uma tensão de entrada V_{dc} , a tensão sobre cc cada capacitor que compõe o barramento CC é $V_{dc}/(m-1)$, e a tensão sobre os interruptores é idealmente limitada à tensão de um capacitor.

Além das vantagens, já citadas neste trabalho do inversor m níveis com diodos de grampeamento em relação ao inversor de dois níveis, essa topologia também apresenta algumas limitações:

- Os diodos de grampeamento devem suportar níveis de tensão reversa distintos quando o número de níveis é maior que três. Vários diodos devem ser conectados em série quando o número de níveis aumenta para que todos os diodos de grampeamento possuam a mesma especificação de tensão dos interruptores. Assim, o número de diodos cresce rapidamente e é igual a $3(m-1)(m-2)$ (Rech., 2005).

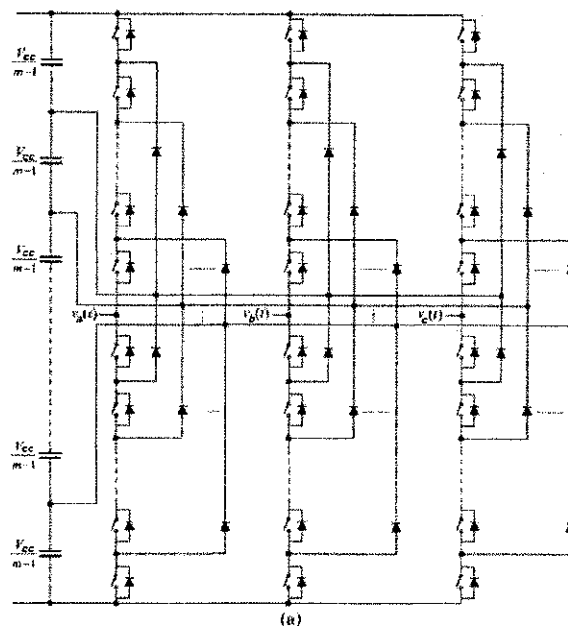


Figura 2.3: Inversor m níveis com diodos de grampeamento (inversor NPC).

- Quando o controle da tensão dos capacitores que compõem o barramento CC não é realizado de forma adequada, a tensão sobre os mesmos tende a divergir de seus valores nominais em aplicações com transferência de potência ativa. Logo, diversos autores têm proposto alternativas para controlar o nível de tensão dos capacitores (Celanovic e Boroyevich, 2000; de Oliveira., 2005; Mendes., 2000; Pou et al., 2005a; Seo et al., 2001; Busquets-Monge et al., 2004).
- Interruptores são submetidos a valores eficazes de corrente diferentes, devido à inexistência de estados de condução redundantes.

Algumas topologias alternativas de conversores multiníveis com diodos de grampeamento têm sido propostas para minimizar alguns desses problemas. Em (Yuan e Barbi, 2000) , por exemplo, uma nova configuração de inversor multiníveis com diodos de grampeamento é apresentada, sem a necessidade de conectar diodos em série e, além disso, um circuito de grampeamento auxiliar é proposto para resolver o problema do grampeamento indireto dos interruptores internos.

2.3 Estratégias de Modulação

A modulação e os métodos de controles aplicados nos conversores multiníveis tem atraído a atenção dos pesquisadores nas últimas décadas (Rodríguez et al., 2002; Lai e Peng, 1995; Tolbert et al., 1999). Entre os motivos estão o desafio de estender os métodos tradicionais para o caso de vários níveis, por causa da complexidade inerente no aumento dos dispositivos e a possibilidade de aproveitar o grau de liberdade extra fornecidas pelos estados de comutação adicionais gerada por estas topologias. Uma consequência disto, foi o largo número de diferentes tipos de modulação desenvolvidos, cada uma com suas vantagens e desvantagens, dependendo de cada aplicação.

Diversas estratégias de modulação têm sido desenvolvidas e analisadas para conversores multiníveis com o intuito de diminuir o conteúdo harmônico das variáveis de interesse. Entre essas inúmeras estratégias de modulação pode-se destacar:

- Modulação por largura de pulso em comparação com a portadora (CBPWM: Carrier Basic Pulse Modulation);
- Modulação space vector (SVPWM: Space Vector Pulse Modulation);
- HPWM, ou modulação híbrida, que é uma combinação da CBPWM e de SVPWM;

Uma grande variedade de métodos, diferentes em conceito e desempenho, têm sido recentemente desenvolvidos e descritos. A sua aplicação no projeto dos inversores fonte de tensão depende do tipo de carga, os níveis de potência, e os dispositivos semicondutores utilizados no conversor de energia. É critérios de desempenho e de custos para determinar a escolha de um método PWM em um aplicativo especificado.

2.3.1 Estratégias CBPWM

Por um longo período, o método *PWM* baseado na comparação de portadora foram amplamente utilizados na maioria das aplicações. Os sinais utilizados para a comparação com a portadora que eram apenas modulados senoidal, foi modificado com a injeção de um sinal de sequência zero (Zhou e Wang, 2002), com o intuito de diminuir a distorção harmônica. Sendo assim iniciou a pesquisa sobre a modulação *PWM* baseada em portadora usando sinais

não senoidais. Com o avanço dos microprocessadores foi possível desenvolver uma técnica de forma digital, onde os tempos de aplicação das relações cíclicas das chaves fossem calculados. Sendo assim, foi criado os vetores espaciais (*SVPWM*), esta técnica tornou-se umas das mais importantes técnicas na aplicação dos conversores.

O método de modulação por largura de pulso (*PWM*) tem sido estudado extensivamente durante as últimas décadas. Muitos métodos PWM foram desenvolvidos de forma diferente para atingir os seguintes objetivos: ampla gama de modulação linear, menos perda de comutação; menos distorção harmônica total (THD), fácil implementação e menos complexidade de computação.

A modulação PWM, por comparação com portadora, aplicada aos inversores de três níveis existem duas portadoras triangulares de mesma fase, frequência e amplitude (ver Fig. 2.4), para comparação com os sinais de referência senoidais e conseqüente a geração dos pulsos de comando dos dois interruptores superiores para cada braço do inversor da Fig. 2.1. Os instantes de cruzamento das duas formas de onda determinam os instantes de comutação dos interruptores. Neste caso, os interruptores superiores serão comutados de acordo com as configurações dadas na tabela 2.1. A comparação do sinal de referência com a portadora positiva indica o chaveamento da chave S_{1x} e a comparação com a portadora negativa define o chaveamento da chave S_{2x} . Sendo assim, no semi-ciclo positivo da tensão v_x de referência, o interruptor S_{2x} permanece conduzindo (ou seja, $S_{2x} = 1$) enquanto o interruptor S_{1x} comuta para fornecer os níveis 0 e $+\frac{E}{2}$. No semi-ciclo negativo da tensão de referência, o interruptor S_{1x} permanece bloqueado (ou seja, $S_{1x} = 0$) enquanto o interruptor S_{2x} comuta para fornecer os níveis 0 e $-\frac{E}{2}$ (com $x = \{a, b, c\}$).

Baseado no valor médio que o sinal de saída modulado deve ter em um período a partir do sinal de referência de entrada (v_x), de acordo com a Fig. 2.4(b) os tempos em que os interruptores permanecem em condução (T_1, T_2, T_3) devem ser determinados considerando separadamente cada semi-ciclo do sinal de referência, assim:

Para $v_x \geq 0$

$$T_y = \left(2\frac{v_x}{E}\right) T_s \quad (2.17)$$

Para $v_x < 0$

$$T_y = T_s + \left(2\frac{v_x}{E}\right) T_s \quad (2.18)$$

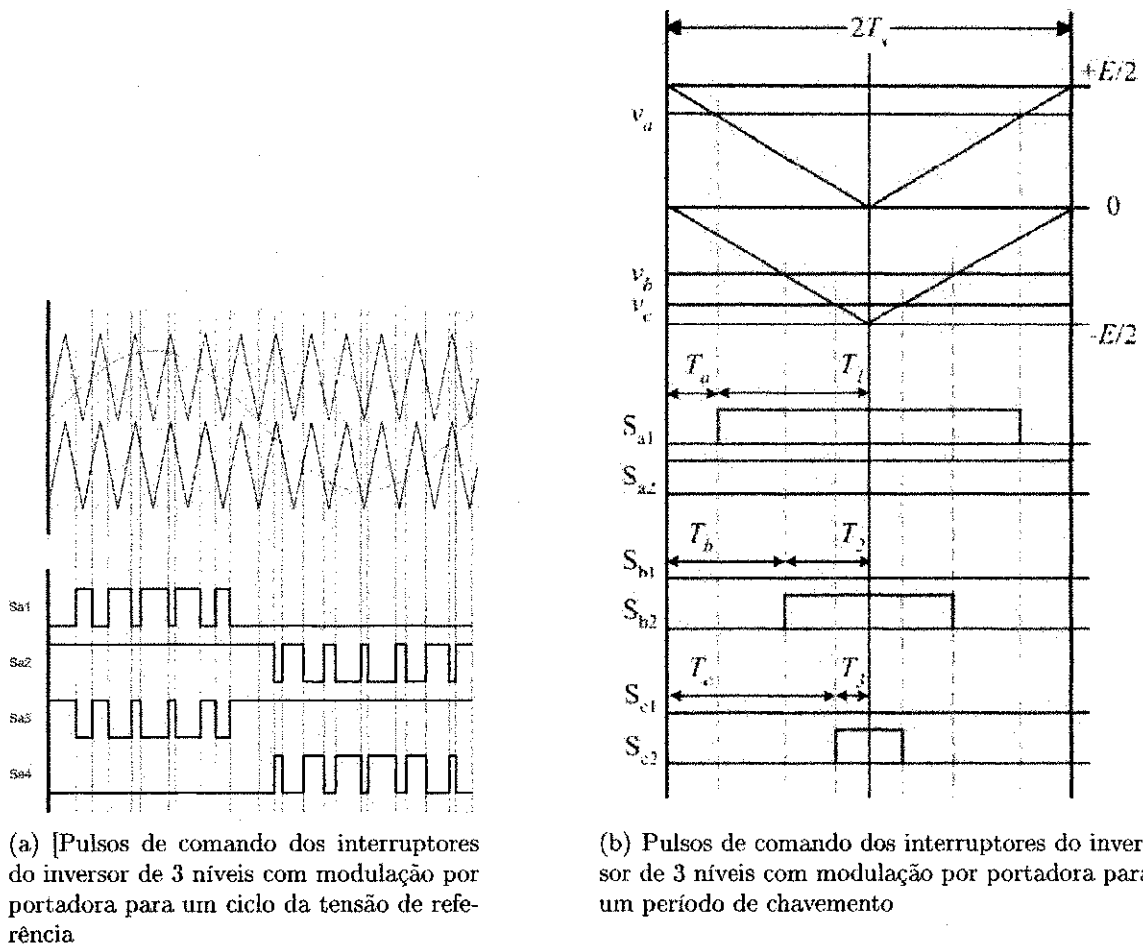


Figura 2.4: Pulso das chaves

Com $x \in \{a, b, c\}$ e $y \in \{a, b, c\}$

2.3.2 Estratégias SVPWM

Já no caso da modulação SVPWM em inversores multiníveis, os vetores são formados de forma que a tensão de polo em cada braço varie seguindo a ordem $P \rightarrow O \rightarrow N$ ou $N \rightarrow O \rightarrow P$. Desta forma é possível ter um total de configurações possíveis para as chaves nas três fases igual a 27. Algumas dessas configurações produzem os mesmo vetores espaciais de tensão (ver tabela 2.2). A Fig. 2.5(b) apresenta os vetores espaciais de tensão que podem ser obtidos com uma estrutura de três níveis do tipo NPC.

A técnica SVPWM é baseada na seleção dos vetores espaciais de tensão em função da amplitude e posição do vetor de referência. Os vetores que serão aplicados são normalmente

Tabela 2.2: Estados das chaves.

Configuração	Estados (k_x)	Estados (V_{a0})	Estados (V_{b0})	Estados (V_{c0})
0	000	$-E/2$	$-E/2$	$-E/2$
	111	0	0	0
	222	$E/2$	$E/2$	$E/2$
1	100	0	$-E/2$	$-E/2$
	211	$E/2$	0	0
2	110	0	0	$-E/2$
	221	$E/2$	$E/2$	0
3	010	$-E/2$	0	$-E/2$
	121	0	$E/2$	0
4	011	$-E/2$	0	0
	122	0	$E/2$	$E/2$
5	001	$-E/2$	$-E/2$	0
	112	0	0	$E/2$
6	101	0	$-E/2$	0
	212	$E/2$	0	$E/2$
7	200	$E/2$	$-E/2$	$-E/2$
8	210	$E/2$	0	$-E/2$
9	220	$E/2$	$E/2$	$-E/2$
10	120		$E/2$	$-E/2$
11	020	$-E/2$	$E/2$	$-E/2$
12	021	$-E/2$	$E/2$	0
13	022	$-E/2$	$E/2$	$E/2$
14	012	$-E/2$	0	$E/2$
15	002	$-E/2$	$-E/2$	$E/2$
16	102	0	$-E/2$	$E/2$
17	202	$E/2$	$-E/2$	$E/2$
18	201	$E/2$	$-E/2$	0

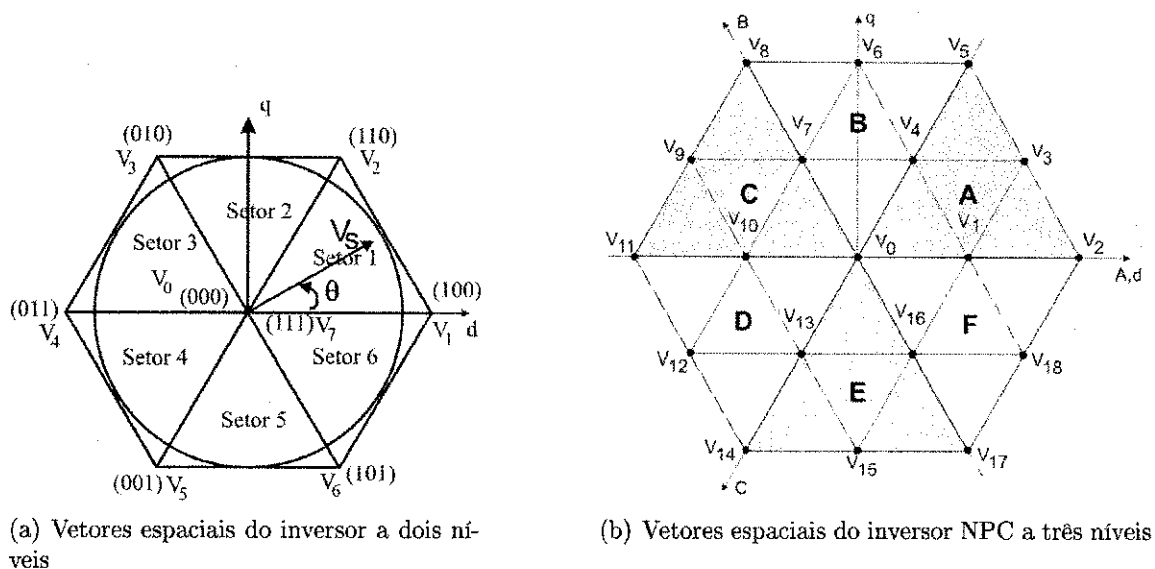


Figura 2.5: Vetores de tensão espaciais

aqueles que correspondem aos vértices do triângulo onde encontra-se a extremidade do vetor tensão de referência. Para o inversor a três níveis a busca por técnicas vetoriais mais simples deve-se ao fato de que a SVPWM, como tradicionalmente implementada em inversores de dois níveis, utiliza procedimentos indiretos e complexos para seleção e cálculo dos tempos de aplicação dos vetores de tensão do inversor, o que é pouco atrativo quando se aumenta o número de níveis.

Como a quantidade de configurações dos interruptores torna-se muito grande, a quantidade de vetores espaciais de tensão existentes gera um aumento no número de triângulos (setores). Isto dificulta os cálculos para detecção e síntese do vetor tensão de referência. Por exemplo, pode-se perceber na Fig. 2.5(a) e na Fig. 2.5(b) que para um inversor de três níveis existe um total de 24 setores possíveis para a determinação de v_{ref} , enquanto que no caso do inversor de 2 níveis existe um total de 6 setores.

Os vetores a serem usados são selecionados de acordo com o exemplo na figura 2.6. Se o vetor de referência, v_{ref} , está na região 3, os vetores a serem aplicados são V_1 , V_3 e V_4 . Este artifício de se utilizar os vetores mais próximos do vetor de referência, reduz o conteúdo harmônico do sinal de saída (Mendes., 2000).

O vetor de tensão de referência é calculado a través da transformação $abc - dq$ (Eq. 2.19), onde v_{an}^* , v_{bn}^* e v_{cn}^* são as tensões fase-neutro trifásicas de referência.

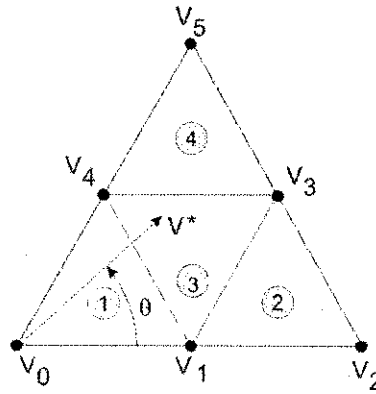


Figura 2.6: Vetores de tensão do setor A da 2.5(b).

$$\begin{bmatrix} v_d^* \\ v_q^* \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_{an}^* \\ v_{bn}^* \\ v_{cn}^* \end{bmatrix}$$

Depois de ter calculado as componentes de eixo direto, V_d^* , e de quadratura, V_q^* , é possível obter o módulo e o ângulo do vetor de referência que é dado pela Eq. 2.19.

$$\begin{aligned} V &= \sqrt{(V_d^*)^2 + (V_q^*)^2} \\ \theta &= \arctan\left(\frac{V_q^*}{V_d^*}\right) \end{aligned} \quad (2.19)$$

Tomando como base o exemplo da figura 2.6, depois que é identificado que o vetor de referência está na região 3 calcula-se o tempo de aplicação dos vetores V_1 , V_3 e V_4 que são calculados pelas equações a seguir. Tomando-se o vetor V_2 como vetor unitário de fase nula, os vetores de tensão do inversor e o vetor de tensão de referência podem ser expressos pela Eq. 2.20.

$$\begin{aligned} V_1 &= \frac{1}{2} \\ V_3 &= \frac{\sqrt{3}}{2} e^{j\frac{\pi}{6}} \\ V_4 &= \frac{1}{2} e^{j\frac{\pi}{3}} \\ V^* &= V e^{j\theta} \end{aligned} \quad (2.20)$$

Sendo assim, o tempo de aplicação dos vetores espaciais em cada período de modulação deve satisfazer as equações 2.21 e 2.22.

$$V_1 t_1 + V_3 t_3 + V_4 t_4 = V^* T \quad (2.21)$$

$$t_1 + t_3 + t_4 = T \quad (2.22)$$

Onde t_1 é o tempo de aplicação do vetor V_1 , t_3 é o tempo de aplicação do vetor V_3 , t_4 é o tempo de aplicação do vetor V_4 e T é o período de chaveamento.

Substituindo a equação 2.20 na equação 2.21 montando o sistema com a equação 2.22 e fazendo algumas transformações trigonométricas encontra-se as expressões 2.23, que determina os tempo de aplicação de cada vetor.

$$\begin{aligned} t_1 &= T\left(1 - \frac{4V}{\sqrt{3}} \sin \theta\right) \\ t_3 &= T\left[\frac{4V}{\sqrt{3}} \sin\left(\theta + \frac{\pi}{3}\right) - 1\right] \\ t_4 &= T\left[\frac{4V}{\sqrt{3}} \sin\left(\theta - \frac{\pi}{3}\right) + 1\right] \end{aligned} \quad (2.23)$$

Para as outras regiões (1, 2 e 4) da Fig. 2.6 os tempos de aplicação dos vetores são determinado de forma semelhante.

2.3.3 Estratégias HPWM

A estratégia híbrida (HPWM) é uma combinação das técnicas CBPWM e SVPWM, como definido anteriormente (Blasko, 1997). Essa estratégia une as principais vantagens das técnicas SVPWM e CBPWM. Ela fornece os benefício daquela com a facilidade de implementação desta, possibilitando os cálculos para a determinação dos vetores de tensão e seus tempos de aplicação de uma forma algébrica, diminuindo a complexidade e o tempo das operações. Com isto, a técnica híbrida de modulação se torna muito atrativa para o comando dos inversores multiníveis, uma vez que, os microprocessadores estão evoluindo cada vez mais.

Nos inversores que alimentam cargas trifásicas com neutro isolado, ou seja, se o ponto neutro do lado CA da carga (ponto n na fig. 2.1) não estiver conectado com o ponto médio do divisor capacitivo do lado CC do inversor (ponto o), as correntes de fase dependerão somente das diferenças de tensão entre as fases. Assim, é possível adicionar, às tensões de referência (v_a, v_b, v_c) na modulação por portadora triangular, um termo comum v_h denominado de Sinal de Sequência Zero (SSZ), o qual não produz distorção nas tensões de linha (v_{ab}, v_{bc}, v_{ca}) e de fase (v_{an}, v_{bn}, v_{cn}). A adição de um SSZ ocorre entre os pontos n e o dando origem a uma

tensão de modo comum (v_{no}) (de Oliveira., 2005).

A adição de um sinal de seqüência zero às tensões de referência para a modulação se reflete nas tensões de pólo moduladas (v_{ao}, v_{bo}, v_{co}), de forma que:

$$v_{xo}^* = v_{xo} + vh \text{ com } x \in \{a, b, c\} \quad (2.24)$$

Substituindo a Eq. 2.24 em 2.11, tem-se:

$$v_{no} = \frac{(v_{ao}^* - vh) + (v_{bo}^* - vh) + (v_{co}^* - vh)}{3} \quad (2.25)$$

Resolvendo a equação anterior para v_{no} determina-se:

$$v_{no}^* = v_{no} + vh \quad (2.26)$$

Partindo da Eq. 2.3, tem-se:

$$v_{xn}^* = v_{xo}^* - v_{no}^* \text{ com } x \in \{a, b, c\} \quad (2.27)$$

Logo:

$$v_{xn}^* = v_{xo}^* - v_{no}^* = (v_{xo} + vh) - (v_{no} + vh) = v_{xo} - v_{no} = v_{xn} \quad (2.28)$$

Partindo da Eq. 2.4, tem-se:

$$\begin{aligned} v_{ab}^* &= v_{ao}^* - v_{bo}^* \\ v_{bc}^* &= v_{bo}^* - v_{co}^* \\ v_{ca}^* &= v_{co}^* - v_{ao}^* \end{aligned} \quad (2.29)$$

Resolvendo a equação anterior:

$$\begin{aligned} v_{ab}^* &= (v_{ao} + vh) - (v_{bo} + vh) = v_{ao} - v_{bo} = v_{ab} \\ v_{bc}^* &= (v_{bo} + vh) - (v_{co} + vh) = v_{bo} - v_{co} = v_{bc} \\ v_{ca}^* &= (v_{co} + vh) - (v_{ao} + vh) = v_{co} - v_{ao} = v_{ca} \end{aligned} \quad (2.30)$$

Pelas equações 2.28 e 2.30 observa-se que a adição do sinal de seqüência zero às tensões de pólo não afeta as tensões de fase e de linha na modulação. Já a tensão de modo comum (v_{no}) é alterada com a adição de v_h 2.24.

A adição de um sinal de seqüência zero adequado pode diminuir as oscilações nas correntes, estender a região de linearidade (sobremodulação), reduzir a freqüência de comutação média como também diminuir os harmônicos de corrente (Lee et al., 2000). Assim, a modulação por portadora (CBPWM) pode produzir os mesmos resultados da modulação vetorial (SVPWM) quando um adequado sinal de seqüência zero, correspondente ao valor médio das tensões máximas e mínimas em um setor de aplicação, é injetado nas tensões de referência na modulação por portadora (Seo et al., 2001).

2.4 Introdução a Topologia NRC e Adaptação do Chaveamento

Sabe-se que os inversores de três níveis foram introduzidos para diminuir a distorção das formas de onda de tensão nas saídas (Nabae et al., 1981). Isso possibilita a utilização dos interruptores com freqüências de comutação menores, porém com a mesma qualidade de um inversor convencional de dois níveis operando em freqüência elevada. Também, reduz o esforço de tensão sobre os interruptores uma vez que a tensão máxima suportada por eles é igual à fração de $\frac{1}{N-1}$ da tensão do barramento de corrente contínua, onde N é o número de níveis do inversor.

No inversor de três níveis com diodos de grampeamento da Fig. 2.1, para que a tensão de pólo (V_{xo} , com $x = a, b$ ou c) seja $\frac{E}{2}$ ou $-\frac{E}{2}$, dependendo do sentido dessa corrente, a condução se dará ou por dois interruptores ou por seus diodos em anti-paralelo. Para se ter o nível 0 nas tensões de pólo, independentemente do sentido da corrente de fase, a condução se dará sempre por um interruptor e por um diodo de grampeamento. Assim, o caminho que cada corrente de fase percorre entre a fonte E e a carga passa obrigatoriamente por dois dispositivos semicondutores. Isto implica em um aumento considerável nas perdas de condução para esta estrutura de inversor comparada com a estrutura de dois níveis convencional.

No intuito de diminuir as perdas a utilização de topologias de inversores multiníveis com um número reduzido de componentes (NRC - ver figura 2.7) (de Oliveira et al., 2006)

possibilita a redução dos custos e das perdas em condução, quando comparadas com as topologias multiníveis convencionais.

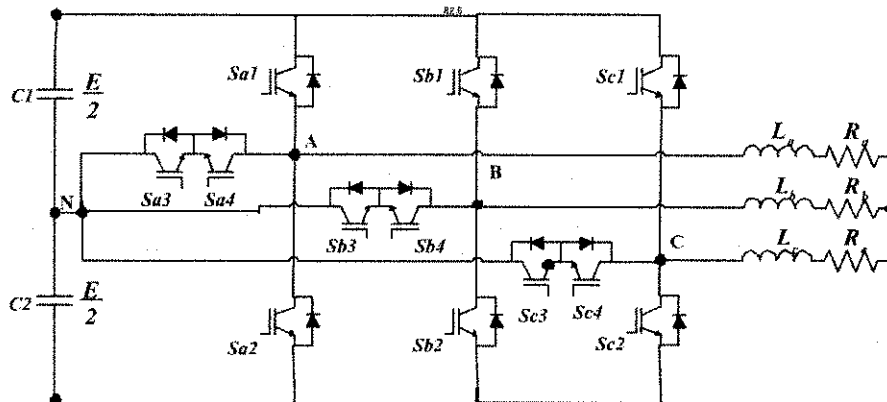


Figura 2.7: Inversor multiníveis - Topologia NRC.

A estrutura estudada é derivada do inversor de dois níveis convencional com a inclusão de duas chaves com seus diodos em antiparalelo que faz a ligação com o ponto central do barramento CC.

A topologia NRC gera menor quantidade total de perdas de condução do que a topologia NPC, uma vez que apenas um, e não dois dispositivos semicondutores (S_{x1}/D_{x1} ou S_{x2}/D_{x2}), conduz a corrente na fase para os casos em que a tensão de pólo é igual a $E/2$ ou $-E/2$. Para que a tensão de pólo seja igual a 0, independentemente do sentido da corrente de fase, a condução se dará sempre por um interruptor e por um diodo, seja S_{x3}/D_{x4} ou S_{x4}/D_{x3} .

Os modos de operação de um braço para a obtenção dos três níveis de tensão (P, O, N) são indicados na Fig.2.8. Os modos de operação dão origem as mesma 27 configurações do inversor NPC. Portanto, a adaptação das técnicas para essa nova topologia se dá apenas modificando o drive de chaveamento, mantendo a sua lógica e seu desenvolvimento.

No caso da modulação se dar durante o semi-ciclo positivo dos sinais de referência, os interruptores da célula (S_{x3} e S_{x4}) são comandados simultaneamente e de forma complementar ao comando do interruptor superior (S_{x1}) do braço respectivo. Quando a modulação se der durante o semiciclo negativo dos sinais de referência, o interruptor inferior (S_{x2}) de cada braço do inversor tem seu comando de forma complementar ao comando dos interruptores da célula respectiva (S_{x3} e S_{x4}).

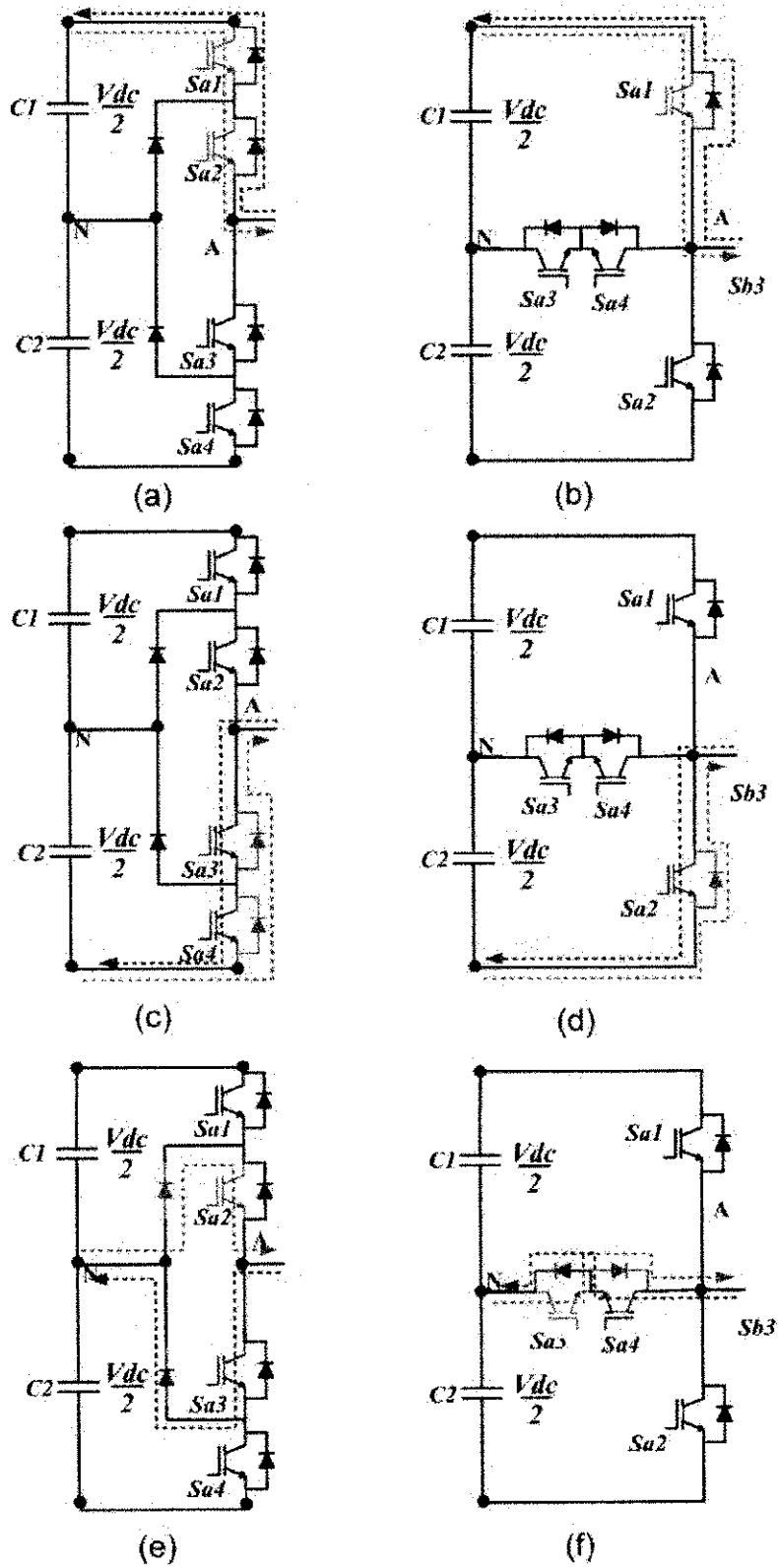


Figura 2.8: Inversor multiníveis - Topologia NRC.

2.5 Balanceamento das Tensões nos Capacitores

Uma dos motivos para que a estrutura NPC tenha sido escolhida é que estudos realizados mostraram que topologia NPC é melhor implementada com três níveis (ZHAO, 1995).

O inversor, fonte de tensão, de três níveis possui significativas vantagens em relação ao de dois níveis nas aplicações de alta potência, entre elas:

- A tensão nas chaves é apenas a metade do barramento, podendo dobrar a potência do para um determinado semiconductor
- O primeiro grupo de harmônico fica localizado em torno de duas vezes a frequência de chaveamento.

Este recurso faz com que utilize componentes passivos menores, menos pesados e mais barato, e proporciona uma melhor forma de onda na saída. Já suas principais desvantagens do NPC, são:

- Requer um numero maior de componentes;
- A complexidade no controle cresce relativamente;
- O balanceamento dos capacitores tem que ser assegurada.

Em particular, o desequilíbrio nas tensões dos capacitores é inerente ao conversor multiníveis NPC (Nabae et al., 1981; Celanovic e Boroyevich, 2001). Como o balanceamento da tensão no ponto central do inversor é um dos pontos críticos do sistema, este assunto tem sido amplamente discutido na literatura e várias estratégias tem sido apresentada demonstrando operações bem sucedidas.

Para se obter um correto funcionamento dos conversores de três níveis, torna-se necessário o balanceamento da tensão dos capacitores do barramento CC. No diagrama de vetores da Fig. 2.9, para inversores de três níveis, existem vetores do grupo \hat{Z} (Vetor zero, V_0), do grupo \hat{L} (Vetores Grandes, $V_7, V_9, V_{11}, V_{13}, V_{15}, V_{17}$), do grupo \hat{S} (Vetores Pequenos, $V_1, V_2, V_3, V_4, V_5, V_6$) e do grupo \hat{M} (Vetores Médios, $V_8, V_{10}, V_{12}, V_{14}, V_{16}, V_{18}$). Na Tab. 2.2 têm-se as configurações dos interruptores para cada vetor.

Os vetores dos grupos \hat{Z} e \hat{L} não alteram o equilíbrio das tensões no barramento, já que as configurações dos interruptores para estes grupos não interferem nem no carregamento nem no descarregamento das tensões destes capacitores (Fig. 2.10).

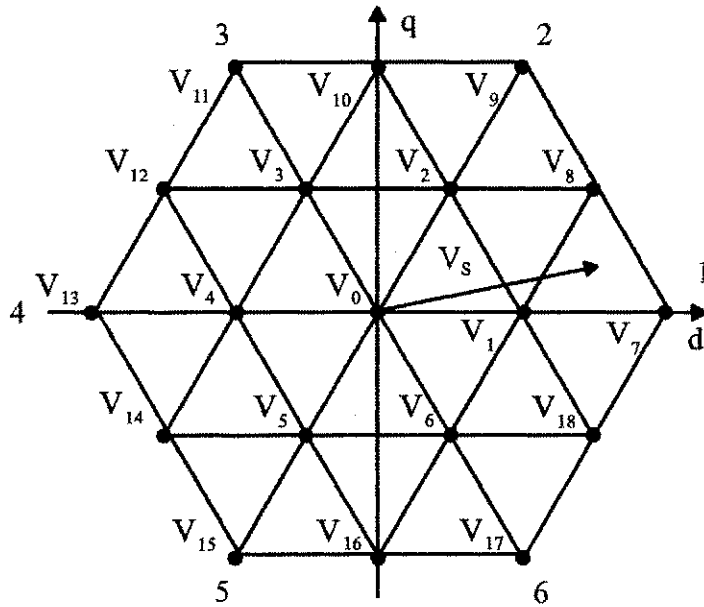


Figura 2.9: Diagrama vetorial do inversor de três níveis.

Para cada vetor do grupo \hat{S} , existem duas configurações, uma das quais, a depender do sentido da corrente de carga, irão carregar um capacitor e descarregar o outro, enquanto a outra configuração tem o comportamento complementar. Na Fig. 2.11 é apresentado o exemplo das duas configurações correspondentes do vetor V_1 em que isto ocorre. Fica claro, depois da análise desta figura, que se ocorrer a aplicação de cada uma das configurações do vetor V_1 , em intervalos de tempos iguais, em um mesmo período de modulação, é possível compensar o desequilíbrio das tensões no barramento CC por causa da sua dualidade.

Os vetores do grupo \hat{M} também afetam o equilíbrio da tensão no ponto central, no entanto, os vetores do grupo \hat{M} são gerados apenas por uma configuração. Com isso, não é possível aplicar a mesma ideia do grupo \hat{S} : Então a depender da configuração do vetor que está sendo aplicada do grupo \hat{M} , um capacitor irá se carregar e o outro descarregar sem que exista uma configuração complementar para promover a compensação (Fig. 2.12).

Nas Tabelas 2.3 e 2.4 apresentam-se os vetores do grupo *Pequeno* e do grupo *Médio*, com as correntes que são injetadas no ponto central, respectivamente.

Tabela 2.3: Corrente injetada no ponto central e seus respectivos vetores.

Vetor do grupo 'S' Positivo	i_{NP}	Vetor do grupo 'S' Negativo	i_{NP}
100	i_a	211	$-i_a$
211	i_c	110	$-i_c$
010	i_b	121	$-i_b$
122	i_a	011	$-i_a$
001	i_c	112	$-i_c$
212	i_b	101	$-i_b$

Tabela 2.4: Corrente injetada no ponto central e seus respectivos vetores.

Vetor do grupo 'M'	i_{NP}
210	i_b
120	i_a
021	i_c
012	i_b
102	i_a
201	i_c

É possível observar que em qualquer triângulo utilizado para compor o vetor tensão de referência (V_S , Fig. 2.9), será necessário pelo menos dois vetores do grupo 'S' ou um vetor do grupo 'S' e outro vetor do grupo M; que são vetores que afetam o balanceamento dos capacitores. Sendo assim é necessário desenvolver uma técnica para resolver o problema da variação da tensão no ponto central.

Como o balanceamento da tensão no ponto central do inversor é um dos pontos críticos do sistema, este tema tem sido amplamente discutido na literatura e várias estratégias tem sido apresentada demonstrando operações bem sucedidas.

2.6 Conclusões

Devido a necessidade de obter uma qualidade de energia cada vez mais limpa, o estudo dos conversores de potência começaram a surgir cada vez mais com um número maior de níveis. Este foi o caso dos conversores NPC e NRC, que, como foi visto neste capítulo, são

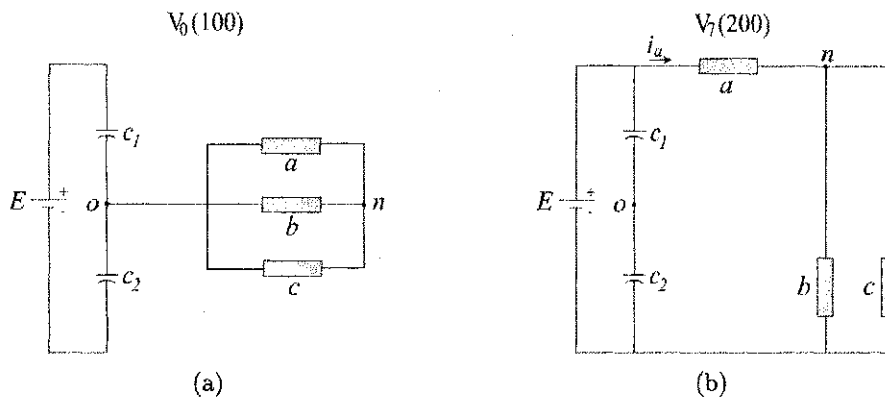


Figura 2.10: Correntes no capacitores. a) Grupo 'Z'. b) Grupo 'L'.

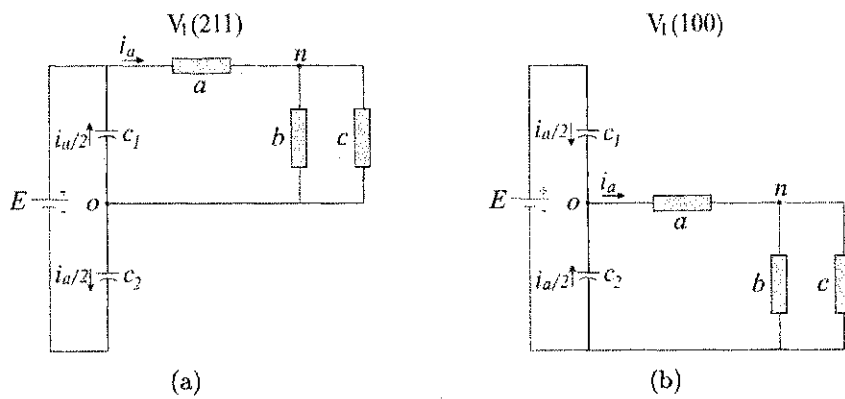


Figura 2.11: Vetores do grupo Pequeno. a) Configuração (211). b) Configuração (100)

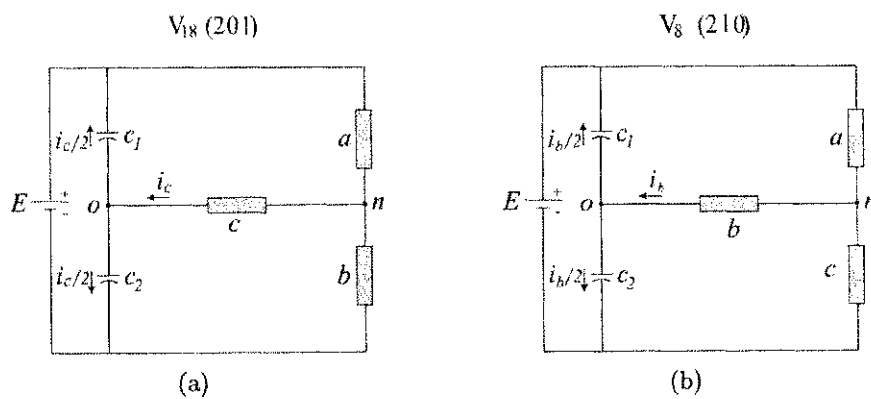


Figura 2.12: Vetores do grupo Médio. a) Configuração (201). b) Configuração (210).

conversores que conseguem gerar 5 níveis na tensão de linha e 9 níveis na tensão fase-neutro.

Assim como acontece em todas as áreas, não pode-se ganhar em todas as coisas. E não seria diferente neste estudo, pois, apesar dessas estruturas apresentarem uma robustez e uma quantidade de níveis suficiente para produzir um resultado satisfatório de THD em relação aos conversores de dois níveis. Essas topologias possuem um problema de equilíbrio das tensões nos capacitores do barramento dc.

Para acionar os conversores existem várias estratégias de modulação PWM, no entanto, as estratégias que se destacam mais na literatura são as: CBPWM, SVPWM e HPWM. Cada uma possui sua forma de gerar os pulsos de comando para o inversor. A CBPWM utiliza uma comparação entre os sinais de referência com as portadoras, já a SVPWM gera um grupo de vetores partindo das possíveis configurações disponível no inversor, enquanto, que a HPWM usa o princípio da comparação da estratégia CBPWM com a facilidade do cálculo da SVPWM.

Para resolver o problema do desequilíbrio da tensão nos capacitores do barramento dc, as estratégias utilizam-se de praticamente dois princípios: o primeiro é a injeção de uma tensão de sequência zero nas referências e o segundo é a distribuição dos vetores que estão no início e no fim de cada período.

3

Técnicas de Modulação *PWM* Estudadas e Modificações Propostas

3.1 Organização das Técnicas Pela Setorização

A setorização para a estratégia SVPWM pode se dar de duas formas: o tipo 1 é quando divide o hexágono em seis hexágonos menores, chamados de setores (variando de Setor A ao Setor F), e cada setor desse é dividido em seis triângulos menores chamados de região (variando de região 1 à região 6), dessas seis regiões dois triângulos pertence ao próprio setor, dois são compartilhados com o setor posterior e dois são compartilhados com o setor antecessor (ver Fig. 3.1(a)); o tipo 2 é quando se divide o hexágono em seis triângulos grandes, chamados de Setores (variando do Setor A ao Setor F), onde cada triângulo grande é dividido em 4 triângulos pequenos chamados de região (variando da Região 1 à 4) (ver Fig. 3.2(a)).

A setorização do tipo 1 é o particionamento de um período em 6 partes partindo do ângulo 330° . A dualidade dessa setorização para a estratégia SPWM está apresentada pela Fig. 3.1(b) e pela Tabela 3.1.

Esta setorização é feita no intuito de realizar a redução do diagrama do espaço vetorial de três níveis para um de dois níveis, pela subtração do vetor do grupo pequenos que pertence ao setor em que o vetor de referência se encontra, para a estratégia SVPWM, como é o caso da proposta de (Seo et al., 2001). De forma dual, para o caso do SPWM, essa redução no controle de um inversor de três níveis para um de dois níveis se faz grampeando duas chaves

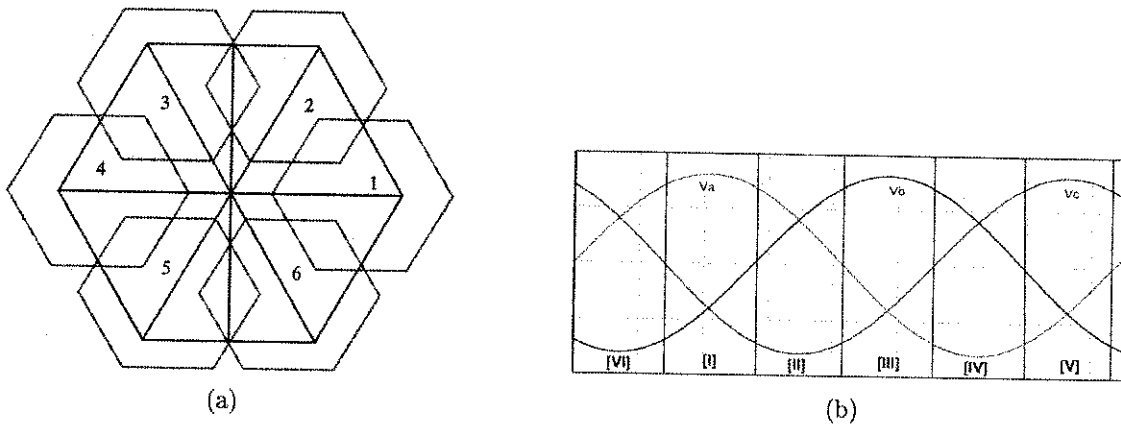


Figura 3.1: Setorização do tipo 1. a) para a estratégia SVPWM . b) para a estratégia SPWM

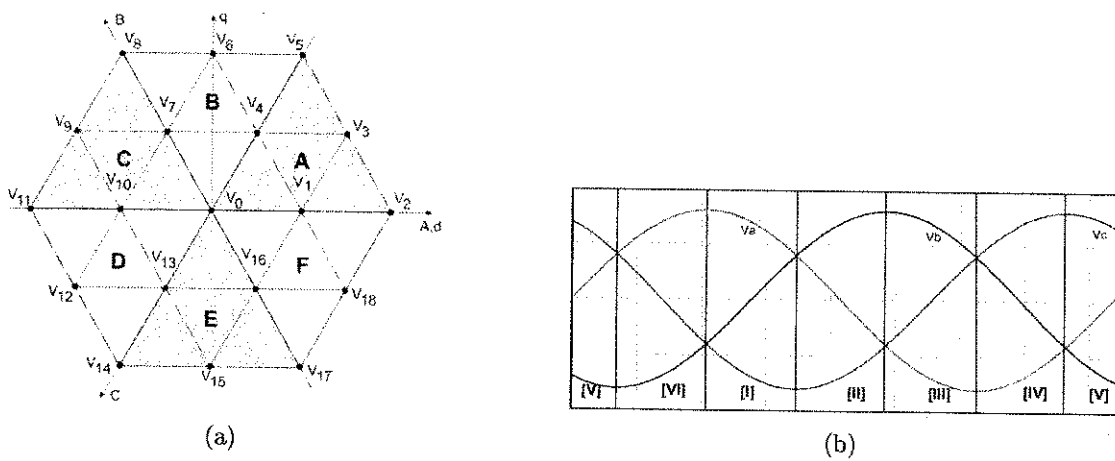


Figura 3.2: Setorização do tipo 2. a) para a estratégia SVPWM . b) para a estratégia SPWM

Tabela 3.1: Setorização do Tipo 1.

Setor	SVPWM	SPWM
A	$330^\circ < \theta < 30^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$
B	$30^\circ < \theta < 90^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$
C	$90^\circ < \theta < 150^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$
D	$150^\circ < \theta < 210^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$
E	$210^\circ < \theta < 270^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$
F	$270^\circ < \theta < 330^\circ$	$V_a \cdot V_b \cdot V_c > 0$ e $V_a > 0$

durante todo um semi-ciclo do sinal de referência enquanto que o chaveamento se dá apenas nas outras duas chaves restantes, simulando assim o inversor de dois níveis como é o caso da proposta de (de Oliveira., 2005).

A redução do diagrama vetorial tem como objetivo diminuir a complexidade e o tempo de cálculo dos instantes de aplicação dos vetores e da seleção de sua seqüência em inversores de três níveis, além do que, possui uma redução nas perdas já que duas chaves ficam grampeadas durante todo um semi-ciclo de período. Outra dualidade entre as técnicas está na distribuição dos vetores redundantes para o caso de (Seo et al., 2001) e na tensão de seqüência zero injetada nas tensões de referências o que ocorre em (de Oliveira., 2005).

Já a setorização do tipo 2 é o particionamento de um período em 6 partes partindo do ângulo 0° . A dualidade dessa setorização para a estratégia SPWM está apresentada pela Fig. 3.2(b) e pela tabela 3.2.

Tabela 3.2: Setorização do Tipo 2.

Setor	SVPWM	SPWM
A	$0^\circ < \theta < 60^\circ$	$V_a > V_b > V_c$
B	$60^\circ < \theta < 120^\circ$	$V_b > V_a > V_c$
C	$120^\circ < \theta < 180^\circ$	$V_b > V_c > V_a$
D	$180^\circ < \theta < 240^\circ$	$V_c > V_b > V_a$
E	$240^\circ < \theta < 300^\circ$	$V_c > V_a > V_b$
F	$300^\circ < \theta < 360^\circ$	$V_a > V_c > V_b$

Dentro dessa setorização foram estudadas as técnicas proposta por (Mendes., 2000; Ce-

Ilanovic e Boroyevich, 2000; Busquets-Monge et al., 2004; Pou et al., 2005b).

As técnicas estão apresentadas na tabela 3.3 e possuem o seguinte formato: Nome-do-Autor_Estratégia-Utilizada_Setorização.

Tabela 3.3: Setorização do Tipo 2.

Autor	Estratégia	Setorização	Sigla
Ratnayake	SPWM	–	RAT_S_SN
Antonio	HPWM	Tipo 1	ANT_H_S1
Seo	SVPWM	Tipo 1	SEO_SV_S1
Celanovic	SVPWM	Tipo 2	CEL_SV_S2
Severo	SVPWM	Tipo 2	SEV_SV_S2
Busquets	VSPWM	Tipo 2	BUS_VSV_S2
POU	SPWM	–	POU_S_SN

3.2 Técnicas de Modulação *PWM* Estudadas

O cenário dos algoritmos mais utilizados de modulação são dividido em três grupos, que dependem do domínio de operação: que pode ser o domínio do espaço vetorial, onde o princípio de operação esta baseado na geração de vetores espaciais, o domínio do tempo, que esta baseado na geração do nível de tensão ao longo de um período de tempo e as técnicas híbridas, que usam um pouco de cada um desses domínios para o seu desenvolvimento. A relação completa dos dois métodos *PWM* fornece uma plataforma não só para transformar de uma para outra, mas desenvolver técnicas que usem o princípio das duas, que é o caso da modulação híbrida. A modulação híbrida *HPWM* combina a teoria do espaço vetorial com a facilidade de implementação de um *PMM* por comparação com portadora. Portanto, muitas tentativas foram feitas para unir os dois tipos de métodos de *PWM*. A relação entre os vetores espaciais e os sinais de modulação foi obtido em (Holmes, 1992; Zhou e Wang, 2002; Blasko, 1997).

Essa relação foi obtida entre as técnicas analisando vários aspectos, tais como:

- a relação entre os sinais modulantes e os setores do vetor;

- a relação entre a seqüência dos vetores espaciais e o tipo da portadora;
- a relação entre a distribuição dos vetores redundantes e as diferentes modulações baseada em portadora;
- a relação entre a tensão de seqüência-zero nos vetores espaciais.

Para o caso da variação da tensão no ponto central, essa comparação entre as técnicas tem uma contribuição bastante proveitosa, pois ajuda a analisar o problema por dois ângulos de observação. Na seção a seguir serão apresentados o estudo de caso assim como os resultados de simulação das técnicas estudadas.

Técnica RAT_S_SN

A primeira técnica a ser analisada é a técnica desenvolvida por (Ratnayake et al., 1999). O esquema propõe uma derivação do CBPWM, injetando um sinal de seqüência zero (*NPCS*) (do inglês - Neutral Point Compensating Signal)(ver Fig. 3.3). A injeção desta tensão de seqüência zero visa a compensação da variação da tensão no ponto neutro.

$$\begin{aligned} V_a &= m \sin(\omega t) \\ V_b &= m \sin(\omega t - 120^\circ) \\ V_c &= m \sin(\omega t + 120^\circ) \\ NPCS &= n \sin(3\omega t + \alpha) \end{aligned} \quad \text{onde, } n = m/3 \text{ e } \alpha \text{ é o ângulo de fase} \quad (3.1)$$

O sinal (*NPCS*) (eq. 3.1) é um terceiro harmônico dos sinais de referência, ele possui uma mudança de fase com respeito aos sinais de referências, como ilustrado na Fig. 3.3(c). O ângulo α é determinado dependendo do fator de potência da carga. O sinal *NPCS* pode ser injetado tanto nos sinais de referências (ver Fig. 3.3(b)) quanto nas portadoras (ver Fig. 3.3(a)).

É com essa alteração que esta técnica consegue uma redução considerável na flutuação da tensão no ponto neutro de uma forma bastante simples e eficaz. Esta técnica tem a vantagem de funcionar em malha aberta, no entanto é necessário que o ângulo α seja calculado de forma pré-determinada, ou seja, a carga tem que ser conhecida. Desta forma o esquema em malha aberta fica vulnerável as possíveis mudanças de carga.

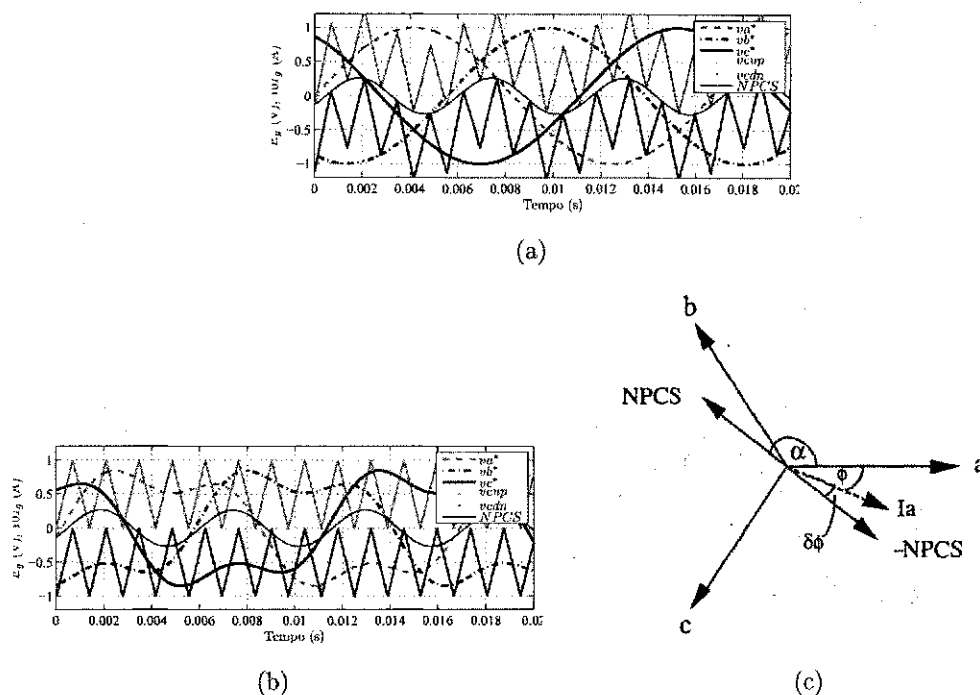


Figura 3.3: Esquema Proposto. a) NPCS injetado nas portadoras. b) NPCS injetado nas tensões de referências. c) Diagrama de fase do esquema proposto

Técnica ANT_H_S1

(de Oliveira., 2005), essencialmente, acrescenta uma tensão sequência zero para solucionar o desbalanceamento do ponto central. Propõe uma estratégia PWM que se baseia na utilização das diferenças entre os níveis de tensão fornecidos pelo barramento CC e as tensões senoidais de referência (v_a , v_b e v_c , ver Fig. 3.4) para o cálculo dos tempos de aplicação dos pulsos de comando para os interruptores do inversor.

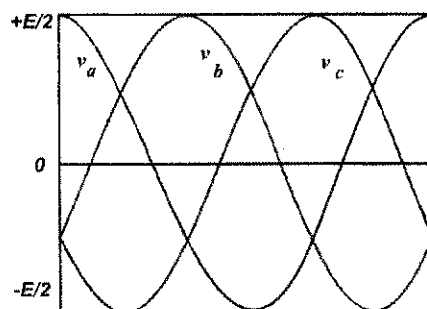


Figura 3.4: Níveis de tensão para o inversor de três níveis.

A técnica é uma modificação da HPWM, onde adiciona uma tensão de sequência zero $'v_h'$.

A tensão v'_h é uma equação que relaciona valores das tensões de referências com uma variável de projeto μ' , sendo que esta variável pode assumir valores entre zero e um (denominada de razão de distribuição vetorial).

Quando o v'_h é adicionado às tensões de referência senoidais modifica-se a relação entre os tempos de aplicação dos vetores que estão no início e no fim de um período da modulação, alterando desta forma a qualidade dos sinais de tensão e corrente gerados pelo inversor.

A estratégia é feita pela redução do diagrama do espaço vetorial de três níveis para o de dois níveis, como foi feito em (Seo et al., 2001). Ela pode ser dividida em seis passos, eles são:

Passo um: Defini-se os níveis do inversor, onde cada nível é representado por um eixo horizontal, no caso do inversor de três níveis tem-se: o eixo[1], eixo[2] e eixo[3], respectivamente, com os valores $E/2$, 0 e $-E/2$. Como se pode perceber pela Fig. 3.4, as tensões de referencia estarão entre os eixo[1] e eixo[2] ou entre os eixo[2] e o eixo[3].

Passo dois: Calcula-se o valor das variáveis P_a , P_b e P_c . Estas variáveis são a diferença entre o eixo superior (nível CC) que limita a tensão de referência e a tensão de referência, que pode ser exemplificado na Fig. 3.5.

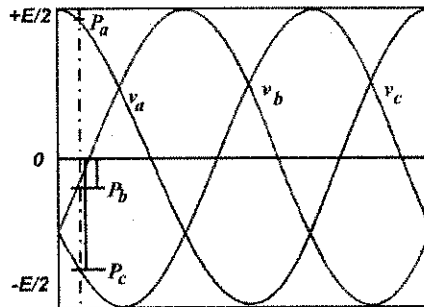


Figura 3.5: Definição das variáveis P_a , P_b e P_c para o inversor de três níveis.

Para o exemplo, tem-se:

$$P_a = \text{eixo}[1] - v_a^*; \quad (3.2)$$

$$P_b = \text{eixo}[2] - v_b^*; \quad (3.3)$$

$$P_c = \text{eixo}[3] - v_c^*; \quad (3.4)$$

Passo três: Determina-se os valores máximos e mínimos entre P_a , P_b e P_c , e juntamente com o valor da razão de distribuição (μ) calcula-se a tensão de seqüência zero (v_h), que será adicionada as tensões de referência.

$$v_h = \mu P_{min} - (1 - \mu)(E/2 - P_{max}); \quad (3.5)$$

Passo quatro: São calculadas as novas tensões de referência.

$$v_x^* = v_x + v_h, \text{ onde } x = (a, b \text{ ou } c) \quad (3.6)$$

Passo cinco: De posse das novas tensões de referência são calculados os novos valores de P_a^* , P_b^* e P_c^* conforme explicado no **passo 2**. Estes valores fornecem os intervalos de tempo T_a^* , T_b^* e T_c^* em que os interruptores permanecem bloqueados (Fig. 3.6).

Os intervalos de tempo T_1^* , T_2^* e T_3^* em que os interruptores permanecem em condução, em um determinado período da modulação (T_s), são calculados a partir da equação:

$$T_x^* = 2 * P_x^* / E * T_s; \quad (3.7)$$

$$T_y^* = T_s - T_x^*; \quad (3.8)$$

Passo seis: As tensões de pólo do inversor (v_{a0} , v_{b0} e v_{c0}), que servirão de base para o cálculo das tensões de fase e de linha, são dadas por:

$$Se(t < T_x^*) \text{ ou } (t < 2T_y^*) \rightarrow v_{x0} = eixo(k + 1) \quad (3.9)$$

$$Se(T_x^* \leq t \leq 2T_y^*) \rightarrow v_{x0} = eixo(k) \quad (3.10)$$

com $x = (a, b \text{ ou } c)$, $y = (1, 2 \text{ ou } 3)$ e $k = (1, 2 \text{ ou } 3)$.

Controle em Malha Fechada

Em (de Oliveira, 2005) propõe-se um controle em malha fechada para solucionar o problema do desbalanceamento das tensões nos capacitores. Neste caso, o uso de $\mu = 0,5$

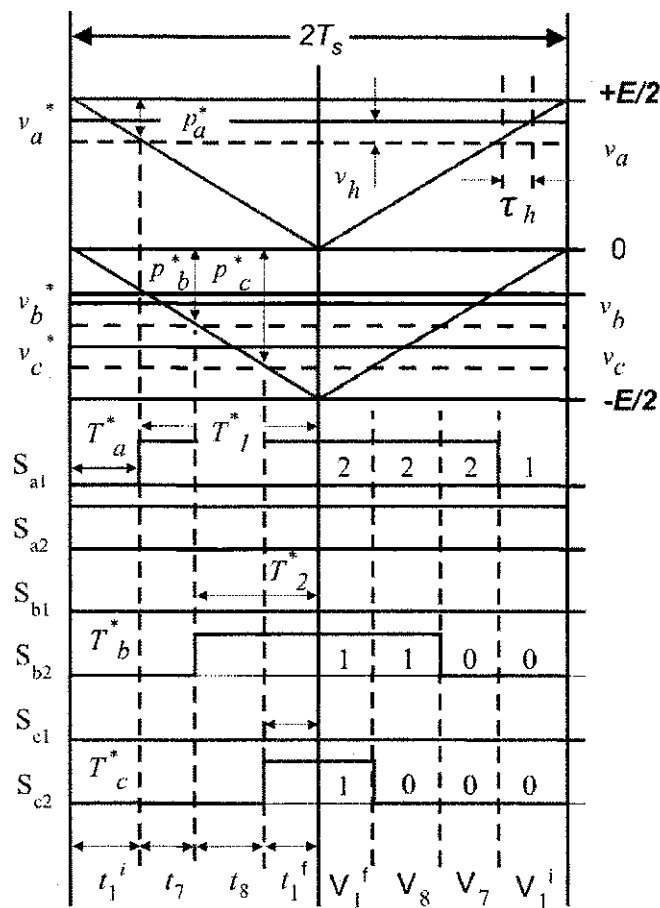


Figura 3.6: Pulsos de comando para o inversor de três níveis.

possibilita apenas a diminuição dos efeitos do desequilíbrio das tensões provocado pelos vetores do grupo *Pequenos e Médios*.

Ainda no intuito de realizar o controle sem utilizar uma malha fechada, evitando a necessidade da monitoração da tensão nos capacitores e/ou do sinal de corrente, ocorreu uma modificação na técnica de modulação proposta.

Esta modificação atua nos tempos de aplicação dos vetores do grupo *Small*, fazendo com que eles não sejam iguais no início e no final de um período de comutação. Isto modifica o carregamento dos capacitores. Com isto garante-se que os efeitos dos vetores do grupo *Middle* sobre o equilíbrio das tensões nos capacitores sejam compensados utilizando-se os vetores do grupo *Small* de forma adequada.

A alteração no algoritmo é simples: Utiliza-se $N = 2$ nos passos um a três, fornecendo com isso uma tensão de seqüência zero v_h' calculada para um inversor de 2-níveis. E nos

passos quatro a seis, usa-se $N = 3$, logo, o v'_h que foi calculado para um inversor de 2-níveis será aplicado em um inversor de 3-níveis.

No entanto, esse controle em malha aberta tem um bom funcionamento apenas para altas frequências de chaveamento. De forma bastante simples, para μ assumindo o valor 0 ou 1 pode-se chegar ao equilíbrio das tensões através de um controlador do tipo liga-desliga, por exemplo. O controle é feito da seguinte maneira: O sinal de erro resultante da comparação entre o valor desejado para a tensão no ponto central do barramento CC e o seu valor real adquirido por medição, determina qual capacitor deve ser carregado ou descarregado no próximo período de modulação. Em seguida, o produto entre a saída deste comparador pelo sinal da corrente de carga (também adquirida por meio de medição) determina qual das duas configurações do vetor do grupo 'S' a ser empregada. Assim, a variável μ é feita igual a 0 ou 1 (a figura ?? apresenta o diagram de controle).

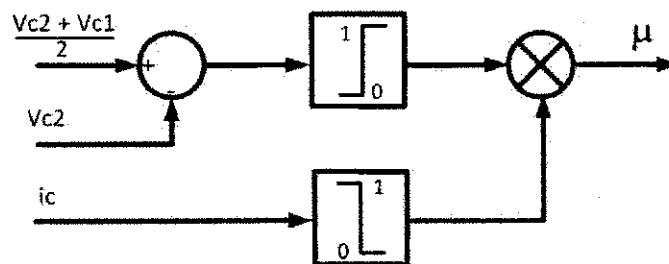


Figura 3.7: Controle Liga-Desliga Antonio.

(Barros., 2011) propôs uma modificação neste controle, devido ao alto nível de harmônico que o controlador liga-desliga injeta. O controle é feito por um controlador do tipo *PI* como apresentado pelo diagrama da figura ?? . Desta forma, é possível controle a tensão sem a necessidade de injetar tantos harmônicos nas correntes.

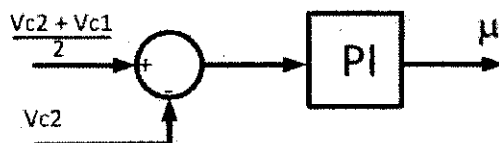


Figura 3.8: Controle *PI* aplicado a técnica ANT_H_S1.

Técnica SEO_SV_S1

A técnica proposta por (Seo et al., 2001) simplifica o diagrama do espaço vetorial de um inversor de três níveis em um de dois níveis. Com a simplificação proposta a seleção da seqüência de chaveamento e o cálculo dos tempos da duração do vetor é realizado pelo método convencional do espaço vetorial de dois níveis.

O diagrama de um inversor de três níveis (ver Fig. 3.9(a)) pode ser visto de duas formas. A primeira forma, é quando divide o diagrama do espaço vetorial em seis triângulos grandes, chamados de setores, isso equivale, a quando se faz a setorização por seqüência de amplitude de tensão, ou seja, $V_a > V_b > V_c$. A segunda forma, é quando divide o diagrama do espaço vetorial em seis hexágonos, que equivalem ao diagrama do espaço vetorial de um inversor de dois níveis, isso ocorre quando a setorização é feita por multiplicação, ou seja, quando se observa a quantidade de fazer são positivas ou negativas. No caso da técnica de (Seo et al., 2001) a setorização é feita da segunda forma (ver Fig. 3.9(b))

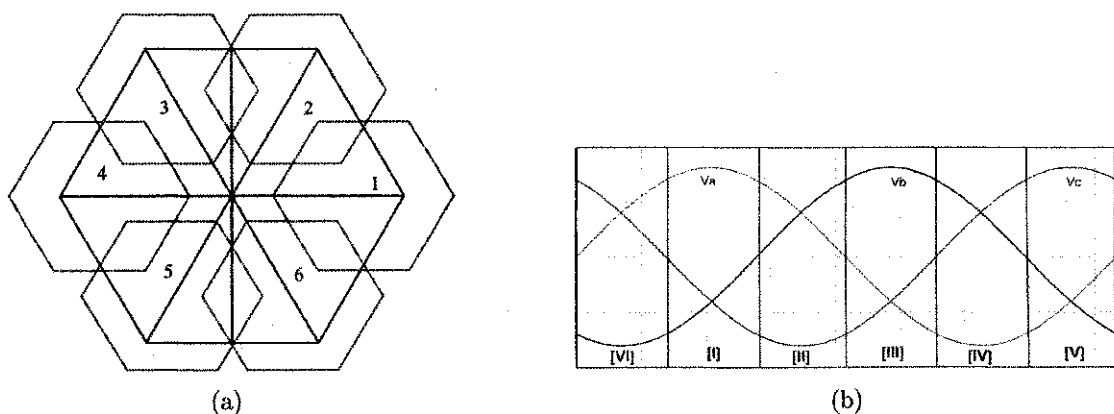


Figura 3.9: Setorização. a) Simplificação do diagram de três níveis para dois níveis
b) Identificação da setorização

Na simplificação do espaço vetorial é necessário que se faça o deslocamento do vetor de referência para o centro do hexágono. Esse deslocamento se faz subtraindo o vetor de referencia pelo vetor do grupo S do seus respectivo hexágono (ver Fig. 3.10).

A Tabela 3.4 apresenta a simplificação para a mudança do vetor de referência para os seis setores.

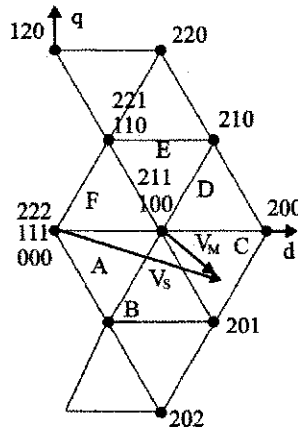


Figura 3.10: Representação da mudança do vetor de referência para a simplificação do diagrama vetorial.

Tabela 3.4: Correção do vetor de tensão de referência pelo método proposto.

S	$V_{a,ref}$	$V_{b,ref}$
1	$V_{a,ref} - V_{DC}/3$	$V_{b,ref} + V_{DC}/6$
2	$V_{a,ref} - V_{DC}/6$	$V_{b,ref} - V_{DC}/6$
3	$V_{a,ref} + V_{DC}/6$	$V_{b,ref} - V_{DC}/3$
4	$V_{a,ref} + V_{DC}/3$	$V_{b,ref} - V_{DC}/6$
5	$V_{a,ref} + V_{DC}/6$	$V_{b,ref} + V_{DC}/6$
6	$V_{a,ref} - V_{DC}/3$	$V_{b,ref} + V_{DC}/3$

onde,

$$V_{c,ref} = -V_{a,ref} - V_{b,ref}; \quad (3.11)$$

De posse da Tab. 3.4, é possível ver um exemplo de deslocamento do vetor tensão de referência na Fig. 3.10. Nesta figura, é ilustrado a representação do deslocamento do vetor V_s que está na origem (111), para o centro do hexágono do setor 1 (100), representado pelo vetor V_M .

Controle em Malha Fechada

O equilíbrio da tensão no ponto central é feito pela distribuição dos tempo de aplicação dos vetores redundantes. Se por exemplo o vetor de tensão de referência estiver na região C, como mostrado na Fig. 3.10, a seqüência de chaveamento fica sendo: (211)-(201)-(200)-(100), que é respectivamente igual a: $(T_{SP})-(T_M)-(T_L)-(T_{SN})$, sendo T_{SP} e T_{SN} pertencentes

ao grupo *Small*, T_M ao grupo *Middle* e T_L ao grupo *Large* representando os tempos de aplicação dos vetores correspondentes.

Neste caso, o controle de tensão no ponto do neutro é realizado distribuindo o valor de T_{SP} e T_{SN} em resposta ao erro de tensão nos capacitores. Isso só é possível, no momento em que as equações a seguir são satisfeitas:

$$T_{SN} + T_{SP} = T_S, \quad (3.12)$$

sendo $T_{SN} = T_S^* \cdot (1 + f)/2$ e $T_{SP} = T_S^* \cdot (1 - f)/2$, onde: T_S é o tempo do vetor S, que é composto por duas configurações e f varia entre os limites $[-1 \ 1]$. Ou seja, se a variável f for igual a -1 $T_{SP} = T_S$, conseqüentemente $T_{SN} = 0$ e se $f = 1$, $T_{SN} = T_S$ e $T_{SP} = 0$.

Sendo assim, a estratégia se resume em três passos bastantes simples, eles são: com posse do vetor de referência identificar qual hexágono será usado; em seguida realiza a modificação do vetor de referência subtraindo-o pelo vetor do grupo S que é o centro do hexágono; calculando os tempos de aplicação de cada vetor.

Técnica SEV_SV_S2

(Mendes., 2000) propõe uma solução bastante atrativa, pois as soluções obtidas são equações algébricas bastantes simples que relacionam diretamente as larguras de pulso de comando das chaves com as tensões de referência.

As tensões média de fase neutro v_{xn} na saída do inversor, podem ser expressa em função das médias das variáveis de controle (ver figura 3.11). Expressa por:

$$\begin{bmatrix} \bar{v}_{an} \\ \bar{v}_{bn} \\ \bar{v}_{cn} \end{bmatrix} = \frac{V_{dc}}{6} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} \bar{c}_a \\ \bar{c}_b \\ \bar{c}_c \end{bmatrix} \quad (3.13)$$

Onde \bar{c}_x é o valor médio do sinal de comando da fase x. Conforme a Fig. 3.11 \bar{c}_x é dado por:

$$\bar{c}_x = \frac{T_{px} - T_{nx}}{T} \quad (3.14)$$

A parti da equações 3.13 e 3.14, e aplicando alguns procedimentos matemáticos, pode-se

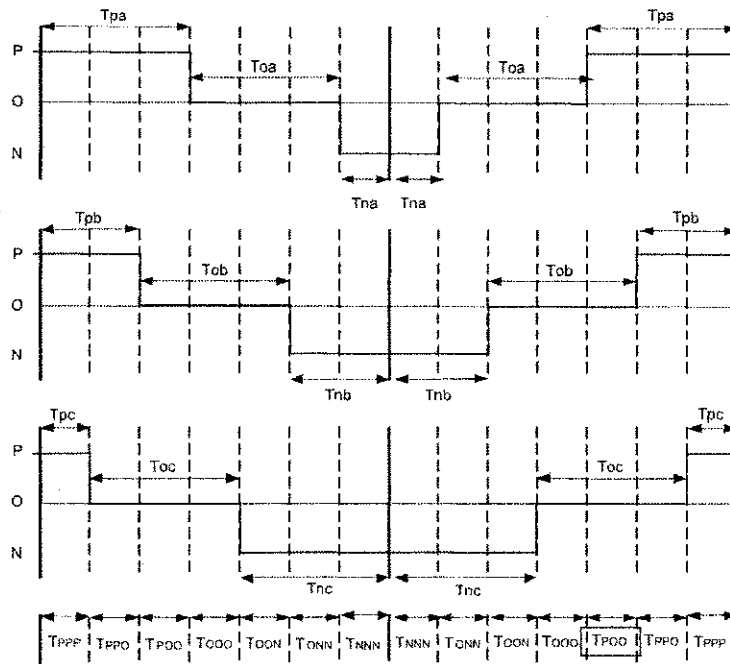


Figura 3.11: Padrão de Chaveamento Genérico aplicado ao setor A.

calcular as larguras de pulso do comando para a fase x :

$$\tau_{px} - \tau_{nx} = \frac{2T}{E} v_{xn}^* + \bar{C}_0 \tag{3.15}$$

Onde \bar{C}_0 é a componente de sequência zero do vetor de comando, que ainda precisa ser determinado. Pois, enquanto o vetor de referencia possui componente de sequência zero nula, o mesmo não acontece com o vetor de comando.

Para o calculo das larguras dos pulsos ainda precisa de mais algumas considerações além das equações dada por 3.15. Essas equações necessárias são obtidas pela a análise da região e do setor em que o vetor de referência se encontra.

Por exemplo, o padrão de chaveamento da região 1ª é dada por:

PPP PPO POO OOO OON ONN NNN

Os sinais de comando para este padrão de chaveamento esta apresentado na figura 3.11. Os tempos de condução são calculados usando as equações encontradas na equação 3.15 e relacionando os sinais de comando com os tempos de aplicação para cada vetor. Essas relações são definidas de modo que se obtenham características desejadas. Para reduzir as

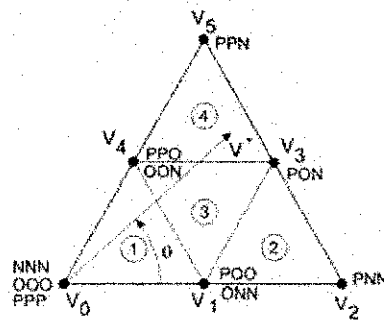


Figura 3.12: Vetores de tensão do setor A.

variações de corrente de carga é importante distribuir o mais uniforme possível os períodos de aplicação dos vetores nulos. Ou seja, $2T_{NNN} = T_{OOO}$ e $2T_{PPP} = T_{OOO}$. Observando a figura e considerando essa restrição as larguras dos pulsos são definidas como:

$$\begin{aligned} 2T_{NNN} = T_{OOO} &\longrightarrow 2\tau_{na} = T - \tau_{pa} - \tau_{nc} \\ 2T_{PPP} = T_{OOO} &\longrightarrow 2\tau_{pc} = T - \tau_{pa} - \tau_{nc} \end{aligned} \quad (3.16)$$

A parti da figura 3.11, as relações entre os tempos T_{PPO} e T_{ONN} e as larguras dos pulsos dos sinais de comando são definido por:

$$\begin{aligned} T_{PPO} &= \tau_{pb} - \tau_{pc} \\ T_{OON} &= \tau_{nc} - \tau_{nb} \end{aligned} \quad (3.17)$$

E as relações entre os tempos T_{POO} e T_{OON} e as larguras dos pulsos dos sinais de comando são definido por:

$$\begin{aligned} T_{POO} &= \tau_{pa} - \tau_{pb} \\ T_{OON} &= \tau_{nb} - \tau_{na} \end{aligned} \quad (3.18)$$

Das Eqs. 3.15, 3.16, 3.17 e 3.18 chega-se ao sistemas de equações para a região 1A:

$$\begin{aligned} \tau_{pa} - \tau_{na} - \bar{C}_0 &= \frac{2T}{E} v_{an}^* \\ \tau_{pb} - \tau_{nb} - \bar{C}_0 &= \frac{2T}{E} v_{bn}^* \\ \tau_{pc} - \tau_{nc} - \bar{C}_0 &= \frac{2T}{E} v_{cn}^* \\ \tau_{pa} - \tau_{pb} - \tau_{nb} + \tau_{na} &= 0 \\ \tau_{pb} - \tau_{pc} - \tau_{nc} + \tau_{nb} &= 0 \\ 2\tau_{pc} + \tau_{pa} + \tau_{nc} &= T \\ 2\tau_{na} + \tau_{pa} + \tau_{nc} &= T \end{aligned} \quad (3.19)$$

Resolvendo a sistemas de equações lineares, encontra o tempo de aplicação de cada vetor.

Tabela 3.5: Determinação dos Setores do Inversor.

Setor	Ordenação das Tensões
	$V_{1n}^* > V_{2n}^* > V_{3n}^*$
A	$V_{an}^* > V_{bn}^* > V_{cn}^*$
B	$V_{bn}^* > V_{an}^* > V_{cn}^*$
C	$V_{bn}^* > V_{cn}^* > V_{an}^*$
D	$V_{cn}^* > V_{bn}^* > V_{an}^*$
E	$V_{cn}^* > V_{an}^* > V_{bn}^*$
F	$V_{an}^* > V_{cn}^* > V_{bn}^*$

Tabela 3.6: Determinação da região de um Setor.

Região	Condição
1	$V_{1n}^* - V_{3n}^* < \frac{E}{2}$
2	$V_{2n}^* - V_{1n}^* < -\frac{E}{2}$
3	$V_{1n}^* - V_{3n}^* > \frac{E}{2} \text{ e } V_{2n}^* - V_{1n}^* < -\frac{E}{2} \text{ e } V_{2n}^* - V_{3n}^* < \frac{E}{2}$
4	$V_{2n}^* - V_{3n}^* > \frac{E}{2}$
FORA	$V_{1n}^* - V_{3n}^* > E$

$$\begin{aligned}
\tau_{pa} &= \frac{T}{4} + \frac{T}{2E} [v_{an}^* - v_{cn}^*] \\
\tau_{na} &= \frac{T}{4} - \frac{T}{2E} [v_{an}^* - v_{cn}^*] \\
\tau_{pb} &= \frac{T}{4} - \frac{3T}{2E} [v_{an}^* + v_{cn}^*] \\
\tau_{nb} &= \frac{T}{4} + \frac{3T}{2E} [v_{an}^* + v_{cn}^*] \\
\tau_{pc} &= \tau_{na} \\
\tau_{nc} &= \frac{T}{4} + \frac{T}{2E} [v_{an}^* - v_{cn}^*]
\end{aligned} \tag{3.20}$$

Os cálculos para as outras regiões e setores são feitos de forma semelhantes. A Definição dos setores e a seleção da região é feita seguindo as tabelas 3.5 e 3.6.

Controle em Malha Fechada

O controle em malha fechada é feito usando duas variáveis (p e q) que distribui os tempos de aplicação do vetor do grupo *Small* em suas duas configurações. A variável p é aplicada ao V_1 e q ao V_4 (ver figura 3.12). As variáveis possuem um limite de variação que ficam entorno de $[-1,1]$. Quando a variável é igual a 1, todo o tempo de aplicação do vetor fica concentrado apenas em uma das configurações, e quando a variável é igual a -1 o tempo de

vetor pequeno fica concentrado na configuração complementar.

O tempo de das configurações dos vetores pequenos ficam definidos da seguinte forma:

$$\begin{aligned} T_{PPO} &= \frac{1+p}{2} T_{V1} \\ T_{OON} &= \frac{1-p}{2} T_{V1} \end{aligned} \quad (3.21)$$

$$\begin{aligned} T_{POO} &= \frac{1+q}{2} T_{V4} \\ T_{ONN} &= \frac{1-q}{2} T_{V4} \end{aligned} \quad (3.22)$$

As Eqs. 3.21 3.21 são acrescentadas as Eqs. 3.17 e 3.18, e juntamente com as Eqs. 3.15, 3.16 chega-se ao sistemas de equações para a região 1A:

$$\begin{aligned} \tau_{pa} - \tau_{na} - \bar{C}_0 &= \frac{2T}{E} v_{an}^* \\ \tau_{pb} - \tau_{nb} - \bar{C}_0 &= \frac{2T}{E} v_{bn}^* \\ \tau_{pc} - \tau_{nc} - \bar{C}_0 &= \frac{2T}{E} v_{cn}^* \\ \tau_{pa} - \tau_{pb} - \tau_{nb} + \tau_{na} &= \tau_{pa} - \tau_{pb} + \tau_{nb} - \tau_{na} m_{s1} \\ \tau_{pb} - \tau_{pc} - \tau_{nc} + \tau_{nb} &= \tau_{pb} - \tau_{pc} + \tau_{nc} - \tau_{nb} m_{s0} \\ 2\tau_{pc} + \tau_{pa} + \tau_{nc} &= T \\ 2\tau_{na} + \tau_{pa} + \tau_{nc} &= T \end{aligned} \quad (3.23)$$

A solução deste sistema fornece as larguras dos pulsos de comando para a região 1A utilizando as duas variáveis de controle p e q para equalizar as tensões nos capacitores do barramento CC.

$$\begin{aligned} \tau_{pa} &= \frac{T}{4} + \frac{T}{2E} [(1 - 2m_{s0} + 4m_{s1})v_{an}^* - (1 + 4m_{s0} - 2m_{s1})v_{cn}^*] \\ \tau_{na} &= \frac{T}{4} - \frac{T}{2E} [v_{an}^* - v_{cn}^*] \\ \tau_{pb} &= \frac{T}{4} - \frac{T}{2E} [(3 + 2m_{s0})v_{an}^* + (3 + 4m_{s0})v_{cn}^*] \\ \tau_{nb} &= \frac{T}{4} + \frac{T}{2E} [(3 - 2m_{s1})v_{an}^* + (3 - 2m_{s1})v_{cn}^*] \\ \tau_{pc} &= \tau_{na} \\ \tau_{nc} &= \frac{T}{4} + \frac{T}{2E} [(1 - 4m_{s0} + 2m_{s1})v_{an}^* - (1 + 2m_{s0} - 4m_{s1})v_{cn}^*] \end{aligned} \quad (3.24)$$

Técnica CEL_SV_S2

A proposta feita por (Celaovic e Boroyevich, 2000) propõe o cálculo do tempo de aplicações de cada vetores de uma forma algébrica e simples.

Devido a simetria circula do sistema trifásico, torna-se suficiente considerar apenas o caso $0 \leq \theta \leq 60^\circ$, como mostrado na Fig. 3.13.

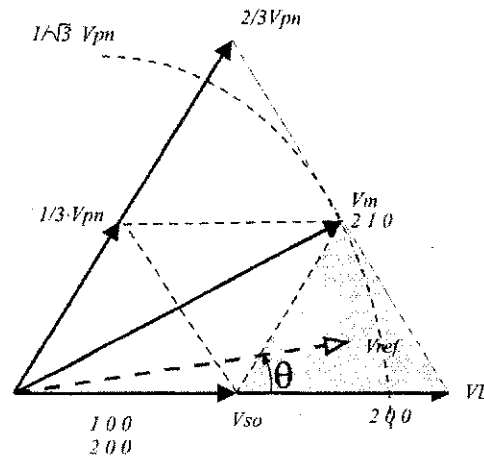


Figura 3.13: Formação do V_{REF} na região do triângulo exterior.

O vetor de referência pode ser formado usando a modulação por espaço vetorial (*SVM*) dos três vetores de chaveamento mais próximos do vetor de referência para cada instante de amostragem. Os três vetores são selecionados localizando o vetor de referência em um dos quatro triângulos menores, como ilustra a Fig. 3.13. Para o triângulo sombreado na Fig. 3.13, o vetor de referência é formado, por:

$$V_{ref} = d_{so}V_{so} + d_M V_M + d_L V_L \quad (3.25)$$

$$d_{so} + d_M + d_L = 1 \quad (3.26)$$

onde d'_{so} é o *duty cycle* do estado de chaveamento do vetor do grupo *Small*, d'_M é o *duty cycle* do estado de chaveamento do vetor do grupo *Middle* e d'_L é o *duty cycle* do estado de chaveamento do vetor do grupo *Large*, e que V_{ref} é dado por:

$$V_{ref} = \frac{m \cdot V_{pn}}{\sqrt{3}} (\cos(\theta) + j \text{sen}(\theta)) \quad (3.27)$$

Da Fig. 3.13, obtém-se que:

$$V_{so} = \frac{1}{\sqrt{3}} V_{pn} \quad (3.28)$$

$$V_M = V_{pn} \quad (3.29)$$

$$V_L = \frac{2}{\sqrt{3}} V_{pn} \quad (3.30)$$

Resolvendo então as equações 3.25 e 3.25, para o triângulo sombreado da Fig. 3.13, e

fazendo algumas manipulações matemáticas, encontra-se os valores dos duty-cycle para os vetores que serão aplicados, eles são:

$$d_{so} = 2 - m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \quad (3.31)$$

$$d_M = 2 \cdot m \cdot \sin(\theta) \quad (3.32)$$

$$d_L = -1 + m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \quad (3.33)$$

Em outras palavras, o *duty cycle* do vetor $V_{so}(122)$ será de $(1 + m_{so}) \cdot d_{so}/2$, e o *duty cycle* do vetor $V_{so}(211)$ será de $(1 - m_{so}) \cdot d_{so}/2$. Sendo assim a corrente no ponto neutro é dado por:

$$i_{NP} = d_M \cdot i_b + m_{so} \cdot d_{so} \cdot i_a \quad (3.34)$$

Para o caso da central do triângulo menor, mostrado na Fig. 3.14, é mais favorável para o balanceamento das tensões no barramento, pois, existem dois vetores do grupo $'S'$ disponíveis.

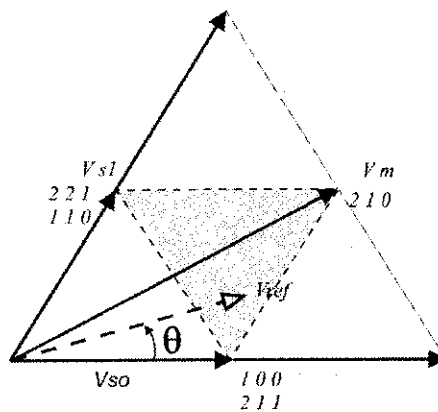


Figura 3.14: Formação do V_{REF} na região do triângulo central.

A seqüência de cálculo feito para encontrar os duty-cycle dos vetores a serem utilizados nesse ponto de operação é feito da mesma forma que no caso anterior. Sendo assim, os duty-cycle são dados por:

$$d_{so} = 2 - m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \quad (3.35)$$

$$d_{s1} = 2 \cdot m \cdot \sin(\theta) \quad (3.36)$$

$$d_M = -1 + m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \quad (3.37)$$

onde $'d'_{so}$ e $'d'_{s1}$ são os *duty cycles* dos estados de chaveamento dos vetores do grupo *Small*, $'d'_M$ é o *duty cycle* do estado de chaveamento do vetor do grupo *Middle*.

O cálculo para as outras regiões são feitas de forma semelhantes aos anteriores.

Controle em Malha Fechada

Para realizar o controle em malha fechada (Celanovic e Boroyevich, 2000) analisa a corrente injetada no ponto central (i_{NP}). No caso da região da Fig. 3.13 a corrente i_{NP} é influenciada por três componentes, uma componente não-controlada imposta pelo vetor do grupo '*M*', e duas componente controladas impostas pelos vetores do grupo '*S*'. A componente controlável é ajustada pelo tempo de aplicação dos vetores positivo (POO) e negativo (ONN) através do $'d'_{so}$ e os vetores positivo (PPO) e negativo (OON) através do $'d'_{s1}$ a fim de compensar o desbalanceamento causado pelo vetor do grupo '*M*'. Esse ajuste é feito através das variáveis m_{so} e m_{s1} , chamada de índice de modulação, que têm valores variando entre [-1 e 1].

A corrente i_{NP} é dada pela seguinte equação:

$$i_{NP} = d_M \cdot i_b + (m_{so} \cdot d_{so} \cdot i_a + m_{s1} \cdot d_{s1} \cdot i_c) \quad (3.38)$$

Sendo assim, os valores das variáveis de controle podem ser escolhidas de forma a fazer com que a corrente i_{NP} seja nula. Esta é uma situação mais favorável se comparada com 3.34, uma vez que dois vetores do grupo *small* podem ser utilizado na compensação do equilíbrio da tensão no ponto neutro.

O caso melhor para o equilíbrio é o do triângulo mais interno, pois ele é formado por dois vetores do grupo '*S*', e o vetor nulo. Neste caso basta que os tempos de aplicação dos vetores sejam iguais que garante o equilíbrio. No entanto, esta região é pouco utilizada pois representa um índice de modulação menos que 0,5. Esta região normalmente é usada durante o acionamento e/ou transitórios.

Técnica BUS_VSV_S2

Já (Busquets-Monge et al., 2004) faz uma modificação na técnica SVPWM bastante engenhosa. Ele cria vetores virtuais que equilibram a tensão nos capacitores. Como já foi visto na seção 2.3 são escolhidos três vetores espaciais para serem aplicados no inversor, esses vetores são escolhidos com base no V_{ref} . No diagrama da Fig. 3.15, a corrente que está entre colchetes representa a corrente injetada no ponto central (NP) [i_o] para cada estado de chaveamento. Uma das forma de garantir o equilíbrio da tensão no ponto central é fazer a corrente média i_o ser zero. Por isso que (Celanovic e Boroyevich, 2000) tenta realizar essa façanha distribuindo o tempo de aplicação dos vetores redundantes do grupo small. No entanto esta técnica é limitada pelo índice de modulação (m) e pelo baixo fator de potência da carga.

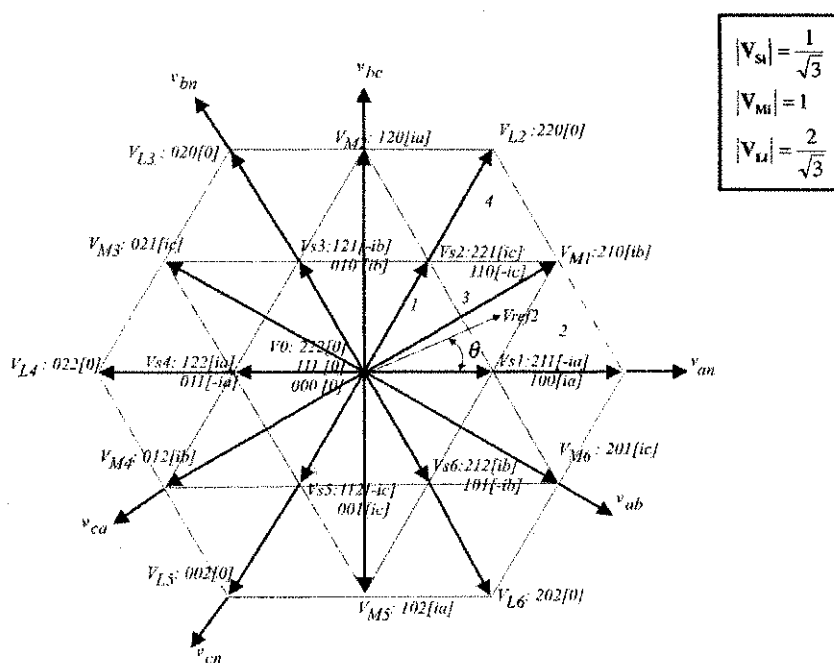


Figura 3.15: Hexágono com as correntes injetadas no ponto central

Isto ocorre porque o desequilíbrio causado pelos vetores do grupo 'M' não pode ser compensada pelos vetores redundantes do mesmo triângulo do grupo 'S'. Para se conseguir um controle robusto das tensões no barramento CC, um conjunto de novos vetores virtuais são definidos por uma combinação linear de vetores correspondentes a certos estados de chaveamento. Os novos vetores virtuais (V_{ZO} , V_{ZSi} , V_{ZMi} e V_{ZLi}), são apresentados na

Fig. 3.16 para o primeiro sextante do diagrama vetorial, tem a corrente média i_o igual a zero, devido ao chaveamento.

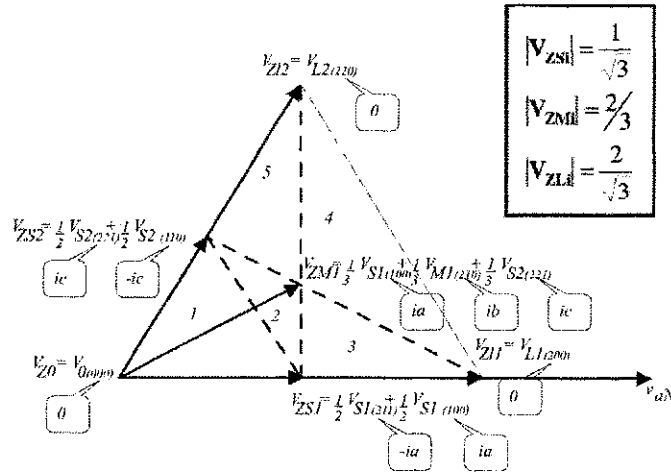


Figura 3.16: Vetores virtuais para o primeiro sextante do diagrama de espaço vetorial.

Isto torna-se verdadeiro, desde que:

- O vetor V_{Z0} seja obtido pelo estado de chaveamento (000), onde a corrente i_o é igual a zero;
- O vetor V_{ZSi} é obtido pela combinação equitativa de dois estados de chaveamento com o mesmo valor da corrente i_o , mas, com sinal contrário. Por exemplo, se o vetor V_{ZS1} for selecionado para ser aplicado no período de tempo Δt , o estado de chaveamento (100) será aplicado por $\frac{1}{2}\Delta t$, e o estado (211) será aplicado pelo restante de tempo $\frac{1}{2}\Delta t$. Sendo assim, a corrente média i_o em Δt será de:

$$i_o = \left(\frac{1}{\Delta t}\right) \cdot \left[\frac{1}{2} \cdot \Delta t \cdot i_a + \frac{1}{2} \cdot \Delta t \cdot (-i_a)\right] = 0 \quad (3.39)$$

- O vetor V_{ZMi} é obtido pela combinação linear de três vetores. Estes vetores são os vetores que injetam as correntes i_a , i_b e i_c , garantindo que i_o seja zero, já que $i_a + i_b + i_c = 0$. Por exemplo, se o vetor V_{ZM1} for selecionado para ser aplicado no período de tempo Δt , o estado (100) será aplicado $(1/3) \cdot \Delta t$, o estado (210) será aplicado $(1/3) \cdot \Delta t$ e o estado (221) será aplicado $(1/3) \cdot \Delta t$. Sendo assim, a corrente média i_o será de:

$$i_o = \left(\frac{1}{\Delta t}\right) \cdot \left[\frac{1}{3} \cdot \Delta t \cdot i_a + \frac{1}{3} \cdot \Delta t \cdot i_b + \frac{1}{3} \cdot \Delta t \cdot i_c\right] = 0 \quad (3.40)$$

- O vetor V_{ZLi} será obtido pelo próprio vetor do grupo 'L' que garante que a corrente média i_0 seja zero, que como visto anteriormente, os vetores deste grupo não influenciam no desbalanceamento.

De modo semelhante ao apresentado na seção 2.3, o vetor de referência é formado pelos três vetores virtuais mais próximos. Isso define cinco regiões menores no diagrama triangular da Fig. 3.16. A Tab. 3.7 especifica os vetores do espaço vetorial selecionados nos casos em que a extremidade de V_{ref} se encontrar na região de 1 - 5.

Tabela 3.7: Seqüência de comutação e tensões de saída.

Região	Vetores Virtuais Selecionados
1	V_{Z0}, V_{ZS1} e V_{ZS2}
2	V_{ZS1}, V_{ZS2} e V_{ZM1}
3	V_{ZS1}, V_{ZM1} e V_{ZL1}
4	V_{ZL1}, V_{ZM1} e V_{ZL2}
5	V_{ZS2}, V_{ZM1} e V_{ZL2}

Sendo assim, os *duty cycles* de cada vetor virtual pode ser calculado da seguinte forma:

$$V_{ref} = d_{VV1} \cdot VV_1 + d_{VV2} \cdot VV_2 + d_{VV3} \cdot VV_3 \quad (3.41)$$

$$0 \leq d_{VVj} \leq 1$$

$$d_{VV1} + d_{VV2} + d_{VV3} = 1 \quad (3.42)$$

onde VV_j corresponde ao vetor do espaço virtual selecionado ($j = 1, 2$ e 3).

Depois que os *duty cycles* dos vetores virtuais são calculados, os *duty cycles* dos vetores reais são obtidos por uma transformação do diagrama virtual para o diagrama real. Eles são calculados de um forma bastante simples dada por 3.43. A Fig. 3.17 apresenta o período dos *duty cyles* d_{a2} e d_{a0} para $m = 0.8$.

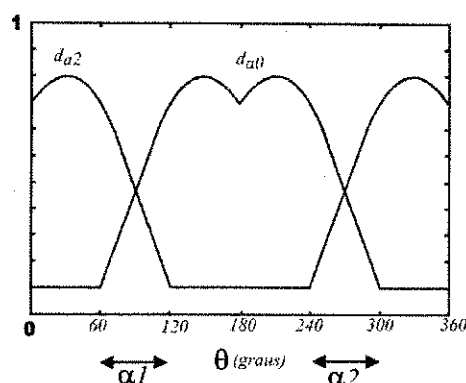


Figura 3.17: d_{a2} e d_{a0} como função de θ e de $m = 0.8$.

$$\begin{aligned}
 0 &\leq \theta \leq \frac{2\pi}{3} : d_{a2} = m \cdot \cos\left(\theta - \frac{\pi}{6}\right) \\
 \frac{2\pi}{3} &\leq \theta \leq \frac{4\pi}{3} : d_{a2} = 0 \\
 \frac{4\pi}{3} &\leq \theta \leq 2\pi : d_{a2} = m \cdot \cos\left(\theta + \frac{\pi}{6}\right)
 \end{aligned}
 \tag{3.43}$$

A expressão para o *duty cycle* d_{a0} é a mesma vista em 3.43, só que defasada de 180° . Já as expressões para as fases 'b' e 'c' são as mesmas da fase 'a', só que defasadas de 120° e 240° , respectivamente. Estas equações definem os *duty cycles* das três fases em função do índice de modulação 'm' e do ângulo do vetor de referência sem que haja a necessidade de identificar o setor ou a região, o que simplifica significativamente os cálculos.

Esta técnica tem a inconveniência de aumenta as perdas devido ao aumento do número de comutações. Outro ponto desfavorável é que este método considera a carga equilibrada, o que não acontece na maioria dos casos reais. Este método foi melhorado por (Busquets-Monge et al., 2007) através de modificações mas elas aumentam a complexidade do comando .

Controle em Malha Fechada

Mesmo com a tentativa de força a corrente injetada no ponto central ser igual a zero, o controle total da tensão no barramento não é assegura. Com isso, a necessidade de realizar um controle em malha fechada para esta técnica assim como aconteceu para as outras.

O controle é feito adicionando um nível de offset nos duty-cycle calculados anterior-

mente. O diagrama de controle esta apresentado pela figura 3.18. Onde $H_o(s)$ é a função de transferência do controle.

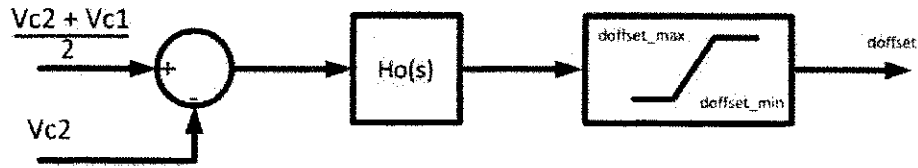


Figura 3.18: Diagrama de controle para a técnica BUS_VSV_S2.

Técnica POU_S_SN

Na modulação padrão CBPWM, para cada fase existe um sinal de referência que determina o padrão de chaveamento daquele braço. Para o caso do equilíbrio do ponto neutro algumas técnicas acrescenta um sinal de sequência zero aos sinais de referência, como é o caso de (Blasko, 1997). No entanto, a adição do sinal de sequência zero não remove completamente a oscilação da tensão no ponto neutro. Por isso (Pou et al., 2005b) propõe uma modificação nesse padrão, fazendo com que, ao invés de ter apenas um sinal para cada fase, existam dois sinais. Esses novos sinais são derivados dos sinais originais com as considerações de projeto, que é o equilíbrio das tensões nos capacitores.

A primeira modificação a ser feita nos sinais originais é a adição da tensão de sequência zero, dado por:

$$\begin{aligned} V'_a &= V_a + v_h \\ V'_b &= V_b + v_h \\ V'_c &= V_c + v_h \end{aligned} \quad (3.44)$$

onde $v_h = -\frac{\max(V_a, V_b, V_c) + \min(V_a, V_b, V_c)}{2}$ e (V_a, V_b, V_c) é dado pela Eq. 3.1.

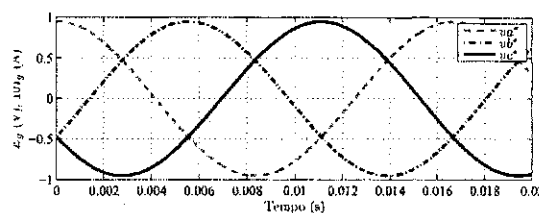
A segunda modificação feita é a decomposição do sinal original (3.44) nos dois novos sinais, essa decomposição é feita seguindo a lei:

$$\begin{aligned} V'_a &= V_{ap} + V_{an} \\ V'_b &= V_{bp} + V_{bn} \\ V'_c &= V_{cp} + V_{cn} \end{aligned} \quad (3.45)$$

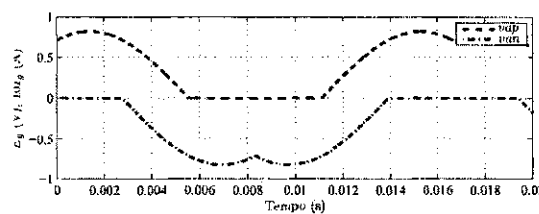
onde $V_{ip} \geq 0$ e $V_{in} \leq 0$, com $i = \{a, b, c\}$. Apenas com as equações 3.44 e 3.45 não é possível determinar de forma direta os valores dos sinais V_{ip} e V_{in} , para isso é necessário

que se faça algumas considerações. Esta solução é encontrada, forçando variáveis V_{ip} e V_{in} ser zero para o máximo de tempo possível, pois, quando esses sinais são zero, algumas das chaves não chaveam. Outra consideração feita pelo autor é que a corrente média injetada no ponto neutro tem que ser nula. Considerando essas restrições, V_{ip} e V_{in} (ver Fig. 3.19) pode ser calculado da seguinte forma:

$$\begin{aligned} V_{ip} &= \frac{V_i - \min(V_a, V_b, V_c)}{2} \\ V_{in} &= \frac{V_i - \max(V_a, V_b, V_c)}{2} \end{aligned} \quad \text{para } i = \{a, b, c\} \quad (3.46)$$



(a)



(b)

Figura 3.19: Sinais de Referências. a) Sinais para a modulação Padrão CBPWM. b) Sinais modificado Proposto para fase a

Neste caso (Pou et al., 2005b) supera um dos principais problemas dessa topologia de inversor, que é a oscilação da tensão em baixa frequência que aparece no ponto neutro sob algumas condições de operação. A estratégia proposta remove completamente esta oscilação para todos os pontos de operação e para qualquer tipo de cargas, sendo elas desequilibradas e não-lineares. No entanto, o único inconveniente desta estratégia é que as frequências de comutação dos dispositivos são um terço maior do que a modulação padrão CBPWM.

Controle em Malha Fechada

A técnica de modulação proposta por (Pou et al., 2005b) garante que o valor da corrente média i_{NP} é mantido igual a zero, conseqüentemente, as tensões dos capacitores são constantes. Entretanto, isto não implica que essas tensões são iguais. Na verdade, em teoria, se as

tensões iniciais sobre os capacitores eram diferentes, esta estratégia de modulação tenderia a preservar desequilíbrio porque mantém a corrente média i_{NP} igual a zero.

Assim, alguma compensação para os desequilíbrios de tensão deve ser fornecido. Um método de controle para compensação de tensão pode ser simplesmente mudando os sinais de modulação alterados em conformidade com o sinal do erro de tensão. E, além disso, o sinal do fluxo de potência no sistema precisa ser conhecido a fim de proporcionar uma mudança adequada aos sinais. A modificação é feita nos sinais v_{ap} e v_{an} . Garantindo que esses sinais permanecerão em zero nos intervalos de tempos $\frac{\pi}{3} < \omega t < \frac{2\pi}{3}$ e $\frac{4\pi}{3} < \omega t < \frac{5\pi}{3}$, respectivamente. Com isso um sinal de offset podem ser injetados nas variáveis v_{ap} e v_{an} .

O valor do offset aplicado em cada fase segue o diagrama da figura 3.20. Onde o valor do erro de tensão é multiplicado por um ganho proporcional k_p . E depois multiplicado pelo sinal do fluxo da corrente, para manter o deslocamento no sentido correto de balancear a tensão nos capacitores.

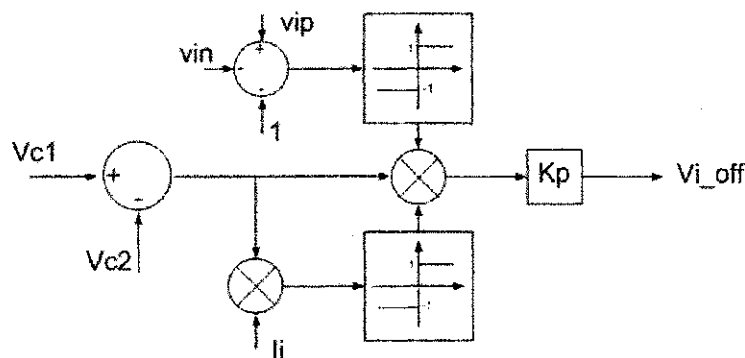


Figura 3.20: Diagrama de controle para a técnica POU_S_SN, onde $i = \{a, b, c\}$.

3.3 Propostas de Modificações das Técnicas

3.3.1 Modificação da Técnica CEL_SV_S2

A primeira modificação, na verdade, é uma adaptação do cálculo feito por (Mendes., 2000) em (Celanovic e Boroyevich, 2000). Severo desenvolveu uma método algébrico para calcular os tempos de aplicação de cada vetor (como foi vista na seção anterior). Esse cálculo é feito com base no chaveamento da região em que o vetor de referência se encontrar e observando o padrão de chaveamento dado pela figura 3.11. Como a setorização da técnica apresentada

por Celanovic é a mesma que a setorização da técnica de Severo, este trabalho propõe que o cálculo dos tempos dos vetores para a técnica de Celanovic seja calculado usando o mesmo princípio que da técnica de Severo.

Sendo assim, fica possível calcular de forma algébrica não só os duty-cycle de cada vetor, mas, os tempos em que cada braço fica conectado em um ponto de barramento, facilitando assim a implementação utilizando DSP. O cálculo proposto é descrito a seguir.

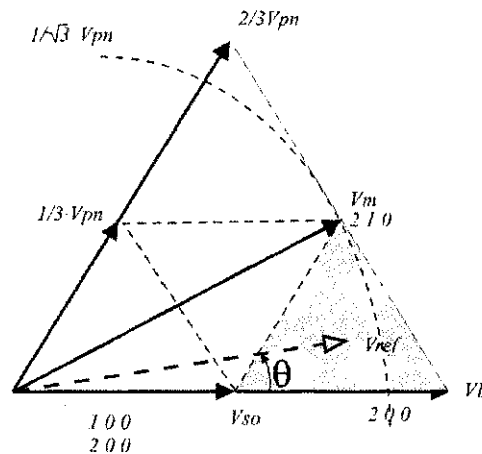


Figura 3.21: Identificação da Região 2A.

No caso da região 2A, sabe-se que os duty-cycle dos vetores são dados pelas equações:

$$\begin{aligned} d_{so} &= 2 - m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \\ d_M &= 2 \cdot m \cdot \sin(\theta) \\ d_L &= -1 + m \cdot (\sqrt{3} \cdot \cos(\theta) + \sin(\theta)) \end{aligned} \quad (3.47)$$

Portanto os tempos de aplicação de cada vetor são dados pela equação 3.48.

$$\begin{aligned} V_{ONN} &= \frac{(1+m_{so})d_{so}}{2} \\ V_{PNN} &= \frac{(1-m_{so})d_{so}}{2} \\ V_{PON} &= d_M \\ V_{PNN} &= d_L \end{aligned} \quad (3.48)$$

$$\begin{aligned} \tau_{ONN} &= \frac{(1+m_{so})d_{so}}{2} T_s \\ \tau_{PNN} &= \frac{(1-m_{so})d_{so}}{2} T_s \\ \tau_{PON} &= d_M T_s \\ \tau_{PNN} &= d_L T_s \end{aligned} \quad (3.49)$$

onde m_{so} é a variável que ajusta a compensação dos vetores redundantes.

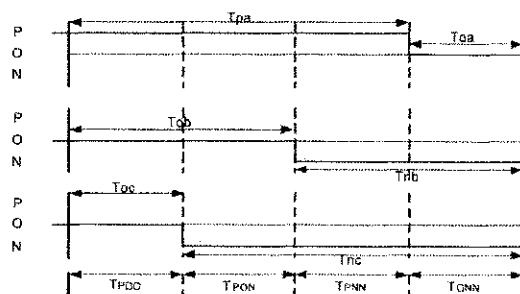


Figura 3.22: Padrão de chaveamento para a região 2A

Por fim, observando a figura 3.22, a equação 3.49 apresenta os tempos de em que cada braço fica conectado no ponto do barramento.

$$\begin{aligned}
 \tau_{pa} &= \tau_{POO} + \tau_{PON} + \tau_{PNN} \\
 \tau_{na} &= 0 \\
 \tau_{pb} &= 0 \\
 \tau_{nb} &= \tau_{PNN} + \tau_{ONN} \\
 \tau_{pc} &= 0 \\
 \tau_{nc} &= \tau_{PON} + \tau_{PNN} + \tau_{ONN}
 \end{aligned} \tag{3.50}$$

Substituindo as equações 3.47, 3.49 em 3.50, e fazendo alguns procedimentos matemáticos, tem-se:

$$\begin{aligned}
 \tau_{pa} &= -m_{so} + m \frac{1+m_{so}}{2} \sqrt{3} \cos \theta + m \frac{5+m_{so}}{2} \sin \theta \\
 \tau_{na} &= 0 \\
 \tau_{oa} &= T - \tau_{pa} - \tau_{na} \\
 \tau_{pb} &= 0 \\
 \tau_{nb} &= m_{so} + m \frac{1-m_{so}}{2} (\sqrt{3} \cos \theta + \sin \theta) \\
 \tau_{ob} &= T - \tau_{pb} - \tau_{nb} \\
 \tau_{pc} &= 0 \\
 \tau_{nc} &= m_{so} + m \frac{1-m_{so}}{2} \sqrt{3} \cos \theta + m \frac{5-m_{so}}{2} \sin \theta \\
 \tau_{oc} &= T - \tau_{pc} - \tau_{nc}
 \end{aligned} \tag{3.51}$$

O cálculo para as outras regiões e setores são realizados de forma semelhantes.

A setorização e a identificação das regiões se faz utilizando as mesmas tabelas (tbs. 3.5 e 3.6) que foram usadas para o método de Severo. A seguir serão apresentados os resultados de simulação.

3.3.2 Modificação da Técnica POU_SV_S2 ($POU_SV_S2_PROP$)

Observando a vantagem do cálculo dos tempos de comutação proposta por ANT_H_S1. Será proposto realizar o mesmo cálculo para na técnica POU_S_SN , gerando assim mais uma técnica para ser analisada, a $POU_S_SN_PROP$. Para isso define-se as variáveis P_{ip} e P_{in} (onde $i = a, b, c$, ver figura 3.24.a, Onde $P_{ip} = V_{dc} - v_{ip}$ e $P_{in} = -v_{in}$ (ver figura 3.23).

Com essas variáveis e observando a figura 3.24, calcula-se o tempo de comutação das chaves pela equação:

$$\begin{aligned} T_{ixp} &= \frac{P_{ip}}{V_{dc}} * T \\ T_{ixn} &= \frac{P_{in}}{V_{dc}} * T \end{aligned} \quad (3.52)$$

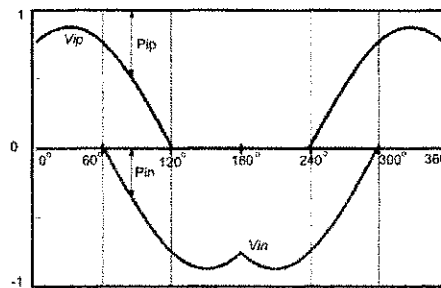


Figura 3.23: Definição das variáveis P_{ip} e P_{in}

3.4 Conclusão

Diante da diversidade das estratégias existente para o acionamento do inversor de três níveis. Houve a necessidade de realizar uma escolha das técnicas que seriam utilizada neste trabalho. O critério utilizado, foi a praticidade de implementação e o quanto a estratégia eram citadas na literatura. Tendo esses fatores em mente, as estratégias CBPWM, SVPWM e HPWM foram escolhidas.

Outro ponto que contribui para a escolha dessas estratégia é a dualidade que existe entre as mesmas. Isso faz com que a comparação entre as técnicas, que fazem parte dessas estratégia, seja algo de grande valia. Uma vez, que a projeção da análise de uma estratégia, pode ser refletida em outra.

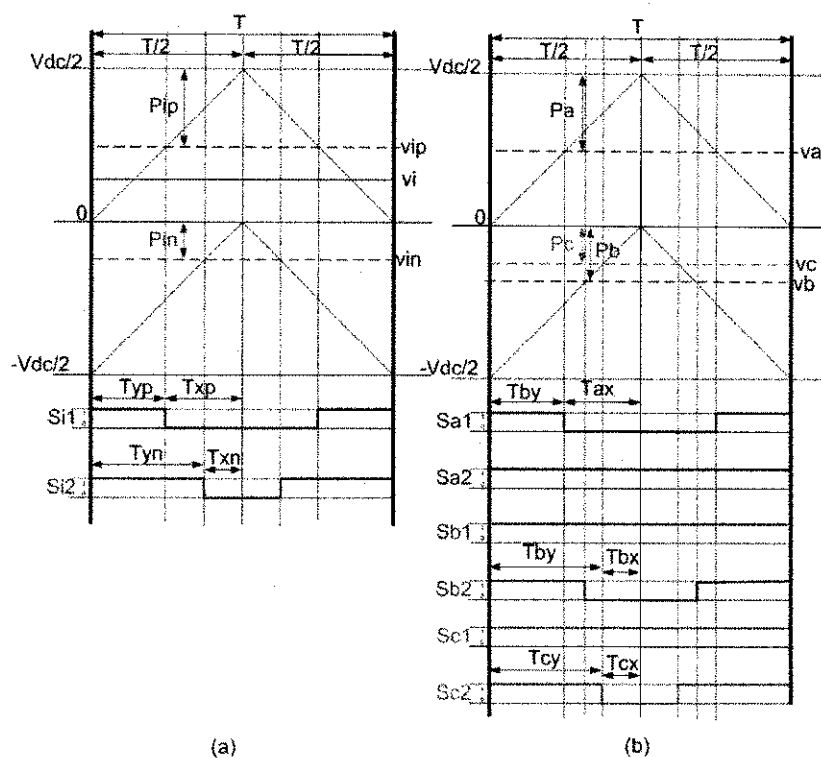


Figura 3.24: Relação entre o chaveamento e o tempo de aplicação de cada braço.
 a) Técnica POU_S_SN_PROP b) Técnica ANT_H_S1

Diante dessa semelhança, ficou a critério desse trabalho, realizar uma classificação com respeito a setorização que a técnica utiliza. Pois, cada uma dessas setorização possuem vantagens e desvantagens em relação uma com as outras.

Além das técnicas tradicionais, foram apresentadas técnicas que possuem implementações diferente do comum. Como é o caso da estratégia BUS_VSV_S2, que dentro da estratégia SVPWM propõe a criação dos vetores virtuais, de forma análoga, a técnica POU_S_SN propõe uma mudança na forma de onda da referência, onde criam configuração extras.

Com essa semelhança entre as técnicas foi possível realizar adaptações e modificações. Como é o caso da técnica CEL_SV_S2, que foi adapta com um principio utilizado na técnica SEV_SV_S2. E a técnica POU_S_SN_PROP que é uma junção entre as técnicas POU_S_SN e ANT_H_S1.

4

Análise de Desempenho e Resultados de Simulação em Malha Aberta

4.1 Introdução e Dados de Simulação

As simulações foram desenvolvidas utilizando as ferramentas: *PSIM* e *DEVc++* e *MATLAB*.

A tabela 4.1 apresenta os dados usados nas simulações para o caso típico:

Tabela 4.1: Dados Gerais de Simulação.

Dados de Simulação
Carga RL: $R = 7,68\Omega, L = 15.3mH$
Fator de Potência: 0,8
Tensão Total do Barramento (V_{dc}): 300 V
Frequência de Chaveamento (f_s): 10kHz
Frequência da Rede (f_m): 60 Hz
Índice de Modulação (m_a): 0,85

O desbalanceamento das tensões nos capacitores do barramento CC, é proporcional a amplitude da corrente de saída (como pode ser vista pela equação 4.1). Levando este fato em consideração, em termos de simulação a amplitude da corrente de saída foi escolhida para ser igual a 15A, para dificultar o balanceamento e mostrar a robustez das técnicas de modulação, uma vez que uma corrente de 15A é consideravelmente alta na maioria das aplicações.

Nesta seção, será feita uma pequena introdução a cerca dos parâmetros de desempenho que serão avaliados neste trabalho. Eles são:

1. Ondulação de Tensão e Erro Médio de Tensão;
2. Distorção Harmônica Total (*THD*) e Distorção Harmônica Total Ponderada (*WTHD*);
3. Perdas de Condução, Chaveamento e Totais nos Interruptores.

4.1.1 Ondulação de Tensão e Erro médio de Tensão

Nos inversores multiníveis existe uma considerável ondulação de tensão no barramento *CC*. Essa ondulação de tensão é formada praticamente por duas componentes: a primeira é um terceiro harmônico, onde a sua amplitude é bastante considerada e a segunda é na ordem da frequência de chaveamento. O estudo dessa ondulação é importante porque afeta a tensão de bloqueio dos interruptores e o projeto do próprio conversor (Munduate et al., 2006). Além disso, a ondulação de tensão no barramento tem influência na distorção harmônica nos sinais de saída.

(Munduate et al., 2006) desenvolveram uma análise analítica para o estudo da ondulação de tensão os inversores multiníveis do tipo NPC. Considerando a forma de funcionamento do inversor ele chega a seguinte expressão, para a ondulação de tensão:

$$\Delta V = \frac{m_a I_p}{4\omega C} [(2\theta - \pi)\cos\varphi + 2\sin(2\theta - \pi) - \sin\varphi] \quad (4.1)$$

Onde, θ é o ângulo que faz $i_{NP} = 0$, φ é o ângulo do fator de potência da carga e I_p é o valor de pico da corrente de saída. Uma vez que o valor da ondulação de tensão na frequência de chaveamento é bem menor quanto a ondulação do terceiro harmônico, a expressão 4.1 despreza a componente de alta frequência. Uma solução para a ondulação pode ser encontrada em (Hinago e Koizumi, 2011), onde ele propõe um circuito adicional a topologia clássica *NPC*.

A ondulação de tensão é importante para calcular os parâmetros usados para definir o desempenho dos conversores. Que são fator de forma e o fator de ondulação dados por:

$$FF = \frac{V_{rms}}{V_{mdio}} \quad (4.2)$$

$$RF = \sqrt{FF^2 - 1} \quad (4.3)$$

Para que o inversor tenha um bom desempenho é necessário que a tensão eficaz possua o mesmo valores numéricos do que a tensão média. Em nível de fator de forma e fator de ondulação, isto ocorre quando $FF = 1$ e $RF = 0$. Combater a ondulação de baixa frequência não é importante apenas aspecto de qualidade de tensão, mas no aspecto da vida útil do capacitor. Sendo assim, quanto menos ondulação, melhor será para do capacitor e consequentemente para o inversor.

Já no caso do erro médio de tensão, se as tensões dos capacitores não estiverem devidamente equilibradas, acarretará num aumento das harmônicas, principalmente as pares. Isto ocorre, porque as tensões pólos perderão a simetria ímpar. Por exemplo: o semi-ciclo positivo da tensão de pólo é definida pelo capacitor que fica na parte superior do barramento cc, enquanto que, o semi-ciclo negativo é definido pelo capacitor que fica na parte inferior do barramento cc. Uma vez que essas tensões não estão equilibradas, os níveis de tensão dos dois semi-ciclos serão diferentes, com isso, a tensão de pólo perderá a simetria ímpar.

Pode-se então concluir que a influência desses parâmetros é de grande valia para a análise de desempenho que a técnica de modulação *PWM* proporcionará para o conversor.

4.1.2 THD e WTHD

A Taxa de Distorção Harmônica (do inglês, Total Harmonic Distortion - THD) é um critério muito utilizada para definir a importância do conteúdo harmônico de um sinal alternado. A *THD* é definida como:

$$THD\% = \frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} V_n^2} \quad (4.4)$$

Ela define o quanto que o sinal difere de uma onda senoidal. A presença de um THD alta tem influência em vários pontos no estudo de conversores. Primeiramente que a qualidade da

energia trabalhada diminui consideravelmente. Outro ponto em que o THD tem influência é no fator de potência. O fator de potência, além do deslocamento da corrente em relação a tensão, é dependente também pela distorção da forma de onda da corrente ver equação 4.5. O baixo fator de potência das instalações, devido às distorções de correntes, tem gerado uma série de problemas, desde a geração, transmissão, até os sistemas de distribuição (Barbi,2006),(Pomilio, 2009).

Os resultados destas correntes distorcidas, são:

- Interferências eletromagnéticas;
- Perdas nas linhas de transmissões (dissipação por calor) sendo necessário, em alguns casos, o sobredimensionamento;
- Distorção harmônica nas tensões da rede de alimentação, devido a circulação das componentes harmônicas de corrente, comprometendo assim, o funcionamento de outros equipamentos que estejam conectados a rede;
- Leituras erradas nos equipamentos de medição e proteção;
- Problemas nos geradores comprometendo o seu rendimento e diminuindo a sua vida útil.

Sendo assim, níveis elevados de THD são sinônimos de prejuízos. Pensando nesse problema foram criadas normas internacionais para a regulamentação e fiscalização dos níveis aceitáveis de THD na rede elétrica. Nos órgãos regulamentadores existem as seguintes normas: A (EN50006) que limitavam as perturbações/distúrbios nas redes de fornecimento causados por aparelhos domésticos equipados com dispositivos eletrônicos. Atualmente os principais padrões são o europeu IEC (International Electrotechnical Commission) (std. 61000-3-2, 1998) (limites para emissão de harmônicos de correntes menores que 16A por fase), (std. 61000-3-4, 1998) (correntes maiores que 16A por fase) e o americano (std. 519-1992, 1993) (recomendação do IEEE para práticas e requisitos para controle de harmônicas no sistema elétrico de potência). No Brasil o órgão responsável pela elaboração de normas em geral é a ABNT (Associação Brasileira de Normas Técnicas) (ABNT, 2011), que a fim de estar em concordância com muitas das normas internacionais, é associada ao IEC.

$$FP = \frac{\cos\theta}{\sqrt{1 + THD^2}} \quad (4.5)$$

Outro parâmetro que ajudará no entendimento do THD é a Distorção Harmônica Total Ponderada (do inglês, Weighted Total Harmonic Distortion - *WTHD*). A *WTHD* é usada para comparar o desempenho harmônico de diferentes técnicas e estruturas, a diferença entre a *WTHD* e THD (Taxa de Distorção Harmônica Total) é que a taxa de distorção harmônica ponderada não sofre influência dos filtro indutivos, sendo definida por:

$$WTHD\% = \frac{100}{V_1} \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2} \quad (4.6)$$

O *WTHD* pode nos dá uma melhor idéia de como é o comportamento do espectro de frequência, uma vez que a contribuição da tensão do harmônico é ponderado por sua posição. Por exemplo, se duas técnicas possuem os mesmos valores para o THD mas valores diferentes para o *WTHD*, significa dizer que a técnica que tem o *WTHD* menor possui harmônicos mais distantes da fundamental do que a outra técnica, facilitando assim, a filtragem do sinal.

4.1.3 Perdas nos Interruptores

Para diferentes topologias de conversores ou diferentes tipos de técnicas de modulação proposta, torna-se muito importante determinar as perdas de potência nos interruptores. Uma boa estimativa dessas perdas permite avaliar o rendimento das topologias e das técnicas estudadas. Nesse contexto, alguns trabalhos têm apresentado estudos sobre redução as perdas de chaveamento e condução nas chaves de potência juntamente com o método utilizado para efetuar os cálculos (da Silva et al., 2003; Dias et al., 2009; Cavalcanti et al., 2001; Cavalcanti et al., 2002; Cavalcanti et al., 2003).

Neste trabalho, a estimativa das perdas é obtida usando a uma função do *PSIM* chamada *ThermalModule* (ver figura 4.1), este bloco permite calcular as perdas tanto de chaveamento quando de condução para as chaves e para os diodos.

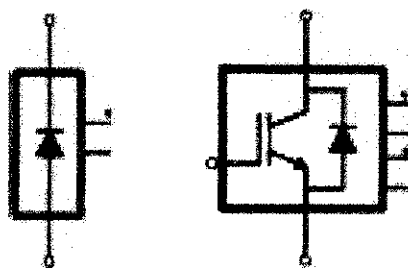


Figura 4.1: Função do PSIM que realiza os cálculos das perdas

4.2 Resultados de Simulação

4.2.1 Análise Comparativa para o Caso da Injeção do Terceiro Harmônico

Como foi visto nos capítulos iniciais um dos avanços bastantes promissoras foi a idéia da injeção de um sinal nas tensões de referência. (Ratnayake et al., 1999) propõe a injeção de um terceiro harmônico nas tensões de referência, onde a fase desse terceiro harmônico é proporcional ao fator de potência da carga. Em 1993, (Ogasawara e Akagi, 1993) fizeram uma análise analítica da questão do desbalanceamento da tensão nos capacitores, obtendo um v_h que é um terceiro harmônico que possui a fase em função do fator de potencia da carga.

Isto é apresentado na Fig. 4.2(a) e é semelhante a tensão de sequência zero calculado pelo método de (Ratnayake et al., 1999) apresentado na figura 4.2(b). Eles concluíram que, realmente, a injeção de um terceiro harmônico contribui para o equilíbrio das tensões nos capacitores.

A próxima seção apresentará os resultados de simulação desta comparação.

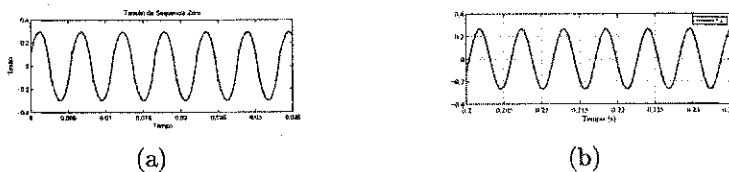


Figura 4.2: Tensão de Sequência Zero. a) para a análise de Ogasawara . b) para a estratégia de Ratnayake

Quanto a Ondulação de Tensão e o Erro Médio de Tensão

A Fig. 4.3 apresenta a comparação referente as tensões nos capacitores. A Fig. 4.3(a) é referente a técnica RAT1_S_SN (onde o sinal *NPCS* injetado nas referências) e a Fig. 4.3(b) é referente a técnica de RAT2_S_SN (onde o sinal *NPCS* injetado nas portadoras).

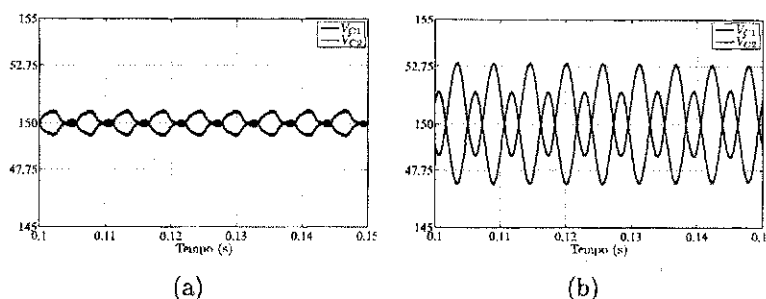


Figura 4.3: Tensão de nos Capacitores ($f_s = 10kHz$). a) Técnica 1 de Ratnayake
b) Técnica 2 de Ratnayake

Como se pode perceber pela figura 4.10, nos dois casos as tensões nos capacitores atingem o equilíbrio. No entanto o desempenho das técnicas quanto à ondulação de tensão e ao erro médio de tensão não são semelhantes. A tabela 4.2, mostra que a técnica 2 proposta por Ratanayake apresenta uma valores para a ondulação de tensão e o erro médio maiores do que a técnica 1. Isso ocorre devido à sobremodulação que acontece quando o sinal *NPCS* é injetado nas portadoras (ver figura 3.3). A sobre modulação faz com que as fases fiquem grampeadas em um valor fixo, implicando assim, o carregamento ou o descarregamento dos capacitores.

Tabela 4.2: Ondulação e o Erro Médio de Tensão.

Técnica	Ondulação de Tensão (V)	Erro Médio de Tensão (V)
RAT1_S_SN	0,86	0,5
RAT2_S_SN	4,63	1,24

Quanto ao THD e WTHD de Corrente e de Tensão

Os cálculos dos THD e WTHD foram feitos para as correntes de saída i_a e para a tensão de linha V_{ab} , que estão apresentadas pela figura 4.11. Como a ondulação de tensão reflete no cálculo do THD e WTHD, o efeito da sobremodulação causada pela injeção do sinal *NPCS* nas portadoras se estende para esses parâmetros.

Pela tabela 4.3 pode-se perceber que em RAT2_S_SN possui um THD e WTHD de

corrente que é quase 4 vezes maior do que aqueles em RAT1_S_SN. Esta diferença pode ser percebida visualmente observando-se as figuras 4.4(a) e 4.4(b). Na figura 4.4(b) fica claro o achatamento na forma de onda da corrente.

Tabela 4.3: Análise de THD e WTHD de corrente e de Tensão.

Técnica	THD i_a (%)	WTHD i_a (%)	THD V_{ab} (%)	WTHD V_{ab} (%)
RAT1_S_SN	0,3	0,05	32,48	0,21
RAT2_S_SN	1,11	0,2	34,02	0,67

Essa diferença entre THD e WTHD persiste quando a tensão de linha é analisada. Apesar da tensão de linha apresentar em suas formas bastantes parecidas (ver figuras 4.4(a) e 4.4(b)) essa diferença persiste. Uma forma de evitar essa sobre modulação seria pela diminuição do índice de modulação. No entanto, ao se diminuir o índice de modulação, diminui-se a tensão de saída, diminuindo assim a potência fornecida para a carga.

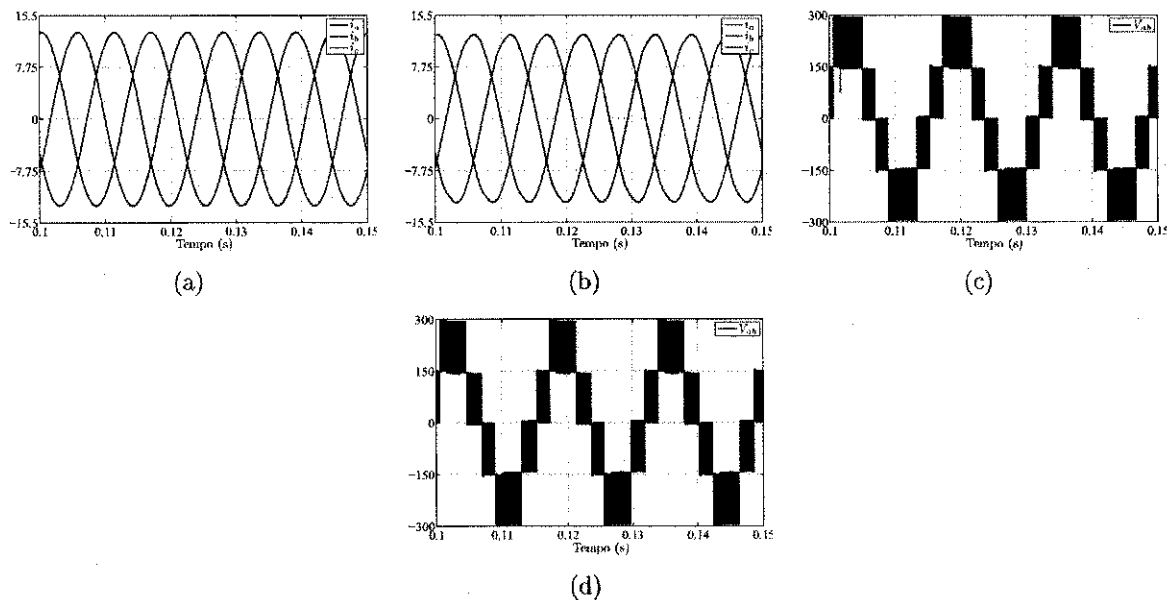


Figura 4.4: Correntes de Saída para a Técnica de Ratnayake: a) técnica 1 b) técnica 2. Tensão de Linha: c) técnica 1 d) técnica 2

Quanto às Perdas nos Interruptores

A única vantagem, se é que podemos assim dizer, da técnica RAT2_S_SN está nas perdas nos interruptores. A tabela 4.4 apresenta os valores em watts para as perdas de chaveamento, condução e totais para os dois casos.

Tabela 4.4: Análise das Perdas nos Interruptores (W).

Técnica	Chaveamento	Condução	Totais
RAT1_S_SN	50,63	47,07	97,70
RAT2_S_SN	37,66	45,23	82,89

Como se pode perceber a grande diferença está nas perdas de chaveamento, uma vez que quando se tem uma fase grampeada as chaves permanecem em seus estados, sem haver a necessidade de chaveamento. Já nas perdas de condução a técnica RAT2_S_SN apresenta uma diferença menor do que $2W$, totalizando assim em $82,89W$ contra $97,70W$ na técnica RAT1_S_SN. Esta diferença de perdas é apresentada graficamente na figura 4.5.

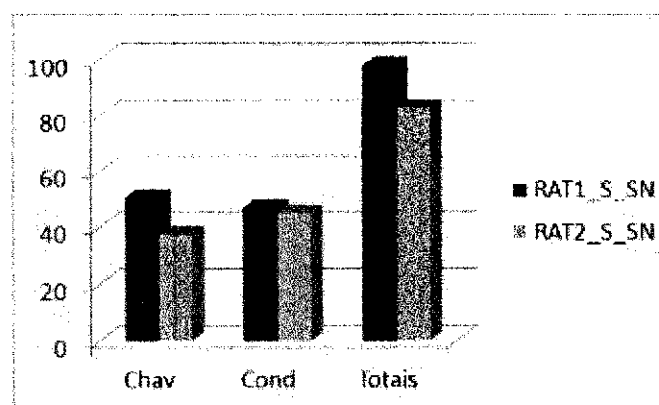


Figura 4.5: Perdas por Chaveamento e Condução

Considerações Finais

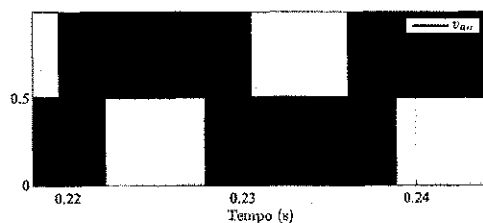
As técnicas propostas por Ratanayake (tanto a RAT1_S_SN quanto a RAT2_S_SN) provaram que a injeção de um sinal de terceiro harmônicos pode resolver o problema do desbalanceamento da tensão nos capacitores. No entanto, quanto à análise de desempenho, ficou claro que a técnica RAT2_S_SN apresenta desvantagens consideráveis em relação a técnica RAT1_S_SN, devido a sobremodulação causada pela injeção do sinal *NPCS* nas portadoras. Sendo assim, é recomendado se utilizar a técnica RAT2_S_SN em aplicações que utilizam um índice de modulação baixo.

4.2.2 Resultados para a Topologia NPC

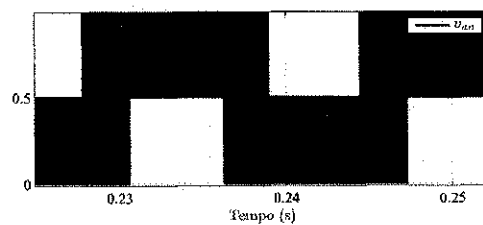
Nesta seção será discutido o desempenho das técnicas quanto aos parâmetros de desempenhos estudados. A discussão será feita de forma separada pela setorização. Assim, teremos uma noção do funcionamento das técnicas por setorização.

Ao observar as tabelas 4.5, 4.6 e 4.7 percebe-se que apenas 3 técnicas (das sete) conseguem fazer com que a tensão nos capacitores não fiquem desbalanceados completamente. Usando a idéia da setorização (vista no capítulo 3) e os resultados apresentados vemos que pelo menos uma técnica de cada grupo de setorização consegue convergir em malha aberta. A técnica ANT_H_S1 para a setorização do tipo 1, a técnica CEL_SV_S2 para a setorização do tipo 2 e a técnica POU_S_SN para a setorização do tipo 2 que utiliza a idéia de vetores virtuais.

É claro que ao estudar a técnica proposta por POU_S_SN ele não comenta sobre vetores virtuais (visto que a técnica se encontra no grupo das estratégias *CBPWM*). No entanto, foi visto em BUS_VSV_S2 que a criação de vetores virtuais faz com que nos intervalos de $60^\circ < \theta < 120^\circ$ e $240^\circ < \theta < 300^\circ$ a fase seja conectada nos três pontos de barramento. Esse comportamento pode ser visto em POU_S_SN, basta observa a tensão de pólo da fase "a" apresentado na figura 4.6(a)



(a)



(b)

Figura 4.6: Tensão de Pólo ($f_s = 10kHz$) a) Técnica de Pou b) Técnica de Busquets.

Quanto a Ondulação de Tensão e o Erro Médio de Tensão

Quanto a ondulação de tensão a técnica que apresentou melhor desempenho foi a técnica de POU_S_SN. Isso era de se esperar, já que entre as técnicas que convergiram em malha aberta é a única que procura eliminar a ondulação de baixa frequência. Isto pode ser visto analisando a figura 4.7. Tanto na técnica ANT_H_S1 quanto na técnica CEL_SV_S2 (figuras 4.9(c) e 4.7(b)) a tensão nos capacitores apresenta a ondulação de baixa frequência, enquanto que a tensão nos capacitores para a técnica de POU_S_SN (figura 4.7(c)) apresenta apenas a ondulação em alta frequência.

Tabela 4.5: Análise de Ondulação e o Erro Médio de Tensão.

Técnica	Ondulação de Tensão (V)	Erro Médio de Tensão (V)
ANT_H_S1	2,56	0,59
SEO_VS_S1	-	-
CEL_SV_S2	2,77	23,88
SEV_SV_S2	-	-
POU_S_SN	0,15	0,08
BUS_VSV_S2	-	-
POU_S_SN_PROP	-	-

Agora, quando se considera o erro médio de tensão, a técnica POU_S_SN continua com o melhor desempenho, só que a técnica de CEL_SV_S2 apresenta um erro de 23,88V, o que corresponde a 15,92% da metade da tensão do barramento. Essa diferença de tensão é bastante alta. Isso faz com que a técnica CEL_SV_S2, apesar de convergir em malha aberta seja inviável para a aplicação neste caso de estudo. Esse erro médio de tensão vai refletir no THD e WTHD de corrente e de tensão.

Quanto ao THD e WTHD de Corrente e de Tensão

Quanto ao THD de corrente observa-se pela tabela 4.6 que a técnica ANT_H_S1 apresenta melhor desempenho. Já para a técnica CEL_SV_S2 o resultado está bastante alto em comparação com as outras técnicas, isso é esperado, uma vez que o erro de tensão é bastante alto (como foi visto anteriormente). A diferença de tensão entre os capacitores faz com que o sinal da tensão de pólo perca a simetria ímpar, injetando assim harmônicos pares no sistema.

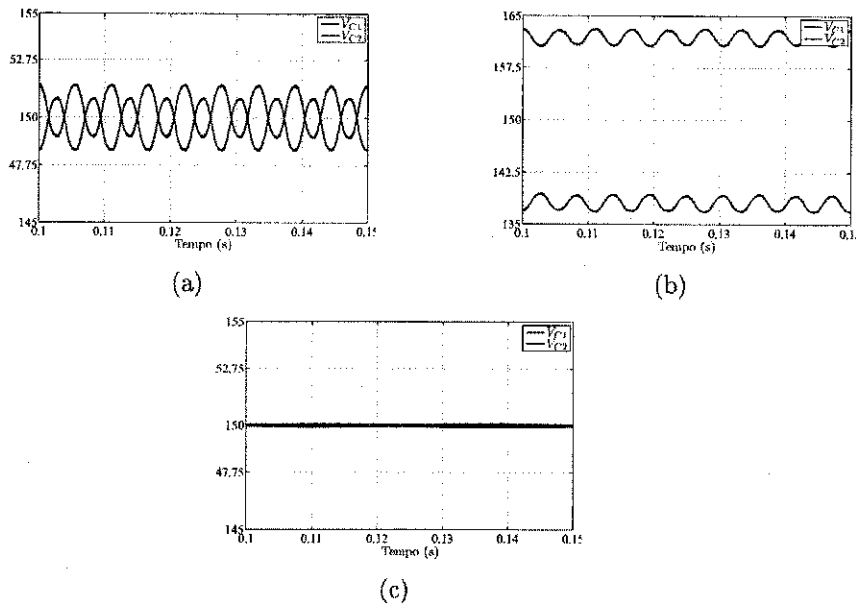


Figura 4.7: Resultados de Simulação para a tensão nos capacitores a) ANT_H_S1 com $\mu = 0.5$ b) CEL_SV_S2 c)POU_S_SN.

Tabela 4.6: Análise de THD e WTHD de corrente e de Tensão.

Técnica	THD i_a (%)	WTHD i_a (%)	THD V_{ab} (%)	WTHD V_{ab} (%)
ANT_H_S1	0,25	0,04	29,48	0,17
SEO_VS_S1	-	-	-	-
CEL_SV_S2	1,72	0,76	33,74	1,13
SEV_SV_S2	-	-	-	-
POU_S_SN	0,4	0,06	43,99	0,24
BUS_VSV_S2	-	-	-	-
POU_S_SN_PROP	-	-	-	-

Quanto ao WTHD de corrente, com exceção da técnica de CEL_SV_S2 os resultados são bastantes próximos, indicando assim, que o espectro de frequência de um é bem parecido um com o outro.

Para a análise feita em termos do THD de tensão, observa-se que o comportamento não se repete em comparação com o desempenho da corrente. Esse comportamento está ligado ao fato de não colocarmos um filtro para analisar a tensão de linha (ver figura 4.8). Como a tensão de linha é formada por níveis DC alguns harmônicos de baixa ordem aparecem. No entanto, quanto se observa o WTHD, percebe-se que o comportamento se mantém, ou seja, as

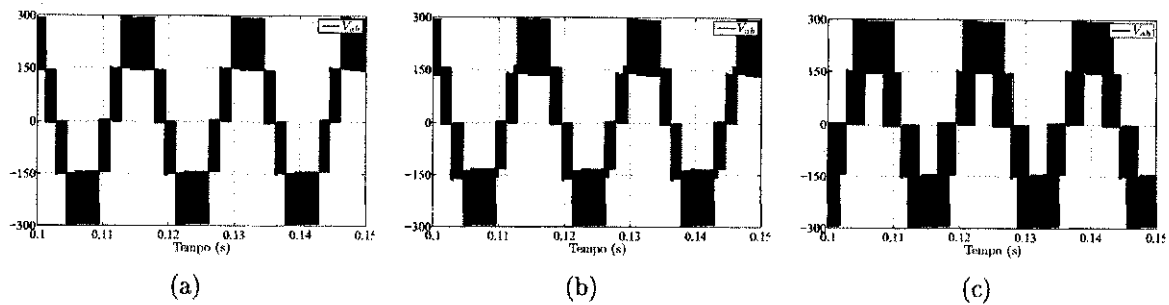


Figura 4.8: Resultados de Simulação para a Tensão de Linha a) ANT_H_S1 com $\mu = 0.5$ b) CEL_SV_S2 c) POU_S_SN.

técnicas ANT_H_S1 e POU_S_SN possuem um bom desempenho, já que eles conseguiram um erro médio de tensão próximo a zero, em comparação com a técnica CEL_SV_S2 que tem um erro de tensão fixo.

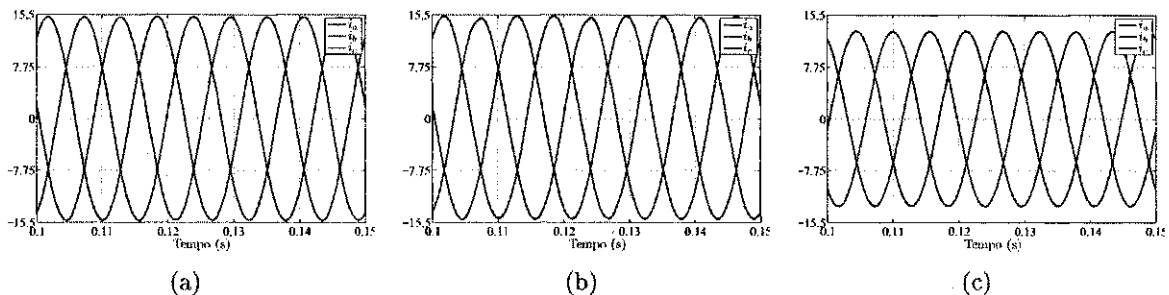


Figura 4.9: Resultados de Simulação para a Corrente de Saída a) ANT_H_S1 com $\mu = 0.5$ b) CEL_SV_S2 c) POU_S_SN.

Quanto as Perdas nos Interruptores

A análise de perdas é importante para investigar a eficiência do inversor. Só que, analisar as perdas por si só pode, levar a uma conclusão equivocada. Observando a tabela 4.7 percebe-se que, teoricamente, a técnica que apresenta melhores perdas é a CEL_SV_S2 com 31,22W de chaveamento 55,58W de condução totalizando 86,80W. No entanto, como foi explanado anteriormente, seria inviável a aplicação da técnica de CEL_SV_S2 devido ao erro de tensão que ela possui em malha aberta.

A técnica de ANT_H_S1 possui menos perdas por chaveamento do que a técnica de POU_S_SN, visto que POU_S_SN possui um maior numero de chaveamento. Em contra partida, POU_S_SN possui um melhor desempenho quanto às perdas de condução, que era de se esperar, também, já que ele possui um menor ondulação de tensão em baixa frequência.

Tabela 4.7: Análise das Perdas nos Interruptores (W).

Técnica	Chaveamento	Condução	Totais
ANT_H_S1	58,44	55,83	114,3
SEO_VS_S1	-	-	-
CEL_SV_S2	31,22	55,58	86,8
SEV_SV_S2	-	-	-
POU_S_SN	66,02	47,39	113,4
BUS_VSV_S2	-	-	-
POU_S_SN_PROP	-	-	-

A totalidade POU_S_SN possui o melhor desempenho com uma diferença mínima de 0,9W.

4.2.3 Resultados para a Topologia NRC

As técnicas foram adaptadas para serem aplicadas a topologia NRC a fim de investigar o seu comportamento. O desempenho de uma forma geral foi bastante similar ao da topologia NPC. A diferença está no fato de que quando aplicada a técnica de BUS_VSV_S2 na topologia NPC, ela apresenta um erro de tensão maior do que 40% (e por isso não foi apresentado esse resultado anteriormente). No caso da topologia NRC erro diminuiu para 6,8%.

As técnicas de RAT1_S_SN e RAT2_S_SN quando aplicado à topologia NRC resultam na mesma característica de desempenho apresentado na seção anterior. Para o caso das técnicas que realizam algum tipo de setorização os desempenhos permanecem similares.

Quanto à ondulação de tensão,

O uso das técnicas de POU_S_SN e BUS_VSV_S2 apresentam melhores resultados em relação a ondulação de tensão, esse resultado era de se esperar, uma vez, que estas técnicas aumentam o número de chaveamento para diminuir a ondulação em baixa frequência. Já em relação ao erro de tensão, o uso das técnicas de ANT_H_S1 e POU_S_SN possuem os melhores desempenhos.

Quanto ao THD e WTHD de corrente a técnica proposta por ANT_H_S1 resulta nos melhores desempenhos. Em contra partida o uso das técnicas RAT2_S_SN e CEL_SV_S2

Tabela 4.8: Análise de Ondulação e o Erro Médio de Tensão.

Técnica	Ondulação de Tensão (V)	Erro Médio de Tensão (V)
RAT1_S_SN	0,86	0,61
RAT2_S_SN	4,80	0,79
ANT_H_S1	2,57	0,45
SEO_SV_S1	-	-
CEL_SV_S2	2,79	24,36
SEV_SV_S2	-	-
POU_S_SN	0,08	0,21
BUS_VSV_S2	0,13	10,25
POU_SV_SN_PROP	-	-

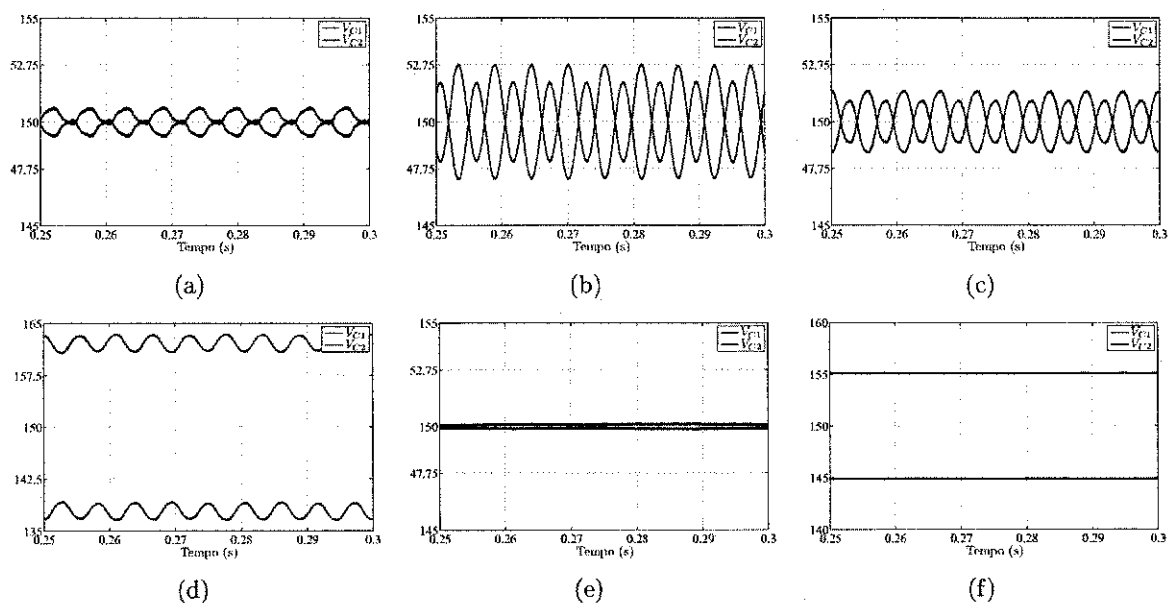


Figura 4.10: Tensão nos Capacitores. a) RAT1_S_SN b) RAT2_S_SN c) ANT_H_S1 d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2

possuem os piores desempenhos, a primeira por causa da sobremodulação que ocorre na implementação da técnica e a segunda devido ao erro de tensão (16,24%).

O desempenho da técnica de ANT_H_S1 foi bastante satisfatório no THD e WTHD de tensão. Apenas de RAT2_S_SN e CEL_SV_S2 não apresentarem os piores desempenhos para o THD de tensão, a análise do WTHD de tensão revela que as técnicas não possuem um bom desempenho.

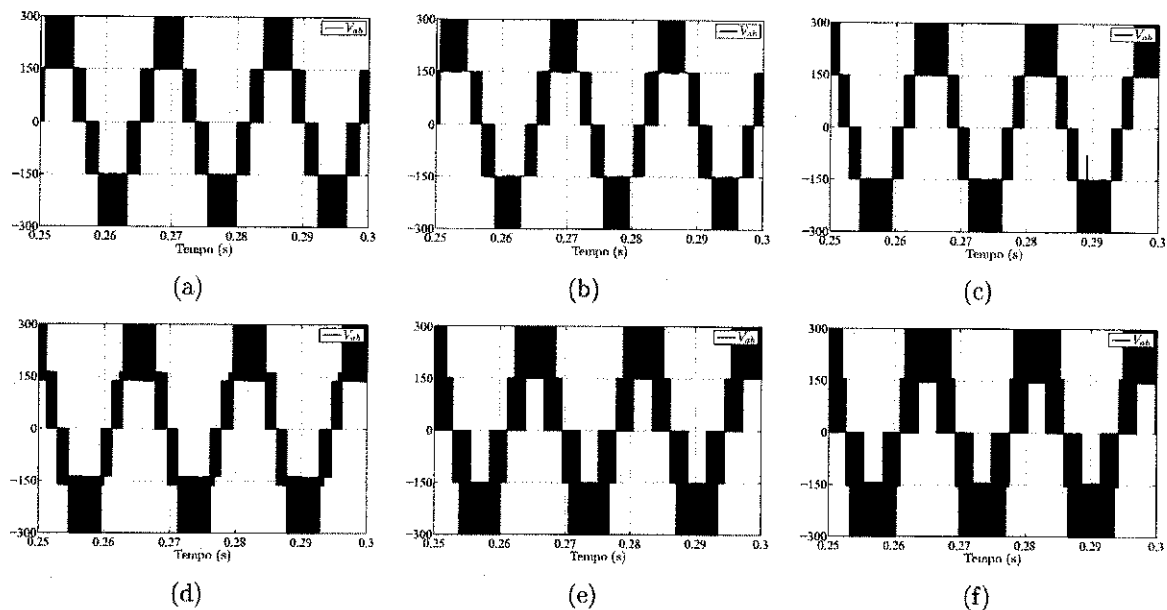


Figura 4.11: Tensão de Linha. a) RAT1_S_SN b)RAT2_S_SN c) ANT_H_S1
d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2

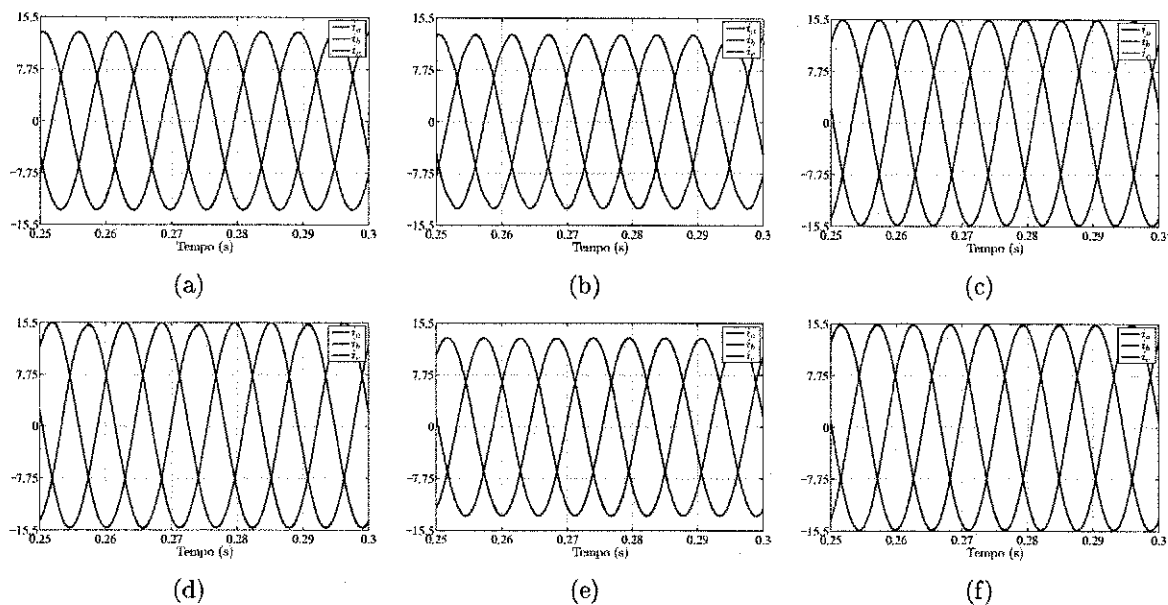


Figura 4.12: Correntes de Saída. a) RAT1_S_SN b)RAT2_S_SN c) ANT_H_S1
d) CEL_SV_S2 e) POU_S_SN f) BUS_VSV_S2

Tabela 4.9: Análise de THD e WTHD de corrente e de Tensão.

Técnica	THD i_a (%)	WTHD i_a (%)	THD V_{ab} (%)	WTHD V_{ab} (%)
RAT1_S_SN	0,22	0,03	31,81	0,15
RAT2_S_SN	1,12	0,16	33,45	0,68
ANT_H_S1	0,18	0,02	28,95	0,12
SEO_SV_S1	-	-	-	-
CEL_SV_S2	1,70	0,76	33,14	1,11
SEV_SV_S2	-	-	-	-
POU_S_SN	0,34	0,05	43,04	0,2
BUS_VSV_S2	0,37	0,04	45,71	0,22
POU_SV_SN_PROP	-	-	-	-

As perdas, como foi comentado anteriormente, consistem um parâmetro que tem que ser analisado em conjunto com outros parâmetros. Neste caso, desconsiderando o desempenho das técnicas RAT2_S_SN, CEL_SV_S2 e BUS_VSV_S2 - que apresentam de certa forma um comportamento inadequado, seja a nível de modulação ou seja a nível de valores de desempenho (ver tabela 4.2 e tabela 4.9) - quem possui as menos perdas tanto de chaveamento quanto de condução e conseqüentemente as perdas totais foi a técnica apresentada por RAT1_S_SN, a figura 4.13 apresenta os resultados para as perdas.

Tabela 4.10: Análise das Perdas nos Interruptores (W).

Técnica	Chaveamento	Condução	Totais
RAT1_S_SN	49,92	37,17	87,09
RAT2_S_SN	30,07	36,34	66,41
ANT_H_S1	56,04	40,66	96,7
SEO_SV_S1	-	-	-
CEL_SV_S2	29,6	38,88	68,48
SEV_SV_S2	-	-	-
POU_S_SN	62,47	38,02	100,49
BUS_VSV_S2	70,48	41,03	111,51
POU_SV_SN_PROP	-	-	-

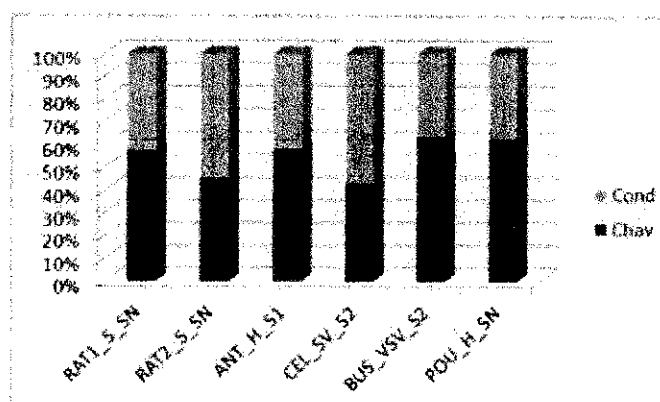


Figura 4.13: Perdas por Chaveamento e Condução

4.3 Conclusão

Por mais que as técnicas se utilizem de meios para minimizar o efeito do desbalanceamento dos capacitores, foi visto neste capítulo que, que nem sempre isso é possível. Foi visto também que as técnicas utilizam setorização diferentes, no entanto, a forma como elas fazem a setorização não necessariamente diz que a técnica será boa ou não. Uma vez que, pelo menos uma técnica que realiza cada uma das setorização e que utiliza cada uma das estratégias apresentadas convergem em malha aberta.

Observando as tabelas 4.5-4.7 e comparando com as tabelas 4.8 - 4.8, pode-se realizar um estudo comparativo dos resultados dos parâmetros de desempenho para as duas topologias. De uma forma geral, o comportamento das técnicas não mudou muito, com a exceção da técnica de BUS_VSV_S2 que na topologia NPC apresentava um erro de tensão acima de 40% e que na topologia NRC apresenta um erro em torno dos 6%.

A topologia NRC mostrou-se uma ótima opção, já que nas condições em estudo ela apresentou uma melhora no desempenho em comparação com a topologia NPC.

Outro ponto a ser considerado, também, é a frequência de chaveamento. Apesar de algumas técnicas apresentarem um bom desempenho em malha aberta a uma frequência de chaveamento de $10kHz$, quando essa frequência é diminuída para $720Hz$ o controle da tensão começa a divergir. Portanto, é necessário desenvolver um estratégia de controle em malha fechada que faça as técnicas funcionarem a uma frequência consideravelmente baixa. Por este motivo, o próximo capítulo irá abordar o controle em malha fechada.

5

Análise de Desempenho e Resultados de Simulação em Malha Fechada

5.1 Introdução

No capítulo anterior, foi visto que o desequilíbrio das tensões nos capacitores é causado pelo uso dos vetores do grupo *Sé Mé* pelo sentido de circulação da corrente na carga. Assim, o principal problema na estrutura do inversor fonte de tensão de 3-níveis com diodos de grampeamento é a implementação de uma estratégia de comando que alie simplicidade com a necessidade de equalização das tensões nos capacitores do barramento CC para se obter as vantagens desta topologia. Além disso, foi proposto uma adaptação das técnicas de modulação aplicadas a topologia NPC para a topologia NRC. Como resultado em malha aberta, foi visto que o comportamento das técnicas se mantém, no entanto, para uma frequência de chaveamento elevada.

Nos dias atuais, as indústrias, normalmente, não trabalham nessa faixa de frequência, e sim, em frequência mais baixas (em torno de $1kHz$). Portanto há necessidade de desenvolver um controle em malha fechada, para garantir que as tensões nos capacitores irão permanecer equilibrados em uma frequência baixa.

Sendo assim, o controle será feito implementando-se uma malha fechada. A seguir será apresentado uma estratégia de controle generalizado com a malha fechada proposto, a tabela 5.1 apresenta os dados usados nas simulações para o caso típico:

Tabela 5.1: Dados Gerais de Simulação.

Dados de Simulação
Carga RL: $R = 7,68\Omega$, $L = 15.3mH$
Fator de Potência: 0,8
Tensão Total do Barramento (V_{dc}): 300 V
Frequência de Chaveamento (f_s): 720 Hz ou 720 Hz
Frequência da Rede (f_m): 60 Hz

5.2 Controle em Malha Fechada Unificado Proposto

Cada técnica examinada tem a necessidade para a sua estratégia de controle em malha fechada. As técnicas ANT_H_S1 e BUS_VSV_S2 precisariam de um sensor de corrente no ponto central do barramento e dois sensores de tensão nos capacitores para realizar o controle. O sinal de saída para a primeira técnica é a variável μ (razão de distribuição) que é um valor adimensional e varia nos limites $[0,1]$, e para a segunda técnica é a variável d_{offset} que é um nível de tensão que possui os limites $[d_{offset_{min}}, d_{offset_{max}}]$ que são definidos no projeto. Já a técnica de SEO_SV_S1 precisaria de dois sensores de tensão e a saída do controle é a variável q (que é o fator de distribuição dos vetores do grupo *Small*) que é o valor adimensional e varia entre os limites $[-1,1]$. Para as técnicas CEL_SV_S2 e SEV_SV_S2 também utiliza as mesmas configurações da técnica SEO_SV_S1; a única diferença é que ao invés de apenas uma única saída elas possuem duas (m_{s0} e m_{s1}) com variações iguais a variável q . Por fim, POU_S_SN necessita de três sensores de correntes (um para cada fase) e dois sensores de tensão (para os capacitores) o sinal de saída é um nível de tensão dc (va_{off} , vb_{off} e vc_{off}) que atua dentro dos limites $[vi_{min}, vi_{max}]$ (onde $i = a, b, c$) que são definidos no projeto.

Para o caso das técnicas RAT1_S_SN e RAT2_S_SN o estudo em malha não será realizado, uma vez que seu controle é feito através do fator de potência da carga. Como no caso em estudo a carga não será alterada será desnecessário modificar a técnica.

No intuito de realizar um controle generalizado para todas as técnicas, para no futuro realizar um sintetização das técnicas, é proposto neste trabalho o controle em malha fechado generalizado, apresentado na figura 5.1.

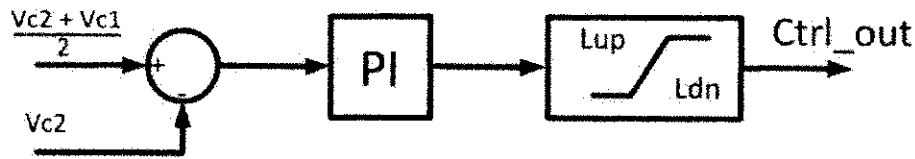


Figura 5.1: Diagrama do Controle em Malha Fechada Generalizado Proposto

O controle consiste em utilizar apenas dois sensores de tensão (que é a configuração mínima para aplicar o controle em malha fechada) um controlador do tipo 'PI' e um limitador de variável. O limitador da variável é ajustado de acordo com a técnica a ser aplicada. Com isso temos a simplificação do controle em malha fechada, e uma possibilidade de sintetizar as técnicas, uma vez que o procedimento pra realizar o controle é o mesmo.

A tabela 5.2 apresenta a comparação do controle generalizado com cada uma das técnicas.

Tabela 5.2: Comparação do Controle Generalizado Proposto com o Controle de cada Técnica.

Técnica	Limites		Saída	
	L_{up}	L_{dn}	Ctrl_Out	Tipo
ANT_H_S1	1	0	μ	Adimensional
SEO_SV_S1	1	-1	q	Adimensional
CEL_SV_S2	1	-1	m_{s0} e m_{s1}	Adimensional
SEV_SV_S2	1	-1	m_{s0} e m_{s1}	Adimensional
POU_S_SN	$v_{i_{max}}$	$v_{i_{min}}$	$v_{i_{off}}$	Tensão
BUS_VSV_S2	$doffset_{max}$	$doffset_{min}$	$doffset$	Tensão
POU_SV_SN_PROP	$v_{i_{max}}$	$v_{i_{max}}$	$v_{i_{off}}$	Tensão

5.3 Resultados de Simulação para uma Frequência de Chaveamento Fixa

5.3.1 Resultados para a Topologia NPC

Quanto a Ondulação de Tensão e o Erro Médio de Tensão

Como foi visto no capítulo anterior, a ondulação de tensão é uma variável que tem que ser considerada pois ela afeta diretamente o inversor. Os pontos principais são: o parâmetro de desempenho chamados de Fator de Forma (FF) e de Fator de Ondulação (RF).

Na figura 5.2 são mostradas as tensões nos capacitores referente a cada técnica aplicada. Como pode ser visto, todas as técnicas convergem. No entanto cada um tem um desempenho diferente. O melhores desempenhos estão nas técnica, que na própria concepção, já realizam um esforço para diminuir essa ondulação de tensão em baixa frequência (ver tabela 5.3).

Tabela 5.3: Análise de Ondulação e o Erro Médio de Tensão e Chaveamento Médio.

Técnica	Ondulação de Tensão (V)	Erro Médio de Tensão (V)
ANT_H_S1	4,46	0
SEO_SV_S1	4,87	3,45
CEL_SV_S2	2,14	0
SEV_SV_S2	1,87	1,4
POU_S_SN	1,19	0,14
BUS_VSV_S2	0,54	0,01
POU_SV_SN_PROP	1,79	0,3

Já para as técnicas que utilizam a setorização do tipo 1 (ANT_H_S1 e SEO_SV_S1) os resultados não foram tão bons quanto para as outras técnicas. No entanto, quando se calcula o fator de forma e/ou o fator de ondulação, percebe-se que todas as técnicas possuem $FF \simeq 1$ e $RF \simeq 0$, o que representa um bom funcionamento. Já para o erro de tensão, a única técnica que possui um erro acima de 1,4V é a SEO_SV_S1 com 3,45V. No entanto, isso representa apenas 2,3% da metade do barramento. Ou seja, é um valor aceitável.

Quanto ao THD e WTHD de Corrente e de Tensão

A capacidade de atuação das técnica para produzir baixos níveis de distorção harmônica é importante para poder cumprir as normas regulamentadoras. O melhor desempenho ao analisar o THD da corrente de saída está na técnica SEO_SV_S1. No entanto, vez as técnicas que realizam um maior número de chaveamento (POU_S_SN, BUS_VSV_S2 e POU_SV_SN_PROP), possui os melhores desempenhos., pois, além de possuir um baixo de valor de THD, o seu WTHD também são baixos.

As técnicas CEL_SV_S2 e SEV_SV_S2 possuem um THD próximo a 10% (ver tabela 5.7), mas o WTHD é consideravelmente baixo, tendo o mesmo comportamento das outras técnicas.

Por causa da tensão de linha ser constituída por valores DC o THD de tensão são

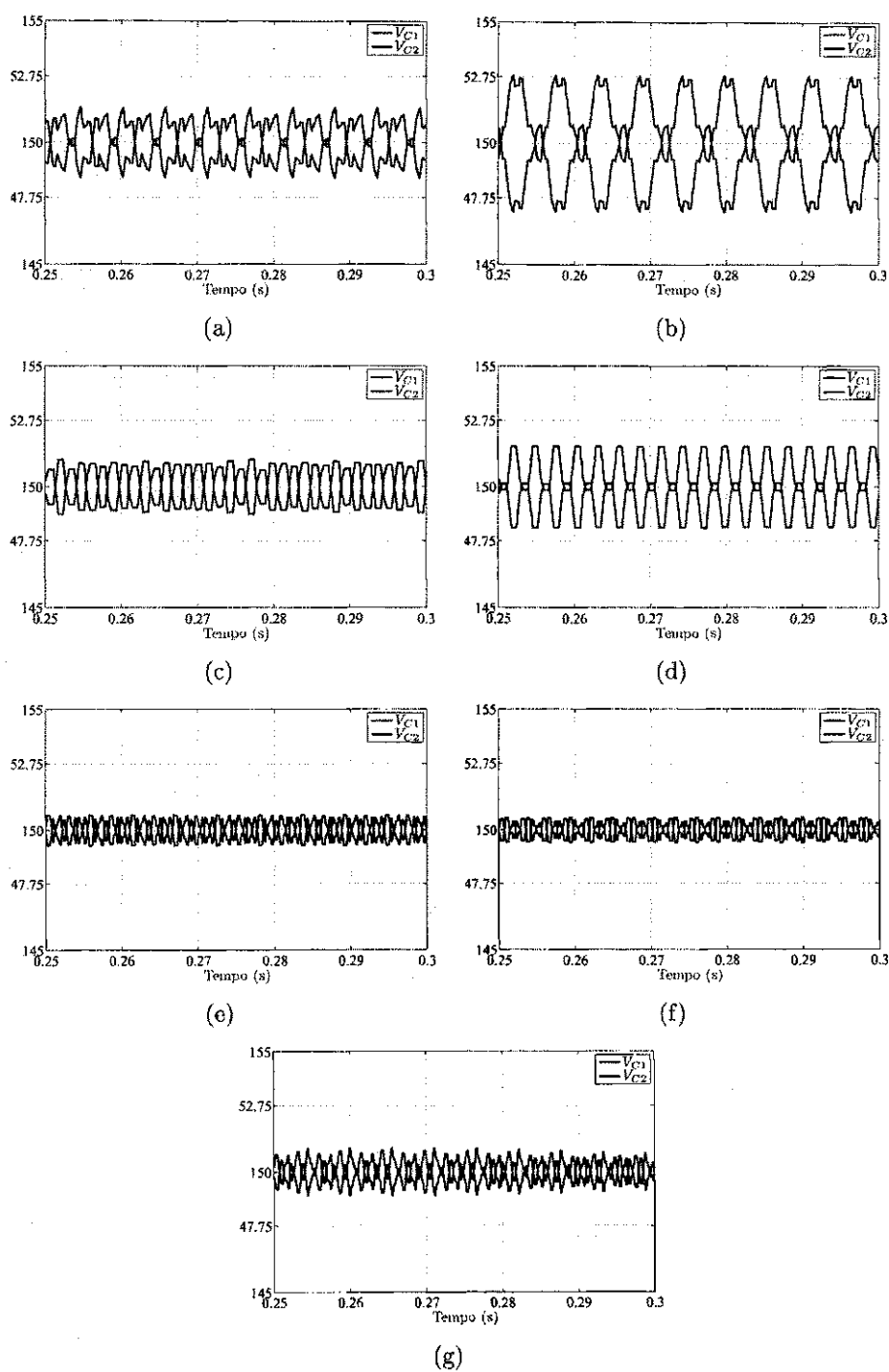


Figura 5.2: Tensão nos Capacitores. a) ANT_H_S1 b) SEO_SV_S1 c) CEL_SV_S2 d) SEV_SV_S2 e) POU_S_SN f) BUS_VSV_S2 g) POU_S_SN_PROP

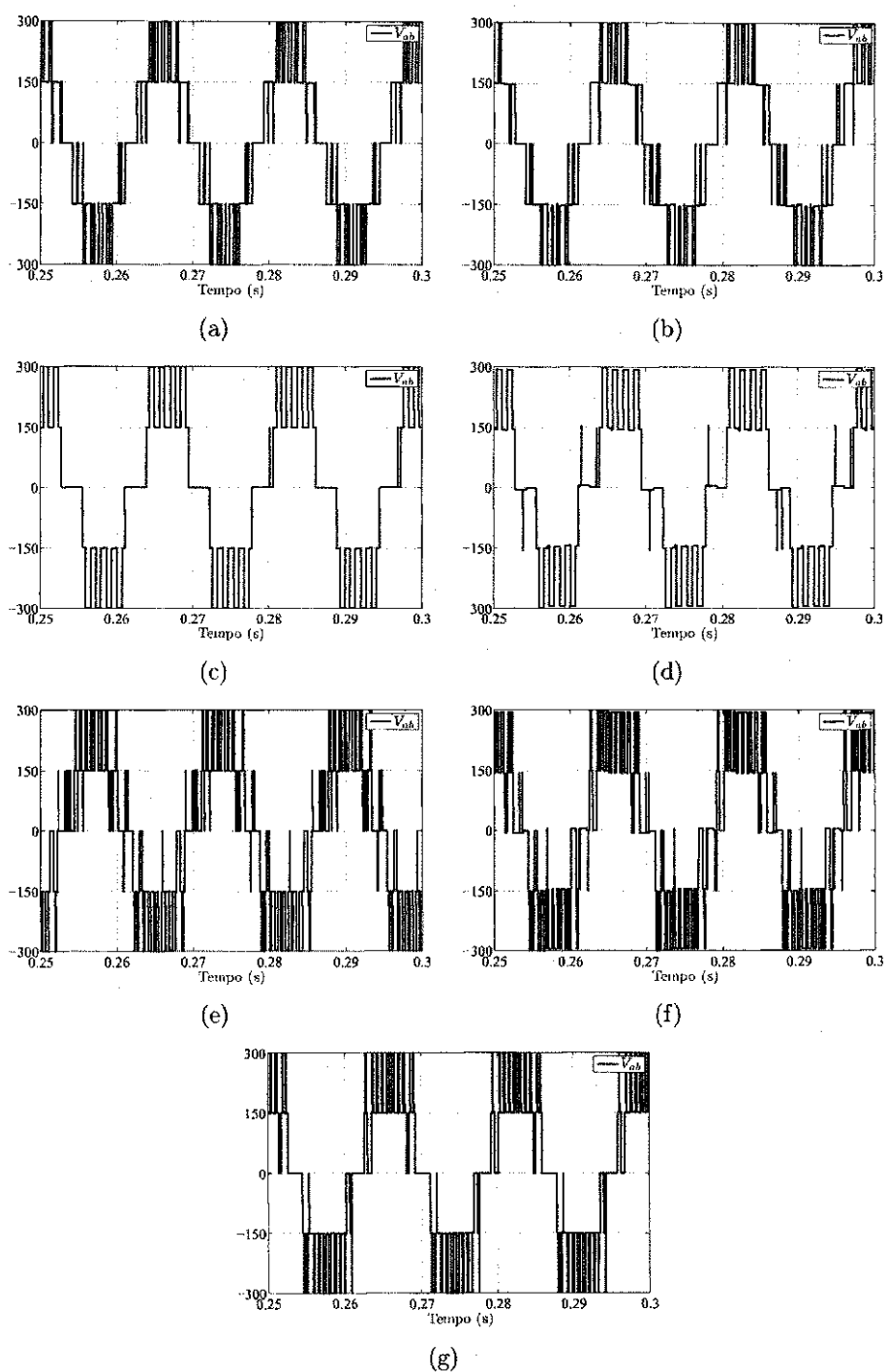


Figura 5.3: Tensão de Linha (NPC). a)ANT_H_S1 b)SEO_SV_S1
c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2
g)POU_S_SN_PROP

Tabela 5.4: Análise de THD e WTHD de corrente e de Tensão.

Técnica	THD i_a (%)	WTHD i_a (%)	THD V_{ab} (%)	WTHD V_{ab} (%)
ANT_H_S1	8,64	1,49	40,6	5,92
SEO_SV_S1	4,58	1,38	38,04	2,97
CEL_SV_S2	9,76	1,67	47,24	6,08
SEV_SV_S2	9,75	1,67	47,24	6,05
POU_S_SN	5,38	0,62	51,77	3,27
BUS_VSV_S2	5,35	0,62	52,04	3,26
POU_SV_SN_PROP	5,39	1,38	46,85	3,43

bastante parecidos independentemente da técnica utilizada. Por isso, será considerada para uma pequena análise apenas o WTHD. Na verdade o desempenho da corrente é um reflexo da forma da tensão aplicada a carga. Por esse motivo, os resultados quanto ao desempenho se repete ao da corrente de saída.

Quanto às Perdas nos Interruptores

Quanto às perdas nos interruptores, o desempenho é um pouco diferente do que as outras variáveis de desempenho. Os melhores resultados para perdas de chaveamento (ver tabela 5.5) ficaram com as técnicas utilizam a estratégias SVPWM e que fazem a setorização do tipo 2, que são CEL_SV_S2 e SEV_SV_S2. No entanto para as perdas por condução acontece uma coisa interessante, pois, duas técnicas possuem resultados bastantes satisfatório, o ANT_H_S1 e POU_S_SN; melhor do que essas técnicas apenas POU_S_SN_PROP que é a técnica proposta e é uma junção dessas duas técnicas. Na totalidade a melhor técnica é a POU_S_SN_PROP com apenas 51,37W.

O fato das técnicas POU_S_SN e BUS_VSV_S2 ficarem com o pior desempenho era esperado, uma vez que essas técnicas possuem um maior número de chaveamento. A grande surpresa mesmo, foi a técnica POU_S_SN_PROP que além de ter um maior número de chaveamento do que os outros consegue na totalidade possuir o melhor desempenho.

Observando esses resultados podemos ser levado a acreditar que as perdas de condução está mais associado com a forma em que a técnica está sendo implementada e as perdas por chaveamento está associado com o número de chaveamento.

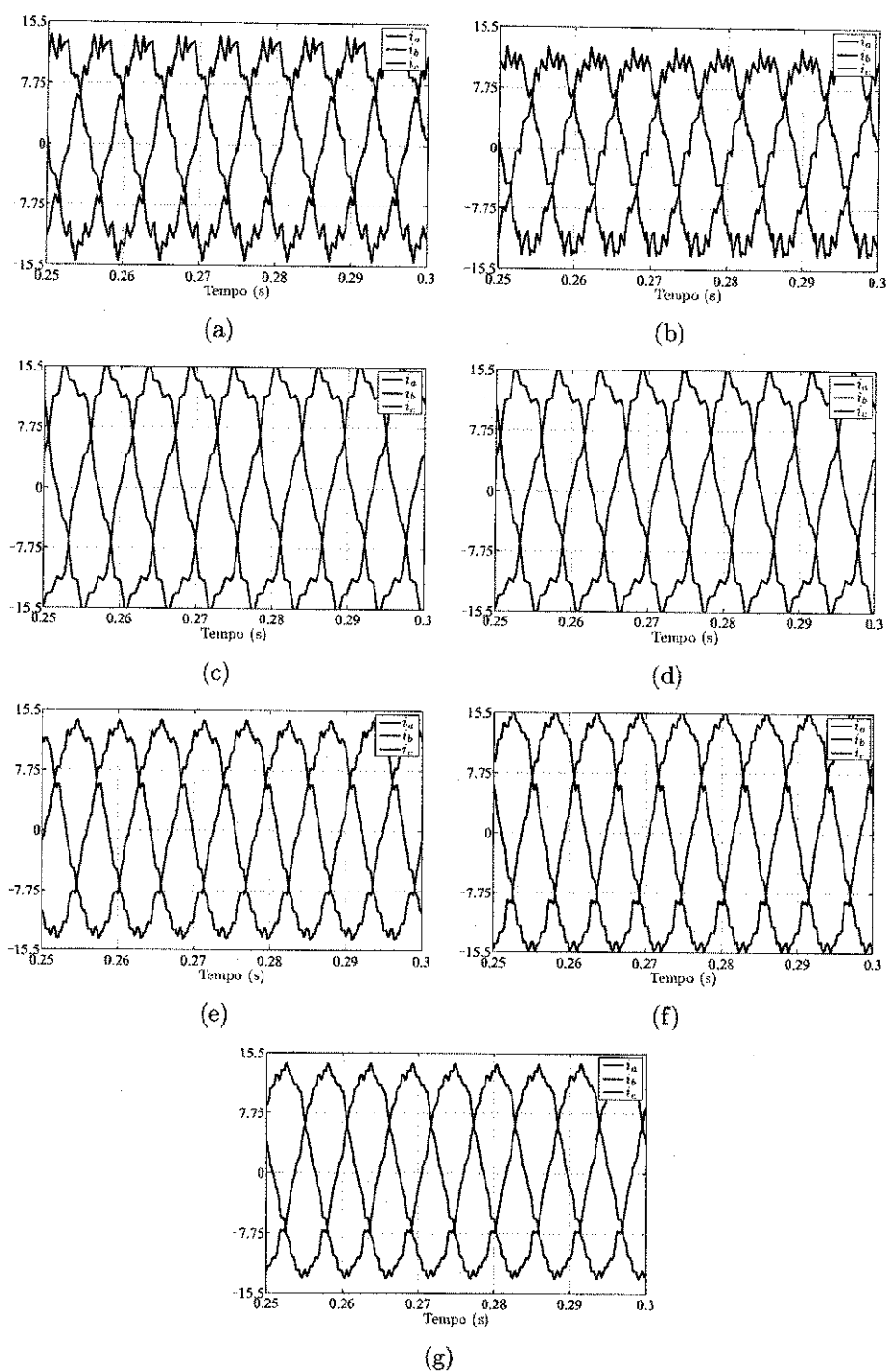


Figura 5.4: Corrente de Saída (NPC). a)ANT_H_S1 b)SEO_SV_S1
c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2
g)POU_S_SN_PROP

Tabela 5.5: Análise das Perdas nos Interruptores (W).

Técnica	Chaveamento	Condução	Totais
ANT_H_S1	4,09	49,49	53,58
SEO_SV_S1	3,38	52,76	56,14
CEL_SV_S2	2,22	53,12	55,34
SEV_SV_S2	2,23	53,12	55,35
POU_S_SN	6,19	49,82	56,01
BUS_VSV_S2	5,04	55,46	60,5
POU_SV_SN_PROP	4,34	47,03	51,37

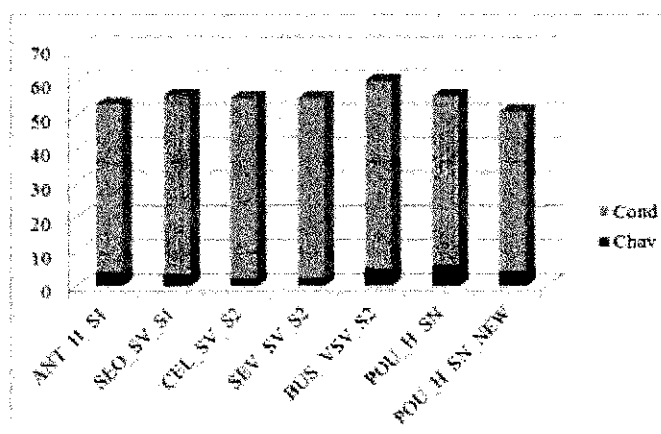


Figura 5.5: Perdas por Chaveamento, Condução e Totais para a Topologia NPC a 720Hz

5.3.2 Resultados para a Topologia NRC

Quanto a Ondulação de Tensão e o Erro Médio de Tensão

O resultados da topologia NRC possui o mesmo padrão que o da topologia NPC. Os melhores desempenhos foram das técnicas, que introduziram, em sua implementação, o estudo da eliminação da ondulação em baixa frequência.

É mostrado na figura 5.6 as formas de onda da tensão no capacitores para cada uma das técnicas. E na tabela 5.6 apresenta os valores tanto para a ondulação de tensão quanto para o erro médio de tensão.

Quanto ao erro de tensão, todas as técnicas conseguiram realizar o balanceamento correto das tensões dos capacitores. Da mesma forma, os valores do fator de forma e o fator de

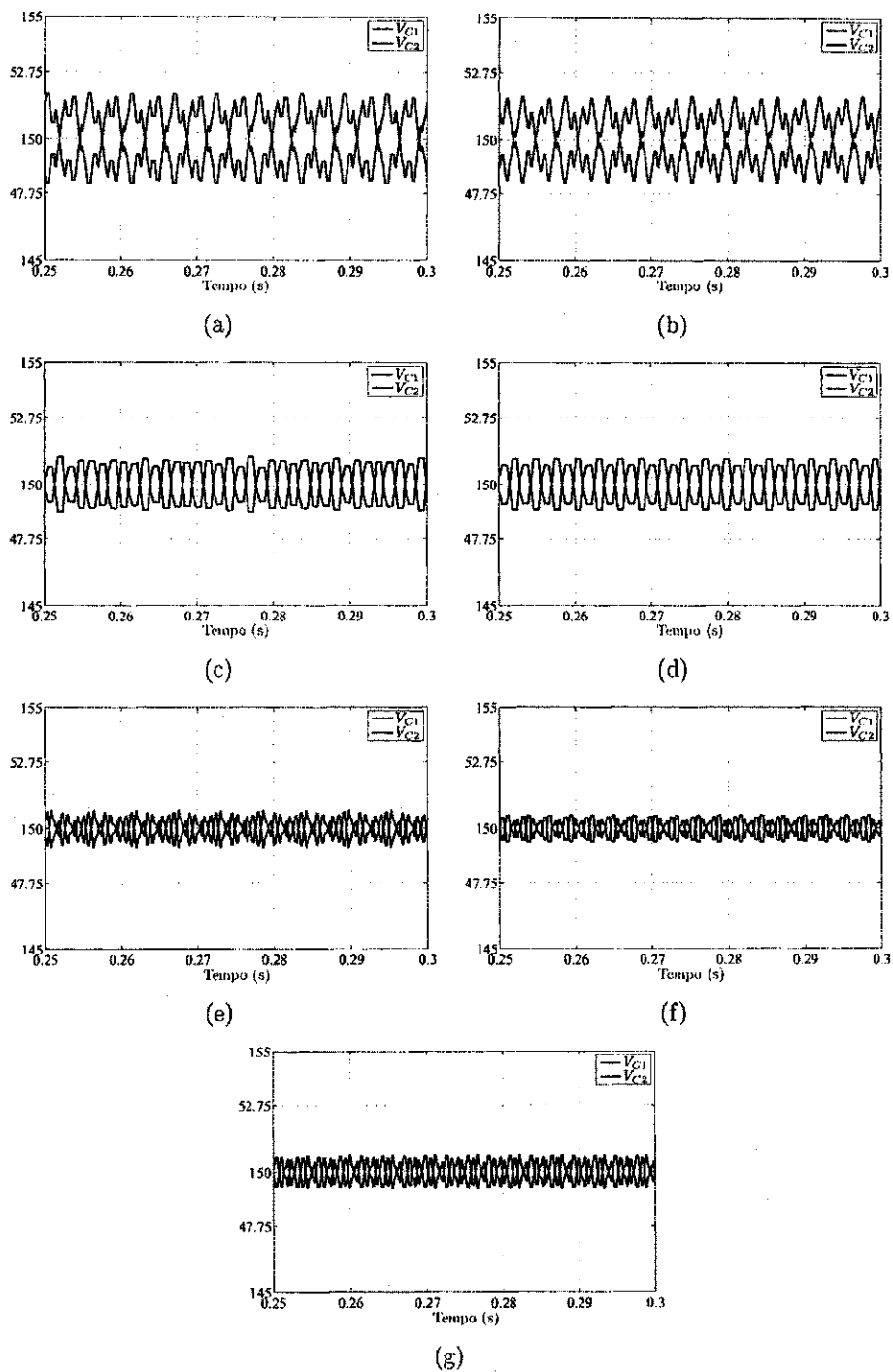


Figura 5.6: Tensão nos Capacitores(NPC). a)ANT_H_S1 b)SEO_SV_S1
 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2
 g)POU_S_SN_PROP

Tabela 5.6: Análise de Ondulação e o Erro Médio de Tensão e Chaveamento Médio.

Técnica	Ondulação de Tensão (V)	Erro Médio de Tensão (V)
ANT_H_S1	3,49	0
SEO_SV_S1	3,47	0
CEL_SV_S2	2,15	0
SEV_SV_S2	1,85	0,11
POU_S_SN	1,45	0,02
BUS_VSV_S2	1,03	0,03
POU_SV_SN_PROP	1,29	0,14

ondulação, para todos os casos, os valores se aproximam de 1 e de 0 respectivamente.

Quanto ao THD e WTHD de Corrente e de Tensão

Da mesma forma que na topologia NPC, os melhores resultados de THD e WTHD para a corrente de saída foram obtidos com a técnica ANT_H_S1 com apenas 2,98% de THD e 0,26% de WTHD, que são limites aceitáveis nas principais normas regulamentadoras.

Tabela 5.7: Análise de THD e WTHD de corrente e de Tensão.

Técnica	THD i_a (%)	WTHD i_a (%)	THD V_{ab} (%)	WTHD V_{ab} (%)
ANT_H_S1	2,98	0,26	36,28	1,8
SEO_SV_S1	3,38	0,31	42,49	2,05
CEL_SV_S2	9,52	1,62	46,12	5,88
SEV_SV_S2	9,52	1,62	46,14	5,87
POU_S_SN	7,58	2,28	54,22	4,9
BUS_VSV_S2	5,48	0,6	51,05	3,21
POU_SV_SN_PROP	4,72	0,48	49,59	2,86

O bom desempenho da técnica ANT_H_S1 para a distorção harmônica também se reflete na tensão de linha. Ela possui um WTHD de apenas 1,8%.

Neste resultado a técnica POU_S_SN_PROP proposta merece um destaque. A técnica possui um desempenho bem melhor, quando comparado com as outras técnicas (POU_S_SN e BUS_VSV_S2) que realizam um número de chaveamento bem maior. O WTHD de tensão é de 2%.

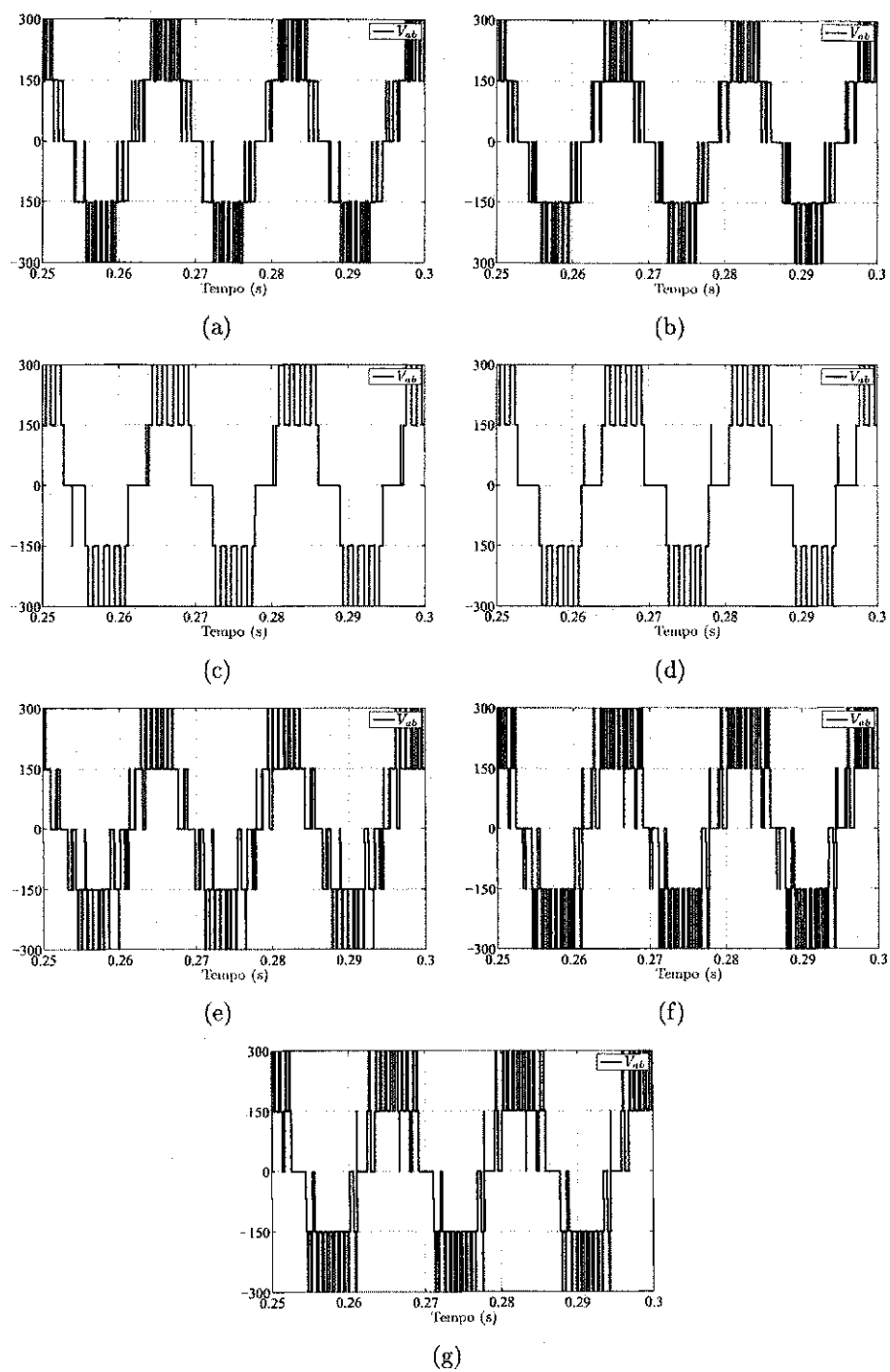


Figura 5.7: Tensão de Linha (NRC). a)ANT_H_S1 b)SEO_SV_S1
c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2
g)POU_S_SN_PROP

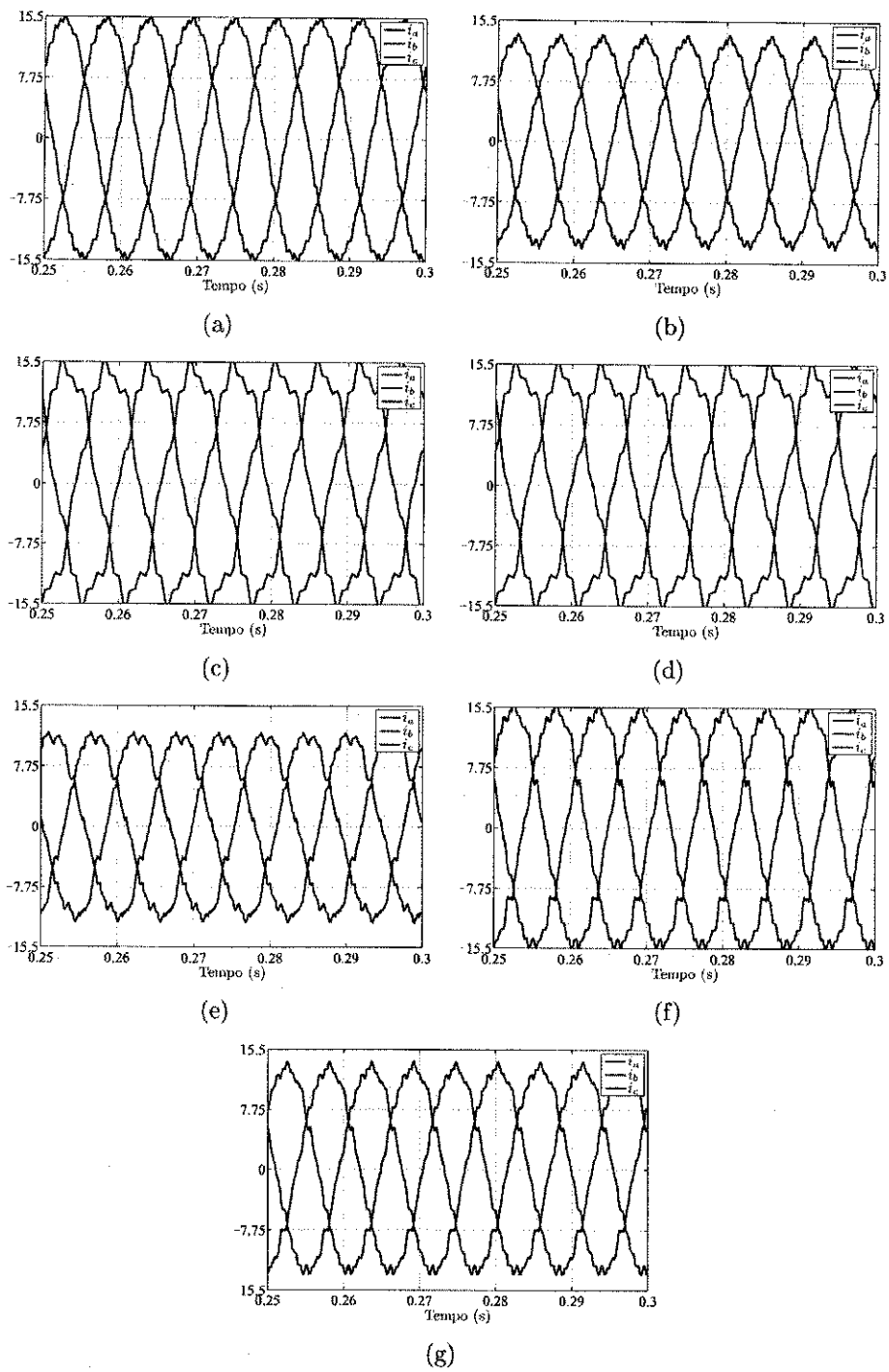


Figura 5.8: Corrente de Saída (NRC). a)ANT_H_S1 b)SEO_SV_S1
 c)CEL_SV_S2 d)SEV_SV_S2 e)POU_S_SN f)BUS_VSV_S2
 g)POU_S_SN_PROP

Quanto às Perdas nos Interruptores

As perdas normalmente são um parâmetro que tem um contraste com os outros parâmetros. Isto porque para poder fazer com que a ondulação de tensão em baixa frequência seja anulada é necessário que se faça um número mais de comutação do que as outras técnicas.

Tabela 5.8: Análise das Perdas nos Interruptores (W).

Técnica	Chaveamento	Condução	Totais
ANT_H_S1	4,1	37,06	41,16
SEO_SV_S1	3,66	33,06	36,72
CEL_SV_S2	2,14	33,69	35,83
SEV_SV_S2	2,14	33,69	35,83
POU_S_SN	4	28,07	32,07
BUS_VSV_S2	5,01	33,98	38,99
POU_SV_SN_PROP	4,46	31,57	36,03

Este evento por ser percebido observando a tabela 5.8. As maiores perdas por chaveamento pertencem as técnicas que realizam um maior número de chaveamento. Nas perdas por condução o desempenho é bastante variado.

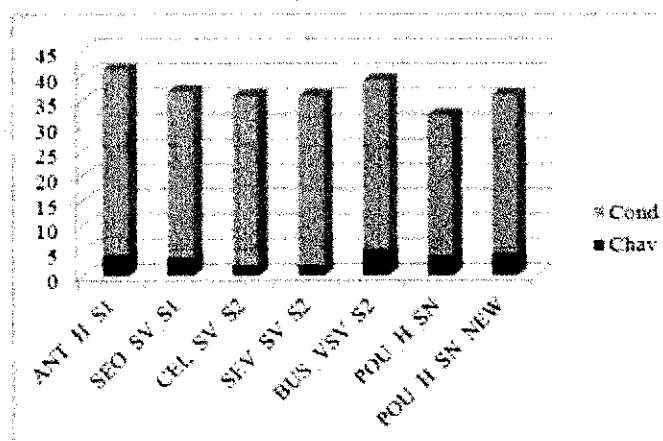


Figura 5.9: Perdas por Chaveamento, Condução e Totais para a Topologia NRC a 720Hz

Analisando a figura 5.9 percebe que na totalidade o melhor desempenho está na técnica de POU_S_SN seguido pelas técnicas de CEL_SV_S2 e SEV_SV_S2.

5.3.3 Considerações Finais

Esse resultado preliminar para uma frequência fixa de chaveamento de 720Hz nos fornece muita informação acerca do desempenho das técnicas de modulação *PWM*.

Um ponto interessante a ser analisado é que todas as técnicas funcionaram, independentemente da sua setorização ou da forma com que a técnica é implementada. No entanto, quando se trata de baixa frequência de chaveamento, o desempenho das técnicas são diferentes uma das outras.

Tabela 5.9: Análise de Ondulação e o Erro Médio de Tensão para as Topologias NPC e NRC em Malha Fechada(V).

Técnica	NPC		NRC	
	Ond.	Erro	Ond.	Erro
ANT_H_S1	4,46	0	3,49	0
SEO_SV_S1	4,87	3,45	3,47	0
CEL_SV_S2	2,14	0	2,15	0
SEV_SV_S2	1,87	1,4	1,85	0,11
POU_S_SN	1,19	0,14	1,45	0,02
BUS_VSV_S2	0,54	0,01	1,03	0,03
POU_SV_SN_PROP	1,79	0,3	1,29	0,14

Ao analisar os resultados considerando apenas a mesma topologia (seja ela NPC ou NRC) pode observar que o comportamento das técnicas permanece o mesmo (ver tabelas 5.9, 5.16, 5.17, 5.18 e 5.19). As técnicas POU_S_SN, BUS_VSV_S2 e POU_S_SN_PROP possuem um bom desempenho na ondulação e erro de tensão, nos THD de corrente e nas perdas por condução e totais. Com a exceção das técnicas de ANT_H_S1 que possui uma melhora no desempenho quando é aplicado na estrutura NRC.

No entanto, ao realizar uma análise comparativa entre as topologias, observa-se que a topologia NRC possui melhores resultados do que a topologia NPC. Isso nos leva a crer que, por mais, que as topologias possuam as mesmas quantidades de níveis, a forma do chaveamento e a estrutura do braço interferem nos resultados dos parâmetros de desempenho.

Tabela 5.10: Análise de THD e WTHD de corrente de Saída (i_a) para as topologias NPC e NRC em Malha Fechada(%).

Técnica	NPC		NRC	
	THD	WTHD	THD	WTHD
ANT_H_S1	8,64	3,49	2,98	0,26
SEO_SV_S1	4,58	1,38	3,38	0,31
CEL_SV_S2	9,76	1,67	9,52	1,62
SEV_SV_S2	9,75	1,67	9,52	1,62
POU_S_SN	5,38	0,62	7,58	2,28
BUS_VSV_S2	5,35	0,62	5,48	0,6
POU_SV_SN_PROP	5,39	1,38	4,72	0,48

Tabela 5.11: Análise de THD e WTHD da Tensão de Linha (V_{ab}) para as topologias NPC e NRC em Malha Fechada(%).

Técnica	NPC		NRC	
	THD	WTHD	THD	WTHD
ANT_H_S1	40,6	5,92	36,28	1,8
SEO_SV_S1	38,04	2,97	42,49	2,05
CEL_SV_S2	47,24	6,08	46,12	5,88
SEV_SV_S2	47,24	6,05	46,14	5,87
POU_S_SN	51,77	3,27	54,22	4,9
BUS_VSV_S2	52,04	3,26	51,05	3,21
POU_SV_SN_PROP	46,85	3,43	49,59	2,86

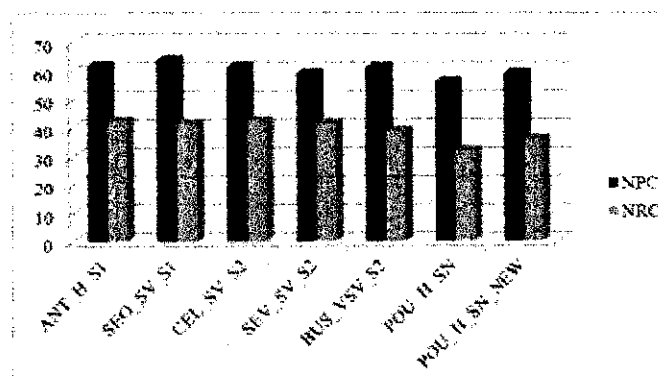


Figura 5.10: Perdas Totais para as Topologias NPC e NRC a 720Hz

Tabela 5.12: Análise das Perdas Totais nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).

Técnica	NPC	NRC
ANT_H_S1	53,58	41,16
SEO_SV_S1	56,14	36,72
CEL_SV_S2	55,34	35,83
SEV_SV_S2	55,35	35,83
POU_S_SN	56,01	32,07
BUS_VSV_S2	60,5	38,99
POU_SV_SN_PROP	51,37	36,03

5.4 Resultados de Simulação para uma Frequência de Comutação Fixa

Como foi comentado anteriormente, a frequência de chaveamento utilizada atualmente na indústria fica em torno dos $1kHz$. Com isso, foi necessário aplicar às técnicas uma frequência de $720Hz$ com o intuito de mostrar que as técnicas com o controle proposto consegue realizar o seu maior desafio que é o equilíbrio das tensões nos capacitores.

No entanto, a análise comparativa entre as técnicas se torna injusta quando se fixa a frequência de chaveamento. Cada técnica realiza um número diferente de comutações (ver tabela 5.13). Para realizar uma comparação mais justa entre as técnicas, se fez necessário fixar o chaveamento médio, e não a frequência de chaveamento.

Tabela 5.13: Chaveamento Médio (kHz) e Tensão de Linha da Fundamental rms para uma frequência de $720 Hz$ e Índice de Modulação $0,85$.

Técnica	Topologia NPC	Topologia NRC
ANT_H_S1	9,36	18,72
SEO_SV_S1	7,92	18,64
CEL_SV_S2	5,04	10,08
SEV_SV_S2	4,93	10,08
POU_S_SN	12,36	24,55
BUS_VSV_S2	11,33	23,11
POU_SV_SN_PROP	10,73	23,11

Portanto, a tabela 5.13 apresenta as frequências de chaveamento com cada técnica para um chaveamento médio fixo, para cada uma das topologias. Pode-se perceber que as técnicas POU_S_SN, BUS_VSV_S2 e POU_S_SN_PROP possuem um maior número de chaveamento.

Tabela 5.14: Dados de Simulação para uma Frequência de Comutação para uma Chav. Médio (kHz) Fixo.

Técnica	NPC		NRC	
	f_s (Hz)	Chav. Médio	f_s (Hz)	Chav. Médio
ANT_H_S1	1040	12,32	960	24,48
SEO_SV_S1	1260	12,35	960	24,48
CEL_SV_S2	1800	12,24	1800	24,48
SEV_SV_S2	1860	12,32	1800	24,48
POU_S_SN	720	12,35	720	24,55
BUS_VSV_S2	740	12,35	730	24,78
POU_SV_SN_PROP	760	12,24	730	24,78

Desta forma a comparação entre as técnicas e as topologias ficarão mais justas.

Quanto à Ondulação de Tensão e o Erro Médio de Tensão

A tabela 5.15 apresenta os resultados para a ondulação de tensão. Independentemente da topologia e da frequência de chaveamento, todas as técnicas equilibram as tensões nos capacitores. O pior caso é na topologia NPC com a técnica SEO_SV_S1 com 1,16V que corresponde a 0,77% da tensão no capacitor. Quando se calcula o fator de forma e o fator de ondulação para todas as técnicas nas duas topologias, o resultado é bastante satisfatório. Chegando a $FF = 1$ e $RF = 0$, possuindo uma diferença entre as técnicas apenas na quarta casa decimal.

No entanto, um resultado bastante interessante para a ondulação de tensão é o desempenho das técnicas POU_S_SN, BUS_VSV_S2 e POU_S_SN_PROP, que por mais que possuam uma frequência de chaveamento quase pela metade de algumas técnicas, ainda possuem melhores resultados para a ondulação de tensão. Isso demonstra a robustez dessas técnicas para atuarem em baixa frequência. Outro destaque importante é obtido com a técnica proposta, que na topologia NPC possui um melhor desempenho do que a técnica ANT_H_S1 e na topologia NRC possui melhor desempenho do que a ANT_H_S1 e a

Tabela 5.15: Análise de Ondulação e o Erro Médio de Tensão para as Topologias NPC e NRC em Malha Fechada(V).

Técnica	NPC		NRC	
	Ond.	Erro	Ond.	Erro
ANT_H_S1	2,13	0	4,95	0,04
SEO_SV_S1	1,71	1,16	3,75	0
CEL_SV_S2	3,35	0	3,35	0
SEV_SV_S2	3,52	0,33	3,37	0,01
POU_S_SN	1,19	0,14	1,45	0,02
BUS_VSV_S2	1,75	0,13	1,01	0,02
POU_SV_SN_PROP	1,52	0,23	1,37	0,09

POU_S_SN.

Na comparação entre as topologias, a NPC possui uma pequena vantagem em relação a topologia NRC. Essa vantagem fica mais evidente nas técnicas que utilizam a setorização do tipo 1, que são as ANT_H_S1 e SEO_SV_S1, com metade de ondulação de um topologia para a outra. A questão é que na prática essa diferença não traz grandes benefícios assim, sendo assim, quanto a ondulação de tensão pode-se afirmar que elas tem o mesmo comportamento independente da topologia.

Quanto ao THD e WTHD de Corrente e de Tensão

O comportamento quanto ao THD de corrente (ver tabela 5.16) é complementar ao da ondulação de tensão para as duas topologias. As técnicas POU_S_SN, BUS_VSV_S2 e POU_S_SN_PROP possuem os piores desempenho. Como esperado, uma vez que as outras técnicas são simuladas em uma frequência de chaveamento bem maior. Quanto ao WTHD de corrente essas técnicas já tem um desempenho bem melhor. Isto indica que dependendo do filtro de corrente, mesmo em uma frequência baixa, poderá ser que essas técnicas tenham um desempenho parecido com as outras.

Considerando as duas topologias, a NRC possui uma breve vantagem em relação à NPC, com a exceção do caso da técnica POU_S_SN que apresenta uma piora no valor do THD. No mais, a topologia NRC é mais vantajosa.

No caso para a tensão de linha, o WTHD das técnicas CEL_SV_S2 e SEV_SV_S2

Tabela 5.16: Análise de THD e WTHD de corrente de Saída (i_a) para as topologias NPC e NRC em Malha Fechada(%).

Técnica	NPC		NRC	
	THD	WTHD	THD	WTHD
ANT_H_S1	4,68	1,92	2,14	0,14
SEO_SV_S1	3,38	1,26	2,06	0,12
CEL_SV_S2	2,25	0,15	2,24	0,16
SEV_SV_S2	3,3	1,16	3,3	1,12
POU_S_SN	5,38	0,62	7,48	1,85
BUS_VSV_S2	5,33	0,59	5,32	0,59
POU_SV_SN_PROP	4,97	0,65	4,82	0,47

tem os melhores desempenho seguido de ANT_H_S1 e SEO_SV_S1 para a topologia NPC e para a topologia NRC a ordem é invertida (ver tabela 5.17).

Tabela 5.17: Análise de THD e WTHD da Tensão de Linha (V_{ab}) para as topologias NPC e NRC em Malha Fechada(%).

Técnica	NPC		NRC	
	THD	WTHD	THD	WTHD
ANT_H_S1	36,84	2,49	37,69	1,3
SEO_SV_S1	34,85	2,28	38,24	1,28
CEL_SV_S2	37,35	1,37	36,65	1,35
SEV_SV_S2	39,02	1,96	38,22	2,17
POU_S_SN	51,77	3,26	57,64	4,75
BUS_VSV_S2	53,51	3,39	53,13	3,26
POU_SV_SN_PROP	52,11	3,12	53,84	2,91

Quanto as Perdas nos Interruptores

Diferentemente do que aconteceu no caso em que a frequência de chaveamento era fixa, neste caso o que importa é a frequência média de chaveamento, os valores para as perdas por chaveamento e por conduções sendo bastantes próximas entre as técnicas. Para a topologia NPC, a técnica proposta (POU_SV_SN_PROP) tem melhor desempenho em relação às as perdas por chaveamento (ver tabela 5.18) e a técnica BUS_VSV_S2 o melhor desempenho em termos de perdas por condução. Na topologia NRC, os resultados obtidos para as perdas

por chaveamento, diferem um pouco em relação à topologia anterior, uma vez que as técnicas CEL_SV_S2 e SEV_SV_S2 apresentam até metade das perdas por chaveamento em comparação com outras técnicas, como é o caso da técnica de BUS_VSV_S2. No entanto, para as perdas por condução o comportamento se repete, com a diferença de que a técnica de POU_S_SN apresenta o melhor desempenho.

Tabela 5.18: Análise das Perdas de Chaveamento e Condução nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).

Técnica	NPC		NRC	
	Chav.	Cond.	Chav..	Cond.
ANT_H_S1	5,78	55,95	4,1	37,06
SEO_SV_S1	6,12	57,59	3,66	33,06
CEL_SV_S2	5,82	55,43	2,14	33,69
SEV_SV_S2	5,72	53,23	2,14	33,69
POU_S_SN	6,19	55,54	4	28,07
BUS_VSV_S2	5,55	49,82	5,01	33,98
POU_SV_SN_PROP	5,4	53,62	4,46	31,57

Na totalidade como pode ser visto figura 5.11 e na tabela 5.19, a técnica proposta POU_SV_SN_PROP possui um ótimo desempenho, sendo a que tem melhor desempenho na topologia NPC com 53,62W e na topologia NRC ficando atrás apenas das técnicas POU_S_SN, CEL_SV_S2 e SEV_SV_S2.

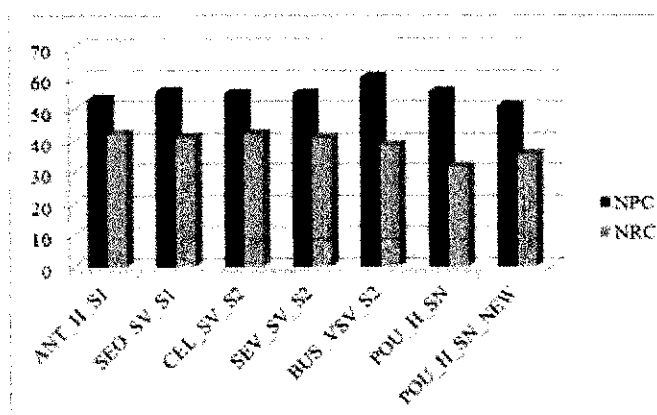


Figura 5.11: Perdas Totais para as Topologias NPC e NRC a Frequência Média de Chaveamento Fixo

Tabela 5.19: Análise das Perdas Totais nos Interruptores para a Topologia NPC e NRC em Malha Fechada(W).

Técnica	NPC	NRC
ANT_H_S1	61,73	41,16
SEO_SV_S1	63,71	36,72
CEL_SV_S2	61,25	35,83
SEV_SV_S2	58,96	35,83
POU_S_SN	56,01	32,07
BUS_VSV_S2	61,09	38,99
POU_SV_SN_PROP	53,62	36,03

5.5 Conclusão

As técnicas apresentaram uma limitação no que diz respeito ao controle em malha aberta. Por esse motivo foi necessário realizar um controle em malha fechada para garantir o equilíbrio das tensões nos capacitores do barramento cc. Esse controle era feito de várias formas e dependia da técnica utilizada para o acionamento do inversor. Neste trabalho foi proposto um controle generalizado. Este controle é composto apenas por um controlador do tipo 'PI'. Sendo assim, independentemente da técnica a ser utilizada o controle é feito da mesma maneira, tendo apenas a necessidade de variar os parâmetros dos controladores.

Uma vez que o controle em malha fechada foi definido, foi possível diminuir a frequência de chaveamento de 10kHz para 720Hz (que é um limite bastante aceitável na indústria). Observando os resultados tanto pela topologia NPC quanto na topologia NRC, percebe-se que todas as técnicas conseguem realizar o controle das tensões nos capacitores do barramento cc. E não somente isso, de certa forma os parâmetros estão associados entre si, e a busca pela melhora de um parâmetro consiste em perder um pouco em outro. Por exemplo: As técnicas POU_S_SN e BUS_VSV_S2 que apresentam um número maior de chaveamento para garantir o equilíbrio e eliminar a ondulação de baixa frequência, apresentam os resultados em relação a ondulação de tensão bastante favorável. No entanto, quando se analisa em relação as perdas elas não tem um bom desempenho.

Em relação ao THD e WTHD a técnica de SEO_SV_S1 apresentou o melhor desempenho. E a técnica ANT_H_S1 apresentou o melhor desempenho em relação as perdas

nos interruptores. Um resultado bastante favorável para esta pesquisa, foi o desempenho da técnica POU_S_SN_PROP. Ele teve um ótimo desempenho em ondulação de tensão como a técnica de POU_S_SN e o melhor desempenho em perdas como a técnica de ANT_H_S1. Sendo assim, a técnica não só apresenta um combinação dessas duas técnicas em sua concepção, mais também, no seu desempenho.

Como foi discutido anteriormente, as técnicas não possuem o mesmo chaveamento médio. Portanto, houve a necessidade de analisar o desempenho das técnicas com a frequência de comutação média fixa. Em termos de Ondulação de tensão e de perdas nos interruptores os resultados se repete para o caso em que a frequência de chaveamento era fixa. O que é um resultado bastante curioso, uma vez que, as técnicas POU_S_SN, BUS_VSV_S2 e POU_S_SN_PROP possuem até metade da frequência de chaveamento das demais. A diferença ficou no THD e WTHD, onde, as técnicas CEL_SV_S2 e SEV_SV_S2 apresentaram os melhores resultados para o THD de corrente. E as técnicas ANT_H_S1 e SEO_SV_S1 os melhores desempenho para o WTHD de tensão.

6

Resultados Experimentais

6.1 Introdução

Para validar o estudo feito das técnicas de modulação *PMW* e as topologias, é necessário desenvolver os testes experimentais. Considerando as limitações da bancada experimental, não foi possível realizar a parte experimental com os mesmos valores da simulação. Uma dessas limitações envolve o nível de corrente. No resultado de simulação, foi escolhido um nível de corrente alto - uma vez que o nível de corrente contribui de forma direta para o equilíbrio das tensões nos capacitores - já no caso, da parte experimental isso não foi possível.

A parte experimental foi dividida em duas partes. A primeira, o experimento foi realizado com uma carga predominantemente resistiva e com uma frequência de chaveamento de 10kHz (ver tabela 6.1). Já a segunda parte, foi realizada com um motor de indução e com a frequência de chaveamento de 720Hz.

As próximas seções serão discutidas a partir desses resultados experimentais feitos com a topologia NPC. Não foi possível realizar os resultados experimentais para as técnicas de *SE_SV_S1* e *CEL_SV_S2*.

Tabela 6.1: Dados da Carga para o Resultado Experimental.

Dados Experimentais (ma)
Carga RL: $R = 64\Omega, L = 7mH$
Índice de modulação: 0,85
Corrente: 2A
Tensão Total do Barramento (V_{dc}): 300 V
Frequência de Chaveamento (f_s): 10kHz
Frequência da Rede (f_m): 60 Hz
Topologia: NPC

Tabela 6.2: Dados de Placa do Motor para o Resultado Experimental.

Dados Experimentais (mf)
Marca Motor: Eberle (B 90 14-E1410)
Potência: 2CV / 1,5kW
Corrente/Tensão/Rot.: 6A / 230V / 1745rpm
Tensão Total do Barramento (V_{dc}): 200 V
Frequência de Chaveamento (f_s): 720Hz
Frequência da Rede (f_m): 60 Hz
Topologia: NPC

6.2 Resultados em Malha Aberta

Diferentemente da simulação, a corrente na carga é apenas 2A e predominantemente resistiva. Desta forma alguns resultados diferente do caso de simulação podem ser observado (ver figura 6.1). Neste resultado será apresentado as correntes de saída, e as tensões de linhas. Um ponto importante de observar é a cerca das técnicas BUS_VSV_S2 e POU_S_SN_PROP que nas condições de carga da simulação não conseguirão realizar o controle das tensões nos capacitores em malha aberta. Já nas condições dos resultados experimentais, como pode ser visto pelas figuras 6.1(j) e 6.1(l), as técnicas realizaram. No entanto, ainda possuem um erro de tensão.

Já na técnica de POU_S_SN, o erro de tensão aparece com um nível consideravelmente alto (ver figura 6.1(k)). Nos demais, o funcionamento ocorreu de forma semelhante ao

funcionamento nas condições de simulações. Ou seja, resultados com erro de tensão nulo.

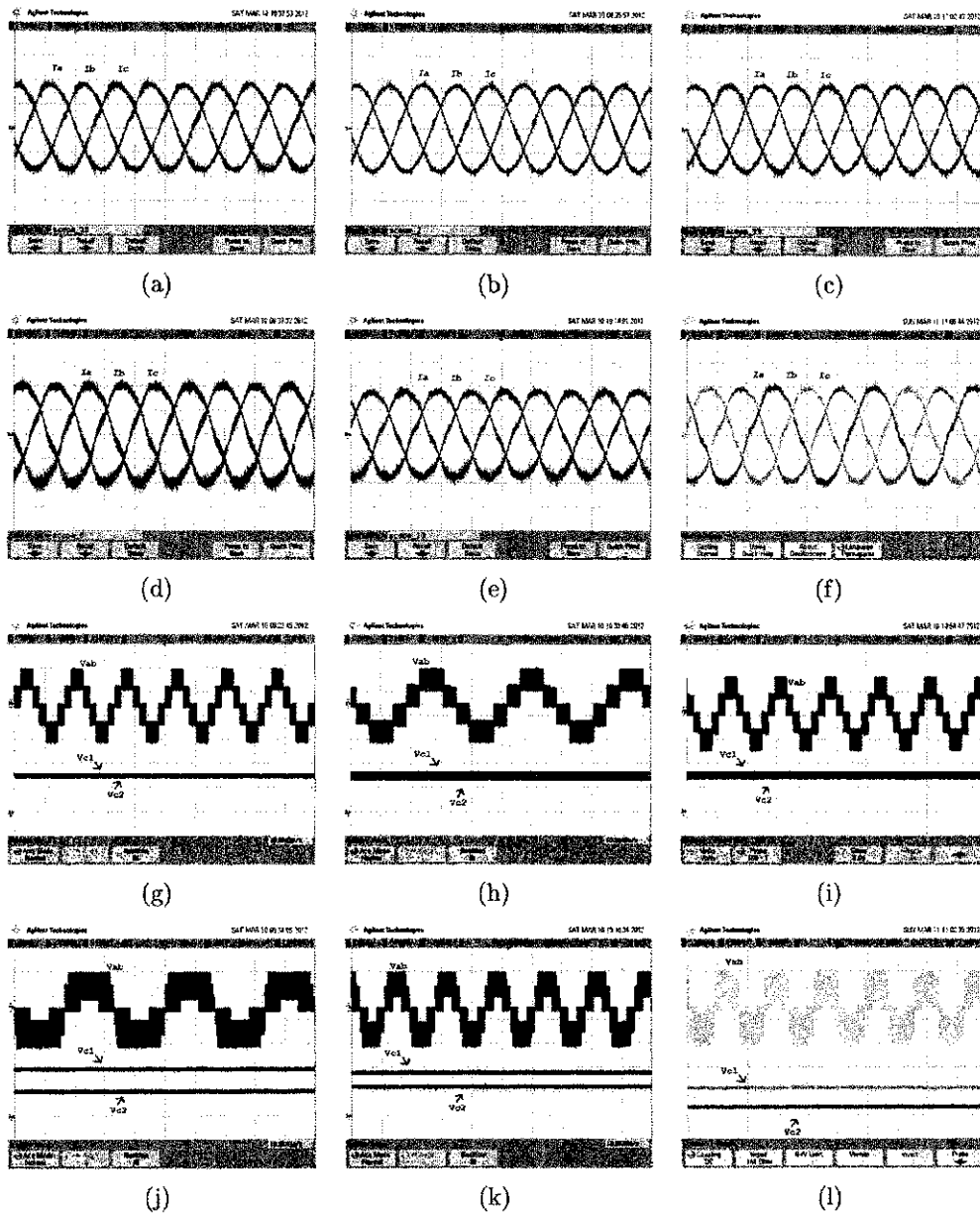


Figura 6.1: Resultados experimentais para uma carga RL(malha aberta). Correntes: a)RAT1_S_SN b)ANT_H_S1 c)SEV_SV_S2 d)BUS_VSV_S2 e)POU_S_SN f) POU_S_SN_PROP. Tensões: g)RAT1_S_SN h)ANT_H_S1 i)SEV_SV_S2 j)BUS_VSV_S2 k)POU_S_SN l) POU_S_SN_PROP.



6.2.1 Desempenho quanto ao THD e WTHD

O desempenho das técnicas nos resultados experimentais - em malha aberta com uma frequência de chaveamento consideravelmente alta - refletem os resultados obtidos em simulação (ver tabela 6.3), com valores diferentes - uma vez que no experimento são usados dispositivos reais.

A técnica de ANT_H_S1 possui o melhor desempenho tanto em THD de corrente como em WTHD de tensão. Seguido pelas técnicas BUS_VSV_S2, POU_S_SN e POU_S_SN_PROP. Uma vez que essas técnicas aumentam o número de chaveamento para realizar o equilíbrio das tensões e elimina a ondulação de baixa frequência das tensões dos capacitores que compõe o barramento cc.

Tabela 6.3: Análise de THD e WTHD. (Experimental a 10kHz).

Técnica	THD i_a (%)	WTHD v_{ab} (%)
RAT1_S_SN	5,28	2,83
ANT_H_S1	2,13	0,6232
SEV_SV_S2	4,01	2,98
POU_S_SN	3,96	1,21
BUS_VSV_S2	3,88	1,37
POU_SV_SN_PROP	3,84	1,28

6.3 Resultados em Malha Fechada

Os resultados em malha fechada, diferentemente dos de em malha aberta, foram realizado utilizando um motor de indução, e a tensão de barramento foi diminuída para 200V (como apresentado na tabela 6.2). É apresentado figura 6.2 os resultados experimentais tanto para as correntes de saída, quanto para as tensões de linha, total do barramento CC e a tensão em um dos capacitores.

Para todas as técnicas que foram realizadas o experimento, o controle das tensões nos capacitores foram obtidos com sucesso. Como pode-se perceber nas figuras 6.2(g) - 6.2(l) a tensão total de barramento está em 200V e a tensão do capacitor C2 está em 100V. Conseqüentemente, em termos de corrente, os resultados são bastante satisfatório. Com um

destaque para a corrente da técnica BUS_VSV_S2 (ver figura 6.2(e)), que apresenta o maior nível de corrente.

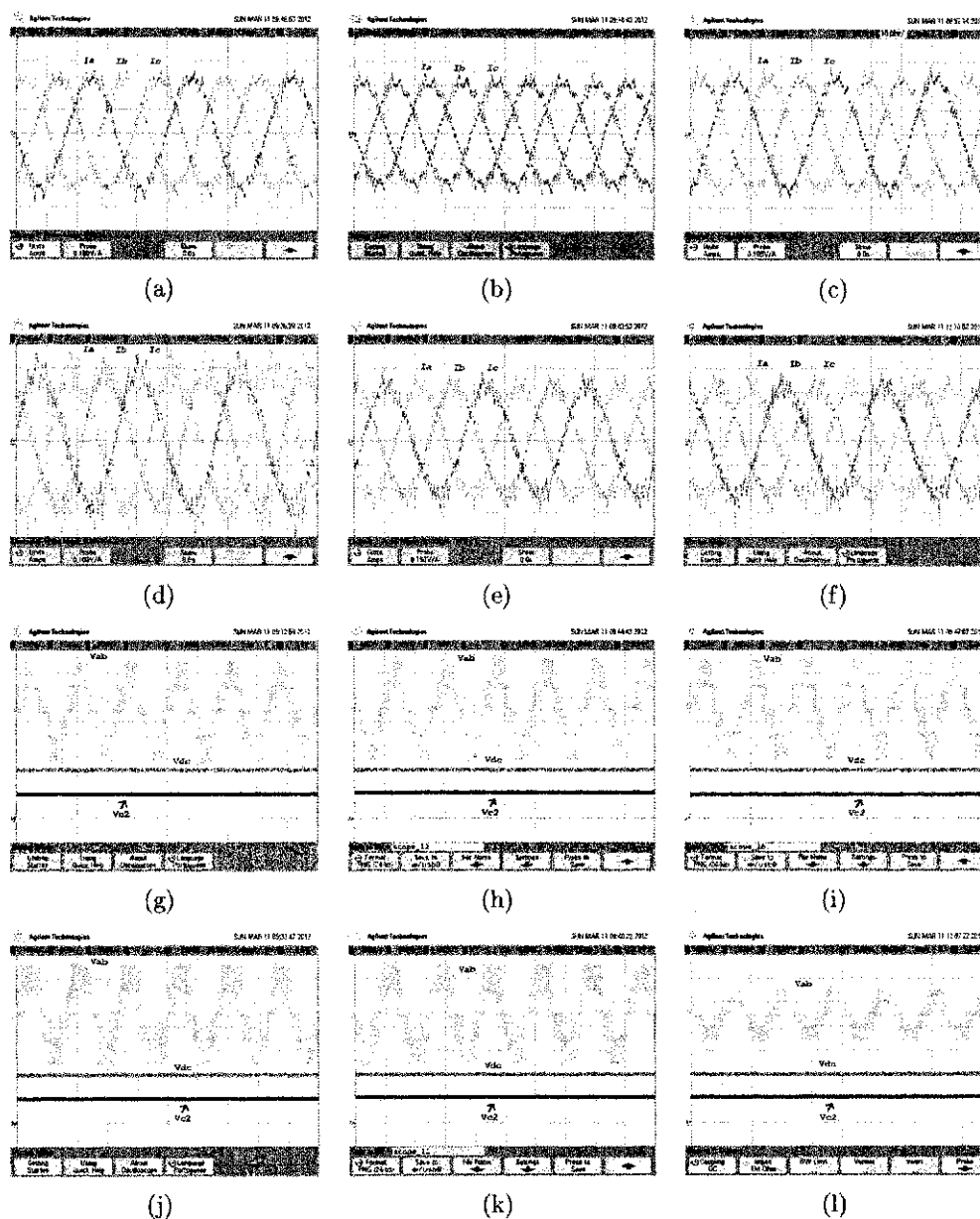


Figura 6.2: Resultados experimentais para uma motor (malha fechada). Correntes: a)RAT1_S_SN b)ANT_H_S1 c)SEV_SV_S2 d)BUS_VSV_S2 e)POU_S_SN f) POU_S_SN_PROP. Tensões: g)RAT1_S_SN h)ANT_H_S1 i)SEV_SV_S2 j)BUS_VSV_S2 k)POU_S_SN l) POU_S_SN_PROP.

6.3.1 Desempenho quanto ao THD e WTHD

Os resultados em malha fechada com a frequência de chaveamento de 720Hz apresenta o mesmo comportamento apresentado na simulação (ver tabela 6.4). No entanto, os valores obtidos são diferentes por causa que no experimentos são usados componentes reais enquanto que na simulação os componentes são ideais.

No caso do desempenho em malha fechada - usando uma frequência de chaveamento baixa consideravelmente baixa - as técnicas BUS_VSV_S2, POU_S_SN e POU_S_SN_PROP, assim como na simulação, possuem os melhores desempenhos. Um destaque a ser feito é na técnica proposta (POU_S_SN_PROP) que possui o melhor desempenho.

Tabela 6.4: Análise de THD e WTHD. (Experimental a 720Hz).

Técnica	THD i_a (%)	WTHD v_{ab} (%)
ANT_H_S1	10,97	6,7
SEV_SV_S2	10,05	6,13
POU_S_SN	7,25	5,63
BUS_VSV_S2	7,07	5,11
POU_SV_SN_PROP	7,01	5,10

6.4 Conclusão

Os resultados experimentais são importante para realizar a validação dos sistemas em estudo. Neste capítulo, os resultados experimentais foram realizados com duas cargas distintas. A primeira, que foi utilizada em malha aberta, é uma carga predominantemente resistiva. Com esta carga foi possível perceber que dependendo do nível de corrente e da característica da carga as técnicas possuem desempenho diferentes (como foi o caso das técnicas BUS_VSV_S2 e POU_S_SN_PROP). Isso levanta uma necessidade de ampliar o estudo para analisar quais são os limites de carga que permitem um desempenho favorável para cada técnica.

Já a segunda carga, que foi utilizada em malha fechada, foi um motor de indução. Esse resultado contribui para verificar a robustez das técnicas em malha fechada, uma vez que

o motor contribui com maior intensidade para o desequilíbrio das tensões nos capacitores, devido a ser uma carga que possui uma dinâmica maior.

7

Conclusões Gerais

Esta dissertação abordou várias metodologias de técnicas de modulação *PWM* de várias formas de estratégias para o equilíbrio das tensões dos capacitores do barramento CC em inversores de três níveis do tipo NPC e NRC.

Diante de todas as técnicas que já foram apresentadas na literatura, algumas possuem algoritmos que utilizam procedimentos complexos, muitas vezes, não obtendo resultados tão satisfatórios. Tentando aliar simplicidade ao bom resultado, foram escolhidas para este trabalho, sete técnicas (Celanovic e Boroyevich, 2000; Seo et al., 2001; Busquets-Monge et al., 2004; Pou et al., 2005a; Ratnayake et al., 1999; de Oliveira., 2005; Mendes., 2000), distribuídas em três estratégias de modulação (*SVPWM*, *CBPWM*, *HPWM*).

Estas técnicas apresentaram um bom desempenho, tanto no quesito primordial (equilíbrio das tensões nos capacitores) quanto na facilidade de implementação, além de que eles foram bastante citados em outros trabalhos. Dessas sete técnicas foram estendidas em nove técnica, isso porque, a técnica (Ratnayake et al., 1999) pode ser implementada de duas formas, e uma técnica foi proposta nesse trabalho que é um combinação das técnicas (de Oliveira., 2005) com a técnica (Pou et al., 2005a).

As técnicas que inicialmente foi desenvolvidas para atuar na topologia NPC, tiveram seu chaveamento adaptado para serem aplicadas na topologia NPC. A estratégia *SVPWM*, normalmente, possui uma solução mais complexa do que as outras, já que há uma necessidade de identificar o vetor de referência e escolher de forma adequada os vetores a ser aplicados. No

entanto, isso foi resolvido com as técnicas proposta em (Celanovic e Boroyevich, 2000; Seo et al., 2001; Busquets-Monge et al., 2004; Mendes., 2000). Já para as estratégia *CBPWM* tem uma implementação mais simples, onde basta apenas gerar a referência e comparar com uma portadora. A flexibilidade da estratégia *HPWM*, não só proporcionou um bom resultado na técnica proposta por (de Oliveira., 2005), como possibilitou a adaptação na técnica de (Pou et al., 2005a).

A simulação em malha aberta trouxe algumas conclusões bastantes conduzentes. Uma primeira observação a ser feita é sobre o caso da técnica apresentada por (Ratnayake et al., 1999). Isto porque (Ogasawara e Akagi, 1993) realizou uma análise analítica sobre a questão do balanceamento das tensões, e obteve como resultado a injeção de um sinal de terceiro harmônico nas modulantes, e isso pode ser comprovado pela técnica de (Ratnayake et al., 1999). Outro ponto bastante interessante no resultado em malha aberta, é que nem todas as técnicas conseguiram equilibrar as tensões dos capacitores. O interessante é que as técnicas foram divididas pela a setorização realizada. E uma técnica de cada setorização realizou o controle (ANT_H_S1, CEL_SV_S2 e POU_S_SN) da tensão e a outra técnica da setorização não realizaram o controle (SEO_SV_S1, SEV_SV_S2 e BUS_VSV_S2). Isso nos mostra que o desempenho da técnica não está, necessariamente, ligada a forma como está técnica é implementada, em relação a setorização.

Em termos dos parâmetros de desempenho, foi visto, que a técnica de BUS_VSV_S2 que na topologia NPC apresentava um erro de tensão acima de 40% e que na topologia NRC apresenta um erro em torno dos 6%. A topologia NRC mostrou-se uma ótima opção, já que nas condições em estudo ela apresentou uma melhora no desempenho em comparação com a topologia NPC.

Com base no desempenho em malha aberta ficou claro que nem todas as técnicas conseguiram realizar o controle, por esse motivo, foi proposto uma estratégia de controle em malha fechada proposto. Este controle foi feito de forma generalizada, onde, independente da técnica utilizada o bloco de controle é o mesmo.

Com o controle de malha fechada possibilitando que todas as técnicas realizem o controle da tensão foi visto uma análise de desempenho baseada em alguns parâmetros. Os resultados condizem com a teoria, no entanto, os resultado para as topologias mostrou um ponto

bastante interessante. Que apesar das topologias terem o mesmo número de níveis os resultados dos parâmetros de desempenho foram diferentes. Isso nos leva a crer que dependendo de com é o braço do conversor pode ter resultados distintos.

Em termos gerais a técnica proposta apresentou resultados satisfatórios, unindo, um bom resultado da técnica POU_S_SN para a ondulação de tensão e THD de corrente e o bom resultado da técnica de ANT_H_S1 em relação às perdas nos interruptores. Os testes experimentais foram realizados para a validação das técnicas, tanto em malha aberta quanto em malha fechada.

7.1 Trabalhos Futuros

Este trabalho de dissertação conseguiu esclarecer alguns pontos a cerca do balanceamento das tensões nos capacitores. No entanto, alguns pontos ficaram sem uma explicação final. Com isso, alguns trabalhos serão desenvolvidos no intuito de completar o estudo, entre eles:

- Estender a análise das técnicas para outras topologias, como a ANPC e ASNPC;
- Realizar uma análise analítica sobre a influência do formato do braço do inversor no parâmetro de desempenho.
- Desenvolver uma técnica generalizada para obter um melhor desempenho;
- Ampliar o estudo para um conversor back-to-back com número reduzido de componentes;
- Quantificar e qualificar os limites de operação, ou seja, observar o comportamento dos parâmetros de desempenho em relação à frequência de chaveamento, índice de modulação, tipos de cargas, potência instalada.

Referências Bibliográficas

- Barros., L. (2011) Estudos de Conversores de Três Níveis do Tipo NPC., Dissertação de mestrado, Universidade Federal de Campina Grande, Departamento de Engenharia Elétrica, Campina Grande - PB.
- BenAbdelghani, A.; Martins, C.; Roboam, X. e Meynard, T. (2002) Use of extra degrees of freedom in multilevel drives, *Industrial Electronics, IEEE Transactions on*, **49(5)**:965 – 977.
- Bhagwat, P. M. e Stefanovic, V. R. (1983a) Generalized structure of a multilevel pwm inverter, *Industry Applications, IEEE Transactions on*, **IA-19(6)**:1057 –1069.
- Bhagwat, P. M. e Stefanovic, V. R. (1983b) Generalized structure of a multilevel pwm inverter, *Industry Applications, IEEE Transactions on*, **IA-19(6)**:1057 –1069.
- Blaskó, V. (1997) Analysis of a hybrid pwm based on modified space-vector and triangle-comparison methods, *Industry Applications, IEEE Transactions on*, **33(3)**:756 –764.
- Bruckner, T.; Bernet, S. e Guldner, H. (2005) The active npc converter and its loss-balancing control, *Industrial Electronics, IEEE Transactions on*, **52(3)**:855 – 868.
- Busquets-Monge, S.; Bordonau, J.; Boroyevich, D. e Somavilla, S. (2004) The nearest three virtual space vector pwm - a modulation for the comprehensive neutral-point balancing in the three-level npc inverter, *Power Electronics Letters, IEEE*, **2(1)**:11 – 15.
- Busquets-Monge, S.; Somavilla, S.; Bordonau, J. e Boroyevich, D. (2007) Capacitor voltage balance for the neutral-point-clamped converter using the virtual space vector concept with optimized spectral performance, *Power Electronics, IEEE Transactions on*, **22(4)**:1128 –1135.
- Cavalcanti, M.; da Silva, E. e Jacobina, C. (2001) Techniques for minimizing losses and the output current ripple in quasi-resonant inverters, In: *Power Electronics Specialists*

- Conference, 2001. PESC. 2001 IEEE 32nd Annual*, vol. 1, pp. 164 –169 vol. 1.
- Cavalcanti, M.; da Silva, E.; Lima, A.; Jacobina, C. e Alves, R. (2002) Reducing losses in three-phase pwm pulsed dc-link voltage-type inverter systems, *Industry Applications, IEEE Transactions on*, **38**(4):1114 – 1122.
- Cavalcanti, M.; da Silva, E.; Boroyevich, D.; Dong, W. e Jacobina, C. (2003) A feasible loss model for igbt in soft-switching inverters, In: *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*, vol. 4, pp. 1845 – 1850 vol.4.
- Ceglia, G.; Grau, V.; Guzman, V.; Sanchez, C.; Ibanez, F.; Walter, J.; Millan, A. e Gimenez, M. (2004) A new multilevel inverter topology, In: *Devices, Circuits and Systems, 2004. Proceedings of the Fifth IEEE International Caracas Conference on*, vol. 1, pp. 212 – 218.
- Celanovic, N. e Boroyevich, D. (2000) A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source pwm inverters, *Power Electronics, IEEE Transactions on*, **15**(2):242 –249.
- Celanovic, N. e Boroyevich, D. (2001) A fast space-vector modulation algorithm for multilevel three-phase converters, *Industry Applications, IEEE Transactions on*, **37**(2):637 –641.
- Choi, N.; Cho, J. e Cho, G. (1991) A general circuit topology of multilevel inverter, In: *Power Electronics Specialists Conference, 1991. PESC '91 Record., 22nd Annual IEEE*, pp. 96 –103.
- Dias, J.; dos Santos, E.; Jacobina, C. e da Silva, E. (2009) Application of single-phase to three-phase converter motor drive systems with igbt dual module losses reduction, In: *Power Electronics Conference, 2009. COBEP '09. Brazilian*, pp. 1155 –1162.
- Espinoza, J.; Espinoza, J. e Moran, L. (2005) A systematic controller-design approach for neutral-point-clamped three-level inverters, *Industrial Electronics, IEEE Transactions on*, **52**(6):1589 – 1599.
- Franquelo, L.; Rodriguez, J.; Leon, J.; Kouro, S.; Portillo, R. e Prats, M. (2008) The age of multilevel converters arrives, *Industrial Electronics Magazine, IEEE*, **2**(2):28 –39.
- Hinago, Y. e Koizumi, H. (2011) A modulation method for capacitor voltage ripple reduction of the switched-capacitor inverter using series/parallel conversion, In: *Industrial Technology (ICIT), 2011 IEEE International Conference on*, pp. 105 –109.

- Holmes, D. (1992) The general relationship between regular-sampled pulse-width-modulation and space vector modulation for hard switched converters, In: *Industry Applications Society Annual Meeting, 1992., Conference Record of the 1992 IEEE*, pp. 1002 -1009 vol.1.
- Lai, J.-S. e Peng, F. Z. (1995) Multilevel converters-a new breed of power converters, In: *Industry Applications Conference, 1995. Thirtieth IAS Annual Meeting, IAS '95., Conference Record of the 1995 IEEE*, vol. 3, pp. 2348 -2356 vol.3.
- Lee, Y.-H.; Kim, D.-H. e Hyun, D.-S. (2000) Carrier based svpwm method for multi-level system with reduced hdf [harmonic distortion factor], In: *Industry Applications Conference, 2000. Conference Record of the 2000 IEEE*, vol. 3, pp. 1996 -2003 vol.3.
- Lin, B.-R. e Wei, T.-C. (2004) Analysis and implementation of a three-phase two-leg neutral point clamped converter based on space vector pwm for power factor correction, *Electric Power Applications*, IEE Proceedings -, **151**(1):38 - 46.
- Mendes., M. A. S. (2000) Técnicas de Modulação em Largura de Pulso Vetoriais para Inversores Multiníveis., Tese de doutorado, Universidade Federal de Campina Grande, Departamento de Engenharia Elétrica, Campina Grande - Pb.
- Munduate, A.; Garin, I.; Figueres, E. e Garcera, G. (2006) Analytical study of the dc link capacitors voltage ripple in three level neutral point clamped inverters, In: *Power Electronics, Electrical Drives, Automation and Motion, 2006. SPEEDAM 2006. International Symposium on*, pp. 552 -555.
- Nabae, A.; Takahashi, I. e Akagi, H. (1981) A new neutral-point-clamped pwm inverter, *Industry Applications*, IEEE Transactions on, **IA-17**(5):518 -523.
- de Oliveira., A. S. (2005) Estratégia Generalizada de Modulação Por Largura de Pulso Para Inversores Multiníveis., Tese de doutorado, Universidade Federal de Campina Grande, Departamento de Engenharia Elétrica, Campina Grande - Pb.
- de Oliveira, A. S.; da Silva, E. C. e Jacobina, C. B. (2006) Inversor de três níveis com um número reduzido de componentes, *CLCA*, (126):0312-0317.
- Pou, J.; Rodriguez, P.; Boroyevich, D.; Pindado, R. e Candela, I. (2005a) Efficient space-vector modulation algorithm for multilevel converters with low switching frequencies in

- the devices, In: *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th*, pp. 2521 –2526.
- Pou, J.; Rodriguez, P.; Sala, V.; Zaragoza, J.; Burgos, R. e Boroyevich, D. (2005b) Fast-processing modulation strategy for the neutral-point-clamped converter with total elimination of the low-frequency voltage oscillations in the neutral point, In: *Industrial Electronics Society, 2005. IECON 2005. 31st Annual Conference of IEEE*, p. 6 pp.
- Ratnayake, K.; Murai, Y. e Watanabe, T. (1999) Novel pwm scheme to control neutral point voltage variation in three-level voltage source inverter, In: *Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE*, vol. 3, pp. 1950 –1955 vol.3.
- Rech., C. (2005) Análise, Projeto e Desenvolvimento de Sistemas Multiníveis Híbridos., Tese de doutorado, Universidade Federal de Santa Maria, Santa Maria - RS.
- Rodriguez, J.; Lai, J.-S. e Peng, F. Z. (2002) Multilevel inverters: a survey of topologies, controls, and applications, *Industrial Electronics, IEEE Transactions on*, **49**(4):724 – 738.
- Seo, J. H.; Choi, C. H. e Hyun, D. S. (2001) A new simplified space-vector pwm method for three-level inverters, *Power Electronics, IEEE Transactions on*, **16**(4):545 –550.
- da Silva, E.; Cavalcanti, M. e Jacobina, C. (2003) Comparative study of pulsed dc-link voltage converters, *Power Electronics, IEEE Transactions on*, **18**(4):1028 – 1033.
- Tolbert, L.; Peng, F. Z. e Habetler, T. (1999) Multilevel converters for large electric drives, *Industry Applications, IEEE Transactions on*, **35**(1):36 –44.
- Yuan, X. e Barbi, I. (2000) Fundamentals of a new diode clamping multilevel inverter, *Power Electronics, IEEE Transactions on*, **15**(4):711 –718.
- Zhou, K. e Wang, D. (2002) Relationship between space-vector modulation and three-phase carrier-based pwm: a comprehensive analysis [three-phase inverters], *Industrial Electronics, IEEE Transactions on*, **49**(1):186 –196.