
Sistemas Estáticos com Estratégias de Controle Tolerante a Falhas

Ricardo Lúcio de Araujo Ribeiro

Tese de Doutorado submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande - Campus de Campina Grande como parte dos requisitos necessários para obtenção do grau de Doutor em Ciências no Domínio da Engenharia Elétrica.

Área de Concentração: Processamento da Energia

Cursino Brandão Jacobina, Dr. Ing.
Antonio Marcus Nogueira Lima, Dr.
Edison Roberto Cabral da Silva, Dr. Ing.
Orientadores

Francesco Profumo, Dr.
Co-Orientador

Campina Grande, Paraíba, Brasil
©Ricardo Lúcio de Araujo Ribeiro, Fevereiro de 2003



R484s Ribeiro, Ricardo Lúcio de Araújo.
Sistemas estáticos com estratégias de controle tolerante a faltas / Ricardo Lúcio de Araújo Ribeiro. - Campina Grande, 2003.
121 f. : il.

Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Campina Grande, Centro de Engenharia Elétrica e Informática, 2003.
"Orientação: Prof. Dr. Cursino Brandão Jacobina, Prof. Dr. Antonio Marcus Nogueira Lima, Prof. Dr. Edison Roberto Cabral da Silva".
Referências.

1. Conversores de Potência. 2. Sistemas Estáticos de Conversão. 3. Tolerância a Faltas. 4. Tese - Engenharia Elétrica. I. Jacobina, Cursino Brandão. II. Lima, Antonio Marcus Nogueira. III. Silva, Edison Roberto Cabral da. IV. Universidade Federal de Campina Grande - Campina Grande (PB). V. Título
CDU 621.314.2(043)

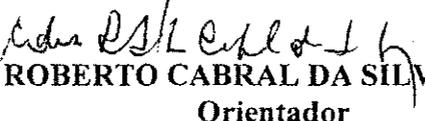
**SISTEMAS ESTÁTICOS COM ESTRATÉGIAS DE CONTROLE
TOLERANTE A FALTAS**

RICARDO LÚCIO DE ARAÚJO RIBEIRO

Tese Aprovada em 21.02.2003

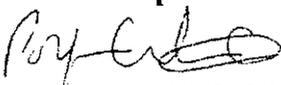

CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Orientador

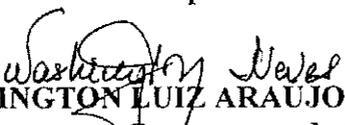

ANTONIO MARCUS NOGUEIRA LIMA, Dr., UFCG
Orientador

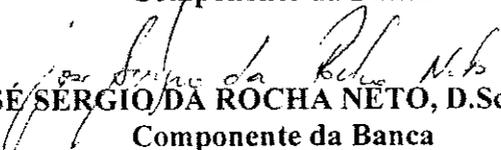

EDISON ROBERTO CABRAL DA SILVA, Dr.Ing., UFCG
Orientador

FRANCESCO PROFUMO, Dr., POLITÉCNICO DI TORONTO
Co-Orientador


WALTER ISSAMU SUEMITSU, Dr.Ing., UFRJ
Componente da Banca


PORFÍRIO CABALEIRO CORTIZO, Dr.Ing., UFMG
Componente da Banca


WASHINGTON LUIZ ARAUJO NEVES, Ph.D., UFCG
Componente da Banca


JOSÉ SÉRGIO DA ROCHA NETO, D.Sc., UFCG
Componente da Banca

CAMPINA GRANDE – PB
Fevereiro - 2003

Dedicatória

Aos meus pais, Ruy Brasil da Silva Ribeiro (*in memoriam*) e Edna de Araujo Ribeiro, por ter me proporcionando as melhores condições para minha formação pessoal e profissional.

Agradecimentos

A Deus, por guiar a minha vida.

A minha tia, Edilza, que teve uma participação importante na minha formação profissional.

Aos meus irmãos, Demetrius, Kilder e Flaubert pelo apoio incondicional.

Aos Professores Cursino, Edison Roberto e Antonio Marcus pela orientação, sem a qual este trabalho não seria realizado.

Ao Professor Francesco Profumo pela orientação dada para o desenvolvimento do Capítulo 4 deste trabalho, nas instalações do DIEI - Dipartimento di Ingegneria Elettrica Industriale - "Politecnico di Torino".

A todos os companheiros do LEIAM - Laboratório de Eletrônica Industrial e Acionamento de Máquinas.

Ao Centro Federal de Educação Tecnológica do Maranhão - CEFET/MA, pelo apoio no programa de capacitação docente.

Ao CNPq que proporcionou o suporte financeiro, para realização deste trabalho no Brasil e no exterior.

Resumo

Neste trabalho, estudam-se os sistemas estáticos de conversão com propriedades de tolerância a faltas. Essas propriedades são obtidas a partir da introdução de estratégias de detecção, identificação, reconfiguração e compensação de faltas ocorridas nos conversores de potência. Os tipos de faltas, passíveis de compensação, correspondem à perda de comando ou curto-circuito em uma, duas ou três chaves do conversor, simultaneamente. A detecção e identificação das faltas é realizada a partir da comparação entre as medições de tensões, em pontos chaves do conversor, frente às suas respectivas referências. Essa comparação gera erros que são analisados segundo o modelo do conversor na condição de falta. A reconfiguração do sistema estático, após a ocorrência de uma falta, é obtida, isolando-se os componentes com defeito e redefinindo a estrutura do conversor. Essa redefinição, pode ser obtida pela redução dos componentes do conversor ou pela utilização de dispositivos redundantes para substituição dos referidos com defeito. Esse procedimento é realizado com auxílio de chaves de potência auxiliares e fusíveis semicondutores rápidos. Duas estruturas de conversores foram empregadas nesse trabalho: os inversores convencionais e os conversores CA/CA . O controle desses conversores é implementado por esquemas de modulação por largura de pulsos PWM com abordagens vetorial e escalar. A compensação da condição de falta, é implementada por estratégias de controle, que possuem mecanismos de adaptação para as condições de operação normal e de pós-falta. As estratégias de tolerância a faltas, introduzidas nesse trabalho, foram testadas em diferentes sistemas estáticos, tais como: sistemas de acionamento de máquinas e compensadores de harmônicos e reativos. As soluções propostas foram validadas por estudos de simulação e por ensaios experimentais.

Abstract

This work presents a study of the development of static power converters with fault tolerant control properties. These properties, are obtained from the integration of fault detection, fault identification and fault compensation into power converters control strategies. The faults modes, that can be compensated, refer to the open-switch damage and short-circuit damage in one, two or three power switches of the power converter. The fault detection and the fault identification is obtained from the comparison of the measurements of the voltages at the key points of the converter and their respective voltage references. This comparison generates errors that are used to determine the fault condition of the power converter. After the fault occurrence, a reconfiguration procedure is employed to isolate the damaged switch and to determine the post-fault converter circuit. Two possibilities are employed on this procedure: the use of redundant components, to substitute the faulty switch, and reduction of the power converter structure at the post-fault condition. These reconfiguration procedures are implemented by the use of auxiliary semiconductor switches and fast semiconductor fuses. Two types of power converter have been employed in this work: the conventional three-phases power inverters and reversible CA/CA power converters. Both converters topologies are controlled by using a suitable pulse width modulation technique, with scalar and vectorial approach. The fault compensation strategies are implemented by control schemes with adaptation mechanisms for the operation on health and post-fault condition. All the fault tolerant control strategies has been tested in different static converter systems, as motor drive systems and active power filter systems. The feasibility, effectiveness, and advantages of the proposed solutions have been evaluated by simulation studies and by experimental tests.

Conteúdo

Introdução geral	1
1 Detecção e identificação de faltas nos inversores de tensão	10
1.1 Introdução	10
1.2 Faltas e proteções do sistema de acionamento de máquinas	11
1.3 Caracterização do estado de falta do inversor de tensão	12
1.3.1 Estágio I - ($t_0 \leq t < t_1$)	14
1.3.2 Estágio II - ($t_1 \leq t < t_2$)	16
1.3.3 Estágio III - ($t_2 \leq t \leq t_3$)	16
1.3.4 Estágio IV - ($t_3 \leq t \leq t_4$)	17
1.4 Identificação de faltas no inversor de tensão	18
1.5 Técnicas de detecção	20
1.6 Detecção de faltas simultâneas	25
1.7 Complexidade de Implementação e Eficiência	26
1.8 Resultados de Simulação	26
1.9 Resultados Experimentais	29
1.10 Conclusões	31
2 Estratégias de compensação para inversores trifásicos	35
2.1 Introdução	35
2.2 Estratégia de compensação utilizando inversores trifásicos com redundância de componentes	36
2.2.1 Estratégia de isolamento para condição de curto-circuito nas chaves do inversor	37
2.2.2 Detecção e identificação de faltas	39
2.2.3 Controle PWM do inversor de tensão	39
2.2.4 Estratégia de compensação para condição de pós-falta	43

2.3	Estratégia de compensação utilizando inversores trifásicos com número reduzido de componentes	43
2.3.1	Controle PWM do inversor de tensão na condição de pós-falta	44
2.3.2	Estratégia de compensação para condição de pós-falta	45
2.4	Estratégia de compensação utilizando inversores trifásicos de quatro braços	46
2.4.1	Esquema de isolamento e reconfiguração	47
2.4.2	Modelo trifásico do sistema	48
2.4.3	Modelo da máquina assíncrona trifásica na condição de pós-falta	49
2.4.4	Estratégias de controle com tolerância a faltas	54
2.4.5	Estratégia de compensação para condição de pós-falta	58
2.5	Estudo comparativo das estratégias de compensação propostas	60
2.6	Resultados de simulação	61
2.7	Resultados experimentais	62
2.8	Conclusões	69
3	Estratégias de compensação para conversores CA/CA trifásicos	72
3.1	Introdução	72
3.2	Estratégia de compensação com topologia de pós-falta composta por inversores com número reduzido de componentes	73
3.2.1	Controle do conversor na condição de operação normal - PWM escalar	74
3.2.2	Corrente dos capacitores do barramento CC na condição de operação normal	76
3.2.3	Controle do fator de potência e da tensão do barramento CC	78
3.2.4	Deteção e identificação de faltas	79
3.2.5	Controle do conversor na condição de pós-falta - PWM escalar	79
3.2.6	Estratégia de compensação para a condição de pós-falta	79
3.2.7	Corrente nos capacitores do barramento CC na condição de pós-falta	81
3.3	Estratégia de compensação com topologia de pós-falta implementada por conversor CA/CA com cinco braços	82
3.3.1	Controle do conversor na condição de operação normal - PWM escalar	83
3.3.2	Controle do conversor na condição de pós-falta - PWM escalar	83
3.3.3	Controle do conversor na condição de pós-falta - PWM vetorial	85
3.3.4	Corrente nos capacitores do barramento CC na condição de pós-falta	88
3.3.5	Limite máximo de tensão do conversor na condição de pós-falta	88
3.3.6	Deteção e identificação de faltas	89

3.3.7	Estratégia de compensação para a condição de pós-falta	89
3.4	Análise comparativa das estruturas de compensação propostas	90
3.5	Resultados experimentais	91
3.6	Conclusões	92
4	Estratégias de compensação de faltas para filtros ativos de potência	94
4.1	Introdução	94
4.2	Princípio de funcionamento	94
4.3	Estratégia de compensação utilizando inversores trifásicos com redundância de componentes	96
4.3.1	Detecção e identificação de faltas	98
4.3.2	Controle <i>PWM</i> do inversor de tensão nas condições de operação normal e de pós-falta	98
4.3.3	Estratégia de compensação de faltas	98
4.3.4	Esquema de compensação de harmônicos	98
4.4	Estratégia de compensação utilizando inversores trifásicos com número reduzido de componentes	100
4.4.1	Controle <i>PWM</i> do inversor de tensão na condição de pós-falta	102
4.4.2	Estratégia de compensação de faltas	102
4.5	Análise comparativa das estratégias propostas	104
4.6	Resultados experimentais	104
4.7	Conclusões	109
5	Conclusões gerais e sugestões para trabalhos futuros	110
5.1	Trabalhos futuros	113
A	Plataforma de desenvolvimento experimental <i>dSPACE</i>	115
	Bibliografia	117

Lista de Símbolos e Abreviaturas

A	Matriz transformação trifásica \rightarrow bifásica
B_k	Matrizes de rotação.
Δv_{ij}	Desvio de tensão decorrente da ocorrência de uma falta no conversor.
$\Delta i_{C_{gl}}$	Parcela de alta frequência da corrente $i_{C_{gl}}$.
ϵ_d	Erro de discretização de corrente da modulação PWM .
ε_{ij}	Erro de tensão decorrente da ocorrência de uma falta no conversor.
e_{sd} e e_{sq}	Força eletromotrizes associadas aos eixos dq .
F_1, \dots, F_4	Fusíveis semicondutores rápidos.
f_{l1}, \dots, f_{l3}	Indicadores binários da assinatura de falta f_{wl} .
f_w	Assinatura de falta gerada pela estratégia de diagnóstico.
h	Valor limite do detetor de histerese da estratégia de diagnóstico.
\bar{I}	Valor CC da corrente de fase do conversor.
$i_{C_{gl}}$	Correntes nos capacitores do barramento CC .
I_{ca}	Valor CA da corrente do banco de capacitores.
i_{f1}, \dots, i_{f3}	Correntes geradas pelo filtro ativo de potência.
I_m	Valor máximo da corrente de fase do conversor.
i_{s123}	Correntes nas fases da máquina.
j	Operador complexo.
k_i e k_p	Ganhos proporcional e integral do controlador PI .
m e n	Neutros da fonte primária e da carga (máquina)
μ_h	Fator de distribuição para aplicação de v_{ho} .
p_{gl}^*	Potência instantânea fornecida pela fonte primária (carga).
q_1, \dots, q_4	Variáveis associadas a condução das chaves do conversor.
T	Período de chaveamento ou intervalo de amostragem
t_k	Tempo de aplicação do vetor \mathbf{v}_{sk} .
t_{og} e t_{ol}	Tempos de roda-livre dos vetores nulos do conversor.
t_{r1}, \dots, t_{r3}	Triacs.
τ_1, \dots, τ_4	Intervalo de tempo em que as chaves permanecem ligadas.

$\tau_{\mu l}$ e $\tau_{\mu g}$	Intervalo de tempo associado a tensão de roda-livre.
$\tau_{\max s}$, $\tau_{\min s}$ e τ_{is}	Valores máximo, mínimo e intermediário das largura de pulsos <i>PWM</i> .
v_d	Tensões do barramento <i>CC</i> .
v_{g1}, \dots, v_{g1}	Tensões da fonte primária.
v_{ho}	Tensão de roda livre associada a técnica <i>PWM</i> .
v_{l1}, \dots, v_{l1}	Tensões da carga trifásica.
V_m	Valor máximo da tensão de fase do conversor.
v_{sd}^* e v_{sq}^*	Tensões de referência nos eixos <i>d</i> e <i>q</i> .
$\mathbf{v}_{s0}, \dots, \mathbf{v}_{s7}$	Vetores de tensão gerados pelo inversor trifásico.
v_{so}	Tensão homopolar.
w_1, \dots, w_6	Chaves associadas aos tipos de faltas no conversor.
0	Ponto intermediário do banco de capacitores.

Abreviaturas

B_i	Módulo de rotação.
<i>CB</i>	Relé de sobrecorrente.
C_{dq}	Controladores de corrente nos eixos <i>dq</i> .
<i>FPA</i>	Filtro passa-alta.
<i>ITOC</i>	Inversor trifásico a oito chaves.
<i>ITOCR</i>	Inversor <i>ITOC</i> reconfigurado.
<i>ITQC</i>	Inversor trifásico a quatro chaves
<i>ITSC</i>	Inversor trifásico a seis chaves
<i>ITSCR</i>	Inversor <i>ITSC</i> reconfigurado.
<i>MI</i>	Motor de indução.
<i>PI</i>	Controlador proporcional-integral.
<i>PWM</i>	Modulação por largura de pulsos
R_v	Controlador de tensão do barramento <i>CC</i> .
R_{ig}	Regulador de corrente do lado da fonte primária.
<i>RMS</i>	Valor médio quadrático
T_1, \dots, T_4	Técnicas de detecção e identificação.

Lista de Tabelas

1.1	Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T1	21
1.2	Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T2	21
1.3	Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T3	22
1.4	Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T4	22
1.5	Assinatura digital de identificação da chave com defeito.	23
1.6	Efeito da propagação do erro de tensão para o caso de faltas simultâneas em duas chaves	25
1.7	Efeito da propagação do erro de tensão para o caso de faltas simultâneas em três chaves	25
1.8	Localizações possíveis dos sensores de tensão e corrente	26
1.9	Parâmetros utilizados no programa de simulação	27
2.1	Exemplo de seleção para as chaves de potência e para fusíveis	38
2.2	Referências de corrente para o controlador de histerese.	55
2.3	Comparação dos limites de tensão e das correntes das configurações propostas.	60
2.4	Comparação do aumento de custo das configurações propostas.	61
2.5	Comparação da eficiência de compensação das configurações propostas.	61
3.1	Comparação do aumento de custo das configurações propostas.	91
3.2	Comparação da eficiência de compensação das configurações propostas.	91

Lista de Figuras

1.1	Diagrama esquemático do inversor de tensão utilizado em sistemas de conversão estático e a representação dos diferentes tipos de faltas verificados.	11
1.2	Diagrama de um esquema típico de proteção de um inversor comercial.	12
1.3	Diagrama esquemático do circuito equivalente do pólo do inversor após a ocorrência da falta w_3 na chave q_1	13
1.4	Gráficos da tensão de pólo v_{10} , da tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de operação normal e de falta no inversor.	14
1.5	Gráficos da tensão de pólo v_{10} , da <i>fem</i> somada a tensão de neutro ($v_{n0} + e_{s1}$) e da corrente de fase i_{s1} na condição de operação normal e de falta no inversor.	15
1.6	Gráficos da tensão de pólo v_{10} , da <i>fem</i> e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de operação normal e de falta do inversor - Estágio <i>I</i>	16
1.7	Gráficos da tensão de pólo v_{10} , da <i>fem</i> e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de pós-falta do inversor - Estágios <i>II</i> e <i>III</i>	17
1.8	Gráficos da tensão de pólo v_{10} , da <i>fem</i> e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de pós-falta do inversor - Estágios <i>III</i> e <i>IV</i>	18
1.9	Diagrama esquemático com a localização possível dos sensores de tensão e de corrente no circuito do sistema de acionamento de máquinas.	20
1.10	Diagrama de blocos do sistema de diagnóstico de faltas.	22
1.11	Formas de onda da tensão de pólo v_{10} e o erro de tensão ε_{10}	28
1.12	Indicadores binários f_{l1} , f_{l2} e f_{l3} que determinam a condição de falta e identificam a chave com defeito.	28
1.13	Formas de onda da tensão de fase v_{1n} e o erro de tensão ε_{1n}	29
1.14	Formas de onda da tensão de linha v_{12} e o erro de tensão ε_{12}	30
1.15	Formas de onda da tensão de neutro v_{n0} e dos indicadores binários f_{p1} (linha pontilhada) e f_{l4} (linha cheia).	30

1.16	Resultados experimentais de forma de onda da tensão de pólo v_{1o} sobreposto á sua respectiva referência e o erro de tensão ε_{1o}	32
1.17	Resultados experimentais das formas de onda dos “flags” binários que compõem a assinatura de falta f_w	32
1.18	Resultados Experimentais da forma de onda da tensão de fase v_{1n} e do erro de tensão ε_{1n}	33
1.19	Resultado Experimental da forma de onda da tensão de linha v_{12} e o erro de tensão ε_{12}	33
1.20	Resultado Experimental da forma de onda da tensão de neutro v_{no} e os sinalizadores f_{p1} (linha pontilhada) e f_{l4} (linha cheia).	34
2.1	Diagramas esquemáticos com os circuitos do inversor de tensão nas condições de operação normal (a) e de pós-falta (b).	37
2.2	Diagramas esquemáticos com os circuitos básicos utilizados no esquema de isolamento dos braços do inversor.	38
2.3	Gráficos das tensões trifásicas geradas pela modulação PWM escalar.	40
2.4	Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.1(a)	44
2.5	Diagramas esquemáticos dos circuitos do inversor de tensão nas condições de operação normal (a) e de pós-falta (b).	45
2.6	Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.1(b)	46
2.7	Diagrama esquemático do inversor na condição de operação normal.	47
2.8	Diagrama esquemático do inversor na condição de pós-falta.	48
2.9	Gráfico do vetor corrente e setores no plano dq	55
2.10	Diagrama de blocos do controlador de histerese.	56
2.11	Diagrama de blocos do controlador linear.	58
2.12	Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.7	59
2.13	Gráfico da corrente i_{sd} sobreposta a referência i_{sd}^* antes da e após a compensação da falta.	62
2.14	gráfico da corrente i_{sq} sobreposta a referência i_{sq}^* antes da e após a compensação da falta.	63
2.15	Gráfico da corrente de fase i_{s1} antes da e após a compensação da falta.	63
2.16	Resultados experimentais do esquema de compensação de faltas da Fig. 2.1(a) com controle de tensão em malha aberta.	65

2.17	Resultados experimentais do esquema de compensação de faltas da Fig. 2.1(a) com controle de corrente em malha fechada.	66
2.18	Resultados experimentais do esquema de compensação de faltas da Fig. 2.5(a) com controle de tensão em malha aberta.	67
2.19	Resultados experimentais do esquema de compensação de faltas da Fig. 2.5(c) com controle de corrente em malha fechada.	68
2.20	Gráfico da corrente i_{sd} sobreposta à referência i_{sd}^* antes da e após a compensação da falta.	69
2.21	Gráfico da corrente i_{sq} sobreposta à referência i_{sq}^* antes da e após a compensação da falta.	70
2.22	Gráfico da corrente na fase i_{s1} antes da e após a compensação da falta. . . .	70
3.1	Diagrama esquemático do conversor CA/CA na condição de operação normal.	73
3.2	Diagrama esquemático do conversor CA/CA na condição de operação de pós-falta.	74
3.3	Gráficos das larguras de pulsos τ_{g1} , τ_{g2} e τ_{g3} (τ_{l1} , τ_{l2} e τ_{l3}). a) $\mu_g > 0.5$ e b) $\mu_g = 0.5$ para ambos inversores.	77
3.4	Diagrama de blocos do esquema de controle do fator de potência e da tensão do barramento C.C..	78
3.5	Diagrama de blocos do esquema de reconfiguração e compensação de faltas. .	80
3.6	Diagrama esquemático do conversor C.A./C.A. na condição de operação normal.	82
3.7	Diagrama esquemático do conversor C.A./C.A. na condição de operação de pós-falta.	83
3.8	Gráfico das larguras de pulsos τ_{g1} , τ_{g2} e τ_{g3} (τ_{l1} e τ_{l2}). a) $\mu_g > 0.5$ e b) $\mu_g = 0.5$ para os dois inversores.	86
3.9	Diagrama de blocos do esquema de reconfiguração e compensação de faltas. .	90
3.10	Resultados experimentais das correntes de fase i_{l1} , i_{l2} e i_{l3} superpostas as suas respectivas referências i_{l1}^* , i_{l2}^* e i_{l3}^*	93
4.1	Diagrama de blocos de um filtro ativo de potência paralelo.	95
4.2	Diagrama esquemático do filtro ativo de potência, na condição de operação normal.	97
4.3	Diagrama esquemático do filtro ativo de potência, na condição pós-falta. . .	97
4.4	Diagrama de blocos do esquema de compensação de faltas do filtro ativo de potência.	99
4.5	Diagrama de blocos do esquema de compensação dos harmônicos de corrente.	100

4.6	Diagrama esquemático do filtro ativo de potência, na condição de operação normal.	101
4.7	Diagrama esquemático do filtro ativo de potência, na condição de pós-falta.	102
4.8	Diagrama de blocos do esquema de compensação de faltas do filtro ativo de potência.	103
4.9	Resultados experimentais da tensão do barramento $CC' v_d$ e da corrente de fase de carga i_{l3} , para o esquema de compensação da Fig. 4.2	105
4.10	Resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} , para o esquema de compensação da Fig. 4.2	106
4.11	Resultados experimentais da tensão do barramento $CC' v_d$ e da corrente de fase de entrada i_{g3} , para o esquema de compensação da Fig. 4.6	107
4.12	Resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} , para o esquema de compensação da Fig. 4.6	108

Introdução geral

Os requisitos de eficiência e confiabilidade, dos processos industriais, combinados com o aumento da complexidade dos equipamentos atuais, têm demandado sistemas de conversão estáticos com um alto nível de automação. A maioria das tarefas desses sistemas são realizadas por microprocessadores. Esse nível de eletrônica embarcada possibilita o aumento da confiabilidade desses equipamentos através da introdução de estratégias de controle tolerantes a faltas. Tradicionalmente, as possibilidades de faltas, nesses sistemas, são consideradas na etapa de desenvolvimento do seu módulo de proteção. Devido à simplicidade do projeto, esses módulos não são capazes de julgar a severidade da ocorrência de uma falta, levando a uma interrupção do seu funcionamento. Essas interrupções não programadas podem acarretar em custos elevados e reduzir a eficiência do sistema. A experiência industrial tem demonstrado que o risco da ocorrência de uma falta existe e não é uma questão de se acontecer e sim de quando acontecer. Sendo assim, é desejável que o tratamento dessas faltas seja considerado uma prática comum nos sistemas que utilizem conversores estáticos.

Motivação do trabalho

A inclusão de propriedades, para o aumento da confiabilidade dos sistemas estáticos de conversão, necessita de um conhecimento prévio dos tipos de faltas normalmente verificados. Essas faltas foram objeto de uma recente pesquisa desenvolvida por Thoersen e Dalva (1995). Nesse trabalho, foi apresentado um levantamento das faltas verificadas em vários sistemas de conversão estática industriais utilizados em diferentes aplicações. A pesquisa foi baseada na coleta de dados de 666 sistemas de acionamento de máquinas em vários tipos de plantas industriais. Esses sistemas são compostos, basicamente, por um conversor estático alimentando uma máquina elétrica e pelos respectivos módulos de aquisição e de controle. Um total de 522 faltas verificadas nesses sistemas foram documentadas e analisadas. Dentre estas, constatou-se a ocorrência de um pequeno número de faltas nas máquinas acionadas. O trabalho de coleta de dados foi realizado em duas etapas. Na primeira, levantou-se o

universo dos sistemas estáticos de conversão completos, classificados segundo os seguintes critérios: porte e tipo de máquina, tensão de alimentação, velocidade nominal, tipo do conversor e tipo da carga mecânica. Na etapa seguinte, documentaram-se as faltas verificadas: no conversor, na fonte primária, nos circuitos auxiliares e na máquina. Além destas, foram também observados, os danos causados pelo uso inadequado do equipamento.

Várias conclusões foram extraídas da análise dos dados obtidos nessa pesquisa. Em síntese, os resultados mostraram que: 53,1% de todas as faltas verificadas, nos sistemas de conversão, são localizadas nos circuitos de controle; 37,9 %, são decorrentes de defeitos verificados nos componentes de potência das etapas de conversão; 7,7 %, nos componentes auxiliares, tais como exaustores e; 1,3%, relativo às faltas decorrentes do uso inadequado do equipamento. Esse estudo justifica o esforço do desenvolvimento de esquemas de tolerância a faltas nos estágios de conversão e controle.

Revisão bibliográfica

O aumento da confiabilidade dos sistemas estáticos pode ser obtido introduzindo-se esquemas de tolerância a faltas nas etapas de conversão e controle. A introdução dessas características em um conversor de frequência apresenta aspectos multidisciplinares que podem ser abordados com os seguintes tópicos:

- Análise do comportamento da carga na ocorrência de uma falta no conversor;

Nesse estudo, utilizam-se os modelos analíticos do conversor e da carga para caracterização dos mecanismos de falta. Essa caracterização pode ser obtida a partir de sinais que possam identificar a condição de falta no sistema. Conceitualmente, esses sinais são denominados de assinaturas de falta. Essa análise foi realizada por Kस्था e Bose (1994a), para um sistema de acionamento composto por um inversor trifásico alimentando uma máquina assíncrona, nas condições de operação normal e em falta. Nesse trabalho, estudou-se o comportamento da máquina para os tipos de faltas normalmente verificados nos inversores de tensão. A introdução do comportamento de falta no inversor foi realizado considerando-se os modelos ideais das chaves, associado às condições de contorno, determinadas pelos diodos de roda-livre e pelas correntes da máquina.

- Procedimentos para o diagnóstico de faltas;

Os resultados obtidos na análise do comportamento da carga, na condição de falta do conversor, demonstraram que é possível definir técnicas para o seu diagnóstico, a partir

da observação das suas assinaturas. Esses sinais podem ser traduzidos por grandezas de tensão ou de corrente em pontos chave do conversor. Para isso, é necessária a utilização de um sistema de aquisição dotado de sensores específicos para aquisição dessas grandezas. Os procedimentos propostos na literatura são baseados: nas medições de corrente e de tensão, nos modelos da carga e do conversor. A exatidão dessas técnicas é condicionada à confiabilidade dos sensores de medição e portanto a ocorrência de faltas nos sensores também é objeto de estudo, como será observado a seguir.

Nos últimos anos, vários trabalhos têm sido publicados com técnicas para o diagnóstico de faltas utilizando as medições de corrente da máquina. Esse procedimento foi utilizado inicialmente por Spee e Wallace (1990) para um sistema de acionamento com máquinas síncronas a ímã permanente. A técnica de detecção é baseada na comparação das correntes medidas com suas respectivas predições para as condições de falta. O diagnóstico de faltas também foi abordado por Debebe, Rajagopalan e Sankar (1991). O método proposto utiliza uma tabela de encadeamentos lógicos que possibilita a detecção das faltas. A sua posterior identificação é realizada segundo uma ação interativa entre o sistema especialista e o usuário. Esse procedimento é implementado numa etapa posterior à coleta de dados ("off-line"), tomando-se como referência a experiência do usuário e o histórico de funcionamento do equipamento. Na mesma direção, Calonnec (1995) mostraram que o entendimento da ocorrência de faltas em conversores de frequência pode ser obtido com a utilização de uma árvore de lógica. Através dessa árvore, organiza-se e divide-se o sistema físico em vários subsistemas e suas interconexões. A condição de falta é verificada quando uma dessas interconexões não corresponde a um padrão pré-estabelecido. Esse padrão é definido com base no histórico de funcionamento do sistema e na experiência dos usuários.

A identificação das faltas ocorridas no inversor de frequência, pode também ser realizada a partir da análise das correntes nos terminais da máquina (carga), como apresentado em Zhang, Aris e Hulley (1995). Nessa análise, as correntes são descritas através dos seus valores médio e de suas respectivas polaridades, nos primeiros e segundos quadrantes, do mesmo ciclo. Cada conjunto de parâmetros gera 9 sinalizadores binários por fase, totalizando 27 destes, para o cargas trifásicas. A condição de falta é identificada quando 9 destes sinalizadores assumem valores iguais a 1.

As faltas verificadas, nos sistemas estáticos, podem ainda ser decorrentes de defeitos ocorridos na fonte primária, como apresenta Akpinar, Pillay e Richards (1996). Nesse trabalho, as faltas investigadas referem-se à abertura ou ao curto-circuito de uma das fases da fonte primária, em que se estuda o efeito destas nas correntes e no conjugado da carga acionada pelo conversor. Essa análise foi realizada através da modelagem do conversor nas

condições de contorno, determinadas pelas faltas ocorridas na fonte primária.

Uma nova abordagem para detecção e identificação das faltas ocorridas no inversor de frequência foi apresentada por Peugeot, Courtine e Rognon (1998). Essa abordagem utiliza as medições das correntes de fase da máquina e é baseada em duas metodologias: na análise da trajetória do vetor corrente e no cálculo da sua frequência instantânea. Na primeira, é possível detectar e identificar a condição de falta em ciclo da fundamental da tensão de alimentação da carga. Na segunda, apenas a condição de falta pode ser detectada. As faltas investigadas, nesse trabalho, são relativas à perda de comando de uma das chaves do inversor. Mendes e Cardoso (1999) também sugeriram a utilização da análise da trajetória do vetor de corrente para detecção de faltas ocorridas no inversor de frequência. Nessa proposta, a condição de falta é determinada pela variação do valor médio do módulo do vetor corrente. A posterior identificação é obtida a partir da determinação do intervalo angular onde a variação foi verificada. Nesse esquema, os procedimentos de detecção e de identificação requerem, pelo menos, um ciclo da fundamental. As faltas abordadas, nesse trabalho, referem-se à abertura não comandada e ao curto-circuito de uma das chaves do inversor. Ainda utilizando a análise da trajetória do vetor corrente, a Kral e Kafka (2000) introduziram um método para detecção de faltas em conversores de frequência alimentando uma máquina assíncrona. A respectiva trajetória é obtida a partir da discretização temporal do ângulo do vetor corrente de referência. A excursão do vetor corrente, dentro desses intervalos, gera sinais de monitoramento, cujas variações determinam a ocorrência de uma falta em uma das chaves do inversor.

Recentemente, Ribeiro (2000a, 2000b) propuseram várias técnicas para detecção de faltas nos conversores utilizados em acionamento de máquinas elétricas. Com essas técnicas, é possível detectar e identificar em qual chave do conversor a falta foi verificada. A detecção requer a medição das grandezas de tensão ou de corrente e é realizada com base nos modelos analíticos do conversor e da máquina. Em relação à utilização do modelo da máquina, para detecção de faltas ocorridas, Smith, R. e Penman (1997) apresentaram um método para detecção de faltas, de perda de comando das chaves do conversor. Esse método utiliza o modelo matemático linearizado da máquina no referencial síncrono. A eficiência do método é condicionado ao conhecimento prévio dos parâmetros da máquina, antes da ocorrência da falta, bem como, a posição angular do seu rotor.

A questão das faltas em conversores, causadas por defeitos em dispositivos semicondutores, foi abordada por Januszewski (1995). Nesse trabalho, mostrou-se que os defeitos verificados, nesses dispositivos são, essencialmente, de avalanche térmica. Esse efeito pode ser provocado por vários fatores inerentes ao projeto e à operação desses dispositivos. Para de-

tecção da condição de falta, realiza-se a reconstrução das circunstâncias em que ocorreram as faltas, através de simulações digitais. Nessa mesma linha, Noser e Karrer (1999) mostraram ser possível utilizar o modelo das chaves do conversor para se antecipar a condição de falta nas chaves do mesmo. Esse trabalho foi desenvolvido para conversores com chaves em paralelo. A metodologia proposta sugere o monitoramento das características paramétricas das chaves de potência para predição de uma possível ocorrência de falta. Esses parâmetros são testados dentro de uma histerese de segurança e, na ocorrência de um valor fora destes limites, a chave é desativada, evitando-se a ocorrência da falta.

As técnicas de detecção que utilizam a medição de grandezas elétricas, tais como corrente e tensão, pressupõem que o sistema de medição é confiável. A ocorrência de uma falta, em um desses transdutores, pode resultar em uma detecção falsa de uma falta no conversor. Esse problema foi investigado por Bennett, Patton e Daley (1999). A técnica proposta utiliza a redundância analítica para estimar as variáveis medidas no caso da perda de um dos sensores. Assim, na ocorrência de uma falta em um dos sensores, a variável medida pode ser substituída pela estimada.

- Estratégias de isolamento dos componentes em falta e reconfiguração do sistema;

As estratégias de isolamento dos componentes em falta é um procedimento pelo qual o dispositivo que causou o defeito é retirado da estrutura. Esse procedimento foi introduzido, inicialmente, por Fu e Lipo (1993), para isolamento de chaves de potência do conversor com curto-circuito. Esse esquema de isolamento foi também estudado e aprofundado em Ribeiro (2002a, 2002c), para sistema de compensação de harmônicos.

A topologia de pós-falta do conversor depende da existência ou não de componentes redundantes na estrutura original. No caso da existência destes, a topologia do conversor, após a isolamento da falta, pode permanecer inalterada, dependendo do grau de redundância. Caso contrário, a topologia final do conversor poderá ter um número reduzido de componentes. A reconfiguração do sistema e a posterior compensação da falta ocorrida requerem o conhecimento do funcionamento das topologias resultantes do conversor.

No caso das topologias com número reduzido de componentes, vários artigos têm sido publicados com aplicações com esse tipo de conversores. A utilização deste tipo de inversores trifásicos foi estudado por Ribeiro (1995c, 1995b, 1996b, 1995a). Nesses trabalhos, foi examinada a operação do inversor trifásico composto por dois braços e quatro chaves. Nesses inversores, duas fases da máquina são alimentadas por dois braços convencionais e a terceira é conectada a um ponto intermediário existente no banco de capacitores do barramento *CC*. O controle da tensão desse barramento é realizado segundo técnicas de

modulação por largura de pulsos (*PWM*), com abordagem escalar ou vetorial. O mesmo tipo de investigação foi realizado por Ribeiro (1996a) para o conversor *CA/CA*, com número reduzido de componentes. O conversor proposto utiliza dois inversores trifásicos a quatro chaves, um do lado do retificador e outro do lado da carga. Ambos são controlados segundo uma técnica de modulação por Largura de Pulsos com abordagem vetorial. Na mesma linha, Ribeiro (2001d, 2001a, 2001c) apresentaram um conversor *CA/CA*, com número reduzido de componentes, diferente da topologia anterior. Esse conversor possui um quinto braço onde são conectadas uma das fases da máquina e uma das fases da fonte primária. Essa topologia é uma evolução da anterior e esse quinto braço é utilizado para aumentar a flexibilidade de controle do conversor, podendo ser considerado como redundante no caso da ocorrência de uma falta no mesmo.

- Estratégias de compensação das faltas;

Após a ocorrência de uma falta do conversor, a continuidade de funcionamento do sistema necessita de uma estratégia de compensação que permita manter o funcionamento do sistema, a partir do controle do conversor que foi reconfigurado. Vários trabalhos têm sido publicados nesse sentido. Inicialmente, Jahns (1980) introduziu uma técnica que considerava a capacidade de uma máquina genérica de n fases funcionar com $n - 1$ ou menos. Esse funcionamento era fundamentado em um conversor composto por n inversores monofásicos em paralelo, de modo que a combinação de $n - 1$ dessas unidades seria suficiente para alimentar a máquina.

Em relação à reconfiguração do conversor, na condição de pós-falta, Wallace Spee e Wallace (1990) propuseram uma estratégia de compensação de faltas para uma sistema de acionamento para máquinas síncronas a ímã permanente. Nessa estratégia, a compensação de falta tem como base a modificação do algoritmo de controle para comandar as chaves remanescentes do inversor. Na mesma direção, Liu, Fu e Lipo (1992) apresentaram uma alternativa para compensação de uma perda de comando em uma das chaves de um dos braços do inversor. Nesse caso, a falta traduz-se na perda de orientação pelo campo, determinando um conjugado pulsante na máquina. A estratégia de compensação utiliza uma topologia alternativa para o inversor, cujo banco de capacitores do barramento *CC* é dividido para gerar um ponto central que é conectado ao neutro da máquina. Durante a operação normal, a corrente estatórica é controlada segundo uma técnica de modulação por largura de pulsos (*PWM*), determinada pela estratégia de orientação pelo campo. No caso da ocorrência de uma falta, o braço defeituoso é isolado da estrutura e os braços restantes passam a ser comandados por novas referências de corrente que preservam o vetor corrente original. Uma

evolução desse trabalho foi apresentado por Kastha e Bose (1994b). Nessa concepção, a estratégia de compensação prevê a tolerância para as faltas relativas à perda de comando ou ao curto-circuito de uma das chaves do inversor. A atuação destas estratégias corresponde à operação monofásica da máquina após a abertura da fase da máquina relacionada ao braço em falta.

Recentemente, Ribeiro (2001e, 2001b) introduziram duas técnicas de controle com tolerância a faltas para inversores de tensão alimentando máquinas assíncronas. A primeira, utiliza a topologia de um inversor trifásico a quatro braços. As faltas passíveis de compensação correspondem à perda de comando de uma, duas ou três chaves na parte superior ou inferior do conversor. A segunda, utiliza duas possibilidades de reconfiguração da topologia do conversor na condição de pós-falta. Ambas são obtidas segundo técnicas de controle que possuem mecanismos de adaptação para permitir o funcionamento do sistema nas condições de operação normal e de pós-falta. Essas técnicas foram também empregadas por, Ribeiro (2002a, 2002c) na compensação para faltas ocorridas nos conversores, utilizados em sistemas de compensação de harmônicos.

Objetivos e contribuições

O objetivo desse trabalho é o desenvolvimento de estratégias de diagnóstico, isolamento e compensação de um conjunto de faltas, normalmente verificados, nos conversores utilizados em sistemas de conversão estático. Em relação aos trabalhos existentes na literatura salientam-se as seguintes contribuições:

- Desenvolvimento de quatro técnicas de detecção e identificação de faltas nos conversores de tensão trifásicos baseados na observação das medições de tensão em pontos chaves do sistema;
- Estudo e desenvolvimento de dois esquemas de isolamento de chaves do conversor acometidas por faltas de curto-circuito e de circuito aberto;
- Definição de três topologias de inversores trifásicos adequadas aos esquemas de isolamento e de reconfiguração do sistema;
- Adequação das técnicas de isolamento e de reconfiguração para conversores CA/CA trifásicos (sistemas de conversão reversíveis);
- Desenvolvimento de técnicas de controle PWM para conversores estáticos, para as condições de operação normal e de pós-falta; e

- Investigação de esquemas de controle, dotados de mecanismos de adaptação para as condições de operação normal e em falta do conversor de potência.

Organização do trabalho

O trabalho é organizado com os seguintes capítulos:

- **Capítulo 1** - Os diversos tipos de faltas, que normalmente ocorrem nos conversores de frequência, são investigados, analisando-se, os tipos possíveis de proteções utilizados e atuação destas na ocorrência de uma falta. Para o diagnóstico da condição são introduzidas quatro técnicas de detecção e identificação, baseadas na medição das grandezas de tensão nos pontos chave do sistema. A identificação da ocorrência de uma falta é obtida com base no modelo do conversor e na caracterização do comportamento do sistema nesta condição de operação. A eficiência das técnicas propostas é avaliada segundo estudos comparativos que determinam a complexidade de implementação e analisa a relação custo \times benefício.
- **Capítulo 2** - Introduz estratégias de isolamento, reconfiguração e compensação de faltas para sistemas estáticos compostos por inversores trifásicos, alimentando cargas trifásicas genéricas. O procedimento de isolamento é obtido a partir de dispositivos de conexão (chaves semicondutoras auxiliares) e desconexão (fusíveis semicondutores). Para implementação desse procedimento são estudadas quatro possibilidades de circuitos para isolamento de faltas. Na reconfiguração do sistema, são propostas duas possibilidades: a primeira utiliza a redundância de componentes para substituição daqueles em falta; a segunda utiliza, como topologia de pós-falta, inversores trifásicos com número reduzido de componentes. No controle desses inversores são utilizadas estratégias com mecanismos de adaptação, para as condições de operação normal e de pós-falta
- **Capítulo 3** - As técnicas desenvolvidas nos capítulos 1 e 2 são agora aplicadas em sistemas de conversão estáticos, que utilizam conversores *CA/CA* reversíveis;
- **Capítulo 4** - Investiga a utilização das técnicas de detecção, identificação, reconfiguração e compensação na composição de um filtro ativo de potência, com estratégia de controle tolerante a faltas. O objetivo deste estudo é demonstrar que as técnicas desenvolvidas para sistemas estáticos conversor + carga, pode também ser empregadas em outras aplicações de eletrônica de potência; e

- **Capítulo 5** - Apresenta as conclusões gerais sobre este trabalho e as possíveis propostas de continuidade.

Capítulo 1

Detecção e identificação de faltas nos inversores de tensão

1.1 Introdução

Na maioria das aplicações industriais, as cargas trifásicas, tais como máquinas elétricas, são alimentadas por inversores de tensão trifásicos, suscetíveis a diferentes tipos de faltas que decorrem de defeitos ocorridos nos componentes das etapas de retificação, inversão e controle Kastha e Bose (1994a), Thoersen e Dalva (1995), Smith, R. e Penman (1997), Ribeiro (2000a, 2000b, 2003). Em geral, a ocorrência de uma dessas faltas resulta em paradas não programadas para manutenção. Em aplicações em que a continuidade de operação é necessária, os custos dessas paradas podem ser proibitivos, o que justifica o interesse no desenvolvimento de sistemas que as detecte, localize e compense Jahns (1980), Spee e Wallace (1990), Liu, Fu e Lipo (1992), Ribeiro (2001b, 2001c).

Neste capítulo, são introduzidas quatro técnicas para detecção e identificação de faltas ocorridas nos inversores de tensão, utilizados em sistemas de acionamento de máquinas. A proposição dessas técnicas é feita com base na caracterização do comportamento do sistema na ocorrência de faltas nos inversores de tensão. Elas utilizam as medições de tensões na máquina ou no inversor. Em contraposição as metodologias existentes, os procedimentos introduzidos nesse trabalho minimizam o intervalo entre a ocorrência da falta e a sua detecção. Tais técnicas podem ser introduzidas nos algoritmos de controle dos sistemas de acionamento sem um esforço computacional excessivo.

1.2 Faltas e proteções do sistema de acionamento de máquinas

A configuração básica de um inversor de tensão utilizado no acionamento de máquinas elétricas é apresentado na Fig. 1.1. Nessa figura, os diferentes tipos de faltas verificados no inversor são representados pelas chaves w_1, \dots, w_6 Kastha e Bose (1994a) e podem ser classificados como:

- Curto-circuito do barramento CC para terra (w_1);
- Curto-circuito no banco de capacitores do barramento C.C. (w_2);
- Abertura não comandada das chaves do inversor (w_3);
- Curto-circuito nas chaves do inversor (w_4);
- Curto-circuito entre fases nos terminais da máquina (w_5); e
- Falta para terra nos terminais da máquina (w_6).

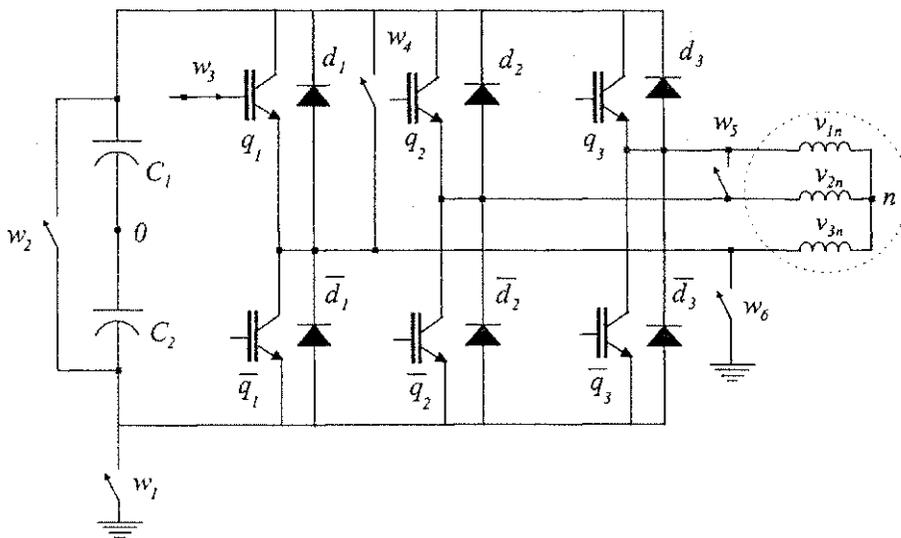


Figura 1.1: Diagrama esquemático do inversor de tensão utilizado em sistemas de conversão estático e a representação dos diferentes tipos de faltas verificados.

O esquema de proteção do sistema de acionamento de máquinas é usualmente projetado para prevenir eventuais danos ao inversor. O diagrama de blocos de um esquema típico de proteção de um inversor comercial é ilustrado na Fig. 1.2 Kastha e Bose (1994a). Neste esquema são incluídas as proteções contra:

1. Faltas para terra;
2. Sobretensão e subtensão no barramento CC ; e
3. Sobrecorrente nos terminais da máquina.

A atuação do referido esquema na ocorrência de uma dessas faltas corresponde a: interrupção dos sinais de comando das chaves do inversor, interrupção da alimentação do sistema, ou desligamento da carga do sistema. A interrupção da alimentação pode ser efetuada pelo relé de sobrecorrente (CB), no caso de sobrecargas; ou pelos fusíveis de entrada na ocorrência de curto-circuitos na etapa de retificação; ou ainda no barramento CC . O desligamento da máquina do sistema é efetuado pelos relés térmicos no caso da ocorrência de sobreaquecimento nos seus terminais. É importante observar que a atuação desse esquema de proteção resulta na interrupção da continuidade de funcionamento do sistema.

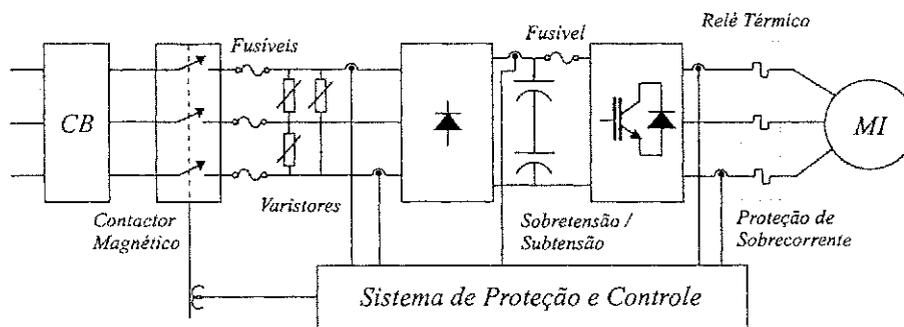


Figura 1.2: Diagrama de um esquema típico de proteção de um inversor comercial.

1.3 Caracterização do estado de falta do inversor de tensão

Para que a ocorrência de uma falta seja efetivamente diagnosticada, é necessária a caracterização do funcionamento do sistema nesta condição de operação. Desta forma, pode-se elencar um conjunto de indicadores que possibilitem a detecção e identificação da falta, possível de ocorrer por diferentes motivos no inversor de tensão. Para o desenvolvimento sistemático de um estudo que descreva o funcionamento do sistema na condição de pós-falta, admite-se, como exemplo uma abertura não comandada de uma das chaves do inversor (falta w_3). Essa falta pode ser ocasionada por um defeito em um dos circuitos de comando das chaves do inversor, desconexão do terminal de comando da chave ou por defeito da própria chave de potência. A perda de comando da chave q_1 , por exemplo, traduz-se na redução do

pólo do inversor ao circuito equivalente ilustrado na Fig. 1.3. Nesta condição de operação, a tensão no pólo “1” do inversor é determinada pela corrente de fase i_{s1} ou pelo padrão de chaveamento da chave \bar{q}_1 . Considerando-se que esse padrão é mantido inalterado após a ocorrência da falta, a tensão de pólo v_{1o} pode ser determinada, utilizando-se o algoritmo 1. Neste algoritmo, $\pm \frac{v_d}{2}$ é a tensão do barramento C.C. e os valores binários $\{0, 1\}$ correspondem aos estados de condução da chave \bar{q}_1 (chave aberta ou chave fechada).

Algoritmo 1 Tensão do pólo do inversor v_{1o} na condição de pós-falta.

se $i_{s1} > 0$ então

$$\Rightarrow v_{1o} = -\frac{v_d}{2}$$

senão se $i_{s1} < 0$ e $\bar{q}_1 = 1$ então

$$\Rightarrow v_{1o} = -\frac{v_d}{2}$$

senão se $i_{s1} < 0$ e $\bar{q}_1 = 0$ então

$$\Rightarrow v_{1o} = \frac{v_d}{2}$$

fim se

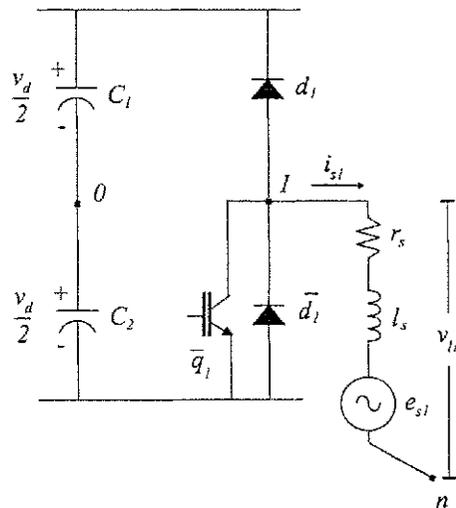


Figura 1.3: Diagrama esquemático do circuito equivalente do pólo do inversor após a ocorrência da falta w_3 na chave q_1 .

Para simplificar o procedimento de análise do circuito da Fig. 1.3, admite-se que a fase “1” de uma carga genérica pode ser aproximada por um circuito *RLE*. Esse circuito foi avaliado, analiticamente, considerando-se que um braço do inversor alimenta uma carga *RLE*, cujos parâmetros são: $r_s = 1.0\Omega$, $l_s = 5mH$, $e_{s1} = 80 \cos(\omega_s t - \pi/6)$ e $\omega_s \cong 377rad/s$. A tensão de pólo v_{1o} é sintetizada a partir de uma estratégia *PWM* escalar com $v_d = 200V$ e $v_{1o}^* = 100 \cos \omega_s t$. Os resultados obtidos demonstram o comportamento do pólo do inversor

nas condições de operação normal e em falta, como mostrado nas Figuras 1.4 e 1.5. Na figura 1.4 são apresentadas as curvas sobrepostas da tensão de pólo v_{10} , da corrente de fase i_{s1} e da tensão de neutro v_{n0} . Na figura 1.5, apresenta-se a superposição das curvas da tensão v_{10} , da corrente de fase i_{s1} e da força eletromotriz e_{s1} somada à tensão v_{n0} . Para o melhor entendimento do comportamento do sistema, dividem-se os resultados de simulação em quatro estágios (I – IV). Esses estágios são delimitados pelos instantes t_0, t_1, t_2, t_3 e t_4 relativos às condições do contorno do pólo do inversor, nas condições de operação normal e de pós-falta. A caracterização do comportamento desse circuito durante os referidos estágios é apresentado a seguir:

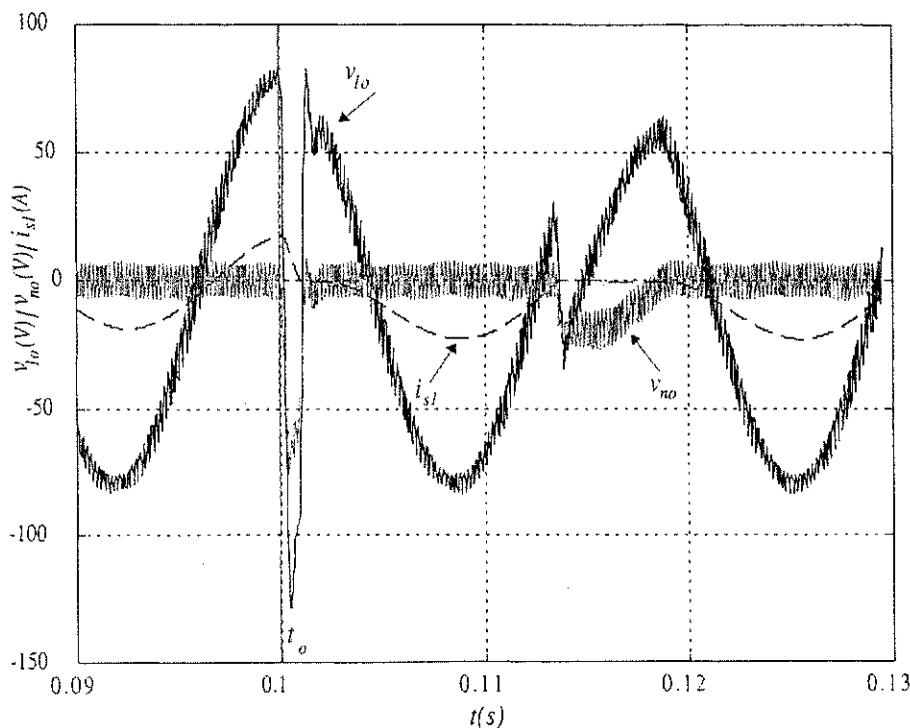


Figura 1.4: Gráficos da tensão de pólo v_{10} , da tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de operação normal e de falta no inversor.

1.3.1 Estágio I - ($t_0 \leq t < t_1$)

O primeiro estágio corresponde ao intervalo de tempo entre o instante de ocorrência da falta (t_0) e o instante da primeira passagem por zero da forma de onda da corrente da fase i_{s1} (instante t_1). Nesse intervalo, observa-se que a corrente i_{s1} apresenta valores positivos, em cuja condição, a tensão de pólo assume o valor $v_{10} = -\frac{v_d}{2}$, conforme algoritmo 1. Aplicando-se a Lei das Tensões de Kirchoff no circuito equivalente da Fig. 1.3, obtém-se a seguinte

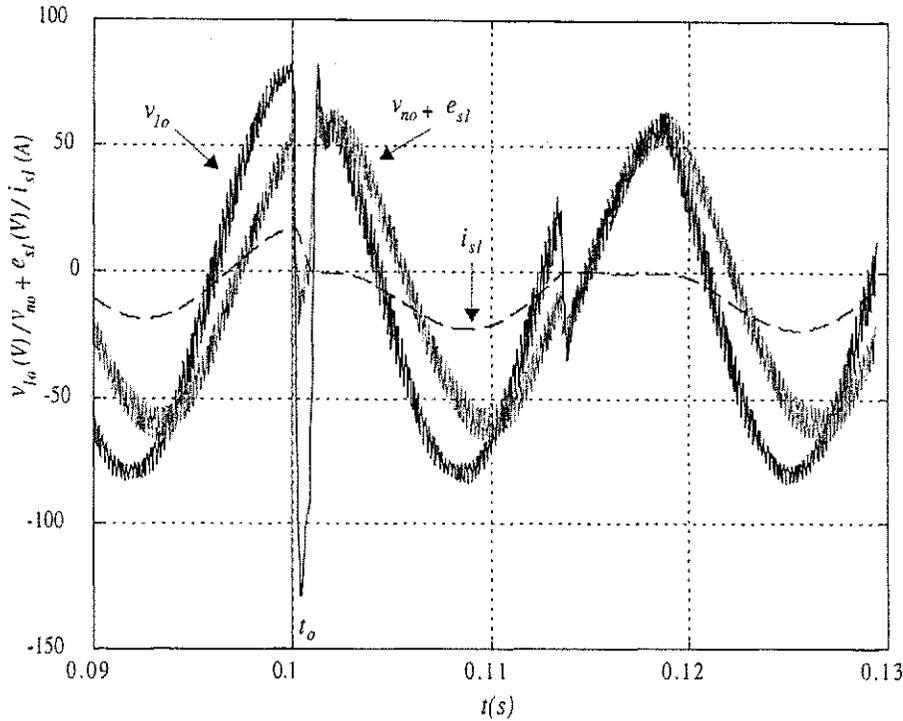


Figura 1.5: Gráficos da tensão de pólo v_{10} , da *fem* somada a tensão de neutro ($v_{n0} + e_{s1}$) e da corrente de fase i_{s1} na condição de operação normal e de falta no inversor.

equação para a corrente i_{s1} :

$$l_s \frac{di_{s1}}{dt} + r_s i_{s1} = - \left(\frac{v_d}{2} + e_{s1} + v_{n0} \right) \quad (1.1)$$

onde e_{s1} é a força eletromotriz, dada por ($e_{s1} = E \cos(\omega t - \phi)$), ϕ é ângulo de carga e v_{n0} é a diferença de potencial entre o neutro da carga e o ponto intermediário do banco de capacitores "0". No caso da carga conectada em "Y", com o neutro não conectado, essa tensão pode ser dada por $v_{n0} = (v_{10} + v_{20} + v_{30})/3$.

Admitindo-se que a falta pode ser representada pela inclusão de um desvio de tensão $\pm \Delta v_{10}$ em v_{10} , a tensão resultante de pós-falta pode ser dada por $v'_{10} = v_{10} \pm \Delta v_{10}$. Particularmente, para a falta em análise, pode-se aproximar a tensão de pólo por $v'_{10} = v_{10} - \frac{v_d}{2}$. Assim, a tensão de neutro resultante é expressa como $v_{n0} = (v_{10} - \frac{v_d}{2} + v_{20} + v_{30})/3$. Considerando-se que, para uma carga equilibrada, $v_{10} + v_{20} + v_{30} = 0$. A equação que descreve o comportamento da corrente pode ser escrita como:

$$l_s \frac{di_{s1}}{dt} + r_s i_{s1} = - \left(\frac{2}{3} v_d + e_{s1} \right) \quad (1.2)$$

O comportamento da corrente de fase i_{s1} , para esse intervalo, é ilustrado na Fig. 1.6. Nesse gráfico observa-se que, no instante de ocorrência da falta t_o , a corrente é positiva, o

que faz com que a tensão de pólo seja grampeada em $v_{10} = -\frac{v_d}{2}$. Com isso, a corrente i_{s1} se anula em $t = t_1$. Nesse instante inicia-se um novo estágio de funcionamento com novas condições de contorno, como será apresentado a seguir:

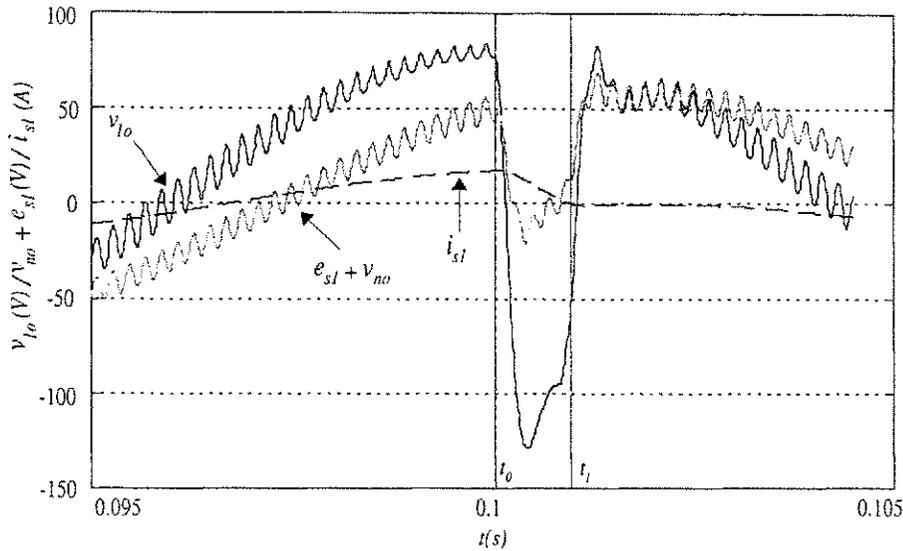


Figura 1.6: Gráficos da tensão de pólo v_{10} , da *fem* e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de operação normal e de falta do inversor - Estágio I.

1.3.2 Estágio II - ($t_1 \leq t < t_2$)

Para $t > t_1$, a corrente de fase i_{s1} apresenta valor médio nulo até o instante t_2 . Esse comportamento é imposto pela igualdade entre a tensão de pólo v_{10} e a força eletromotriz (*fem*) somada à tensão de neutro ($v_{10} = e_{s1} + v_{n0}$). Essa condição de operação pode ser visualizada na figura 1.7. Após esse instante o funcionamento do pólo do inversor passa a ser regido pelas condições do contorno do estágio seguinte:

1.3.3 Estágio III - ($t_2 \leq t \leq t_3$)

Nesse estágio, a tensão de pólo passa ser menor que a *fem* somada à tensão de neutro. Assim, o comportamento da corrente i_{s1} pode ser descrito pela seguinte equação:

$$l_s \frac{di_{s1}}{dt} + r_s i_{s1} = -(v_{10} + e_{s1} + v_{n0}) \quad (1.3)$$

onde $v_{10} = m \frac{v_d}{2} \cos \omega_s t$ e m é o índice de modulação da estratégia *PWM*.

Com base no algoritmo 1 e levando-se em consideração que, neste intervalo, a corrente i_{s1} assume valores negativos ($i_{s1} \leq 0$), o pólo do inversor consegue sintetizar a tensão

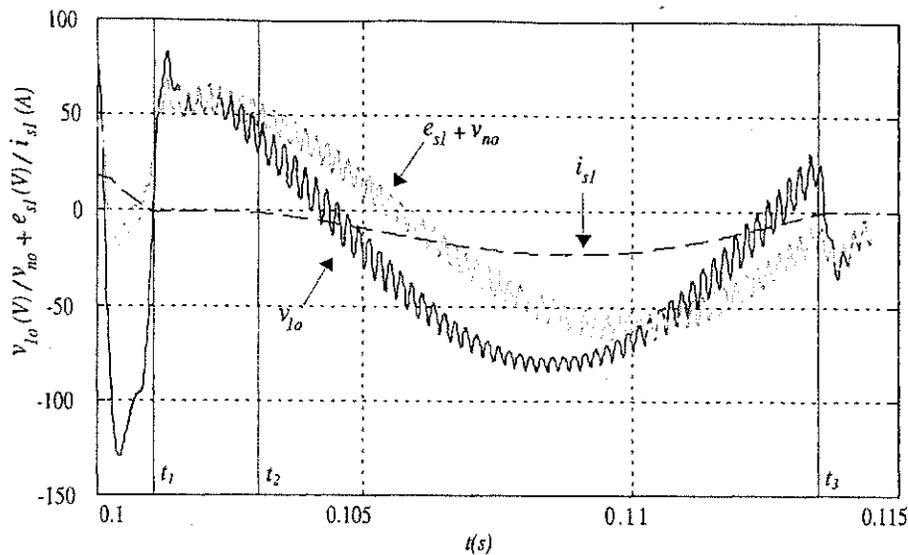


Figura 1.7: Gráficos da tensão de pólo v_{10} , da fem e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de pós-falta do inversor - Estágios II e III.

de referência, o que corresponde à operação normal do pólo do inversor. Essa condição de operação manter-se-á até que a referência de tensão force a corrente a se anular, o que acontecerá no instante t_3 , como mostrado na figura 1.7. A partir desse intervalo, o comportamento do sistema assume uma relação cíclica, como será descrito a seguir:

1.3.4 Estágio IV - ($t_3 \leq t \leq t_4$)

Nesse intervalo, verifica-se as mesmas condições de contorno observadas no estágio II, ou seja, a corrente fica grampeada em zero e a tensão de pólo v_{10} passa a ser determinada pela fem e pela tensão de neutro v_{n0} , o que pode ser observado na figura 1.8. A partir do intervalo t_4 , os estágios III e IV passam a se repetir periodicamente, o que determina o regime permanente do pólo do inversor na condição de pós-falta.

Sobre a análise do comportamento do pólo do inversor na condição de falta w_3 , é importante observar o seguinte:

- A caracterização do comportamento da falta w_3 pode ser estendida para os outros tipos de falta sem perda de generalidade;
- A tensão de neutro é, aproximadamente, um terço do desvio de tensão $\pm \Delta v_{10}$;
- O intervalo, no qual o desvio $\pm \Delta v_{10}$ ocorre, é determinado pelo fator de potência da carga;

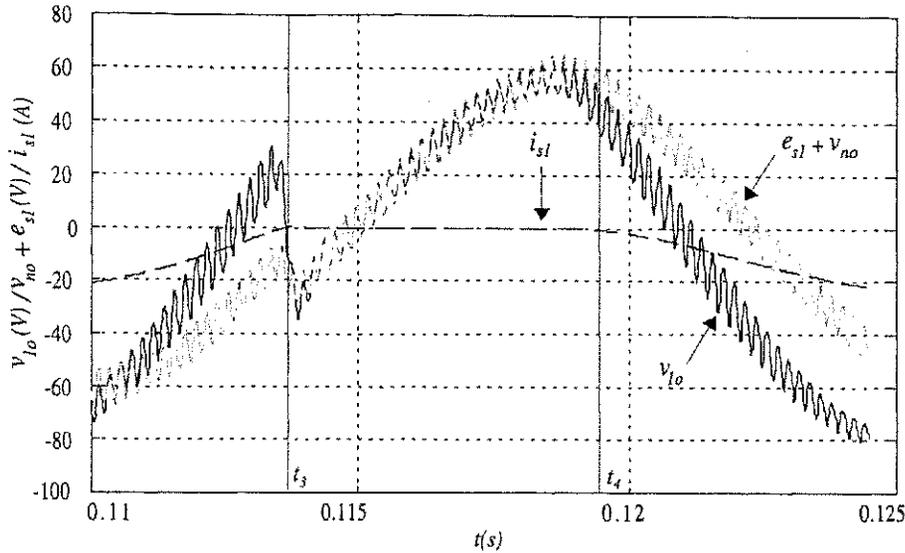


Figura 1.8: Gráficos da tensão de pólo v_{10} , da fem e_{s1} somada à tensão de neutro v_{n0} e da corrente de fase i_{s1} na condição de pós-falta do inversor - Estágios III e IV.

- O intervalo em que a corrente i_{s1} é negativa permanece, aproximadamente, inalterado antes e depois da ocorrência da falta;

Essas observações, associadas ao comportamento do circuito na condição de pós-falta, sugerem, pelo menos, duas possibilidades para diagnóstico da condição de falta no inversor de tensão: a primeira refere-se à verificação do desvio de tensão $\pm \Delta v_{10}$ nas tensões sintetizadas pelo inversor e a segunda corresponde à análise do perfil de corrente da fase da carga. Nesse trabalho, adotou-se a primeira possibilidade por apresentar uma independência em relação ao modelo da carga. Os procedimentos para identificação da ocorrência de uma falta no inversor de tensão são apresentados a seguir.

1.4 Identificação de faltas no inversor de tensão

O circuito equivalente do inversor trifásico alimentando uma carga trifásica é apresentado na Figura 1.9, em que v_{k0} são as tensões do pólo do inversor, v_{kn} ($k = 1, 2, 3$) são as tensões de fase da carga e v_{n0} é a tensão entre o neutro “n” e o ponto “0” do banco de capacitores do barramento C.C. do inversor. Aplicando-se a Lei das Tensões de Kirchoff a cada braço do circuito equivalente obtém-se:

$$\begin{bmatrix} v_{10} \\ v_{20} \\ v_{30} \end{bmatrix} = \begin{bmatrix} v_{1n} \\ v_{2n} \\ v_{3n} \end{bmatrix} + \begin{bmatrix} v_{n0} \\ v_{n0} \\ v_{n0} \end{bmatrix} \quad (1.4)$$

A tensão v_{n0} pode ser obtida a partir da Eq. (1.4) como:

$$v_{n0} = \frac{1}{3} [(v_{10} + v_{20} + v_{30}) - (v_{1n} + v_{2n} + v_{3n})] \quad (1.5)$$

Admitindo-se que a carga trifásica é equilibrada, pode considerar que $v_{1n} + v_{2n} + v_{3n} = 0$ e, conseqüentemente, $v_{n0} = \frac{1}{3}(v_{10} + v_{20} + v_{30})$. Substituindo-se este resultado na Eq. (1.4) obtém-se as tensões de fase v_{kn} como:

$$\begin{bmatrix} v_{1n} \\ v_{2n} \\ v_{3n} \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ -\frac{1}{3} & \frac{2}{3} & -\frac{1}{3} \\ -\frac{1}{3} & -\frac{1}{3} & \frac{2}{3} \end{bmatrix} \begin{bmatrix} v_{10} \\ v_{20} \\ v_{30} \end{bmatrix} \quad (1.6)$$

O efeito de uma falta em uma das chaves do inversor pode ser representado por um desvio de tensão $\pm \Delta v_{k0}$ nas tensões de pólo do inversor. Por exemplo, considere $-\Delta v_{10}$ um desvio na tensão de pólo do inversor relativo a falta w_3 na chave q_1 . Esse desvio afeta as outras tensões do circuito da seguinte forma:

- Tensões de fase da maquina v'_{1n} , v'_{2n} e v'_{3n} :

$$\begin{bmatrix} v'_{1n} \\ v'_{2n} \\ v'_{3n} \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ -\frac{1}{3} & \frac{2}{3} & -\frac{1}{3} \\ -\frac{1}{3} & -\frac{1}{3} & \frac{2}{3} \end{bmatrix} \begin{bmatrix} v_{10} - \Delta v_{10} \\ v_{20} \\ v_{30} \end{bmatrix} \quad (1.7)$$

- Tensão de neutro v'_{n0} :

$$v'_{n0} = \frac{1}{3} (v_{10} - \Delta v_{10} + v_{20} + v_{30}) \quad (1.8)$$

- Tensões de linha:

$$\begin{bmatrix} v'_{12} \\ v'_{23} \\ v'_{31} \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \begin{bmatrix} v_{10} - \Delta v_{10} \\ v_{20} \\ v_{30} \end{bmatrix} \quad (1.9)$$

O efeito da presença do desvio Δv_{10} nas equações das tensões acima pode ser perfeitamente entendido a partir da Fig. 1.9. Esse desvio pode ser detectado por sensores de tensão instalados em pontos específicos do sistema de acionamento, como apresentado na Fig. 1.9. A propagação do efeito de $\pm \Delta v_{10}$ permite o desenvolvimento de esquemas de detecção com base na observação destas variáveis.

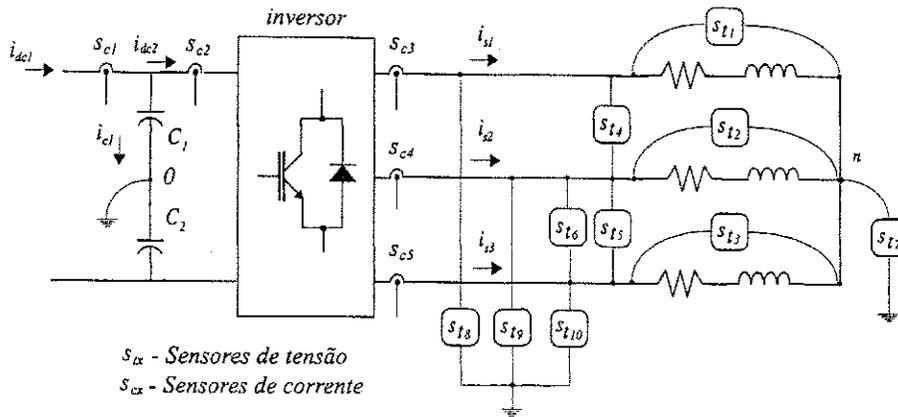


Figura 1.9: Diagrama esquemático com a localização possível dos sensores de tensão e de corrente no circuito do sistema de acionamento de máquinas.

1.5 Técnicas de detecção

As técnicas de detecção, propostas nesse trabalho, empregam a comparação direta entre as tensões medidas e suas respectivas referências obtidas a partir da estratégia de modulação *PWM*. As medições de tensão, utilizadas neste trabalho, são as tensões do pólo do inversor v_{j0} , as tensões de fase da máquina v_{jn} , as tensões de linha do sistema v_{ij} ($i = 1, 2, 3$, $j = 1, 2, 3$ e $i \neq j$), e a tensão de neutro v_{n0} . Levando-se em consideração as possibilidades de medição, os métodos de detecção podem ser classificados como:

- Técnica T1 - medição da tensão de pólo do inversor;
- Técnica T2 - medição da tensão de fase da máquina;
- Técnica T3 - medição da tensão de linha do sistema; e
- Técnica T4 - medição da tensão de neutro.

As variáveis utilizadas para detecção e identificação das faltas nas chaves do inversor são os erros de tensão ε_{ij} ($i = 1, 2, 3, n$, $j = 1, 2, 3, n, 0$ e $i \neq j$), que podem ser calculados como

$$\varepsilon_{ij} = v_{ij}^* - v_{ij} = \pm \Delta v_{ij} \pm \epsilon_d \quad (1.10)$$

onde v_{ij}^* corresponde: às tensões de referência, v_{ij} às tensões medidas e, ϵ_d ao erro de discretização inserido pelo processo de modulação *PWM*.

O erro ϵ_d pode ser minimizado aumentando-se a frequência de chaveamento do inversor. Com esse procedimento, a variável de detecção pode ser aproximada por $\varepsilon_{ij} = \pm \Delta v_{ij}$. As equações (1.7)-(1.9) mostram ser possível a estimação de como o erro de tensão se propagará

nas diversas medições de tensão. As tabelas 1.1-1.4 apresentam como o desvio de tensão $\pm\Delta v_{ij}$ é observado nas diversas medições de tensão das técnicas propostas. Com base nestas tabelas, pode-se implementar um algoritmo que permita a realização das tarefas de detecção e de identificação de faltas ocorridas no inversor. Analisando-se estas tabelas, pode-se verificar que as técnicas T_1 e T_3 não apresentam dependência do modelo da máquina porque as medições realizadas são referenciadas ao ponto "0" do banco de capacitores do barramento CC .

Tabela 1.1: Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T1

Falta em	ε_{10}	ε_{20}	ε_{30}
q_1	Δv_{10}	0	0
q_2	0	Δv_{20}	0
q_3	0	0	Δv_{30}
\bar{q}_1	$-\Delta v_{10}$	0	0
\bar{q}_2	0	$-\Delta v_{20}$	0
\bar{q}_3	0	0	$-\Delta v_{30}$

Tabela 1.2: Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T2

Falta em	ε_{1n}	ε_{2n}	ε_{3n}
q_1	$\frac{2}{3}\Delta v_{10}$	$-\frac{1}{3}\Delta v_{10}$	$-\frac{1}{3}\Delta v_{10}$
q_2	$-\frac{1}{3}\Delta v_{20}$	$\frac{2}{3}\Delta v_{20}$	$-\frac{1}{3}\Delta v_{20}$
q_3	$-\frac{1}{3}\Delta v_{30}$	$-\frac{1}{3}\Delta v_{30}$	$\frac{2}{3}\Delta v_{30}$
\bar{q}_1	$-\frac{2}{3}\Delta v_{10}$	$\frac{1}{3}\Delta v_{10}$	$\frac{1}{3}\Delta v_{10}$
\bar{q}_2	$\frac{1}{3}\Delta v_{20}$	$-\frac{2}{3}\Delta v_{20}$	$\frac{1}{3}\Delta v_{20}$
\bar{q}_3	$\frac{1}{3}\Delta v_{30}$	$\frac{1}{3}\Delta v_{30}$	$-\frac{2}{3}\Delta v_{30}$

O diagrama de blocos do sistema de diagnóstico de faltas é apresentado na Fig. 1.10. O diagnóstico das faltas para as técnicas $T_1 - T_3$ pode ser implementado através dos seguintes passos:

1. Primeiro passo: medição das tensões v_{ij} ;
2. Segundo passo: geração dos erros de tensão ε_{ij} ;
3. Terceiro passo: determinação da condição de falta e geração dos erros binários ε'_{ij} ;

Tabela 1.3: Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T3

Falta em	ε_{12}	ε_{23}	ε_{31}
q_1	Δv_{10}	0	$-\Delta v_{10}$
q_2	0	Δv_{20}	$-\Delta v_{20}$
q_3	$-\Delta v_{30}$	0	Δv_{30}
\bar{q}_1	$-\Delta v_{10}$	0	Δv_{10}
\bar{q}_2	0	$-\Delta v_{20}$	Δv_{20}
\bar{q}_3	Δv_{30}	0	$-\Delta v_{30}$

Tabela 1.4: Efeito da propagação do desvio de tensão $\pm\Delta v_{ij}$ na técnica T4

Falta em	ε_{no}
q_1	$-\frac{1}{3}\Delta v_{10}$
q_2	$-\frac{1}{3}\Delta v_{20}$
q_3	$-\frac{1}{3}\Delta v_{30}$
\bar{q}_1	$\frac{1}{3}\Delta v_{10}$
\bar{q}_2	$\frac{1}{3}\Delta v_{20}$
\bar{q}_3	$\frac{1}{3}\Delta v_{30}$

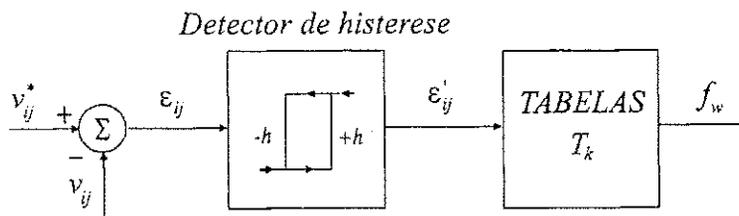


Figura 1.10: Diagrama de blocos do sistema de diagnóstico de faltas.

4. Último passo: identificação da chave com defeito e geração da palavra digital f_w composta pelos indicadores binários f_{l1} , f_{l2} e f_{l3} , conforme Tabela 1.5.

Tabela 1.5: Assinatura digital de identificação da chave com defeito.

Falta	f_{l1}	f_{l2}	f_{l3}
q_1	1	0	0
q_2	0	1	0
q_3	0	0	1
\bar{q}_1	0	1	1
\bar{q}_2	1	0	1
\bar{q}_3	1	1	0

No caso da técnica T_4 , o procedimento utilizado no diagnóstico das faltas ocorridas é diferente em decorrência da inexistência de um sinal de referência v_{n0}^* . Contudo, observando-se o comportamento do sistema (inversor + carga), na condição de pós-falta, verifica-se que o erro de tensão ε_{n0} possui peculiaridades na sua forma de onda, o que permite a identificação do tipo de falta ocorrida. Segundo a Tabela 1.4, a ocorrência de faltas nas chaves superiores q_1 , q_2 e q_3 resultam em valores negativos de ε_{n0} . Em contrapartida, a ocorrência de faltas nas chaves inferiores \bar{q}_1 , \bar{q}_2 e \bar{q}_3 produzem valores positivos de ε_{n0} . Além disso, os erros relativos a cada uma das chaves q_1 , q_2 e q_3 (\bar{q}_1 , \bar{q}_2 e \bar{q}_3) apresentam intervalos angulares determinados pelas tensões de referência v_{k0}^* . Essas características permitem a elaboração de uma função composta por encadeamentos lógicos que permitem a identificação da falta ocorrida, como apresentado no Algoritmo 5. Nesse algoritmo, apresenta-se as funções lógicas para detecção de uma falta na chave q_1 . A extensão desse algoritmo para as demais chaves do inversor pode ser realizada de forma análoga.

Os algoritmos utilizados para detecção e identificação das faltas no inversor para as técnicas T_1 a T_3 são apresentados nos Algoritmos 2 a 5.

Algoritmo 2 Identificação da falta na chave q_1 - Técnica T_1 .

se $\varepsilon_{10} \geq h$ e $\varepsilon_{20} \geq -h$ e $\varepsilon_{30} \geq -h$ então

$$f_{l1} = 1, f_{l2} = 0, f_{l3} = 0$$

senão se $\varepsilon_{10} \leq -h$ e $\varepsilon_{20} \leq h$ e $\varepsilon_{30} \leq h$ então

$$f_{l1} = 0, f_{l2} = 1, f_{l3} = 1$$

fim se

Algoritmo 3 Identificação da falta na chave q_1 - Técnica T_2 .

se $\varepsilon_{1n} \geq h$ e $\varepsilon_{2n} \leq -h$ e $\varepsilon_{3n} \leq -h$ então

$$f_{l1} = 1, f_{l2} = 0, f_{l3} = 0$$

senão se $\varepsilon_{1n} \leq -h$ e $\varepsilon_{2n} \geq h$ e $\varepsilon_{3n} \geq h$ então

$$f_{l1} = 0, f_{l2} = 1, f_{l3} = 1$$

fim se

Algoritmo 4 Identificação da falta na chave q_1 - Técnica T_3 .

se $\varepsilon_{12} \geq h$ e $\varepsilon_{31} \leq -h$ e $v_{10}^* < -h$ então

$$f_{l1} = 1, f_{l2} = 0, f_{l3} = 0$$

senão se $\varepsilon_{12} \leq -h$ e $\varepsilon_{31} \geq h$ e $v_{10}^* > h$ então

$$f_{l1} = 0, f_{l2} = 1, f_{l3} = 1$$

fim se

Algoritmo 5 Identificação da falta na chave q_1 - Técnica T_4 .

se $v_{n0} \leq -h$ e $v_{10}^* > v_{20}^*$ e $v_{10}^* > v_{30}^*$ então

$$f_{l1} = 1, f_{l2} = 0, f_{l3} = 0$$

senão se $v_{n0} \leq -h$ e $v_{10}^* < v_{20}^*$ e $v_{10}^* < v_{30}^*$ então

$$f_{l1} = 0, f_{l2} = 1, f_{l3} = 1$$

fim se

1.6 Detecção de faltas simultâneas

As técnicas de detecção propostas nas seções anteriores apresentam soluções para o diagnóstico de faltas singulares. Uma importante extrapolação desses métodos refere-se ao comportamento das técnicas apresentadas para o caso da ocorrência de faltas em mais de uma chave simultaneamente. Analisando-se a propagação dos desvios de tensão Δv_{k0} nas diversas possibilidades de medição de tensão v_{ij} utilizadas, verifica-se que a técnica T_1 apresenta um perfil de forma de onda que possibilita a identificação de faltas simultâneas. As faltas analisadas correspondem ao defeito simultâneo de duas ou três chaves de potência. A propagação dos desvios de tensão Δv_{k0} , relativos à falta em duas chaves simultâneas, nos erros de tensão ε_{k0} , são apresentados na Tabela 1.6.

Tabela 1.6: Efeito da propagação do erro de tensão para o caso de faltas simultâneas em duas chaves

Falta em	ε_{10}	ε_{20}	ε_{30}
$q_1 q_2$	Δv_{10}	Δv_{20}	0
$q_1 q_3$	Δv_{10}	0	Δv_{30}
$q_2 q_3$	0	Δv_{20}	Δv_{30}
$\overline{q_1 q_2}$	$-\Delta v_{10}$	$-\Delta v_{20}$	0
$\overline{q_1 q_3}$	$-\Delta v_{10}$	0	$-\Delta v_{30}$
$\overline{q_2 q_3}$	0	$-\Delta v_{20}$	$-\Delta v_{30}$

Sobre a Tabela 1.6 observa-se que as faltas simultâneas em duas chaves do mesmo braço não foram apresentadas porque a propagação dos desvios de tensão Δv_{k0} têm formas de onda bipolares. Este fato dificulta a detecção e identificação das chaves que estão na condição de falta pelo detector de histerese.

Na Tabela 1.7, apresenta-se a propagação dos desvios de tensão para o caso em que as faltas ocorreram em três chaves simultâneas.

Tabela 1.7: Efeito da propagação do erro de tensão para o caso de faltas simultâneas em três chaves

Falta em	ε_{10}	ε_{20}	ε_{30}
$q_1 q_2 q_3$	Δv_{10}	Δv_{20}	Δv_{30}
$\overline{q_1 q_2 q_3}$	$-\Delta v_{10}$	$-\Delta v_{20}$	$-\Delta v_{30}$

1.7 Complexidade de Implementação e Eficiência

A implementação dos métodos de detecção propostos implica na inclusão de sensores de tensão no sistema. A quantidade e a localização desses sensores pode ser racionalizada através de uma análise de complexidade \times eficiência do método empregado, em que se considera a arquitetura usual de um sistema típico de acionamento de máquinas comercial. Neste trabalho, admite-se, como usual, o inversor trifásico alimentando uma máquina assíncrona segundo uma técnica de controle de malha aberta Volts \times Hertz, em que não são utilizados sensores de tensão no sistema. Os métodos propostos necessitam da inclusão de sensores de tensão S_{ti} . As localizações possíveis dos sensores são apresentadas no diagrama esquemático da Fig. 1.9. Nesta figura, S_{ti} e S_{ci} ($i = 1, 2, 3, \dots$) representam respectivamente, os sensores de tensão e de corrente.

A complexidade de implementação pode ser definida pela quantidade de sensores incluídos na estrutura para detecção das faltas w_1, \dots, w_6 . Em contrapartida, a eficiência do método pode ser avaliada pelo número de faltas distintas, detectadas, em relação ao número de sensores empregados. Os resultados dessa análise são apresentados de forma resumida na Tabela 1.8. Sobre esta, é importante salientar que as técnicas de tensão T_2 e T_3 podem ser implementadas com apenas dois sensores sem perda de informação. Contudo, a presença do terceiro sensor pode ser utilizada como redundância de componentes o que aumenta a confiabilidade do sistema de aquisição. Esse sensor extra pode ser, ainda, utilizado no caso da ocorrência de um defeito em um dos sensores do sistema.

Tabela 1.8: Localizações possíveis dos sensores de tensão e corrente

Nº sensores	Técnicas	Sensores	Localização	Medições	Faltas Detectadas
1	T_4	S_{t7}	neutro-máquina	v_{no}	w_3, \dots, w_6
3	T_1	S_{t8}, S_{t9} e S_{t10}	pólo-inversor	v_{1o}, v_{2o} e v_{3o}	w_3 e w_4
3	T_2	S_{t1}, S_{t2} e S_{t3}	fase-máquina	v_{1n}, v_{2n} e v_{3n}	w_3, \dots, w_6
3	T_3	S_{t4}, S_{t5} e S_{t6}	fase-fase	v_{12}, v_{23} e v_{31}	w_3, \dots, w_6

1.8 Resultados de Simulação

A validação inicial das técnicas de diagnose propostas foi realizada com auxílio de um programa de simulação, implementado em linguagem C. Nesse programa simula-se um sistema estático composto por um inversor de tensão trifásico, uma carga trifásica (máquina assíncrona, cujos parâmetros são apresentados na Tab. 1.9.) e os módulos de aquisição de sinais,

diagnose e controle. A máquina é modelada no referencial estacionário dq , utilizando-se os fluxos rotóricos e estatóricos como variáveis de estado. A solução desse modelo é obtida utilizando-se o método de integração Rounge-Kutta de 4ª ordem. A modelagem do inversor é realizada considerando-se os modelos ideais das chaves associados às condições de condução dos diodos de roda-livre. A condição de falta, nas chaves do inversor, é simulada com base nas condições de contorno verificadas, nos circuitos de pós-falta, dos pólos do inversor (ver Fig. 1.3). Os parâmetros utilizados no programa de simulação são apresentados na Tabela 1.9.

Tabela 1.9: Parâmetros utilizados no programa de simulação

$v_d = 200V$	$f_c = 10kHz$	$l_s = 0.313H$	$C_m = 1.0Nm$
$v_{k0}^* = 80V$	$r_s = 7.293\Omega$	$l_r = 0.313H$	$k_j = 0.133$
$f_s = 60Hz$	$r_r = 2.823\Omega$	$m_{sr} = 0.298H$	$k_f = 0.146$

Em todas as técnicas simuladas, a condição de falta é introduzida em $t_o = 0.05s$ e sua posterior detecção é realizada em $t_f = 0.067s$. O intervalo de tempo, entre a ocorrência da falta e sua detecção (intervalo de persistência t_p), é inserido no módulo de diagnose para certificação do estado de falta. Esse procedimento evita a detecção de falsas ocorrências de falta. O valor utilizado na simulação das técnicas propostas é de $t_p = 0.004s$. Esse intervalo corresponde a menos que um quarto de ciclo da fundamental, o que é menor do que os requeridos pelos outros métodos apresentados na literatura.

A Figura 1.11 apresenta o resultado de simulação para a técnica T_1 . No primeiro gráfico, mostra-se a forma de onda da tensão de pólo v_{10} sobreposta à tensão de referência v_{10}^* e no segundo, apresenta-se o erro de tensão ε_{10} . Os indicadores binários f_{11} , f_{12} e f_{13} que determinam a condição de falta e identificam a chave com defeito são apresentados na Figura 1.12. Nessa figura, verifica-se o efeito do tempo de persistência introduzido nas técnicas de diagnose. O resultado de simulação relativo a técnica T_2 é apresentado na Figura 1.13. Comparando-se as curvas dos erros de tensão ε_{10} e ε_{1n} , verifica-se que ambas apresentam formas de onda semelhantes. Todavia, essa semelhança só é verificada no caso em que a máquina é simétrica. As curvas apresentadas na Figura 1.14 são relativas a simulação da técnica T_3 . Segundo a tabela 1.3, os erros que identificam a condição de falta são observados em duas medições. Nesta figura, mostra-se apenas o erro ε_{12} . O erro ε_{13} tem a mesma forma de onda de ε_{12} com o sinal invertido. Essa técnica apresenta a vantagem de não necessitar do terminal de neutro da máquina. Além disso, a assimetria da máquina não afeta os perfis de forma de onda dos erros de tensão ε_{ij} . Os resultados de simulação da técnica de tensão T_4 são apresentados na Figura 1.15. No primeiro gráfico dessa figura, mostra-se a tensão

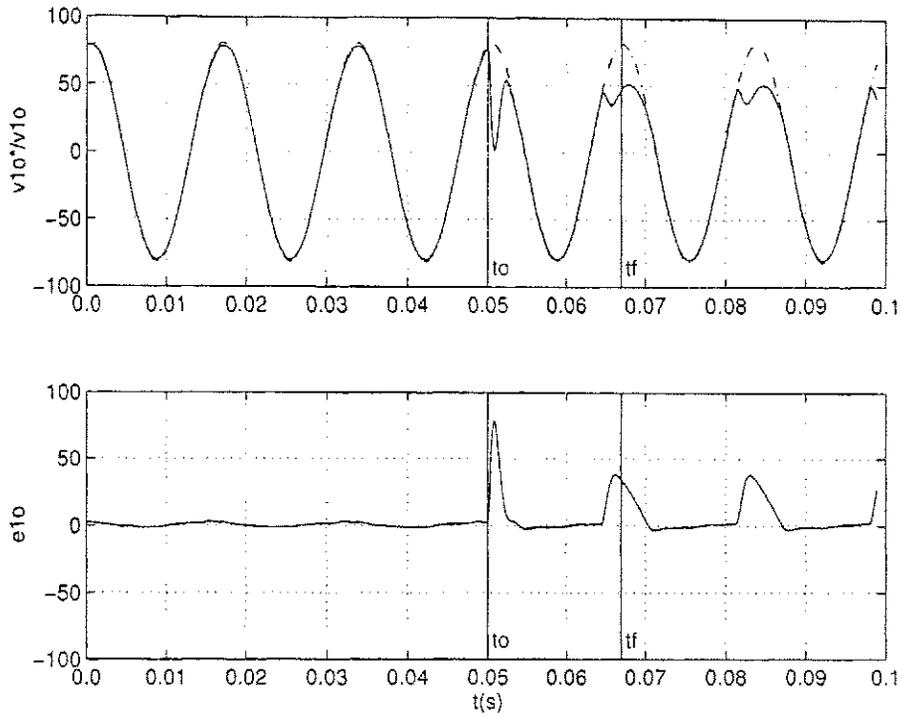


Figura 1.11: Formas de onda da tensão de pólo v_{10} e o erro de tensão ϵ_{10} .

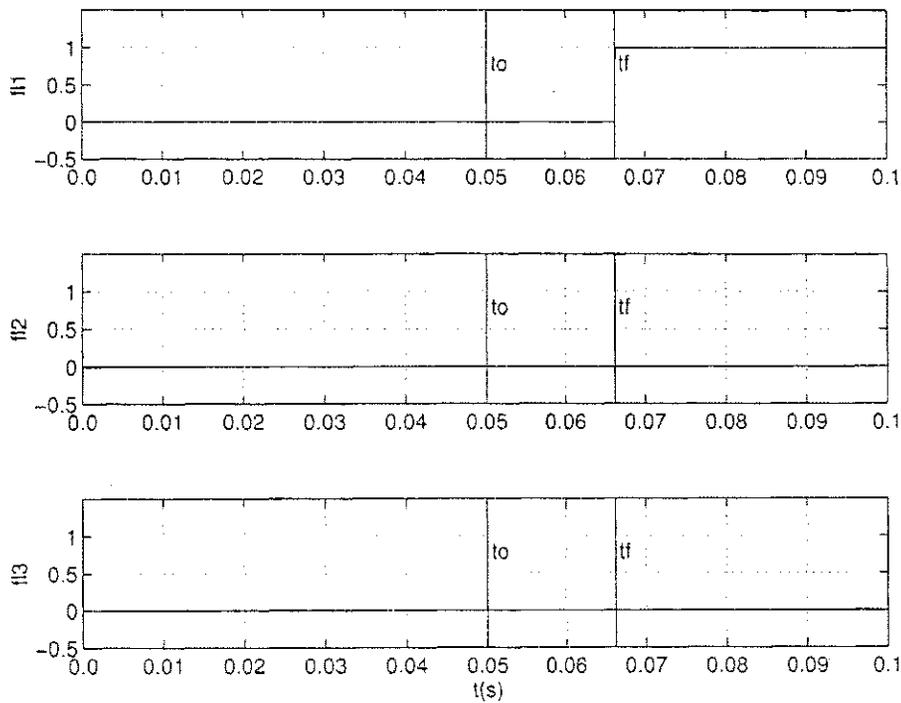


Figura 1.12: Indicadores binários f_{11} , f_{12} e f_{13} que determinam a condição de falta e identificam a chave com defeito.

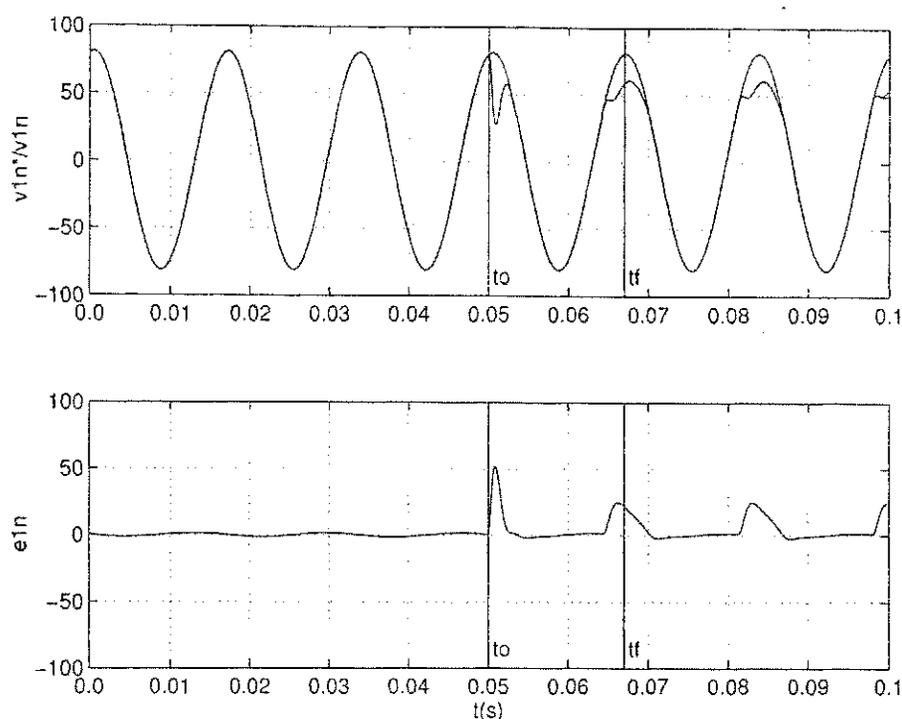


Figura 1.13: Formas de onda da tensão de fase v_{1n} e o erro de tensão ε_{1n} .

de neutro v_{n0} . No segundo, mostra-se a sobreposição dos indicadores binários f_{l4} e f_{p1} que identificam a chave em falta. O indicador f_{p1} determina em que posição angular a forma de onda da tensão v_{n0} corresponde a uma falta na chave q_1 . O indicador f_{l4} corresponde ao erro de tensão ε_{n0} . A sobreposição desses dois sinais determina a ocorrência da falta.

1.9 Resultados Experimentais

A validação experimental das técnicas propostas foi realizada com o auxílio de uma plataforma experimental composta por: um inversor trifásico $5kVA - 600V - 10kHz$, uma máquina assíncrona trifásica $380V - 1^{1/2}HP$ e um sistema de aquisição e controle. Esse sistema é implementado por um microcomputador (PC-Pentium-133 MHz), dotado de uma placa de multi-funções composta por conversores A/D de $12bits - 2\mu s$, interfaces I/O e temporizadores programáveis. O referido sistema é responsável pelas tarefas de aquisição dos sinais de tensão e de corrente, do diagnóstico das faltas e da implementação das estratégias de controle. As condições de falta são geradas artificialmente por chaves auxiliares que interrompem o comando das chaves de potência do inversor. Os resultados experimentais apresentados seguem a mesma seqüência dos ensaios obtidos por simulação. Na Figura 1.16 apresenta-se o resultado experimental para técnica de tensão T_1 . No primeiro gráfico,

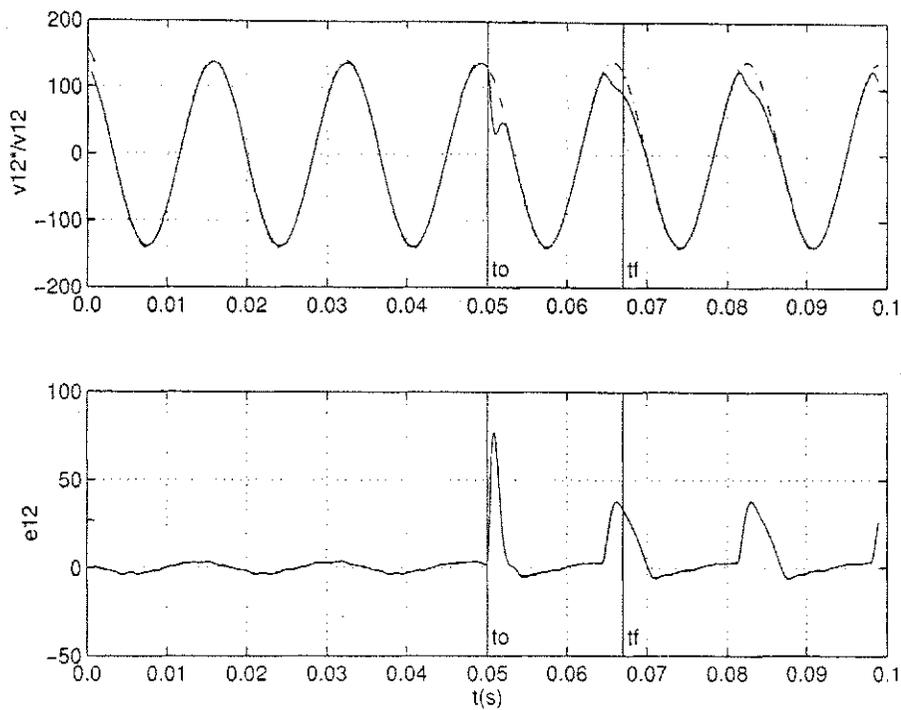


Figura 1.14: Formas de onda da tensão de linha v_{12} e o erro de tensão ε_{12} .

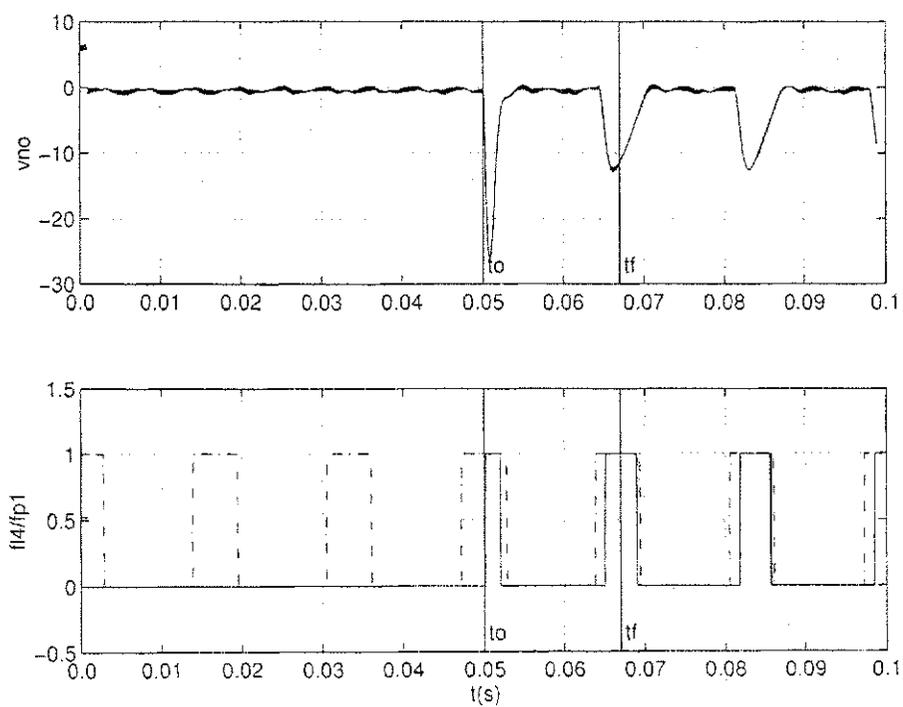


Figura 1.15: Formas de onda da tensão de neutro v_{no} e dos indicadores binários f_{p1} (linha pòntilhada) e f_{i4} (linha cheia).

mostra-se a forma de onda da tensão de pólo v_{10} sobreposta a sua respectiva referência v_{10}^* . No segundo gráfico, apresenta-se o erro de tensão ε_{10} . O experimento foi realizado para uma falta F_3 na chave q_1 , a qual foi introduzida no conversor no instante $t_o = 0.0295s$ e o seu respectivo diagnóstico é implementado em $t_f = 0.053s$. Analogamente aos resultados de simulação, os indicadores binários f_{w1} , f_{w2} e f_{w3} , que compõe a assinatura de falta f_w , são mostrados na Figura 1.17. Comparando-se esses resultados com os de simulação, verifica-se que ambos apresentam os mesmos perfis de forma de onda, o que valida os estudos teóricos e de simulação realizados anteriormente. Os resultados relativos à técnica T_2 são apresentados na Figura 1.18. A condição de falta é introduzida no instante $t_o = 0.026s$ e sua identificação é realizada em $t_f = 0.0415s$. Como nos resultados de simulação as curvas dos erros de tensão ε_{10} e ε_{1n} têm formas de onda semelhantes. Na Figura 1.19, apresenta-se os resultados experimentais para a técnica T_3 . Nesta figura, o primeiro gráfico mostra a sobreposição da tensão de linha v_{12} e sua respectiva referência v_{12}^* . O erro de tensão ε_{12} é mostrado no segundo gráfico. A condição de falta é introduzida no instante $t_o = 0.062s$ e sua posterior identificação é verificada em $t_f = 0.073s$. Na Figura 1.20 mostra-se o resultado experimental para a técnica de tensão T_4 . No primeiro gráfico desta figura, apresenta-se a forma de onda da tensão de neutro v_{no} . No segundo, apresenta-se a superposição dos indicadores f_{l4} e f_{p1} . A falta foi introduzida no sistema no instante $t_o = 0.045s$ e a sua detecção foi verificada em $t_f = 0.058s$. Comparando-se os resultados experimentais com os de simulação, verifica-se que ambos são similares, a menos dos instantes de ocorrência e de detecção da condição de falta. O intervalo de tempo entre a ocorrência da falta e sua detecção foi aumentado propositalmente para salientar o seu efeito. Em condições normais não é necessário mais de um quarto do tempo da fundamental para implementação das referidas técnicas.

1.10 Conclusões

Neste capítulo foram introduzidas quatro técnicas para diagnose de faltas em inversores de tensão utilizados em sistemas estáticos de conversão, baseadas na medição de tensões do inversor ou da carga. De forma geral, a detecção da condição de falta é obtida comparando-se as medições de tensões com suas respectivas referências. As técnicas propostas são implementadas com base no modelo analítico do inversor de tensão. O tempo requerido para detecção e identificação da condição de falta é inferior a um quarto de ciclo da fundamental. As diferenças entre as técnicas propostas se baseiam no fato de que T_2 e T_4 dependem do assimetria da máquina, já que as medições são referenciadas ao neutro desta. Essa dependência leva a uma detecção incorreta no caso de uma assimetria na máquina. Em

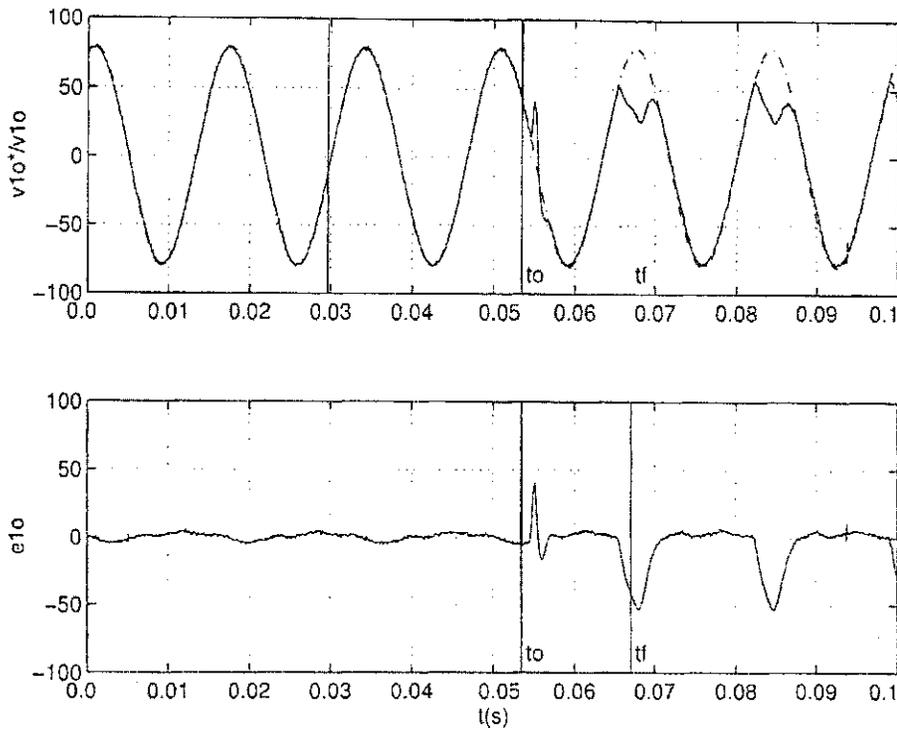


Figura 1.16: Resultados experimentais de forma de onda da tensão de pólo v_{10} sobreposto à sua respectiva referência e o erro de tensão ε_{10} .

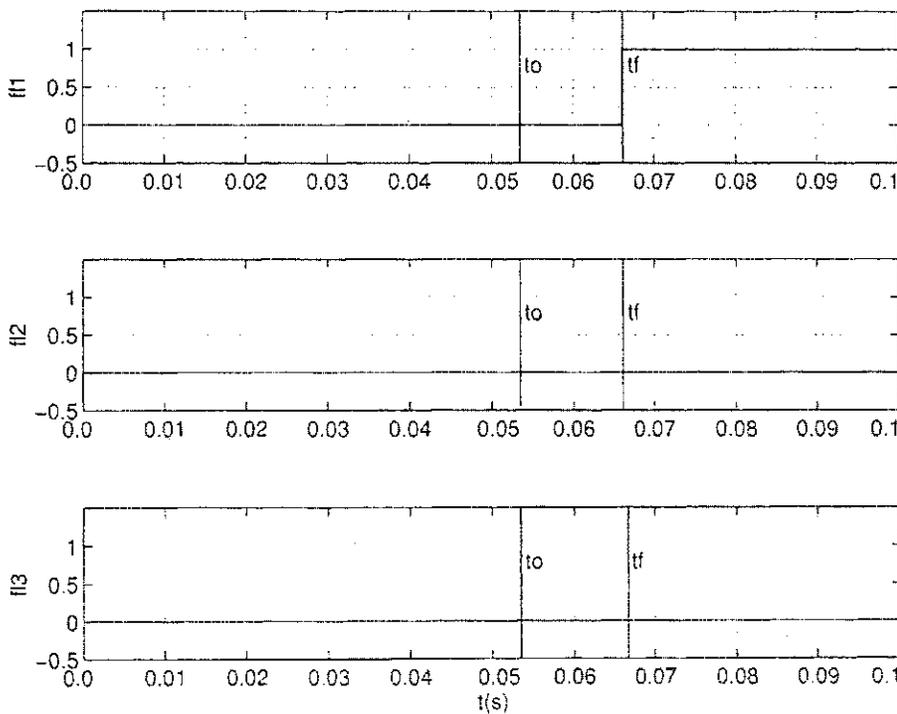


Figura 1.17: Resultados experimentais das formas de onda dos “flags” binários que compõem a assinatura de falta f_w .

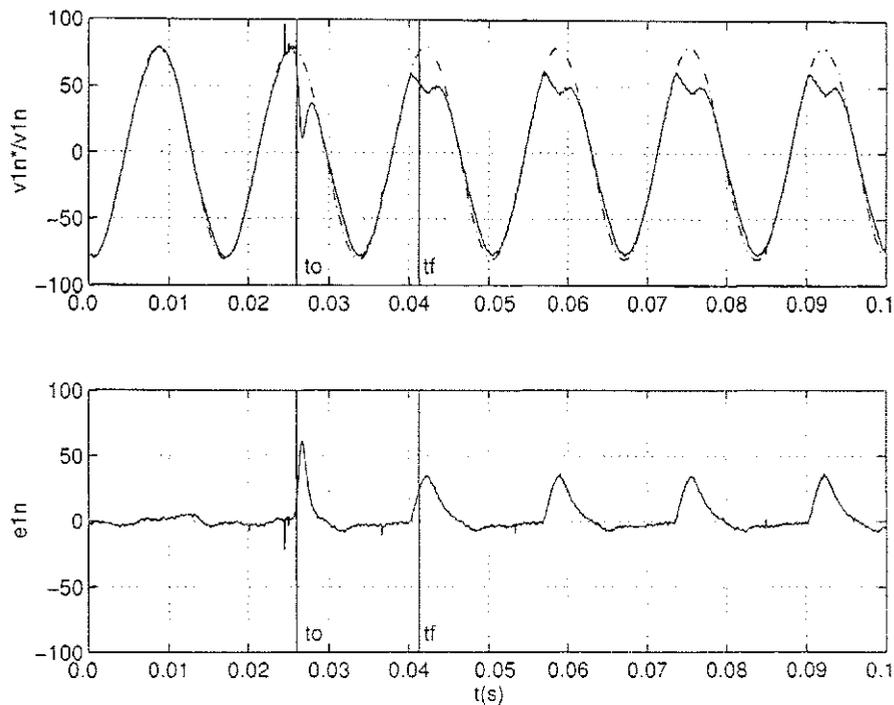


Figura 1.18: Resultados Experimentais da forma de onda da tensão de fase v_{1n} e do erro de tensão ε_{1n} .

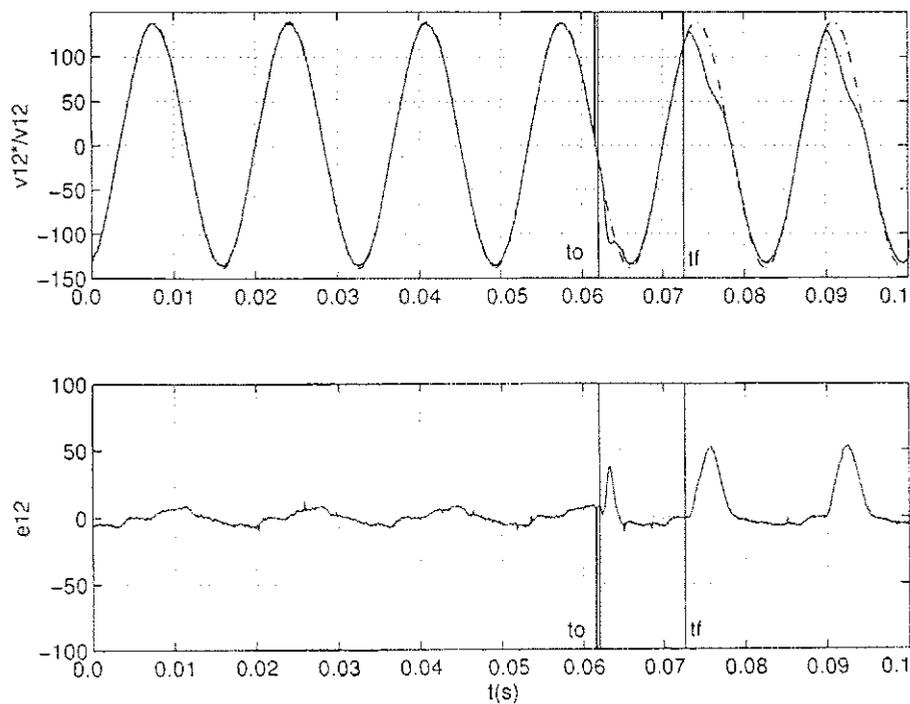


Figura 1.19: Resultado Experimental da forma de onda da tensão de linha v_{12} e o erro de tensão ε_{12} .

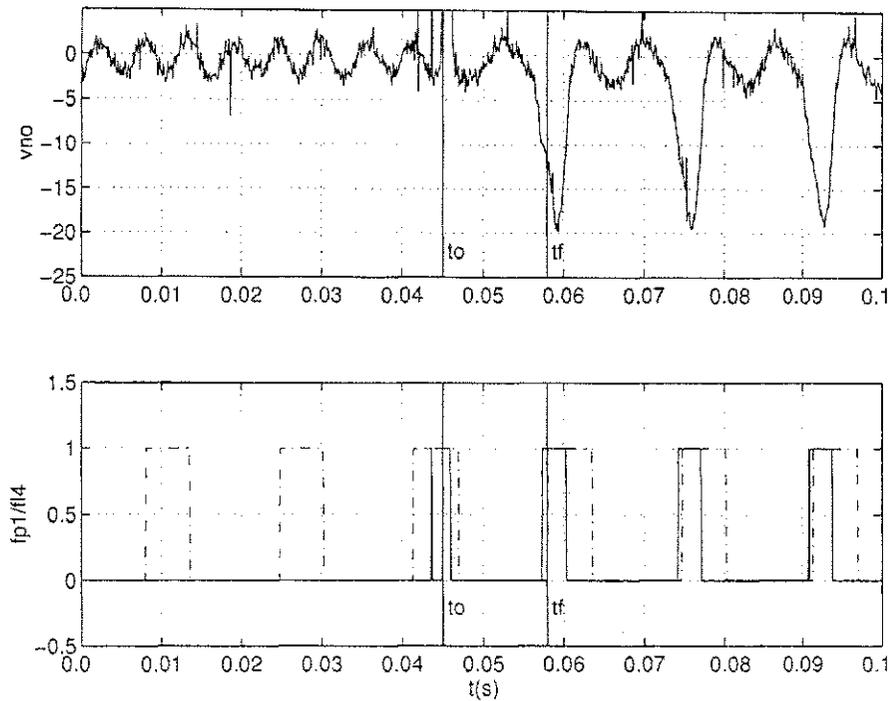


Figura 1.20: Resultado Experimental da forma de onda da tensão de neutro v_{no} e os sinalizadores f_{p1} (linha pontilhada) e f_{t4} (linha cheia).

comparação com os métodos existentes, as técnicas introduzidas neste trabalho são de fácil implementação e podem ser introduzidas em um sistema de acionamento comercial sem muita complexidade. Todas as técnicas propostas requerem a instalação de sensores de tensão extras. Todavia, isso pode ser justificado quando se necessita incrementar a confiabilidade dos referidos sistemas. Os resultados de simulação e experimentais confirmam a validade das técnicas propostas.

Capítulo 2

Estratégias de compensação para inversores trifásicos

2.1 Introdução

Após a detecção e a identificação de uma falta no inversor de tensão a continuidade do funcionamento, do sistema de conversão só será possível a partir da adoção de procedimentos de isolamento, reconfiguração e compensação dos defeitos ocorridos. Inicialmente, o sistema deve isolar o componente que causou a falta e reconfigurar o inversor de tensão para a condição de pós-falta. Essa reconfiguração tem por objetivo a preservação das propriedades de conversão do inversor de tensão. Uma vez reconfigurado, as estratégias de controle devem ser capazes de se adaptar às novas condições de contorno, permitindo portanto, a operacionalidade do sistema na condição de pós-falta. Todo o processo deve ser implementado no menor intervalo de tempo possível para evitar a ocorrência de faltas secundárias.

Neste capítulo são apresentadas três estratégias de compensação para faltas ocorridas nos inversores de tensão trifásicos. A primeira estratégia é implementada com um inversor trifásico dotado da redundância de um quarto braço. A segunda estratégia utiliza, como topologia de pós-falta, um inversor de tensão trifásico com número reduzido de componentes, cuja versão simplificada foi introduzida, inicialmente em Liu, Fu e Lipo (1992), a qual permitia, apenas, a isolamento do braço do inversor no qual ocorreu a falta. Diferentemente dessa abordagem, esse trabalho apresenta a completa integração dos procedimentos de detecção, isolamento e compensação da falta ocorrida. A terceira estratégia utiliza um inversor trifásico a oito chaves com o neutro da máquina conectado ao quarto braço. As referidas estratégias podem efetuar a compensação das faltas de curto-circuito ou de circuito aberto, ocorridas em uma, duas ou três chaves simultâneas do inversor.

2.2 Estratégia de compensação utilizando inversores trifásicos com redundância de componentes

A configuração básica do inversor de tensão utilizado nessa estratégia de compensação é apresentada na Fig. 2.1(a). Este inversor possui quatro braços, compostos pelas chaves $q_1\bar{q}_1$, $q_2\bar{q}_2$, $q_3\bar{q}_3$ e $q_4\bar{q}_4$. O quarto braço composto pelas chaves $q_4\bar{q}_4$, é utilizado como redundância de componentes. Em cada braço do inversor existem dois dispositivos de isolamento (fusíveis ativos rápidos $F_1\bar{F}_1$, $F_2\bar{F}_2$, $F_3\bar{F}_3$ e $F_4\bar{F}_4$) e um dispositivo de conexão (t_{r1} , t_{r2} e t_{r3}) (dois tiristores (SCR) conectados em anti-paralelo), representados, nesse trabalho, como triacs. Esses dispositivos são utilizados para modificar o circuito do inversor após a isolamento da falta ocorrida.

O esquema de reconfiguração tem a capacidade de isolar um braço do inversor. As faltas verificadas em um desses braços podem ser decorrentes de defeitos nas chaves de potência ou dos seus respectivos circuitos de comando. De um modo geral, esses tipos de faltas podem ser agrupados em: abertura não comandada de uma das chaves do inversor ou de curto-circuitos em uma das referidas chaves do mesmo braço do inversor. A reconfiguração da topologia do inversor, após a ocorrência de uma dessas faltas, pode ser descrita como:

- Abertura não comandada das chaves do inversor

Quando ocorre a abertura não comandada em uma ou duas chaves do mesmo braço (q_k ou \bar{q}_k , com $k = 1, 2, 3$) do inversor, o módulo de diagnóstico detecta a condição de falta e isola o referido braço, a partir da interrupção dos sinais de comando das chaves q_k e \bar{q}_k . Após a isolamento, a corrente de fase i_{lk} se anula em decorrência da condução dos diodos de roda-livre existentes no braço em falta. Em seguida, o módulo de reconfiguração aciona o triac t_{rk} que conecta o ponto K_k ao ponto O' .

- Curto-circuito nas chaves do inversor

Na ocorrência de um curto-circuito em uma ou duas chaves de potência, do mesmo braço do inversor q_k (ou \bar{q}_k), os fusíveis ativos $F_k\bar{F}_k$ queimam e isolam o braço, que também sofre a interrupção dos comandos das suas chaves, pela ação do módulo de diagnose. A corrente de fase i_{lk} , na condição de pós falta é determinada pelas outras duas correntes da máquina. Após a isolamento da condição de falta, o módulo de reconfiguração aciona o triac t_{rk} que conecta o ponto K_k ao ponto O' .

Na Fig. 2.1(b) apresenta-se o circuito do inversor após a execução do procedimento de reconfiguração para a ocorrência de uma falta na chave q_1 ou \bar{q}_1 . O esquema de isolamento,

para a condição de falta de curto-circuito empregado nesse trabalho, será detalhado na seção seguinte.

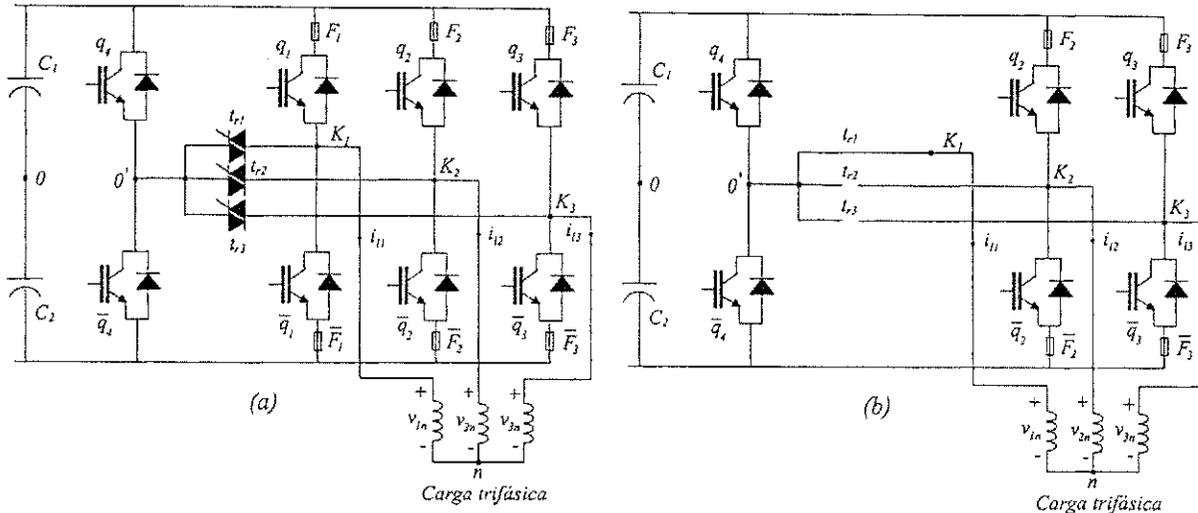


Figura 2.1: Diagramas esquemáticos com os circuitos do inversor de tensão nas condições de operação normal (a) e de pós-falta (b).

2.2.1 Estratégia de isolamento para condição de curto-circuito nas chaves do inversor

Após a detecção da ocorrência de um curto-circuito em uma das chaves de potência do inversor, a estratégia de reconfiguração deve isolar o referido braço. Para que isso ocorra, é necessária a utilização de esquemas de isolamento, cujas possibilidades de circuitos são ilustradas nas Figs. 2.2(a)-(d). O esquema apresentado na Fig. 2.2(a) foi introduzido em Liu, Fu e Lipo (1992). Neste circuito, um fusível F_k e um triac $t_{r,k}$ são utilizados em cada fase do inversor. Quando um curto-circuito ocorre em uma das chaves do inversor (q_k), o comando da chave complementar (\bar{q}_k) é bloqueado e o triac correspondente é gatilhado. Essa ação resulta em um curto-circuito entre os terminais do capacitor do barramento CC causando a queima do fusível F_k . Uma alternativa para esse esquema de isolamento foi proposta, recentemente, em al. Bolognani, Zordan e Zigliotto (2000). Nesse esquema (veja Fig. 2.2(b)), a isolamento do pólo do inversor é implementado a partir do gatilhamento dos SCRs s_k and \bar{s}_k , que resultam na queima dos fusíveis F_k e \bar{F}_k . Os capacitores C_k e \bar{C}_k são utilizados para evitar a circulação de correntes CC através dos SCRs, bloqueando-os após a isolamento da falta. Todavia, esses circuitos, utilizados nos esquemas de isolamento das chaves de potência com defeito, aumentam o número de componentes adicionais na estrutura do inversor,

o que acarreta um aumento de custo na estrutura de compensação. Recentemente, novas chaves de potência, com alta capacidade de curto-circuito, e fusíveis ativos rápidos, têm sido desenvolvidos. Com esses dispositivos, é possível simplificar os circuitos de isolamento como apresentados nas Figs. 2.2(c)-(d). Nestes circuitos, quando ocorre um curto-circuito em uma das chaves do braço do inversor (q_k), a respectiva chave complementar (\bar{q}_k) é gatilhada, causando a queima dos fusíveis F_k e \bar{F}_k . Esse procedimento isola o braço onde ocorreu a falta. Após a detecção e identificação da falta, o triac t_{rk} é gatilhado, conectando o ponto K_k ao ponto O' . Os requisitos para a seleção dos dispositivos de potência, resumem-se ao fato de que a integral do quadrado da corrente $\int i^2 t$ (normalmente representada por $I^2 t$) dos fusíveis deve ser menor do que o respectivo valor das chaves de potência. O uso desse critério permite a preservação da integridade das demais chaves de potência. Na Tabela 2.1, por exemplo, apresenta-se uma possibilidade de seleção para as chaves de potência e para os fusíveis rápidos, em que a chave selecionada é um NPT-IGBT e o fusível selecionado é um fusível semiconductor (LIU; FU; LIPO, 1992). Com esse critério de projeto, e considerando-se uma corrente de fase $i_{sk} = 50A$, o esquema de isolamento desconecta o braço do inversor em aproximadamente, $\tau = 250\mu s$.

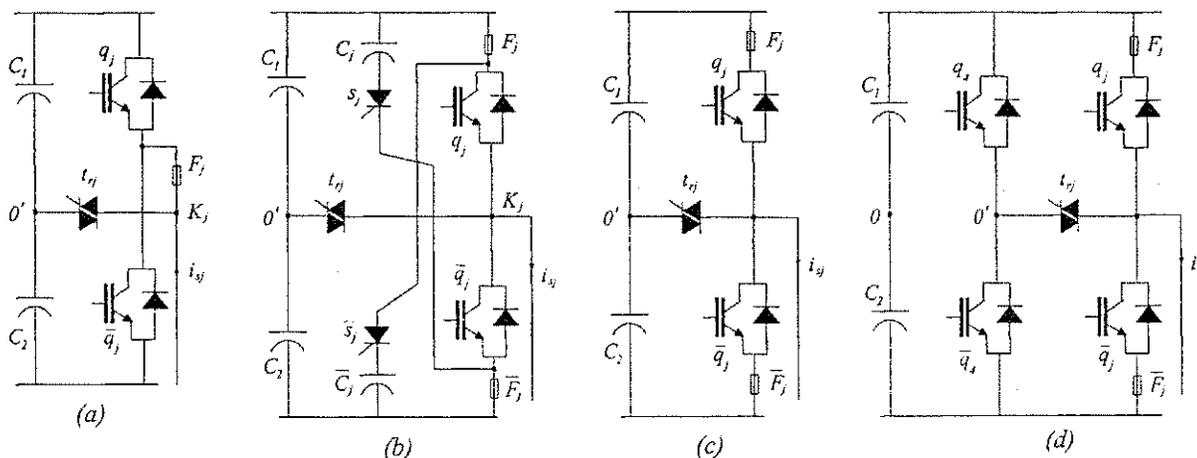


Figura 2.2: Diagramas esquemáticos com os circuitos básicos utilizados no esquema de isolamento dos braços do inversor.

Tabela 2.1: Exemplo de seleção para as chaves de potência e para fusíveis

Dispositivos	IGBT	Fusíveis
Tensão máxima	600 VAC	600 V_{RMS}
Corrente máxima	50 A ($T_{case} = 25^{\circ}C$)	50A(RMS)
$I^2 t$	3800 $A^2 s$	649 $A^2 s$

2.2.2 Detecção e identificação de faltas

O procedimentos utilizados na detecção e na identificação das faltas ocorridas no inversor de tensão correspondem a Técnica T_1 introduzida no Capítulo 1. Essa escolha decorre das características de independência dos modelos do inversor e da carga, o que traduz-se na eficiência de detecção e identificação das faltas ocorridas.

2.2.3 Controle PWM do inversor de tensão

Na condição de operação normal (ver Fig. 2.1(a)), as tensões sintetizadas pelo inversor de tensão, em relação ao neutro da carga trifásica (n), podem ser dadas por:

$$v_{1n} = (2q_1 - 1) \frac{v_d}{2} + v_{n0} \quad (2.1)$$

$$v_{2n} = (2q_2 - 1) \frac{v_d}{2} + v_{n0} \quad (2.2)$$

$$v_{3n} = (2q_3 - 1) \frac{v_d}{2} + v_{n0} \quad (2.3)$$

em que q_1 , q_2 e q_3 são variáveis binárias que representam o estado de condução da chave ($q_k = 0$ corresponde a uma chave aberta e $q_k = 1$ a uma chave fechada) e a tensão v_{n0} é a diferença de potencial entre o neutro da máquina (n) e o ponto intermediário "0" do barramento C.C.

Tradicionalmente, a síntese das tensões de referência no inversor de tensão é realizada segundo uma técnica de modulação *PWM* com abordagem escalar ou vetorial. A técnica utilizada nesse trabalho é implementada segundo uma abordagem escalar. Essa técnica é realizada com o auxílio de um artifício matemático que resulta na sua equivalência com a abordagem vetorial. O procedimento para implementação dessa técnica de modulação é apresentado a seguir:

Considere as tensões de referência v_{1n}^* , v_{2n}^* e v_{3n}^* que devem ser sintetizadas pelo inversor. A partir delas, é possível definir novas tensões de referência $v_{1n}^{*'}$, $v_{2n}^{*'}$ e $v_{3n}^{*'}$ como:

$$v_{1n}^{*'} = v_{1n}^* + v_h \quad (2.4)$$

$$v_{2n}^{*'} = v_{2n}^* + v_h \quad (2.5)$$

$$v_{3n}^{*'} = v_{3n}^* + v_h \quad (2.6)$$

em que v_h é a parcela da componente de seqüência zero Kolar, Ertl e Zach (1991).

Admitindo-se que as tensões de referência modificadas $v_{1n}^{*'}$, $v_{2n}^{*'}$ e $v_{3n}^{*'}$ são constantes, no intervalo T , e considerando que os seus valores médios são iguais aos valores médios das

tensões de pólo v_{10} , v_{20} e v_{30} , temos:

$$\frac{1}{T} \int_0^T v_{1n}^* dt = \frac{1}{T} \int_0^T v_{10} dt \Rightarrow v_{1n}^* = \frac{1}{T} \left[\tau_1 \frac{v_d}{2} - (T - \tau_1) \frac{v_d}{2} \right] \quad (2.7)$$

$$\frac{1}{T} \int_0^T v_{2n}^* dt = \frac{1}{T} \int_0^T v_{20} dt \Rightarrow v_{2n}^* = \frac{1}{T} \left[\tau_2 \frac{v_d}{2} - (T - \tau_2) \frac{v_d}{2} \right] \quad (2.8)$$

$$\frac{1}{T} \int_0^T v_{3n}^* dt = \frac{1}{T} \int_0^T v_{30} dt \Rightarrow v_{3n}^* = \frac{1}{T} \left[\tau_3 \frac{v_d}{2} - (T - \tau_3) \frac{v_d}{2} \right] \quad (2.9)$$

em que τ_1 , τ_2 e τ_3 são os intervalos de tempo durante os quais as chaves q_1 , q_2 e q_3 permanecem fechadas, como representado na Fig. 2.3.

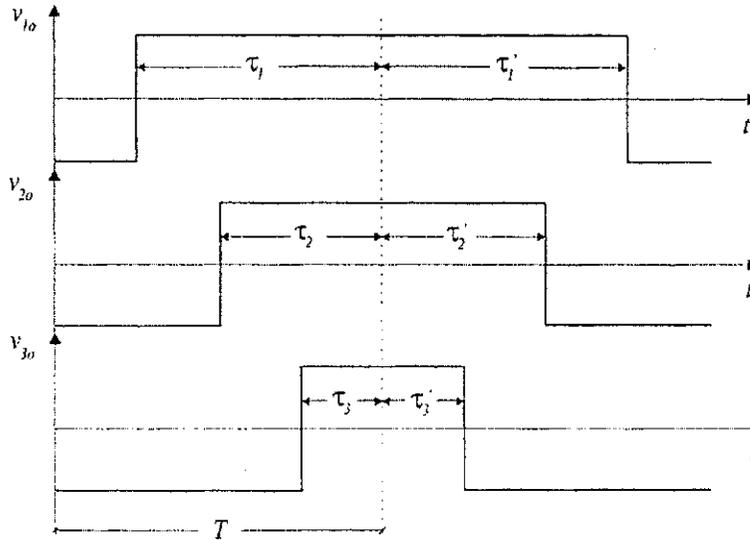


Figura 2.3: Gráficos das tensões trifásicas geradas pela modulação PWM escalar.

A partir das expressões (2.7)-(2.9) é possível calcular intervalos τ_1 , τ_2 e τ_3 como:

$$\tau_1 = \left(\frac{v_{1n}^*}{v_d} + \frac{1}{2} \right) T \quad (2.10)$$

$$\tau_2 = \left(\frac{v_{2n}^*}{v_d} + \frac{1}{2} \right) T \quad (2.11)$$

$$\tau_3 = \left(\frac{v_{3n}^*}{v_d} + \frac{1}{2} \right) T \quad (2.12)$$

No caso de $v_n = 0$ e considerando-se que, normalmente, $v_{1n}^* + v_{2n}^* + v_{3n}^* = 0$, o intervalo τ_3 pode ser determinado da seguinte forma:

$$\tau_3 = T - \tau_1 - \tau_2 \quad (2.13)$$

Embora as tensões médias obtidas por essa abordagem tenham como referência o ponto intermediário "0" do banco de capacitores, pode-se mostrar que o valor médio das tensões de fase v_{1n} , v_{2n} e v_{3n} são iguais às suas respectivas referências v_{1n}^* , v_{2n}^* e v_{3n}^* para cargas simétricas. Utilizando da transformação conservativa trifásica-bifásica A definida por:

$$y_{sdq0} = Ay_{123n} \quad (2.14)$$

Temos que:

$$y_{123n} = \begin{bmatrix} y_{1n} \\ y_{2n} \\ y_{3n} \end{bmatrix}, \quad y_{dq0} = \begin{bmatrix} y_{sd} \\ y_{sq} \\ y_{s0} \end{bmatrix} \quad \text{e} \quad A = \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \quad (2.15)$$

Na equação (2.14) $\mathbf{A}^{-1} = \mathbf{A}^T$ e os vetores $y_{s123n}(y_{sdq0})$ podem ser vetores de tensão $v_{s123n}(v_{sdq0})$ ou de corrente $i_{123n}(i_{sdq0})$.

Os intervalos τ_1 , τ_2 e τ_3 dados pelas equações (2.10)-(2.12) podem ser expressos em termos das componentes dq como:

$$\tau_1 = \left(\sqrt{\frac{2}{3}} \frac{v_{sd}^*}{v_d} + \frac{v_h}{v_d} + \frac{1}{2} \right) T \quad (2.16)$$

$$\tau_2 = \left(-\frac{1}{\sqrt{6}} \frac{v_{sd}^* - \sqrt{3}v_{sq}^*}{v_d} + \frac{v_h}{v_d} + \frac{1}{2} \right) T \quad (2.17)$$

$$\tau_3 = \left(-\frac{1}{\sqrt{6}} \frac{v_{sd}^* + \sqrt{3}v_{sq}^*}{v_d} + \frac{v_h}{v_d} + \frac{1}{2} \right) T \quad (2.18)$$

A Fig. 2.3 mostra um padrão de chaveamento do conversor para dois intervalos consecutivos de amostragem. A equivalência entre as abordagens vetorial e escalar pode ser obtida comparando-se os dois métodos como apresentado em Jacobina, Lima e Silva (1997). Uma alternativa para implementação dessa técnica de modulação *PWM* pode também ser obtida como segue:

Considerando-se que as tensões de referência para as fases da carga são especificadas por v_{1n}^* , v_{2n}^* e v_{3n}^* , então as tensões de referência em relação ao ponto intermediário "0" podem ser expressas por:

$$v_{10}^* = v_{1n}^* + v_{n0}^* \quad (2.19)$$

$$v_{20}^* = v_{2n}^* + v_{n0}^* \quad (2.20)$$

$$v_{30}^* = v_{3n}^* + v_{n0}^* \quad (2.21)$$

Admitindo-se que as condições de contorno aplicadas as tensões entre fases são:

$$|v_{1n}^* - v_{2n}^*| \leq E \quad |v_{2n}^* - v_{3n}^*| \leq E \quad |v_{3n}^* - v_{1n}^*| \leq E \quad (2.22)$$

é possível desenvolver uma estratégia que permita definir as tensões de referência v_{1n}^* , v_{2n}^* e v_{3n}^* . Essa estratégia pode ser resumida com o seguinte algoritmo:

1. Determinam-se os valores máximo v_{\max}^* e mínimo v_{\min}^* das tensões de referência v_{1n}^* , v_{2n}^* e v_{3n}^* ;
2. Testam-se as condições de existência $|v_{\max}^*| \leq v_d$, $|v_{\min}^*| \leq v_d$ e $|v_{\max}^* - v_{\min}^*| \leq v_d$. Em casode se falharem os testes, interrompe-se a execução; caso contrário segue-se para o passo seguinte;
3. se $v_{\max}^* > 0$, atribui-se à tensão de pólo v_{ko} associado ao máximo de (v_{1n}^* , v_{2n}^* e v_{3n}^*) o valor $v_d/2$;
4. Determina-se o valor da tensão de roda-livre como: $v_{ho} = v_d/2 - v_{\max}^*$ e calcula-se as demais tensões adicionando-se a elas o referido valor de tensão. Se $v_{1n}^* = v_{\max}^*$, $v_{10}^* = v_d/2$ e portanto, $v_{ho} = v_d/2 - v_{\max}^*$; por exemplo, podem-se calcular v_{10}^* , v_{20}^* e v_{30}^* como: $v_{10}^{*'} = v_{10}^* + v_{ho}$, $v_{20}^{*'} = v_{20}^* + v_{ho}$ e $v_{30}^{*'} = v_{30}^* + v_{ho}$. A tensão de roda-livre v_{ho} pode ser distribuída ao longo do período de chaveamento, utilizando-se um fator de distribuição μ_h ($0 \leq \mu_h \leq 1$). De modo que, as referidas tensões de referência sejam determinadas por: $v_{10}^{*'} = v_{10}^* + \mu_h v_{ho}$, $v_{20}^{*'} = v_{20}^* + \mu_h v_{ho}$ e $v_{30}^{*'} = v_{30}^* + \mu_h v_{ho}$; e
5. Calcula-se as larguras de pulso τ_1 , τ_2 e τ_3 durante as quais as chaves q_1 , q_2 e q_3 permanecem fechadas como:

$$\tau_1 = \left(\frac{v_{10}^*}{v_d} + \frac{1}{2} \right) T \quad (2.23)$$

$$\tau_2 = \left(\frac{v_{20}^*}{v_d} + \frac{1}{2} \right) T \quad (2.24)$$

$$\tau_3 = \left(\frac{v_{30}^*}{v_d} + \frac{1}{2} \right) T \quad (2.25)$$

Na condição de pós-falta, a estrutura do inversor se mantém inalterada após o procedimento de reconfiguração (ver Fig. 2.1(b)). Neste caso, o braço do inversor com defeito é substituído pelo quarto braço, que deve ser controlado com o mesmo comando, ou seja,

$$\tau_4 = \tau_k.$$

2.2.4 Estratégia de compensação para condição de pós-falta

A estratégia de compensação da falta ocorrida em uma das chaves do inversor pode ser descrita pelos seguintes passos:

1. Interrupção do comando da chave complementar \bar{q}_k identificada pelo módulo de detecção;
2. Detecção da passagem por zero da corrente de fase i_{ik} ;
3. Disparo do triac t_{rk} conectando os pontos K_k e $0'$;
4. Cálculo dos intervalos relativos à implementação da estratégia *PWM* das chaves remanescentes na topologia de pós-falta.

Esta seqüência de ações deve executada no menor intervalo de tempo possível para reduzir a possibilidade da ocorrência de faltas secundárias.

O diagrama de blocos do sistema de reconfiguração e compensação de faltas para configuração proposta é apresentado na Fig. 2.4. Nesse diagrama, os blocos *ITSC* e *ITSCR* correspondem às topologias dos inversores nas condições de operação normal (Fig. 2.1(a)) e de pós-falta (Fig. 2.1(b)).

2.3 Estratégia de compensação utilizando inversores trifásicos com número reduzido de componentes

A topologia do inversor de tensão utilizada nessa estratégia de compensação é apresentada na Fig. 2.5(a). O circuito do conversor possui três braços compostos pelas chaves de potência $q_1\bar{q}_1$, $q_2\bar{q}_2$ e $q_3\bar{q}_3$. O esquema de isolamento e reconfiguração é implementado pelos fusíveis rápidos $F_1\bar{F}_1$, $F_2\bar{F}_2$ e $F_3\bar{F}_3$ e pelos tiristores t_{r1} , t_{r2} e t_{r3} . Esse esquema de compensação permite isolar um braço do inversor no caso da ocorrência de faltas de curto-circuito ou circuito aberto, em uma ou duas chaves do mesmo braço. A atuação do esquema de isolamento, no caso da ocorrência de uma falta, reduz a estrutura do sistema de conversão para um inversor trifásico a quatro chaves Ribeiro (1995c). Admitindo-se, por exemplo, a ocorrência de uma falta na chave q_1 (ou \bar{q}_1), o circuito do inversor, após a implementação dos procedimentos de isolamento e reconfiguração, apresentará a configuração mostrada na Fig. 2.5(b). Os esquemas de detecção, identificação e isolamento das faltas ocorridas, bem como, a estratégia de reconfiguração utilizadas nessa estratégia, seguem os mesmos princípios de operação da estratégia anterior.

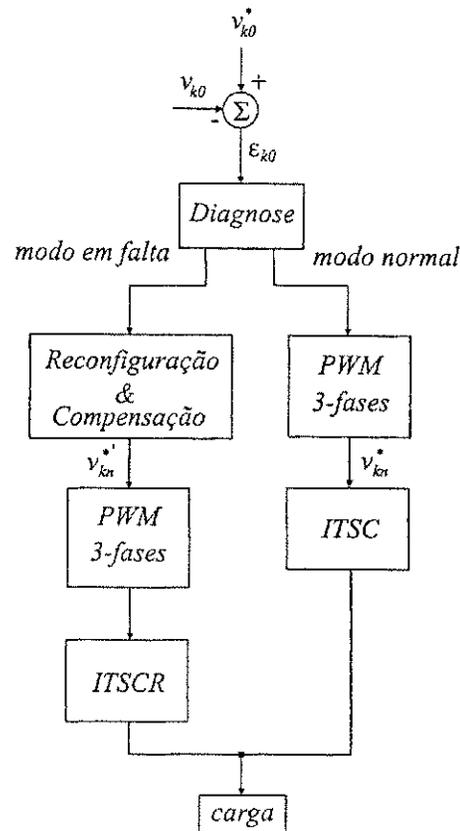


Figura 2.4: Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.1(a)

2.3.1 Controle PWM do inversor de tensão na condição de pós-falta

Na condição de operação normal (ver Fig. 2.5(a)), a estratégia *PWM* empregada utiliza os mesmos princípios de operação do esquema anterior. No caso da ocorrência de uma falta, o esquema de isolamento e reconfiguração, reduz a topologia do inversor ao circuito apresentado na Fig. 2.5(b) Esse inversor possui, apenas, quatro chaves de potência e uma das fases da carga é conectada ao ponto intermediário do barramento C.C. ("0"). Neste caso, a técnica de modulação *PWM* deve ser adaptada as novas condições de operação para que a continuidade de funcionamento do sistema seja permitida. Supondo-se, por exemplo, a ocorrência de uma falta na chave q_1 , o braço 1 do inversor ($q_1\bar{q}_1$) será isolado e o triac t_{r1} gatilhado, resultando em $v_{10}^* = 0$. Para que a simetria das tensões na carga seja preservada, é necessária a definição de novas tensões de referência dadas por:

$$v_{20}^* = v_{20}^* - v_{10}^* \quad (2.26)$$

$$v_{30}^* = v_{30}^* - v_{10}^* \quad (2.27)$$

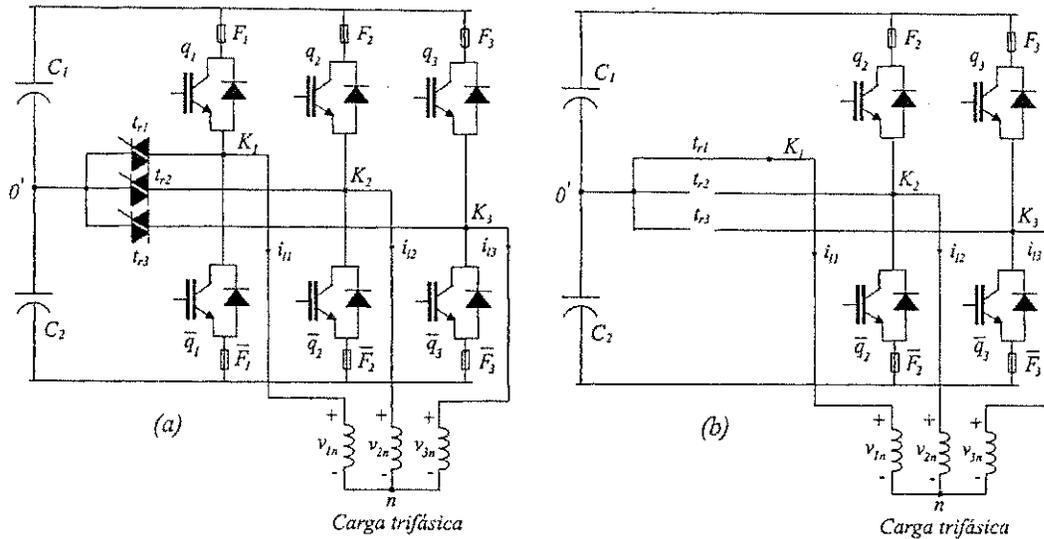


Figura 2.5: Diagramas esquemáticos dos circuitos do inversor de tensão nas condições de operação normal (a) e de pós-falta (b).

Para o caso em que a ocorrência da falta foi verificada na chave q_2 , o que resulta na isolação do braço 2 ($q_2\bar{q}_2$), as novas tensões de referência serão:

$$v_{10}^{*'} = v_{10}^* - v_{20}^* \quad (2.28)$$

$$v_{30}^{*'} = v_{30}^* - v_{20}^* \quad (2.29)$$

No caso em que o braço 3 ($q_3\bar{q}_3$) é isolado, as novas tensões de referência pode ser obtidas de forma análoga, ou seja:

$$v_{10}^{*'} = v_{10}^* - v_{30}^* \quad (2.30)$$

$$v_{20}^{*'} = v_{20}^* - v_{30}^* \quad (2.31)$$

As tensões de referência modificadas, dadas pelas equações (2.26)-(2.27), (2.28)-(2.29) e (2.30)-(2.31), podem ser aplicadas no cálculo dos tempos ativos das chaves de potência, definidos pela técnica de *PIWM* escalar definidas por (2.23)-(2.25).

2.3.2 Estratégia de compensação para condição de pós-falta

A compensação da condição de falta verificada no inversor de tensão é implementadas de forma análoga à estratégia anterior. O diagrama de blocos do esquema da estratégia de reconfiguração e compensação de faltas proposto é apresentado na Fig. 2.6. Nesse diagrama, os blocos *ITSC* e *ITQC* referem-se às topologias dos inversores nas condições de operação normal (Fig. 2.1(a)) e de pós-falta (Fig. 2.1(b) - inversor trifásico a quatro chaves.).

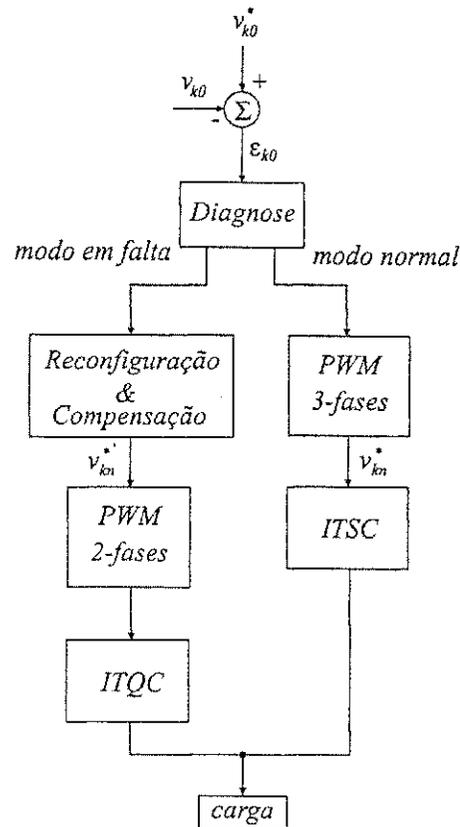


Figura 2.6: Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.1(b)

2.4 Estratégia de compensação utilizando inversores trifásicos de quatro braços

A configuração do inversor de tensão utilizado nesse esquema de compensação é apresentado na Fig. 2.7. Este possui quatro braços compostos pelas chaves $q_1\bar{q}_1$, $q_2\bar{q}_2$, $q_3\bar{q}_3$ e $q_4\bar{q}_4$. O quarto braço ($q_4\bar{q}_4$) é conectado ao neutro da máquina para permitir o controle do sistema na condição de pós-falta. O controle *PWM* do inversor, na condição de operação normal, utiliza a mesma técnica de modulação apresentada na seção 2.2.3. O esquema de tolerância a faltas proposto nessa seção, permite a compensação de uma abertura não comandada (falta w_3) em uma, duas ou três chaves de potência (superiores q_1 , q_2 e q_3 ou inferiores \bar{q}_1 , \bar{q}_2 e \bar{q}_3). Para o melhor entendimento na ação de reconfiguração, admíta-se a ocorrência de uma falta em uma das chaves inferiores \bar{q}_1 , \bar{q}_2 ou \bar{q}_3 . Após a isolamento e a reconfiguração da falta ocorrida, a topologia do inversor apresenta o diagrama esquemático apresentado da Fig. 2.8. Os detalhes dos procedimentos de isolamento, reconfiguração e compensação serão apresentados a seguir. Os esquemas de detecção e identificação das faltas ocorridas seguem

os mesmos princípios das estratégias anteriores.

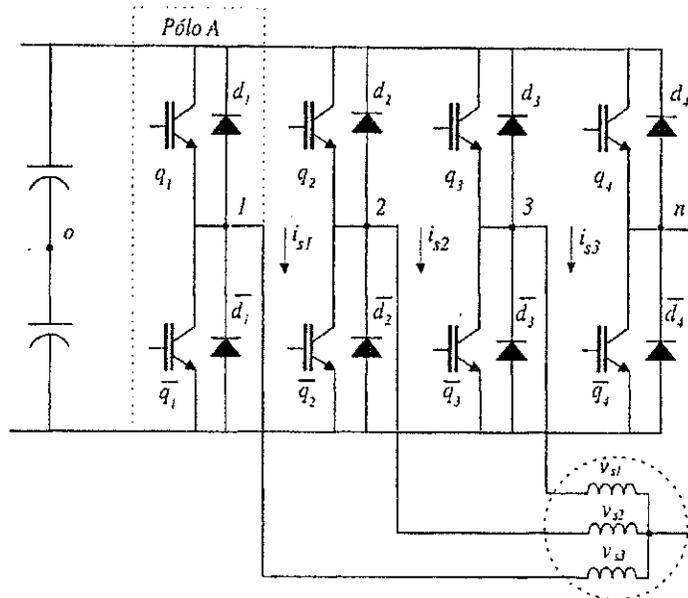


Figura 2.7: Diagrama esquemático do inversor na condição de operação normal.

2.4.1 Esquema de isolamento e reconfiguração

O esquema de isolamento e reconfiguração utilizado nessa estratégia de compensação tem a capacidade de isolar uma, duas ou três chaves com defeito. Essas chaves devem estar localizadas na parte superior ou inferior do inversor de tensão. A ação de isolamento pode ser explicada da seguinte forma: admitindo-se a ocorrência de uma falta em uma das chaves do inversor, o módulo de detecção e identificação localiza a parte do inversor onde se deu a falta (parte superior q_1 , q_2 ou q_3 , ou parte inferior \bar{q}_1 , \bar{q}_2 ou \bar{q}_3) e, em seguida, os comandos das demais chaves, situadas na mesma parte do inversor, são desativados. A ocorrência de uma falta na chave \bar{q}_1 , por exemplo, resulta na interrupção dos comandos de \bar{q}_2 e \bar{q}_3 (ver Fig. 2.8). Analisando-se o inversor de tensão, reconfigurado, verificam-se que os braços deste só conseguem controlar correntes unipolares, nas fases da máquina (ver Capítulo 1), motivo pelo qual, o esquema de reconfiguração conecta o quarto braço do inversor no neutro da máquina. Essa conexão viabiliza uma via para circulação das correntes de fase da máquina. Essa conexão viabiliza uma via para circulação das correntes de fase da máquina. As chaves desse quarto braço são comandadas segundo uma relação cíclica de 50%. A manutenção do funcionamento do sistema, na condição de pós-falta, é implementada por uma estratégia de controle que será apresentada a seguir.

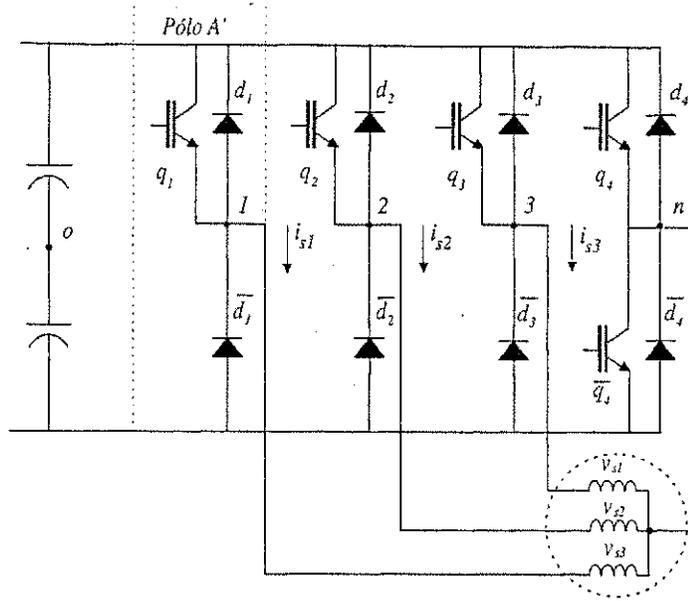


Figura 2.8: Diagrama esquemático do inversor na condição de pós-falta.

2.4.2 Modelo trifásico do sistema

Para o melhor entendimento do funcionamento do sistema, na condição de pós-falta, e de como o módulo de controle pode interagir para efetivar a compensação da condição de falta, os seguintes modelos analíticos são desenvolvidos:

A. Equações das tensões terminais da fonte primária ou da máquina assíncrona

As tensões trifásicas da fonte primária ou da máquina trifásica para uma operação balanceada podem ser obtidas em função das componentes v_{sdq} como:

$$v_{s1} = \sqrt{\frac{2}{3}} v_{sd} \tag{2.32}$$

$$v_{s2} = \sqrt{\frac{1}{6}} \left(-v_{sd} + \sqrt{3} v_{sq} \right) \tag{2.33}$$

$$v_{s3} = -\sqrt{\frac{1}{6}} \left(v_{sd} + \sqrt{3} v_{sq} \right) \tag{2.34}$$

As expressões (2.32)-(2.34) são obtidas considerando-se que a tensão entre o neutro da máquina e o ponto intermediário "0", assim como, a componente homopolar são nulas ($v_{no} = 0$ e $v_{so} = 0$, respectivamente).

B. Equações da máquina assíncrona

O modelo utilizado para o projeto dos controladores de corrente da máquina assíncrona trifásica é obtido segundo os seus componentes nos referencial dq e pode ser escrito como:

$$v_{sd} = R_s i_{sd} + L_s \frac{d i_{sd}}{dt} + e_{sd} \quad (2.35)$$

$$v_{sq} = R_s i_{sq} + L_s \frac{d i_{sq}}{dt} + e_{sq} \quad (2.36)$$

em que R_s é a resistência equivalente estatórica, L_s é a indutância equivalente estatórica e e_{sd} e e_{sq} são as forças contra-eletromotrizes (*f.c.e.m.*) do estator. Estes parâmetros podem ser calculados a partir de:

$$R_s = r_s + r_r l_m^2 / l_r^2 \quad (2.37)$$

$$L_s = \left(\frac{1 - l_m^2}{l_s l_r} \right) l_s \quad (2.38)$$

$$e_{sd} = -\frac{l_m}{l_r} \left[\omega_r \lambda_{rq} + \left(\frac{r_r}{l_r} \right) \lambda_{rd} \right] \quad (2.39)$$

$$e_{sq} = \frac{l_m}{l_r} \left[\omega_r \lambda_{rd} - \left(\frac{r_r}{l_r} \right) \lambda_{rq} \right] \quad (2.40)$$

em que λ_{rd} , λ_{rq} e ω_r são as componentes dq do fluxo rotórico e a velocidade da máquina; e r_s é a resistência estatórica, r_r é a resistência rotórica, l_s é a indutância estatórica, l_r é a indutância rotórica e l_m é a indutância mútua.

2.4.3 Modelo da máquina assíncrona trifásica na condição de pós-falta

Considerando-se que o inversor na condição de pós-falta só permite controlar correntes unipolares, a manutenção do funcionamento do sistema só é possível com a utilização de uma estratégia de controle que garanta o mesmo vetor corrente da condição de operação normal. A síntese dessas correntes é possível desde que haja uma interrupção periódica controlada de uma das correntes de fase da máquina. Para implementação de uma estratégia de controle adequada a essa nova condição de operação é necessária a modelagem da máquina considerando-se esse comportamento. Esse procedimento será desenvolvido a seguir.

A. Equações de tensão e de corrente nos terminais da máquina

O fato de, periodicamente, uma das fases da máquina se encontrar aberta, significa que a corrente da referida fase se anula. Nestas condições, três situações devem ser analisadas

para determinação das condições de contorno e posterior definição de um modelo adequado para controle, que são:

- Fase 1 aberta:

Utilizando a equação de transformação (2.14) para $i_{1n} = 0$, pode-se definir o seguinte conjunto de equações para essas condições de contorno:

$$v_{s2} = \sqrt{\frac{1}{6}} \left(-v_{sd} + \sqrt{3}v_{sq} + \sqrt{2}v_{so} \right) \quad (2.41)$$

$$v_{s3} = -\sqrt{\frac{1}{6}} \left(v_{sd} + \sqrt{3}v_{sq} - \sqrt{2}v_{so} \right) \quad (2.42)$$

$$i_{s2} = -\sqrt{\frac{3}{2}}i_{sd} + \sqrt{\frac{1}{2}}i_{sq} \quad (2.43)$$

$$i_{s3} = -\sqrt{\frac{3}{2}}i_{sd} - \sqrt{\frac{1}{2}}i_{sq} \quad (2.44)$$

$$i_{so} = -\sqrt{2}i_{sd} \quad (2.45)$$

em que $v_{s2} = v_{20} - v_{n0}$ e $v_{s3} = v_{30} - v_{n0}$ dependem das tensões de pólo v_{20} e v_{30} .

- Fase 2 aberta:

No caso em que a fase 2 encontra-se aberta realiza-se um procedimento semelhante para $i_{s2} = 0$. Nestas condições, o conjunto que definem as condições de contorno são:

$$v_{s1} = \sqrt{\frac{2}{3}} \left(v_{sd} + \sqrt{\frac{1}{2}}v_{so} \right) \quad (2.46)$$

$$v_{s3} = -\sqrt{\frac{1}{6}} \left(v_{sd} + \sqrt{3}v_{sq} - \sqrt{2}v_{so} \right) \quad (2.47)$$

$$i_{s1} = \sqrt{\frac{3}{2}}i_{sd} - \sqrt{\frac{1}{2}}i_{sq} \quad (2.48)$$

$$i_{s3} = -\sqrt{2}i_{sq} \quad (2.49)$$

$$i_{so} = \sqrt{\frac{1}{2}}i_{sd} - \sqrt{\frac{3}{2}}i_{sq} \quad (2.50)$$

em que $v_{s1} = v_{10} - v_{n0}$ e $v_{s3} = v_{30} - v_{n0}$ dependem das tensões de pólo v_{20} e v_{30} .

- Fase 3 aberta:

Quando a fase 3 está aberta ($i_{s3} = 0$), o sistema pode ser descrito pelas seguintes equações:

$$v_{s1} = \sqrt{\frac{2}{3}} \left(v_{sd} + \sqrt{\frac{1}{2}} v_{so} \right) \quad (2.51)$$

$$v_{s2} = \sqrt{\frac{1}{6}} \left(-v_{sd} + \sqrt{3} v_{sq} + \sqrt{2} v_{so} \right) \quad (2.52)$$

$$i_{s1} = \sqrt{\frac{3}{2}} i_{sd} + \sqrt{\frac{1}{2}} i_{sq} \quad (2.53)$$

$$i_{s2} = \sqrt{2} i_{sq} \quad (2.54)$$

$$i_{so} = \sqrt{\frac{1}{2}} i_{sd} + \sqrt{\frac{3}{2}} i_{sq} \quad (2.55)$$

em que $v_{1n} = v_{10} - v_{n0}$ e $v_{3n} = v_{30} - v_{n0}$, dependem das tensões de pólo v_{20} e v_{30} .

Nas expressões acima, verifica-se a existência de uma assimetria no sistema, quando ocorre uma abertura em uma das fases do inversor. A tensão v_{n0} é definida pelo padrão de chaveamento do quarto braço (chaves q_4 e \bar{q}_4). A solução mais simples, para fazer $v_{n0} = 0$, é definir um padrão de chaveamento adequado, que reproduza, no quarto braço, esta tensão média nula.

B. Equações da máquina

Analisando-se as equações (2.41)-(2.45), (2.46)-(2.50) e (2.51)-(2.55), observa-se que as tensões de fase v_{s1} , v_{s2} e v_{s3} dependem da tensão homopolar v_{so} . Essa dependência pode ser eliminada definindo-se novas tensões para os eixos dq (v'_{sd} e v'_{sq}) obtidos a partir da incorporação da componente homopolar v_{so} às tensões originais v_{sd} e v_{sq} . As tensões de fase v_{s1} , v_{s2} e v_{s3} obtidas com essa incorporação são similares às equações (2.32)-(2.34) para uma máquina trifásica equilibrada. Assim, dependendo de qual fase se encontra aberta, obtém-se um conjunto de equações para as tensões de fase da máquina.

A incorporação da assimetria do inversor, para o caso em que a fase 1 se encontra aberta, pode ser determinado fazendo-se:

$$v'_{sd} = v_{sd} - \sqrt{2} v_{so} \quad (2.56)$$

$$v'_{sq} = v_{sq} \quad (2.57)$$

Desta forma, as tensões de fase podem ser dadas por:

$$v_{s2} = \sqrt{\frac{1}{6}} \left(-v'_{sd} + \sqrt{3} v'_{sq} \right) \quad (2.58)$$

$$v_{s3} = \sqrt{\frac{1}{6}} \left(-v'_{sd} - \sqrt{3}v'_{sq} \right) \quad (2.59)$$

no caso da fase 2 aberta, introduz-se:

$$v'_{sd} = v_{sd} + \sqrt{\frac{1}{2}}v_{so} \quad (2.60)$$

$$v'_{sq} = v_{sq} - \sqrt{\frac{3}{2}}v_{so} \quad (2.61)$$

às respectivas tensões de fase:

$$v_{s2} = \sqrt{\frac{2}{3}}(v'_{sd}) \quad (2.62)$$

$$v_{s3} = \sqrt{\frac{1}{6}} \left(-v'_{sd} - \sqrt{3}v'_{sq} \right) \quad (2.63)$$

de modo semelhante para a fase 3 aberta, introduz-se:

$$v'_{sd} = v_{sd} + \sqrt{\frac{1}{2}}v_{so} \quad (2.64)$$

$$v'_{sq} = v_{sq} + \sqrt{\frac{3}{2}}v_{so} \quad (2.65)$$

e portanto, as tensões de fase podem ser dadas por:

$$v_{s1} = \sqrt{\frac{2}{3}}(v'_{sd}) \quad (2.66)$$

$$v_{s2} = \sqrt{\frac{1}{6}} \left(-v'_{sd} + \sqrt{3}v'_{sq} \right) \quad (2.67)$$

Observe que as relações (2.58)-(2.59), (2.62)-(2.63) e (2.66)-(2.67) são similares às equações (2.32)-(2.34) e permitem determinar as tensões de fase em termos de v'_{sd} e v'_{sq} e independente da componente homopolar v_{so} .

Em todos os casos, é necessário o conhecimento prévio da componente homopolar para definição da tensão de compensação. O modelo homopolar da máquina assíncrona pode ser dada por:

$$v_{so} = R_{so}i_{so} + L_{so}\frac{di_{so}}{dt} \quad (2.68)$$

em que R_{so} é a resistência homopolar e L_{so} é a indutância homopolar. O termo homopolar v_{so} pode ser incorporado ao modelo de corrente da máquina como uma perturbação.

Utilizando-se as equações (2.56)-(2.57), (2.60)-(2.61) e (2.64)-(2.65), o modelo da máquina dado pelas equações (2.35)-(2.36) pode ser reformulado como:

$$v'_{sd} - u_{sd} = R_s i_{sd} + L_s \frac{di_{sd}}{dt} + e_{sd} \quad (2.69)$$

$$v'_{sq} - u_{sq} = R_s i_{sq} + L_s \frac{di_{sq}}{dt} + e_{sq} \quad (2.70)$$

em que $u_{sd} = -\sqrt{2}v_{so}$ e $u_{sq} = 0$ (para fase 1 aberta); $u_{sd} = v_{so}/\sqrt{2}$ e $u_{sq} = -\sqrt{3/2}v_{so}$ (para fase 2 aberta) e $u_{sd} = v_{so}/\sqrt{2}$ e $u_{sq} = \sqrt{3/2}v_{so}$ (para fase 3 aberta). À exceção dos termos de perturbação u_{sd} e u_{sq} , este modelo é balanceado e idêntico ao modelo descrito por (2.35)-(2.36). Uma observação importante é que o modelo da máquina, para o caso em que fase 1 está aberta, corresponde ao caso mais simples em comparação com os demais.

A partir da Eq. (2.68) e utilizando-se as relações (2.56)-(2.57) com (2.45) (para fase 1 aberta), (2.60)-(2.61) com (2.50) (para fase 2 aberta) e (2.64)-(2.65) com (2.55) (para fase 3 aberta), é possível escrever as seguintes expressões para o cálculo das perturbações u_{sd} e u_{sq} :

$$u_{sd} = R_{sdd}i_{sd} + L_{sdd}\frac{di_{sd}}{dt} + R_{sdq}i_{sq} + L_{sdq}\frac{di_{sq}}{dt} \quad (2.71)$$

$$u_{sq} = R_{sqq}i_{sq} + L_{sqq}\frac{di_{sq}}{dt} + R_{sdq}i_{sd} + L_{sdq}\frac{di_{sd}}{dt} \quad (2.72)$$

em que:

- para a fase 1 aberta $R_{sdd} = 2R_{so}$, $L_{sdd} = 2L_{so}$, $R_{sdq} = L_{sdq} = R_{sqq} = L_{sqq} = 0$;
- para a fase 2 aberta $R_{sdd} = R_{so}/2$, $L_{sdd} = L_{so}/2$, $R_{sdq} = -\sqrt{3}R_{so}/2$, $L_{sdq} = -\sqrt{3}L_{so}/2$, $R_{sqq} = 3R_{so}/2$ e $L_{sqq} = 3L_{so}/2$ e;
- para a fase 3 aberta $R_{sdd} = R_{so}/2$, $L_{sdd} = L_{so}/2$, $R_{sdq} = \sqrt{3}R_{so}/2$, $L_{sdq} = \sqrt{3}L_{so}/2$, $R_{sqq} = 3R_{so}/2$ e $L_{sqq} = 3L_{so}/2$.

As expressões para u_{sd} e u_{sq} , dadas por (2.71) e (2.72) podem ser incorporadas no modelo da máquina para obtenção de um sistema sem o efeito da perturbação. Nesse trabalho, optou-se pela utilização de um modelo baseado nos termos de perturbação dados por (2.69) e (2.70). Esse sistema é desbalanceado, exceto para o caso em que a fase 1 está aberta. Neste caso, a equação dinâmica do eixo q é idêntico ao da máquina balanceada. Para o acionamento da máquina nestas condições, verifica-se a existência de componentes de seqüência negativa, o que sugere que, para controlar a máquina, é necessária a utilização de pelo menos dois controladores, um de seqüência positiva e outro de seqüência negativa. Como o modelo para a fase 1 aberta é o mais simples, é preferível associar a fase aberta a este enrolamento 1. Desta forma, pode-se rotacionar o sistema que descreve a dinâmica da máquina de modo que sempre o enrolamento aberto corresponda a fase 1. Este procedimento pode ser obtido fazendo-se uma rotação nas componentes dq em $2\pi/3$ e $4\pi/3$ *rads*, dependendo de qual fase foi aberta (2 ou 3 respectivamente). Esta rotação pode ser efetuada por meio de matrizes de transformação Ribeiro (2001e), ou seja:

Para a fase 2 aberta as novas variáveis em dq são:

$$y_{sdq} = \begin{bmatrix} -\frac{1}{2} & -\frac{\sqrt{3}}{2} \\ \frac{\sqrt{3}}{2} & -\frac{1}{2} \end{bmatrix} y_{sDQ} = B_2 y_{sDQ} \quad (2.73)$$

no caso da fase 3 aberta:

$$y_{sdq} = \begin{bmatrix} -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{\sqrt{3}}{2} & -\frac{1}{2} \end{bmatrix} y_{sDQ} = B_3 y_{sDQ} \quad (2.74)$$

em que $y_{sdq} = [y_{sd} \ y_{sq}]^T$ e $y_{sDQ} = [y_{sD} \ y_{sQ}]^T$ indicam a tensão e a corrente no sistema de referência original e no novo sistema de referência, respectivamente. As inversas das matrizes B_2 e B_3 são iguais às suas transpostas.

2.4.4 Estratégias de controle com tolerância a faltas

Nesta estratégia, são propostos dois esquemas de controle de corrente com propriedades de tolerância a faltas, que são: A) controladores de histerese individuais e B) controladores de corrente, linear, compostos por módulos de controle de seqüência positiva e negativa Jacobina (2000).

A. Controladores por histerese

Este esquema de controle tem a vantagem de não depender do modelo da máquina utilizada. Como o comportamento das correntes de fase da máquina é determinado pela topologia de pós-falta do inversor, o controle destas correntes só é viável através da definição de novas correntes de referência, adequadas à condição de pós-falta, que resultem no mesmo vetor corrente $\mathbf{i}_s = i_{sd} + j i_{sq}$ da condição de operação normal. Antes da falta, as correntes de referência, em 123, obtidas a partir das correntes nos eixos dq são:

$$i_{s123} = \mathbf{A} i_{sdq0} \quad (2.75)$$

desprezando-se a componente homopolar, obtém-se:

$$i_{s1}^* = \sqrt{\frac{2}{3}} i_{sd}^* \quad (2.76)$$

$$i_{s2}^* = -\frac{1}{\sqrt{6}} i_{sd}^* + \frac{1}{\sqrt{2}} i_{sq}^* \quad (2.77)$$

$$i_{s3}^* = -\frac{1}{\sqrt{6}} i_{sd}^* + \frac{1}{\sqrt{2}} i_{sq}^* \quad (2.78)$$

Analisando-se o circuito de pós-falta do inversor apresentado na Fig. 2.8, observa-se que as correntes de fase sintetizadas devem ser unipolares. A partir da análise do vetor de corrente i_s , para a condição de pós-falta do conversor, podem-se definir setores angulares, delimitados pelos eixos magnéticos s_1 , s_2 e s_3 . Esse vetor pode ser composto por correntes de fase unipolares. Os intervalos relativos a esses setores são apresentados no diagrama fasorial da Fig. 2.9. As respectivas correntes de referência são tabuladas na Tab. 2.2. Nessa tabela, observa-se que as equações que determinam as correntes de referência em termos das componentes dq de referência, para cada setor, são as mesmas equações que definem as correntes de fase da máquina nos casos correspondentes às fases abertas (2.43)-(2.44) (setor I), (2.48)-(2.49) (setor II) e (2.53)-(2.54) (setor III).

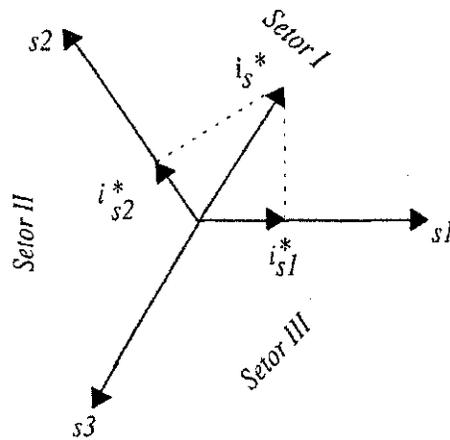


Figura 2.9: Gráfico do vetor corrente e setores no plano dq .

Tabela 2.2: Referências de corrente para o controlador de histerese.

Setor	Intervalo	Correntes
I	$0 \leq \theta \leq \frac{2\pi}{3}$	$i_{s1}^* = \sqrt{\frac{3}{2}}i_{sd}^* + \frac{1}{\sqrt{2}}i_{sq}^*$ $i_{s2}^* = \sqrt{2}i_{sq}^*$ $i_{s3}^* = 0$
II	$\frac{2\pi}{3} \leq \theta \leq \frac{4\pi}{3}$	$i_{s1}^* = 0$ $i_{s2}^* = -\sqrt{\frac{3}{2}}i_{sd}^* + \frac{1}{\sqrt{2}}i_{sq}^*$ $i_{s3}^* = -\sqrt{\frac{3}{2}}i_{sd}^* - \frac{1}{\sqrt{2}}i_{sq}^*$
III	$\frac{4\pi}{3} \leq \theta \leq 0$	$i_{s1}^* = \sqrt{\frac{3}{2}}i_{sd}^* - \frac{1}{\sqrt{2}}i_{sq}^*$ $i_{s2}^* = 0$ $i_{s3}^* = \sqrt{2}i_{sq}^*$

Quando as faltas ocorrem nas chaves superiores, as correntes de referência devem ser unipolares e negativas. A implementação do esquema de controle, após a isolamento da falta, requer a identificação dos setores do vetor de corrente. Com isso, podem-se determinar as referências adequadas de corrente para a topologia de pós-falta do conversor. Na Fig. 2.10 apresenta-se o diagrama de blocos do controlador de histerese, em que os setores que definem qual o conjunto de equações deve ser utilizado nos bloco B_2 ou B_3 .

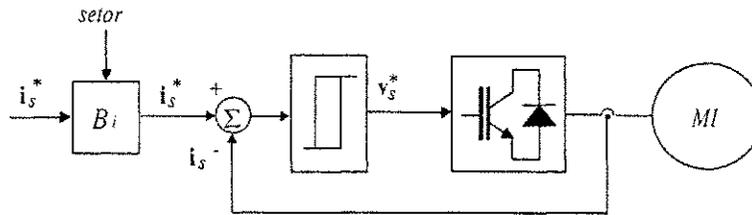


Figura 2.10: Diagrama de blocos do controlador de histerese.

B. Controlador linear

O modelo apresentado pelas Eqs. (2.69) e (2.70) é desbalanceado devido a existência das perturbações (u_{sd} e u_{sq}). Um controlador simples, de seqüência positiva, pode ser utilizado na malha de controle de corrente se essas perturbações forem compensadas na saída do controlador. Todavia, a compensação de u_{sd} e u_{sq} requer o cálculo da componente homopolar da tensão a partir das Eqs. (2.71) e (2.72). Esse procedimento requer o conhecimento dos parâmetros da máquina. Mesmo que esse procedimento seja realizado, existem termos de seqüência negativa nas tensões v'_{sd} e v'_{sq} que devem ser compensados pelas correntes controladas i_{sd} e i_{sq} . Assim, é preferível a utilização de dois controladores, um de seqüência positiva e outro de seqüência negativa, para compensar essas perturbações, sem ter que calculá-las pelas Eqs. (2.71) e (2.72).

A estrutura do controlador proposto é composta por dois controladores PI , sendo um de seqüência positiva e outro de seqüência negativa, síncronos e emulados no referencial estacionário Jacobina (2000).

As expressões que descrevem o comportamento dinâmico do controlador linear proposto são dadas por:

$$\frac{dx_s}{dt} = x'_s + 2k_i \varepsilon_s \quad (2.79)$$

$$\frac{dx'_s}{dt} = -\omega_e x_s \quad (2.80)$$

$$v_s^* = x_s + k_p \varepsilon_s \quad (2.81)$$

em que $\varepsilon_s = \mathbf{i}_s^* - \mathbf{i}_s$ é o erro estacionário de corrente; \mathbf{x}_s e \mathbf{x}'_s são as variáveis de estado, associadas à parte integral do controlador *PI* de dupla seqüência; \mathbf{v}_s^* é a tensão de referência, e k_i e k_p são os ganhos do controlador.

A versão discreta do controlador descrito pelas Eqs. (2.79)-(2.81) pode ser expressa por:

$$\mathbf{x}_s(t) = \cos(\omega_e h) \mathbf{x}_s(t-h) + \frac{1}{\omega_e} \sin(\omega_e h) \mathbf{x}'_s(t-h) \quad (2.82)$$

$$+ 2 \frac{1}{\omega_e} \sin(\omega_e h) k_i \varepsilon_s(t-h) \quad (2.83)$$

$$\mathbf{x}'_s(t) = \omega_e \sin(\omega_e h) \mathbf{x}'_s(t-h) + \cos(\omega_e h) \mathbf{x}'_s(t-h) \quad (2.84)$$

$$+ 2 [\cos(\omega_e h) - 1] k_i \varepsilon_s(t-h)$$

$$\mathbf{v}_s^* = \mathbf{x}_s(t) + k_p \varepsilon_s \quad (2.85)$$

em que h é o período de amostragem.

Na Fig. 2.11 apresenta-se o diagrama de blocos da estratégia de controle linear. Os blocos RI^+ e RI^- representam os controladores de corrente dos eixos d e q , implementados pelas Eqs. (2.82)-(2.85). O bloco \mathbf{A}_{dq}^{-1} corresponde à submatriz obtida da matriz dada pela Eq. (2.15). O bloco \mathbf{A}_0 corresponde às relações (2.58)-(2.59), (2.62)-(2.63) e (2.66)-(2.67), todavia apenas duas tensões, entre v_{1o}^* , v_{2o}^* e v_{3o}^* , são calculadas. No caso da fase 1 aberta, por exemplo, a matriz \mathbf{A}_0 calcula, apenas, as tensões v_{2o}^* e v_{3o}^* , relativas às expressões (2.58)-(2.59). Os blocos \mathbf{B}_k e \mathbf{B}_k^{-1} realizam a rotação do erro de corrente e da tensão de referência (fase aberta 2, $k = 2$ e fase aberta 3, $k = 3$). No caso em que a fase 1 está aberta, as matrizes \mathbf{B}_k e \mathbf{B}_k^{-1} são matrizes identidade. Antes da detecção e isolamento da falta, a rotação não é utilizada.

A implementação do algoritmo de controle na condição de pós-falta pode ser realizada com os seguintes passos:

1. Localização do setor do vetor de corrente \mathbf{i}_s (setores *I*, *II* ou *III*);
2. Determinação das matrizes de rotação \mathbf{B}_k e \mathbf{B}_k^{-1} ;
3. Rotação das grandezas internas do controlador para o modelo mais simples, relativo a fase 1 aberta;
4. Cálculo dos controladores de seqüência positiva e negativa e;
5. Determinação da variável de controle do inversor $v_{k_o}^*$ conforme diagrama de blocos da

Fig. 2.11.

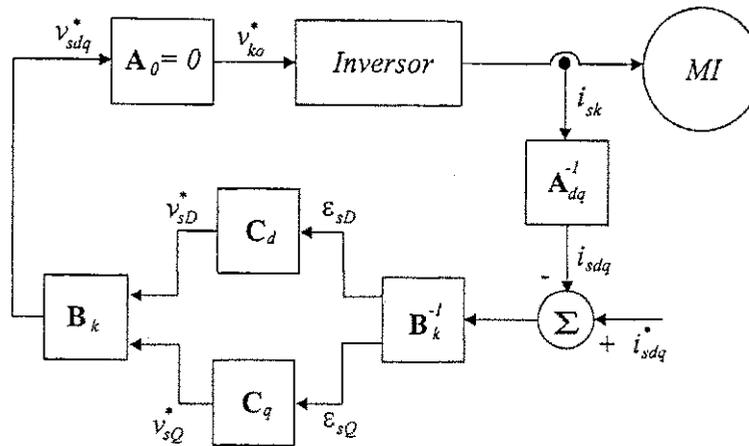


Figura 2.11: Diagrama de blocos do controlador linear.

2.4.5 Estratégia de compensação para condição de pós-falta

A estratégia de compensação pode ser descrita da seguinte forma: admitindo-se a ocorrência de uma falta F_3 na chave $\overline{q_1}$, após a sua detecção e identificação, os seguintes passos devem ser executados:

1. Interrupção dos comandos das chaves $\overline{q_2}$ e $\overline{q_3}$;
2. Habilitação e controle *PWM* do quarto braço ($q_4\overline{q_4}$) segundo a referência $v_{n0}^* = 0$;
3. Localização dos setores do vetor de corrente \mathbf{i}_s^* (setores *I*, *II* ou *III* - ver Fig. 2.10.);
e
4. Execução do algoritmo de controle (controlador de histerese ou controlador linear.) e cálculos das relações cíclicas τ_1 , τ_2 e τ_3 (τ_{qk} refere-se ao tempo em que a chave q_1 permanece fechada.).

A adequação desta seqüência de tarefas, para compensação das faltas ocorridas nas demais chaves, pode ser realizada de forma análoga. O diagrama de blocos do esquema de compensação proposto é apresentado na Fig. 2.12. Nesse diagrama, o bloco de reconfiguração executa as tarefas 1 e 2, o bloco de compensação implementa o algoritmo de controle e os blocos *ITOC* (inversor trifásico a oito chaves.) e *ITOCR* (inversor trifásico a oito chaves - reconfigurado.) correspondem aos circuitos do inversor de tensão antes e depois da falta, respectivamente.

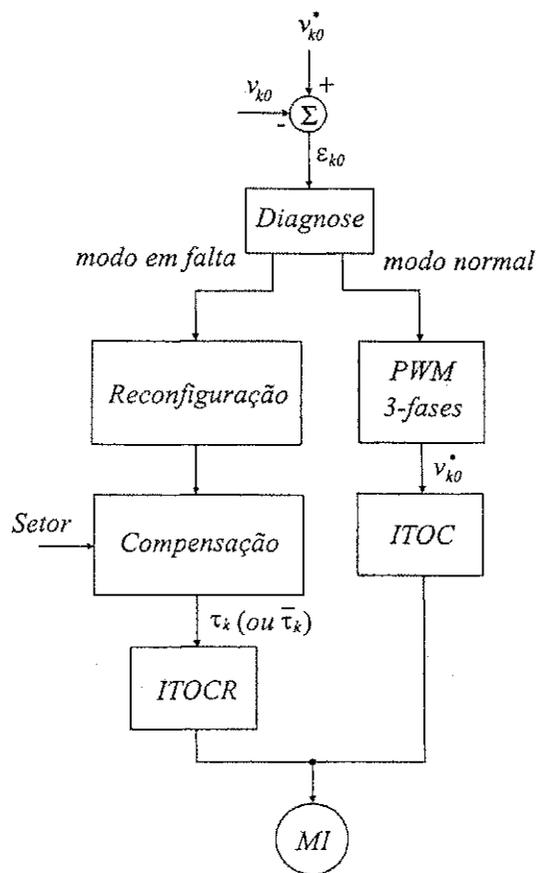


Figura 2.12: Diagrama de blocos do esquema de reconfiguração e compensação de faltas da Fig. 2.7

2.5 Estudo comparativo das estratégias de compensação propostas

O estudo comparativo das estratégias de compensação propostas pode ser resumido através das Tabelas 2.3 a 2.5. Na Tabela 2.3, são apresentados os valores máximos de tensão e de corrente das configurações propostas, funcionando no mesmo nível de potência. Ainda na Tabela 2.3, a tensão do barramento CC (v_d), a amplitude da componente fundamental da tensão de fase (V_m), a amplitude da corrente de fase (I_m), o valor médio da corrente de fase (\bar{I}) e a amplitude da corrente C.A. dos capacitores (I_{ca}) são apresentados. E , V_m , I_m , \bar{I} e I_{ca} são normalizados em relação aos valores de tensão e de corrente da máquina trifásica, alimentada por um inversor trifásico de tensão padrão (inversor de trifásico a seis chaves).

Tabela 2.3: Comparação dos limites de tensão e das correntes das configurações propostas.

Estratégia	v_d	V_m	I_m	\bar{I}	I_{ca}
Fig. 2.1 (a)	1	1	1	0	0
Fig. 2.5 (a)	2	1	1	0	1/2
Fig. 2.7	1	1	1	$2/\sqrt{2}$	0

Os circuitos dos inversores relativos às estratégias representadas nas Figs. 2.1(a) e 2.7 possuem um quarto braço que é um indicativo de aumento de custo, quando comparado com o esquema da Fig. 2.5(a). Todavia, as chaves utilizadas, nesse esquema, devem ser dimensionadas para uma tensão de alimentação duas vezes maior do que aquelas dos outros dois esquemas. Este fator também representa um aumento de custo, além disso, a configuração da Fig. 2.5 apresenta a desvantagem da circulação de correntes alternadas no seu banco de capacitores na condição de pós-falta. Todavia, essa condição de operação deve ser limitada a curtos intervalos de tempo para evitar problemas nos capacitores do barramento C.C..

Na Tabela 2.4, são apresentados os aumentos de custo relativos da inclusão dos dispositivos de potência nas configurações propostas. Os custos dos dispositivos de potência incluídos nos esquemas de compensação são normalizados, tomando-se como referência, um sistema de acionamento de máquinas de 600V e 50A. O esquema da Fig. 2.1(a) apresenta um aumento de custo de 50.13% em relação à configuração padrão. Contudo, esse aumento de custo pode ser justificado pelo nível de tolerância a faltas inserido no sistema. O esquema da Fig. 2.5(a) apresenta um custo menor em comparação com a proposta anterior. Todavia, o uso desse esquema, na condição de pós-falta, é limitado a um curto intervalo de tempo, necessário para os procedimentos de manutenção. A estratégia mostrada na Fig. 2.7

apresenta um custo intermediário de 33.33%, contudo, a eficiência desse esquema resume-se à compensação de abertura não comandada de uma, duas ou três chaves do inversor. Essas chaves devem estar situadas nas partes superior ou inferior ($q_1q_2q_3$) do inversor ($\bar{q}_1\bar{q}_2\bar{q}_3$). Uma outra desvantagem dessa configuração é que a continuidade de funcionamento do sistema é viabilizada por correntes de fase unipolares. Todavia, deve-se levar em consideração que essa condição de funcionamento deve durar curtos intervalos de tempo.

Tabela 2.4: Comparação do aumento de custo das configurações propostas.

Estratégia	IGBT	Triacs	Fusíveis	Total
Fig. 2.1 (a)	33.33%	10.7%	6.1%	50.13%
Fig. 2.5 (a)	0%	10.7%	6.1%	16.8%
Fig. 2.7	33.33%	0	0	33.33%

A eficiência dos esquemas propostos, em relação à capacidade de isolação e aos tipos de falta que, efetivamente, podem ser compensados, são resumidos na Tab. 2.5. Nessa Tabela, observa-se que os dois primeiros esquemas podem compensar as faltas de curto-circuito ou de circuito-aberto em uma ou duas chaves do mesmo braço. Conseqüentemente, o esquema de isolação tem a capacidade de isolar um braço. O esquema da Fig. 2.7 tem a capacidade de isolar até três chaves com defeito, todavia, a capacidade de compensação desse esquema é limitada às faltas de circuito-aberto nas chaves do inversor.

Tabela 2.5: Comparação da eficiência de compensação das configurações propostas.

Estratégia	Capacidade de Isolação	Faltas compensadas
Fig. 2.1 (a)	uma ou duas chaves	w_3 ou w_4
Fig. 2.5 (a)	uma ou duas chaves	w_3 ou w_4
Fig. 2.7	uma, duas ou três chaves	w_3

2.6 Resultados de simulação

A avaliação inicial das estratégias de reconfiguração e compensação de faltas ocorridas nas chaves do inversor de tensão foi realizada com auxílio de um programa de simulação implementado em linguagem C. Nesse programa, simula-se um sistema de acionamento de máquinas composto por um inversor de tensão trifásico, uma máquina assíncrona e pelos módulos de aquisição de sinais, diagnose, compensação e controle. A modelagem dos diversos módulos (máquina, inversor, diagnose, reconfiguração, compensação e controle) é

realizada de forma análoga ao sistema simulado no Capítulo 1.

Os resultados de simulação apresentados nessa seção referem-se à estratégia que utiliza o inversor trifásico a oito chaves (Fig. 2.7). Nas figuras 2.13, 2.14 e 2.15 são apresentados os resultados relativos à estratégia de compensação proposta nas condições normal e de pós-falta. Tais resultados correspondem à operação do sistema durante a ocorrência de uma falta na chave \bar{q}_1 e demonstram os respectivos efeitos da compensação. A falta é introduzida no instante $t_o = 0.05s$. Durante a operação normal, as chaves do quarto braço permanecem desativadas. As correntes da máquina são reguladas com o controlador linear (Fig. 2.11). Nas figuras 2.13 e 2.14, apresenta-se os resultados das correntes i_{sd} e i_{sq} sobrepostas às suas respectivas referências i_{sd}^* e i_{sq}^* . Na Fig. 2.15, é apresentada a forma de onda da corrente de fase i_{s1} . Nessa curva, observa-se que, após a isolação da falta, o controlador a compensa a partir da definição de novas correntes de fase, que mantêm o mesmo vetor corrente da operação normal. Além disso, é importante observar que, a corrente de fase resultante é unipolar positiva.

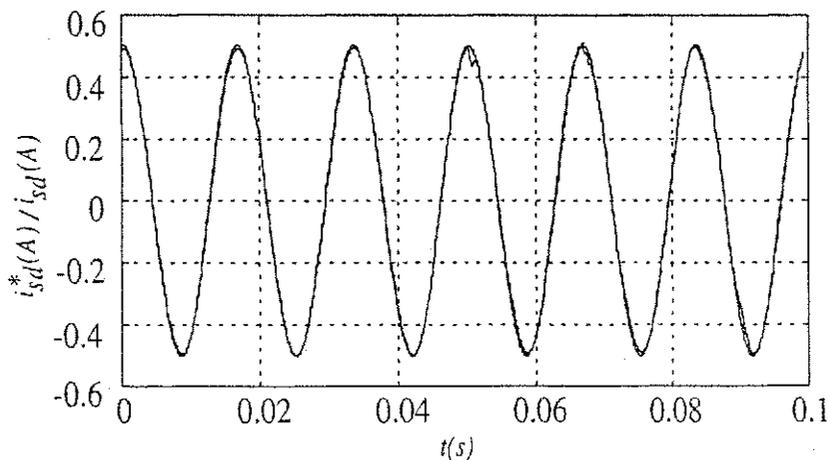


Figura 2.13: Gráfico da corrente i_{sd} sobreposta a referência i_{sd}^* antes da e após a compensação da falta.

2.7 Resultados experimentais

A validação experimental das estratégias de compensação propostas foi realizada com o auxílio da mesma plataforma experimental do Capítulo 1. Inicialmente são apresentados os resultados relativos ao esquema de compensação da Fig. 2.1(a). Esses resultados demonstram o comportamento do sistema nas condições de operação normal e de pós-falta. Na realização desses testes experimentais, as correntes da máquina foram reguladas segundo as

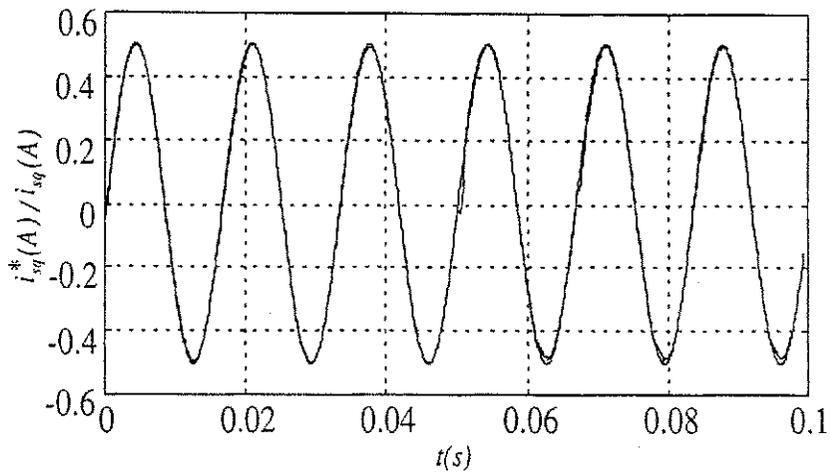


Figura 2.14: gráfico da corrente i_{sq} sobreposta a referência i_{sq}^* antes da e após a compensação da falta.

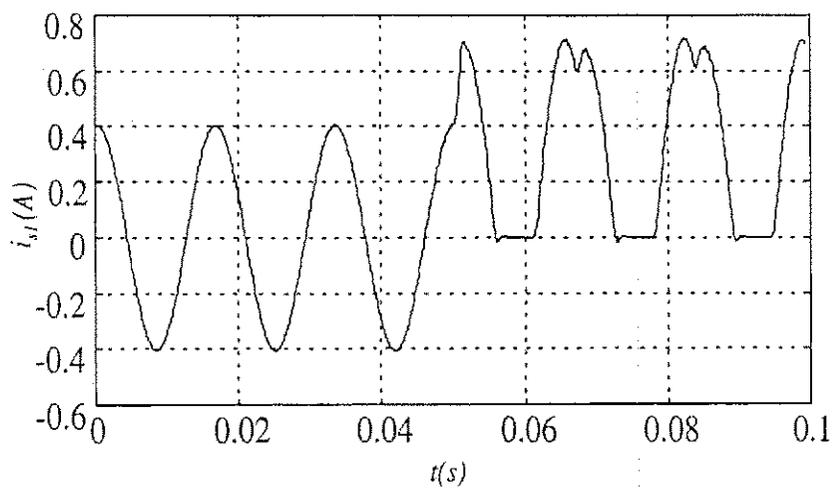


Figura 2.15: Gráfico da corrente de fase i_{s1} antes da e após a compensação da falta.

técnicas de malha aberta (Volts \times Hertz) e de malha fechada (controlador PI no referencial síncrono). Os gráficos apresentados nas Fig. 2.16 referem-se aos resultados experimentais das correntes de fase de uma máquina de indução, durante a ocorrência de uma falta na chave $\overline{q_3}$. Estes resultados demonstram os efeitos da estratégia de compensação quando as correntes da carga são reguladas segundo uma estratégia de malha aberta. A falta é introduzida no instante $t_o = 0.03s$. A implementação dos esquemas de reconfiguração e de compensação da condição falta é realizada no instante $t_c = 0.037s$. Esse intervalo foi introduzido para salientar o funcionamento do sistema durante a compensação da condição de falta, podendo ser minimizado. Analisando-se esses resultados, verifica-se que após a compensação, as correntes da carga apresentam a mesma forma de onda da operação normal.

Na Fig. 2.17, os resultados apresentados são equivalentes aos obtidos com a técnica de malha fechada. A máquina é controlada por um controlador PI síncrono, emulado no referencial estacionário. Nesses gráficos, apresenta-se as correntes de fase i_{l1} , i_{l2} e i_{l3} sobrepostas às suas respectivas referências i_{s1}^* , i_{s2}^* e i_{s3}^* . A condição de falta é introduzida em $t_o = 0.03s$ e a sua compensação é também implementada em $t_c = 0.037s$. Nessas figuras, observa-se que as correntes de fase necessitam de um intervalo $\Delta t = 0.007s$ para convergir para suas respectivas referências. Ainda em relação a estas curvas, verifica-se que no intervalo compreendido entre a ocorrência da falta e sua compensação, as correntes de fase divergem das suas referências, o que decorre das não-linearidades introduzidas pelos circuitos do inversor durante a efetivação do procedimento de reconfiguração. Este efeito é minimizado após a compensação da falta ($t > 0.044s$). Os resultados experimentais demonstram, portanto, a eficiência do esquema de compensação proposto.

Os resultados obtidos para o esquema de compensação da Fig. 2.5 (a) são apresentados nas Figs. 2.18 e 2.19. Na Fig. 2.18, apresentam-se os resultados das correntes de fase da máquina i_{sj} quando a estratégia de malha aberta é empregada. Os resultados obtidos são semelhantes aos da estratégia anterior. Os instantes de simulação da falta e de sua posterior compensação são os mesmos dos experimentos anteriores. Na Fig. 2.19, são apresentados os mesmos resultados quando as correntes da máquina são reguladas com uma técnica de malha fechada. Nesses resultados, também se observam divergências entre as correntes da carga i_{l1} , i_{l2} e i_{l3} e suas respectivas referências, entre a ocorrência da falta e sua respectiva compensação. Os resultados obtidos para os esquemas das Figs. 2.1(a) e 2.5(a) apresentam resultados semelhantes.

Os resultados relativos aos testes experimentais obtidos com a configuração que utiliza um inversor trifásico a oito chaves (Fig. 2.7) são apresentados nas Figs. 2.20, 2.21 e 2.22.

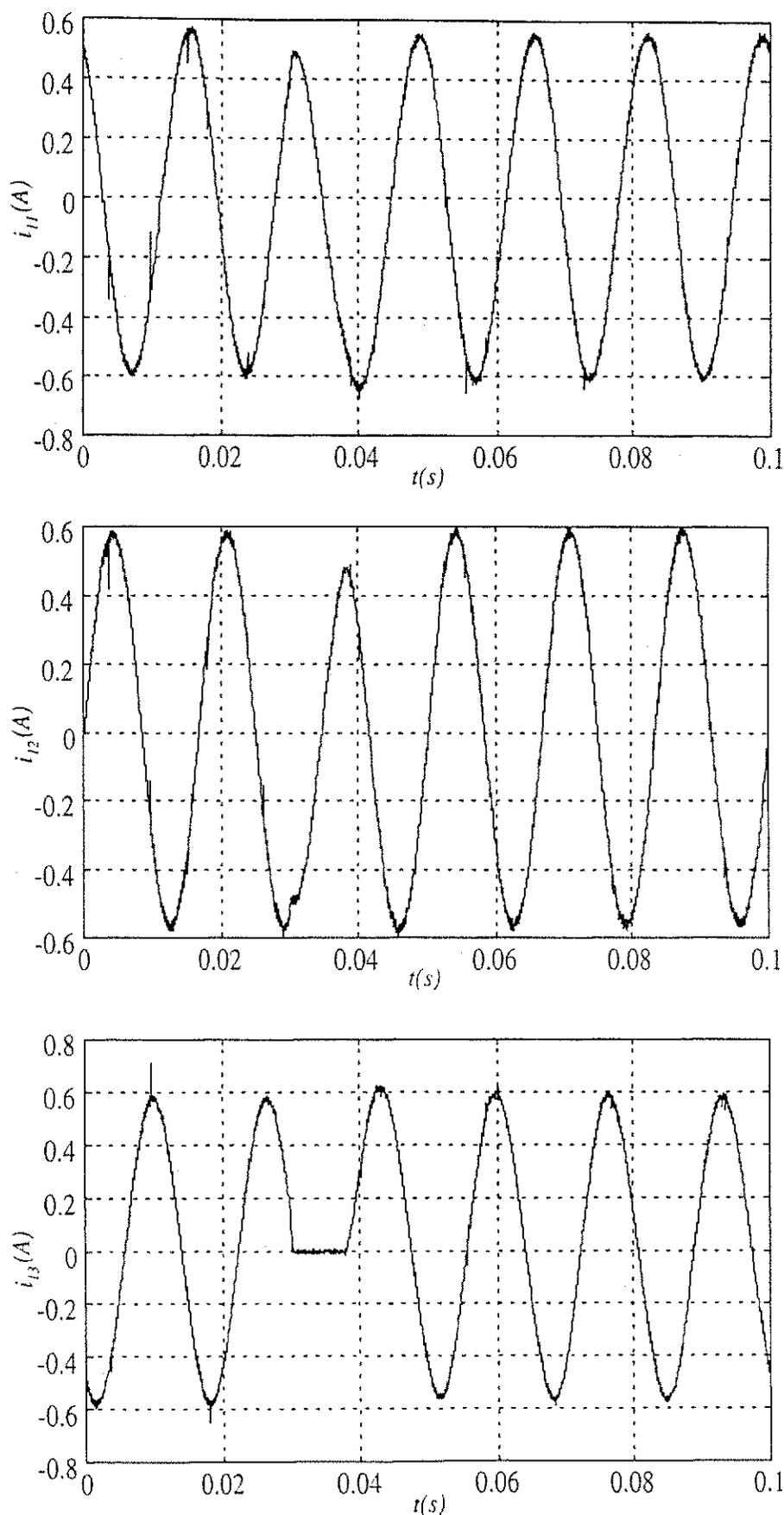


Figura 2.16: Resultados experimentais do esquema de compensação de faltas da Fig. 2.1(a) com controle de tensão em malha aberta.

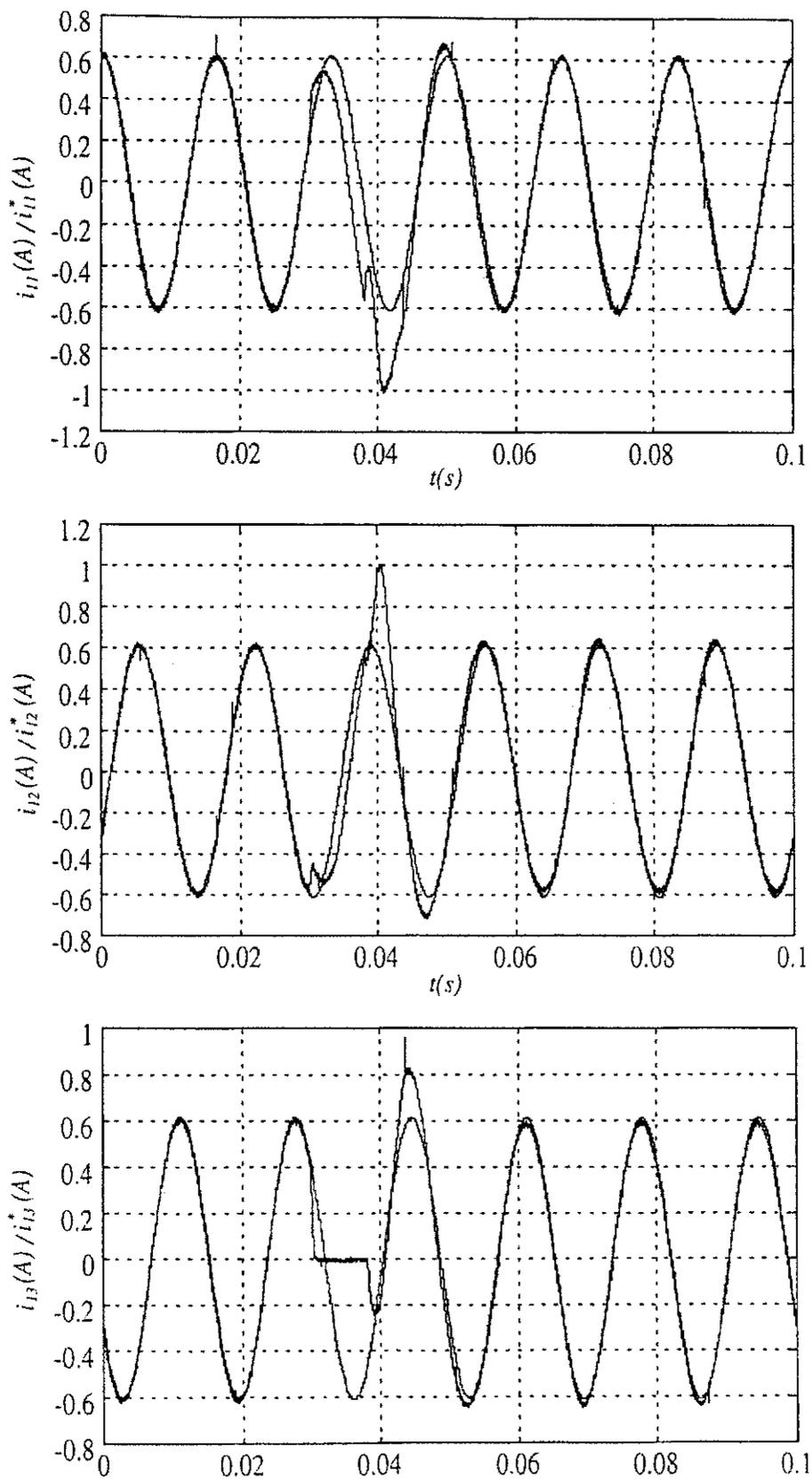


Figura 2.17: Resultados experimentais do esquema de compensação de faltas da Fig. 2.1(a) com controle de corrente em malha fechada.

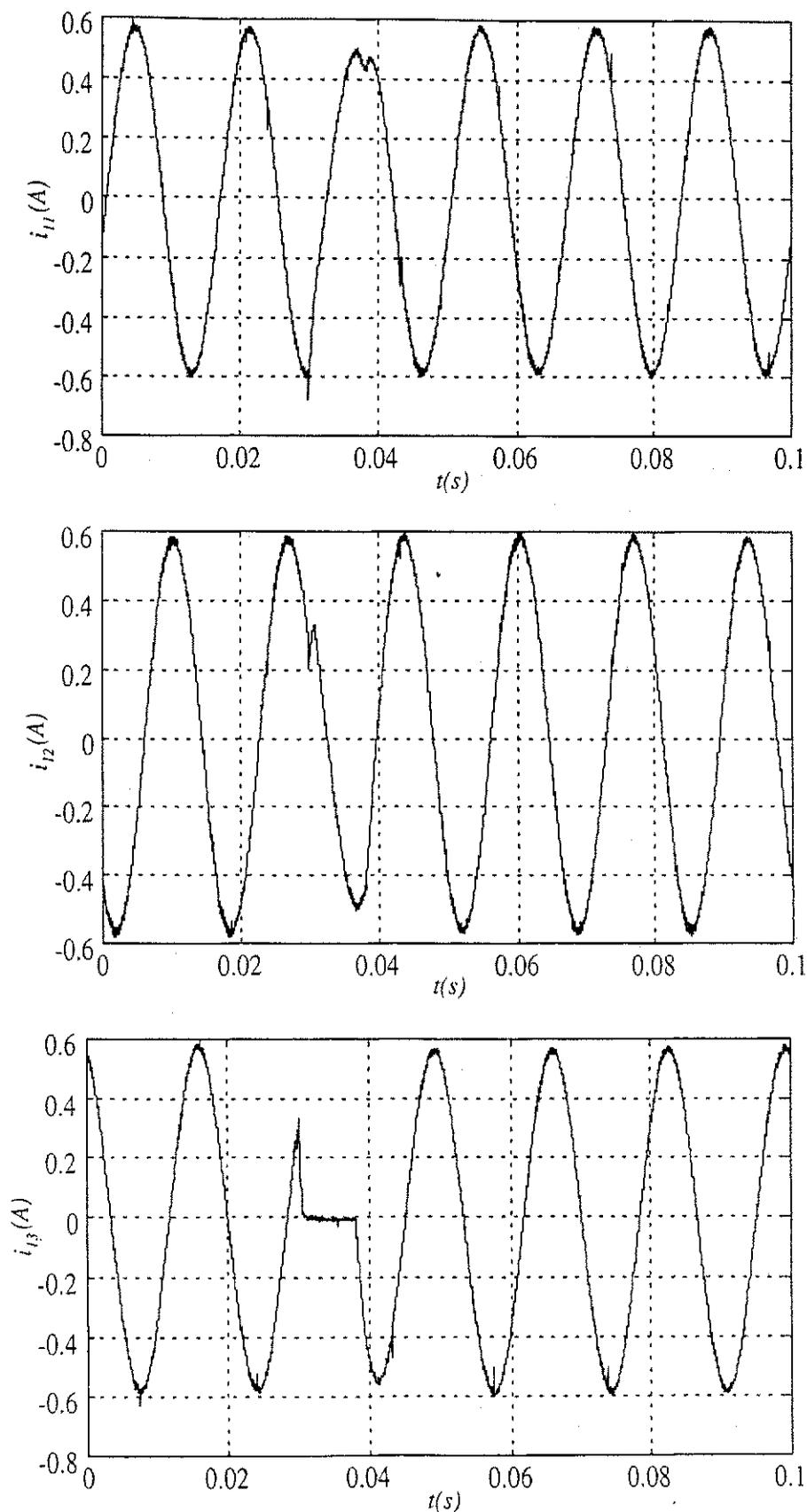


Figura 2.18: Resultados experimentais do esquema de compensação de faltas da Fig. 2.5(a) com controle de tensão em malha aberta.

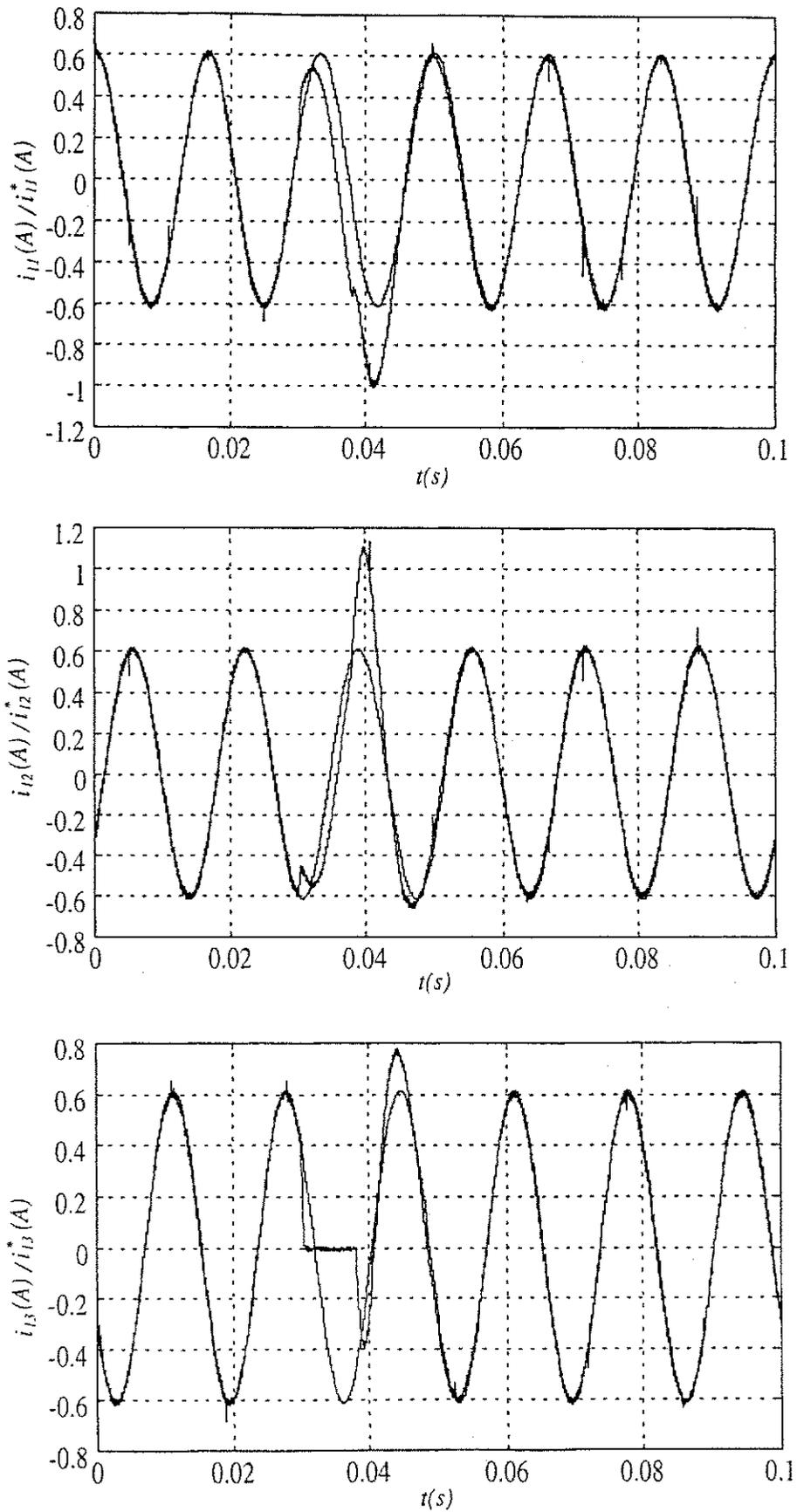


Figura 2.19: Resultados experimentais do esquema de compensação de faltas da Fig. 2.5(c) com controle de corrente em malha fechada.

O tipo de falta introduzido no inversor é o mesmo dos testes realizados por simulação. A falta é introduzida no instante $t_o = 0.05s$. Durante a operação normal, as chaves do quarto braço permanecem desativadas. As correntes da máquina são reguladas com o controlador linear. Nas figuras 2.20 e 2.21, são apresentadas as correntes de fase nos eixos d e q (i_{sd} e i_{sq}) sobrepostas às suas respectivas referências (i_{sd}^* e i_{sq}^*). A corrente na fase 1 da máquina é apresentada na Fig. 2.22. Nesse teste, a detecção da falta é implementada de forma instantânea. Após o transitório, relativo aos procedimentos de reconfiguração do circuito do inversor, o controlador regula, adequadamente as correntes i_{sd} e i_{sq} . Comparando-se esses resultados com os de simulação, observa-se que ambos são similares para as mesmas condições de operação.

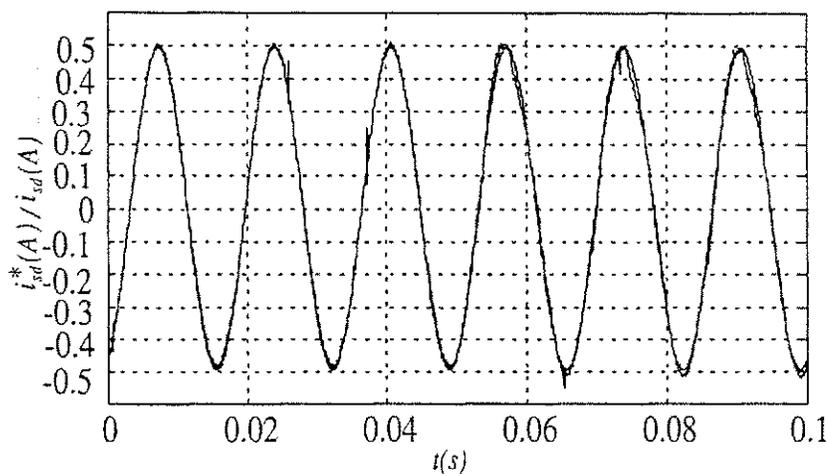


Figura 2.20: Gráfico da corrente i_{sd} sobreposta à referência i_{sd}^* antes da e após a compensação da falta.

2.8 Conclusões

Nesse capítulo, foram apresentadas três estratégias de compensação para faltas ocorridas nos inversores de tensão utilizados em sistemas estáticos de conversão. Essas estratégias garantem a continuidade de funcionamento do sistema na ocorrência de uma falta de curto-circuito (w_4) ou de um circuito aberto (w_3), em uma, duas ou três chaves do inversor. O esquema apresentado na Fig. 2.1(a) utiliza um quarto braço ($q_4\bar{q}_4$) como redundância de componentes. Com esse esquema é possível compensar a ocorrência de uma falta em uma ou duas chaves simultâneas do mesmo braço do inversor. Nesse esquema, o braço em que ocorreu a falta é isolado e substituído pelo redundante. A eficiência dessa estratégia de compensação foi comprovada por testes experimentais. O segundo esquema apresentado

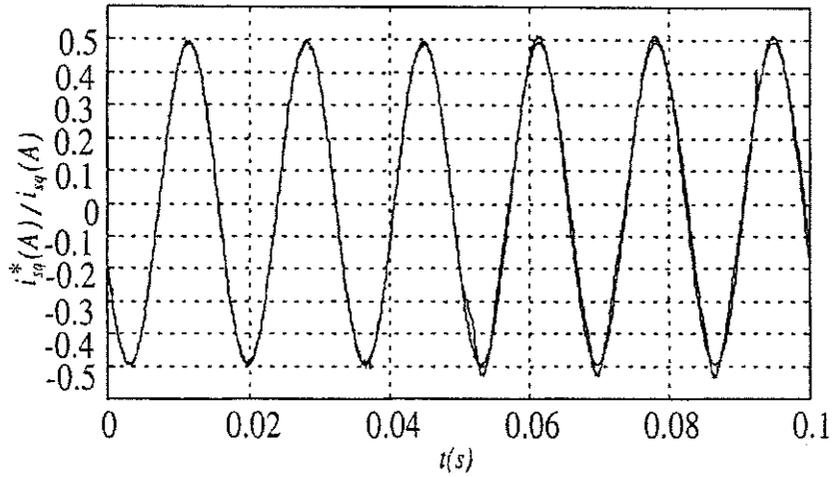


Figura 2.21: Gráfico da corrente i_{sq} sobreposta à referência i_{sq}^* antes da e após a compensação da falta.

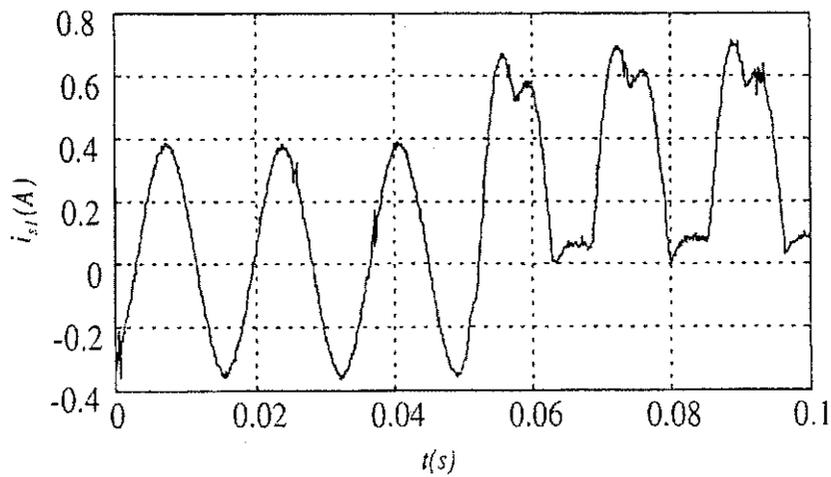


Figura 2.22: Gráfico da corrente na fase i_{s1} antes da e após a compensação da falta.

(Fig. 2.5(a)) sugere uma alternativa econômica para a solução anterior. De forma análoga à estratégia anterior, esse esquema tem a capacidade de isolar um braço do inversor na ocorrência de uma falta, em uma de suas chaves. Esse esquema apresenta a desvantagem da circulação de correntes CA nos capacitores do barramento CC . Além disso, as chaves utilizadas, nesse esquema, devem ser dimensionadas com o dobro da tensão da estratégia anterior. A validação desse esquema de compensação foi realizada a partir de resultados experimentais. Os resultados obtidos para os esquemas das Fig. 2.1(a) e 2.5(a), demonstraram uma equivalência de desempenho. O terceiro esquema proposto utiliza um inversor trifásico a oito chaves (ver Fig. 2.7). Com esse esquema, é possível isolar e compensar as faltas ocorridas em uma, duas ou três chaves do inversor. Essas chaves devem estar situadas nas partes superior ou inferior do circuito do inversor. Além disso, o tipo de falta passível de compensação corresponde à abertura não comandada das chaves de potência. Esse esquema possui uma limitação, quanto à operação do sistema na condição de pós-falta, em decorrência da circulação de correntes unipolares na fase da máquina. A eficiência dessa estratégia foi comprovada através de resultados de simulação e de testes experimentais. A análise da relação custo \times benefício das estratégias propostas foi realizada observando-se a quantidade de componentes extras necessários para implementação dos esquemas de reconfiguração. Associado a esse fator, analisou-se a capacidade de isolamento e de compensação das faltas ocorridas. Todos os esquemas propostos são de fácil implementação, o que viabiliza a sua inclusão nos sistemas estáticos de conversão comerciais.

Capítulo 3

Estratégias de compensação para conversores CA/CA trifásicos

3.1 Introdução

Nas estruturas típicas de sistemas de acionamento de máquinas, a fonte CC é implementada por um retificador trifásico não controlado. Essa configuração produz distorções harmônicas de corrente e baixo fator de potência, na entrada do sistema. Além disso, o retificador não controlado não permite o fluxo bidirecional de potência entre a fonte primária e a carga. Essas limitações podem ser minimizadas com a substituição desse retificador por um inversor trifásico convencional Kohlmeier, Niermeyer e Scroder (1997). A essa nova estrutura, podem ser aplicados os mesmos princípios de tolerância a faltas introduzidos no capítulo 2.

Neste capítulo, apresentam-se duas estratégias de compensação para faltas ocorridas em conversores CA/CA trifásicos. A primeira estratégia utiliza, como topologia de pós-falta, inversores trifásicos com número reduzido de componentes. A segunda estratégia utiliza, na condição de pós-falta, uma nova topologia de conversor CA/CA , composta por cinco braços, em que um desses braços é compartilhado pelos inversores que controlam a entrada do sistema e da máquina. Esse braço conecta, simultaneamente, uma das fases da fonte primária e uma das fases da carga. Em ambas estratégias, é possível compensar as faltas de curto-circuito (w_3) ou de circuito-aberto (w_4) em uma ou duas chaves do mesmo braço do conversor. A capacidade de isolamento das estruturas propostas é de, até, dois braços para a primeira estratégia e de um braço para a segunda. As técnicas de controle utilizadas no lado da máquina e da entrada do conversor são apresentadas. A validação da eficiência das estratégias propostas foi realizada por resultados experimentais.

3.2 Estratégia de compensação com topologia de pós-falta composta por inversores com número reduzido de componentes

A configuração do sistema proposto, na condição de operação normal, é apresentada na Fig. 3.1, composta por dois inversores trifásicos convencionais, conectados por um barramento CC. O inversor trifásico composto pelas chaves $q_{gj}(\bar{q}_{lj})$ substitui o retificador utilizado nos sistemas de acionamento convencionais. Nesse conversor, existem seis triacs (t_{rgj} e t_{rlj}) utilizados no esquema de reconfiguração. A isolação dos braços do inversor, na ocorrência de faltas de curto-circuito (w_3), é realizada pelos fusíveis rápidos $F_{g1}\bar{F}_{g1}$, $F_{g2}\bar{F}_{g2}$, $F_{g3}\bar{F}_{g3}$, $F_{l1}\bar{F}_{l1}$, $F_{l2}\bar{F}_{l2}$ e $F_{l3}\bar{F}_{l3}$. O esquema proposto pode compensar as faltas de circuito-aberto (w_3) ou de curto-circuito (w_4), em uma ou duas chaves do mesmo braço do inversor. A estratégia de reconfiguração pode isolar até dois braços do conversor, sendo um no inversor de entrada $q_{g1}\bar{q}_{g1}$, $q_{g2}\bar{q}_{g2}$ ou $q_{g3}\bar{q}_{g3}$ e outro no inversor de saída $q_{l1}\bar{q}_{l1}$, $q_{l2}\bar{q}_{l2}$ ou $q_{l3}\bar{q}_{l3}$. Quando uma das referidas faltas ocorre, o triac, correspondente ao braço em falta (t_{rg1} , t_{rg2} , t_{rg2} , t_{rl1} , t_{rl2} e t_{rl3}), é gatilhado, conectando os pontos K_{g1} , K_{g2} e K_{g3} (ou K_{l1} , K_{l2} e K_{l3}) ao ponto "0". Por exemplo, na Fig. 3.2, apresenta-se o circuito do conversor reconfigurado para o caso da ocorrência de uma falta, no terceiro braço do inversor de saída ($q_{l3}\bar{q}_{l3}$).

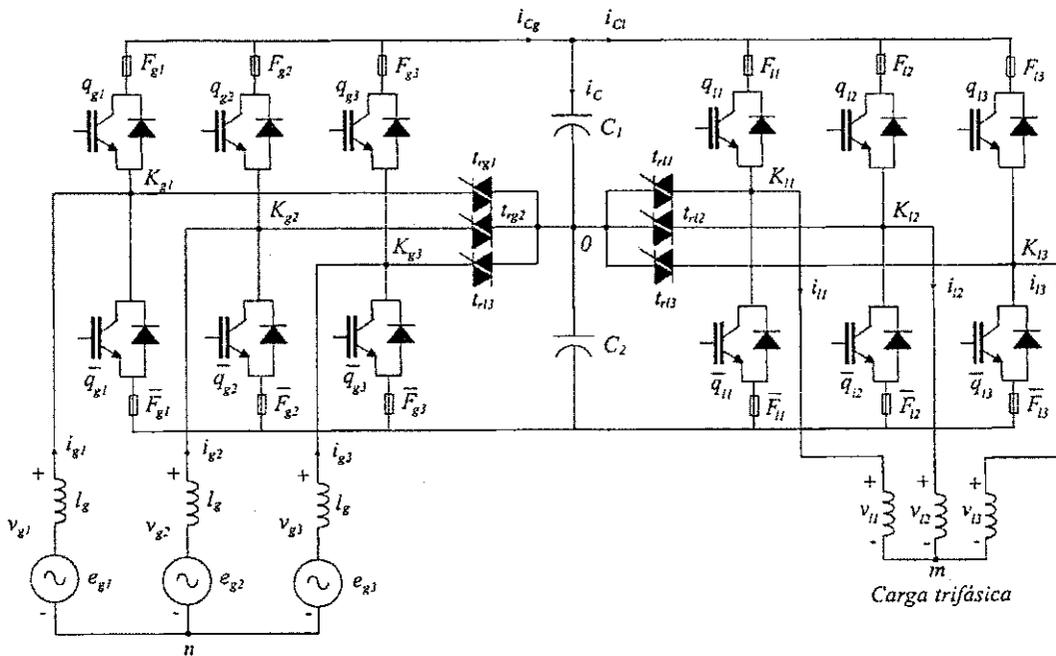


Figura 3.1: Diagrama esquemático do conversor CA/CA na condição de operação normal.

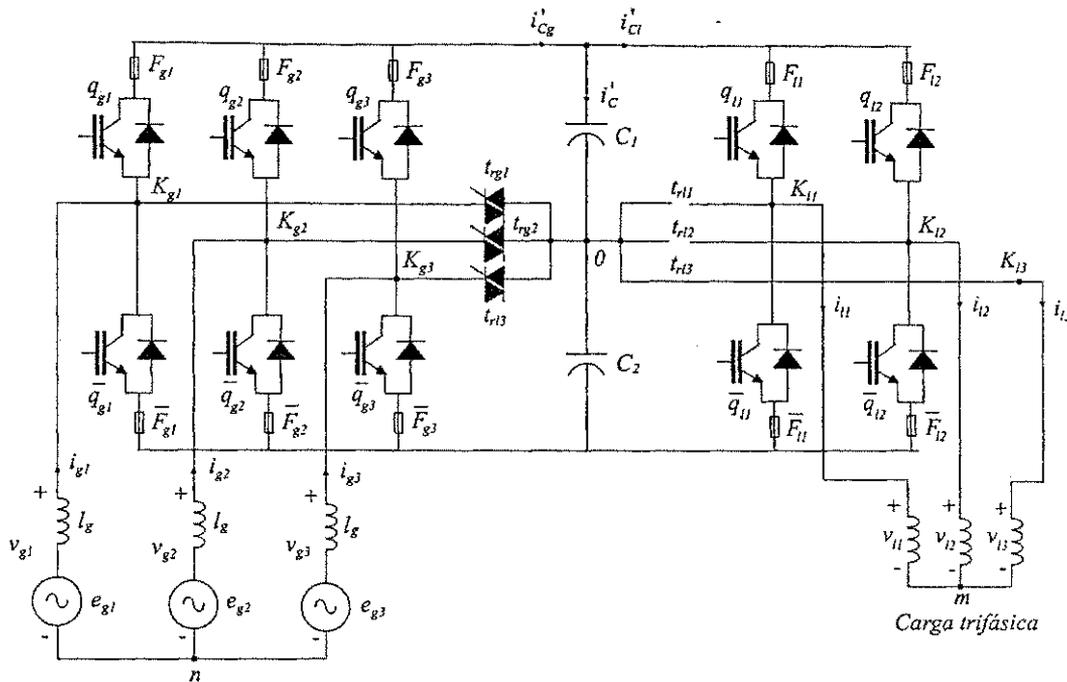


Figura 3.2: Diagrama esquemático do conversor CA/CA na condição de operação de pós-falta.

3.2.1 Controle do conversor na condição de operação normal - PWM escalar

As tensões da fonte primária v_{g1} , v_{g2} e v_{g3} e as tensões da carga v_{l1} , v_{l2} e v_{l3} dependem do estado das chaves de potência $q_{g1}\bar{q}_{g1}$, $q_{g2}\bar{q}_{g2}$, $q_{g3}\bar{q}_{g3}$, $q_{l1}\bar{q}_{l1}$, $q_{l2}\bar{q}_{l2}$ e $q_{l3}\bar{q}_{l3}$, e podem ser expressas em termos das variáveis binárias $q_{g1} - q_{g3}$ e $q_{l1} - q_{l3}$, como:

$$v_{g1} = v_{g10} - v_{n0} = (2q_{g1} - 1) \frac{v_d}{2} - v_{n0} \quad (3.1)$$

$$v_{g2} = v_{g20} - v_{n0} = (2q_{g2} - 1) \frac{v_d}{2} - v_{n0} \quad (3.2)$$

$$v_{g3} = v_{g30} - v_{n0} = (2q_{g3} - 1) \frac{v_d}{2} - v_{n0} \quad (3.3)$$

$$v_{l1} = v_{l10} - v_{n0} = (2q_{l1} - 1) \frac{v_d}{2} - v_{n0} \quad (3.4)$$

$$v_{l2} = v_{l20} - v_{n0} = (2q_{l2} - 1) \frac{v_d}{2} - v_{n0} \quad (3.5)$$

$$v_{l3} = v_{l30} - v_{n0} = (2q_{l3} - 1) \frac{v_d}{2} - v_{n0} \quad (3.6)$$

As tensões de referência, utilizadas pela técnica de modulação PWM, podem ser determinadas diretamente, a partir das tensões da fonte primária e da carga, em relação ao

ponto central "0" do barramento CC , que são:

$$v_{g10}^* = v_{g1}^* - v_{n0}^* \quad (3.7)$$

$$v_{g20}^* = v_{g2}^* - v_{n0}^* \quad (3.8)$$

$$v_{g30}^* = v_{g3}^* - v_{n0}^* \quad (3.9)$$

$$v_{l10}^* = v_{l1}^* - v_{m0}^* \quad (3.10)$$

$$v_{l20}^* = v_{l2}^* - v_{m0}^* \quad (3.11)$$

$$v_{l30}^* = v_{l3}^* - v_{m0}^* \quad (3.12)$$

Se as tensões de referência $v_{g1}^* - v_{g3}^*$ e $v_{l1}^* - v_{l3}^*$ são dadas, o problema agora consiste em como determinar $v_{g10}^* - v_{g30}^*$ e $v_{l10}^* - v_{l30}^*$ a partir das Eqs. (3.7)-(3.9) e (3.10)-(3.12). Este problema já foi resolvido por Jacobina, Lima e Silva (1997) para o caso do inversor trifásico convencional. Todavia, este método pode também ser estendido para a solução do conversor da Fig. 3.1. Tal procedimento pode ser obtido, executando-se os seguintes passos:

1. Determina-se os valores máximo (v_{\max}^*) e mínimo (v_{\min}^*) dentre as tensões de referência v_{g1}^* , v_{g2}^* , v_{g3}^* , v_{l1}^* , v_{l2}^* , v_{l3}^* ;
2. Testa-se a condição de viabilidade de funcionamento $v_{\max}^* - v_{\min}^* < v_d$. Se esse teste falhar, interrompe-se o processo. Caso contrário, executa-se o passo seguinte;
3. Atribui-se o valor $v_d/2$ à tensão de fase que determina v_{\max}^* ;
4. Calcula-se v_{n0}^* (v_{m0}^*) a partir das tensões de referência e do valor definido no passo anterior, utilizando a equação correspondente dentre Eqs. (3.7)-(3.9) e (3.10)-(3.12); e
5. Dados v_{n0}^* (v_{m0}^*) e as equações não utilizadas no passo anterior, calcula-se as demais tensões.

As larguras de pulso $\tau_{g1} - \tau_{g3}$ e $\tau_{l1} - \tau_{l3}$, durante os quais as chaves $q_{g1} - q_{g3}$ e $q_{l1} - q_{l3}$ são gatilhadas para síntese das tensões de referência desejadas, são calculadas por:

$$\tau_{g1} = T(v_{g10}^*/v_d) + T/2 \quad (3.13)$$

$$\tau_{g2} = T(v_{g20}^*/v_d) + T/2 \quad (3.14)$$

$$\tau_{g3} = T(v_{g30}^*/v_d) + T/2 \quad (3.15)$$

$$\tau_{l1} = T(v_{l10}^*/v_d) + T/2 \quad (3.16)$$

$$\tau_{l2} = T(v_{l20}^*/v_d) + T/2 \quad (3.17)$$

$$\tau_{l3} = T(v_{l30}^*/v_d) + T/2 \quad (3.18)$$

em que T é o período de chaveamento do conversor.

A determinação dos períodos de roda livre pode ser formulada de forma conjunta para os dois inversores, como apresentado em Jacobina, Lima e Silva (1997) ou tratada individualmente. Essa última opção permite o controle de como a distorção harmônica é dividida entre os dois inversores. Os períodos de roda-livre, correspondentes as tensões v_{g10} , v_{g20} e v_{g30} , podem ser divididos e localizados no começo (t_{oig}) e no final (t_{ofg}) do período de chaveamento. O mesmo procedimento pode ser utilizado na aplicação dos tempos de roda-livre para as tensões v_{l10} , v_{l20} e v_{l30} .

O primeiro passo para distribuição dos períodos de roda-livre é determinar o menor intervalo $\tau_{\min g} = \min\{\tau_{g1}, \tau_{g2}, \tau_{g3}\}$ ou $\tau_{\min l} = \min\{\tau_{l1}, \tau_{l2}, \tau_{l3}\}$, e o maior intervalo $\tau_{\max g} = \max\{\tau_{g1}, \tau_{g2}, \tau_{g3}\}$ ou $\tau_{\max s} = \max\{\tau_{l1}, \tau_{l2}, \tau_{l3}\}$. Utilizando esses valores, os seguintes tempos de roda-livre podem ser calculados:

$$t_{og} = \tau_{\min g} + T - \tau_{\max g} = t_{oig} + t_{ofg} \quad (3.19)$$

$$t_{ol} = \tau_{\min s} + T - \tau_{\max s} = t_{oil} + t_{ofl} \quad (3.20)$$

Em seguida, calculam-se os fatores de distribuição $\mu_g = t_{oig}/t_{og}$ ($0 \leq \mu_g \leq 1$) e $\mu_l = t_{oil}/t_{ol}$ ($0 \leq \mu_l \leq 1$), para a definição dos intervalos $\tau_{ug} = \mu_g t_{og} - t_{oig}$ e $\tau_{ul} = \mu_l t_{ol} - t_{oil}$. Esses intervalos devem ser adicionados aos períodos de chaveamento, previamente calculados pelas Eqs. (3.13)-(3.18). Os fatores μ_g e μ_l definem como os intervalos de roda-livre são distribuídos ao longo do período de chaveamento. Na Fig. 3.3 apresenta-se um exemplo de aplicação do algoritmo acima, para o caso em que $\tau_{\min g} = \tau_{g3}$, $\tau_{\max g} = \tau_{g1}$, $\tau_{\min l} = \tau_{l3}$ e $\tau_{\max l} = \tau_{l1}$.

3.2.2 Corrente dos capacitores do barramento CC na condição de operação normal

A corrente instantânea, i_{Cg} , correspondente à contribuição do inversor de entrada, na corrente do banco de capacitores do barramento CC, pode ser dada por:

$$i_{Cg} = q_{g1}i_{g1} + q_{g2}i_{g2} + q_{g3}i_{g3} \quad (3.21)$$

O valor médio de i_{Cg} , durante o período de chaveamento T , pode ser determinado em função das larguras de pulsos τ_{gj} como:

$$\bar{i}_{Cg} = \frac{\tau_{g1}}{T} \bar{i}_{g1} + \frac{\tau_{g2}}{T} \bar{i}_{g2} + \frac{\tau_{g3}}{T} \bar{i}_{g3} + \Delta i_{Cg} \quad (3.22)$$

em que Δi_{Cg} é um termo CA decorrente dos harmônicos de alta-freqüência, existente nas correntes i_{g1} , i_{g2} e i_{g3} .

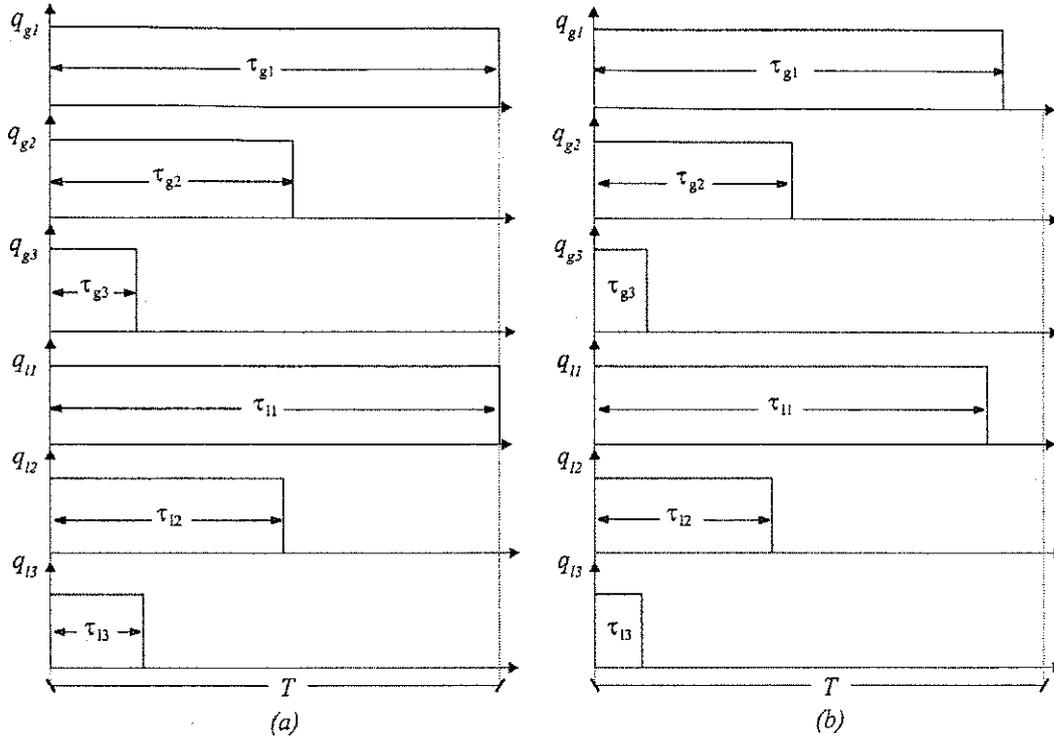


Figura 3.3: Gráficos das larguras de pulsos τ_{g1} , τ_{g2} e τ_{g3} (τ_{i1} , τ_{i2} e τ_{i3}). a) $\mu_g > 0.5$ e b) $\mu_g = 0.5$ para ambos inversores.

Substituindo-se os valores de τ_{g1} , τ_{g2} e τ_{g3} dados pelas Eqs. (3.13)-(3.15) em Eq. (3.22), obtém-se:

$$\bar{i}_{Cg} = (v_{g10}^* \bar{i}_{g1} + v_{g20}^* \bar{i}_{g2} + v_{g30}^* \bar{i}_{g3}) \frac{1}{v_d} + \Delta i_{Cg} = p_g^* \frac{1}{v_d} + \Delta i_{Cg} \quad (3.23)$$

em que p_g^* refere-se a potência fornecida pela fonte primária ao banco capacitivo.

A corrente instantânea, i_{Cl} , correspondente a contribuição do lado da carga, na corrente do banco de capacitores, pode ser dada por:

$$i_{Cl} = q_{i1} i_{i1} + q_{i2} i_{i2} + q_{i3} i_{i3} \quad (3.24)$$

O valor médio de i_{Cl} , é determinado de forma análoga a i_{Cg} , como:

$$\bar{i}_{Cl} = \frac{\tau_{i1}}{T} \bar{i}_{i1} + \frac{\tau_{i2}}{T} \bar{i}_{i2} + \frac{\tau_{i3}}{T} \bar{i}_{i3} + \Delta i_{Cl} \quad (3.25)$$

em que Δi_{Cl} é um termo CA relativo aos harmônicos de alta-freqüência, existente nas correntes i_{i1} , i_{i2} e i_{i3} .

Substituindo-se os valores de τ_{i1} , τ_{i2} e τ_{i3} dados pelas Eqs. (3.16)-(3.18) em Eq. (3.25), obtém-se:

$$\bar{i}_{Cl} = (v_{i10}^* \bar{i}_{i1} + v_{i20}^* \bar{i}_{i2} + v_{i30}^* \bar{i}_{i3}) \frac{1}{v_d} + \Delta i_{Cl} = p_i^* \frac{1}{v_d} + \Delta i_{Cl} \quad (3.26)$$

em que p_l^* é a potência recebida pela carga, proveniente do banco de capacitores.

A corrente do banco de capacitores, do barramento CC, é dada por: $\bar{i}_C = \bar{i}_{Cg} - \bar{i}_{Cl}$. Utilizando-se as Eqs. (3.23)-(3.26), obtém-se a seguinte expressão para a corrente do capacitor:

$$\bar{i}_C = (p_g^* - p_l^*) \frac{1}{v_d} + \Delta i_{Cg} - \Delta i_{Cl} \quad (3.27)$$

Admitindo-se que em regime permanente $p_g^* = p_l^*$, a corrente do capacitor pode ser dada por:

$$\bar{i}_C = \Delta i_{Cg} - \Delta i_{Cl} \quad (3.28)$$

A expressão acima mostra que a corrente do banco de capacitores \bar{i}_C é composta pelos termos de alta-freqüência.

3.2.3 Controle do fator de potência e da tensão do barramento CC

Na Figura 3.4, apresenta-se o diagrama de blocos do esquema de controle do conversor CA/CA. A corrente de entrada do conversor é definida pelo esquema de controle da tensão do barramento CC e do fator de potência. A tensão do barramento CC (v_C) é regulada, no valor de referência (v_C^*) por um controlador PI, representado pelo bloco R_v . Este controlador define a amplitude da corrente I_g^* das três fases da fonte primária. Para que o fator de potência seja unitário, as correntes de referência i_{g1}^* , i_{g2}^* e i_{g3}^* devem ser sincronizadas com as tensões e_{g1} , e_{g2} e e_{g3} . Isto é obtido, multiplicando-se I_g^* pelos sinais unitários de tensão e_{g1}/E_g , e_{g2}/E_g e e_{g3}/E_g , em que E_g representa a amplitude das tensões da fonte primária. O controle de corrente é implementado, utilizando-se um controlador PI, representado no diagrama pelo bloco R_{ig} .

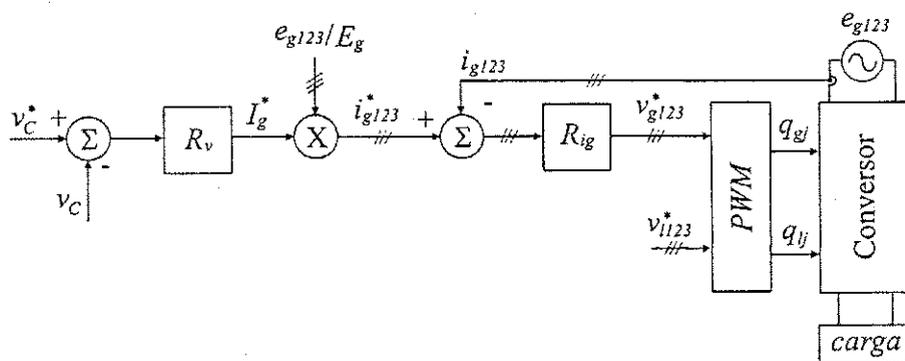


Figura 3.4: Diagrama de blocos do esquema de controle do fator de potência e da tensão do barramento C.C..

3.2.4 Detecção e identificação de faltas

Os procedimentos utilizados na detecção e identificação das faltas ocorridas no inversor de tensão correspondem à Técnica T_1 introduzida no capítulo 1.

3.2.5 Controle do conversor na condição de pós-falta - *PWM* escalar

Na condição de pós-falta, o inversor onde ocorreu a falta é reconfigurado e uma das fases da carga (fonte primária), passa a ser conectada no ponto central "0" do banco de capacitores, o que corresponde à estratégia de compensação para inversores descrita no Capítulo 2. Portanto, a técnica *PWM* empregada nessa estratégia, utiliza os mesmos princípios introduzidos no capítulo anterior.

3.2.6 Estratégia de compensação para a condição de pós-falta

Após a ocorrência de uma falta em uma das chaves do conversor, o esquema de reconfiguração modifica a estrutura do conversor CA/CA da Fig. 3.1 para o circuito reconfigurado da Fig. 3.2. Para permitir a continuidade de operação do conversor, na condição de pós-falta, a estratégia de compensação determina um nova modulação *PWM* adequada à topologia de pós-falta do conversor. Na topologia do conversor reconfigurado da Fig. 3.2, são utilizadas duas técnicas de modulação *PWM*, que são: esquema de modulação *PWM* trifásico (inversor do lado CA) e esquema de modulação *PWM* bifásico (inversor do lado da carga).

O esquema de modulação é implementado com os seguintes passos:

1. Interrupção dos comandos da chave em falta $q_{gk}(q_{lk})$ e da respectiva chave complementar $\bar{q}_{gk}(\bar{q}_{lk})$ identificada pelo esquema de diagnose;
 2. Detecção da passagem por zero da corrente i_{gk} (ou i_{lk}) relativo ao braço em falta;
 3. Gatilhamento do triac t_{rgk} (ou t_{rlk}) para conectar os pontos K_{gk} (ou K_{lk}) ao ponto "0";
- e
4. Cálculo dos intervalos τ_{gj} (ou τ_{lj}), com ($j = 1, 2, 3$ e $j \neq k$).

Os passos acima devem ser executados no menor espaço de tempo para evitar a ocorrência de faltas secundárias.

O diagrama de blocos do esquema de reconfiguração e compensação é apresentado na Fig. 3.5. Nesse diagrama, os blocos *CTSC* e *CTSCR* referem-se aos conversores CA/CA antes e depois da reconfiguração, respectivamente. Os esquemas de modulação 3 – fase *PWM* e 2 – fase *PWM* são implementados conforme as técnicas apresentadas no capítulo 2.

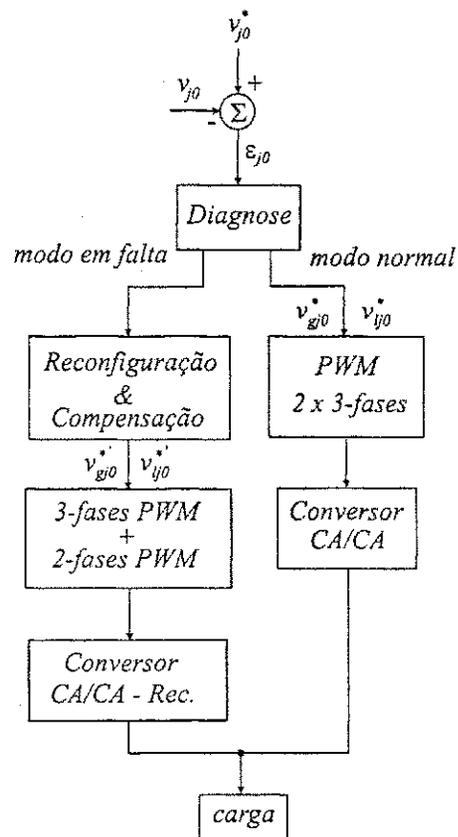


Figura 3.5: Diagrama de blocos do esquema de reconfiguração e compensação de faltas.

3.2.7 Corrente nos capacitores do barramento CC na condição de pós-falta

Na estrutura do conversor reconfigurado, um dos terminais da carga (ou da fonte primária) passa a ser conectado no ponto intermediário "0" do barramento CC . Esse tipo de conexão, faz com que a corrente de uma das fases da carga (ou da fonte primária) circule nos capacitores do barramento CC (ver Fig. 3.2). O efeito dessa circulação de corrente pode ser estimado a partir da seguinte análise:

Considere o circuito reconfigurado da Fig. 3.2, relativo à perda do terceiro braço, do lado da carga $q_{l3}(q_{l3})$. O valor médio da corrente i'_{Cg} , na condição de pós-falta, pode ser dada por:

$$\bar{i}'_{Cg} = (v_{g10}^* \bar{i}_{g1} + v_{g20}^* \bar{i}_{g2} + v_{g30}^* \bar{i}_{g3}) \frac{1}{v_d} + \Delta i'_{Cg} \quad (3.29)$$

Utilizando-se a transformação trifásica-bifásica A (2.14) para os valores de tensão (v_{gjo}^*) e de corrente (\bar{i}_{gj}) da Eq. (3.29), obtém-se:

$$\bar{i}'_{Cg} = (v_{gd}^* \bar{i}_{gd} + v_{gq}^* \bar{i}_{gq}) \frac{1}{v_d} + \Delta i'_{Cg} = p_g^* \frac{1}{v_d} + \Delta i'_{Cg} \quad (3.30)$$

No caso do inversor do lado da carga, o valor médio da corrente i'_{Cl} , pode ser dado por:

$$\bar{i}'_{Cl} = \frac{\tau_{l1}}{T} \bar{i}_{l1} + \frac{\tau_{l2}}{T} \bar{i}_{l2} - \frac{v_{C2}}{v_d} \bar{i}_{l3} + \Delta i'_{Cl} \quad (3.31)$$

em que v_{C2} é a tensão do capacitor C_2 (ver Fig. 3.2) e $v_d = v_{C1} + v_{C2}$.

Substituindo-se os valores de τ_{l1} e τ_{l2} e aplicando-se a transformação A (2.14) em (3.31), obtém-se:

$$\bar{i}'_{Cl} = (v_{ld}^* \bar{i}_{ld} + v_{lq}^* \bar{i}_{lq}) \frac{1}{v_d} - \frac{v_{C2}}{v_d} \bar{i}_{l3} + \Delta i'_{Cl} = p_l^* \frac{1}{v_d} - \frac{v_{C2}}{v_d} \bar{i}_{l3} + \Delta i'_{Cl} \quad (3.32)$$

Utilizando-se as Eqs. (3.30) e (3.32), pode-se determinar a corrente média do banco de capacitores \bar{i}_C da seguinte forma:

$$\bar{i}_C = (p_g^* - p_l^*) \frac{1}{v_d} + \Delta i'_{Cg} - \Delta i'_{Cl} + \frac{v_{C2}}{v_d} \bar{i}_{l3} \quad (3.33)$$

Admitindo-se que, em regime permanente, $p_g^* = p_l^*$, a corrente dos capacitores do barramento CC pode ser dada por:

$$\bar{i}_C = \Delta i'_{Cg} - \Delta i'_{Cl} + \frac{v_{C2}}{v_d} \bar{i}_{l3} \quad (3.34)$$

A Eq. 3.34 demonstra que a corrente nos capacitores é composta pelos termos de alta-freqüência $\Delta i'_{Cg}$ e $\Delta i'_{Cl}$, associados à corrente da fase 3 da carga. Desta forma, é necessário incluir essa característica de operação no critério de escolha e no dimensionamento dos capacitores do barramento CC .

3.3 Estratégia de compensação com topologia de pós-falta implementada por conversor CA/CA com cinco braços

A estratégia de compensação implementada por um conversor CA/CA com cinco braços é ilustrada nas Figs. 3.6 e 3.7. Na Fig. 3.6, apresenta-se a configuração do conversor CA/CA proposto, na condição de operação normal. Esse conversor é composto pelas chaves $q_{g1}\bar{q}_{g1}$, $q_{g2}\bar{q}_{g2}$ e $q_{g3}\bar{q}_{g3}$ (Inversor G), e pelas chaves $q_{l1}\bar{q}_{l1}$, $q_{l2}\bar{q}_{l2}$ e $q_{l3}\bar{q}_{l3}$ (Inversor L). Os inversores G e L são conectados por um barramento CC , composto pelos capacitores C_1 e C_2 . Nesta configuração, existem ainda três triacs $t_{rl1} - t_{rl3}$ utilizados na reconfiguração do conversor, no caso da ocorrência de faltas. Os fusíveis $F_{g1}\bar{F}_{g1}$, $F_{g2}\bar{F}_{g2}$, $F_{g3}\bar{F}_{g3}$, $F_{l1}\bar{F}_{l1}$, $F_{l2}\bar{F}_{l2}$ e $F_{l3}\bar{F}_{l3}$ são empregados na isolação dos braços do conversor, para o caso da ocorrência de curto-circuitos nas chaves de potência. Por exemplo, na Fig. 3.7, apresenta-se o circuito do conversor, reconfigurado, para a ocorrência de uma falta no terceiro braço do Inversor L . Nesse caso, o triac t_{rl3} foi gatilhado, conectando os pontos K_{g3} e K_{l3} .

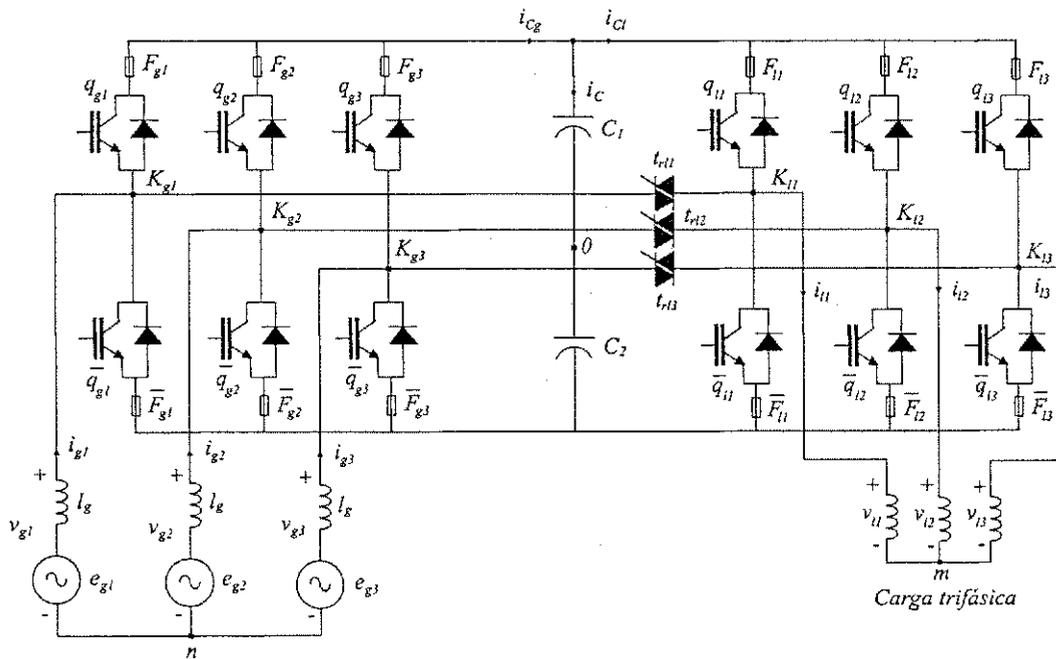


Figura 3.6: Diagrama esquemático do conversor C.A./C.A. na condição de operação normal.

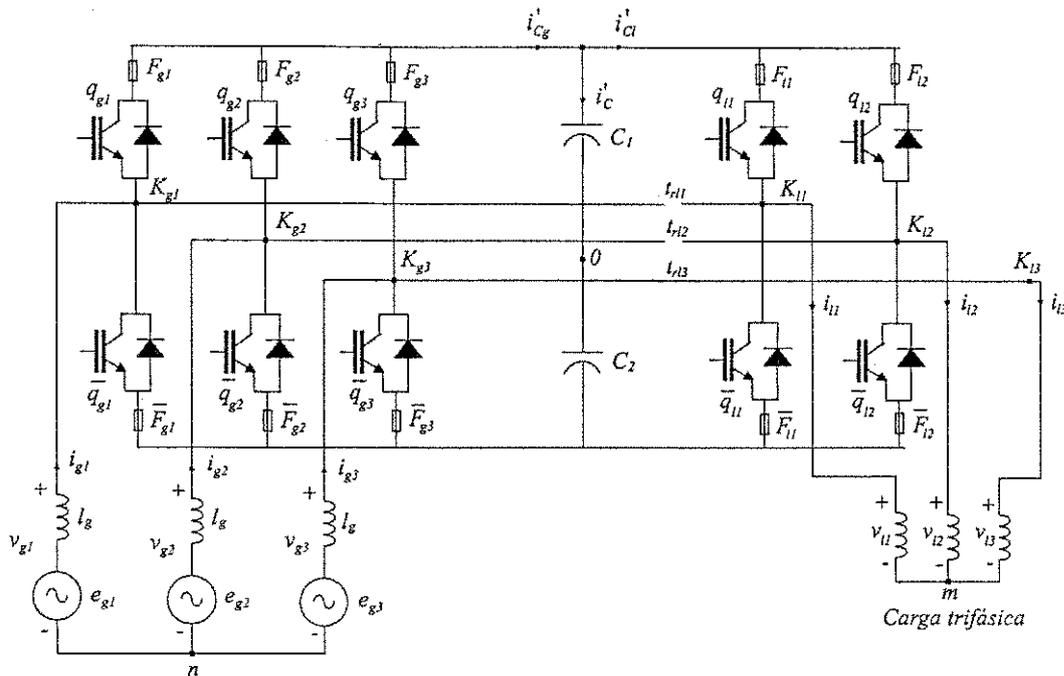


Figura 3.7: Diagrama esquemático do conversor C.A./C.A. na condição de operação de pós-falta.

3.3.1 Controle do conversor na condição de operação normal - *PWM* escalar

Na condição de operação normal, a técnica de modulação *PWM* utilizada no controle do conversor, segue os mesmos princípios descritos para a estratégia anterior.

3.3.2 Controle do conversor na condição de pós-falta - *PWM* escalar

Após a reconfiguração do conversor, observa-se que um dos braços do conversor passa a ser compartilhado pelos inversores *G* e *L*. No exemplo ilustrado na Fig. 3.7, observa-se que o terceiro braço do Inversor *G* ($q_{g3}\bar{q}_{g3}$), conecta simultaneamente a fase g_3 da fonte primária e a fase l_3 da carga. Ou seja, $v_{g30}^* = v_{l30}^* = v_{30}^*$ e portanto:

$$v_{m0}^* = v_{gl}^* + v_{n0}^* \tag{3.35}$$

em que $v_{gl}^* = v_{g3}^* - v_{l3}^*$.

A Eq. (3.35) demonstra que v_{n0}^* e v_{m0}^* não podem ser determinados independentemente. Por exemplo, se v_{n0}^* for escolhido, v_{m0}^* pode ser automaticamente definido, desde que, v_{gl}^* seja dado.

Substituindo-se (3.35) em (3.10) e (3.11), as tensões de referência adequadas a topologia do conversor de pós-falta são dadas por:

$$v_{g10}^* = v_{g1}^* - v_{n0}^* \quad (3.36)$$

$$v_{g20}^* = v_{g2}^* - v_{n0}^* \quad (3.37)$$

$$v_{30}^* = v_{g3}^* + v_{n0}^* = v_{l3}^* + v_{gl}^* + v_{n0}^* \quad (3.38)$$

$$v_{l10}^* = v_{lt1}^* + v_{n0}^* = v_{l1}^* + v_{gl}^* + v_{n0}^* \quad (3.39)$$

$$v_{l20}^* = v_{lt2}^* + v_{n0}^* = v_{l2}^* + v_{gl}^* + v_{n0}^* \quad (3.40)$$

Assim, o novo conjunto de tensões de referência passa a ser composto por v_{g1}^* , v_{g2}^* , v_{g3}^* e pelas tensões modificadas v_{lt1}^* e v_{lt2}^* . As diferenças de potencial entre estas tensões de fase, devem ser restritas ao intervalo $[-v_d/2, v_d/2]$.

Com base nessa restrição, o problema, agora, é definir uma forma para determinar: v_{g10}^* , v_{g10}^* , v_{30}^* , v_{l10}^* e v_{l20}^* , utilizando as Eqs. (3.36)-(3.40) e admitindo-se o conhecimento das tensões desejadas: v_{g1}^* , v_{g2}^* , v_{g3}^* , $v_{lt1}^* = v_{l1}^* + v_{g3}^* - v_{l3}^*$ e $v_{lt2}^* = v_{l2}^* + v_{g3}^* - v_{l3}^*$. Para solução desse problema, este trabalho propõe um procedimento sistemático, em que uma das tensões geradas pelo conversor está sempre grampeada. Esse procedimento pode ser implementado a partir dos seguintes passos:

1. Determinam-se os valores máximo (v_{\max}^*) e mínimo (v_{\min}^*) dentre as tensões v_{g1}^* , v_{g2}^* , v_{g3}^* , v_{lt1}^* e v_{lt2}^* ;
2. Testa-se a condição de contorno $v_{\max}^* - v_{\min}^* < v_d$. Na falha desse teste, interrompe-se o processo. Caso contrário, executa-se o passo seguinte;
3. Atribui-se o valor $v_d/2$ à tensão de fase do conversor que define v_{\max}^* ;
4. Calcula-se a tensão v_{n0}^* , utilizando-se a definição do passo anterior e a equação correspondente dentre (3.36)-(3.40); e
5. Dado v_{n0}^* e as equações que não foram empregadas no passo anterior, calculam-se as demais tensões de referência.

Por exemplo, admitindo-se que $v_{\max}^* = v_{lt1}^*$, isso leva à definição de: $v_{l10}^* = v_d/2$ e $v_{n0}^* = v_{l10}^* - v_{lt1}^*$. Com isso, as tensões v_{g10}^* , v_{g10}^* , v_{30}^* e v_{l20}^* podem ser calculadas, utilizando-se as Eqs. (3.36)-(3.38) e (3.40).

As larguras de pulso τ_{g1} , τ_{g2} , τ_{l1} , τ_{l2} e τ_{g3} durante as quais as chaves q_{g1} , q_{g2} , q_{l1} , q_{l2} e q_{g3} são gatilhadas para sintetizar as tensões de referência desejadas, podem ser calculadas por:

$$\tau_{g1} = T(v_{g10}^*/v_d) + T/2 \quad (3.41)$$

$$\tau_{g2} = T(v_{g20}^*/v_d) + T/2 \quad (3.42)$$

$$\tau_{g3} = T(v_{30}^*/v_d) + T/2 \quad (3.43)$$

$$\tau_{l1} = T(v_{l10}^*/v_d) + T/2 \quad (3.44)$$

$$\tau_{l2} = T(v_{l20}^*/v_d) + T/2 \quad (3.45)$$

Na Fig. 3.8, apresentam-se as larguras de pulso obtidas a partir das Eqs. (3.41)-(3.45) quando v_{g10}^* , v_{g20}^* , v_{30}^* , v_{l10}^* e v_{l20}^* são determinadas, com o procedimento proposto, para o caso em que: $v_{\max}^* = v_{g10}^*$ e $v_{\min}^* = v_{30}^*$. Analogamente à técnica *PWM* empregada para o caso do conversor, na condição de operação normal, é possível distribuir os tempos de roda-livre em τ_{g1} , τ_{g2} , τ_{l1} , τ_{l2} e τ_{g3} . A diferença entre a operação do conversor, na condição de pós-falta, e a operação normal, é que os fatores de distribuição μ_g e μ_l agora são dependentes. Este fato ocorre por conta do compartilhamento de um dos braços pelos inversores *G* e *L*. Além disso, torna-se impossível definir valores arbitrários para μ_g e μ_l , dentro do intervalo [0, 1]. Uma solução possível é escolher em quais dos inversores o procedimento de otimização deve ser empregado. Por exemplo, considerando-se a otimização realizada do lado da carga: então $\tau_{\mu l}$ deve ser obtido a partir de τ_{l1} , τ_{l2} , τ_{g3} , com μ_l sendo especificado inicialmente. Essa escolha deve obedecer às seguintes restrições:

$$\text{i) } \tau_{\mu l} \leq T - \tau_{g1} \text{ e } \tau_{\mu l} \leq T - \tau_{g2}, \text{ se } \tau_{\mu l} > 0 \text{ e}$$

$$\text{ii) } -\tau_{\mu l} \leq \tau_{g1} \text{ e } -\tau_{\mu l} \leq \tau_{g2}, \text{ se } \tau_{\mu l} < 0.$$

Na Fig. 3.8 (b), mostram-se as larguras de pulso provenientes da Fig. 3.8 (a) modificadas para $\tau'_{g1} = \tau_{g1} + \tau_{\mu g}$, $\tau'_{g2} = \tau_{g2} + \tau_{\mu g}$, $\tau'_{g3} = \tau_{g3} + \tau_{\mu g}$, $\tau'_{l1} = \tau_{l1} + \tau_{\mu g}$ e $\tau'_{l2} = \tau_{l2} + \tau_{\mu g}$, considerando-se que $\tau_{\mu g}$ é dado para a obtenção de $\mu_g = 0.5$, para o lado da fonte primária.

3.3.3 Controle do conversor na condição de pós-falta - *PWM* vetorial

A técnica de modulação *PWM* vetorial Broeck, Skudelny e Stanke (1988) pode também ser utilizada para o cálculo das larguras de pulsos das chaves de potência do conversor. A modulação vetorial é definida no plano *dq* para os lados da fonte primária e da carga. Para isso, as tensões v_{g1}^* , v_{g2}^* e v_{g3}^* devem ser transformadas em v_{gd}^* e v_{gq}^* , utilizando-se a matriz de transformação trifásica-bifásica *A* (2.14). Analogamente, as tensões v_{l1}^* , v_{l2}^* e v_{l3}^* ou v_{ll1}^* , v_{ll2}^* e $v_{ll3}^* = v_{l3}^* + v_{gl}^* + v_{n0}^*$ devem também ser transformadas em v_{ld}^* e v_{lq}^* . Esse procedimento resulta em oito vetores de tensão instantâneos, gerados pelos inversores *G* ou *L*, sendo-os: seis vetores ativos (\mathbf{v}_{s1} , \mathbf{v}_{s2} , \mathbf{v}_{s3} , \mathbf{v}_{s4} , \mathbf{v}_{s5} e \mathbf{v}_{s6}) e dois vetores nulos (\mathbf{v}_{s0} e \mathbf{v}_{s7}). As definições desses vetores, em relação aos estados das chaves de potência, são detalhadas em Jacobina, Lima e Silva (1997).

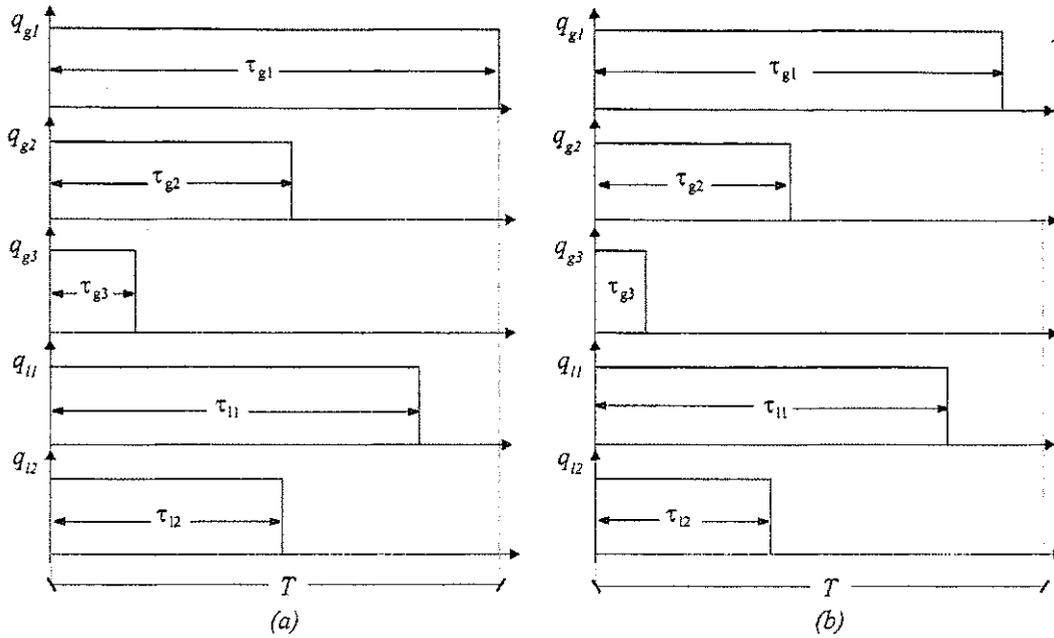


Figura 3.8: Gráfico das larguras de pulsos τ_{g1} , τ_{g2} e τ_{g3} (τ_{l1} e τ_{l2}). a) $\mu_g > 0.5$ e b) $\mu_g = 0.5$ para os dois inversores.

Considerando-se que o vetor tensão de referência $\mathbf{v}_s^* = v_{sd}^* + jv_{sq}^*$ (em que o subscrito s pode se referir à fonte primária ($s = g$) ou à carga ($s = l$)). é constante durante o intervalo de chaveamento T , e que os seus respectivos vetores adjacentes são $\mathbf{v}_{sk} = v_{sdk} + jv_{sqk}$ e $\mathbf{v}_{sk+1} = v_{sdk+1} + jv_{sqk+1}$ ($k = 1, \dots, 6; k + 1 = 2, \dots, 1$). Pode-se escrever o vetor tensão de referência como:

$$\mathbf{v}_s^* = \frac{t_k}{T} \mathbf{v}_{sk} + \frac{t_{k+1}}{T} \mathbf{v}_{sk+1} \quad (3.46)$$

em que t_k e t_{k+1} são os intervalos de tempo, durante os quais os vetores \mathbf{v}_{sk} e \mathbf{v}_{sk+1} são aplicados, respectivamente.

Reescrevendo a equação vetorial (3.46) em termos das componentes dq , obtém-se que:

$$t_{sk} = \frac{(v_{sqk+1}v_{sd}^* - v_{sdk+1}v_{sq}^*)}{v_{sdk}v_{sqk+1} - v_{sdk+1}v_{sqk}} \quad (3.47)$$

$$t_{sk+1} = \frac{(v_{sdk}v_{sq}^* - v_{sqk}v_{sd}^*)}{v_{sdk}v_{sqk+1} - v_{sdk+1}v_{sqk}} \quad (3.48)$$

A operação do conversor, com frequência constante, durante o período de chaveamento T , pode ser obtida se os vetores nulos forem aplicados no resto do referido período, ou seja:

$$t_{os} = t_{ois} + t_{ofs} = T - t_{sk} - t_{sk+1} \quad (3.49)$$

nesta expressão, o intervalo t_{os} , pode ser dividido e distribuído no começo (t_{ois}) e no final

(t_{ofs}) do intervalo T . Neste caso, o fator de distribuição μ_s , pode ser calculado por:

$$\mu_s = \frac{t_{ois}}{t_{os}} \quad (3.50)$$

A localização do vetor tensão de referência \mathbf{v}_s^* , que corresponde à determinação do valor de k , em \mathbf{v}_{sk} , pode ser realizada a partir da comparação das tensões de referência do conversor, conforme o procedimento seguinte:

$$\begin{aligned} \text{if } v_{s1}^* > v_{s2}^* > v_{s3}^* &\Rightarrow k = 1 \\ \text{if } v_{s2}^* > v_{s1}^* > v_{s3}^* &\Rightarrow k = 2 \\ \text{if } v_{s2}^* > v_{s3}^* > v_{s1}^* &\Rightarrow k = 3 \\ \text{if } v_{s3}^* > v_{s2}^* > v_{s1}^* &\Rightarrow k = 4 \\ \text{if } v_{s3}^* > v_{s1}^* > v_{s2}^* &\Rightarrow k = 5 \\ \text{if } v_{s1}^* > v_{s3}^* > v_{s2}^* &\Rightarrow k = 6 \end{aligned}$$

Analogamente às estratégias anteriores, os conceitos de máximo ($\tau_{\max s}$), mínimo ($\tau_{\min s}$) e intermediário (τ_{is}), relativos às larguras de pulso Jacobina, Lima e Silva (1997), podem ser determinados como:

$$\tau_{\max s} = T - (1 - \mu_s)t_{os} \quad (3.51)$$

$$\tau_{\min s} = \tau_{\max s} - (t_{sk} + t_{sk+1}) \quad (3.52)$$

$$\tau_{is} = \tau_{\max s} - t_{sk} \quad (3.53)$$

Somando-se (3.51), (3.52) e (3.53), obtém-se:

$$\tau_{\max s} + \tau_{\min s} + \tau_{is} = 3T - 3(1 - \mu_s)t_{os} - 2t_{sk} - t_{sk+1} \quad (3.54)$$

i) Fonte primária: a partir de (3.41)-(3.43) e (3.36)-(3.38), pode-se escrever que:

$$\tau_{g1} + \tau_{g2} + \tau_{g3} = (v_{g1}^* + v_{g2}^* + v_{g3}^* + 3v_{n0}^*)\frac{T}{v_d} + \frac{3T}{2} \quad (3.55)$$

se as tensões de referência forem balanceadas, ou seja $v_{g1}^* + v_{g2}^* + v_{g3}^* = 0$, a Eq. (3.55) pode ser dada por:

$$\tau_{g1} + \tau_{g2} + \tau_{g3} = 3T\left(\frac{v_{n0}^*}{v_d} + \frac{1}{2}\right) \quad (3.56)$$

Desde que $\tau_{\max g} + \tau_{\min g} + \tau_{ig} = \tau_{g1} + \tau_{g2} + \tau_{g3}$, utilizando-se (3.54), (3.56) e (3.50), a tensão de referência v_{n0}^* pode ser calculada como:

$$v_{n0}^* = \frac{v_d}{2} - \frac{v_d}{T}((1 - \mu_g)(T - t_{gk} - t_{gk+1}) + 2t_{gk} + \frac{1}{3}t_{gk+1}) \quad (3.57)$$

ii) Carga: a partir de (3.43)-(3.45) e (3.38)-(3.40), pode-se determinar que:

$$\tau_{l1} + \tau_{l2} + \tau_{g3} = (v_{l1}^* + v_{l2}^* + v_{l3}^* + 3v_{gl}^* + 3v_{n0}^*) \frac{T}{v_d} + \frac{3T}{2} \quad (3.58)$$

considerando-se que as tensões de referência da carga são balanceadas, $v_{l1}^* + v_{l2}^* + v_{l3}^* = 0$, a Eq. (3.58) pode ser escrita como:

$$\tau_{l1} + \tau_{l2} + \tau_{g3} = 3T \left(\frac{v_{n0}^*}{v_d} + \frac{v_{gl}^*}{v_d} + \frac{1}{2} \right) \quad (3.59)$$

Desde que $\tau_{maxs} + \tau_{mins} + \tau_{is} = \tau_{l1} + \tau_{l2} + \tau_{g3}$ e utilizando as Eqs. (3.54), (3.59) e (3.50), pode-se determinar a tensão de referência v_{n0}^* como:

$$v_{n0}^* = \frac{v_d}{2} - v_{gl}^* \frac{v_d}{T} \left((1 - \mu_l)(T - t_{lk} - t_{lk+1}) + 2t_{lk} + \frac{1}{3}t_{lk+1} \right) \quad (3.60)$$

Com base nas definições acima, as larguras de pulso relativas à técnica de modulação vetorial, aplicada ao lado da fonte primária, podem ser determinadas executando-se os seguintes passos:

1. Utilizando-se as Eqs. (3.47) e (3.48), calcula-se t_{gk} e t_{gk+1} ;
2. Define-se μ_l ;
3. Calcula-se v_{n0}^* utilizando a Eq. (3.57); e
4. Testa-se a condição de contorno $-\frac{v_d}{2} - v_{min}^* \leq v_{n0}^* \leq \frac{v_d}{2} - v_{max}^*$; se for verdadeira, calcula-se t_{og} e t_{oig} , com o uso das Eqs. (3.49) e (3.50).

A extensão do procedimento acima, para o caso do lado da carga, pode ser realizada de forma análoga, sem perda de generalidade.

3.3.4 Corrente nos capacitores do barramento CC na condição de pós-falta

A corrente nos capacitores do barramento CC na condição de pós-falta apresenta o mesmo perfil da condição de operação normal. Este fato decorre da não conexão de uma das fases da fonte primária ou da carga no ponto central "0" do barramento CC.

3.3.5 Limite máximo de tensão do conversor na condição de pós-falta

O limite máximo de tensão, que permite a operação de regime permanente senoidal, independente para os inversores G e L, é obtido quando o braço compartilhado é grampeado ($v_{30}^* = 0$, para o braço $q_{g3}\bar{q}_{g3}$ grampeado). Neste caso, a amplitude máxima das tensões

de fase senoidais é $(v_d/\sqrt{3})/2$, o que corresponde ao mesmo limite de tensão do inversor trifásico com quatro chaves Ribeiro (1995c), Kim e Lipo (1995) (para o caso do inversor trifásico convencional, a amplitude máxima senoidal é $v_d/\sqrt{3}$). Todavia, com a utilização do algoritmo proposto, a amplitude máxima senoidal das tensões trifásicas, geradas pelos inversores G e L é $V_g + V_l = v_d/\sqrt{3}$, em que V_g é a amplitude da tensão da fonte primária e V_l é a amplitude da tensão da carga. O equilíbrio entre as tensões V_g e V_l pode ser ajustado conforme solicitação de controle. Por exemplo:

i) Se $V_g = V_l$, a máxima amplitude dos dois inversores será $V_g = V_l = (v_d/\sqrt{3})/2$, o que corresponde ao grampeamento do braço $q_{g3}\bar{q}_{g3}$ ou seja, $v_{30}^* = 0$; e

ii) Se $V_g = 3V_l$, a amplitude máxima do lado da fonte primária será $V_g = (v_d/\sqrt{3})/(3/4)$, conseqüentemente a máxima amplitude do lado da carga será $V_l = (v_d/\sqrt{3})/(1/4)$.

A segunda possibilidade demonstra que é possível aumentar o limite de tensão de um dos inversores (no caso, o inversor G) a partir da redução do outro (inversor L). Este fato pode ser útil para aumentar a flexibilidade de controle do conversor CA/CA na condição de pós-falta.

3.3.6 Detecção e identificação de faltas

Os procedimentos utilizados na detecção e identificação das faltas ocorridas no conversor utilizam os mesmos princípios empregados na estratégia anterior.

3.3.7 Estratégia de compensação para a condição de pós-falta

Após a ocorrência da falta, o procedimento de reconfiguração modifica o circuito do conversor CA/CA com seis braços (Fig. 3.6) para o conversor CA/CA com cinco braços (Fig. 3.7). Para garantir a continuidade de operação do sistema na condição de pós-falta, o esquema de compensação determina uma nova técnica de modulação, adequada a topologia de pós-falta do conversor.

O esquema de compensação é obtido executando-se os seguintes passos:

1. Interrupção do comandos do braço onde a falta ocorreu;
2. Detecção da passagem por zero da corrente de fase i_{gk} (ou i_{lk});
3. Gatilhamento do triac do braço k , conectando os pontos g_k e l_k ; e
4. Cálculo das larguras de pulsos das chaves remanescentes na estrutura de pós-falta do conversor.

O diagrama de blocos do esquema de reconfiguração e compensação de faltas é apresentado na Fig. 3.9. Neste diagrama, os blocos Conversor CA/CA e Conversor CA/CA - 5

braços correspondem às topologias do sistema de, antes e depois da ocorrência da falta.

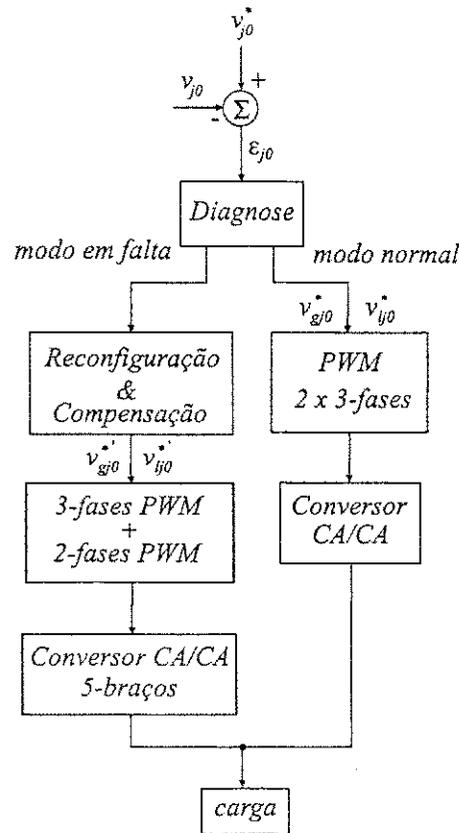


Figura 3.9: Diagrama de blocos do esquema de reconfiguração e compensação de faltas.

3.4 Análise comparativa das estruturas de compensação propostas

A análise comparativa das estruturas de compensação propostas pode ser resumida através das Tabelas 3.1 e 3.2. Na Tabela 3.1, apresentam-se os aumentos de custos relativos a inclusão dos dispositivos de potência. A normalização utilizada para o cálculo destes custos foi realizada com base nos mesmos valores de tensão, corrente e potência do Capítulo 2. O esquema da Fig. 3.1 apresenta um aumento de custo de 33.6% em relação à configuração convencional (sem a inclusão dos triacs e fusíveis). Nesse esquema, a reconfiguração resulta na conexão de, pelo menos, uma das fases da fonte primária ou da carga no ponto “0” do barramento *CC*. Isso, acarreta na circulação de correntes *CA* nos capacitores do barramento *CC*. Esse fato deve ser considerado no dimensionamento e na escolha destes capacitores, o que indica, também, um aumento de custo do sistema. Além disso, o funcionamento

Tabela 3.1: Comparação do aumento de custo das configurações propostas.

Estratégia	IGBT	Triacs	Fusíveis	Total
Fig. 3.1	0%	21.4%	12.2%	33.6%
Fig. 3.6	0%	10.7%	12.2%	22.9%

Tabela 3.2: Comparação da eficiência de compensação das configurações propostas.

Estratégia	Capacidade de Isolação	Faltas compensadas
Fig. 3.1 (a)	até quatro chaves	w_3 ou w_4
Fig. 3.6 (a)	uma ou duas chaves	w_3 ou w_4

desta configuração, na condição de pós-falta, deve ser limitado a pequenos intervalos de tempo, necessários para adoção de procedimentos de manutenção. Os limites de tensão e de corrente da estrutura são explicitados no Capítulo 2.

O esquema da Fig. 3.6 apresenta um custo menor, em comparação com a proposta anterior. Todavia, esse esquema tem uma capacidade de isolamento. A vantagem desse esquema, frente ao anterior, é a não circulação de correntes CA no barramento CC, o que possibilita a sua operação por um intervalo de tempo maior. Além disso, a técnica de modulação PWM proposta, permite o incremento da tensão de operação de um dos lados do conversor. Essa característica pode ser útil na viabilização de funcionamento do conversor, na condição de pós-falta.

A eficiência dos esquemas propostos, em relação à capacidade de isolamento e aos tipos de falta que, efetivamente, podem ser compensados, são resumidos na Tab. 3.2. Nessa tabela, observa-se que o primeiro esquema, tem a capacidade de isolamento de até dois braços, sendo um no lado da fonte primária e o outro no lado da carga.

3.5 Resultados experimentais

A validação experimental das técnicas propostas foi realizada com o auxílio de uma base experimental composta por: um conversor CA/CA trifásico, compostos por dois inversores trifásicos $5kVA - 600V - 10kHz$, conectados por um banco de capacitores (barramento CC). O conversor alimenta uma máquina assíncrona trifásica $380V - 1^{1/2}HP$. O controle do sistema é implementado por um microcomputador (PC-Pentium II-266 MHz), dotado de uma placa de multi-funções composta por conversores A/D, interfaces I/O e temporizadores programáveis. As condições de falta são geradas artificialmente por chaves auxiliares que interrompem o comando das chaves de potência do inversor. Os resultados

apresentados aqui, referem-se aos ensaios realizados com a configuração da Fig. 3.6. Na Fig. 3.10 apresentam-se os resultados experimentais para a ocorrência de uma falta na chave q_{13} . A corrente de carga é controlada utilizando-se um esquema de malha fechada, implementado por controladores PI , no referencial síncrono. Nos gráficos da Fig. 3.10, apresenta-se as correntes de fase i_{11} , i_{12} e i_{13} superpostas as suas respectivas referências i_{11}^* , i_{12}^* e i_{13}^* . A condição de falta foi introduzida em $t_o = 0.04s$ e sua compensação foi implementada em $t_c = 0.046s$. Nestes resultados, observa-se que as correntes de fase levam aproximadamente $\Delta t \cong 0.02s$ para convergir para suas respectivas referências. Este retardo, decorre das não-linearidades introduzidas na topologia do conversor devido a ocorrência da falta.

3.6 Conclusões

Neste capítulo, foram apresentadas duas estratégias de compensação para faltas ocorridas nos conversores CA/CA, utilizados em aplicações de eletrônica industrial. O esquema da Fig. 3.1 utiliza, como topologia de pós-falta, inversores de tensão trifásicos com número reduzido de componentes. Com esse esquema, é possível compensar a perda de até dois braços do conversor, sendo um no lado da fonte primária e outro no lado da carga. O segundo esquema, apresentado na Fig. 3.6, introduz uma topologia de pós-falta implementada por um conversor trifásico a cinco braços. Esse esquema minimiza as desvantagens verificadas no primeiro, quanto a circulação de correntes CA, no barramento CC. Todavia, a capacidade de compensação é reduzida para apenas um braço no lado da fonte primária ou no lado da carga. Os princípios de operação e as técnicas de controle empregados foram apresentados para os dois esquemas. A eficiência das estratégias propostas foi comprovada por um estudo comparativo de custo \times benefício. Esse estudo avalia o número de componentes extras, inseridos no sistema, para implementação dos esquemas de reconfiguração e compensação. Os esquemas apresentados são de fácil implementação e podem ser inseridos nos conversores comerciais.

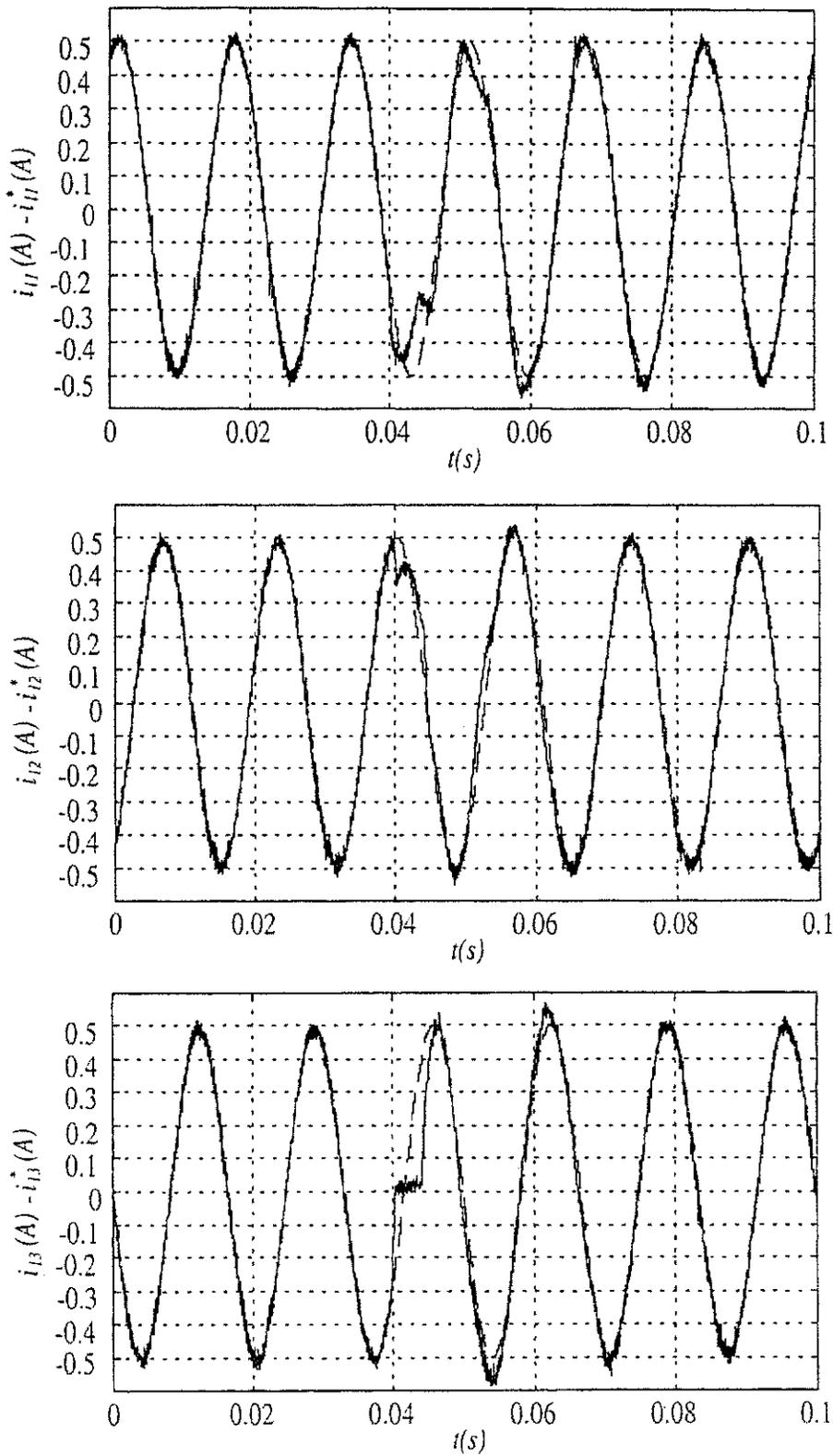


Figura 3.10: Resultados experimentais das correntes de fase i_{l1} , i_{l2} e i_{l3} superpostas as suas respectivas referências i_{l1}^* , i_{l2}^* e i_{l3}^* .

Capítulo 4

Estratégias de compensação de faltas para filtros ativos de potência

4.1 Introdução

As aplicações de eletrônica industrial, utilizadas no estudo das estratégias de tolerância a faltas, apresentam uma configuração fonte (inversor ou conversor CA/CA) + carga trifásica. Nesses sistemas, a integração das estratégias de detecção, identificação e compensação de faltas foi validada através de resultados de simulação e experimentais. A utilização dessas estratégias pode ser generalizada para qualquer que seja a aplicação de eletrônica industrial. Para comprovação dessa generalização, neste capítulo, utilizam-se as técnicas de detecção, identificação e compensação de faltas, estudadas anteriormente, na proposição de duas estratégias de compensação de faltas para filtros ativos de potência. Esse tipo de sistema, apresenta uma configuração diversa da fonte + carga, estudadas nas estratégias anteriores. Além disso, as características de operação dos filtros ativos de potência, apresentam peculiaridades de funcionamento crítico, o que justifica a adoção de esquema de tolerância a faltas. Essas estratégias mantêm a operação do sistema mesmo com a perda completa de um dos braços do inversor. Esquemas de controle utilizados na compensação de harmônicos, nas condições de operação normal e de pós-falta, são apresentados. As soluções propostas são validadas através de resultados experimentais.

4.2 Princípio de funcionamento

O uso intensivo de conversores estáticos, em diversas aplicações domésticas e industriais, tem deteriorado a qualidade da energia elétrica. Os harmônicos de corrente, gerados por

esses equipamentos, causam quedas de tensão e assimetrias entre as fases do sistema de alimentação. Para minimizar esses efeitos, as agências reguladoras das empresas geradoras e distribuidoras de energia elétrica, têm elaborado normas para restringir a emissão de harmônicos de corrente e de tensão Akagi (1994), Singh, Al-Haddad e Chandra (1999). Isso tem estimulado o uso de sistemas de compensação para redução destes harmônicos.

Convencionalmente, utilizam-se filtros passivos *LC* e capacitores para eliminação dos harmônicos de corrente e correção do fator de potência Akagi (1994). Todavia, em aplicações nas quais as condições de operação destas cargas não-lineares variam aleatoriamente, tais soluções convencionais têm se mostrado ineficientes Ribeiro (2002b).

Vários tipos de compensadores ativos (Filtros Ativos de Potência) têm sido desenvolvidos para incrementar a qualidade da energia elétrica Akagi, Tsukamoto e Nabae (1990), Bhattacharya, Divan e Benerjee (1991), Peng, Akagi e Nabae (1993), Akagi (1996), Verdelho e Marques (1997), Akagi (1997), Soares, Verdelho e Marques (2000). Esses filtros são utilizados para compensação de harmônicos de corrente ou de tensão e para correção do fator de potência de cargas não-lineares. Os filtros ativos de potência podem ser conectados em

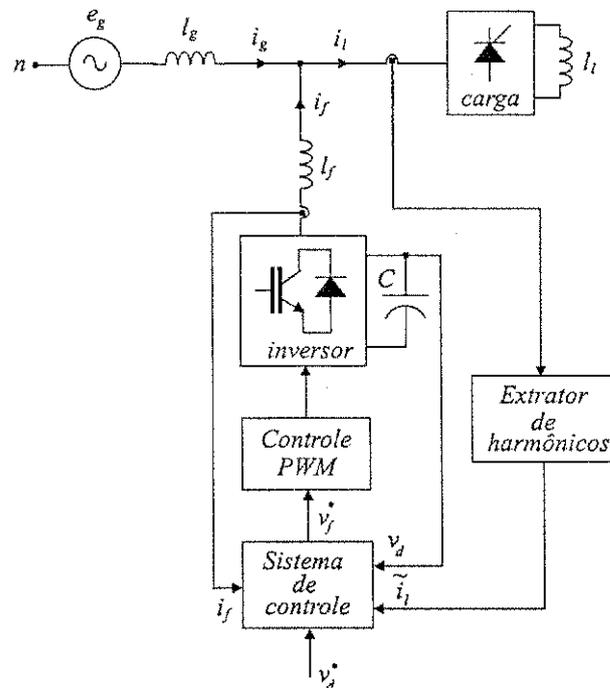


Figura 4.1: Diagrama de blocos de um filtro ativo de potência paralelo.

série ou em paralelo com o barramento *CA*. Os filtros série, são utilizados na compensação de harmônicos de sistemas de grande porte Akagi (1994). Os filtros paralelo, permitem a compensação dos harmônicos de corrente e a correção do fator de potência dos sistemas de pequeno e médio porte Peng, Akagi e Nabae (1990), Verdelho e Marques (1997).

A configuração do filtro ativo de potência, utilizado neste trabalho, é do tipo paralelo, conforme diagrama de blocos apresentado na Fig. 4.1. Esse sistema é implementado por um inversor trifásico de tensão, conectado no barramento CA através de indutores de filtragem l_f . A compensação dos harmônicos de corrente, gerados pela carga não-linear, é realizada pela injeção das correntes i_{f1} , i_{f2} e i_{f3} . Essas correntes são determinadas de modo que as correntes de entrada i_{g1} , i_{g2} e i_{g3} sejam compostas apenas pelas suas componentes fundamentais. As referências de corrente i_{f1}^* , i_{f2}^* e i_{f3}^* são obtidas a partir da extração dos harmônicos das correntes de carga i_{l1} , i_{l2} e i_{l3} . O controle do sistema de filtragem é implementado pela associação em cascata do regulador de tensão do barramento CC e do regulador de corrente do filtro. A descrição detalhada das estratégias de controle, empregadas na compensação de harmônicos, será apresentadas nas seções seguintes.

4.3 Estratégia de compensação utilizando inversores trifásicos com redundância de componentes

A configuração do filtro ativo de potência com estratégia de tolerância a faltas é apresentado na Fig. 4.2. O inversor utilizado no esquema de compensação possui quatro braços, compostos pelas chaves $q_{g1}\bar{q}_{g1}$, $q_{g2}\bar{q}_{g2}$, $q_{g3}\bar{q}_{g3}$ e $q_{g4}\bar{q}_{g4}$. O quarto braço, composto pelas chaves $q_{g4}\bar{q}_{g4}$, é utilizado como redundância de componentes. Em cada braço do inversor existem dois fusíveis semicondutores rápidos $F_{g1}\bar{F}_{g1}$, $F_{g2}\bar{F}_{g2}$ e $F_{g3}\bar{F}_{g3}$, utilizados na isolação do braço, no qual ocorreu a falta. O esquema de reconfiguração é implementado pelos triacs t_{rg1} , t_{rg2} e t_{rg3} (SCRs conectados em anti-paralelo). Esses triacs são utilizados para modificar a estrutura do inversor, após a isolação do braço no qual ocorreu a falta. O esquema de reconfiguração tem a capacidade de isolar um braço do inversor. As faltas passíveis de compensação, referem-se às faltas de circuito aberto (w_3) e as de curto-circuito (w_4), verificadas nas chaves do inversor.

Após a ocorrência da falta em uma ou duas chaves do mesmo braço do inversor (q_{gk} ou \bar{q}_{gk}), o esquema de reconfiguração isola o referido, a partir dos fusíveis $F_{gk}\bar{F}_{gk}$ (falta de curto-circuito) ou pela interrupção dos comandos das referidas chaves (falta de circuito aberto). Em seguida, o módulo de reconfiguração gatilha o triac t_{rgk} , conectando os pontos K_{gk} e O' . Como exemplo, na Fig. 4.3, apresenta-se a configuração do sistema na condição de pós-falta, para a ocorrência de uma falta no terceiro braço, chaves q_{g3} ou \bar{q}_{g3} .

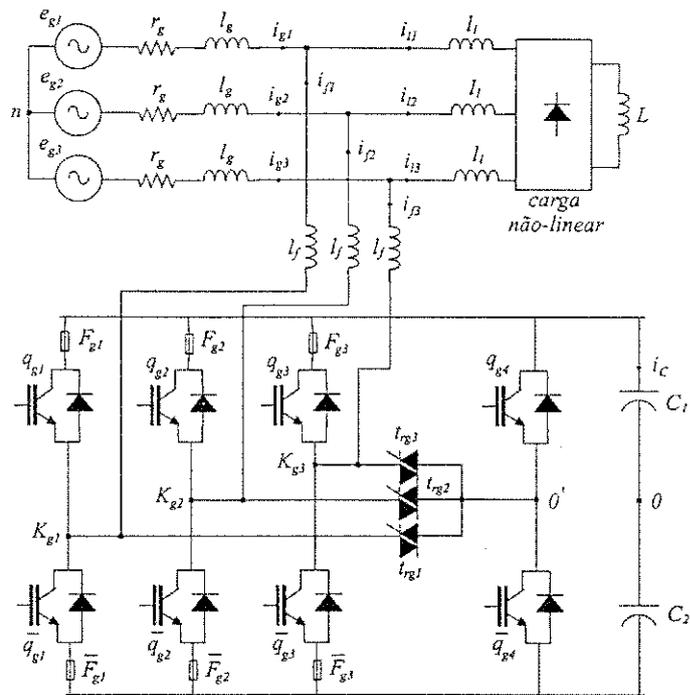


Figura 4.2: Diagrama esquemático do filtro ativo de potência, na condição de operação normal.

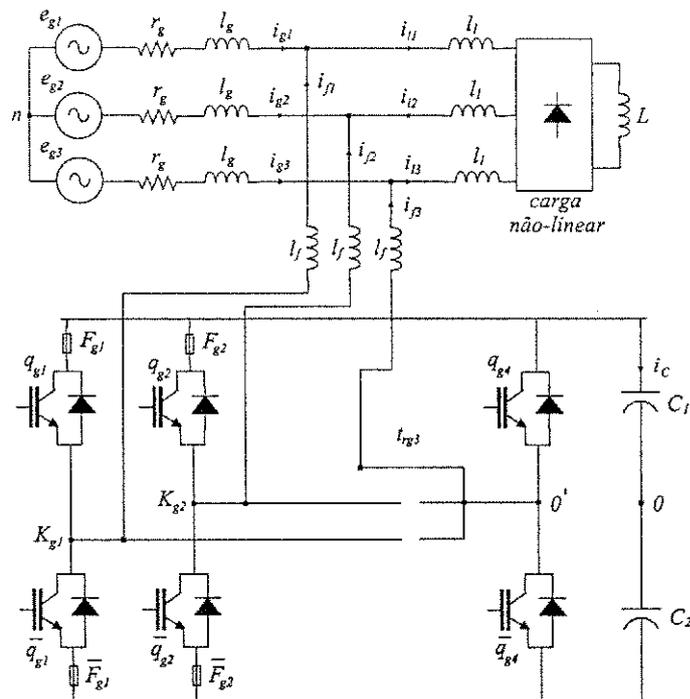


Figura 4.3: Diagrama esquemático do filtro ativo de potência, na condição pós-falta.

4.3.1 Detecção e identificação de faltas

Os procedimentos utilizados na detecção e na identificação das faltas ocorridas no inversor de tensão correspondem à Técnica T_1 introduzida no Capítulo 1.

4.3.2 Controle *PWM* do inversor de tensão nas condições de operação normal e de pós-falta

Na condição de pós-falta, a estrutura do inversor se mantém inalterada após o procedimento de reconfiguração (ver Fig. 4.3). Neste caso, o braço do inversor com defeito ($q_{g3}\bar{q}_{g3}$) é substituído pelo quarto braço ($q_{g4}\bar{q}_{g4}$), que deve ser controlado com o mesmo comando, ou seja, $\tau_{g4} = \tau_{gk}$. A técnica de modulação utilizada para determinação dos intervalos de tempo τ_{g1} , τ_{g2} e τ_{g3} é detalhada no Capítulo 2.

4.3.3 Estratégia de compensação de faltas

A estratégia de compensação, para o caso da ocorrência de uma falta na chave q_{gk} , pode ser descrita pelos seguintes passos:

1. Interrupção do comando da chave complementar \bar{q}_{gk} identificada pelo módulo de detecção;
2. Detecção da passagem por zero da corrente de fase i_{gk} ;
3. Disparo do triac t_{rgk} , conectando os pontos K_{gk} e $0'$; e
4. Cálculo dos intervalos de tempo relativos aos comandos das chaves *PWM*.

Esta seqüência de ações deve ser executada no menor intervalo de tempo possível a fim de evitar a ocorrência de faltas secundárias. O diagrama de blocos do sistema de compensação de faltas é apresentado na Fig. 4.4. Neste diagrama, os blocos *ITSC* e *ITSCR* referem-se às topologias dos inversores nas condições de operação normal (Fig. 4.2) e de pós-falta (Fig. 4.3).

4.3.4 Esquema de compensação de harmônicos

O esquema de controle, empregado para a compensação dos harmônicos de corrente, do filtro ativo de potência, é apresentado na Fig. 4.5. O esquema é baseado nas componentes

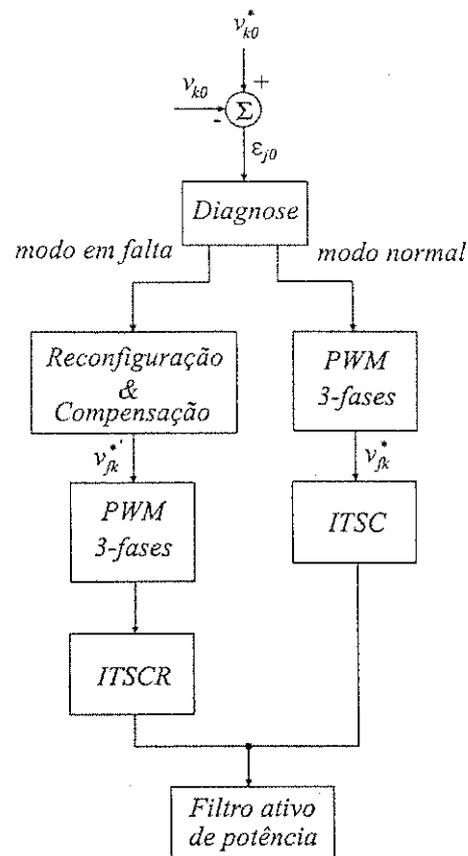


Figura 4.4: Diagrama de blocos do esquema de compensação de faltas do filtro ativo de potência.

ativa e reativa da corrente (método dq). Neste diagrama, os blocos FPA são filtros passa-alta utilizados na extração dos harmônicos de corrente da carga, os blocos $123/dq$ e $dq/123$ realizam as transformações ortogonais trifásica $(123) \rightarrow$ bifásica (dq) e bifásica \rightarrow trifásica.

A amplitude da tensão do barramento CC é definida por um regulador PI , com sistema de saturação "anti-windup", a partir do controle da corrente i_{fd}^* . O controle de corrente do sistema é baseado em seu modelo dq . Este controle é implementado no referencial síncrono, com o auxílio de um circuito PLL Verdelho e Marques (1997). As componentes harmônicas \tilde{i}_{ld} e \tilde{i}_{lq} das correntes de referência i_{fd}^* e i_{fq}^* são obtidas a partir da filtragem das correntes de carga i_{ld} e i_{lq} , realizada pelos filtros FPA (denominado no diagrama de blocos da Fig. 4.5 como extrator de harmônicas.). A saída do controlador PI do barramento CC (i_C^*), é somada aos componentes harmônicos \tilde{i}_{ld} para obtenção da referência de corrente i_{fd}^* . O controladores de corrente são também implementados por reguladores PI no referencial síncrono.

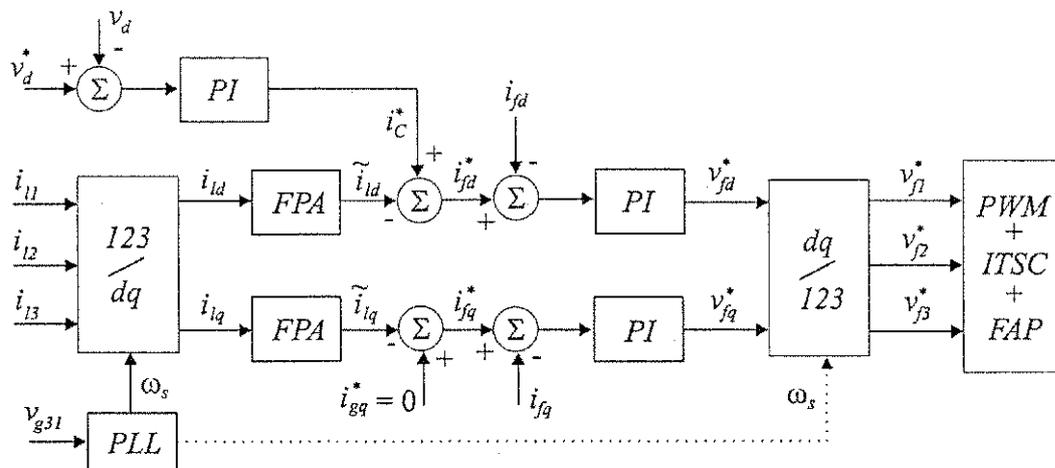


Figura 4.5: Diagrama de blocos do esquema de compensação dos harmônicos de corrente.

4.4 Estratégia de compensação utilizando inversores trifásicos com número reduzido de componentes

A configuração do filtro ativo de potência com estratégia de tolerância a faltas, proposto nesta seção, é apresentado na Fig. 4.6. O inversor utilizado no esquema de compensação possui três braços, compostos pelas chaves $q_{g1}\bar{q}_{g1}, q_{g2}\bar{q}_{g2}, q_{g3}\bar{q}_{g3}$. Em cada braço do inversor, existem dois fusíveis semicondutores rápidos $F_{g1}\bar{F}_{g1}, F_{g2}\bar{F}_{g2}$ e $F_{g3}\bar{F}_{g3}$, respectivamente, utilizados na isolação do braço no qual ocorreu a falta. O esquema de reconfiguração é

implementado pelos triacs t_{rg1} , t_{rg2} e t_{rg3} (SCRs conectados em anti-paralelo). Esses triacs são utilizados para modificar a estrutura do inversor, após a isolação do braço, no qual ocorreu a falta. O esquema de reconfiguração tem a capacidade de isolar um braço do inversor. As faltas passíveis de compensação referem-se às faltas de circuito aberto (w_3) e de curto-circuito (w_4), verificadas nas chaves do inversor.

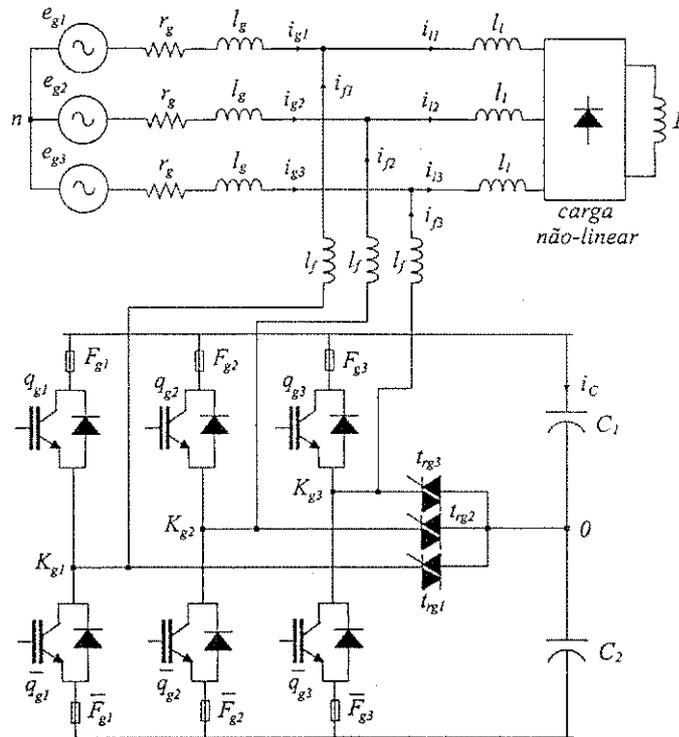


Figura 4.6: Diagrama esquemático do filtro ativo de potência, na condição de operação normal.

Após a ocorrência da falta, em uma ou duas chaves do mesmo braço do inversor (q_{gk} ou \bar{q}_{gk}), o esquema de reconfiguração isola o referido braço, a partir dos fusíveis F_{gk} \bar{F}_{gk} (falta de curto-circuito) ou pela interrupção dos comandos das referidas chaves (falta de circuito aberto). Em seguida, o módulo de reconfiguração dispara o triac t_{rgk} , conectando os pontos K_{gk} e 0. Diferentemente da estratégia anterior, a configuração de pós-falta do sistema, é implementada por um inversor trifásico a quatro chaves Ribeiro (1995c). Por exemplo, na Fig. 4.7, apresenta-se a configuração do sistema na condição de pós-falta, para a ocorrência de uma falta no terceiro braço, chaves q_{g3} ou \bar{q}_{g3} . Os procedimentos de detecção e identificação de faltas utiliza a mesma técnica da estratégia anterior.

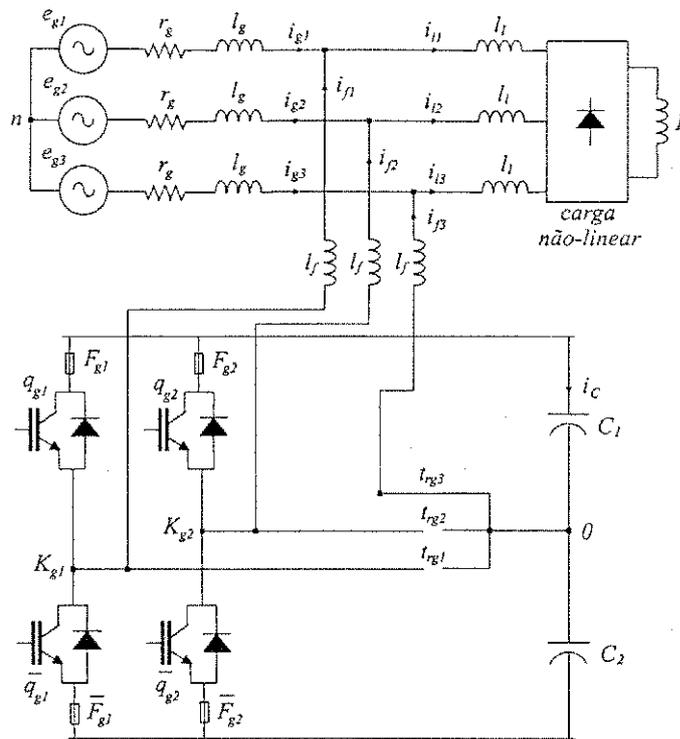


Figura 4.7: Diagrama esquemático do filtro ativo de potência, na condição de pós-falta.

4.4.1 Controle *PWM* do inversor de tensão na condição de pós-falta

Na condição de pós-falta, o inversor reconfigurado possui apenas quatro chaves e uma das fases do filtro passa a ser conectada no ponto central 0, do barramento *CC*. Neste caso, é necessário definir uma técnica de controle *PWM* adaptada à nova condição de operação do inversor. Essa técnica utiliza os mesmos princípios de operação apresentados no Capítulo 2.

4.4.2 Estratégia de compensação de faltas

O esquema de compensação, utilizado nesta estratégia de compensação, é implementado com a execução dos mesmos passos da estratégia anterior (Capítulo 2.). O diagrama de blocos do esquema proposto é apresentado na Fig. 4.8. Neste diagrama, os blocos *ITSC* e *ITQC* referem-se às configurações do inversor nas condições de operação normal (Fig. 4.6) e de pós-falta (Fig. 4.7).

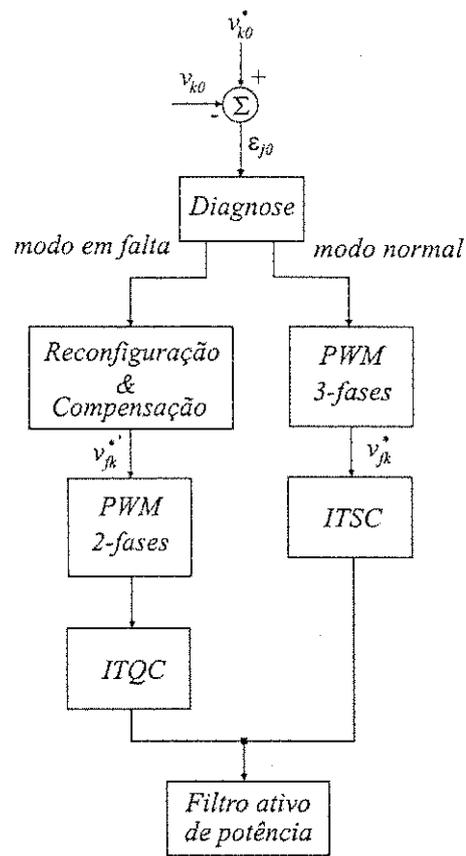


Figura 4.8: Diagrama de blocos do esquema de compensação de faltas do filtro ativo de potência.

4.5 Análise comparativa das estratégias propostas

As estruturas dos inversores, utilizados nas duas estratégias de compensação propostas neste capítulo, são as mesmas empregadas nos dois primeiros esquemas de compensação do Capítulo 2. Portanto, as conclusões obtidas naquele capítulo quanto aos custos de implementação, aos limites de tensão e corrente e às suas respectivas eficiências, podem ser aplicadas neste capítulo, sem perda de generalidade.

4.6 Resultados experimentais

As estratégias de compensação propostas neste capítulo foram testadas experimentalmente, utilizando-se um protótipo de filtro ativo de potência, trifásico, de $50kW$. O barramento CC do inversor de tensão trifásico é composto por dois capacitores de $2200\mu F$ para uma tensão de $800V$. Os indutores de entrada do filtro ativo são $l_f = 400\mu H$. A carga não-linear é implementada por um retificador trifásico não-controlado, alimentando uma carga RL , composta pelo indutor $L = 25mH$ e sua respectiva resistência $R = 7.5\Omega$. Esta carga é conectada à fonte primária através dos indutores $l_l = 350\mu H$.

O controlador PI de tensão do barramento CC é implementado com os ganhos proporcional $k_{pv} = 0.897$ e integral $k_{iv} = 4.5$ (ver Fig. 4.5). Os ganhos dos controladores PI de corrente são $k_{pi} = 3.5$ e $k_{ii} = 437.5$. O algoritmo de controle foi implementado numa plataforma $dSPACE$ (Anexo A), que realiza as tarefas de aquisição, diagnóstico, compensação e geração dos comandos das chaves do inversor. As condições de falta foram geradas, artificialmente, a partir da utilização de chaves auxiliares.

Nas Figuras 4.9 e 4.10, são apresentados os resultados da estratégia de compensação da Fig. 4.2. Nestes resultados, a geração da condição de falta corresponde à abertura não comandada da chave q_{g3} e \bar{q}_{g3} , simultaneamente. A falta foi introduzida em $t_f = 0.03s$ e sua compensação foi implementada em $t_c = 0.033s$. Na Fig. 4.9, mostra-se a tensão do barramento CC e a corrente de fase i_{i3} . Na Fig. 4.10, apresentam-se os resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} . Esses resultados mostram que, após a compensação da condição de falta, o sistema preserva as principais características de desempenho da condição de operação normal.

O mesmo experimento foi realizado para o sistema proposto da Fig. 4.6. Os testes experimentais foram realizados nas mesmas condições de operação do ensaio anterior, para permitir a avaliação comparativa. Na Fig. 4.11, mostra-se a tensão do barramento CC e a corrente de fase i_{i3} . Em relação aos resultados do experimento anterior, verifica-se que

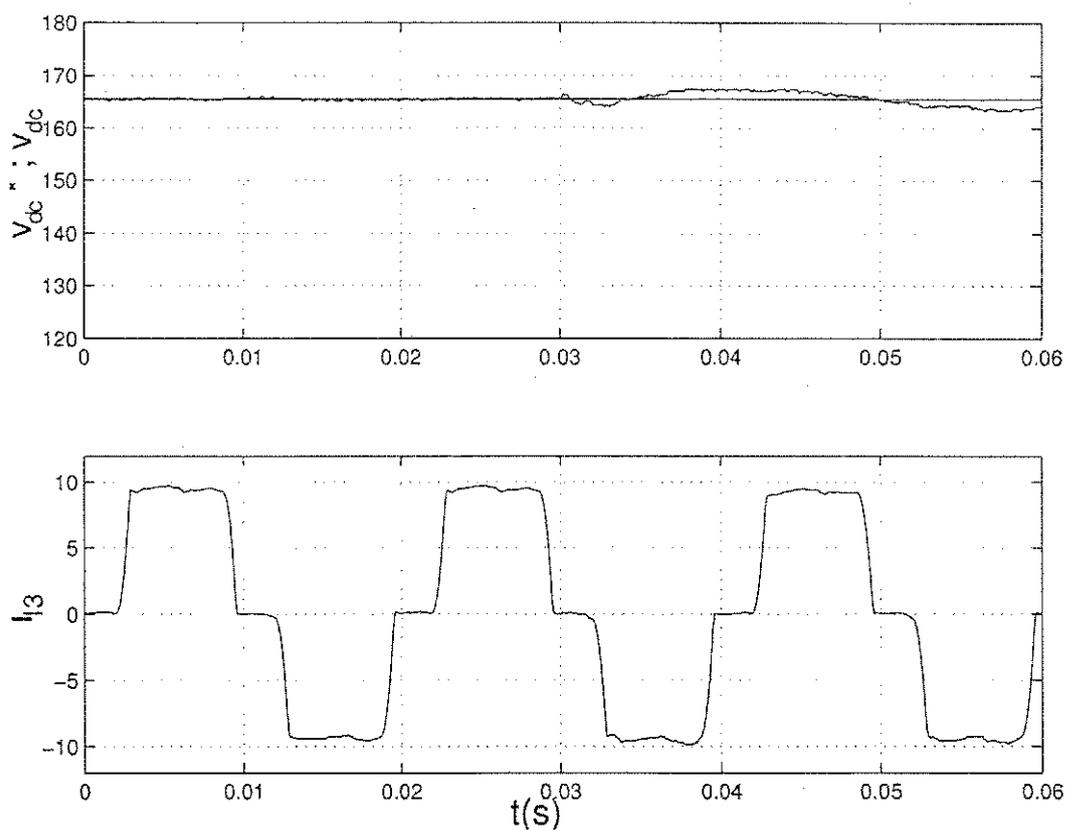


Figura 4.9: Resultados experimentais da tensão do barramento CC v_d e da corrente de fase de carga i_{l3} , para o esquema de compensação da Fig. 4.2

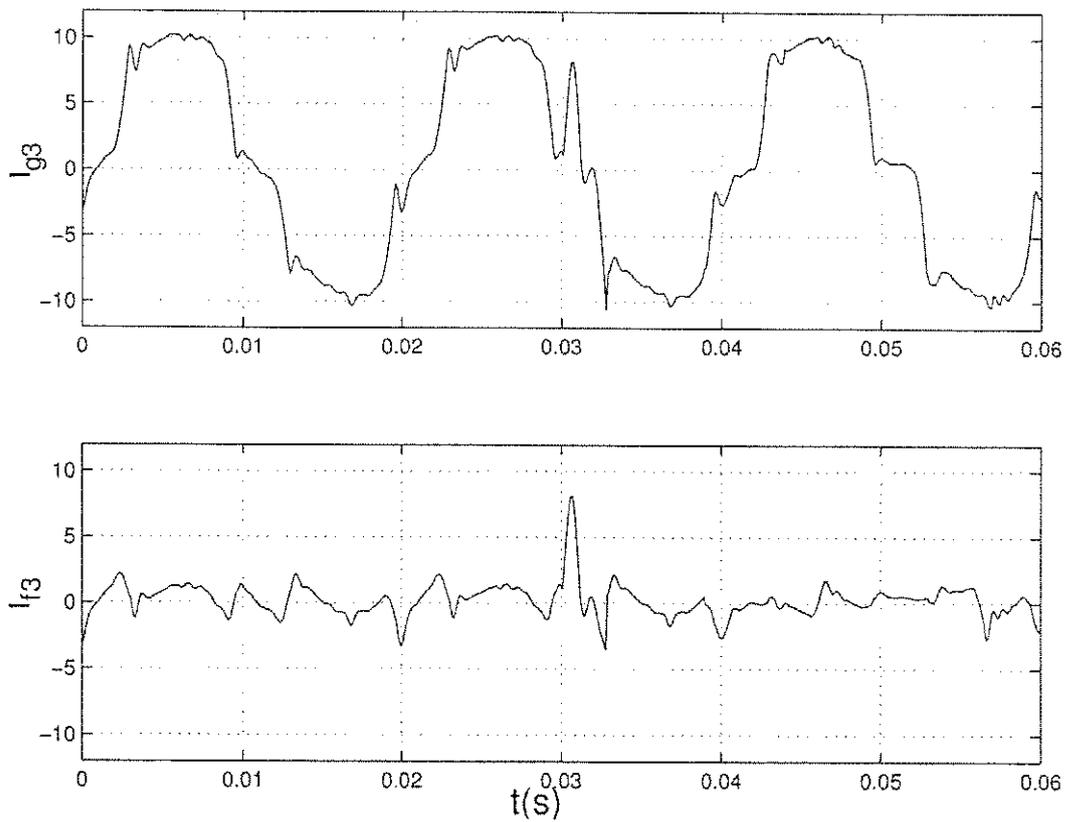


Figura 4.10: Resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} , para o esquema de compensação da Fig. 4.2

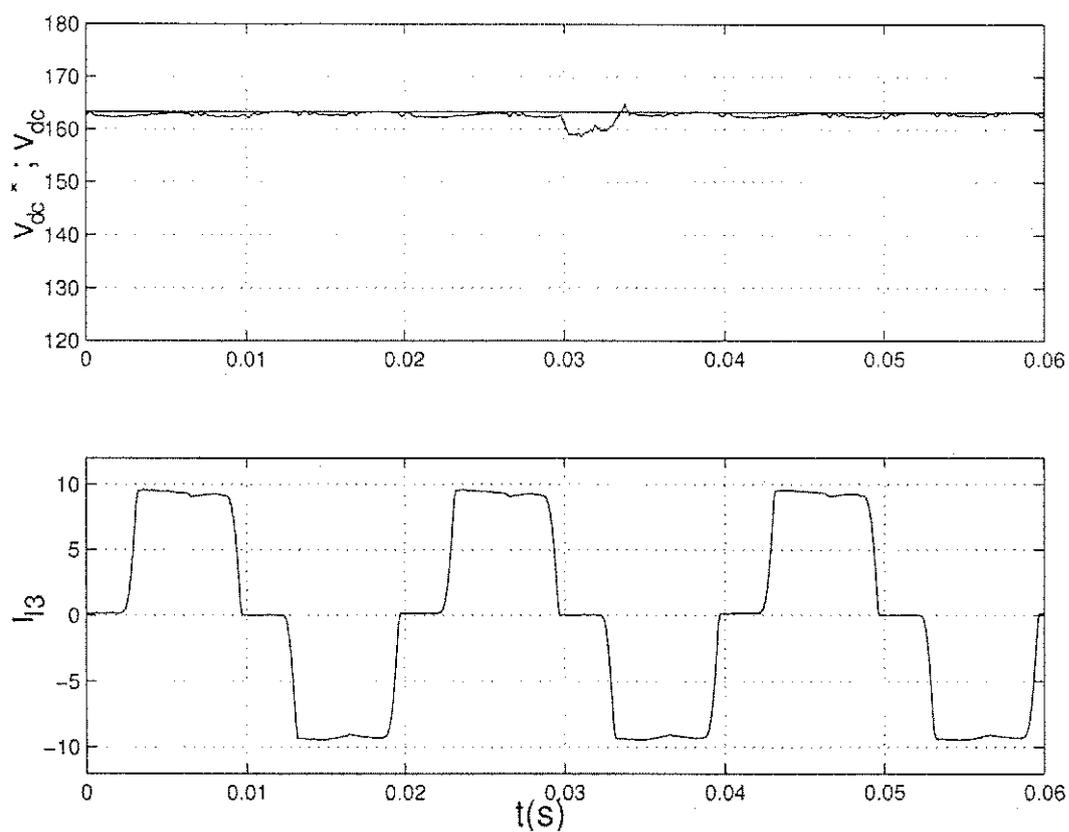


Figura 4.11: Resultados experimentais da tensão do barramento CC v_d e da corrente de fase de entrada i_{g3} , para o esquema de compensação da Fig. 4.6

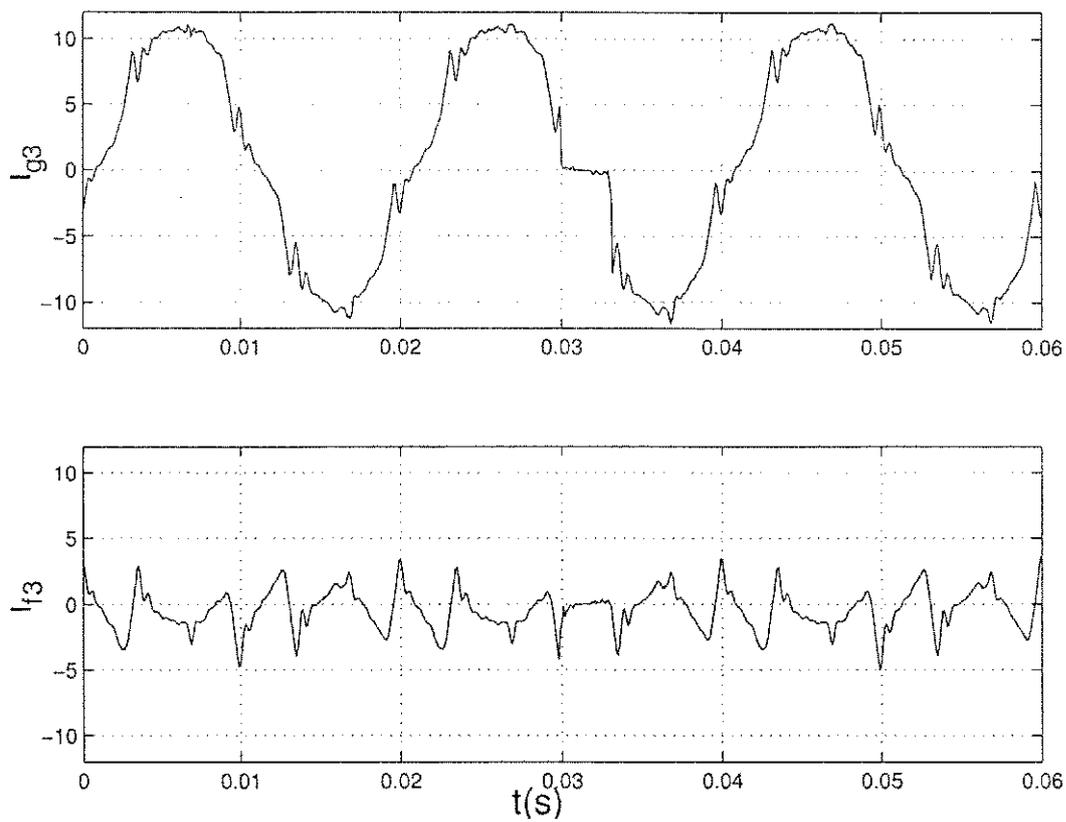


Figura 4.12: Resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} , para o esquema de compensação da Fig. 4.6

a tensão do barramento CC apresenta uma flutuação em torno da referência. Esse efeito é decorrente da circulação de correntes CA , nos capacitores do referido barramento. Na Fig. 4.12, apresentam-se os resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} . Esses resultados, demonstram que esse esquema de compensação é menos eficiente, em decorrência da perda de um dos braços do inversor.

4.7 Conclusões

Neste capítulo, foi demonstrado que é possível integrar os esquemas de detecção, identificação e compensação de faltas, desenvolvido nos capítulos anteriores, em dois tipos de filtro ativo de potência tolerantes a faltas. Ambos esquemas garantem a continuidade de operação do sistema, após a perda de um dos braços do inversor. A compensação de faltas é obtida a partir da reconfiguração da topologia do inversor. No esquema da Fig. 4.2, a reconfiguração substitui o braço redundante pelo o referido braço, no qual ocorreu a falta. No segundo esquema, o procedimento de reconfiguração, conecta a fase correspondente, ao braço no qual ocorreu a falta, ao ponto central do barramento CC . Os resultados experimentais demonstraram a viabilidade das estratégias de compensação propostas.

a tensão do barramento CC apresenta uma flutuação em torno da referência. Esse efeito é decorrente da circulação de correntes CA , nos capacitores do referido barramento. Na Fig. 4.12, apresentam-se os resultados experimentais da corrente de fase de entrada i_{g3} e da corrente de fase do filtro i_{f3} . Esses resultados, demonstram que esse esquema de compensação é menos eficiente, em decorrência da perda de um dos braços do inversor.

4.7 Conclusões

Neste capítulo, foi demonstrado que é possível integrar os esquemas de detecção, identificação e compensação de faltas, desenvolvido nos capítulos anteriores, em dois tipos de filtro ativo de potência tolerantes a faltas. Ambos esquemas garantem a continuidade de operação do sistema, após a perda de um dos braços do inversor. A compensação de faltas é obtida a partir da reconfiguração da topologia do inversor. No esquema da Fig. 4.2, a reconfiguração substitui o braço redundante pelo o referido braço, no qual ocorreu a falta. No segundo esquema, o procedimento de reconfiguração, conecta a fase correspondente, ao braço no qual ocorreu a falta, ao ponto central do barramento CC . Os resultados experimentais demonstraram a viabilidade das estratégias de compensação propostas.

Capítulo 5

Conclusões gerais e sugestões para trabalhos futuros

Este trabalho fornece um estudo detalhado da integração das técnicas de detecção, identificação, reconfiguração e compensação na composição de sistemas de conversão estáticos, com estratégias de controle tolerantes a faltas. Essa integração, aumenta a confiabilidade dos sistemas conversão, reduzindo os tempos de interrupção de funcionamento, decorrente das ocorrências de faltas no conversor.

No que se refere à detecção e identificação de faltas nos conversores de potência, conclui-se que:

- As quatro técnicas propostas, para diagnose de faltas em inversores de tensão, utilizados em sistemas de estáticos de conversão, são baseadas na medição de tensões do inversor ou da carga. De forma geral, a detecção da condição de falta é obtida comparando-se as medições de tensões com suas respectivas referências. As técnicas propostas são implementadas com base no modelo analítico do inversor de tensão;
- O tempo requerido para detecção e identificação da condição de falta é inferior a um quarto de ciclo da fundamental;
- As diferenças entre as técnicas propostas se baseiam no fato de T_2 e T_4 dependerem do modelo da máquina, já que as medições são referenciadas ao neutro desta. Essa dependência leva a uma detecção incorreta no caso de uma assimetria na máquina. Em comparação com os métodos existentes, as técnicas introduzidas neste trabalho são de fácil implementação e podem ser introduzidas em um sistema de acionamento comercial sem muita complexidade;

- Todas as técnicas propostas necessitam da instalação de sensores de tensão extras. Esses sensores requerem um custo adicional para sua implementação, o que se justifica para o caso de aplicações críticas em que a continuidade de funcionamento é imprescindível; e
- Das técnicas estudadas a que se mostrou mais eficiente foi a T_1 . Esse fato se deve à independência desta em relação à condição de simetria da máquina e também aos tipos de faltas detectadas.

Após a detecção e a identificação de uma falta nos conversores estáticos, a continuidade do funcionamento destes sistemas requerem a adoção de procedimentos de isolamento, reconfiguração e compensação dos defeitos ocorridos. Inicialmente, o sistema deve isolar o componente que causou a falta e reconfigurar o conversor para a condição de pós-falta. Essa reconfiguração deve preservar as propriedades do sistema. Uma vez reconfigurado, as estratégias de controle devem ser capazes de se adaptar às novas condições de operação do sistema na condição de pós-falta.

Duas possibilidades de sistemas de conversão foram estudadas nesse trabalho, a saber: inversores de tensão trifásicos e conversores CA/CA trifásicos reversíveis. Em relação às estratégias de compensação estudadas para os inversores de tensão trifásicos, são observadas as seguintes conclusões:

- As três estratégias de reconfiguração e compensação, para faltas ocorridas nos inversores de tensão, utilizados em sistemas estáticos de conversão, permitem a continuidade de funcionamento dos sistemas na ocorrência de uma falta de curto-circuito (w_4) ou de um circuito aberto (w_3), em uma, duas ou três chaves do inversor;
- O primeiro esquema de compensação (Fig. 2.1(a)), utiliza um quarto braço ($q_4\bar{q}_4$) como redundância de componentes. Com esse esquema, é possível compensar a ocorrência de uma falta em uma ou duas chaves simultâneas do mesmo braço do inversor. Nesse esquema, o braço em que ocorreu a falta é isolado e substituído pelo redundante;
- O segundo esquema apresentado (Fig. 2.5(a)) sugere uma alternativa econômica para a solução anterior. Esse esquema tem as mesmas capacidades de isolamento e compensação da estratégia anterior. Todavia, o procedimento de reconfiguração, impõe a circulação de correntes CA nos capacitores do barramento CC . Além disso, as chaves utilizadas, nesse esquema, devem ser dimensionadas com o dobro da tensão da estratégia anterior;
- O resultados experimentais, obtidos para os dois primeiros esquemas de compensação, demonstraram uma equivalência de desempenho;

- O terceiro esquema proposto utiliza um inversor trifásico a oito chaves (Fig. 2.7). Com esse esquema, é possível isolar e compensar as faltas ocorridas em uma, duas ou três chaves do inversor. Essas chaves devem estar situadas nas partes superior ou inferior do circuito do inversor. Além disso, o tipo de falta passível de compensação corresponde à abertura não comandada das chaves de potência. Esse esquema possui uma limitação, quanto à operação do sistema na condição de pós-falta, em decorrência da circulação de correntes unipolares na fase da máquina; e
- A eficiência das estratégias estudadas foi avaliada com base na análise da relação custo \times benefício, em que se observa a quantidade de componentes extras necessários, para implementação dos esquemas de reconfiguração. Associado a esse fator, analisa-se também, a capacidade de isolamento e de compensação das faltas ocorridas. Esse estudo demonstrou que os esquemas propostos são de fácil implementação, o que viabiliza a sua inclusão nos sistemas de acionamento de conversão estáticos comerciais.

No que se refere aos sistemas estáticos implementados por conversores CA/CA reversíveis, foram propostos dois esquemas de compensação para faltas de curto-circuito (w_4) ou de um circuito aberto (w_3), em uma ou duas faltas do mesmo braço. Sobre essas estratégias, as seguintes conclusões são verificadas:

- O primeiro esquema (Fig. 3.1) utiliza, como topologia de pós-falta, inversores de tensão trifásicos com número reduzido de componentes. Com esse esquema, é possível compensar a perda de até dois braços do conversor, sendo um no lado da fonte primária e outro no lado da carga;
- O segundo esquema de compensação (Fig. 3.6) introduz uma topologia de pós-falta implementada por um conversor trifásico a cinco braços. Esse esquema minimiza as desvantagens verificadas no primeiro, quanto a circulação de correntes CA , no barramento CC . Todavia, a capacidade de compensação é reduzida para apenas um braço no lado da fonte primária ou no lado da carga;
- Os princípios de operação e as técnicas de controle empregadas demonstraram que os esquemas propostos são eficientes na compensação das faltas estudadas; e
- A eficiência das estratégias propostas foi comprovada por um estudo comparativo da relação custo \times benefício, em que se avalia o número de componentes extras, inseridos no sistema, para implementação dos esquemas de reconfiguração e compensação. Esse estudo demonstrou que os esquemas apresentados são de fácil implementação e podem ser inseridos nos conversores comerciais.

As aplicações de eletrônica industrial, cujas as estratégias de tolerância a faltas foram inseridas, apresentam uma configuração fonte (inversor ou conversor CA/CA) + carga trifásica. A utilização dessas estratégias pode ser generalizada para quaisquer aplicações de eletrônica industrial. Para comprovação dessa generalização, as técnicas de detecção, identificação e compensação de faltas, estudadas, foram utilizadas em duas estratégias de compensação de faltas para filtros ativos de potência. Em relação a esse estudo as seguintes conclusões são observadas:

- As estratégias de detecção, identificação, reconfiguração e compensação desenvolvidas ao longo deste trabalho podem ser também utilizadas, na implementação de sistemas de compensação de harmônicos tolerantes a faltas;
- Foram apresentados dois esquemas de compensação para filtros ativos de potência, nos mesmos moldes das estratégias de tolerância a faltas empregadas para inversores trifásicos. Os dois esquemas se mostraram eficientes quanto à manutenção da continuidade de operação, após a perda de um dos braços do conversor; e
- Os estudos realizados, nessa fase do trabalhos, serviram para validar as técnicas desenvolvidas em uma aplicação diversa das investigações iniciais realizadas nos Capítulos 1,2 e 3.

De uma forma geral, esse trabalho demonstrou que, as ferramentas estudadas para: detecção, identificação, reconfiguração e compensação de faltas, verificadas em conversores estáticos, podem ser integradas na composição de sistemas de conversão com estratégias de controle tolerantes a faltas. A validação dos esquemas propostos foi realizada pelo desenvolvimento de modelos analíticos, por estudos através de simulações digitais e por ensaios experimentais. As estratégias de tolerância a faltas, desenvolvidas neste trabalho, são capazes de compensar um número limitado de faltas. Todavia, o estudo abre a possibilidade de continuidade deste trabalho, com uma abrangência maior no que se refere aos tipos de faltas, passíveis de compensação, e em relação a outros tipos de aplicações. As possibilidades de continuidade deste trabalhos são elencadas na seção seguinte.

5.1 Trabalhos futuros

1. Extensão das técnicas de detecção desenvolvidas para as demais faltas verificadas nos conversores estáticos de potência;

2. Estudo para associação das técnicas de detecção e identificação empregadas nas faltas ocorridas nas cargas e nos conversores dos sistemas estáticos;
3. Desenvolvimento de esquemas de isolação de componentes com defeito, que possibilitem a sua desconexão no menor intervalo de tempo possível;
4. Estudar o impacto das estratégias de compensação, nos sistemas de conversão estáticos, quanto à imposição de transitórios na carga controlada e na fonte primária;
e
5. Investigação de modos de transição suave entre os modos de operação normal e em falta dos sistemas estáticos.

Apêndice A

Plataforma de desenvolvimento experimental *dSPACE*

A plataforma de desenvolvimento experimental *dSPACE* é um sistema de prototipagem rápida na forma de uma placa dedicada de controle e aquisição DS1103 PPC instalada no “slot” ISA de um microcomputador IBM-PC. Essa placa é implementado por um microprocessador “Power PC 604e/400MHz” e um processador de sinais TMS320F240 da Texas. A implementação do modelo de controle do sistema experimental é realizado pelo software Matlab/Simulink que integra uma interface de tempo real RTI, o cartão DS1103 PPC e um interface homem máquina MLIB/MTRACE. Essa característica faz com que o *dSPACE* seja uma ferramenta de desenvolvimento experimental extremamente eficiente, porque todo o modelo a ser experimentado pode ser implementado inicialmente no Simulink, para realização de estudos de simulação e posteriormente transferido facilmente para plataforma experimental. Nesse procedimento de transferência, a única modificação necessária na estrutura de simulação, refere-se a introdução das interfaces de entrada e saída I/O. Sendo assim, as ferramentas do *dSPACE* e da MathWorks podem ser utilizadas no projeto do sistema de controle, nos testes experimentais e na otimização da através das seguintes etapas (GMBH, 1999):

- Modelagem

O processo de modelagem do sistema é realizado facilmente com uso do Matlab/Simulink. Desta forma, pode-se utilizar os blocos de funções pré-definidas existentes nos Toolbox do software ou através da definição de funções do usuário implementadas por “s-functions”, escritas em linguagem de programação C.

- Implementação

Após a modelagem, o sistema projetado é implementado no hardware do *dSPACE*. Para isso, o modelo obtido pelo Simulink é compilado a interface de tempo real RTI gera um código executável com o auxílio do “Toolbox Real-Time Workshop” da Mathworks.

- Simulação em Tempo Real

Uma vez implementado o sistema, o código gerado pela etapa anterior é executado no hardware do DS1103. A sua conexão com a planta do processo experimentado é realizada facilmente com a inclusão de blocos de I/O no sistema implementado no Simulink.

- Controle em tempo real do sistema

O *dSPACE* possui várias ferramentas de software que podem apresentar gráficos das variáveis controladas ou associar botões, controles deslizantes para mudança dos parâmetros do sistema a partir da interface homem-máquina ControlDesk.

A conexão do sistema *dSPACE* com a plataforma experimental é implementada pelas seguintes interfaces I/O:

- 4 conversores A/D de 16 bits, multiplexados (4 canais em cada), com tempo de amostragem de 4 μ s;
- 4 conversores A/D de 12 bits, com tempo de amostragem de 800 ns;
- 8 conversores D/A de 14 bits com tempo de conversão de 5 μ s;
- 1 interface para “encoder” incremental (sendo 6 entradas digitais e uma analógica);
- 4 canais de 8 bits de I/O digitais;
- 1 interface serial;
- 1 interface CAN;
- 3 saídas PWM trifásicas (simétricas ou assimétricas); e
- 4 saídas PWM monofásicas.

Bibliografia

AKAGI, H. Trends in active power line conditioners. *IEEE Trans. Power Electron.*, v. 9, n. 3, p. 263-268, 1994.

AKAGI, H. New trends in active power filters for power conditioning. *IEEE Trans. Ind. Applicat.*, v. 32, n. 6, p. 1312-1322, 1996.

AKAGI, H. Control strategy and site selection of a shunt active filter for damping of harmonic propagation in power distribution systems. *IEEE Trans. Power Delivery*, v. 12, n. 1, p. 354-363, 1997.

AKAGI, H.; TSUKAMOTO, Y.; NABAE, A. Analysis and design of an active power filter using quad-series voltage source pwm converters. *IEEE Trans. Ind. Applicat.*, v. 26, p. 93-98, 1990.

AKPINAR, K.; PILLAY, P.; RICHARDS, G. G. Induction motor drive behavior during unbalanced faults. *Electric Power Systems Research*, v. 36, p. 131-138, 1996.

BENNETT, S.; PATTON, R.; DALEY, S. Sensor fault-tolerant control of a rail traction drive. *Control Engineering Practice*, v. 7, p. 217-225, 1999.

BHATTACHARYA, S.; DIVAN, D.; BENERJEE, B. Synchronous frame harmonic isolator using active series filters. *Conf. Rec. EPE*, v. 3, p. 30-35, 1991.

BOLOGNANI, S.; ZORDAN, M.; ZIGLIOTTO, M. Experimental fault-tolerant control of pmsm drive. *IEEE Trans. Ind. Electron.*, v. 47, n. 5, p. 1134-1141, 2000.

BROECK, H. W. V. D.; SKUDELNY, H. C.; STANKE, G. V. Analysis and realisation of a pulsewidth modulator based on voltage space vectors. *IEEE Trans. Ind. Applicat.*, v. 24, n. 1, p. 142-150, 1988.

CALONNEC, P. et al. Induction motors reliability : Use of a fault tree. *Conf. Rec. EPE*, p. 3281-3285, 1995.

- DEBEBE, K.; RAJAGOPALAN, V.; SANKAR, T. S. Expert system for fault diagnosis of vsi fed ac drives. *Conf. Rec. IEEE/IAS*, p. 368–373, 1991.
- FU, J.-R.; LIPO, T. A strategy to isolate the switching device fault of a current regulated motor drive. *Conf. Rec. IEEE/IAS*, v. 1, p. 1015–1020, 1993.
- GMBH, D. Rti implementation guide. *Padeborn, Germany*, 1999.
- JACOBINA, C. B. et al. Digital current control of unbalanced three-phase power electronic systems. *Conf. Rec. IEEE/PESC*, p. 767–772, 2000.
- JACOBINA, C. B.; LIMA, A. M. N.; SILVA, E. R. C. da. Pwm space vector based in digital scalar modulation. *Conf. Rec. IEEE/PESC*, p. 606–611, 1997.
- JAHNS, T. M. Improved reliability in solid-state ac drive by means of multiple independent phase-drive units. *IEEE Trans. Ind. Applicat.*, v. 16, n. 3, p. 321–331, 1980.
- JANUSZEWSKI, S. et al. Causes and mechanisms of semiconductor device failures in power converter service conditions. *Conf. Rec. EPE*, p. 1625–1629, 1995.
- KASTHA, D.; BOSE, B. K. Investigation of fault modes of voltage-fed inverter system for induction motor drive. *IEEE Trans. Ind. Applicat.*, v. 30, n. 4, p. 1028–1038, 1994.
- KASTHA, D.; BOSE, B. K. On-line search based pulsating torque compensation of a fault mode single-phase variable frequency induction motor drive. *IEEE Trans. Ind. Applicat.*, v. 31, n. 4, p. 802–811, 1994.
- KIM, G. T.; LIPO, T. A. Vsi-pwm rectifier/inverter system with a reduced switch count. *Conf. Rec. IEEE/IAS*, p. 2327–2332, 1995.
- KOHLMEIER, H.; NIERMEYER, O.; SCRODER, D. F. Highly dynamic four-quadrant ac motor drive with improved power factor and on-line optimized pulse pattern with promc. *IEEE Trans. Ind. Applicat.*, v. 23, n. 6, p. 1001–1009, 1997.
- KOLAR, J. W.; ERTL, H.; ZACH, F. C. Influence of the modulation method on the conduction and switching losses of a pwm converter system. *IEEE Trans. Ind. Applicat.*, v. 27, n. 6, p. 1063–1075, 1991.
- KRAL, C.; KAFKA, K. Power electronics monitoring for a controlled voltage source inverter drive with induction machines. *Conf. Rec. IEEE/PESC*, p. 213–217, 2000.

- LIU, T. H.; FU, J. R.; LIPO, T. A strategy for improving reliability of field-oriented controlled induction motor drives. *IEEE Trans. Ind. Applicat.*, v. 29, n. 5, p. 910-918, 1992.
- MENDES, A.; CARDOSO, A. M. Voltage source inverter fault diagnosis in variable speed ac drives, by the average current park's vector approach. *Conf. Rec. IEEE/IEMDC*, p. 704-706, 1999.
- NOSER, P. H.; KARRER, N. Monitoring of paralleled igbt/diode modules. *IEEE Trans. Power Electron.*, v. 14, n. 3, p. 438-444, 1999.
- PENG, F.; AKAGI, H.; NABAE, A. A study of active power filters using quad-series voltage source pwm converters for harmonic compensation. *IEEE Trans. Power Electron.*, v. 5, p. 9-15, 1990.
- PENG, F.; AKAGI, H.; NABAE, A. Compensation characteristics of combined systems of shunt passive and series active filters. *IEEE Trans. Ind. Applicat.*, v. 29, n. 1, p. 144-152, 1993.
- PEUGET, R.; COURTINE, S.; ROGNON, J. P. Fault detection and isolation on a pwm inverter by knowledge-based model. *IEEE Trans. Ind. Applicat.*, v. 34, n. 6, p. 1318-1326, 1998.
- RIBEIRO, R. et al. Fault detection of open-switch damage in voltage-fed pwm motor drive systems. *IEEE Trans. Power Electron.*, 2003.
- RIBEIRO, R. et al. Analise do inversor trifásico a quatro chaves. *Revista da Sociedade Brasileira de Eletrônica de Potência - Sobraep*, v. 2, n. 1, p. 43-51, 1995.
- RIBEIRO, R. et al. Analysis of a four switch three phase inverter topology. *Conf. Rec. COBEP*, p. 515-520, 1995.
- RIBEIRO, R. et al. Vector and scalar control of a four switch three phase inverter. *Conf. Rec. IEEE/IAS*, p. 2422-2429, 1995.
- RIBEIRO, R. et al. Ac/ac converter with four switch three phase structures. *Conf. Rec. IEEE/IAS*, p. 134-139, 1996.
- RIBEIRO, R. et al. Induction generator static systems with a reduced number of components. *Conf. Rec. IEEE/IAS*, p. 432-439, 1996.

- RIBEIRO, R. et al. Fault detection in voltage-fed pwm motor drive systems. *Conf. Rec. IEEE/PESC*, p. 242–247, 2000.
- RIBEIRO, R. et al. Identificação e detecção de faltas em inversores trifásicos utilizados em sistemas de acionamento de máquinas elétricas. *Conf. Rec. CBA*, 2000.
- RIBEIRO, R. et al. Ac/ac converters with reduced number of switches. *Conf. Rec. IEEE/IAS*, p. 1755–1762, 2001.
- RIBEIRO, R. et al. A fault tolerant induction motor drive system by using a compensation strategy on the pwm-vsi topology. *Conf. Rec. IEEE/PESC*, 2001.
- RIBEIRO, R. et al. Fault tolerant reversible ac motor drive system. *Conf. Rec. IEEE/IAS*, p. 2345–2351, 2001.
- RIBEIRO, R. et al. A reduced switch count three-phase ac motor drive. *Conf. Rec. APEC*, p. 378–384, 2001.
- RIBEIRO, R. et al. A strategy for improving reliability of motor drive systems using a four-leg three-phase converter. *Conf. Rec. APEC*, p. 385–391, 2001.
- RIBEIRO, R. et al. A fault tolerant active power filter systems by using compensation strategies on the power converter topology. *Conf. Rec. CBA*, 2002.
- RIBEIRO, R. et al. A non standard control strategy for active power filter for unbalanced conditions of the power mains. *Conf. Rec. IEEE/IAS*, v. 1, p. 896–903, 2002.
- RIBEIRO, R. et al. Two fault tolerant control strategies for shunt active power filter systems. *Conf. Rec. IEEE/IECON*, 2002.
- SINGH, B.; AL-HADDAD, K.; CHANDRA, A. A review of active filters for power quality improvements. *IEEE Trans. Ind. Electron.*, v. 46, n. 5, p. 960–971, 1999.
- SMITH, K. S.; R., L.; PENMAN, J. Real-time detection of intermittent misfiring in a voltage-fed pwm inverter induction-motor drive. *IEEE Trans. Ind. Electron.*, v. 44, n. 4, p. 468–476, 1997.
- SOARES, V.; VERDELHO, P.; MARQUES, G. An instantaneous active and reactive current component method for active filters. *IEEE Trans. Power Electron.*, v. 15, n. 4, p. 660–669, 2000.

SPEE, R.; WALLACE, A. K. Remedial strategies for brushless dc drive failures. *IEEE Trans. Ind. Applicat.*, v. 26, n. 2, p. 259–266, 1990.

THOERSEN, O. V.; DALVA, M. A survey of the reliability with an analysis of faults on variable frequency drives in industry. *Conf. Rec. EPE*, p. 1033–1038, 1995.

VERDELHO, P.; MARQUES, G. An active power filter and unbalanced current compensator. *IEEE Trans. Ind. Applicat.*, v. 44, n. 3, p. 321–328, 1997.

ZHANG, L.; ARIS, I. B.; HULLEY, L. N. A knowledge-based system for on-line fault diagnosis of power inverter circuits for ac machine drive. *Conf. Rec. EPE*, p. 3334–3339, 1995.