

**UNIVERSIDADE FEDERAL DE CAMPINA GRANDE**  
**CENTRO DE CIÊNCIAS E TECNOLOGIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**RELATÓRIO DE TCC:**  
**CODIFICADOR/DECODIFICADOR ESTÉREO**

ALUNO: George Barreto Prata

ORIENTADOR: Hiran de Melo

Campina Grande,  
Dez/2005



Biblioteca Setorial do CDSA. Fevereiro de 2021.

Sumé - PB

1. INTRODUÇÃO .....	3
2. CODIFICADOR ESTÉREO .....	5
➤ Soma dos sinais R(direito) e L(esquerdo) .....	5
➤ Modulação em amplitude .....	6
➤ Divisor de frequência .....	7
➤ Filtros .....	8
➤ Composição do sinal codificado .....	10
3. DECODIFICADOR ESTÉREO .....	11
➤ Filtros .....	11
➤ Multiplicador de frequência .....	13
➤ Demodulação em amplitude .....	15
➤ Recuperação dos sinais R(right) e L(left) .....	16
4. Bibliografia .....	17
5. Anexos .....	18
➤ Circuito inversor .....	18
➤ Circuito somador .....	19
➤ Topologias dos filtros .....	20

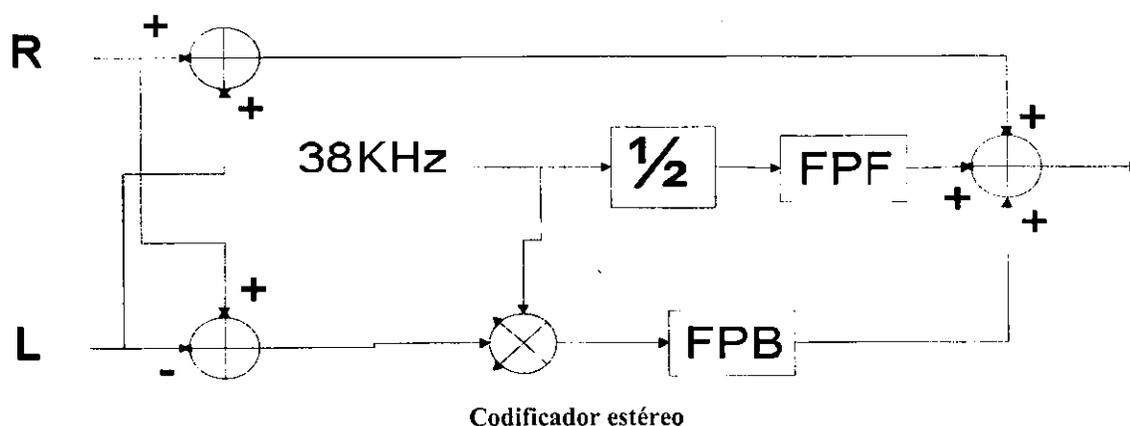
## 1. INTRODUÇÃO

Um codificador estéreo tem como função compatibilizar a reprodução dos receptores mono e estéreo. Para tanto, os receptores mono devem reproduzir a soma dos sinais correspondentes aos lados esquerdo e direito, sem que para isso tenham que ter circuitos especiais. O receptor estéreo deve poder separar os sinais esquerdo e direito e reproduzi-los em altos falantes diferentes. Para que os receptores possam fazer esse procedimento o sinal deve ser codificado na transmissão. Assim, o sinal codificado é composto de um sinal de áudio (faixa de 0 – 15 kHz), um sinal piloto em 19 kHz e o sinal modulado com freqüência variando entre 23 kHz e 53 kHz com freqüência central em 38 kHz.

Um esquema de codificador estéreo é mostrado na figura 1. Nele temos como entrada os sinais R e L os quais passam por circuitos somadores para formarem os sinais R+L e R-L. Um sinal em 38 kHz é usado para a modulação do sinal R-L resultando em um sinal com freqüência central em 38 kHz e bandas laterais em 38kHz menos a freqüência do sinal e 38kHz mais a freqüência do sinal. No caso de um sinal quadrado, essa modulação gera uma harmônica em  $3 \cdot 38\text{kHz}$  e devido a esse fato um filtro passa-baixas é usado para atenuar o sinal harmônico.

A onda quadrada em 38 kHz é também usada para gerar um sinal piloto em 19 kHz. Assim, utiliza-se um circuito divisor de freqüência seguido de um filtro passa-faixa em 19 kHz a fim de se obter uma senóide em 19 kHz para composição do sinal codificado.

Por fim somam-se os três sinais usando-se um circuito somador.

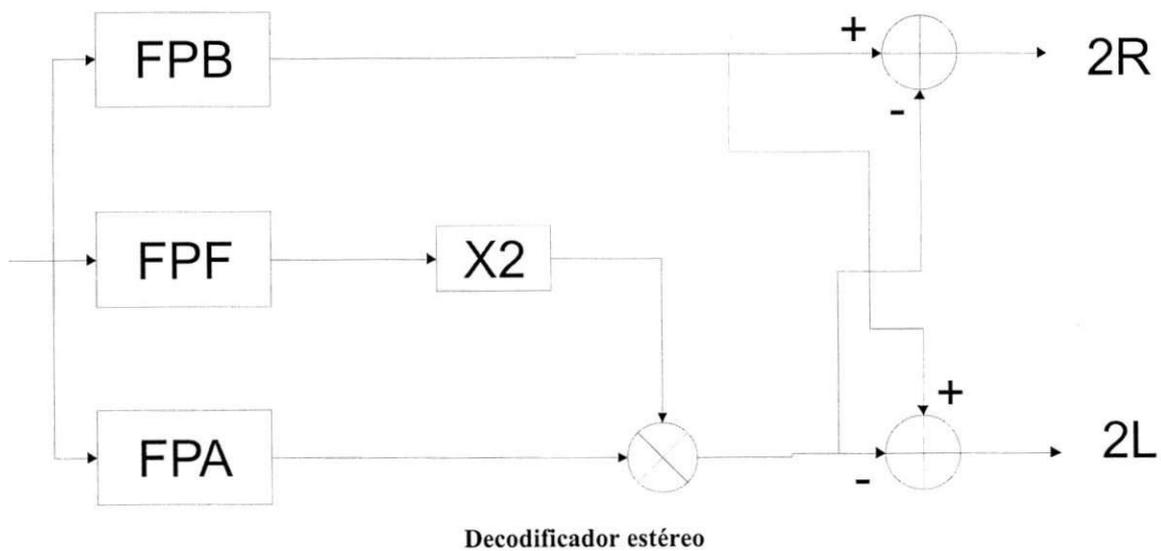


Quando o sinal codificado é recebido torna-se necessário separar os sinais para recuperar os sinais originais. Este trabalho é feito no decodificador estéreo.

A entrada do decodificador estéreo é composta de três filtros: um filtro passa-baixas com frequência de passagem em 15 kHz para recuperar o sinal R+L; um filtro passa-faixa em 19 kHz para o sinal piloto; um filtro passa-altas com frequência de passagem em 23 kHz para o sinal modulado.

Uma vez separado os sinais um circuito multiplicador de frequência é usado para recuperar o sinal em 38 kHz e utilizá-lo na demodulação. Na saída do demodulador o sinal R-L será recuperado.

Por fim usam-se circuitos somadores para recuperar os sinais originais R e L. Um esquema do decodificador estéreo é mostrado na figura 2.



## 2. CODIFICADOR ESTÉREO

### ➤ *Soma dos sinais R (direito) e L (esquerdo)*

Usando amplificadores operacionais e resistores faz-se, inicialmente, a soma e subtração dos sinais R e L como mostrado na figura 3. O esquema é baseado em um circuito inversor e dois somadores de sinais analógicos. A demonstração das equações desses circuitos é apresentada em anexo. O CI utilizado para a realização do circuito foi o TL074, o qual internamente possui 4 amp-ops.

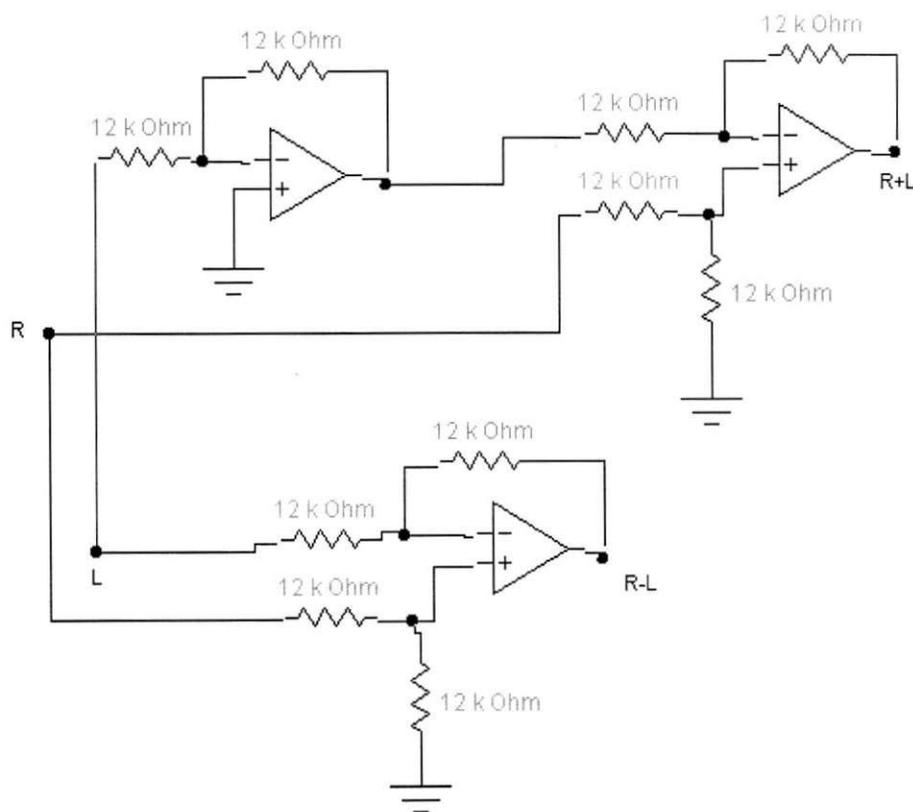


Figura 1

➤ **Modulação em amplitude**

Na modulação em amplitude dois sinais são multiplicados para se obter o sinal modulado desejado. Um sinal é chamado de modulante e é o sinal que dá a forma ao sinal modulado. O outro sinal é a portadora a qual tem uma frequência bem maior que a frequência do sinal modulante. A combinação desses dois sinais resulta em um sinal com frequência central igual à da portadora e duas bandas laterais que dependerão da frequência do sinal modulante. Assim teremos a banda inferior com a frequência da portadora menos a do sinal modulante e a banda superior com a frequência da portadora mais a do sinal modulante.

Para realizar a modulação pode-se utilizar o CI 4053. O 4053 é um multiplexador/demultiplexador de sinais analógicos com uma entrada de habilitação em comum. No 4053 temos entradas que controlam os sinais que estarão nas saídas a cada instante como pode ser visto na tabela da verdade da figura 4. Usando-se a portadora numa das entradas  $S_n$  e o sinal R-L normal e invertido em duas entradas correspondentes  $nY_0$  e  $nY_1$  teremos na saída o sinal modulado na frequência da portadora (frequência de chaveamento usada no 4053). A figura 5 mostra um esquema do uso do 4053 para a modulação.

INPUTS		CHANNEL ON
$\bar{E}$	$S_n$	
L	L	$nY_0 - nZ$
L	H	$nY_1 - nZ$
H	X	none

Figura 2

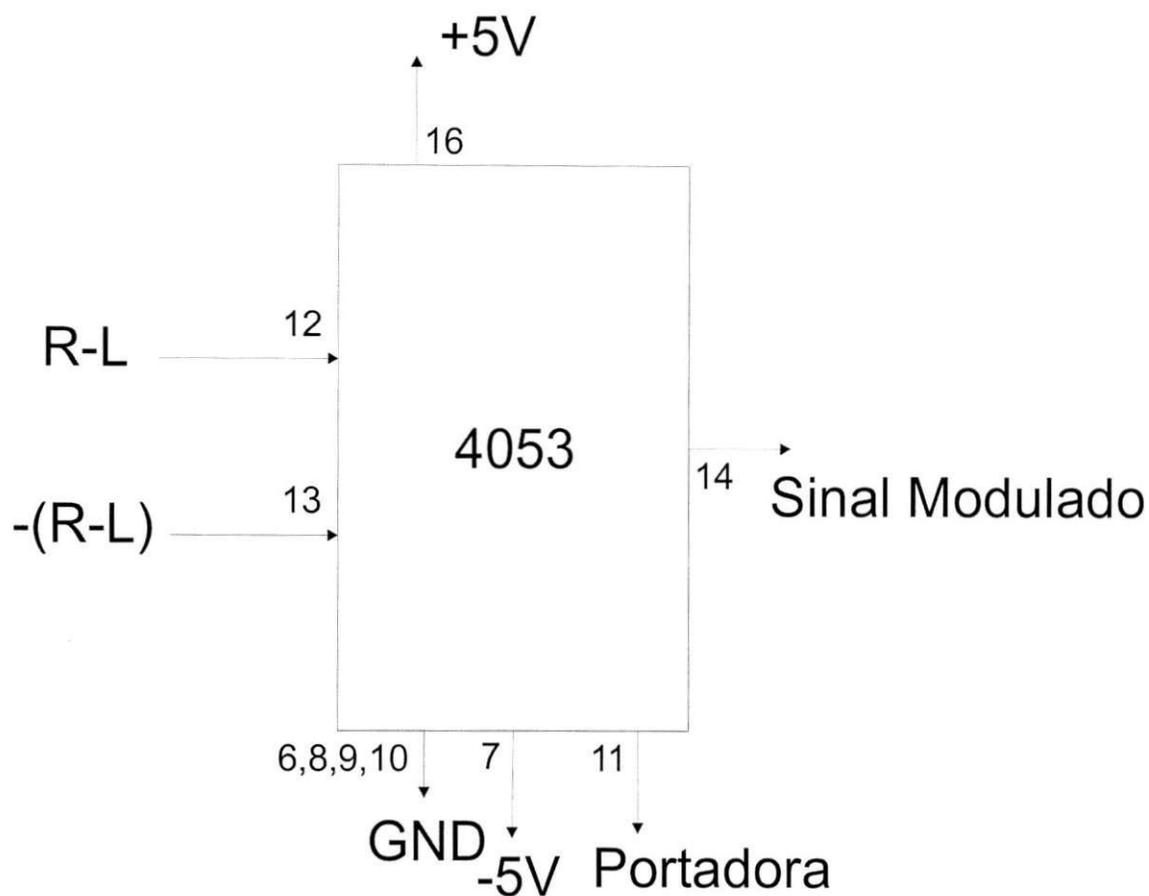


Figura 3

➤ **Divisor de frequência**

O CI 4040 é um contador binário de 12 estágios. Os contadores avançam sua contagem a cada transição negativa da entrada do relógio.

Colocando-se a portadora em 38 kHz na entrada do relógio teremos em cada saída do 4040 esse sinal dividido por 2, 4, 8 e assim por diante.

Como foi dito a portadora em 38 kHz é uma onda quadrada. Para utilizá-la na entrada do relógio ela tem que ser uma onda quadrada de 0V a +5V. Para obtê-la dessa forma basta usar um circuito retificador de meia-onda (diodo em série com resistor) e usar a saída do retificador de meia-onda diretamente no pino 10 do 4040. Um esquema do uso do 4040 está na figura 6.

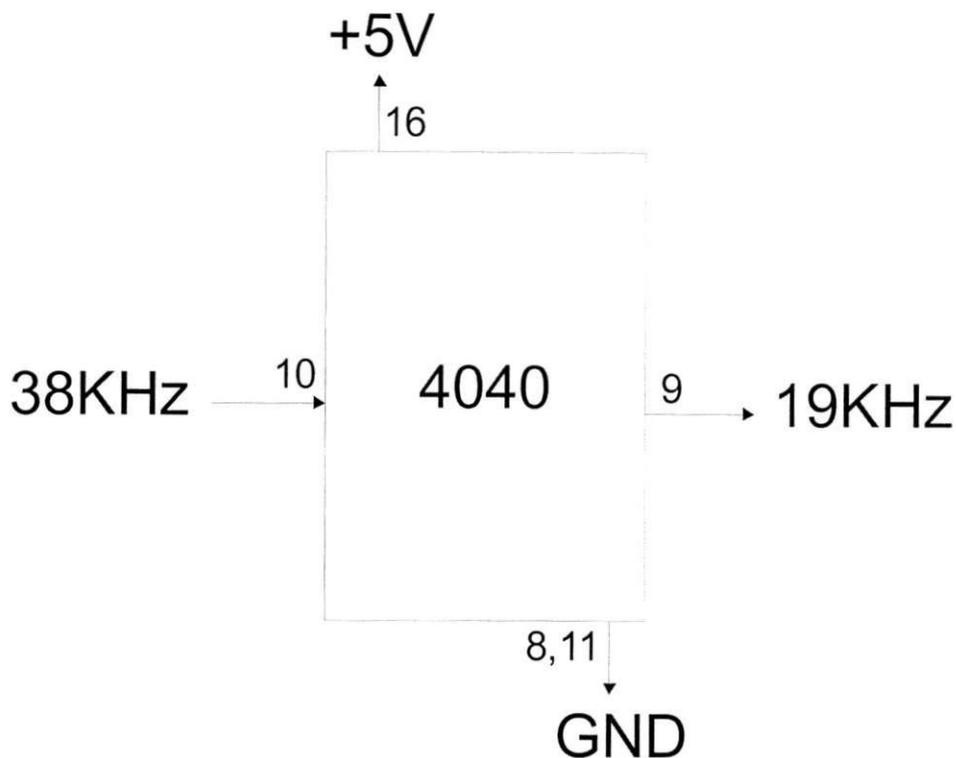


Figura 4

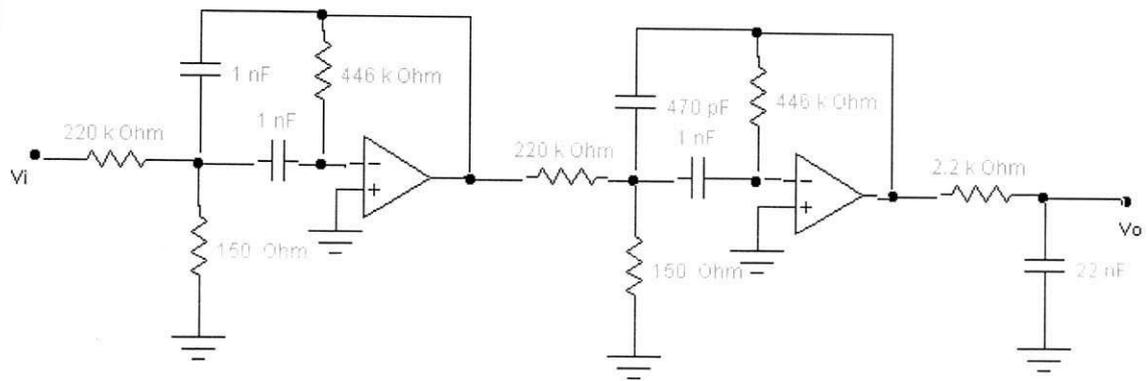
### ➤ *Filtros*

Uma parte muito usada em codificadores/decodificadores estéreo é a parte de filtragem. No caso do codificador torna-se necessário o uso de filtragem para a obtenção de uma onda senoidal em 19 kHz como sinal piloto para posterior transmissão e para a eliminação da harmônica gerada na frequência de 114 kHz quando da modulação com portadora em 38 kHz.

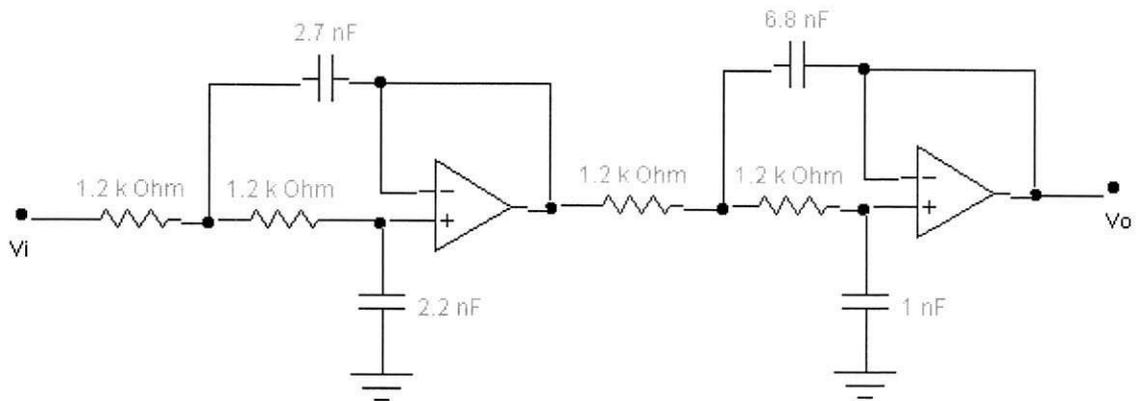
No projeto dos filtros é importante que se consiga uma boa precisão e dessa maneira são necessários filtros de no mínimo 4<sup>a</sup> ordem.

Para o projeto dos filtros utilizados foram usados dois tipos de topologias de 2<sup>a</sup> ordem e colocando-as em cascata com a mesma topologia eram obtidos filtros de 4<sup>a</sup> ordem.

As equações das topologias de filtros utilizadas estão em anexo.



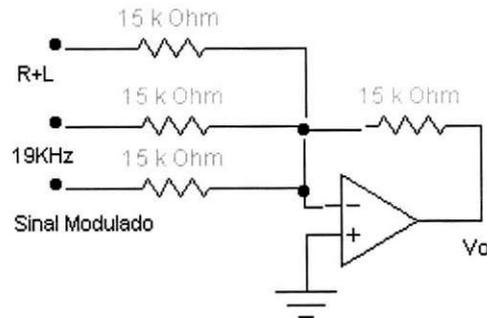
**Passa-Faixa 19KHz**



**Passa-Baixa 53KHz**

➤ **Composição do sinal codificado**

O último estágio do codificador é somar os sinais de áudio (0 à 15 kHz), o sinal senoidal em 19 kHz e o sinal modulado em 38 kHz. Para essa finalidade um circuito somador é utilizado como o mostrado abaixo.



**Figura 5**

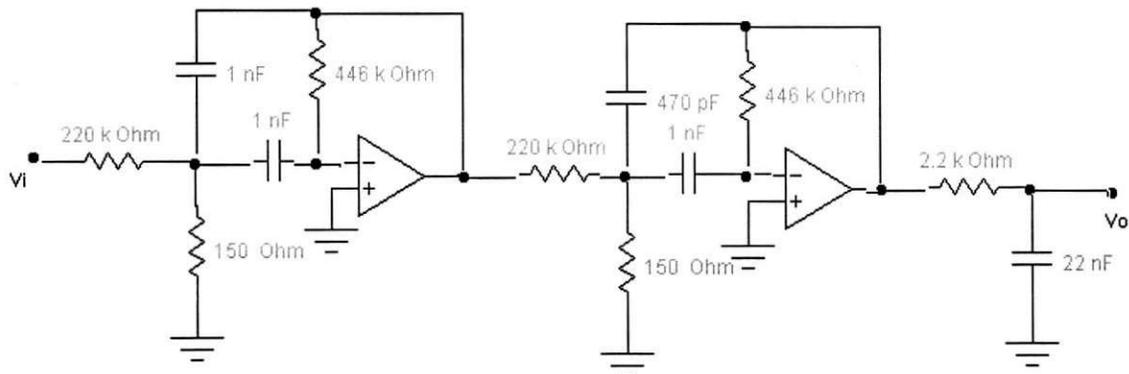
### 3. DECODIFICADOR ESTÉREO

#### ➤ *Filtros*

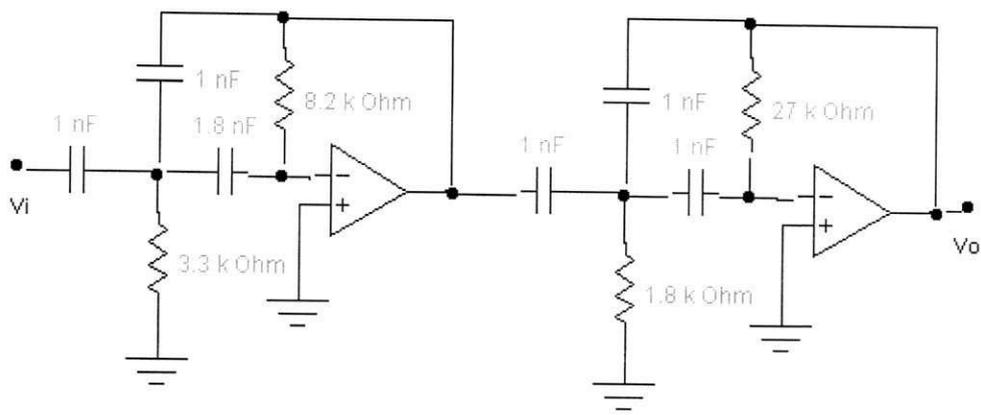
A primeira parte de um decodificador estéreo é a filtragem dos sinais. Usa-se um filtro passa-baixas com frequência de passagem 15 kHz para recuperar o sinal de áudio (R+L), um filtro passa-faixa em 19 kHz para o sinal piloto e um filtro passa-altas com frequência de passagem em 23 kHz para o sinal modulado.

Todos os projetos desses filtros foram baseados numa mesma topologia de 2ª ordem e foram cascadeados para obter um filtro de 4ª ordem. Apesar de se ter filtros de 4ª ordem ainda pode se ver resquícios dos outros sinais devido à imperfeição dos filtros e à proximidade das faixas de frequências.

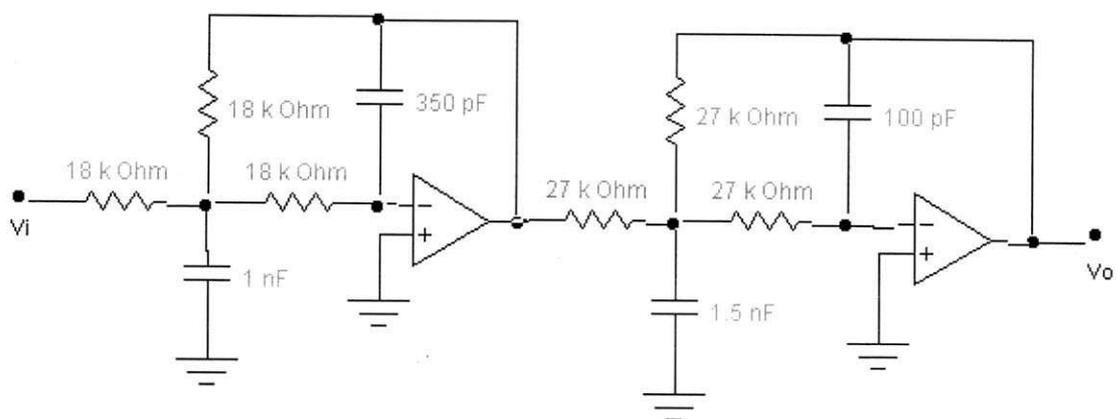
Os circuitos dos três filtros utilizados estão abaixo apresentados.



**Filtro passa-faixa 19KHz**



**Filtro Passa-altas 23KHz**



**Filtro passa-baixas 15KHz**

### ➤ **Multiplicador de frequência**

Para recuperar a onda com frequência de 38 kHz utilizada como portadora para a modulação do sinal no codificador pode-se utilizar um PLL (Phase Locked Loop) implementado no CI 4046.

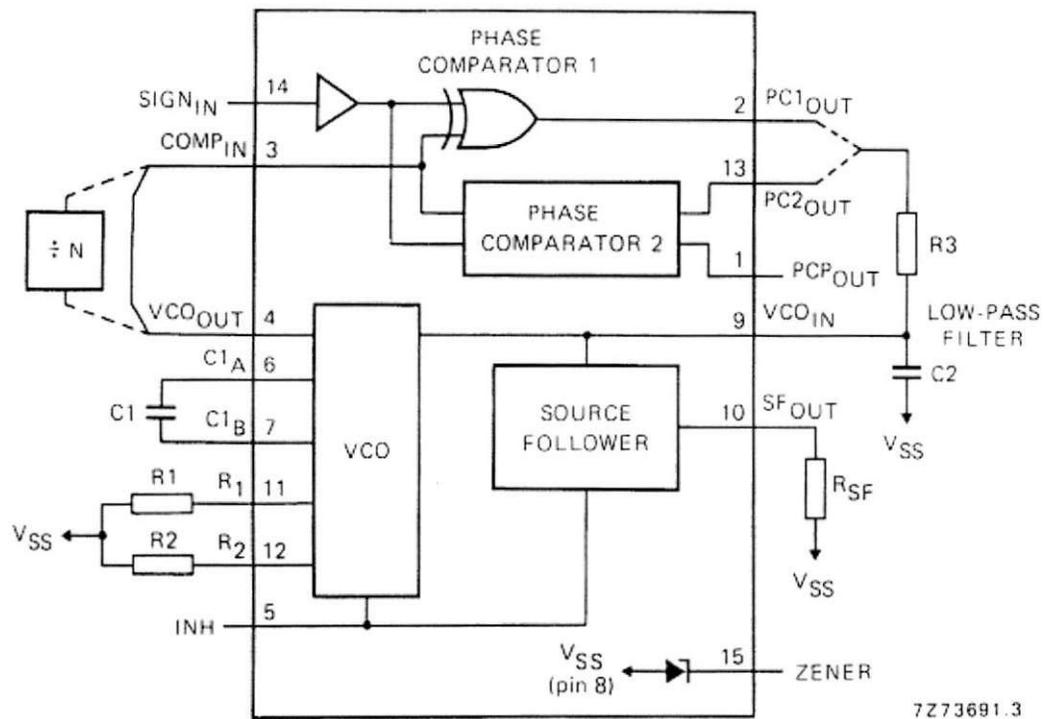
Abaixo está um esquema do PLL do 4046. Para a obtenção da frequência de 38 kHz a partir da onda em 19 kHz anteriormente filtrada é necessário configurar o VCO para se obter na saída a onda duplicada. A configuração do VCO se dá a partir de R1, R2 e C1 como mostrado abaixo. Os valores desses componentes são obtidos a partir de curvas fornecidas no datasheet do 4046 onde, escolhendo a frequência de oscilação do VCO ( $F_{vco}$ ), é possível determinar esses valores. No caso, escolhendo-se uma  $F_{vco} = 38$  kHz temos os seguintes valores:

$$R1 = 10\text{K}\Omega$$

$$R2 = 1\text{M}\Omega$$

$$C1 = 1\text{nF}$$

O sinal em 19 kHz é colocado na entrada SIGNin e na saída do comparador 1 (PC1out) usa-se um filtro passa-baixas com frequência de passagem muito baixa para que seja filtrado o valor DC da onda. A saída do passa-baixas, então, é colocada na entrada do VCO. Na saída do VCO o mesmo circuito já apresentado do 4040 é usado como divisor por 2 entre o VCOout e a entrada do comparador COMPin. Dessa forma a saída VCOout oscilará em 38 kHz, que é a frequência desejada.

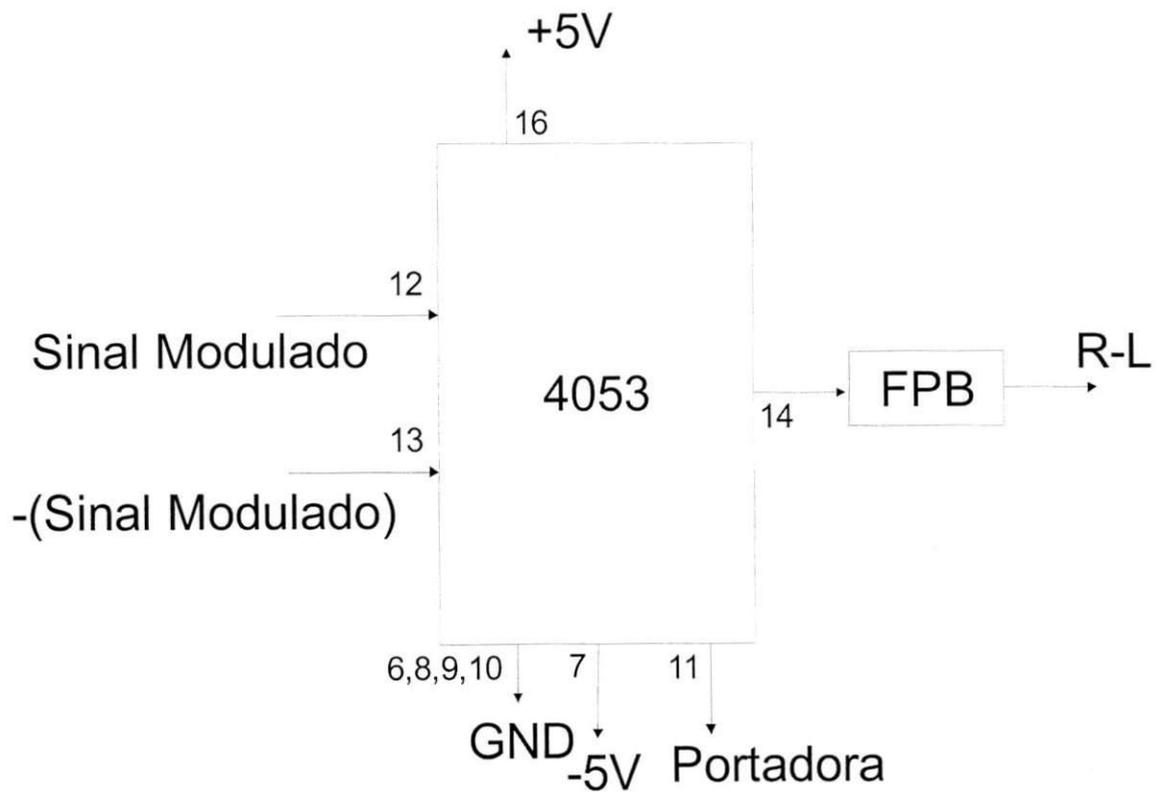


7273691.3

CI 4046

➤ **Demodulação em amplitude**

A demodulação do sinal é semelhante à modulação. O mesmo CI é usado e a portadora é a saída do VCO mostrada anteriormente. A diferença existente é que na saída do 4053 usa-se um detetor de pico para recuperar o sinal R-L. O esquema está mostrado abaixo.



➤ **Recuperação dos sinais R(right) e L(left)**

Recuperado os sinais R+L e R-L, usa-se os circuitos somadores abaixo para recuperar os sinais R e L. O circuito abaixo é semelhante ao circuito usado na entrada do codificador para obter os sinais R+L e R-L.

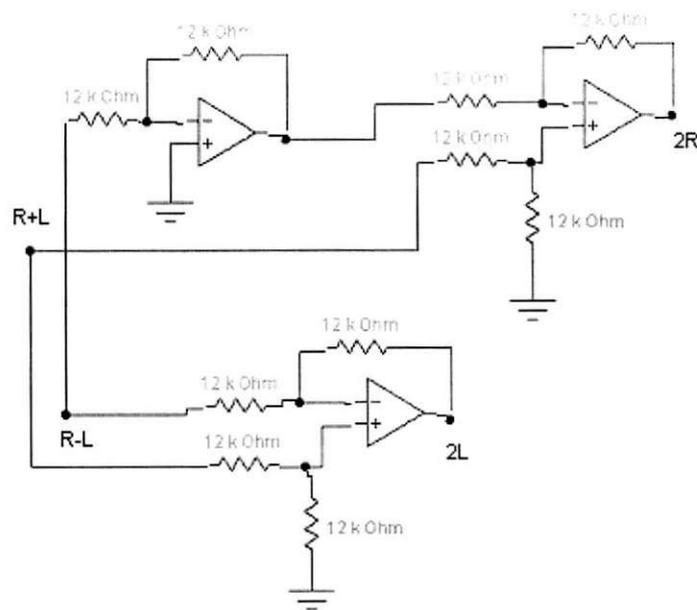


figura 6

#### **4. Bibliografia**

Sedra/Smith, Microeletrônica, São Paulo, Makron Books, 2000.

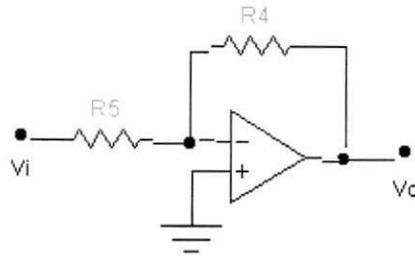
[CD4040] 'CD4020, CD4040, CD4060 Data Sheet', Fairchild Semiconductor, 1999.

[CD4053] 'CD4051, CD4052, CD4053 Data Sheet', Fairchild Semiconductor, 2000.

[CD4046] 'HEF4046B Data Sheet', Philips Semiconductor, 1995.

## 5. Anexos

### ➤ *Circuito inversor*

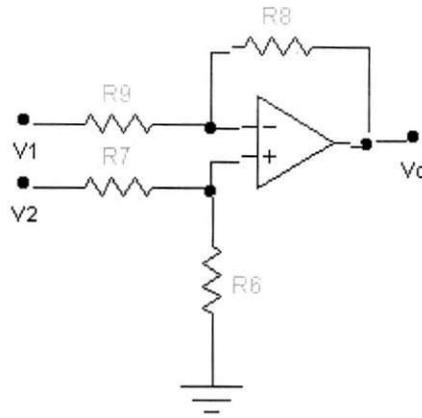


Considerando o amp-op ideal temos que a corrente que passa por  $R_5$  é igual à de  $R_4$  e que  $V_- = 0$ .

$$(V_i - 0) / R_5 = (0 - V_o) / R_4$$

$$V_o / V_i = -R_4 / R_5$$

➤ **Circuito somador**



$$V_o = V_2 - V_1 \quad V_+ = R_7 * V_2 / (R_6 + R_7)$$

$$(V_1 - V_+) / R_9 = (V_+ - V_o) / R_8$$

$$V_1 / R_9 = V_+ * (1 / R_9 + 1 / R_8) - V_o / R_8$$

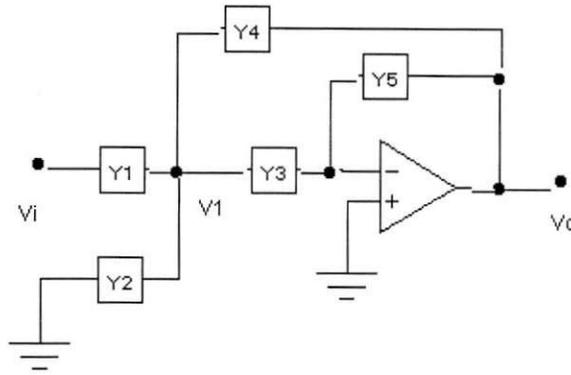
$$V_o = (R_8 + R_9) * V_+ / R_9 - R_8 * V_2 / R_9$$

$$V_o = [(R_8 + R_9) / R_9] * [R_6 / (R_6 + R_7)] * V_2 - (R_8 / R_9) * V_1$$

Para o caso em que todos os resistores são iguais, temos:

$$V_o = V_2 - V_1$$

➤ **Topologias dos filtros**



$$(V_i - V_1) * Y_1 = V_1 * Y_2 + V_1 * Y_3 + (V_1 - V_o) * Y_4$$

$$V_i * Y_1 = (Y_1 + Y_2 + Y_3 + Y_4) * V_1 - V_o * Y_4$$

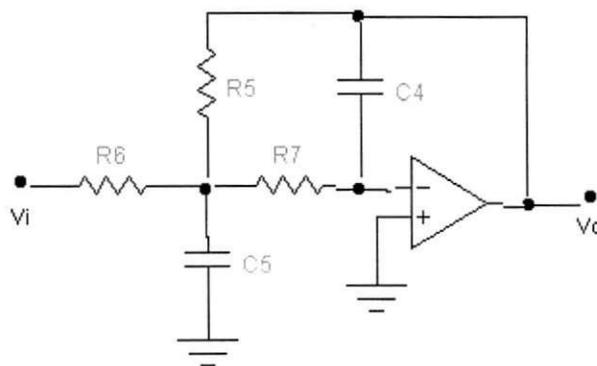
$$V_1 * Y_3 = -V_o * Y_5$$

$$V_1 = -(Y_5 / Y_3) * V_o$$

$$V_i * Y_1 = -[(Y_1 + Y_2 + Y_3 + Y_4) * Y_5 / Y_3 + Y_4] * V_o$$

$$V_o / V_i = -(Y_1 * Y_3) / [(Y_1 + Y_2 + Y_3 + Y_4) * Y_5 + Y_3 * Y_4]$$

Essa é a equação geral. Para um filtro passa-baixas temos a seguinte configuração:



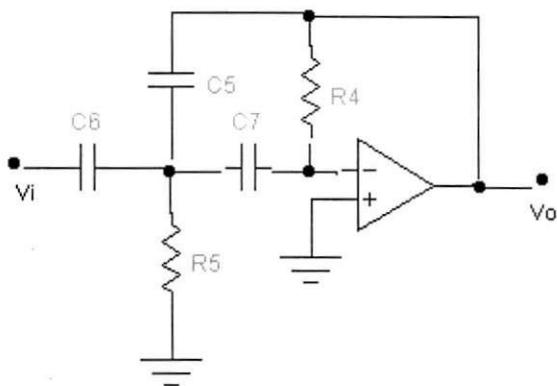
Fazendo  $Y_1 = 1/R_6$ ,  $Y_2 = sC_5$ ,  $Y_3 = 1/R_7$ ,  $Y_4 = 1/R_5$  e  $Y_5 = sC_4$  teremos:

$$V_o/V_i = -(1/R_6) \cdot (1/R_7) / \left[ (1/R_6 + sC_5 + 1/R_7 + 1/R_5) \cdot sC_4 + 1/R_7 \cdot 1/R_5 \right]$$

Reorganizando a equação acima chega-se a:

$$V_o/V_i = -(1/R_6 \cdot R_7 \cdot C_4 \cdot C_5) / \left[ s^2 + s \cdot (1/(R_6 \cdot C_5) + 1/(R_7 \cdot C_5) + 1/(R_5 \cdot C_5)) + 1/(R_5 \cdot R_7 \cdot C_4 \cdot C_5) \right]$$

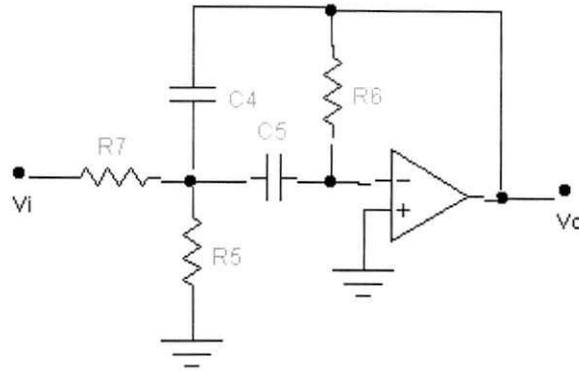
Para um filtro passa-altas a configuração é a seguinte:



Fazendo  $Y_1 = sC_6$ ,  $Y_2 = 1/R_5$ ,  $Y_3 = sC_7$ ,  $Y_4 = sC_5$  e  $Y_5 = 1/R_4$ , chegaremos à seguinte equação final:

$$V_o/V_i = -(s^2 \cdot C_6 / C_5) / \left[ 1 / (C_5 \cdot C_7 \cdot R_4 \cdot R_5) + s \cdot R_5 \cdot (C_5 + C_6 + C_7) / (R_4 \cdot R_5 \cdot C_5 \cdot C_7) + s^2 \right]$$

Para um filtro passa-faixa a configuração é a seguinte:



Fazendo  $Y1=1/R7$ ,  $Y2=1/R5$ ,  $Y3=sC5$ ,  $Y4=sC4$  e  $Y5=1/R6$ , chegaremos à seguinte equação final:

$$V_o/V_i = -(s \cdot 1/(R5 \cdot C4)) / [s^2 + s \cdot (1/(R6 \cdot C4) + 1/(R6 \cdot C5)) + (1/(R7 \cdot R6 \cdot C4 \cdot C5) + 1/(R5 \cdot R6 \cdot C4 \cdot C5))]$$