



UNIVERSIDADE FEDERAL DE CAMPINA GRANDE  
CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA  
UNIDADE ACADÊMICA DE ENGENHARIA ELÉTRICA

## Desenvolvimento de um Sistema de Testes Micro-controlado para Relés Industriais

Trabalho de Conclusão de Curso

Aluno: Davi de Andrade Lima Castro  
Orientadora: Maria de Fátima Queiroz Vieira

Campina Grande  
Abril de 2009



UNIVERSIDADE FEDERAL DE CAMPINA GRANDE  
CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA  
UNIDADE ACADÊMICA DE ENGENHARIA ELÉTRICA

## Desenvolvimento de um Sistema de Testes Micro-controlado para Relés Industriais

*Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, em cumprimento parcial às exigências para obtenção do Grau de Engenheiro Eletricista.*

---

Davi de Andrade Lima Castro  
Aluno

---

Maria de Fátima Queiroz Vieira  
Orientadora

Campina Grande  
Abril de 2009



Biblioteca Setorial do CDSA. Fevereiro de 2021.

Sumé - PB

## **Agradecimentos**

A todas as pessoas da empresa **TRON Controles Elétricos**, em especial ao pessoal da **Engenharia de Hardware: Sato, Kleber e Alex.**

À professora Fátima: pela orientação na elaboração deste relatório

Aos **Jogos Eletrônicos**: pelo despertar da Curiosidade e Interesse pela Engenharia Elétrica.

Ao **Transistor**: "*A Piece of Silicon with Three Wires that Has Changed the World*".

Aos companheiros de curso. E aos amigos de Campina Grande.

À tia Marlene e sua família: Beto, Suely, Júnior, Teresa e netos.

À minha família, em especial ao meu irmão Thiago.

À minha querida Paulinha.  
**E., D., A.V.P.S.M.Q.P.**

# Sumário

<b>1. INTRODUÇÃO</b> .....	<b>1</b>
<b>2. OS RELES</b> .....	<b>3</b>
2.1. Conceitos e Elementos Básicos .....	3
2.2. Os Relés da TRON.....	7
<b>3. A JIGA DE TESTES</b> .....	<b>11</b>
3.1. Critérios e Requisitos Iniciais.....	11
3.2. Especificações Gerais.....	12
3.2.1. Relacionadas ao <i>Hardware</i> .....	12
3.2.2. Relacionadas ao <i>Firmware</i> .....	13
3.2.3. Relacionadas à Interface Humano Máquina .....	13
3.3. Módulos de <i>Hardware</i> .....	14
3.3.1. Fontes de Alimentação.....	15
3.3.2. Leitura dos Contatos .....	16
3.3.3. Multiplexação das Leituras dos Contatos .....	18
3.3.4. Intercomunicação.....	19
3.3.5. Simulação dos Eletrodos .....	20
3.3.6. Micro-controlador.....	22
3.3.7. Circuitos da IHM.....	22
3.4. Módulos do <i>Firmware</i> .....	27
3.4.1. Rotina de Testes e Resultados .....	28
3.4.2. Leituras dos Contatos e Multiplexação .....	29
3.4.3. Simulação dos Eletrodos .....	29
3.4.4. IHM .....	30
3.4.5. Gerenciamento Principal .....	33
3.4.6. Intercomunicação.....	33
3.5. Interface Humano Máquina.....	36
3.5.1. Etiqueta Frontal .....	36
3.5.2. Menus e Telas Informativas do Display .....	38
3.6. O Projeto em Números .....	41
<b>4. VALIDAÇÃO E TESTES</b> .....	<b>42</b>
4.1. Testes e Validação dos Módulos de <i>Hardware</i> .....	42
4.2. Testes e Validação dos Módulos de <i>Firmware</i> .....	43
4.3. Validação Final em Campo .....	44
<b>5. CONSIDERAÇÕES FINAIS</b> .....	<b>46</b>
<b>BIBLIOGRAFIA / REFERÊNCIAS</b> .....	<b>47</b>

**ANEXO A – LAYOUTS DAS PLACAS DE CIRCUITO IMPRESSO.....48**

## 1. Introdução

Este relatório tem como objetivo descrever um dos projetos desenvolvidos pelo aluno durante o Estágio Integral realizado na empresa TRON Controles Elétricos entre os meses de Abril e Dezembro de 2008.

As principais atividades da empresa TRON são o Desenvolvimento e a Fabricação de soluções para Automação Industrial. Dentre estas soluções estão as linhas de Relés Industriais, que são as linhas de Tempo, Proteção e Nível. Neste trabalho, o termo “Relés Industriais” refere-se às soluções já prontas para uso na Automação Industrial ou outros tipos de automação.

Uma das etapas finais na fabricação de qualquer produto produzido pela TRON é a etapa de testes, aonde o produto acabado será posto em funcionamento para então ser verificado se este está funcionando dentro das especificações técnicas. Esses testes são realizados com o auxílio de aparelhos chamados na empresa de *Jigas*. Estas *Jigas* são desenvolvidas na própria empresa, pois se tratam de aparelhos bastante específicos.

Em sua maior parte, essas *Jigas* são aparelhos simples, compostos muitas vezes apenas de elementos passivos como chaves, potenciômetros, entre outros, e que são capazes de testar em média apenas duas peças por vez. A única exceção, antes do projeto desenvolvido, era a *Jiga de Tempo*, feita para testar os Relés de Tempo e que possui um computador PC como elemento principal.

Existe uma grande demanda por novas *Jigas*, capazes de testar de forma automática várias peças de uma mesma linha ao mesmo tempo, trazendo mais produtividade e confiabilidade ao processo. Foi então atribuída ao aluno a tarefa de desenvolver uma nova *Jiga*, que seria capaz de testar os Relés da Linha de Nível, chamada então de *Jiga de Nível*.

O desenvolvimento deste projeto iniciou-se a partir da análise dos requisitos iniciais passados pela empresa. Destes requisitos determinaram-se as especificações para então desenvolver os módulos de *hardware* e softwares necessários a atender estes requisitos. Todo o projeto foi acompanhado e orientado pelo engenheiro Eduardo Sato, Diretor de Tecnologia e responsável pelo setor de Engenharia de Desenvolvimento. O Fluxo de Trabalho proposto e seguido está ilustrado na Figura 1.

Os capítulos a seguir descrevem os diversos módulos que compõem a *Jiga de Nível*, contendo também informações gerais sobre relés e suas aplicações e informações específicas sobre os relés fabricados pela empresa TRON.

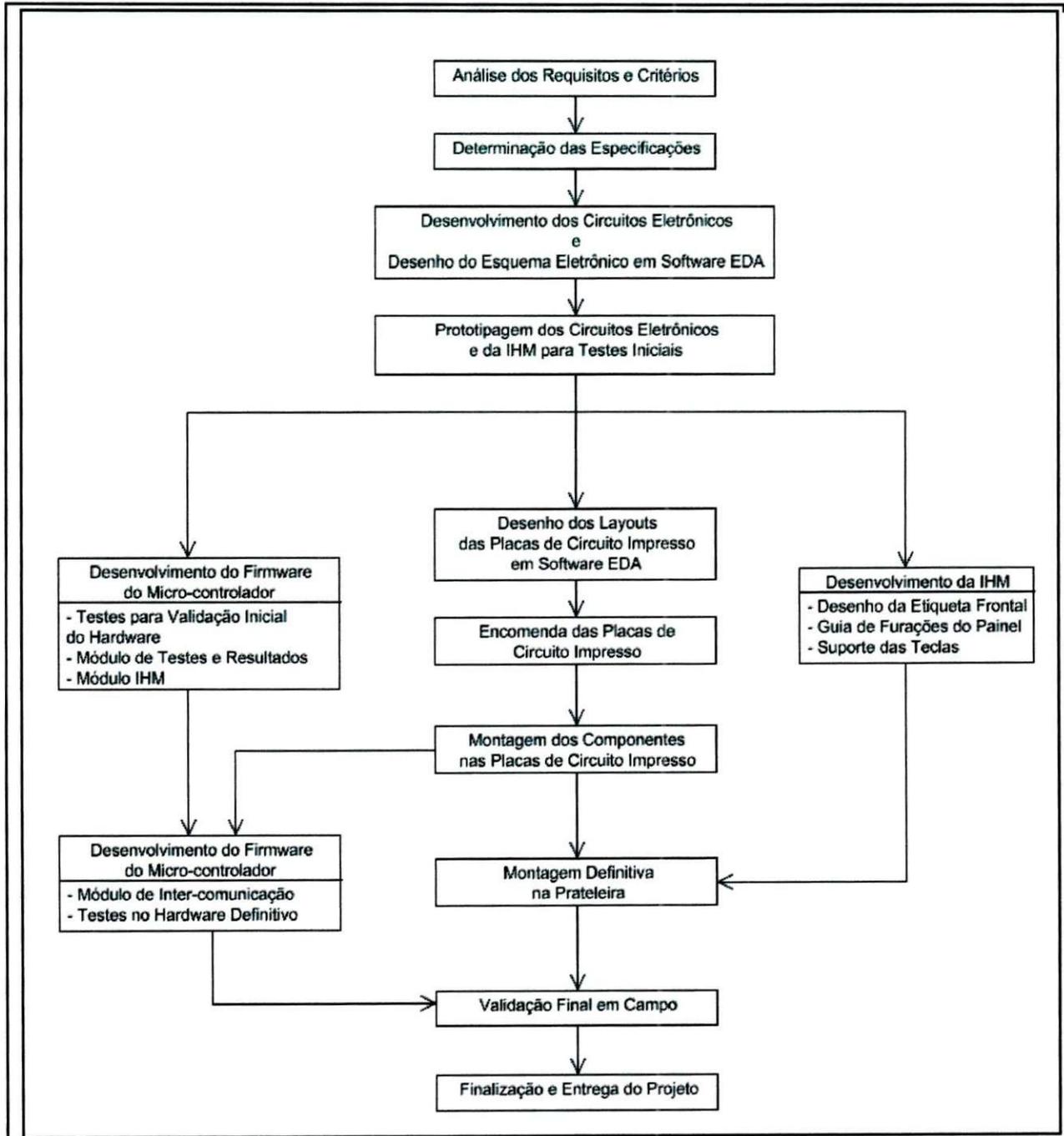


Figura 1 - Fluxo de Trabalho

## 2. Os Relés

O relé elétrico é um dos dispositivos mais freqüentemente utilizados em sistemas elétricos e eletrônicos modernos. Ele pode ser encontrado em carros, máquinas de lavar, fornos de microondas, em equipamentos médicos, assim como em tanques, aeronaves e navios. Praticamente nenhuma indústria funcionaria sem relés. Em alguns sistemas de controle automatizados da indústria, o número de relés é estimado em centenas e até em milhares. Na indústria de geração de energia, nenhum dispositivo de potência entra em operação sem relés especiais de proteção (GUREVICH, 2006).

### 2.1. Conceitos e Elementos Básicos

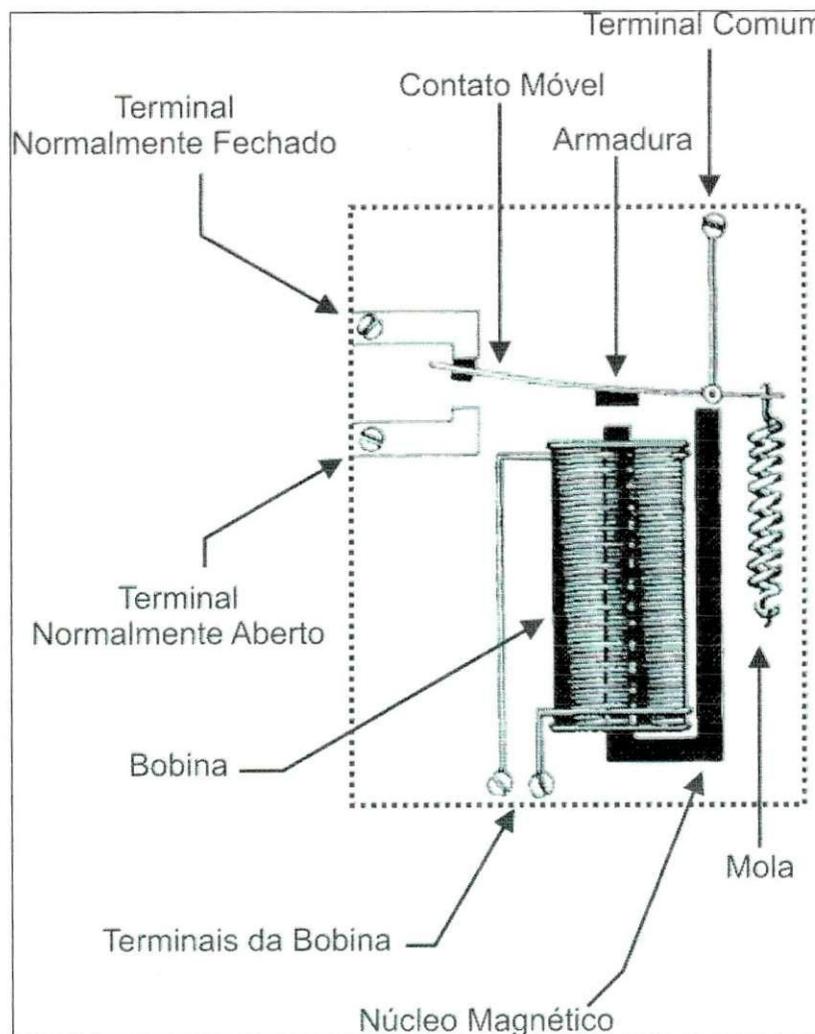
De fato, os relés elétricos são tão utilizados e possuem tantas variações e aplicações, que o próprio termo “relé” muitas vezes não basta para representar completamente algum dispositivo em questão. Por exemplo, quando um profissional da área de proteção de sistemas elétricos de alta potência utiliza este termo, ele pode estar fazendo referência aos grandes e complexos relés de proteção que são comumente utilizados nesta área. Um profissional da área de automação industrial geralmente estaria fazendo referência a dispositivos bem menores e com funções bem mais simples que são os geralmente utilizados em automação, como por exemplo, os relés de nível que serão vistos adiante. Já outro profissional, da área de desenvolvimento de sistemas embarcados, por exemplo, provavelmente utilizaria o termo para referenciar a um dispositivo ainda mais elementar, como o mostrado na Figura 5, que é utilizado por esses profissionais como mais um componente na composição de um sistema elétrico-eletrônico, assim como capacitores, resistores e etc.

Apesar de o termo ser aplicável para os exemplos dados acima, não há dúvidas que existem diferenças bastante consideráveis entre os tipos de relés exemplificados, de forma que muitas vezes para identificar precisamente cada tipo é necessário saber do contexto no qual o termo “relé” está sendo utilizado. Torna-se interessante então identificar o relé em sua forma mais elementar, encontrada nas mais variadas soluções ao qual o termo “relé” se refere.

Essencialmente, o relé é um dispositivo que torna possível o acionamento da condução de um dado sinal elétrico a partir de outro sinal elétrico, ao mesmo tempo em que mantém estes sinais galvanicamente isolados um do outro. O sinal elétrico cuja condução é controlada pode ser visto como o Sinal de Saída enquanto que o sinal elétrico que controla pode ser visto

como o Sinal de Entrada. Uma das principais propriedades dos relés é a de que o Sinal de Saída pode ser várias vezes mais potente do que o Sinal de Entrada, e é exatamente esta propriedade, juntamente com a isolação galvânica, que faz do relé um dispositivo tão popular e importante.

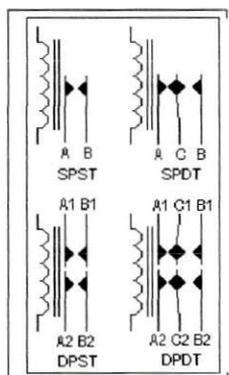
Do ponto de vista do princípio de operação os relés podem ser classificados em dois grandes grupos: os Eletromagnéticos e os de Estado Sólido. A Figura 2 ilustra os principais elementos que compõe um relé eletromagnético simples, já a Figura 4 mostra um relé eletromagnético real com o seu interior à mostra. Já os relés de Estado Sólido são dispositivos formados por semicondutores e que operam de acordo com a física de estado sólido dos materiais semicondutores, assim como os transistores, tiristores e outros dispositivos.



**Figura 2 – Elementos Principais de um Relé Eletromagnético**

Como uma consequência natural da ampla área de aplicação dos relés, existe uma infinidade de tipos e modelos diferentes destes, com diversas variações, por exemplo, na

construção e fabricação, nos materiais utilizados, no tamanho físico, na capacidade de condução, nas características de isolamento, na quantidade e tipo dos contatos (Figura 3), e etc. Discutir sobre esta diversidade de relés está muito além do escopo deste relatório.

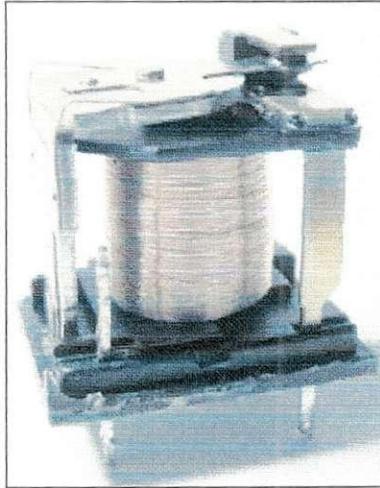


**Figura 3 – Representações de Quatro Tipos de Contatos Diferentes**

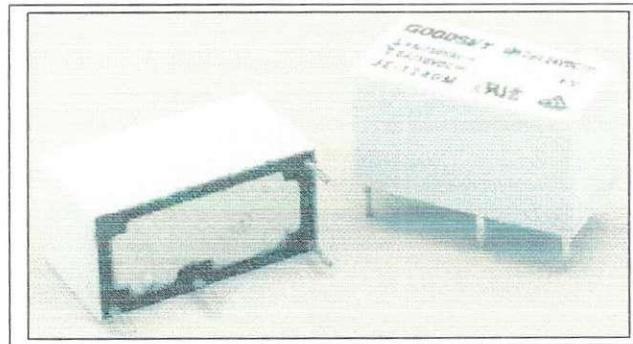
O que é importante perceber é que todos os dispositivos aos quais o termo “relé” se refere possuem, no mínimo, as características e funções citadas, sendo que alguns também possuem outros elementos agregados de forma a realizar alguma outra função, adequando a utilização do relé para uma aplicação específica.

Como exemplo, podemos citar os próprios Relés de Nível da TRON, que já estão prontos para serem utilizados em campo, pois além de possuírem as características elementares que qualquer relé possui, eles possuem outras funções agregadas, próprias para o controle de nível de líquidos em reservatórios, como será visto na próxima seção.

Basicamente o trabalho da TRON no desenvolvimento da sua linha de relés, foi o de agregar módulos ao relé-básico, tais como os das Figuras Figura 4 e Figura 5, de forma a compor a solução completa. Desta forma é importante observar que assim como a TRON não fabrica os diversos componentes elétricos e eletrônicos, por exemplo, ela também não fabrica o relé-básico, ela compra de outros fabricantes e integra-o em suas soluções. Conseqüentemente, a função da etapa final de testes existente na empresa não é a de testar isoladamente o relé-básico, pois isto já foi feito pelo seu fabricante, mas sim de testar a solução como um todo.



**Figura 4 - Interior de um Relé Eletromecânico para Uso em Placas de Circuito Impresso**



**Figura 5 - Exemplo de um Relé para Uso em Placas de Circuito Impresso**

## 2.2. Os Relés da TRON

A TRON possui três grandes linhas de relés, cada uma destinada a um grupo de aplicações, estas são: Tempo, Nível e Proteção. A diferença essencial entre os relés de linhas diferentes está na Lógica de Acionamento, ou seja, está nas condições que precisam ser atendidas para que cada um atue. Estas condições podem ser vistas como variáveis de entrada de cada relé, aonde o relé irá atuar dependendo delas.

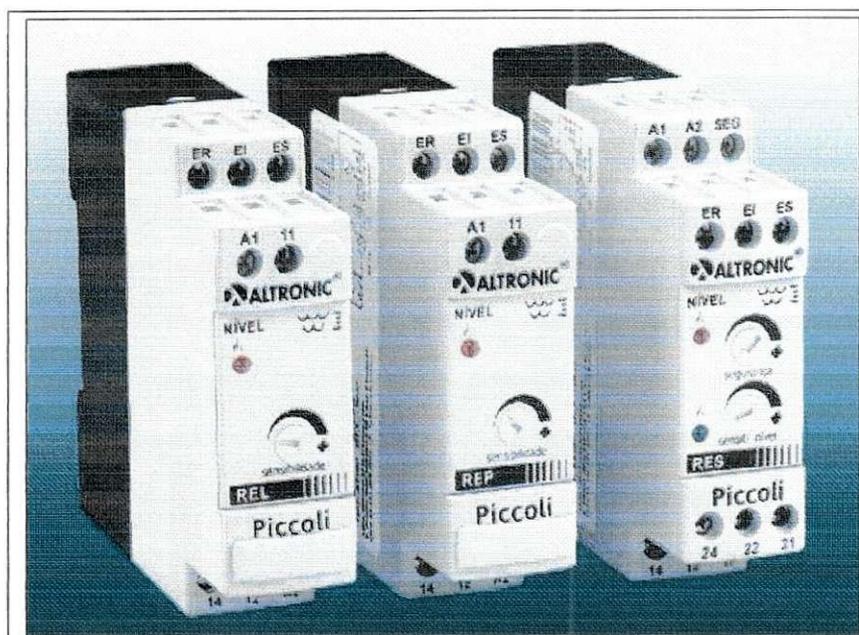


Figura 6 - Três Modelos de Relés de Nível: REL, REP e RES

Como exemplo, podemos citar um relé de Falta de Fase da linha de Proteção. Este relé irá atuar dependendo das condições das fases trifásicas de alimentação, caso algum problema ocorra com alguma destas fases, o relé irá perceber isso e irá modificar o estado dos seus contatos de saída. Temos então que as variáveis de entrada deste relé são medições das fases trifásicas da alimentação.

Os relés de nível têm como variáveis de entrada o nível informado pelos seus Sensores, que no caso são Eletrodos. Esses eletrodos ficam com suas hastes metálicas submersas no líquido condutor. Para a detecção de um nível são necessários dois eletrodos (duas hastes), uma das hastes, chamada de Eletrodo de Referência, é energizada com uma tensão alternada de aproximadamente 24Vca e a outra haste, chamada de Eletrodo Superior ou Inferior e que está próxima da haste de referência, serve para fechar o circuito através da condução de corrente elétrica que se dá pelo próprio líquido. A Figura 7 mostra um Sensor de Nível com

três eletrodos (hastes), utilizável com os relés de nível da TRON, as hastes podem ter comprimentos diferentes, de forma a adequar o uso do sensor a diferentes situações.

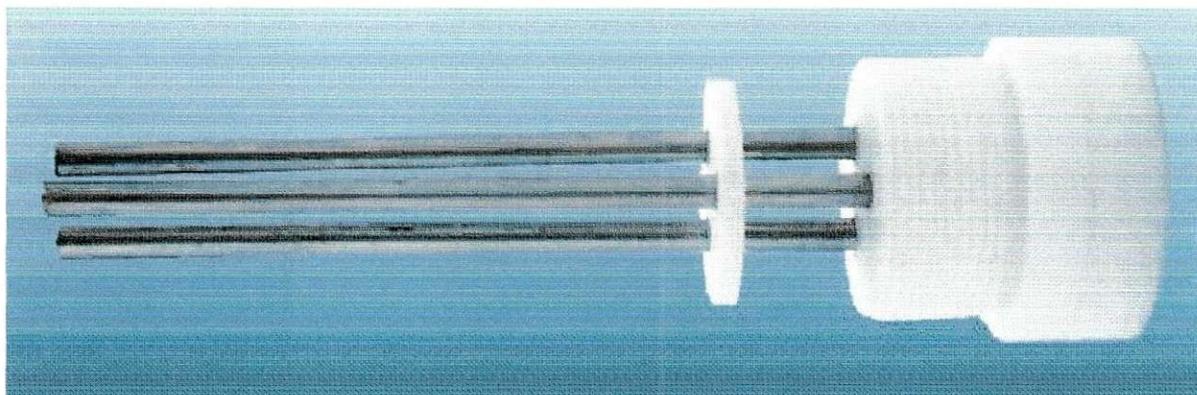


Figura 7 - Exemplo de um Sensor de Nível com Três Eletrodos (Hastes) Utilizável com os Relés de Nível

Quando isto acontece, temos que para o relé o líquido agora pode ser visto como uma simples resistência que foi adicionada ao seu circuito. Ele assim irá saber que o nível do reservatório já alcançou o nível que os eletrodos estão. Em outras palavras, se a impedância vista pelo relé for, relativa à sensibilidade ajustada, pequena, então existe líquido presente e o nível já atingiu o nível daqueles eletrodos, caso a impedância vista for, também relativa à sensibilidade ajustada, grande, então quer dizer que os eletrodos estão em vazio e não há líquido para fechar o circuito.

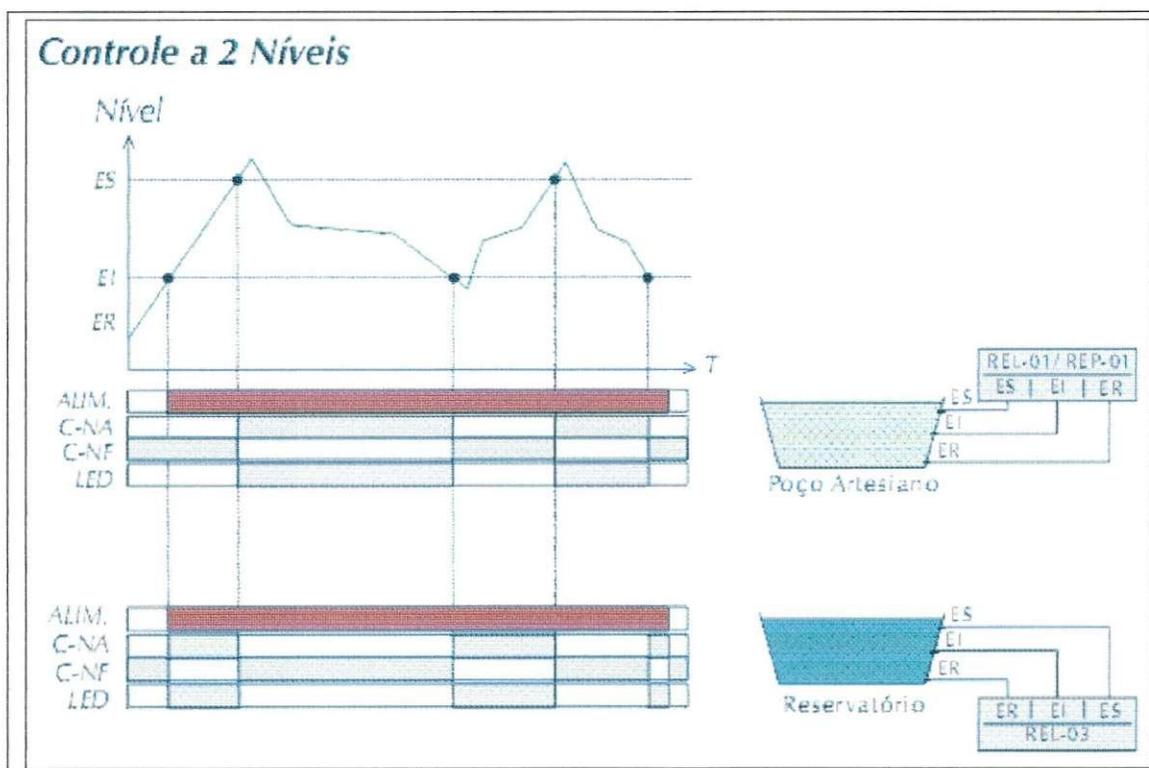
O ajuste de sensibilidade serve para adequar o relé para uso em diferentes tipos de líquido, cada um com uma condutividade diferente. Todos os modelos possuem esse ajuste de sensibilidade que vai de 0 a 100 k $\Omega$  para a grande maioria. Este ajuste é feito na parte frontal do aparelho e pode ser visto na Figura 6.

No caso do Controle a Dois Níveis, como mostrado na Figura 8, é necessário três eletrodos, o Eletrodo Superior (ES), que aponta o Nível Máximo, o Eletrodo Inferior (EI), que aponta o Nível Mínimo e o Eletrodo de Referência (ER), que deve estar em um nível mais baixo do que os outros dois eletrodos. Temos então a detecção de dois níveis, o Nível Superior e o Inferior, e de acordo com o estado destes dois níveis o Relé de Nível irá alterar o estado dos seus contatos de saída.

Em aplicações simples, os objetivos dos Relés de Nível podem ser resumidos em dois:

1. **Proteger a Bomba**, evitando que esta trabalhe em vazio, caso o reservatório do qual a bomba está retirando o líquido esteja vazio.
2. **Impedir o Transbordamento** do reservatório para o qual a bomba está injetando líquido.

Para atender a essas duas situações, a grande maioria dos modelos de Relés de Nível possui dois tipos de funcionamento, o Tipo 01 e o Tipo 03. O Tipo 01 é para realizar o Controle de Nível Inferior, que no exemplo acima tem a função de proteger a bomba. Já o Tipo 03 é para realizar o Controle de Nível Superior, que seria utilizado para o segundo objetivo, impedir o transbordamento.



**Figura 8 - Diagrama Temporal Ilustrando o Funcionamento dos Modelos REL/REP Tipo 01 e 03**

Cada linha de relés fabricados pela TRON, Tempo, Nível e Proteção, possui vários modelos diferentes com o objetivo de atender a um maior número de aplicações. Dentre os vários modelos da linha de Nível temos:

- **REL – Controle de Nível por Eletrodos – Três Eletrodos (Dois Níveis) – Um Relé SPDT:** trata-se do relé de nível mais básico de todos e com o maior volume de fabricação. O seu esquema de ligação é ilustrado na Figura 9 e na Figura 8 temos um Diagrama Temporal, que ilustra o seu funcionamento para ambos os tipos, 01 e 03.
- **REP – Controle de Nível por Eletrodos com Proteção de Surto de Tensão - Três Eletrodos (Dois Níveis) – Um Relé SPDT:** trata-se de um modelo idêntico ao REL, só que com o acréscimo da proteção. A Figura 9 e Figura 8 também se aplicam ao REP.

- RES - Controle de Nível por Eletrodos Acrescido de um Eletrodo de Segurança – Quatro Eletrodos (Três Níveis) – Dois Relés SPDT:** trata-se de um modelo que possui um relé de saída a mais, que é controlado por um outro nível, dado pelo eletrodo de segurança. Esse relé de segurança seria armado caso o líquido atingisse o nível indicado pelo eletrodo de segurança. Essa função é utilizada para garantir o funcionamento do sistema mesmo que ocorra alguma falha com os eletrodos convencionais do nível superior e inferior. O outro relé de saída funciona de forma idêntica aos REL/REP, sendo armado conforme o estado do nível detectado pelos eletrodos ES, EI com o ER.
- RDN – Controle de Nível Duplo – Cinco Eletrodos (Quatro Níveis) – Um Relé SPDT:** trata-se de um modelo que combina as funcionalidades de um REL 01 com um REL 03 em um mesmo produto. Ele é destinado a realizar o controle de nível de dois reservatórios diferentes cujo líquido de um deles é bombeado para o outro.

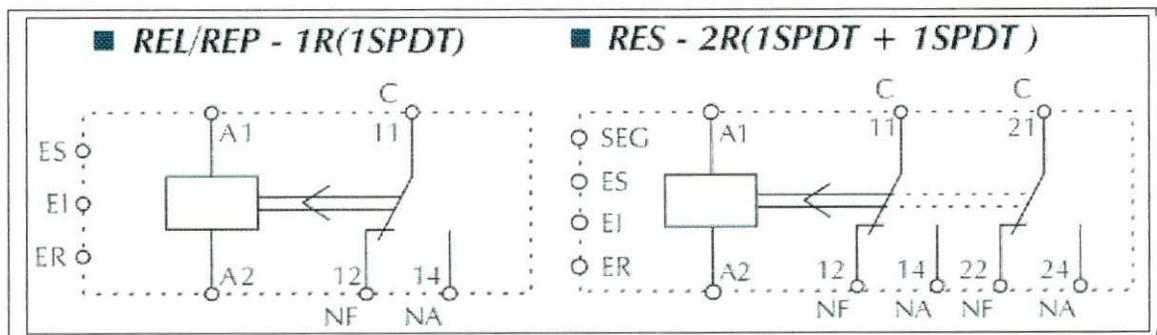


Figura 9 - Esquemas de Ligação REL/REP e RES

### 3. A Jiga de Testes

Em essência, o objetivo da *Jiga de Nível* é verificar se os contatos de saída das peças estão comutando de acordo com o estado dos eletrodos de entrada e informar os resultados do teste ao operador. Para tal ela deve ser capaz de realizar as seguintes funções básicas:

- Estimular a entrada das peças, simulando o funcionamento dos eletrodos em uma aplicação real.
- Observar o estado dos contatos de saída das peças, para então julgar se estas estão operando de acordo com o esperado.
- Interagir com o operador: recebendo comandos e informando resultados.

Tudo o que foi desenvolvido tem como objetivo realizar estas três funções básicas de forma que os critérios e requisitos iniciais sejam atendidos.

#### 3.1. Critérios e Requisitos Iniciais

Os seguintes Critérios e Requisitos iniciais foram estabelecidos antes do início do projeto:

1. Cada *Jiga de Nível* deverá ser capaz de testar oito peças simultaneamente.
2. O *hardware*, e quando possível o *firmware*, deverá atender às necessidades de teste dos diferentes modelos de relés de nível, apenas com alterações nas conexões elétricas externas.
3. Cada *Jiga* funcionará independente das outras, ou funcionará em conjunto quando desejado, aumentando a capacidade simultânea de testes para além de oito peças.
4. O Projeto será desenvolvido de tal maneira que permita a utilização do que foi desenvolvido para o desenvolvimento de *jigas* para outras linhas de relés.
5. A *Jiga* deverá estar preparada para o teste de possíveis relés com defeitos graves de fabricação sem comprometer, ou ao menos comprometendo parcialmente, o *hardware*.
6. Os módulos deverão ser montados em uma das estantes de aço utilizadas pela empresa para a montagem de *Jigas*. E o interior de cada prateleira desta estante deverá comportar três módulos de forma que cada prateleira seja responsável pelo teste de 24 Relés.
7. A Interface Humano Máquina da *Jiga* deverá proporcionar produtividade e facilidade de operação.
8. Todo o desenvolvimento do projeto deverá ser bem documentado, com notas de projeto, guias e manuais de operação e montagem.

9. Pelo fato de as *Jigas* serem aparelhos para uso interno e que não serão produzidos em grande volume, o custo não é uma grande preocupação, mas devem-se utilizar componentes e materiais já disponíveis na empresa.
10. Fazer uso eficiente dos pinos de I/O do Micro-controlador, e fornecer na placa de circuito impresso o fácil acesso aos pinos não utilizados.
11. A *Jiga de Nível* deverá ser capaz de testar as peças em três sensibilidades diferentes: MÍNIMA, MÉDIA e MÁXIMA.

### 3.2. Especificações Gerais

Com a análise dos requisitos e critérios iniciais, foram especificadas as características mais gerais do sistema, tais como: número de placas de circuito impresso a serem utilizadas, o tamanho máximo dessas placas, entre outras.

#### 3.2.1. Relacionadas ao *Hardware*

- Os módulos de *hardware* serão divididos em duas placas de circuito impresso, aonde uma delas, chamada de Placa Mãe, realiza as funções gerais de *hardware*, comum a qualquer tipo de *Jiga*, e a outra, chamada de Placa Filha, realiza as funções específicas de *hardware* da *Jiga de Nível*. Desta forma a Placa Mãe poderá ser utilizada no projeto de *Jigas* para outras linhas de relés, sendo necessário apenas uma Placa Filha específica para cada linha de relé.
- Tamanho máximo de qualquer uma das placas: 30 cm de comprimento e 20 cm de largura, atendendo as restrições do espaço físico da prateleira a ser utilizada.
- A *Jiga* será capaz de fazer a leitura dos contatos de oito relés com contatos do tipo SPDT, ou seja, ela será capaz de fazer a leitura dos dois contatos de cada relé, o contato NA e o contato NF.
- Serão utilizados dois CIs 74244 para fazer a multiplexação das leituras dos contatos NA e NF de forma a economizar pinos de I/O do micro-controlador.
- Serão utilizados foto-acopladores no circuito de leitura dos contatos, de forma a proteger o restante dos circuitos contra possíveis distúrbios causados por relés com defeitos de fabricação.
- A fonte da Placa Mãe será implementada com reguladores de tensão lineares do tipo 78xx e 79xx. Serão fornecidas aos circuitos da placa as seguintes tensões contínuas: +5V, -5V, +12V e -12V.

- A fonte da Placa Filha de Nível também será implementada com reguladores lineares de tensão dos tipos 7812 e 7912. Serão fornecidas aos circuitos da placa as seguintes tensões contínuas: +12V e -12V.
- Uma fonte Auxiliar será utilizada para a alimentação de parte dos circuitos de leitura dos contatos de forma a proteger os outros circuitos da *jiga*.
- A função de simular os Eletrodos dos Relés de Nível será implementada, na Placa Filha, através do uso de relés comandados pelo micro-controlador da Placa Mãe.
- Será utilizado o PIC 18F6622.
- A intercomunicação das *jigas* será feita pelo padrão RS-485 (EIA-485) de forma *Half-Duplex*.
- As conexões elétricas dos *bournes* das peças serão feitas a partir de Estrutura Mecânica já utilizada e pronta, que possui Pinos de Contato para realizar as conexões. Essas estruturas possuem oito *slots* de teste, de forma que quando cada peça é encaixada os Pinos de Contato fazem a conexão elétrica dos *bournes* da peça com a *Jiga*. Esta Estrutura Mecânica foi desenvolvida em outros projetos.
- A simulação dos eletrodos será feita em 10k (mínima), 50k (média) e 100k(máxima) Ohms para todos os modelos, com a exceção do CNS.

### 3.2.2. Relacionadas ao *Firmware*

- As configurações de teste feitas pelo usuário serão salvas na memória EEPROM do micro-controlador, de forma a restaurar essas configurações na inicialização da *Jiga*.
- A intercomunicação das *Jigas* será feita utilizando o modelo de comunicação Mestre-Escravo.

### 3.2.3. Relacionadas à Interface Humano Máquina

- O *hardware* irá disponibilizar para a IHM 20 *LEDs* acionados pelo micro-controlador, 16 *LEDs* de indicação dos contatos NA e NF, um LCD de duas linhas com dezesseis caracteres cada (16x2), um sinalizador sonoro (*buzzer*) e 16 teclas. Todos esses componentes, com a exceção do *buzzer*, serão montados diretamente no painel e conectados à Placa Mãe através de cabos.
- A IHM será estruturada através de uma Etiqueta, que conterà as indicações visuais para a operação.

### 3.3. Módulos de *Hardware*

O diagrama a seguir mostra os Módulos de *Hardware* que compõem a *Jiga de Nível* e em qual placa de circuito impresso cada módulo está implementado. Os *layouts* desenvolvidos das duas placas, Placa Mãe e Placa Filha, estão representados no Anexo A.

É importante destacar que alguns módulos de *hardware* re-utilizam – por completo ou parcialmente – circuitos eletrônicos já desenvolvidos, validados e utilizados pela Engenharia de Desenvolvimento em outras aplicações, mais especificamente os seguintes circuitos:

- **Fonte de Alimentação com Reguladores Lineares**
- **Leitura Digital por Foto-Acoplador**
- **Comunicação RS-485**
- **Teclado em Matriz**
- **Acionamento de Relé de 24Vdc**

A seguir, uma descrição detalhada de cada um dos Módulos de *Hardware*.

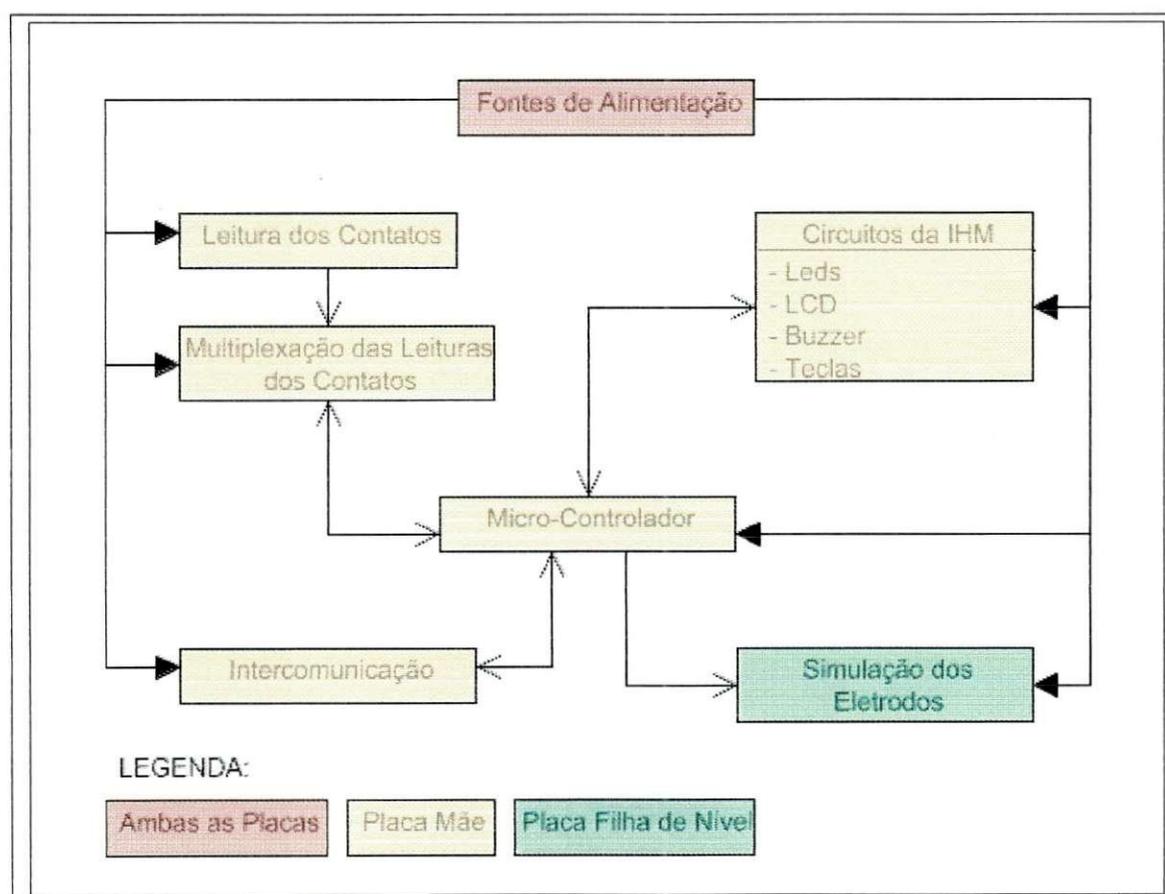


Figura 10 - Módulos de *Hardware*

### 3.3.1. Fontes de Alimentação

Cada *Jiga de Nível* necessita de três fontes de alimentação. Duas destas fontes estão implementadas nas próprias placas de circuito impresso, uma na Placa Mãe e a outra na Placa Filha de Nível. A terceira fonte é a fonte Auxiliar, que é implementada em uma PCI externa e independente das demais. Esta terceira fonte pode ser compartilhada por até três *Jigas de Nível*, ou seja, em uma mesma prateleira, basta ter apenas uma fonte Auxiliar.

As fontes da Placa Mãe e da Placa Filha de Nível são praticamente iguais, tratam-se de fontes simétricas, capazes de prover tensões contínuas positivas e negativas, no caso a da Placa Mãe fornece tensões contínuas de  $\pm 5V$  e  $\pm 12V$  e a da Placa Filha apenas  $\pm 12V$ . Então, a fonte da Placa Filha não possui os reguladores 7805 e 7905 que a da Placa Mãe possui, assim como os capacitores de saída destes reguladores. O esquema da fonte da Placa Mãe é mostrado abaixo.

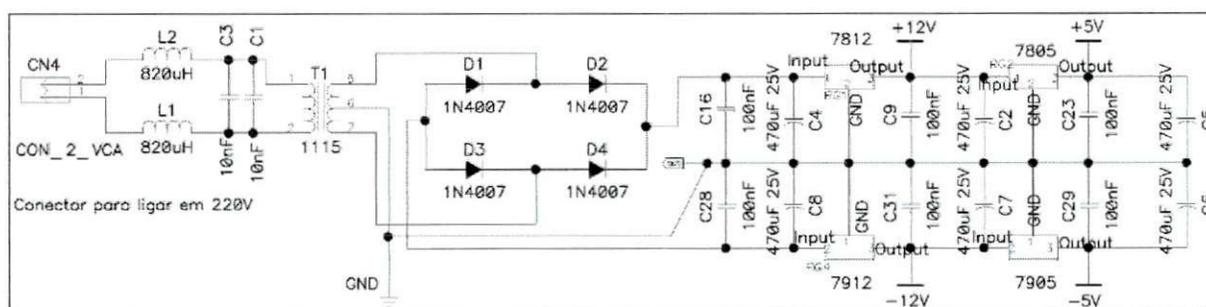


Figura 11 - Esquema Eletrônico da Fonte da Placa Mãe

A outra diferença entre estas duas fontes é o transformador utilizado. O transformador da Placa Mãe pode fornecer até 400mA de corrente contínua, já o da Placa Filha pode fornecer até 800mA, fora isso eles são idênticos: ambos possuem *center tap* e mesma relação de espiras.

A terceira fonte, a fonte Auxiliar, utiliza apenas o CI 7812 para fornecer os +12V requeridos por parte dos circuitos de leitura dos contatos. Ela é uma fonte com retificação por ponte de diodos, e não utiliza o *center tap* do transformador.

O GND, ou terra de referência, das fontes das Placas Mãe e Filha são interligados de forma a deixar ambas as fontes em um mesmo referencial. Isto é necessário pelo fato de que é o Micro-Controlador da Placa Mãe que comandará os circuitos de Simulação de Eletrodos da Placa Filha, ou seja, existe interação direta entre tensões e correntes entre os circuitos de ambas as placas.

### 3.3.2. Leitura dos Contatos

A leitura dos contatos é feita através de foto-acopladores, de forma a garantir o isolamento galvânico entre os circuitos que entram em contato elétrico direto com os terminais das peças em teste e o resto dos circuitos. A necessidade desse isolamento vem de possíveis defeitos de fabricação das peças, que poderiam danificar os circuitos da *Jiga* quando em teste. Um exemplo de tal defeito seria um curto circuito interno da peça que estivesse entre a alimentação, que pode ser de 120 Vca até 480Vca, e os terminais NA, NF ou Comum. Então teríamos uma alta tensão alternada entrando em contato elétrico direto com os circuitos da *Jiga*, danificando os seus componentes. Com o isolamento, caso tal situação venha a ocorrer, os circuitos que seriam possivelmente danificados seriam apenas a fonte Auxiliar e os foto-diodos internos dos foto-acopladores, facilitando a manutenção das *Jigas*. É por conta dessa necessidade de isolamento que a utilização de uma terceira fonte, a Auxiliar, torna-se essencial, visto que se a alimentação dos foto-diodos fosse feita por uma das outras fontes não se teria então o isolamento galvânico necessário.

O foto-acoplador utilizado foi o 4N25 e o seu esquema é mostrado na Figura 12, juntamente com o restante do circuito de leitura. Este mesmo circuito é implementado dezesseis vezes na Placa Mãe, ou seja, um circuito para cada contato a ser lido.

O funcionamento do circuito pode ser descrito da seguinte forma:

1. Os contatos COMUM das peças em teste estarão fisicamente conectados com o TERRA da Fonte Auxiliar. Assim temos que um dos contatos da peça, NA ou NF, estará sempre também conectado ao TERRA da Fonte Auxiliar.
2. Cada um dos contatos NA e NF das peças em teste estarão diretamente conectados com um dos circuitos, através dos Pinos de Contato e de fios, no ponto indicado por “Entrada de Leitura – NA/NF” no esquema da Figura 12.
3. O que acontece então é que quando uma peça é encaixada no *slot* de teste, o seu terminal COMUM irá ser conectado ao TERRA da Fonte Auxiliar, e conseqüentemente, dependendo do estado da peça, o terminal NA ou NF estará também conectado a esse mesmo TERRA. Teremos então um simples circuito entre os +12V e o TERRA da Fonte Auxiliar, através da condução do foto-diodo.
4. Com a condução do foto-diodo, teremos uma corrente Base-Emissor no foto-transistor. Esta corrente irá saturar o transistor BC817 e a tensão de coletor, ponto de saída do circuito, “PIC\_IN – Saída da Leitura”, será bem próxima do GND da Fonte da Placa Mãe. Se tivéssemos um pino de I/O do PIC para fazer essa leitura



### 3.3.3. Multiplexação das Leituras dos Contatos

Se as saídas dos circuitos de leituras fossem conectados diretamente aos pinos de I/O do PIC, seriam utilizados ao todo dezesseis desses pinos. De forma a reduzir esse número, o esquema eletrônico mostrado na Figura 13 foi utilizado para realizar a multiplexação.

O circuito consiste no uso de dois CIs 74HC244 (encapsulamento DIP de 20 pinos), que são *buffers octal* da família lógica 74. Eles também possuem saídas *3-state (Tri-State)* o que significa que a saída pode estar ALTA, BAIXA ou em ALTA-IMPEDÂNCIA, da mesma forma que os pinos de I/O dos micro-controladores em geral. O estado da Saída varia dependendo da Entrada de cada *buffer* e do *Output Enable* em questão, a tabela a seguir ilustra essa dependência.

$\overline{Enable}$	Entrada	Saída
BAIXO	BAIXO	BAIXO
BAIXO	ALTO	ALTO
ALTO	BAIXO OU ALTO	Alta Impedância

**Tabela 1 - Relação Entrada, Saída e Enable do CI 74244**

O micro-controlador então é quem coordena a multiplexação, simplesmente ativando o *Enable* de cada um dos CIs alternadamente, hora o CI dos contatos NA e hora o dos contatos NF, sempre deixando um dos CIs com as saídas acionadas e o outro com as saídas em Alta Impedância.

De forma a evitar que ambos os CIs liberem suas saídas ao mesmo tempo, o que poderia causar um curto circuito, os pinos de *Enable* são ligados ao VCC (+5V) por um resistor de *pull-up* de 10k, desta forma, lembrando que o sinais de *Enable* são invertidos, as saídas de ambos os CIs sempre estarão em Alta Impedância, até que o PIC coloque um dos *Enable* em GND, liberando então a saída de apenas um dos CIs.

Com este esquema de multiplexação, reduziu-se o uso de pinos de I/O do PIC de dezesseis para dez, uma redução considerável de seis pinos, ao troco apenas de dois CIs 74244 e uma simples lógica de multiplexação no *firmware*.

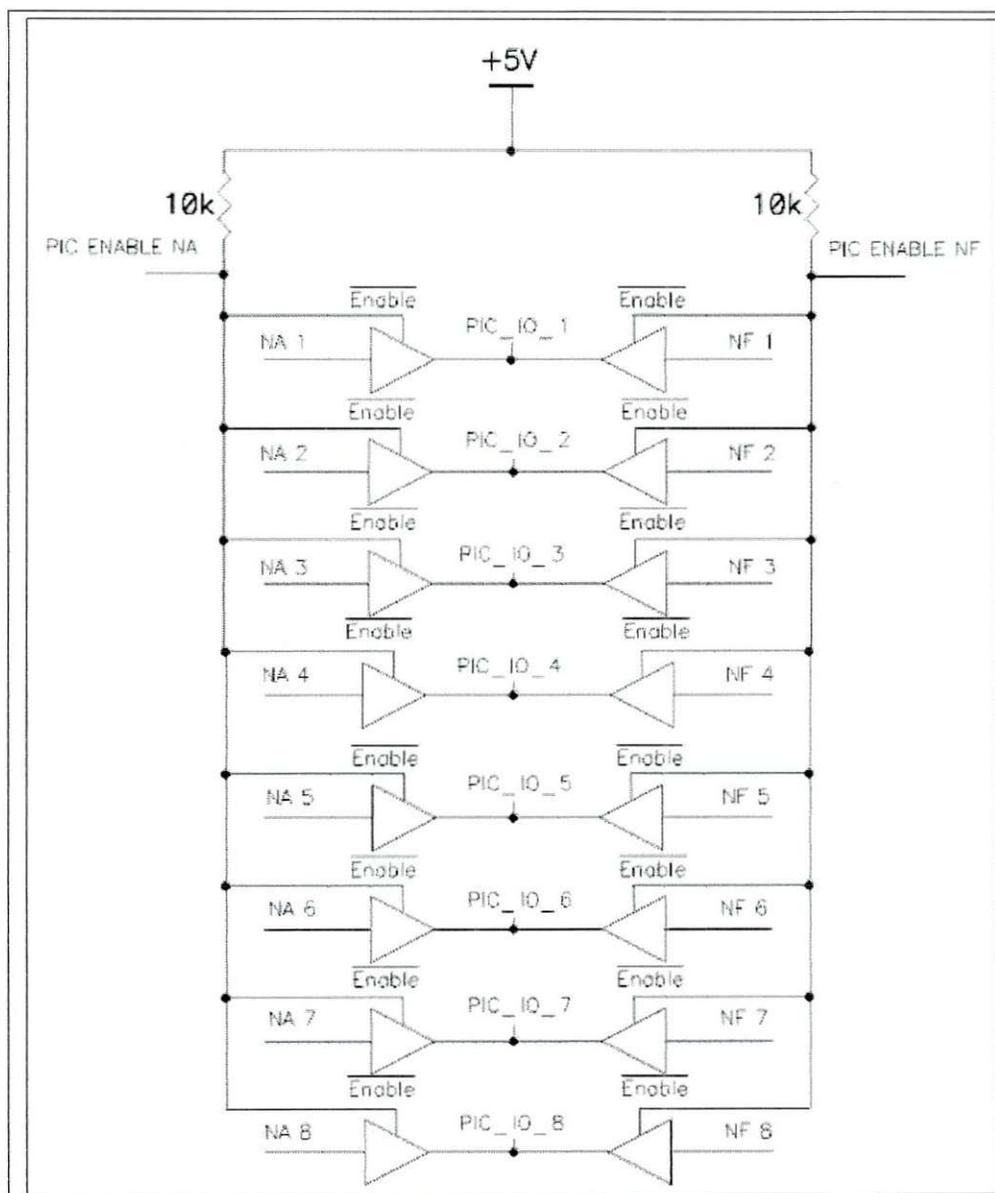


Figura 13 - Circuito de Multiplexação das Leituras dos Contatos.

### 3.3.4. Intercomunicação

A intercomunicação é feita através do padrão RS-485, para tal é utilizado o CI 75176 que gera o sinal diferencial do padrão a partir de uma entrada a nível TTL vinda do Transmissor de uma das UART (*Universal Asynchronous Receiver Transmitter*) do PIC e também gera um sinal a nível TTL para o Receptor a partir do sinal diferencial que estiver recebendo do lado 485. O diagrama lógico deste CI é apresentado na Figura 14.

O sinal *Drive (D)* é ligado ao pino de Tx de uma das duas UART do PIC, o sinal *Receive (R)* é ligado ao Rx desta mesma UART e os sinais *DE* e *RE* são ambos interligados com um mesmo pino de I/O digital do PIC, ficando este pino responsável pela escolha entre Transmissão ou Recepção.

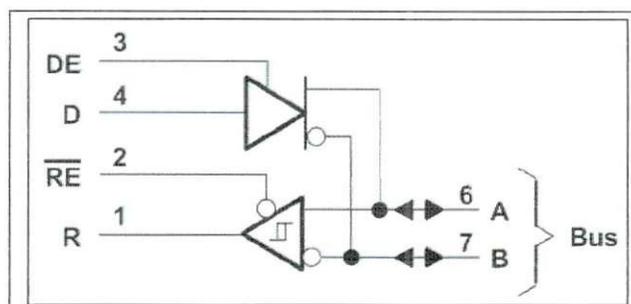


Figura 14 - Diagrama Lógico do CI 75176

### 3.3.5. Simulação dos Eletrodos

Como foi visto na seção 2.2, o funcionamento dos relés de nível se dá a partir da impedância vista pelo relé entre os eletrodos ES-ER (nível superior) e EI-ER (nível inferior). Com a exceção do modelo CNS, que tem sensibilidade indo de 0 a 500k Ohms, a sensibilidade vai de 0 a 100k Ohms.

O Módulo de Simulação dos Eletrodos realiza então a função de conectar quatro valores diferentes de resistências entre as entradas ES-ER e EI-ER de cada uma das oito peças, um valor para a sensibilidade Mínima (10k Ohms), outro para a Média (50k Ohms), outro para a Máxima (100k Ohms) e outro para representar um circuito aberto (resistor de 1M Ohms).

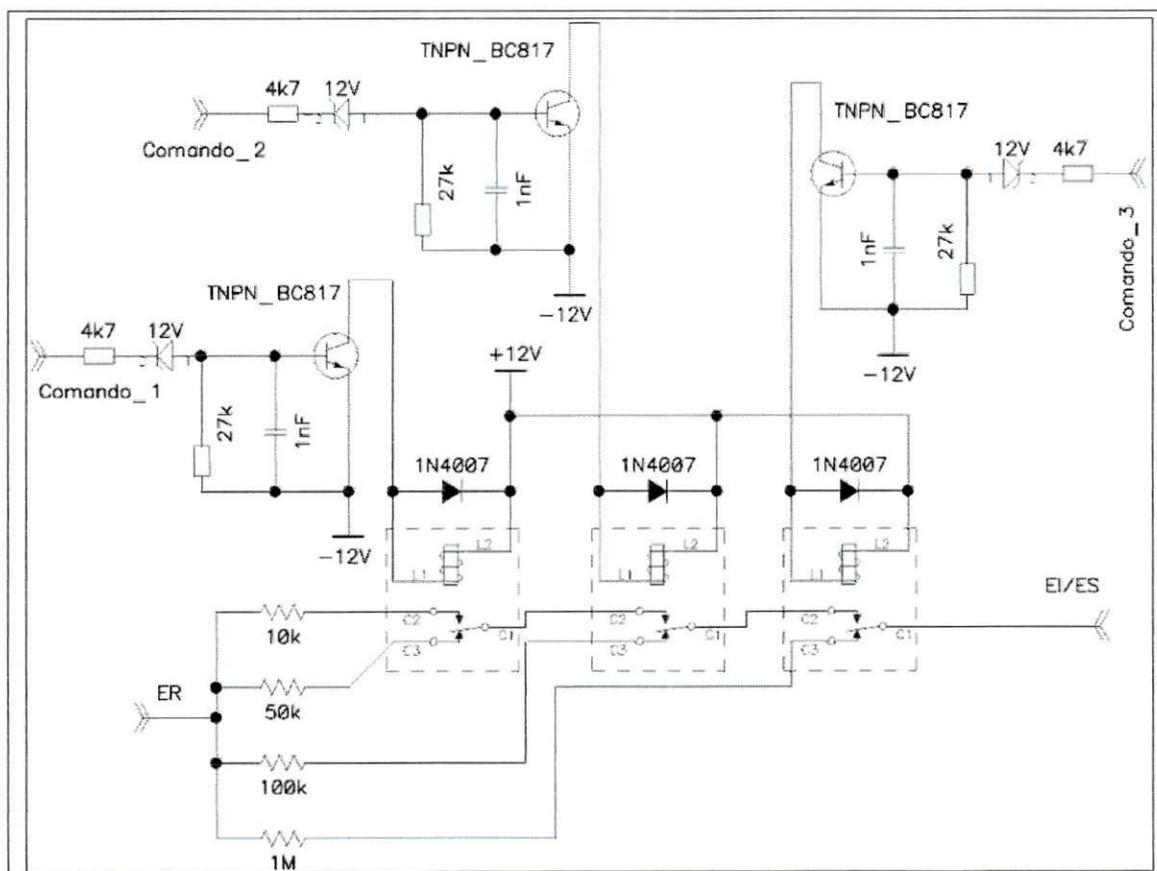
O esquema mostrado na Figura 15 ilustra como isto foi feito. Para cada peça a ser testada existem dois circuitos desses implementados na Placa Filha de Nível, ou seja, ao todo tem-se dezesseis circuitos implementados.

São utilizados três relés para PCI com contatos do tipo SPDT para realizar a seleção de quais dos quatro resistores serão conectados entre os pontos ER e EI/ES. Se nenhum desses relés estiver acionado, podemos ver no esquema que o resistor de 1M Ohms estará conectado, se apenas o relé da direita for acionado, o resistor de 100k Ohms estará conectado, se tivermos os relés da direita e do meio acionados, o resistor de 50k Ohms estará conectado, e finalmente, se tivermos os três relés acionados ao mesmo tempo, é o resistor de 10k Ohms que estará conectado.

Os pontos de Comando são conectados a pinos de I/O do micro-controlador, então a partir destes podemos escolher quais dos quatro resistores estarão efetivamente ligados entre os eletrodos das peças.

O acionamento de cada um dos relés se dá a partir do acionamento do transistor relacionado. Para o acionamento de cada relé tudo o que o micro-controlador precisa fazer é deixar o pino de I/O digital (Sinal de Comando) correspondente em NÍVEL ALTO, que neste

caso corresponde a 5 Vdc, assim o transistor correspondente irá entrar em saturação e o relé irá ter aproximadamente 24Vdc em sua bobina, o necessário para disparar esse modelo de relé.



**Figura 15 - Esquema Eletrônico do Módulo de Simulação de Eletrodos**

Na implementação feita na Placa Filha, os sinais de comando são recebidos do microcontrolador da Placa Mãe através de um cabo flat. Ao todo são doze sinais de comando, porém temos um total de dezesseis circuitos de simulação, como cada um precisa de três sinais de comando, teríamos ao todo a necessidade de quarenta e oito sinais de comandos. Uma análise mais detalhada mostra que não há necessidade de ter todos esses sinais independentes um do outro. Como o teste será feito simultaneamente em todas as peças, então basta que quando uma peça tiver com o resistor de 100k Ohms por exemplo, o restante também estará. Então os sinais de comando são compartilhados, e apenas um total de doze sinais são utilizados, cada sinal acionando simultaneamente quatro relés seletores de resistência. Desta forma é possível fazer o teste inclusive no modelo RDN, que possui saídas para cinco eletrodos: ER, ES1, ES2, EI1 e EI2. Porém neste caso, apenas quatro peças do RDN poderão ser testadas simultaneamente.

### 3.3.6. Micro-controlador

O micro-controlador escolhido foi o 18F6622 e esta escolha foi baseada na necessidade de pinos de I/O e na disponibilidade que a empresa tem deste modelo. Com esta escolha tem-se a vantagem de uma folga no número de pinos de I/O, tendo espaço para futuras implementações utilizando esta mesma Placa Mãe desenvolvida.

A Figura 16 mostra as principais características do PIC 18F6622 assim como de outros modelos. Todos os modelos possuem a mesma pinagem. A única diferença está na quantidade de memória de programa. Vemos que temos uma folga também no tamanho máximo que o *firmware* pode ter, já que o 6622 possui apenas 64K Bytes de Flash e o modelo com maior capacidade, o 6722, possui o dobro. Assim, caso seja necessário em futuras implementações, pode ser utilizado, sem nenhuma alteração no *layout*, um dos modelos com maior capacidade. O encapsulamento do PIC utilizado é o TQFP (*Thin Quad Flat Pack*) de 64 pinos.

Device	Program Memory		Data Memory		I/O	10-bit A/D (ch)	CCP/ ECCP (PWM)	MSSP		EUSART	Comparators	Timers 8/16-bit	External Bus	
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)				SPI™	Master I <sup>2</sup> C™					
PIC18F6527	48K	24576	3936	1024	54	12	2/3	2	Y	Y	2	2	2/3	N
PIC18F6622	64K	32768	3936	1024	54	12	2/3	2	Y	Y	2	2	2/3	N
PIC18F6627	96K	49152	3936	1024	54	12	2/3	2	Y	Y	2	2	2/3	N
PIC18F6722	128K	65536	3936	1024	54	12	2/3	2	Y	Y	2	2	2/3	N

Figura 16 - Características Principais do PIC 18F6622

Um total de 17 pinos de I/O restaram para o uso com os circuitos de alguma Placa Filha a ser desenvolvida no futuro. A Placa Filha de Nível utiliza apenas 12 destes 17.

### 3.3.7. Circuitos da IHM

#### LCD

O display LCD utilizado foi um baseado no controlador HD44780, com duas linhas de dezesseis caracteres. A função do controlador é a de facilitar a utilização do display, é ele quem gera todos os sinais que efetivamente irão ativar ou desativar cada elemento do LCD, deixando para o usuário simplesmente o trabalho de informar qual caracter deve ser exibido em qual posição do display.

O conjunto do display com o controlador já é encontrado pronto, e o *hardware* externo necessário, e que foi implementado na Placa Mãe, é mínimo e é constituído apenas das conexões com os pinos de I/O Digital do micro-controlador que farão a comunicação com o

controlador, da alimentação principal, da alimentação do *LED* do *backlight* e de um potenciômetro para ajuste do contraste do display.

### **Teclas**

Está implementado na Placa Mãe um teclado-matriz 4x4, disponibilizando 16 teclas e utilizando apenas 8 pinos de I/O do micro-controlador. A *Jiga de Nível* utilizou apenas 6 teclas das 16 disponíveis. Estas teclas não foram montadas na própria Placa Mãe, mas sim em uma terceira pequena PCI, feita apenas para dar o suporte mecânico às teclas, visto que estas precisavam ser montadas no painel. Um conjunto de fios fazem então a conexão com o teclado-matriz da Placa Mãe.

Os quatro pinos de I/O do micro-controlador que estão ligados às Colunas do teclado-matriz ficam configurados como Entrada (Alta Impedância), já os que estão ligados às Linhas ficam com Saída (Baixa Impedância).

Alternadamente um (e apenas um) dos pinos das Linhas são colocados em GND, enquanto os três restantes são postos em VCC, desta forma, nos instantes em que um dado pino de Linha está em GND, caso uma das teclas daquela Linha seja pressionada, a leitura da Coluna correspondente será FALSA e assim detecta-se que a respectiva tecla foi pressionada. Caso nenhuma tecla esteja pressionada, as leituras das Colunas serão sempre VERDADEIRAS.

Esta varredura é feita de forma tão rápida que os poucos milisegundos que uma tecla permanece fechada enquanto o operador a pressiona já são mais do que suficientes para que o micro-controlador faça a detecção. Uma das desvantagens deste arranjo de teclas em matriz é a de que não é possível detectar a ativação de duas teclas simultaneamente, ou seja, caso o operador aperte duas teclas ao mesmo tempo, não será possível detectar que isso ocorreu, e nem qual das duas teclas será detectada, se é que alguma delas será.

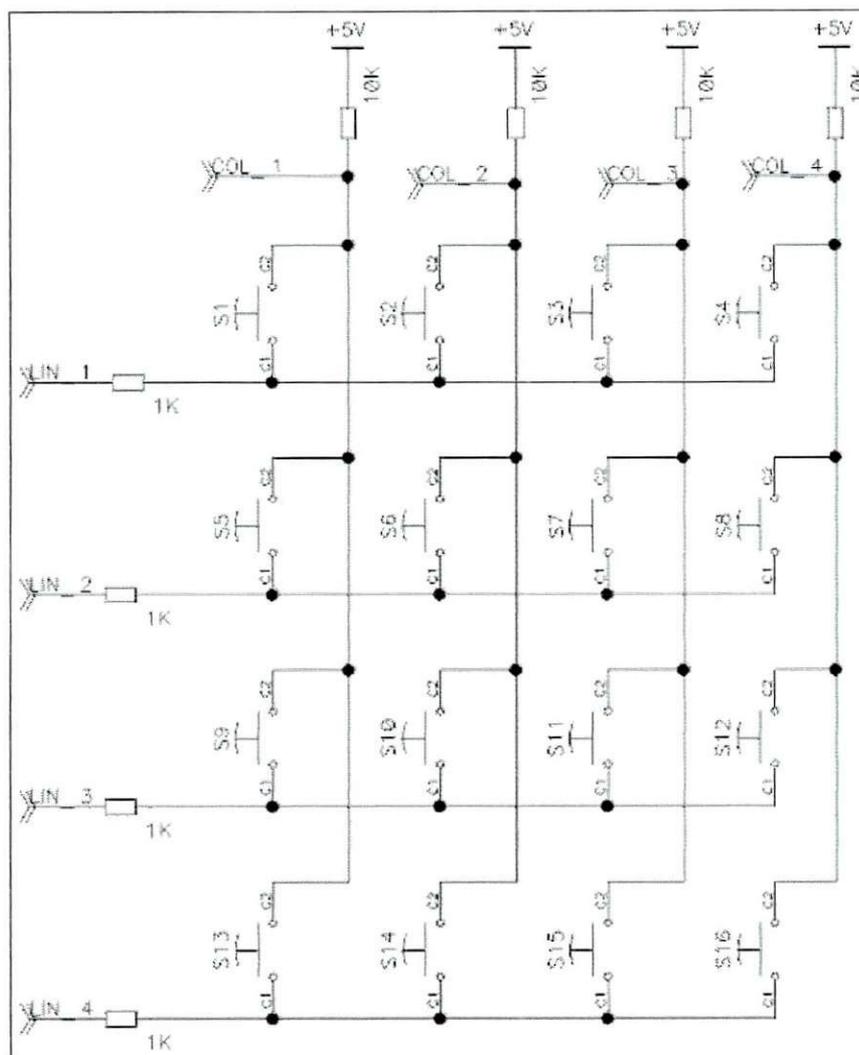
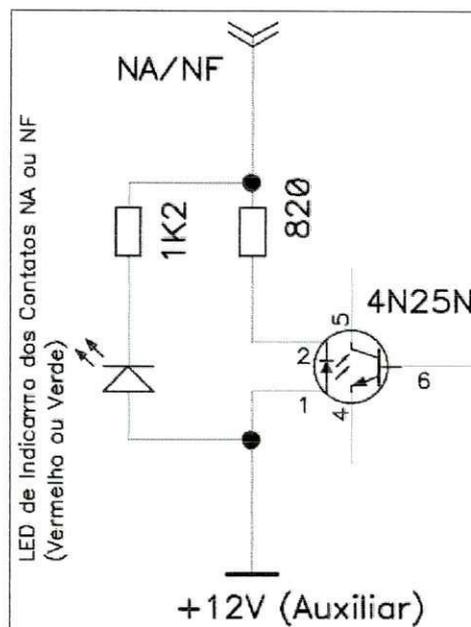


Figura 17 - Esquema do Teclado-Matriz

### LEDs

Os LEDs dos contatos NA e NF das peças são acionados da mesma forma que os foto-diodos dos foto-acopladores. Ambos estão ligados à Fonte Auxiliar. Então sempre que o foto-diodo correspondente conduzir, o respectivo LED também irá, conforme pode ser visto pelo esquema eletrônico da Figura 18, que mostra que o ramo de circuito do LED da IHM de um dado contato está em paralelo com o ramo do foto-diodo correspondente, cada um com o seu próprio resistor limitador de corrente. Ao todo tem-se 16 LEDs, 8 vermelhos (Contatos NF) e 8 verdes (Contatos NA).



**Figura 18 - Esquema Eletrônico do Acionamento de um LED de Contato Junto com o Respetivo Foto-Diodo.**

O restante dos LEDs são acionados diretamente por cinco pinos de I/O do próprio micro-controlador, conforme é ilustrado na Figura 19. Na *Jiga de Nivel* estes LEDs são utilizados para indicar o resultado individual de cada peça, são utilizado apenas 8 ao todo, um para cada peça.

O princípio de funcionamento deste arranjo se dá pelo acionamento de apenas um LED por vez, isto é feito utilizando apenas um par dos cinco pinos de I/O, ambos os pinos ficam como Saída (Baixa Impedância), um deles em VCC e o outro em GND, e os três pinos restantes ficam em Alta Impedância, para não interferir no circuito. Nesta situação temos que praticamente apenas um dos LEDs irá conduzir e a escolha deste se dá pela escolha de qual par dos cinco pinos está em Baixa Impedância e qual dos dois está em GND ou VCC.

O *firmware* fica responsável por fazer uma rápida varredura, acionando um LED por vez, alternadamente, em uma frequência suficiente para que não seja perceptível ao olho humano os instantes de não-condução de cada um dos LEDs, o que não é uma tarefa difícil para um micro-controlador operando a 4 MHz.

Esta estratégia tem a grande vantagem de que poucos pinos de I/O podem acionar uma grande quantidade de LEDs, mas possuem a desvantagem de que o brilho percebido dos LEDs vai diminuindo com o aumento da quantidade, o que pode ser compensado com a escolha de resistores de menor valor.

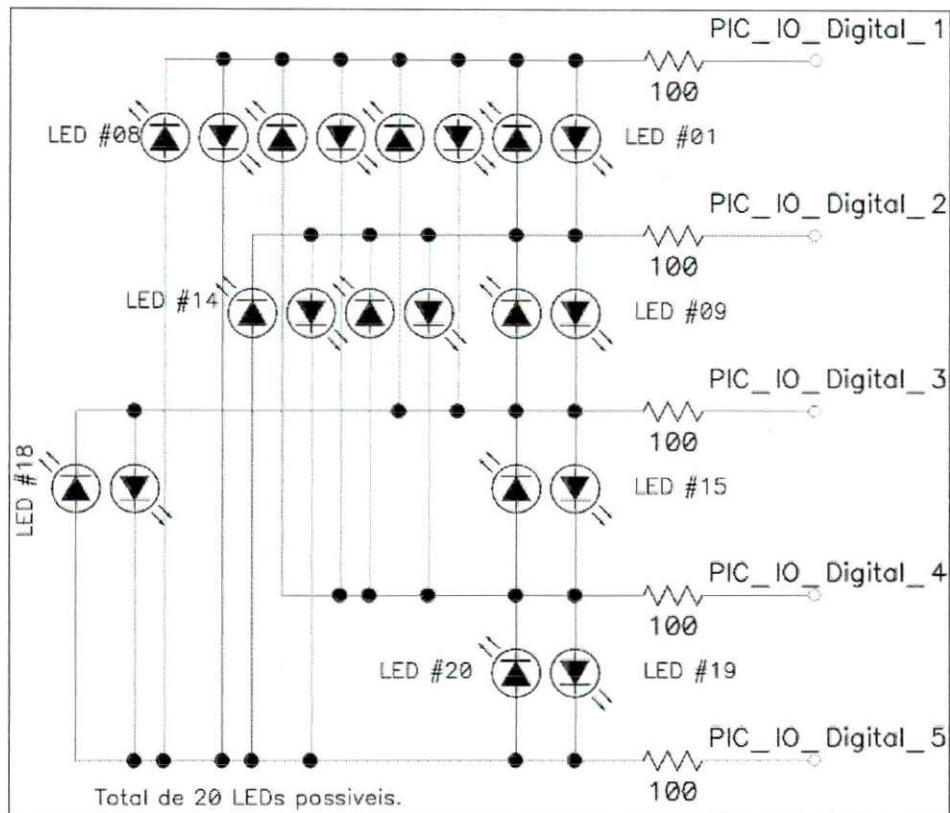


Figura 19 - Esquema Eletrônico Utilizado no Acionamento de 20 LEDs com 5 Pinos IO Digital do Microcontrolador

### Buzzer

O acionamento do *buzzer* é realizado através de um transistor cuja saturação é provocada por um pino de I/O digital do micro-controlador.

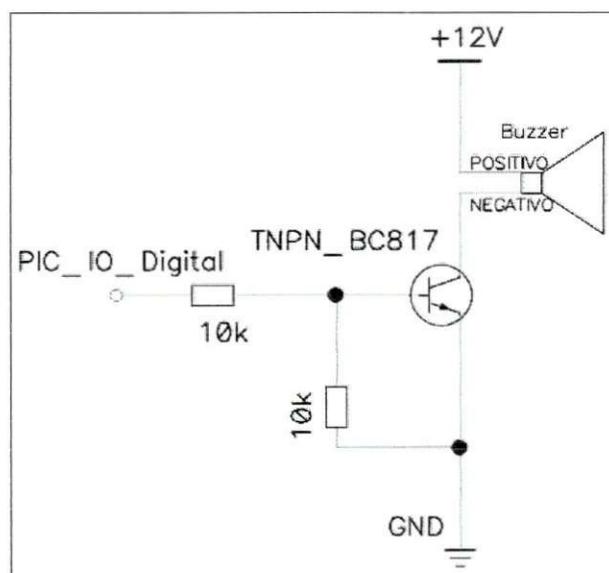


Figura 20 - Circuito Eletrônico Utilizado para o Acionamento do Buzzer

### 3.4. Módulos do *Firmware*

A programação do micro-controlador foi feita em linguagem C. Para isto foi utilizado o compilador C18 juntamente com o ambiente de desenvolvimento e conjunto de ferramentas MPLAB da *Microchip*, fabricante dos micro-controladores PIC.

Dentre os vários periféricos disponíveis do micro-controlador, utilizou-se dois *Timers*, o *Watchdog Timer*, *Brown-Out Reset* e uma USART. Cada *Timer* foi utilizado para gerar uma Base de Tempo, uma de 1ms e outra de 50ms, e ambas são largamente utilizadas por vários Módulos que necessitam de temporizações. A USART (*Universal Synchronous Asynchronous Receiver Transmitter*) foi utilizada no modo assíncrono, portanto ela é referenciada por este relatório apenas como UART.

O diagrama da Figura 21 ilustra os Módulos do *Firmware* da *Jiga de Nível*, indicando relações existentes entre eles e diferenciando os módulos que interagem diretamente com Módulos de *Hardware* dos módulos que interagem apenas com outros Módulos de *Firmware*.

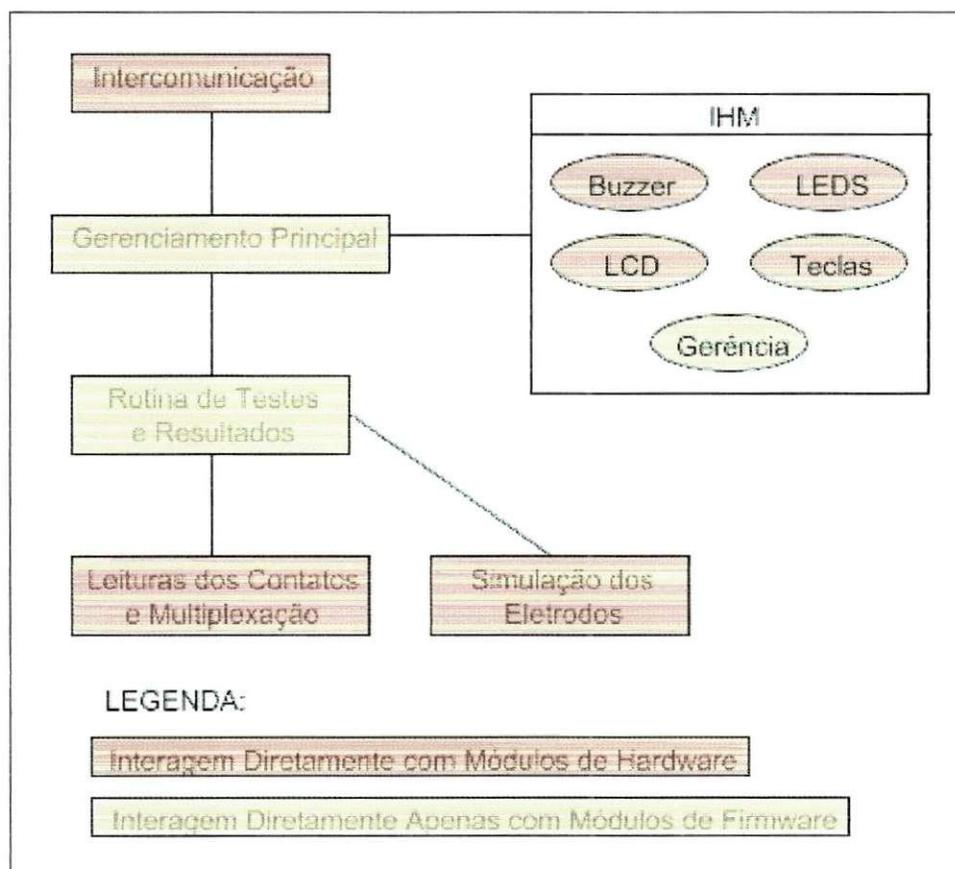


Figura 21 - Módulos do *Firmware*

Diferentemente dos módulos de *hardware*, que re-utilizam circuitos eletrônicos, os módulos de *firmware* não re-utilizam códigos fontes de outros produtos da empresa, porém, várias técnicas e estratégias de desenvolvimento de *firmware* foram aprendidas pelo aluno a partir da análise do código de outros *firmwares* e foram aplicadas no desenvolvimento dos módulos de *firmware*.

### 3.4.1. Rotina de Testes e Resultados

O Módulo de Rotina de Testes e Resultados é capaz de realizar os testes nas peças de dois Modos: Automático e Manual. Ambos são descritos a seguir:

- **Modo Manual:** neste modo é o operador quem realiza o teste propriamente dito, escolhendo manualmente as impedâncias a serem impostas aos terminais de eletrodos das peças, e analisando também manualmente as reações das peças através dos *LEDs* dos Contatos. A *jiga* não fornece nenhum tipo de resultado baseado neste modo de teste.
- **Modo Automático:** neste modo o operador configura as opções de teste, e a *jiga* irá executar os testes, colher e analisar dados e informar os resultados individuais do teste.

Apesar de o Modo Manual ter sua grande utilidade, é o Modo Automático que utiliza a *Jiga de Nível* em todo o seu potencial, dando ao operador as reais vantagens de se ter um equipamento micro-controlado para a realização dos testes. Para isto a *jiga* em Modo Automático necessita de algumas configurações a mais a serem feitas pelo operador, estas são:

- **Tipo do Relé:** se as peças que serão testadas são do tipo 01 ou 03.
- **Quais Sensibilidades:** como a *jiga* é capaz de testar as peças em três sensibilidades diferentes, mínima, média e máxima, o operador deve escolher se deseja realizar o teste apenas na Mínima, ou apenas na Média, ou apenas na Máxima ou então em Todas as sensibilidades. Caso a escolha seja para testar Todas as sensibilidades, cada uma das três será testada por vez, e a mesma rotina de teste será feita uma vez para cada sensibilidade.
- **Quantas Repetições:** o operador irá configurar quantas vezes a mesma rotina de testes será repetida. Esta configuração pode ter valores variando entre 0 e 99 e ainda tem uma variação interessante, que é o AF (Até Falhar), nesta configuração a *jiga* irá repetir as rotinas de testes até que Todas as peças que estão em teste

falhem pelo menos uma vez cada. Até isto não acontecer, a *jiga* permanecerá realizando os testes e contabilizando os resultados.

A rotina de testes do Modo Automático é constituída de seis Fases que são executadas em seqüência e a cada Fase os estados dos contatos das peças são lidos, analisados e contabilizados, de forma a ser determinado se cada peça está respondendo da forma esperada. Basicamente esta seqüência de fases simula um reservatório cujo nível do líquido inicia abaixo do eletrodo Inferior (Fase 1), aumenta até atingi-lo (Fase 2), atingir o eletrodo Superior (Fase 3), diminui até abaixo do nível Superior e ficar acima do Inferior (Fase 4), diminui até retornar para um nível abaixo do Inferior (Fase 5) e depois, de uma vez só, aumenta até atingir o nível Superior (Fase 6), sendo esta última fase uma situação hipotética. Esta situação é semelhante à ilustrada na Figura 8.

#### **3.4.2. Leituras dos Contatos e Multiplexação**

O Módulo de Leitura e Multiplexação é implementado com apenas uma função em C. Esta função é executada na Rotina de Interrupção de Alta Prioridade uma vez a cada 10 ms e a cada execução ela realiza a leitura da saída de um dos CIs 74244, alternadamente, ou seja, a cada execução ela faz a leitura de um conjunto de contatos e na próxima execução faz a leitura do outro conjunto.

A leitura propriamente dita é apenas a atualização do valor de variáveis globais que armazenam o estado dos contatos. Essas variáveis são então utilizadas por outros módulos do *firmware* para realizar diversas funções.

#### **3.4.3. Simulação dos Eletrodos**

O Módulo de Simulação dos Eletrodos realiza a ativação do conjunto de relés da Placa Filha de Nível de forma a impor a impedância desejada entre os terminais de ligação dos eletrodos de cada peça. Ele realiza esta função a partir de duas variáveis globais, cada uma representando a resistência que deve ser imposta entre os terminais ES-ER e EI-ER respectivamente.

Estas variáveis globais são alteradas apenas pelo Módulo de Rotina de Testes, assim é este módulo quem efetivamente dita qual deve ser as impedâncias entre os eletrodos, ficando a cargo do Módulo de Simulação dos Eletrodos a função apenas de executar a tarefa, que é feita através do acionamento adequado dos vários relés do Módulo de *Hardware* correspondente,

tarefa esta que para o programador do *firmware* é tão simples quanto atribuir um valor a uma variável qualquer.

#### 3.4.4. IHM

##### *Buzzer*

O Sub-Módulo da IHM referente ao acionamento do *buzzer* é implementado na rotina de tratamento das Interrupções de Baixa Prioridade, e tem como entradas variáveis que sinalizam que tipo de alerta deve ser feito. Estas variáveis são modificadas por outros módulos do *firmware*, por exemplo, o sub-módulo da IHM referente às Teclas sinaliza para que seja emitido um alerta de tecla acionada toda vez que este evento ocorre, assim, quando o módulo do *buzzer* identifica essa sinalização, ele aciona a sua saída de forma a emitir aquele tipo de alerta. Cada tipo de alerta é composto de forma independente, e podem ser alertas de curta duração, longa duração, intermitentes, e etc.

##### *LEDs*

Os únicos *LEDs* que podem ser acionados pelo *firmware* são os 20 *LEDs* disponibilizados pelo módulo de *hardware*. Estes *LEDs* são acionados diretamente pelos pinos de I/O do micro-controlador, e necessitam ser acionados seguindo um esquema de multiplexação, aonde apenas um único *LED* é acionado por vez.

O sub-módulo dos *LEDs* é implementado por uma única função em C, e esta função é executada na rotina de tratamento das Interrupções de Alta Prioridade uma vez a cada 1ms. Isto significa que se o operador está visualizando um certo *LED* como estando aceso, este *LED* na verdade está em um ciclo aonde durante 1ms ele efetivamente emite luz, e nos próximos 19ms ele está apagado, o mesmo acontece para todos os *LEDs*.

Existe um sinalizador binário (*flag*) para cada um dos 20 *LEDs* disponíveis, estas *flags* são os dados de entrada do módulo de *LEDs* do *firmware*. O sub-módulo testa cada *flag* para saber se deve acionar ou não o respectivo *LED* quando a vez deste chegar na multiplexação. Estas *flags* são variáveis globais e são modificadas por outros módulos quando estes necessitam modificar o estado dos *LEDs*.

##### **Teclas**

A função do Sub-Módulo IHM das Teclas é realizar a varredura no teclado-matriz (Figura 17), da forma como foi descrita na seção 3.3.7, de forma a detectar se alguma tecla foi pressionada e caso afirmativo qual foi a tecla. Quando isto ocorre, o sub-módulo sinaliza o

evento através de uma *flag*, os outros módulos então apenas testam o valor da *flag* de interesse para saber se aquela tecla foi pressionada, caso verdadeiro, cada módulo responderá de acordo com o seu próprio interesse e irá abaixar a *flag* para sinalizar que aquele evento já foi tratado. Cada uma das teclas possui sua própria *flag* de sinalização.

Em resumo, o Sub-Módulo IHM das Teclas se relaciona com o teclado-matriz de forma a conseguir detectar o acionamento de qualquer uma das teclas, e sinaliza então as 16 possíveis ocorrências através de *flags* individuais a serem lidas e abaixadas pelos outros módulos do *firmware*.

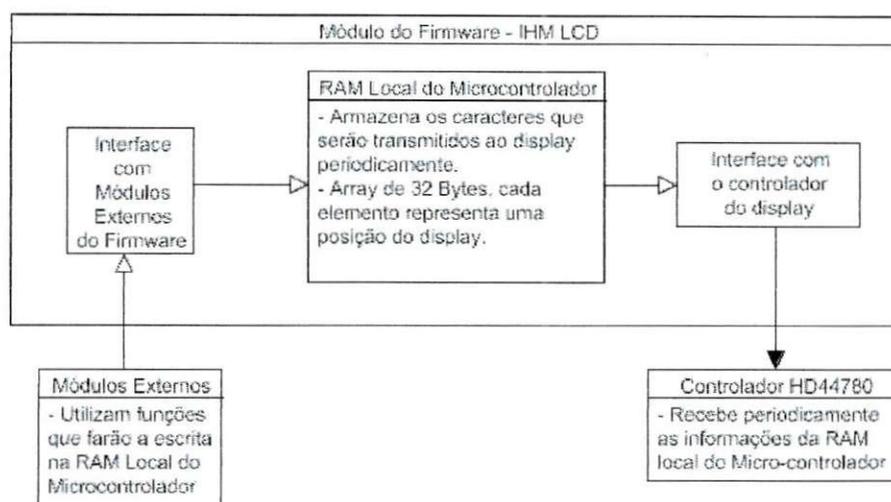
## LCD

Tudo o que o controlador de LCD HD44780 precisa para exibir um certo caractere é a informação de qual posição dentre as 32 (duas linhas de 16) que será utilizada e a referência ao caractere que será exibido. O controlador possui internamente uma memória RAM com um endereço de memória para cada posição possível, cada um destes endereços armazena um byte, e é o valor deste byte que irá determinar qual caractere que será exibido naquela posição.

Assim, tudo o que o Sub-Módulo IHM do LCD precisa é se comunicar com o controlador do display de forma a transmitir as informações desejadas, armazenando o byte referente a cada caractere na posição correta da memória. Feito isso, o próprio controlador se encarrega da exibição propriamente dita de cada caractere no display.

O controlador utiliza o próprio padrão ASCII para relacionar cada byte com um único caractere, ou seja, se for escrito na memória RAM o valor hexadecimal 0x41 no primeiro endereço, o controlador irá exibir na primeira posição do display o caractere "A", pois o número 0x41 refere-se a esse caractere no código ASCII.

De forma a facilitar o próprio uso do display, o Sub-Módulo IHM LCD fornece uma interface a ser utilizada pelos módulos externos. Basicamente esta interface é constituída por um conjunto de funções que escrevem a informação em um *array* de bytes da RAM do microcontrolador, aonde cada elemento deste *array* representa um caractere em uma posição do display. Desta forma, para qualquer um dos módulos externos exibir alguma mensagem ou informação no display, basta ele utilizar estas funções, ou então editar diretamente o *array* de bytes.



**Figura 22 - Relação entre Módulos Externos, Módulo IHM LCD e Controlador do LCD**

Estando os dados a serem exibidos armazenados na RAM local do micro-controlador, o Sub-Módulo IHM LCD irá transmitir todas essas informações para o controlador do LCD, periodicamente. Assim, qualquer alteração no *array* de bytes irá ser exibida quase que imediatamente para o display, com um atraso de apenas poucos milissegundos.

Uma outra função importante da Interface com Módulos Externos é tornar possível a intermitência de qualquer caractere do display, ou seja, fazer com que certos caracteres “pisquem”, hora ele é exibido, hora fica em branco, de forma a chamar a atenção do operador, sinalizando que aqueles parâmetros estão “selecionados” para a edição. Esta função de intermitência é parte essencial da funcionalidade da IHM.

### Gerência

Os outros sub-módulos da IHM podem ser vistos apenas como ferramentas que são necessárias na constituição de todo o Módulo IHM, ferramentas que quando utilizadas em conjunto realizam uma interface dinâmica e completa e é este o papel primordial do sub-módulo IHM Gerência, gerenciar os outros sub-módulos de forma a consolidar a IHM em si. Podemos então enumerar duas funções principais deste sub-módulo:

1. **Fornecer a Principal Interface com o Operador:** isto é feito através de uma forte interação com o Módulo IHM LCD, fornecendo informações dinâmicas no display que interagem com o operador (Menus), e que juntamente com a Etiqueta Frontal constituem “a cara” da *jiga* para o operador.

2. **Gerenciar os Eventos do Operador:** a única forma disponível para que o operador interaja com a *jiga* é através das teclas, é preciso então traduzir estas interações em ações reais de forma a realizar o que o operador deseja.

Diferentemente dos outros sub-módulos da IHM, este é o único que não interage diretamente com nenhum módulo de *hardware* da IHM. De forma a dar a funcionalidade geral ao Módulo Completo da IHM, o sub-módulo Gerência utiliza os outros sub-módulos da mesma maneira como um programa em um computador pessoal utiliza os *drivers* de periféricos, como mouse e teclado, para interagir com o usuário. Em outras palavras, o restante dos sub-módulos podem ser vistos como *drivers* que permitem a fácil utilização de cada respectivo módulo de *hardware* por parte do sub-módulo Gerência.

### 3.4.5. Gerenciamento Principal

O Módulo de Gerenciamento Principal é o responsável por implementar a interação entre os Módulos de Intercomunicação, IHM e Rotina de Testes e Resultados. Ele também é o responsável pela configuração do micro-controlador, que acontece sempre que a *jiga* é ligada. Trata-se de um módulo que não interage diretamente e nem indiretamente com os módulos de *hardware*, pois possui finalidades de natureza puramente lógica.

### 3.4.6. Intercomunicação

A UART do micro-controlador pode se comunicar de forma *Full-Duplex*, isto é, ela pode receber e transmitir dados ao mesmo tempo, porém, o padrão escolhido para a intercomunicação das *jigas* foi o RS-485 com apenas uma linha de comunicação, ou seja, uma comunicação RS-485 *Half-Duplex*.

Diferentemente de padrões mais avançados e complexos, como o Ethernet, o padrão RS-485 não dispõe de nenhuma técnica para que um elemento da rede possa saber se esta está livre para transmissão ou não (*Carrier Sense – Detecção de Portadora*) e nem para saber se alguma colisão ocorreu durante a transmissão (*Collision Detection*). Desta forma deve-se ter algum tipo de controle sobre quem está autorizado a usar a rede de comunicação. A forma de controle escolhida foi o modelo de comunicação Mestre e Escravo. Neste modelo, apenas o Mestre, que deve ser um único elemento, tem os direitos de utilizar a rede, todos os outros elementos, que são Escravos, devem apenas receber alguma informação transmitida pelo Mestre.

Cada Escravo tem a sua própria identidade, que é apenas um número que o identifica unicamente na rede (ID). Desta forma o Mestre pode endereçar unicamente cada Escravo utilizando o seu ID, requisitando que um determinado Escravo forneça algum tipo de informação que o Mestre deseje. Assim, o Mestre passa os direitos de transmissão temporariamente para um Escravo, e este irá transmitir o que foi requisitado ou o que precisar, e depois liberará a rede, voltando a um estado de recepção apenas, o Mestre então re-assumirá os direitos de transmissão.

Um limite máximo de oito Escravos por Mestre foi estabelecido na programação do módulo de intercomunicação, visto que inicialmente espera-se que apenas três *jigas* fiquem interconectadas e que uma quantidade de 8 escravos com 1 mestre já é mais que o suficiente para ampliações futuras.

A escolha entre Transmitir e Receber é feita através de um pino de I/O configurado como saída, da forma como foi mostrado na descrição do módulo de *hardware*, assim o *firmware* é quem irá comandar o CI 75176.

O projeto dos Módulos de Intercomunicação, tanto o de *Hardware* quanto o do *Firmware*, foram feitos de forma que qualquer *Jiga* seja capaz de atuar como Mestre ou Escravo, assim como trabalhar de forma independente, ou seja, Isolada das outras. Apesar disto, apenas uma *Jiga* pode ser o Mestre da rede, o restante tendo que ser Escravo ou operar isoladamente.

O objetivo principal dos módulos de Intercomunicação é permitir a realização de testes em uma maior quantidade de peças ao mesmo tempo, ou seja, tornar possível que o operador utilize apenas uma das *jigas* para comandar os testes de várias. Para isso torna-se necessário a transmissão de dois conjuntos de informação:

- **Configurações do Teste:** trata-se das configurações de teste que são feitas no Menu Principal pelo operador. Em essência, essa informação é tudo o que uma *jiga* Escrava precisa para executar a rotina de testes de acordo com as escolhas do operador.
- **Intervenções do Operador:** além das configurações do teste, é necessário também que o Mestre transmita aos Escravos ações de intervenção feitas pelo operador. Por exemplo, a ação de cancelamento dos testes, esta deve ser transmitida para todas as *jigas* Escravas de forma que cada uma execute internamente os procedimentos para o cancelamento do teste.

Desta forma o Módulo do *Firmware* responsável pela Intercomunicação tem as seguintes funções:

### 1. Como Mestre:

1. Detectar a presença de Escravos na rede, identificando aqueles que responderem.
2. Transmitir as Configurações de Teste para todos os escravos conectados, aguardando sempre a confirmação individual de recebimento.
3. Capturar intervenções do operador e transmiti-las para todos os escravos conectados.

### 2. Como Escravo:

1. Responder ao Mestre confirmações de recebimento, incluindo a confirmação de detecção.
2. Receber as configurações de teste e aplicá-las na rotina de testes própria.
3. Receber, interpretar e executar as intervenções do operador transmitidas pelo Mestre.

3. **Isolado:** no modo de operação isolado, o módulo de intercomunicação ficará inativo, sem interagir com a rede.

Todas as transmissões são feitas utilizando uma única estrutura de pacote, que é representada na Tabela 2. O byte ID é o ID do Escravo para qual o pacote está destinado ou do qual originou o pacote. O byte Código informa do que se trata o pacote, ou seja, que tipo de informação ele contém. O campo de tamanho variável Dados é onde as informações adicionais se encontram, a quantidade de bytes deste campo depende do tipo de informação que o pacote contém, ou seja, depende do valor do campo de Código, podendo inclusive não existir em certos tipos de pacotes, sendo este o único campo onde isto ocorre. Os dois últimos bytes são o CRC de 16 bits calculado a partir dos campos anteriores, e eles são transmitidos para que a consistência dos dados possa ser confirmada e o pacote rejeitado caso não ocorra a confirmação.

<b>ID</b>	<b>CÓDIGO</b>	<b>DADOS</b> (Não Existente em Certos Tipos de Pacote)	<b>CRC16</b> (Byte Menos Significativo)	<b>CRC16</b> (Byte Mais Significativo)
1 Byte	1 Byte	Quantidade Variável de Bytes	1 Byte	1 Byte

**Tabela 2 - Estrutura Byte a Byte do Pacote Padrão de Intercomunicação**

### 3.5. Interface Humano Máquina

O principal desafio no desenvolvimento da Interface Humano Máquina foi encontrar uma solução que superasse as restrições físicas de espaço da parte frontal da prateleira e as limitações referentes à montagem mecânica a fim de atender os Requisitos Iniciais de proporcionar produtividade e facilidade de operação.

Alguns elementos da IHM já eram previstos desde o início do projeto, *LEDs* indicadores dos contatos e *LEDs* indicadores de *Status*, visto que estes fazem parte da grande maioria das outras *jigas* que estão em operação.

Inicialmente foi cogitada a utilização de um computador pessoal que funcionaria como um sistema de comando e supervisão de várias *jigas*, mas logo esta solução foi descartada devido à complexidade adicional que isto traria ao projeto. Desta forma foi definido que a IHM seria individual para cada *jiga* e seria implementada utilizando um display de LCD como elemento principal, o mesmo comumente utilizado em diversos produtos fabricados pela empresa.

#### 3.5.1. Etiqueta Frontal

Além dos Módulos de *Hardware* e *Firmware* relacionados à IHM, um outro elemento igualmente importante é a Etiqueta Frontal, cuja função é a de estruturar todos os outros elementos da IHM, fornecendo indicações visuais importantes ao operador e contextualizando todos os outros módulos.

A Figura 23 mostra a Etiqueta Frontal juntamente com uma ilustração do display LCD. Esta imagem está fora de escala e o tamanho real da Etiqueta é de 28,5 cm de largura por 4,5 cm de altura.

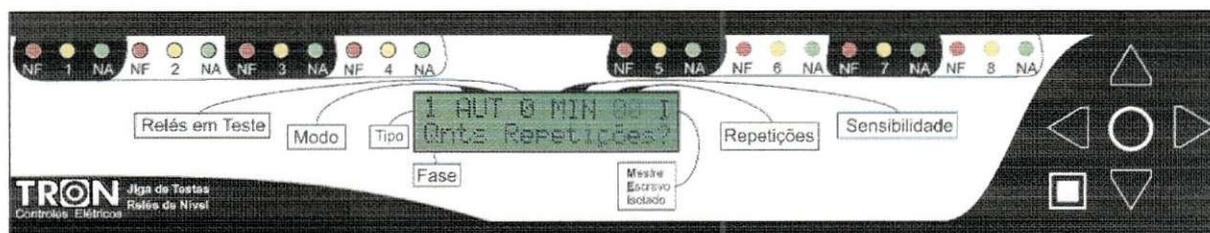


Figura 23 - Etiqueta Frontal da IHM (Fora de Escala)

Podemos enumerar três partes principais da Etiqueta Frontal que se relacionam cada uma com um módulo da IHM: Indicações dos *LEDs*, Conjunto de Teclas (Cursor) e Indicações do LCD. Cada uma destas partes é descrita a seguir.

### Indicações dos LEDs

A Etiqueta Frontal separa visualmente os três LEDs referentes a cada uma das peças em teste, dois LEDs para a indicação do estado dos Contatos e um terceiro para a indicação de Status e Resultado. Abaixo dos LEDs de contato estão as siglas de cada contato ao qual cada LED se refere. Abaixo de cada LED de Status está o número que serve para indicar qual das oito possíveis peças cada grupo de LEDs se refere.



Figura 24 - LEDs dos Contatos - Na Esquerda NF Ativo, Na Direita NA Ativo

A função dos LEDs dos contatos é apenas indicar o estado de cada uma das peças. A Figura 24 mostra as duas situações normalmente possíveis. Já os LEDs de Status podem indicar três situações:

1. **LED de Status Apagado:** Nenhuma peça está presente para o teste na posição referida, ou ao menos a referida peça não foi reconhecida pela *jiga*.
2. **LED de Status Aceso:** A *jiga* reconheceu a presença de uma peça na posição referida, e esta peça ainda não falhou no teste automático, caso este esteja em execução.
3. **LED de Status Intermitente:** A peça da posição referida falhou no teste automático que está em execução ou que já foi concluído.

### Indicações do LCD

As principais telas e menus exibidos no display LCD seguem uma mesma estrutura, que é a indicada pela Etiqueta Frontal. Esta estrutura consiste em dividir o display em um conjunto de parâmetros a serem visualizados e editados pelo operador. A Etiqueta faz a indicação dos parâmetros, relacionando cada um com uma localização no display.

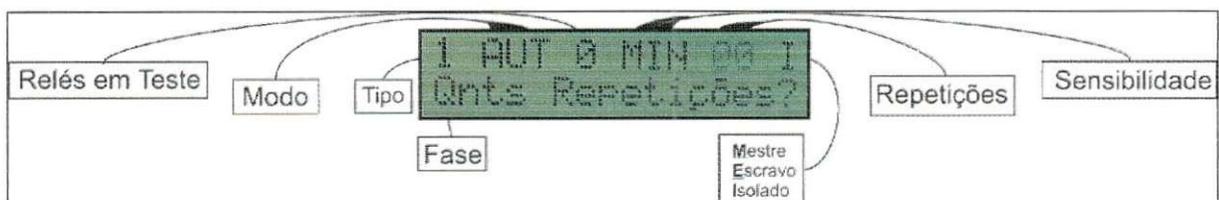


Figura 25 - Etiqueta Frontal - Indicações do LCD

Os parâmetros *Tipo*, *Modo*, *Repetições* e *Sensibilidade* são os parâmetros de configuração do teste que já foram descritos na seção do Módulo de *Firmware* de Rotina de Testes e Resultados. O parâmetro *Fase* é mostrado durante a execução da rotina de testes no modo automático e indica a fase atual do teste. O último parâmetro é o de configuração da Intercomunicação, onde as opções *Mestre*, *Escravo* ou *Isolado*, são possíveis.

### Indicações do Conjunto de Teclas

O Conjunto de Teclas constitui a parte da IHM por onde o operador irá comandar a *jiga*. A Figura 26 mostra as funções que cada uma das seis teclas possui. Basicamente tem-se um Teclado de Navegação, onde o operador irá alternar a seleção entre os itens exibidos (Teclas de Setas, *Direita* e *Esquerda*) e editar o item selecionado (Teclas de Setas, *Cima* e *Baixo*), juntamente com uma Tecla de Confirmação, que o operador irá usar para prosseguir com o teste ou fazer alguma escolha, e uma Tecla de Cancelamento, que o operador utilizará para cancelar o teste ou retornar para um menu anterior em alguns casos.

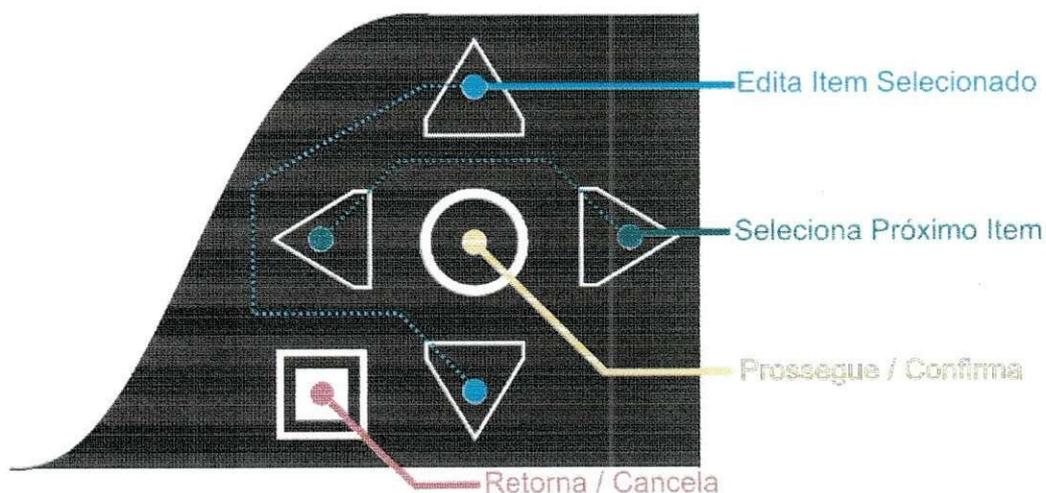


Figura 26 - Funções das Teclas

### 3.5.2. Menus e Telas Informativas do Display

#### Menu Principal

Através do Menu Principal o operador irá escolher o modo de teste que deseja, Manual ou Automático, e caso a escolha seja o Automático, ele irá também escolher os parâmetros do teste automático. A Figura 27 ilustra um exemplo quando o modo automático está escolhido, nota-se que os outros parâmetros estão visíveis e podem ser editados. Já na Figura 28, onde é

o modo manual é que está selecionado, os parâmetros de teste não podem ser mais editados, visto que estes não estão relacionados com o modo manual.

Como foi visto na seção 3.5.1, a Etiqueta Frontal fornece indicações visuais que apontam a localização dos diversos parâmetros. Além disto, a segunda linha do display fornece um resumo sobre o parâmetro que está selecionado atualmente. A indicação de qual parâmetro está selecionado no momento é feita a partir da intermitência dos caracteres, ou caractere, do parâmetro selecionado.



```
3 AUT 8 MAX 01 I
Tipo do Rele:03
```

Figura 27 - Ilustração do Menu Principal - Modo Automático Selecionado



```
MAN 8 I
Modo Manual
```

Figura 28 - Ilustração do Menu Principal - Modo Manual Selecionado

### Tela Informativa do Teste Automático

A Figura 29 ilustra a tela informativa que é exibida durante o teste automático. Ela exibe os parâmetros escolhidos, e informa em qual fase o teste se encontra atualmente e quais as condições dos Eletrodos Inferior e Superior referentes ao Eletrodo de Referência. Nesta tela não é possível editar nenhum tipo de parâmetro, visto que o teste está sendo executado, mas é possível pausar o teste, e resumir depois, finalizar o teste, indo diretamente para o menu dos resultados, ou então cancelar totalmente o teste, retornando ao Menu Principal.



```
1 AUT 8 MED 00 I
2 EI:✓ ES: _
```

Figura 29 - Ilustração da Tela Informativa Durante um Teste no Modo Automático

### Menu do Teste Manual

Como o Teste Manual é completamente comandado pelo operador, este poderá escolher as condições individuais de cada um dos Eletrodos, isto é feito a partir da seleção de um dos dois eletrodos, que também é feita através da intermitência dos caracteres correspondentes, e edição destas condições. A Figura 30 ilustra o Menu do Teste Manual.



```
MAN 8 I  
EI: 50k ES: 100k
```

Figura 30 - Menu do Teste em Modo Manual

### Menu dos Resultados de Teste

O Menu dos Resultados é responsável por fornecer informações mais detalhadas sobre os resultados do último teste automático. É possível saber individualmente, peça por peça, quantas vezes cada uma falhou, em quais sensibilidades e em quais fases do teste, assim também como a quantidade de vezes que cada peça obteve sucesso nos testes. Apenas neste Menu é que o parâmetro de *Relés em Teste* pode ser editado, funcionando então não mais como o número total de relés presentes, mas sim para que o operador possa escolher para qual das peças ele deseja saber os detalhes do teste.

As Figura 31 e Figura 32 ilustram duas situações possíveis para um mesmo Menu de Resultados de um teste automático. A primeira figura ilustra que a peça número 5 passou nos testes, já a segunda ilustra que a peça número 4 falhou nos testes.



```
1 AUT 5 MIN 15 I  
4 Relé OK!
```

Figura 31 - Tela de Resultados - Relé 5 Passou nos Testes



```
1 AUT 4 MIN 15 I  
1 Relé Falhou!
```

Figura 32 - Tela de Resultados - Relé 4 Falhou nos Testes

### 3.6. O Projeto em Números

A Tabela 3 exibe informações sobre a quantidade utilizada de vários componentes de *hardware* e *firmware*.

<b>HARDWARE</b>		<b>FIRMWARE</b>	
Capacitores	104	Arquivos de Cabeçalho	0009
Chaves <i>Push-Button</i>	006	Arquivos Fontes	0008
Circuitos Integrados	024	Definições de Nomes ( <i>#define</i> )	0325
Diodos	104	Definições de Tipos ( <i>typedef</i> )	0036
Display LCD	001	EEPROM Utilizada (Bytes)	0016
Indutores	004	Enumerações ( <i>enum</i> )	0185
<i>LEDs</i>	024	Funções	0070
Relés	048	Linhas de Código	7884
Resistores	264	Linhas de Comentários	3081
Total de Área PCI (cm <sup>2</sup> )	614	RAM Utilizada (Bytes)	1521
Transformadores	002	Tamanho Código Objeto (kB)	0046
Transistores	065	Variáveis Globais	0241

**Tabela 3 - Quantidade Utilizada de Vários Componentes de *Hardware* e *Firmware***

## 4. Validação e Testes

### 4.1. Testes e Validação dos Módulos de *Hardware*

Como foi dito anteriormente, grande parte dos circuitos eletrônicos que compõem os módulos de *hardware*, foram ou são utilizados pela Engenharia de Desenvolvimento da empresa, e portanto estão presentes em inúmeras soluções já desenvolvidas e comercializadas. Desta forma, tratam-se de circuitos já validados em campo. Mesmo assim, um protótipo de todos os módulos foi montado, validando o funcionamento em conjunto dos módulos assim também como o funcionamento dos circuitos adicionais desenvolvidos exclusivamente para o projeto, com a exceção do Módulo de Intercomunicação, este foi validado apenas com as três *jigas* já montadas.

Apenas após esta validação inicial através do protótipo que o desenho dos *layouts* das duas placas de circuito impresso começou a ser desenvolvido. Com as placas de circuito impresso já fabricadas e disponíveis, montou-se então uma placa de cada tipo, uma Placa Mãe e uma Filha, para assim validar os módulos de *hardware* em suas placas finais. A Figura 34 e Figura 33 mostram fotos das *jigas* ainda em fase de testes, com seus circuitos à mostra.



Figura 33 - As Três *Jigas* com a Prateleira Ainda Aberta

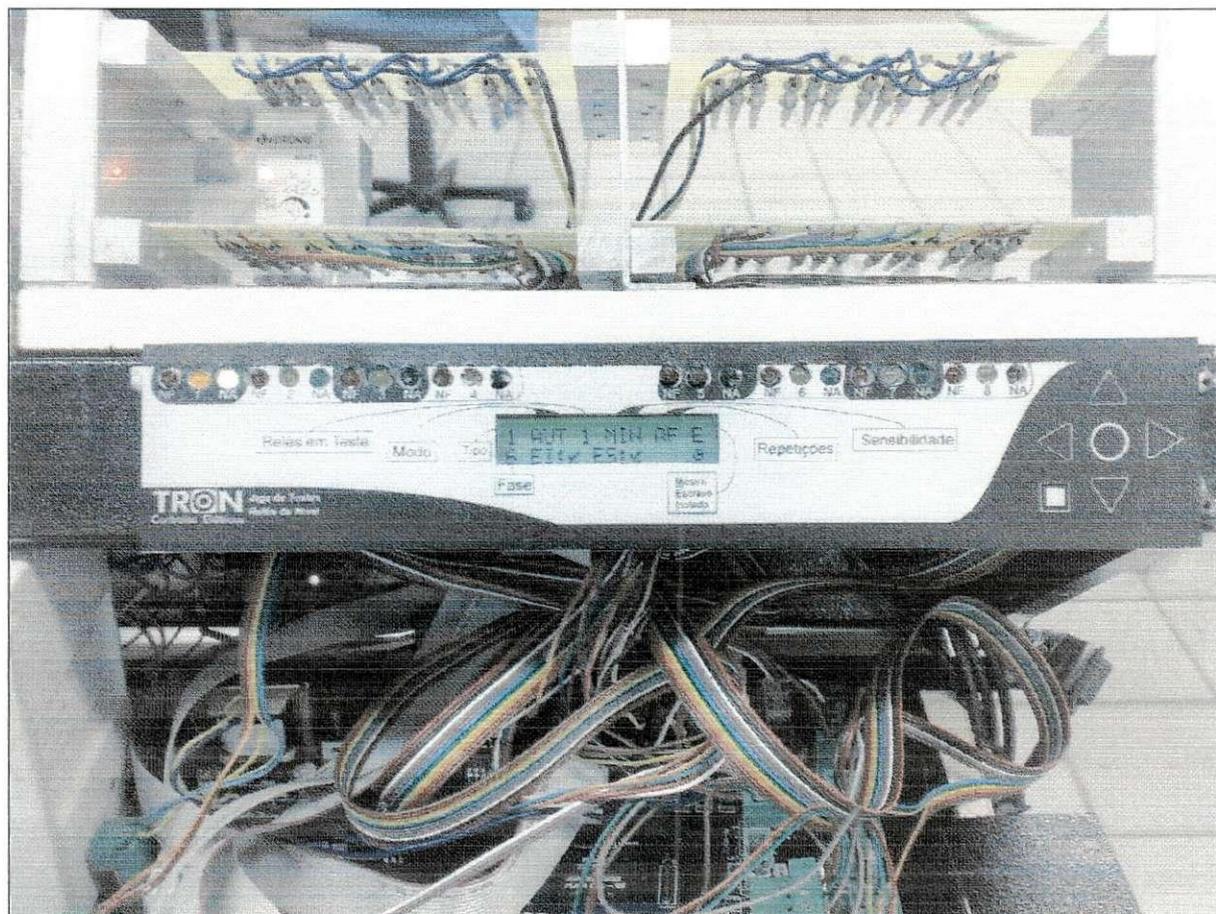


Figura 34 - Vista Frontal – Circuitos à Mostra

Os *layouts* e esquemáticos dos circuitos foram desenvolvidos e desenhados na ferramenta de EDA P-CAD 2002. O recurso chamado de Captura de Esquemático, comumente existente em ferramentas de EDA, foi utilizado para garantir que todas as conexões elétricas existentes entre os componentes dos circuitos representados pelos esquemáticos fossem devidamente realizadas nos *layouts*.

Desta forma, os erros existentes nos *layouts* foram erros que estavam presentes também nos esquemáticos ou que aconteceram por erros cometidos na criação de objetos da biblioteca de símbolos da ferramenta. Todas as falhas presentes nas placas de circuito impresso foram contornadas com pequenas correções.

#### 4.2. Testes e Validação dos Módulos de *Firmware*

O desenvolvimento do *firmware* foi iniciado apenas quando o protótipo de *hardware* já estava montado, de forma a tornar possível que os testes fossem realizados em paralelo ao próprio desenvolvimento, e isto foi importante, visto que nos testes de vários módulos de *firmware* é primordial já se ter a interação real com o *hardware*.

Uma ferramenta importantíssima no desenvolvimento, nos testes e eliminação de *bugs* dos módulos do *firmware*, foi o programador e *debugger in-circuit* ICD2 da própria Microchip, juntamente com a IDE MPLAB. Com estas ferramentas foi então possível realizar testes com o *firmware* sendo executado diretamente pelo próprio micro-controlador da *jiga* e ainda assim tendo acesso de leitura e escrita a qualquer conteúdo de memória (que inclui todos os registradores do PIC), e com o controle total da execução através de *break-points* e de execução passo-a-passo.

### 4.3. Validação Final em Campo

A etapa final de validação consistiu, em um primeiro momento, na operação das *jigas* a toda capacidade, executando as mais variadas rotinas de testes para os oito relés possíveis em cada, e no local permanente, juntamente com os outros equipamentos de testes. A Figura 35 mostra a prateleira já fechada, com os circuitos das três *jigas* em seu interior, e já encaixada na estante.

Em um segundo e último momento, a etapa final de validação consistiu no próprio uso regular da *jiga* pelos técnicos responsáveis pelos testes dos Relés de Nível. Isto aconteceu após estes terem sido treinados e familiarizados com a operação das *jigas*.

Alguns problemas relacionados ao *hardware* foram encontrados apenas nesta etapa final de validação, muito provavelmente, a causa destes problemas origina-se pela interferência de campos emitidos pelas próprias peças em teste ou por outros equipamentos presentes no setor de teste. Esses problemas não comprometeram o funcionamento principal da *jiga*, e por conta do fim do período de estágio eles não foram contornados, porém possíveis soluções foram sugeridas:

- **Corrupção dos Caracteres Especiais do LCD:** por motivos de interferências externas, esporadicamente o controlador do LCD perdia a programação dos caracteres especiais programados na inicialização do LCD, como consequência disto, outros caracteres sem significado eram exibidos no lugar.
  - **Possível Solução:** reprogramar periodicamente os caracteres especiais, e não apenas na inicialização do *display*.

- **Falha na Leitura da Memória EEPROM do Micro-controlador:** esporadicamente, e por motivos não conhecidos, o micro-controlador não conseguia ler corretamente os valores salvos em sua memória EEPROM interna, desta forma os parâmetros de teste e ID da *jiga* não eram corretamente restaurados na inicialização, sendo então necessário a re-configuração por parte do operador.



**Figura 35 - As Três Jigas já Fechadas no Local de Trabalho**

## 5. Considerações Finais

O desenvolvimento do projeto, do início ao fim, levou cerca de seis meses, tempo durante o qual o aluno também realizou outras tarefas na empresa. Todos os Requisitos e Critérios Iniciais foram atendidos pelo projeto com sucesso. Além disto, o projeto foi amplamente documentado:

- O código fonte do *firmware* está devidamente comentado;
- Todo o esquema eletrônico do *hardware* está disponível, juntamente com toda a listagem dos componentes;
- As falhas de projeto estão devidamente descritas, de forma a serem corrigidas posteriormente, assim também como os problemas encontrados durante a validação final;
- As concepções e definições de projeto estão descritas, de forma a tornar possível a utilização ou até mesmo futuras melhorias por parte de outros desenvolvedores.

Do ponto de vista da empresa, o projeto trouxe à etapa de testes dos Relés de Nível maior produtividade e confiabilidade. O projeto também constitui uma plataforma sólida para o desenvolvimento de novas *jigas*, não sendo mais necessário desenvolver vários módulos de *hardware* e *firmware*, e sendo possível também o aproveitamento das várias idéias e concepções, como as relacionadas à IHM, e talvez até a utilização destas também em futuros produtos a serem desenvolvidos e comercializados pela empresa.

Do ponto de vista do aluno, acadêmico e profissional, a experiência e os conhecimentos adquiridos com o desenvolvimento do projeto foram de uma valia inestimável.

No âmbito dos conhecimentos técnicos, o desenvolvimento de cada um dos diversos módulos contribuiu significativamente para a obtenção de novas técnicas e conhecimentos, assim também como para a consolidação dos conhecimentos obtidos durante o curso de Engenharia Elétrica.

No âmbito profissional, a experiência em trabalhar com prazos e objetivos e de ser avaliado profissionalmente por superiores e colegas de trabalho - não somente tecnicamente mas também em relação às habilidades sociais e à criatividade de conceber idéias e realizar definições de projeto – contribuiu enormemente para o amadurecimento do aluno como Engenheiro Eletricista.

## Bibliografia / Referências

**TRON Controles Elétricos Ltda.** - Ficha Técnica dos Relés de Nível – www.tron-ce.com.br

**Microchip Technology Inc.** - *PIC18F8722 Family Data Sheet*, Referência: DS39646B, 2004

**JULICHER, J.** - **Microchip Technology Inc.** – Application Note: *Hardware Techniques for PICmicro Microcontrollers*, Referência: DS00234A, 2003

**GUREVICH, V.** – *Electrical Relays - Principles and Applications* – 2006 – CRC Press

### **Materiais de Estudo Importantes Utilizados ao Longo do Desenvolvimento do Projeto**

**Microchip Technology Inc.** – *MPASM, MPLINK, MPLIB User's Guide*, Referência: DS33014J, 2005

**Microchip Technology Inc.** – *MPLAB C18 C Compiler User's Guide*, Referência: DS51288J, 2005

**Microchip Technology Inc.** – *MPLAB C18 C Compiler Libraries*, Referência: DS51297F, 2005

**HOROWITZ, P. - HILL, W.** - *The Art of Electronics*, Segunda Edição, Julho 1989.

## Anexo A – Layouts das Placas de Circuito Impresso

Ambas as placas possuem duas faces condutivas e furos metalizados que fazem conexão elétrica entre as faces (*Vias*). Possuem também serigrafia em ambas as faces para indicação visual dos componentes. Nas imagens abaixo, a serigrafia está em cor preta e as trilhas condutivas em cor verde. As imagens estão fora de escala. O tamanho real da Placa Mãe é de 14 cm de largura por 16cm de altura, e da Placa Filha de Nível é de 15,8 cm de largura por 24,8 cm de altura, referentes à disposição mostrada.

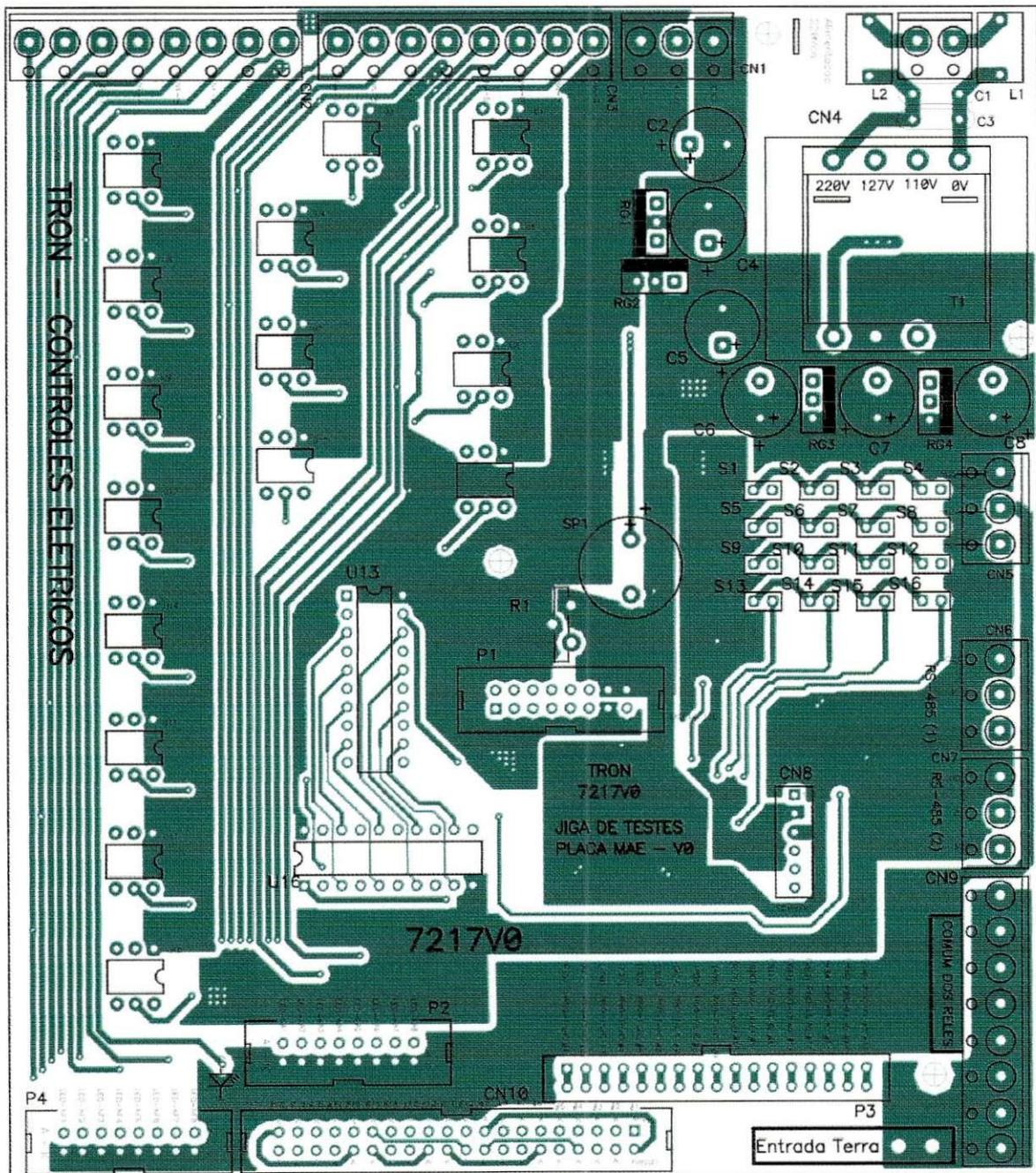


Figura 36 - Placa Mãe - Face dos Componentes Convencionais

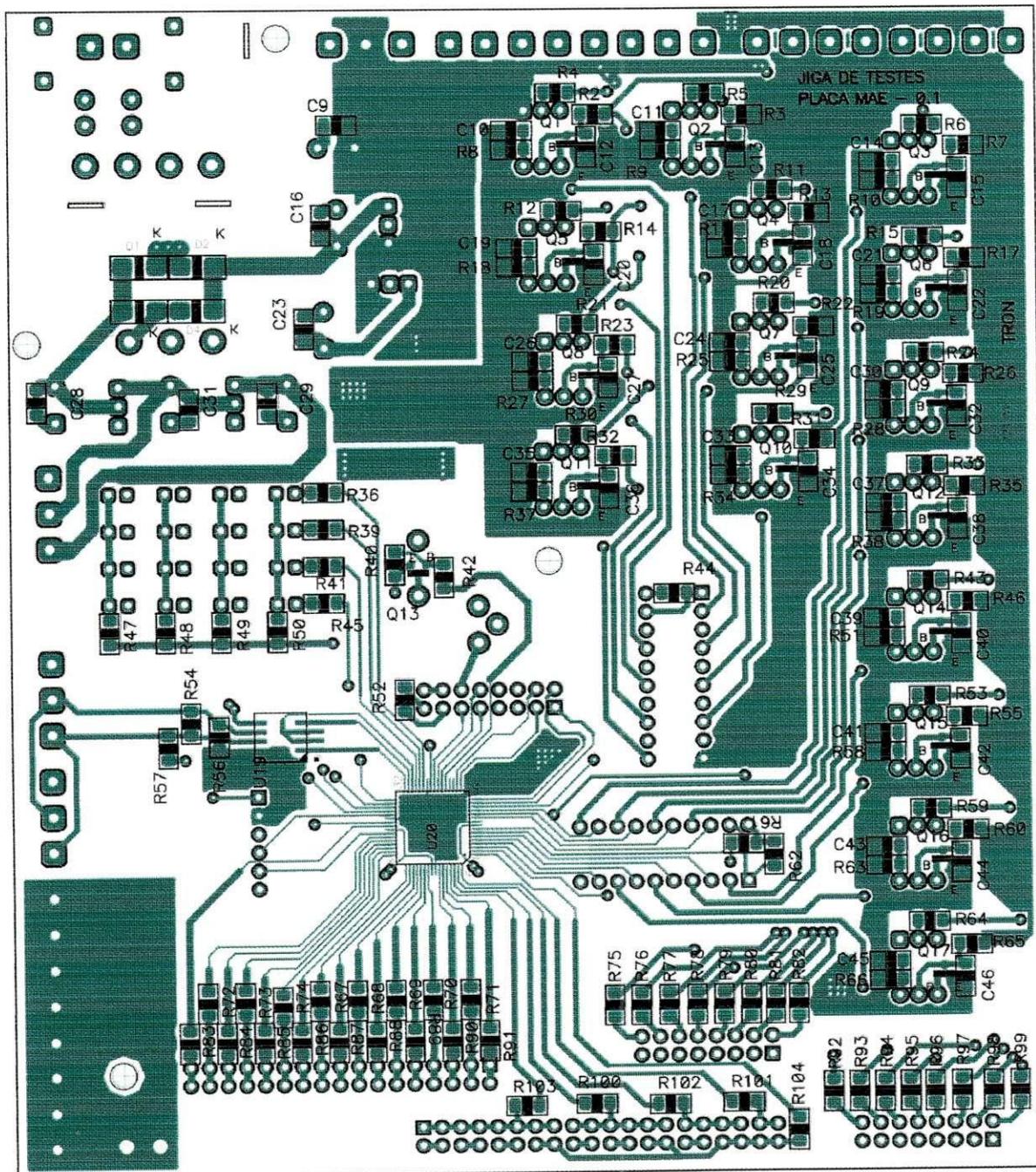


Figura 37 - Placa Mãe - Face da Solda e dos Componentes SMD

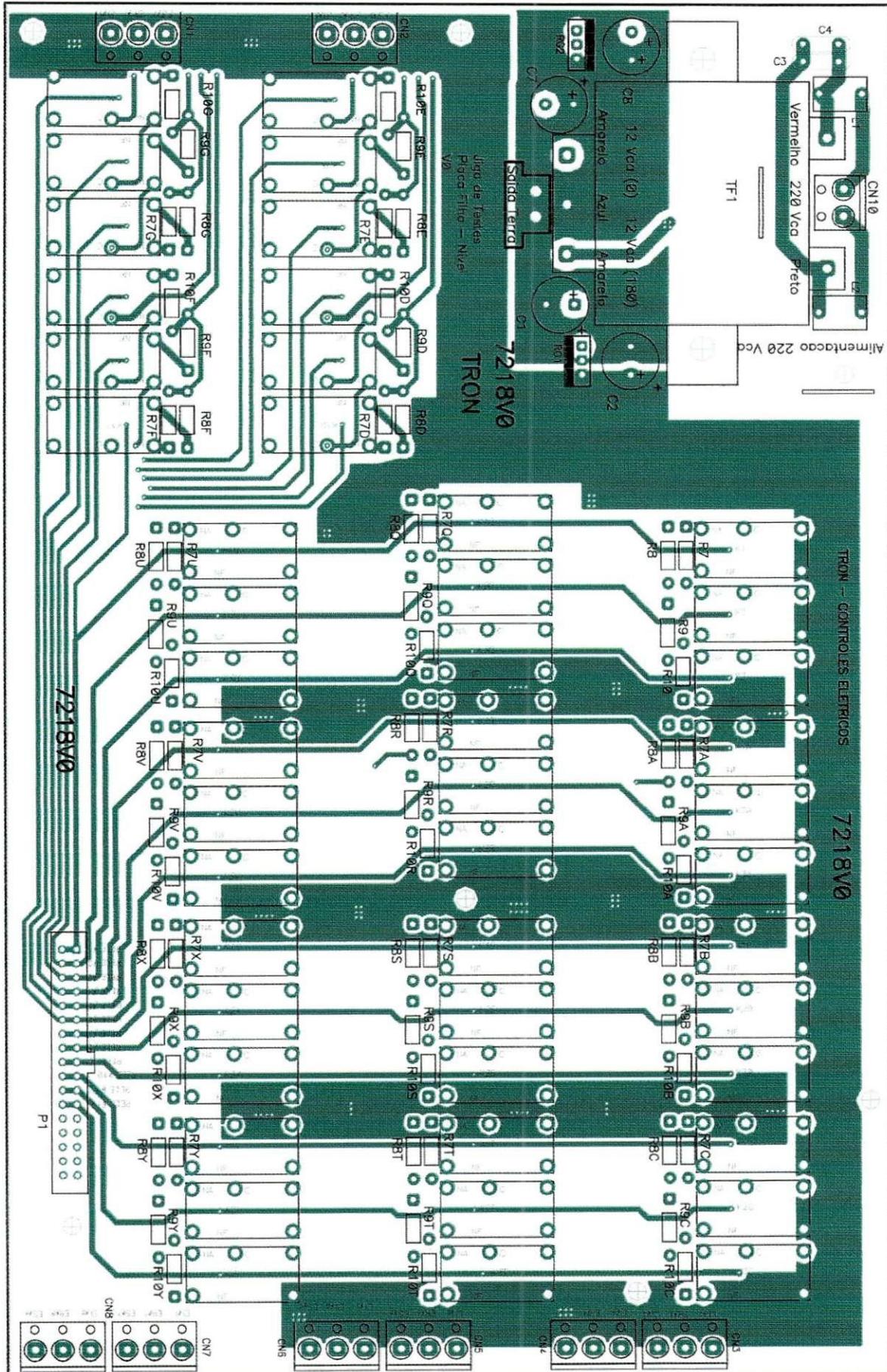


Figura 38 - Placa Filha de Nível - Face dos Componentes Convencionais

