



UNIVERSIDADE FEDERAL DA PARAÍBA  
CENTRO DE CIÊNCIAS E TECNOLOGIA  
COORDENAÇÃO DO CURSO DE ENGENHARIA ELÉTRICA

# RELATÓRIO DE ESTÁGIO

**Mábia Daniel Cavalcante**

Relatório apresentado à Coordenação de Estágios em Engenharia Elétrica da UFPB, como parte dos requisitos Necessários à obtenção do título de Engenheira Eletricista

Campina Grande (PB), agosto de 1998

---

Estagiária: Mábia Daniel Cavalcante

Matrícula: 9411001-7

Curso: Engenharia Elétrica

Instituição: Laboratório Nacional de Luz Síncrotron

Local: Campinas- SP

Estação de trabalho: XAS (*X-ray absorption spectroscopy*)

Tipo de Estágio: Supervisionado

Período: Janeiro e fevereiro de 1998

Orientador: Prof. Péricles Rezende Barros

Coordenador de Estágios: Prof. Ricardo J. A. Loureiro



Biblioteca Setorial do CDSA. Março de 2021.

Sumé - PB

---

## Agradecimentos

A todos do LNLS que contribuíram, de alguma forma, para que esse trabalho fosse realizado. A meus companheiros bolsistas: Cristiano Krug (o Gaúcho), Cristiano Oliveira, Emerson, Eurico, Katya, Mario, Pablo (o Mineiro) e Santiago (o Argentino), pela amizade demonstrada. A Hélio Tolentino, Guilherme Fráguas e Edilson Tamura, pela orientação no desenvolvimento das atividades propostas.

---

## Apresentação

O presente relatório traz alguns dos principais conceitos teóricos abordados por Mábia Daniel Cavalcante, estagiária do programa BOLSAS DE VERÃO 98, do Laboratório Nacional de Luz Síncrotron, LNLS (Campinas-SP), de 6 de janeiro a 20 de fevereiro de 1998. Dentre as atividades propostas para o estágio, citamos: a colaboração para o desenvolvimento de um detector a gás multifilar para detecção de fluorescência, a partir do projeto de um circuito contador de fótons utilizando lógica programável; a caracterização do detector na estação XAS (*X-ray absorption spectroscopy*) e a apresentação dos resultados em forma de relatório e seminário. Dentre os conceitos teóricos abordados, citamos: luz síncrotron, interação da radiação com a matéria, detectores a gás e lógica programável.

---

## O Laboratório Nacional de Luz Síncrotron

“O Laboratório Nacional de Luz Síncrotron, LNLS, é uma instituição aberta e multidisciplinar, destinada a pesquisas, desenvolvimento e transferência de tecnologias e conhecimentos que contribuam para elevar o nível tecnológico e científico do Brasil.

Única no Hemisfério Sul, a fonte de luz síncrotron que o LNLS construiu e opera é dedicada exclusivamente a produzir luz nas faixas do espectro eletromagnético da luz visível, do infravermelho, do ultravioleta e dos raios-X. A luz síncrotron é produzida em um anel de armazenamento de elétrons de 1,37 GeV, e um acelerador linear (LINAC) de 120 MeV funciona como injetor.

Em torno do anel de armazenamento de elétrons do LNLS, atualmente, existem sete linhas abertas à comunidade: Monocromador de Grade Toroidal (TGM), Espectroscopia de Absorção de Raios-X Moles (SXS), Monocromador de Grade Esférica (SGM), Espectroscopia de Absorção de Raios-X (XAS), Difração de Raios-X (XRD), Espalhamento de Raios-X a Baixo Ângulo (SAXS) e Cristalografia de Proteína (CrP).” (adaptado da *homepage* do LNLS)

## Índice

|  |    |
|--|----|
| 1. INTRODUÇÃO .....  | 1  |
| 2. A LUZ SÍNCROTRON .....  | 1  |
| 2.1. PADRÃO DE RADIAÇÃO: ALTO GRAU DE COLIMAÇÃO .....                      | 2  |
| 2.2. POLARIZAÇÃO .....   | 3  |
| 2.3. ESTRUTURA TEMPORAL .....  | 3  |
| 3. INTERAÇÃO DA RADIAÇÃO COM A MATÉRIA .....                               | 3  |
| 3.1. EFEITO FOTOELÉTRICO .....   | 6  |
| 3.2. ESPALHAMENTOS COMPTON E THOMSON .....                                 | 6  |
| 3.3. PRODUÇÃO DE PARES PÓSITRON-ELÉTRON .....                              | 7  |
| 3.4. RETORNO AO ESTADO DE MENOR ENERGIA .....                              | 7  |
| 4. ESPECTROSCOPIA DE ABSORÇÃO DE RAIOS-X .....                             | 8  |
| 5. DETECTORES A GÁS .....  | 10 |
| 6. SISTEMA PARA DETECÇÃO DE FLUORESCÊNCIA NA LINHA XAS .....               | 14 |
| 7. LÓGICA PROGRAMÁVEL ( <i>FIELD PROGRAMMABLE GATE ARRAY- FPGA</i> ) ..... | 17 |
| 8. CIRCUITOS DIGITAIS IMPLEMENTADOS .....                                  | 18 |
| 8.1. PROGRAMAÇÃO DA FPGA .....   | 19 |
| 8.2. CONTADORES .....  | 20 |
| 9. <i>SOFTWARE</i> PARA CONTROLE DA PLACA CONTADORA .....                  | 22 |
| 10. RESULTADOS EXPERIMENTAIS .....   | 24 |
| 11. PERSPECTIVAS E CONCLUSÕES .....  | 28 |
| 12. REFERÊNCIAS BIBLIOGRÁFICAS .....                                       | 29 |
| ANEXO I .....  | 30 |
| ANEXO II .....   | 37 |
| ANEXO III .....  | 45 |
| ANEXO IV .....   | 48 |

## Índice de figuras

|  |    |
|--|----|
| Figura 2.1- Padrão de emissão de radiação para cargas em movimento circular.....       | 3  |
| Figura 3. 1- Mecanismos de interação da radiação com a matéria.....                    | 5  |
| Figura 3. 2- Sessão de choque <i>versus</i> energia do fóton incidente.....            | 5  |
| Figura 3. 3- Efeito fotoelétrico: fotoionização.....                                   | 6  |
| Figura 3. 4- Espalhamento Compton de um fóton por um elétron.....                      | 7  |
| Figura 3. 5- Efeito fotoelétrico e decaimento da fotoionização.....                    | 8  |
| Figura 4.1- Coeficiente de absorção por energia do fóton incidente.....                | 9  |
| Figura 4.2- Forma típica de um espectro de absorção de raios-X.....                    | 9  |
| Figura 5.1- Detetor à gás genérico.....  | 10 |
| Figura 5.2- Detetor a gás unifilar.....  | 11 |
| Figura 5.3- Possíveis montagens, utilizando feixes monocromáticos.....                 | 12 |
| Figura 5.4- Detetor de fluorescência, com câmara de ionização.....                     | 14 |
| Figura 6.1- Diagrama de blocos dos circuitos montados.....                             | 14 |
| Figura 6.2- Tela principal do <i>software</i> para a composição do esquemático.....    | 15 |
| Figura 7.1- Estrutura interna de uma FPGA (matriz de chaves, CLBs e pinos de I/O)..... | 18 |
| Figura 8.1- Esquema do circuito projetado.....   | 19 |
| Figura 9.1- Fluxograma do <i>software</i> implementado.....                            | 22 |
| Figura 10.1- Contagens para cada um dos fios contadores isoladamente.....              | 25 |
| Figura 10.2- Espectros obtidos por transmissão e fluorescência.....                    | 25 |
| Figura 10.3- Resultados obtidos para 1 seg., 3 seg. e 5 seg. de contagem.....          | 26 |
| Figura 10.4- Espectros obtidos com e sem fendas anti-espalhamento.....                 | 27 |

## Índice de tabelas

|   |    |
|---|----|
| Tabela 6.1- Características das FPGAs da família, XC5000, XILINX..... | 16 |
| Tabela 6.2- Algumas características de famílias de FPGAs, XILINX..... | 16 |



## 1. Introdução

A espectroscopia de absorção de raios-X é uma técnica moderna e poderosa para determinar com precisão o ambiente em torno de um elemento, em uma matriz de átomos que pode ser relativamente complexa.

Para sistemas em que o elemento de interesse encontra-se muito diluído na matriz, a detecção da fluorescência emitida pela amostra torna-se essencial para se atingir níveis de detectabilidade. Uma das possíveis maneiras de se medir a emissão de fluorescência por uma amostra, é utilizando um detector a gás multifilar. Nesse caso, para se melhorar a estatística na contagem do número de fótons de fluorescência emitidos pela amostra, é indispensável o aumento do número de fios do detector, o que leva a um aumento do circuito utilizado.

Como alternativa, temos a implementação do circuito lógico usado para a contagem dos fótons em um único *chip*, o que leva à diminuição do circuito final do detector.

## 2. A luz síncrotron

Chama-se radiação síncrotron a radiação emitida, quando partículas relativísticas carregadas descrevem trajetórias circulares. Para elétrons de alta energia que sofrem a ação de um campo magnético, essa radiação é intensa para comprimentos de ondas estendendo-se do infravermelho aos raios-X duros, de grande penetração, passando pelo ultravioleta e raios-X moles, menos penetrantes (ver seção 3, página 10). Dentre as características da luz síncrotron importantes para os usuários, citam-se: o tempo de permanência, ou tempo de vida, do feixe; sua estabilidade de posição e ângulo; a polarização e o alto fluxo, em um amplo espectro.

Uma fonte de radiação síncrotron é composta por diversas estruturas que, arrançadas de forma adequada, permitem que um feixe de elétrons circule em uma órbita fechada por horas, dentro de um canal toroidal delimitado por paredes metálicas lisas, a ultra alto vácuo. O chamado anel de armazenamento.

Para reposição de parte da energia perdida, quando da emissão de radiação, importante para manter a corrente do feixe, os elétrons passam pelo chamado Sistema de Rádio Freqüência (ou Cavidade de RF). Neste, campos eletromagnéticos oscilatórios à

freqüência do rádio (476 MHz) provocam o “empacotamento” do feixe de elétrons e, juntamente com os elementos magnéticos ao longo do anel, determinam as características da estrutura temporal dos pulsos de fótons.

Para que o feixe de elétrons siga sua trajetória fechada, magnetos curvos deslocam a trajetória do feixe de alguns graus, para um total de  $360^{\circ}$ . Além destes, existem outros tipos de magnetos, que aumentam a eficiência na coleta da radiação, fazendo os elétrons oscilarem na direção perpendicular ao movimento. Há, ainda, os quadrupolos, responsáveis pela focalização do feixe, e os sextupolos, que corrigem a órbita dos elétrons, permitindo a manutenção do feixe em uma posição desejada.

O feixe de luz utilizável deixa o anel através de fendas e segue tangenciando-o, para ser utilizado nas linhas de luz, onde ficam as estações experimentais.

Para melhorar o desempenho do anel, existem vários componentes com função de informar características do feixe, tais como: intensidade e posição ao longo da seção transversal.

A seguir, apresentam-se algumas importantes características da radiação síncrotron, que a fazem ferramenta importante para pesquisas ligadas a áreas diversas, como física, biologia, química, medicina, e a trabalhos ligados à tecnologia, como micromecânica e caracterização de materiais.

### **2.1. Padrão de radiação: alto grau de colimação**

As partículas carregadas eletricamente a baixa energia (a velocidade não-relativística ou pequena, comparada à velocidade da luz,  $c$ ), não emitem radiação em uma direção predominante. À medida que a velocidade dessas partículas aumenta, a energia irradiada aumenta, e o padrão de emissão da radiação passa a ter a forma de um cone como pode ser observado na Figura 2.1.<sup>[4]</sup>

O ângulo típico de abertura desse cone,  $\gamma^{-1}$ , é definido pela relação

$$\gamma^{-1} = \frac{mc^2}{E} \quad \text{Eq. 2-1}$$

Nessa equação,  $m$  representa a massa de repouso da carga em movimento, e  $E$  a sua energia.

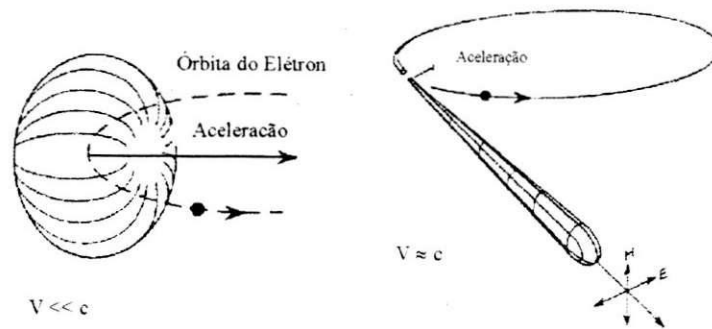


Figura 2.1- Padrão de emissão de radiação para cargas em movimento circular, para  $V \ll c$ , e  $V \approx c$

## 2.2. Polarização

A radiação síncrotron é altamente polarizada, sendo a radiação emitida no plano da órbita das partículas polarizada linearmente e, fora desse plano, polarizada elipticamente, ou, eventualmente de forma circular.

## 2.3. Estrutura temporal

Após a passagem pelo Sistema de RF, o feixe de elétrons sofre divisão em “pacotes”, o que faz com que a luz observada ao final seja pulsada. O comprimento dos pulsos e o intervalo entre eles dependem da frequência utilizada pela Cavidade de RF, do sistema de focalização e das correções magnéticas da trajetória do feixe de elétrons.

## 3. Interação da radiação com a matéria

Os raios-X são radiações eletromagnéticas que situam-se entre a luz ultravioleta e os raios gama, no espectro eletromagnético, e se caracterizam pelos curtos comprimentos de ondas (por volta de  $0,01 \text{ \AA}$  a  $100 \text{ \AA}$ ).

Sendo uma radiação eletromagnética, podem ser tratados como onda ou como

partícula, obedecendo a relação

$$E = h\nu, \quad \text{Eq. 3-1}$$

em que  $h$  é a constante de Planck, e  $\nu$  é a frequência da onda eletromagnética.

Quando um feixe monocromático de raios-X colimados atravessa um material, ele interage perdendo intensidade proporcionalmente à espessura  $dx$  do material e à intensidade do feixe transmitido,  $I$ . Chamando a constante de proporcionalidade por  $\mu$  (coeficiente linear de absorção), chega-se à seguinte expressão

$$dI = -\mu dx \quad \text{Eq. 3-2}$$

onde  $dI$  representa a diferença entre as intensidades do feixe antes e depois da interação.

Integrando a equação acima, tem-se que

$$\frac{I}{I_0} = e^{-\mu x}, \quad \text{Eq. 3-3}$$

$I_0$  representando a intensidade do feixe incidente, e  $x$  a espessura do material.

Variando-se a energia do fóton incidente de forma crescente, o coeficiente de absorção  $\mu$  decresce até a energia atingir um salto (Figura 4.1), indicando a ejeção de um elétron interno ao átomo. A esta transição brusca, dá-se o nome de *borda de absorção*. Por essa transição na relação energia-do-fóton/coeficiente-de-absorção, pode-se supor que a probabilidade de um átomo ejetar um elétron é maior para um fóton que apresenta uma energia superior e próxima à energia na borda de absorção. Posteriores aumentos na energia do fóton incidente, ou, de forma semelhante, posteriores decréscimos em seu comprimento de onda,  $\lambda$ , causarão novo decréscimo no coeficiente de absorção, até que nova borda seja alcançada, quando a energia do fóton incidente for suficiente e próxima à energia para ejeção de um outro elétron.

O coeficiente de absorção  $\mu$  apresentado, envolve duas formas de interação fóton-matéria. Uma dessas formas é a chamada *absorção verdadeira*, representada pelo chamado efeito fotoelétrico; a outra corresponde à *deflexão* dos raios-X de sua direção de propagação original, causada por colisões com um elétron ou um átomo.

A interação da radiação eletromagnética com a matéria divide-se em três principais mecanismos: efeito fotoelétrico, espalhamento (Compton - inelástico, e Thomson - elástico) e a produção de pares pósitron-elétron.

A Figura 3.1 apresenta, de forma esquemática, duas dessas formas de interação, incluindo a emissão de fluorescência e de elétrons Auger, conseqüentes do efeito fotoelétrico.

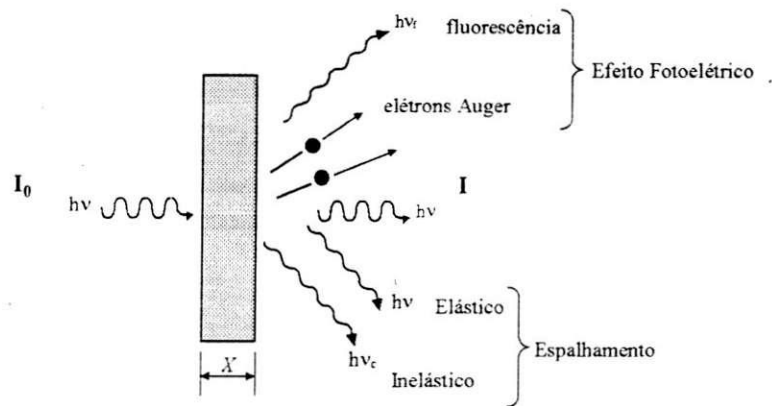


Figura 3. 1- Mecanismos de interação da radiação com a matéria

Para a faixa de energia de interesse na estação experimental XAS (5 KeV a 10 KeV), em destaque na Figura 3.2, pode-se perceber, que a absorção fotoelétrica é o efeito mais significativo.

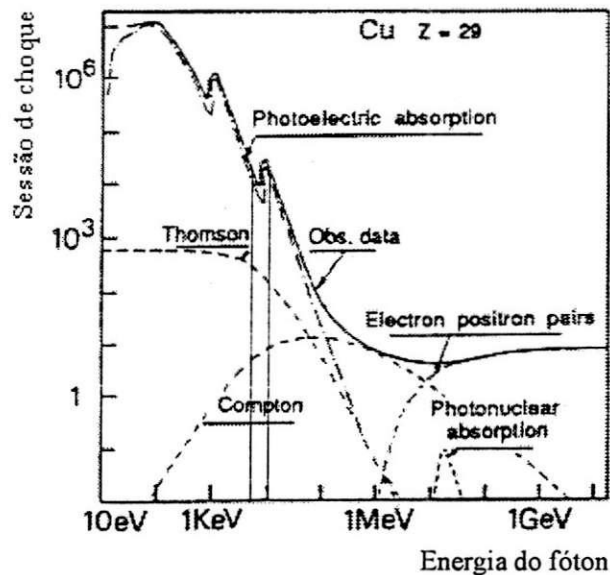


Figura 3. 2- Sessão de choque (proporcional à absorção) versus energia do fóton incidente, para cada um dos efeitos de interação radiação-matéria

### 3.1. Efeito fotoelétrico

Chama-se efeito fotoelétrico (Figura 3.3) à ejeção de um elétron (denominado fotoelétron) de um nível atômico, após a absorção de um fóton. A energia final do elétron,  $E_f$ , é dada pela relação

$$E_f = E + E_i, \quad \text{Eq. 3-4}$$

sendo  $E = h\nu$  a energia do fóton incidente, e  $E_i$  a energia inicial do elétron.

Se o fotoelétron permanecer ligado ao átomo, ocupará um nível de energia  $E_f$ , se for arrancado do átomo, o processo será chamado de fotoionização, e a energia final do elétron,  $E_K$ , representará a energia cinética do fotoelétron. Neste caso, teremos que

$$E_K = \frac{1}{2}mv^2 = E - E_i, \quad \text{Eq. 3-5}$$

onde  $E_i$  é a energia necessária à ejeção do elétron, ou a energia de ligação do elétron.

A Figura 3.3 representa a absorção de fótons e a ejeção de elétrons, no efeito fotoelétrico, em particular na fotoionização.

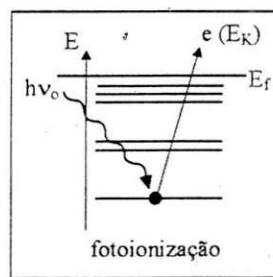


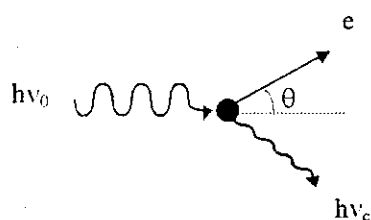
Figura 3. 3- Efeito fotoelétrico: fotoionização

Quando um átomo ejeta um elétron, torna-se um íon, pelo desequilíbrio causado entre o número de cargas positivas e negativas. Para preencher a lacuna causada pela ejeção, um elétron livre no meio é capturado, ou há um rearranjo dos elétrons de outros níveis, com a emissão de fótons de fluorescência ou elétrons (Seção 3.4).

### 3.2. Espalhamentos Compton e Thomson

Quando o feixe de raios-X é desviado de sua trajetória, diz-se que houve um

espalhamento. O espalhamento Compton, predominante para fótons de alta energia (Figura 3.2), acontece quando um fóton é espalhado por um elétron do material cedendo energia a esse elétron absorvedor (Figura 3.4). É, portanto, um espalhamento inelástico.



**Figura 3. 4- Espalhamento Compton de um fóton ( $h\nu_0$ ) por um elétron**

Quando a energia do fóton é muito superior à energia de ligação do elétron, pode-se considerar o elétron livre e em repouso, em relação ao fóton. A energia cinética adquirida pelo elétron será muito maior do que sua energia de ligação. Se o fóton emitido permanecer com a mesma energia, o espalhamento é dito *espalhamento Thomson*, ou elástico.

### 3.3. Produção de pares pósitron-elétron

Para a produção de pares pósitron-elétron, o fóton incidente deve ter energia superior à energia de repouso do par (1,02 MeV), o excesso de energia sendo transformado em energia cinética.

### 3.4. Retorno ao estado de menor energia

Conforme mencionado anteriormente, a interação entre radiação eletromagnética, como o raios-X, e porções de matéria pode acontecer de variadas maneiras, envolvendo a excitação do meio ou o desvio da direção de propagação. De forma semelhante, a forma com que o átomo volta a seu estado de menor energia também varia, podendo acontecer a partir da emissão de fluorescência de raios-X, elétrons Auger, ou elétrons secundários.

Quando há a emissão de um elétron de um nível interno, após o átomo absorver um fóton, esse nível interno ficará vazio. Se um elétron de um nível mais externo passar ao nível mais interno, para preenchê-lo, liberará a diferença de energia na forma de fluorescência

de raios-X, característica do material. Quando, ao invés de emitir fluorescência, o átomo emitir um outro elétron (em geral do mesmo nível do elétron mais externo, usado para produzir a lacuna deixada no processo de absorção fotoelétrica) com energia cinética igual à diferença das energias dos estados inicial e final, tem-se o chamado efeito Auger. A Figura 3.5 apresenta esquematicamente os mecanismos de decaimento, para o efeito fotoelétrico.

De forma semelhante ao efeito Auger, no caso dos elétrons secundários, o fenômeno é não radiativo, e elétrons são emitidos. Nesse fenômeno, contudo, os elétrons emitidos pertencem aos níveis mais externos do átomo e são ejetados em consequência de choques com elétrons Auger (elétrons emitidos no efeito Auger), ou pela incidência de fótons de fluorescência de raios-X.

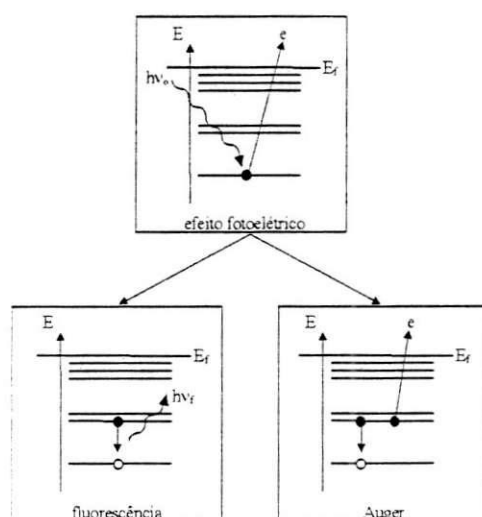


Figura 3. 5- Efeito fotoelétrico e decaimento da fotoionização

#### 4. Espectroscopia de absorção de raios-X

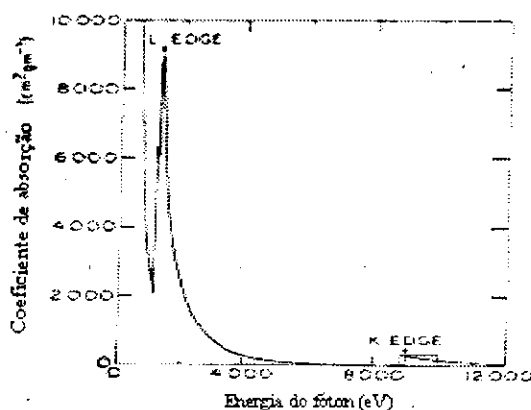
A espectroscopia de absorção de raios-X é importante para a determinação de certos parâmetros da amostra, com relação a um átomo central de interesse, como: distância interatômica, estrutura eletrônica, estrutura geométrica e grau de ordenação. A técnica consiste em medir ou observar como a absorção do material é afetada pelos átomos vizinhos ao átomo central absorvedor de raios-X e se baseia na comparação com estruturas conhecidas.

Para átomos isolados, a variação do coeficiente de absorção, em relação à energia dos fótons incidentes, é monotônica e suave, exceto nas bordas de absorção, já mencionadas; para átomos em um sólido, diferentemente, a curva coeficiente-de-



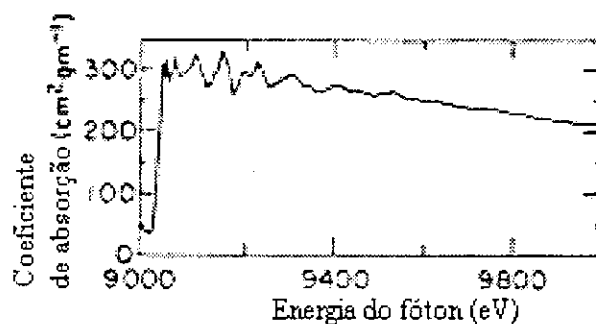
absorção/energia-do-fóton-incidente, próxima à borda de absorção, apresenta uma estrutura complexa (chamada estrutura fina), com oscilações.<sup>[13]</sup>

A Figura 4.1, apresenta um exemplo dessa relação, para o caso do Cu.



**Figura 4.1- Coeficiente de absorção por energia do fóton incidente (bordas K e L, do Cu)**

O nome XAFS (*X-ray absorption fine structure*) evidencia o interesse pela estrutura fina desses saltos, ou seja, por faixas de energia próximas a estes. A Figura 4.2 apresenta a forma típica de um espectro de absorção de raios-X e representa a porção destacada na figura anterior, aumentada. Nesse caso, tem-se a borda K, do Cu.



**Figura 4.2- Forma típica de um espectro de absorção de raios-X (borda K, do Cu)**

De acordo com a teoria quântica, o fotoelétron pode ser visualizado como uma onda esférica centrada ao redor do átomo excitado e que se movimenta para fora deste. Essa onda é dispersada sucessivamente por átomos vizinhos e o conjunto de ondas total se soma ou subtrai à onda inicial, dependendo se a interação é destrutiva ou construtiva. A interferência

resultante das ondas entrando e saindo do átomo central absorvedor, afeta a absorção dos raios-X de modo a formar a estrutura fina do espectro.

Dependendo da faixa de energia que se trabalha, distinguem-se duas zonas de operação: a região XANES (*X-ray absorption near edge structure*), de 8 a 10 eV antes da borda, até por volta de 50 a 60 eV depois da borda; e a região EXAFS (*extended X-ray absorption fine structure*), que se estende de 50 a 60 eV a 500 a 1000 eV, depois da borda.

## 5. Detectores a gás

Dependendo do tipo de amostra que se utiliza, há um tipo de detector mais adequado. Em espectroscopia de absorção, basicamente, há três tipos de detectores: de elétrons, de fluorescência, e câmaras de ionização.

Em muitas situações, o elemento de interesse encontra-se bastante diluído na matriz (em sistemas biológicos, por exemplo). Nestes casos, para se atingir um nível de detectabilidade, com a amostra de 1/1000 de diluição, a detecção dos fótons de fluorescência emitidos pela amostra é essencial.

A montagem abaixo (Figura 5.1), representa genericamente a construção de um detector a gás.

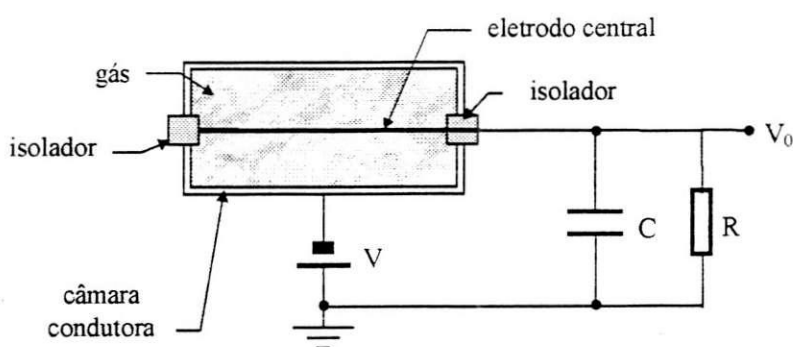


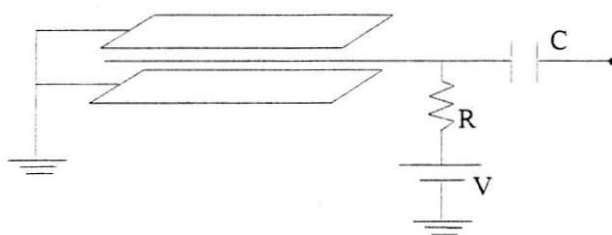
Figura 5.1- Detector à gás genérico

Na figura, temos a representação de: uma câmara condutora (catodo) contendo um gás; um eletrodo central (anodo); isoladores, para fixação do eletrodo na câmara; e uma bateria  $V$ , para aplicar uma diferença de potencial anodo-catodo através do circuito  $RC$ .

O processo de detecção ocorre, quando fótons interagem com o gás no interior da câmara, formando pares elétron-íon. Os íons e elétrons são acelerados em direção à câmara

e ao eletrodo, respectivamente, devido ao sentido do campo elétrico. Sendo a constante de tempo do circuito  $RC$  menor que o tempo necessário para coletar as cargas produzidas, tem-se a formação de pulsos no ponto  $V_o$ . Com as medidas desses pulsos, pode-se obter a energia e intensidade dos fótons.<sup>[7]</sup>

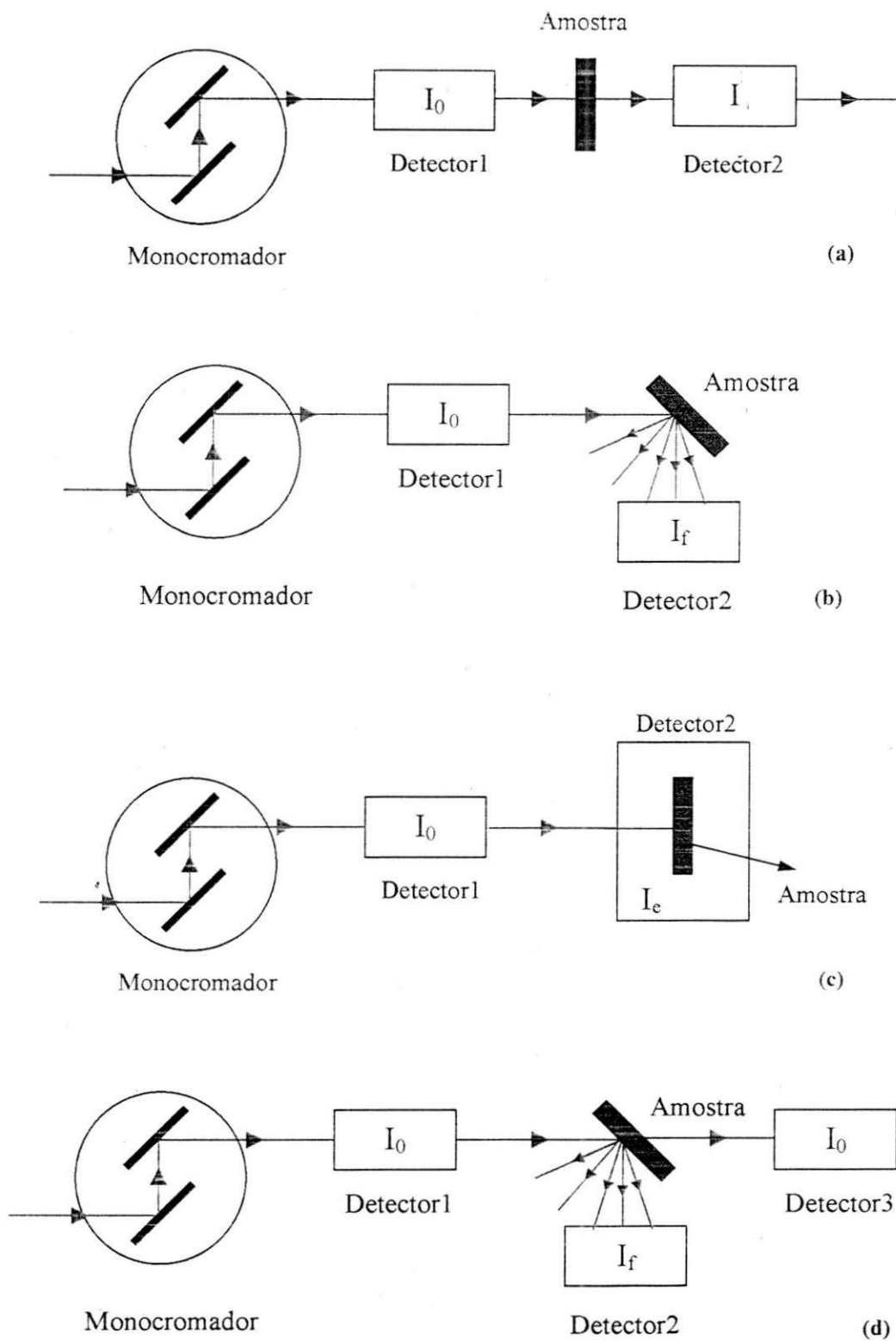
Dependendo da tensão  $V$  (Figura 5.1), os detectores a gás podem operar em três modos de operação: câmara de ionização, contador proporcional e o contador Geiger-Müller. Para o detector na estação experimental, usamos um detector proporcional a gás, utilizando o gás P10 (90% Ar, 10% CH<sub>4</sub>), e com tensão  $V$  igual a 2000V. Um possível esquema de um detector a gás, semelhante ao utilizado, mas unifilar, é representado na Figura 5.2, onde se vêem duas placas paralelas, ligadas ao plano de terra, e um fio, ligado a uma fonte de tensão  $V$ , por meio de um resistor  $R$ , e um capacitor  $C$ , para desacoplar o sinal. Para um detector multifilar, esse detector seria repetido, tantas vezes quantos fossem os fios utilizados



**Figura 5.2- Detector a gás unifilar**

Nas experiências montadas, o feixe de luz incide em uma amostra, que emite fluorescência, através do efeito fotoelétrico, já mencionado. A fluorescência emitida, ao encontrar os átomos de gás do detector, interage com este, provocando sua ionização. Os elétrons produzidos pela ionização do gás encontram o campo elétrico entre placas-fio e são fortemente acelerados em direção a este. Próximos ao fio, onde o campo elétrico é muito intenso, os elétrons encontram outros átomos de gás, ionizando-os e produzindo mais elétrons em um fenômeno de multiplicação de elétrons chamado Efeito Avalanche. As cargas coletadas pelo fio são convertidas em um pulso de tensão, através do resistor  $R$ , sendo este sinal amplificado, discriminado, para finalmente passar por um circuito contador.

Na Figura 5.3, apresentamos algumas possíveis montagens para medição da energia absorvida por uma amostra, utilizando feixes monocromáticos.



**Figura 5.3- Possíveis montagens, utilizando feixes monocromáticos**  
 Em (a), a montagem para medidas em transmissão; em (b), por fluorescência; em (c), emissão de elétrons; em (d), a montagem utilizada no procedimento experimental

Para a medição em transmissão (Figura 5.3.(a)), mede-se a intensidade do feixe de luz antes e depois da amostra. A transmissão é dada por

$$\mu t = -\ln\left(\frac{I}{I_0}\right), \quad \text{Eq. 5- 1}$$

ou, equivalentemente,

$$\mu t = \ln\left(\frac{I_0}{I}\right). \quad \text{Eq. 5- 2}$$

A amostra, em geral, é posicionada a  $90^\circ$  em relação à trajetória do feixe.

Para a medição de fluorescência (Figura 5.3.(b)), temos um detector a  $45^\circ$  da amostra e perpendicular a trajetória do feixe, para medir apenas a fluorescência emitida pela amostra.

Para todas as montagens, é de extrema importância a medição da intensidade do feixe antes da interação, para que se tenha uma referência das medições feitas. Por exemplo, se, durante o experimento, há uma correção do feixe, isso acarreta uma deformação na aparência do espectro final, mas se há uma referência do feixe incidente, a deformação pode ser corrigida pela relação  $I/I_0$ .

Uma outra forma de medir a absorção de energia é medindo-se a emissão de elétrons pela amostra, através da montagem representada esquematicamente na Figura 5.3.(c).

Para as experiências realizadas (Figura 5.3.(d)), mediu-se fluorescência e transmissão simultaneamente, com a amostra a  $45^\circ$  em relação à trajetória do feixe; uma câmara de ionização (Detector 3), para medir a intensidade do feixe após a passagem pela amostra; um detector de fluorescência (Detector 2), objeto alvo do estágio, situado perpendicularmente ao feixe e uma câmara de ionização (Detector 1), para medir a intensidade do feixe incidente. A importância da segunda câmara de ionização (Detector3) é ser um elemento de comparação entre os dois métodos, transmissão e fluorescência.

Ao invés de se utilizar um detector a gás multifilar, para medição de fluorescência, poderia ter sido utilizada uma câmara de ionização, conforme apresentado na Figura 5.4. Tentou-se usar esse detector para medição de amostras muito diluídas, onde a medição de fluorescência trás melhores resultados. Entretanto, nas experiências feitas com esse detector, não se conseguiu obter um bom espectro de absorção.

Na Figura 5.4, vemos, ainda, a indicação da posição da amostra a  $45^\circ$ , em relação ao detector e a presença de fendas (indicadas na figura) entre câmara de ionização e

porta-amostra. Essas fendas estão posicionadas de maneira a permitir a passagem apenas da fluorescência emitida pela amostra, evitando a detecção do feixe espalhado elasticamente.

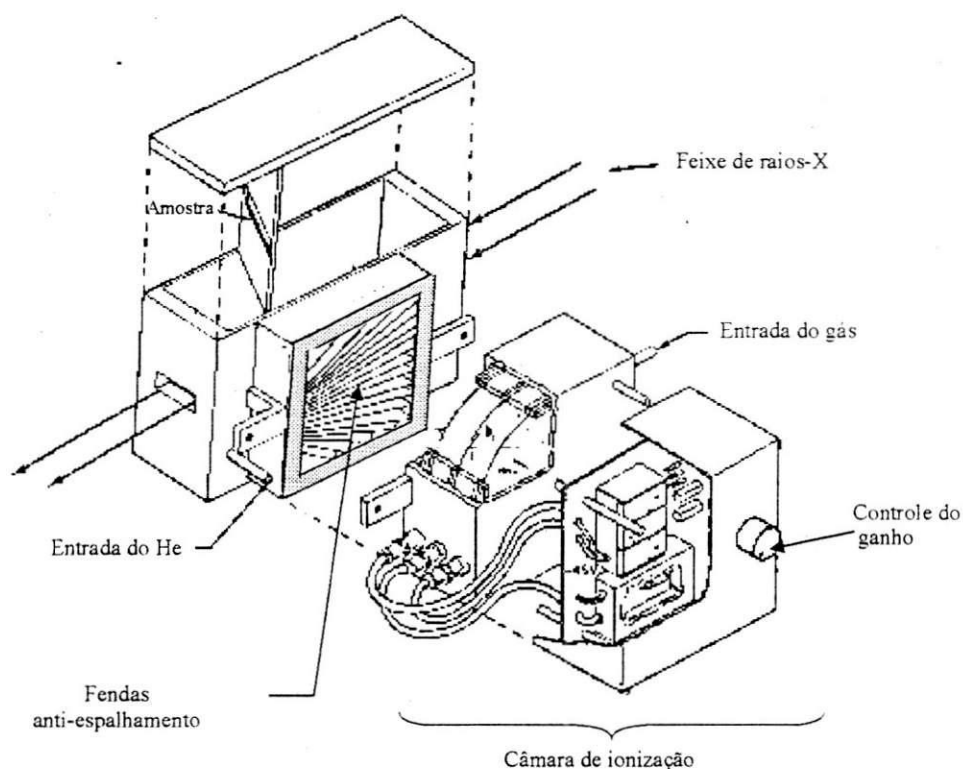


Figura 5.4- Detector de fluorescência, com câmara de ionização

Para os experimentos realizados, retirou-se a câmara de ionização, aderindo o detector multifilar na região destacada (Figura 5.4).

## 6. Sistema para detecção de fluorescência na linha XAS

O diagrama de blocos apresentado na Figura 6.1 representa o detector de fluorescência usado para as atividades experimentais.

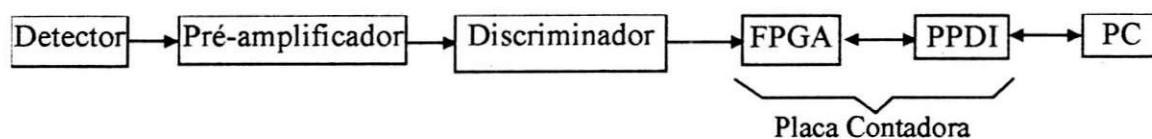


Figura 6.1- Diagrama de blocos dos circuitos montados



As Tabelas 6.1 e 6.2 mostram algumas das características da FPGA utilizada (XC5204-6PC(84)C-XINLIX).<sup>[10]</sup>

| Device                        | XC5202           | XC5204           | XC5206           | XC5210             | XC5215             |
|-------------------------------|------------------|------------------|------------------|--------------------|--------------------|
| Typical Gate Range            | 2,200 -<br>2,700 | 3,900 -<br>4,800 | 6,000 -<br>7,500 | 10,000 -<br>12,000 | 14,000 -<br>18,000 |
| VersaBlock Array              | 8 x 8            | 10 x 12          | 14 x 14          | 18 x 18            | 22 x 22            |
| Number of CLBs                | 64               | 120              | 196              | 324                | 484                |
| Number of Flip-Flops          | 256              | 480              | 784              | 1,296              | 1,936              |
| Number of I/Os                | 84               | 124              | 148              | 196                | 244                |
| TBUFs per Horizontal Longline | 10               | 14               | 16               | 20                 | 24                 |

Tabela 6.1- Características das FPGAs da família, XC5000, XILINX

| Parameter                   | XC5200 | XC4000 | XC3000A/XC3100A | XC2000 |
|-----------------------------|--------|--------|-----------------|--------|
| Function generators per CLB | 4      | 3      | 2               | 2      |
| Logic inputs per CLB        | 20     | 9      | 5               | 4      |
| Logic outputs per CLB       | 12     | 4      | 2               | 2      |
| Low-skew global buffers     | 4      | 6      | 2               | 2      |
| Single-length lines         | 10     | 8      | 5               | 4      |
| Double-length lines         | 4      | 4      | 0               | 0      |
| Longlines                   | 8      | 6      | 3               | 2      |
| Direct connects             | 8      | 0      | 2               | 2      |
| VersaRing                   | yes    | no     | no              | no     |
| User RAM                    | no     | yes    | no              | no     |
| Dedicated decoders          | no     | yes    | no              | no     |
| Cascade chain               | yes    | no     | no              | no     |
| Fast carry logic            | yes    | yes    | no              | no     |
| Internal 3-state drivers    | yes    | yes    | yes             | no     |
| IEEE boundary scan          | yes    | yes    | no              | no     |
| Output slew-rate control    | yes    | yes    | yes             | no     |
| Power-down option           | no     | no     | yes             | yes    |
| Crystal oscillator circuit  | no     | no     | yes             | yes    |

Tabela 6.2- Algumas características de famílias de FPGAs, XILINX

Para a compilação e implementação dos circuitos internos à FPGA, foi utilizado um *software* próprio da XILINX, fabricante da FPGA. A Figura 6.2 apresenta a tela



principal do *software* para programação da FPGA. Pode-se perceber a simplicidade de se utilizar tal programa, pela maneira amigável e intuitiva (gráfica) da programação.

Para o circuito projetado, apenas em um componente, o *Timer* (ou MY\_CONT, Esquema: Principal, Anexo I), não se utilizou essa forma de programação gráfica, mas a linguagem de programação VHDL. A listagem do programa VHDL está no anexo IV.

## 7. Lógica Programável (*Field Programmable Gate Array- FPGA*)

Uma FPGA representa uma matriz de células básicas que implementam funções lógicas como AND, NAND, OR, NOR e XOR.

Na maioria dos circuitos usados atualmente, as funções das portas lógicas são fixas; em FPGAs, tanto as funções lógicas implementadas, quanto as ligações entre os blocos de funções lógicas podem ser modificadas, através do envio de sinais ao circuito integrado. Com isso, as FPGAs tornam o circuito altamente reconfigurável, podendo ser modificado, inclusive, durante o uso.<sup>[2]</sup>

Em geral, sua estrutura consiste de um grande número de células básicas que se comunicam através de colunas ou linhas condutoras: as rotas de condução. Essas rotas podem ligar unidades lógicas aos pinos de I/O, o que permite a conexão com memórias externas ou microprocessadores, ou podem, simplesmente, ligar as unidades básicas da maneira que o projetista escolher.

A Figura 7.1 representa essa matriz de células, evidenciando as linhas de condução entre as diversas unidades básicas, chamadas de CLB (*configurable logic block*) e a unidade chamada *Switch Matrix* (figura), onde estão contidas as chaves que fazem a interconexão das CLBs, de forma a que o circuito interno à FPGA funcione da maneira desejada.

Vemos, ainda, a estrutura interna de cada unidade básica, para a família de FPGAs XC4000, da XILINX. Pela figura, percebe-se que cada CLB contém dois geradores de funções de quatro variáveis (blocos *G* e *F*), estando a saída destes conectadas ao bloco *H*, que admite, ainda, a entrada *C<sub>1</sub>*, ligada a *H<sub>1</sub>*, permitindo, ao final, a geração de quase todas as funções lógicas com nove variáveis. Tem-se, também, a presença de *flip-flops latches* na saída de cada CLB, e a indicação da possibilidade de se configurar os pinos de I/O como *Pull-Up* ou *Pull-Down*.

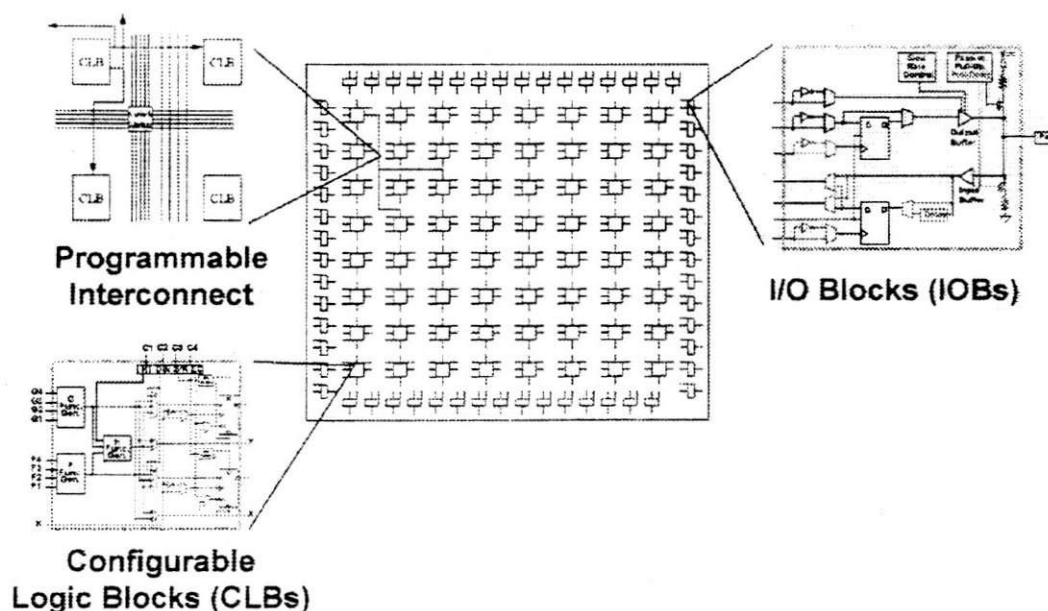


Figura 7.1- Estrutura interna de uma FPGA (matriz de chaves, CLBs e pinos de I/O), família XC4000, XILINX

Dentre as diversas vantagens em se utilizar lógica programável, destacam-se: flexibilidade, integração e reduzido tempo de desenvolvimento. Por suas características, as FPGAs têm, ainda, bom desempenho em tarefas que impliquem armazenamento de *bits*, além de permitirem a implementação de processamento digital de sinais. Uma FPGA pode funcionar como memória, armazenando informações, e como dispositivos lógicos convencionais (TTL, CMOS etc), acessando e manipulando a informação.

Se o circuito aqui apresentado fosse montado usando TTLs, seriam necessários um pouco mais de 100 componentes, dentre *buffers*, contadores, decodificadores etc. Portanto, o uso da FPGA tornou o circuito menor e mais econômico, do que se fosse montado usando-se *chips* TTL convencionais.

## 8. Circuitos digitais implementados

A Figura 8.1 apresenta o diagrama de blocos do circuito projetado (interno à FPGA).

Através do barramento de controle, o microcomputador envia os sinais de controle à placa. Esses dados são decodificados, e vários sinais de controle internos ao

circuito na FPGA são produzidos, no bloco denominado *Lógica de Controle*. Dentre eles, o sinal para inicializar os contadores em zero (*CLEAR*), que leva as saídas para nível lógico zero, e o sinal *Load\_Timer* (figura), além do sinal de seleção do *clock* dos contadores, que escolhe se os contadores devem contar os pulsos de saída do discriminador, ou se devem contar os pulsos de um sinal de teste gerado internamente.

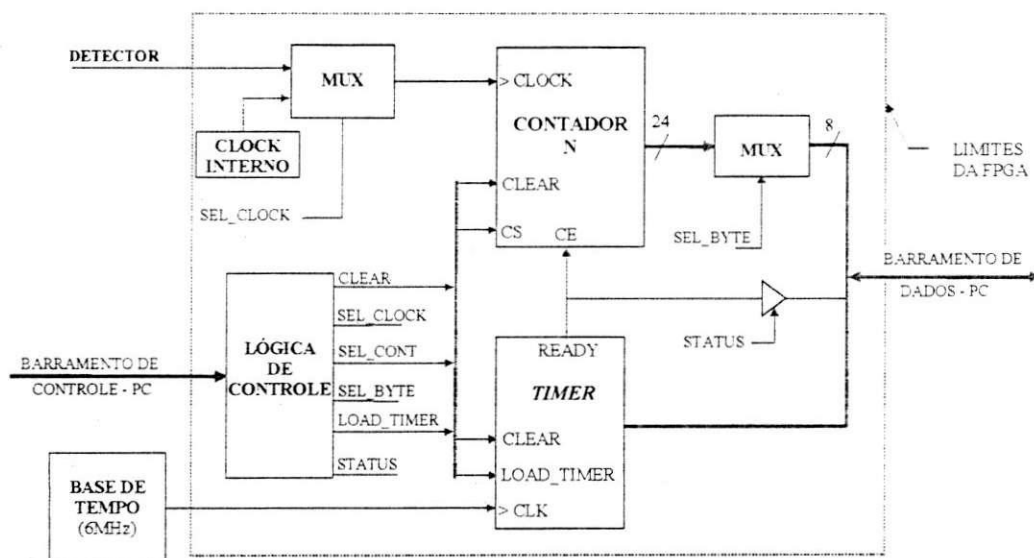


Figura 8.1- Esquema do circuito projetado

Através do barramento de dados do PC, os resultados finais das contagens são passados ao computador, onde são armazenados para análise posterior.

O dispositivo indicado por *Timer* é o responsável por garantir que as medições serão feitas durante o mesmo intervalo de tempo programável via *software*. Para tanto, utiliza-se um cristal de 6 MHz, indicado na figura como *Base de Tempo*.

### 8.1. Programação da FPGA

O circuito que programa a FPGA (U1), apresentado no Esquema: Circuito para a Programação da FPGA (Anexo I), foi projetado de forma que, toda vez que a placa recebe um sinal para programação da FPGA (função de escrita no endereço 387H), uma memória EPROM de 8 KBytes (U2), passa para a FPGA a seqüência de *bits* que implementará o circuito contador (Esquema: Principal).

O LED sinaliza que a FPGA foi programada, podendo ser aproveitado para outras sinalizações em programações futuras.

## 8.2. Contadores

Os esquemas denominados por Principal, CB24CE, CB32CE, CLK\_SE e IOPAD8, (Anexo I), apresentam o circuito da placa contadora, interno à FPGA.

No esquema Principal, vê-se o circuito dos contadores de 24 *bits*; o circuito de decodificação de endereços de leitura e escrita, enviados pelo microcomputador; o circuito de determinação do *clock* dos contadores, CLK\_SE, (*clock selector*); bem como os pinos de I/O e os *buffers* a eles associados e o circuito denominado MY\_CONT (daqui por diante referido como *Timer*) responsável pelo tempo de acumulação das contagens.

Cada pino de I/O da FPGA só pode estar ligado a um único *buffer*, logo, fez-se necessária a adição de um *buffer* OBUFT8 (8 *bits tri-state output buffer*), habilitado a toda operação de leitura do microcomputador, para a ligação das saídas dos *buffers* anteriores ao pino externo. Para manter o sinal de dados estável, quando da operação de escrita pelo computador, usou-se o circuito denominado FD8CE (8 *flip-flops with clock enable and asynchronous clear*).

Pelo esquema apresentado, pode-se perceber que a leitura da contagem de um determinado contador, deve ser antecedida de uma operação de escrita do seu número. O endereçamento do *byte* a ser lido é feito de forma mais direta: basta-se fazer uma operação de leitura no endereço correspondente ao *byte* desejado. Por exemplo, desejando-se ter acesso ao primeiro *byte* (menos significativo) do primeiro contador (cont. 0), deve-se fazer uma operação de escrita, com (dado = 0), e, em seguida, fazer uma operação de leitura no endereço BASE+1; para ler o segundo *byte*, basta fazer uma operação de leitura no endereço BASE+2, e assim por diante, não precisando efetuar operações de escrita entre cada leitura, já que os *flip-flops* U5 seguram a informação de qual o contador escolhido.

Para verificar se os dados enviados à placa foram corretamente recebidos, adicionou-se um *buffer* ligando a saída de U5, ao *buffer* U4 bastando fazer uma operação de leitura no endereço 00, para retornar o dado enviado. Ainda para possibilitar a verificação do funcionamento da placa, possibilitou-se a leitura dos *bytes* de saída do *Timer*, TA, TB e TC.

Os componentes U2 e U7, são responsáveis pela decodificação dos endereços enviados pelo microcomputador, sendo U2 responsável pela decodificação dos endereços de leitura, e U7, de escrita.

O circuito referido como *Timer* é um contador binário crescente, que, quando tem o valor da contagem igual a determinado valor carregado após o comando *Load\_Timer*, desabilita os contadores CB24CE, ao fazer o sinal RDY, ligado pino de habilitação dos

contadores (CE, Esquema: Principal), igual a '0'. Sua função é, portanto, desabilitar os contadores, quando o tempo requerido para acumulação das contagens se esgotar. Esse circuito utiliza um cristal de 6 MHz, para base de tempo (Figura 8.1), e, sendo assim, o tempo máximo de acumulação das contagens permitido é de cerca de três segundos.

Para possibilitar um tempo de acumulação das contagens superior, N segundos, por exemplo, fizemos o artifício de adquirir as contagens por N vezes o tempo de um segundo. Por exemplo, para as amostras de três segundos ( $N = 3$ ), acumulou-se as contagens por um segundo e guardou-se as informações das contagens de cada fio em variáveis. Repetiu-se a operação de acumulação por mais um segundo, guardando nas variáveis auxiliares a soma das contagens anteriores, e assim sucessivamente, até se atingir o tempo de aquisição requerido, nesse caso, três segundos. Para se evitar fazer uso desse artifício, pode-se diminuir o *clock* de 6 MHz, através de um circuito divisor, interno à FPGA, ou pela simples troca do cristal.

A proposta inicial na confecção do circuito previa a presença de dez contadores de 32 *bits*. Contudo, por falta de unidades básicas suficientes, dentro da FPGA, para comportá-los, diminuimos esse número para oito. Para os testes na estação experimental, contudo, utilizamos apenas sete contadores, por falta de espaço na PPDI para oito conectores.

Além disso, os primeiros experimentos feitos, apontaram a não necessidade de um contador de 32 *bits*. Por isso, o circuito foi refeito com os contadores CB24CE, de 24 *bits*— o número mínimo de *bits* aceitável. Para os experimentos aqui apresentados, o número de contagens atingiu um máximo de cem mil, aproximadamente, número bem inferior ao máximo permitido para 24 *bits* (16 777 215).

O Esquema CB32CE apresenta a estrutura interna dos contadores de 32 *bits* (32 *bits cascadable binary counters with asynchronous clear and clock enable*). Os circuitos integrados denominados CB8CE representam contadores binários de 8 *bits*, também com *clear* assíncrono e *clock enable*. Os *buffers* denominados por BUFE8, são *buffers tri-state* que conduzem para  $E = '1'$  e permitem ligar a saída de todos os contadores nos barramentos denominados A (A[7:0], na figura), B, C e D.

O Esquema CLK\_SE (*clock selector*) mostra o diagrama interno do componente. Nele, vemos que este é apenas uma reunião de multiplexadores (M2\_1), indicados pelos símbolos M0 a M7, ligados a um oscilador interno presente à FPGA. Quando o *bit 5* do sinal de dados proveniente de operações de escrita for igual a '0', os contadores usam sinais de *clock* internos; quando for igual a '1', os contadores usam como *clock* o sinal de saída do oscilador OSC5. A frequência de oscilação do sinal de saída de OSC5 usado foi

500KHz indicado pelo fator 32, na expressão  $@DIVIDE2\_BY = 32$  (o *clock* produzido primeiramente é de 16 MHz).

O esquema IOPAD8, mostra a estrutura interna do bloco de mesmo nome, no Esquema Principal.

A partir dos esquemáticos apresentados, pode-se perceber que muitas das entradas de comando, como sinais de habilitação, e algumas saídas não foram utilizados ou foram ligados à fonte ( $V_{cc}$  ou GND). Estes sinais, quando da implementação do circuito, são automaticamente desconsiderados. Por exemplo, se houvesse, no circuito, uma porta AND, cujos sinais de entrada fossem, por exemplo, um sinal A (qualquer) e '0' lógico, após a compilação, esse AND deveria ser transformado em uma simples conexão ao plano de terra, já que  $A \text{ AND } 0 = 0, \forall A$ .

## 9. Software para controle da placa contadora

O *software* para controle da placa contadora foi desenvolvido na linguagem de programação PASCAL, a menos das funções *Le\_Port* e *Esc\_Port*, escritas em ASSEMBLER. A Figura 9.1 apresenta o fluxograma do *software* utilizado, e a listagem do programa encontra-se no Anexo III.

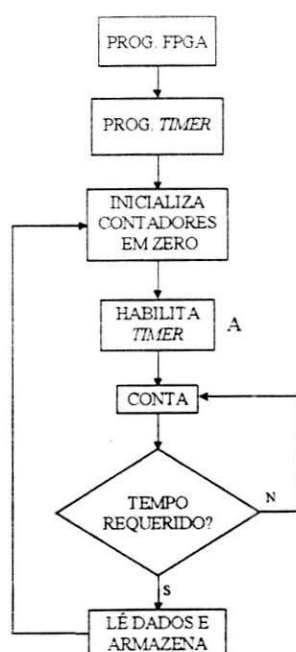


Figura 9.1- Fluxograma do *software* implementado

Basicamente, o programa inicia recebendo alguns parâmetros como: nome do arquivo de saída, tempo de aquisição (em segundos), e o número de pontos a serem armazenados. Em seguida, é feita a inicialização da FPGA, o que a faz se programar, e a programação do *Timer* (MY\_CONT, Esquema: Principal).

Após a preparação do *Timer*, os contadores são inicializados com as saídas em zero, e o *Timer* é habilitado. Inicia-se a contagem. O programa, então, repete a operação de leitura do endereço BASE+04, para leitura do *bit*  $s_0$  (Esquema: Principal), até que esse *bit* esteja em nível lógico '0', o que significa que a contagem já foi realizada durante o tempo requerido, e a leitura dos contadores pode ser feita *byte* a *byte*. Os valores das leituras são convertidos em um número do tipo *REAL*, denominado Contagem. Esse procedimento é repetido para cada contador, e a soma das contagens é calculada para cada ponto.

Para cada ponto, ainda, faz-se operações de escrita no arquivo de saída e na tela do monitor, para armazenar os valores das contagens, da soma das contagens e do número do ponto atual. Após a armazenagem das informações, reinicializam-se os contadores (saídas em zero) e as variáveis e novamente habilita-se o *Timer*, voltando ao ponto A, indicado na Figura 9.1.

O programa termina, quando o número do ponto atual ultrapassar o número de pontos definido pelo usuário (Ponto > NumPnt).

A observação da saída do *Timer*, pode ser feita através da leitura nos endereços BASE+05, BASE+06 e BASE+07, mas a leitura desses bytes não é necessária durante a operação normal da placa contadora, não estando incluída na listagem apresentada.



## 10. Resultados experimentais

Todos os espectros aqui apresentados foram colhidos na linha de luz XAS, no dia 14 de fevereiro de 1998. As Figuras 10.1 a 10.4 apresentam alguns dos resultados obtidos. Conforme mencionado anteriormente, utilizou-se a montagem apresentada na Figura 5.3.(d), com a amostra a 45° em relação à trajetória do feixe e um detector (câmara de ionização) após a amostra.

Foram utilizados como amostra, Fe contido em uma matriz de DNA sintético (Figuras 10.1 a 10.3) e Ni em FeOOH (goethita) (Figura 10.4), ambos em pó. A escolha desses elementos está relacionada ao fato de apresentarem resultados favoráveis para medidas em transmissão, estando, contudo, em um limiar a partir do qual não se conseguem medidas em transmissão satisfatórias.

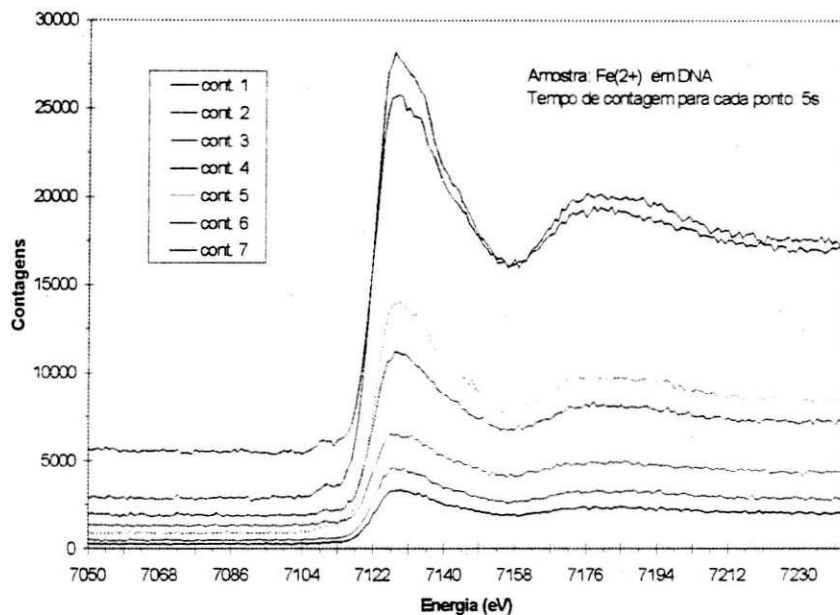
A importância dos bons resultados para transmissão é manter um parâmetro de comparação para a análise dos espectros obtidos. Infelizmente, problemas na alimentação das câmaras de ionização não permitiram a comparação entre os diferentes métodos para as amostras com Níquel. Para amostras de Fe, com tempo de acumulação de 5 segundos, chegou-se aos espectros da Figura 10.2.

A Figura 10.1 apresenta os espectros individuais para cada fio contador, sendo a ordem dos contadores, de cima para baixo: cont. 4, cont. 7, cont. 5, cont. 3, cont. 6, cont. 2 e cont. 1. As diferenças nos valores das contagens estão relacionadas à diferença de posição dos fios dentro do contador, sendo os fios de maior contagem cont. 4 e cont. 7, os fios de maior incidência de raios-X. Note-se que os fios não estão em ordem. Para os demais espectros, apresentou-se, apenas, o resultado da soma das contagens.

A importância de se utilizar um número de fios elevado é melhorar estatisticamente o espectro obtido. Essa melhora pode ser observada comparando-se os resultados individuais de cada fio, apresentado na Figura 10.1, com o gráfico da soma, apresentado na figura seguinte.

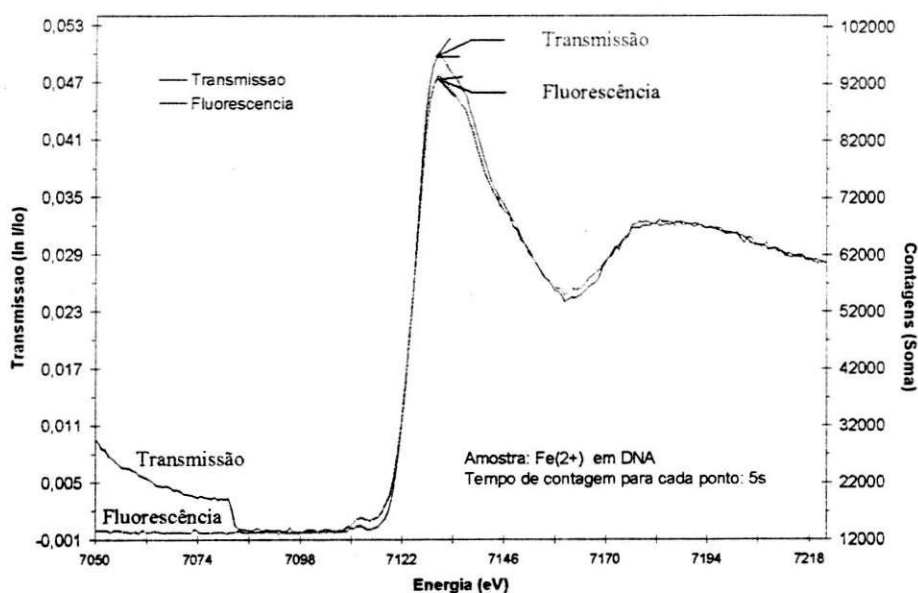
A Figura 10.4 apresenta os espectros obtidos com e sem as fendas anti-espalhamento mencionadas na seção 5 e mostradas na Figura 5.4, para o método da fluorescência, amostra de Ni, e 5 seg. de acumulação. Os gráficos obtidos levam à observação da boa dinâmica do detector, que funciona de forma satisfatória para diversos níveis de contagens. Um estudo do detector utilizado fora anteriormente apresentado por Edilson Tamura e outros, no trabalho *A multiwire proportional counter for very high counting rates*.<sup>[6]</sup>



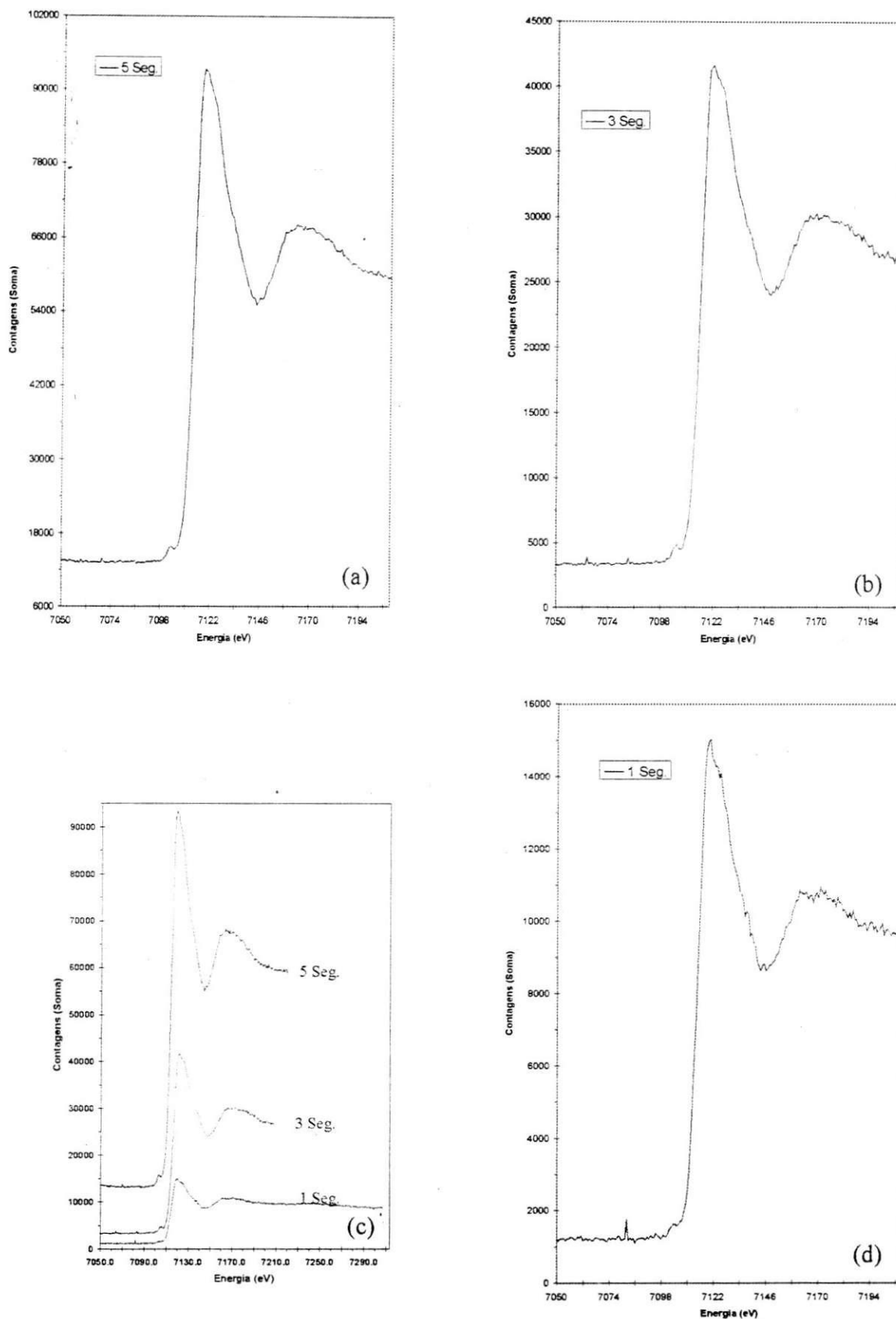


**Figura 10.1- Contagens para cada um dos fios contadores isoladamente  
(Fe (2+) DNA, 5 seg.)**

A retirada das fendas elevou o nível de contagens em cerca de três vezes, porque permitiu a captação, pelo detector, da fluorescência espalhada da amostra ou do próprio feixe de luz incidente. A partir da observação da Figura 10.4, percebe-se que a utilização das fendas não melhorou os resultados obtidos.

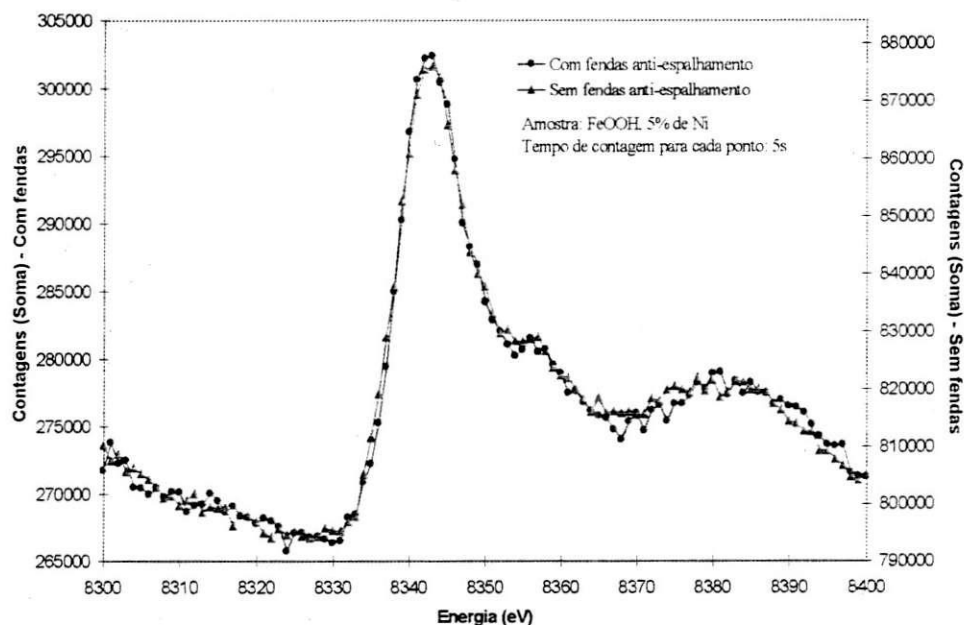


**Figura 10.2- Espectros obtidos por transmissão e fluorescência  
(Fe (2+) em DNA, 5 seg.)**



**Figura 10.3- Resultados obtidos para 1 seg., 3 seg. e 5 seg. de contagem**  
 Em (a), 5 seg.; em (b), 3 seg.; em (c), diferentes patamares de contagens; em (d), 1 seg.  
 (Fe (2+) em DNA)

O aumento das contagens levou a uma diminuição do ruído, sugerindo que este siga a uma distribuição de Poisson. Esse fato também fica evidenciado na Figura 10.3, em que se apresentam os resultados obtidos para o Fe (2+) em DNA, para o tempo de acumulação de um, três e cinco segundos. A Figura 10.3.(c) mostra os diferentes níveis de contagens para cada uma das amostras.



**Figura 10.4- Espectros obtidos com e sem fendas anti-espalhamento  
(Ni em FeOOH, 5 seg.)**

A observação da Figura 10.2 evidencia os bons resultados obtidos pelo método da fluorescência, na amostra de Fe, 5 seg. de acumulação, tendo sido chegado a um resultado comparável ou melhor que o método de transmissão (o gráfico para transmissão apresenta-se mais ruidoso que para fluorescência).

Os resultados obtidos demonstram, portanto, a viabilidade do sistema de fluorescência apresentado.

## 11. Perspectivas e conclusões

Foi utilizado 94% das CLBs internas à FPGA. Para a implementação do sistema com os 29 fios do detector, será necessário utilizar uma FPGA de maior capacidade ou mais de uma FPGA XC52054-6PC(84)C, utilizada neste trabalho.

Como sugestão para atividades futuras, citam-se: a redução do *clock* do *Timer*, para permitir contagens por intervalos de tempo maiores, e a implementação do *software* de aquisição da placa contadora, no programa de controle utilizado nas linhas de luz.

De um modo geral, as atividades propostas foram cumpridas, tendo sido realizados o circuito e o programa de controle da placa contadora; e os experimentos na linha XAS.

A partir do presente trabalho, julgou-se o sistema apto para medidas EXAFS, tendo possibilitado a detecção de fluorescência, até então não utilizada na linha.

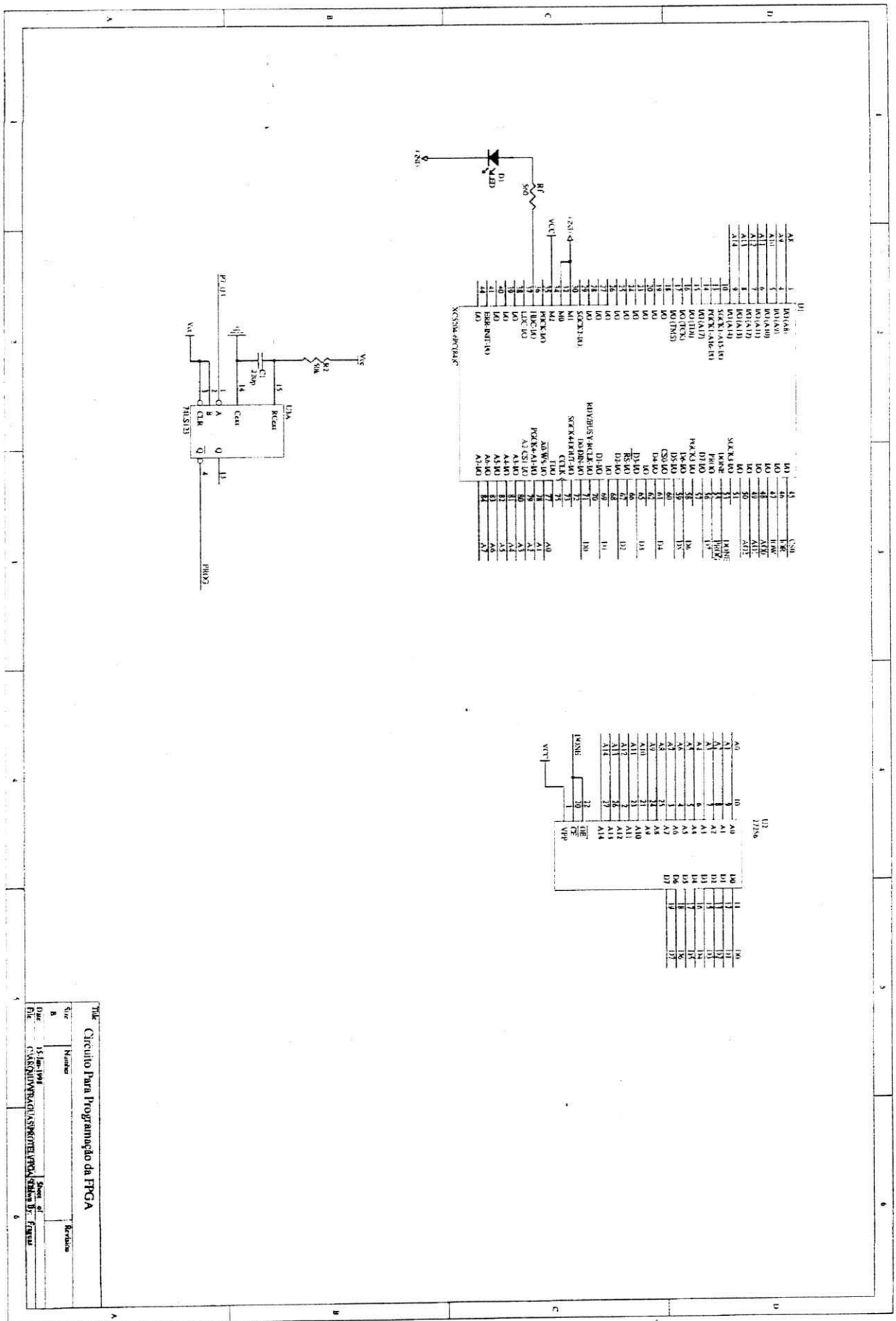
## 12. Referências bibliográficas

- [1]- Skahill, Kevin; *VHDL for programmable logic*; Ed. Addison-Wesley, Menlo Park California, 1996
- [2]- Villasenor, John e Mangione-Smith, Willian; *Configurable Computing*; Scientific American; Junho; 1997
- [3]- Drenth, Jan; *Principles of Protein X-ray Crystallography*; Ed. Springer; Nova York; 1994; cap. 2; págs. 24-29
- [4]- Winick, Herman; *Synchrotron Radiation Sources- A Primer*; Ed. World Scientific; cap.1
- [5]- Teo, Boon K.; *EXAFS: Basic Principles and Data Analysis*; Ed. Springer-Verlag; cap. 1-3
- [6]- A. F. Barbosa, G. P. Guedes, E. Tamura, I. M. Pepe, N. B. Oliveira; *A multiwire proportional counter for very high counting rates*
- [7]- Tamura, Edilson; *Desenvolvimento de uma câmara de ionização para o LNLS*; Campinas-SP; dissertação (mestrado)- Universidade Estadual de Campinas; Instituto de física "Gleb Wataghin"; Orientador: Hélio Tolentino
- [8]- Baruchel, Jose e outros (Eds.); *Neutron and synchrotron radiation for condensed matter studies*; volume I: Theory, instruments and methods; Springer; Berlin, 1993
- [9]- Winick, Herman ed.; *Applications of Synchrotron Radiation*; Ed. Gordon and Breach Science Publishers; Beijing; 1988
- [10]- XILINX; *Technical Data- XC5200 Logic Cell Array Family*; 1995
- [11]- Price, William J.; *Nuclear Radiation Detection*; Ed. McGraw-Hill; 1964
- [12]- Lytle, F. W., R. B. Gregor, D. R. Sandstrom, E. C. Marques, J. Wong, C. L. Spiro, G. P. Huffman, F. E. Huggins; *Measurement of soft X-ray Absorptions Spectra with a Fluorescent Ion Chamber Detector*; Nuclear Instruments and Methods in Physics Research, n.º 226; North-Holland, Amsterdam
- [13]- Stern, Edward A.; *The Analysis of Materials by X-Ray Absorption*; Scientific American; n.º 234, pag. 96; 1978

---

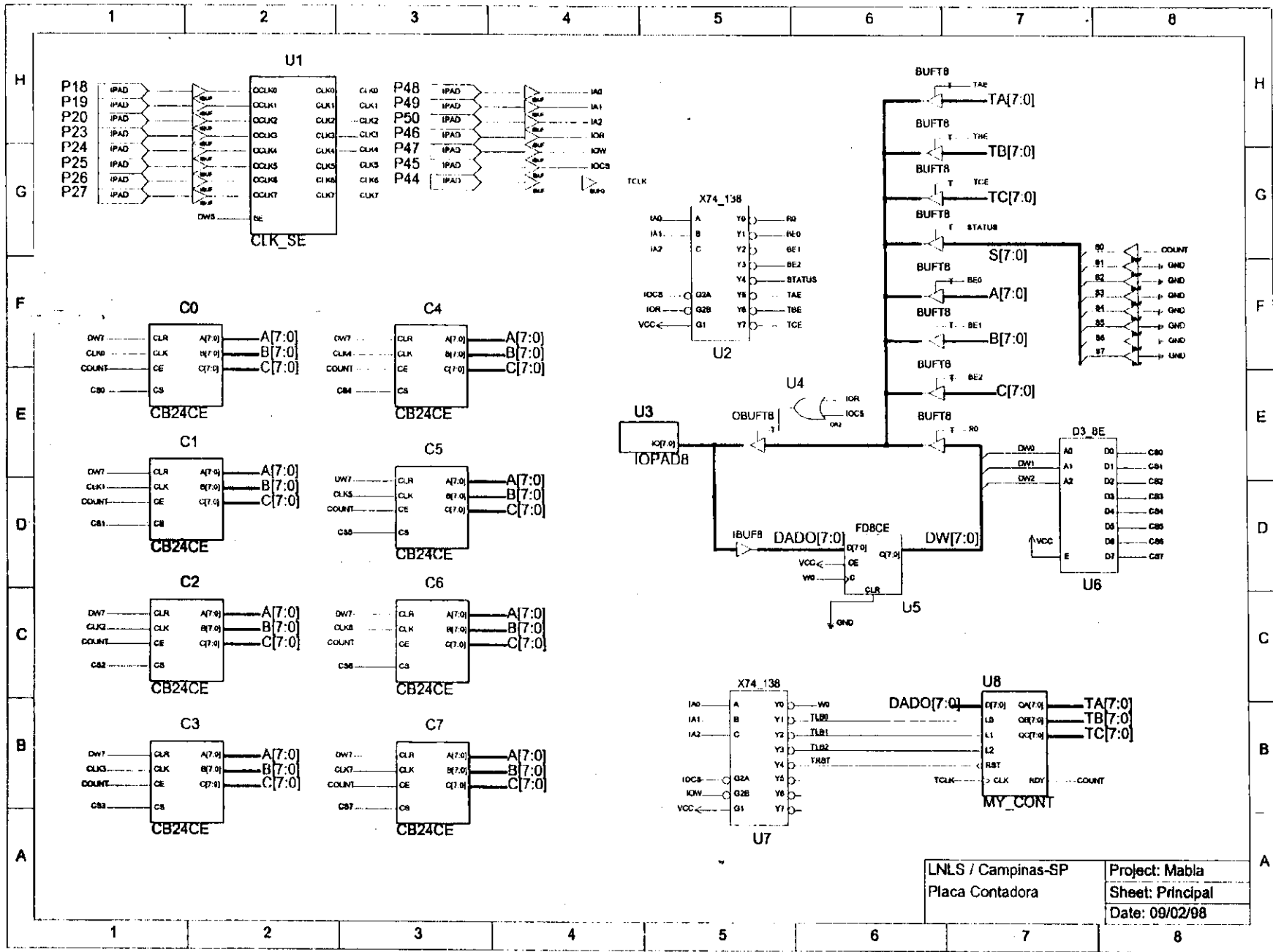
## **Anexo I**

(Esquemas dos circuitos internos à FPGA  
e seu circuito de programação)



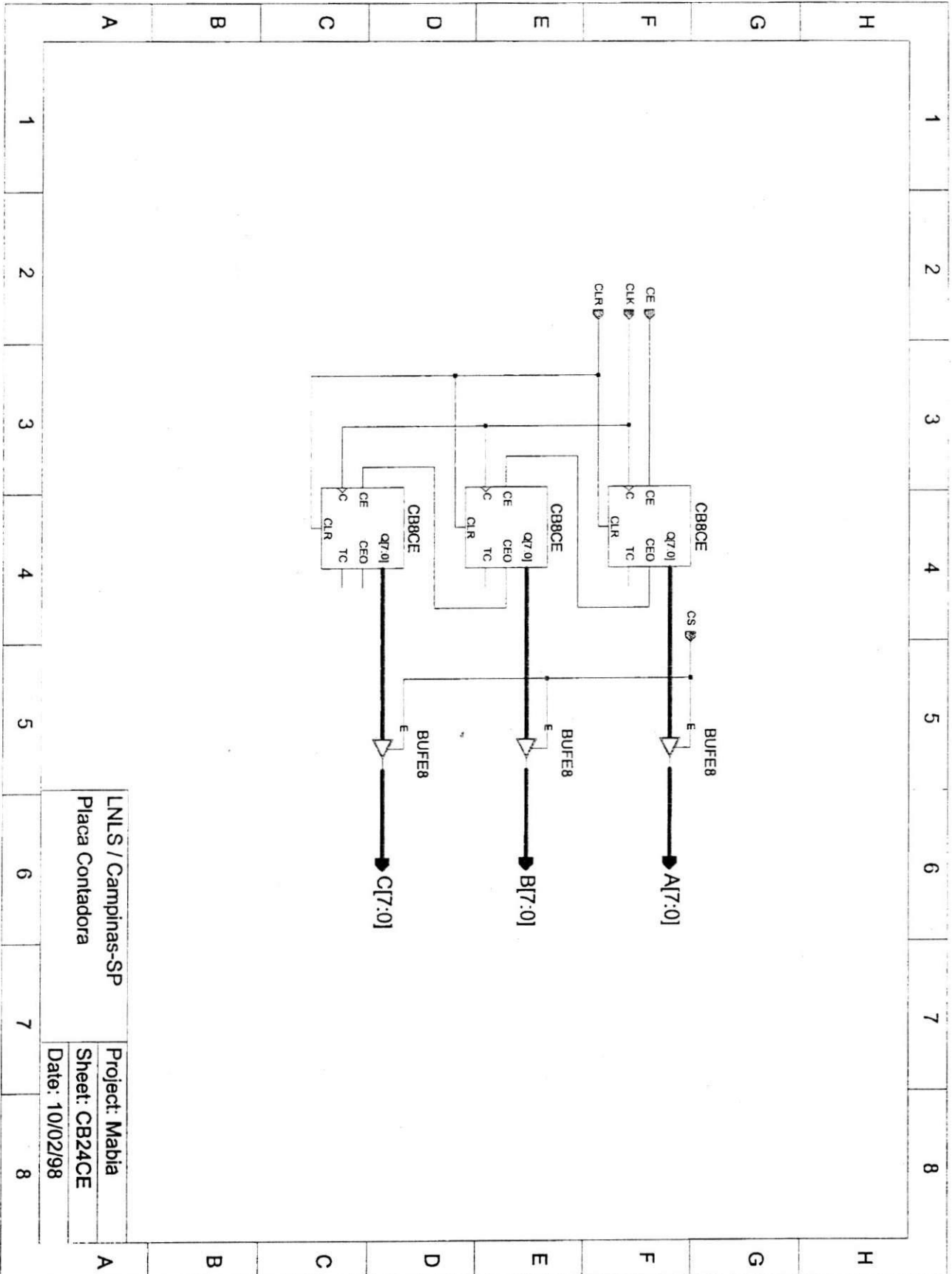
Title: Circuito Para Programação da FPGA  
 Name: [Blank]  
 Size: B  
 Date: 15 Jan 1994  
 File: C:\ADONIV\BAG\USK\KTEL\FPGA\SHIM.D\Figura 6  
 Sheet of: [Blank]  
 Revision: [Blank]

Circuito contador de fótons, para um detector a gás multifilar, utilizando lógica programável



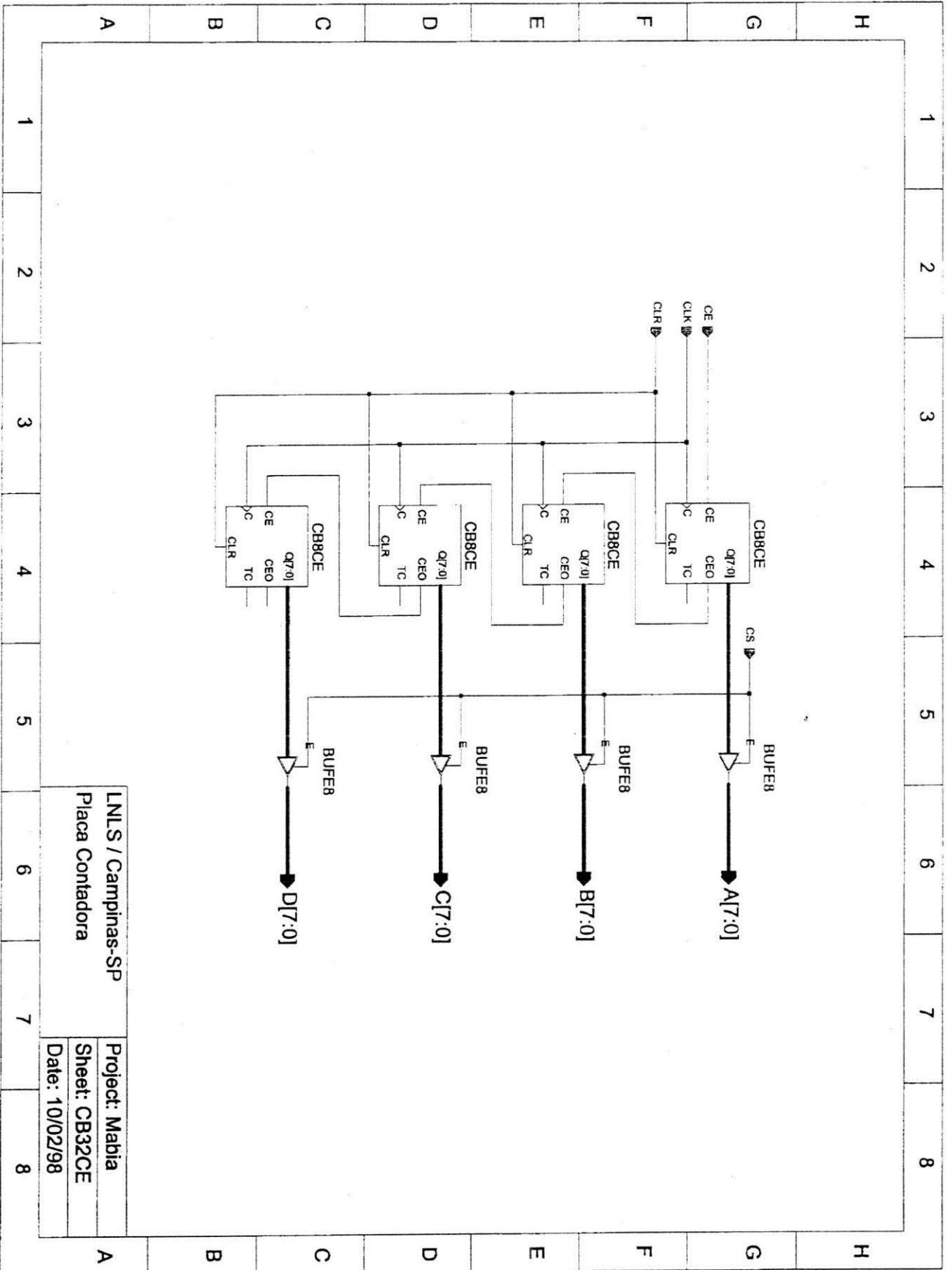
Circuito contador de fótons, para um detector a gás multifilar, utilizando lógica programável



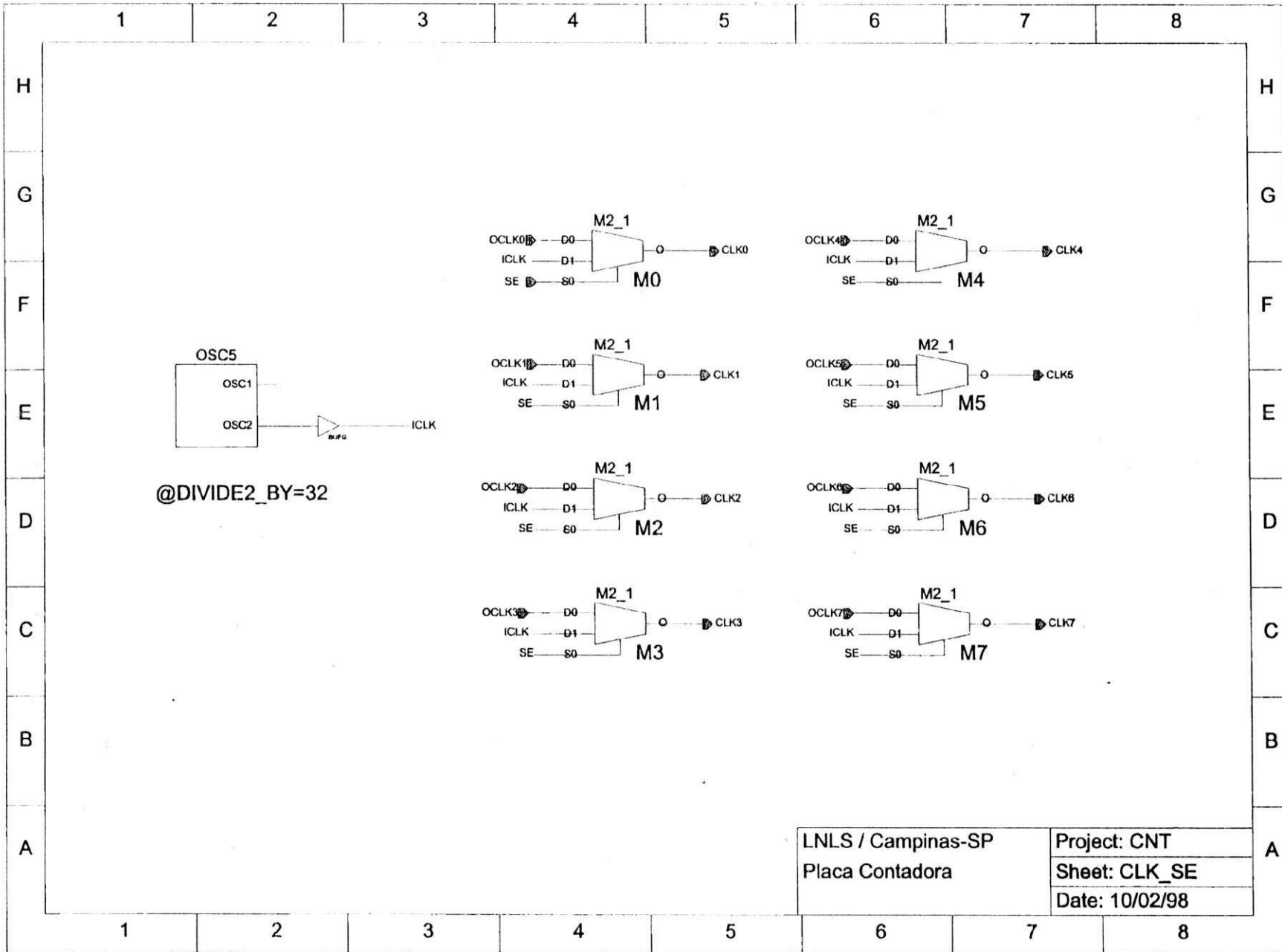


LNLS / Campinas-SP  
Placa Contadora

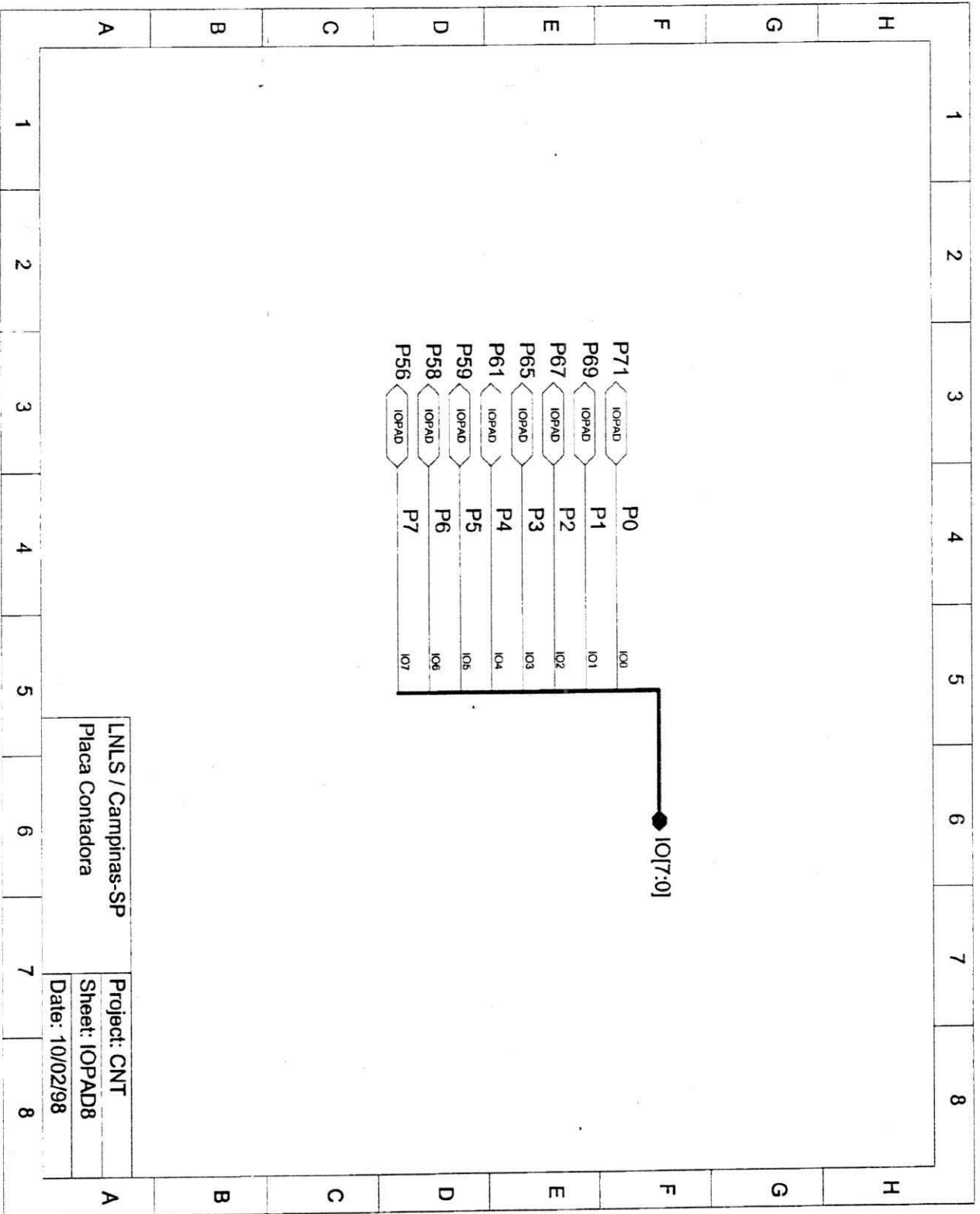
Project: Mabilia  
Sheet: CB24CE  
Date: 10/02/98



Circuito contador de fótons, para um detector a gás multifilar, utilizando lógica programável



Circuito contador de fôtons, para um detector a gás multifilar, utilizando lógica programável



## **Anexo II**

(Guia da placa comercial PPDI-2,  
onde está situado o circuito da FPGA)



O resultado dessa comparação, combinado com os sinais de leitura (IOR) e gravação (IOW) serve para:

- Habilitar U2 e U3 (seletores de 3 para 8) para que sinalizem os circuitos de entrada ou saída correspondentes, e
- Habilitar e ativar o buffer bidirecional U4 de acordo com o sentido de transferência dos dados (entrada ou saída).

Normalmente, o sinal RST (reset), após inversão, é aplicado aos circuitos de saída de modo que todos os sinais de saída da placa estejam zerados quando o micro é ligado.

O anexo 1 não mostra os capacitores de desacoplamento C1 a C13 (.1uF, disco) entre Vcc e Gnd de cada integrado, e o capacitor C14 (tântalo) ligado a Vcc e GND próximo ao conector do slot. A localização desses capacitores está indicada na placa.

Os integrados são todos TTL/LS e não apresentam problemas de "timing" mesmo nos micros mais velozes porque normalmente o hardware do micro insere ciclos de wait nas operações de I/O.

Caso ocorram problemas, os integrados poderão ser substituídos por outros mais velozes (TTL/AS).

### Seleção de endereços:

A seleção de endereços de I/O é feita fechando ou abrindo as 6 chaves mais à direita do DIP switch.

As chaves, da direita para a esquerda, olhando pelo lado dos componentes, correspondem aos sinais A03 a A08 (vide anexo 4). Uma chave fechada gera um sinal "0" e aberta gera um sinal "1".

Considerando que A09 é sempre "1", podemos escolher sub-faixas de endereços entre 10 0000 0XXXb (200h) e 11 1111 1XXXb (3F8h).

O endereço selecionado no DIP switch é o endereço base (mais baixo da sub-faixa), e varia em saltos de 8 em 8.

Se, por exemplo, escolhermos um endereço base 340h, poderemos fazer operações de I/O com os endereços 340h, 341h, 342h ... até 347h. O endereço 348h já será o próximo endereço base.

Cada um desses 8 endereços possíveis (XX0h a XX7h), é definido pelos sinais A00, A01 e A02 que entram diretamente nos seletores U2 e U3.

O anexo 4 relaciona a posição das chaves no DIP switch com os endereços base.

### Áreas para wire-wrap:

Alguns sinais da placa foram agrupados para facilitar a montagem do protótipo. Esses sinais estão localizados em áreas com nomes W1 a W15, detalhadas no anexo 3.

### Como acessar o circuito da placa:

A placa pode ser acessada de diversas maneiras. As instruções e funções abaixo são alguns exemplos de como podemos escrever ou ler valores para os endereços selecionados.

Esses exemplos imaginam que o endereço base selecionado foi 2D0h, isto é, que podemos escrever para a faixa de endereços que vai de 2D0h até 2D7h. Outras versões de compiladores podem requerer uma codificação levemente diferente.

O último exemplo mostra como acessar a placa usando o DEBUG do DOS, útil quando não temos nenhum outro software disponível no momento.

### Em linguagem assembler:

Para uma operação de entrada:

```
IN AL, 2D2H ;carrega em AL (registrador AX, byte mais baixo) o valor lido no endereço 2D2h
```

Para uma operação de saída:

```
MOV AL, 55H ;carrega em AL o valor 55h
OUT 2D2H, AL ;escreve o conteúdo de AL no endereço 2D2h
```

### Em linguagem TurboC:

```
#include <dos.h>
int _interrupt_ _write(
    /* a função input escreve o valor lido no endereço 2D2h */
    void _output_ _out( /* endereço 2D2h */
    /* a função output escreve o valor no endereço 2D2h */
```

Para uma operação de entrada

```
int _interrupt_ _read(
    /* carrega em le_dado o valor lido em 2D2h */
```

Para uma operação de saída:

```
output(0x2D2, 0x055H);
/* escreve 55h no endereço 2D2h */
```

### Em linguagem QuickBasic:

Para uma operação de entrada

```
X = INPUT$(2D2);
;carrega em X o valor lido no endereço 2D2h
```

Para uma operação de saída

```
OUT 2D2$, 4H55;
;escreve 55h no endereço 2D2h
```

### Usando o DEBUG:

Para esse exemplo, vamos imaginar que o programa DEBUG.EXE esteja no subdiretório DOS.

Os comandos usados são "I" (input) para entrada e "O" (output) para saída



## PPDI-2

Placa padrão para o desenvolvimento de interfaces para o IBM-PC, XT, AT

Para ativar o DEBUG:

```
C:\>CD\DOS <enter>
C:\DOS>DEBUG <enter>
```

Para uma operação de entrada:

```
-12d2<enter> # o endereço 2D2h
-42 mostra o valor lido (no exemplo, 42h)
```

Para uma operação de saída:

```
-o2d2 55<enter> escreve o valor 55h no endereço 2D2h
```

### Informações sobre os anexos:

A documentação da PPDI-2 inclui quatro anexos, com o seguinte conteúdo:

ANEXO 1: Circuito eletrônico da placa.

ANEXO 2: Layout simplificado da placa que pode ser usado como base para planejar a disposição dos componentes no protótipo.

ANEXO 3: Traz informações sobre as áreas de wire-wrap, sinais do barramento e um circuito alternativo para o comparador de 8 bits (74LS688), usando dois 74LS85.

ANEXO 4: Contém uma tabela com os chaveamentos do DIP switch para obter qualquer um dos endereços base disponíveis na PPDI-2.

### Em caso de problemas:

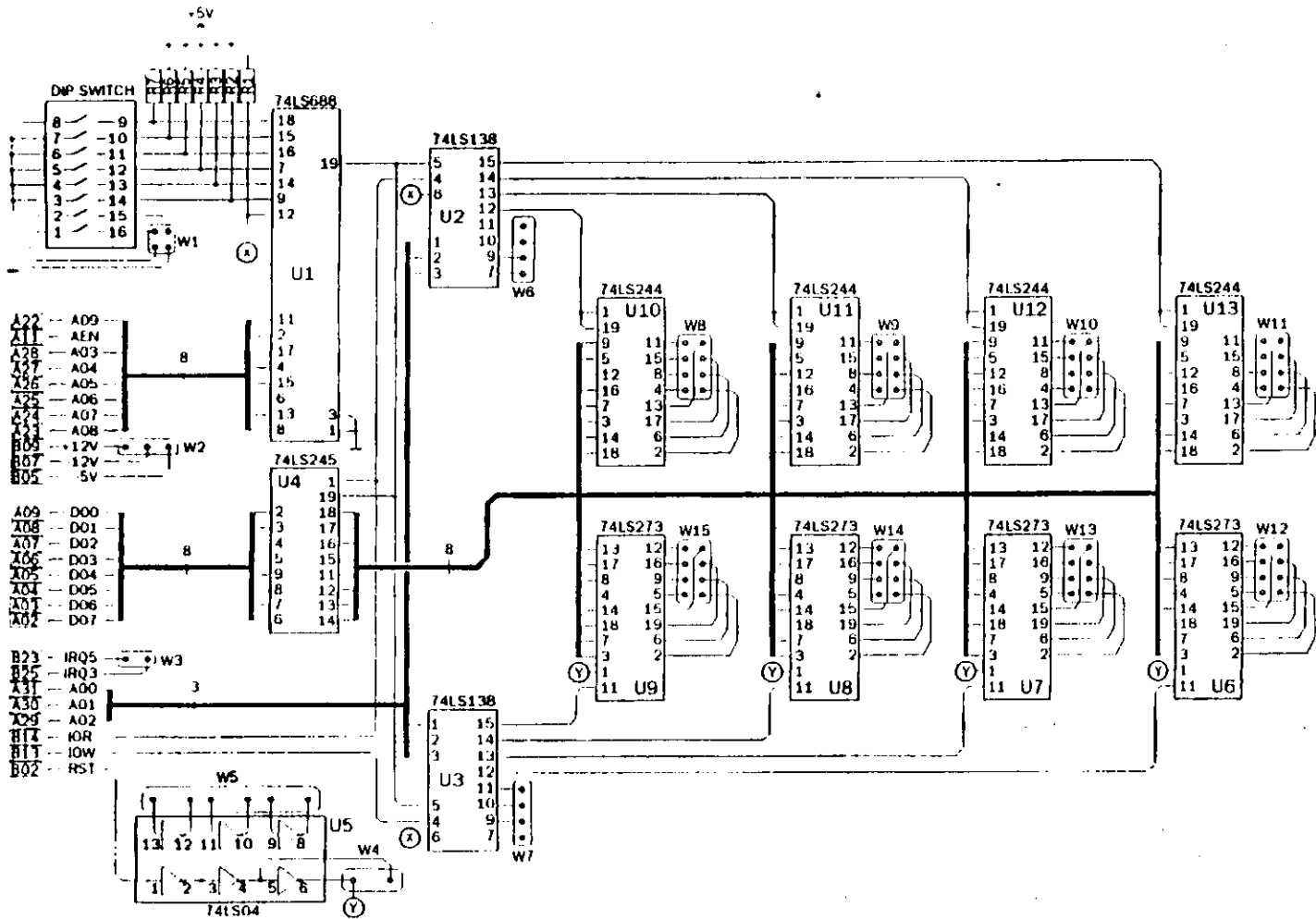
Todas as placas PPDI-2 são inspecionadas cuidadosamente antes de serem embaladas com a sua documentação.

A Delta São Paulo se compromete a substituir placas com defeitos ou quaisquer outros problemas decorrentes dos processos de fabricação ou expedição. Porém não podemos nos responsabilizar por problemas causados à placa ou micro, decorrentes da má utilização do produto ou conhecimento insuficiente do hardware do PC.

Críticas, sugestões ou pedidos de maiores informações serão bem-vindos.

Entre em contato conosco pelo telefone ou caixa postal abaixo.



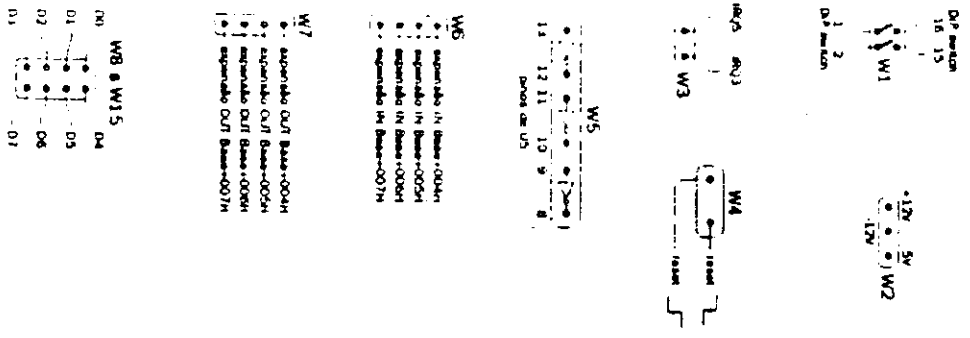


--- = Sinais do barramento    [ ] = Áreas para wire wrap    -+ = Sinais ligados    - - = Sinais não ligados    ○ = Ligados entre si

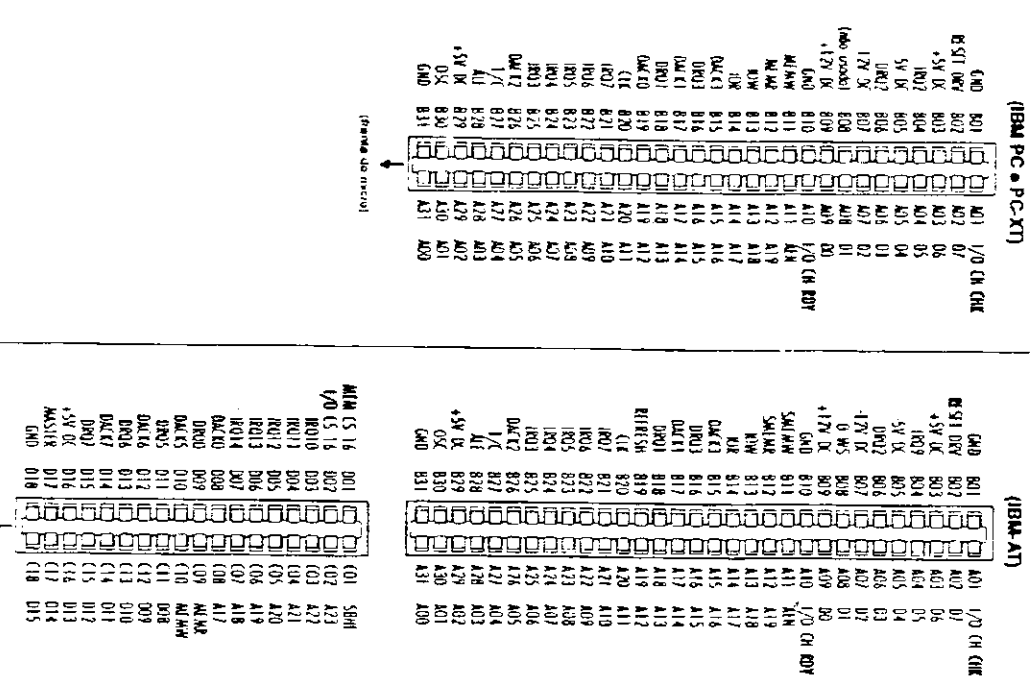
Circuito contador de fótons, para um detector a gás multifilar, utilizando lógica programável



**Detalhamento das áreas para Wire-wrap:**

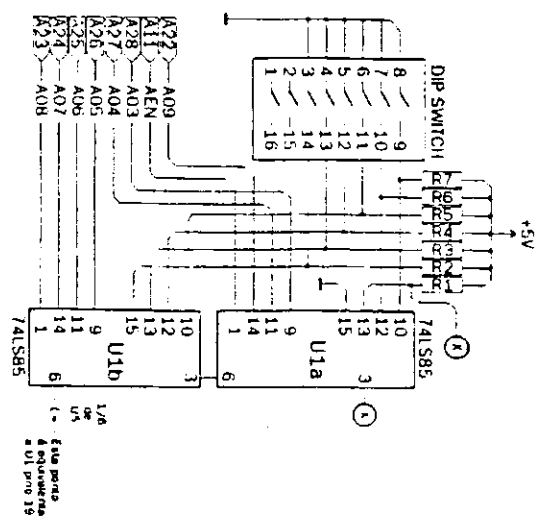


**Sinais do barramento:**



**Circuito opcional para seleção de I/O:**

(anexo 3)



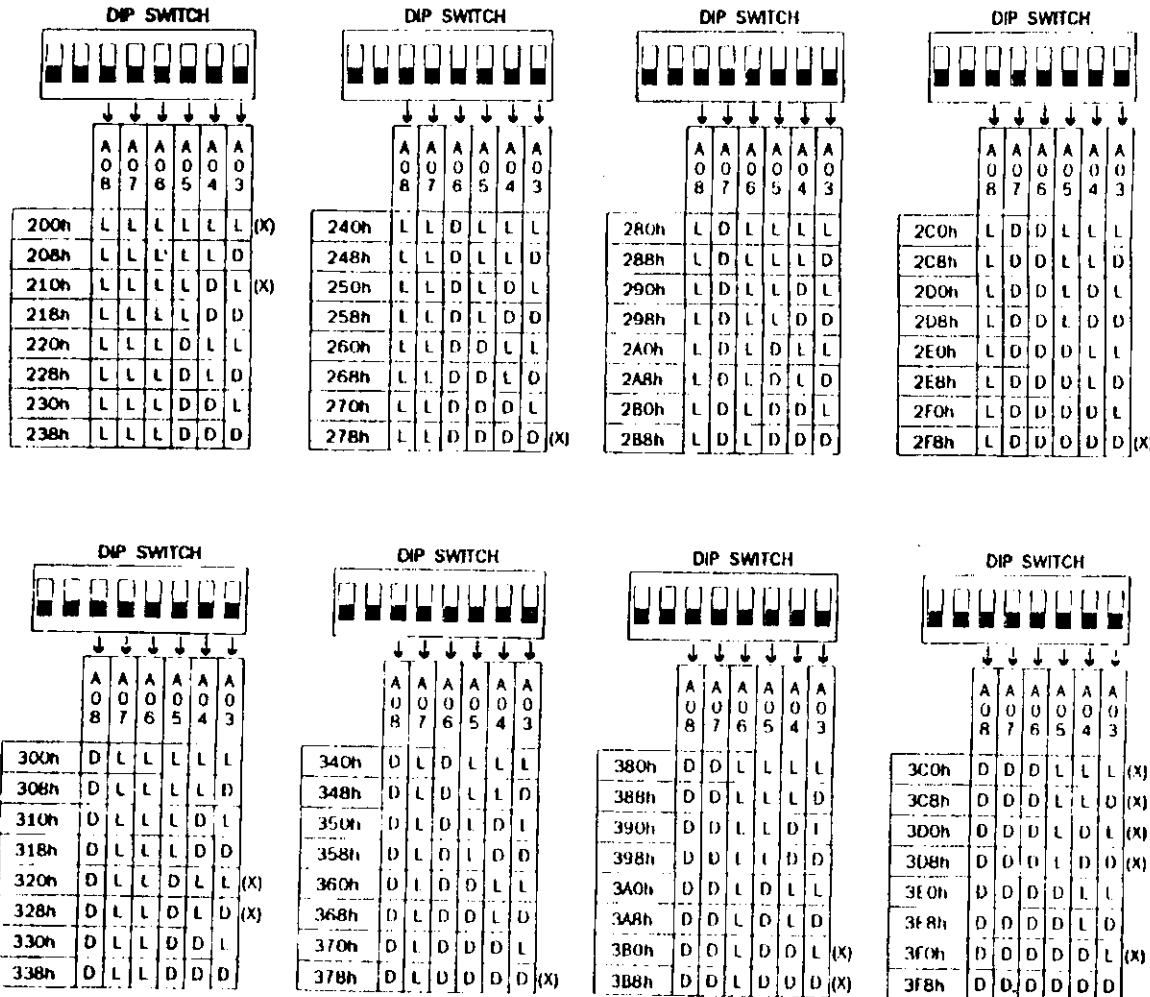
Caso você encontre dificuldade para obter o circuito integrado 74LS688, a seleção de I/O pode ser efetuada usando dois integrados 74LS85 (comparadores de 4 bits) em cascata.

O circuito acima mostra como ligar os dois 74LS85 (e um inversor de U5) de modo a substituir o 74LS688.

As únicas vantagens em usar os 74LS85 são a perda de espaço na placa e a mão de obra adicional para ligá-los.

A Delta São Paulo mantém um pequeno estoque de 74LS688. Se você não encontrar o 74LS688 e não quiser usar o circuito acima, entre em contato conosco.

POSIÇÕES DAS CHAVES DO DIP SWITCH PARA OBTENÇÃO DE ENDEREÇOS DE VO



L = CHAVE LIGADA (ON)      D = CHAVE DESLIGADA (OFF)      (X) = EVITE USAR ESTES ENDEREÇOS

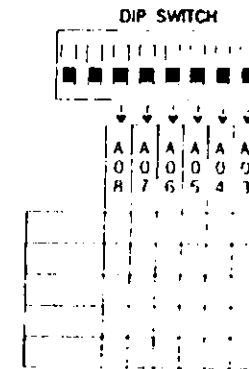
A tabela ao lado mostra as posições das chaves do DIP switch para as 64 possíveis combinações de endereços base da PPD1-2.

Os endereços assinalados com (X) devem ser evitados porque são endereços usados pelos periféricos comuns do PC, PC-XT e PC-AT (Periféricos tais como - Disco rígido, Disco flexível, controladora de display, etc...)

Os endereços assinalados, entretanto, não compõem uma lista completa. Outros endereços são usados por placas menos comuns, tais como - Placas de rede local, GPIB, MIDI, 3270, etc.

Caso a instalação da placa protótipo provoque sintomas estranhos no seu micro, e você esteja usando uma placa para aplicações específicas, suspeite de um possível conflito de endereços

O quadro pequeno abaixo desse texto serve para você anotar a combinação escolhida para o seu protótipo e, também, para anotar combinações de chaveamento que provocaram conflitos de endereço



## **Anexo III**

(Listagem do *software* de controle da placa contadora)

```

program teste;

{ENDERECOS PARA LEITURA DOS BYTES

R_0    => Port[$380]    -> ECOA O ULTIMO DADO ESCRITO
BYTE_1 => Port[$381]
BYTE_2 => Port[$382]
BYTE_3 => Port[$383]
BYTE_4 => Port[$384]}

uses crt;

var
    {Definições das variáveis}
    step, soma : real;
    Tempo      : longint;
    TheFile    : Text;
    Line, a    : string[255];
    NumPnt, ponto : word;
    B1, B2, B3, i, k, N : integer;
    Contagem_N, Contagem : array [0..6] of real;
    TLoadAux1, TLoadAux2, TLoadAux3 : byte;

{Definições das funções}

function Le_Port(Endereco:word):byte;
var
    Dado:byte;
begin
    asm
        mov dx,Endereco
        in  al,dx
        mov dado,al
    end;
    Le_Port:=Dado;
end;

procedure Esc_Port(Endereco:word; dado:byte);
begin
    asm
        mov dx,Endereco
        mov al,Dado
        out dx,al
    end;
end;

procedure LoadTimer(TimerData : longint);
begin
    TLoadAux1 := TimerData and $FF;
    TLoadAux2 := (TimerData and $FF00) shr 8;
    TLoadAux3 := (TimerData and $FF0000) shr 16;
    Esc_Port($381,TLoadAux1);
    Esc_Port($382,TLoadAux2);
    Esc_Port($383,TLoadAux3);
end;

```

```

{Funcão principal}

begin
  clrscr;          {Definição do arquivo de saída e entrada de parâmetros}
  write ('Qual o nome do arquivo de saída? ');
  readln (a);
  assign (TheFile,a + '.dat');
  rewrite (TheFile);
  write ('Qual o numero de pontos? ');
  readln (NumPnt);
  write ('Qual o tempo de aquisicao (em segundos)? ');
  readln (N);
  Tempo := 6000000;      {Acumulação de 1 Seg.}
  Ponto := 0;           {Inicialização das variáveis em zero}
  Soma := 0;
  for i := 0 to 6 do Contagem_N[i] := 0;
  Esc_Port($387,0);     {Reset da FPGA}
  delay(1000);         {Tempo necessário para o reset}
  LoadTimer (Tempo);    {Prepara o Timer para acumulações de 1 Seg.}
  repeat
  begin
    for k := 1 to N do
    begin
      Esc_Port ($380,$80);   {reset dos contadores}
      Esc_Port ($380,$00);
      Esc_Port($384,$00);    {Habilita contadores (clock externo)e Timer}
      delay (10);
      repeat
      until Le_Port($384) = 0;   {aguarda fim da acumulação}
      for i := 0 to 6 do
      begin
        Esc_Port($380,i);      {Seleciona contador}
        B1 := Le_Port($381);
        B2 := Le_Port($382);
        B3 := Le_Port($383);
        Contagem[i] := B1 + 256.0*B2 + 256.0*256*B3;
        Soma := Soma + Contagem[i];
        Contagem_N[i] := Contagem_N[i] + Contagem[i];
      end; {for}
    end; {for}
    for i := 0 to 6 do
    begin
      write (TheFile,Contagem_N[i]:0:0,' ');
      writeln ('Cont_',i,' : ',Contagem_N[i]:10:0);
      Contagem_N[i] := 0;
    end; {for}
    Ponto := Ponto + 1;
    writeln ('Soma : ',Soma:0:0);
    writeln ('Ponto : ',Ponto:0);
    writeln (TheFile, Soma:0:0);
    Soma := 0;
  end; {repeat}
  until (Ponto > NumPnt);
  close (TheFile);
end. {file}

```

## **Anexo IV**

(Listagem do programa em VHDL, projeto do *Timer*)



```
library IEEE;
use IEEE.std_logic_1164.all;
```

```
library SYNOPSYS;
```

```
--This package is a version of the Synopsys package and has been optimized for use with Metamor compiler.
```

```
--This package contains a set of arithmetic operators and functions.
```

```
use SYNOPSYS.std_logic_arith.all;
```

```
use SYNOPSYS.std_logic_unsigned.all;
```

```
entity my_cont is
```

```
  port(
```

```
    D: in STD_LOGIC_VECTOR (7 downto 0);
```

```
    RST: in STD_LOGIC;
```

```
    CLK: in STD_LOGIC;
```

```
    L0: in STD_LOGIC;
```

```
    L1: in STD_LOGIC;
```

```
    L2: in STD_LOGIC;
```

```
    QA: buffer STD_LOGIC_VECTOR (7 downto 0);
```

```
    QB: buffer STD_LOGIC_VECTOR (7 downto 0);
```

```
    QC: buffer STD_LOGIC_VECTOR (7 downto 0);
```

```
    RDY: buffer STD_LOGIC
```

```
  );
```

```
end my_cont;
```

```
architecture my_cont_arch of my_cont is
```

```
  signal Cont: STD_LOGIC_VECTOR (23 downto 0);
```

```
  signal Dado: STD_LOGIC_VECTOR (23 downto 0);
```

```
begin
```

```
-----
-- Processo do contador interno de 24 bits--
-----
```

```
process (RST, RDY, CLK)
```

```
  begin
```

```
    if RST = '0' then
```

```
      Cont <= "000000000000000000000000";
```

```
    elseif (CLK'event and CLK = '1') then
```

```
      if RDY = '1' then
```

```
        Cont <= Cont + 1;
```

```
      end if;
```

```
    end if;
```

```
end process;
```

```
-----
-- Processo para escrever no latch --
-----
```

```
process (L0)
```

```
  begin
```

```
    if (L0'event and L0 = '1') then Dado (7 downto 0) <= D;
```

```
    end if;
```

```
end process;
```

```
process (L1)
```

```
  begin
```

```
if (L1'event and L1 = '1') then Dado (15 downto 8) <= D;
end if;
end process;

process (L2)
begin
if (L2'event and L2 = '1') then Dado (23 downto 16) <= D;
end if;
end process;
```

---

```
RDY <= '0' when (Cont = Dado) else '1';
```

```
QA <= Dado (7 downto 0);
QB <= Dado (15 downto 8);
QC <= Dado (23 downto 16);
```

```
end my_cont_arch;
```