



Universidade Federal de Campina Grande

Centro de Engenharia Elétrica e Informática

Curso de Graduação em Engenharia Elétrica

TRABALHO DE CONCLUSÃO DE CURSO

MARLO ANDRADE SANTOS

PROJETO DO LEIAUTE DE UM CIRCUITO INTEGRADO COM TRANSISTORES PARA UTILIZAÇÃO EM AMPLIFICADORES OPERACIONAIS

Campina Grande, Paraíba.
Agosto de 2013

MARLO ANDRADE SANTOS

TRABALHO DE CONCLUSÃO DE CURSO

PROJETO DO LEIAUTE DE UM CIRCUITO INTEGRADO COM TRANSISTORES PARA UTILIZAÇÃO EM AMPLIFICADORES OPERACIONAIS

Trabalho de Conclusão de Curso submetido ao Departamento de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Área de Concentração: Processamento Da Informação

Orientador:

Professor Raimundo Carlos Silvério Freire, Ph.D.

Campina Grande, Paraíba
Agosto de 2013

MARLO ANDRADE SANTOS

TRABALHO DE CONCLUSÃO DE CURSO

Trabalho de Conclusão de Curso submetido ao Departamento de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Área de Concentração: Processamento da Informação

Aprovado em / /

Professor Avaliador

Universidade Federal de Campina Grande

Avaliador

Professor Raimundo Carlos Silvério Freire, Ph.D

Universidade Federal de Campina Grande

Orientador, UFCG

Campina Grande, Paraíba

Agosto de 2013

Dedico este trabalho aos meus pais, Antônio Bento dos Santos e Maria Gilza Andrade, e aos meus irmãos, Gledson Andrade Santos e Shirley Andrade Santos.

Agradecimentos

Agradeço ao meu orientador Professor Raimundo Carlos Silvério Freire, pela oportunidade dada de trabalhar e desenvolver atividades de iniciação científica no Laboratório de Instrumentação e Metrologia Científicas, LIMC, na Universidade Federal de Campina Grande.

Ao Professor Vincent Marie Patrick Bourguet, pela colaboração no ensino da Microeletrônica.

A todos os meus colegas da graduação e pós-graduação do Laboratório de Instrumentação e Metrologia Científicas.

Aos meus amigos que, de forma direta e indireta, contribuíram para a conclusão deste trabalho.

Resumo

Um dos principais fatores na evolução no projeto de sistemas VLSI (*Very Large Scale Integration*) é a tecnologia de integração de circuitos que permite a realização e construção de sistemas cada vez mais velozes e complexos. Hoje é visível a digitalização dos sistemas, porém os circuitos analógicos não podem ser totalmente substituídos, pois todas as grandezas físicas na natureza são analógicas, fazendo-se necessária alguma forma de transformar sinais analógicos em digitais e vice-versa.

Este Trabalho de Conclusão de Curso tem como objetivo o estudo e implementação de esquemáticos e leiautes de circuitos analógicos com transistores CMOS (*Complementary metal-oxide-semiconductor*), par diferencial e espelho de corrente, para compor uma biblioteca, visando o seu reuso em projetos de amplificadores operacionais, fazendo a utilização da ferramenta Microwind para a simulação do esquemático e criação do leiaute dos circuitos.

Palavras-chave: Esquemático, Leiaute, Seguidor de Tensão, Microwind, Comparador, Par Diferencial, Espelho de Corrente.

Lista de Abreviaturas

MOS - *Metal-Oxide-Semiconductor*

CMOS - *Complementary Metal-Oxide-Semiconductor*

VLSI - *Very Large Scale Integration*

CI – Circuito Integrado

Lista de Figuras

Figura 2.1: Projeto Analógico CMOS.....	11
Figura 3.1: Esquemático do Espelho de Corrente.....	13
Figura 3.2: Comparação em relação a área ocupada por um transistor e um resistor.....	14
Figura 4.1: Par Diferencial.....	15
Figura 4.2: Saída <i>versus</i> entrada diferencial.....	16
Figura 5.1: Tecnologia CMOS012.....	17
Figura 5.2: Transistor PMOS e NMOS.....	19
Figura 5.3: Leiaute de um amplificador simples.....	19
Figura 5.4: Leiaute do Seguidor de Tensão.....	20
Figura 5.5: Resultado da Simulação do Seguidor de Tensão.	21
Figura 5.6: Seguidor de Tensão com V_{bias}	21
Figura 5.7: Modelo de Pequenos Sinais.....	22
Figura 5.8: Leiaute com o V_{bias}	24
Figura 5.9: Simulação do Seguidor de Tensão com V_{bias}	24
Figura 5.10: Leiaute do comparador.....	25
Figura 5.11: Resultado da simulação do comparador.....	25

Sumário

1. Introdução.....	10
2. Projeto Analógico CMOS.....	11
3. Espelho de Corrente.....	12
4. Par Diferencial.....	14
5. Leiautes e Simulação.....	17
5.1 Seguidor de Tensão.....	20
5.2 Comparador de Tensão.....	25
6. Conclusão.....	26
7. Referências Bibliográficas.....	27
ANEXO I.....	28

1. Introdução

Produzir um circuito integrado é um processo composto de várias etapas, desde a especificação e descrição da função a ser realizada pelo circuito, modelagem com componentes eletrônicos, simulações para verificações de resultados, implementação do leiaute (processo que define as disposições físicas dos componentes na pastilha de silício) e por fim, o empacotamento que será enviado para os testes.

Diferente do projeto de sistemas digitais, o projeto de circuitos analógicos ainda apresenta uma forte correlação com a experiência do projetista. Ele deve dominar aspectos importantes de projeto, como as características de dispositivos e de processo e tecnologia, a fim de modelar, caracterizar, implementar e testar os circuitos.

Dentro deste contexto, a modelagem de dispositivos semicondutores constitui um aspecto importante no projeto de um sistema analógico, pois tem o objetivo de emular o comportamento elétrico de um dispositivo real. Portanto, a modelagem e a caracterização de dispositivos MOS (*metal-oxide-semiconductor*) são áreas de constante pesquisa tanto acadêmica quanto industrial. Muitas ferramentas computacionais têm sido desenvolvidas para estudar as características do transistor MOS e simular corretamente o desempenho de circuitos formados por este dispositivo.

Outro fator importante que o projetista analógico deve considerar é a metodologia de projeto a ser usada, ou seja, dadas as especificações desejadas, o cálculo da geometria dos transistores (*width* e *length*) dos blocos a partir de modelos analíticos que emulem o comportamento do bloco a ser implementado [2].

Este Trabalho de Conclusão de Curso tem como objetivos realizar uma pesquisa bibliográfica no que diz respeito ao processo de projeto, na ferramenta *Microwind*, de um circuito integrado analógico e construir esquemáticos e leiautes de circuitos básicos, especificamente par diferencial, espelho de corrente, que compõem um amplificador operacional, um seguidor e comparador de tensões.

2. Projeto Analógico

O objetivo do projetista analógico é transformar as especificações requeridas em circuitos que satisfaçam estas especificações, tanto com seus esquemáticos, *netlists* e leiautes.

Na figura 2.1 temos uma aproximação geral dos passos necessários para o projeto analógico CMOS (*complementary metal-oxide-semiconductor*).

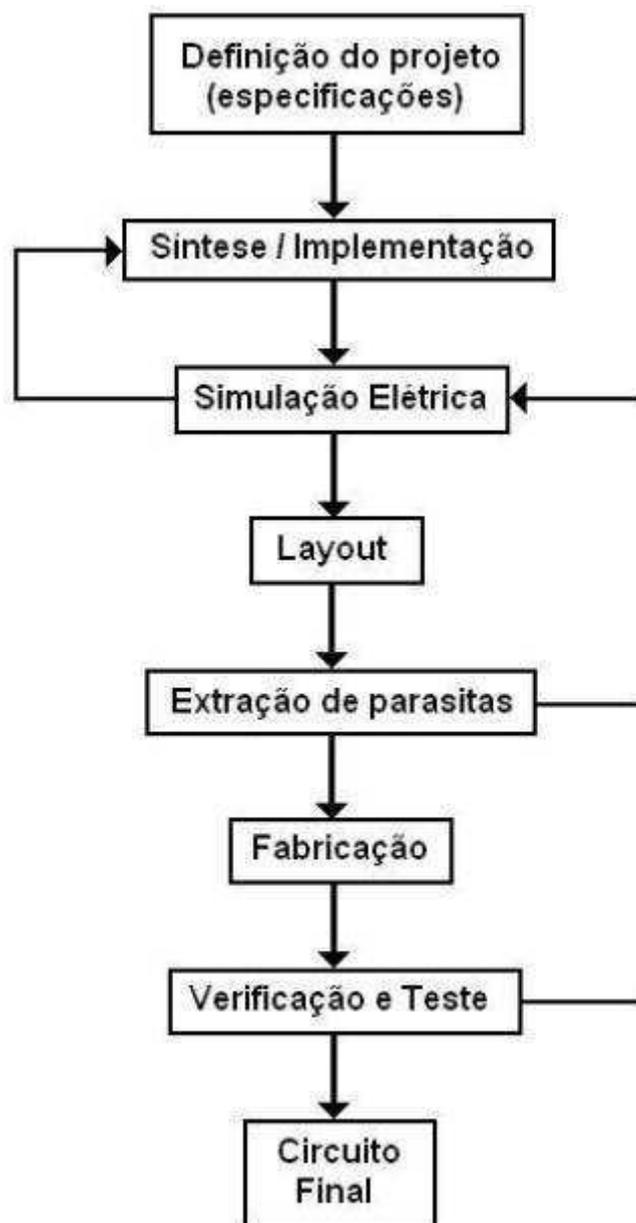


Figura 2.1: Projeto Analógico CMOS (Fonte: <http://www.iberchip.net/IX/Articles/PAP-051.pdf>)

Uma extensa caracterização da tecnologia a ser usada deve ser feita, onde os parâmetros que descrevem as características particulares dos dispositivos são obtidos. A partir desta caracterização e das especificações requeridas para o circuito é feita uma modelagem e síntese a fim de se obter as dimensões dos transistores. As ferramentas para a análise do desempenho elétrico são utilizadas a seguir utilizadas, onde o projetista deve realizar uma iteração usando resultados da simulação para obter melhores respostas. Com isto satisfeito, é feita a sua descrição geométrica, ou seja, o leiaute.

Uma nova simulação pós-leiaute é importante, incluindo os efeitos parasitas R, L e C extraídos do leiaute. Se os resultados forem satisfatórios, o circuito está pronto para a fabricação. Caso contrário, uma nova iteração deve ser realizada. O projetista é responsável por todos estes passos, exceto a fabricação.

3. Espelho de Corrente

O espelho de corrente, cuja representação está ilustrada na Figura 3.1, é um bloco funcional muito utilizado na polarização dos circuitos integrados. A polarização destes circuitos é baseada no uso dessas fontes, aplicando-se valores constantes. Uma corrente de referência externa ao circuito pode ser imposta ao mesmo para que ocorra uma polarização de circuitos adjacentes a ele conectado. Geralmente, para que a circulação desta corrente de referência seja realizada, conecta-se uma carga que é ligada diretamente à fonte externa e ao terminal de entrada da mesma. O valor desta carga é calculado de forma que a corrente circulante no ramo seja igual à desejada, a qual será espelhada para os demais transistores ligados à fonte, multiplicadas por um determinado ganho.

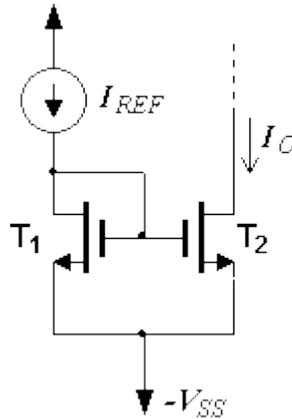


Figura 3.1: Esquemático do Espelho de Corrente (Fonte: www.microlab.com)

A corrente de referência I_{ref} pode ser calculada pela fórmula:

$$I_{D1} = I_{ref} = \frac{1}{2} \mu_N C_{OX} \frac{W_1}{L_1} (V_{GS} - V_t)^2$$

Os transistores T1 e T2 têm a mesma tensão porta-fonte (V_{GS}) e a corrente de dreno de T2 é calculada da seguinte forma:

$$I_{D2} = I_0 = \frac{1}{2} \mu_N C_{OX} \frac{W_2}{L_2} (V_{GS} - V_t)^2$$

Idealmente, a corrente de saída será igual a da entrada multiplicada pelo ganho de corrente desejado. Se o ganho é unitário ($W1 = W2$ e $L1 = L2$), a corrente de entrada é igual à de saída. Igualando as equações de corrente de dreno dos transistores T1 e T2, conclui-se que a razão entre elas é igual à razão entre os tamanhos dos transistores.

$$\frac{I_0}{I_{REF}} = \frac{\left(\frac{W_2}{L_2}\right)}{\left(\frac{W_1}{L_1}\right)}$$

Analisando a equação, tem-se que o valor da corrente no transistor T2 depende apenas das suas dimensões ($W2$ e $L2$) em relação as dimensões do transistor T1. O ganho do espelho de corrente pode ser maior ou menor que a unidade devido a relação entre os transistores.

As características desejáveis em um espelho de corrente são a facilidade de integração, a ocupação de pouca área quando comparados aos resistores e elevada impedância de saída. Na Figura 3.2, temos dois layouts. Um de um transistor integrado e o outro de um resistor integrado. Pode-se observar que a área ocupada para implementar um transistor é menor do que para implementar um resistor.

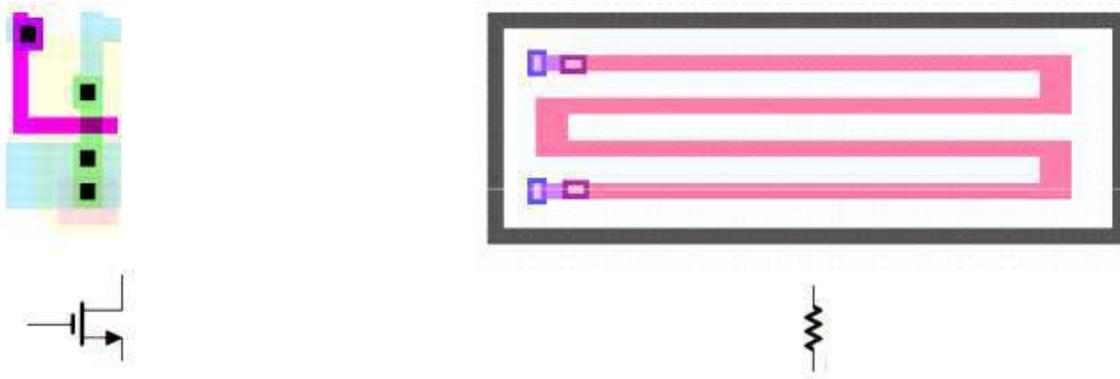


Figura 3.2: Comparação em relação à área ocupada por um transistor e um resistor (Fonte: <http://www.dsif.fee.unicamp.br/~fabiano/EE640/PDF/Aula%203%20%20Espelhos%20de%20corrente.pdf>).

4. Par Diferencial

O circuito par diferencial é utilizado nos circuitos analógicos lineares, como amplificadores, nos circuitos analógicos não-lineares, como multiplicadores, comparadores, moduladores e detectores de fase e em circuitos digitais.

O par diferencial ou amplificador diferencial é a configuração mais utilizada no projeto de circuitos integrados analógicos. Em amplificadores operacionais, a entrada é um par diferencial. Na Figura 4.1 tem-se o circuito do par diferencial básico com transistores do tipo NMOS. Este circuito consiste em dois transistores casados (T1 e T2) cujas fontes estão ligadas à uma fonte de corrente (I) a qual polariza o par diferencial. Esses dispositivos

casados são caracterizados por possuírem os mesmos parâmetros físicos, sendo assim considerados iguais.

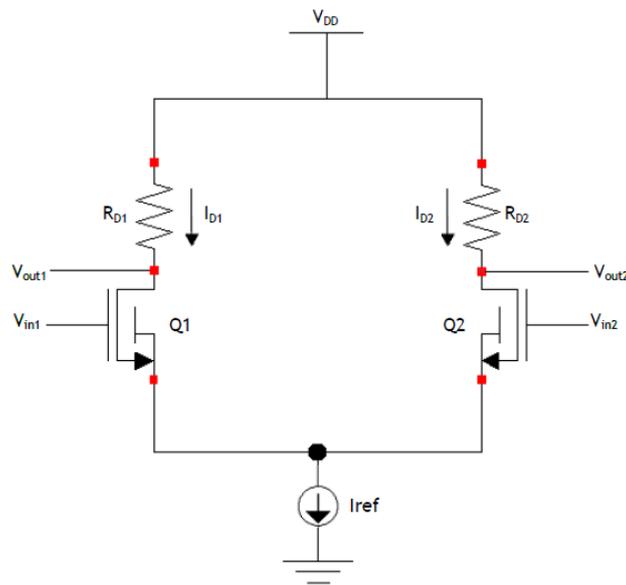


Figura 4.1: Par Diferencial

Temos que a corrente I é dada pela soma das correntes I_{D1} e I_{D2} :

$$I = I_{D1} + I_{D2}$$

Analisando qualitativamente o circuito da figura 4.1, temos que o funcionamento do par diferencial NMOS é realizada da excursão das tensões na saída, V_{out1} e V_{out2} , em função de uma entrada diferencial, $V_{in1} - V_{in2}$.

Quando a tensão V_{in1} é menor que V_{in2} , o transistor Q1 está em corte e o transistor Q2 conduz uma corrente $I_2=I$. A tensão de saída V_{out1} é igual à V_{DD} e a tensão de saída V_{out2} é $V_{DD}-R_{D2}I$ [5].

Se a tensão de saída V_{in1} se aproximar do valor de V_{in2} , o transistor Q1 passa a drenar uma parte da corrente I e a corrente I_{D2} diminui. A tensão V_{out1} diminui e a tensão V_{out2} aumenta.

Quando a tensão V_{in1} é igual a tensão V_{in2} , os dois transistores conduzem uma corrente igual à $I/2$, e as tensões de saída serão $V_{out1} = V_{out2} = V_{DD} - R_D(I/2)$, caso consideremos valores iguais para as resistências R_{D1} e R_{D2} .

Na medida que V_{in1} se torna maior que V_{in2} , a corrente I_{D1} e a tensão V_{out1} aumentam, enquanto que a corrente I_{D2} e a tensão V_{out2} diminuem. No momento que a tensão V_{in1} se torna bem maior do que V_{in2} , Q1 conduz toda a corrente I e o transistor Q2 entra em corte, fazendo com que as tensões de saída sejam $V_{out1} = V_{DD} - R_{D1} I$ e $V_{out2} = V_{DD}$.

Na Figura 4.2 temos o comportamento da tensão de saída com a entrada diferencial.

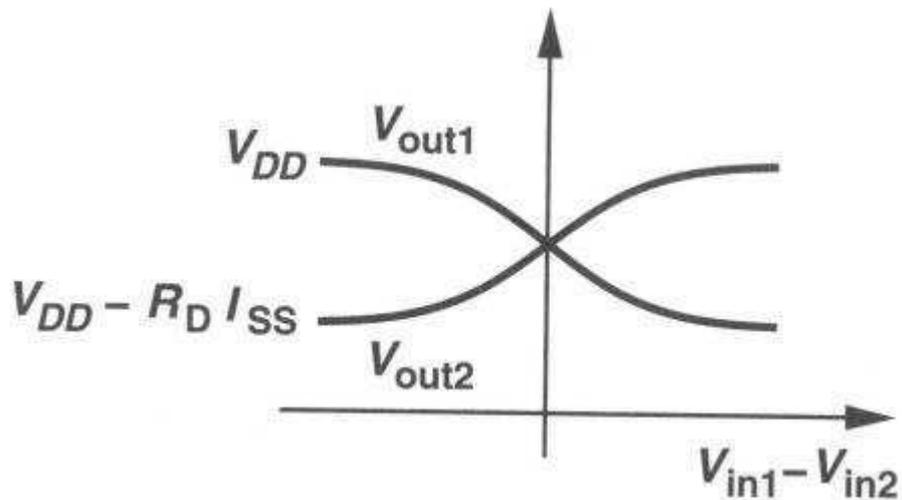


Figura 4.2: Saída *versus* entrada diferencial (Fonte:

<http://www.dsif.fee.unicamp.br/~fabiano/EE640/PDF/Amplificadortes%20Diferenciais.pdf>).

5. Leiaute e Simulação

O *software* Microwind pode lidar com várias tecnologias. O arquivo padrão e recomendado pelo *User's Guide* é o CMOS012.RUL[7]. Para este trabalho, escolhemos a tecnologia cmos012.rul, disponível na biblioteca do software, e nos fornece um comprimento mínimo do *gate* do transistor de 0.12 micro metros Na figura 5.1, temos as diversas tecnologias de regras de projeto e a escolha adotada.

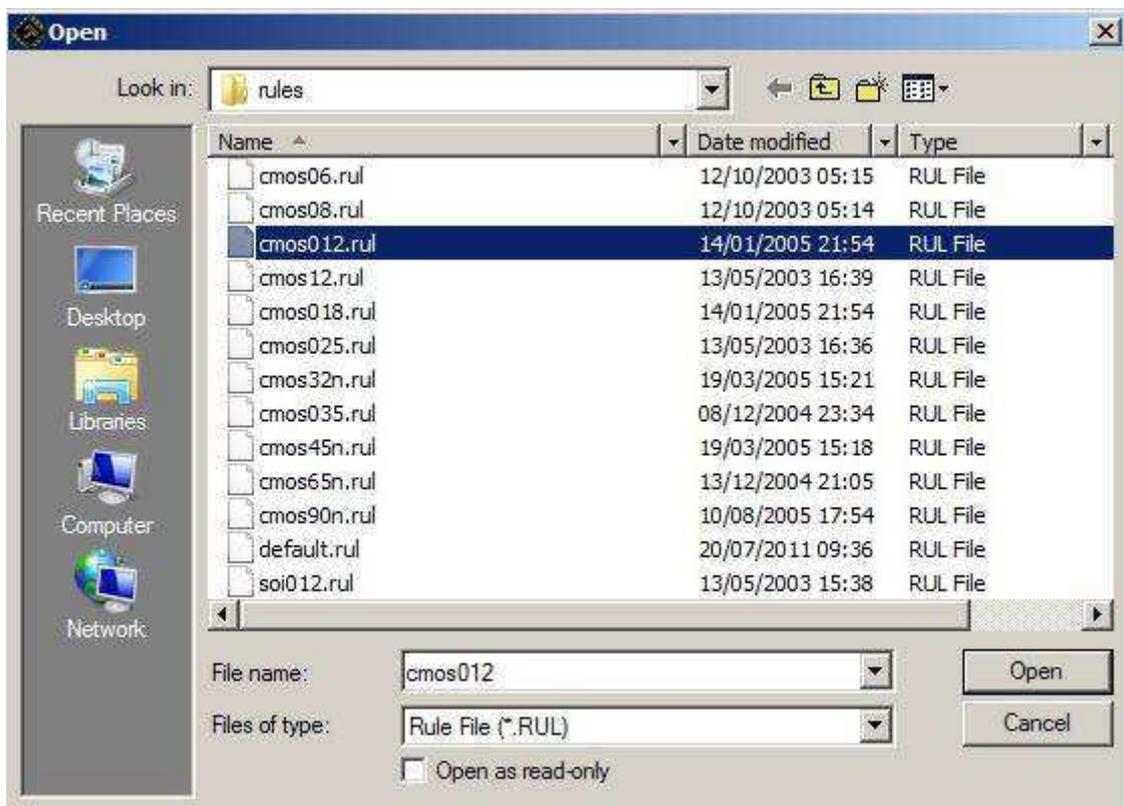


Figura 5.1: Tecnologia CMOS012

No Quadro 5.1 e Quadro 5.2, temos as características da tecnologia utilizada. No ANEXO I, estão as regras de projeto para o padrão adotado. Estas regras foram utilizadas para os desenhos dos circuitos deste trabalho.

Quadro 5.1: Tecnologias Disponíveis com o *Software*

Tecnologia fornecida no CD-ROM	Comprimento Mínimo do <i>Gate</i>	Valor de λ
Cmos12.rul	1 μm	0.5 μm
Cmos08.rul	0.7 μm	0.35 μm
Cmos06.rul	0.5 μm	0.25 μm
Cmos035.rul	0.4 μm	0.2 μm
Cmos025.rul	0.25 μm	0.125 μm
Cmos018.rul	0.2 μm	0.1 μm
Cmos012.rul	0.12 μm	0.6 μm
Cmos90n.rul	0.1 μm	0.05 μm
Cmos70n.rul	0.07 μm	0.035 μm
Cmos50n.rul	0.05 μm	0.025 μm

(Adaptado de: *User's Manual Lite Version. Microwind & DschVersion 3.0*).

Quadro 2: Parâmetros do Transistor

Parâmetro	Definição	NMOS	PMOS
W	Largura do Canal	1 μm	1 μm
L	Comprimento do canal	0.12 μm	0.12 μm

(Adaptado de: *User's Manual Lite Version. Microwind & DschVersion 3.0*).

Com a tecnologia adotada, desenhou-se os leiautes dos transistores com o W e L especificado por [7]. Na Figura 5.2, temos o leiaute do transistor pMOS e nMOS no *software* Microwind.

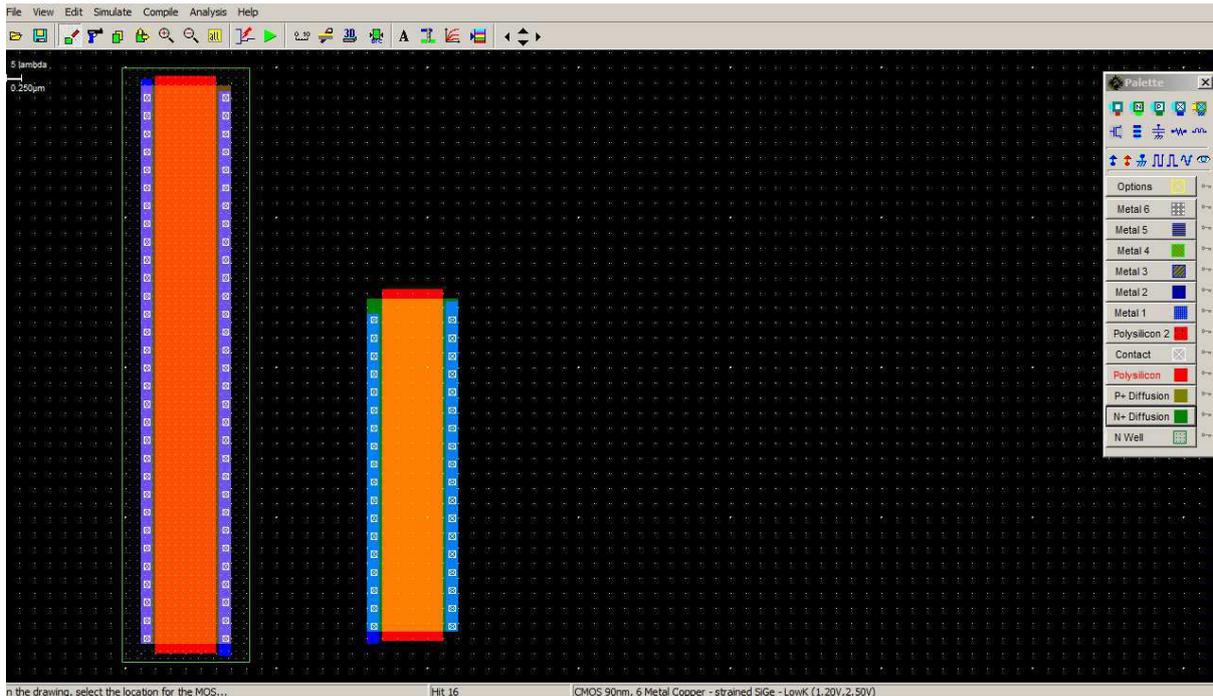


Figura 5.2: Transistor PMOS e NMOS

No esquemático da Figura 5.3, temos dois transistores pMOS e nMOS compoendo um amplificador simples com um par diferencial e um espelho de corrente. Quando a tensão V_+ é igual a V_- , a tensão na saída V_{out} é igual a tensão de referência V_{ref} . Mas quando há uma variação do potencial em V_+ ou V_- , temos uma diferença na saída V_{out} do circuito.

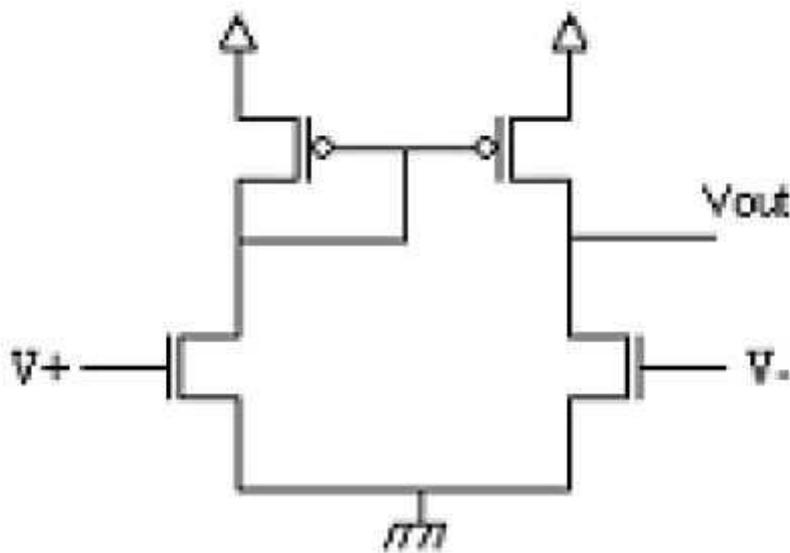


Figura 5.3: Esquemático de um amplificador simples

Uma variação muito pequena na entrada, V_{out} aumenta ou diminui muito. A saída satura rapidamente, por isso não existe real interesse em utilizar um amplificador operacional nessa configuração[7].

5.1 Seguidor de Tensão

Desenhando o leiaute do circuito da Figura 5.3 sem calcular as dimensões dos transistores e utilizando as dimensões mínimas fornecidas pelo *software*, conectamos a saída V_{out} na entrada inversora V- do amplificador obtivemos um seguidor de tensão. Em um caso ideal, temos $V_{out} = V_{+}$, $R_{in} = \infty$ e $R_{out} = 0$. Na Figura 5.4, temos o leiaute do seguidor de tensão.

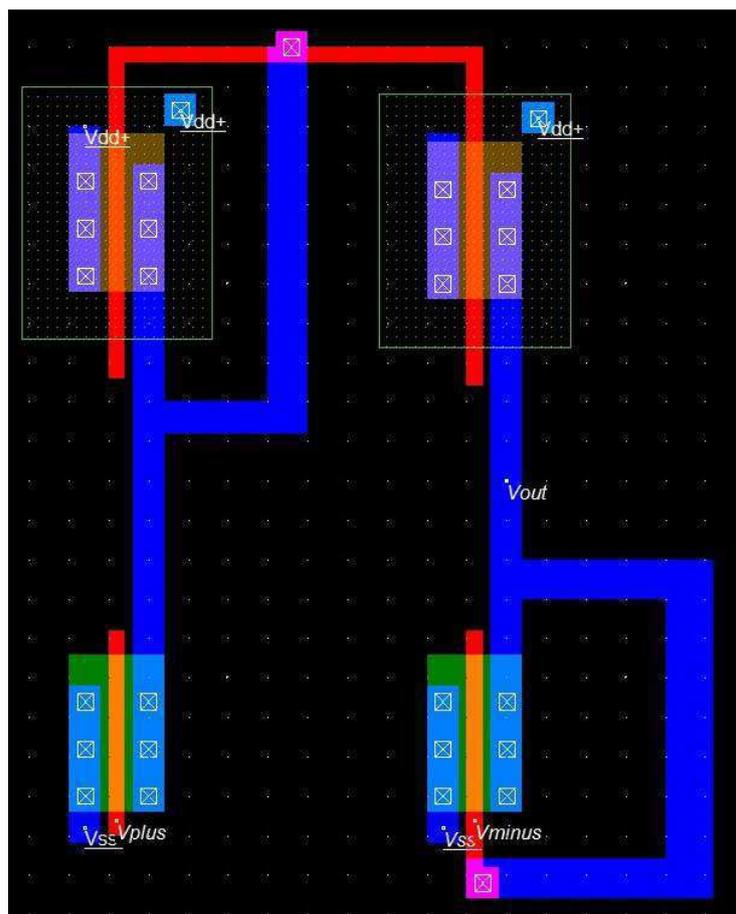


Figura 5.4: Leiaute do Seguidor de Tensão

Ao simular o leiaute, esperamos ver a saída seguindo o nosso sinal de entrada $V+$. Na Figura 5.5 temos o resultado da simulação.

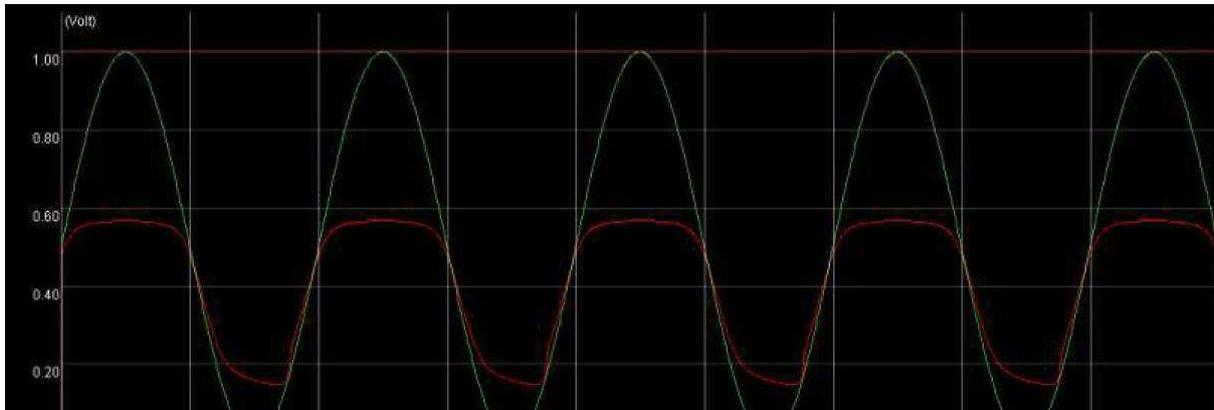


Figura 5.5: Resultado da Simulação do Seguidor de Tensão

Podemos ver que o resultado não é o que esperávamos. A saída não está seguindo de maneira satisfatória o sinal de entrada. Existe uma diferença muito grande entre a tensão de entrada e a tensão de saída, com erro de aproximadamente 45% em relação ao valor de pico do sinal de entrada.

Adicionando um transistor nMOS ao circuito da Figura 5.3, temos a configuração da Figura 5.6.

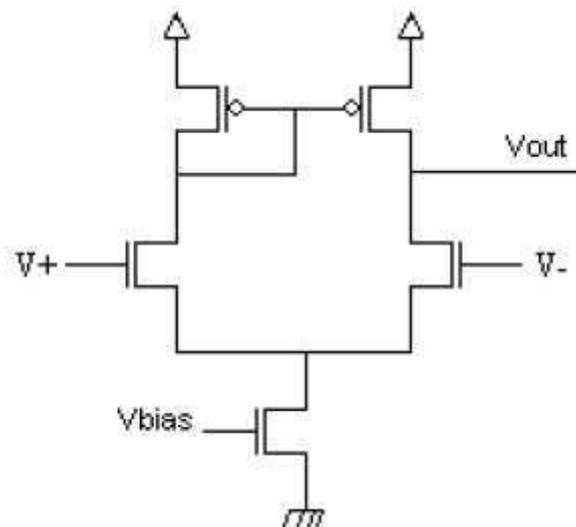


Figura 5.6: Seguidor de Tensão com V_{bias}

O circuito da Figura 5.6, consiste em um par diferencial com carga em espelho de corrente. A tensão de cc de polarização na saída é obtida pelo estágio amplificador

subsequente. Como $I_d = I/2$, temos $gm = I/(V_{gs} - V_t)$. A tensão de sinal na saída é dada por $v_o = 2i(r_{o2}/r_{o4})$ e o ganho será dado por $gm \cdot (r_o/2)[2]$.

As dimensões dos transistores podem ser calculadas usando o modelo de pequenos sinais do circuito, como na figura abaixo:

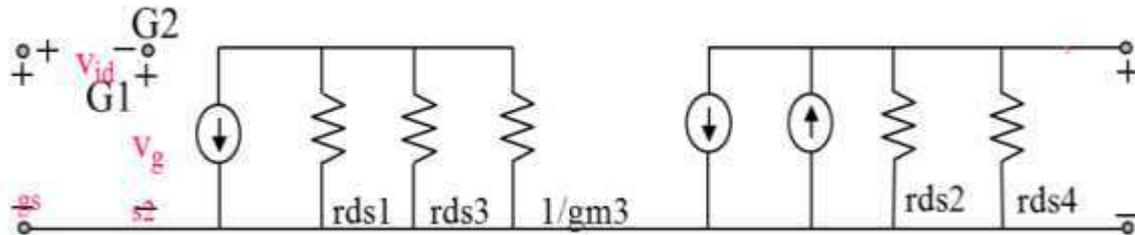


Figura 5.7: Modelo de Pequenos Sinais

Temos do modelo de pequenos sinais, que a impedância de saída do circuito é dada por:

$$r_{out} = r_{ds2}/r_{ds4}$$

O ganho é dado por:

$$A_v = g_{md}/(g_{ds2} + g_{ds4})$$

Onde g_{md} é a transcondutância dos transistores do par diferencial e g_{ds2} e g_{ds4} a transcondutância dos transistores do espelho de corrente.

Assumindo que todos os transistores estão na região de saturação e substituindo os parâmetros gm e r_{ds} , de pequenos sinais, em termos de grandes sinais, temos que o ganho é dado por:

$$A_v = \frac{2}{\lambda_2 + \lambda_4} \cdot \sqrt{k'1 \cdot W1/i5 \cdot L1}$$

Onde:

$$k'1 = 0,5 \cdot \mu n \cdot Cox$$

Sendo μn a mobilidade dos elétrons, Cox a capacitância da porta, $W1$ e $L1$ as dimensões do transistor $M1$ e λ_2 e λ_4 são a modulação do comprimento de canal dos transistores $M2$ e $M4$, respectivamente. Resolvendo a equação do ganho A_v , temos as dimensões dos transistores $M1$ e $M2$.

Quando o transistor está na região de saturação, a tensão entre a fonte e a porta é dada por:

$$V_{gs} = \sqrt{2i/k'1(W/L)}$$

Onde V_{gs} é a tensão entre a fonte e o porta, i é a corrente no transistor e W e L são as dimensões do transistor. A tensão máxima e mínima no modo comum é dada por:

$$V(\max) = V_{DD} - V_{gs3} + V_{tn1}$$

$$V(\min) = V_{ds} + V_{gs1}$$

Onde V_{DD} é a tensão de alimentação, V_{tn1} é a tensão de Threshold do transistor M1 e V_{ds} a tensão fonte-dreno. Substituindo a equação de V_{gs} nestas duas equações, temos as dimensões dos transistores M3, M4 e M5.

As especificações da tecnologia e de projeto são dadas por: fonte de alimentação de 3,3 V, $k'n = 168,36 \mu A/V^2$, $V_{tn} = 0,5924$, $k'p = 39,83 \mu A/V^2$, $V_{tp} = -0,7204$ V, $C_{ox} = 4,93$ F/m², $\lambda_n = 0,027/V$ e $\lambda_p = 0,052/V$, $V(\max) = 2,5$ V, $V(\min) = 0,5$ V e um ganho A_v maior que 40. Calculando as dimensões dos transistores, temos:

$$\mathbf{M1 e M2: W = 5,56 \mu m e L = 1 \mu m}$$

$$\mathbf{M3 e M4: W = 9,29 \mu m e L = 1 \mu m}$$

$$\mathbf{M5: W = 2,78 \mu m e L = 1 \mu m}$$

Esperamos que, com a adição do transistor nMOS e com o cálculo das dimensões dos transistores, o circuito funcione com uma tensão mais baixa e, assim, minimize os efeitos da saturação e tenha um melhor resultado. Na Figura 5.8, temos o leiaute do esquemático da Figura 5.6. Com esta mudança, devemos ter melhores resultados para a faixa de tensão maior na entrada V_+ .

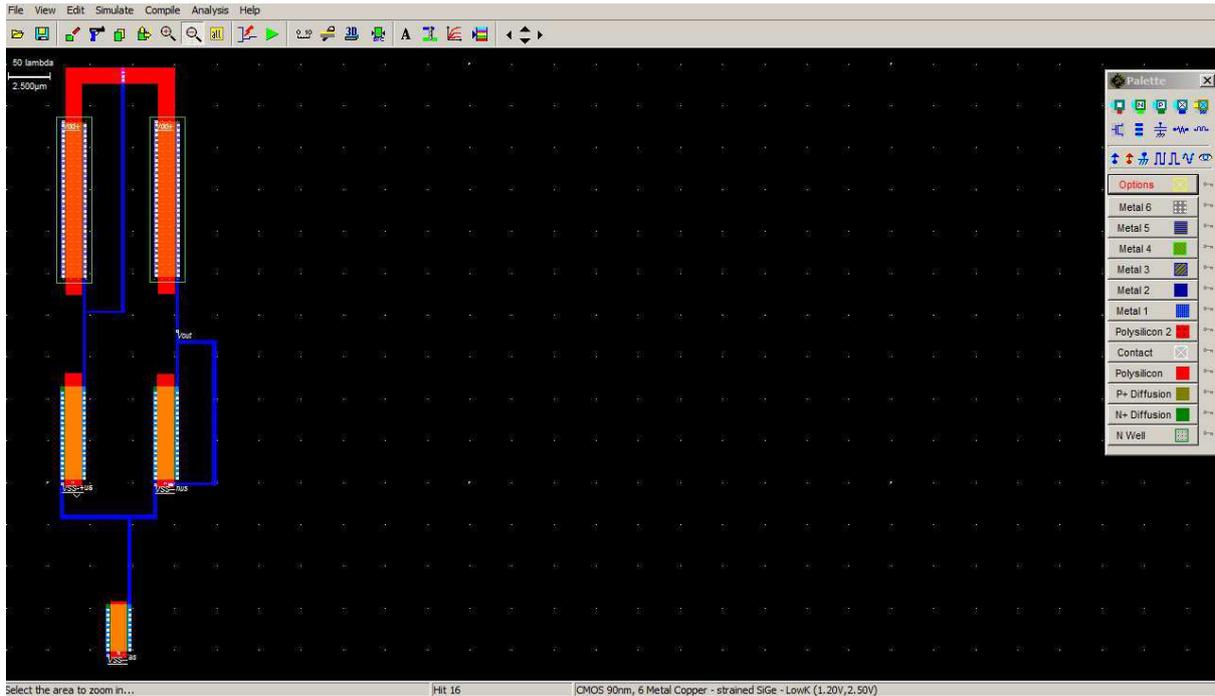


Figura 5.8: Leiaute com o V_{bias}

Fazendo $V_{bias}=0.7$ V, simulamos o leiaute. Na Figura 5.9 tem-se o resultado da simulação.

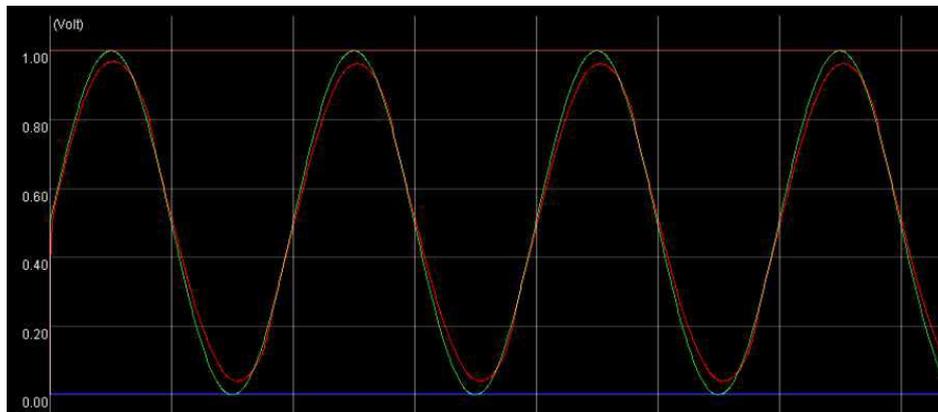


Figura 5.9: Simulação do Seguidor de Tensão com V_{bias}

5.2 Comparador de Tensão

Desenhamos, também, o leiaute de um comparador de tensão. Um comparador de tensão é um circuito que compara uma tensão de entrada com uma tensão de referência. A saída estará no nível alto ou baixo, conforme a tensão de entrada for maior ou menor que a tensão de referência. Na Figura 5.10 temos o leiaute do comparador.

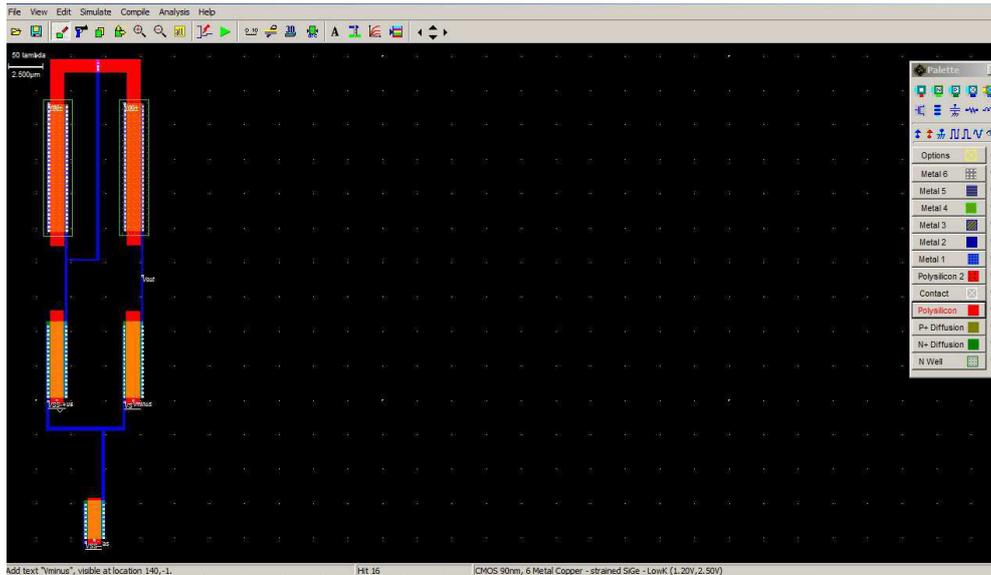


Figura 5.10: Leiaute do comparador

Simulamos com uma entrada constante e positiva em V- e uma função seno em V+. Quando o valor da função seno for maior que a referência em V-, a saída deve ser igual a 1 V. Para o caso onde a função seno seja menor que a referência, a saída deve ser 0 V.

Na Figura 5.11 temos o resultado da simulação.

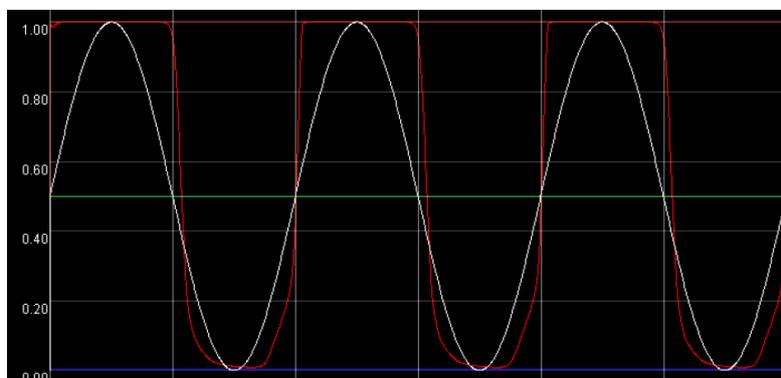


Figura 5.11: Resultado da simulação do comparador

Temos que, quando a tensão senoidal é maior que a referência estipulada em 0.5 V, a saída V_{out} vai para um. E no caso contrário, para zero. Portanto, o comparador teve um resultado e desempenho satisfatório.

6. Conclusão

O projeto do leiaute de um circuito microeletrônico é uma etapa crucial para o processo de fabricação. A partir do esquemático é realizada a simulação com as dimensões dos dispositivos para saber se o resultado obtido é igual ou aproximado ao desejado. O passo seguinte é o da realização do leiaute, o qual é o processo de dimensionamento e posicionamento de cada componente do circuito na pastilha do circuito integrado.

O desenvolvimento deste trabalho foi de extrema valia para a minha formação profissional e acadêmica, pois me permitiu ter o contato com uma ferramenta utilizada para o projeto de circuitos integrados. Além disso, pude usar o MicroWind, um *software* de *design* básico de componentes, onde aprendi sobre leiaute de circuitos básicos da eletrônica analógica, ainda que em um ambiente educacional.

Considerando a função complementar que caracteriza o Projeto de Engenharia Elétrica, os conhecimentos adquiridos em disciplinas da graduação, como Dispositivos Eletrônicos e Eletrônica, foram essenciais para o desenvolvimento deste trabalho.

7. Referências Bibliográficas

[1] Allen, Phillip E.; Holdberg, Douglas R. *CMOS Analog Circuit Design*. Oxford University Press, 1987.

[2] CORTES, Fernando; FABRIS, Eric; BRITO, Juan Pablo M.; BAMPI, Sergio. Análise e Projeto de Módulos Amplificadores e Comparadores em Tecnologia CMOS 0.35um. IX WORKSHOP IBERCHIP, 2003.

[3] *Design of Analog CMOS Integrated Circuits / Behzad Razavi – International Edition*: McGRAW-HILL, 2001

[4] Sedra, Adel S. e Smith, Kenneth C., *Microeletrônica 4ª ed.*, São Paulo, Makron Book, 2004.

[5] *Analysys and Design of Analog Integrated Circuits / Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer – 4th edition*: John Wiley & Sons, 2001

[6] Projeto de Circuitos Integrados, Luiz Carlos Moreira. Disponível em: <<http://www.ccs.unicamp.br/cursos/fee107/download/cap16.pdf>>. Acesso em: 02 de julho de 2013.

[7] *MicroWind3 Software* Autor: Dr. Etienne Sicard. Disponível em: <http://intrade.insa-tlse.fr/~etienne/Microwind/index.html>>. Acesso em: 20 de Julho 2013.