

UNIVERSIDADE FEDERAL DE CAMPINA GRANDE
CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA
CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Trabalho de Conclusão de Curso

Análise comparativa de Conversores Estáticos
para correção de Fator de Potência

Louelson A. L. de Azevedo C. Costa

Campina Grande - PB
Agosto de 2014

LOUELSON A. L. de AZEVEDO C. COSTA

ANÁLISE COMPARATIVA DE CONVERSORES ESTÁTICOS PARA CORREÇÃO
DE FATOR DE POTÊNCIA

Trabalho de Conclusão de Curso submetido à Unidade Acadêmica de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Orientador: Prof. Dr. Montiê Alves Vitorino

Campina Grande - PB

Agosto de 2014

LOUELSON A. L. de AZEVEDO C. COSTA

ANÁLISE COMPARATIVA DE CONVERSORES ESTÁTICOS PARA CORREÇÃO
DE FATOR DE POTÊNCIA

Trabalho de Conclusão de Curso submetido à Unidade Acadêmica de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Aprovada em Agosto de 2014.

BANCA EXAMINADORA

Prof. Dr. Montiê Alves Vitorino - Orientador
UFCG

Prof. Dr. Maurício Beltrão de Rossiter Corrêa
UFCG

Campina Grande - PB

Agosto de 2014

Dedicado aos meus pais e ao meu irmão.

Agradecimentos

Agradeço aos professores Maurício e Montiê pelas oportunidades dadas até aqui, e por acreditarem em mim.

Agradeço a minha namorada, Nayara, pelo apoio e ajuda dados durante todo o curso.

Agradeço aos amigos que participaram desta etapa da minha vida.

"É certo ser derrotado pelo inimigo, mas errado ser derrotado pelo medo."

Sr. Miyagi

Resumo

O presente trabalho de conclusão de curso estuda conversores estáticos para correção de fator de potência (*Power Factor Correction* - PFC), partindo de quatro topologias já conhecidas, porém com uma técnica de controle que atua sobre a corrente média do indutor, ao contrário das técnicas usuais que buscam controlar a oscilação da corrente. Todas as topologias foram dimensionadas para a potência de 2 kW, visando mantê-las em um mesmo cenário de simulação. As simulações foram feitas utilizando o SIMUN-LINK, ferramenta de programação com diagramas de blocos do MATLAB ©. Tomando por figura de mérito o fator de potência, elegeu-se o melhor conversor dentre os estudados.

Palavras-chave: Conversores Estáticos, Correção de Fator de Potência, Controle pela Corrente Média.

Sumário

Agradecimentos	v
Resumo	vii
Lista de Figuras	x
1 Introdução	1
2 Conversores estáticos para Correção de Fator de Potência	3
3 Simulações	12
4 Resultados	16
5 Conclusão	17
Referências Bibliográficas	18
6 Anexos	19

Lista de Tabelas

4.1	Fatores de potência dos conversores estudados	16
-----	---	----

Lista de Figuras

2.1	Topologias de conversores estudadas.	4
2.2	Diagrama de controle geral estudado.	5
2.3	Estados possíveis do ACM PFC.	5
2.4	Estados possíveis do <i>Interleaved</i> PFC.	8
2.5	Estados possíveis do BTBBL PFC.	9
2.6	Estados possíveis do SBL PFC.	10
2.7	Topologia proposta ACM PFC Isolado.	11
2.8	Topologia proposta BTBBL PFC Isolado.	11
3.1	Variáveis de interesse para o ACM PFC (2 kW).	13
3.2	Variáveis de interesse para o <i>Interleaved</i> PFC (2 kW).	13
3.3	Variáveis de interesse para o BTBBL PFC (2 kW).	14
3.4	Variáveis de interesse para o SBL PFC (2 kW).	14
3.5	Variáveis de interesse para o ACM PFC Isolado (2 kW).	14
3.6	Variáveis de interesse para o BTBBL PFC Isolado (2 kW).	15
6.1	Diagrama de blocos para simulação do ACM PFC no SIMULINK ©.	20
6.2	Diagrama de blocos para simulação do <i>Interleaved</i> PFC no SIMULINK ©.	21
6.3	Diagrama de blocos para simulação do BTBBL PFC no SIMULINK ©.	22
6.4	Diagrama de blocos para simulação do SBL PFC no SIMULINK ©.	23
6.5	Diagrama de blocos para simulação do ACM PFC Isolado no SIMULINK ©.	24
6.6	Diagrama de blocos para simulação do BTBBL PFC Isolado no SIMULINK ©.	25
6.7	Diagrama de blocos do controle do ACM PFC e do BTBBL PFC.	26
6.8	Diagrama de blocos do controle do <i>Interleaved</i> PFC.	26
6.9	Diagrama de blocos do controle do SBL PFC.	26

Capítulo 1

Introdução

A busca pela Eficiência Energética é uma linha de pesquisa sempre vigente na Engenharia Elétrica. Mais especificamente, neste trabalho estuda-se as fontes de alimentação com dois estágios: retificação e correção de fator de potência (*Power Factor Correction* - PFC). As fontes de alimentação, com o estágio de retificação, nada mais são que um conversor cuja entrada é alternada e a saída é contínua. A retificação é feita por uma ponte completa de diodos, fornecendo uma onda com retificação completa para o conversor que irá atuar sobre a corrente de entrada e a tensão de saída. Quando busca-se controlar o fator de potência da tensão e corrente de entrada, chama-se o conversor de *PFC Converter*.

O desempenho desses tipos de conversores estão sempre melhorando devido pesquisas que buscam aperfeiçoar as chaves (transistores) que são utilizadas, desenvolvimento de novos materiais magnéticos e novas estratégias de controle.

Neste trabalho, são estudadas quatro topologias de *PFC Converters* com dois estágios (retificador e conversor elevador), com o controle da corrente do indutor sendo feito sobre o seu valor médio. Nota-se que como a ponte retificadora é composta por diodos, o fluxo de potência dos conversores é unidirecional, do lado de Corrente Alternada para Corrente Contínua. Usualmente, o controle de corrente de fontes de alimentação é feito sobre o seu valor de pico, ou seja, controlam a oscilação da corrente em torno do seu valor médio. No controle denominado *Average Current Mode Control* (ACMC), o controlador irá garantir que a corrente média seja igual à referência, referência esta gerada pela tensão na carga. Ao se combinar o ACMC com a estratégia de PFC, já que a entrada do sistema será um sinal senoidal.

Desta forma, é feita a análise dos estados de cada conversor, cálculo do indutor, controle de corrente e de tensão, simulação das topologias e estudo comparativo da figura de mérito eleita, que foi o fator de potência.

Capítulo 2

Conversores estáticos para Correção de Fator de Potência

Os conversores estudados são [1] *Average Current Mode Control Boost Power Factor Correction Converter* - ACM PFC, *Interleaved Boost Power Factor Correction Converter* - *Interleaved PFC*, cujas topologias são ilustradas na Figura 2.1, *Back-to-back Bridgeless Boost Power Factor Correction Converter* - BTBBL PFC e o *Semi-bridgeless Boost Power Factor Correction Converter* - SBL PFC. Todos os conversores são do tipo elevador (*boost*). A alimentação parte da rede elétrica que é retificada na entrada dos conversores, com exceção do BTBBL PFC, onde o retificador é conectado após as chaves. Ainda são propostas duas topologias isoladas: ACM PFC Isolado e o BTBBL PFC Isolado, que serão comentados no final do capítulo.

A lógica de controle é bem parecida para os quatro casos, com os ganhos dos controladores sendo o mesmo para todos, porém haverá pequenas diferenças nos controles dos conversores *Interleaved PFC* e SBL PFC, que serão comentadas em suas respectivas seções.

A forma básica do controlador é apresentada na Figura 2.2, onde as entradas são: o sinal da fonte de alimentação de corrente alternada, que é normalizada e então tem seu valor absoluto (bloco ABS); a corrente do indutor (que também passa pelo bloco ABS) e a tensão de saída, além da tensão de saída de referência que se deseja aplicar à carga. O erro entre a tensão de saída e a sua referência passa por um controlador proporcional integral, cuja saída é multiplicada pelo sinal da fonte de alimentação, com isto é gerado o sinal de corrente de referência, que será comparado com a corrente do indutor, para então,

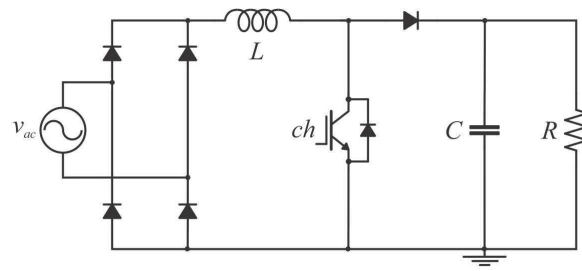
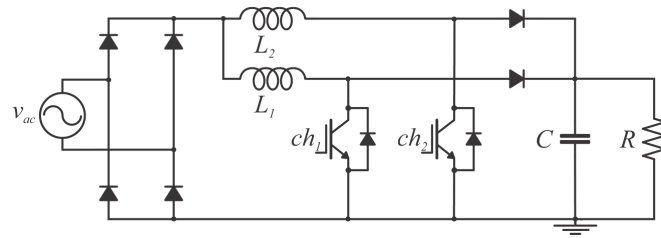
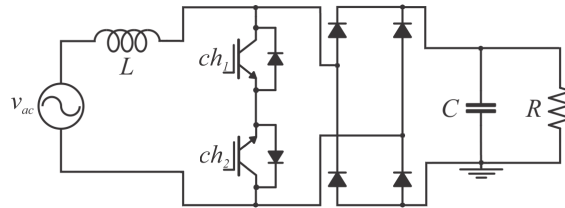
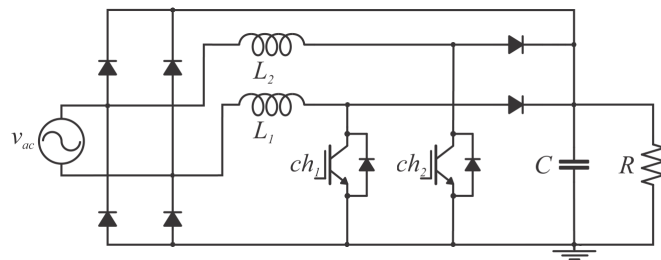
(a) *ACM PFC.*(b) *Interleaved PFC.*(c) *BTBBL PFC.*(d) *SBL PFC.*

Figura 2.1: Topologias de conversores estudadas.

ao passar por outro controlador PI, gerar o sinal para o PWM, onde há a comparação com uma portadora dente-de-serra. Por fim, o sinal que possuirá dois níveis lógicos (um ou zero), irá comandar a(s) chave(s) do conversor em questão.

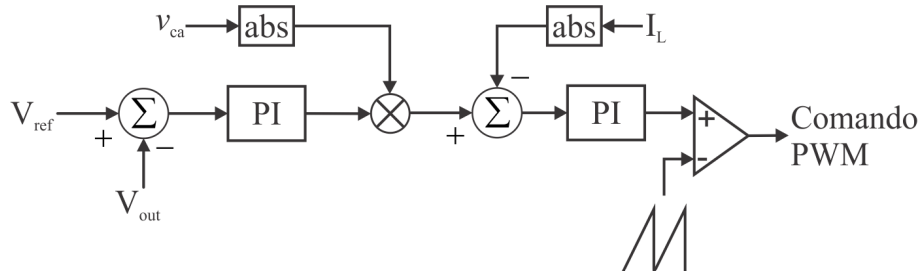
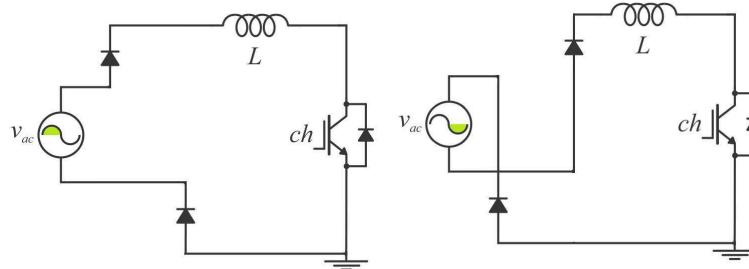


Figura 2.2: Diagrama de controle geral estudado.

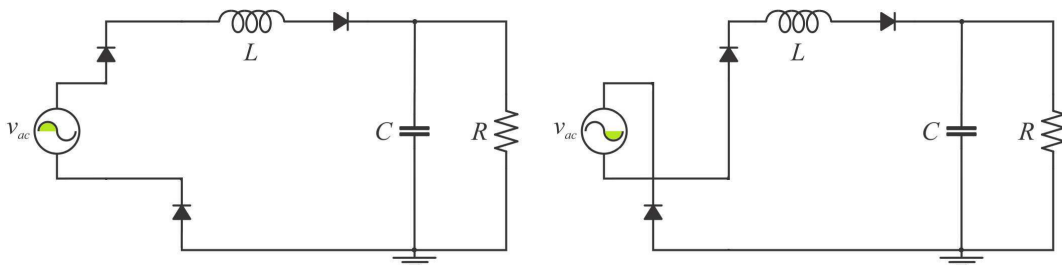
ACM PFC

A arquitetura básica do ACM PFC consiste de uma ponte retificadora composta de diodos, um *Field Effect Transistor* (FET), um diodo de saída e um indutor na sua entrada. Sua composição é igual ao do conversor *boost* convencional, todavia nesse estudo a sua entrada será uma senoide retificada, ao invés de um sinal constante.

A Figura 2.3 mostra os estados possíveis do conversor ACM PFC, que totalizam quatro pois haverá a combinação do ciclo positivo e negativo da tensão com o estado ligado ou desligado da chave.



(a) Ciclo positivo de tensão, chave ligada. (b) Ciclo negativo de tensão, chave ligada.



(c) Ciclo positivo de tensão, chave desligada. (d) Ciclo negativo de tensão, chave desligada.

Figura 2.3: Estados possíveis do ACM PFC.

Uma vez que a corrente é retificada, enquanto a chave estiver ligada (conduzindo

corrente, Figuras 2.3(a) e (b)) o indutor irá acumular energia, e quando a chave for bloqueada (Figuras 2.3(c) e (d)), a corrente passará pelo diodo em direção à carga.

O cálculo de indutância pode ser visto em [3]. Partindo das Figuras 2.3, quando a chave estiver conduzindo, tem-se:

$$V_{sp} = L \frac{I_L}{DT} \quad (2.1)$$

$$DT = \frac{LI_L}{V_{sp}} \quad (2.2)$$

Quando a chave estiver bloqueada, tem-se:

$$V_o - V_{sp} = L \frac{I_L}{(1-D)T} \quad (2.3)$$

$$(1-D)T = L \frac{I_L}{V_o - V_{sp}} \quad (2.4)$$

Como a soma dos intervalos em que a chave está ligada e desligada deve ser igual a um período total de funcionamento

$$DT + (1-D)T = T \quad (2.5)$$

Sendo assim, substituindo 2.2 e 2.4 em 2.5, de invertendo a equação de modo a se introduzir a frequência de chaveamento mínima, encontra-se

$$f_{min} = \frac{1}{DT + (1-D)T} \quad (2.6)$$

$$f_{min} = \frac{V_{sp}(V_o - V_{sp})}{LI_L V_o} \quad (2.7)$$

Agora, assumindo um rendimento unitário, bem como um fator de potência unitário, ou seja, a potência de saída é igual a de entrada, que é encontrada ao se multiplicar os valores RMS de tensão e corrente de entrada.

$$P_i = V_{s_{rms}} I_{s_{rms}} = P_o \quad (2.8)$$

$$I_{s_{rms}} = \frac{P_o}{V_{s_{rms}}} \quad (2.9)$$

Para uma forma de onda triangular, o valor de pico é igual a $2\sqrt{2}$ vezes o valor RMS (relação entre a corrente de entrada e a do indutor). Para a tensão, supondo uma senóide perfeita na entrada, tem-se que o valor de pico é igual a $\sqrt{2}$ vezes o valor RMS, então

$$I_L = 2\sqrt{2}I_{s_{rms}} = 2\sqrt{2}\frac{P_o}{V_{s_{rms}}} \quad (2.10)$$

$$I_L = 2\sqrt{2}\frac{P_o}{\frac{V_{sp}}{\sqrt{2}}} \quad (2.11)$$

$$I_L = 4\frac{P_o}{V_{sp}} \quad (2.12)$$

Então, a corrente máxima no indutor ocorrerá quando a tensão de entrada for mínima. Substituindo 2.12 em 2.7, e isolando a indutância desejada, encontra-se que o valor da indutância para o ACM PFC é

$$L = \frac{V_{sp}^2(V_o - V_{sp})}{4f_{min}P_oV_o} \quad (2.13)$$

Para cálculo do capacitor conectado em paralelo com a carga, que será o mesmo em todos os conversores visto que busca-se uma mesma taxa de oscilação de tensão para eles, desenvolve-se segundo [5], pág. 216. Seja

$$\Delta Q = DT\frac{V_o}{R} \quad (2.14)$$

Onde ΔQ é a variação de cargas no capacitor, e R é o valor de resistência da carga. Então, segue

$$\Delta Q = C\Delta V_o \quad (2.15)$$

$$C\Delta V_o = DT\frac{V_o}{R} \quad (2.16)$$

Sabendo que o período é o inverso da frequência e que

$$D = 1 - \frac{V_{s_{rms}}}{V_o} \quad (2.17)$$

Ao se resolver 2.16 para C, encontra-se que

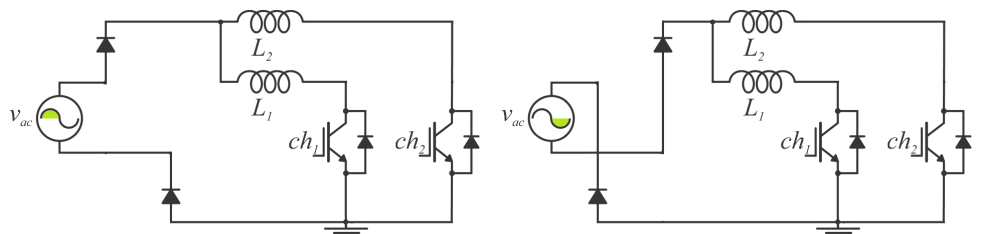
$$C = \frac{1 - \frac{V_{s,rms}}{V_o}}{R \frac{\Delta V_o}{V_o} f} \quad (2.18)$$

Onde $\Delta V_o/V_o$ é o nível de oscilação de tensão que se deseja sobre o capacitor da saída.

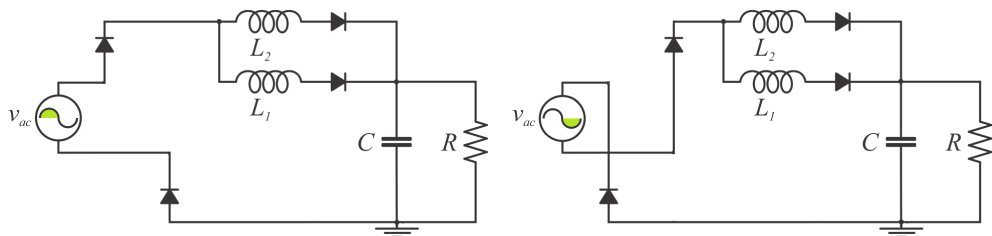
Interleaved PFC

O *Interleaved PFC* (cujo estados possíveis podem ser observados na Figura 2.4) é composto por dois ACM PFC em paralelo, dividindo a corrente de entrada entre os dois indutores (L_1 e L_2). Em relação ao controle do ACM PFC, aqui deve-se utilizar dois comandos PWM para cada chave, defasados de 180° entre si [1].

Como haverá a divisão da corrente de entrada em N circuitos, onde N é o número de conversores em paralelo, que no caso são dois, perceb-se que a corrente se dividirá pelas duas indutância, fazendo-se necessário indutores maiores [4], assim a partir de 2.13, encontra-se que



(a) Ciclo positivo de tensão, chaves ligadas. (b) Ciclo negativo de tensão, chaves ligadas.



(c) Ciclo positivo de tensão, chaves desligadas. (d) Ciclo negativo de tensão, chaves desligadas.

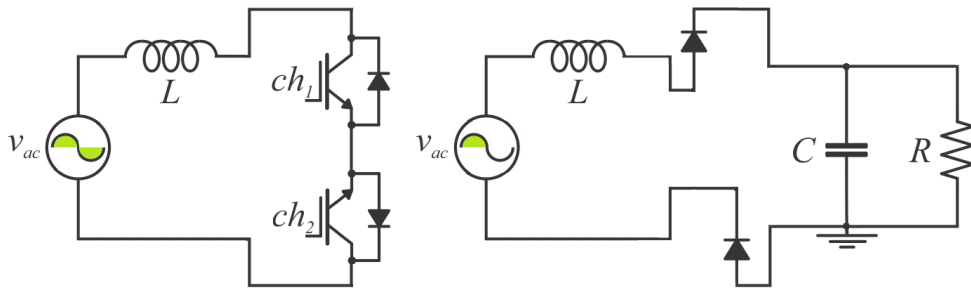
Figura 2.4: Estados possíveis do *Interleaved PFC*.

$$L_1 = L_2 = 2L = 2 \frac{V_{s_p}^2 (V_o - V_{s_p})}{4f_{min} P_o V_o} \quad (2.19)$$

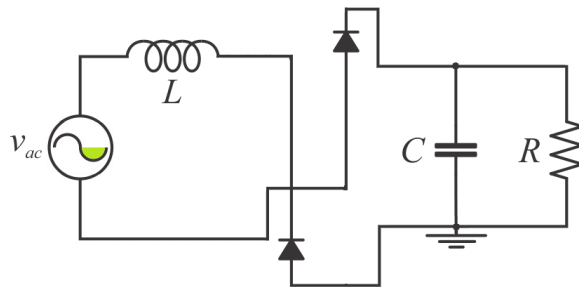
$$L_1 = L_2 = \frac{V_{s_p}^2 (V_o - V_{s_p})}{2f_{min} P_o V_o} \quad (2.20)$$

BTBBL PFC

No BTBBL PFC, o indutor está conectado diretamente à fonte de alimentação CA. As chaves utilizadas são de sentidos opostos par garantir a bidirecionalidade (ambas recebem exatamente o mesmo comando PWM), e irá acumular energia nos indutores quando estiverem conduzindo (Figura 2.5(a)), e seu sentido irá depender do ciclo da tensão. Quando a chave está desligada, a energia flui pela ponte de diodo e, devido a retificação, sempre irá fornecer energia para a carga, Figuras 2.5(b) e (c). Para simulação, o valor de indutância utilizado foi o mesmo que o encontrado para o *Interleaved* PFC.



(a) Ciclo positivo e negativo de tensão, chaves ligadas. (b) Ciclo positivo de tensão, chaves desligadas.



(c) Ciclo negativo de tensão, chaves desligadas.

Figura 2.5: Estados possíveis do BTBBL PFC.

SBL PFC

O SBL PFC possui uma estrutura bem parecida com o ACM PFC, porém os diodos pra parte superior do que era a ponte retificadora no *Interleaved* PFC agora serão diodos de proteção contra sobre-tensão, ou seja, como a tensão na carga será de 390 V, devido ao controle, caso a tensão de entrada ultrapasse esse valor os diodos irão conduzir, então a corrente percorrerá o fio superior do esquema. Durante o ciclo positivo de tensão, haverão dois estados (Figura 2.6(a) e (b)), no primeiro, com a chave 2 ligada, a energia se acumulará no indutor L_2 ; quando as chaves forem desligadas, o indutor L_2 irá descarregar na carga, e a corrente retornará pelo diodo de retificação e pelo indutor L_1 . Durante o ciclo negativo ocorrerá o mesmo processo, porém L_1 irá descarregar e L_2 conduzirá a corrente que retorna, junto com o diodo de retificação. Nota-se que sempre haverá corrente percorrendo o diodo reverso de uma das chaves. O controle do SBL PFC se assemelha ao do *Interleaved* PFC, porém ele faz uso de apenas uma portadora para gerar o comando PWM. Para a simulação, também utilizou-se o mesmo valor de indutância que o dimensionado para o *Interleaved* PFC

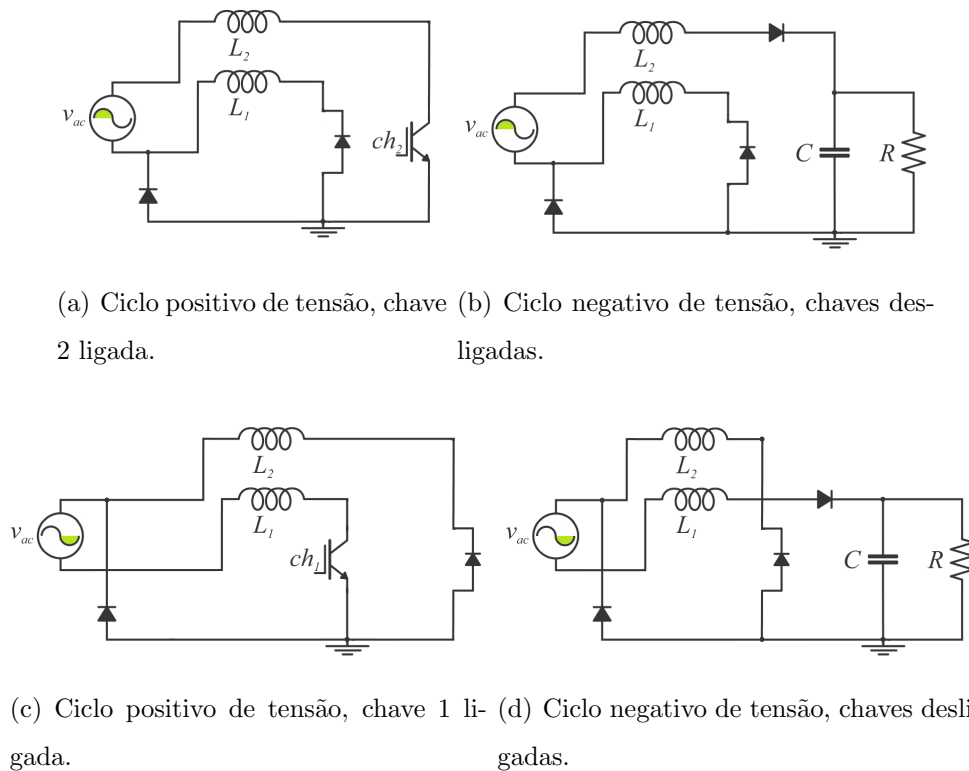


Figura 2.6: Estados possíveis do SBL PFC.

ACM e BTBBL PFC Isolados

Além das quatro topologias estudadas, duas novas são propostas. Elas partem dos conversores já apresentados, porém é adicionado um transformador para proporcionar uma isolamento galvânica entre a rede elétrica e carga. Nestas topologias, o controle utilizado é o mesmo que para o ACM PFC.

Nas Figuras 2.7 e 2.8, observa-se as novas topologias. Note que há um novo arranjo entre a chave e a carga, em ambos os casos. O diodo adicionado evita que haja um curto-circuito no instante de disparo da chave, além de não permitir que o fluxo de energia retorne quando a chave estiver aberta.

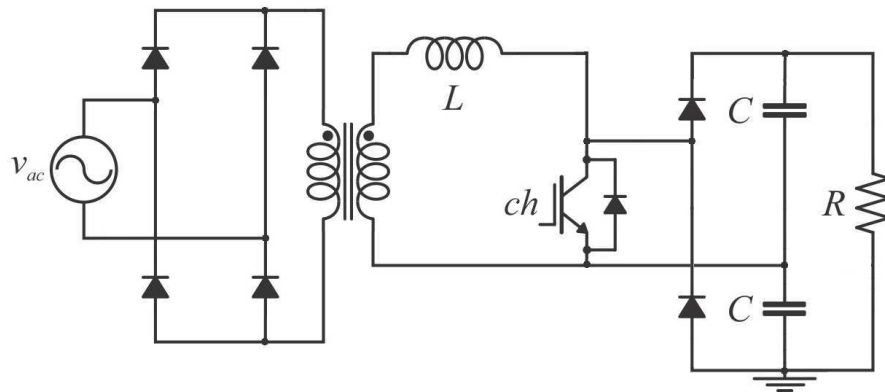


Figura 2.7: Topologia proposta ACM PFC Isolado.

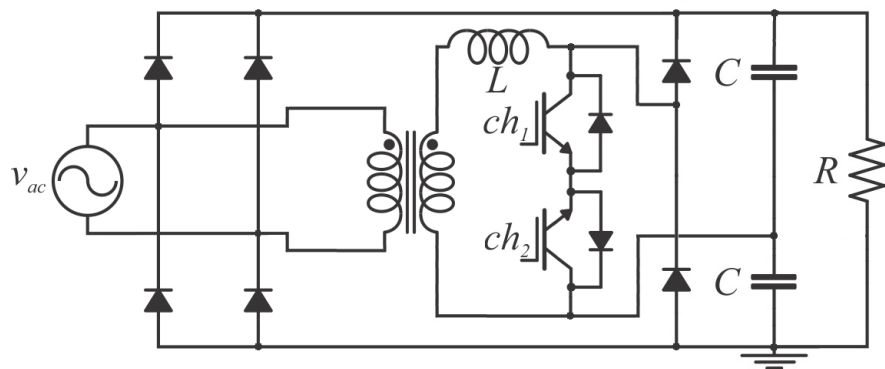


Figura 2.8: Topologia proposta BTBBL PFC Isolado.

Na Figura 2.8, a utilização do ponto central do capacitor possibilita a remoção de dois diodos da ponte, que seria completa. Com isso consegue-se uma redução nas perdas por chaveamento e por condução. Como nos estudos anteriores, os valores de indutância e capacitância foram os mesmos previamente calculados.

Capítulo 3

Simulações

De posse das equações para dimensionamento dos indutores e capacitores, partiu-se para a etapa de simulação dos conversores, aplicando as alterações necessárias para os conversores do BTB e SBL. O ambiente de simulação utilizado foi o SIMULINK ©, ferramenta de programação por diagrama de blocos do MATLAB ©, através da biblioteca sim power systems. Os diagramas de blocos que implementaram os circuitos podem ser consultados no Anexo A.

Para criar um cenário comum, definiu-se que a potência máxima a ser processada pelos conversores seria de 2 kW, sendo feitas também simulações para 1.5 kW, 1 kW e 0.5 kW para análise do fator de potência. Como fonte de alimentação, foi utilizada uma fonte ca de 220 V @ 60 Hz ideal. As chaves apresentam uma queda de tensão de, com uma resistência de condução de . Os diodos apresentam uma queda de tensão de, com uma resistência de condução de. As indutâncias tiveram uma resistência de associadas em série, de modo a modelar perdas por condução. A carga alimentada é uma resistência que exige uma tensão de 390 V sobre ela. O valor de capacitância utilizado em todos os conversores foi de 810 μF , enquanto que as indutâncias para o ACM, ACM Isolado, BTBBL e BTBBL Isolado foram de 240 μH , e 360 μH para o *Interleaved* e para o SBL.

O passo de cálculo utilizado foi de 10^{-6} s, e o tempo de simulação utilizado foi de 0.2 s, já que foi observado que todos os sistemas atingiram seu regime permanente antes desse instante de tempo. Os diagramas de bloco que representam cada inversor podem ser consultados no Anexo A.

Para análise da corrente e tensão de entrada, bem como tensão de saída, foram feitas simulações no nível de 2kW. Os resultados das simulações podem ser observados

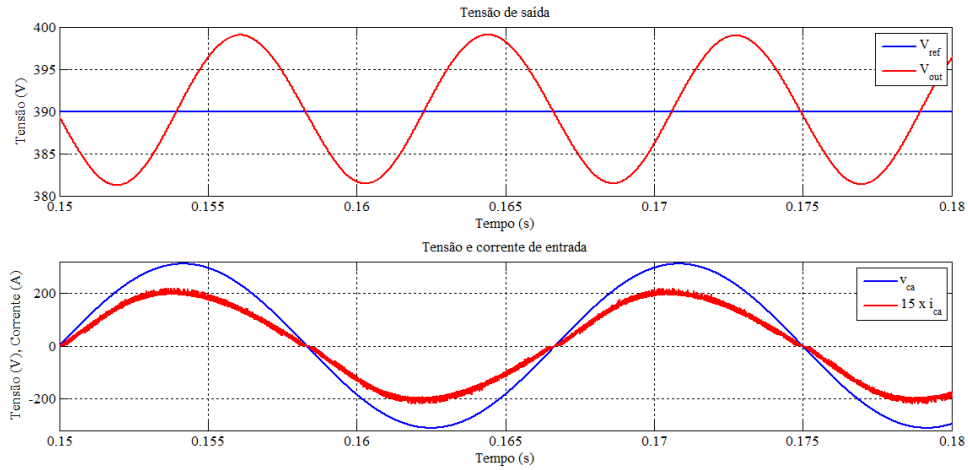


Figura 3.1: Variáveis de interesse para o ACM PFC (2 kW).

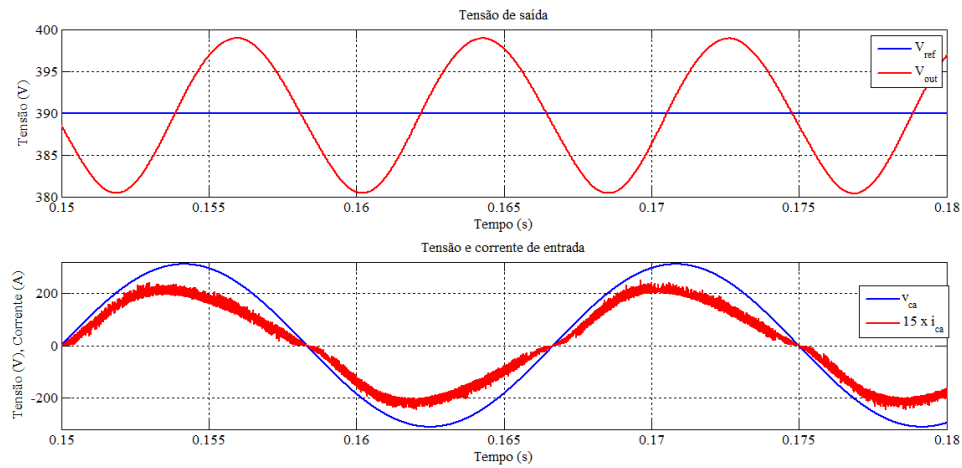


Figura 3.2: Variáveis de interesse para o *Interleaved* PFC (2 kW).

nas Figuras 3.1, 3.2, 3.3, 3.4, 3.5 e 3.6.

Nota-se que visualmente, todos apresentaram um resultado satisfatório em relação ao sincronismo de tensão e corrente. Em relação à forma de onda da corrente, também houve uma uniformidade em relação a sua qualidade. As correntes e tensões de entrada estão em fase e as tensões de saída seguiram suas referências. Porém, ao se calcular o fator de potência uma análise mais detalhada pode ser feita.

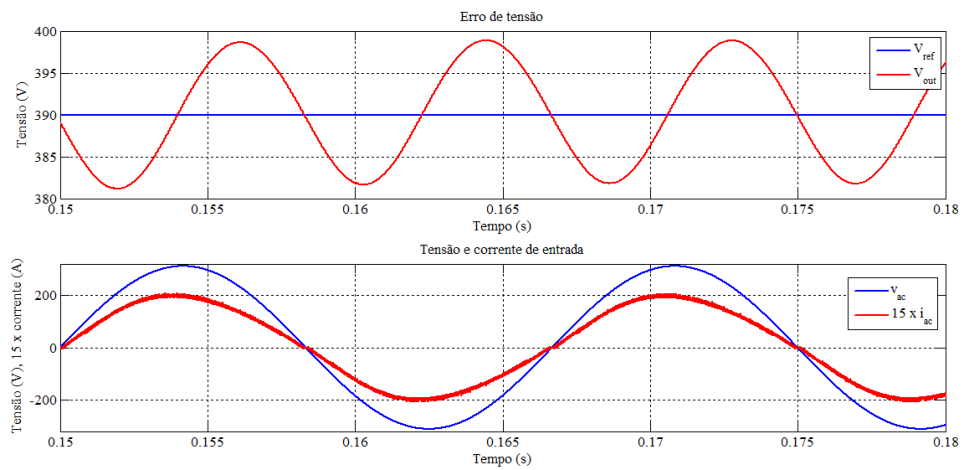


Figura 3.3: Variáveis de interesse para o BTBBL PFC (2 kW).

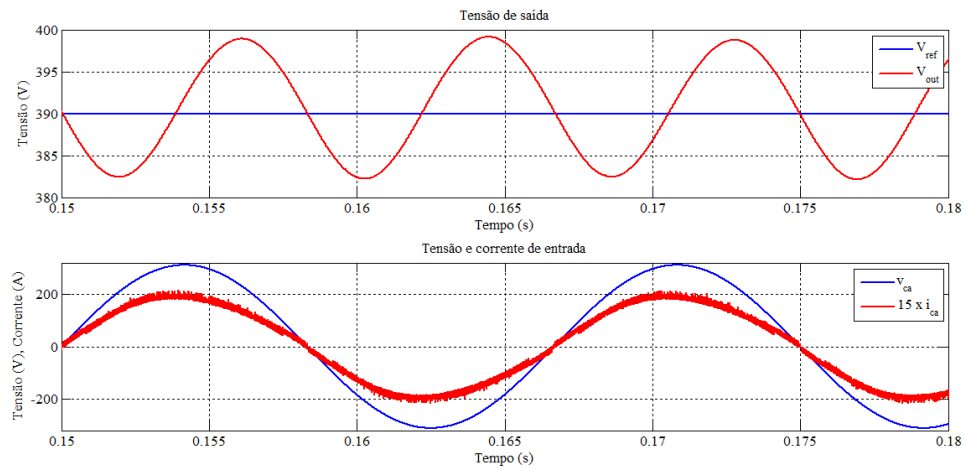


Figura 3.4: Variáveis de interesse para o SBL PFC (2 kW).

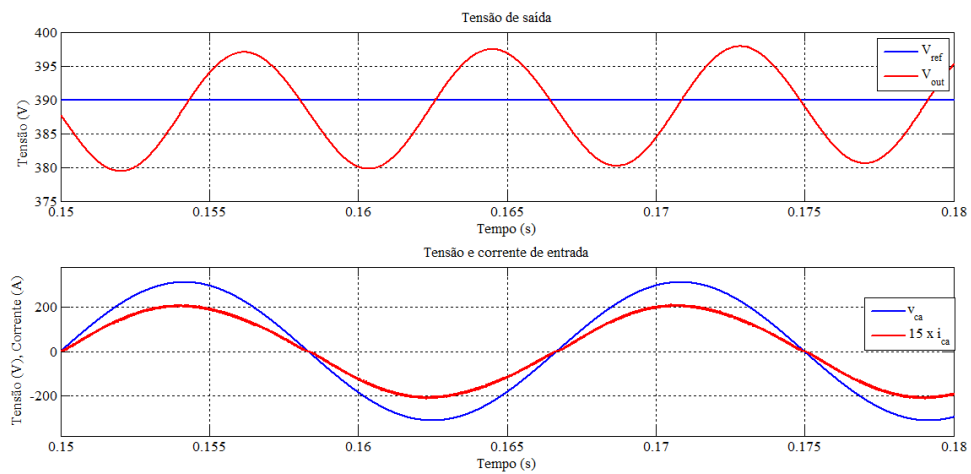


Figura 3.5: Variáveis de interesse para o ACM PFC Isolado (2 kW).

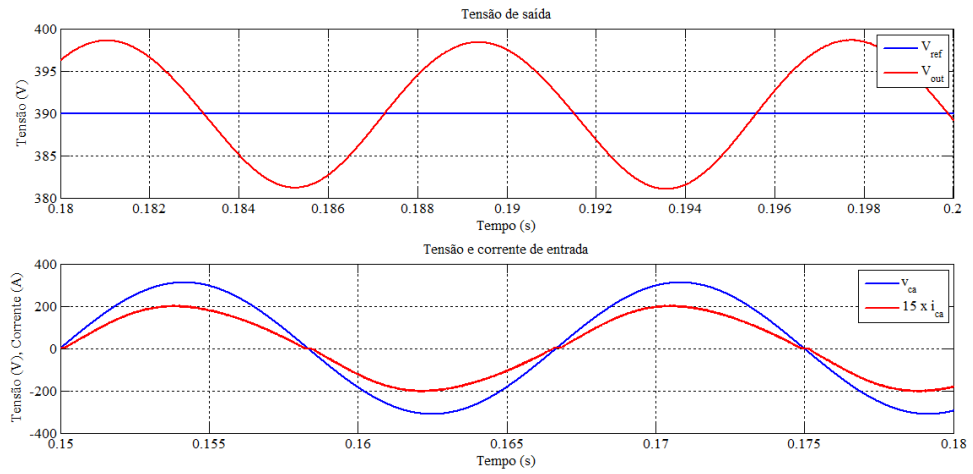


Figura 3.6: Variáveis de interesse para o BTBBL PFC Isolado (2 kW).

Capítulo 4

Resultados

Na tabela 4.1, destaca-se os fatores de potência de cada conversor para cada nível de potência simulado. Nota-se que todos os conversores apresentaram resultados bem próximos para níveis de potência acima de 1 kW, mas deve-se tomar cuidado com essa análise. Visto que o controle garante que os reativos permaneçam em certo valor, ao se aumentar a potência ativa, fatalmente o fator de potência também aumentará.

Sendo assim, chama-se atenção para o nível de 500 W de potência. Percebe-se que o ACM PFC Isolado obteve o melhor desempenho em relação ao fator de potência, enquanto o *Interleaved* PFC obteve o pior dos resultados.

Tabela 4.1: Fatores de potência dos conversores estudados

Potência (kW)	ACM	Inter	BTBBL	SBL	ACM Iso	BTBBL Iso
0.5	0.9986	0.9960	0.9985	0.9993	0.9999	0.9993
1.0	0.9991	0.9963	0.9989	0.9993	0.9999	0.9994
1.5	0.9992	0.9966	0.9991	0.9994	0.9999	0.9994
2.0	0.9993	0.9969	0.9992	0.9994	0.9999	0.9994

Obvserva-se que a análise de fator de potência deve ser tomada, claro, para o nível de potência da aplicação que se está desenvolvendo, no caso: 2 kW. Para níveis mais baixos de potência, percebe-se que as topologias propostas tivera um desempenho melhor.

Capítulo 5

Conclusão

Neste trabalho foram estudadas quatro topologias de conversores já conhecidas, porém com um tipo de controle diferente do usual. Observou-se que com o controle estudado a correção do fator de potência apresentou resultados excelentes, acima de 99 %. Todas as topologias apresentaram uma corrente de entrada razoável. Apesar do desempenho dos conversores variar um pouco para diferentes níveis de potência, o conversor ACM PFC Isolado apresentou um resultado constante e quase ideal em todos os níveis.

Para estudos futuros, sugere-se o próximo passo natural do trabalho, que seria a construção de protótipos para análises experimentais, etapa esta que demandaria ainda um estudo da construção dos indutores, cálculo das correntes e tensões sobre as chaves (estresse sobre a chave) e concepção do circuito impresso.

Ao fim do estudo, tomou-se conhecimento e aprofundamento de uma linha de pesquisa para fontes de alimentação de cargas CC a partir de uma alimentação CA, expandindo os tópicos abordados na disciplina de Eletrônica de Potência.

Referências Bibliográficas

- [1] *Comparative Performance Analysis of High Density and Efficiency PFC Topologies*. Yun-Sung Kim, Won-Yong Sung and Byoung-Kuk Lee, *IEEE TRANSACTIONS ON POWER ELECTRONICS*, VOL. 29, NO. 6, JUNE 2014.
- [2] *Average Current Mode Control of Switching Power Supplies*. Lloyd Dixon, *APPLICATION NOTE*, Unitrode.
- [3] *IRS2168D Additional Design Information*. T Ribarich, *Application Note AN-1151*, International Rectifier.
- [4] *Conversor Boost Interleaved Paralelo Operando no Modo de Condução Crítico*. Montie Alves Vitorino, *Trabalho de Conclusão de Curso*, Universidade Federal de Campina Grande, 2007.
- [5] *Power Electronics*. Daniel W. Hart, *eBook*, McGraw-Hill Valparaiso University, 2011.

Capítulo 6

Anexos

Anexo A - Diagramas de bloco para simulação dos conversores no SIMULINK ©

Neste anexo estão os diagramas de blocos feitos no SIMULINK © utilizados para realização das simulações. Nas Figuras 6.1, 6.2, 6.3, 6.4, 6.5 e 6.6 pode-se ter a visão geral dos programas, já nas Figuras 6.7, 6.8 e 6.9 estão o detalhe do bloco Controlador. Como o ACM PFC e o BTBBL PFC (e suas versões isoladas) possuem exatamente o mesmo diagrama de controle, apenas uma Figura é destinada aos dois.

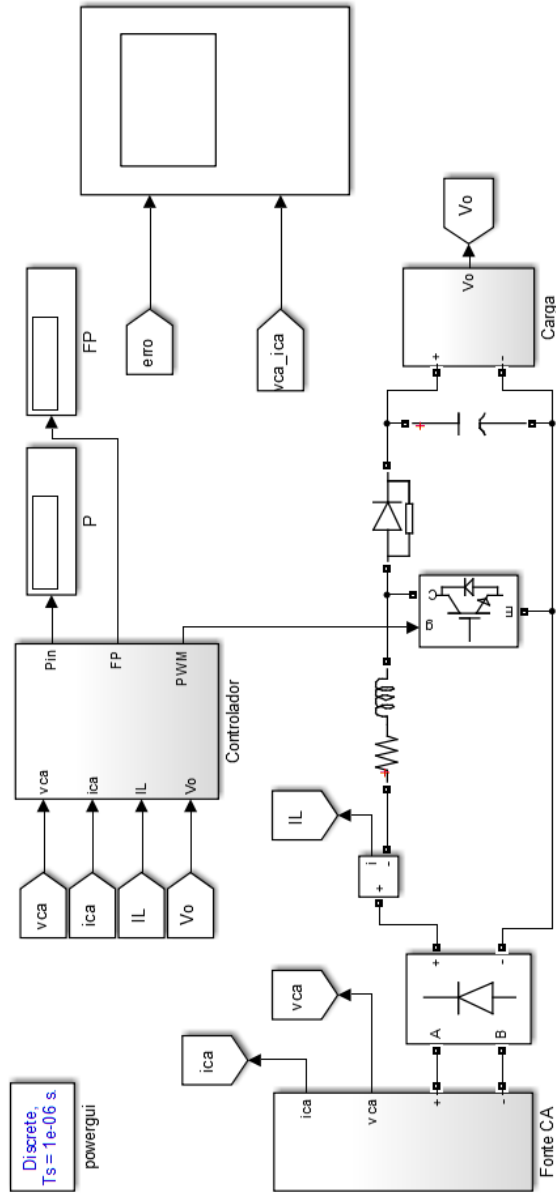


Figura 6.1: Diagrama de blocos para simulação do ACM PFC no SIMULINK ©.

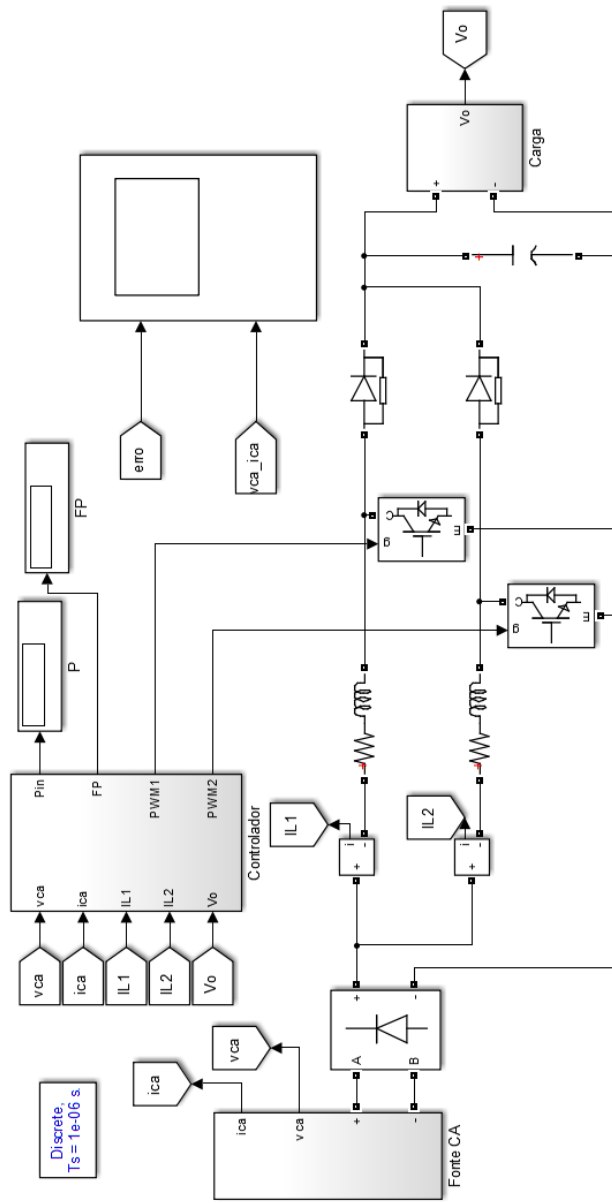


Figura 6.2: Diagrama de blocos para simulação do *Interleaved PFC* no SIMULINK ©.

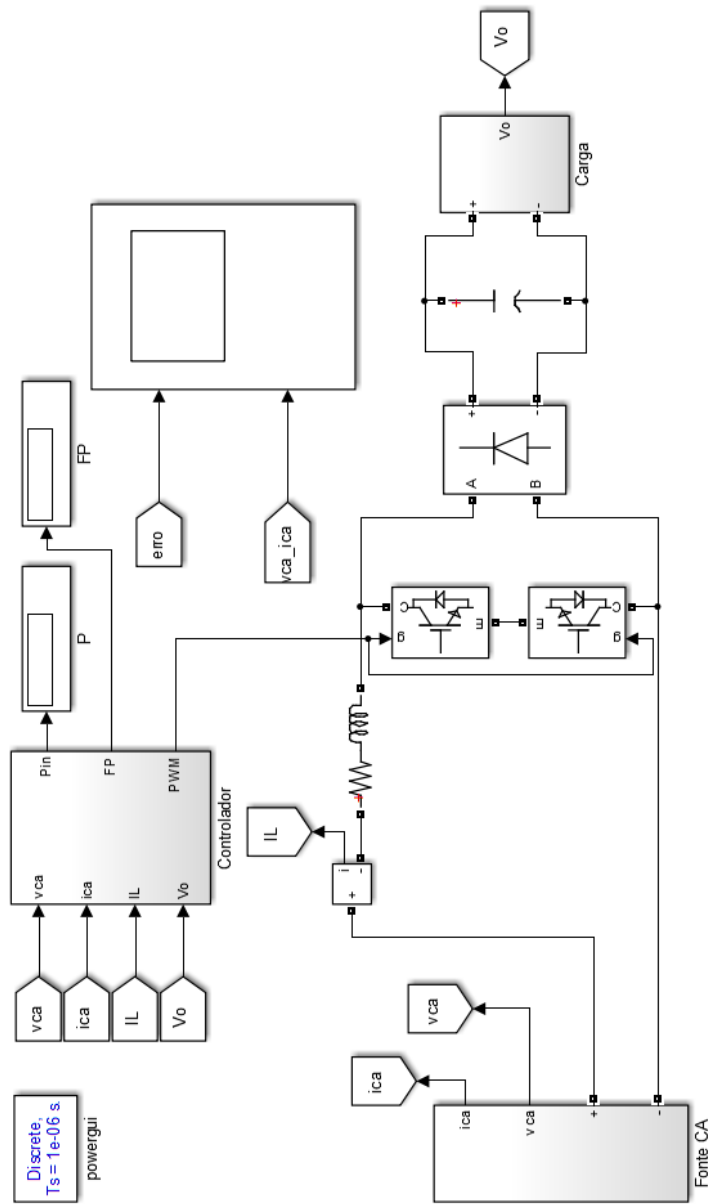


Figura 6.3: Diagrama de blocos para simulação do BTBBL PFC no SIMULINK ©.

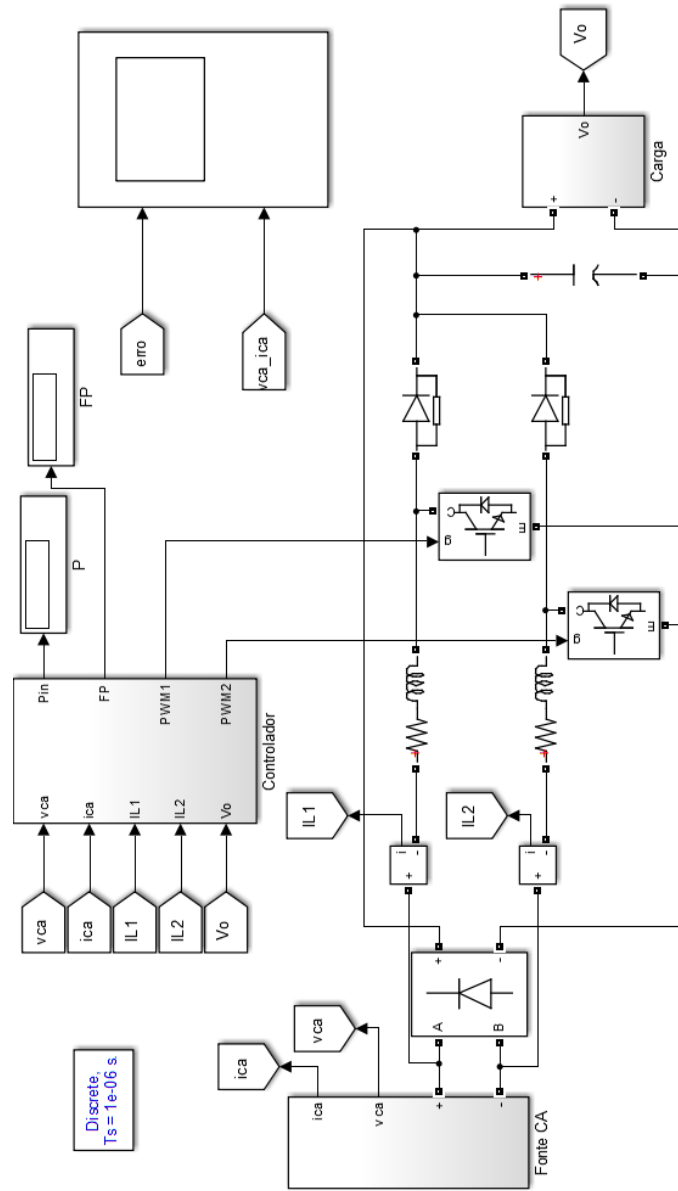


Figura 6.4: Diagrama de blocos para simulação do SBL PFC no SIMULINK ©.

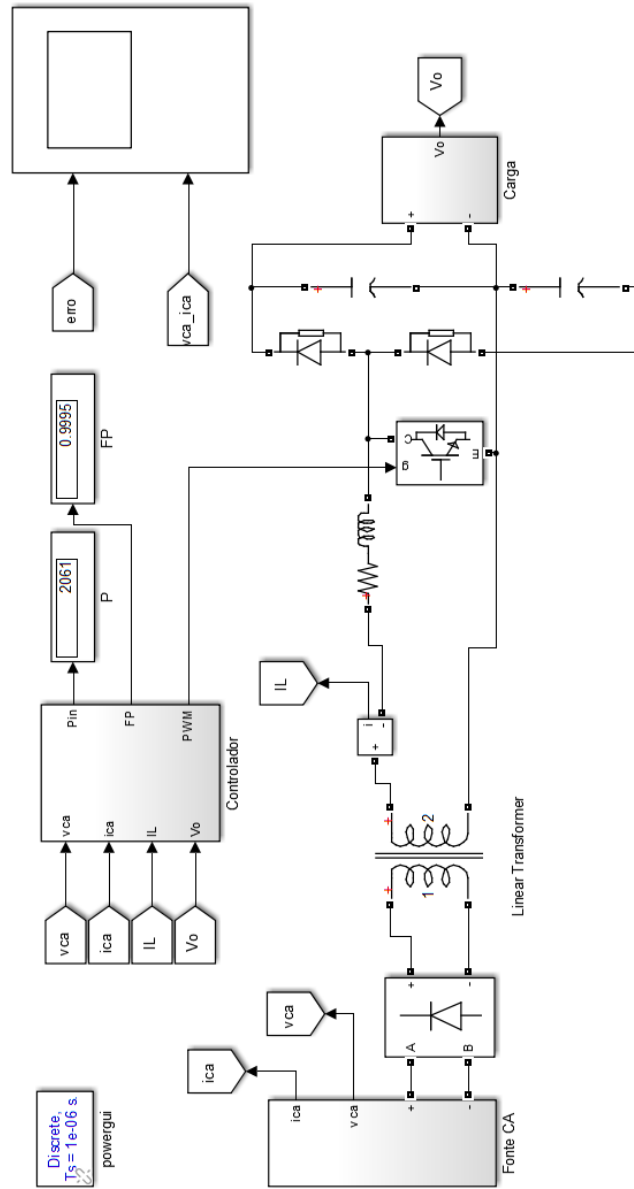


Figura 6.5: Diagrama de blocos para simulação do ACM PFC Isolado no SIMULINK ©.

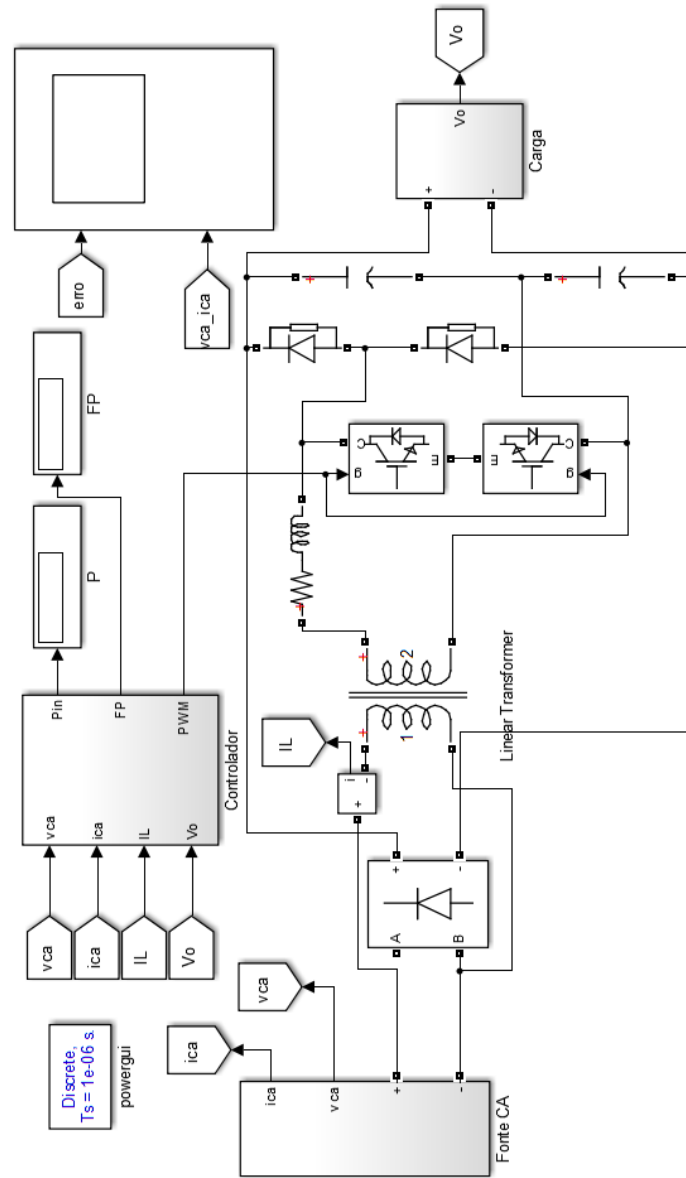


Figura 6.6: Diagrama de blocos para simulação do BTBBL PFC Isolado no SIMULINK ©.

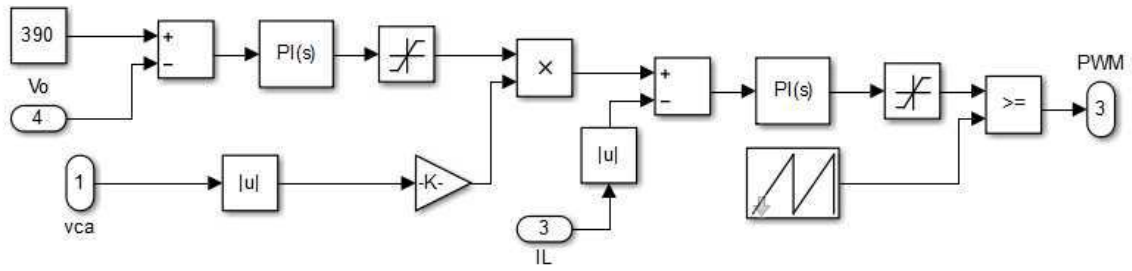


Figura 6.7: Diagrama de blocos do controle do ACM PFC e do BTBBL PFC.

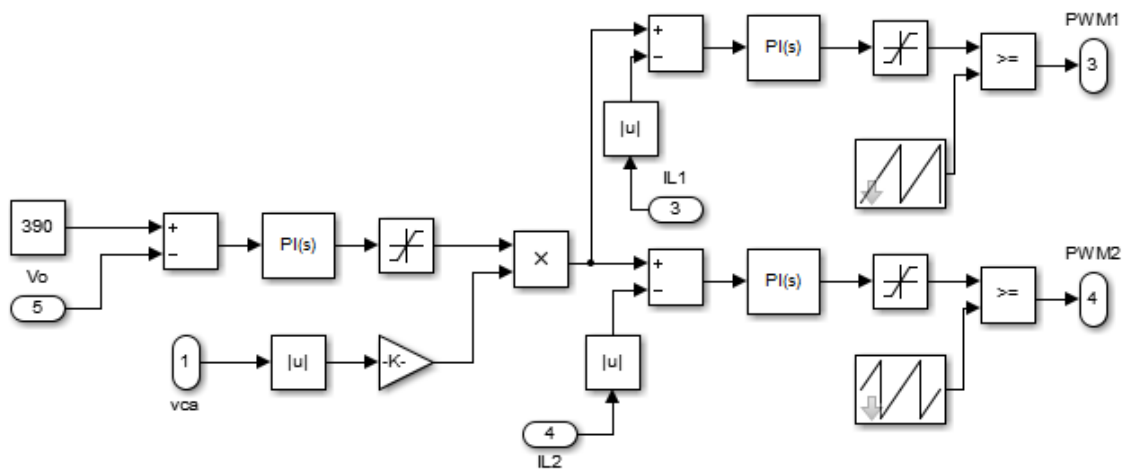


Figura 6.8: Diagrama de blocos do controle do *Interleaved* PFC.

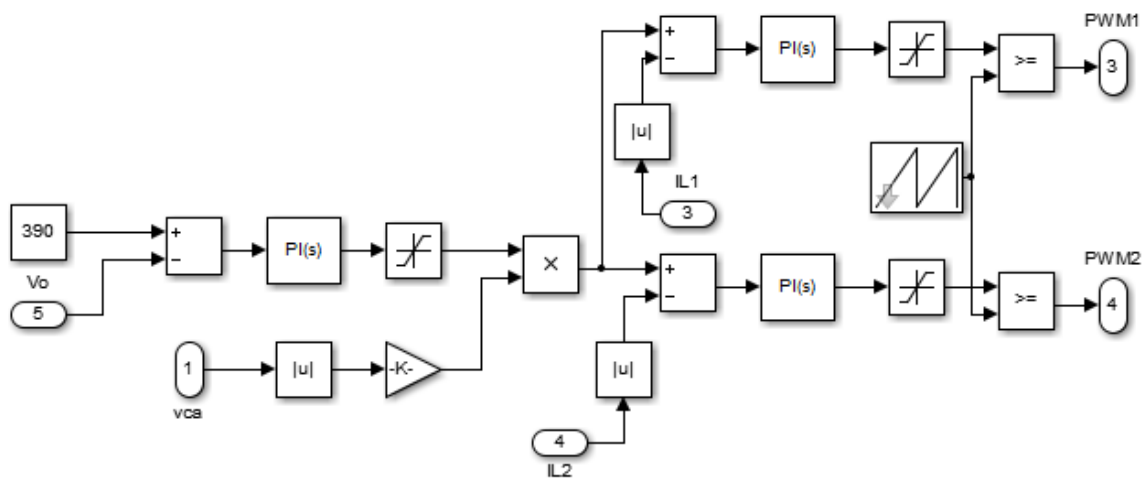


Figura 6.9: Diagrama de blocos do controle do SBL PFC.