



Universidade Federal
de Campina Grande

Centro de Engenharia Elétrica e Informática
Curso de Graduação em Engenharia Elétrica

RUAN CARLOS MARQUES GOMES

CONVERSOR CC-CC RESSONANTE TIPO *LLC* EM MEIA PONTE - PROJETO E ANÁLISE

Campina Grande, Paraíba
Outubro de 2016

RUAN CARLOS MARQUES GOMES

**CONVERTOR CC-CC RESSONANTE TIPO *LLC* EM
MEIA PONTE - PROJETO E ANÁLISE**

Trabalho de Conclusão de Curso submetido à
Unidade Acadêmica de Engenharia Elétrica
da Universidade Federal de Campina Grande
como parte dos requisitos necessários para a
obtenção do grau de Bacharel em Ciências no
Domínio da Engenharia Elétrica.

Área de Concentração : Processamento de Energia

Orientador: Prof. Dr. Montiê Alves Vitorino

Campina Grande, Paraíba

Outubro de 2016

RUAN CARLOS MARQUES GOMES

CONVERTOR CC-CC RESSONANTE TIPO *LLC* EM MEIA PONTE - PROJETO E ANÁLISE

Trabalho de Conclusão de Curso submetido à
Unidade Acadêmica de Engenharia Elétrica
da Universidade Federal de Campina Grande
como parte dos requisitos necessários para a
obtenção do grau de Bacharel em Ciências no
Domínio da Engenharia Elétrica.

Área de Concentração : Processamento de Energia

Aprovado em: / /

Professor Avaliador
Avaliador

Prof. Dr. Montiê Alves Vitorino
Orientador, UFCG

Campina Grande, Paraíba
Outubro de 2016

*Este trabalho é dedicado às crianças adultas que,
quando pequenas, sonharam em se tornar cientistas.*

AGRADECIMENTOS

Agradeço a Deus, em primeiro lugar, por está comigo em todos os momentos desta minha longa jornada, sempre me dando forças nas horas em que pensei em desistir. Pelo dom da vida e por todas as oportunidades que Ele me deu.

Agradeço também à minha mãe, Maria do Socorro Marques por ter se esforçado tanto para me proporcionar uma boa educação, por ter me alimentado com saúde, força e coragem, as quais que foram essenciais para superação de todas as adversidades ao longo desta caminhada.

Agradeço também a toda minha família, que com todo carinho e apoio, não mediu esforços para eu chegar a esta etapa da minha vida. A todos os meus amigos que me acompanharam durante essa jornada de cinco anos Rodrigo Lacerda, Filipe Vieira, José Fábio Brillhante e Carlos Anacleto, sempre me dando apoio e força. Aos amigos que nos encontramos no decorrer da trajetória Mateus Lucena, Raoni Pegado, Zózimo Pereira, Vinícius Siqueira, Igor Ulisses e em especial a Lucas Vinícios, por ter me proporcionado a oportunidade a que tive.

Agradecimento especial ao Professor Montiê Alves Vitorino, por ter me dado as oportunidades a que tive durante a graduação, e por todas as orientações oferecidas.

*“Nada poderá me abalar,
nada poderá me derrotar,
pois minha força e vitória
tem um nome. É Jesus.”
(Eliana Ribeiro).*

RESUMO

Este trabalho teve como principal objetivo o estudo e projeto do conversor CC-CC tipo *LLC*, que é um dos conversores ressonantes que se apresentam na literatura, a fim de se verificar o comportamento do mesmo em comparação com a teoria. Foi visto que a utilização do mesmo ao invés dos demais conversores ressonantes é devido a integração magnética realizada para sua implementação experimental, assim como da sua alta eficiência em operações de alta frequência.

Palavras-chave: conversor CC-CC, eficiência, frequência de chaveamento, tanque ressonante.

ABSTRACT

This work has as principal aim the study and design of a CC-CC converter type LLC, which is one of the resonant inverters presented in the literature, in order to verify the behaviour of the converter in comparison with the theory. It has been observed that the usage of LLC converters instead of any other type of resonant converters is due the magnetic integration performed for your experimental implementation, and because of its high efficiency in high frequency operation.

Keywords: converter CC-CC, efficiency, resonant tank, switching frequency, .

LISTA DE ILUSTRAÇÕES

Figura 1 – MOSFET-E de canal n : (a) Visão macroscópica; (b) Representação com simbologia de materiais dopados; (c) Simbologia circuital.	17
Figura 2 – Formação do canal no MOSFET-E de canal n	18
Figura 3 – Estrutura e formação do canal no VMOS.	18
Figura 4 – Análise de perdas: (a) Circuito para visualização das perdas; (b) Curvas de corrente, tensão e potência sobre o MOSFET.	20
Figura 5 – Configurações de chaves ressonantes ZCS : (a) e (d) Topologia geral, tipo L e tipo M; (b) e (e) Configurações de meia onda, tipo L e tipo M; (c) e (f) Configurações de onda completa, tipo L e tipo M.	21
Figura 6 – Formas de onda no chaveamento ZCS	22
Figura 7 – Configurações de chaves ressonantes ZVS : (a) Topologia geral; (b) Configurações de meia onda; (c) Configurações de onda completa.	22
Figura 8 – Formas de onda no chaveamento ZVS	23
Figura 9 – Topologias do conversor $Buck$: (a) Chaveamento normal; (b) ZCS ; (c) ZVS	23
Figura 10 – Topologias do conversor $Boost$: (a) Chaveamento normal; (b) ZCS ; (c) ZVS	24
Figura 11 – Topologias do conversor $Buck-Boost$: (a) Chaveamento normal; (b) ZCS ; (c) ZVS	24
Figura 12 – Conversor ressonante tipo LLC em meia ponte	25
Figura 13 – Primeiro estágio do LLC	26
Figura 14 – Segundo estágio do LLC	27
Figura 15 – Terceiro estágio do LLC	27
Figura 16 – Quarto estágio do LLC	28
Figura 17 – Quinto estágio do LLC	28
Figura 18 – Sexto estágio do LLC	28
Figura 19 – Circuitos simplificados dos seis estágios e formas de onda do LLC	29
Figura 20 – Circuito AC de saída para o LLC	30
Figura 21 – Circuito AC equivalente para o LLC	31
Figura 22 – Ganho \times relação de frequências do LLC : (a) $L_n = 1$; (b) $L_n = 5$	32
Figura 23 – Regiões capacitiva e indutivas	33
Figura 24 – Curvas de ganho variando L_n	33
Figura 25 – Modelo do MOSFET: (a) Ideal; (b) Real	34
Figura 26 – Comportamento do circuito na transição ZVS	35
Figura 27 – Modelo físico de um transformador	37

Figura 28 – Modelo <i>APR</i> de um transformador	37
Figura 29 – Construção do transformador: núcleo-E e fenda na bobina	38
Figura 30 – Características do ganho de tensão do tanque resonante <i>LLC</i>	39
Figura 31 – Visualização das variáveis do projeto	42
Figura 32 – Simulação do conversor projetado.	49
Figura 33 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 120$ kHz.	52
Figura 34 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 96,308$ kHz.	53
Figura 35 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 150$ kHz.	54
Figura 36 – Conversor montado para análise experimental, vista superior.	55
Figura 37 – Circuito de controle e comando do conversor montado para análise experimental, vista superior.	55
Figura 38 – Estrutura geral do conversor montado para análise experimental, vista superior.	55
Figura 39 – Esquemático do circuito montado	61
Figura 40 – Esquema da PCI, face botton, escala 1:1.	65
Figura 41 – Esquema da PCI, face top, escala 1:1.	66
Figura 42 – Esquema da PCI, components, escala 1:1.	67
Figura 43 – Placa montada em 3D.	68

LISTA DE ABREVIATURAS E SIGLAS

CC-CC	Corrente Contínua - Corrente Contínua
<i>ZCS</i>	<i>Zero Current Switching</i>
<i>ZVS</i>	<i>Zero Voltage Switching</i>
<i>FHA</i>	<i>First Harmonic Approximation</i>
<i>APR</i>	<i>All Primary Referred</i>
PCI	Placa de circuito impresso
LEIAM	Laboratório de Eletrônica Industrial e Acionamento de Máquinas

SUMÁRIO

1	INTRODUÇÃO	14
1.1	Motivação	14
1.2	Objetivos	15
2	FUNDAMENTAÇÃO TEÓRICA	16
2.1	Transistores MOSFETs de Potência	16
2.2	Perdas de Chaveamento no MOSFET	19
2.3	Chaveamento Suave	20
2.3.1	Chaveamento ZCS	21
2.3.2	Chaveamento ZVS	22
3	CONVERSOR RESSONANTE TIPO LLC	25
3.1	Análise Temporal de Operação	25
3.2	Análise FHA	30
3.2.1	Regiões de operação e algumas considerações	32
4	ALGUMAS CONSIDERAÇÕES ADICIONAIS	34
4.1	Quanto ao MOSFET	34
4.2	Quanto ao Transformador	36
4.3	Operação em Condição de Sobrecarga e Curto-Circuito	38
5	PROJETO DO CONVERSOR	40
5.1	Cálculos referentes aos componentes do tanque ressonante	40
5.2	Cálculo do Transformador	43
5.2.1	Determinação do núcleo	43
5.2.2	Número de espiras no primário e no secundário	44
5.3	Cálculos Referentes aos Componentes do Circuito de Controle	45
5.3.1	Quanto à frequência de chaveamento mínima e máxima	45
5.3.2	Quanto à frequência de início de operação, <i>Soft-Start</i>	46
5.3.3	Quanto ao sensor de corrente	47
6	ANÁLISE E RESULTADOS	49
6.1	Resultados por Simulação no OrCad	49
6.1.1	Curvas obtidas	51
6.2	Resultado por Análise Experimental	55
6.2.1	Problemas enfrentados	56

7	CONCLUSÃO	57
	REFERÊNCIAS	58
	ANEXOS	60
	ANEXO A – ESQUEMÁTICO E LISTA DE COMPONENTES DO CONVERSOR	61
	ANEXO B – CONSTRUÇÃO DA PCI	65

1 INTRODUÇÃO

Os dispositivos semicondutores nos conversores convencionais são operados através de um chaveamento denominado *hard-switching*, comutação forçada. A tensão retangular e as formas de onda da corrente dos dispositivos semicondutores são abruptamente mudadas de valores altos para zero e vice versa na comutação de liga-desliga, causando perdas de chaveamento, stress na chave, e interferência eletromagnética.

As perdas no chaveamento dos dispositivos semicondutores podem ser reduzidas pela adição de um circuito ressonante nos conversores com *hard-switching* para moldar as formas de onda dos transistores e diodos de retificação. A sobreposição das formas de onda de tensão e corrente dos dispositivos semicondutores deve ser minimizadas para diminuir ou eliminar as perdas de chaveamento. Os problemas de comutação nos conversores CC-CC podem ser reduzidas pelas técnicas de chaveamento suave, *soft-switching*. Como os dispositivos semicondutores ligam e desligam em tensão ou corrente zero, o produto das formas de onda da tensão e corrente durante as transições é idealmente zero, eliminando as perdas do chaveamento. Isto permite uma alta frequência de chaveamento, reduzindo o tamanho e o peso dos conversores com chaveamento suave devido aos baixos valores dos componentes reativos (ANG S. E OLIVA, 2005).

Com relação aos tipos de perdas temos que as mesmas são dadas em dois momentos do chaveamento, um é na entrada em condução e o outro é no bloqueio da chave. O conversor que será estudado possui característica de que pelo menos um dos dois momentos de chaveamento é não dissipativo, ou seja, no momento de chaveamento a chave se encontrará com pelo menos tensão zero ou corrente zero.

1.1 Motivação

A demanda de conversores que forneçam uma maior potência de saída faz com que o projeto dos mesmos, sem uma técnica de chaveamento ressonante, possuam componentes, como indutores e capacitores, com alto valores de indutância e de capacitância, respectivamente, porém, altos valores desses componentes faz com que o circuitos projetados tenham um maior dimensionamento, o que não é desejado, pois a demanda de conversores cada vez menores também é um ponto a ser levado em consideração.

Uma alternativa, para diminuir os valores dos elementos citados, é o aumento da frequência de chaveamento, porém, com a frequência de chaveamento sendo elevada, o valor das perdas nos semicondutores, que realizam o chaveamento, cresce seguindo esse aumento de frequência. Uma alternativa é a utilização dos conversores ressonantes, para

que o projeto final seja feito de uma forma mais energeticamente viável, pois a eficiência do mesmo é muito alta, quase não ocorrendo perdas nas chaves.

1.2 Objetivos

O objetivo geral deste trabalho é estudar, pela literatura disponível, o conversor ressonante tipo *LLC*, e depois de realizadas simulações utilizando o OrCad, fazer a montagem e verificar experimentalmente o conversor em estudo. Portanto, têm-se os seguintes objetivos específicos:

- Apresentar o conversor em estudo proposto;
- Simulação através de software para verificar a eficiência do conversor;
- Realizar montagem experimental para verificação real do conversor;
- Realizar uma análise comparativa entre as simulações e o experimental.

2 FUNDAMENTAÇÃO TEÓRICA

Será apresentado nesse capítulo uma breve descrição das chaves utilizadas em conversores, transistores MOSFET, de uma forma geral, assim como uma pequena descrição dos problemas enfrentados quanto as perdas desse dispositivo.

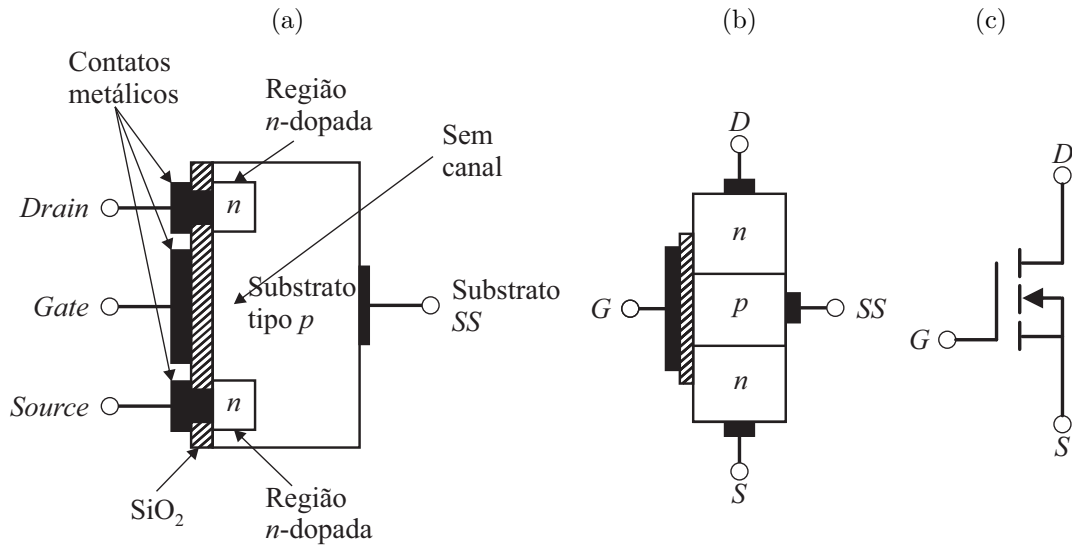
Posterior a descrição do MOSFET, uma descrição quanto as alternativas encontradas para minimizar os problemas de chaveamento do transistor, com a utilização de um circuito auxiliar, introduzido no conversor.

2.1 Transistores MOSFETs de Potência

O MOSFET, *Metal Oxide Semiconductor Field Effect Transistor* (transistor de efeito de campo metal óxido semiconductor), é um dos tipos de transistor FET, onde se subdividem em dois tipos: tipo depleção e tipo intensificação, cada qual com suas diferentes características de construção e de operação. Os MOSFETs do tipo intensificação são os mais comumente utilizados, daí, será dada uma breve apresentação apenas desse tipo de transistor, cujo mesmo é denominado de MOSFET-E (BATES, 2007).

A construção básica de um MOSFET-E de canal n é apresentada na Fig. 1(a). Uma camada grossa de material tipo p é formada a partir de uma base de silício, e é chamada de substrato. Geralmente, na maioria das vezes, o fabricante conecta internamente o substrato com o terminal de fonte, *Source* (S), porém, há ocasiões em que o controle do potencial do substrato é feita através de um quarto terminal. O terminais de fonte e dreno, *Drain* (D), estão conectados às regiões n -dopadas, através de contatos metálicos. A camada de SiO_2 está presente para isolar a plataforma metálica da porta da região entre o dreno e a fonte (BOYLESTAD R.L. E NASHELSKY, 2004).

Figura 1 – MOSFET-E de canal n : (a) Visão macroscópica; (b) Representação com simbologia de materiais dopados; (c) Simbologia circuital.



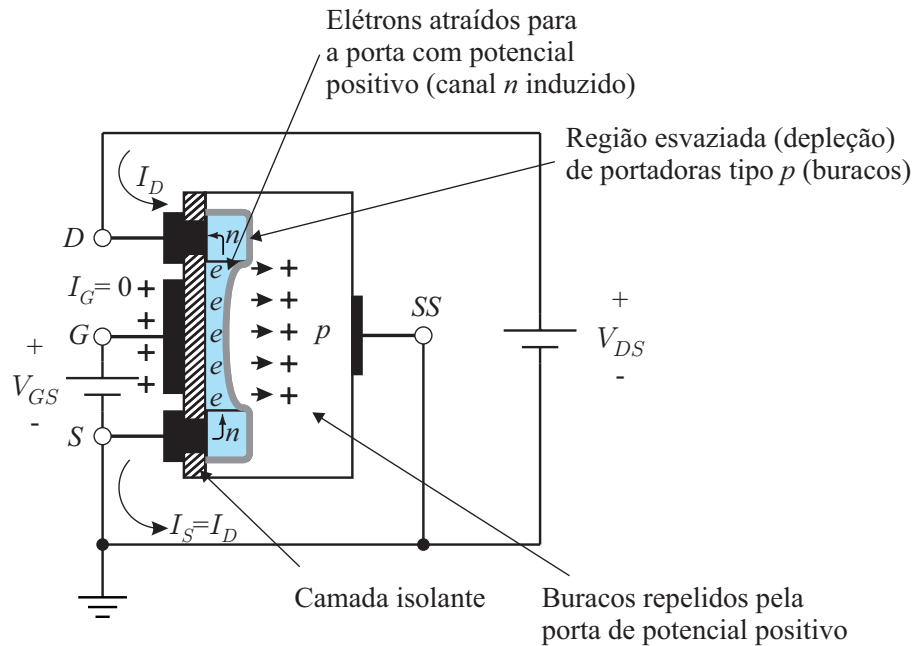
Fontes: Boylestad R.L. e Nashelsky (2004), Bates (2007), alterado pelo autor

O esquema de condução do MOSFET-E pode ser visualizado na Fig. 2, e possui a seguinte operação: quando a tensão V_{GS} for positiva e maior que a tensão de limiar (*threshold*), $V_{GS(th)}$, ela retira elétrons livres da região p . Os elétrons livres se recombinam com as lacunas próximas do dióxido de silício. Quando a tensão V_{GS} é suficientemente positiva, todas as lacunas em contato com o dióxido de silício são preenchidas e os elétrons livres começam a circular da fonte para o dreno. O efeito é semelhante a criar uma camada fina de material tipo n próximo do dióxido de silício. A camada fina de condução é chamada de camada de inversão tipo n . Quando ela existe, os elétrons livres podem circular facilmente da fonte para o dreno (BATES, 2007).

Se V_{GS} for igual a 0 V e uma tensão for aplicada entre o dreno e fonte do dispositivo, a ausência de canal n não permite que circule uma corrente de dreno. Com V_{DS} positiva, V_{GS} em 0 V, e o terminal SS conectado diretamente à fonte, existem, na verdade, duas junções p - n reversamente polarizadas entre as regiões n -dopadas e o substrato p que se opõe a qualquer fluxo significativo entre o dreno e a fonte (BOYLESTAD R.L. E NASHELSKY, 2004).

A apresentação da estrutura, realizada até então, são para MOSFETs ditos convencionais, onde possuem um limitante quanto a potência de operação dos mesmos. Para contornar o problema quanto à potência baixa de operação, os fabricantes produzem tipos diferentes de dispositivos como VMOS, TMOS, hexFET, MOSFET de vala, MOSFET de onda. Todos estes FETs de potência usam geometrias diferentes de canal para aumentar seus valores nominais máximos, indo de 1 A a mais de 200 A para a corrente nominal, e

Figura 2 – Formação do canal no MOSFET-E de canal n .

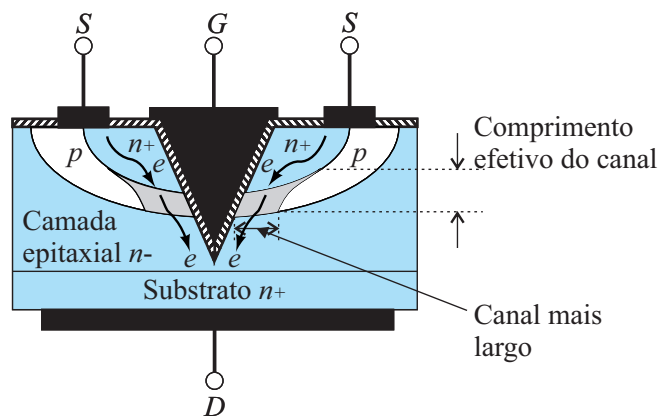


Fonte: Boylestad R.L. e Nashelsky (2004), alterado pelo autor.

de 1 W a mais de 500 W para potências nominais (BATES, 2007).

A Fig. 3 mostra a estrutura de um dispositivo MOS vertical (VMOS). O termo vertical é devido principalmente ao fato de o canal ser agora formado na direção vertical, não tendo relação com o fato de um corte em V na base do semiconductor.

Figura 3 – Estrutura e formação do canal no VMOS.



Fonte: Boylestad R.L. e Nashelsky (2004), alterado pelo autor.

Como pode ser visualizado na Fig. 3, o VMOS possui duas fontes na parte superior, que geralmente estão conectadas e o substrato age como dreno. Quando V_{GS} é maior que $V_{GS(th)}$, os elétrons livres circulam verticalmente para baixo da duas fontes para o dreno. Pelo fato de o canal de condução ser muito largo nos dois lados do corte em V, a corrente

pode ser bem maior, quando comparada com os MOSFETs convencionais (BATES, 2007).

2.2 Perdas de Chaveamento no MOSFET

Quando o MOSFET liga ou desliga o mesmo sofre uma transição de tensão ou de corrente cujos valores nem sempre são nulos, causando assim uma perda de potência, denominada de P_{SW} , absorvida pelo MOSFET. Além da perda por chaveamento tem-se, também, a perda por condução, onde a mesma é devido a resistência $R_{DS(ON)}$, que é dada quando da condução da chave, e, também, um terceiro tipo de perda quando do MOSFET em bloqueio denominada de P_B , cujo normalmente é negligenciada (INFINEON, 2006). Daí, pode-se escrever a equação para a potência dissipada em um MOSFET pela equação que segue:

$$P = P_C + P_{SW} + P_B \approx P_C + P_{SW} \quad (2.1)$$

A perda por condução é obtida a partir da resistência da chave quando conduzindo $R_{DS(ON)}$, da taxa de trabalho do conversor D , e da corrente I_{DS} que passa pelo terminais de *drain* e *source*, daí segue que:

$$P_C = D \cdot R_{DS(ON)} \cdot I_{DS}^2 \quad (2.2)$$

A perda devido o chaveamento, P_{SW} , é dada quando da condução, $P_{SW(ON)}$, e do bloqueio, $P_{SW(OFF)}$, da chave, resultando em:

$$P_{SW} = P_{SW(ON)} + P_{SW(OFF)} \quad (2.3)$$

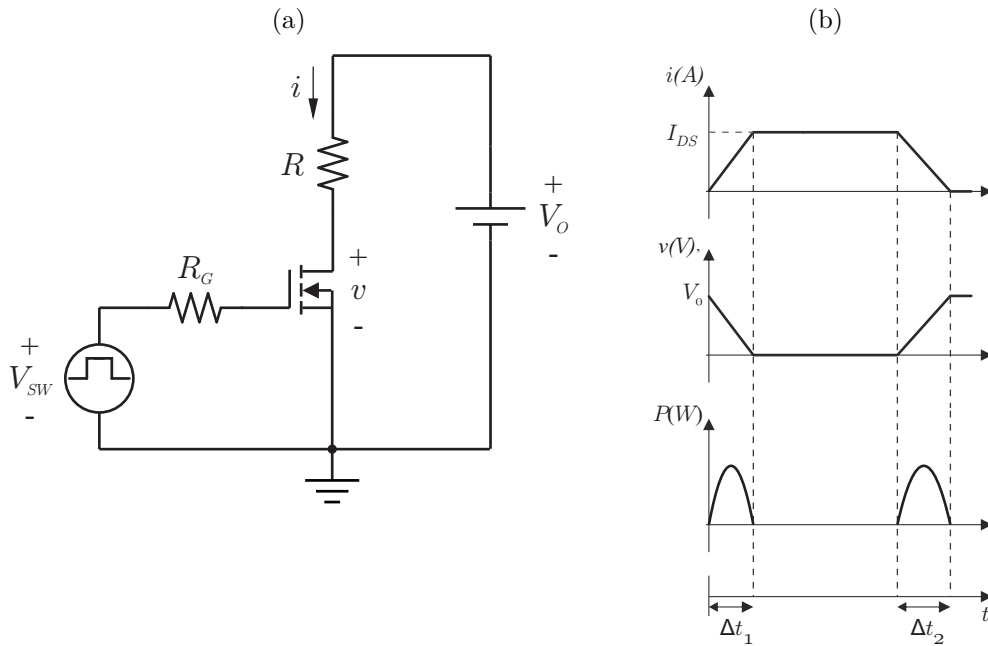
Realizando uma análise real do MOSFET, tem-se que, devido a uma capacitância parasita em seu terminais, assim que o MOSFET é acionado uma corrente $i(t)$ começa a aparecer de forma linear, e a tensão $v(t)$ sobre o MOSFET começa a decair linearmente em função da corrente, esse comportamento é visto na Fig. 4(b), e pode-se equacionar pela equações abaixo, (GRANT D.A. E GOWAR, 1989):

$$i = \frac{V_0}{R_{DS(ON)} \Delta t_1} t \quad (2.4)$$

$$v = V_0 - R_{DS(ON)} \cdot i = V_0 \left(1 - \frac{t}{\Delta t_1}\right) \quad (2.5)$$

$$p = v \cdot i = \frac{V_0^2}{R_{DS(ON)} \cdot \Delta t_1} \left(1 - \frac{t}{\Delta t_1}\right) t \quad (2.6)$$

Figura 4 – Análise de perdas: (a) Circuito para visualização das perdas; (b) Curvas de corrente, tensão e potência sobre o MOSFET.



Fonte: Grant D.A. e Gowar (1989), alterado pelo autor.

A curva de potência dissipada devido ao chaveamento, P_{SW} , apresenta comportamento de uma função quadrática, como pode ser visto na Fig. 4(b), e a energia dissipada é dada pela área das funções quadráticas de potência, dada por:

$$E_{ON} + E_{OFF} = \frac{1}{6}(\Delta t_1 + \Delta t_2)V_O I_{DS} \quad (2.7)$$

Por fim, a potência média dissipada por ciclo de chaveamento é calculada multiplicando a Eq. (2.7) pela frequência de operação do circuito, dada, assim, a equação de interesse final, que relaciona a potência dissipada em relação à frequência de operação:

$$P_{Média} = (E_{ON} + E_{OFF}) \cdot f_s \quad (2.8)$$

Conclui-se então que com o aumento da frequência de chaveamento a perda de potência média do dispositivo aumenta.

2.3 Chaveamento Suave

Tendo como contexto o problema das perdas em alta frequência, relatado anteriormente, como um problema com relação ao chaveamento, foram desenvolvidas técnicas de chaveamento para que, teoricamente, as perdas fossem zero, esse chaveamento é realizado

a partir de chaves denominadas de *chaves ressonantes*. Esses chaveamentos são feitos a partir de dois tipos:

- *Zero-Current Swichting (ZCS)* - Quando a corrente da chave é zero;
- *Zero-Voltage Swichting (ZVS)* - Quando a tensão sobre a chave é zero.

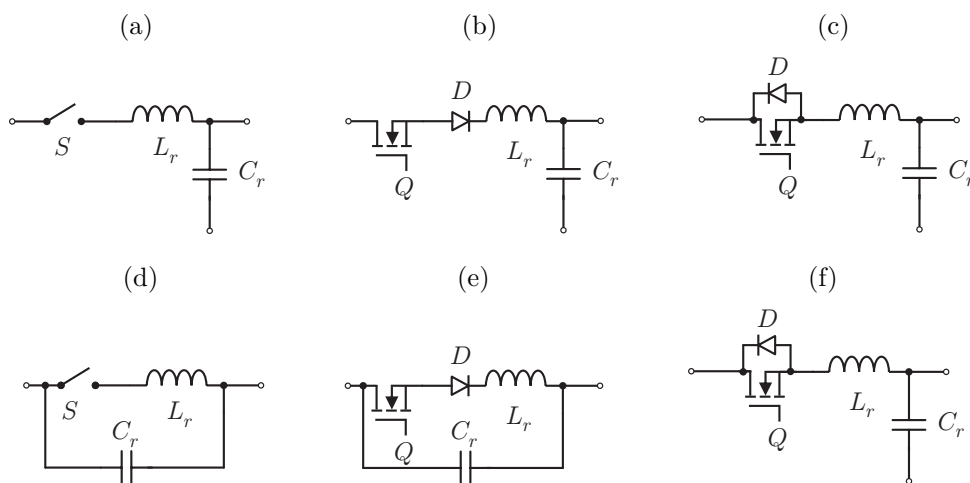
As chaves ressonantes são representadas por um subcircuito constituído de um semiconductor chave S , de um indutor L_r , e de um capacitor C_r (LEE, 1987).

2.3.1 Chaveamento ZCS

No chaveamento em corrente nula as chaves são ligadas ou desligadas quando a corrente que passa por elas é zero. As chaves que possibilitam este chaveamento são classificadas em dois tipos: tipo L e tipo M. Em ambos os tipos, o indutor L_r limita o di/dt da corrente da chave, e L_r e C_r constituem um circuito ressonante em série.

A chave pode ser implementada em uma configuração de meia-onda, como mostrado nas Figs. 5(b) e 5(e), onde o diodo D permite fluxo unidirecional de corrente, ou em uma configuração em onda completa, com mostrado nas Figs. 5(c) e 5(f), onde a corrente da chave pode fluir bidireccionalmente. Como resultado, uma quantia de energia será armazenada no indutor L_r da configuração tipo L, e transientes de tensão aparecerão sobre a chave (RASHID, 1999).

Figura 5 – Configurações de chaves ressonantes ZCS: (a) e (d) Topologia geral, tipo L e tipo M; (b) e (e) Configurações de meia onda, tipo L e tipo M; (c) e (f) Configurações de onda completa, tipo L e tipo M.

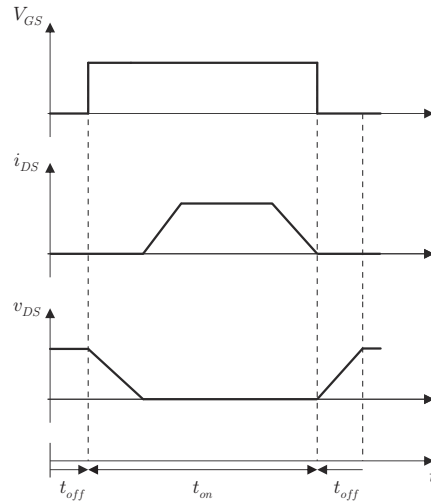


Fonte: Rashid (1999), alterado pelo autor.

Para se realizar uma visualização do comportamento, quanto as formas de onda da corrente em uma chave, com relação ao disparo, considerando a chave sendo um MOSFET,

tem-se a Fig. 6, que mostra os momentos de entrada em condução e o bloqueio da chave, com um chaveamento *ZCS*.

Figura 6 – Formas de onda no chaveamento *ZCS*.

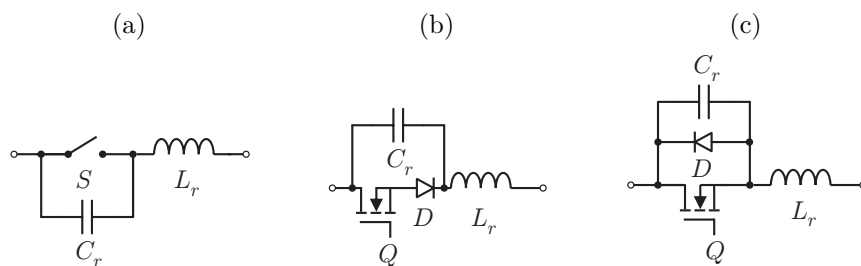


Fonte: elaborado pelo autor.

2.3.2 Chaveamento *ZVS*

No chaveamento em tensão nula a chave é ligada ou desligada quando a tensão sobre a mesma é zero. O capacitor C_r é conectado em paralelo com a chave S para realizar o chaveamento em tensão nula. Se a chave for implementada com um transistor Q e um diodo D em antiparalelo, como mostrado na figura 7(b), a tensão sobre C_r será grampeada por D , e a chave será operada em uma configuração de meia-onda. Se o diodo for conectado em série com o transistor, como mostrado na figura 7(c), a tensão sobre o capacitor poderá oscilar livremente, e a chave será operada em uma configuração de onda completa (RASHID, 1999).

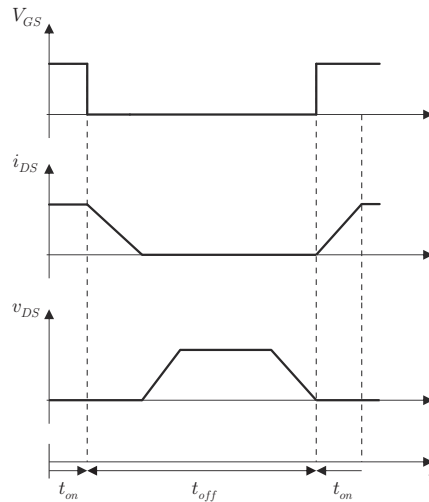
Figura 7 – Configurações de chaves ressonantes *ZVS*: (a) Topologia geral; (b) Configurações de meia onda; (c) Configurações de onda completa.



Fonte: Rashid (1999), alterado pelo autor

Para se realizar uma visualização do comportamento, quanto as formas de onda de tensão sobre a chave, com relação ao disparo, considerando a chave sendo um MOSFET, tem-se a Fig. 8, que mostra os momentos de entrada em condução e o bloqueio da chave, com um chaveamento *ZVS*.

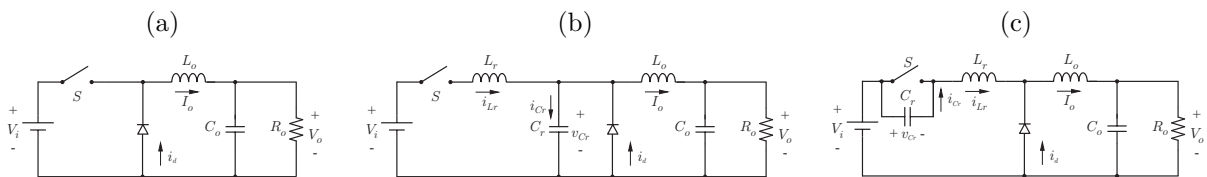
Figura 8 – Formas de onda no chaveamento *ZVS*.



Fonte: elaborado pelo autor.

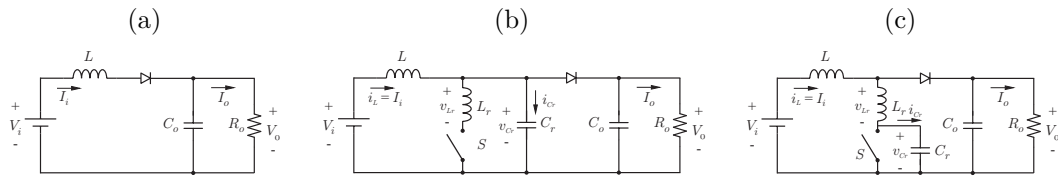
Realizando a substituição das chaves convencionais pelos dois tipos de chaves suaves descritas, *ZCS* e *ZVS*, nos conversores não isolados, por exemplo os conversores *Buck*, *Boost* e *Buck-Boost*, obtemos conversores denominados de *Quasi-Resonant Converter*, os mesmos são visualizados pelas figuras que seguem (LEE, 1987).

Figura 9 – Topologias do conversor *Buck*: (a) Chaveamento normal; (b) *ZCS*; (c) *ZVS*.



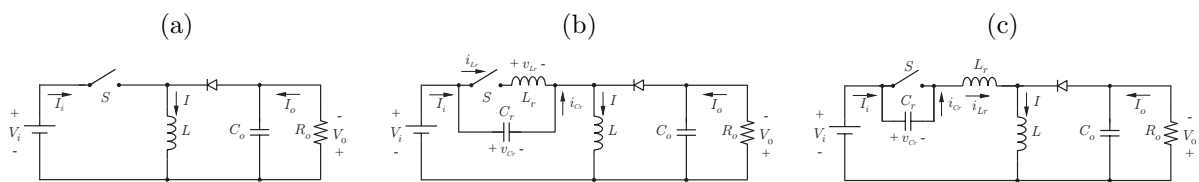
Fonte: Lee (1987), alterado pelo autor

Figura 10 – Topologias do conversor *Boost*: (a) Chaveamento normal; (b) *ZCS*; (c) *ZVS*.



Fonte: Lee (1987), alterado pelo autor

Figura 11 – Topologias do conversor *Buck-Boost*: (a) Chaveamento normal; (b) *ZCS*; (c) *ZVS*.



Fonte: Lee (1987), alterado pelo autor

Todas as considerações, demonstrações e equações, que são relacionadas aos conversores *Quasi-Resonant*, são apresentadas em Kazimierczuk Marian K e Czarkowski (2012) e em Ang S. e Oliva (2005).

3 CONVERSOR RESSONANTE TIPO *LLC*

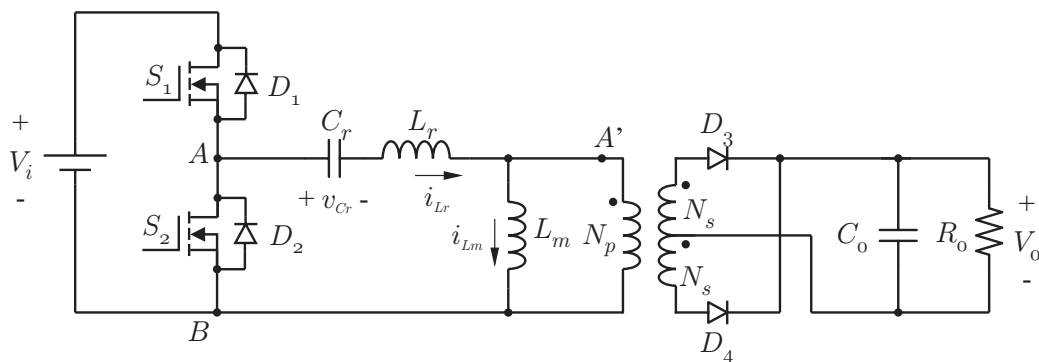
Para que fosse possível um melhor entendimento do conversor que será apresentado, foi necessário um estudo desde os conversores que utilizam as chaves ressonantes anteriormente descritas, e de algumas topologias de conversores precedentes ao conversor ressonante tipo *LLC*, a fim de se avaliar desde o início da técnica de chaveamento ressonante até uma avaliação comparativa entre os conversores ressonantes isolados. Após os estudos e avaliações foi verificado que o conversor ressonante tipo *LLC* apresenta melhor vantagem em relação aos seus antecessores.

A apresentação do conversor ressonante tipo *LLC* é feita pela Fig. 12, o conversor apresentado é o que se encontra com mais utilização na literatura pesquisada.

Para realizar o estudo do conversor é necessário considerarmos um *dead time* entre as comutações das chaves, esse *dead time* é o responsável para que a comutação suave ocorra. Assim sendo, uma análise do comportamento do conversor é realizada, porém, a análise *FHA* é a que a literatura apresenta como sendo a utilizada, desconsiderando a análise temporal.

Nesse conversor a entrada em condução ou o bloqueio, são suaves do tipo *ZCS* ou *ZVS*.

Figura 12 – Conversor ressonante tipo *LLC* em meia ponte



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

3.1 Análise Temporal de Operação

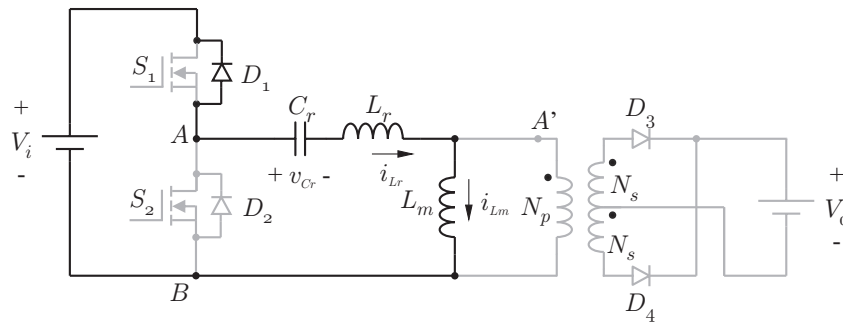
São seis os estágio de operação do conversor ressonante tipo *LLC*, a seguir descritos, serão apresentadas apenas as equações finais, não apresentando o desenvolvimento circuital.

- (1) *Estágio 1* $[0, t_1]$ - Se inicia quando a chave S_2 bloqueia e decorre que o diodo D_1

entra em condução, isso devido a consideração do *dead time* entre as comutações das chaves. A visualização é apresentada na Fig. 13.

O tempo t_1 , que é o tempo de duração desse estágio, é igual ao valor do *dead time* considerado no projeto.

Figura 13 – Primeiro estágio do LLC



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

- (2) *Estágio 2* $[t_1, t_2]$ - Agora a chave S_1 entra em condução, com comutação suave do tipo *ZVS*, pois o diodo D_1 se encontrava em condução e a tensão sobre o mesmo era zero. Devido às características do circuito o diodo D_3 , no secundário do transformador, é forçado à conduzir. A tensão do secundário, representada por uma fonte de tensão, é refletida no primário, o que faz com que a corrente no indutor de magnetização L_m cresça linearmente de um valor inicial até o valor de I_0 , que é quando o diodo D_3 passa ao estado de bloqueio. Em se tratando dos componentes de ressonância a corrente no indutor L_r terá forma senoidal e a tensão sobre C_r também.

O tempo t_2 será obtido por:

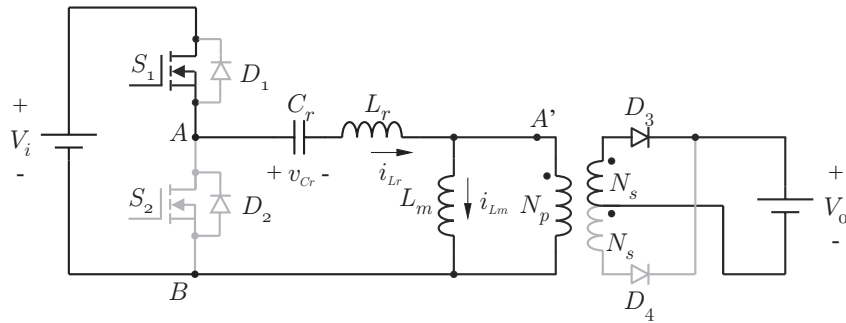
$$t_2 = L_m \frac{(I_0 - i_{Lm(1)})}{V_0} + t_1 \quad (3.1)$$

A corrente no indutor de ressonância terá comportamento dado pela equação que se segue:

$$i_{Lr}(t) = \frac{(V - V_0 - (-v_{Cr(1)}))}{Z_n} \text{sen}(\omega_n(t - t_1)) + i_{Lr(1)} \text{cos}(\omega_n(t - t_1)) \quad (3.2)$$

- (3) *Estágio 3* $[t_2, t_3]$ - Quando a corrente i_{Lm} é igual à I_0 e o diodo D_3 abre, no primário é visto um circuito aberto. A corrente que passará por L_m agora é a mesma de L_r , sendo assim, o indutor L_m agora participa da ressonância, sendo que o mesmo está em série como L_r e C_r .

Figura 14 – Segundo estágio do LLC



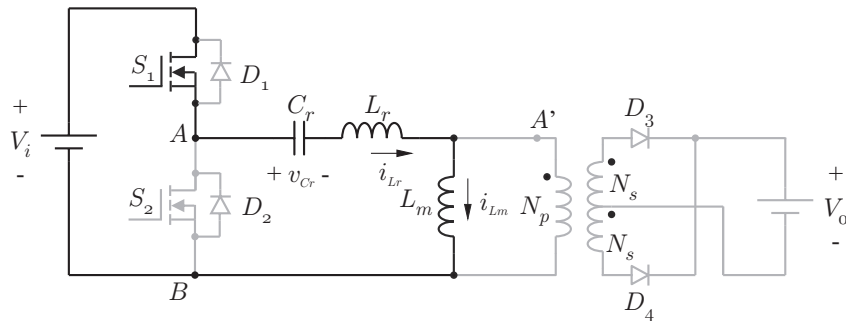
Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

A corrente no indutor de ressonância terá comportamento dado pela equação que se segue:

$$i_{Lr}(t) = i_{Lm}(t) = \frac{v_{Cr(2)}}{Z_{n2}} \text{sen}(\omega_{n2}(t - t_2)) + i_{Lr(2)} Z_{n2} C_r \text{cos}(\omega_{n2}(t - t_2)) \quad (3.3)$$

Onde: $\omega_{n2} = \frac{1}{\sqrt{(L_r+L_m)C_r}}$ e $Z_{n2} = \sqrt{\frac{L_r+L_m}{C_r}}$

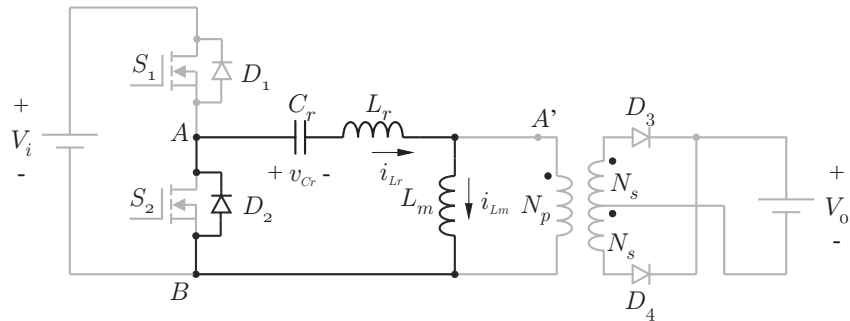
Figura 15 – Terceiro estágio do LLC



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

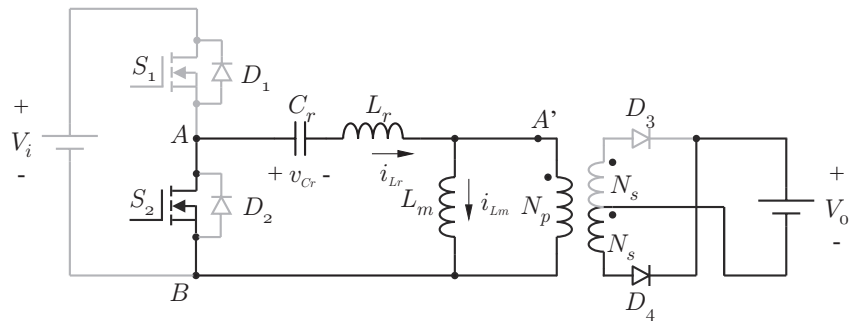
- (4) *Estágio 4* $[t_3, t_4]$ - Aqui é onde se inicia a segunda metade do ciclo de chaveamento. De forma similar à do primeiro estágio, a chave S_1 bloqueia e o diodo D_2 entra em condução, devido ao *dead time*.
- (5) *Estágio 5* $[t_4, t_5]$ - Agora a chave S_2 entra em condução, com comutação suave do tipo *ZVS*, pois o diodo D_2 se encontrava em condução e tensão sobre o mesmo era zero. Devido às características do circuito o diodo D_4 , no secundário do transformador, é forçado à conduzir. A tensão do secundário é refletida invertida no primário, o que faz com que a corrente no indutor de magnetização L_m decresça linearmente de um valor inicial até o valor de $-I_0$, que é quando o diodo D_4 passa ao estado de bloqueio.

Figura 16 – Quarto estágio do LLC



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

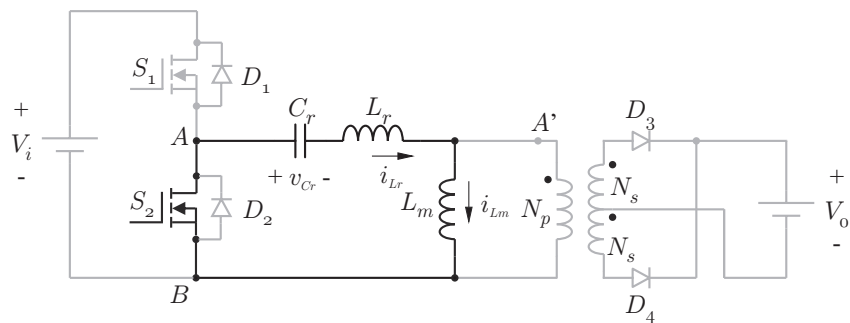
Figura 17 – Quinto estágio do LLC



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

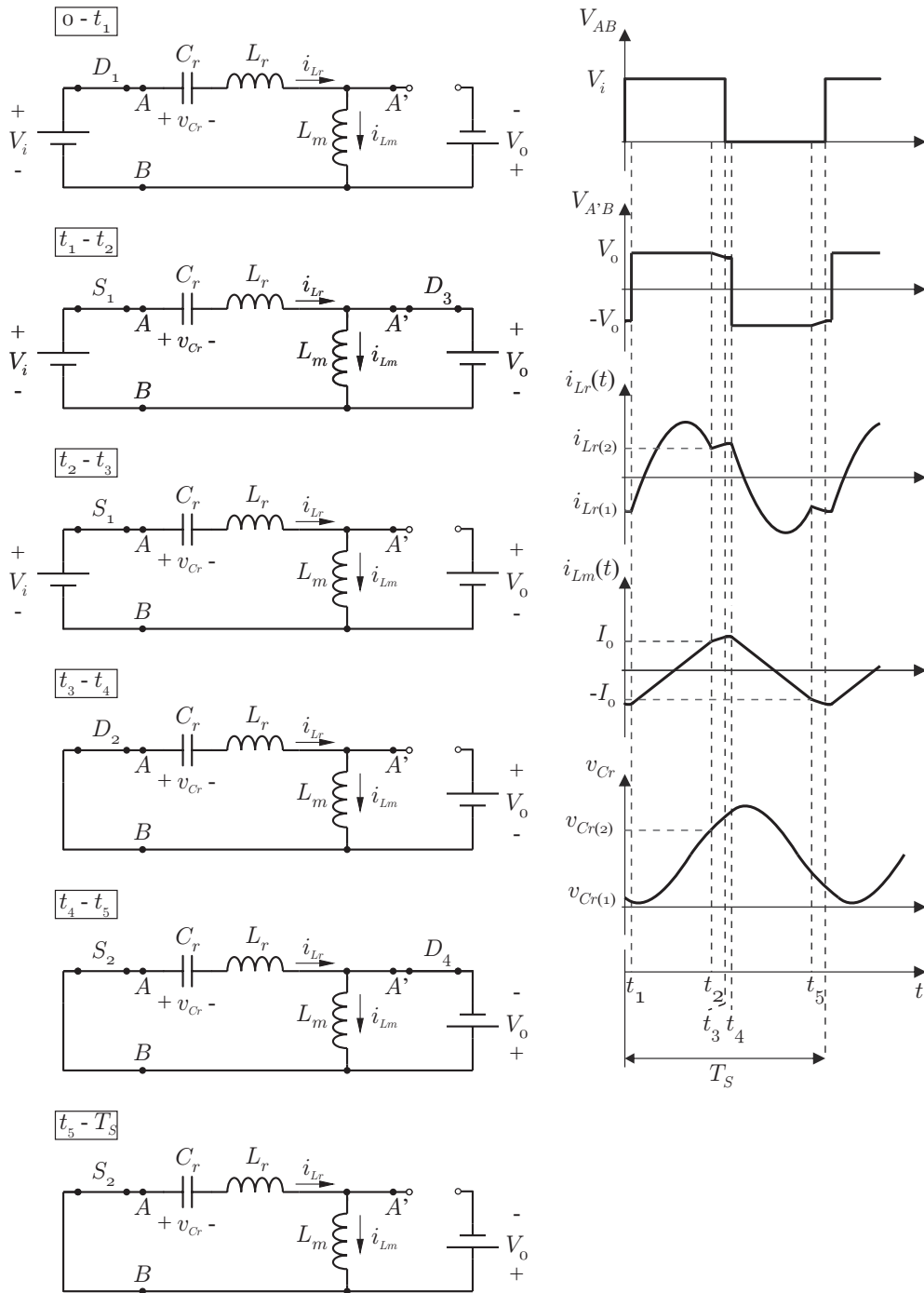
- (6) *Estágio 6* $[t_5, T_S]$ - Quando a corrente i_{Lm} é igual à $-I_0$ e o diodo D_4 abre, no primário é visto um circuito aberto. A corrente que passará por L_m agora é a mesma de L_r , sendo assim, o indutor L_m retornará a participar da ressonância.

Figura 18 – Sexto estágio do LLC



Fonte: Jung J. H. e Kwon (2006), alterado pelo autor

Figura 19 – Circuitos simplificados dos seis estágios e formas de onda do LLC



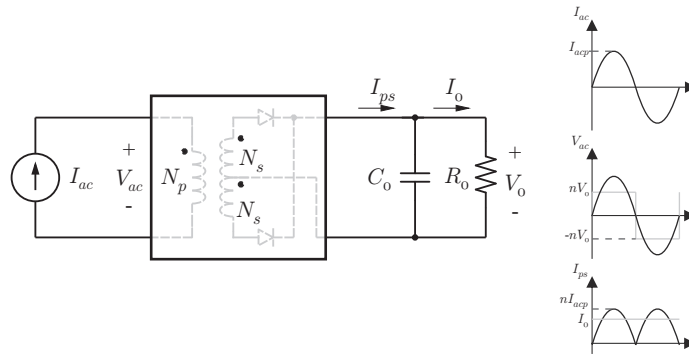
Fonte: Elaborado pelo autor

3.2 Análise FHA

Como observado, no gráfico apresentado, ver-se que a corrente no indutor pode ser caracterizada como sendo uma senoide, e que a tensão de saída refletida no primário possui característica de uma onda quadrada.

Tendo vista o comportamento acima descrito, pode-se realizar uma análise da operação do conversor no domínio da frequência utilizando-se de propriedades matemáticas, que tratam de sinais periódicos. A Fig. 20 mostra o comportamento da senoide no indutor, representada por uma fonte de corrente alternada, e da onda quadrada da tensão de saída refletida no primário, onde podemos obter o valor de sua componente harmônica fundamental.

Figura 20 – Circuito AC de saída para o LLC



Fonte: Choi (2007), alterado pelo autor

A corrente I_{ps} é dada pelo módulo da corrente I_{ac} , devido a ação dos diodos no secundário do transformador. Considerando que I_0 tenha valor constante, podemos relacionar I_0 com I_{ps} por:

$$I_0 = \frac{2}{\pi} n I_{acp} \quad (3.4)$$

Utilizando a equação anterior podemos escrever a equação para a corrente I_{ac} , daí obtemos:

$$I_{ac}(t) = \frac{\pi}{2} \frac{1}{n} I_0 \text{sen}(\omega t) \quad (3.5)$$

A tensão de saída, V_0 , é refletida no primário alternando-se de nV_0 e 0, de tal forma que a componente fundamental dessa tensão no primário, representada por V_{ac} , seja dada por:

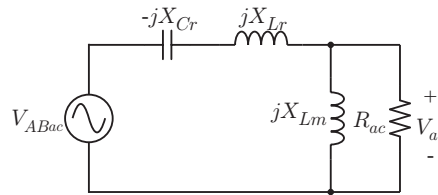
$$V_{ac}(t) = \frac{4}{\pi} n V_0 \text{sen}(\omega t) \quad (3.6)$$

Com as equações de V_{ac} e de I_{ac} , podemos encontrar o valor da resistência, R_{ac} , vista do primário do transformador, essa é dada por:

$$R_{ac} = \frac{V_{ac}}{I_{ac}} = \frac{8n^2}{\pi^2} R_0 \quad (3.7)$$

Agora com o valor de R_{ac} obtido, realizaremos a análise do circuito como um todo, onde R_{ac} é colocada em paralelo com o indutor L_m com valor de tensão de V_{ac} . O circuito equivalente para todo o conversor é mostrado na Fig. 21.

Figura 21 – Circuito AC equivalente para o LLC



Fonte: Choi (2007), alterado pelo autor

A fonte de tensão V_{ABac} é obtida considerando a primeira harmônica de uma fonte quadrada, que possui valores de V_i e 0, daí obtemos:

$$V_{ABac}(t) = \frac{2}{\pi} V_i \text{sen}(\omega_s t) \quad (3.8)$$

Realizando uma análise circuital no domínio da frequência, temos que a função de transferência para o circuito é dada por, (HUANG, 2010):

$$\frac{V_{ac}}{V_{ABac}} = \frac{jX_L // R_{ac}}{(jX_{Lm} // R_{ac}) + j(X_{Lr} - X_{Cr})} \quad (3.9)$$

Utilizando as Eqs. (3.6), (3.8), e (3.9), obtemos a função de transferência que relaciona V_0 e V_i dada por:

$$2n \frac{V_0}{V_i} = M = \frac{jX_L // R_{ac}}{(jX_{Lm} // R_{ac}) + j(X_{Lr} - X_{Cr})} \quad (3.10)$$

Após um manuseio matemático e realizando as seguintes considerações:

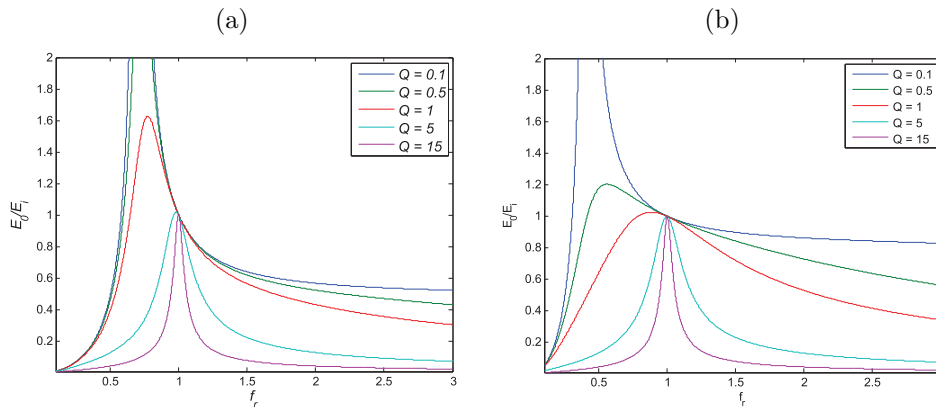
$$L_n = \frac{L_m}{L_r}, \quad f_r = \frac{f_s}{f_n} = \frac{\omega_s}{\omega_n}, \quad Q = \sqrt{\frac{L_r}{C_r}} \frac{1}{R_{ac}}$$

Obtem-se por fim a equação do ganho:

$$M = \frac{L_n f_r^2}{[(L_n + 1)f_r^2 - 1] + j[(f_r^2 - 1)f_r Q L_n]} \quad (3.11)$$

As Figs. 22(a) e 22(b) mostram o comportamento do ganho em relação à variação da razão (frequência de chaveamento sobre a frequência de ressonância) com valores de Q e de L_n diferentes.

Figura 22 – Ganho \times relação de frequências do LLC: (a) $L_n = 1$; (b) $L_n = 5$.



Fonte: Elaborado pelo autor

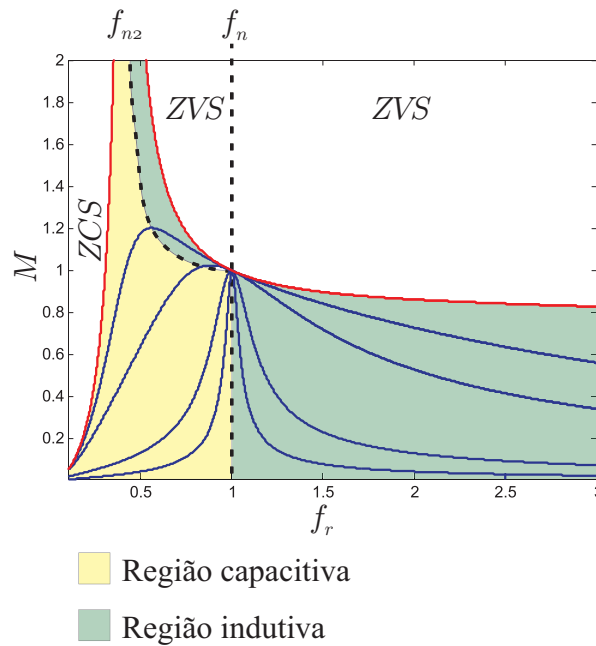
3.2.1 Regiões de operação e algumas considerações

Como pode ser visto na Fig. 24 que as curvas com um baixo valor de Q pertencem a operação com cargas de resistências mais altas enquanto as curvas com valores de Q superiores representam cargas com resistências mais baixas. Também é visto que todas as curvas Q cruzam no ponto de frequência de ressonância, quando $f_r = 1$ ou $f_s = f_n$, e tem ganho unitário.

A Fig. 23 mostra que todas as curvas de ganho tem picos que definem o limite entre as impedâncias indutivas e capacitivas do tanque de ressonância, portanto, podemos definir as regiões de operação indutivas e capacitivas como sombreadas. O objetivo de definir ambas as regiões é porque é desejado manter um funcionamento indutivo ao longo de toda a faixa de tensão de entrada e variação da carga, e que nunca caia na região de funcionamento capacitivo. Tal requisito é devido que a mudança ZVS só é possível na região indutiva, além de que, a operação capacitiva significa que a corrente no MOSFET irá inverter de sentido antes do MOSFET desligar-se, depois que o MOSFET desliga a corrente inversa fluirá no diodo de corpo do MOSFET, que irá causar uma comutação forçada no diodo, uma vez que o outro MOSFET na ponte ligar-se, isso causará perdas de recuperação reversa e ruído, e pode causar elevados picos de corrente e falha do dispositivo (STMICROELECTRONICS, 2014).

Como visto anteriormente, L_n é um parâmetro estático que necessitamos para começar o projeto, otimizando o seu valor, por isso é importante saber o impacto da relação L_n sobre o funcionamento do conversor.

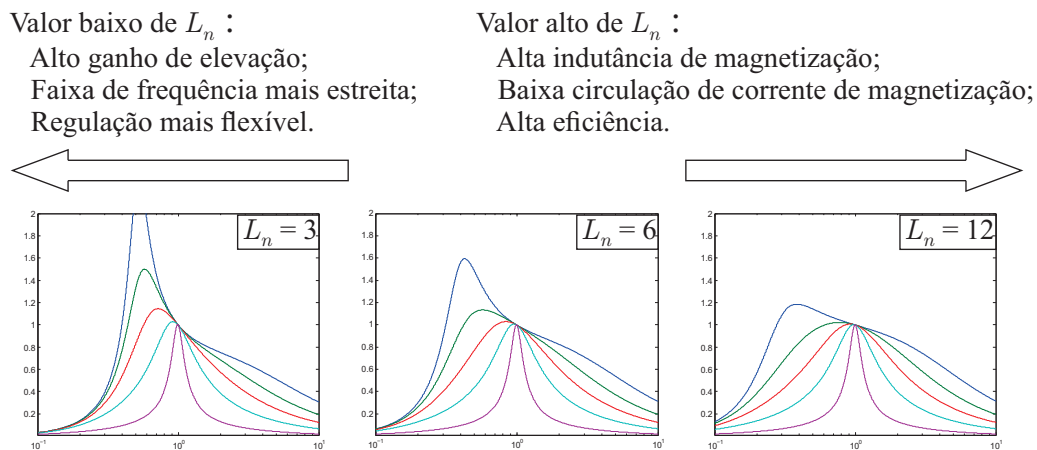
Figura 23 – Regiões capacitiva e indutivas



Fonte: Elaborado pelo autor

Para ilustrar o efeito do valor de L_n temos a Fig. 24 que mostra as mesmas parcelas de ganho do tanque ressonante, mas para diferentes valores de L_n . É evidente que os valores mais baixos de L_n podem alcançar maiores ganhos, e acarreta em uma maior flexibilidade no controle e regulação, que é valiosa em aplicações com ampla faixa de tensão de entrada. No entanto, valores baixos de L_n , para o mesmo fator de qualidade Q e frequência de ressonância f_n , significam menor indutância magnetizante L_m , portanto, altas ondulações da corrente de magnetização de pico a pico causam aumento das perdas de energia e de condução, (INFINEON, 2012).

Figura 24 – Curvas de ganho variando L_n



Fonte: Fonte: infineon (2012), alterado pelo autor.

4 ALGUMAS CONSIDERAÇÕES ADICIONAIS

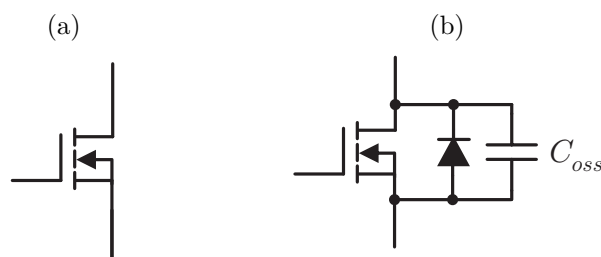
As considerações até aqui feitas, são baseadas no modelo ideal dos componentes do conversor, porém, essas considerações podem levar, na prática, a um mal dimensionamento dos componentes, que por consequência levarão à um conversor sem o chaveamento ressonante, o que não se é desejado.

São apresentadas nessa seção os cálculos e considerações para o projeto na prática do conversor tipo *LLC*.

4.1 Quanto ao MOSFET

A utilização de um diodo em antiparalelo com o MOSFET na consideração ideal é de extrema importância para o estudo dos estágios de funcionamento do conversor, porém, no modelo real do MOSFET o mesmo já possui um diodo em antiparalelo em sua estrutura, e também possui uma capacitância parasita C_{oss} entre os terminais do *drain* e do *source*. Na Fig. 25 apresentam-se os dois modelos para o MOSFET.

Figura 25 – Modelo do MOSFET: (a) Ideal; (b) Real



Fonte: Elaborado pelo autor

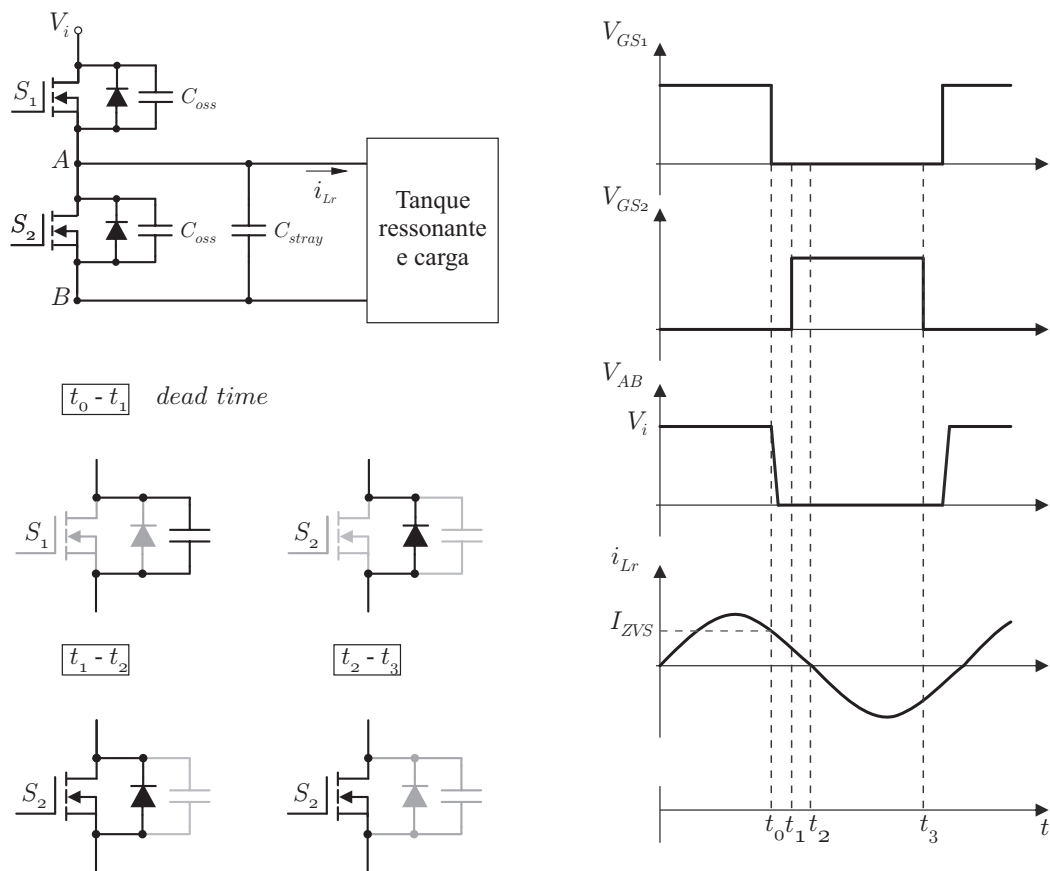
A suposição de que a região de trabalho está dentro da região indutiva de operação é apenas uma condição necessária para o *ZVS* dos MOSFETs em meia ponte, mas não é suficiente, isso é porque a capacitância parasítica do ponto médio da meia ponte, negligenciado na análise *FHA*, precisa de energia para ser carregado e descarregado durante as transições. A fim de compreender o comportamento *ZVS*, tem-se o circuito de meia ponte da Fig. 26, em que os capacitores C_{oss} e C_{stray} são, respectivamente, a capacitância entre o *drain* e o *source* dos MOSFETs de alimentação e a capacitância parasita total

presente entre a impedância do tanque ressonante, de modo que a capacitância total C_{ZVS} no nó A é:

$$C_{ZVS} = 2C_{oss} + C_{stray} \quad (4.1)$$

que, durante as transições sofre variações de $\Delta V = V_i$. Para permitir o ZVS , o MOSFET do circuito de condução é de tal modo que o tempo morto, *dead time* T_d , é inserido entre o final da não condução de ambos os MOSFET e o início da condução do outro, de modo que ambos não estão conduzindo durante T_d , (STMICROELECTRONICS, 2014).

Figura 26 – Comportamento do circuito na transição ZVS



Fonte: STMicroelectronics (2014), alterado pelo autor

Devido ao atraso de fase da corrente de entrada com relação à tensão de entrada, no final do primeiro meio ciclo de chaveamento a corrente no indutor i_{Lr} ainda está fluindo para dentro do circuito e, portanto, pode descarregar o C_{ZVS} de modo que as suas oscilações de tensão sejam de ΔV para zero.

A fim de garantir o ZVS , a corrente do tanque, no final do primeiro meio ciclo, deve ser superior ao valor mínimo necessário para descarregar o C_{ZVS} dentro do intervalo

de tempo morto, o que significa, (STMICROELECTRONICS, 2014) e (WANG et al., 2014):

$$T_d > (2C_{oss} + C_{stray}) \frac{V_i}{I_{ZVS}} \quad (4.2)$$

4.2 Quanto ao Transformador

O conversor tipo *LLC* em meia-ponte é bem adequado para integração magnético, isto é, para combinar os indutores, bem como o transformador em um único dispositivo magnético, daí a utilização do mesmo ao invés do conversor ressonante *SRC*. Isto pode ser facilmente reconhecido quando apresentado o modelo físico do transformador na Fig. 27, onde a analogia topológica com a parte indutiva do circuito do tanque *LLC* é aparente. No entanto, o transformador real tem indutâncias de fuga no lado secundário, bem como, o qual é completamente ausente no modelo considerado até agora. Para incluir o efeito do vazamento secundário na análise *FHA*, precisamos de um modelo particular de transformador e uma hipótese simplificada, (STMICROELECTRONICS, 2014).

É bem conhecido que há na literatura uma infinidade de modelos eletricamente equivalentes para um determinado transformador, dependendo da escolha da relação de espiras do transformador ideal incluídas no modelo. Com uma escolha adequada da presente relação de espiras n "equivalente" (obviamente diferente da relação "física" de espiras $n_t = N_p/N_s$) todos os elementos relacionados com a fuga de fluxo podem estar localizados no lado primário.

Este é o *APR* (*all primary referred*, todos referidos no primário) modelo mostrado na Fig. 28, que se encaixa no circuito considerado na análise *FHA*. É possível demonstrar que o modelo *APR* é obtido com a seguinte escolha de n :

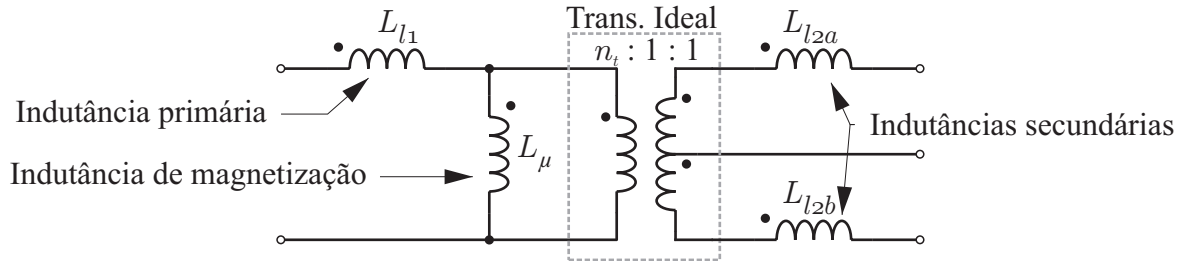
$$n = k \sqrt{\frac{L_1}{L_2}} \quad (4.3)$$

Onde k é o coeficiente de acoplamento do transformador, L_1 é a indutância do enrolamento primário e L_2 é a indutância de cada enrolamento secundário. Nota-se que L_r ainda tem significado físico: é a indutância primária medida com os enrolamentos secundários em curto. Nota-se, também, que a indutância primária L_1 deve manter-se inalterada. Ela só é diferente quando é dividida nos 2 modelos das Figs. 27 e 28, por isso, L_m será a diferença entre L_1 e L_r .

No final, a análise feita até agora é diretamente aplicável aos transformadores do mundo real, desde que sejam representados por seu modelo *APR* equivalente. Vice-versa, um fluxo de concepção com base na análise *FHA* vai fornecer os parâmetros do modelo *APR*. Assim, um passo adicional é necessário para determinar as do modelo físico. Em

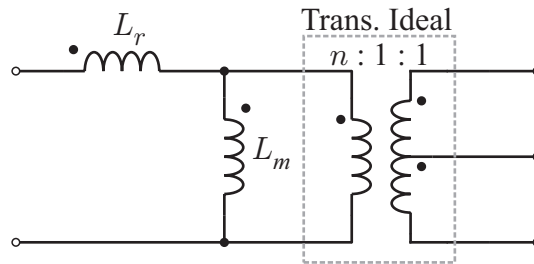
particular, isto se aplica à relação n_t , uma vez que L_r e L_m ainda tem uma conexão com o mundo físico ($L_r + L_m = L_{l1} + L_\mu = L_1$).

Figura 27 – Modelo físico de um transformador



Fonte: STMicroelectronics (2014), alterado pelo autor

Figura 28 – Modelo APR de um transformador



Fonte: STMicroelectronics (2014), alterado pelo autor

O problema é matematicamente indeterminado: há 5 incógnitas (L_{l1} , L_μ , n_t e L_{l2a} , L_{l2b}) no modelo físico e apenas três parâmetros do modelo APR. A hipótese simplificadora que supera este problema é a de simetria do circuito magnético: ligação de fluxos são assumidas como sendo exatamente as mesmas para ambos os enrolamentos primário e secundário. Isto fornece as duas condições que faltam:

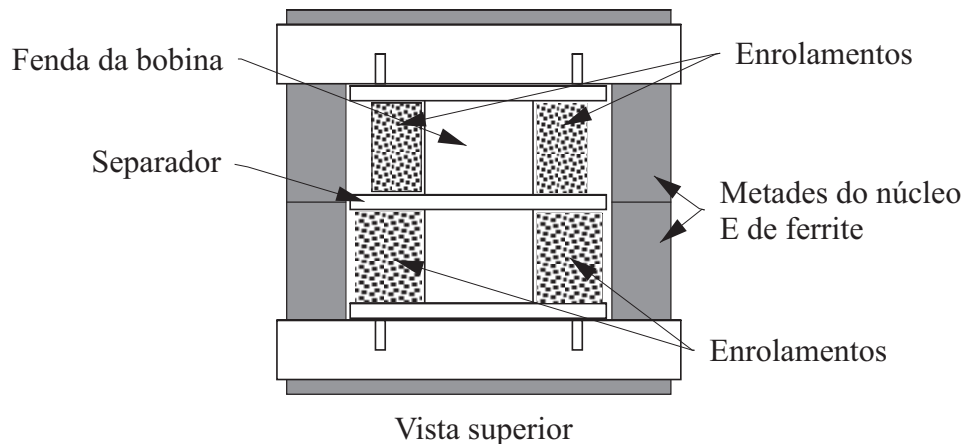
$$L_{l2a} = L_{l2b} = \frac{L_{l1}}{n_t^2} \tag{4.4}$$

Com este pressuposto, é agora possível encontrar a relação entre n e n_t :

$$n_t = \sqrt{\frac{L_m + L_r}{L_m}} = n \sqrt{1 + \frac{1}{L_n}} \tag{4.5}$$

Não é difícil encontrar estruturas no mundo real, onde a condição de simetria magnética é bastante próxima da idealizada. Consideremos, por exemplo, o núcleo-E mais fenda de montagem de bobina, usando o arranjo do lado-a-lado do enrolamento, mostrado na Fig. 29.

Figura 29 – Construção do transformador: núcleo-E e fenda na bobina



Fonte: STMicronics (2014), alterado pelo autor

4.3 Operação em Condição de Sobrecarga e Curto-Circuito

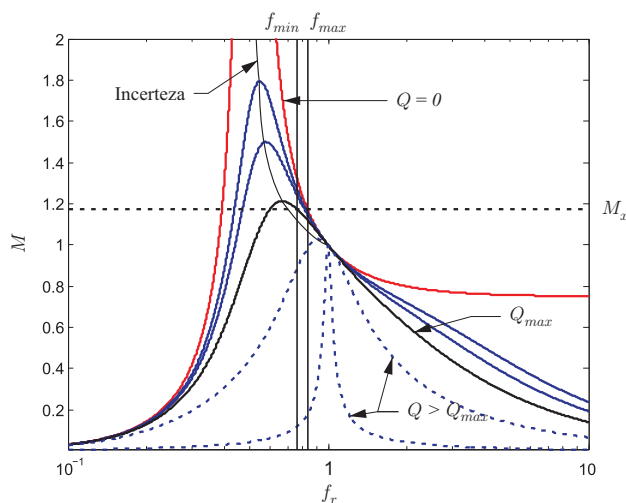
Um ponto importante para o projeto do conversor é a análise do comportamento quando o mesmo está em sobrecarga ou em curto circuito.

Referindo-se as características de ganho de tensão na Fig. 30, suponhamos que o tanque ressonante foi projetado para funcionar na região indutiva, para uma potência de saída máxima $P_{0(max)}$, correspondente à curva $Q = Q_{max}$, a uma dada relação de tensão de saída-entrada, correspondente à linha horizontal $H = M_x$, maior do que 1.

Quando a potência de saída é aumentada de zero para o valor máximo, a característica de ganho em relação a cada nível de potência muda progressivamente a partir da curva vermelho ($Q = 0$) para o preto (Q_{max}). A malha de controle mantém o valor de M igual a M_x , em seguida, os pontos quiescentes movimentam-se ao longo da linha horizontal $M = M_x$ e a frequência de operação em cada condição de carga é dada pela abscissa do cruzamento entre a linha horizontal $M = M_x$ e o ganho de tensão característico relevante para o valor associado de Q .

Se a carga é aumentada acima do máximo especificado, associado à curva $Q = Q_{max}$, eventualmente, o ponto de operação do conversor entrará invariavelmente na região capacitiva, onde ocorrerá uma comutação forçada nos MOSFETs de alimentação e pode causar falhas dos dispositivos, caso não sejam tomadas medidas corretivas.

Na verdade, para valores de Q superiores a Q_{max} suficientemente a interseção com a linha $M = M_x$ irá ter lugar no lado da esquerda da curva limite e, em seguida, na região capacitiva. Além disso, se Q excede o valor correspondente à curva característica tangente a $M = M_x$ não deixará de ser um ponto de operação possível com $M = M_x$. Isto significa que o conversor não será mais capaz de manter a tensão de saída regulada e a tensão de saída vai cair, apesar da redução da frequência de funcionamento.

Figura 30 – Características do ganho de tensão do tanque resonante *LLC*

Fonte: Elaborado pelo autor.

Limitando a frequência de funcionamento mínima, por exemplo, no valor de frequência correspondente à interseção de $M = M_x$ com $Q = Q_{max}$, não é o suficiente para evitar que o conversor entre na região de funcionamento capacitivo. Na verdade, como a frequência mínima é alcançada, a partir desse momento um novo aumento da carga vai fazer o movimento do ponto de operação ao longo da linha vertical $f = f_{min}$ e, eventualmente, atravessar a fronteira.

Limitar a frequência mínima de funcionamento é eficaz na prevenção da operação no modo capacitivo somente se o valor da frequência mínima pela frequência de ressonância, $f_r = f_{s(min)}/f_n$, for maior que 1. Isto sugere que, em resposta a uma condição de sobrecarga / curto-circuito na saída, a frequência de operação do conversor deva ser empurrada acima da frequência de ressonância, a fim de diminuir a taxa de transferência de energia.

Em qualquer caso, seja qual for o conversor especificado, condições de curto-circuito ou, de um modo geral, as condições de sobrecarga que excedem o máximo especificado para o circuito de tanque, devem ser manuseados com meios adicionais, tais como um circuito de limitação de corrente, (STMICROELECTRONICS, 2014).

5 PROJETO DO CONVERSOR

Tendo todo o contexto realizado até então, a validação do comportamento do conversor, a partir de simulações computacionais, e uma análise experimental é parte do objetivo do presente trabalho. Para tanto, é proposto pelo autor, uma situação de projeto para realização de tais estudos.

Consideremos como uma proposta de projeto os seguintes parâmetros para projetar um conversor tipo *LLC*:

Tabela 1 – Especificações para o projeto do conversor.

Parâmetro	Valor
$V_{i(nom)}$ (V)	33
$V_{i(max)}$ (V)	36
$V_{i(min)}$ (V)	30
V_0 (V)	150
P_0 (W)	100
$f_{s(max)}$ (kHz)	150
f_n (kHz)	120
T_d (ns)	300
C_{ZVS} (pF)	1000

Fonte: Elaborado pelo autor.

O valor de $T_d = 300$ ns, é devido ao CI de controle utilizado para o controle da tensão de saída e chaveamento dos MOSFETs; O valor de C_{ZVS} é devido ao MOSFET utilizado no circuito.

5.1 Cálculos referentes aos componentes do tanque ressonante

Com as especificações a cima descritas, tem-se que STMicroelectronics (2014) sugere os seguintes passos para cálculo dos componentes:

Passo 1 - Calcular o valor da relação de espiras por:

$$n = \frac{1}{2} \frac{V_{i(nom)}}{V_0} \quad (5.1)$$

Passo 2 - Devido a variação prevista da tensão de entrada, calcular os valores máximo e mínimo de M , dados por:

$$M_{max} = 2n \frac{V_0}{V_{i(min)}} \quad (5.2)$$

$$M_{min} = 2n \frac{V_0}{V_{i(max)}} \quad (5.3)$$

Passo 3 - Calcular a frequência normalizada máxima por:

$$f_{r(max)} = \frac{f_{s(max)}}{f_n} \quad (5.4)$$

Passo 4 - Calcular a resistência efetiva refletida na primário por:

$$R_{ac} = \frac{8n^2}{\pi^2} R_0 = \frac{8n^2}{\pi^2} \frac{V_0^2}{P_0} \quad (5.5)$$

Passo 5 - A nota de aplicação faz o uso de uma variável que é definida por $\lambda = L_r/L_m = 1/Ln$, a mesma é dada por:

$$\lambda = \frac{L_r}{L_m} = \frac{1 - M_{min}}{M_{min}} \frac{f_{r(max)}^2}{f_{r(max)}^2 - 1} \quad (5.6)$$

Passo 6 - Calcular o valor do fator de qualidade Q para chaveamento ZVS quando da operação na região de tensão de entrada mínima e condição de carga máxima, de acordo com a equação:

$$Q_{ZVS(1)} = 0,95Q_{max} = 0,95 \frac{\lambda}{M_{max}} \sqrt{\frac{1}{\lambda} + \frac{M_{max}^2}{M_{max}^2 - 1}} \quad (5.7)$$

Passo 7 - Calcular o valor do fator de qualidade Q para chaveamento ZVS quando da operação na região de sem carga e tensão de entrada máxima, de acordo com a equação:

$$Q_{ZVS(2)} = \frac{2}{\pi} \frac{\lambda f_{r(max)}}{(\lambda + 1) f_{r(max)}^2 - \lambda R_{ac} C_{ZVS}} \frac{T_D}{T_D} \quad (5.8)$$

Passo 8 - Escolher o fator de qualidade máximo para o chaveamento ZVS por:

$$Q_{ZVS} \leq \min\{Q_{ZVS(1)}, Q_{ZVS(2)}\} \quad (5.9)$$

Passo 9 - Calcular a frequência de chaveamento mínima para operação na região de tensão de entrada mínima e condição de carga máxima:

$$f_{s(min)} = f_n \sqrt{\frac{1}{1 + \frac{1}{\lambda} \left(1 - \frac{1}{M_{max}^{1 + \left(\frac{Q_{ZVS}}{Q_{max}}\right)^4}}\right)}}} \quad (5.10)$$

Passo 10 - Calcular os valores dos componentes:

$$Z_n = Q_{ZVS} R_{ac} \quad C_r = \frac{1}{2\pi f_n Z_n} \quad L_r = \frac{Z_n}{2\pi f_n} \quad L_m = \frac{L_r}{\lambda}$$

Essas são as fórmulas que se utilizam para se obter todos os valores do projeto bem dimensionados, na teoria. Devido a construção do transformador foi necessário realizar algumas alterações, pois os valores obtidos não são iguais aos valores encontrados com o desenvolvimento dos passos acima, por fim os valores para o projeto foram:

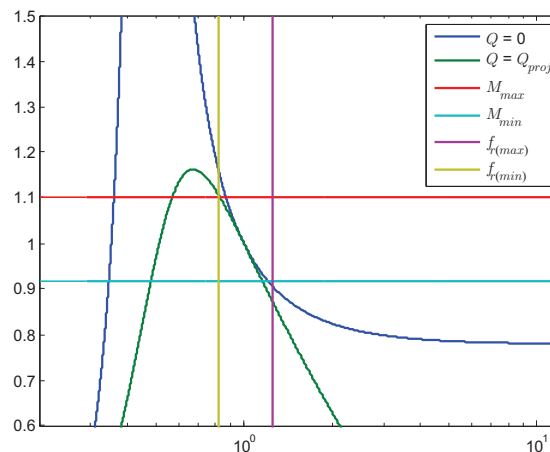
Tabela 2 – Resultados do projeto

Passo	Parâmetro
1	$n = 0,1100$
2	$M_{max} = 1,100, M_{min} = 0,9167$
3	$f_{r(max)} = 1,2500$
4	$R_{ac} = 2,2068 \Omega$
5	$\lambda = 0,284$
6	—
7	—
8	$Q_{proj} = 0,6833$
9	$f_{s(min)} = 96,308 \text{ kHz}$
10	$Z_n = 1,5080 \Omega, C_r = 0,8795 \mu\text{F}$ $L_r = 2,000 \mu\text{H}, L_m = 7,045 \mu\text{H}$

Fonte: Elaborada pelo autor.

A fim de realizar uma visualização gráfica temos a Fig. 31 , a mesma mostra a curva de ganho com os valores calculados para o projeto do conversor.

Figura 31 – Visualização das variáveis do projeto



Fonte: Elaborado pelo autor.

O valor padrão escolhido do capacitor de ressonância é de $0,900 \mu\text{F}$, que pode ser obtido pela associação em paralelo de dois capacitores, um com 680 nF e o outro com 220 nF .

5.2 Cálculo do Transformador

Será estudada aqui a forma que se apresenta o cálculo relativo às especificações do transformador de alta frequência, que no conversor em estudo é o transformador de derivação central.

5.2.1 Determinação do núcleo

Com a finalidade de se calcular a corrente de pico no lado primário do transformador utiliza-se a Eq. (3.5), para termos:

$$I_{P_{prim}} = \frac{\pi}{2n} I_0 = \frac{\pi}{2 \cdot 0,1100} \cdot 0,667 = 9,52 \text{ A} \quad (5.11)$$

Colocando uma eficiência de $\eta = 0,92$, tem-se:

$$I_{P_{prim}} = \frac{9,52}{0,92} = 10,35 \text{ A} \quad (5.12)$$

Como a corrente se comporta senoidalmente o valor eficaz da corrente no primário é tal que:

$$I_{prim(rms)} = \frac{I_{P_{prim}}}{\sqrt{2}} = 7,32 \text{ A} \quad (5.13)$$

Com o objeto de se calcular o produto das áreas do transformador utiliza-se a seguinte equação, (BARBI I. E FONT, 2002):

$$A_e A_w = \frac{V_{prim} \cdot 1,2 \cdot I_{prim(rms)} \cdot 10^4}{2 \cdot f_{s(min)} \cdot B_{max} \cdot J_{max} \cdot k_p \cdot k_w} \quad (5.14)$$

$$A_e A_w = \frac{0,11 \cdot 150 \cdot 1,2 \cdot 7,32 \cdot 10^4}{2 \cdot 96308 \cdot 0,3 \cdot 450 \cdot 0,41 \cdot 0,4} = 0,340 \text{ cm}^4 \quad (5.15)$$

Como já foi visto pelo circuito do conversor, o mesmo é formado por um enrolamento primário com N_p espiras e dois enrolamentos secundários, cada qual com N_s espiras. Dado o valor calculado tem-se que o núcleo escolhido foi o **NEE-30/15/7** do fabricante Thornton e o carretel **E30/15/7 10 terminais vertical** do fabricante Terzi.

Tabela 3 – Especificações do transformador

Variável	Descrição	Valor
K_p	fator de ocupação da área de janela por esse enrolamento	0,41
K_w	fator de ocupação do cobre dentro do carretel	0,4
B_{max}	densidade de fluxo máximo	0,3 T
J_{max}	densidade de corrente	450 A/cm ²

Fonte: Elaborada pelo autor.

Tabela 4 – Especificações do núcleo e do carretel

Variável	Descrição	Valor
A_e	área efetiva da perna central do núcleo	0,60 cm ²
A_w	área da janela	1,2 cm ²
$A_e A_w$	Produto das áreas	0,716 cm ⁴

Fonte: Elaborada pelo autor.

5.2.2 Número de espiras no primário e no secundário

O valor do número de espiras no primário é dado por, (INFINEON, 2011):

$$N_p = \frac{n \cdot V_0}{2 \cdot f_{s(min)} \cdot A_e \cdot \Delta B} = \frac{0,11 \cdot 150}{2 \cdot 96308 \cdot 6 \times 10^{-5} \cdot 0,62} \approx 2 \text{ espiras} \quad (5.16)$$

O número de espiras do lado secundário segue a equação:

$$N_s = \frac{N_p}{n} \approx 18 \text{ espiras} \quad (5.17)$$

Onde por fim, através de análises experimentais colocou-se $N_s = 23$ espiras.

Como foi relatado no capítulo anterior o conversor tipo *LLC* é adequado para realizar a integração magnética, daí, com o transformador já montado foram-se realizadas as medições com relação às indutâncias do mesmo, que são:

$$L_{P(SA)} = L_{r1} + L_m = 7,453 \mu\text{H} \quad (5.18)$$

$$L_{P(SC)} = L_{r1} = 0,408 \mu\text{H} \quad (5.19)$$

Onde: $L_{P(SA)}$ é a indutância do primário quando o secundário está aberto; $L_{P(SC)}$ é a indutância do primário quando o secundário está em curto circuito.

Daí necessita-se apenas de mais um indutor para realizar a implementação de L_r , onde é dado por:

$$L_{r(comp)} = L_r - L_{r1} = 1,592 \mu\text{H} \quad (5.20)$$

Foi devido a esse comportamento que necessitou-se realizar um projeto diferente do que foi sugerido por STMicroelectronics (2014).

5.3 Cálculos Referentes aos Componentes do Circuito de Controle

No mercado há alguns CIs, que grandes fabricantes de dispositivos semicondutores disponibilizam, que possibilitam realizar o controle do conversor estudado, tanto da parte de controle da tensão de saída, do disparo dos MOSFETs, e do controle quando da ocorrência do curto, assim como, da saída em aberto. Foi escolhido para a finalidade de controle o CI L6599, de fabricação da STMicroelectronics, onde o mesmo descreve todos os componentes utilizados para realização do controle, esses passos são relatados nas subseções que seguem.

5.3.1 Quanto à frequência de chaveamento mínima e máxima

A frequência de chaveamento mínima é dada pelo resistor, que no *datasheet* do CI, o denomina como RF_{min} , e pelo valor do capacitor CF , os dois sendo explicados no *datasheet*. O valor da frequência de chaveamento mínima é dado por:

$$f_{s(min)} = \frac{1}{3 \cdot CF \cdot RF_{min}} \quad (5.21)$$

A frequência de chaveamento máxima depende do valor do resistor RF_{min} , do valor do capacitor CF e do valor de uma resistor denominado RF_{max} , o valor da frequência de chaveamento máxima é dado por:

$$f_{s(max)} = \frac{1}{3 \cdot CF \cdot (RF_{min} // RF_{max})} \quad (5.22)$$

Como já são conhecidos os valores das frequências, insoluamos as variáveis dos resistores para obter-se:

$$RF_{min} = \frac{1}{3 \cdot CF \cdot f_{s(min)}} \quad (5.23)$$

$$RF_{max} = \frac{RF_{min}}{\frac{f_{s(max)}}{f_{s(min)}} - 1} \quad (5.24)$$

O *datasheet* recomenda se colocar o valor de CF nas centenas de pF ou de nF, considerando as frequências de chaveamento. Foi-se escolhido um valor de $CF = 330$ pF

Com os valores calculados e as equações relatadas tem-se que:

$$RF_{min} = \frac{1}{3 \cdot 330 \times 10^{-12} \cdot 96,308 \times 10^3} = 10488 \Omega \quad (5.25)$$

O valor padrão escolhido para RF_{min} foi de 11 K Ω , pois se encontra comercialmente, e dar uma margem para a frequência mínima ser reduzida, caso ocorra algo fora do esperado.

Agora calcula-se o valor de RF_{max} , o mesmo é dado por:

$$RF_{max} = \frac{11000}{\frac{150 \times 10^3}{96,308 \times 10^3} - 1} = 19729 \Omega \quad (5.26)$$

Como o mercado não disponibiliza um resistor com a resistência de RF_{max} , aproximamos o mesmo para que seja de 20 k Ω .

5.3.2 Quanto à frequência de início de operação, *Soft-Start*

De um modo geral, a finalidade do *soft-start* é aumentar progressivamente a capacidade de potência do conversor, quando é iniciado, de modo a evitar excessiva corrente de entrada. Em conversores ressonantes a potência entregue depende inversamente da frequência, o *soft-start* é então feito para varrer a frequência de chaveamento de um valor inicial elevado até a malha de controle assumir.

A frequência de chaveamento inicial, $f_{s(start)}$, é dada pela seguinte equação:

$$f_{s(start)} = \frac{1}{3 \cdot CF \cdot (RF_{min} // R_{SS})} \quad (5.27)$$

Tipicamente, tem-se que os valores de R_{SS} e de C_{SS} são dados por:

$$R_{SS} = \frac{RF_{min}}{\frac{f_{s(start)}}{f_{s(min)}} - 1} \quad (5.28)$$

$$C_{SS} = \frac{3 \times 10^{-3}}{R_{SS}} \quad (5.29)$$

O *datasheet* recomenda que f_{start} seja 4 vezes o valor de $f_{s(min)}$, daí tem-se:

$$R_{SS} = \frac{11000}{3} = 3667 \Omega \quad (5.30)$$

$$C_{SS} = \frac{3 \times 10^{-3}}{3667} = 0,818 \times 10^{-6} \text{ F} \quad (5.31)$$

Os valores típicos para R_{SS} e C_{SS} são, respectivamente, 3600Ω e $1 \mu\text{F}$.

5.3.3 Quanto ao sensor de corrente

O CI L6599 possui um pino para realizar o controle do chaveamento devido à corrente do primário no conversor, visando a proteção contra sobre corrente.

São apresentadas duas formas de circuito para implementação de tal função no *datasheet* do CI, escolheu-se realizar o uso daquela que possui uma maior eficiência.

Tem-se que obter valores para alguns resistores e capacitores auxiliares do circuito de comando, os que se apresentam em primeiro lugar são o capacitor C_A e o resistor R_A , o valor de C_A é dado, tipicamente, por:

$$C_A = \frac{C_r}{100} = 8,795 \text{ nF} \quad (5.32)$$

E o valor de R_A pode ser selecionado na casa das centenas de Ω , escolhemos o valor de $R_A = 150 \Omega$, e valor padrão para o capacitor é $C_A = 8,2 \text{ nF}$.

Com a finalidade de se calcular a corrente de pico no lado primário do transformador utiliza-se a Eq (3.5), para termos:

$$I_{Crpkx} = \frac{\pi}{2n} I_0 = \frac{\pi}{2 \cdot 0,1100} \cdot 0,667 = 9,52 \text{ A} \quad (5.33)$$

onde I_{Crpkx} é a corrente de pico no capacitor de ressonância, que também é a corrente de pico do lado primário do transformador.

O valor de I_{Crpkx} além de ser um valor dado pela aproximação *FHA*, também, é um valor dada uma eficiência ótima, daí para um modelo real consideremos uma eficiência de $\eta = 92\%$, encontra-se, então, um valor novo para I_{Crpkx} , dado por:

$$I'_{Crpkx} = \frac{I_{Crpkx}}{\eta} = \frac{9,52}{0,92} = 10,34 \text{ A} \quad (5.34)$$

Com o valor de I'_{Crpkx} calcula-se, agora, o valor de um resistor do comando denominando R_B , o mesmo é dado por:

$$R_B = \frac{0,8\pi}{I'_{Crpkx}} \left(1 + \frac{C_r}{C_A}\right) = \frac{0,8\pi}{10,34} (1 + 100) = 24,55 \Omega \quad (5.35)$$

Utilizaremos um valor disponível comercialmente para o resistor de $R_B = 22 \Omega$. O valor de R_B é utilizado para calcular o último componente dessa seção de comando que é

o capacitor C_B , o mesmo é dado por:

$$C_B = \frac{1}{R_B \cdot f_{s(min)}} = \frac{1}{27 \cdot 96,308 \times 10^3} = 0,472 \mu\text{F} \quad (5.36)$$

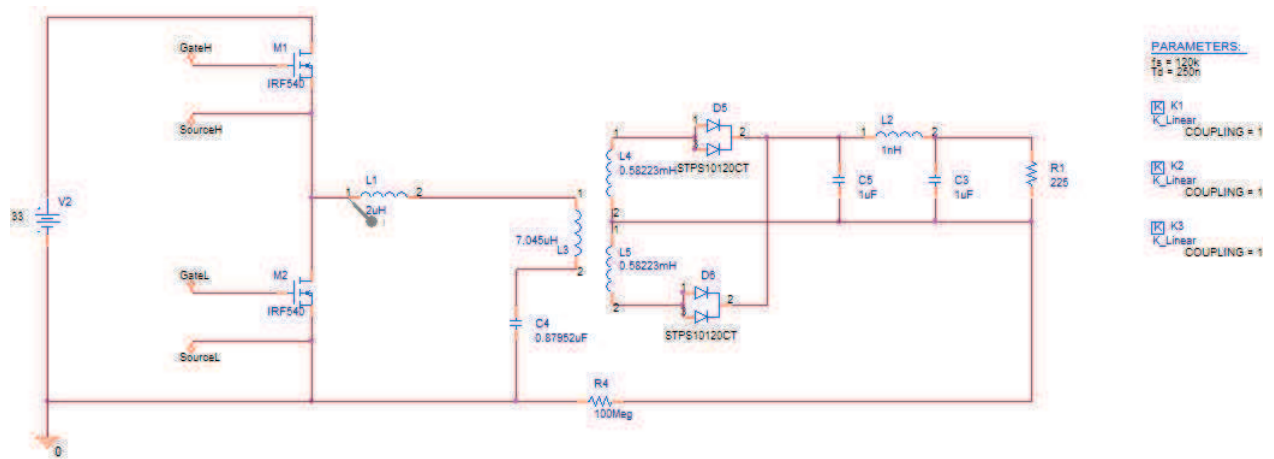
Utilizaremos um valor de $C_B = 470 \text{ nF}$.

6 ANÁLISE E RESULTADOS

6.1 Resultados por Simulação no OrCad

Utilizando todos os valores correspondentes ao projeto do conversor, foi simulado utilizando o software OrCad, a fim de se realizar uma comparação com os valores obtidos experimentalmente. O esquemático do circuito simulado segue abaixo.

Figura 32 – Simulação do conversor projetado.



Fonte: Elaborado pelo autor.

Foi realizada a simulação com $V_i = 33$ V, $f_s = 120$ kHz, com um tempo total de 100 ms com passo de simulação de 10^{-7} s, e foram obtidos os resultados apresentados na Tab. 5.

Tabela 5 – Resultados da simulação para $V_i = 33$ V, $f_s = 120$ kHz.

V_0 (V)	I_0 (A)	P_0 (W)	P_i (W)	η (%)
146,397	0,651	95,253	98,434	96,769
146,007	0,487	71,060	73,744	96,360
148,473	0,330	48,987	52,252	93,751

Fonte: Elaborada pelo autor.

Agora a situação da simulação é com $V_i = 30$ V, $f_s = 96,308$ kHz, que é o caso onde se tem a tensão de entrada mínima e a frequência de chaveamento mínima, afim de se ter o ganho elevador máxima. A simulação foi realizada com um tempo total de 100 ms com passo de simulação de 10^{-7} s, foram obtidos os resultados apresentados na Tab. 6.

Tabela 6 – Resultados da simulação para $V_i = 30$ V, $f_s = 96,308$ kHz.

V_0 (V)	I_0 (A)	P_0 (W)	P_i (W)	η (%)
155,378	0,690	107,300	113,602	94,452
158,329	0,528	83,560	86,605	96,484
159,660	0,355	56,647	59,617	95,018

Fonte: Elaborada pelo autor.

Agora a situação da simulação é com $V_i = 36$ V, $f_s = 150$ kHz, que é o caso onde se tem a tensão de entrada máxima e a frequência de chaveamento máxima, afim de se ter o ganho abaixador máxima. A simulação foi realizada com um tempo total de 100 ms com passo de simulação de 10^{-7} s, foram obtidos os resultados apresentados na Tab. 7.

Tabela 7 – Resultados da simulação para $V_i = 36$ V, $f_s = 150$ kHz.

V_0 (V)	I_0 (A)	P_0 (W)	P_i (W)	η (%)
141,601	0,629	89,114	92,965	95,858
146,345	0,487	71,342	73,257	97,386
150,493	0,334	50,329	51,945	96,889

Fonte: Elaborada pelo autor.

Observando as tabelas acima pode-se realizar a análise quanto aos comportamentos do conversor, sendo esta descrita por:

- *Tab. 5* - A frequência de chaveamento era de 120 hHz, que para o projeto resulta em $f_r = 1$, observando o comportamento das curvas apresentadas anteriormente, que tratam do ganho com relação a f_r , o ganho correspondente será sempre 1, quaisquer que sejam a variação da carga. A partir da Tab. 5, ver-se que o comportamento se variando a potência de saída, ou seja, a carga, não apresentou variações significativas, o que teoricamente é verdade. O motivo pelo qual não se obteve uma tensão de saída igual a de projeto foi a perda de tensão sobre os diodos da ponte, assim como, as perdas de tensão nas chaves;
- *Tab. 6* - A frequência de chaveamento era de 96,308 kHz, o que para o projeto era a frequência de chaveamento mínima, o que acarreta em $f_r < 1$, que pelas curvas apresentadas de ganho, obter-se-ia um ganho maior que 1, isso devido que a tensão de entrada foi reduzida. A partir da Tab. 6, ver-se uma variação considerável com relação à tensão de saída, isso devido que dada uma variação na potência de saída a curva característica irá ser alterada, onde para resistências de saída mais altas o valor correspondente à curva com tal carga terá um ganho maior em comparação á curva resultante que uma resistência de saída menor.

- *Tab. 7* - A frequência de chaveamento era de 150 kHz, o que para o projeto era a frequência de chaveamento máxima, o que acarreta em $f_r > 1$, que pelas curvas apresentadas de ganho, obter-se-ia um ganho menor que 1, isso devido que a tensão de entrada foi aumentada, em relação à tensão nominal. A partir da *Tab. 7*, ver-se uma variação considerável com relação à tensão de saída, isso devido que dada uma variação na potência de saída a curva característica irá ser alterada, onde para resistências de saída mais altas o valor correspondente à curva com tal carga terá um ganho maior em comparação á curva resultante que uma resistência de saída menor.

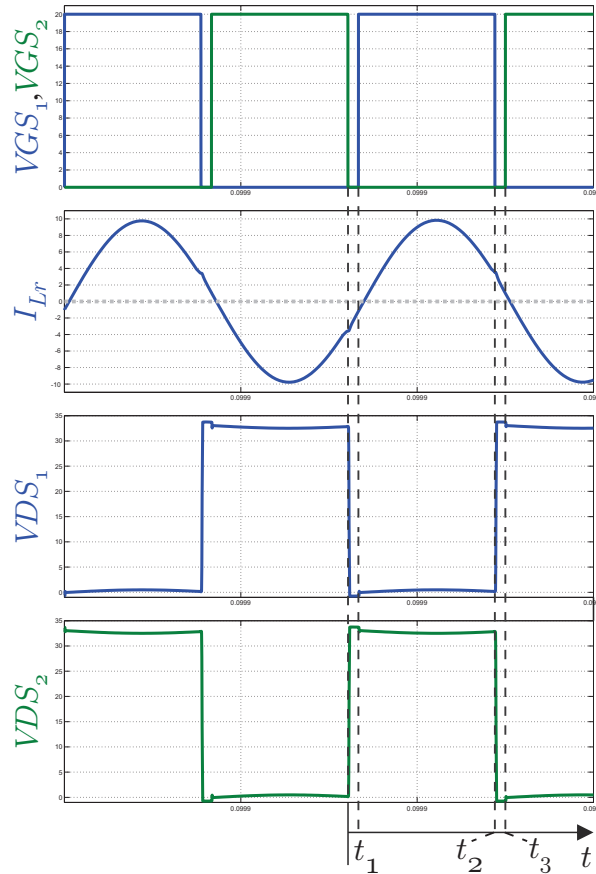
Como uma análise geral, baseado nos valores das três tabelas apresentadas, o projeto está bem realizado isso devido a que: com a frequência de chaveamento mínima, os valores das tensões de saída foram maiores que a de projeto, bastando-se apenas realizar um pequeno aumento nessa frequência para se obter o valor desejado na saída, o que está dentro da faixa de operação projetado para o conversor; com a frequência de chaveamento máxima, os valores das tensões de saída foram menores, com exceção da operação quando a potência de saída era metade da de projeto, que a de projeto, bastando-se apenas realizar uma pequena diminuição nessa frequência para se obter o valor desejado na saída, o que, também, está dentro da faixa de operação projetada para o conversor.

6.1.1 Curvas obtidas

Para que seja possível realizar uma visualização do *ZVS* real, que o conversor proporciona, foram retiradas as seguintes curvas da simulação, todas elas com operação na carga nominal.

A primeira é para $V_i = 33$ V, $f_s = 120$ kHz.

Figura 33 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 120$ kHz.



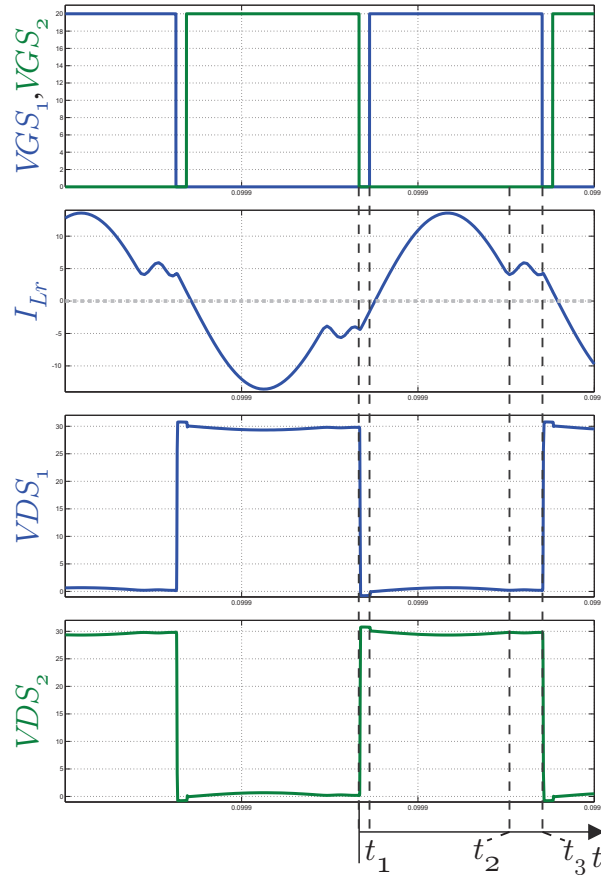
Fonte: Elaborado pelo autor.

Ver-se o *ZVS* descrito na análise temporal:

- Antes de ocorrer o disparo de S_1 , ver-se que há uma tensão de aproximadamente -0,7 V sobre o mesmo, isso devido que o seu diodo de corpo estava conduzindo, idealmente seria zero volts, porém no mundo real isso não é possível;
- Ao se colocar em bloqueio S_1 , ver-se que a tensão de -0,7 V, agora está sobre S_2 , devido ao seu diodo de corpo agora estar conduzindo.

A segunda é para $V_i = 30$ V, $f_s = 96,308$ kHz.

Figura 34 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 96,308$ kHz.



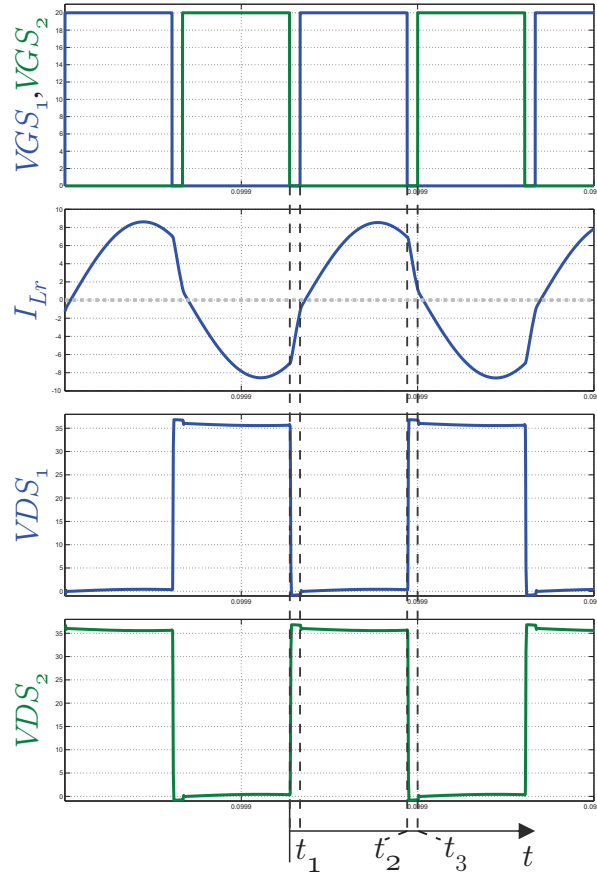
Fonte: Elaborado pelo autor.

Ver-se o *ZVS* descrito na análise temporal:

- Antes de ocorrer o disparo do S_1 , ver-se que há uma tensão de aproximadamente $-0,7$ V sobre o mesmo, isso devido que o seu diodo de corpo estava conduzindo, idealmente seria zero volts, porém no mundo real isso não é possível;
- Ao se colocar em bloqueio S_1 , ver-se que a tensão de $-0,7$ V, agora está sobre S_2 , devido ao seu diodo de corpo agora estar conduzindo.

A terceira é para $V_i = 36$ V, $f_s = 150$ kHz.

Figura 35 – Curvas das tensões de disparo dos MOSFETs, corrente no indutor L_r , e tensões sobre os MOSFETs, para $f_s = 150$ kHz.



Fonte: Elaborado pelo autor.

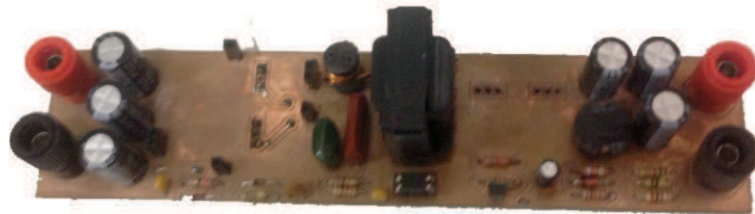
Ver-se o *ZVS* descrito na análise temporal:

- Antes de ocorrer o disparo do S_1 , ver-se que há uma tensão de aproximadamente $-0,7$ V sobre o mesmo, isso devido que o seu diodo de corpo estava conduzindo, idealmente seria zero volts, porém no mundo real isso não é possível;
- Ao se colocar em bloqueio S_1 , ver-se que a tensão de $-0,7$ V, agora está sobre S_2 , devido ao seu diodo de corpo agora estar conduzindo.

6.2 Resultado por Análise Experimental

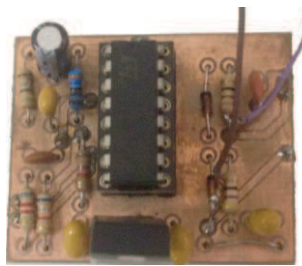
Após realizar toda a montagem física do conversor projetado, tem-se como resultado o conversor para análise experimental, mostrado nas Figs. 36, 37 e 38.

Figura 36 – Conversor montado para análise experimental, vista superior.



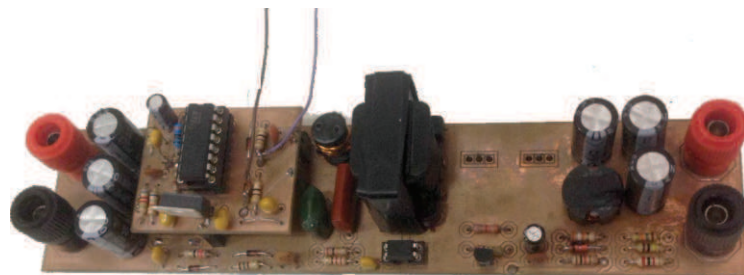
Fonte: Elaborado pelo autor.

Figura 37 – Circuito de controle e comando do conversor montado para análise experimental, vista superior.



Fonte: Elaborado pelo autor.

Figura 38 – Estrutura geral do conversor montado para análise experimental, vista superior.



Fonte: Elaborado pelo autor.

Todos os cuidados com relação às medições dos valores de indutâncias e capacitâncias do circuito ressonante foram tomados, sendo estes medidos no LEIAM, por um instrumento que realiza a medição de resistências, indutâncias e capacitâncias com precisão.

6.2.1 Problemas enfrentados

Terminado todo o estudo teórico e partindo para a prática, alguns problemas que foram encontrados, no que desrespeita a construção física do conversor proposta, sendo os principais listados abaixo:

- Para a construção do transformador era necessário a posse dos componentes, a cidade onde o autor se encontra, Campina Grande, não fornece em suas lojas de comércio eletrônico tais componentes, sendo como solução uma compra fora do estado dos componentes para que fosse possível a construção do transformador;
- Ocorreu, também, a dificuldade da compra com relação ao circuito de comando, L6599, sendo novamente a solução de compra fora do estado;

Em geral, problemas dados pela falta de componentes na cidade presente.

Quando por fim a montagem do circuito foi concluída, problemas que não eram esperados ocorreram, sendo estes a queima dos CIs de comando do conversor. Foi realizada toda a verificação do circuito montado, e não foi encontrado nenhum erro na montagem, novamente foi posto em prática uma tentativa de análise experimental, cujo levou à queima de todos os CIs que estavam à disposição. Foi realizada uma nova compra, porém a chegada dos mesmos ultrapassa o limite para entrega do presente trabalho de conclusão de curso.

Por uma análise técnica, do que poderia ter ocorrido para a queima dos componentes o autor suspeita:

- O vendedor não estaria fornecendo os componentes mais apropriados;
- Descartando-se o erro na montagem, um mal dimensionamento dos componentes do circuito;
- Os MOSFETs utilizados não seriam os mais adequados para utilização do conversor em estudo.

7 CONCLUSÃO

As perdas de chaveamento podem ser minimizadas com a utilização de todas as topologias de conversores ressonantes, bastando apenas a seleção de qual será a mais adequada.

O conversor que foi estudado se apresenta como uma topologia, dentre os conversores ressonantes, mais adequada para construção física, devido à configuração do tanque ressonante.

Pela análise por simulações no OrCad, viu-se que, o conversor realmente possui o *ZVS* quando operando na região indutiva.

Apesar de que, na primeira vista, o conversor estudado se apresenta com uma certa complexidade em relação aos conversores onde o ganho é dado pela variação de *duty cycle*, com a experiência e o estudo, utilizando as literaturas que foram referenciadas, o projeto para a implementação do *LLC* fica bem mais simples.

A escolha dos componentes que serão utilizados para simulação, assim como para montagem, tem influência direta na funcionalidade do conversor, um exemplo é da escolha dos diodos no secundário do transformador, sendo estes selecionados diodos Schottky, devido suas características de funcionamento.

REFERÊNCIAS

- ANG S. E OLIVA, A. *Power-Switching Converters, Second Edition*. [S.l.]: Taylor & Francis, 2005. (Electrical and computer engineering). Citado 2 vezes nas páginas 14 e 24.
- BARBI I. E FONT, C. H. I. e. A. R. L. Projeto físico de indutores e transformadores. 2002. Citado na página 43.
- BATES, A. *Eletrônica (v.1)*. [S.l.]: McGraw Hill Brasil, 2007. Citado 4 vezes nas páginas 16, 17, 18 e 19.
- BOYLESTAD R.L. E NASHELSKY, L. *Dispositivos eletrônicos e teoria de circuitos*. [S.l.]: Pearson Education do Brasil, 2004. Citado 3 vezes nas páginas 16, 17 e 18.
- CHOI, H.-S. Design consideration of half- bridge llc resonant converter. *Journal of Power Electronics*, The Korean Institute of Power Electronics, v. 7, n. 1, p. 13–20, 2007. Citado 2 vezes nas páginas 30 e 31.
- GRANT D.A. E GOWAR, J. *Power MOSFETS: theory and applications*. [S.l.]: Wiley, 1989. (Wiley Interscience publication). Citado 2 vezes nas páginas 19 e 20.
- HUANG, H. Designing an llc resonant half-bridge power converter. In: *Power Supply Design Seminar, Texas Instruments, Dallas, TX*, http://focus.ti.com/asia/download/Topic_3_Huang_28pages.pdf. [S.l.: s.n.], 2010. Citado na página 31.
- INFINEON. Mosfet power losses calculation using the data-sheet parameters. 2006. Citado na página 19.
- INFINEON. Design guide for llc converter with ice2hs01g. 2011. Citado na página 44.
- INFINEON. Resonant llc converter: Operation and design. 2012. Citado na página 33.
- JUNG J. H. E KWON, J. G. Theoretical analysis and optimal design of llc resonant converter. 2006. Citado 4 vezes nas páginas 25, 26, 27 e 28.
- KAZIMIERCZUK MARIAN K E CZARKOWSKI, D. *Resonant power converters*. [S.l.]: John Wiley & Sons, 2012. Citado na página 24.
- LEE, K. H. L. e R. Oruganti e F. C. Y. Quasi-resonant converters-topologies and characteristics. *IEEE Transactions on Power Electronics*, PE-2, n. 1, p. 62–71, Jan 1987. ISSN 0885-8993. Citado 3 vezes nas páginas 21, 23 e 24.
- RASHID, M. *Eletrônica de potência: circuitos, dispositivos e aplicações*. [S.l.]: Makron, 1999. Citado 2 vezes nas páginas 21 e 22.
- STMICROELECTRONICS. Llc resonant half-bridge converter design guideline. 2014. Citado 8 vezes nas páginas 32, 35, 36, 37, 38, 39, 40 e 45.

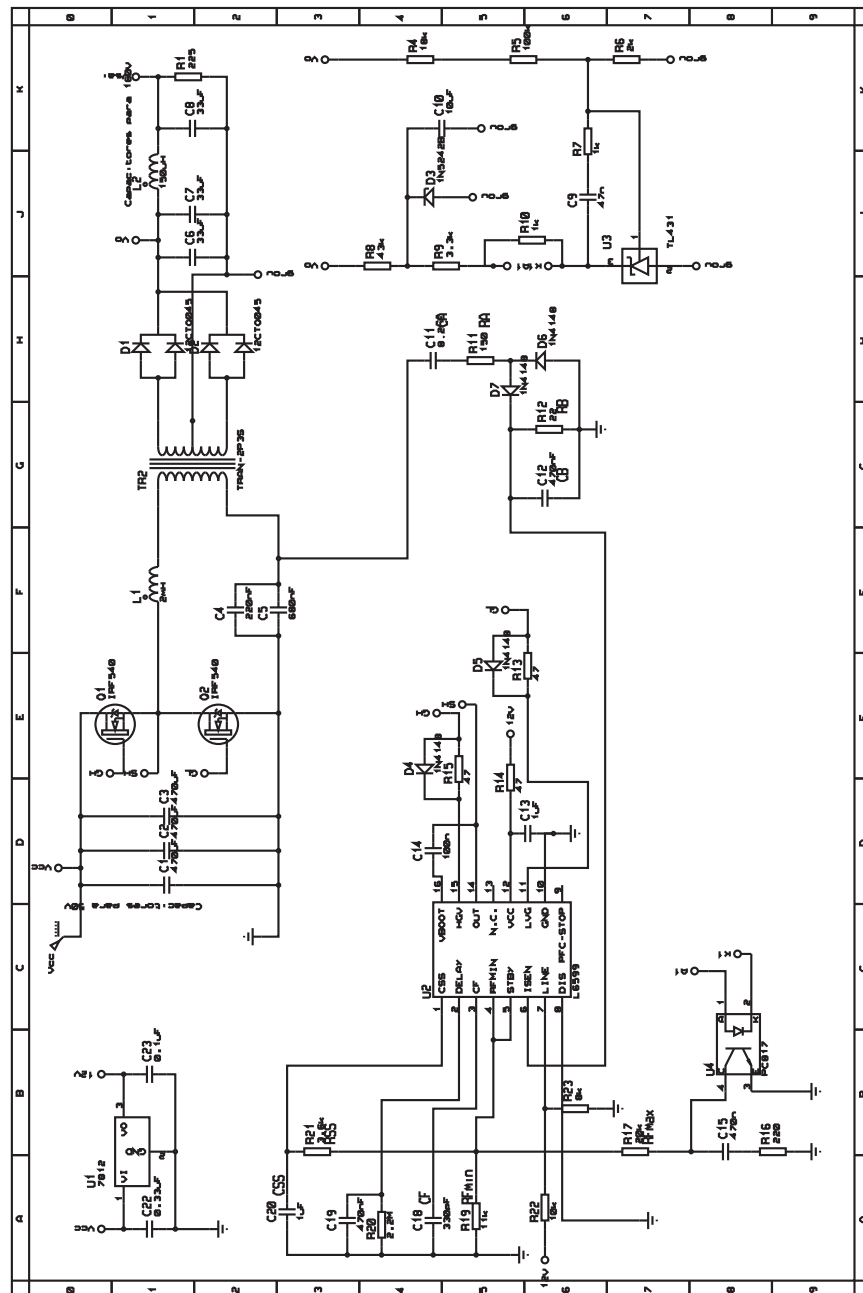
WANG, C.-C.; CHANG, Y.-C.; LO, Y.-K.; CHIU, H.-J. Efficiency improvement in adjustable deadtime of llc resonant converters. In: IEEE. *Intelligent Green Building and Smart Grid (IGBSG), 2014 International Conference on*. [S.l.], 2014. p. 1–4. Citado na página 36.

Anexos

ANEXO A – ESQUEMÁTICO E LISTA DE COMPONENTES DO CONVERSOR

Foi realizado o projeto experimental seguindo o esquemático que segue.

Figura 39 – Esquemático do circuito montado



Fonte: Fonte: Elaborado pelo autor.

Com relação ao circuito de potência, o próprio conversor *LLC*, os componentes relatados na tabela abaixo são os utilizados para realização da montagem. A descrição de todos os componentes é feita na itemização que segue a tabela. Como pode ocorrer a queima de algum componente, para segurança, a requisição da quantidade se encontra no dobro da necessidade de montagem.

Num.	Componente	Quantidade
1	Carretel C-NP-14/8-1/0 Sem terminais	4
2	Par de Núcleo NP-14/8-2000-IP6 (V)	4
3	Capacitor cerâmico/poliéster 60V 680 nF	4
4	Capacitor cerâmico/poliéster 60V 220 nF	4
5	Capacitor eletrolítico 50V 470 μ F	6
6	Capacitor eletrolítico 160V 33 μ F	6
7	Transistor MOSFET IRF 540	4
8	Diodo Schottky STPS2045CT	4
9	Carretel E30/15/7 10 terminais Vertical	2
10	Par de Núcleo NEE-30/15/7-IP12R	4

A descrição da utilização dos componentes da Tab. 1 segue pela listagem abaixo:

- 1 - Carretel para implementação do indutor ressonante L_r e o indutor do filtro de saída;
- 2 - Par de núcleos correspondente ao carretel C-NP-14/8-1/0;
- 3 - Capacitor ressonante;
- 4 - Capacitor ressonante;
- 5 - Capacitores do barramento de entrada;
- 6 - Capacitores de saída;
- 7 - Chaves do conversor;
- 8 - Retificador do secundário do transformador;
- 9 - Carretel para implementação do transformador (avaliação experimental);
- 10 - Par de núcleos correspondente aos carretes E30/15/7 e E30/15/14;

Com relação ao circuito de controle, os componentes relatados na tabela abaixo são utilizados para realização da montagem. A descrição de todos os componentes é feita na itemização que segue a tabela. Como pode ocorrer a queima de algum componente, por prevenção, a requisição da quantidade se encontra quatro vezes a necessidade de montagem.

Num.	Componente	Quantidade
1	L6599	4
2	Diodo zener de 12V	4
3	TL431	4
4	SFH617A-2	4
5	1N4148	16
6	Resistor de 100 k Ω	4
7	Resistor de 18 k Ω	4
8	Resistor de 2 k Ω	4
9	Resistor de 43 k Ω	4
10	Resistor de 3.3 k Ω	4
11	Resistor de 1 k Ω	8
12	Resistor de 11 k Ω	4
13	Resistor de 20 k Ω	4
14	Resistor de 3,6 k Ω	4
15	Resistor de 150 Ω	4
16	Resistor de 22 Ω	4
17	Resistor de 47 Ω	16
18	Resistor de 220 Ω	4
19	Resistor de 2.2 M Ω	4
20	Resistor de 10 k Ω	4
21	Resistor de 8 k Ω	4
22	Capacitor eletrolítico 50V 10 μ F	8
23	Capacitor cerâmico/poliéster 16V 47nF	4
24	Capacitor cerâmico/poliéster 16V 470nF	8
25	Capacitor cerâmico/poliéster 16V 4.7nF	4
26	Capacitor cerâmico/poliéster 16V 10nF	4
27	Capacitor cerâmico/poliéster 16V 1 μ F	4
28	Capacitor cerâmico/poliéster 60V 8,2 nF	4
29	Capacitor cerâmico/poliéster 60V 470 nF	4
30	Capacitor cerâmico/poliéster 16V 330 pF	4
31	Capacitor cerâmico/poliéster 16V 100nF	4

- 1 - CI responsável pelo controle da tensão de saída e disparo dos MOSFETs;
- 2 - Regulador de tensão para que a tensão no optoacoplador não ultrapasse a tensão de entrada máxima;
- 3 - Regulador de tensão para que quando a tensão de saída seja a desejada o optodiodo se comunique com o optotransistor;
- 4 - Optoacoplador para comunicação da saída com a entrada;
- 5 - Diodo de alta velocidade para uso geral em pontos do circuito de comando;
- 6 - Resistor para obter um circuito divisor de tensão na saída;
- 7 - Resistor para obter um circuito divisor de tensão na saída;

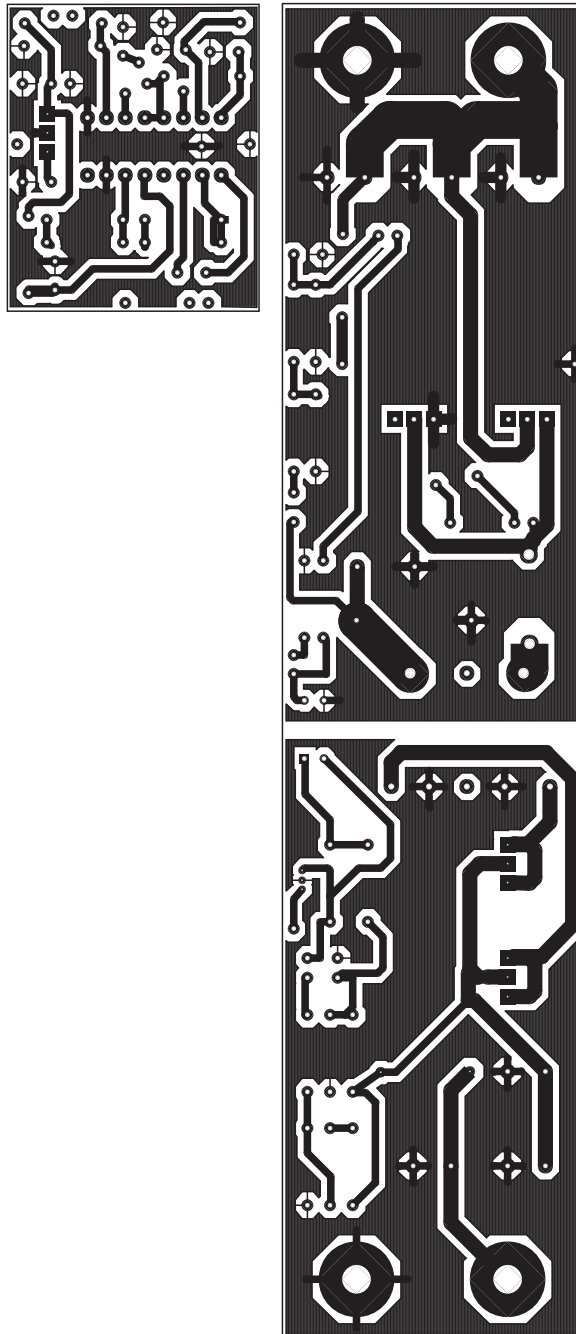
- 8 - Resistor para obter um circuito divisor de tensão na saída;
- 9 - Resistor para obter um circuito divisor de tensão na saída;
- 10 - Resistor para obter um circuito divisor de tensão na saída;
- 11 - Resistor para obter um circuito divisor de tensão na saída e para auxílio do comando;
- 12 - Resistor RF_{min} ;
- 13 - Resistor RF_{max} ;
- 14 - Resistor R_{SS} ;
- 15 - Resistor R_A ;
- 16 - Resistor R_B ;
- 17 - Resistor para auxílio do comando;
- 18 - Resistor para auxílio do comando;
- 19 - Resistor para auxílio do comando;
- 20 - Resistor para auxílio do comando;
- 21 - Resistor para auxílio do comando;
- 22 - Capacitor para auxílio do comando;
- 23 - Capacitor para auxílio do comando;
- 24 - Capacitor para auxílio do comando;
- 25 - Capacitor para auxílio do comando;
- 26 - Capacitor para auxílio do comando;
- 27 - Capacitor C_{SS} ;
- 28 - Capacitor C_A ;
- 29 - Capacitor C_B ;
- 30 - Capacitor CF ;
- 31 - Capacitor de *boot strap*;

Todos os componentes, com exceção do CI L6599, encontram-se disponíveis na loja virtual da empresa eletrodex, cujo pode ser acessado por <http://www.eletrodex.com.br/>.

ANEXO B – CONSTRUÇÃO DA PCI

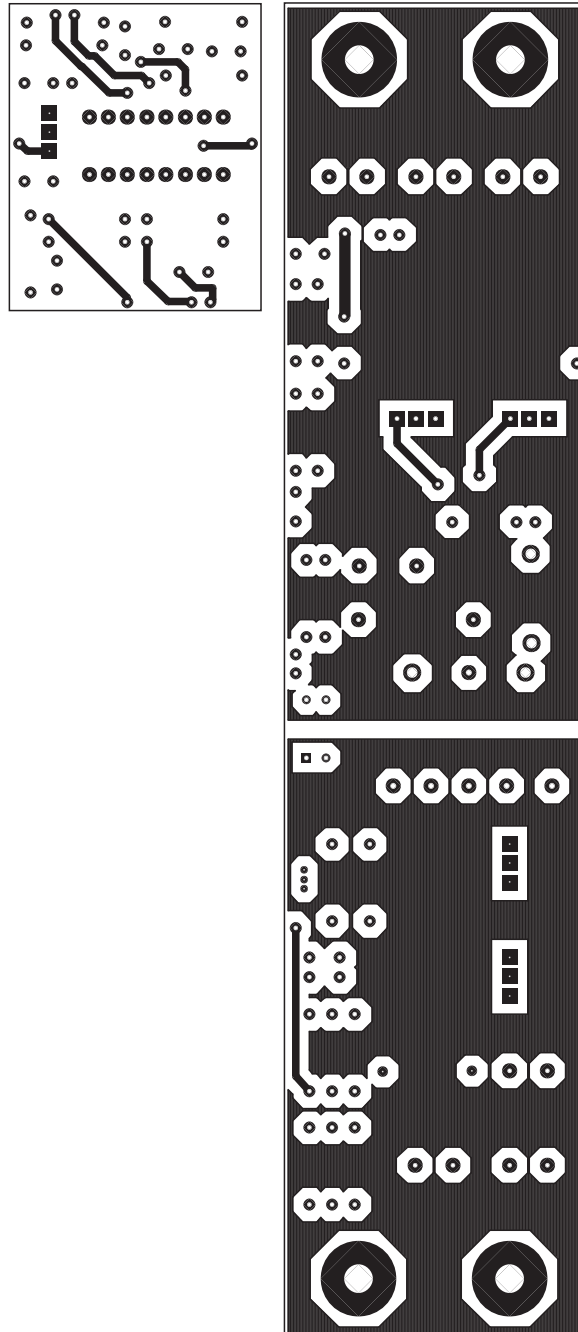
Para realizar a construção da PCI, seguem abaixo os esquemas utilizados para tal fim, seguido de uma visualização em 3D, disponibilizada pelo Proteus.

Figura 40 – Esquema da PCI, face bottom, escala 1:1.



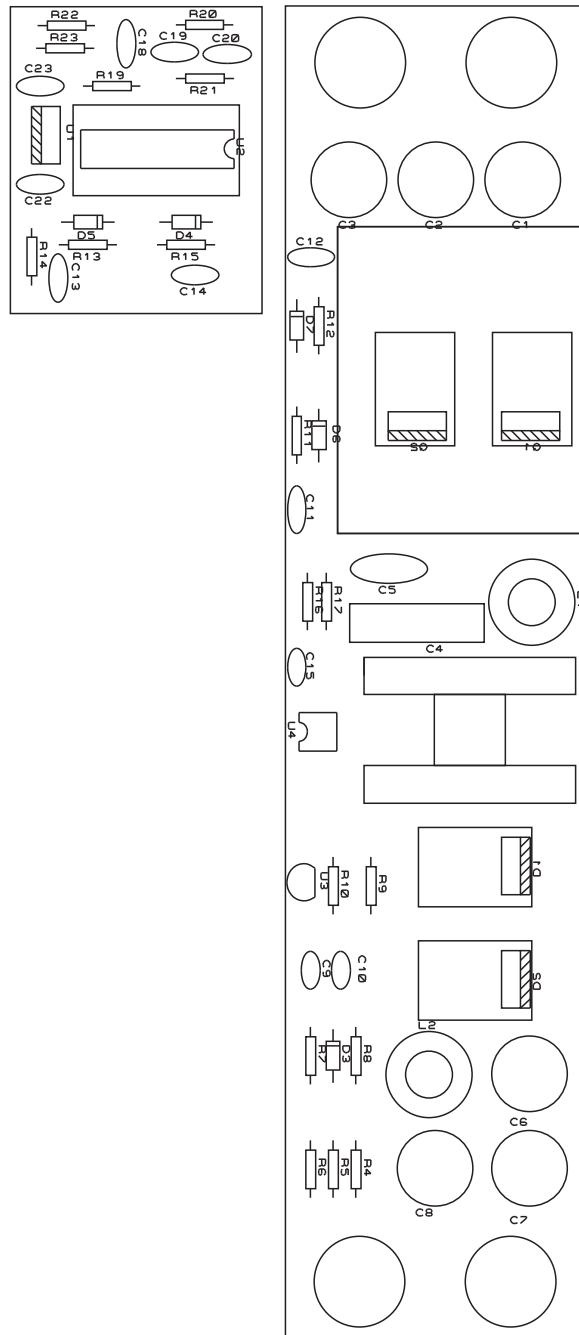
Fonte: Elaborado pelo autor.

Figura 41 – Esquema da PCI, face top, escala 1:1.



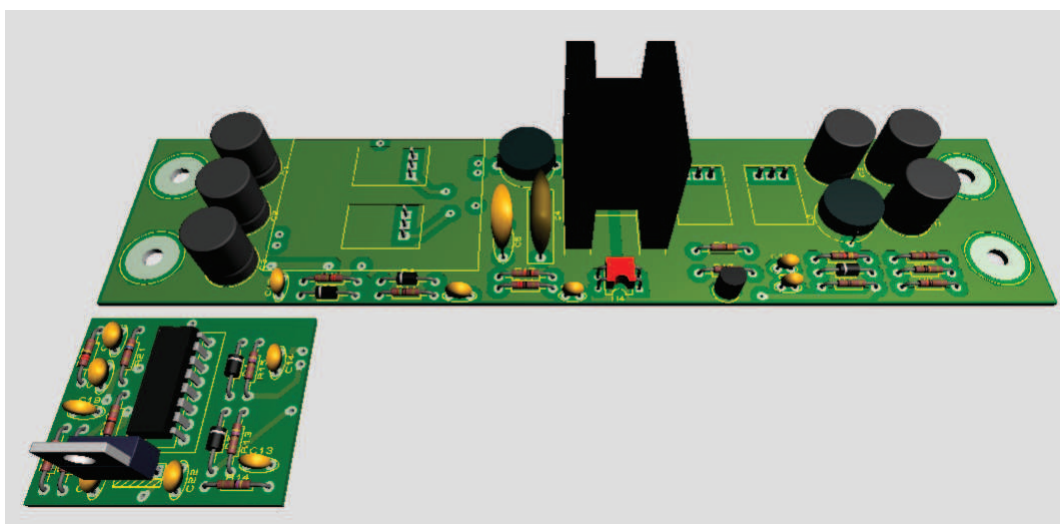
Fonte: Elaborado pelo autor.

Figura 42 – Esquema da PCI, components, escala 1:1.



Fonte: Elaborado pelo autor.

Figura 43 – Placa montada em 3D.



Fonte: Elaborado pelo autor.