

Cleuves Cajé de Carvalho

**Controle Supervisório e Aquisição de Dados de
Processos Químicos Utilizando o CE117
Process Trainer**

Campina Grande - PB, Brasil

29 de fevereiro de 2018

Cleuves Cajé de Carvalho

Controle Supervisório e Aquisição de Dados de Processos Químicos Utilizando o CE117 Process Trainer

Trabalho de Conclusão de Curso submetido a Coordenação de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, Campus Campina Grande, como parte dos requisitos necessários para a obtenção do título de Bacharel em Engenharia Elétrica.

Universidade Federal de Campina Grande - UFCG
Centro de Engenharia Elétrica e Informática - CEEI
Departamento de Engenharia Elétrica - DEE

Orientador: Jaidilson Jó da Silva, D.Sc.

Campina Grande - PB, Brasil

29 de fevereiro de 2018

Cleuves Cajé de Carvalho

Controle Supervisório e Aquisição de Dados de Processos Químicos Utilizando o CE117 Process Trainer

Trabalho de Conclusão de Curso submetido a Coordenação de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, Campus Campina Grande, como parte dos requisitos necessários para a obtenção do título de Bacharel em Engenharia Elétrica.

Jaidilson Jó da Silva, D.Sc.
Orientador

Saulo Oliveira Dornellas Luiz, D.Sc.
Convidado

Campina Grande - PB, Brasil
29 de fevereiro de 2018

*Dedico este trabalho aos meus pais, pela garra,
perseverança e apoio incondicional.*

Agradecimentos

Agradeço primeiramente a Deus por ter me dado saúde e força para superar todas as adversidades, permitindo assim a realização desse sonho.

A minha família, em especial aos meus pais Antônio Cajé e Maria do Socorro e ao meu irmão Cleiton Cajé, por estarem sempre ao meu lado e não medirem esforços para que eu chegasse até essa etapa da minha vida. Aos meus avós, tios e primos que contribuíram com todo seu apoio e incentivo.

Aos meus amigos, em especial os colegas de apartamento e de curso, pela motivação e também pelos momentos de descontração.

Agradeço a todos os meus professores por me proporcionar o conhecimento e oportunidades ao longo da graduação, em especial ao professor Jaidilson Jó, pela orientação, apoio e confiança, e ao professor Heleno Bispo do Departamento de Engenharia Química, pela disponibilidade e apoio durante a elaboração desse trabalho.

Ao curso de Engenharia Elétrica da Universidade Federal de Campina Grande - UFCG, e às pessoas com quem convivi nesses espaços ao longo desses anos.

A todos que direta ou indiretamente fizeram parte da minha formação, o meu muito obrigado.

*“Quem deseja ver o arco-íris,
precisa aprender a gostar da chuva”
Paulo Coelho*

Resumo

A automação de processos permite melhorar a qualidade e consistência das operações, onde o sistema verifica o funcionamento do processo e efetua medições com o intuito de controlar as variáveis, reduzindo assim a intervenção humana. O objetivo desse trabalho é desenvolver um sistema de controle supervisorio e aquisição de dados utilizando o CE117 *Process Trainer*. Para isso, a construção de um módulo responsável por fazer a aquisição dos dados é necessária. O *software* LabVIEW da National Instruments é adotado para compilar o algoritmo de controle e monitorar a operação do sistema.

Palavras-chave: Aquisição de Dados; Sistema Supervisorio; LabVIEW; CE117 *Process Trainer*.

Abstract

The processes automation allows to improve the quality and consistency of operations, where the system verifies the operation of the process and carries out measurements in order to control the variables, thus reducing human intervention. The objective of this work is to develop a supervisory control and data acquisition system using the CE117 Process Trainer. Therefore, it is necessary to construct a module responsible for making the acquisition of the data. LabVIEW, a software from National Instruments, is used to compile the control algorithm and monitor the system operation.

Keywords: Data Acquisition; Supervisory System; CE117 Process Trainer.

Lista de ilustrações

Figura 1 – Módulo de Experimentos.	16
Figura 2 – Circuito de Fluxo do Processo/Resfriador.	17
Figura 3 – Circuito de Fluxo Aquecedor.	19
Figura 4 – Módulo de Controle.	20
Figura 5 – Painel do Módulo de Controle.	21
Figura 6 – Seção do tanque de processo.	22
Figura 7 – Seção do resfriador.	22
Figura 8 – Seção aquecedora do tanque.	23
Figura 9 – Seção do reservatório.	24
Figura 10 – Seção ADA.	24
Figura 11 – Diagrama funcional de um sistema de aquisição de dados baseado em PC.	26
Figura 12 – Utilização de tensão de referência externa.	30
Figura 13 – Formato da palavra resultante do conversor A/D.	31
Figura 14 – Diagrama de bloco do PWM.	34
Figura 15 – Exemplo de painel frontal do LabVIEW.	36
Figura 16 – Exemplo de diagrama de bloco do LabVIEW.	37
Figura 17 – Módulo de aquisição e transmissão de dados.	38
Figura 18 – Diagrama de bloco do sistema.	39
Figura 19 – Circuito condicionador de sinal com acoplamento e rejeição de ruídos para o conversor A/D.	40
Figura 20 – Circuito condicionador de sinal com <i>buffer</i> na saída do conversor D/A.	41
Figura 21 – Esquemático da placa com o circuito de condicionamento de sinal completo.	41
Figura 22 – Configuração da porta serial do microcontrolador.	42
Figura 23 – Configuração do conversor A/D do microcontrolador.	42
Figura 24 – Leitura do canal selecionado do conversor A/D.	43
Figura 25 – Configuração do PWM do microcontrolador.	43
Figura 26 – Bloco <i>VISA Configure Serial Port</i>	44
Figura 27 – Bloco <i>VISA Set I/O Buffer Size Function</i>	45
Figura 28 – Bloco <i>VISA Read Function</i>	46
Figura 29 – Bloco <i>VISA Write Function</i>	46
Figura 30 – Bloco <i>VISA Close Function</i>	47
Figura 31 – Guia Serial da interface do sistema.	48
Figura 32 – Guia Aquisição de Dados da interface do sistema.	48
Figura 33 – Guia Processo da interface do sistema.	49
Figura 34 – Guia Controle da interface do sistema.	50

Figura 35 – Diagrama de bloco do sistema de controle supervisorio e aquisição de dados.	51
Figura 36 – Fotografia da montagem realizado no laboratório.	52
Figura 37 – Dados exportados para planilha do Excel.	54

Lista de tabelas

Tabela 1 – Soquetes de sinal analógico no painel.	20
Tabela 2 – Designação dos <i>bits</i> do registrador SCON.	28
Tabela 3 – Valores para T3CON, T3FD e o <i>baud rate</i> correspondente.	29
Tabela 4 – Designação dos <i>bits</i> do registrador ADCCON1.	31
Tabela 5 – Designação dos <i>bits</i> do registrador ADCCON2.	32
Tabela 6 – Designação dos <i>bits</i> do registrador ADCCON3.	32
Tabela 7 – Designação dos <i>bits</i> do registrador DACCON.	33
Tabela 8 – Designação dos <i>bits</i> do registrador PWMCON.	35
Tabela 9 – Designação das conexões entre o módulo de controle e o módulo de aquisição e transmissão de dados.	53

Lista de abreviaturas e siglas

A/D	Analógico Digital
D/A	Digital Analógico
DMA	<i>Direct Memory Access</i>
EEPROM	<i>Electrically-Erasable Programmable Read-Only Memory</i>
EIA	<i>Electronic Industries Association</i>
IDE	<i>Integrated Development Environment</i>
IHM	Interface Homem-máquina
LabVIEW	<i>Laboratory Virtual Instrumentation Engineering Workbench</i>
PGA	<i>Programmable Gain Amplifiers</i>
PLL	<i>Phase Locked Loop</i>
PWM	<i>Pulse Width Modulation</i>
RAM	<i>Random Access Memory</i>
SCADA	<i>Supervisory Control and Data Acquisition</i>
SFR	<i>Special Function Registers</i>
SI	Sistema Internacional de Unidades
SPI	<i>Serial Peripheral Interface</i>
VI	<i>Virtual Instrument</i>

Sumário

1	INTRODUÇÃO	14
2	FUNDAMENTAÇÃO TEÓRICA	15
2.1	O Kit Didático CE117 Process Trainer	15
2.1.1	O Módulo de Experimentos	16
2.1.1.1	Circuito de Fluxo do Processo/Resfriador	16
2.1.1.2	Circuito de Fluxo do Aquecedor	18
2.1.2	O Módulo de Controle	20
2.1.2.1	Seção do Tanque de Processo	21
2.1.2.2	Seção do Resfriador	22
2.1.2.3	Seção Aquecedora do Tanque	22
2.1.2.4	Seção do Reservatório	23
2.1.2.5	Seção ADA	24
2.2	Sistemas de Aquisição de Dados	24
2.3	Microconversor ADuC842	27
2.3.1	Configurações Básicas	27
2.3.2	Comunicação Serial	28
2.3.3	Conversor Analógico/Digital	29
2.3.4	Conversor Digital/Analógico	32
2.3.5	Gerador de PWM	34
2.4	LabVIEW	35
2.4.1	O Painel Frontal	36
2.4.2	Diagrama de Blocos	36
2.5	Comunicação Serial RS-232	37
3	MÓDULO DE AQUISIÇÃO E TRANSMISSÃO DE DADOS	38
3.1	Circuito de Condicionamento de Sinal	39
3.2	Programação do Microcontrolador ADuC842	42
4	IMPLEMENTAÇÃO DO SISTEMA DE CONTROLE SUPERVISÓ- RIO E AQUISIÇÃO DE DADOS NO LABVIEW	44
4.1	Blocos Utilizados para Comunicação Serial	44
4.1.1	<i>VISA Configure Serial Port VI</i>	44
4.1.2	<i>VISA Set I/O Buffer Size Function</i>	45
4.1.3	<i>VISA Read Function</i>	46
4.1.4	<i>VISA Write Function</i>	46

4.1.5	<i>VISA Close Function</i>	47
4.2	A Interface Desenvolvida	47
5	RESULTADOS E DISCUSSÕES	52
6	CONSIDERAÇÕES FINAIS	55
	REFERÊNCIAS	56
	APÊNDICES	58
	APÊNDICE A – CÓDIGO DO MICROCONTROLADOR ADUC842	59

1 Introdução

As indústrias estão cada vez mais interessadas em aumentar a produtividade e qualidade dos seus produtos. Para isso, é necessário automatizar determinado processo tornando-o mais eficiente, confiável e versátil. Esses objetivos se estendem ao domínio da Engenharia Química e de Processos, onde operações seguras do sistema com consumo mínimo de energia e melhoria na qualidade e consistência da operação são essenciais (CACCAVALE et al., 2010). Dessa forma, a automação dos processos é de fundamental importância para a indústria química.

A automação pode ser definida como o uso de sistemas de controle em conjunto com outras aplicações da tecnologia da informação para controlar processos industriais, reduzindo assim a necessidade de intervenção humana. Ela desempenha um papel muito importante na economia global, onde engenheiros se esforçam cada vez mais para combinar dispositivos automatizados com ferramentas matemáticas destinados ao desenvolvimento de sistemas complexos com uma gama de aplicações (RODIC, 2009).

A parte mais importante e crucial na automação do processo é o sistema de controle e aquisição de dados, pois ele é responsável por receber os dados e controlá-los. A aquisição de dados é o processo pelo qual os fenômenos físicos do mundo real são convertidos em sinais elétricos que podem ser medidos e convertidos em formato digital, para que possam ser processados, analisados e armazenados em um computador. Em grande parte, os sistemas de aquisição de dados não foram projetados somente para obter os dados, mas também para atuar no sistema com funções de controle. Neste caso, os sinais de controle digital do sistema são convertidos em formato de sinal para uso em dispositivos como atuadores e relés (PARK; MACKAY, 2003).

Para testar, medir, controlar ou monitorar o processo é essencial observar os dados por meio de uma interface homem-máquina (IHM). O *software* LabVIEW®, desenvolvido pela National Instruments, é um ambiente de desenvolvimento gráfico que permite a criação de interfaces flexíveis para medição e controle de forma simples e rápida. Com o LabVIEW® engenheiros e cientistas interagem com os sinais do mundo real e analisam os dados para obter informações significativas do processo (AGRAWAL, 2012).

Neste trabalho, implementou-se um sistema de controle supervísório e aquisição de dados para o CE117 *Process Trainer*. Para isso, um Módulo de Aquisição e Transmissão de Dados foi criado com o intuito de realizar a aquisição de dados do processo. Sistemas supervísórios elaborados no LabVIEW® capturam os dados do sistema para controlá-los, permitindo também a exportação de relatório de variáveis.

2 Fundamentação Teórica

Devido aos constantes aumentos no nível de produção, é fundamental que os processos ocorram com maior velocidade, obtendo assim uma melhor eficiência produtiva. Em razão dessas exigências, a indústria necessita utilizar processos mais complexos que, muitas vezes, o operário não pode controlar em razão da velocidade e exatidão requerida. Por conseguinte, a automação surge para elevar a produção a qualidades superiores (DÍAZ, 2011).

A automação de processos químicos, especificamente reatores, permite melhorar o produto final, pois existe um controle e supervisão da mistura dos reagentes obtendo uma uniformidade na reação, além de aumentar a velocidade do processo (DÍAZ, 2011). Processos químicos exigem um certo nível de precisão, dependendo da característica do processo, seja no aquecimento, agitação ou tempo de espera (ATUAL, 2015). Com a automação, é possível controlar e monitorar esses processos economizando o tempo gasto, bem como melhorar a segurança do sistema.

Uma categoria de automação bastante utilizado no meio industrial é o sistema de controle supervísório e aquisição de dados (SCADA - *Supervisory Control and Data Acquisition*). O sistema SCADA coleta dados do processo e os exibe em forma de gráfico ou texto, permitindo que o operador controle todo o processo em tempo real (BAGRI; NETTO; JHAVERI, 2014). Ele integra sistemas de aquisição de dados, controle e supervisão para fornecer um monitoramento e controle de inúmeras entradas e saídas do processo (STOUFFER; FALCO, 2006).

Um sistema SCADA é proposto nesse trabalho para controlar e monitorar os processos do equipamento CE117 *Process Trainer*. A seguir (seção 2.1, seção 2.3 e seção 2.4), são apresentados os componentes, *softwares* e informações do processo que são úteis para o bom entendimento do projeto.

2.1 O Kit Didático CE117 Process Trainer

O CE117 *Process Trainer* é um equipamento de bancada que utiliza a água como fluido por razões de segurança. Este equipamento permite o estudo e aplicação de várias estratégias de controle de fluxo, nível, temperatura e pressão (TECQUIPMENT, 2009).

O Kit é dividido em duas partes principais: o módulo de experimento e; o módulo de controle. A seguir, serão descritos com mais detalhes cada segmento contido nos módulos.

2.1.1 O Módulo de Experimentos

É a unidade que suporta toda a parte de *hardware* de controle de processos do Kit didático CE117. Esse módulo contém os circuitos condicionadores de sinal para os transmissores, bem como amplificadores de potência para os atuadores e as fontes de alimentação dos dispositivos e circuitos do CE117. O módulo de experimentos pode ser visualizado na [Figura 1](#).

Figura 1 – Módulo de Experimentos.



Fonte: [TecEquipment](#) (2009, p. 5).

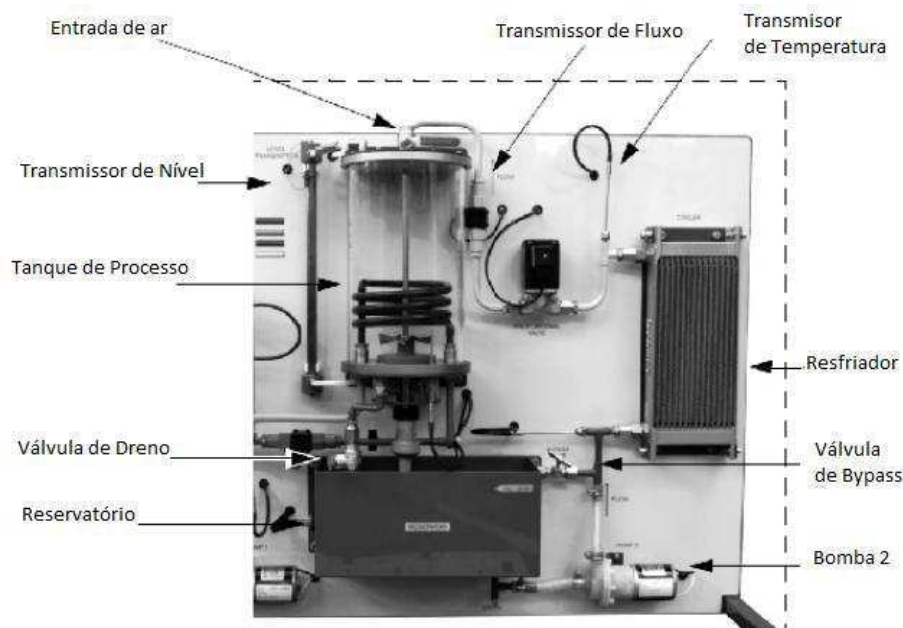
Esse Kit inclui dois circuitos separados de fluxos: o circuito de fluxo do processo/-resfriador e; o circuito de fluxo aquecedor.

2.1.1.1 Circuito de Fluxo do Processo/Resfriador

O circuito de Fluxo do Processo/Resfriador, presente na [Figura 2](#), é composto por:

- Um tanque de processo com válvula de dreno e uma entrada de ar;
- Um reservatório;
- Uma bomba com motor DC de velocidade variável;
- Um resfriador (*Cooler*) que consiste de um radiador e um ventilador de velocidade variável;
- Uma válvula proporcional servo-controlada e;
- Uma válvula de *by-pass* da malha do processo.

Figura 2 – Circuito de Fluxo do Processo/Resfriador.



Fonte: TecQuipment (2009, p. 9).

O processo evolui da seguinte forma: a bomba 2 entrega água do reservatório para o tanque de processo passando pelo resfriador e pela válvula proporcional, presente entre o tanque do processo e o cooler. A válvula proporcional elétrica é ajustada para controlar o fluxo de água no processo de forma remota. A água retorna para o reservatório por meio da válvula do dreno localizada na base do tanque.

A bomba e, conseqüentemente, a taxa de fluxo são controlados por meio de um potenciômetro ou entrada de tensão externa advinda do módulo de controle.

A finalidade da válvula *by-pass* é permitir o escoamento da água que passa pela bomba para retorno direto ao reservatório sem passar pelo resfriador e pelo tanque. Logo, essa válvula proporciona uma segunda maneira de controlar a taxa de fluxo do processo e/ou inserir perturbações no sistema.

O tanque do processo inclui um Transmissor de Nível capacitivo (*Level Transmitter - LT*). Inclui ainda um solenoide trocador de calor que faz parte do circuito trocador de calor e um termômetro de resistência de platina (*Platinum Resistance Thermometer - TT5*).

Para garantir que a temperatura da água no tanque seja uniforme, um misturador giratório, acionado por um motor DC, é incluído na base do tanque. Um interruptor no módulo de controle permite ligar e desligar o misturador manualmente.

Um medidor de fluxo tipo impulsor (*Flowmeter - FT2*), presente no circuito de fluxo, fornece o sinal de saída calibrado para fins de amostragem ou controle. O fluxo de

água faz com que o impulsor gire e produza uma série de pulsos que são proporcionais à taxa de fluxo. Um conversor de frequência é então utilizado para produzir um sinal DC que varia com a frequência dessa série de pulsos e, conseqüentemente, é proporcional à taxa de fluxo.

Existe uma entrada de ar no topo do tanque que, quando vedada, permite estudos com controle de pressão. A pressão no espaço acima da superfície da água, aumenta com o aumento do nível da água. Um circuito integrado tipo transmissor de pressão (*Pressure Transmitter* - PT) é conectado ao topo do tanque e mede a pressão no espaço acima da água do tanque quando a entrada de ar está fechada.

O reservatório de água inclui uma chave flutuante que é utilizada para desabilitar a bomba 2 caso a água caia abaixo de um nível mínimo, para evitar que a bomba opere a seco. Um LED no Módulo de Controle indica se o nível da água está abaixo do nível.

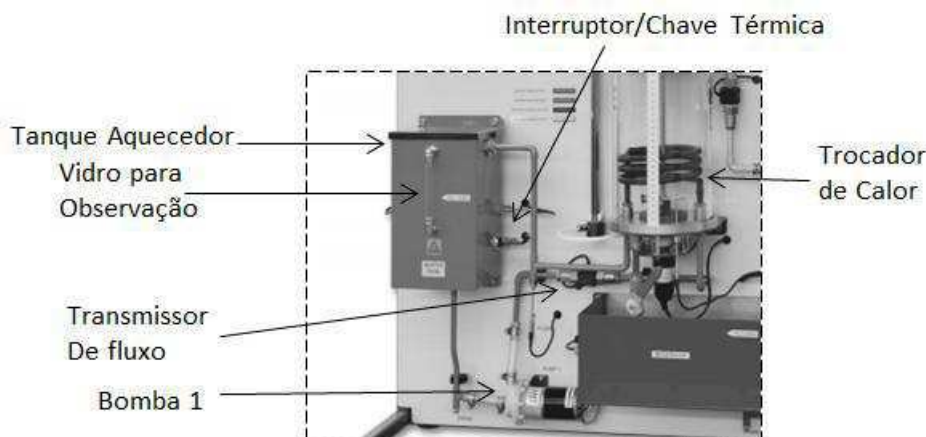
O resfriador consiste de uma série de passagens que são conectadas termalmente a uma colmeia de aletas metálicas que aumentam a área efetiva do resfriador. Um ventilador força o ar pelo resfriador que remove a energia (calor) da água que está circulando. Dessa forma, a temperatura da água no tanque pode ser reduzida com a circulação contínua da água no resfriador. Termômetros de resistência de platina presentes na entrada e saída do resfriador permite medir a diferença de temperatura entre a água que entra e sai do resfriador, de forma que a energia de calor retirada da água possa ser medida.

2.1.1.2 Circuito de Fluxo do Aquecedor

O circuito de fluxo do aquecedor, presente na [Figura 3](#), é composto por:

- Um tanque aquecedor;
- Um solenoide trocador de calor e;
- Uma bomba acionada por motor DC com velocidade variável.

Figura 3 – Circuito de Fluxo Aquecedor.



Fonte: TecQuipment (2009, p. 11).

O tanque aquecedor é feito de aço inoxidável e possui uma tampa removível para limitar a perda de água por evaporação e derramamentos. Um vidro para observação, presente na frente do tanque, fornece uma indicação visual do nível de água como forma de antecipar qualquer perda de água no tanque aquecedor, evitando que o mesmo fique seco. O tanque aquecedor inclui um elemento aquecedor elétrico que possui corrente variável responsável por controlar a energia que é transferida à água do tanque.

Um termômetro com resistência de platina (*Platinum Resistance Thermometer* - TT1), presente no lado direito do tanque aquecedor, mede a temperatura da água do tanque aquecedor. A saída deste termômetro é ligado a um circuito que desabilita a alimentação do aquecedor caso a temperatura alcance 60 °C.

Uma chave térmica, presente também do lado direito do tanque aquecedor, é ajustada para abrir a 70 °C para fornecer um *back up* de segurança evitando que a água no tanque sobreaqueça.

A bomba 1 entrega água aquecida para o solenoide trocador de calor com diferentes velocidades. Um termômetro de resistência de platina (*Platinum Resistance Thermometer* - TT2) é posto no tubo de retorno do fluxo de água para medir a temperatura da água logo após a passagem pelo trocador de calor do tanque de processo. A diferença de temperatura entre os termômetros TT1 e TT2 fornece uma indicação da energia transferida do tanque aquecedor para a água do tanque de processo, bem como a efetividade desse processo de transferência de calor.

O [Tabela 1](#) fornece todos os dados técnicos para o *hardware* utilizado no CE117 *Process Trainer*.

Tabela 1 – Soquetes de sinal analógico no painel.

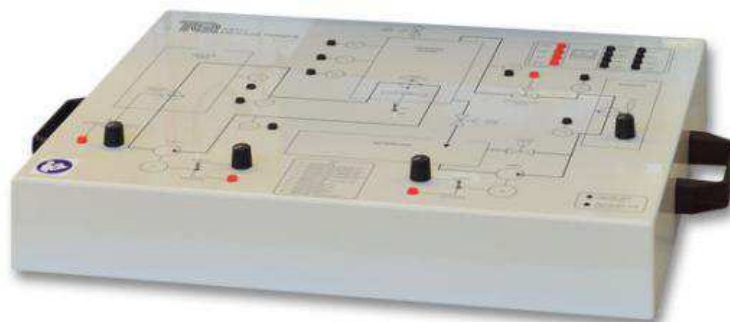
Item	Sinal Analógico	Detalhes da Conversão
Transmissores de Temperatura	TT1	0 - 10 V Saída Linear
	TT2	
	TT3	
	TT4	
	TT5	
Transmissores de Fluxo	FT1	0 - 10 V Saída
	FT2	
Transmissor de Nível	LT	0 - 10V Saída Não-Linear
Transmissor de Pressão	PT	0 - 10 V Saída
Aquecedor Elétrico		0 - 10 V Entrada
Válvula Proporcional	S	0 - 10 V Entrada
Bomba 1		0 - 10 V Entrada
Bomba 2		

Fonte: Adaptada de [TecQuipment \(2009, p. 17\)](#).

2.1.2 O Módulo de Controle

O módulo de controle, ilustrado na [Figura 4](#), fornece acesso a todos os circuitos transmissores (sensores) e atuadores contidos no módulo de experimentos. Ele também fornece uma interface entre o Kit CE117 e o PC para até 4 canais de conversão digital/análogo (D/A) e oito canais de conversão analógico/digital (A/D).

Figura 4 – Módulo de Controle.

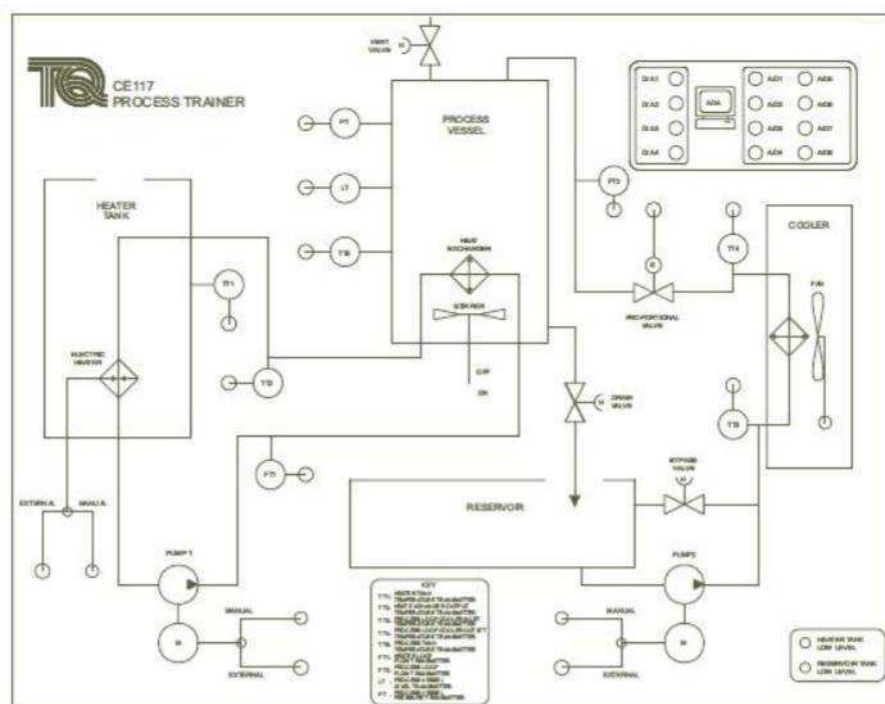


Fonte: [TecQuipment \(2009, p. 13\)](#).

O painel frontal do Módulo de Controle fornece detalhes do esquemático, funcionalidades e meios de acessar fisicamente as entradas e saídas dos transmissores e atuadores

do CE117. O painel frontal pode ser visualizado na [Figura 5](#).

Figura 5 – Painel do Módulo de Controle.



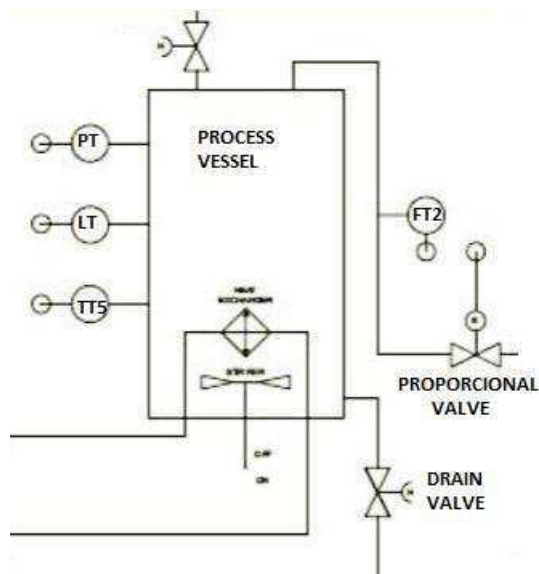
Fonte: [TecQuipment \(2009, p. 13\)](#).

2.1.2.1 Seção do Tanque de Processo

Esta seção do painel, conforme ilustrado na [Figura 6](#), inclui os soquetes para:

- Entrada da válvula proporcional (*Proportional Valve - S*);
- Sinal de saída do transmissor de pressão (*Pressure Transmitter - PT*);
- Sinal de saída do transmissor de nível (*Level Transmitter - LT*);
- Sinal de saída do transmissor de temperatura (*Temperature Transmitter - TT5*);
- Sinal de saída do transmissor de fluxo (*Flow Transmitter - FT2*).

Figura 6 – Seção do tanque de processo.



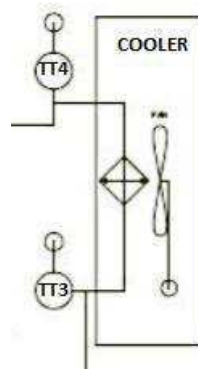
Fonte: Adaptada de [TecQuipment \(2009, p. 14\)](#).

2.1.2.2 Seção do Resfriador

Esta seção do painel, conforme ilustrado na [Figura 7](#), inclui os soquetes para:

- Sinal de saída do transmissor de temperatura (*Temperature Transmitter* - TT3), localizado na entrada do resfriador;
- Sinal de saída do transmissor de temperatura (*Temperature Transmitter* - TT4), localizado na saída do resfriador.

Figura 7 – Seção do resfriador.



Fonte: Adaptada de [TecQuipment \(2009, p. 14\)](#).

2.1.2.3 Seção Aquecedora do Tanque

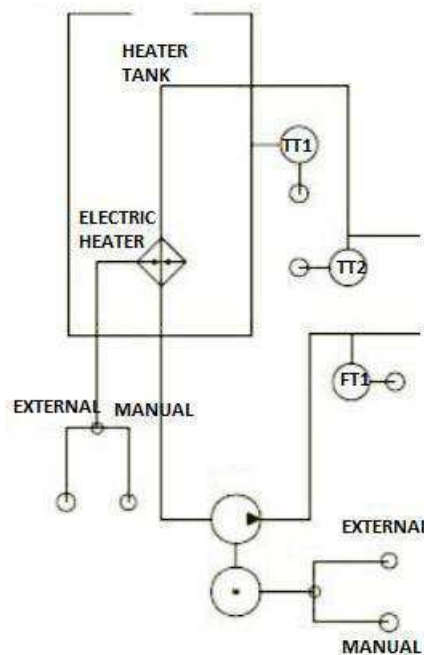
Esta seção do painel, conforme ilustrado na [Figura 8](#), inclui os soquetes para:

- Sinal de saída do transmissor de temperatura (*Temperature Transmitter* - TT1) que fornece medida da temperatura da água no interior do tanque;
- Sinal de saída do transmissor de temperatura (*Temperature Transmitter* - TT2) que fornece a temperatura da água que entra no tanque aquecedor.

Esta seção também inclui:

- Um soquete e um potenciômetro para fornecer controle sobre a saída da bomba 1;
- Uma chave para selecionar se a velocidade da bomba 1 será controlada manualmente ou externamente.

Figura 8 – Seção aquecedora do tanque.



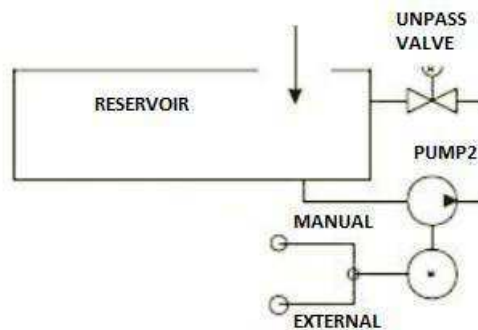
Fonte: Adaptada de [TecQuipment](#) (2009, p. 15).

2.1.2.4 Seção do Reservatório

Esta seção do painel, conforme ilustrado na [Figura 9](#), inclui:

- Um soquete e um potenciômetro para fornecer controle sobre a saída da bomba 2;
- Uma chave para selecionar se a velocidade da bomba 2 será controlada manualmente ou externamente.

Figura 9 – Seção do reservatório.



Fonte: Adaptada de [TecQuipment \(2009, p. 15\)](#).

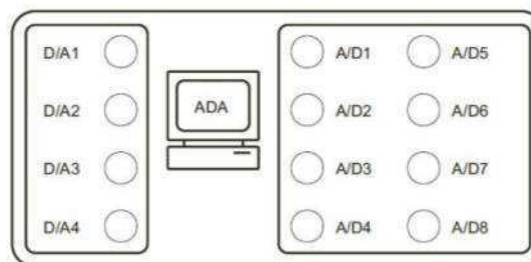
2.1.2.5 Seção ADA

A seção ADA do painel, conforme ilustrado na [Figura 9](#), é a interface entre os transmissores e atuadores do CE117 e um PC. Ela fornece todos os recursos necessários para que se tenha uma sistema de controle e aquisição de dados.

Os canais fornecidos são:

- 8 entradas A/D - 12 bits, ± 10 V;
- 4 saídas D/A - 12 bits, ± 10 V.

Figura 10 – Seção ADA.



Fonte: [TecQuipment \(2009, p. 16\)](#).

2.2 Sistemas de Aquisição de Dados

Os sistemas de processamento industrial, fábricas e veículos consistem em componentes de *hardware* e *software* cujo comportamento segue as leis da física. Estes sistemas possuem inúmeros fenômenos mecânicos e elétricos estão mudando continuamente. As quantidades mensuráveis que representam as características desses sistemas são chamadas de variáveis. O bom funcionamento do sistema depende do comportamento dessas variáveis.

Dessa forma, o interesse consiste em saber a magnitude das variáveis e, para isso, são utilizados instrumentos para realizar essas medidas (HANDBOOK, 2012).

A maioria das variáveis devem ser medidas por um instrumento que converte os fenômenos em uma forma que os humanos possam entender. Os dispositivos de conversão são chamados de transdutores ou sensores. A necessidade crescente de registrar e preservar os fenômenos e analisá-los posteriormente, forçou os engenheiros a desenvolver sistemas de aquisição de dados (HANDBOOK, 2012).

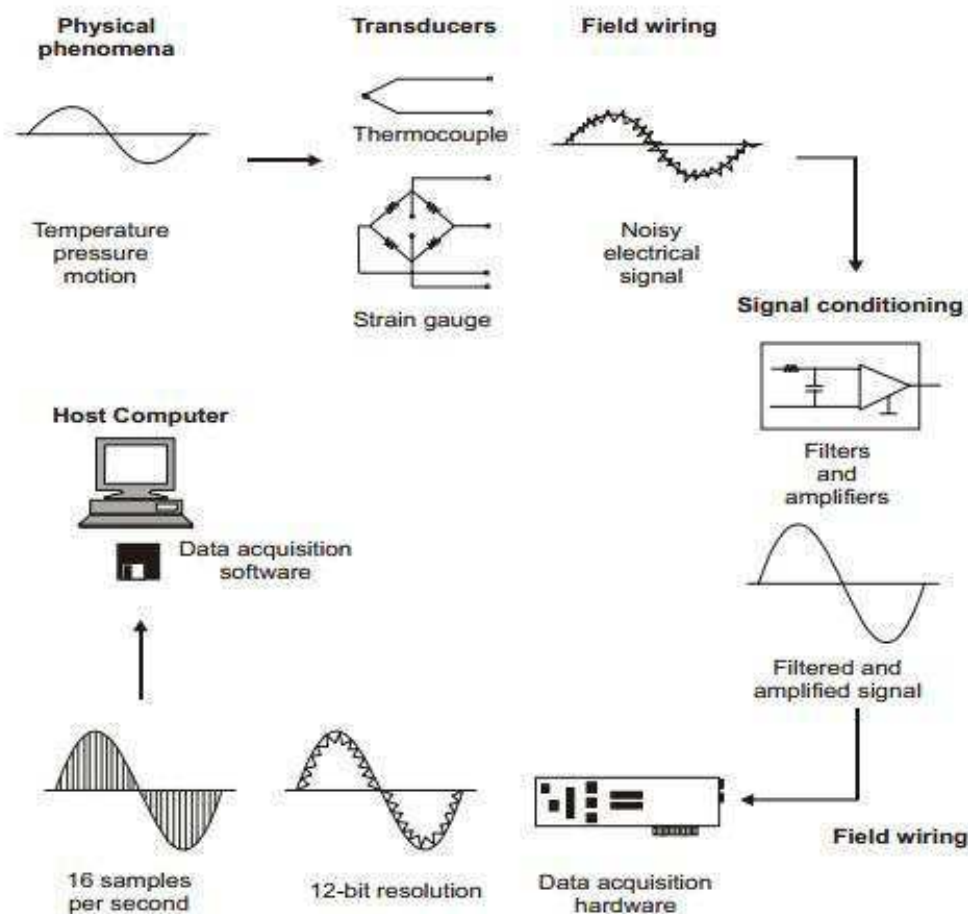
Os sistemas de aquisição de dados são o meio pelo qual os parâmetros físicos do mundo real, que são analógicos, são relacionados com o mundo da computação e controle digital. Os sistemas digitais são amplamente utilizados porque os circuitos são de baixo custo, precisos e relativamente simples de implementar (WOSTENKUHLE, 2005).

Os dispositivos que realizam a função de interface entre os ambientes analógicos e digitais são os conversores analógico-digital (A/D) e digital-analógico (D/A) que são conhecidos como conversores de dados (WOSTENKUHLE, 2005).

Um sistema de aquisição de dados pode consistir de uma grande variedade de blocos de construção de *hardware* de diferentes fabricantes de equipamentos. Por conseguinte, os sistemas devem ser integrados individualmente para constituírem um sistema de trabalho completo (PARK; MACKAY, 2003). Os elementos básicos de um sistema de aquisição de dados, conforme mostrado na Figura 11, são:

- Sensores e transdutores (*Sensors and transducers*);
- Fiação de campo (*Field wiring*);
- Condicionamento do sinal (*Signal conditioning*);
- *Hardware* de aquisição de dados (*Data acquisition hardware*);
- PC (Sistema Operacional);
- *Software* de aquisição de dados (*Data acquisition software*).

Figura 11 – Diagrama funcional de um sistema de aquisição de dados baseado em PC.



Fonte: Park e Mackay (2003, p. 2).

A entrada do sistema é um parâmetro físico como temperatura, pressão, fluxo entre outras quantidades analógicas. O parâmetro é primeiro convertido em um sinal elétrico por meio do transdutor. Uma vez que o sinal é elétrico, o processamento é feito por circuitos eletrônicos. Em seguida, o sinal passa pela fiação de campo, o que agrega ruídos. O sinal deve passar então por um condicionamento, onde o filtro é responsável por retirar/amenizar o ruído e o amplificador é responsável por dar um ganho na amplitude do sinal, uma vez que a amplitude do sinal de saída do transdutor deve ser em microvolts ou milivolts.

O sinal analógico processado passa então por um *hardware* de aquisição de dados onde um conversor A/D converte o valor do sinal em formato digital. O *hardware* de aquisição de dados não funciona sem um *software*, porque é o *software* que está funcionando no PC que exibe os dados e realiza o controle supervisor do sistema.

2.3 Microconversor ADuC842

O microcontrolador ADuC842, desenvolvido pela Analog Devices, é bastante utilizado em sistemas de aquisição de dados, com ampla aplicação em instrumentação de precisão, sensores inteligentes, sistemas de captura transitória, sistemas de controle integrado e sistemas de comunicação (IYER; KHATAVKAR; JOSHI, 2006), (GRISHAEV; SAL'NIKOVA, 2010), (KAUR; KUMAR; SHARMA, 2011).

O ADuC842 possui terminais completos de transdutores inteligentes, que integra um conversor A/D multicanal de alto desempenho e um conversor D/A duplo, entre outros recursos, em um único *chip*. O acesso aos recursos dos conversores A/D e D/A e a unidade SPI (*Serial Peripheral Interface*) é feito pelos registradores de função especial SFR (*Special Function Registers*). O microcontrolador utiliza um cristal oscilador *clock* de 32 kHz com PLL (*Phase Locked Loop*) *on-chip* que gera um *clock* de núcleo programável até 16,78 MHz. Seu núcleo possui a arquitetura 8052 e a sua programação pode ser em linguagem *assembly* ou C por meio do *software* Keil, que fornece um ambiente de desenvolvimento integrado - IDE (*Integrated Development Environment*) completo com todas as ferramentas para editar, montar, simular e depurar o código fonte através da porta serial (DAC; MON; TIMER, 2003).

2.3.1 Configurações Básicas

A família ADuC possui dispositivos com vários itens de *hardware on-chip*:

- Conversores A/D de 12, 16 e 24 *bits*, com 4, 6, 8 ou 10 canais;
- Conversores D/A de 12 *bits*;
- Geradores de PWM (*Pulse Width Modulation*);
- Comunicação serial SPI (*Serial Peripheral Interface*);
- Sensor de temperatura interno;
- Condicionamento de sinal analógico, através de PGA (*Programmable Gain Amplifiers*);
- Leitura de sinais analógicos diferenciais;
- Monitor de tensão de alimentação;
- Temporizador *watchdog*;
- Velocidade de aquisição de 0,105 a 400 KSPS (Samples Per Second);

- Arquitetura de alta velocidade atingindo até 20 MIPS (*Mega Instruction Per Second*), onde o núcleo do 8052 foi modificado para trabalhar com um ciclo de *clock* por instrução;
- *Clock* programável com PLL;
- Memória RAM (*Random Access Memory*) de até 2304 *bytes*;
- Memória de Programa de até 62 *Kbytes*;
- Memória de dados EEPROM (*Electrically-Erasable Programmable Read-Only Memory*) de até 4 *Kbytes*.

2.3.2 Comunicação Serial

O microcontrolador ADuC842 possui três protocolos de comunicação serial implementados: o protocolo I2C; o protocolo SPI e; o protocolo RS-232. O bloco de comunicação RS-232 é *full-duplex*, o que significa que o sistema pode transmitir e receber dados simultaneamente. A interface física para rede de dados serial é via os pinos RxD (P3.0) e TxD (P3.1), enquanto que a interface de registradores é composta pelos registradores SCON e SBUF. A [Tabela 2](#) apresenta as designações de todos os *bits* do registrador SCON. Ambos os registradores de recepção e transmissão são acessados através do registrador SBUF. Escrever nesse registrador qualquer valor significa que este valor estará disponível no barramento de dados da comunicação serial.

Tabela 2 – Designação dos *bits* do registrador SCON.

Nº do <i>bit</i>	Nome	Descrição															
7	SM0	<i>Bits</i> de seleção para o modo de comunicação UART															
6	SM1	Estes <i>bits</i> selecionam o modo de operação da porta serial da seguinte forma: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>SM0</th> <th>SM1</th> <th>Seleção do modo de operação</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Modo 0: <i>Baud rate</i> fixo ($\text{core_clk}/2$)</td> </tr> <tr> <td>0</td> <td>1</td> <td>Modo 1: UART de 8 <i>bits</i>, <i>Baud rate</i> variável</td> </tr> <tr> <td>1</td> <td>0</td> <td>Modo 2: UART de 9 <i>bits</i>, <i>Baud rate</i> fixo ($\text{core_clk}/32$) ou ($\text{core_clk}/16$)</td> </tr> <tr> <td>1</td> <td>1</td> <td>Modo 3: UART de 9 <i>bits</i>, <i>Baud rate</i> variável</td> </tr> </tbody> </table>	SM0	SM1	Seleção do modo de operação	0	0	Modo 0: <i>Baud rate</i> fixo ($\text{core_clk}/2$)	0	1	Modo 1: UART de 8 <i>bits</i> , <i>Baud rate</i> variável	1	0	Modo 2: UART de 9 <i>bits</i> , <i>Baud rate</i> fixo ($\text{core_clk}/32$) ou ($\text{core_clk}/16$)	1	1	Modo 3: UART de 9 <i>bits</i> , <i>Baud rate</i> variável
SM0	SM1	Seleção do modo de operação															
0	0	Modo 0: <i>Baud rate</i> fixo ($\text{core_clk}/2$)															
0	1	Modo 1: UART de 8 <i>bits</i> , <i>Baud rate</i> variável															
1	0	Modo 2: UART de 9 <i>bits</i> , <i>Baud rate</i> fixo ($\text{core_clk}/32$) ou ($\text{core_clk}/16$)															
1	1	Modo 3: UART de 9 <i>bits</i> , <i>Baud rate</i> variável															
5	SM2	Comunicação em multiprocesso usado nos modos 2 e 3															
4	REN	Em 1 habilita a recepção de dados pela serial															
3	TB8	Usado nos modos 2 e 3 de comunicação para enviar o <i>bit</i> 9															
2	RB8	Usado nos modos 2 e 3 de comunicação para receber o <i>bit</i> 9															
1	TI	<i>Flag</i> de interrupção para transmissão serial															
0	RI	<i>Flag</i> de interrupção para recepção serial															

Fonte: DAC, MON e TIMER (2003).

Toda comunicação serial necessita de uma base de tempo para a definição de um *baud rate*. No ADuC essa base é gerada pelo uso de um dos três *timers* do microcontrolador. O modo mais simples de gerar uma base de tempo para essa comunicação é usando o *timer* 3. Dois registradores, T3CON e T3FD, são usados para o controle do *timer* 3. O T3CON é o registrador de controle do *baud rate*, permitindo que o *timer* 3 seja usado para gerar a base de tempo para a comunicação serial. O T3FD é a razão de divisão fracional necessária para se obter o valor de *baud rate* desejado. A Tabela 3 apresenta os valores mais frequentes de *baud rate* e os valores dos registradores T3CON e T3FD para gerar o *baud rate* correspondente.

Tabela 3 – Valores para T3CON, T3FD e o *baud rate* correspondente.

<i>Baud Rate</i>	T3CON	T3FD
115200	0x83	0x09
57600	0x84	0x09
38400	0x84	0x2d
19200	0x85	0x2d
9600	0x86	0x2d

Fonte: Produzida pelo autor.

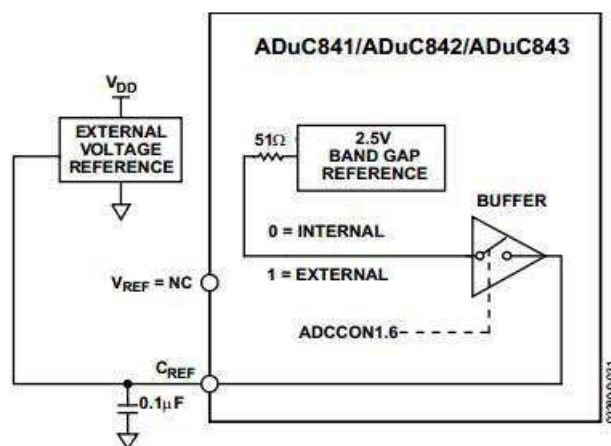
Nota: Divisão do *CLOCK* do PLL = 0, ou seja, *clock* de 16,77 MHz.

2.3.3 Conversor Analógico/Digital

O conversor A/D é do tipo aproximações sucessivas e a tensão de entrada analógica deve variar de 0 V até V_{REF} (tensão de referência externa), e incorpora 8 canais multiplexados com resolução de 12 *bits*; alimentação simples; sistema de *Track and Hold* e tensão de referência *on-chip*. Todos os componentes deste bloco são facilmente configurados e controlados através de 3 registradores SFR.

De fábrica, a tensão de referência vem calibrada para 2,5 V, mas caso seja necessário na aplicação, pode ser obtida externamente pelo pino V_{REF} como ilustrado na Figura 12.

Figura 12 – Utilização de tensão de referência externa.



Fonte: DAC, MON e TIMER (2003, p. 36).

As conversões podem ser feitas em apenas um passo ou de modo contínuo, iniciada através do *firmware* de aplicação em uso, por um pino do ADuC842 que recebe o sinal externo.

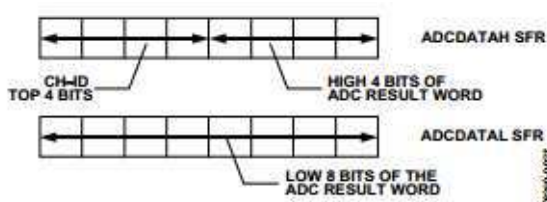
O *Timer 2* também pode ser configurado para gerar gatilhamentos para conversões repetitivas. O modo DMA (*Direct Memory Access*) possibilita a aquisição de um grande volume de dados, de maneira que as conversões são efetuadas e gravadas diretamente na memória externa, sem que haja a interferência do núcleo do microcontrolador neste processo. Este modo de operação permite armazenar até 16 MB de dados coletados.

O circuito de *Track and Hold* armazena o valor da tensão de entrada do canal selecionado, retendo este valor para que o contador de aproximações sucessivas faça a conversão A/D. O valor após convertido é armazenado em dois registradores SFR, e um *flag* de fim de conversão é posto em nível lógico alto. O procedimento de conversão A/D é todo controlado através de três registradores SFR:

1. ADCCON1 (A/D Converter Control SFR 1): responsável pelo controle da temporização de aquisição e de conversão, modos de conversão e modos de regime de consumo. A Tabela 4 apresenta as designações de todos os *bits* do registrador ADCCON1;
2. ADCCON2 (A/D Converter Control SFR 2): Seleciona o canal utilizado para a conversão e os modos de conversão. A Tabela 5 apresenta as designações de todos os *bits* do registrador ADCCON2;
3. ADCCON3 (A/D Converter Control SFR 3): sinaliza para o firmware em uso o estado do Conversor A/D. A Tabela 6 apresenta as designações dos *bits* do registrador ADCCON3.

Os três registradores SFR ADCCON, são responsáveis por todo e qualquer ajuste no processo de aquisição e conversão de uma leitura analógica. Após concluído o ciclo de conversão, no ADuC842 o valor convertido (12 bits) é armazenado em outros dois registradores SFR de 8 bits chamados de ADCDATAH e ADCDATAL (ilustrado na Figura 13), onde: ADCDATAH armazena a parte mais significativa do valor convertido, seu *nibble* menos significativo, armazena os quatro bits mais significativos do valor convertido, o *nibble* mais significativo, e armazena a identificação do canal onde a leitura foi feita; ADCDATAL armazena a parte menos significativa do valor convertido.

Figura 13 – Formato da palavra resultante do conversor A/D.



Fonte: DAC, MON e TIMER (2003, p. 31).

Tabela 4 – Designação dos bits do registrador ADCCON1.

Nº do bit	Nome	Descrição															
7	MD1	O bit MD1 seleciona o modo de operação ativo do conversor A/D. Em 1 conversor A/D ligado. Em 0 conversor A/D desligado.															
6	EXT_REF	Em 1 seleciona referência externa. Em 0 seleciona referência interna.															
5	CK1	Os bits de divisão de clock do conversor A/D (CK1 e CK0) selecionam a relação de divisão para o clock mestre usado para gerar o clock do conversor A/D. Para garantir a operação correta, a proporção do divisor deve ser escolhida para reduzir o clock do conversor A/D para 8,38 MHz ou inferior. Uma conversão A/D típica requer 16 clocks mais o tempo de aquisição selecionado. A relação de divisão é selecionada da seguinte forma:															
4	CK0																
<table border="0"> <tr> <td>CK1</td> <td>CK0</td> <td>Divisão do clock mestre</td> </tr> <tr> <td>0</td> <td>0</td> <td>32</td> </tr> <tr> <td>0</td> <td>1</td> <td>4</td> </tr> <tr> <td>1</td> <td>0</td> <td>8</td> </tr> <tr> <td>1</td> <td>1</td> <td>2</td> </tr> </table>			CK1	CK0	Divisão do clock mestre	0	0	32	0	1	4	1	0	8	1	1	2
CK1	CK0		Divisão do clock mestre														
0	0	32															
0	1	4															
1	0	8															
1	1	2															
3	AQ1	Os bits de seleção de dados do conversor A/D ajustam o tempo em que o circuito de entrada <i>Track and Hold</i> adquira o valor do sinal de entrada. Os clocks são os seguintes:															
2	AQ0																
<table border="0"> <tr> <td>AQ1</td> <td>AQ0</td> <td>Número de clocks do conversor A/D</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>2</td> </tr> <tr> <td>1</td> <td>0</td> <td>3</td> </tr> <tr> <td>1</td> <td>1</td> <td>4</td> </tr> </table>			AQ1	AQ0	Número de clocks do conversor A/D	0	0	1	0	1	2	1	0	3	1	1	4
AQ1	AQ0		Número de clocks do conversor A/D														
0	0	1															
0	1	2															
1	0	3															
1	1	4															
1	T2C	O <i>Timer 2 Conversion Bit</i> é configurado pelo usuário para permitir que o bit de estouro do <i>Timer 2</i> seja usado como entrada de ativação do início da conversão do conversor A/D.															
0	EXC	O <i>External Trigger Enable</i> é configurado pelo usuário para permitir que o pino 2.3 seja usado como entrada do início de conversão.															

Fonte: Adaptada de DAC, MON e TIMER (2003).

Tabela 5 – Designação dos *bits* do registrador ADCCON2.

Nº do <i>bit</i>	Nome	Descrição																																																																											
7	ADCI	Interrupção por <i>hardware</i> , é habilitado quando um ciclo de conversão A/D é finalizado.																																																																											
6	DMA	<i>Bit</i> de habilitação do modo de aquisição por DMA, deve ser habilitado pelo usuário quando necessário.																																																																											
5	CCONV	<i>Continuous Conversion</i> , este <i>flag</i> habilita o modo de conversão contínua, quando habilitado pelo usuário.																																																																											
4	SCONV	<i>Start Conversion</i> , é habilitado para iniciar o processo de conversão A/D.																																																																											
3	CS3	CS3, CS2, CS1 e CS0- (<i>Canal Select</i>) - selecionam o canal a ser utilizado na conversão A/D.																																																																											
2	CS2																																																																												
1	CS1	<table> <thead> <tr> <th>CS3</th> <th>CS2</th> <th>CS1</th> <th>CS0</th> <th>Canal Selecionado</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td><td>2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1</td><td>3</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0</td><td>4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td><td>5</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>6</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1</td><td>7</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>Sensor de temperatura</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td><td>DAC0</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td><td>DAC1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1</td><td>AGND</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>0</td><td>V_{REF}</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>Parada do DMA</td></tr> </tbody> </table>	CS3	CS2	CS1	CS0	Canal Selecionado	0	0	0	0	0	0	0	0	1	1	0	0	1	0	2	0	0	1	1	3	0	1	0	0	4	0	1	0	1	5	0	1	1	0	6	0	1	1	1	7	1	0	0	0	Sensor de temperatura	1	0	0	1	DAC0	1	0	1	0	DAC1	1	0	1	1	AGND	1	1	0	0	V_{REF}	1	1	1	1	Parada do DMA
CS3	CS2		CS1	CS0	Canal Selecionado																																																																								
0	0		0	0	0																																																																								
0	0		0	1	1																																																																								
0	0		1	0	2																																																																								
0	0		1	1	3																																																																								
0	1		0	0	4																																																																								
0	1		0	1	5																																																																								
0	1		1	0	6																																																																								
0	1		1	1	7																																																																								
1	0		0	0	Sensor de temperatura																																																																								
1	0		0	1	DAC0																																																																								
1	0		1	0	DAC1																																																																								
1	0		1	1	AGND																																																																								
1	1		0	0	V_{REF}																																																																								
1	1	1	1	Parada do DMA																																																																									
0	CS0																																																																												

Fonte: Adaptada de [DAC, MON e TIMER \(2003\)](#).

Tabela 6 – Designação dos *bits* do registrador ADCCON3.

Nº do <i>bit</i>	Nome	Descrição
7	BUSY	Este <i>bit</i> é setado por <i>hardware</i> e fica em nível alto enquanto o processo de conversão é executado, sinalizando para o usuário que no momento o conversor A/D está ocupado.
6	RSVD	As demais posições do registrador estão reservadas para o uso interno do <i>hardware</i> do bloco do conversor A/D.
5	AVGS1	
4	AVGS0	
3	RSVD	
2	RSVD	
1	TYPICAL	
0	SCAL	

Fonte: Adaptada de [DAC, MON e TIMER \(2003\)](#).

2.3.4 Conversor Digital/Analógico

O ADuC842 possui dois conversores D/A de 12 *bits*. O conversor D/A é formado por uma rede resistiva de 2^{12} resistores de valores iguais. A tensão em cada resistor equivale a um degrau na tensão de saída do conversor D/A, de forma que uma chave controlada pelo registrador de SFR, que armazena o valor da conversão, seleciona a tensão de saída escolhida.

A tensão de saída do conversor D/A pode ter seus valores variando de 0 V à VDD ou V_{REF} , onde o usuário pode fazer a seleção de acordo com as necessidades da aplicação.

Ambos os conversores D/A possuem um registrador de controle DACCON, cuja designação dos *bits* é apresentado na Tabela 7, e quatro registradores de dados DACxH/L onde:

- DAC0L – Armazena a parte menos significativa do valor a ser convertido pelo conversor D/A 0 (8 *bits*);
- DAC0H – Armazena a parte mais significativa do valor a ser convertido pelo conversor D/A 0, apenas o nible menos significativo é utilizado, já que o conversor D/A é de 12 *bits* (8 *bits*);
- DAC1L – Armazena a parte menos significativa do valor a ser convertido pelo conversor D/A 1 (8 *bits*);
- DAC1H – Armazena a parte mais significativa do valor a ser convertido pelo conversor D/A 1 (8 *bits*).

Tabela 7 – Designação dos *bits* do registrador DACCON.

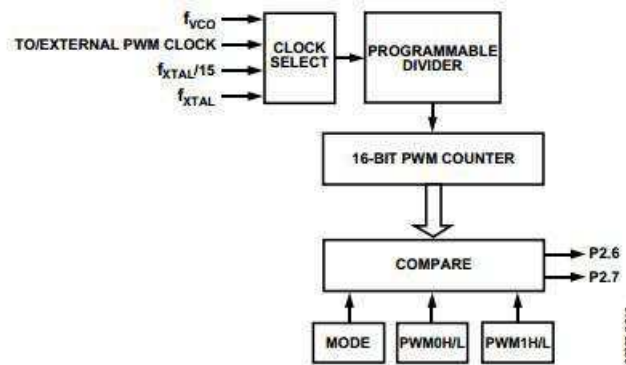
Nº do <i>bit</i>	Nome	Descrição
7	MODE	<i>Bit</i> de seleção do modo de operação para ambos conversores D/A para 12 <i>bits</i> ou 8 <i>bits</i> (0 - modo de 12 <i>bits</i> / 1 - modo de 8 <i>bits</i>).
6	RNG1	<i>Range Select Bit</i> - <i>bit</i> de seleção da escala da tensão de saída do conversor D/A 1 (0 - escala de 0 V à V_{REF} / 1 - escala de 0 V à VDD).
5	RNG0	<i>Range Select Bit</i> - <i>bit</i> de seleção da escala da tensão de saída do conversor D/A 0 (0 - escala de 0 V à V_{REF} / 1,- escala de 0 V à VDD).
4	CLR1	<i>Clear Bit</i> - <i>bit</i> para zerar o valor da saída do conversor D/A 1 (0 - força a saída do conversor D/A para 0 V/ 1 - mantém o conversor D/A funcionando normalmente).
3	CLR0	<i>Clear Bit</i> - <i>bit</i> para zerar o valor da saída do conversor D/A 0 (0 - força a saída do conversor D/A para 0 V/ 1 - mantém o conversor D/A funcionando normalmente).
2	SYNC	<i>Bit</i> de sincronia - Quando em nível lógico “1” os conversores trabalham de maneira independente, e são atualizados a medida que os registradores DACxL/H são preenchidos. Quando em nível lógico “0” os conversores permitem que os valores sejam escritos nos respectivos SFR, e são atualizados na saída quando o bit SYC é configurado para o nível lógico “1”
1 0	PD1 PD0	<i>Power Down Bit</i> – Como os dispositivos da família ADuC são designados para aplicações embarcadas, que por sua vez exigem, um baixo consumo de energia, o usuário pode desligar os conversores D/A quando não estiver utilizando-os. Assim os registradores PD1 e PD2 podem desligar o respectivo conversor D/A quando necessário (“0” – Desliga o conversor D/A / “1” – Liga o conversor D/A);

Fonte: Adaptada de DAC, MON e TIMER (2003).

2.3.5 Gerador de PWM

O PWM do ADuC842 é altamente flexível oferecendo uma resolução programável e um *clock* de entrada, e pode ser configurado para qualquer um dos seis modos de operações diferentes. Dois desses modos permitem que o PWM seja configurado como um conversor D/A com resolução de 16 *bits*. Um diagrama de bloco do PWM é mostrado na [Figura 14](#).

Figura 14 – Diagrama de bloco do PWM.



Fonte: [DAC, MON e TIMER](#) (2003, p. 50).

A resolução do gerador PWM é dada de acordo com o modo de contagem do contador interno, 16 ou 8 *bits*. A escolha da resolução da contagem, bem como modos de operação, seleção de fonte de *clock* e habilitação do PWM, é feita através do registrador SFR PWMCON (PWM *Control* – Controle do PWM). A [Tabela 8](#) apresenta as designações de todos os *bits* do registrador PWMCON.

Tabela 8 – Designação dos *bits* do registrador PWMCON.

Nº do bit	Nome	Descrição																																				
7	SNGL	Desliga a saída PWM, deixando o pino da porta livre para entrada/saída digital .																																				
6	MD2	PWM <i>Mode Bits</i> .																																				
5	MD1	Os <i>bits</i> MD2/1/0 escolhem o modo do PWM da seguinte forma:																																				
4	MD0	<table border="1"> <thead> <tr> <th>MD2</th> <th>MD1</th> <th>MD0</th> <th>Modo</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>Modo 0: PWM desabilitado</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>Modo 1: PWM simples com resolução variável</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>Modo 2: PWM com resolução de 8 <i>bits</i> com as duas saídas sincronizadas</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>Modo 3: PWM com resolução de 16 <i>bits</i> com as duas saídas sincronizadas</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>Modo 4: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> NRZ (<i>Non Return to Zero</i> - Não Retorna ao Zero)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>Modo 5: PWM duplo de 8 <i>bits</i></td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>Modo 6: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> RZ (<i>Return to Zero</i> - Retorna ao Zero)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>Modo 7: Reservado</td> </tr> </tbody> </table>	MD2	MD1	MD0	Modo	0	0	0	Modo 0: PWM desabilitado	0	0	1	Modo 1: PWM simples com resolução variável	0	1	0	Modo 2: PWM com resolução de 8 <i>bits</i> com as duas saídas sincronizadas	0	1	1	Modo 3: PWM com resolução de 16 <i>bits</i> com as duas saídas sincronizadas	1	0	0	Modo 4: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> NRZ (<i>Non Return to Zero</i> - Não Retorna ao Zero)	1	0	1	Modo 5: PWM duplo de 8 <i>bits</i>	1	1	0	Modo 6: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> RZ (<i>Return to Zero</i> - Retorna ao Zero)	1	1	1	Modo 7: Reservado
MD2	MD1	MD0	Modo																																			
0	0	0	Modo 0: PWM desabilitado																																			
0	0	1	Modo 1: PWM simples com resolução variável																																			
0	1	0	Modo 2: PWM com resolução de 8 <i>bits</i> com as duas saídas sincronizadas																																			
0	1	1	Modo 3: PWM com resolução de 16 <i>bits</i> com as duas saídas sincronizadas																																			
1	0	0	Modo 4: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> NRZ (<i>Non Return to Zero</i> - Não Retorna ao Zero)																																			
1	0	1	Modo 5: PWM duplo de 8 <i>bits</i>																																			
1	1	0	Modo 6: Conversor D/A do tipo $\Sigma - \Delta$ duplo de 16 <i>bits</i> RZ (<i>Return to Zero</i> - Retorna ao Zero)																																			
1	1	1	Modo 7: Reservado																																			
3	CDIV1	PWM <i>Clock Divider</i>																																				
2	CDIV0	<i>Bits</i> de seleção da divisão de <i>clock</i> selecionado para o contador PWM da seguinte forma:																																				
		<table border="1"> <thead> <tr> <th>CDIV1</th> <th>CDIV0</th> <th>Descrição</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td><i>Clock</i> selecionado/1</td> </tr> <tr> <td>0</td> <td>1</td> <td><i>Clock</i> selecionado/4</td> </tr> <tr> <td>1</td> <td>0</td> <td><i>Clock</i> selecionado/16</td> </tr> <tr> <td>1</td> <td>1</td> <td><i>Clock</i> selecionado/64</td> </tr> </tbody> </table>	CDIV1	CDIV0	Descrição	0	0	<i>Clock</i> selecionado/1	0	1	<i>Clock</i> selecionado/4	1	0	<i>Clock</i> selecionado/16	1	1	<i>Clock</i> selecionado/64																					
CDIV1	CDIV0	Descrição																																				
0	0	<i>Clock</i> selecionado/1																																				
0	1	<i>Clock</i> selecionado/4																																				
1	0	<i>Clock</i> selecionado/16																																				
1	1	<i>Clock</i> selecionado/64																																				
1	CSEL1	PWM <i>Clock Selector</i>																																				
0	CSEL0	<i>Bits</i> de seleção da fonte de <i>clock</i> selecionado para o contador PWM da seguinte forma:																																				
		<table border="1"> <thead> <tr> <th>CSEL1</th> <th>CSEL0</th> <th>Descrição</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>$Clock = f_{XTAL}/14$</td> </tr> <tr> <td>0</td> <td>1</td> <td>$Clock = f_{XTAL}$</td> </tr> <tr> <td>1</td> <td>0</td> <td>$Clock =$ Fonte externa através do pino P3.4/T0</td> </tr> <tr> <td>1</td> <td>1</td> <td>$Clock =$ Frequência do VCO = 16,777216 MHz</td> </tr> </tbody> </table>	CSEL1	CSEL0	Descrição	0	0	$Clock = f_{XTAL}/14$	0	1	$Clock = f_{XTAL}$	1	0	$Clock =$ Fonte externa através do pino P3.4/T0	1	1	$Clock =$ Frequência do VCO = 16,777216 MHz																					
CSEL1	CSEL0	Descrição																																				
0	0	$Clock = f_{XTAL}/14$																																				
0	1	$Clock = f_{XTAL}$																																				
1	0	$Clock =$ Fonte externa através do pino P3.4/T0																																				
1	1	$Clock =$ Frequência do VCO = 16,777216 MHz																																				

Fonte: Adaptada de [DAC, MON e TIMER \(2003\)](#).

2.4 LabVIEW

Programadores desenvolvem *softwares* todos os dias para aumentar a eficiência e produtividade em várias situações. O LabVIEW, como linguagem de programação, é uma ferramenta poderosa que pode ser utilizada para alcançar esses objetivos. O LabVIEW é uma linguagem de programação que é baseada em gráficos (linguagem G) o que a torna ideal para aplicações de teste e medição, automação, controle, aquisição e análise de dados. Isso resulta em melhorias significativas em relação às linguagens de programação convencionais ([BITTER; MOHIUDDIN; NAWROCKI, 2017](#)).

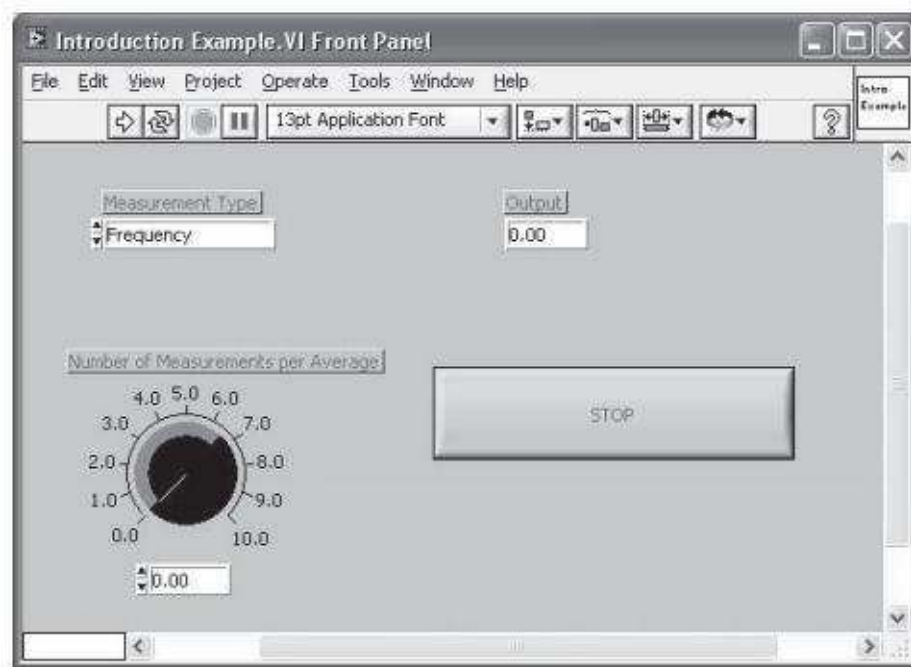
O elemento de programação LabVIEW é chamado instrumento virtual ou VI (*Virtual Instrument*). Um VI consiste de três partes principais: painel frontal; diagrama de blocos e; um ícone que representa o programa. O painel frontal é usado para exibir controles e indicadores para o usuário e o diagrama de bloco contém o código para o VI. O ícone, que é uma representação visual do VI, possui conectores para entradas e saídas de programas.

Vários VI's podem ser usados para criar aplicações em larga escala. Um VI pode ser usado como interface de usuário ou como uma sub-rotina em um aplicativo.

2.4.1 O Painel Frontal

A [Figura 15](#) ilustra o painel frontal de um VI. Esse VI contém um botão para selecionar o tipo de medição, um indicador digital para exibir o valor da saída e um botão de parada. Um painel frontal é basicamente a interface de um aplicativo com o usuário.

Figura 15 – Exemplo de painel frontal do LabVIEW.

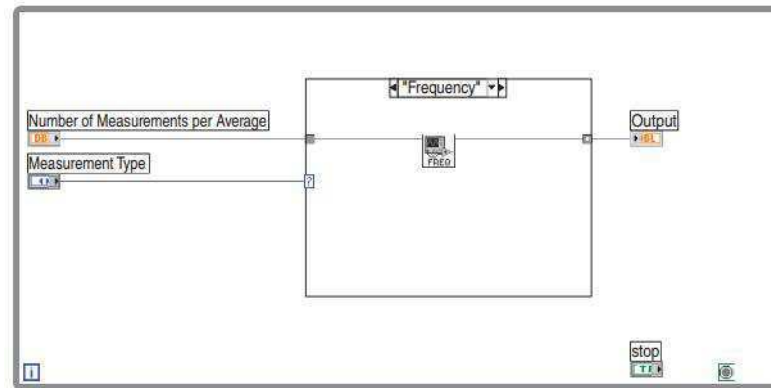


Fonte: [Bitter, Mohiuddin e Nawrocki \(2017, p. 2\)](#).

2.4.2 Diagrama de Blocos

A [Figura 16](#) mostra o diagrama de blocos que acompanha o painel frontal da [Figura 15](#). A estrutura retangular externa representa um *while loop* e o interior é uma estrutura *case*. O ícone no centro é um sub-VI que leva o número de medições por média como entrada e retorna o valor da frequência como saída. O fio laranja, representa os dados que são passados do controle para o VI. Quando o botão parar é pressionado, o *while loop* para a execução. Este exemplo demonstra a natureza gráfica do LabVIEW e dá uma primeira noção do painel frontal, diagrama de blocos e o ícone que compõe um Instrumento Virtual.

Figura 16 – Exemplo de diagrama de bloco do LabVIEW.



Fonte: [Bitter, Mohiuddin e Nawrocki \(2017, p. 3\)](#).

2.5 Comunicação Serial RS-232

A necessidade dos computadores trocarem dados com instrumentos remotos e sistemas de aquisição de dados a longas distâncias promoveu o desenvolvimento de vários adaptadores de comunicação serial ([ACQUISITION, 2001](#)).

O padrão RS-232 da *Electronic Industries Association* (EIA) é um dos protocolos de comunicação mais comuns. Introduzido em 1962, o RS-232 foi desenvolvido para a troca serial de dados entre equipamentos de terminal de dados e equipamentos de comunicação de dados, empregando intercâmbio de dados binários em série ([PARK; MACKAY, 2003](#)).

O conector RS-232 tradicional era de 25 pinos. No entanto, muitos produtos serial inclui portas seriais de 9 pinos com a versão de 25 pinos. Ambos os tipos de porta contém as mesmas nove linhas de sinal, embora números de pinos para sinais específicos sejam diferentes. Um RS-232 completo inclui transmissor, receptor, sinal de terra e várias linhas de *handshaking* adicionais. É possível estabelecer uma comunicação serial para algumas aplicações usando apenas o transmissor, receptor e sinal de terra.

3 Módulo de Aquisição e Transmissão de Dados

O acesso livre às entradas dos atuadores e saídas dos transmissores do CE117 *Process Trainer* presentes no módulo de controle, como mencionado na [subseção 2.1.2](#), permite que quaisquer controladores compatíveis sejam conectados com o propósito de controle e aquisição de dados. Dessa forma, um Módulo de Aquisição e Transmissão de Dados foi, então, elaborado para permitir a troca de dados com o LabVIEW.

A [Figura 17](#) ilustra o módulo de aquisição e transmissão de dados desenvolvido. Ele fornece uma interação entre o CE117 *Process Trainer* e o LabVIEW por meio da comunicação serial RS-232. O painel do módulo é idêntico a seção ADA do painel impresso do módulo de controle. Dessa forma, o módulo criado fornece quatro canais de conversão D/A e oito canais de conversão A/D. Portanto, o módulo criado opera em conjunto com o módulo de controle do CE117 *Process Trainer*. O módulo é composto por um circuito de condicionamento de sinal e pelo microcontrolador ADuC842.

Figura 17 – Módulo de aquisição e transmissão de dados.

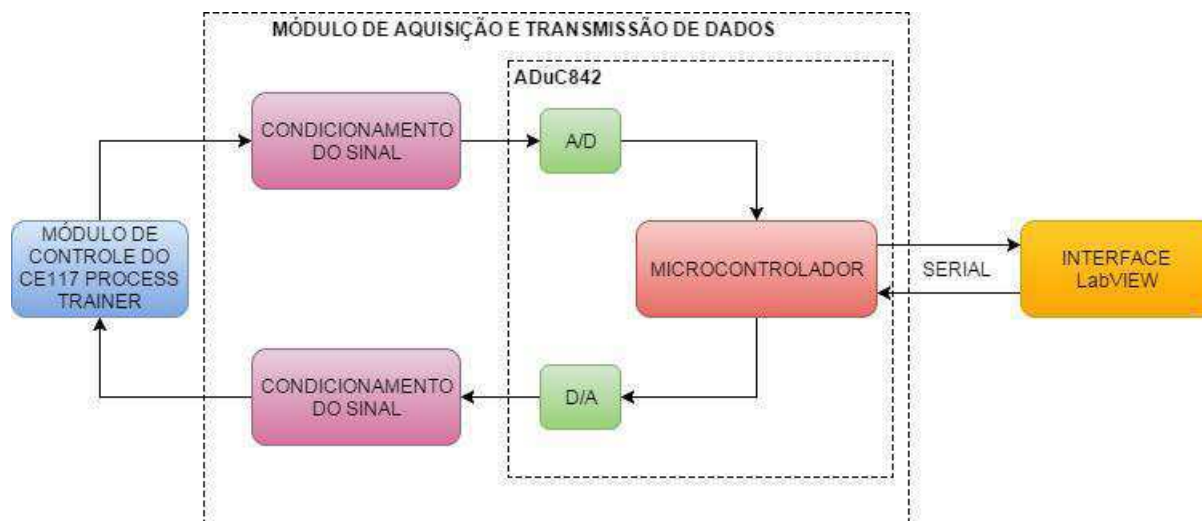


Fonte: Elaborada pelo autor.

O diagrama de bloco do sistema é apresentado na [Figura 18](#). O sistema é composto por circuitos de condicionamento de sinal que adequam os níveis de saída do conversor D/A e entrada do conversor A/D aos níveis de entrada e saída analógica do módulo de controle do CE117 *Process Trainer*. O microcontrolador faz então a interface com os

conversores D/A e A/D e com o LabVIEW para efetuar a aquisição de dados e controle do processo. Como o microconversor ADuC842 possui oito conversores A/D de 12 bits e dois conversores D/A, além de dois PWM's que podem ser configurados com conversores D/A, o microcontrolador ADuC842 foi utilizado como conversor A/D e conversor D/A.

Figura 18 – Diagrama de bloco do sistema.



Fonte: Elaborada pelo autor.

Nas [seção 3.1](#) e [seção 3.2](#), apresenta-se o circuito de condicionamento de sinal bem como a programação do microcontrolador ADuC842.

3.1 Circuito de Condicionamento de Sinal

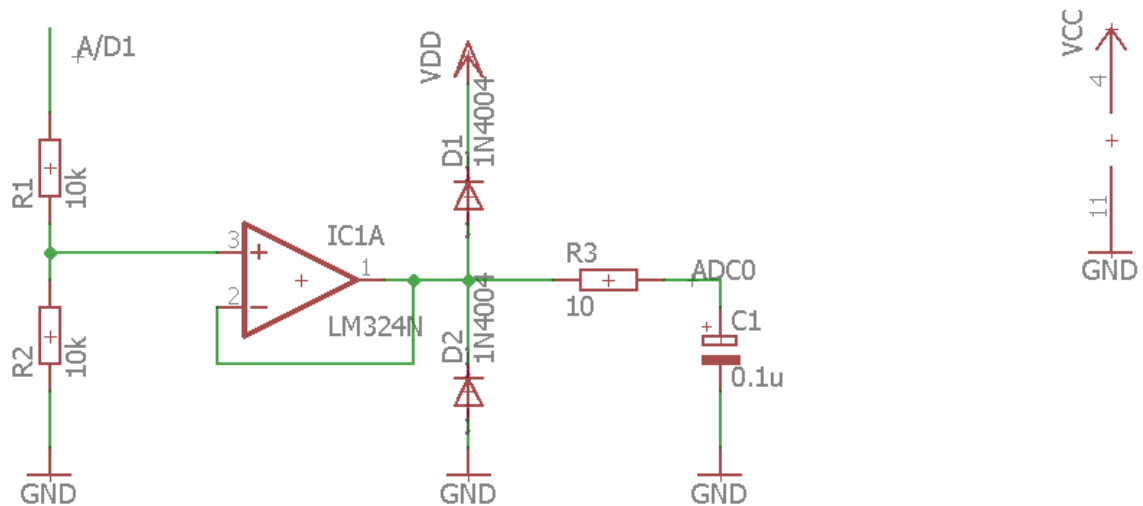
As tensões de entrada e saída de todos os circuitos transmissores e atuadores, presentes no módulo de controle do CE117 *Process Trainer*, operam com sinal analógico que varia de 0 a 10 V. Por conseguinte, o sinal deve ser condicionado a uma faixa de tensão que possa ser lida pelo microcontrolador ADuC842.

O ADuC842 possibilita a utilização de tensão de referência externa para os conversores A/D e D/A, conforme visto anteriormente na [subseção 2.3.3](#). Dessa forma, foi preferível a utilização de tensão externa de 5 V e o condicionamento dos sinais do módulo de controle para uma variação de 0 a 5 V.

A [Figura 19](#) apresenta o circuito adicionado à entrada de todos os conversores A/D do microcontrolador ADuC842, onde $VCC = 12\text{ V}$ e $VDD = 5\text{ V}$. Inicialmente os sinais dos transmissores passam por um divisor de tensão resistivo com ganho de 0,5. Dessa forma, a tensão do sinal de entrada é dividida pela metade com tensão de entrada analógica variando de 0 a 5V. Para garantir uma melhor proteção dos canais de entrada e também um melhor acoplamento com a tensão de amostragem, foi feita a utilização de

buffers. Para uma taxa de amostragem de 200 KHz, um filtro passa baixa foi montado logo após o *buffer*, de forma a eliminar os ruídos de alta frequência, que possam produzir erros nas leituras.

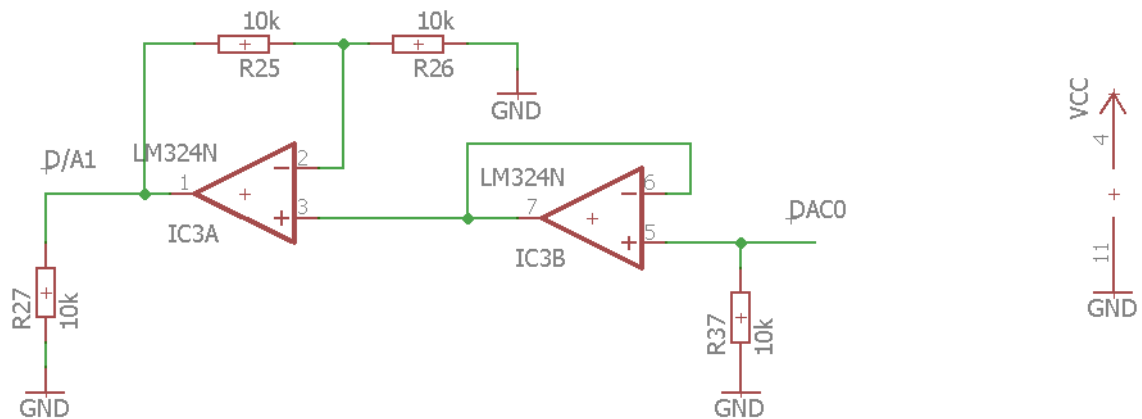
Figura 19 – Circuito condicionador de sinal com acoplamento e rejeição de ruídos para o conversor A/D.



Fonte: Elaborada pelo autor.

A Figura 20 ilustra o circuito condicionador de sinal aplicado em todas as saídas do conversor D/A e PWM's do microcontrolador ADuC842, onde $VCC = 12\text{ V}$. Primeiramente foi posto um *buffer* externo para a proteção das saídas do conversor D/A, possibilitando também uma drenagem de corrente um pouco maior para os atuadores do Módulo de Controle. Em seguida, um circuito dobrador de tensão é posto para fazer com que a tensão de saída opere de 0 a 10 V.

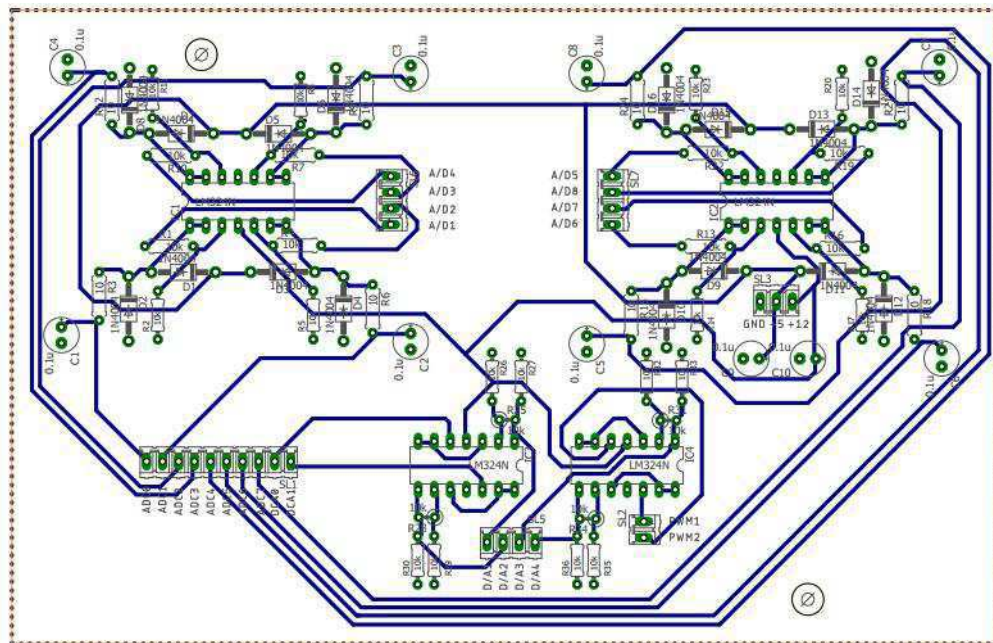
Figura 20 – Circuito condicionador de sinal com *buffer* na saída do conversor D/A.



Fonte: Elaborada pelo autor.

O esquemático com o circuito de condicionamento de sinal completo, com todas as entradas e saídas para o módulo de controle e para o microcontrolador ADuC842 está ilustrado na [Figura 21](#).

Figura 21 – Esquemático da placa com o circuito de condicionamento de sinal completo.



Fonte: Elaborada pelo autor.

3.2 Programação do Microcontrolador ADuC842

A programação do microcontrolador ADuC842 foi desenvolvida no *software* Keil uVision3 da Analog Devices. A linguagem C foi utilizada para a programação. O programa implementado é compilado para o ADuC842 por meio da comunicação serial RS-232, utilizando para isso o *software* WSD. A seguir são apresentadas partes fundamentais do código principal.

A [Figura 22](#) apresenta a função responsável pela configuração da porta serial do microcontrolador. Os registradores T3CON e T3FD selecionam um *baud rate* de 38400. O registrador SCON habilita a recepção serial e seleciona a operação da porta serial como Modo 1 (ver [subseção 2.3.2](#)).

Figura 22 – Configuração da porta serial do microcontrolador.

```
1 void configura_serial (void)
2 {
3 //Configuracao do Timer 3 como gerador de BAUD RATE
4 T3CON = 0x84;
5 T3FD = 0x2d;
6 SCON = 0x50;
7 TI = 1;
8 }
```

Fonte: Elaborada pelo autor.

A [Figura 23](#) e a [Figura 24](#) apresentam as funções responsáveis pela configuração e leitura do conversor A/D, respectivamente. Como visto na [subseção 2.3.3](#), o registrador ADCCON1 é responsável pelo controle do tempo de aquisição e conversão e o registrador ADCCON2 seleciona o canal e o modo de conversão do conversor A/D. O conversor A/D é de 12 bits, o que significa que a resposta está na faixa de valores de 0 a 4095. Para que a função retorne o valor correspondente à tensão aplicada na entrada do conversor A/D, o resultado é multiplicado por 0,00061035.

Figura 23 – Configuração do conversor A/D do microcontrolador.

```
1 //Configuracao do conversor analogico/digital
2 void configura_ad(void){
3 //Configuracao do Conversor A/D
4 ADCCON1 = 0x81; // 1000 0001 -> Conversao mais rapida
5 }
```

Fonte: Elaborada pelo autor.

Figura 24 – Leitura do canal selecionado do conversor A/D.

```
1 //Leitura do canal selecionado do ADC
2 float leitura_ad (unsigned char canal){
3     ADCCON2 =( ADCCON2 & 0xF0) | canal); //Seleciona o canal
4     SCONV = 1; //Dispara a conversao
5     while (ADCCON3 && 0x80); //Espera a conversao Terminar
6     valor_ad = ADCDATAL | ((ADCDATAH & 0x0F) << 8); //Valor do canal ...
       do ADC selecionado
7     return valor_ad*0.00061035;
8 }
```

Fonte: Elaborada pelo autor.

O código de configuração do PWM do microcontrolador é apresentado na [Figura 25](#). O registrador PWMCON seleciona o Modo 1 (PWM simples com resolução variável), divisão do *clock* por 1 e *clock* de 16,777217 MHz.

Figura 25 – Configuração do PWM do microcontrolador.

```
1 //Configuracao do PWM
2 void configura_PWM(void)
3 {
4     PWMCON = 0x93; // Mode 1
5     //PWM Counter = Selected Clock/1
6     //PWM Clock = 16.777216 MHz
7 }
```

Fonte: Elaborada pelo autor.

4 Implementação do Sistema de Controle Supervisório e Aquisição de Dados no LabVIEW

Após a conclusão da aquisição de dados pelo microcontrolador ADuC842, o sistema supervisório entra em ação. Este, por sua vez, foi desenvolvido utilizando o *software* LabVIEW. No sistema de controle supervisório, o computador que atua como um controlador compara o sinal que vem dos transdutores com o valor de referência. O usuário observa o processo e lida com situações de acordo com sua importância por meio do sistema supervisório.

Para realizar a comunicação serial entre o sistema supervisório e o microcontrolador ADuC842, precisa-se utilizar blocos específicos no diagrama de blocos do VI implementado. Os blocos de comunicação serial empregados no sistema são descritos a seguir.

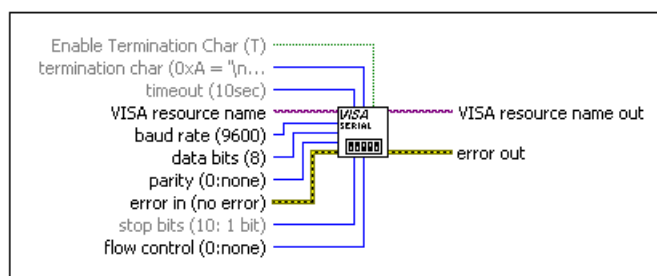
4.1 Blocos Utilizados para Comunicação Serial

Todos os blocos apresentados a seguir encontram-se na aba *Serial VI's and Functions* presente na Paleta de Funções (*Function Palette*).

4.1.1 VISA Configure Serial Port VI

O bloco *VISA Configure Serial Port VI* tem por objetivo inicializar a porta serial cujo nome está associado ao campo *VISA resource name*, disposto à esquerda do bloco, como ilustrado na [Figura 26](#).

Figura 26 – Bloco *VISA Configure Serial Port*.



Fonte: Elaborada pelo autor.

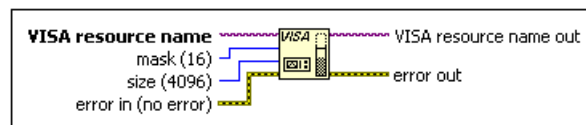
O bloco *VISA Configure Serial Port VI* possui ainda os seguintes terminais:

- *Enable Termination Char*: Prepara o dispositivo da serial para identificar (ou não) o caractere de término, utilizando sentenças Verdadeiro (padrão) e Falso;
- *Termination Char*: A operação de leitura termina quando este caractere é encontrado na sentença. Repare que 0xA é o hexadecimal equivalente a \n;
- *Timeout*: Especifica o tempo das ações de escrita e leitura;
- *VISA Resource Name*: Especifica o nome da porta a ser aberta para a comunicação;
- *Baud Rate*: É a taxa de transmissão e recepção e é por padrão 9600;
- *Data Bits*: É o número de *bits* sendo entregue, tipicamente 8;
- *VISA Resource Name Out*: É uma cópia do nome da porta a ser utilizado por outros blocos.

4.1.2 VISA Set I/O Buffer Size Function

O bloco *VISA Set I/O Buffer Size Function*, ilustrado na [Figura 27](#), tem por objetivo determinar o tamanho do *buffer* das entradas e saídas a serem utilizadas.

Figura 27 – Bloco *VISA Set I/O Buffer Size Function*.



Fonte: Elaborada pelo autor.

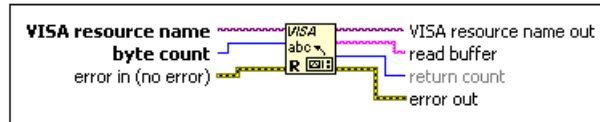
O bloco *VISA Set I/O Buffer Size Function* possui os seguintes terminais:

- *VISA Resource Name*: Especifica o nome da porta aberta;
- *Mask*: Designa qual *buffer* utilizar;
 - 16: Recepção;
 - 32: Transmissão;
 - 48: Recepção e Transmissão;
- *Size*: Determina o tamanho em *bytes* do *buffer*;
- *VISA Resource Name Out*: É uma cópia do nome da porta a ser utilizado por outros blocos.

4.1.3 VISA Read Function

O bloco *VISA Read Function*, ilustrado na Figura 28, tem como objetivo ler o número de *bytes* especificado do dispositivo informado pelo *VISA Resource Name*.

Figura 28 – Bloco *VISA Read Function*.



Fonte: Elaborada pelo autor.

O bloco *VISA Read Function* possui ainda os seguintes terminais:

- *VISA Resource Name*: Especifica o nome da porta aberta;
- *Byte Count*: Número de *bytes* a ser lido;
- *VISA Resource Name Out*: É uma cópia do nome da porta a ser utilizado por outros blocos;
- *Read Buffer*: Contém os dados lidos do dispositivo;
- *Return Count*: Contém o número de *bytes* efetivamente lidos.

4.1.4 VISA Write Function

O bloco *VISA Write Function*, ilustrado na Figura 29, tem como objetivo gravar os dados do *buffer* de gravação no dispositivo ou interface especificado pelo *VISA Resource Name*.

Figura 29 – Bloco *VISA Write Function*.



Fonte: Elaborada pelo autor.

O bloco *VISA Write Function* possui ainda os seguintes terminais:

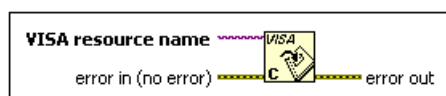
- *VISA Resource Name*: Especifica o nome da porta aberta;
- *Write Buffer*: Contém os dados escritos do dispositivo;

- *VISA Resource Name Out*: É uma cópia do nome da porta a ser utilizado por outros blocos;
- *Return Count*: Contém o número de *bytes* efetivamente escritos.

4.1.5 VISA Close Function

O bloco *VISA Close Function*, ilustrado na [Figura 30](#), tem como objetivo fechar a conexão com o dispositivo informado por *VISA Resource Name*.

Figura 30 – Bloco *VISA Close Function*.



Fonte: Elaborada pelo autor..

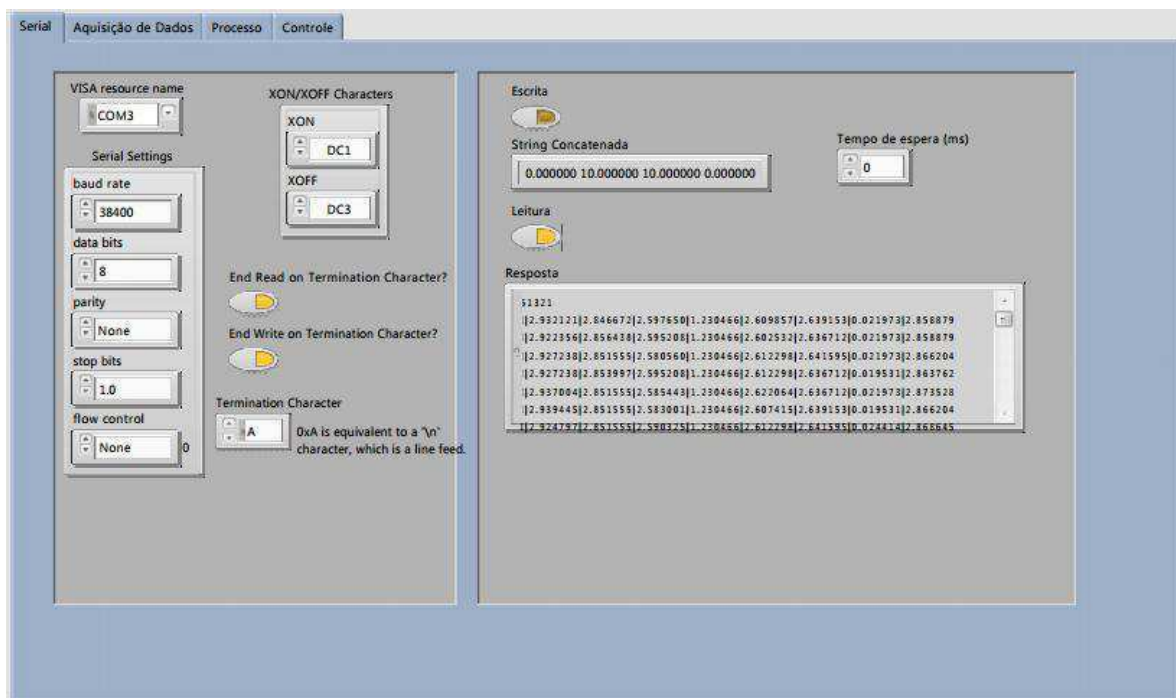
4.2 A Interface Desenvolvida

A interface é composta por quatro guias diferentes para facilitar o acesso, entendimento e controle do processo por parte do usuário. São elas: Serial; Aquisição de Dados; Processo e; Controle. A interface construída no Painel frontal do LabVIEW é constituída de variáveis de indicação e controle, que podem ser do tipo inteiras, lógicas, *strings* e gráficos, presentes na paleta de controle.

A [Figura 31](#) apresenta a guia Serial da interface desenvolvida. Nela é possível configurar todos os parâmetros da comunicação serial, desde a escolha da porta serial até o *baud rate*. Nessa guia também é possível habilitar a leitura e escrita da porta serial e visualizar o valor lido, bem como a *string* concatenada que será escrita.

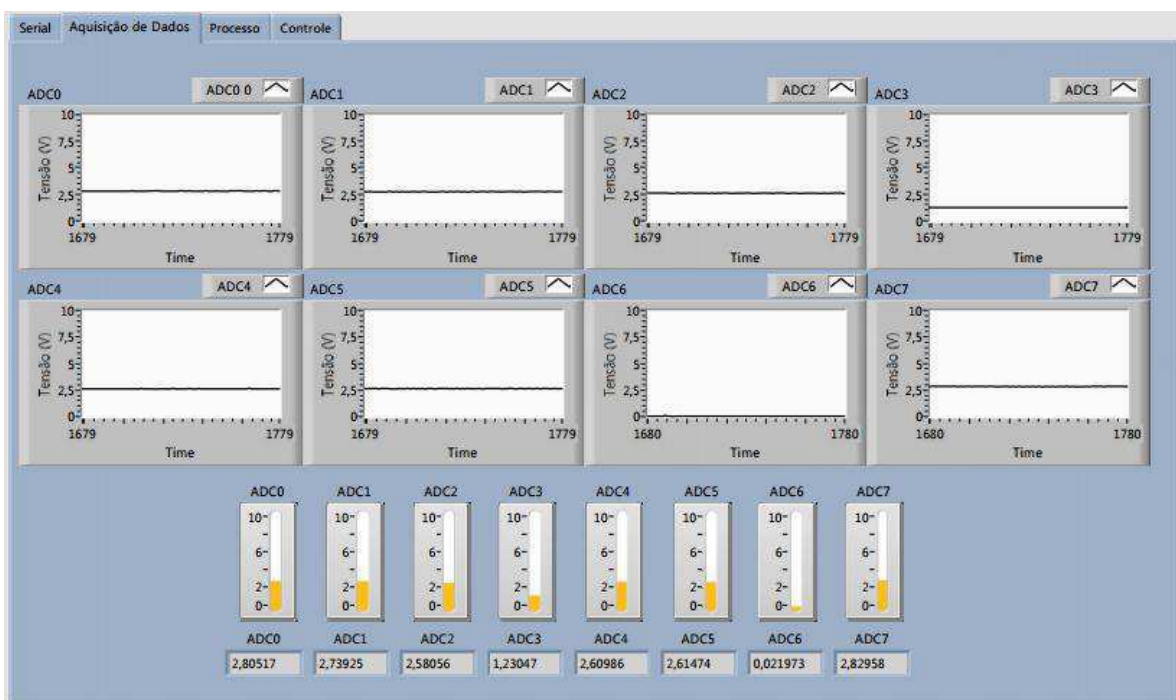
A [Figura 32](#) apresenta a guia Aquisição de Dados da interface desenvolvida. Todas as leituras dos conversores A/D são apresentadas nessa guia em forma de gráficos, barra de progresso vertical e em forma numérica. Todos os valores são apresentados em Volts e variam de 0 a 10 V assim como no módulo de controle. Dessa forma, a verificação de todos os conversores A/D pode ser feita para detectar possíveis problemas e erros de leitura.

Figura 31 – Guia Serial da interface do sistema.



Fonte: Elaborada pelo autor.

Figura 32 – Guia Aquisição de Dados da interface do sistema.



Fonte: Elaborada pelo autor.

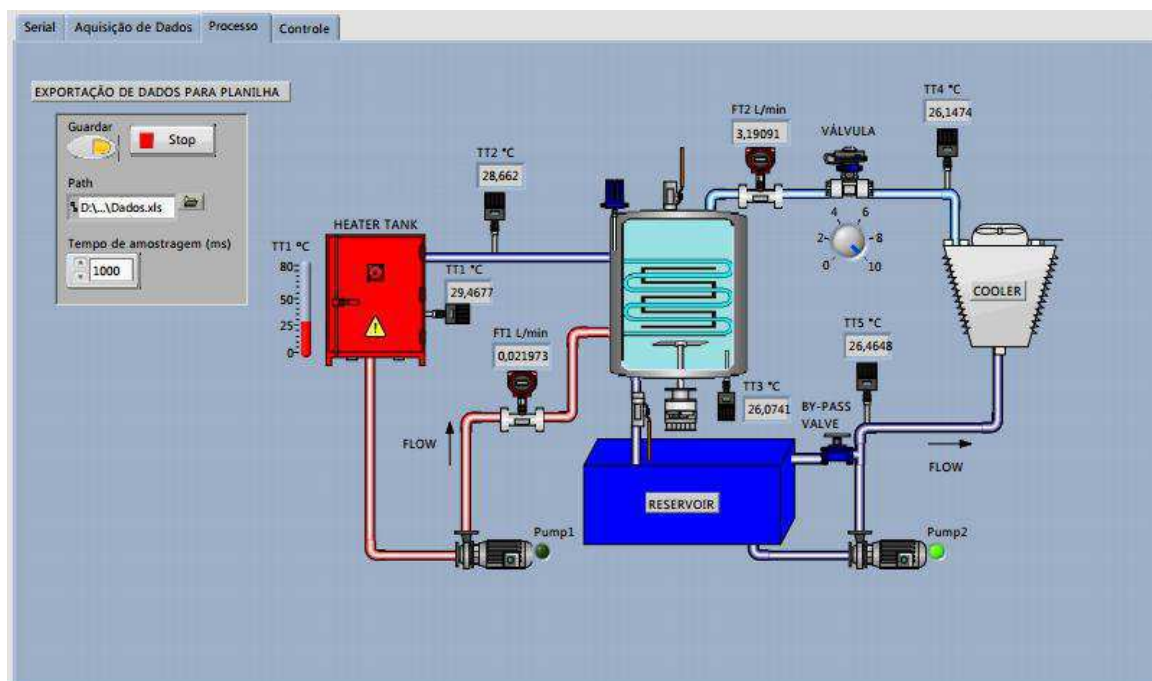
Na guia Processo da interface do sistema, apresentada na [Figura 33](#), o funcionamento de todos os transmissores e atuadores do CE117 *Process Trainer* pode ser analisado de

maneira intuitiva. Por meio da ferramenta *DSC Module* presente no LabVIEW, controles e indicadores de diversos tipos como *mixers*, motores, bombas, sensores, entre outros, podem ser acrescentados à interface fazendo com que o sistema SCADA fique mais semelhante ao processo real.

Todos os sensores lidos possuem um indicador na tela que informa o valor da grandeza medida de acordo com o Sistema Internacional de Unidades (SI). Além disso, foi posto um indicador em forma de termômetro para informar a leitura do sensor de temperatura TT1, além de dois LED's que indicam o funcionamento das bombas. O sensor da válvula proporcional (S) possui um indicador em volts, onde 10 significa válvula totalmente aberta e 0 significa válvula fechada.

Para que os dados dos transmissores do processos pudessem ser coletados para uma análise posterior, foi colocado na guia Processo um botão chamado Guardar que, ao ser ativado, exporta os dados de todos os sensores lidos para uma planilha do *software* Excel. É possível escolher o tempo de amostragem, ou seja, o tempo em que as amostras serão coletadas.

Figura 33 – Guia Processo da interface do sistema.



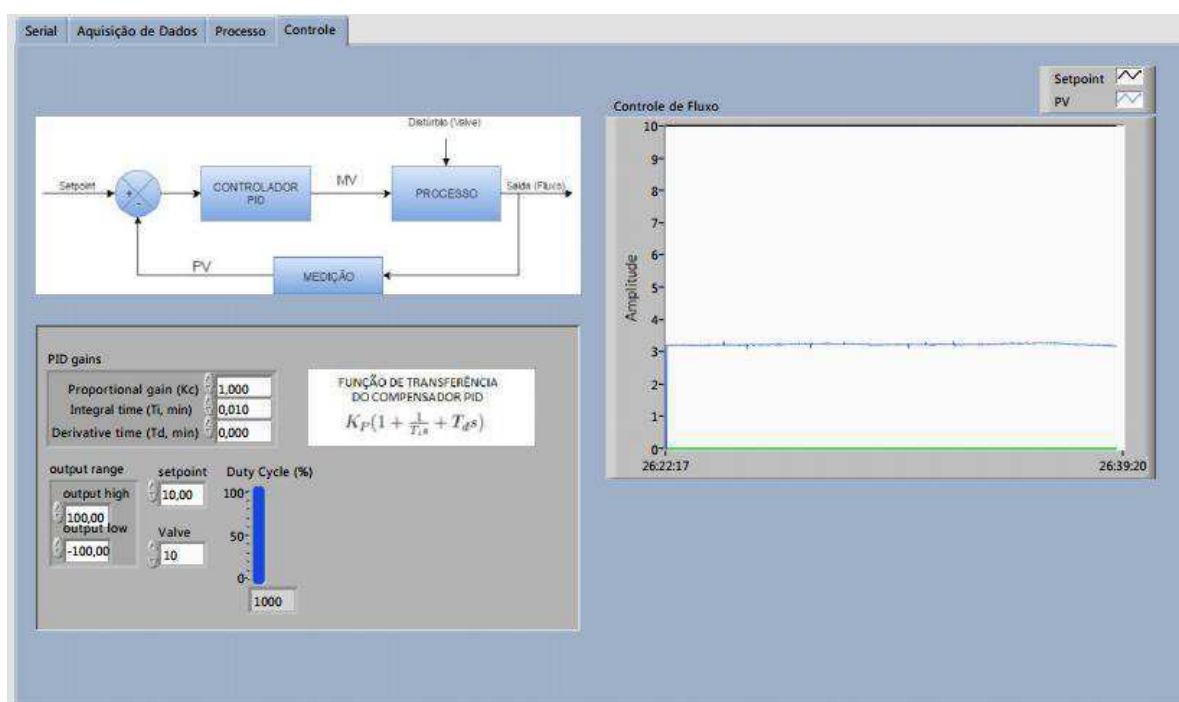
Fonte: Elaborada pelo autor.

A última guia da interface do sistema é a guia Controle, ilustrada na [Figura 34](#). Um controlador do tipo PID foi implementado no sistema para controlar a taxa de fluxo na malha do sistema. Para isso, o controlador PID deve controlar a tensão na Bomba 2. O PID atua, então, no *duty cycle* do PWM conectado a Bomba 2. Na interface da

guia Controle foram inseridas duas figuras que indicam a malha do sistema e a função de transferência do controlador PID.

Para realizar o controle, deve-se escolher os parâmetros do controlador PID, o *setpoint* desejado e o valor da válvula *By-Pass* (perturbação do sistema). Um gráfico apresenta o valor da variável do processo (*Process Variable - PV*) e o valor do *setpoint* com o tempo. O valor do *duty cycle* é indicado na tela em forma numérica e em barra de progresso.

Figura 34 – Guia Controle da interface do sistema.



Fonte: Elaborada pelo autor.

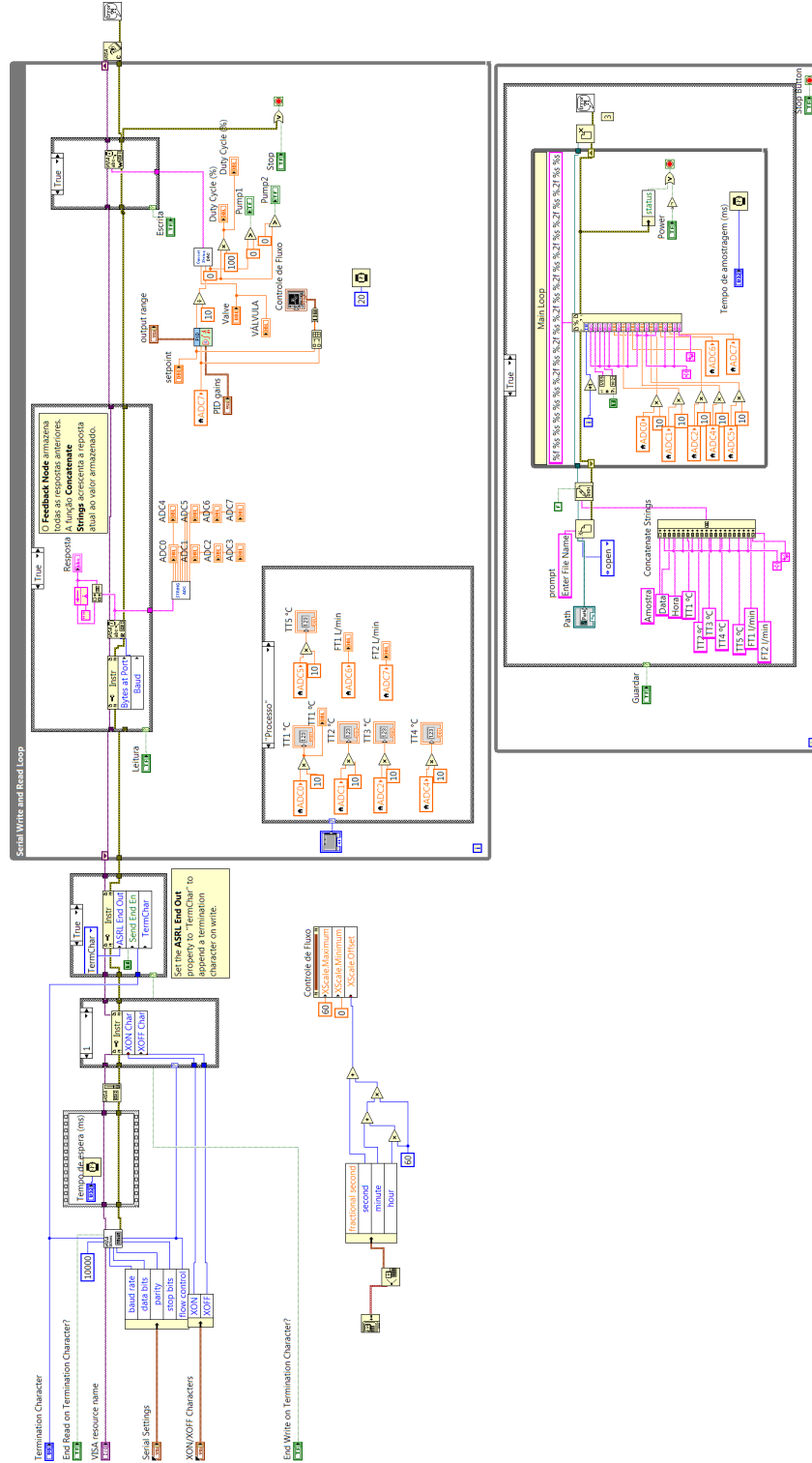
Assim como muitas outras linguagens de programação, o que é escrito nem sempre é visto. Da mesma forma, no LabVIEW, ao passo em que se constrói uma interface gráfica, é construído também uma estrutura de fluxo de dados, que deve ser organizada no intuito de obter a resposta desejada.

A Figura 35 apresenta o diagrama completo do sistema de controle supervisório e aquisição de dados desenvolvido. Na primeira parte é inicializada a comunicação serial entre o microcontrolador ADuC842 e o computador através da porta COM3 (neste caso). A informação é enviada para uma instrução que verifica a integridade da conexão e permite que a informação seja passada para o *buffer* de entrada/saída.

No interior de um laço, a leitura e escrita são realizadas constantemente. A *string* recebida da leitura é separada e convertida em números. Esses números são enviados para indicadores e tratados para fornecer corretamente os dados lidos dos sensores.

Na parte inferior da Figura 35 é realizada a exportação dos dados lidos dos sensores para uma planilha salva no mesmo diretório do programa.

Figura 35 – Diagrama de bloco do sistema de controle supervisorio e aquisição de dados.



Fonte: Elaborada pelo autor.

5 Resultados e Discussões

Após a conclusão do módulo de aquisição e transmissão de dados e o desenvolvimento do sistema de controle supervisorio e aquisição de dados, foi possível realizar a montagem no laboratório de controle de processos CW2 com o CE117 Process Trainer, como pode ser visualizado na [Figura 36](#). Na montagem foi utilizado, além do Kit Didático CE117, um computador pessoal e o módulo de aquisição e transmissão de dados implementados.

Figura 36 – Fotografia da montagem realizado no laboratório.



Fonte: Elaborada pelo autor.

Para realizar a leitura dos sensores, foram feitas as ligações dos soquetes do módulo de controle com o módulo de aquisição e transmissão de dados de acordo com a [Tabela 9](#).

Tabela 9 – Designação das conexões entre o módulo de controle e o módulo de aquisição e transmissão de dados.

Módulo de Controle	Módulo de Aquisição e Transmissão de Dados
TT1	ADC0
TT2	ADC1
TT3	ADC2
TT4	ADC4
TT5	ADC4
FT1	ADC6
FT2	ADC7
Pump1	DCA0
Pump2	DCA1
Heater	DCA2
Valve	DCA3

Fonte: Elaborada pelo autor.

O sistema de aquisição de dados realizou a leitura de todos os transmissores do Módulo de Controle em tempo real. Entretanto, não foi possível realizar o controle da taxa de fluxo devido à ocorrência de um erro de excesso de dados na interface desenvolvida, que interrompe o funcionamento do programa após alguns minutos, fazendo com que a Bomba2 seja desligada.

A [Figura 37](#) apresenta os dados do relatório de variáveis exportado pela interface para o Excel. Nessa planilha consta o dia e a hora que foi realizado a exportação, assim como o número da amostra e os valores de todos os transmissores lidos.

Figura 37 – Dados exportados para planilha do Excel.

The image shows a screenshot of the Microsoft Excel interface. The title bar reads 'Dados.xls - Microsoft Excel'. The ribbon includes 'Arquivo', 'Página Inicial', 'Inserir', 'Layout da Página', 'Fórmulas', 'Dados', 'Revisão', 'Exibição', and 'Suplementos'. The 'Página Inicial' ribbon is active, showing options for font (Calibri, size 11), alignment, and number formatting. The spreadsheet data is as follows:

	A	B	C	D	E	F	G	H	I	J
1	Amostra	Data	Hora	TT1 °C	TT2 °C	TT3 °C	TT4 °C	TT5 °C	FT1 l/min	FT2 l/min
2	1	25/02/2018	20:45:43	30,22	29,08	26,1	26,2	26,61	0,02	3,18
3	2	25/02/2018	20:45:44	31,98	30,25	26,49	26,54	27,2	0,02	3,2
4	3	25/02/2018	20:45:45	31,98	30,25	26,49	26,54	27,2	0,02	3,2
5	4	25/02/2018	20:45:46	31,98	30,25	26,42	26,61	27,27	0,02	3,21
6	5	25/02/2018	20:45:47	31,88	30,25	26,54	26,59	27,25	0,02	3,22
7	6	25/02/2018	20:45:48	31,93	30,32	26,61	26,64	27,22	0,02	3,22
8	7	25/02/2018	20:45:49	31,98	30,32	26,54	26,59	27,25	0,02	3,24
9	8	25/02/2018	20:45:50	32,15	30,32	26,54	26,83	27,22	0,02	3,24
10	9	25/02/2018	20:45:51	32,18	30,42	26,46	26,59	27,2	0,02	3,23
11	10	25/02/2018	20:45:52	32,13	30,44	26,56	26,64	27,22	0,02	3,24
12	11	25/02/2018	20:45:53	32,15	30,47	26,51	26,64	27,25	0,02	3,23
13	12	25/02/2018	20:45:54	32,01	30,47	26,51	26,66	27,25	0,03	3,23
14	13	25/02/2018	20:45:55	31,98	30,49	26,59	26,66	27,27	0,02	3,22
15	14	25/02/2018	20:45:56	31,98	30,47	26,56	26,64	27,22	0,02	3,23
16	15	25/02/2018	20:45:57	31,96	30,49	26,51	26,66	27,25	0,02	3,23
17	16	25/02/2018	20:45:58	31,93	30,54	26,68	26,64	27,2	0,02	3,24
18	17	25/02/2018	20:45:59	31,96	30,66	26,61	26,71	27,29	0,02	3,25

Fonte: Elaborada pelo autor.

6 Considerações Finais

Com este trabalho, foi possível desenvolver um sistema completo de controle e aquisição de dados de processos presentes no Kit Didático CE117. Sendo assim, o processo pode ser monitorado e controlado pelo usuário de forma simples e intuitiva.

O sistema de aquisição de dados operou de forma satisfatória e mostrou-se efetivo na aquisição de dados dos transmissores. Por outro lado, não foi possível implementar o controle da taxa de fluxo devido a falhas na comunicação serial. Dessa forma, outras alternativas de comunicação devem ser vistas com o intuito de solucionar o problema.

O módulo de aquisição e transmissão de dados implementado é uma alternativa ao módulo de controle do CE117 *Process Trainer*, uma vez que o *software* de controle do equipamento possui uma chave de segurança por meio de um *USB Security Key*, limitando o acesso a apenas um computador instalado no laboratório de controle de processos CW2. Além disso, outra vantagem do sistema desenvolvido é a amostragem dos dados com a unidade correspondente, ou seja, sem a necessidade de realizar a conversão de volts como é feito no *software* do Kit CE117.

Como continuidade desse trabalho é sugerido o estudo e implantação de estratégias de controle de nível, temperatura e pressão do Kit CE117. Outra sugestão seria a inserção de uma câmera ao sistema para o usuário supervisionar o processo real.

Referências

- ACQUISITION, D. Control handbook, keithley instruments. *Inc., Cleveland, Ohio*, 2001. Citado na página 37.
- AGRAWAL, R. *Internet based data logging and supervisory control of boiler drum level using LabVIEW*. Tese (Doutorado), 2012. Citado na página 14.
- ATUAL, M. Automação industrial de processos e manufatura. *São Paulo-Editora Saber LTDA-2010-http://www.mecatronicaatual.com.br*, 2015. Citado na página 15.
- BAGRI, A.; NETTO, R.; JHAVERI, D. Supervisory control and data acquisition. *International Journal of Computer Applications*, Foundation of Computer Science, v. 102, n. 10, 2014. Citado na página 15.
- BITTER, R.; MOHIUDDIN, T.; NAWROCKI, M. *LabVIEW: Advanced programming techniques*. [S.l.]: Crc Press, 2017. Citado 3 vezes nas páginas 35, 36 e 37.
- CACCAVALE, F. et al. *Control and monitoring of chemical batch reactors*. [S.l.]: Springer Science & Business Media, 2010. Citado na página 14.
- DAC, D.; MON, P. S.; TIMER, W. Microconverter® 12-bit adcs and dacs with embedded high speed 62-kb flash mcu aduc841/aduc842/aduc843. 2003. Citado 8 vezes nas páginas 27, 28, 30, 31, 32, 33, 34 e 35.
- DÍAZ, H. A. M. Diseño de un neurocontrolador dinámico (dbp) aplicado a un reactor químico continuo (cstr). Pontificia Universidad Católica del Perú, 2011. Citado na página 15.
- GRISHAEV, M.; SAL'NIKOVA, N. A setup for remote recording of the spectrum of laser-induced fluorescence from crowns of woody plants. *Instruments and Experimental Techniques*, Springer, v. 53, n. 5, p. 746–749, 2010. Citado na página 27.
- HANDBOOK, D. A. A reference for daq and analog & digital signal conditioning. *Measurement Computing Corporation (2004-2012)*, 2012. Citado na página 25.
- IYER, N.; KHATAVKAR, R.; JOSHI, B. Microconverter aduc 842 and labview bench—a best suitable approach for real time plotting of pressure area isotherm of monolayer. In: CITESEER. *Proceedings of the 5th WSEAS International Conference on Electronics, Hardware, Wireless and Optical Communications*. [S.l.], 2006. p. 70–73. Citado na página 27.
- KAUR, D.; KUMAR, S.; SHARMA, S. Online graphical display of blood oxygen saturation and pulse rate. *International Journal of Scientific & Engineering Research*, v. 2, n. 6, 2011. Citado na página 27.
- PARK, J.; MACKAY, S. *Practical data acquisition for instrumentation and control systems*. [S.l.]: Newnes, 2003. Citado 4 vezes nas páginas 14, 25, 26 e 37.
- RODIC, A. Automation control, theory and practice. *Edited by Rodic, AD, Publisher: InTech Open Access*, 2009. Citado na página 14.

STOUFFER, K.; FALCO, J. *Guide to supervisory control and data acquisition (SCADA) and industrial control systems security*. [S.l.]: National institute of standards and technology, 2006. Citado na página 15.

TECQUIPMENT. *Manual do Usuário: Kit didático ce117*. [S.l.]: Nova Didática, 2009. 5-24 p. Citado 9 vezes nas páginas 15, 16, 17, 19, 20, 21, 22, 23 e 24.

WOSTENKUHNER, G. 132: Data acquisition systems (das) in general. 2005. Citado na página 25.

Apêndices

APÊNDICE A – Código do microcontrolador ADuC842

```
1 //UNIVERSIDADE FEDERAL DE CAMPINA GRANDE - UFCG
2 //CENTRO DE ENGENHARIA ELETRICA E INFORMATICA - CEEI
3 //DEPARTAMENTO DE ENGENHARIA ELETRICA
4 //TRABALHO DE CONCLUSAO DE CURSO
5 //CLEUVES CAJE DE CARVALHO
6
7 //BIBLIOTECAS
8 #include "ADuC842.H" //Cabecalho do ADuC842
9 #include <STDIO.H> //Cabecalho Padrao de I/O
10 #include <stdlib.h>
11
12 //VARIABLES
13 unsigned char canal_ad;
14 unsigned int Duty0 = 0;
15 unsigned int Duty1 = 0;
16 int valor_ad;
17
18 //PROTOTIPOS DAS FUNCOES
19 void configura_serial(void);
20 void configura_PWM(void);
21 void configura_ad(void);
22 float leitura_ad(char canal);
23
24
25 void main(){
26 float ADC[8]; //Declaracao do array de ADC's
27 int i = 0; //Declaracao de variavel auxiliar
28 float DAC0=0; //Declaracao do ADC0
29 float DAC1=0; //Declaracao do ADC1
30 float DAC2=0; //Declaracao do ADC2
31 float DAC3=0; //Declaracao do ADC3
32
33 PLLCON = 0x88; //Clock de 16.77 MHz
34
35 configura_serial(); //Configuracao da serial
36 configura_ad(); //Configuracao do conversor AD
37 configura_PWM(); //Configuracao do PWM
38 while(1){
39 //ADC's
```

```
40 printf("I");
41 for(i = 0; i ≤ 7; i++){
42 ADC[i] = leitura_ad(i)*4;
43 printf("|%f", ADC[i]); //Escrita dos valores dos ADC's
44 }
45 printf("\n");
46 //Leitura dos valores dos DAC's
47 //scanf("%f%f%f", &DAC0, &DAC1, &DAC2);
48 //scanf("%f", &DAC3);
49 //Escrita dos valores dos DAC's
50 //printf("%f %f %f ", DAC0, DAC1, DAC2);
51 //printf("%f\n", DAC3);
52
53 //DAC0
54 DACCON = 0xfb; //CLR SYNC bit
55 DAC0H = DAC0/4;
56 DAC0L = DAC0/4;
57 DACCON = 0xff; //SET SYNC bit
58
59 //DAC1
60 DACCON = 0xfb; //CLR SYNC bit
61 DAC1H = DAC1/4;
62 DAC1L = DAC1/4;
63 DACCON = 0xff; //SET SYNC bit
64
65 //PWM0 - DAC2
66 Duty0 = DAC2* 65535;
67 //desloca para direita os oito bits mais significativos para as ...
    posicoes dos oito bits menos
68 //significativos.
69 PWM0H = Duty0 >> 8; //Armazena os oito bits mais significativos do ...
    Duty em PWM0H
70 PWM0L = (Duty0 & 0x00FF); //Armazena os oito bits menos ...
    significativos do Duty em PWM0L
71
72 //PWM1 - DAC3
73 Duty1 = DAC3* 65535;
74 //desloca para direita os oito bits mais significativos para as ...
    posicoes dos oito bits menos
75 //significativos.
76 PWM1H = Duty1 >> 8; //Armazena os oito bits mais significativos do ...
    Duty em PWM1H
77 PWM1L = (Duty1 & 0x00FF); //Armazena os oito bits menos ...
    significativos do Duty em PWM1L
78 }
79 }
80
```

```
81 //FUNCOES
82
83 //Configuracao da porta serial do uC
84 void configura_serial (void)
85 {
86 //Configuracao do Timer 3 como gerador de BAUD RATE
87 T3CON = 0x84;
88 T3FD = 0x2d;
89 SCON = 0x50;
90 TI = 1;
91 }
92 /*
93 Tabela de valores Para T3CON e T3FD e os baudrates selecionados
94 Divisao do CLOCK do PLL = 0, ou seja, clock de 16.77 MHz
95 _____
96 | BaudRate -> 115200 | BaudRate -> 57600 | BaudRate -> 38400 | ...
   | BaudRate -> 19200 | BaudRate -> 9600 |
97 | T3CON = 0x83; | T3CON = 0x84; | T3CON = 0x84; | T3CON = 0x85; | ...
   | T3CON = 0x86; |
98 | T3FD = 0x09; | T3FD = 0x09; | T3FD = 0x2d; | T3FD = 0x2d; | T3FD = ...
   | 0x2d; |
99 | _____ | _____ | _____
100 */
101
102 //Configuracao do conversor analogico/digital
103 void configura_ad(void){
104 //Configuracao do Conversor A/D
105 ADCCON1 = 0x81; // 1000 0001 -> Conversao mais rapida
106 }
107
108 //Leitura do canal selecionado do ADC
109 float leitura_ad (unsigned char canal){
110 ADCCON2 =( ADCCON2 & 0xF0) | canal); //Seleciona o canal
111 SCONV = 1; //Dispara a conversao
112 while (ADCCON3 && 0x80); //Espera a conversao Terminar
113 valor_ad = ADCDATAL | ((ADCDATAH & 0x0F) << 8); //Valor do canal do ...
   | ADC selecionado
114 return valor_ad*0.00061035;
115 }
116
117 //Configuracao do PWM
118 void configura_PWM(void)
119 {
120 PWMCON = 0x93; // Mode 1
121 //PWM Counter = Selected Clock/1
122 //PWM Clock = 16.777216 MHz
123 }
```