



Universidade Federal
de Campina Grande

Centro de Engenharia Elétrica e Informática
Curso de Graduação em Engenharia Elétrica

Alyne Kelly Gregório de Araújo

Relatório de Estágio Supervisionado

Campina Grande, Paraíba
Outubro de 2017

Alyne Kelly Gregório de Araújo

Relatório de Estágio Supervisionado

Relatório de estágio supervisionado submetido Unidade Acadêmica de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Área de Concentração: Instrumentação Eletrônica

Orientador: Prof. Dr. Jaidilson Jó da Silva

Campina Grande, Paraíba

Outubro de 2017

Alyne Kelly Gregório de Araújo

Relatório de Estágio Supervisionado

Relatório de estágio supervisionado submetido Unidade Acadêmica de Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para a obtenção do grau de Bacharel em Ciências no Domínio da Engenharia Elétrica.

Área de Concentração: Instrumentação Eletrônica

Aprovado em: 03 de outubro de 2017

**Gutemberg Gonçalves Dos Santos
Júnior**
Avaliador, UFCG

Prof. Dr. Jaidilson Jó da Silva
Orientador, UFCG

Campina Grande, Paraíba
Outubro de 2017

AGRADECIMENTOS

Agradeço em primeiro lugar aos meus pais, Ana Lúcia e João Batista, por estarem comigo em todos os momentos desta minha longa jornada acadêmica, sempre tentando dá o melhor possível, mesmo nas situações mais difíceis.

As minhas irmãs, Gisele Gregório e Ana Beatriz, por todo tempo vivido juntas.

Ao meu namorado, Thorben Schobre por toda sua paciência e compreensão nesses anos em que estamos juntos.

Aos meus amigos da graduação que dividiram momentos alegres e complicados. Aos meus amigos de Esperança que todos os dias sentamos juntos a mesa para tomar café e conversar.

Aos professores Jaidilson e Alexandre pela orientação e supervisão, sem a qual este trabalho não seria realizado, ao mestrando Jonathas e a Paulo por toda sua ajuda.

Agradeço também aos coordenadores do curso, Damásio Fernandes e Mario Araújo, e aos funcionários do departamento, Adail Ferreira e Tchaikowsky Oliveira, que auxiliaram imensamente em todas as questões burocráticas da faculdade e sempre tiveram tempo para escutar.

*(...) Não é culpa sua. E ficar pedindo desculpas é perda de tempo.
Você tem que viver sem arrependimentos.
É mais fácil fazer a coisa certa desde o início para que não tenha que pedir desculpa.
(Por lugares incríveis - Jennifer Niver)*

LISTA DE ILUSTRAÇÕES

Figura 1 – Fotografia da parte externa do laboratório Embedded.	11
Figura 2 – Exemplo de um modo de ligação de um <i>splitter</i>	12
Figura 3 – <i>Splitter</i> VDSL.	14
Figura 4 – <i>Splitter</i> BTDG Split Slim II.	14
Figura 5 – Esquemático para o teste de levantamento da curva característica.	15
Figura 6 – Curva Característica para o <i>splitter</i> VDSL.	16
Figura 7 – Curva Característica para o <i>splitter</i> BTDG Split Slim II.	16
Figura 8 – Diagrama elétrico para os <i>splitters</i> (a) VDSL (b) BTDG Split Slim II.	17
Figura 9 – Esquema para medição de indutâncias.	17
Figura 10 – Curva característica para o diagrama elétrico <i>splitter</i> VDSL considerando os valores iniciais.	19
Figura 11 – Curva característica para o diagrama <i>splitter</i> VDSL considerando os valores ajustados.	19
Figura 12 – Curva característica para o diagrama <i>splitter</i> BTDG Split Slim II considerando os valores iniciais.	20
Figura 13 – Curva característica para o diagrama <i>splitter</i> BTDG Split Slim II considerando os valores ajustados.	21

LISTA DE TABELAS

Tabela 1 – Valores dos componentes para o <i>splitter</i> VDSL	18
Tabela 2 – Valores dos componentes para o <i>splitter</i> BTDG Split Slim II	18
Tabela 3 – Valores ajustados dos componentes <i>Splitter</i> VDSL	20
Tabela 4 – Valores dos componentes para o <i>splitter</i> BTDG Split Slim II	21

LISTA DE ABREVIATURAS E SIGLAS

ADSL	<i>Asymmetric Digital Subscriber Line</i>
ANATEL	Agência Nacional de Telecomunicações
CEEI	Centro de Engenharia Elétrica e Informática
DSL	<i>Digital Subscriber Line</i> - Linha Digital de Assinante
Embedded	Laboratório de Sistemas Embarcados e Computação Pervasiva
LGT	Lei Geral de Telecomunicações
POTS	<i>Plain Old Telephone Service</i>
UFCG	Universidade Federal de Campina Grande
VDSL	<i>Very-high-bit-rate Digital Subscriber Line</i>

SUMÁRIO

1	INTRODUÇÃO	10
2	LOCAL DE REALIZAÇÃO DO ESTÁGIO	11
3	FUDAMENTAÇÃO TEÓRICA	12
4	ATIVIDADES DESENVOLVIDAS	15
4.1	Atividade 1: Levantamento da curva característica	15
4.2	Atividade 2: Levantamento de um diagrama elétrico	16
4.3	Atividade 3: Validação do diagrama elétrico	18
5	CONSIDERAÇÕES FINAIS	22
	REFERÊNCIAS	23

1 INTRODUÇÃO

Este relatório apresenta as atividades realizadas pela aluna Alyne Kelly Gregório de Araújo durante o Estágio Supervisionado no Laboratório de Sistemas Embarcados e Computação Pervasiva (Embedded), sob a orientação do Professor Jaidilson Jó da Silva e supervisão do professor Alexandre Cunha de Oliveira. O estágio teve carga horária total de 240 horas, com duração entre o período de 29 de maio até 26 de agosto de 2017. Foi necessário realizar a prorrogação do prazo até a data 29 de setembro, devido ao atraso na chegada do material necessário.

A elaboração do plano de estágio foi concebida de forma a possibilitar ao estagiário obter conhecimentos teóricos e práticos sobre os ensaios de *splitter*. E devido ao atraso da chegada dos mesmos, as atividades do plano de estágio foram modificadas. A nova atividade proposta foi realizar o levantamento da curva característica para cada *splitter* e desenvolvimento de um modelo capaz de representar o sistema. Os trabalhos realizados exigiram a aplicação dos conhecimentos adquiridos nas diversas disciplinas cursadas durante a graduação, como Circuitos Elétricos, Dispositivos Eletrônicos, Eletrônica e Instrumentação Eletrônica.

Este trabalho está dividido em 5 capítulos e estão organizados da seguinte forma, o capítulo 1 apresenta uma introdução a respeito deste relatório, o capítulo 2 descreve o local onde o estágio foi realizado, o capítulo 3 apresenta uma breve fundamentação teórica, no capítulo 4 são apresentadas as atividades realizadas e para finalizar no capítulo 5 é descrito as considerações finais sobre os estágio.

2 LOCAL DE REALIZAÇÃO DO ESTÁGIO

O Laboratório de Sistemas Embarcados e Computação Pervasiva (Embedded) foi fundado em dezembro de 2005 e faz parte do Centro de Engenharia Elétrica e Informática (CEEI) da Universidade Federal de Campina Grande (UFCG), em Campina Grande, Paraíba. A estrutura externa do laboratório é ilustrada na Fig. 1

Figura 1 – Fotografia da parte externa do laboratório Embedded.



Fonte: Laboratório de Sistemas Embarcados e Computação Pervasiva (2017).

A missão do Embedded é avançar no estado da arte nas áreas de sistemas embarcados e computação pervasiva, promovendo ações que permitam que tais avanços tragam benefícios para a sociedade através de parcerias com grandes empresas. Para isso, tem-se uma equipe formada por pesquisadores doutores, alunos de doutorado, mestrado e graduação focados na produção de conhecimento e na aplicação deste conhecimento na resolução de problemas reais da indústria, equilibrando perspectivas acadêmicas com as necessidades de mercado (Laboratório de Sistemas Embarcados e Computação Pervasiva, 2017).

3 FUDAMENTAÇÃO TEÓRICA

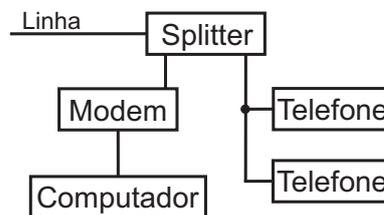
A DSL (Digital Subscriber Line, em português, Linha Digital de Assinante) é uma família de tecnologias desenvolvida para prover serviços de dados de alta velocidade utilizando pares de fios de cobre, fazendo uso da mesma linha telefônica. Existem algumas variedades de tecnologia DSL que apresentam diferenças importantes para atender diferentes usuários (TELECO, 2017).

Uma variação da tecnologia DSL é a ADSL (Asymmetric Digital Subscriber Line) essa tecnologia de comunicação possibilita uma transmissão de dados mais rápida através de linhas de telefone do que um modem convencional pode oferecer (TELECO, 2017).

A tecnologia VDSL (Very-high-bit-rate Digital Subscriber Line) também é uma variação da tecnologia DSL. As tecnologias ADSL e VDSL apresentam características similares, como ambas utilizam o tipo assimétrico de transmissão, a VDSL apresenta como principal vantagem sobre o ADSL é que este pode atingir velocidades de transmissão muito superiores às utilizadas pelo seu concorrente mais próximo (TELECO, 2017).

Como na tecnologia DSL o sinal é transmitido utilizado a mesma linha, a função do splitter é separar os sinais de voz, frequências baixas de 300 até 3400Hz e de dados, frequências altas. Uma característica dos splitters é que os mesmos não possuem a capacidade de aumentar o nível do sinal DSL. A Fig. 2 ilustra um modo de ligação para *splitter*, uma vantagem no uso do *splitter* é que substitue a necessidade de inserir filtros em todos os pontos de telefone para ligação como no diagrama ilustrado.

Figura 2 – Exemplo de um modo de ligação de um *splitter*.



Fonte: Elaborado pela autora.

Os splitters fazem uso de filtros passa-baixas para separar os sinais de DSL e o POTS (Plain Old Telephone Service) que compartilham o mesmo par de fios. A frequência de corte indentifica o ponto no eixo das frequências que separa a faixa de passagem da faixa de rejeição. Um filtro passa-baixas é um filtro que permite a passagem do sinal em frequências abaixo da frequência de corte e atenua sinais de frequência acima da frequência de corte (NILSSON; RIEDEL, 2008).

A Agência Nacional de Telecomunicações (ANATEL) foi criada pela Lei 9.472, de 16 de julho de 1997 – mais conhecida como Lei Geral de Telecomunicações (LGT). Ela tem como missão regular o setor de telecomunicações para contribuir com o desenvolvimento do Brasil (ANATEL, 2017).

A Resolução nº 242 da Anatel (2000) estabeleceu o Regulamento para Certificação e Homologação de Produtos para Telecomunicações. A Certificação de um produto para telecomunicações é feita por órgãos independentes, Organismos de Certificação Designados (OCD), que emitem certificados de conformidade para serem homologados pela Anatel (TELECO, 2017).

A ANATEL classifica os produtos para telecomunicações em três categorias (ANATEL, 2017).

- Categoria I - Equipamentos terminais destinados ao uso do público em geral para acesso a serviço de telecomunicações de interesse coletivo.
- Categoria II - Equipamentos não incluídos na definição da Categoria I, mas que fazem uso do espectro radioelétrico para transmissão de sinais, incluindo-se antenas e aqueles caracterizados, em regulamento específico, como equipamentos de radiocomunicação de radiação restrita.
- Categoria III - Quaisquer produtos ou equipamentos não enquadrados nas definições das Categorias I e II, cuja regulamentação seja necessária.
 - (a) à garantia da interoperabilidade das redes de suporte aos serviços de telecomunicações;
 - (b) à confiabilidade das redes de suporte aos serviços de telecomunicações;
 - (c) ou à garantia da compatibilidade eletromagnética e da segurança elétrica.

Os *splitters* utilizados no estágio são VSDL (Fig. 3) e BTDG Split Slim II (Fig. 4), da empresa CORNING.

Equipamento denominado *splitter* VDSL utilizados para aplicação em ambiente de central telefônica, que possui características técnicas de possibilitar simultaneamente a conexão e funcionamento de circuitos de voz e atuar como filtro passivo, para ser utilizado em sistemas de transmissão de dados, no lado da central, em instalações com modem xDSL.

O BTDG Split Slim II trata-se de um produto para aplicações ADSL, permite que múltiplas formas de dados e voz possam ser transmitidas através de condutores de cobre. Possibilitando que se utilize simultaneamente o acesso a internet e a telefonia tradicional (CORNING, 2015).

Figura 3 – *Splitter* VDSL.

Fonte: Elaborado pela autora.

Para os sinais de banda larga funciona como uma barreira de proteção aos transientes de alta frequência e descasamento de impedâncias que ocorrem nas comunicações do serviço telefônico. Para os serviços telefônicos, o filtro fornece a proteção necessária à interferência que os sinais ADSL possam causar nos terminais, mantendo a qualidade (CORNING, 2015).

Figura 4 – *Splitter* BTDG Split Slim II.

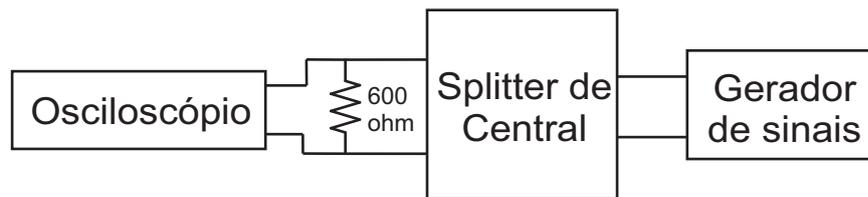
Fonte: Elaborado pela autora.

4 ATIVIDADES DESENVOLVIDAS

4.1 Atividade 1: Levantamento da curva característica

A primeira atividade realizada foi obter um levantamento da curva característica dos *splitters* experimentalmente. Esse teste experimental foi realizado como a Fig. 5 ilustra. Um gerador de sinais foi conectado na entrada do *splitter*. A saída do mesmo foi conectada a um resistor de 600Ω , e este ao osciloscópio. O terminal correspondente à entrada do *splitter* é o terminal *POTS* e da saída o terminal *LINE*. Foi determinado que para realização dos testes experimentais, no gerador de sinais a tensão de pico a pico foi mantida constante no valor de 4V. A frequência foi variada sendo observado o valor de tensão de pico a pico para cada frequência obtidos na saída.

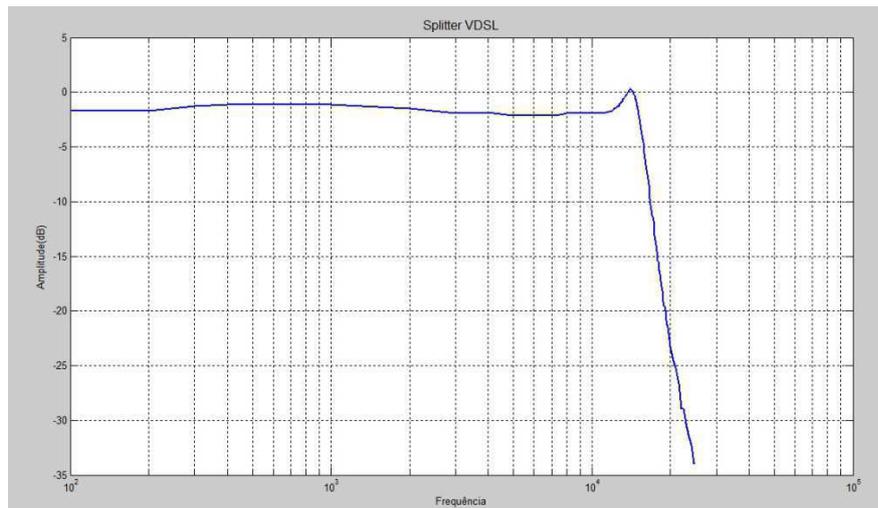
Figura 5 – Esquemático para o teste de levantamento da curva característica.



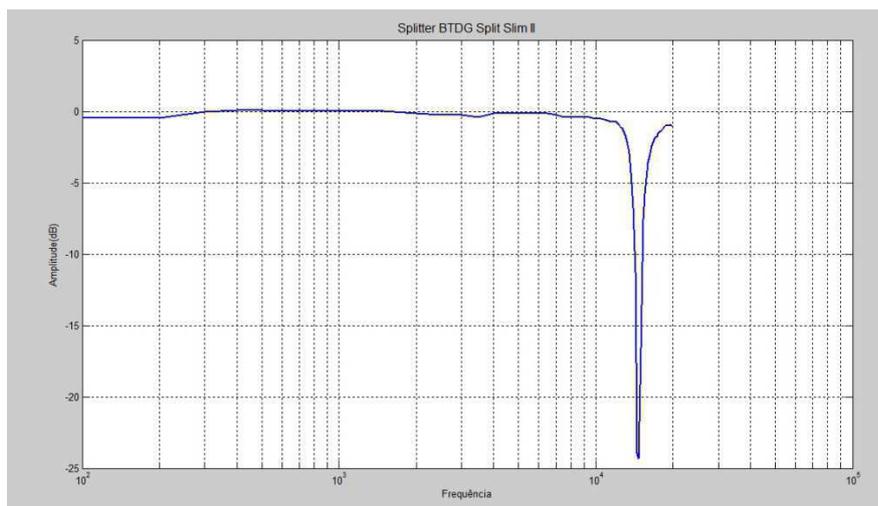
Fonte: Elaborado pela autora.

O filtro xDSL (*splitter* de central) deve ter no mínimo um filtro passa-baixas entre seus terminais *POTS-LINE*. Para o *splitter* VDSL a curva obtida é ilustrada na Fig. 6 e para o *splitter* BTDG Split Slim II a curva é ilustrada na Fig. 7.

Como mencionado, a frequência de corte é um ponto de frequência que separa a faixa de passagem da faixa de rejeição, devendo ser observado para análise de validação do modelo. Para análise observa-se que a frequência de corte (em -3dB) para o *splitter* VDSL é de 15.3kHz e para o *splitter* BTDG Split Slim II é de 13.5kHz. Outra característica que deve ser observada e comparada entre os valores experimentais e o modelo é o decaimento da curva.

Figura 6 – Curva Característica para o *splitter* VDSL.

Fonte: Elaborado pela autora.

Figura 7 – Curva Característica para o *splitter* BTDG Split Slim II.

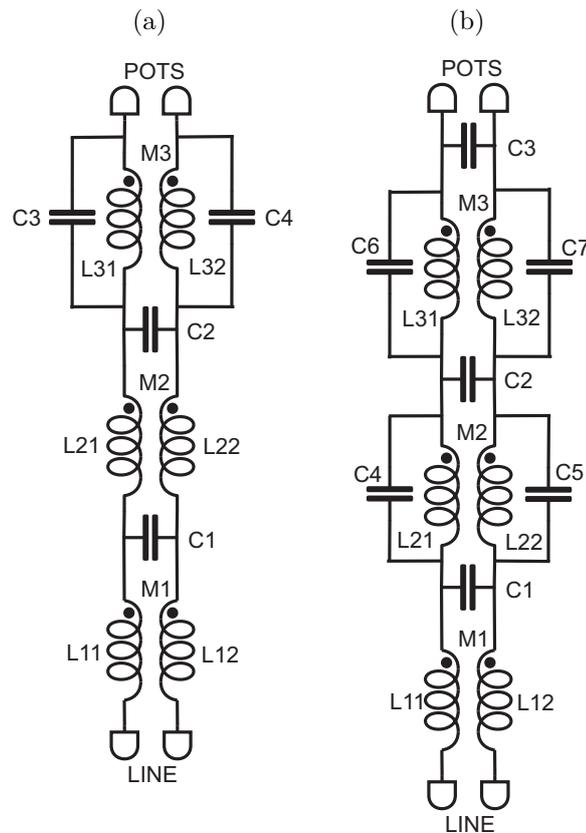
Fonte: Elaborado pela autora.

4.2 Atividade 2: Levantamento de um diagrama elétrico

A segunda atividade realizada foi o levantamento de um diagrama elétrico capaz de representar cada *splitter*. O diagrama elétrico foi obtido a partir da análise da placa de circuito impresso e por testes de continuidade nos mesmas, a Fig. 8 ilustra os diagramas para cada *splitter*.

Posteriormente, foi realizada a medição dos valores de cada componente presente em cada circuito. Como não existia valores impressos para cada componente foi necessário relizar a medição dos mesmos. Para os capacitores foi utilizado um multímetro para verificação dos valores e para os indutores acoplados foi utilizado um indutímetro, seguindo

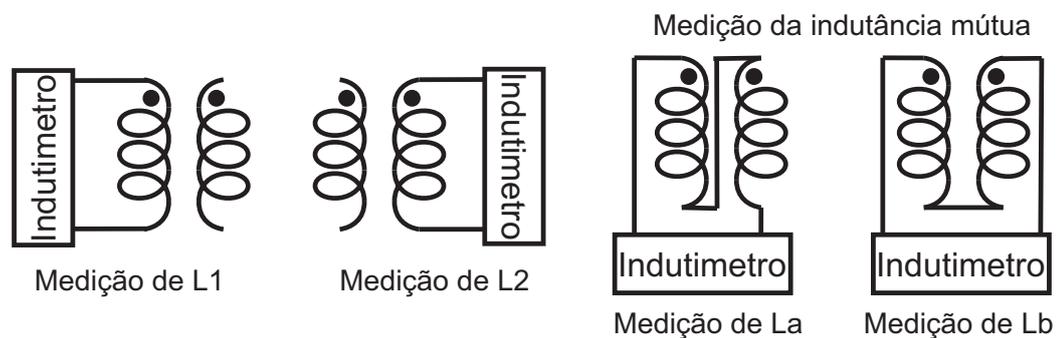
Figura 8 – Diagrama elétrico para os *splitters* (a) VDSL (b) BTDG Split Slim II.



Fontes: Elaborado pela autora.

o modelo de medição ilustrado na Fig. 9, como foi sugerido pelo supervisor do estágio.

Figura 9 – Esquema para medição de indutâncias.



Fonte: Elaborado pela autora.

O valor da indutância mútua é calculado pela equação 4.1

$$M = \frac{1}{4} * (L_a - L_b) \tag{4.1}$$

As Tabelas 1 e 2 apresentam os valores dos componentes encontrados a partir das medições realizadas.

Tabela 1 – Valores dos componentes para o *splitter* VDSL

C_1	26nF	$L_{11} = L_{12}$	1.6mH	M_1	2.3uH
C_2	25.7nF	$L_{21} = L_{22}$	3.8mH	M_2	2.6uH
C_3	9.5nF	$L_{31} = L_{32}$	1.6mH	M_3	2.3uH
C_4	9.3nF				

Fontes: Elaborado pela autora

Tabela 2 – Valores dos componentes para o *splitter* BTDG Split Slim II

C_1	15nF	C_7	8nF
C_2	15nF	$L_{11} = L_{12}$	1.7mH
C_3	21.6nF	$L_{21} = L_{22}$	1.7mH
C_4	9.7nF	$L_{31} = L_{32}$	1.7mH
C_5	9.6nF	$M_1 = M_2 = M_3$	0.1uH
C_6	7.7nF	-	-

Fontes: Elaborado pela autora

4.3 Atividade 3: Validação do diagrama elétrico

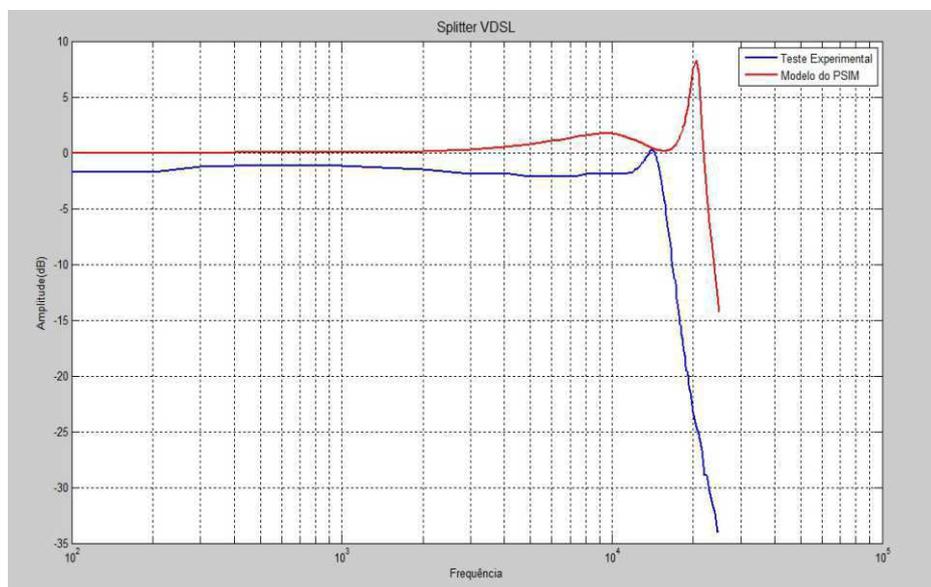
Para validação do diagrama elétrico obtido foram realizadas simulações no programa PSIM nas condições em que os testes experimentais foram realizados. Uma observação a ser feita é que os resultados das simulações são resultados teóricos e ideais. A Fig. 10 ilustra a curva característica para o diagrama do *splitter* VDSL considerando os valores inicialmente encontrados.

É possível observar que as curvas características do teste experimental e as obtidas na simulação diferem entre si. Para obtenção de um melhor resultado os valores dos componentes foram ajustados. Os capacitores foram ajustados para valores comerciais mais próximos ou valores maiores. Os indutores acoplados também foram alterados para valores maiores que os calculados e o coeficiente de acoplamento, que é a relação entre as auto-indutâncias e a indutância mútua, foi mantido. O coeficiente de acoplamento, representado por k , é calculado usando a equação 4.2 (NILSSON; RIEDEL, 2008), onde M representa o valor de indutância mútua e L_1 e L_2 são os valores das indutância próprias.

$$M = k\sqrt{L_1L_2} \quad (4.2)$$

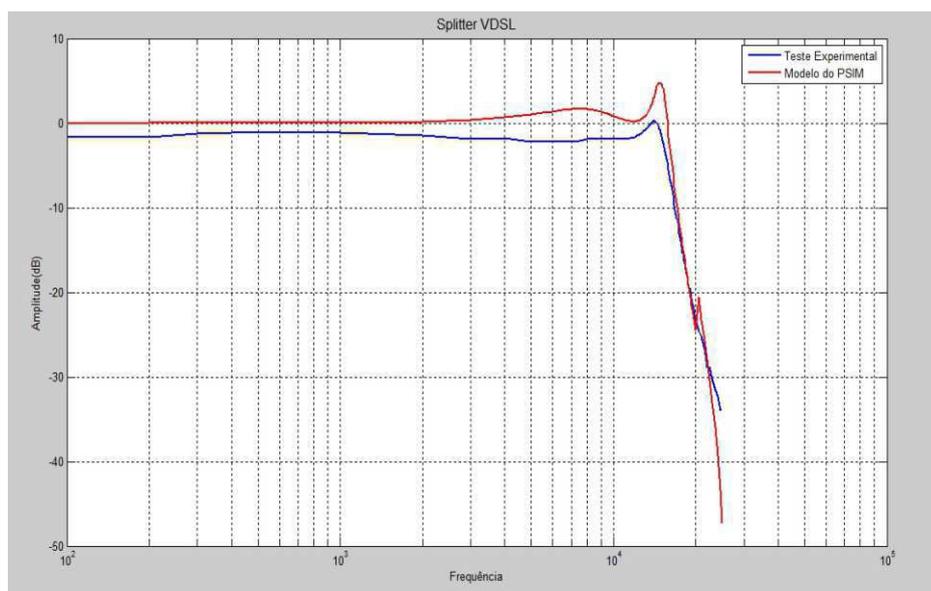
Esse valores são apresentados na Tabela 3 e o novo resultado é ilustrado na Fig 11.

Figura 10 – Curva característica para o diagrama elétrico *splitter* VDSL considerando os valores iniciais.



Fonte: Elaborado pela autora.

Figura 11 – Curva característica para o diagrama *splitter* VDSL considerando os valores ajustados.



Fonte: Elaborado pela autora.

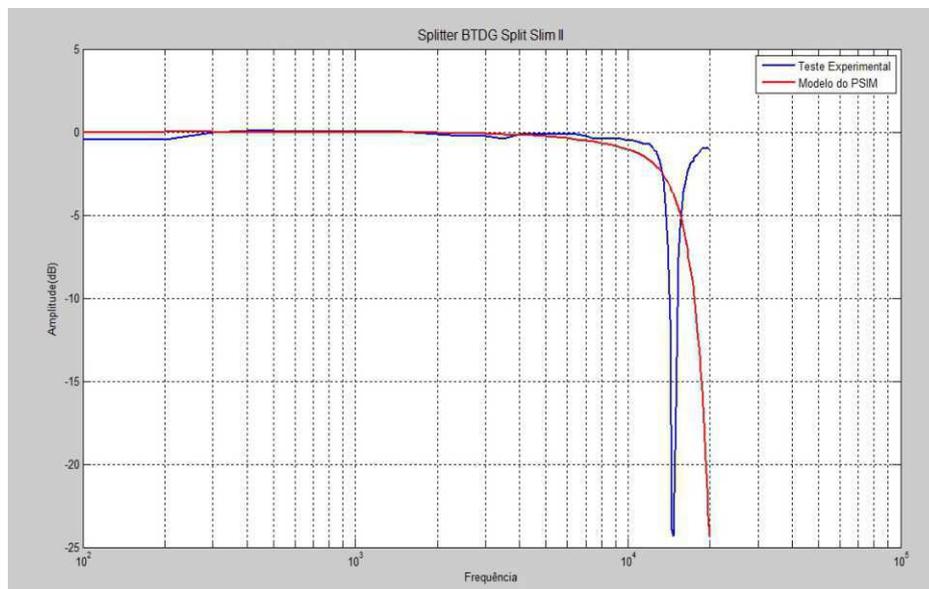
Tabela 3 – Valores ajustados dos componentes *Splitter* VDSL

C_1	33nF	$L_{11} = L_{12}$	2.5mH	M_1	3.6uH
C_2	33nF	$L_{21} = L_{22}$	5mH	M_2	3.4uH
C_3	15nF	$L_{31} = L_{32}$	2.5mH	M_3	3.6uH
C_4	15nF				

Fontes: Elaborado pela autora

Para a análise dos resultados obtidos com o ajuste dos valores foi observado o valor da frequência de corte (em -3dB). Quando os valores iniciais são considerados, a frequência de corte é de 20kHz e para os valores ajustados a frequência de corte obtida é de 16.1kHz. O erro considerando a frequência de corte para o diagrama inicial é de 30.72% e para o circuito com os valores dos componentes ajustados é 5.22%. Essa informação possibilita afirmação que o circuito apresentado com os valores ajustados é um bom resultado. Outro fator positivo é que o decaimento de ambas as curvas são semelhantes.

Para o *splitter* BTDG Split Slim II, a curva característica para o diagrama considerando os valores inicialmente encontrado é ilustrada na Fig.12.

Figura 12 – Curva característica para o diagrama *splitter* BTDG Split Slim II considerando os valores iniciais.

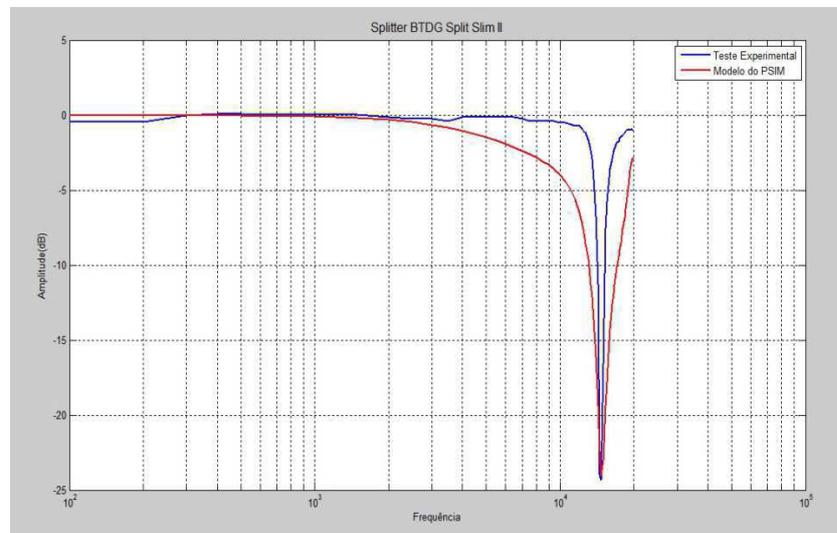
Fonte: Elaborado pela autora.

Com base nos resultados obtidos para o diagrama *splitter* BTDG Split Slim II observa-se que o valor de frequência obtido para -3dB é bastante semelhante mas o comportamento do diagrama em altas frequência difere dos resultados obtidos no teste experimental. Assim, também foi proposto um ajuste de valores dos componentes do modelo. O ajuste para este *splitter* foi realizado da mesma maneira que para o *splitter* VDSL. Os novos valores são apresentados na Tabela 4 e o novo resultado é ilustrado na Fig 13.

Tabela 4 – Valores dos componentes para o *splitter* BTDG Split Slim II

C_1	15nF	C_7	10nF
C_2	15nF	$L_{11} = L_{12}$	3.2mH
C_3	33nF	$L_{21} = L_{22}$	3.2mH
C_4	10nF	$L_{31} = L_{32}$	3.2mH
C_5	10nF	$M_1 = M_2 = M_3$	0.2uH
C_6	10nF	-	-

Fontes: Elaborado pela autora

Figura 13 – Curva característica para o diagrama *splitter* BTDG Split Slim II considerando os valores ajustados.

Fonte: Elaborado pela autora.

Realizando uma análise nos resultados obtidos com o ajuste dos valores foi observado que quando os valores iniciais são considerados, a frequência de corte é de 14kHz, já para os valores ajustados a frequência obtida é de 8.5kHz. O erro calculado a partir da frequência de corte para os valores iniciais é de 3.7% e para o circuito com os valores dos componentes ajustados é 30%. Assim, pode-se notar que o erro apresentado para valores da frequência de corte para o diagrama com os valores ajustados é 10 vezes maior que fazendo uso dos valores calculados. Porém, o circuito com os valores ajustados apresenta uma melhor resposta em frequência em relação ao decaimento da curva característica. E seu comportamento nessa região é similar a curva levantada do *splitter*. A decisão de qual valor deve ser utilizado dependerá de qual será a necessidade do projetista.

5 CONSIDERAÇÕES FINAIS

Neste relatório de estágio supervisionado, foram abordadas as atividades desenvolvidas pela aluna no período do estágio, onde a carga horária de 240 horas planejada foi cumprida. A atividade proposta foi alterada e foi realizado a determinação de um modelo de simulação para um *splitter* VDSL e um BTDG Split Slim II, onde foi definido um circuito modelo e realizado levantamento dos valores dos componentes presentes em cada *splitter*.

O estágio foi importante pois as atividades desenvolvidas exigiram tanto conhecimentos que foram adquiridos durante o curso, quanto um conjunto de novos conhecimentos, já que o assunto sobre *splitters* não é abordado em sala de aula.

As atividades proporcionaram uma experiência prática e de simulação, bem como maturidade para desenvolver um modelo de circuito que descreve um sistema. Em relação às atividades futuras, pode-se citar a implementação física do modelo neste relatório desenvolvido e a verificação do seu comportamento, comparando com os resultados aqui apresentados.

O objetivo da realização do estágio foi alcançado, visto que a aluna conseguiu colocar em prática os conhecimentos teóricos, adquirir experiência e aprimorar sua desenvoltura no âmbito profissional.

REFERÊNCIAS

ANATEL. 2017. Access date: 12 set. 2017. Disponível em: <<http://www.anatel.gov.br/institucional/>>. Citado na página 13.

CORNING. Especificações técnicas. CRR-446-A4-PT. 2015. Citado 2 vezes nas páginas 13 e 14.

Laboratório de Sistemas Embarcados e Computação Pervasiva. 2017. Access date: 12 set. 2017. Disponível em: <<http://www.embeddedlab.org/>>. Citado na página 11.

NILSSON, J. W.; RIEDEL, S. A. *Circuitos Elétricos, 8a. Edição*. [S.l.]: São Paulo, Pearson, 2008. Citado 2 vezes nas páginas 12 e 18.

TELECO. 2017. Access date: 12 set. 2017. Disponível em: <<http://www.teleco.com.br/cert.asp>>. Citado 2 vezes nas páginas 12 e 13.