



Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática  
Departamento de Engenharia Elétrica e Informática

## **Relatório de Estágio**

### **NXP**

Hugo Gayoso Meira Suassuna de Medeiros

Campina Grande, PB  
Dezembro de 2019

Hugo Gayoso Meira Suassuna de Medeiros

## **Relatório de Estágio NXP Semiconductors**

Relatório final do estágio submetido à Uni-  
versidade Federal de Campina Grande

Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática - CEEI  
Departamento de Engenharia Elétrica - DEE  
Orientador: Marcos Ricardo Alcântara Morais, D.Sc.

---

### **Professor Orientador**

Marcos Ricardo Alcântara Morais, D.Sc

---

### **Professor Convidado**

Marcos Gutemberg Gonçalves dos Santos  
Júnior, D.Sc

Brasil  
Dezembro de 2019

# Agradecimentos

Quero destinar este espaço para agradecer a algumas pessoas que foram imprescindíveis para a realização do estágio.

Quero agradecer a todos os grupos e núcleos de pesquisa que participei ao longo da graduação: PET, LSP e X-Men. Sem sombra de dúvidas, as oportunidades proporcionadas por cada um deles foram diferenciais que me ajudaram na seleção.

Destaco os professores *Marcos Moraes* e *Gutemberg Júnior* por terem aberto portas e ensinado lições que vão muito além da sala de aula. Sem eles, jamais eu pensaria em me profissionalizar em microeletrônica.

Agradeço também ao membros do X-Men *Agripino*, *Bruno*, *Felipe*, *Kaio* e *Pedro*. Todos eles foram extremamente pacientes com meus questionamentos e inquietações.

Finalmente, as amizades que fiz na NXP que deram início a uma nova fase na minha vida. *Carolina*, *Leandro*, *Vitor*, *Marcelo* e *Patrick*.

Muito Obrigado a todos!

# Sumário

<b>1</b>	<b>INTRODUÇÃO</b>	<b>5</b>
<b>2</b>	<b>OBJETIVOS</b>	<b>7</b>
<b>3</b>	<b>SOBRE A EMPRESA</b>	<b>8</b>
<b>4</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>10</b>
4.0.1	Fluxo da Microeletrônica	10
<b>5</b>	<b>ATIVIDADES DESEMPENHADAS</b>	<b>12</b>
5.0.1	Treinamentos	12
5.0.1.1	Descrição de Hardware em Verilog para Síntese	12
5.0.1.2	Linux	13
5.0.1.3	Ferramentas de Fluxo de Projeto	13
5.0.1.4	Resets e Clocks	14
5.0.2	Participação em Projeto	15
<b>6</b>	<b>CONSIDERAÇÕES FINAIS</b>	<b>18</b>
	<b>REFERÊNCIAS</b>	<b>19</b>

# 1 Introdução

O presente documento relata as atividades desenvolvidas pelo aluno Hugo Gayoso Meira Suassuna de Medeiros durante o período compreendido entre 14 de Janeiro e 30 de Novembro do ano de 2019. O estágio foi realizado na sede brasileira empresa NXP semi-conductors, BSTC (Brazil Semiconductor Technology Center).

Há milhões de computadores construídos todos os anos sendo empregados nas mais diversas aplicações. Entretanto, a vasta maioria dos usuários de dispositivos eletrônicos categorizam computadores como sendo as máquinas que usamos para acessar à Internet, ou no máximo os aparelhos celulares dos tempos atuais, *smartphones*.

Ainda que não esteja errada, essa visão de um computador é limitada. Existe uma vasta gama de pequenos computadores presentes no dia a dia do homem moderno cujo o número de unidades construídas anualmente superam os milhões de computadores de mesa, *laptops* e *smartphones* fabricados anualmente ([ARORA, 2016](#)).

Os chamados Sistemas embarcados são computadores dedicados a execução de tarefas específicas. Possuem desempenho significativamente menor do que os computadores "tradicionais", mas são empregados por agregarem funcionalidade e relativo custo baixo de aplicações ([ARORA, 2016](#)).

Os sistemas embarcados são encontrados em forma de chips e normalmente ficam escondidos do consumidor final. Um elemento essencial para o desenvolvimento de sistemas embarcados são os circuitos eletrônicos integrados que compõem sua unidade de processamento, chamados Sistemas em Chip. A denominação System on a Chip (SoC em inglês) é um termo mais frequente para designação do mesmo elemento.

Os SoC são categorizados como computadores por apresentar os mesmos elementos presentes em um computador de mesa: Processador, unidade de memória, dispositivo de entrada e saída. Sendo que esses podem conter elementos adicionais como sensores, unidades de processamento dedicado, interfaces de comunicação com sensores externos. O grande diferencial de SoC's em relação a computadores convencionais é o fato de que todas essas unidades básicas são concentradas em um único pedaço de silício com poucos micrômetros quadrados de área ([ARORA, 2016](#)).

A lista de aplicações dos SoC's é extremamente abrangente. Eles estão presentes dentro de televisões, máquinas de lavar, geladeiras, automatizadores para portão, dispositivos de som, dentre outros eletrodomésticos.

No ramo automotivo as aplicações não são menos importantes. O controle de frenagem, partida, injeção de combustível e sistema de entretenimento são todos comandados

por sistemas embarcados.

Dado o amplo espectro de aplicações que exigem o uso de chips eletrônicos, não é de se esperar que há todo um segmento de indústria que projeta e fabrica esses produtos que vão parar em outros produtos. Dentre as principais empresas desse segmento, a empresa NXP semi-conductors destaca-se como referência da criação de produtos eletrônicos para clientes como Apple, Bosh, Continetal, Hyunday, Samsung, dentre outros.

O relatório divide-se em 5 seções sendo estas: Objetivos do Estágio; Sobre a Empresa; Fundamentação teórica; Atividades Realizadas e Conclusão. As duas primeiras são autoexplicativas. Em fundamentação teórica são apresentados conceitos fundamentais para compreensão da seção Atividades Realizadas, em especial os termos a serem utilizados. As atividades foram divididas em Treinamentos e Participação em projeto. Pro fim a conclusão apresenta considerações finais do aluno.

## 2 Objetivos

As atividades previstas no termo de compromisso do estágio são apresentadas nessa seção.

- Auxiliar na elaboração de especificações sob supervisão do engenheiro responsável
- Auxiliar no suporte das ferramentas utilizadas
- Avaliar software e hardware já existentes

A lista de atividades descrevem de forma sucinta as atividades desempenhadas durante a primeira metade do estágio. Detalhes específicos são apresentados em seção específica.

## 3 Sobre a Empresa

A NXP é uma empresa que fabrica dispositivos semicondutores com sede em Eindhoven – Países Baixos. A empresa está presente hoje em mais de 30 países e emprega aproximadamente 30 000 funcionários. A NXP é originária da PHILIPS e foi desmembrada da matriz no ano de 2006.

A empresa opera no desenvolvimento de dispositivos eletrônicos analógicos, digitais e de sinais mistos voltados para o setor Automobilístico, Segurança de Informação, dispositivos portáteis, aplicações em Rádio Frequência, dentre outros. É competidora de empresas como Analog Devices, Intel, Microchip e Cavium.

A sede da NXP no Brasil é chamada de Brazil Semiconductor Technology Center, comumente referida pela sua sigla em inglês BSTC, iniciou suas atividades no ano de 1997 quando atuava na direção da Motorola. Após o desmembramento do setor de microeletrônica da Motorola, o BSTC passou a atuar sob filial da Freescale durante os anos de 2004 a 2015, quando foi comprada pela NXP. Ela fica localizada na cidade de Campinas, estado de São Paulo.

Hoje o BSTC conta com um corpo de 135 funcionários dos quais mais de 90% são engenheiros. O portfólio da sede do Brasil conta com mais de 100 projetos entregues que incluem microcontroladores, circuitos para gerenciamento de energia, dispositivos para redes automotivas e processamento digital de sinais ([NXP - SEMICONDUCTORS, 2019](#)).

Os projetos desenvolvidos na sede do Brasil possuem, em minoria, outros membros da NXP de outras partes do mundo. Assim, toda a equipe que compõem o BSTC lida com projetos de impacto global. Na sua maioria os projetos desenvolvidos no BSTC são SoC que são projetados e verificados na sede da empresa no Brasil. A fabricação é a única etapa do desenvolvimento dos *chips* que é feita fora da empresa.

Por ser o resultado de uma fusão de duas grandes empresas do ramo da engenharia elétrica, Motorola e Philips, a empresa têm um carácter global. A interação entre membros de diferentes países e línguas é rotineira e essencial para o funcionamento da empresa. A sede do NXP no Brasil não é exceção; embora os seus funcionários sejam predominantemente brasileiros, há uma considerável presença de hispano-americanos que trabalham no Brasil. Além disso, constantemente, chefes do departamento de engenharia dos Estados Unidos visitam a sede do BSTC e realizam reuniões.

O ambiente do BSTC trata o programa de estágios como uma oportunidade de capacitação. A visão da empresa é de incorporar o estagiário após o encerramento do

curso. Isso garante que as atividades de estágio vivenciadas pelos alunos que participam da empresa sejam de carácter equivalentes as de um engenheiro *trainee*. Ou seja, o aluno lida com problemas e atividades reais na empresa.

## 4 Fundamentação Teórica

### 4.0.1 Fluxo da Microeletrônica

O processo de construção de SoC's é frequentemente referenciado por Fluxo da Microeletrônica. Embora a forma de trabalho das empresas seja particular, a manufatura segue as etapas apresentadas nessa seção. As etapas aqui descritas usam como referência o livro texto escrito por [Weste e Harris \(2010\)](#).

O desenvolvimento do *chip* ocorre conforme o processo ilustrado apresentado na Figura 1. O cliente possui uma série de requisitos, conjunto de funções necessárias para sua aplicação, que são interpretadas e convertidas em especificações de uma arquitetura.

Em sistemas computacionais o termo arquitetura é usado como uma entidade que define especificações técnicas e lista de funcionalidades que o sistema apresenta. Exemplos de especificações são frequência de operação do dispositivo e consumo de energia máximo; A lista de funcionalidades do SoC podem ser do tipo módulo de controle de USB, Wifi, *Bluetooth*.

Os módulos são desenvolvidos por um processo paralelo de concepção de circuitos. Os circuitos podem, ou não, ser desenvolvidos para um sistema exclusivo; no geral, são blocos de funcionalidade genérica aproveitados em mais de um projeto.

A integração é responsável por conectar os módulos base a fim de elaborar o sistema proposto pela arquitetura. O resultado da integração é um modelo virtual – RTL – de como será o *chip*. O processo de converter esse modelo virtual em transistores é o processo de síntese. As etapas de integração e síntese compõem o que a literatura categoriza como *front-end*.

Após sintetizado, o sistema passa por uma etapa de posicionamento e distribuição dos elementos reais no chip em si. Esse processo é análogo ao desenho de uma planta baixa de uma construção. A literatura específica denomina essa etapa como *back-end*.

Durante toda a elaboração do *chip*. Desde a concepção dos circuitos ao posicionamento dos transistores, ocorre a chamada verificação. Conforme o nome sugere, esse processo testa se cada marco do projeto está de funcionando de acordo com o previsto. A retroalimentação entre as diferentes etapas e a verificação compõem a maior parte do tempo de projeto.

Após concluído, o *chip* é enviado para fabricação. Após a manufatura, uma etapa final de testes no componente físico é realizada antes dos produtos serem enviados aos clientes. A esse processo nomeia-se validação.

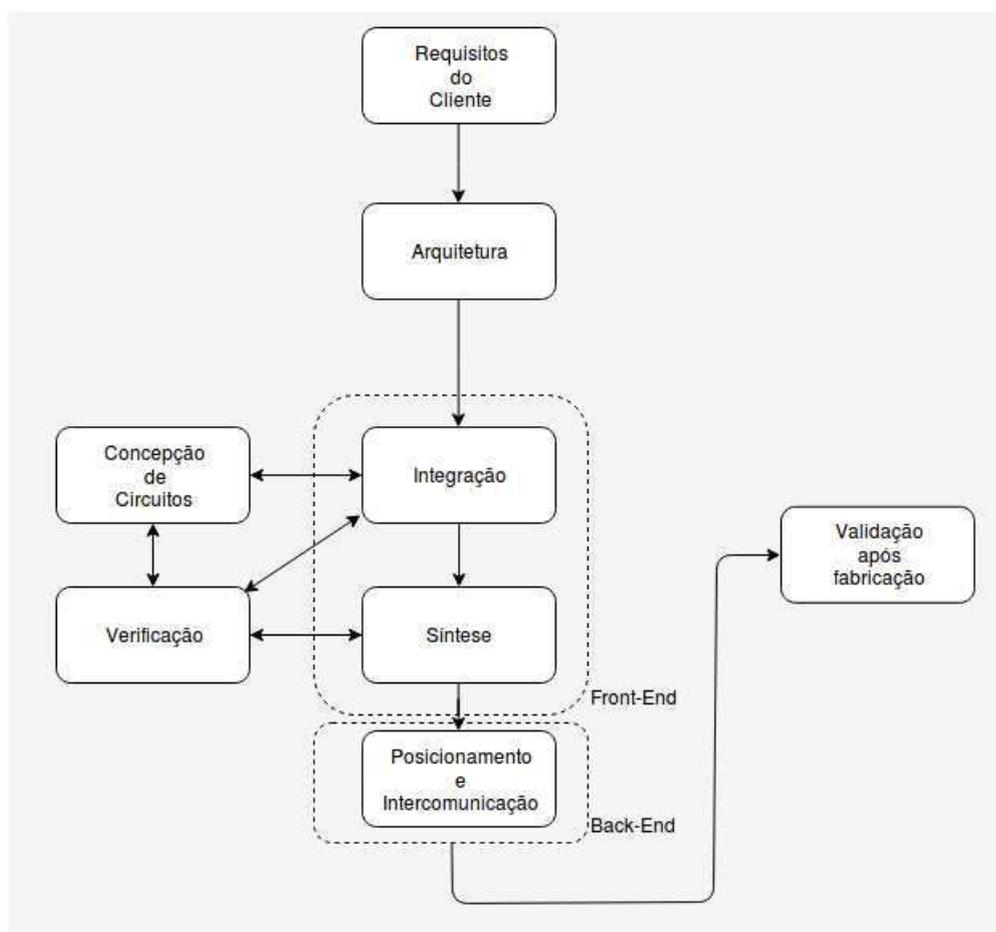


Figura 1 – Fluxo da microeletrônica

## 5 Atividades Desempenhadas

As atividades desempenhadas podem ser classificadas em duas categorias: treinamento e participação em projeto. Essa seção é destinada a relatar e explicar quais as atividades desempenhadas em cada uma dessas etapas.

### 5.0.1 Treinamentos

A política interna do BSTC prevê um período de capacitação dos estagiários a fim de introduzi-los ao fluxo de projeto da empresa. Durante as quatro primeiras semanas foram feitas apresentações sobre a organização interna da empresa e esclarecimentos sobre quais os papéis desempenhados pela equipe de Integração.

Em paralelo, atividades práticas foram realizadas seguindo uma proposta de treinamento. Nas seções seguintes são apresentados detalhes sobre o conteúdo de tais apresentações.

#### 5.0.1.1 Descrição de Hardware em Verilog para Síntese

O curso teve como objetivo apresentar a linguagem Verilog voltada para a síntese lógica. Durante todo o curso foi realçada a importância de saber discriminar quais elementos da linguagem devem ser adotados quando se modela um sistema digital. Em outras palavras, quais as diferenças entre linguagem Verilog para síntese e verificação.

O engenheiro responsável pelo curso, Alex Prado, possui vasta experiência em verificação e *design* lógico. O início de sua carreira na empresa foi como verificador de blocos lógicos e atualmente ele é referência mundial no desenvolvimento de arquiteturas *low-power*.

A experiência do ministrante é fundamental para o objetivo final do curso. Mesmo no âmbito de *design*, um usuário da linguagem Verilog deve ter conhecimento dos tempos de execução da linguagem. O desconhecimento de como uma simulação em Verilog é executada pode resultar em erros de projeto, já que o *hardware* não é estimulado corretamente.

Gradativamente foram introduzidos conceitos avançados de projetos de circuitos lógicos. Exemplos desses conceitos são: Sinais assíncronos, *resets* de sinais paralelos e metaestabilidade.

Ao fim do curso, um projeto final foi passado aos estagiários sem prazo final. O projeto consistiu em desenvolver um módulo de recepção UART. Naturalmente, esse

protocolo envolve a identificação de sinais assíncronos. O uso de circuitos detectores de borda foram necessários para o correto funcionamento do módulo.

Os participantes do curso sintetizaram suas arquiteturas e compararam resultados de área, velocidades e consumo. A síntese lógica foi realizada com programas do desenvolvedor *Cadence*.

A ideia do projeto incentivou a troca de conhecimentos entre os estagiários. Mesmo após o término do curso, os participantes se encontraram em salas de reunião para discussão de arquiteturas para o projeto da UART.

#### 5.0.1.2 Linux

Apesar do sistema operacional presente nos computadores da empresa ser Windows, o desenvolvimento do projeto é feito integralmente em um ambiente Linux acessado de forma remota. Isso implica em necessidade de familiaridade com o sistema operacional *Linux*.

Tendo em vista que os *softwares* de desenvolvimento de circuitos integrados envolve o processamento de texto, o conhecimento de ferramentas de edição, procura e alteração de múltiplos arquivos por meio de linhas de comando se faz necessário.

O treinamento focou principalmente no uso das ferramentas *grep*, *sed* e *awk*. O instrutor, Eduardo Stuarck, trabalha no setor de configurações de ambientes *Linux* nos servidores do BSTC. Eduardo usou exemplos da sua rotina de trabalho para exemplificar e estimular os participantes a procurarem se aprofundar no tema.

Também foi apresentado a estrutura de diretórios do sistema operacional e técnicas de programação de rotinas para a automação de tarefas. A NXP reconhece a necessidade de aumento de eficiência por meio de automação de trabalho. Isso implica que atividades repetitivas do dia a dia de trabalho devem ser automatizadas por meio de *scripts*.

Mesmo após o fim do curso, os estagiários se sentiam confortáveis de tirar dúvidas de conceitos básicos e avançados com o instrutor Eduardo.

#### 5.0.1.3 Ferramentas de Fluxo de Projeto

A maior parte das ferramentas de fluxo de projeto são propriedade interna da NXP. O sistema de controle de versão, ambiente de projeto, bibliotecas de blocos lógicos e acesso a servidor de recursos computacionais são softwares desenvolvidos pelo setor de Tecnologia da Informação (TI) em diferentes sedes da empresa.

Dado o tamanho da empresa, o desenvolvimento de ferramentas próprias são mais economicamente viáveis e flexíveis às necessidades de projeto. Muitas das ferramentas de acesso ao repositório de blocos lógicos são soluções propostas por membros usuários que

identificam pontos de melhoria.

Durante o período de estágio, o aluno eventualmente precisa de suporte técnico para liberação de licenças, autorização de acesso em diretórios ou até falhas de configuração em sua área de trabalho remota. Em todos esses casos, o recém chegado a empresa é instruído de como fazer o uso das ferramentas da forma mais eficiente.

#### 5.0.1.4 Resets e Clocks

O líder de *Design* do BSTC, engenheiro Marcos Barros, dedicou uma parcela do seu tempo para uma explanação de conceitos avançados em relação a sinais de *Reset* e *Clock*.

A intenção do curso é garantir que os estagiários, prestes a iniciarem um projeto grande, tenham conhecimento das dificuldades em lidar com circuitos digitais que possuem mais de um domínio de *Clock* e diferentes fontes de *Reset*.

Até então, o aluno Hugo não havia avaliado o impacto de condições de metainstabilidade em projetos de alto nível de complexidade. Assim, o curso serviu para alerta para que erros de integração triviais não fossem realizados.

## 5.0.2 Participação em Projeto

A participação do projeto foi desempenhada no âmbito da equipe de Integração. Ao aluno, foi designado um mentor, de tal maneira que as atividades foram atribuídas aos dois. Parte das atividades do mentor foram repassadas ao aluno proporcionalmente ao nível de segurança deste. A responsabilidade, entretanto, foi atribuída ao mentor. Marcelo S. Erigson foi o mentor do aluno durante o período do estágio.

O aluno teve a oportunidade de começar suas atividades de estágio na época em que as atividades de integração de um novo *SoC* da NXP estavam sendo iniciadas, aproximadamente em Abril de 2019.

O projeto a ser iniciado havia sido discutido por pelo menos 6 meses. Parte dessas discussões englobavam as definições de arquitetura para atender os clientes do produto. Devido a cláusulas de tratados de não divulgação, os clientes não podem ser citados nesse texto.

O SoC a ser desenvolvido é o maior projeto de um *chip* desenvolvido pela NXP no Brasil até então. A magnitude do projeto criou expectativas entre os engenheiros que fazem parte do BSTC. Naturalmente, os estagiários compartilharam da empolgação do projeto.

O aluno atuou como membro efetivo da equipe de integração desse novo projeto. Isso implica que a participação em reuniões semanais, preparação de apresentações e relatórios fizeram parte integral das responsabilidades do estagiário. Dadas os graus de segurança, as atividades de estágio que foram desempenhadas foram as mesmas que um engenheiro *trainee* desempenharia ao ser contratado por uma empresa do segmento.

Como integrador, o aluno ajudou na transcrição de um projeto lógico em alto nível de abstração em blocos funcionais que são incorporados ao produto final – Circuito integrado.

De maneira mais objetiva, trabalhou na conexão de periféricos a processadores. O processo consistiu, em sua maior parte, na avaliação da interface e funcionalidade dos blocos genéricos a fim de que os mesmos sejam adequados para serem incorporados no sistema.

O objetivo do processo de integração consiste em fazer com que os blocos interligados permaneçam funcionais e atendam as especificações contidas do projeto lógico. Para isso, se faz necessário a extensiva leitura de documentações, estudo de parâmetros e códigos. Frequentemente, o material disponível pelos desenvolvedores dos módulos não suficiente, assim, se faz necessário contactar o autor do módulo e questioná-lo sobre o funcionamento do mesmo.

Integradores não são autorizados a alterar a descrição lógica de módulos. Essa me-

didada garante a integridade de um bloco lógico que fora verificado e aprovado. Dessa forma, qualquer alteração necessária deve ser feita na interface do módulo ou, em casos extremos, na solicitação de uma alteração de *design*. A primeira solução é sempre preferível.

O resultado do estudo do módulo pode ser uma integração direta ou a identificação de uma incompatibilidade. Na primeira situação, a conexão não apresenta grandes desafios. Por outro lado, em casos de incompatibilidade se fez necessário o desenvolvimento de lógicas auxiliares de interconexão, as chamadas *glue-logics*.

*Glue-logics* são adaptações lógicas feitas nas interface de um módulo que permitem que o mesmo seja incorporados em um sistema maior de forma compatível. Um exemplo simples, porém frequente de lógica de integração são a inversão de um nível lógico.

Tipicamente, sinais de *reset* são considerados baixo-ativo. Isso implica que na inicialização do sistema, o módulo inicie seus registros com um valor esperado. A depender de quem codificou o módulo, o *reset* o mesmo pode ter adotado uma solução alto-ativo. A solução dessa incompatibilidade pode ser feita por meio de um inversor na entrada de *reset* do módulo em questão.

O exemplo anterior, apesar de recorrente, apresenta baixa complexidade. Alguns casos necessitam de controles coordenados por máquinas de estado. O exemplo a seguir foi um caso real enfrentado pelo aluno durante o estágio.

### Q-Channel Interface

Uma das técnicas de redução de consumo em um circuito integrado consiste no corte do sinal de *clock* que alimenta o mesmo, *clock gating*. Contudo, antes que se corte o relógio que alimenta um módulo, é necessário confirma se o mesmo está em estado ocioso.

As requisições de entrada em modo de *low-power* são uma maneira de garantir que um periférico não está executando uma função no momento em que o *chip* deseja entrar em um modo de baixo consumo.

Alguns módulos que o aluno precisou integrar tiveram suas interfaces alteradas para o projeto do ano de 2019. Anteriormente, a solicitação de entrada de *low-power* era feita por meio de um mecanismo simples de *handshake*. O controlador de *clocks* do SoC solicita um corte de *clock* e o ip retorna um sinal de confirmação quando o mesmo encerra suas atividades.

Contudo, as novas versões dos módulos apresentavam uma interface desenvolvida pela ARM nomeada *Q-Channel* (ARM, 2019). Essencialmente, o gerenciador de corte de sinais de *clock* solicita uma entrada em modo de baixo consumo de forma sequencial.

O aluno teve que estudar a documentação e projetar uma máquina de estados que seguisse o protocolo da ARM a fim de permitir a comunicação entre o controlador de

*clock* (hand-shake) e o módulo (Q-Channel). O resultado dessa lógica foi incorporada em outros módulos que apresentavam a mesma incompatibilidade.

### Habilidades Interpessoais

A oportunidade de estágio em um ambiente colaborativo multinacional possibilitou que o aluno expressasse suas habilidades interpessoais de comunicação escrita e falada, primordialmente em língua inglesa.

Apesar da comunicação no BSTC ser feita em português, a maioria dos e-mails são redigidos em inglês técnico. Isso se faz necessário já que alguns membros das equipes são de fora no Brasil. Além disso, constantemente reuniões com membros externos são feitas por conferência.

O aluno teve a oportunidade de realizar apresentações, pessoalmente e por conferência, para membros da NXP de fora do Brasil, com o objetivo de apresentar seus resultados e sanar dúvidas.

Além dessas atividades, muito tempo foi investido em documentação. Por se tratar de um ambiente cooperativo é frequente a reutilização de técnicas ou redistribuição de tarefas. Em ambos os casos, o tempo gasto por um profissional para entender como algo foi implementado por outra pessoa é extremamente valioso. Por isso é encorajado que os membros da equipe documentem ao máximo pontos que os mesmos julgam necessários.

## 6 Considerações Finais

O período de estágio realizado até então da empresa foi, certamente, de grande valia para a formação do aluno como um todo. A vivência com a chamada indústria possui desafios distintos dos vistos em sala de aula.

Entretanto, os conhecimentos específicos, sobre tudo das disciplinas de circuitos lógicos e projetos de circuitos integrados, forneceram a base necessária para ser atuante no segmento de forma satisfatória diante dos desafios propostos.

Além das habilidades técnicas, o ambiente empresarial fomentou o desenvolvimento e maturação das habilidades interpessoais das quais destacam-se oratória, gerenciamento de tempo, trabalho em equipe e raciocínio lógico.

O corpo de funcionários da NXP no Brasil foi extremamente aberto e disposto a contribuir com a formação dos estagiários. Durante todo o estágio, diversos questionamentos foram levantados por parte do aluno, mas em nenhum momento o aluno não obteve respostas convincentes.

Embora os primeiros seis meses de atividades tenham tido um caráter majoritariamente de treinamento, é possível reconhecer e justificar a importância de capacitar novatos às técnicas padrões adotadas pela empresa. Afinal, a excelência do produto final é de fundamental importância para o mantimento da NXP como uma das principais empresas do segmento.

Dito isto, se faz necessário registrar o quão importante foi para o aluno desempenhar o estágio por um período maior do que seis meses. A estrutura de organização do curso de Engenharia Elétrica da UFCG, infelizmente, dificulta consideravelmente os trâmites legais para a seleção de estágios. O curso precisa se modernizar em relação à isso tal como outras universidades.

Apesar da burocracia, em termos técnicos, o conhecimento transmitido ao longo da graduação foi de suma importância para a adequação do aluno na empresa. Quanto a isso, o curso de Engenharia Elétrica UFCG faz jus à reputação.

# Referências

ARM. *Q-Channel Interface*. 2019. Disponível em: <[http://infocenter.arm.com/help/topic/com.arm.doc.100000\\_0000\\_00\\_en/dch1371567301898.html](http://infocenter.arm.com/help/topic/com.arm.doc.100000_0000_00_en/dch1371567301898.html)>. Acesso em: 12 Dez. 2019. Citado na página 16.

ARORA, M. *Embedded System Design: Introduction to SoC System Architecture*. [S.l.]: Learning Bytes Publishing, 2016. ISBN 0997297204. Citado na página 5.

NXP - SEMICONDUCTORS. *NXP no Brasil*. 2019. Disponível em: <<https://www.nxp.com/company/our-company/about-nxp/worldwide-locations/nxp-no-brasil:BRAZIL>>. Acesso em: 29 Nov. 2019. Citado na página 8.

WESTE, N.; HARRIS, D. *CMOS VLSI Design: A Circuits and Systems Perspective*. [S.l.]: Pearson, 2010. ISBN 0321547748. Citado na página 10.