



Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática  
Programa de Pós-graduação em Engenharia Elétrica

# Avanços em Conversores Fonte de Corrente

Louelson Afranio Leugirdes de Azevedo Cavalcanti Costa

Campina Grande – PB, Brasil

Março de 2020





Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática  
Programa de Pós-graduação em Engenharia Elétrica

# Avanços em Conversores Fonte de Corrente

**Louelson Afranio Leugirdes de Azevedo Cavalcanti Costa**

Tese de Doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, como parte dos requisitos necessários para obtenção do grau de Doutor em Ciências, no domínio da Engenharia Elétrica.

Área de Concentração: Processamento de Energia

Prof. Maurício Beltrão de Rossiter Corrêa  
Prof. Montiê Alves Vitorino  
Orientador(es)

Campina Grande – PB, Brasil

Março de 2020

C837a Costa, Louelson Afranio Leugirdes de Azevedo Cavalcanti.  
Avanços em conversores fonte de corrente / Louelson Afranio  
Leugirdes de Azevedo Cavalcanti Costa. – Campina Grande, 2020.  
140 f. : il. color.

Tese (Doutorado em Engenharia Elétrica) – Universidade Federal de  
Campina Grande, Centro de Engenharia Elétrica e Informática, 2020.

"Orientação: Prof. Dr. Maurício Beltrão de Rossiter Corrêa, Prof. Dr.  
Montiê Alves Vitorino".

Referências.

1. Processamento de Energia. 2. Assimétrico. 3. Conversor Fonte de  
Corrente. 4. Número Reduzido de Chaves Ativas. 5. Tipo-X. I. Corrêa,  
Maurício Beltrão de Rossiter. II. Vitorino, Montiê Alves. III. Título.

CDU 621.31(043)

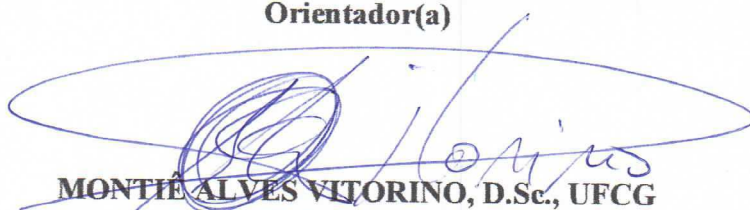
**AVANÇOS EM CONVERSORES FONTE DE CORRENTE**

**LOUELSON AFRANIO LEUGIRDES DE AZEVEDO CAVALCANTI COSTA**

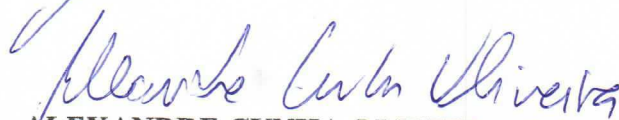
**TESE APROVADA EM 02/03/2020**



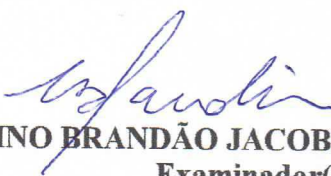
**MAURÍCIO BELTRÃO DE ROSSITER CORRÊA, D.Sc., UFCG**  
**Orientador(a)**



**MONTIE ALVES VITORINO, D.Sc., UFCG**  
**Orientador(a)**



**ALEXANDRE CUNHA OLIVEIRA, D.Sc., UFCG**  
**Examinador(a)**



**CURSINO BRANDÃO JACOBINA, Dr. Ing., UFCG**  
**Examinador(a)**

**DEMERCIL DE SOUZA OLIVEIRA JÚNIOR, Dr, UFC**  
**Examinador(a)**

**MARCELO LOBO HELDWEIN, Dr., UFSC**  
**Examinador(a)**

**CAMPINA GRANDE - PB**



Dedico este trabalho aos meus pais  
Lourdes e Nelson, ao meu irmão  
Sedru e à minha companheira  
Nayara.





# Agradecimentos

À minha companheira Nayara Brandão, que me ajudou de diversas formas em minha jornada acadêmica, e também fora dela.

Aos meus pais, Lourdes e Nelson, e ao meu irmão Sedru, por terem provido uma boa educação dentro e fora de casa, e pelo apoio aos meus estudos.

Aos meus orientadores, Professor Maurício e Professor Montiê, pela confiança, orientação e ensinamentos que me passaram ao longo desta etapa da minha vida.

Aos Professores Dushan Boroyevich e Rolando Burgos, pela sua aceitação no período da minha estada nas instalações da Virginia Tech (EUA). Ao colega Boran Fan, que foi fundamental para os trabalhos desenvolvidos na Virginia Tech.

Aos amigos André Wild, Nayara Ingrid e Ruan Gomes pelo auxílio técnico dado ao desenvolvimento desta pesquisa. Aos amigos Eduardo Pereira, Francisco Revson, João Paulo, Phelipe Leal e Reuben Palmer pelos momentos de descontração dentro e fora do laboratório. Aos amigos Vinícius Fagundes, Rajiv Albino e Raul Felipe pelo apoio (não-técnico) aos meus estudos.

Aos técnicos do LEIAM, Wellington Lima e Paulo Miranda, que foram essenciais para a etapa prática/experimental deste trabalho. Ao CNPq e CAPES, por terem fornecido suporte financeiro para a realização desta pesquisa.

À coordenação, professores e funcionários da Universidade Federal de Campina Grande e da Virginia Polytechnic Institute and State University que contribuíram, de forma direta ou indireta, com a realização deste trabalho.



*“Prepare for unforeseen consequences.”*

*G-Man, Half-life*



# Resumo

Este trabalho tem os conversores fonte de corrente como objetos de estudo e é dividido em duas partes: Parte I - conversores fonte de corrente ponte-H monofásicos; e Parte II - conversores fonte de corrente tipo-X. O objetivo final deste trabalho é desenvolver novas topologias de modo a tornar os conversores fonte de corrente mais competitivos. Visa-se encontrar soluções de eletrônica de potência que aumentem a eficiência e/ou densidade de potência do conversor sem que haja prejuízo para o funcionamento e qualidade da energia elétrica processada. A Parte I busca soluções de conversores ponte-H monofásicos com número reduzido de chaves controladas (assimétricos). Além de apresentar a topologia ponte-H monofásica convencional, abordando aspectos comuns às topologias fonte de corrente monofásicas, estuda-se topologias assimétricas com três níveis e multiníveis. Apesar de ter os objetivos alcançados na Parte I, a baixa densidade de potência dos conversores monofásicos motiva o estudo dessas topologias em suas versões multifásicas. A Parte II aborda soluções multifásicas visando a redução do número de chaves e de perdas por condução dos conversores. A exemplo da Parte I, as discussões específicas sobre as novas topologias foram estruturadas por considerações inerentes a topologias fonte de corrente convencionais. Revisa-se a topologia tipo-X bifásica, apresenta-se sua generalização e suas versões assimétricas com substituição de chaves ativas por diodos. Também é feito um estudo de uma técnica de sincronismo que objetiva reduzir a oscilação da corrente do barramento CC de conversores fonte de corrente CA-CC-CA monofásicos. Todas proposições são validadas via resultados de simulações e/ou experimentais, mostrando a sua exequibilidade e melhorias quando comparadas com as soluções convencionais.

**Palavras-chave:** assimétrico, conversor fonte de corrente, monofásico, multifásico, multinível, número reduzido de chaves ativas, tipo-X.



# Abstract

This work aims to study the current source converters being divided in two parts: Part I - H-bridge single-phase current source converters; and Part II - X-type current source converters. The main objective of this work is to develop new topologies that can increase the current source converter competitiveness. The research is guided towards the development of new power electronics solutions that can increase the efficiency and/or power density without compromising the power quality or the operation of the converter. Part I studies H-bridge single-phase converters solutions with reduced active switch count (asymmetric topologies). Besides the conventional single-phase topology, three-level and multilevel topologies are studied. Besides the achievement of the proposed objectives in Part I, the low power density of single-phase converters motivated the study of the multiphase version of the topologies studied in Part I. Part II regards multiphase solutions, aiming the reduction of active switch count and power losses. As done in Part I, the presentation of the new topologies is structured by inherent characteristics of the conventional multiphase current source converters. The two-phase X-type current source converter is reviewed, being followed by the proposal of its generalized solution (multiphase), after that, the asymmetrical technique presented on Part I is applied to the X-type current source converters, resulting in the asymmetrical X-type topologies. Also a synchronization technique for single-phase AC-DC-AC converters is presented, aiming to reduce the DC-link current oscillation. The presented topologies are validated via simulation and/or experimental results, showing their feasibility and improvements when compared to the conventional converters.

**Keywords:** asymmetric, current source converter, multilevel, multiphase, reduced active switch count, single-phase, X-type.





# Sumário

<b>Resumo</b> . . . . .	<b>xi</b>
<b>Abstract</b> . . . . .	<b>xiii</b>
<b>Sumário</b> . . . . .	<b>xv</b>
<b>Lista de ilustrações</b> . . . . .	<b>xix</b>
<b>Lista de tabelas</b> . . . . .	<b>xxiii</b>
<b>Lista de abreviaturas e siglas</b> . . . . .	<b>xxv</b>
<b>Lista de símbolos</b> . . . . .	<b>xxvii</b>
<b>1 Introdução geral</b> . . . . .	<b>1</b>
1.1 Conversores fonte de corrente . . . . .	1
1.2 Objetivos . . . . .	5
1.3 Justificativas . . . . .	6
1.4 Contribuições do trabalho . . . . .	6
1.5 Revisão bibliográfica . . . . .	7
1.6 Organização do trabalho . . . . .	10
<b>I Conversores fonte de corrente ponte-H monofásicos</b>	<b>13</b>
<b>2 Conversor fonte de corrente monofásico convencional</b> . . . . .	<b>15</b>
2.1 Introdução . . . . .	15
2.2 Operação e modulação . . . . .	16
2.3 Dimensionamento dos elementos reativos . . . . .	17
2.3.1 Indutor do barramento CC . . . . .	18
2.3.2 Capacitor do barramento CA . . . . .	19
2.4 Estratégias de controle . . . . .	22
2.4.1 Inversor fonte de corrente . . . . .	23
2.4.1.1 Controle da corrente do barramento CC . . . . .	23
2.4.1.2 Controle do barramento CA . . . . .	24
2.4.2 Retificador fonte de corrente . . . . .	24
2.5 Resultados de simulações e experimentais . . . . .	25
2.6 Conclusão . . . . .	27
<b>3 Retificadores fonte de corrente monofásicos assimétricos</b> . . . . .	<b>29</b>
3.1 Introdução . . . . .	29
3.2 Operação e modulação . . . . .	31
3.2.1 <i>Leg-asymmetric</i> (LA) . . . . .	34
3.2.2 <i>Negative-</i> (NA) e <i>positive-asymmetric</i> (PA) . . . . .	35
3.2.3 <i>Single-switch</i> (BAC, BDC e OS) . . . . .	37

3.3	Resultados de simulações e experimentais . . . . .	38
3.4	Conclusão . . . . .	44
<b>4</b>	<b>Retificador fonte de corrente monofásico assimétrico multinível . . . . .</b>	<b>47</b>
4.1	Introdução . . . . .	47
4.2	Operação e modulação . . . . .	48
4.2.1	CSC ponte-H monofásico multinível . . . . .	48
4.2.2	CSR ponte-H monofásico multinível assimétrico . . . . .	51
4.3	Resultados de simulações e experimentais . . . . .	55
4.4	Conclusão . . . . .	58
 <b>II Conversores fonte de corrente tipo-X</b>		 <b>61</b>
<b>5</b>	<b>Conversores fonte de corrente tipo-X totalmente controláveis . . . . .</b>	<b>63</b>
5.1	Introdução . . . . .	63
5.2	Operação e modulação . . . . .	64
5.3	Dimensionamento dos elementos reativos . . . . .	69
5.3.1	Indutor do barramento CC . . . . .	70
5.3.2	Capacitor do barramento CA . . . . .	71
5.4	Estratégias de controle . . . . .	71
5.4.1	Inversor fonte de corrente . . . . .	72
5.4.1.1	Controle da corrente do barramento CC . . . . .	72
5.4.1.2	Controle do barramento CA . . . . .	73
5.4.2	Retificador fonte de corrente . . . . .	73
5.5	Resultados de simulações e experimentais . . . . .	74
5.6	Conclusão . . . . .	77
<b>6</b>	<b>Conversor fonte de corrente CA-CC-CA com redução da oscilação do barramento CC . . . . .</b>	<b>79</b>
6.1	Introdução . . . . .	79
6.2	Operação e modulação . . . . .	80
6.3	Técnica de sincronização . . . . .	82
6.4	Resultados de simulações e experimentais . . . . .	89
6.5	Conclusão . . . . .	94
<b>7</b>	<b>Retificadores fonte de corrente tipo-X assimétricos . . . . .</b>	<b>97</b>
7.1	Introdução . . . . .	97
7.2	Operação e modulação . . . . .	99
7.2.1	Retificador tipo-X multifásico . . . . .	99
7.2.2	Tipo-X bifásico assimétrico . . . . .	104
7.2.3	Tipo-X trifásico assimétrico . . . . .	108
7.3	Resultados de simulações e experimentais . . . . .	111
7.3.1	Tipo-X bifásico assimétrico . . . . .	112

7.3.2	Tipo-X trifásico assimétrico . . . . .	114
7.4	Conclusão . . . . .	115
<b>8</b>	<b>Conclusão geral . . . . .</b>	<b>121</b>
8.1	Trabalhos futuros . . . . .	123
	<b>Referências . . . . .</b>	<b>125</b>

<b>Anexos</b>		<b>129</b>
<b>ANEXO A</b>	<b>Protótipo CSC ponte-H monofásico . . . . .</b>	<b>131</b>
<b>ANEXO B</b>	<b>Protótipo CSC ponte-H monofásico assimétrico de cinco níveis . . . . .</b>	<b>133</b>
<b>ANEXO C</b>	<b>Protótipo XCSC bifásico . . . . .</b>	<b>135</b>
<b>ANEXO D</b>	<b>Protótipo XCSC trifásico . . . . .</b>	<b>137</b>



# Lista de ilustrações

Figura 1.1 – Símbolos das chaves utilizadas em CSCs, que necessitam de capacidade de bloqueio reverso de corrente. . . . .	2
Figura 2.1 – Cenário de aplicação do CSC monofásico como inversor ou retificador.	16
Figura 2.2 – Retificador fonte de corrente ponte-H monofásico convencional. . . . .	16
Figura 2.3 – Diagrama de blocos PWM do CSC monofásico. . . . .	18
Figura 2.4 – Representação simplificada do filtro CA de um retificador fonte de corrente monofásico convencional. . . . .	19
Figura 2.5 – Comportamento dos ângulos de entrada de um CSR monofásico em função da potência CA $P_{ca}$ , para diferentes valores de capacitância $C_f$ .	22
Figura 2.6 – Diagrama de blocos de controle da corrente do barramento CC dos CSIs monofásicos. . . . .	23
Figura 2.7 – Diagrama de blocos de controle do CSC monofásico. . . . .	24
Figura 2.8 – Diagrama de blocos de controle da corrente do barramento CC do CSR monofásico. . . . .	25
Figura 2.9 – Resultado de simulação e experimental do CSC monofásico. . . . .	26
Figura 3.1 – Cenário de aplicação dos retificadores fonte de corrente monofásicos assimétricos. . . . .	30
Figura 3.2 – Retificadores fonte de corrente assimétricos monofásicos. . . . .	32
Figura 3.3 – Estados do LA de acordo com a Tabela 3.1. . . . .	33
Figura 3.4 – Estados do NA de acordo com a Tabela 3.1. . . . .	34
Figura 3.5 – Estados do PA de acordo com a Tabela 3.1. . . . .	35
Figura 3.6 – Estados do BAC de acordo com a Tabela 3.1. . . . .	36
Figura 3.7 – Estados do BDC de acordo com a Tabela 3.1. . . . .	37
Figura 3.8 – Estados do OS de acordo com a Tabela 3.1. . . . .	38
Figura 3.9 – Diagrama de blocos PWM para o conversor LA. . . . .	38
Figura 3.10 – Diagrama de blocos PWM para os conversores NA e PA. . . . .	39
Figura 3.11 – Diagrama de blocos PWM para a família SS. . . . .	39
Figura 3.12 – Resultados de simulações da família SS. . . . .	41
Figura 3.13 – Resultado de simulação e experimental do LA. . . . .	42
Figura 3.14 – Resultado de simulação e experimental do NA. . . . .	42
Figura 3.15 – Resultado de simulação e experimental do PA. . . . .	43
Figura 3.16 – Gráficos comparativos de simulações da eficiência e THD para a família DS. . . . .	44
Figura 3.17 – Gráficos comparativos de simulações da eficiência e THD para a família SS. . . . .	45
Figura 4.1 – Cenário de aplicação dos CSRs monofásicos de cinco níveis. . . . .	48

Figura 4.2 – Conversor fonte de corrente monofásico multinível convencional. . . . .	49
Figura 4.3 – Formas de onda do PSPWM, comandos das chaves e a corrente de entrada $i_f$ do CSC monofásico de cinco níveis. . . . .	51
Figura 4.4 – Diagrama de blocos PSPWM para o CSC monofásico multinível. . . . .	52
Figura 4.5 – Retificador fonte de corrente monofásico multinível assimétrico. . . . .	53
Figura 4.6 – Estados do semiciclo positivo CSR monofásico de 5 níveis assimétrico de acordo com a Tabela 4.2. . . . .	54
Figura 4.7 – Diagrama de blocos do PSPWM para o CSR monofásico multinível assimétrico. . . . .	55
Figura 4.8 – Resultado de simulação e experimental do retificador fonte de corrente monofásico assimétrico de cinco níveis. . . . .	56
Figura 4.9 – Resultado de simulação dos retificadores monofásicos assimétricos com 7 e 9 níveis. . . . .	57
Figura 4.10–Gráficos comparativos de simulações da eficiência e THD entre o conversor convencional e o assimétrico. . . . .	58
Figura 5.1 – Conversores fonte de corrente com terminais abertos multifásicos. . . . .	64
Figura 5.2 – Associação série de CSCs monofásicos e seus sub-estados equivalentes para os XCSCs, de acordo com a Tabela 5.1. . . . .	65
Figura 5.3 – Topologias tipo-X. . . . .	66
Figura 5.4 – Diagrama de blocos PWM da topologia tipo-X multifásica. . . . .	70
Figura 5.5 – Redução das perda por condução dos XCSCs, normalizado pelo ponte-H em série. . . . .	71
Figura 5.6 – Diagrama de blocos de controle da corrente do barramento CC do XCSI trifásico. . . . .	72
Figura 5.7 – Diagrama de blocos de controle do barramento CA do XCSI trifásico. . . . .	73
Figura 5.8 – Diagrama de blocos de controle da corrente do barramento CC do XCSR trifásico. . . . .	74
Figura 5.9 – Cenário de aplicação dos XCSCs multifásicos. . . . .	74
Figura 5.10–Resultados de simulações dos XCSCs multifásicos, operando como retificadores. . . . .	75
Figura 5.11–Resultados experimentais do XCSC trifásico, operando como inversor. . . . .	76
Figura 6.1 – Cenário de aplicação do CSC CA-CC-CA monofásico. . . . .	80
Figura 6.2 – CSC CA-CC-CA monofásico. . . . .	81
Figura 6.3 – XCSC CA-CC-CA monofásico. . . . .	82
Figura 6.4 – Diagrama de blocos PWM e de controle do XCSC CA-CC-CA monofásico. . . . .	82
Figura 6.5 – Diagrama de blocos do controle de sincronização a ser adicionado ao controle convencional do CSC CA-CC-CA monofásico. . . . .	88
Figura 6.6 – Variação de $k_\epsilon$ em função do fator de potência da carga $\phi_i$ . . . . .	88

Figura 6.7 – Resultado teórico da oscilação do barramento CC para $L_{cc} = 100$ mH. . .	89
Figura 6.8 – Resultado teórico do indutor do barramento CC para $\Delta i_{cc} = 1,22$ A. . .	90
Figura 6.9 – Análise comparativa do tamanho de dois indutores: 10 mH (à esquerda) e 100 mH (à direita). . . . .	91
Figura 6.10–Resultado de simulação e experimental alimentando uma carga indutiva ( $\phi_i \approx 15^\circ$ ), com as abscissas como o eixo do tempo. . . . .	92
Figura 6.11–Resultado de simulação e experimental alimentando uma carga capaci- tativa ( $\phi_i \approx -40^\circ$ ), com as abscissas como o eixo do tempo. . . . .	93
Figura 6.12–Transitório no controle de fase do Modo II para o Modo I. . . . .	94
Figura 6.13–Transitório entre carga pesada (150 W, $\phi_i \approx -40^\circ$ ) e leve (50 W, $\phi_i \approx -15^\circ$ ). . . . .	94
Figura 7.1 – Cenário de aplicação dos XCSRs assimétricos. . . . .	98
Figura 7.2 – Topologias XCSRs multifásicas assimétricas. . . . .	98
Figura 7.3 – Topologias ponte-H série de PAs ou NAs em série. . . . .	100
Figura 7.4 – Topologias ponte-H série de PAs e NAs ou NAs e PAs em série. . . . .	101
Figura 7.5 – Diagrama de blocos PWM para os XCSRs assimétricos. . . . .	105
Figura 7.6 – Topologias XCSRs bifásicas assimétricas. . . . .	106
Figura 7.7 – Diagrama de blocos PWM dos XCSRs bifásicos assimétricos. . . . .	107
Figura 7.8 – Topologias XCSRs trifásicas assimétricas. . . . .	109
Figura 7.9 – Diagrama de blocos PWM dos XCSRs trifásicos assimétricos. . . . .	111
Figura 7.10–Resultados de simulações e experimentais dos XCSRs bifásicos. . . . .	117
Figura 7.11–Gráficos comparativos de simulações da eficiência e THD entre os XCSRs bifásicos. . . . .	118
Figura 7.12–Resultados de simulações dos XCSRs trifásicos. . . . .	119
Figura 7.13–Gráficos comparativos de simulações da eficiência e THD entre os XCSRs trifásicos. . . . .	120
Figura A.1 – Fotografia do protótipo CSC ponte-H monofásico. . . . .	132
Figura B.1 – Fotografia do protótipo CSC ponte-H monofásico assimétrico de cinco níveis. . . . .	134
Figura C.1 – Fotografia do protótipo XCSC bifásico. . . . .	136
Figura D.1 – Fotografia do protótipo XCSC trifásico. . . . .	137
Figura D.2 – Camadas superior e inferior da placa de potência do XCSC trifásico. . .	139
Figura D.3 – Camadas internas da placa de potência do XCSC trifásico. . . . .	140





# Lista de tabelas

Tabela 2.1 – Estados do CSC monofásico . . . . .	17
Tabela 2.2 – Parâmetros do cenário de teste do conversor . . . . .	26
Tabela 3.1 – Estados dos CSR monofásicos assimétricos . . . . .	33
Tabela 3.2 – Parâmetros do cenário de teste dos conversores . . . . .	39
Tabela 3.3 – Comparação do número total de chaves e número de chaves conduzindo	40
Tabela 3.4 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para $m_i = 1$ . . . . .	42
Tabela 3.5 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para $m_i = 0,8$ . . . . .	43
Tabela 3.6 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para $m_i = 0,6$ . . . . .	43
Tabela 3.7 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para $m_i = 0,4$ . . . . .	44
Tabela 3.8 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para $m_i = 0,2$ . . . . .	44
Tabela 4.1 – Estados do conversor fonte de corrente monofásico de cinco níveis . . .	50
Tabela 4.2 – Estados do CSR monofásico de 5 níveis assimétrico . . . . .	53
Tabela 4.3 – Parâmetros do cenário de teste dos conversores . . . . .	56
Tabela 4.4 – Dados comparativos de simulações do conversor convencional em função de $m_i$ . . . . .	57
Tabela 4.5 – Dados comparativos de simulações do conversor assimétrico em função de $m_i$ . . . . .	58
Tabela 5.1 – Associação série de CSCs monofásicos e seus sub-estados equivalentes para os XCSCs . . . . .	65
Tabela 5.2 – Estados do XCSC bifásico . . . . .	68
Tabela 5.3 – Estados I ao XVI do XCSC trifásico . . . . .	69
Tabela 5.4 – Parâmetros do cenário de teste dos conversores . . . . .	75
Tabela 6.1 – Parâmetros do cenário de teste do conversor . . . . .	90
Tabela 7.1 – Diodo a conduzir em função das polaridades das tensões de entrada dos XCSRs assimétricos bifásicos . . . . .	107
Tabela 7.2 – Estados dos XCSRs bifásicos assimétricos . . . . .	108
Tabela 7.3 – Diodo a conduzir em função das polaridades das tensões de entrada dos XCSRs trifásicos assimétricos . . . . .	110
Tabela 7.4 – Parâmetros do cenário de teste dos conversores . . . . .	112
Tabela 7.5 – Dados comparativos de simulações dos XCSRs bifásicos para $m_i = 1$ .	112
Tabela 7.6 – Dados comparativos de simulações dos XCSRs bifásicos para $m_i = 0,8$	113

Tabela 7.7 – Dados comparativos de simulações dos XCSRs bifásicos para $m_i = 0,6$	113
Tabela 7.8 – Dados comparativos de simulações dos XCSRs bifásicos para $m_i = 0,4$	113
Tabela 7.9 – Dados comparativos de simulações dos XCSRs bifásicos para $m_i = 0,2$	114
Tabela 7.10–Dados comparativos de simulações dos XCSRs trifásicos para $m_i = 1$	114
Tabela 7.11–Dados comparativos de simulações dos XCSRs trifásicos para $m_i = 0,8$	114
Tabela 7.12–Dados comparativos de simulações dos XCSRs trifásicos para $m_i = 0,6$	115
Tabela 7.13–Dados comparativos de simulações dos XCSRs trifásicos para $m_i = 0,4$	115
Tabela 7.14–Dados comparativos de simulações dos XCSRs trifásicos para $m_i = 0,2$	115

# Lista de abreviaturas e siglas

CA	Corrente alternada.
CC	Corrente contínua.
CEEI	Centro de Engenharia Elétrica e Informática.
CSI	<i>Current source inverter</i> (Inversor fonte de corrente).
CSC	<i>Current source converter</i> (Conversor fonte de corrente).
CSR	<i>Current source rectifier</i> (Retificador fonte de corrente).
DEE	Departamento de Engenharia Elétrica.
GaN	<i>Gallium nitrate</i> ou nitrato de gálio.
IGBT	<i>Insulated-gate bipolar transistor</i> .
LEIAM	Laboratório de Eletrônica Industrial e Acionamento de Máquinas.
MOSFET	<i>Metal oxide semiconductor field effect transistor</i> .
PFC	<i>Power factor correction</i> .
PLL	<i>phase-locked loop</i> .
PMSG	<i>permanent magnet synchronous generator</i> .
PWM	<i>pulse-width modulation</i> (modulação por largura de pulso).
RBIGBT	<i>Reverse-blocking IGBT</i> .
SiC	<i>Silicon carbide</i> ou carbeto de silício.
SVM	<i>Space vector modulation</i> .
THD	<i>Total harmonic distortion</i> .
UFMG	Universidade Federal de Campina Grande.

UPS	<i>Uninterruptible power supply</i> (fonte de alimentação ininterrupta).
VR	<i>Voltage regulator</i> (regulador de tensão).
VSI	<i>Voltage source inverter</i> (inversor fonte de tensão).
VSC	<i>Voltage source converter</i> (conversor fonte de tensão).
VSR	<i>Voltage source rectifier</i> (retificador fonte de tensão).

# Lista de símbolos

$\varepsilon$	Ângulo da corrente da carga de um conversor CA-CC-CA monofásico.
$\omega_{ca}$	Frequência angular de um barramento CA.
$C_{cc}$	Capacitância de um barramento CC.
$C_f$	Capacitância de um filtro CA.
$f_{ca}$	Frequência de um barramento CA.
$f_{ch}$	Frequência de chaveamento de um PWM ou SVM.
$i_{ca}(t)$	Corrente de uma fonte CA.
$i_{cc}(t)$	Corrente de um barramento CC.
$i_f(t)$	Corrente de um filtro CA.
$L_{ca}$	Indutância de um barramento CA.
$L_{cc}$	Indutância de um barramento CC.
$L_f$	Indutância de um filtro CA.
$m_i$	Índice de modulação de corrente.
$m_v$	Índice de modulação de tensão.
$P_{abc}$	Potência de um conversor trifásico.
$P_{ca}$	Potência de um barramento CA.
$P_{cc}$	Potência de um barramento CC.
$P_l$	Potência de uma carga monofásica.
$T_{ch}$	Período de chaveamento de um PWM ou SVM.
$v_{ca}(t)$	Tensão de de uma fonte CA.

$v_{cc}(t)$  Tensão de um barramento CC.

$v_f(t)$  Tensão de um filtro CA.

# 1

## Introdução geral

### 1.1 Conversores fonte de corrente

Os conversores CA-CC e/ou CC-CA são denominados de acordo com o elemento reativo de seu barramento CC, logo, os conversores fonte de corrente (*current source converters* - CSCs) apresentam indutores, os conversores fonte de tensão (*voltage source converters* - VSCs) apresentam capacitores e os conversores fonte de impedância (*z-source converters* - ZSCs) apresentam um conjunto de indutores e capacitores. Especificamente para os conversores fonte de corrente, sua configuração apresenta algumas desvantagens.

O indutor do barramento CC é o elemento principal dos CSCs, o que resulta em alguns problemas quando comparados aos capacitores dos conversores fonte de tensão. De modo geral, os CSCs são menos densos que os VSCs quando comparados nas mesmas especificações de potência e frequência de operação [1]. Não só a densidade de potência é menor como também apresentam maiores perdas por condução: a medida que se aumenta a potência, aumenta-se a indutância e o tamanho do indutor (construtivamente falando, em termos de dimensões e volume), essa taxa de crescimento, por sua vez, é maior do que a taxa de crescimento dos capacitores utilizados nos VSCs, por exemplo. Logo, a medida que se aumenta a potência processada por um CSC, sua densidade de potência e eficiência diminuem numa taxa superior ao de um VSC [2].

Outro ponto negativo dos CSCs são as suas chaves semicondutoras. Os CSCs precisam de chaves unidirecionais em corrente, função que as chaves semicondutoras convencionais (IGBTs e MOSFETs) não possuem. De modo a se obter a capacidade de bloqueio reverso de corrente, conecta-se um diodo em série com a chave. A junção série do diodo com um IGBT ou MOSFET concede a capacidade de bloqueio reverso de corrente necessária para os CSCs, e quando essa associação é encapsulada em um único componente

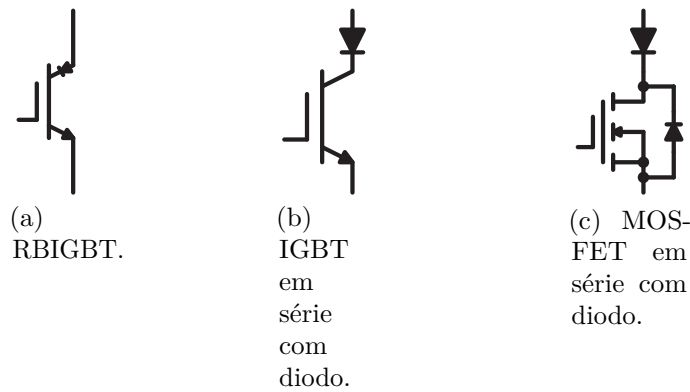


Figura 1.1 – Símbolos das chaves utilizadas em CSCs, que necessitam de capacidade de bloqueio reverso de corrente.

resulta em um *reverse blocking* IGBT (RBIGBT). Nas ilustrações, de forma geral, utiliza-se a representação IGBT + diodo, mas em alguns experimentos utilizou-se, na verdade, a combinação MOSFET + diodo. Os símbolos de cada solução são mostrados na Figura 1.1.

Além disso, vale notar que, em casos de surto de corrente do lado da carga, eventualmente, a corrente pode apresentar um fluxo de potência reverso: do carga/rede para o conversor fonte de corrente. Numa ocasião dessas, por possuir um indutor no barramento CC, os conversores fonte de corrente tornam-se susceptíveis a falhas nesses casos. Nos conversores de tensão, por sua vez, o capacitor do barramento CC absorveria essa energia sem problemas, protegendo os semicondutores do conversor.

Então observa-se que, de fato, os CSCs apresentam algumas desvantagens que os tornariam pouco atrativos, ainda mais quando se busca obter o máximo de eficiência em todas as etapas de conversão de energia. Mesmo que na teoria um CSC pudesse ser uma solução melhor que um VSC com menor complexidade e menor custo (em casos de conversores de estágio único), ao se analisar um cenário prático, a eficiência e densidade de potência dos CSC acaba os tornando inferiores aos VSCs. Porém, o desenvolvimento de novas chaves semicondutoras e algumas características intrínsecas dos CSCs vem mudando esse cenário.

O desenvolvimento de chaves semicondutoras com capacidade de bloqueio reverso de alta eficiência e de alta frequência permite que, mesmo com a associação série de chaves e diodos, obtenha-se níveis de perdas competitivos [3, 4]. Operar em frequências maiores é um ponto de operação favorável aos CSCs, visto que suas perdas por chaveamento são menores que as perdas de chaveamento nos VSCs [5]. Além disso, o aumento da frequência de operação dos CSCs permite trabalhar com indutores e capacitores cada vez menores, um avanço também observado nos VSCs. Essas novas soluções em termos construtivos, ao operar em alta frequência, pode-se considerar utilizar os CSCs no lugar dos VSCs em algumas aplicações. Mas ainda talvez não seria o suficiente utilizar um CSC em algo cujo



um VSC já é consolidado. Entram então as características intrínsecas dos CSCs, que os tornam superior aos VSCs em algumas aplicações.

Os VSCs são, devido sua modulação, inversores abaixadores ou retificadores elevadores, ou seja, o barramento CC tem sempre uma tensão maior ou igual à tensão do barramento CA. Os conversores fonte de corrente apresentarão a relação contrária: a tensão do barramento CC sempre será menor ou igual que a tensão do barramento CA. Por sua vez, a corrente do barramento CC dos CSCs sempre será maior ou igual à corrente do barramento CA. Isso pode ser uma grande vantagem em aplicações cuja tensão do barramento CC é menor que a do barramento CA, por exemplo retificadores carregadores de baterias [6] ou inversores para geração distribuída (células de hidrogênio [7] ou fotovoltaico [8, 9]).

Em aplicações cuja tensão do barramento CC é menor que a do barramento CA, normalmente, utiliza-se um VSC associado a um conversor CC-CC, para abaixar ou elevar a tensão ao nível da carga ou da fonte. Essa associação de um conversor CC-CC com um CC-CA ou CA-CC é uma configuração de dois estágios, que resultará em maiores perdas, maiores custos e menor densidade de potência. Daí, ao se utilizar um CSC, pode-se operar o mesmo sistema mas com apenas um conversor, resultando em um conversor de estágio único [7]. Isso reduz custos, perdas e a complexidade do sistema.

Outro ponto que se destaca é a durabilidade dos indutores quando comparados aos capacitores dos VSCs. Os indutores são mais confiáveis que os capacitores, sendo resistentes em uma faixa de temperatura maior e menos propensos a falhas. Apesar da densidade de potência inferior, o ganho em confiabilidade pode compensar a redução da densidade de potência do conversor [10].

Além disso, os CSCs apresentam uma proteção natural ao curto-circuito. Caso um braço de um CSC venha a queimar, ou caso se forme um curto entre os terminais do barramento CC, no caso dos VSCs o capacitor do barramento CC entraria em curto e pararia de funcionar. A queima do capacitor poderia, inclusive, danificar outros elementos do próprio conversor durante o momento de falha. No caso dos CSCs, caso aconteça um curto em um dos braços do conversor, o conversor irá parar de funcionar, mas a corrente do barramento CC irá fluir pelo circuito formado pelo indutor, braço curto-circuitado e carga ou fonte de alimentação. Deve haver um circuito de proteção, pois esta seria uma condição atípica de operação, mas o barramento CC não queimaria de imediato como ocorre nos VSCs. Todavia, circuitos de proteção podem ser adicionados aos VSCs para evitar esse tipo de problema, mas os VSCs não possuem esse tipo de proteção intrínseca. Porém, valor notar que nos CSCs não pode haver abertura do circuito, uma vez que seria uma interrupção abrupta na corrente do indutor, causando picos de tensão.

Por fim avalia-se também a grande quantidade de cargas indutivas presentes nos mais diversos sistemas de eletrônica de potência atualmente. Pode-se argumentar que uma

carga indutiva sendo alimentada por uma fonte de corrente não é recomendado, visto que o chaveamento da corrente em alta frequência causaria picos de tensão que danificariam a carga e/ou fonte de alimentação. Mas a conexão de uma carga indutiva com uma fonte indutiva pode ser desacoplada por um capacitor no barramento CA. Esse capacitor será responsável por filtrar as harmônicas de alta frequência presentes em conversores CC-CA ou CA-CC chaveados. Ao se, obrigatoriamente, adicionar um capacitor no filtro CA, melhora-se substancialmente a qualidade da corrente presente na carga ou na fonte de alimentação. Tal solução é mais custosa, de fato, se comparado a um VSC que pode ser conectado diretamente a cargas indutivas, mas ao se utilizar a indutância da carga ou a indutância interna da fonte como filtro, a corrente circulando por esses elementos será de baixa qualidade. Por outro lado, para se garantir uma boa corrente circulando pelo barramento CA nos VSCs, faz-se necessário a utilização de um filtro LCL, esse sim mais custoso que um simples capacitor.

Percebe-se então que os CSCs ainda possuem muitos desafios a serem vencidos, mas apresentam diversas vantagens, a depender da aplicação em que estão sendo estudados, que podem e devem ser exploradas. O principal ponto negativo dos CSCs vem sendo atenuado com a crescente melhoria das chaves semicondutoras, principalmente as de alta frequência como SiC e GaN unidirecionais e dispositivos GaN bidirecionais. Aliando isso às vantagens intrínsecas dos CSCs, encontram-se aplicações em que esta família de conversores apresentará resultados melhores que as soluções convencionais [7, 11, 10].

Visando contribuir com um campo tão rico mas pouco explorado, este trabalho debruça-se sobre os CSCs desenvolvendo novas topologias que, objetiva-se, apresentem resultados tão bons quanto as topologias CSCs clássicas. Outra alternativa seria buscar aprimorar as topologias já existentes, mas este trabalho busca contribuir com novas topologias que contornem os principais aspectos negativos dos CSCs. Muito do desenvolvimento dos CSCs atualmente vem de soluções consolidadas para VSCs, mas agora aplicadas a CSCs. Tal adaptação é conhecida como princípio da dualidade. Partindo deste princípio, diversos pesquisadores estudam o desenvolvimento de técnicas comumente utilizadas em VSCs aplicadas aos CSCs.

Neste sentido, este trabalho parte de topologias convencionais de CSCs e estuda estratégias e técnicas já consolidadas para os VSCs aplicadas aos CSCs. Objetiva-se desenvolver novas topologias que tornem os CSCs cada vez mais competitivos, de modo que, em um dado momento, faça-se a ponderação entre um CSC e um VSC para determinada aplicação sem que os CSCs se apresentem, sem questionamento, inferiores.

## 1.2 Objetivos

Este trabalho objetiva um aprofundamento no estudo de conversores fonte de corrente monofásicos, bifásicos e trifásicos, com algumas generalizações para sistemas multifásicos. O trabalho é dividido em duas partes: Parte I - Conversores fonte de corrente ponte-H monofásicos; e Parte II - Conversores fonte de corrente tipo-X.

O objetivo principal é desenvolver novas topologias de conversores fonte de corrente que aumentem a sua eficiência e densidade de potência. Como as novas topologias consistem de novas configurações de dispositivos semicondutores, novas estratégias de modulações são necessárias. Todas as topologias e suas respectivas estratégias de modulação são deduzidas e validadas.

As modificações a serem feitas em topologias convencionais são apresentadas em três tipos de abordagens: substituição de chaves ativas por passivas; eliminação de chaves; e recombinação de chaves. Vale notar que todas essas abordagens devem garantir que o conversor opere normalmente com resultados minimamente semelhantes aos da topologia original (em termos de eficiência e distorção harmônica total), e que suas novas limitações se encaixem em cenários de aplicação factíveis.

A substituição ou eliminação de chaves ativas visa reduzir o custo, visto que a não utilização de chaves ativas implica em utilizar chaves passivas (mais baratas) e dispensam *drivers*, e reduzir perdas, visto que um diodo é mais eficiente que um IGBT ou RBIGBT com as mesmas especificações de projeto. Em alguns casos há também a eliminação de elementos reativos em conversores multiníveis, reduzindo os custos e perdas.

Já a recombinação de chaves consiste em utilizar o mesmo número de chaves (ativas ou passivas) mas com uma associação que reduza o número de chaves conduzindo por ciclo de chaveamento, logo, reduzindo as perdas por condução.

As modificações de controle, especificamente, partem de soluções consolidadas para conversores fonte de tensão e as adapta para os conversores fonte de corrente. Mais especificamente, tal abordagem é feita em CSCs CA-CC-CA monofásicos. Já as modificações de modulação/chaveamento em alguns casos são necessárias devido à nova configuração da topologia.

Vale lembrar que outros avanços relativos aos CSCs não são estudados neste trabalho mas apenas referenciados, como o desenvolvimento de novos materiais magnéticos e dispositivos semicondutores. Enquanto que esses avanços são de impacto positivo para os CSCs, este trabalho foca somente no desenvolvimento de novas topologias para essa família de conversores.

## 1.3 Justificativas

O processamento da energia elétrica está praticamente em todos os meios onde se encontra energia elétrica, que por sua vez é quase unânime na sociedade moderna. A função de garantir que as diversas fontes de potência e as diversas cargas trabalhem em cooperação, cabe a eletrônica de potência. Logo os conversores de potência são equipamentos também de fundamental importância no mundo moderno. Daí ao se desenvolver um estudo avançado sobre os conversores fonte de corrente, visa-se contribuir com o crescimento dessa área de pesquisa, hoje em uma posição coadjuvante, mas de grande potencial pouco explorado.

Apesar de pouco estudados quando comparados aos VSCs, os conversores fonte de corrente apresentam algumas características que os colocariam em vantagem se comparados aos VSCs e ZSCs. Todavia alguns aspectos, do ponto de vista do desenvolvimento de materiais e chaves semicondutoras, ainda os mantém em desvantagem na indústria. Os CSCs apresentam alguma relevância em altas potências utilizando tiristores, mas são pouco utilizados em baixas e médias potências. Apesar da viabilidade de CSCs com modulação em alta frequência, pouco se investiga essa família dado a praticidade e consolidação dos VSCs.

Então busca-se o desenvolvimento de novos conversores desta família de modo a expandir o leque de topologias fonte de corrente. O potencial inexplorado dos fonte de corrente se mostra um campo de pesquisa fértil capaz de produzir resultados relevantes para a eletrônica de potência como um todo.

Sendo assim, a investigação dos CSCs para baixas e médias potências demonstra-se promissora. Busca-se explorar um campo relativamente pouco explorado, cujo investimento em pesquisas vem mudando recentemente, com novas topologias e soluções de CSCs aplicados a situações específicas surgindo a cada ano.

## 1.4 Contribuições do trabalho

O trabalho desenvolvido tem como principal contribuição o avanço do estudos de conversores fonte de corrente. Tal família de conversores atualmente é mais utilizada em sistemas de alta potência e pouco explorada em sistemas de baixa e média potencia. A investigação de soluções de engenharia de eletrônica de potência mostram que há um campo muito rico a ser explorado, aliando o desenvolvimento de novos conversores com os recentes avanços no desenvolvimento de chaves (IGBTs, MOSFETs, RBIGBTs e diodos) e indutores. Com exceção da topologia ponte-H monofásica, todas as outras topologias são propostas pelo autor deste trabalho e os orientadores da tese.

A pesquisa apresentada neste trabalho na Parte I produziu os artigos científicos

[12, 13]. Já a Parte II produziu os artigos científico [14, 15, 16, 17].

## 1.5 Revisão bibliográfica

Apesar de serem assuntos correlatos e de certa forma subsequentes, divide-se o trabalho em duas partes. A Parte I aborda os CSCs ponte-H monofásicos e a Parte II aborda os CSCs tipo-X. Daí a revisão bibliográfica ser também dividida em duas partes.

### Parte I - Conversores fonte de corrente ponte-H monofásicos

São estudadas duas aplicações com CSCs monofásicos: retificadores assimétricos com três níveis e multiníveis. Os retificadores assimétricos visam especificamente o aumento da eficiência das topologias em que eles são baseados.

Apesar de existirem topologias totalmente controláveis (bidirecionais) compostas de chaves ativas (IGBTs, MOSFETs, RBIGBTs), em algumas aplicações os conversores operam exclusivamente como retificadores. Tal situação é observada no carregamento de baterias de veículos elétricos, alimentação de computadores, servidores, etc. [18]. Quando se sabe que o uso de um conversor será exclusivamente como retificador, pode-se adotar uma topologia unidirecional sem prejuízo ao sistema em que o conversor esteja inserido.

Por outro lado, da mesma forma como há o conversor totalmente controlável, há também o totalmente não controlável composto somente de diodos. Todavia, ao se utilizar uma ponte de diodos, por exemplo, não há como controlar as grandezas do sistema, cujo equilíbrio irá depender exclusivamente da sua fonte de potência e de sua carga.

Visando uma solução intermediária entre esses dois extremos (totalmente controlável e totalmente não controlável), surgem os conversores assimétricos unidirecionais. Tal solução pode ser utilizada quando se deseja que um conversor opere exclusivamente como retificador, mas sem que se perca a sua controlabilidade. Então faz-se o uso da associação de chaves ativas e passivas resultando em conversores mais baratos e eficientes, mas ainda controláveis. A assimetria consiste na substituição de chaves ativas por chaves passivas, podendo em alguns casos haver a eliminação de chaves ativas e/ou elementos reativos. A técnica de assimetria aplicada a conversores fonte de tensão monofásicos pode ser encontrada em [18, 19, 20], mas não se encontra esse tipo de estudo para CSCs monofásicos. Daí motiva-se a investigação da aplicação da técnica de assimetria a CSCs.

Sabendo que os CSCs são retificadores abaixadores de tensão, ou seja, a tensão do barramento CA é sempre maior ou igual que a tensão do barramento CC. Em sistemas retificadores monofásicos, usualmente, adiciona-se um conversor CC-CC abaixador, quando se deseja alimentar uma carga de baixa tensão. Por outro lado, a utilização de um CSR

monofásico permite operar em estágio único. Essa é uma das características dos CSCs que faz com que eles sejam uma alternativa viável aos VSCs. A característica de retificador abaixador ou inversor elevador permite que os CSCs operem em estágio único em diversas situações, principalmente carregamento de baterias ou geração distribuída de baixa tensão. De forma geral, os CSCs podem operar em estágio único em cenários em que a tensão do barramento CC precisa ser abaixada/elevada através de um conversor CC-CC para então ser processada por um VSC. Ao se operar em estágio único reduz-se perdas, custos e complexidade.

Seguindo essa mesma ideia de conversores assimétricos para redução de custos e perdas, investiga-se também um CSR ponte-H monofásico multinível. Os conversores multiníveis buscam aumentar a capacidade de processamento de potência de um conversor [21], mas mantendo um nível de estresse e elementos do filtro CA em um valor aceitável. A exemplo dos CSRs assimétricos, os fonte de corrente monofásicos multiníveis também são pouco explorados [22, 23]. Então, toma-se o conversor proposto em [23], multinível monofásico bidirecional, e aplica-se a técnica de assimetria. Com isso, além da redução do número de chaves, drivers e indutores, agora pode-se reduzir ainda mais as perdas e custos ao se substituir algumas chaves por diodos.

O que se observa é que a técnica de assimetria é sempre bem-vinda quando se estuda aplicações unidirecionais. Destaca-se ainda a utilização de conversores fonte de corrente em situações cuja tensão do barramento CC deve ser inferior ao do barramento CA, o que permite trabalhar com estágios únicos de conversão de potência. Além da operação em estágio único, utilizar CSCs trará a proteção natural contra curto-circuito e a boa qualidade da tensão do barramento CA.

## Parte II - Conversores fonte de corrente tipo-X

Ao se observar que os CSCs monofásicos apresentam uma baixa densidade de potência (sem modificações de hardware), o que resulta em serem pouco utilizados, busca-se então estudar soluções multifásicas ou redução da oscilação do barramento CC através do controle do conversor. Em sistemas multifásicos equilibrados (operando sob sequência positiva) já não se observa a potência oscilatória no barramento CC, cuja frequência é o dobro da frequência do barramento CA. Mas em sistemas monofásicos CA-CC-CA ainda se observa a oscilação no barramento CC, que pode ser reduzida utilizando técnicas de controle apropriadas. Ao se eliminar essa oscilação, os CSCs se aproximam dos VSCs em termos de densidade, custo e eficiência.

A densidade de potência em sistemas monofásicos é menor do que em sistemas multifásicos. A presença de uma oscilação com o dobro da frequência CA no barramento CC dos sistemas monofásicos gera a necessidade de elementos reativos de valores altos

no barramento CC. Enquanto que em VSCs isso não é um grande problema, em CSCs é um ponto fundamental que impede o desenvolvimento dessas topologias em sistemas monofásicos, visto que a densidade de potências dos indutores é menor que a dos capacitores [2]. Além da baixa densidade de potência, ao se aumentar o valor de indutância do indutor do barramento CC também aumentam os custos e perdas. Vale notar que ao se utilizar sistemas de compensação de potência oscilatória, os CSCs entram em pé de igualdade com os VSCs [8, 24]. Enquanto em alguns casos faz-se necessário a adição de semicondutores e elementos reativos para desacoplamento da potência [24], algumas soluções para CSCs compensam a potência oscilatória sem adicionar semicondutores [25, 26], por exemplo.

Algumas estratégias de controle visam reduzir a oscilação do barramento CC, seja em sistemas monofásicos [24] ou sistemas trifásicos [27] sendo assim, ao se buscar uma solução que não altere o hardware do conversor, volta-se para o seu controle. Em [28] é proposto uma técnica de sincronização para VSCs CA-CC-CA monofásicos de modo a reduzir a oscilação do barramento CC. Ao se trabalhar em sistemas CA-CC-CA monofásicos cujas frequências de entrada e de saída sejam as mesmas, pode-se reduzir a oscilação do barramento CC apenas ao se controlar a fase da grandeza de saída. Ou seja, ao se controlar a fase da corrente que alimenta a carga, pode-se reduzir a oscilação do barramento CC, logo, pode-se reduzir a sua indutância, o que resultará em maior densidade de potência e maior eficiência. Visando aumentar ainda mais a eficiência do sistema, utiliza-se um XCSC de duas portas [29] como conversor CA-CC-CA monofásico. Uma vez que as modificações a serem feitas são necessariamente no controle de fase da corrente de saída do conversor, a mudança de topologia não acarretará modificações no controle proposto.

Em outra frente do estudo, partindo dos conversores assimétricos monofásicos apresentados na Parte I, busca-se seus equivalentes trifásicos ou multifásicos na Parte II. Estuda-se a solução em terminal aberto utilizando os XCSCs em conjunto com o CSRs ponte-H monofásicos assimétricos, resultando em XCSRs assimétricos.

Ao se aliar os conversores assimétricos estudados na Parte I com os XCSCs, pode-se obter uma família de retificadores fonte de corrente tipo-X multifásicos assimétricos. A substituição de chaves ativas por chaves passivas resultará numa redução de perdas e custos, mas torna o conversor unidirecional. Todavia, como já visto, algumas aplicações requerem conversores unidirecionais, daí um campo de exploração para os XCSRs assimétricos. Vale notar que algumas soluções em terminal aberto assimétricas são utilizadas em acionamento de aerogeradores, que em sua maioria são aplicações com fonte de tensão [30, 31, 32]. Logo motiva-se o estudo dos XCSRs assimétricos multifásicos, visto a falta de estudos desse tipo de utilização dos CSCs.

## 1.6 Organização do trabalho

O trabalho é dividido em duas partes: Parte I - abrange o estudo de conversores fonte de corrente ponte-H monofásicos, onde se investigam topologias retificadoras assimétricas; e Parte II - abrange o estudo de conversores fonte de corrente tipo-X totalmente controláveis ou assimétricos, incluindo uma aplicação CA-CC-CA monofásica com redução da oscilação do barramento CC. Os capítulos subsequentes abordarão os seguintes temas:

### Parte I

#### Capítulo 2

Apresenta-se a topologia fonte de corrente ponte-H monofásica convencional. Estuda-se sua modulação unipolar, dimensionamento de elementos reativos e seu controle.

#### Capítulo 3

Apresenta-se uma família de retificadores fonte de corrente monofásicos assimétricos derivados da ponte-H totalmente controlável (chaves ativas) ou totalmente não controlável (diodos).

#### Capítulo 4

Apresenta-se a topologia de conversor fonte de corrente monofásico multinível convencional e suas derivações assimétricas.

### Parte II

#### Capítulo 5

Apresentam-se os conversores fonte de corrente tipo-X multifásicos. Estuda-se sua modulação unipolar, dimensionamento de elementos reativos e seu controle.

#### Capítulo 6

Apresenta-se o conversor fonte de corrente tipo-X de duas portas operando como conversor CA-CC-CA monofásico com redução da oscilação do barramento CC através de uma técnica de sincronismo.



## **Capítulo 7**

Apresentam-se os retificadores fonte de corrente tipo-X multifásicos assimétricos.

## **Capítulo 8**

Apresentam-se as conclusões gerais do trabalho.

## **Anexos**

Apresentam-se os protótipos de conversores fonte de corrente utilizados para obtenção dos resultados experimentais do trabalho.



# Parte I

## Conversores fonte de corrente ponte-H monofásicos



# 2

## Conversor fonte de corrente monofásico convencional

### 2.1 Introdução

Antes de se tratar das topologias propostas neste trabalho de doutorado, estuda-se o conversor fonte de corrente ponte-H monofásico. Essa topologia é totalmente controlável e é a dual da topologia clássica dos conversores fonte de tensão ponte-H monofásicos.

Todavia, apesar da semelhança na forma da topologia, os CSCs apresentam suas particularidades que, em alguns momentos, podem ser vantajosas quando comparados aos fonte de tensão. O que se propõe neste capítulo é apresentar o conversor monofásico totalmente controlável, sua modulação por largura de pulso *pulse-width modulation* (PWM), o dimensionamento de seus elementos reativos e um controle simples para o funcionamento como inversor ou como retificador, como ilustrado na Figura 2.1.

Vale notar que em sistemas monofásicos há a presença de uma potência oscilatória no barramento CC, potência esta que oscila com o dobro da frequência do barramento CA [24]. Essa oscilação no barramento CC, de CSCs e VSCs, é indesejada e pode ser reduzida ao se aumentar o elemento reativo do barramento CC do conversor (indutor ou capacitor). Todavia, no caso dos CSCs, o aumento da indutância do barramento CC, apesar de reduzir oscilação da corrente do barramento CC, acaba tornando esses conversores ainda menos competitivos. Um aumento na indutância resulta em diminuição da densidade de potência e aumento de perdas.

Tendo essas limitações em mente, neste capítulo aborda-se o CSC monofásico sem se preocupar com perdas e densidade de potência. A base apresentada neste capítulo, que

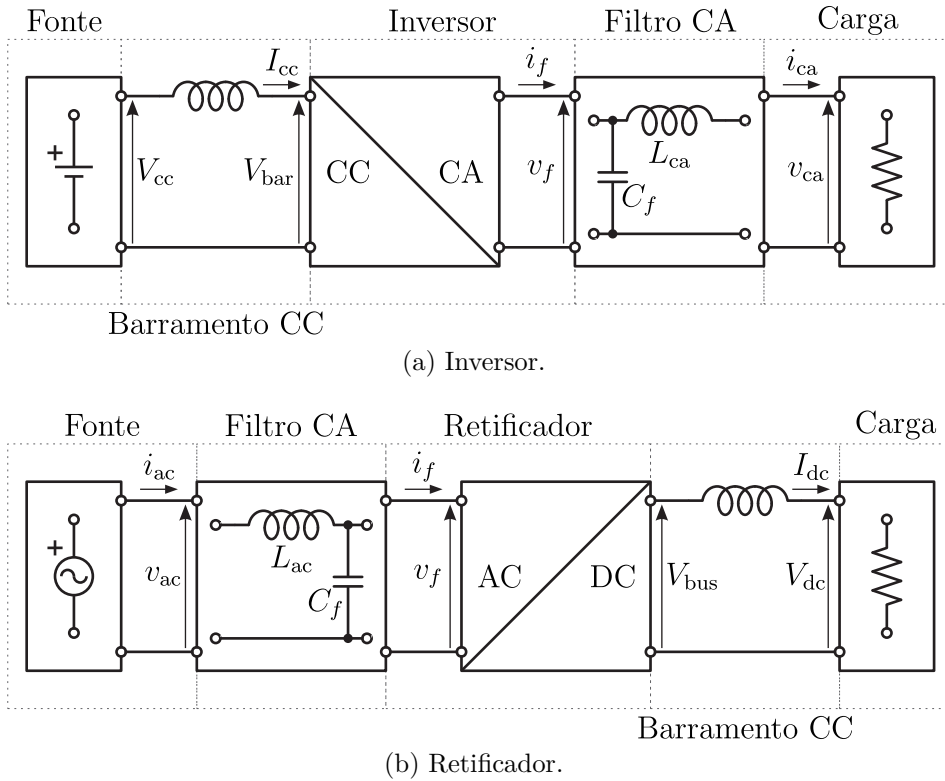


Figura 2.1 – Cenário de aplicação do CSC monofásico como inversor ou retificador.

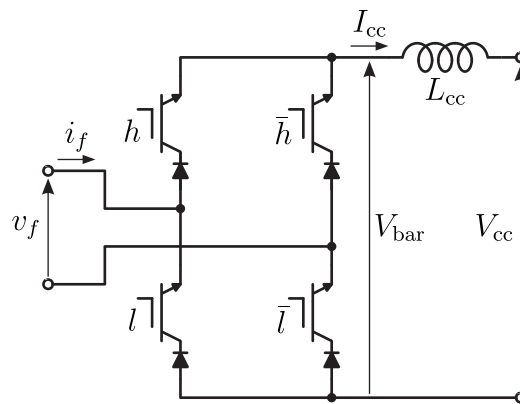


Figura 2.2 – Retificador fonte de corrente ponte-H monofásico convencional.

consiste da topologia, da modulação e do controle, será utilizada nos demais capítulos da Parte I. A topologia CSC monofásica convencional é apresentada na Figura 2.2, como retificador.

## 2.2 Operação e modulação

Sendo composto de quatro chaves ativas, os CSCs monofásicos apresentam uma particularidade que é base para toda e qualquer topologia fonte de corrente: sempre deve haver um caminho para a corrente do indutor do barramento CC. Então, numa topologia

convencional, define-se que as chaves são complementares na horizontal. Logo, de acordo com a Figura 2.2, se  $h$  estiver sem conduzir, obrigatoriamente,  $\bar{h}$  estará conduzindo e vice-versa. O mesmo vale para as chaves  $l$  e  $\bar{l}$ . Vale lembrar que os conversores fonte de tensão apresentam uma lógica semelhante, mas a complementariedade se dá na vertical (no braço do conversor).

Então, assumindo um ciclo do chaveamento de alta frequência, pode-se escrever as equações que regem o CSC monofásico como:

$$I_f = \begin{cases} D_h I_{cc}, & \text{se } i_f > 0, \\ -D_l I_{cc}, & \text{se } i_f \leq 0, \end{cases} \quad \text{e } V_{\text{bar}} = \begin{cases} D_h V_f, & \text{se } i_f > 0, \\ -D_l V_f, & \text{se } i_f \leq 0. \end{cases} \quad (2.1)$$

A partir dessas equações, monta-se a Tabela 2.1 que lista os estados do CSC monofásico.

Tabela 2.1 – Estados do CSC monofásico

$h$	$l$	$i_f$	Estado
0	0	0	I
0	1	$-I_{cc}$	II
1	0	$+I_{cc}$	III
1	1	0	IV

Percebe-se que durante o semiciclo positivo da corrente, a chave  $h$  irá conduzir de acordo com o valor médio de corrente desejado naquele ciclo de chaveamento. Uma vez atingido o valor médio, a chave  $\bar{h}$  passará a conduzir, formando o caminho de roda livre (estado nulo). Enquanto isso, a chave  $\bar{l}$  estará grampeada, conduzindo durante todo o período do chaveamento.

Já durante o semiciclo negativo a chave  $l$  irá conduzir de acordo com o valor médio de corrente desejado naquele ciclo de chaveamento. Uma vez atingido o valor médio de corrente, a chave  $\bar{l}$  passará a conduzir, formando o caminho de roda livre (estado nulo). Enquanto isso, a chave  $\bar{h}$  estará grampeada, conduzindo durante todo o período do chaveamento. Tal lógica é traduzida no diagrama de blocos PWM apresentado na Figura 2.3.

## 2.3 Dimensionamento dos elementos reativos

O indutor do barramento CC é um ponto fundamental nos CSCs e também onde se observa uma de suas maiores desvantagens, visto a baixa densidade de potência. O capacitor do filtro CA, por sua vez, é responsável por filtrar os harmônicos de alta frequência decorrentes do chaveamento do conversor, sendo imprescindível quando o conversor opera em um sistema predominantemente indutivo.

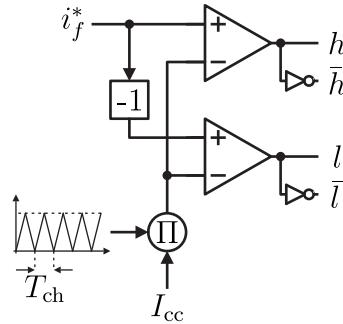


Figura 2.3 – Diagrama de blocos PWM do CSC monofásico.

Vale notar que tão maior o indutor do barramento CC, menor será a oscilação da corrente, mas também menor será a densidade de potência do conversor. O capacitor do filtro CA, numa análise semelhante, também será um filtro melhor tão maior for o seu valor de capacitância, todavia a partir de um certo valor ele passará a consumir muitos reativos, podendo chegar a rivalizar a própria carga em termos de demanda de potência.

### 2.3.1 Indutor do barramento CC

Tratando-se de sistemas monofásicos, encontra-se uma grande desvantagem no barramento CC, desvantagem esta que é agravada nos CSCs: a oscilação da segunda harmônica. Os barramentos monofásicos, quando não há compensação da potência oscilatória, apresentam uma componente na frequência  $2\omega_{ca}$  (segunda harmônica). Tal oscilação determina que o elemento reativo do barramento CC (seja CSC ou VSC) seja muito grande para compensá-la. Utilizar um valor de capacitância alto é uma solução aceitável em VSCs, mas construir CSCs com indutores relativamente grandes é algo não desejado. Os indutores são, para um mesmo nível de capacidade de armazenamento de energia, menos densos que os capacitores.

A indutância do barramento CC para os CSCs monofásicos é deduzida em [33], podendo ser calculada como:

$$L_{cc} \geq \frac{\sqrt{2}m_i V_{ca}}{4\omega_{ca} \Delta I_{cc}}, \quad (2.2)$$

onde  $L_{cc}$  é a indutância do barramento CC,  $m_i$  é o índice de modulação da corrente (considerando o valor médio para o ponto de operação selecionado),  $V_{ca}$  é a tensão de operação do barramento CA,  $\omega_{ca}$  é a frequência de operação do barramento CA e  $\Delta I_{cc}$  é a oscilação desejada para a corrente do barramento CC.



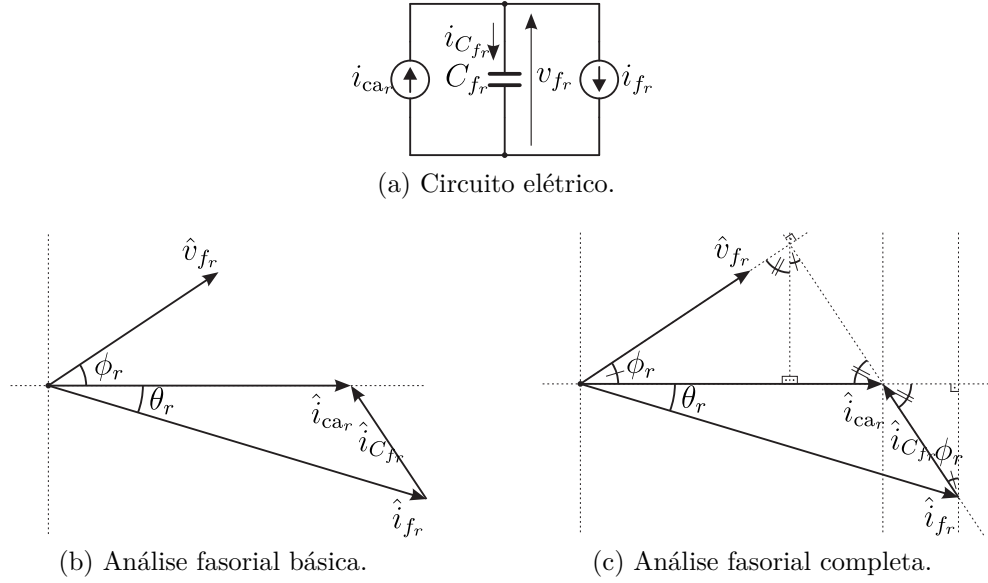


Figura 2.4 – Representação simplificada do filtro CA de um retificador fonte de corrente monofásico convencional.

### 2.3.2 Capacitor do barramento CA

Para dimensionar o capacitor do barramento CA, pode-se adotar a abordagem de limitação do consumo de reativos do capacitor utilizado como filtro. Faz-se então uma análise do atraso causado pelo filtro CA. Dessa forma, poder-se-á entender como a capacitância desses filtros influencia o ângulo de defasagem da corrente CA [34]. A análise descrita nessa seção toma por base o filtro CA de um CSR monofásico.

A associação série de uma fonte de tensão com uma indutância  $L_{ca}$  (Figura 2.1(b)) pode ser remodelada como uma fonte de corrente, como ilustrado na Figura 2.4(a), enquanto que a corrente de entrada do conversor  $i_f$  é modelada como uma fonte de corrente chaveada, mas considerando-se apenas a componente fundamental.

Sabendo que  $-jX_{C_f} = -j\frac{1}{\omega_{ca}C_f}$ , e tomando a representação fasorial (Figura 2.4(b)), a tensão sobre o capacitor  $C_f$  é escrita como

$$V_f e^{j\phi_{ca}} = -jX_{C_f} (I_{ca} e^{j0^\circ} - I_f e^{-j\theta_{ca}}), \quad (2.3)$$

que desenvolve-se em

$$V_f e^{j\phi_{ca}} = -jX_{C_f} [I_{ca} \cos(0^\circ) + jI_{ca} \sin(0^\circ) - I_f \cos(\theta_{ca}) + jI_f \sin(\theta_{ca})], \quad (2.4)$$

resultando em:

$$V_f e^{j\phi_{ca}} = X_{C_f} \{ [I_f \sin(\theta_{ca})] - j[I_{ca} - I_f \cos(\theta_{ca})] \}. \quad (2.5)$$

A partir de (2.5), a potência fornecida pela fonte de tensão CA pode ser escrita como

$$\hat{s}_{ca} = \hat{v}_f \hat{i}_{ca}^*, \quad (2.6)$$

$$\hat{s}_{ca} = X_{C_f} \{ [I_f \sin(\theta_{ca})] - j[I_{ca} - I_f \cos(\theta_{ca})] \} I_{ca}^*, \quad (2.7)$$

sendo  $I_{ca}^* = I_{ca}$ , segue que

$$\hat{s}_{ca} = X_{C_f} \{ [I_f \sin(\theta_{ca})] - j[I_{ca} - I_f \cos(\theta_{ca})] \} I_{ca}, \quad (2.8)$$

$$\hat{s}_{ca} = X_{C_f} \{ [I_{ca} I_f \sin(\theta_{ca})] - j[I_{ca}^2 - I_{ca} I_f \cos(\theta_{ca})] \}. \quad (2.9)$$

Sabendo que  $P_{ca} = \Re\{\hat{s}_{ca}\}$ , a potência ativa fornecida pela fonte de tensão CA é dada por

$$P_{ca} = X_{C_f} I_{ca} I_f \sin(\theta_{ca}), \quad (2.10)$$

$$I_f \sin(\theta_{ca}) = \frac{P_{ca}}{X_{C_f} I_{ca}}, \quad (2.11)$$

que também pode ser escrito como

$$\sin(\theta_{ca}) = \frac{P_{ca}}{X_{C_f} I_{ca} I_f}. \quad (2.12)$$

Sabendo que

$$\sin^2(\theta_{ca}) + \cos^2(\theta_{ca}) = 1, \quad (2.13)$$

e a partir de (2.12), segue que

$$\cos^2(\theta_{ca}) = 1 - \frac{P_{ca}^2}{X_{C_f}^2 I_{ca}^2 I_f^2}, \quad (2.14)$$

$$\cos^2(\theta_{ca}) = \frac{I_{ca}^2 I_f^2}{I_{ca}^2 I_f^2} - \frac{P_{ca}^2 / X_{C_f}^2}{I_{ca}^2 I_f^2}, \quad (2.15)$$

colocando o denominador comum em evidência, e resolvendo a raiz quadrada, pode-se encontrar que

$$\cos(\theta_{ca}) = \frac{1}{I_{ca} I_f} \sqrt{I_{ca}^2 I_f^2 - P_{ca}^2 / X_{C_f}^2}. \quad (2.16)$$

Usando semelhanças de triângulos, o diagrama fasorial da Figura 2.4(b) pode ser redesenhado como o da Figura 2.4(c). Na Figura 2.4(c), o ângulo do fator de potência da entrada  $\phi_{ca}$  pode ser obtido através do triângulo cuja hipotenusa é a magnitude do vetor  $I_{C_f}$ , e cujo cateto adjacente é a projeção do vetor  $I_f$  sobre o eixo das abscissas. Sendo o ângulo  $\theta_{ca}$  conhecido, a projeção do vetor  $I_f$  sobre o eixo das abscissas é dado por  $I_f \sin(\theta_{ca})$ . Sendo o vetor  $I_{C_f}$  dado por  $I_{ca} - I_f$ , pode-se escrever que

$$\hat{i}_{C_f} = \hat{i}_{ca} - \hat{i}_f, \quad (2.17)$$

que se desenvolve em

$$I_{C_f} e^{j(\phi_{ca} + \pi/2)} = I_{ca} e^{j0^\circ} - I_f e^{j\theta_{ca}}, \quad (2.18)$$

$$I_{C_f} e^{j(\phi_{ca} + \pi/2)} = [I_{ca} - I_f \cos(\theta_{ca})] - j[I_f \sin(\theta_{ca})]. \quad (2.19)$$

Como a hipotenusa do ângulo  $\phi_{ca}$  é a magnitude de  $I_{C_f}$ , segue que

$$|I_{C_f}| = \sqrt{[I_{ca} - I_f \cos(\theta_{ca})]^2 + [I_f \sin(\theta_{ca})]^2}, \quad (2.20)$$

$$|I_{C_f}| = \sqrt{I_{ca}^2 - 2I_{ca}I_f \cos(\theta_{ca}) + I_f^2 \cos^2(\theta_{ca}) + I_f^2 \sin^2(\theta_{ca})}, \quad (2.21)$$

agrupando  $\sin^2(\theta_{ca})$  e  $\cos^2(\theta_{ca})$  e colocando  $I_f^2$  em evidência, segue que

$$|I_{C_f}| = \sqrt{I_{ca}^2 - 2I_{ca}I_f \cos(\theta_{ca}) + I_f^2 [\cos^2(\theta_{ca}) + \sin^2(\theta_{ca})]}, \quad (2.22)$$

$$|I_{C_f}| = \sqrt{I_{ca}^2 - 2I_{ca}I_f \cos(\theta_{ca}) + I_f^2}. \quad (2.23)$$

Tomando (2.16) para substituir a função cosseno em (2.23), segue que

$$|I_{C_f}| = \sqrt{I_{ca}^2 - 2I_{ca}I_f \frac{1}{I_{ca}I_f} \sqrt{I_{ca}^2 I_f^2 - P_{ca}^2 / X_{C_f}^2} + I_f^2}, \quad (2.24)$$

resultando em:

$$|I_{C_f}| = \sqrt{I_{ca}^2 + I_f^2 - 2\sqrt{I_{ca}^2 I_f^2 - P_{ca}^2 / X_{C_f}^2}}. \quad (2.25)$$

Então, o fator de potência pode ser escrito como

$$\cos(\phi_{ca}) = \frac{I_f \sin(\theta_{ca})}{\sqrt{I_{ca}^2 + I_f^2 - 2\sqrt{I_{ca}^2 I_f^2 - P_{ca}^2 / X_{C_f}^2}}}, \quad (2.26)$$

e substituindo (2.11),  $\cos(\phi_{ca})$  pode ser escrito como

$$\cos(\phi_{ca}) = \frac{P_{ca} / (X_{C_f} I_{ca})}{\sqrt{I_{ca}^2 + I_f^2 - 2\sqrt{I_{ca}^2 I_f^2 - P_{ac_r}^2 / X_{C_f}^2}}}. \quad (2.27)$$

Então, de posse das equações (2.12) e (2.27), a influência do capacitor do filtro CA de um CSR monofásico pode ser avaliada. Tomando o eixo das abscissas como a potência ativa variando de 0 a 1 pu, as curvas isocapacitivas para vários valores de  $X_{C_f}$  são desenhadas, resultando nos gráficos apresentados na Figura 2.5(a) e na Figura 2.5(b). Os ângulos de entrada referem-se ao fator de potência de entrada e a defasagem causada pelo capacitor do filtro CA entre a corrente de entrada  $i_{ca}$  e a componente fundamental corrente do filtro  $i_f$ .

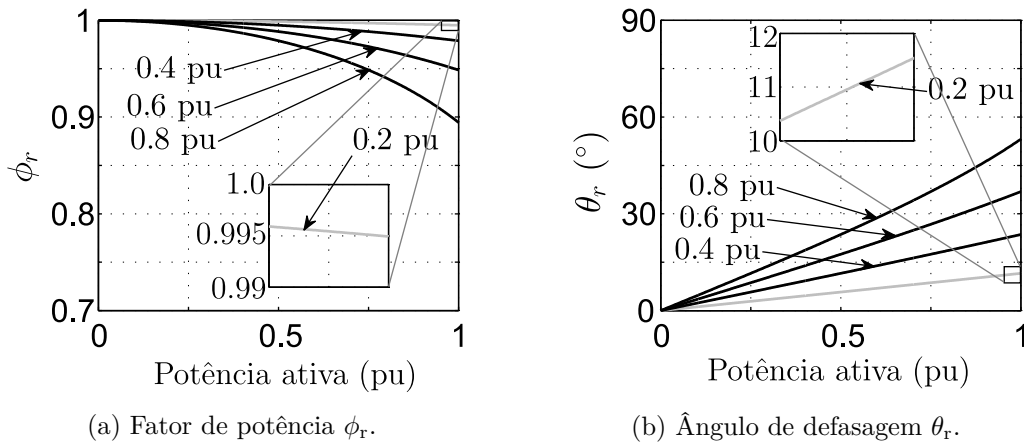


Figura 2.5 – Comportamento dos ângulos de entrada de um CSR monofásico em função da potência CA  $P_{ca}$ , para diferentes valores de capacitância  $C_f$ .

Na Figura 2.5(a), cujos gráficos são desenhados a partir de (2.27), pode-se notar que tão menor a capacitância do filtro CA, maior o fator de potência ao passo que ele se aproxima do valor unitário, o que já era esperado. Mais especificamente, para um valor de  $C_f = 0,2C_b$ , o fator de potência é de aproximadamente 0,995, já para  $C_f = 0,3C_b$ , o fator de potência é maior que 0,99. Então, ao se limitar a capacitância do filtro CA à  $0,2C_b$ , o fator de potência será superior a 99%. Ao mesmo tempo que com esse mesmo limite, o ângulo de atraso do filtro CA Estará limitado à  $-12^\circ$ , vide detalhe da Figura 2.5(b).

Ao se limitar o valor da capacitância do filtro CA em até  $0,2$  pu, pode-se garantir um baixo consumo de reativos por parte do filtro. Essa análise pode ser utilizada para dimensionamento de filtros CA como limite superior de projeto. Então, o valor da capacitância do filtro CA é dado por:

$$C_f < 0,2 \frac{S_{ca}}{\omega_{ca} V_{ca}^2} = 0,2C_b, \quad (2.28)$$

onde  $C_f$  é a capacitância do filtro CA,  $S_{ca}$  é a potência aparente processada pelo conversor,  $\omega_{ca}$  é a frequência de operação do barramento CA,  $V_{ca}$  é a tensão RMS de operação do barramento CA e  $C_b$  é a capacitância base. Vale notar que essa fórmula de capacitância determina um limite superior, mas não um inferior.

## 2.4 Estratégias de controle

O CSC monofásico é bidirecional, podendo operar como inversor ou retificador. Sendo esse controle aplicável às topologias monofásicas a serem estudadas neste trabalho, e ser também a base para as estratégias de controle trifásicas, apresentam-se os dois modos de operação dos CSCs monofásicos e suas estratégias de controle.

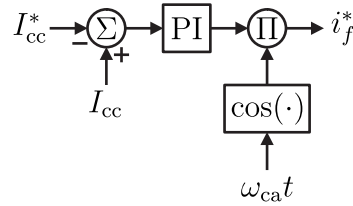


Figura 2.6 – Diagrama de blocos de controle da corrente do barramento CC dos CSIs monofásicos.

### 2.4.1 Inversor fonte de corrente

Ao operar como inversor, o fluxo de potência se dá do barramento CC para o CA, ou seja, um conversor CC-CA. A variável de controle do sistema é o  $m_i$ , que é o índice de modulação da corrente. A partir dela pode-se controlar o barramento CC ou o barramento CA. Quando se controla o barramento CC, visa-se controlar a corrente do indutor do barramento CC. Quando se controla o barramento CA, visa-se controlar diretamente a corrente injetada, potência ou a tensão sobre a carga, sendo este último o modo mais comum. O controle direto de corrente é pouco utilizado, visto que, normalmente, as cargas tem especificações em nível de tensão e/ou potência, e não corrente. Sendo assim, abordam-se o controle da corrente do barramento CC e do barramento CA dos CSIs monofásicos.

#### 2.4.1.1 Controle da corrente do barramento CC

Uma das opções de controle é manter a corrente do barramento CC em um nível desejado. Para tal, alimenta-se o erro da corrente do barramento CC por um controlador PI, que por sua vez irá gerar a amplitude da corrente de referência. Então, multiplica-se a amplitude calculada por uma senoide de fase arbitrária, imaginando alimentar uma carga resistiva e que não há conexão com a rede elétrica. O resultado da multiplicação da amplitude de referência com a senoide é a corrente de referência  $i_f^*$ , que é enviada para a lógica de modulação para comandar as chaves. Tal estratégia é ilustrada na Figura 2.6.

O controle funciona da seguinte forma: caso a corrente CC lida esteja abaixo da corrente CC de referência, deseja-se que menos potência seja enviada para o barramento CA (carga), logo, deseja-se que o valor de pico da corrente  $i_f^*$  diminua. Com isso, a corrente no barramento CC irá crescer até atingir o valor desejado. Caso a corrente CC lida seja maior que a corrente CC de referência, deseja-se que o valor de pico de  $i_f^*$  aumente, ou seja, que o barramento CA receba mais potência e que o barramento CC tenha menos potência, diminuindo a corrente do barramento CC.

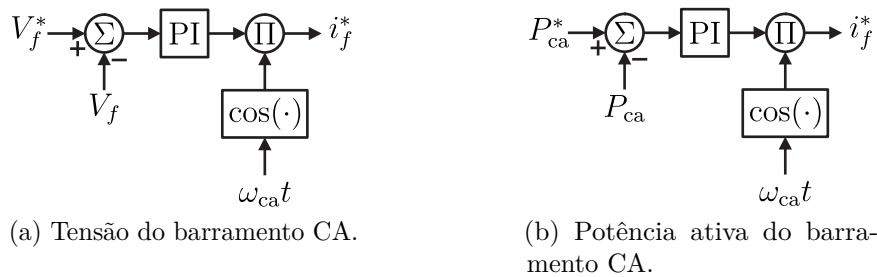


Figura 2.7 – Diagrama de blocos de controle do CSC monofásico.

### 2.4.1.2 Controle do barramento CA

Duas opções para controle do barramento CA são discutidas nesta seção, que podem se resumir à mesma lógica. Caso deseje-se controlar a potência ou a tensão de saída, a ideia é a mesma: caso o valor da grandeza lida esteja abaixo do desejado, deve-se aumentar o valor de pico de  $i_f^*$ , fornecendo mais potência para o barramento CA; caso contrário, diminui-se o valor de pico de  $i_f^*$ . Tal estratégia é simples, porém eficaz. Vale notar que ao se controlar a tensão de saída ou a potência, faz-se necessário ler a tensão de saída. Essas estratégias são ilustradas na Figura 2.7.

Vale notar que para se utilizar o controle de barramento CA, deve haver alguma outra forma de controlar o barramento CC. Uma solução seria, por exemplo, ter um retificador controlando o barramento CC, então o inversor enxergaria o barramento CC como uma fonte de corrente controlada. Caso não se utilize outro conversor para controlar o barramento CC, não se pode garantir que a corrente irá estabilizar em um valor seguro para o conversor.

O controle funciona da seguinte forma: caso a grandeza CA lida esteja abaixo da grandeza CA de referência, deseja-se que mais potência seja enviada para o barramento CA (carga), logo, deseja-se que o valor de pico da corrente  $i_f^*$  aumente. Com isso, a grandeza do barramento CA irá crescer até atingir o valor desejado. Caso a grandeza CA lida seja maior que a grandeza CA de referência, deseja-se que o valor de pico de  $i_f^*$  diminua, ou seja, que o barramento CA receba menos potência, diminuindo a grandeza do barramento CA.

### 2.4.2 Retificador fonte de corrente

Quando operando como retificador, usualmente, deseja-se controlar a corrente da carga/barramento CC. Para tal, visando operar com fator de potência unitário, utiliza-se um ciclo travado por fase (*phase-locked loop* - PLL) para sincronizar a tensão  $v_f$  e a corrente  $i_f$  de entrada. A partir do PLL pode-se obter a senoide (fase e frequência) de referência. Para se obter a amplitude da corrente  $i_f^*$  utiliza-se um controlador PI, que

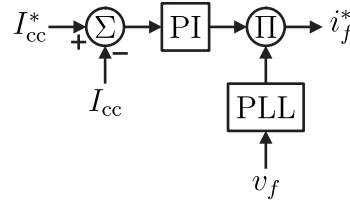


Figura 2.8 – Diagrama de blocos de controle da corrente do barramento CC do CSR monofásico.

recebe o erro da corrente do barramento CC de referência subtraída da corrente CC lida.

Ao se subtrair a corrente do barramento CC lida da de referência, tem-se a seguinte lógica: caso a corrente lida seja menor que a de referência, aumenta-se o valor de pico da corrente  $i_f^*$ , aumentando a potência enviada para o barramento CC, logo aumentando a corrente do barramento CC. Caso contrário, diminui-se o valor de pico de  $i_f^*$ , reduzindo a potência enviada para o barramento CC. Aliando essa estratégia do controle de pico de  $i_f^*$  com a senoide obtida a partir do PLL, gera-se a corrente de referência  $i_f^*$ , que é utilizada pela modulação para comandar as chaves do retificador. Tal estratégia é ilustrada na Figura 2.8.

## 2.5 Resultados de simulações e experimentais

De modo a validar a teoria apresentada neste capítulo, são apresentados resultados de simulações e experimentais. O cenário de teste é composto de uma fonte monofásica alimentando uma carga resistiva através de um CSC monofásico operando como retificador (Figura 2.1(b)). O controle utilizado visa manter a corrente do barramento CC em um valor específico (Figura 2.8). Vale notar a necessidade de um PLL para sincronização da corrente e tensão de entrada, visando operar com fator de potência unitário.

Os parâmetros dos componentes utilizados são listados na Tabela 2.2, que são os seguintes: capacitância do filtro CA  $C_f$ ; frequência CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; potência da carga  $P_i$ ; passo de cálculo da simulação  $T_s$ ; tensão da fonte CA  $V_{ca}$ .

Os resultados de simulação foram obtidos no MATLAB®/Simulink®, usando a biblioteca SimPowerSystems™. O protótipo utilizado é apresentado no Anexo A. No caso das simulações, consideraram-se os valores típicos apresentados nas fichas de dados de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

Pelos resultados da Figura 2.9, percebe-se que apesar do funcionamento do conversor

Tabela 2.2 – Parâmetros do cenário de teste do conversor

Parâmetro	Valor
$2\Delta I_{cc}$	2.2 A
$C_f$	10 $\mu$ F
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	3 mH
$L_{cc}$	67 mH
$P_l$	200 W
$T_s$	2 $\mu$ s
$V_{ca}$	110 V

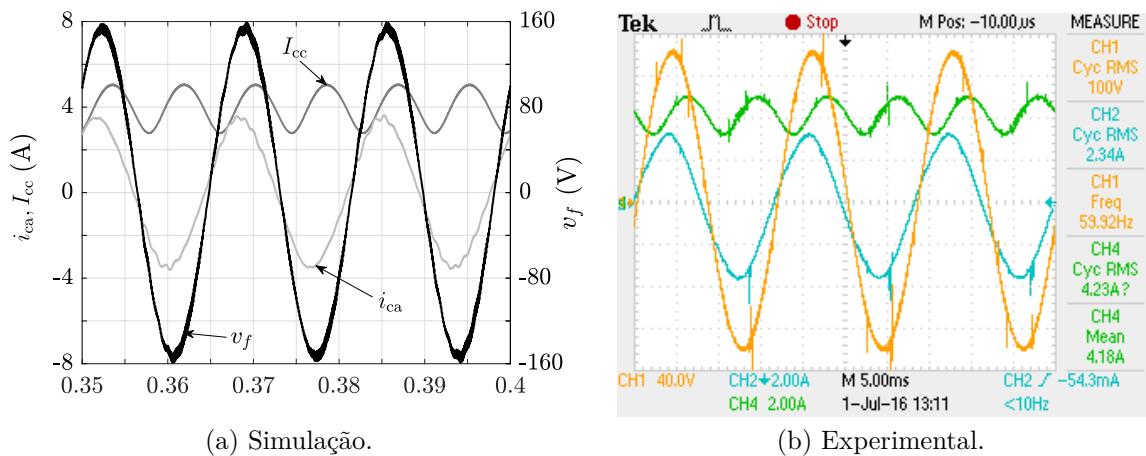


Figura 2.9 – Resultado de simulação e experimental do CSC monofásico.

ser bem sucedido, com fator de potência próximo à unidade e corrente do barramento CC controlada em 4 A, mesmo havendo uma oscilação no barramento CC. Essa oscilação ocorre na segunda harmônica da frequência do barramento CA  $2f_{ca}$  e é algo intrínseco de sistemas monofásicos (ambos fonte de corrente e de tensão).

Enquanto que em VSCs pode-se utilizar capacitores com valores altos de capacitância, isso é algo indesejado em CSCs: tão maior a indutância, maior o volume do indutor; além disso, tão maior a indutância mais cobre será utilizado na construção do indutor, logo, as perdas por condução serão maiores. Apesar disso, os resultados validam a teoria apresentada para o CSR monofásico: modulação, dimensionamento e controle. A oscilação do barramento CC esperada baseada nos cálculos teóricos era de 2.2 A, enquanto que nos resultados a oscilação ficou em torno de 2 A.



## 2.6 Conclusão

Neste capítulo apresentou-se o CSC monofásico visando criar uma base para as topologias avançadas a serem estudadas nesta Parte I deste trabalho. Buscou-se mostrar seu princípio de funcionamento, modulação, dimensionamento de seus elementos reativos e algumas técnicas de controle.

A partir de resultados de simulação e experimentais, pode-se validar a modulação, o dimensionamento e a operação/controlado como retificador. Ao final observou-se que a potência oscilatória do barramento CC, intrínseca a sistemas monofásicos, é um grande ponto negativo para os CSCs. A solução de aumentar a indutância do barramento CC tornaria os conversores ainda menos competitivos com os VSCs.

Nos capítulos seguintes, busca-se contornar a baixa eficiência e baixa densidade de potência desses conversores com alterações estratégicas em suas topologias e/ou técnicas de controle. Assim, desenvolvem-se topologias que busquem aproximar os CSCs cada vez mais aos VSCs em termos de eficiência e densidade de potência.



# 3

## Retificadores fonte de corrente monofásicos assimétricos

### 3.1 Introdução

Este capítulo estuda uma família de retificadores fonte de corrente monofásicos assimétricos com capacidade de operar com fator de potência unitário, mesmo tendo um número de chaves ativas reduzido. Tomando o cenário apresentado na Figura 3.1, insere-se um CSR num sistema monofásico alimentando uma carga resistiva. Em [35, 36] são apresentados dois conversores com função de correção de fator de potência (*power factor correction* - PFC) assimétricos, todavia elas apresentam até 10 chaves. Tal quantidade de chaves implica em custos e perdas maiores: a troca do conjunto chave ativa + diodo em série com um circuito de acionamento (driver) por apenas um diodo, resulta diretamente na redução do custo total do conversor; em uma análise similar, substituir a associação chave ativa + diodo em série por apenas um diodo resultará em menores perdas por condução, que são o tipo de perda predominante nos CSCs. Já em [37, 38, 18] são apresentadas topologias de PFCs fonte de tensão, sendo algumas delas base para os CSRs deste capítulo através do princípio da dualidade.

As topologias estudadas neste capítulo tomam por base uma ponte-H composta somente de chaves ou uma ponte-H composta somente de diodos. Enquanto uma é totalmente controlável, a outra é totalmente não controlável. Tratando-se de chaves, o CSC monofásico apresentará maiores perdas do que a ponte-H de diodos. Por outro lado, a ponte-H de diodos não permite controlar a corrente do barramento CC.

Visando uma solução intermediária que seja adequável para cenários retificadores, pode-se fazer a combinação dessas topologias resultar em um retificador parcialmente

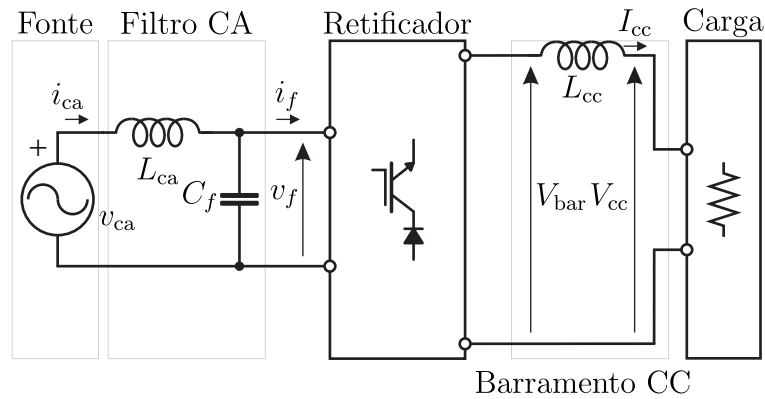


Figura 3.1 – Cenário de aplicação dos retificadores fonte de corrente monofásicos assimétricos.

controlável. Com isso, espera-se reduzir perdas e o número de chaves ativas (quando comparado ao CSC monofásico). Todavia, essas topologias assimétricas são unidirecionais e demandam uma sincronização entre corrente e tensão de entrada. Essas limitações de operação são, na verdade, condições normais de operação de alguns cenários (como carregadores de baterias, por exemplo). Sendo assim, tendo em mente que os novos retificadores terão uma aplicação específica, desenvolvem-se as novas topologias e suas modulações por largura de pulso (*pulse-width modulations* - PWMs) e verifica-se a sua exequibilidade. Ao final do estudo, faz-se uma análise comparativa dos conversores, com intuito de eleger o melhor baseado em algumas figuras de mérito.

São estudadas seis topologias, nomeadas da seguinte forma:

- *leg asymmetric* (LA): topologia cujas chaves de um braço (*leg*) do CSC monofásico são substituídas por diodos;
- *negative asymmetric* (NA): topologia cujas chaves superiores (semiciclo positivo) do CSC monofásico são substituídas por diodos, logo, as chaves inferiores (semiciclo negativo) são as ativas;
- *positive asymmetric* (PA): topologia cujas chaves inferiores (semiciclo negativo) do CSC monofásico são substituídas por diodos, logo, as chaves superiores (semiciclo positivo) são as ativas;
- *buck-type in the AC side* (BAC): variação da topologia ponte a diodo convencional, com a adição de uma chave bidirecional no barramento CA, permitindo-se controlar a corrente do barramento CC;
- *buck-type in the DC side* (BDC): variação da topologia ponte a diodo convencional, com a adição de um conversor tipo abaixador no barramento CC, permitindo-se controlar a corrente do barramento CC;

- *one-switch* (OS): variação da topologia ponte a diodo convencional, com a adição de dois diodos e uma chave, permitindo-se controlar a corrente do barramento CC.

Evidencia-se que as topologias são adaptações de topologias fonte de tensão, mas agora com o elemento reativo do barramento CC sendo um indutor, ou são modificações da topologia fonte de corrente ponte-H monofásica. Destaca-se também que as topologias PA e NA são virtualmente iguais, mas são apresentadas separadamente visto que serão reutilizadas separadamente na Parte II deste trabalho.

Para fins de classificação, subdivide-se as topologias apresentadas em dois tipos. A primeira é chamada de *dual switch family* (DS), pois sempre apresentam duas chaves ativas, representada pelas topologias: CSR, LA, PA e NA. Essas configurações já foram estudadas em VSRs [18], mas não em CSRs. A segunda é chamada de *single switch family* (SS), pois sempre apresentam uma chave ativa, representada pelas topologias: OS, BDC e BAC. A OS é baseada na topologia trifásica apresentada em [39], a BDC em [40] e a BAC em [41].

Vale lembrar que, sendo CSCs, a complementariedade desses conversores se dá na horizontal, até mesmo para a complementariedade entre chave e diodo. Por exemplo: no caso do CSR,  $h$  e  $\bar{h}$  são um par complementar; no caso do LA,  $h$  e  $d_{\bar{h}}$  são um par complementar; e no caso do NA,  $d_h$  e  $d_{\bar{h}}$  são um par complementar. Todos os conversores estudados são apresentados na Figura 3.2.

## 3.2 Operação e modulação

De modo a montar a tabela de estados dos conversores, equaciona-se a operação de cada um. Listam-se as correntes de entrada  $i_f$  e tensões do barramento CC  $V_{\text{bar}}$  de cada conversor, a saber:

LA:

$$i_f = \begin{cases} D_h I_{cc}, & \text{se } v_f > 0, \\ -D_l I_{cc}, & \text{se } v_f \leq 0, \end{cases} \quad \text{e } V_{\text{bar}} = \begin{cases} D_h v_f, & \text{se } v_f > 0, \\ -D_l v_f, & \text{se } v_f \leq 0; \end{cases} \quad (3.1)$$

NA:

$$i_f = \begin{cases} D_{\bar{l}} I_{cc}, & \text{se } v_f > 0, \\ -D_l I_{cc}, & \text{se } v_f \leq 0, \end{cases} \quad \text{e } V_{\text{bar}} = \begin{cases} D_{\bar{l}} v_f, & \text{se } v_f > 0, \\ -D_l v_f, & \text{se } v_f \leq 0; \end{cases} \quad (3.2)$$

PA:

$$i_f = \begin{cases} D_h I_{cc}, & \text{se } v_f > 0, \\ -D_{\bar{h}} I_{cc}, & \text{se } v_f \leq 0, \end{cases} \quad \text{e } V_{\text{bar}} = \begin{cases} D_h v_f, & \text{se } v_f > 0, \\ -D_{\bar{h}} v_f, & \text{se } v_f \leq 0; \end{cases} \quad (3.3)$$

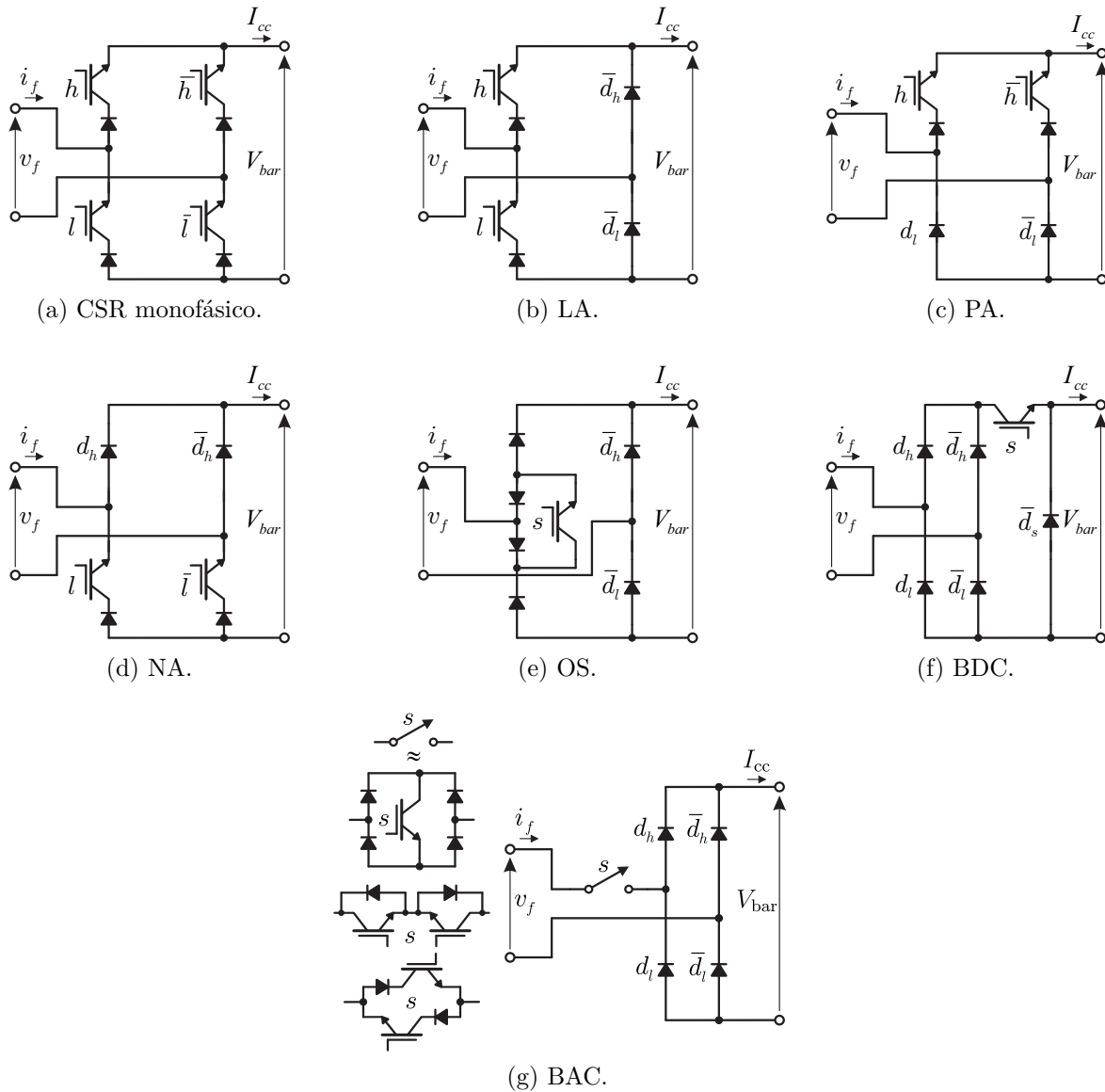


Figura 3.2 – Retificadores fonte de corrente assimétricos monofásicos.

BAC, BDC e OS:

$$i_f = \begin{cases} D_s I_{cc}, & \text{se } v_f > 0, \\ -D_s I_{cc}, & \text{se } v_f \leq 0, \end{cases} \quad \text{e } V_{\text{bar}} = \begin{cases} D_s v_f, & \text{se } v_f > 0, \\ -D_s v_f, & \text{se } v_f \leq 0; \end{cases} \quad (3.4)$$

onde  $D$  é o ciclo de trabalho da chave indicada pelo subíndice, dado por  $D = t/T_{\text{ch}}$ , sendo  $t$  o tempo de condução durante um período de chaveamento  $T_{\text{ch}}$ .

A Tabela 3.1 lista todos os estados dos conversores deste capítulo, sendo “1” correspondente à chave fechada (a conduzir), e “0” à chave aberta (sem conduzir). Percebe-se então que todos os conversores podem ser comandados por uma modulação simples, comparando a corrente de referência com uma onda triangular de alta frequência de modo a operar com uma PWM unipolar.

Tabela 3.1 – Estados dos CSR monofásicos assimétricos

	LA		NA		PA		SS	
Chave	$h$	$l$	$h$	$l$	$s$	$I_f$	Estado	
$v_f > 0$	1	0	0	1	1	$I_{cc}$	I	
	0	0	1	0	0	0	II	
$v_f \leq 0$	0	1	1	0	1	$-I_{cc}$	III	
	0	0	0	1	0	0	IV	

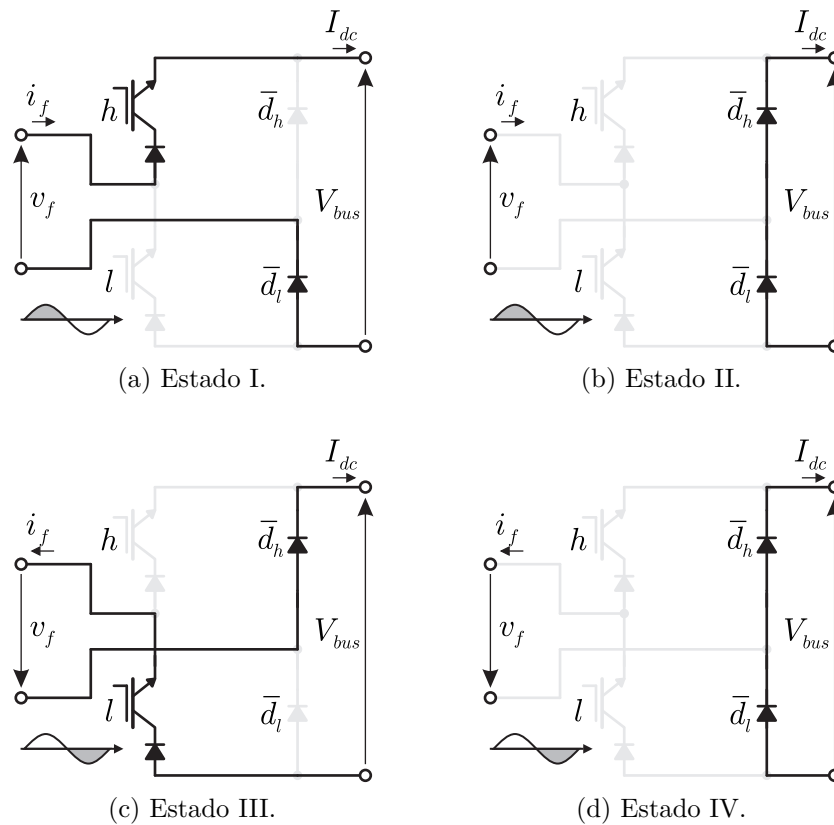


Figura 3.3 – Estados do LA de acordo com a Tabela 3.1.

Baseado na Tabela 3.1, ilustram-se todos os estágios possíveis de cada conversor: LA, Figura 3.3; NA, Figura 3.4; PA, Figura 3.5; BAC, Figura 3.6; BDC, Figura 3.7; OS, Figura 3.8. Vale notar que os estados proibidos não foram considerados, tais como um diodo inversamente polarizado conduzindo.

Todas as seis topologias propostas necessitam de modificações na PWM convencional do CSC monofásico, apresentado anteriormente. Enquanto algumas PWMs são de mais fácil implementação, como é o caso do LA, algumas outras precisam de uma lógica adicional para que o conversor opere corretamente. Três novas PWMs são apresentadas: uma para o LA; uma para os NA e PA; e uma para a família *single-switch* (BAC, BDC e OS).

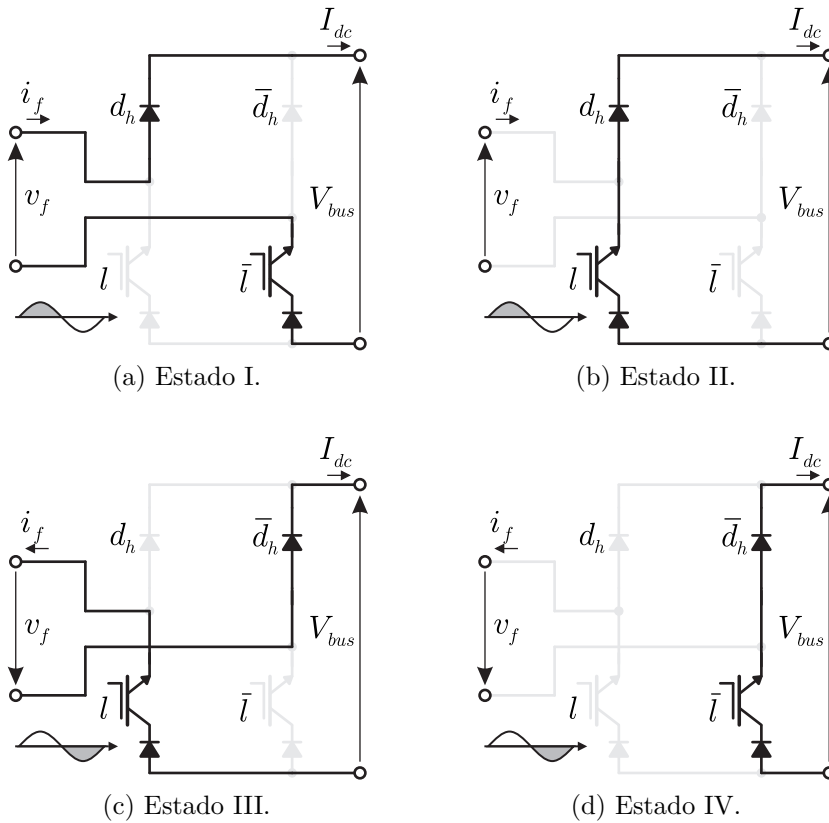


Figura 3.4 – Estados do NA de acordo com a Tabela 3.1.

### 3.2.1 Leg-asymmetric (LA)

A nova modulação para o LA é a mais simples das apresentadas neste capítulo. Ela toma por base a complementariedade em linha nativa dos CSCs. Sabendo que, obrigatoriamente:  $h$  ou  $\bar{h}$  conduz; e que  $l$  ou  $\bar{l}$  conduz, pode-se substituir as duas chaves de um braço por diodos e usar a mesma modulação utilizada para o CSC monofásico. Então, o caminho possível para a corrente a cada ciclo de chaveamento só poderá ser pela chave daquela linha quando ela estiver fechada, ou pelo diodo daquela linha quando a chave estiver aberta.

Sabendo disso, e tendo a Tabela 3.1 como referência, percebe-se que para cada polaridade da tensão de entrada  $v_f$  (positivo e negativo), tem-se dois estados possíveis. Quando  $v_f > 0$ , o diodo  $\bar{d}_l$  estará polarizado, logo, conduzindo. Durante o Estado I,  $h$  conduz e o barramento CA fornece potência para a carga e para o indutor do barramento CC. Durante o Estado II,  $h$  é aberta e um caminho de roda livre é criado através dos diodos  $\bar{d}_h$  e  $\bar{d}_l$ , descarregando o indutor do barramento CC e alimentando a carga.

Quando  $v_f < 0$ , o diodo  $d_h$  estará polarizado, logo, conduzindo. Durante o Estado III,  $l$  conduz e o barramento CA fornece potência para a carga e para o indutor do barramento CC. Durante o Estado IV,  $l$  é aberta e um caminho de roda livre é criado



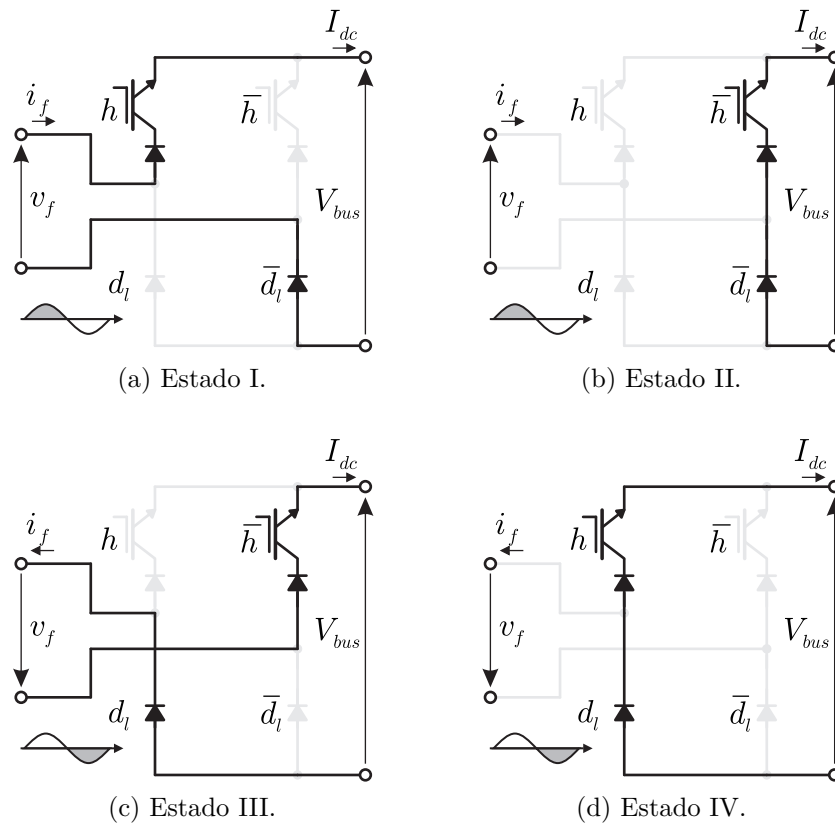


Figura 3.5 – Estados do PA de acordo com a Tabela 3.1.

através dos diodos  $d_{\bar{l}}$  e  $d_l$ , descarregando o indutor do barramento CC e alimentando a carga.

A partir do princípio da complementariedade em linha, pode-se, então, utilizar a mesma modulação utilizada para o CSC monofásico, tomando apenas o sinal das chaves principais. Desta forma, a complementariedade é feita, indiretamente, ao se abrir as chaves principais, fazendo com que a corrente agora passe, obrigatoriamente, pelos diodos. Essa lógica é apresentada na Figura 3.9.

### 3.2.2 *Negative-* (NA) e *positive-asymmetric* (PA)

A modulação dos conversores NA e PA é semelhante, tal como as próprias topologias o são. Enquanto que o NA tem diodos na parte superior e chaves na parte inferior, o PA tem diodos na parte inferior e chaves na parte superior.

Para o caso do PA, quando  $v_f > 0$  o diodo  $d_{\bar{l}}$  é diretamente polarizado e passa a conduzir. No Estado I, conforme a Tabela 3.1, a chave  $h$  irá conduzir, logo, o conversor irá alimentar a carga e carregar o indutor do barramento CC. Durante o Estado II,  $\bar{h}$  conduz, criando um caminho de roda livre juntamente com o diodo  $d_l$ . Logo, quando  $v_f > 0$ ,  $h$  será a chave principal; e  $\bar{h}$  será a chave complementar, responsável pela roda livre.

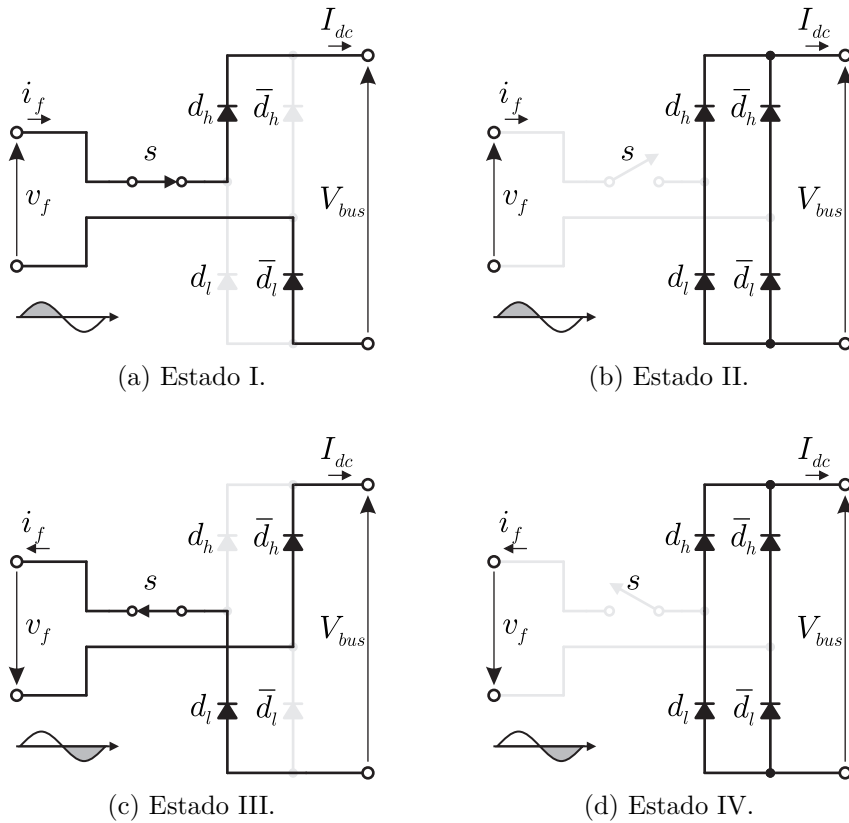


Figura 3.6 – Estados do BAC de acordo com a Tabela 3.1.

Quando  $v_f < 0$ , Estados III e IV, o cenário se inverte. O diodo  $d_l$  estará diretamente polarizado e passa a conduzir. No Estado III, conforme a Tabela 3.1, a chave  $\bar{h}$  irá conduzir, logo, o conversor irá alimentar a carga e carregar o indutor do barramento CC. Durante o Estado IV,  $h$  conduz, criando um caminho de roda livre juntamente com o diodo  $d_l$ . Logo, quando  $v_f < 0$ ,  $\bar{h}$  será a chave principal; e  $h$  será a chave complementar, responsável pela roda livre.

Percebe-se então que a cada troca de polaridade da tensão de entrada, ou da corrente de entrada, a chave principal e a complementar (roda livre) precisam ser alternadas. Para garantir essa alternância entre as chaves, faz-se uso de uma porta lógica XOR, cujas entradas são um detector de polaridade (0 para o semiciclo negativo, 1 para o semiciclo positivo) e o módulo da corrente de referência. Ao se utilizar uma porta XOR, com uma das entradas sendo um detector de polaridade, a saída da operação lógica resultará na alternância entre chave principal e complementar.

Uma vez de posse da informação da polaridade da corrente de referência do conversor, basta que a outra entrada da porta XOR seja o valor absoluto da corrente de referência. Sendo assim, essa lógica é apresentada na Figura 3.10.

Vale notar que, tal qual apresentado na Figura 3.10, o NA terá uma lógica semelhante: o comando da chave  $l$  do NA é o mesmo que o da chave  $\bar{h}$  do PA; e o comando da

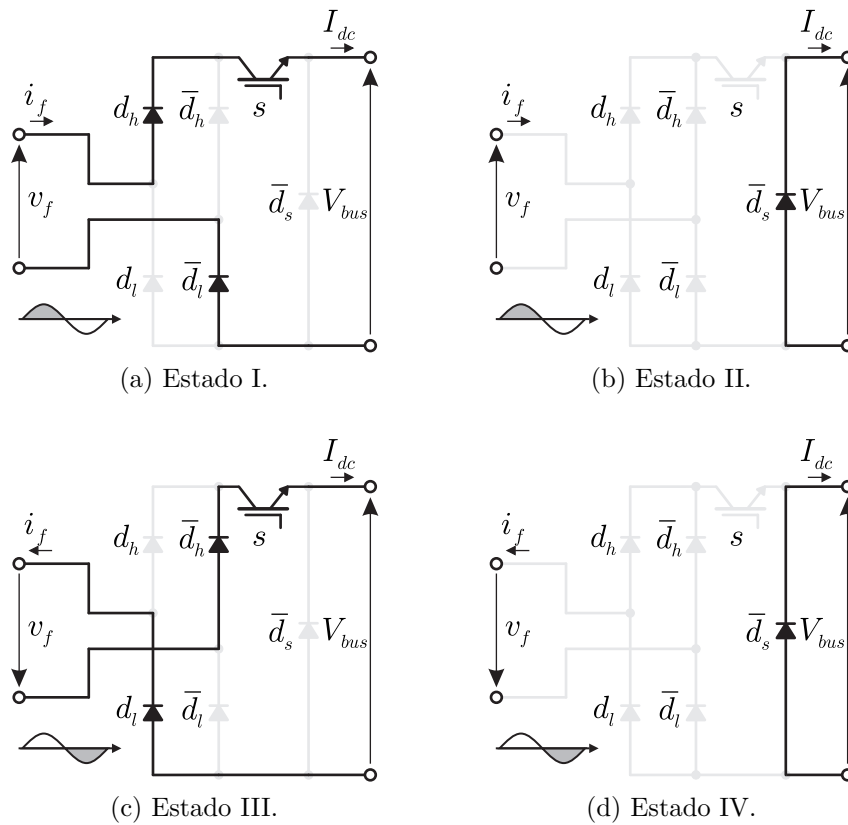


Figura 3.7 – Estados do BDC de acordo com a Tabela 3.1.

chave  $\bar{l}$  do NA é o mesmo que o da chave  $h$  do PA. Dado que agora as chaves inferiores serão as ativas, essa inversão da lógica da modulação do PA é necessária para que o NA opere corretamente.

### 3.2.3 *Single-switch* (BAC, BDC e OS)

Para a família SS, a polaridade da corrente de entrada não é necessária para o funcionamento da modulação, ao contrário dos casos anteriores. Basta então tomar o valor absoluto da corrente de referência, e acionar a única chave de cada conversor durante o valor calculado.

Logo, quando a chave  $s$  estiver conduzindo, a carga é alimentada e o indutor do barramento CC carregado. Quando a chave  $s$  estiver aberta, forma-se o caminho de roda livre pelos seguintes diodos: BAC, diodos  $d_h$ ,  $\bar{d}_h$ ,  $d_l$  e  $\bar{d}_l$ ; BDC, diodo  $\bar{d}_s$ ; e OS, diodos  $\bar{d}_h$  e  $\bar{d}_l$ . O diagrama de blocos PWM dessa família de conversores é apresentado na Figura 3.11.

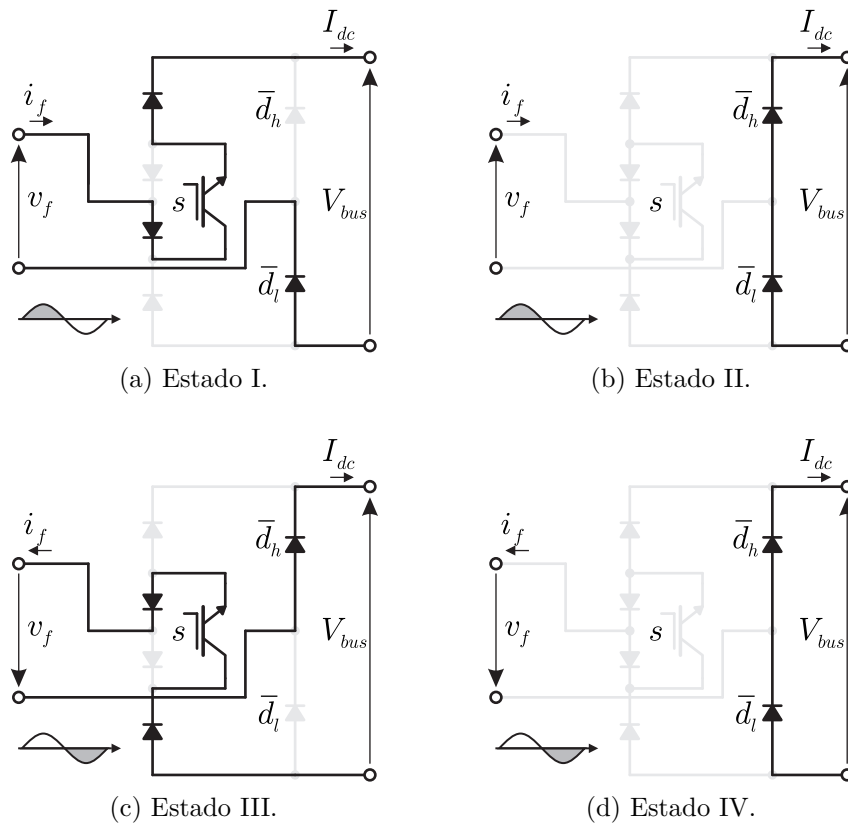


Figura 3.8 – Estados do OS de acordo com a Tabela 3.1.

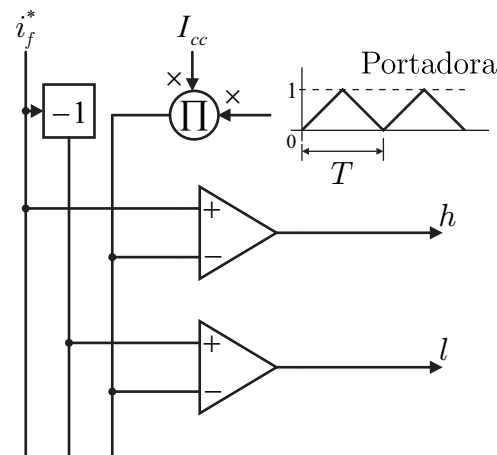


Figura 3.9 – Diagrama de blocos PWM para o conversor LA.

### 3.3 Resultados de simulações e experimentais

De modo a validar a teoria apresentada neste capítulo, são apresentados resultados de simulações e experimentais dos conversores apresentados. Vale notar que o diagrama de controle da corrente do barramento CC utilizado foi o apresentado no Capítulo 2.

O cenário de testes é o mesmo apresentado na Figura 3.1: alimenta-se de uma carga

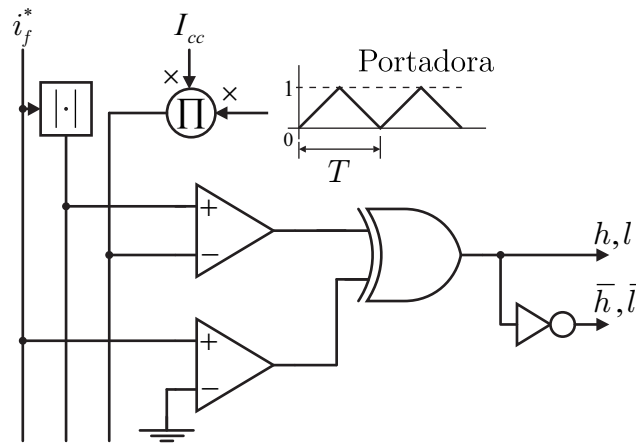


Figura 3.10 – Diagrama de blocos PWM para os conversores NA e PA.

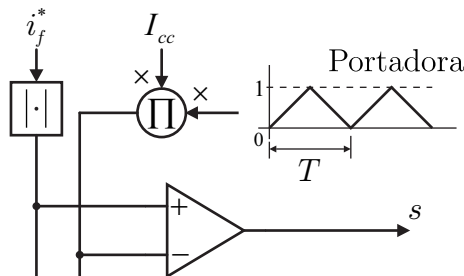


Figura 3.11 – Diagrama de blocos PWM para a família SS.

Tabela 3.2 – Parâmetros do cenário de teste dos conversores

Parâmetro	Valor
$C_f$	10 $\mu\text{F}$
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	3 mH
$L_{cc}$	67 mH
$P_l$	200 W
$T_s$	2 $\mu\text{s}$
$V_{ca}$	110 V

resistiva a partir de uma fonte CA monofásica através do conversor. Os parâmetros de teste são listados na Tabela 3.2: capacitância do filtro CA  $C_f$ ; frequência da fonte CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; potência ativa da carga  $P_l$ ; passo de cálculo da simulação  $T_s$ ; e tensão da fonte CA  $V_{ca}$ .

Os resultados de simulações foram obtidos no MATLAB<sup>®</sup>/Simulink<sup>®</sup>, usando a biblioteca SimPowerSystems<sup>™</sup>. O protótipo utilizado para os resultados experimentais é apresentado no Anexo A. No caso das simulações, consideraram-se os valores típicos

Tabela 3.3 – Comparação do número total de chaves e número de chaves conduzindo

Conversor		CSR	LA	PA	NA	OS	BDC	BAC
Total de chaves		4	2	2	2	1	1	1
Total de diodos		4	4	4	4	6	5	4
Estado ativo	Chaves conduzindo	2	1	1	1	1	1	1
	Diodos conduzindo	2	2	2	2	3	2	2
Estado nulo	Chaves conduzindo	2	0	1	1	0	0	0
	Diodos conduzindo	2	2	2	2	2	1	2

apresentados nas fichas de dados de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

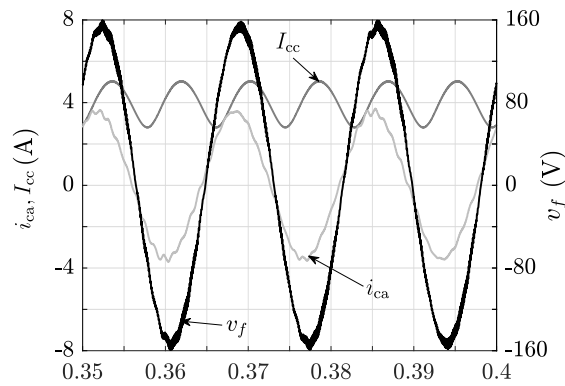
Os resultados de simulações da família SS são apresentados na Figura 3.12. Os resultados do LA são apresentados na Figura 3.13, os do NA na Figura 3.14 e os do PA na Figura 3.15. Pode-se notar que todos os conversores funcionaram corretamente, bem como o controle que manteve a corrente do barramento CC controlada em 4 A. Destaca-se também o sincronismo entre corrente e tensão de entrada, atestando a eficácia do *phase-locked loop* (PLL).

Tais resultados validam as topologias e suas respectivas modulações, mas não elege qual é melhor ou pior. Visando fazer uma análise mais detalhada das topologias, toma-se uma análise por simulação de todas elas em termos de eficiência (potência de saída dividida pela potência de entrada) e distorção harmônica total (*total harmonic distortion* - THD). Tal análise visa eleger a melhor topologia, visto que os resultados até então as mantém em pé de igualdade.

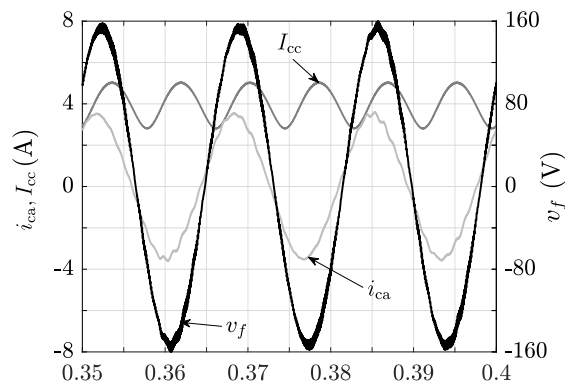
A análise comparativa foi feita em ambiente de simulação com todas as topologias. Tal opção visa estabelecer exatamente o mesmo cenário para todos os conversores, eliminando eventuais interferências presentes no cenário real/experimental. Três figuras de mérito foram eleitas: número total de chaves passivas (diodos) e de chaves ativas; eficiência  $\eta$  (potência de saída dividida pela potência de entrada); e THD da corrente da fonte CA  $i_{ca}$ .

A Tabela 3.3 lista o número total de chaves de cada conversor, bem como o número de chaves conduzindo em cada período de chaveamento dos conversores. Vale notar que a chave bidirecional do BAC é considerada como uma única chave. A Tabela 3.4 lista a eficiência e THD de cada conversor. Os valores da família *dual switch* são apresentados na Figura 3.16 e os da família *single switch* na Figura 3.17.

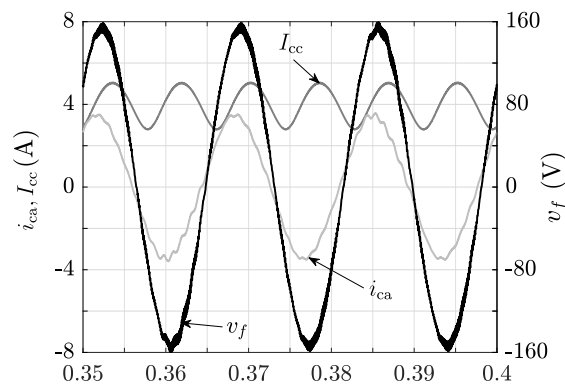
Em termos de quantidade total de chaves, a partir da Tabela 3.3, percebe-se que o CSR monofásico é o pior caso, visto que apresenta quatro chaves ativas e quatro diodos, cuja composição forma as chaves com bloqueio reverso de corrente. Já o BAC é o conversor com o menor número de chaves: uma chave ativa e quatro diodos.



(a) BAC.



(b) BDC.



(c) OS.

Figura 3.12 – Resultados de simulações da família SS.

Nas Tabelas 3.4, 3.5, 3.6, 3.7 e 3.8, listam-se as eficiências e THDs dos conversores para vários valores de índice de modulação  $m_i$ . As tabelas contabilizam apenas as perdas por condução, usando os parâmetros de resistência dinâmica e queda de tensão nos IGBTs e diodos (listados no Anexo A) como especificado em suas fichas técnicas para o nível de corrente específico em cada ponto de operação. As tabelas são transcritas visualmente para a Figura 3.16, apresentando os resultados da família DS, e para a Figura 3.17, apresentando os resultados da família SS. Ao realizar uma análise em vários pontos de operação, pode-se

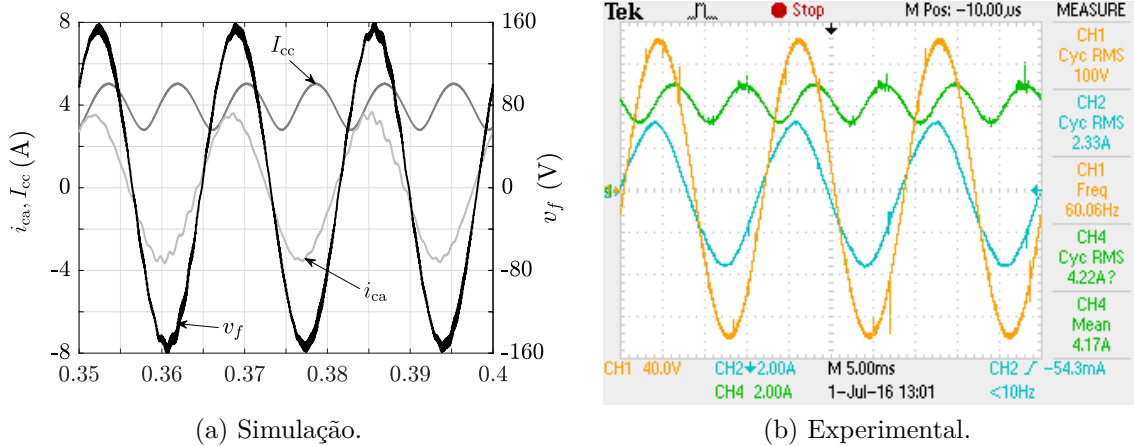


Figura 3.13 – Resultado de simulação e experimental do LA.

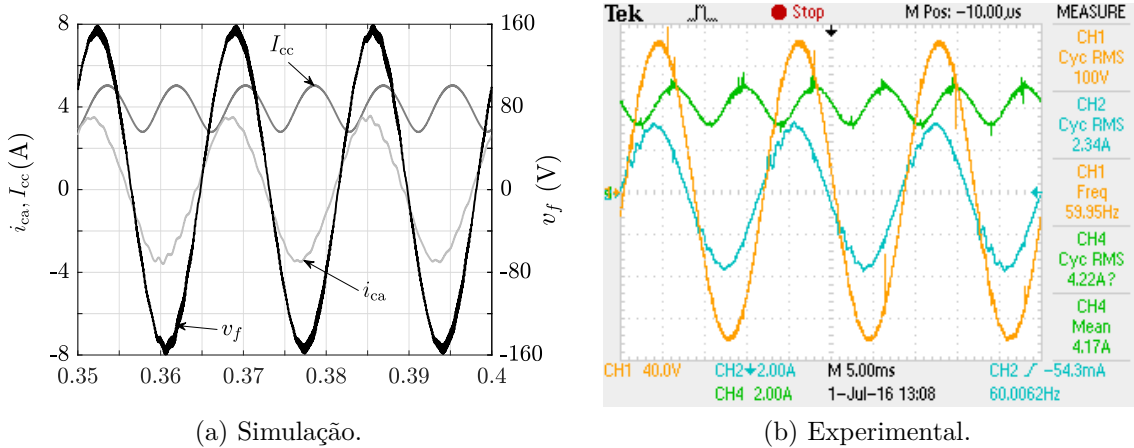


Figura 3.14 – Resultado de simulação e experimental do NA.

Tabela 3.4 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para  $m_i = 1$

Conversor	CSR	LA	NA	PA	BAC	BDC	OS
$\eta$ (%)	91,57	91,64	92,19	92,19	90,44	91,79	90,41
THD (%)	1,75	1,87	2,03	2,03	1,86	1,56	2,23

avaliar melhor os conversores.

Em termos de distorção harmônica total, houve uma variação entre os melhores e os piores a depender do ponto de operação. De forma geral, o CSR monofásico e o BDC apresentaram os melhores resultados. Já os NA e PA apresentaram os piores resultados em vários pontos de operação.

Em termos de eficiência, os NA e PA demonstraram ser os mais eficientes em quase todos os pontos de operação. Quando não o eram, estavam bem próximos do conversor mais eficiente daquele ponto de operação específico. Já o OS apresentou a pior eficiência



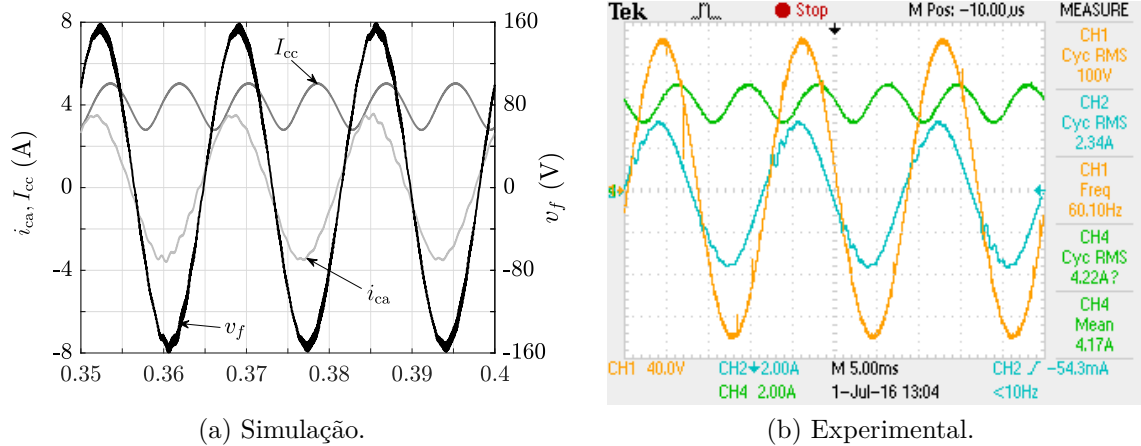


Figura 3.15 – Resultado de simulação e experimental do PA.

Tabela 3.5 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para  $m_i = 0,8$

Conversor	CSR	LA	NA	PA	BAC	BDC	OS
$\eta$ (%)	91,44	91,00	92,11	92,11	89,16	91,24	89,08
THD (%)	3,67	4,01	3,82	4,00	3,62	3,35	3,23

Tabela 3.6 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para  $m_i = 0.6$

Conversor	CSR	LA	NA	PA	BAC	BDC	OS
$\eta$ (%)	90,53	91,38	89,61	91,38	86,98	89,96	86,92
THD (%)	4,17	4,43	4,43	4,60	4,56	3,94	4,52

em todas as situações, algo esperado visto a sua grande quantidade de chaves conduzindo por ciclo de chaveamento.

Vale notar que todos os conversores apresentaram desempenho semelhante. Por exemplo, para  $m_i \geq 0,6$ , todos apresentaram THD inferior a 5%. Já em termos de rendimento, mesmo para  $m_i = 1$ , apenas os conversores PA e NA apresentaram uma eficiência superior a 92%. Tal resultado se deve ao fato de utilizar chaves ativas em série com diodos (na família DS), algo necessário, sendo um dos principais pontos negativos dos CSCs.

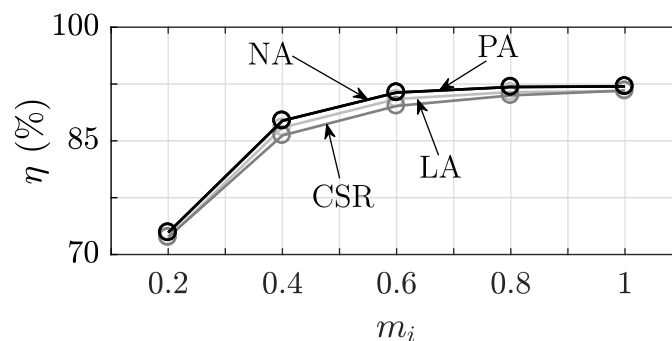
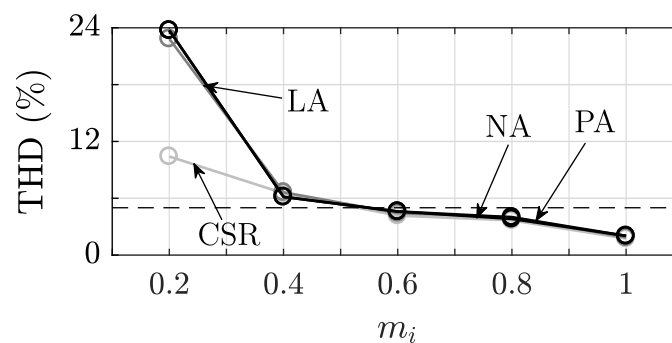
Sendo assim, com base nos resultados de simulação, experimentais e análise comparativa, seleciona-se o NA e o PA como os melhores conversores propostos neste capítulo. Mesmo com uma baixa densidade de potência devido ao barramento CC, essas topologias contribuem para o desenvolvimento dos CSCs, uma vez que mitigam suas perdas por condução sem haver uma grande piora nos THDs.

Tabela 3.7 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para  $m_i = 0,4$ 

Conversor	CSR	LA	NA	PA	BAC	BDC	OS
$\eta$ (%)	86,76	85,72	87,66	87,66	82,27	86,26	82,27
THD (%)	6,53	6,63	6,15	6,15	6,30	5,70	5,50

Tabela 3.8 – Dados comparativos de simulações dos CSRs monofásicos assimétricos para  $m_i = 0,2$ 

Conversor	CSR	LA	NA	PA	BAC	BDC	OS
$\eta$ (%)	72,25	72,30	72,90	72,90	69,68	72,79	68,89
THD (%)	10,41	22,84	23,73	23,73	23,99	12,62	23,45

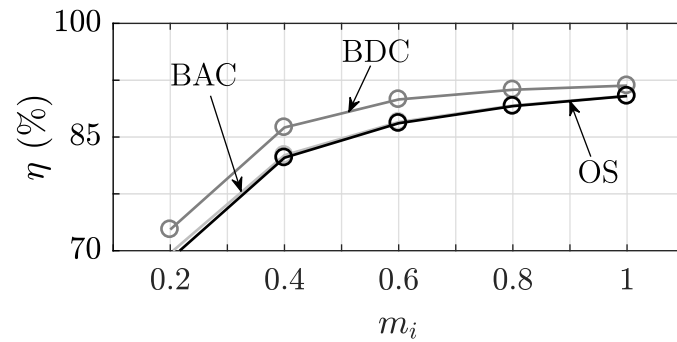
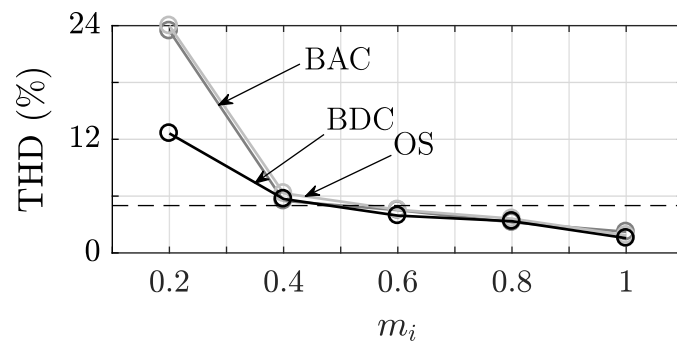
(a) Eficiência  $\eta$ .

(b) THD.

Figura 3.16 – Gráficos comparativos de simulações da eficiência e THD para a família DS.

### 3.4 Conclusão

A exemplo de outras aplicações de eletrônica de potência, as topologias de retificadores monofásicos em sua maioria são fonte de tensão. Todavia os CSCs são uma opção viável para diversas soluções de engenharia. Esse capítulo apresentou seis topologias de CSRs monofásicos, visando reduzir o número de chaves e/ou perdas quando um CSC monofásico venha a operar exclusivamente como retificador. As topologias apresentadas tomam por base o CSC monofásico (totalmente controlável) ou uma ponte a diodos (não controlável). Fazendo a substituição e/ou conexão de chaves ativas e diodos, obtêm-se os

(a) Eficiência  $\eta$ .

(b) THD.

Figura 3.17 – Gráficos comparativos de simulações da eficiência e THD para a família SS.

conversores estudados neste capítulo. Apesar da redução do número de chaves ativas ao se substituir uma chave ativa por um diodo, alguns conversores apresentam um número maior de diodos do que as topologias convencionais. Todas as topologias tomam por base ideias aplicadas aos VSCs, mas adaptadas aos CSCs.

Resultados de simulações e experimentais mostraram que todos os conversores são factíveis, atestando as topologias, modulação e controle. Além disso, fez-se uma análise mais detalhada em termos de eficiência e THD, além da contagem de chaves de cada conversor. Com base nessa análise, selecionou-se os NA e PA como os melhores conversores apresentados neste capítulo.

Todavia, apesar dos ganhos em termos de número de chaves e perdas, os CSCs monofásicos apresentam uma segunda harmônica em seu barramento CC que prejudica as perdas por condução e densidade de potência do conversor. Em termos de preço, a substituição de chaves ativas por diodos resulta na eliminação do circuito de acionamento da chave, reduzindo daí o preço total da topologia. Por sua vez, em conversores fonte de corrente, a eliminação da chave da associação série, chave ativa + diodo, implica diretamente em menores perdas por condução. As estratégias e modificações apresentadas neste capítulo, de fato, resultaram em topologias mais baratas e eficientes, que era o objetivo principal deste estudo.



# 4

## Retificador fonte de corrente monofásico assimétrico multinível

### 4.1 Introdução

A capacidade de processamento de um conversor dependerá, além de aspectos construtivos, basicamente das especificações de suas chaves. Tão maior a capacidade de potência das suas chaves, assumindo que a construção acompanhe essa potência, maior a potência processada pelo conversor.

Esse aumento da potência processada pelo conversor implicará em um estresse maior sobre os seus componentes, incluindo as chaves semicondutoras. Além disso, os elementos reativos de filtragem (filtros CL, LC, LCL, etc.) irão aumentar, visto que normalmente são projetados em função da potência nominal do conversor, dentre outros parâmetros.

Visando reduzir o estresse sobre as chaves sem que se reduza a potência processada pelo conversor, faz-se uso de topologias multiníveis. Essas topologias distribuem a potência, outrora processada por um conversor convencional, em uma associação/arranjo que resulta em um novo conversor, que agora processa a potência distribuída entre diversos elementos semicondutores e reativos.

Com essa distribuição de potência, surgem os níveis nas grandezas chaveadas dos conversores. Tão maior o número de níveis, menor o estresse sobre as chaves e também a distorção harmônica total (*total harmonic distortion* - THD) da grandeza chaveada. Isso possibilita utilizar filtros menores ou operar com frequências menores [42]. O cenário para os conversores fonte de corrente monofásicos multiníveis é apresentado na Figura 4.1, onde se alimenta uma carga resistiva a partir de uma fonte de tensão monofásica através de um

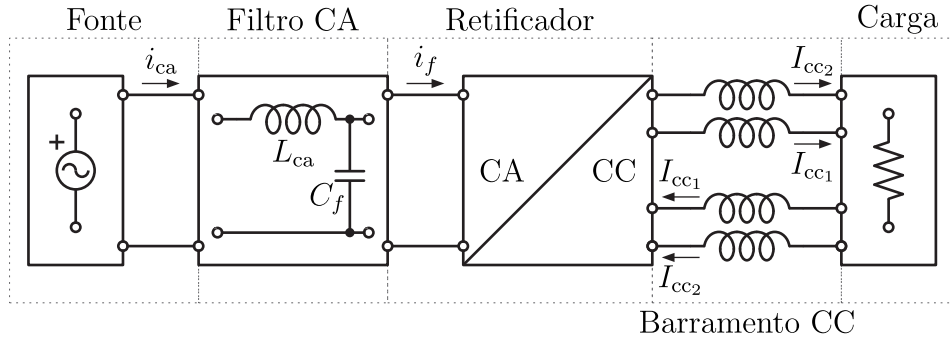


Figura 4.1 – Cenário de aplicação dos CSRs monofásicos de cinco níveis.

CSR monofásico de cinco níveis.

Além da investigação da técnica multinível aplicada ao CSC monofásico, aplica-se a técnica de assimetria. Tal técnica consiste na substituição de chaves ativas por diodos ou na eliminação de chaves ativas, reduzindo as perdas do conversor original, mas transformando-o em um retificador unidirecional (no caso da substituição por diodos). Apesar dessa limitação, as vantagens alcançadas pela assimetria compensam a unidirecionalidade do conversor.

Mais especificamente no caso deste capítulo, não há só a substituição de chaves ativas por passivas, mas também a redução de componentes totais. Parte-se da topologia multinível original, Figura 4.2, para se obter o CSR monofásico multinível assimétrico, Figura 4.5, que apresenta todas as chaves do semiciclo negativo substituídas por apenas dois diodos.

## 4.2 Operação e modulação

Antes de apresentar a topologia assimétrica proposta, estuda-se a topologia CSC monofásica multinível. Após apresentar a topologia convencional, suas equações, estados e *pulse-width modulation* (PWM), apresenta-se estes mesmos itens para a topologia proposta.

### 4.2.1 CSC ponte-H monofásico multinível

A topologia original é bidirecional e apresenta  $m - 1$  indutores e  $2m - 2$  chaves, sendo  $m$  o número de níveis. Tal qual apresentado na Figura 4.2, a topologia consiste na conexão de  $n = (m - 1)/2$  CSCs monofásicos em paralelo. Tal estratégia permite aumentar a potência a ser processada pelo conversor mas dividindo por  $n$  a corrente através das chaves e dos indutores, reduzindo o estresse sofrido por esses componentes.

Pode-se definir a corrente  $i_f$  em função do comando das chaves do conversor, para

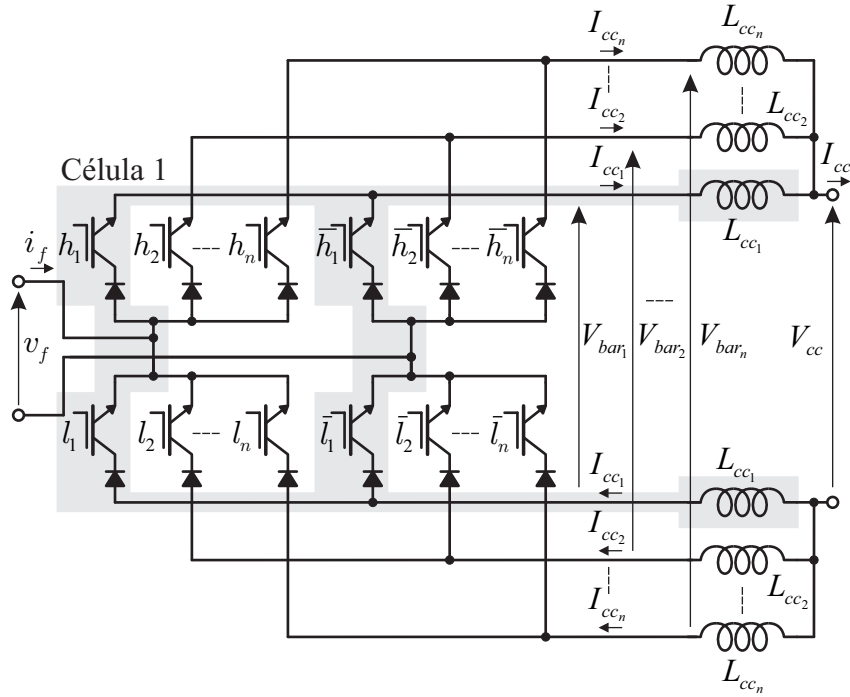


Figura 4.2 – Conversor fonte de corrente monofásico multinível convencional.

um período de chaveamento, como

$$I_f = [h_1 + h_2 + \dots + h_n - (l_1 + l_2 + \dots + l_n)] \frac{2I_{cc}}{m-1}, \quad (4.1)$$

onde  $h_n$  e  $l_n$  refere-se ao estado daquela chave específica: se estiver conduzindo, seu valor assume “1”; se não estiver conduzindo, seu valor assume “0”. Sendo  $n$  o número de células, ou conversores, conectados em paralelo. Vale notar que  $n = (m-1)/2$ .

Já as tensões dos barramentos CC  $V_{bar_n}$  em um período do chaveamento são escritas como

$$V_{bar_n} = (h_n - l_n)v_f. \quad (4.2)$$

Sendo um CSC, cada conversor conectado em paralelo só deve apresentar uma chave conduzindo por linha, pelo princípio da complementariedade horizontal. Com isso, escreve-se que

$$D_{h_1} + D_{\bar{h}_1} = 1, \quad (4.3)$$

$$D_{h_2} + D_{\bar{h}_2} = 1, \quad (4.4)$$

$$D_{h_n} + D_{\bar{h}_n} = 1, \quad (4.5)$$

$$D_{l_1} + D_{\bar{l}_1} = 1, \quad (4.6)$$

Tabela 4.1 – Estados do conversor fonte de corrente monofásico de cinco níveis

$h_1$	$h_2$	$l_1$	$l_2$	$I_f$	$V_{\text{bar}_1}$	$V_{\text{bar}_2}$	Estado
0	0	0	0	0	0	0	I
0	0	0	1	$-I_{cc}/2$	0	$-v_f$	II
0	0	1	0	$-I_{cc}/2$	$-v_f$	0	III
0	0	1	1	$-I_{cc}$	$-v_f$	$-v_f$	IV
0	1	0	0	$+I_{cc}/2$	0	$+v_f$	V
0	1	0	1	0	0	0	VI
0	1	1	0	0	$-v_f$	$+v_f$	VII
0	1	1	1	$-I_{cc}/2$	$-v_f$	0	VIII
1	0	0	0	$+I_{cc}/2$	$+v_f$	0	IX
1	0	0	1	0	$+v_f$	$-v_f$	X
1	0	1	0	0	0	0	XI
1	0	1	1	$-I_{cc}/2$	0	$-v_f$	XII
1	1	0	0	$+I_{cc}$	$+v_f$	$+v_f$	XIII
1	1	0	1	$+I_{cc}/2$	$+v_f$	0	XIV
1	1	1	0	$+I_{cc}/2$	0	$+v_f$	XV
1	1	1	1	0	0	0	XVI

$$D_{l_2} + D_{\bar{l}_2} = 1, \quad (4.7)$$

$$D_{l_n} + D_{\bar{l}_n} = 1, \quad (4.8)$$

onde  $D_{h_n} = T_{h_n}/T_{\text{ch}}$  e  $D_{l_n} = T_{l_n}/T_{\text{ch}}$  são os tempos de condução daquela chave específica e  $T_{\text{ch}}$  é o período de chaveamento.

Pode-se então montar a Tabela 4.1, que lista todos os estados possíveis para o CSC monofásico de 5 níveis. Observa-se que o conversor, de fato, apresenta cinco níveis de corrente: 0,  $\pm I_{cc}/2$  e  $\pm I_{cc}$ . Por uma análise semelhante pode-se montar as tabelas de 7, 9, ...,  $m$  níveis.

Portadoras triangulares defasadas de  $4\pi/(n-1)$  rad/s são utilizadas para obter os  $m$  níveis, como ilustrado na Figura 4.3 para o CSC monofásico de cinco níveis. Observa-se que o PWM com deslocamento de fase (*phase-shift* - PS), ou PSPWM, resultará em multiníveis na corrente de entrada do conversor  $i_f$ .

Com isso, ilustra-se o diagrama de blocos PWM que comanda os CSCs monofásicos multiníveis na Figura 4.4. Observa-se a defasagem em cada portadora triangular a medida que o número de células  $n$  aumenta.



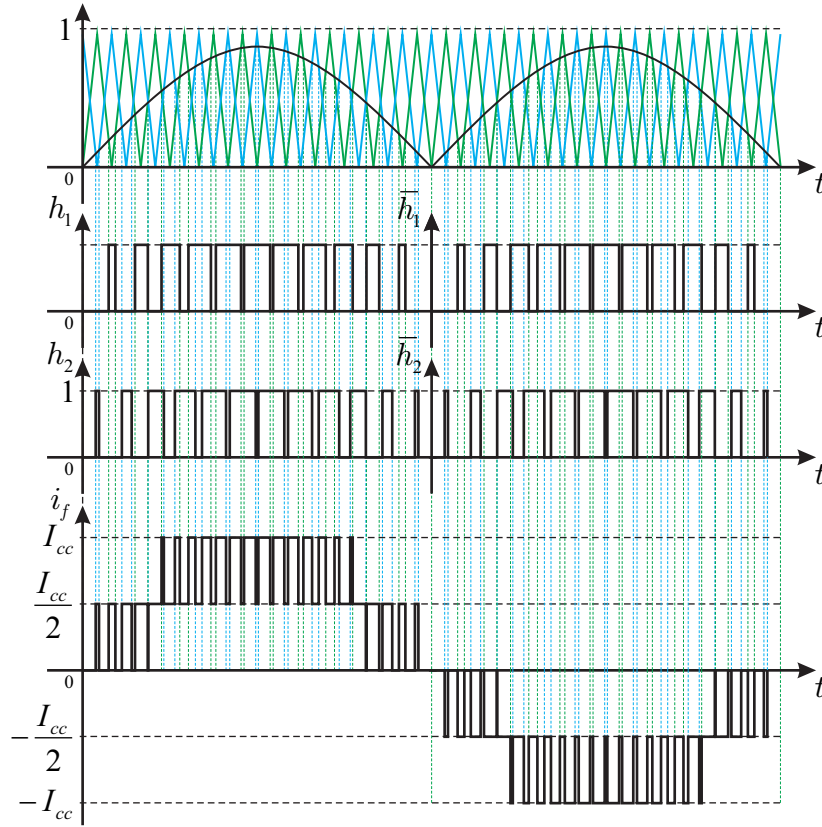


Figura 4.3 – Formas de onda do PSPWM, comandos das chaves e a corrente de entrada  $i_f$  do CSC monofásico de cinco níveis.

### 4.2.2 CSR ponte-H monofásico multinível assimétrico

A topologia retificador fonte de corrente ponte-H monofásico multinível assimétrico, obtida a partir de [23], apesar de ter algumas chaves substituída por diodos, pode obter os mesmos  $m$  níveis da topologia original. Mas agora os estados estarão ligados diretamente a polaridade da corrente de entrada, logo, os estados são reduzidos pela metade. A topologia assimétrica é unidirecional e apresenta  $(m - 1)/2$  indutores,  $m - 1$  chaves ativas e 2 diodos (independente do número de níveis). A topologia assimétrica para  $m$  níveis é apresentada na Figura 4.5.

Ao se comparar a topologia convencional com a proposta, as chaves  $l_1, l_2, \dots, l_n$  são substituídas pelo par de diodos  $d_l, \bar{d}_l$ . A técnica de assimetria substitui chaves ativas por diodos e elimina metade dos indutores, outrora utilizados para distribuição uniforme das correntes em cada braço.

Pode-se definir a corrente  $i_f$  em função do comando das chaves do conversor, para um período de chaveamento, como

$$I_f = \left( h_1 + h_2 + \dots + h_n - \frac{m-1}{2} d_l \right) \frac{2I_{cc}}{m-1}, \quad (4.9)$$

onde  $h_n$  e  $d_l$  refere-se ao estado daquela chave específica: se estiver conduzindo, seu valor

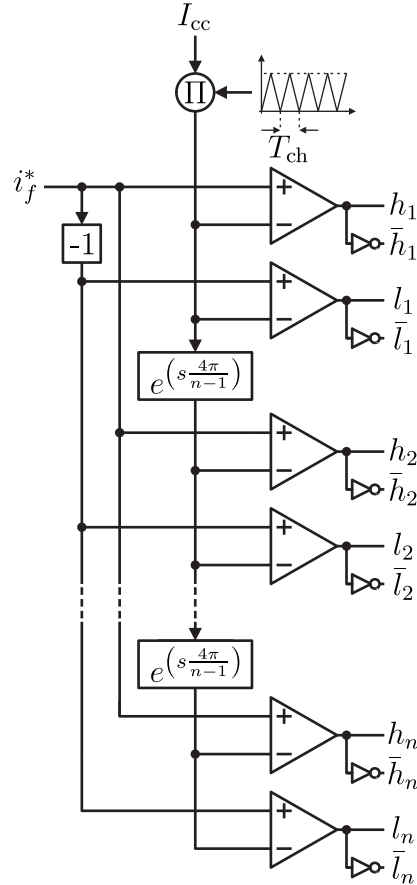


Figura 4.4 – Diagrama de blocos PSPWM para o CSC monofásico multinível.

assume “1”; se não estiver conduzindo, seu valor assume “0”. Sendo  $n$  o número de células ou conversores conectados em paralelo.

Tratando-se de um CSC, cada conversor conectado em paralelo só deve apresentar uma chave conduzindo por linha, pelo princípio da complementariedade horizontal. Com isso, escreve-se que

$$D_{h_1} + D_{\bar{h}_1} = 1, \quad (4.10)$$

$$D_{h_2} + D_{\bar{h}_2} = 1, \quad (4.11)$$

$$D_{h_n} + D_{\bar{h}_n} = 1, \quad (4.12)$$

$$D_{d_i} + D_{\bar{d}_i} = 1, \quad (4.13)$$

onde  $D_{h_n}$  e  $D_{d_i}$  são os tempos de condução daquela chave específica e  $T_{ch}$  é o período de chaveamento.

Então monta-se a Tabela 4.2, que lista todos os estados possíveis para o CSR monofásico de 5 níveis assimétrico. Vale notar que como os diodos estão condicionados a

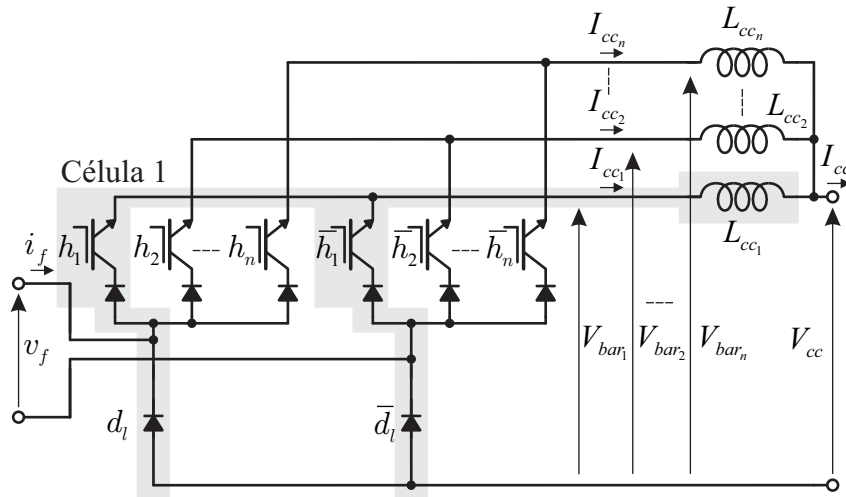


Figura 4.5 – Retificador fonte de corrente monofásico multinível assimétrico.

Tabela 4.2 – Estados do CSR monofásico de 5 níveis assimétrico

$h_1$	$h_2$	$d_l$	$i_f$	Estado
0	0	0	0	I
0	0	1	$-I_{cc}$	II
0	1	0	$+I_{cc}/2$	III
0	1	1	$-I_{cc}/2$	IV
1	0	0	$+I_{cc}/2$	V
1	0	1	$-I_{cc}/2$	VI
1	1	0	$+I_{cc}$	VII
1	1	1	0	VIII

polaridade da tensão de entrada  $v_f$ , o número de estados é reduzido pela metade. Todavia, ainda se observa que o conversor, de fato, apresenta cinco níveis de corrente:  $0, \pm I_{cc}/2$  e  $\pm I_{cc}$ . Por uma análise semelhante pode-se montar as tabelas de 7, 9, ...,  $m$  níveis. Logo, as modificações feitas na topologia não acarreta na eliminação de níveis. Os estados do CSR monofásico de 5 níveis assimétrico são ilustrados na Figura 4.6.

Assim como o caso do CSC monofásico multinível, portadoras triangulares defasadas de  $4\pi/(n-1)$  são utilizadas de modo a obter os  $m$  níveis. Aliado a isso, deve-se utilizar alternância entre chave principal e complementar apresentado para os CSR monofásico PA do Capítulo 3.

Quando  $i_f > 0$ ,  $\bar{d}_l$  passará a conduzir,  $h_n$  atuará como a chave principal e  $\bar{h}_n$  como a chave de roda livre. Quando  $i_f < 0$ ,  $d_l$  passará a conduzir,  $\bar{h}_n$  atuará como a chave principal e  $h_n$  como a chave de roda livre. De modo a se obter essa alternância, faz-se uso de uma porta XOR.

As entradas da porta XOR são: resultado do comparador do valor absoluto da corrente de referência  $i_f^*$  com a portadora triangular de alta frequência; e um detector

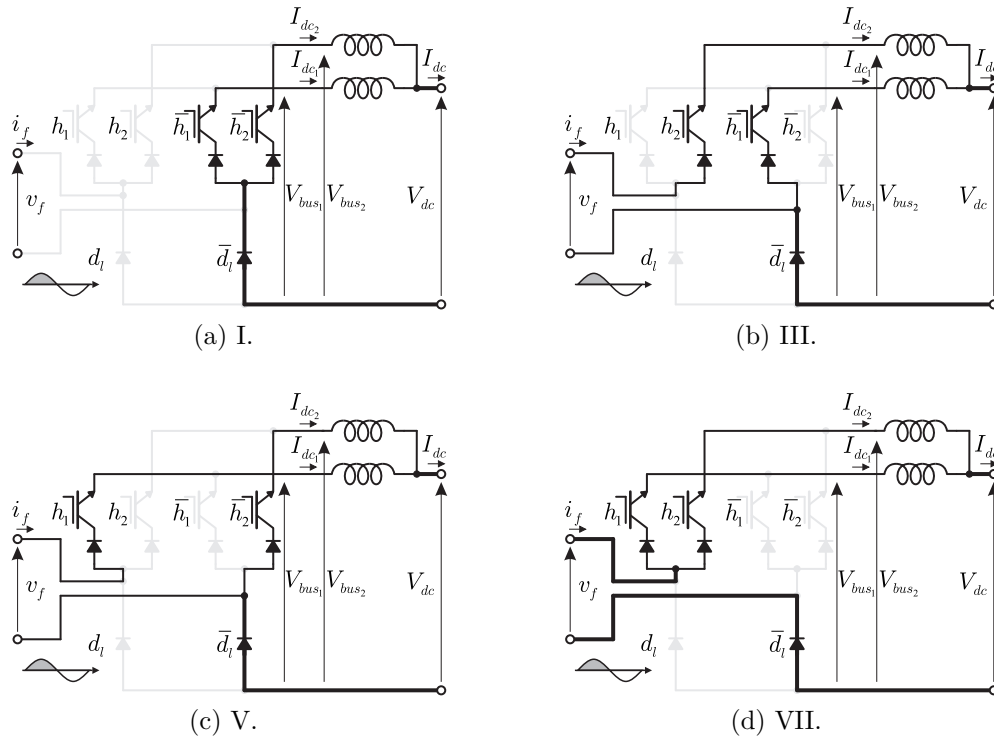


Figura 4.6 – Estados do semiciclo positivo CSR monofásico de 5 níveis assimétrico de acordo com a Tabela 4.2.

de polaridade, nível alto “1” indicador de semiciclo negativo e nível baixo “0” indicador de semiciclo positivo. O resultado do PSPWM com a alternância das chaves resulta no diagrama de blocos PWM apresentado na Figura 4.7. Percebe-se que a medida que se deseja obter mais níveis, é necessária adicionar mais chaves, logo o diagrama PWM também irá expandir.

Essa modulação irá resultar em uma corrente de entrada  $i_f$  com  $m = 2n + 1$  níveis, resultando em uma redução de harmônicos e de estresse sobre as chaves que geram os níveis. Todavia, vale notar que o estresse sobre o conjunto de chaves inferiores (diodos), por exemplo, será equivalente ao do CSC monofásico de três níveis, visto que elas irão conduzir, em alguns instantes, toda a corrente outrora dividida entre os indutores do semiciclo positivo.

Apesar dessa assimetria da distribuição da corrente, espera-se que os CSRs monofásicos multiníveis assimétricos atinjam exequibilidade e níveis de eficiência e distorção harmônica total (*total harmonic distortion* - THD) semelhantes e/ou superiores aos dos CSCs monofásicos multiníveis convencionais. Mesmo que a avaliação nesses termos seja próxima ao da topologia original, deve-se lembrar que a topologia proposta conta com menos semicondutores e indutores em seu circuito, logo, reduz-se o número de componentes, custos e complexidade.

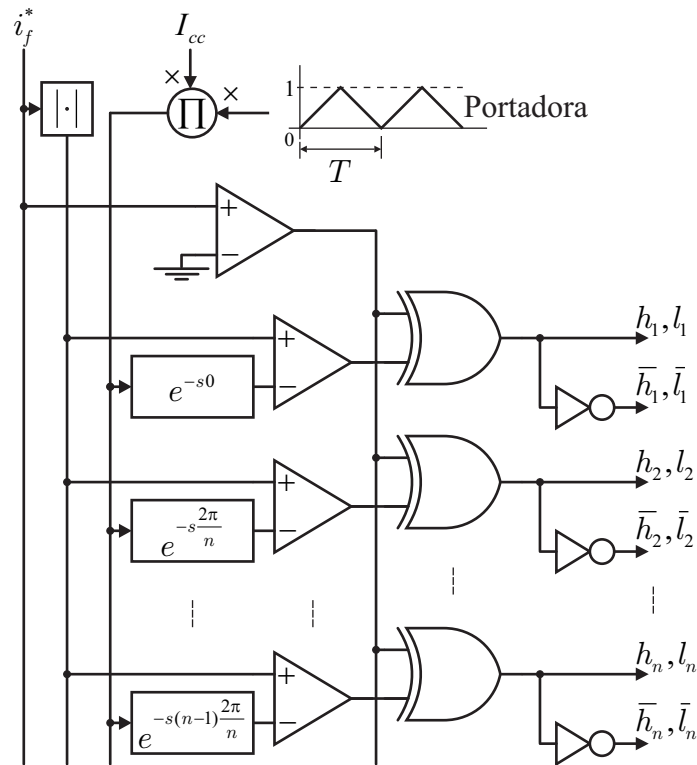


Figura 4.7 – Diagrama de blocos do PSPWM para o CSR monofásico multinível assimétrico.

### 4.3 Resultados de simulações e experimentais

De modo a validar a teoria abordada neste capítulo, tomam-se resultados de simulações e experimentais dos conversores apresentados. Vale notar que o diagrama de controle da corrente do barramento CC utilizado foi o apresentado no Capítulo 2.

O cenário de testes é o mesmo apresentado na Figura 4.1: alimentação de uma carga resistiva a partir de uma fonte CA monofásica. Os parâmetros de teste são listados na Tabela 4.3: capacitância do filtro CA  $C_f$ ; frequência da fonte CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; potência ativa da carga  $P_l$ ; passo de cálculo da simulação  $T_s$ ; e tensão da fonte CA  $V_{ca}$ .

Os resultados de simulações foram obtidos no MATLAB<sup>®</sup>/Simulink<sup>®</sup>, usando a biblioteca SimPowerSystems<sup>™</sup>. O protótipo utilizado para os resultados experimentais é apresentado no Anexo B. No caso das simulações, consideraram-se os valores típicos apresentados nas fichas de dados de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

A Figura 4.8 mostra um resultado de simulação e um experimental do CSR monofásico de cinco níveis assimétrico. Observa-se que ambos resultados são bastante

Tabela 4.3 – Parâmetros do cenário de teste dos conversores

Parâmetro	Valor
$C_f$	10 $\mu\text{F}$
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	3 mH
$L_{cc}$	67 mH
$L_{cc1,2}$	20 mH
$P_l$	200 W
$T_s$	2 $\mu\text{s}$
$V_{ca}$	110 V

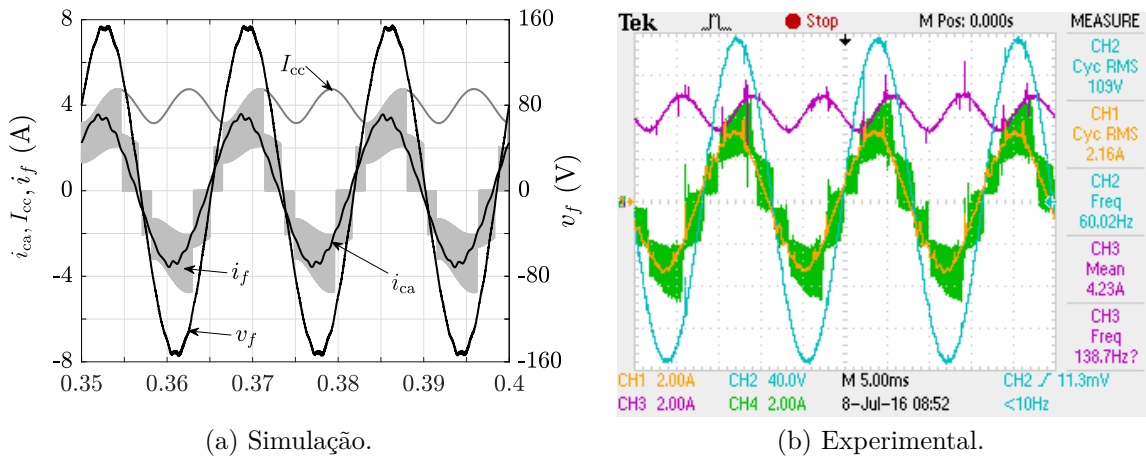


Figura 4.8 – Resultado de simulação e experimental do retificador fonte de corrente monofásico assimétrico de cinco níveis.

similares, validando a topologia e seu PWM proposto. Percebe-se também que a corrente do barramento CC tem seu valor médio controlado em 4 A e que a corrente de entrada do conversor  $i_f$  apresenta 5 níveis. Tal resultado evidencia que, de fato, o resultado alcançado na teoria/simulação é replicável no ambiente experimental.

Visando investigar também as topologias de sete e nove níveis assimétricas, apresentam-se seus resultados de simulação na Figura 4.9. Percebe-se que, a exemplo do conversor de cinco níveis assimétrico, a corrente do barramento CC  $I_{cc}$  está controlada em 4 A e que a corrente  $i_f$  apresenta 7 e 9 níveis, respectivamente. A medida que se fosse aumentando o número de células, maior seria o número de níveis. Todavia o acréscimo do custo a um conversor monofásico pode vir a não ser vantajoso.

Vale notar o sincronismo entre a corrente da fonte CA  $i_{ca}$  e a tensão de entrada do conversor  $v_f$ . Tal sincronismo é obtido através de um *phase-locked loop* (PLL), necessário para o correto funcionamento do conversor que exige corrente e tensão de entrada sincronizados.

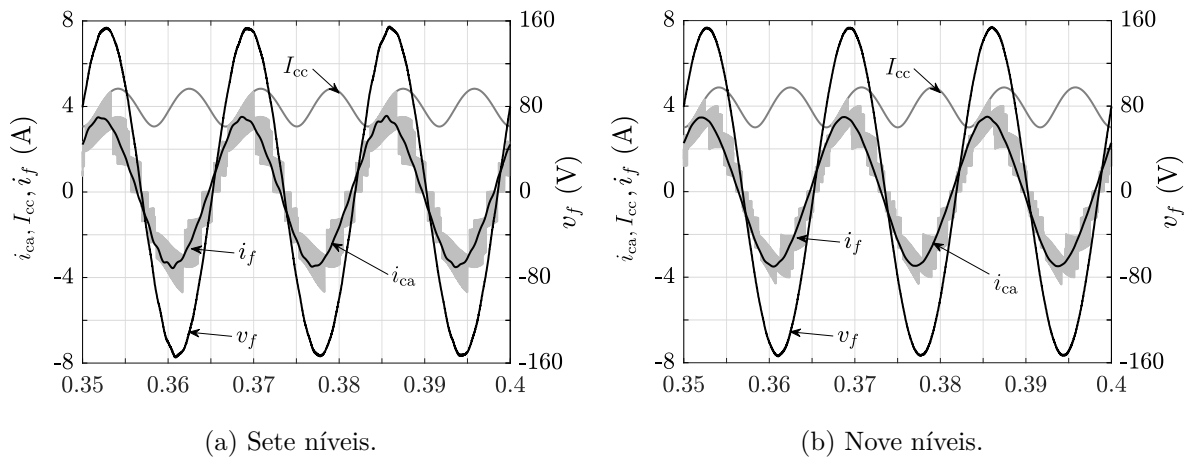


Figura 4.9 – Resultado de simulação dos retificadores monofásicos assimétricos com 7 e 9 níveis.

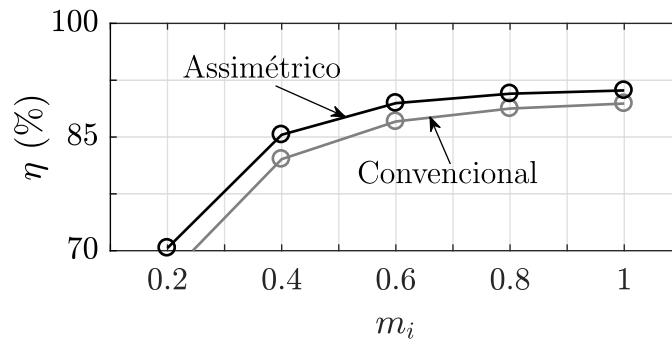
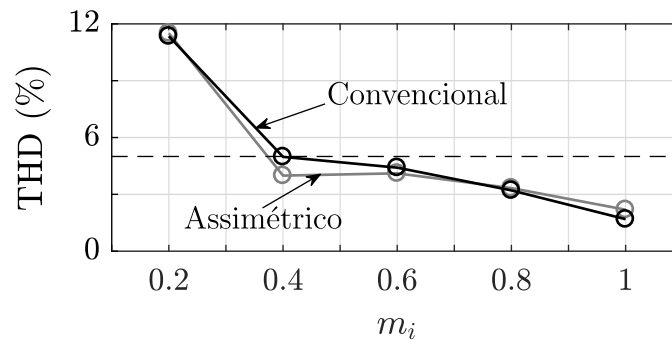
Tabela 4.4 – Dados comparativos de simulações do conversor convencional em função de  $m_i$

$m_i$	1	0,8	0,6	0,4	0,2
$\eta$ (%)	89,42	88,76	87,05	82,08	66,56
THD (%)	2,19	3,33	4,11	3,99	11,51

Uma vez atestada a exequibilidade das topologias, toma-se novamente a topologia de 5 níveis. Compara-se a topologia assimétrica proposta com a topologia convencional, medindo o rendimento/eficiência  $\eta$  (potência de saída dividida pela potência de entrada) e distorção harmônica total (*total harmonic distortion* - THD). Os resultados são obtidos ao se variar o índice de modulação  $m_i$  dos conversores analisados, visando aumentar o espaço de comparação das topologias. Os dados de simulação são apresentados na Figura 4.10; e listados na Tabela 4.4 para o conversor convencional e na Tabela 4.5 para o conversor assimétrico. As tabelas contabilizam apenas as perdas por condução, usando os parâmetros de resistência dinâmica e queda de tensão nos IGBTs e diodos (listados no Anexo A) como especificado em suas fichas técnicas para o nível de corrente específico em cada ponto de operação.

Os dados obtidos mostram que à medida que se diminui o índice de modulação, pior a operação do conversor. Tal resultado é esperado, visto que o conversor estaria se afastando de sua condição nominal de operação, ao que se recomenda um redimensionamento do conversor ao invés de se trabalhar com índices de modulação abaixo de 0,5. Para índice de modulação superior à 0,4, ambos operam dentro das normas do IEEE.

Percebe-se que o CSR monofásico de cinco níveis assimétrico é sempre mais eficiente que a topologia convencional. Em relação à THD, as topologias apresentam resultados semelhantes. Com isso pode-se concluir que a topologia assimétrica proposta é, de fato, superior a topologia multinível convencional pois apresentou resultados semelhantes (THD)

(a) Rendimento  $\eta$ .

(b) THD.

Figura 4.10 – Gráficos comparativos de simulações da eficiência e THD entre o conversor convencional e o assimétrico.

Tabela 4.5 – Dados comparativos de simulações do conversor assimétrico em função de  $m_i$

$m_i$	1	0,8	0,6	0,4	0,2
$\eta$ (%)	91,15	90,72	89,47	85,30	70,35
THD (%)	1,69	3,21	4,41	4,98	11,35

ou melhores (eficiência), mas com menos semicondutores e indutores. Verifica-se que a topologia proposta atingiu o objetivo esperado: reduzir o número de chaves e perdas sem prejuízo para o funcionamento do conversor.

## 4.4 Conclusão

Neste capítulo foi apresentada uma nova topologia de retificador fonte de corrente monofásico multinível assimétrico. A nova topologia consiste na substituição do conjunto de chaves inferiores do CSC monofásico multinível, que é a topologia convencional. Tal substituição permite reduzir perdas e eliminar parte dos indutores do conversor.

A topologia proposta consegue gerar resultados tão bons quantos os da topologia convencional. A substituição de um conjunto de chaves por diodos impõe algumas limitações ao conversor: unidirecionalidade e necessidade de sincronização das grandezas de entrada. Todavia, a redução do custo e da complexidade do conversor compensam as, outrora,



desvantagens do conversor. Vale notar que as limitações podem ser, na verdade, condições normais de operação em sistemas retificadores, como carregadores de bateria unidirecionais.

Através de resultados de simulações e experimentais, mostrou-se a exequibilidade do conversor face a topologia original, mesmo que o estresse sobre os diodos seja equivalente ao observado nos CSC monofásicos de três níveis. Apesar da solução ser um avanço em relação a topologia original, tendo em mente os novos limites de operação, percebe-se ainda que a oscilação presente em sistemas monofásicos é um grande empecilho para o desenvolvimento dos CSCs monofásicos.

Ao se aliar a topologia proposta com um sistema de compensação de potência oscilatória, o conversor apresentado pode se equiparar aos VSCs monofásicos em termos de densidade de potência. Há também a possibilidade de se trabalhar com os barramentos CC desequilibrados [43], o que resultaria em mais níveis, mas geraria, também, estresses assimétricos sobre os semicondutores. Vale notar que além das vantagens apresentadas na análise comparativa, o conversor é intrinsecamente um CSC, logo, apresenta todas as outras vantagens listadas anteriormente.



## **Parte II**

# **Conversores fonte de corrente tipo-X**



# 5

## Conversores fonte de corrente tipo-X totalmente controláveis

### 5.1 Introdução

Buscando a aplicação com terminais abertos, usualmente, utiliza-se conversores fonte de tensão. Todavia, como em outros casos, os VSCs podem ser substituídos por conversores fonte de corrente também.

Para CSCs operando com terminais abertos conecta-se  $n$  CSCs ponte-H monofásicos em série, sendo  $n$  o número de fases necessárias para a aplicação. Vale notar que uma solução para VSCs seria a conexão de  $n$  VSCs ponte-H em paralelo, pelo princípio da dualidade. Por outro lado, sabe-se que as perdas por condução são maiores nos CSCs do que nos VSCs.

De modo a aumentar a eficiência dos CSCs em aplicações com terminais abertos, aplica-se o rearranjo cruzado às chaves que conectam as fases do conversor. Tal rearranjo reduz o número de chaves conduzindo entre as fases de dois para um. Assim, por exemplo, se um conversor ponte-H série bifásicos apresenta quatro chaves conduzindo por ciclo de chaveamento, um tipo-X bifásico apresenta três; um ponte-H trifásico apresenta seis, um tipo-X trifásico apresenta quatro; e assim por diante. Isso será explicado mais detalhadamente ao se abordar cada topologia.

Neste capítulo revisa-se o desenvolvimento das topologias tipo-X a partir das topologias ponte-H série, abordadas anteriormente em [44, 45, 33]. Revisa-se a topologia bifásica, que além de operar como inversor ou retificador bifásico, também pode operar como conversor CA-CC-CA. Em seguida, apresenta-se a topologia trifásica e sua generalização,

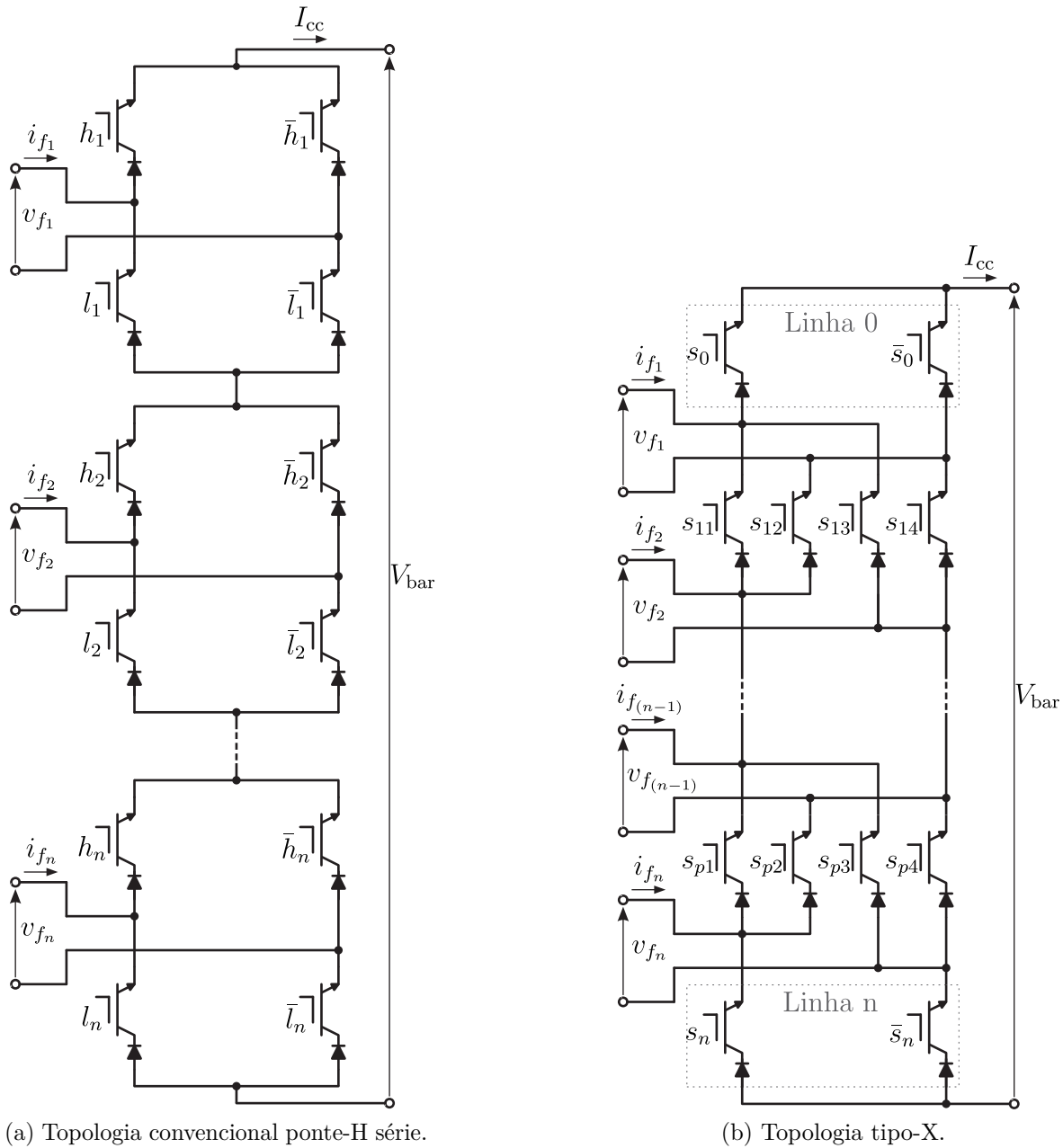


Figura 5.1 – Conversores fonte de corrente com terminais abertos multifásicos.

que pode chegar a  $n$  fases. Todavia a validação é feita apenas para os conversores bifásicos e trifásicos.

## 5.2 Operação e modulação

Partindo da topologia ponte-H série de  $n$  fases, apresentada na Figura 5.1(a), pode-se obter a topologia tipo-X apresentada na Figura 5.1(b) ao se aplicar o rearranjo das chaves entre as fases.

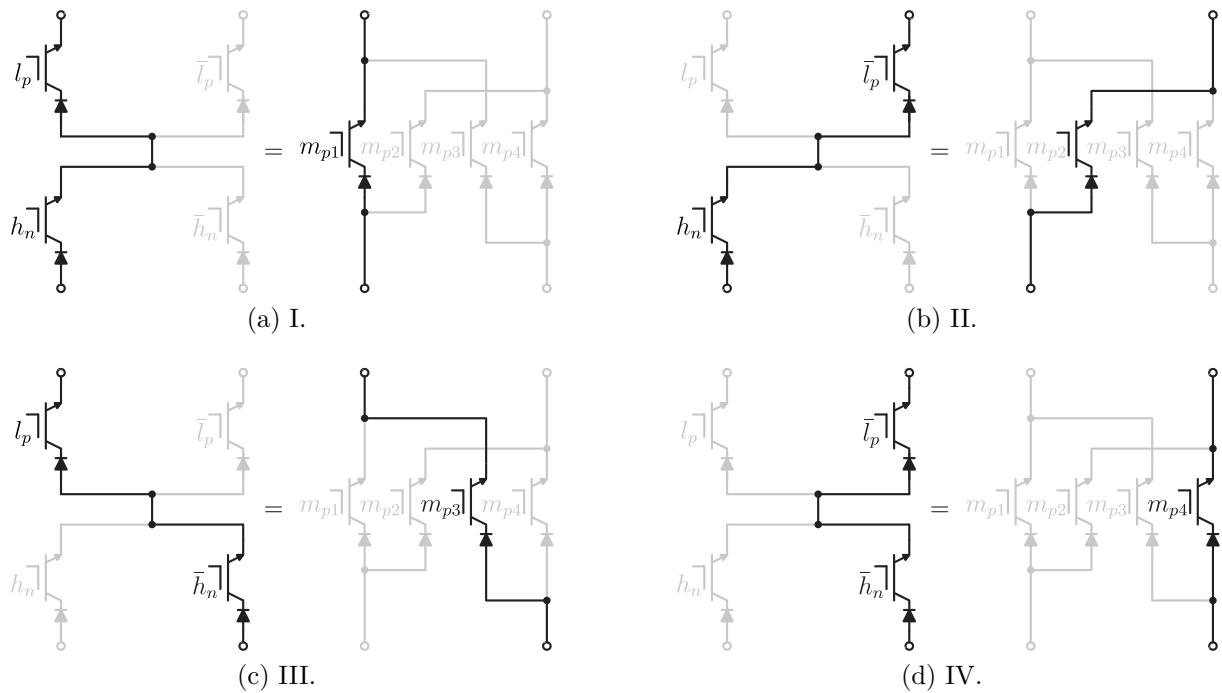


Figura 5.2 – Associação série de CSCs monofásicos e seus sub-estados equivalentes para os XCSCs, de acordo com a Tabela 5.1.

Tabela 5.1 – Associação série de CSCs monofásicos e seus sub-estados equivalentes para os XCSCs

	$l_p$	$h_n$	Sub-estado
$m_{p1}$	1	1	I
$m_{p2}$	0	1	II
$m_{p3}$	1	0	III
$m_{p4}$	0	0	IV

Com isso, por exemplo, rearranja-se as chaves  $s_{l0}$ ,  $\bar{s}_{l0}$ ,  $s_{h1}$ ,  $\bar{s}_{h1}$  de modo a se obter a formação das chaves  $s_{11}$ ,  $s_{12}$ ,  $s_{13}$ ,  $s_{14}$ . As chaves conectadas paralelamente aos pares e então conectadas em série são substituídas por um arranjo cruzado, o que permite reduzir as perdas do conversor sem custo adicional de hardware ou software. Os estados equivalentes da conexão ponte-H série e o tipo-X são listados na Tabela 5.1 e ilustrados na Figura 5.2. Nota-se que a seção cruzada apresenta os mesmos estados que a conexão ponte-H convencional, mas com apenas uma chave, e não duas, conduzindo por ciclo de chaveamento [44].

Daí, se antes as chaves  $\bar{l}_p$  e  $h_n$  conectavam os pontos  $b$  e  $c$ , agora a chave  $m_{p2}$  irá fazer isso. Com essa mesma lógica, encontra-se a relação para as chaves  $m_{p1}$ ,  $m_{p3}$ , e  $m_{p4}$ . Daí, os sinais das chaves  $h$  e  $l$  podem ser combinados através de lógica booleana para se obter os comandos das chaves  $m$ , como listado na Tabela 5.1.

Faz-se então o rearranjo das chaves entre fase e reduz-se o número de chaves

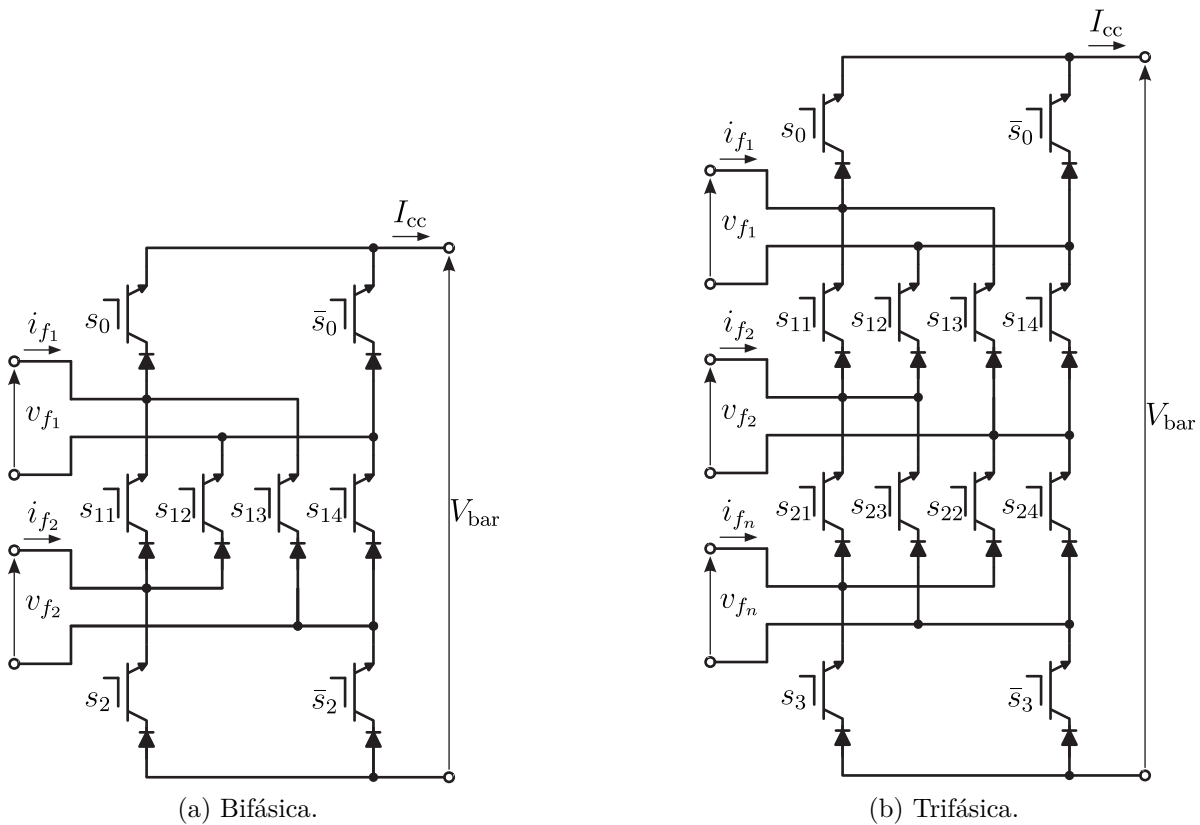


Figura 5.3 – Topologias tipo-X.

conduzindo entre fases em uma chave. No caso bifásico, reduz-se o número de chaves conduzindo por ciclo de chaveamento de 4 para 3; no caso trifásico reduz-se de 6 para 4; no caso tetrafásico reduz-se de 8 para 5; e assim por diante.

Ou seja, se nas topologias ponte-H série encontra-se  $2n$  chaves conduzindo por ciclo de chaveamento, nas topologias tipo-X encontra-se  $n + 1$ , sendo  $n$  o número de fases do conversor. Ambos apresentam uma taxa de crescimento linear, mas enquanto os ponte-H série crescem com o dobro do número de fases, os tipo-X crescem linearmente com o número de fases.

Agora pode-se partir das topologias ponte-H série e chegar às topologias tipo-X. Por exemplo, as topologias tipo-X bifásica e trifásica são apresentadas na Figura 5.3. Sendo conversores fonte de corrente, apenas uma chave por linha deve conduzir por vez, logo, a topologia bifásica terá sempre três chaves conduzindo por ciclo de chaveamento, já a topologia trifásica sempre terá quatro chaves conduzindo. Vale notar que a diferença entre a topologia bifásica e a trifásica se repetirá entre a trifásica e a tetrafásica, entre a tetrafásica e a pentafásica, etc.: as últimas chaves da topologia (mais abaixo),  $s_2, \bar{s}_2$  no caso bifásico, serão acrescida de mais duas chaves, tornando-se em  $s_{21}, s_{22}, s_{23}, s_{24}$  no caso trifásico, e agora o conversor irá apresentar novas  $s_n, \bar{s}_n$  ( $s_3, \bar{s}_3$  no caso trifásico).

Partindo do circuito mostrado na Figura 5.1(b) pode-se obter as equações de cada



corrente de casa fase do conversor, generalizadas como

$$I_{f_1} = [D_{s_0} - (D_{s_{11}} + D_{s_{13}})]I_{cc}, \quad (5.1)$$

$$I_{f_{(n-1)}} = [(D_{s_{(n-2)1}} + D_{s_{(n-2)2}}) - (D_{s_{(n-1)1}} + D_{s_{(n-1)3}})]I_{cc}, \quad (5.2)$$

$$I_{f_n} = [(D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}]I_{cc}, \quad (5.3)$$

assumindo que

$$D_1 = D_{s_0} - (D_{s_{11}} + D_{s_{13}}), \quad (5.4)$$

$$D_{(n-1)} = (D_{s_{(n-2)1}} + D_{s_{(n-2)2}}) - (D_{s_{(n-1)1}} + D_{s_{(n-1)3}}), \quad (5.5)$$

$$D_n = (D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}, \quad (5.6)$$

sendo  $D_1, D_{(n-1)}, D_n$  limitados entre  $-1$  e  $+1$ , os tempos de condução de cada chave podem ser obtidos. Com  $D_1, D_{(n-1)}, D_n$  sendo os valores médios de  $i_{f_1}, i_{f_{(n-1)}}$  e  $i_{f_n}$ , respectivamente, em um período de chaveamento. Logo

$$D_1 = I_{f_1}/I_{cc}, \quad (5.7)$$

$$D_{(n-1)} = I_{f_{(n-1)}}/I_{cc}, \quad (5.8)$$

$$D_n = I_{f_n}/I_{cc}. \quad (5.9)$$

A tensão do barramento CC  $V_{\text{bar}}$  é escrita como

$$\begin{aligned} V_{\text{bar}} = & [D_{s_0} - (D_{s_{11}} + D_{s_{13}})]V_{f_1} + \sum_{r=2}^{n-1} \{[(D_{s_{(r-1)1}} + D_{s_{(r-1)2}}) - (D_{s_{r1}} + D_{s_{r3}})]V_{f_p}\} \\ & + [(D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}]V_{f_n}. \end{aligned} \quad (5.10)$$

Vale lembrar a regra da complementariedade horizontal, ou seja

$$D_{s_0} + D_{\bar{s}_0} = 1, \quad (5.11)$$

$$\sum_{k=1}^4 D_{(n-1)k} = 1, \quad (5.12)$$

$$D_{s_n} + D_{\bar{s}_n} = 1. \quad (5.13)$$

Tabela 5.2 – Estados do XCSC bifásico

$s_0$	$s_{1k}$	$s_2$	$I_{f1}$	$I_{f2}$	Estado
0	1	0	$-I_{cc}$	$+I_{cc}$	I
0	1	1	$-I_{cc}$	0	II
0	2	0	0	$+I_{cc}$	III
0	2	1	0	0	IV
0	3	0	$-I_{cc}$	0	V
0	3	1	$-I_{cc}$	$-I_{cc}$	VI
0	4	0	0	0	VII
0	4	1	0	$-I_{cc}$	VIII
1	1	0	0	$+I_{cc}$	IX
1	1	1	0	0	X
1	2	0	$+I_{cc}$	$+I_{cc}$	XI
1	2	1	$+I_{cc}$	0	XII
1	3	0	0	0	XIII
1	3	1	0	$-I_{cc}$	XIV
1	4	0	$+I_{cc}$	0	XV
1	4	1	$+I_{cc}$	$-I_{cc}$	XVI

Com isso, nota-se que os esforços de corrente são os mesmos pra cada chave ( $I_{cc}$ ), mas o esforço de tensão é diferente. Para as chaves de cima e de baixo (primeira linha e enésima linha), os esforços de tensão são dados por

$$V_{s_0, s_n} = \frac{\sqrt{2}}{m_i} V_{cc}/3, \quad (5.14)$$

e os esforços de tensão das chaves do meio são dados por

$$V_{(n-1)k} = \sqrt{3} V_{s_0, s_n}. \quad (5.15)$$

Com essas equações pode-se encontrar todos os estados dos conversores de  $n$  fases. Na Tabela 5.2 listam-se os estados do XCSC bifásico. Na Tabela 5.3 listam-se os estados I ao XVI do XCSC trifásico.

Além disso, sabendo da lógica equivalente entre a topologia ponte-H série e a seção cruzada dos tipo-X, pode-se montar o diagrama de blocos PWM da topologia bifásica, trifásica, etc. O diagrama de blocos da topologia com  $n$  fases é apresentado na Figura 5.4. Daí, para se obter a modulação bifásica basta considerar  $n = 2$ ; para o trifásico,  $n = 3$ ; para o tetrafásico,  $n = 4$ ; etc.

Tendo por base a topologia ponte-H série, pode-se estimar teoricamente a redução nas perdas por condução dos conversores tipo-X: Para  $n = 2$ , a topologia ponte-H série apresenta 4 chaves conduzindo por ciclo de chaveamento, já a topologia tipo-X apresenta 3 (75% de perdas de condução em relação a topologia ponte-H série); para  $n = 3$ , reduz-se de 6 chaves conduzindo por ciclo de chaveamento para 4 chaves conduzindo, ou seja, redução

Tabela 5.3 – Estados I ao XVI do XCSC trifásico

$s_0$	$s_{1k}$	$s_{2k}$	$s_3$	$I_{f1}$	$I_{f2}$	$I_{f3}$	Estado
0	1	1	0	$-I_{cc}$	0	$+I_{cc}$	I
0	1	1	1	$-I_{cc}$	0	0	II
0	1	2	0	$-I_{cc}$	$+I_{cc}$	$+I_{cc}$	III
0	1	2	1	$-I_{cc}$	$+I_{cc}$	0	IV
0	1	3	0	$-I_{cc}$	0	0	V
0	1	3	1	$-I_{cc}$	0	$-I_{cc}$	VI
0	1	4	0	$-I_{cc}$	$+I_{cc}$	0	VII
0	1	4	1	$-I_{cc}$	$+I_{cc}$	$-I_{cc}$	VIII
0	2	1	0	$+I_{cc}$	0	$+I_{cc}$	IX
0	2	1	1	$+I_{cc}$	0	0	X
0	2	2	0	$+I_{cc}$	$+I_{cc}$	$+I_{cc}$	XI
0	2	2	1	$+I_{cc}$	$+I_{cc}$	0	XII
0	2	3	0	$+I_{cc}$	0	0	XIII
0	2	3	1	$+I_{cc}$	0	$-I_{cc}$	XIV
0	2	4	0	$+I_{cc}$	$+I_{cc}$	0	XV
0	2	4	1	$+I_{cc}$	$+I_{cc}$	$-I_{cc}$	XVI

de 66.67%; e assim por diante para  $n$  fases. Tal análise é representada graficamente na Figura 5.5.

Com isso, ao se arranjar as chaves na forma da seção cruzada, reduz-se as perdas por condução, que por sua vez é uma das principais desvantagens dos CSCs. Tal proposta, a da seção cruzada, é, portanto, uma solução simples, eficiente e eficaz, que contribui para a melhoria na aplicação de CSCs em sistemas com terminais abertos. Todavia, a complexidade da construção da placa de circuito impresso dessa topologia é maior, dado o cruzamentos das trilhas, como apresentado no Anexo D.

### 5.3 Dimensionamento dos elementos reativos

O indutor do barramento CC é um elemento fundamental nos CSCs e também onde se observa uma de suas maiores desvantagens, visto a densidade de potência relativamente baixa. O capacitor do filtro CA, por sua vez, é responsável por filtrar os harmônicos de alta frequência decorrentes do chaveamento do conversor, sendo imprescindível quando o conversor opera em um sistema predominantemente indutivo.

Vale notar que tão maior o indutor do barramento CC, menor será a oscilação da corrente, mas também menor será a densidade de potência do conversor. O capacitor do filtro CA, numa análise semelhante, também será um filtro melhor tão maior for o seu valor de capacitância, todavia a partir de um certo valor ele passará a consumir muitos reativos, podendo chegar a rivalizar a própria carga em termos de demanda de potência.

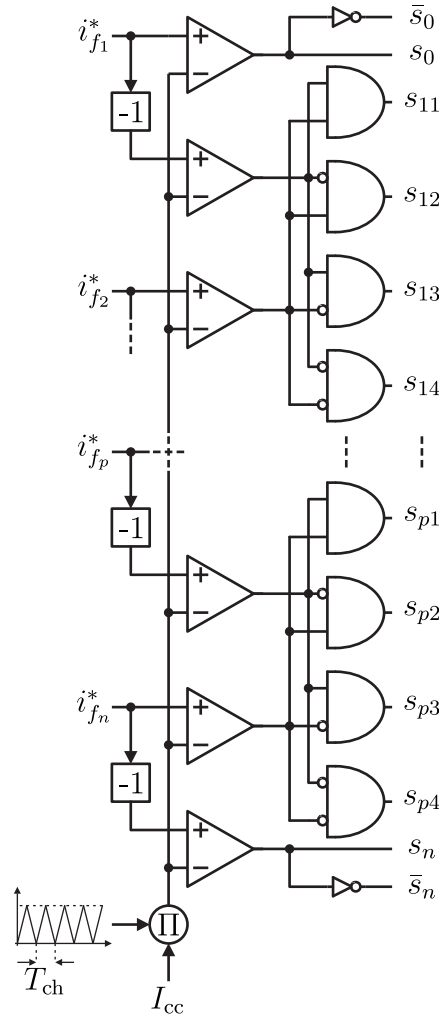


Figura 5.4 – Diagrama de blocos PWM da topologia tipo-X multifásica.

### 5.3.1 Indutor do barramento CC

O indutor do barramento CC dos CSCs trifásicos é muito menor que os indutores dos monofásicos, visto que agora não se encontra mais a segunda harmônica oscilando no barramento CC. Isso torna os CSCs trifásicos mais competitivos com os VSCs trifásicos, mas ainda assim apresentam uma densidade de potência menor, visto que continua valendo a regra de que os indutores são, para um mesmo nível de potência, menos densos que os capacitores. Além disso, tão maior o valor de indutância maior o número de voltas necessárias para atingi-lo, resultando em maiores perdas por condução no indutor. Em sistemas trifásicos, pode-se conseguir resultados satisfatórios utilizando valores relativamente baixos de indutância para o barramento CC.

A indutância do barramento CC para os CSCs trifásicos é deduzida em [1], podendo ser calculada como:

$$L_{cc} > \frac{P_{abc}}{(I_{cc}\Delta I_{cc} \pm \Delta I_{cc}^2)f_{ch}}, \quad (5.16)$$

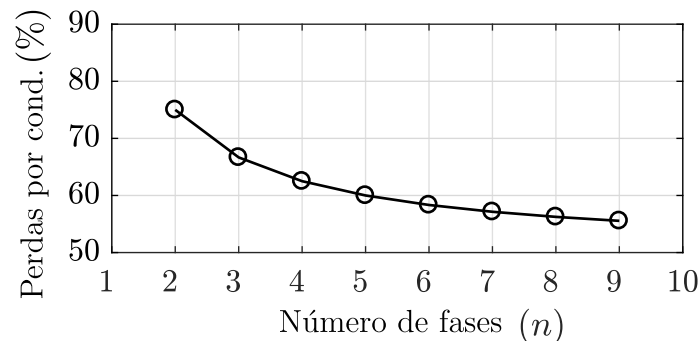


Figura 5.5 – Redução das perda por condução dos XCSCs, normalizado pelo ponte-H em série.

onde  $L_{cc}$  é a indutância do barramento CC,  $P_{abc}$  é a potência ativa processada pelo conversor,  $I_{cc}$  é a corrente do barramento CC,  $\Delta I_{cc}$  é a oscilação desejada para a corrente do barramento CC e  $f_{ch}$  é a frequência de chaveamento do conversor.

### 5.3.2 Capacitor do barramento CA

Já para o capacitor do filtro CA, por fase, utiliza-se a fórmula (2.28), apresentada no Capítulo 2. A partir dela, calcula-se  $C_f$  como:

$$C_f < 0,2 \frac{S_{abc}/3}{\omega_{ca} V_{ca}^2}, \quad (5.17)$$

onde  $C_f$  é a capacitância do filtro CA de cada fase,  $S_{abc}$  é a potência aparente processada pelo conversor,  $\omega_{ca}$  é a frequência de operação do barramento CA e  $V_{ca}$  é a tensão de operação do barramento CA. Vale notar que essa fórmula de capacitância determina um limite superior, mas não um inferior.

Com isso pode-se dimensionar os elementos reativos para o CSC trifásico de modo que ele opere dentro de alguns parâmetros de projeto, como oscilação do barramento CC e consumo de reativos no filtro CA.

## 5.4 Estratégias de controle

O XCSC é bidirecional, logo pode operar como inversor ou retificador. Sendo esse controle aplicável às topologias multifásicas a serem estudadas neste trabalho, apresentam-se os dois modos de operação dos XCSCs e suas estratégias de controle. Vale notar que as estratégias apresentadas nesta seção são similares às estratégias monofásicas e consideram o caso trifásico por ser o de aplicação mais comum, mas funcionam também para bifásico, tetrafásico, etc.

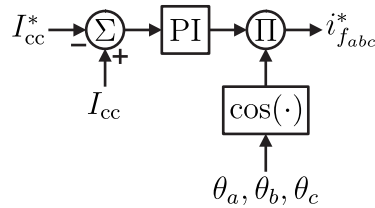


Figura 5.6 – Diagrama de blocos de controle da corrente do barramento CC do XCSI trifásico.

### 5.4.1 Inversor fonte de corrente

Ao operar como inversor, o fluxo de potência se dá do barramento CC para o CA, ou seja, um conversor CC-CA. A variável de controle do sistema é o  $m_i$ , que é o índice de modulação da corrente. Logo, a partir dela pode-se controlar o barramento CC ou o barramento CA. Quando se controla o barramento CC, visa-se controlar a corrente do indutor do barramento CC. Quando se controla o barramento CA, visa-se controlar diretamente a corrente injetada, potência ou a tensão sobre a carga, sendo este último o modo mais comum. O controle direto de corrente é pouco utilizado, visto que, normalmente, as cargas tem especificações em nível de tensão e/ou potência, e não corrente. Sendo assim, abordam-se o controle da corrente do barramento CC e do barramento CA dos XCSC.

#### 5.4.1.1 Controle da corrente do barramento CC

Uma das opções de controle é manter a corrente do barramento CC em um nível desejado. Para tal, alimenta-se o erro da corrente do barramento CC por um controlador PI, que por sua vez irá gerar a amplitude da corrente de referência. Então, multiplica-se a amplitude calculada por uma senoide de fase arbitrária, imaginando alimentar uma carga resistiva e que não há conexão com a rede elétrica. O resultado da multiplicação da amplitude de referência com a senoide são as correntes de referência  $i_{fabc}^*$ , que são enviadas para a modulação comandar as chaves. Tal estratégia é ilustrada na Figura 5.6.

O controle funciona da seguinte forma: caso a corrente lida esteja abaixo da corrente de referência, deseja-se que menos potência seja enviada a partir do barramento CC para o barramento CA (carga), logo, deseja-se que o valor de pico das correntes  $i_{fabc}^*$  diminua. Com isso, a corrente no barramento CC irá crescer até atingir o valor desejado. Caso a corrente lida seja maior que a corrente de referência do barramento CC, deseja-se que o valor de pico de  $i_{fabc}^*$  aumente, ou seja, que o barramento CA receba mais potência e que o barramento CC tenha menos potência, diminuindo a corrente do barramento CC.

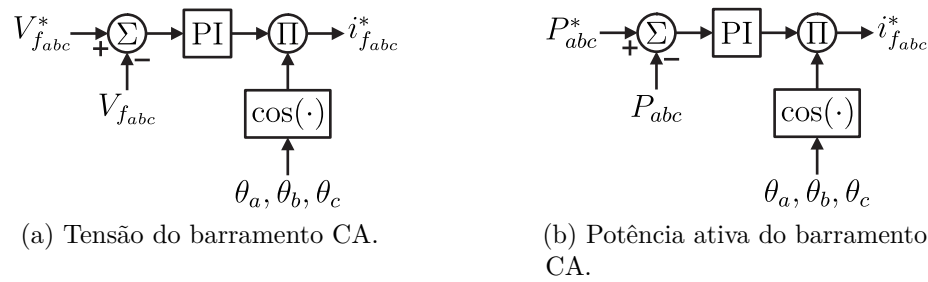


Figura 5.7 – Diagrama de blocos de controle do barramento CA do XCSI trifásico.

### 5.4.1.2 Controle do barramento CA

Para o barramento CA têm-se duas opções, que podem se resumir à mesma lógica. Caso deseje-se controlar a potência ou a tensão de saída, a ideia é a mesma: caso o valor da grandeza lida esteja abaixo do desejado, deve-se aumentar o valor de pico de  $i_{f_{abc}}^*$ , fornecendo mais potência para o barramento CA; caso contrário, diminui-se o valor de pico de  $i_{f_{abc}}^*$ . Tal estratégia é simples porém eficaz. Vale notar que ao se controlar a tensão de saída ou a potência, faz-se necessário ler a tensão de saída. Essas estratégias são ilustradas na Figura 5.7.

Para se utilizar o controle de barramento CA, deve haver alguma outra forma de controlar o barramento CC. Uma solução seria, por exemplo, ter um retificador controlando o barramento CC, então o inversor enxergaria o barramento CC como uma fonte de corrente controlada. Caso não se utilize outro conversor para controlar o barramento CC, não se pode garantir que a corrente irá estabilizar em um valor seguro para o conversor.

## 5.4.2 Retificador fonte de corrente

Quando operando como retificador, usualmente, deseja-se controlar a corrente da carga/barramento CC. Para tal, visando operar com fator de potência unitário, utiliza-se um ciclo travado por fase (*phase-locked loop* - PLL) para sincronizar as tensões  $v_{f_{abc}}$  e as correntes  $i_{f_{abc}}$  de entrada. A partir do PLL pode-se obter a senoide (fase e frequência) de referência. Para se obter a amplitude das correntes  $i_{f_{abc}}^*$  utiliza-se um controlador PI, que recebe o erro da corrente do barramento CC de referência subtraída da corrente lida.

Ao se subtrair a corrente do barramento CC lida da de referência, tem-se a seguinte lógica: caso a corrente lida seja menor que a de referência, aumenta-se o valor de pico da corrente  $i_{f_{abc}}^*$ , aumentando a potência enviada para o barramento CC, logo aumentando a corrente do barramento CC. Caso contrário, diminui-se o valor de pico de  $i_{f_{abc}}^*$ , reduzindo a potência enviada para o barramento CC. Aliando essa estratégia do controle de pico de  $i_{f_{abc}}^*$  com a senoide obtida a partir do PLL, gera-se a corrente de referência  $i_{f_{abc}}^*$  que será utilizada pela modulação para comandar as chaves do retificador. Tal estratégia é

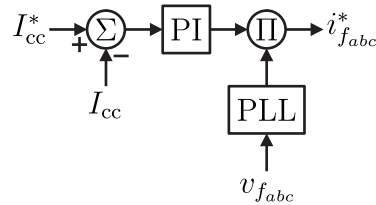


Figura 5.8 – Diagrama de blocos de controle da corrente do barramento CC do XCSR trifásico.

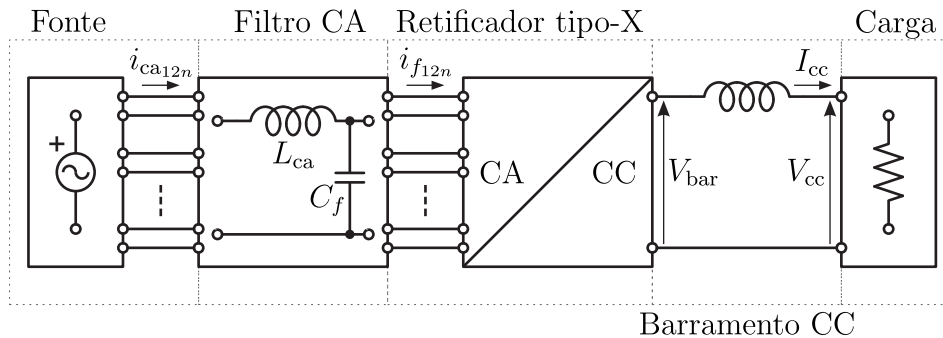


Figura 5.9 – Cenário de aplicação dos XCSCs multifásicos.

ilustrada na Figura 5.8.

## 5.5 Resultados de simulações e experimentais

Resultados de simulações foram obtidos para os XCSCs bifásico e trifásico, além disso, para o XCSC trifásico, também se apresenta resultados experimentais. O cenário de teste, apresentado na Figura 5.9 (mesma imagem apresentada na Figura 7.1), é composto de uma fonte multifásica (bifásica ou trifásica, como na ilustração) com terminais abertos alimentando uma carga resistiva através dos conversores estudados. Também se apresenta o caso como inversor trifásico, visto que os XCSCs são conversores bidirecionais. O controle utilizado visa manter a corrente do barramento CC em um valor específico, o mesmo apresentado nas Figuras 5.8. Vale notar a necessidade de um PLL para sincronização das correntes e tensões de entrada no caso retificador. Por se tratar de simulações visando validar as topologias e modulação, não se apresenta o resultado como inversor, visto que o retificador é suficiente para validar a topologia e a modulação.

Os parâmetros dos componentes utilizados são listado na Tabela 5.4, que são os seguintes: capacitância do filtro CA  $C_f$ ; frequência CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; potência da carga por fase  $P_l$ ; passo de cálculo da simulação  $T_s$ ; tensão da fonte CA  $V_{ca}$ .

Os resultados de simulações foram obtidos no MATLAB<sup>®</sup>/Simulink<sup>®</sup>, usando a



Tabela 5.4 – Parâmetros do cenário de teste dos conversores

Parâmetro	Valor
$C_f$	$7.5 \mu\text{F}$
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	2 mH
$L_{cc}$	13 mH
$R_l$	$25 \Omega$
$P_l$	200 W
$T_s$	$2 \mu\text{s}$
$V_{ca}$	110 V

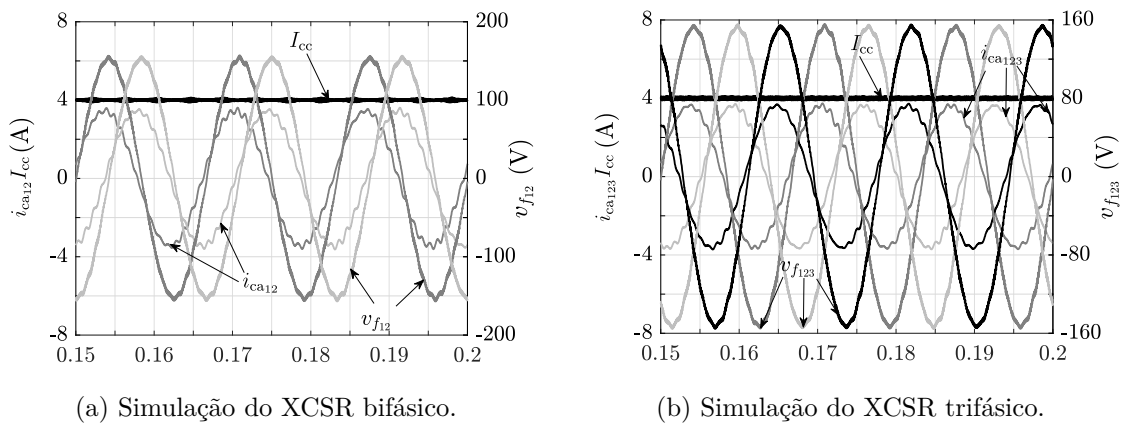
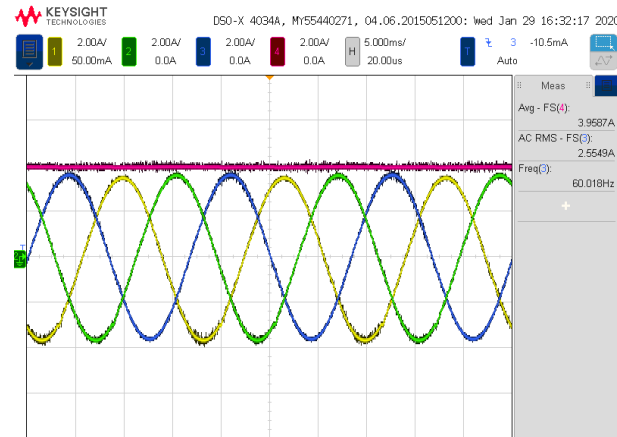


Figura 5.10 – Resultados de simulações dos XCSCs multifásicos, operando como retificadores.

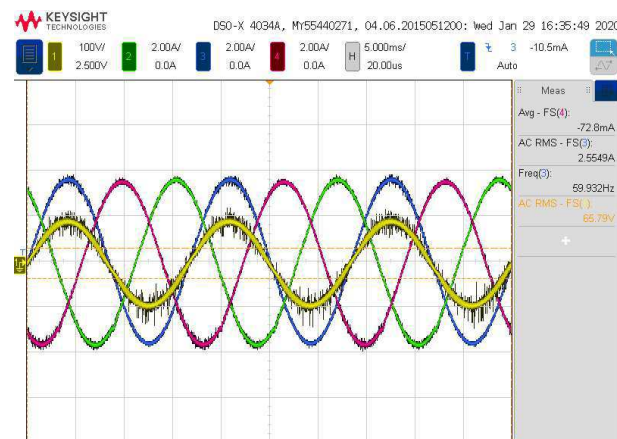
biblioteca SimPowerSystems<sup>TM</sup>. O protótipo utilizado é apresentado no Anexo C e D. No caso das simulações, consideraram-se os valores típicos apresentados nas fichas de dados de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

Os resultados de simulações dos XCSCs bifásico e trifásico operando em regime permanente são apresentados na Figura 5.10. Observa-se que, operando como retificador, as tensões e correntes de entrada estão sincronizadas. A corrente do barramento CC está controlada e as correntes CA apresentam um THD inferior a 5%. Observa-se uma pequena ressonância nas correntes CA, devido a combinação entre indutância e capacitância CA utilizadas.

O resultado experimental do XCSC trifásico operando em regime permanente é apresentado na Figura 5.11. Observa-se que, operando como inversor, as tensões e correntes de saída apresenta uma pequena defasagem, dado se tratar de uma carga indutiva. A corrente do barramento CC está controlada e as correntes CA apresentam um THD inferior a 5%. Destaca-se que, para esse ponto de operação do inversor trifásicos, a eficiência foi de



(a) Corrente do barramento CC e correntes dos barramentos CA.



(b) Correntes dos barramentos CA e tensão de um barramento CA.

Figura 5.11 – Resultados experimentais do XCSC trifásico, operando como inversor.

92%, tal valor inclui as perdas no indutor do barramento CC. Aqui já não se observa a ressonância observada nas simulações, visto que a própria resistência interna dos indutores reais foi o suficiente para mitigar esse problema.

Logo, valida-se a topologia e sua modulação, apresentada de forma generalizada. Como esperado, por se tratar de um sistema equilibrado, tanto o caso bifásico como trifásico apresentam uma baixa oscilação no barramento CC. Percebe-se apenas a oscilação em alta frequência. Além disso, no caso retificador, as correntes e tensões estão em fase. Com isso, obtêm-se uma topologia que pode substituir os CSCs ponte-H série sem prejuízo para o sistema, que enxerga o conversor como uma caixa preta. Tal substituição, por sua vez, aumenta a eficiência do sistema ao reduzir o número de chaves conduzindo por ciclo de chaveamento.

## 5.6 Conclusão

Este capítulo revisou as topologias de XCSCs. Tais topologias podem ser utilizadas, dentre outras aplicações, para acionamento de PMSGs com terminal aberto ou carregamento de baterias, por exemplo.

A técnica de seção cruzada permite aumentar a eficiência do conversor a ser modificado: o rearranjo de quatro chaves, outrora em série aos pares, em quatro chaves em paralelo reduz de dois para um o número de chaves conduzindo nessa seção dos conversores. O simples rearranjo, sem adicionar chaves, diodos, etc., permite que os conversores tipo-X sejam mais eficientes que os ponte-H em série, que são a solução convencional.

Revisou-se o princípio de funcionamento e diagrama de blocos PWM generalizados das topologias. Em seguida, exemplificou-se o funcionamento dos conversores bifásicos e trifásicos. Verificou-se a exequibilidade dos conversores através de simulações e experimentos, validando as topologias e suas respectivas modulações. Além disso, através de resultados coletados de simulações, fez-se uma análise comparativa em termos de eficiência e distorção harmônica total.

A análise comparativa permitiu evidenciar as melhorias dos conversores tipo-X. Vale lembrar que os conversores revisados neste capítulo podem operar com um número de fases acima de três, bastando adicionar mais blocos de chaves e, conseqüentemente, mais blocos de modulação. Além disso, a topologia bifásica, especificamente, pode operar também como conversor CA-CC-CA.



# 6

## Conversor fonte de corrente CA-CC-CA com redução da oscilação do barramento CC

### 6.1 Introdução

Como observado nas topologias monofásicas, a oscilação do barramento CC é muito grande se comparada a um VSC monofásico de potência equivalente. Apesar das soluções serem engenhosas e melhores (dado alguns limites operacionais) que as topologias convencionais, elas ainda demonstram uma densidade de potência baixa. Para contornar esse problema, usualmente faz-se uso de técnicas de compensação da potência oscilatória [24]. Apesar de eficaz, tal técnica requer a adição de novas chaves ou componentes reativos ao conversor monofásico.

Tratando-se de sistemas CA-CC-CA monofásicos, tais como fontes de alimentação ininterrupta (*uninterrupted power supply* - UPS), filtros ativos universais (*universal power filter* - UPF) ou reguladores de tensão (*voltage regulator* - VR), pode-se reduzir a oscilação do barramento CC sem alterações no hardware, mas apenas no software. Tal técnica já foi estudada pra conversores fonte de tensão, mas não para os fonte de corrente.

Neste capítulo, estuda-se uma técnica de redução da oscilação do barramento CC em um conversor fonte de corrente CA-CC-CA. Vale notar que tal técnica só se aplica em cenários cujas frequências de entrada e de saída do conversor são as mesmas. Então, alia-se as vantagens intrínsecas dos CSCs (que são interessantes para proteção de sistemas por exemplo), à técnica de redução do barramento CC.

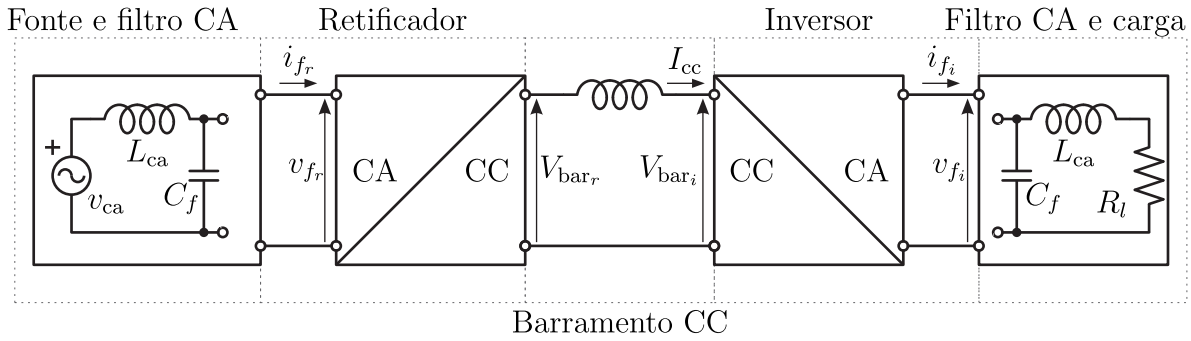


Figura 6.1 – Cenário de aplicação do CSC CA-CC-CA monofásico.

Vale notar que a técnica se aplica a qualquer CSC CA-CC-CA monofásico, tal como ilustrado na Figura 6.1. Neste trabalho será utilizado um XCSC operando como conversor CA-CC-CA [15], buscando um conversor com menos perdas por condução.

## 6.2 Operação e modulação

O foco deste capítulo está na redução da oscilação do barramento CC, mas, de toda sorte, far-se-á uso do XCSC de duas portas. O XCSC de duas portas pode ser utilizado como conversor bifásico ou CA-CC-CA monofásico, sendo este o caso em que ele é aplicado neste capítulo. A topologia convencional CA-CC-CA monofásica apresenta quatro chaves conduzindo por ciclo de chaveamento, como apresentado na Figura 6.2. Já o XCSC apresenta três, logo é um conversor mais eficiente (Figura 6.3). O diagrama de blocos PWM do XCSC de duas portas é proposto em [29], sendo replicado neste capítulo na Figura 6.4(a).

Sendo um conversor CA-CC-CA, faz-se necessário dois estágios de controle: um a controlar o barramento CC e outro a controlar um dos barramentos CA. Para o caso deste capítulo, decide-se que o lado retificador (subíndice  $r$ ) irá controlar o barramento CC. Já o lado inversor (subíndice  $i$ ) irá controlar a potência entregue à carga.

O controle da etapa retificadora é apresentado no topo da Figura 6.4(b). Esse controle é responsável por manter a corrente do barramento CC controlada, fazendo-se uso de um *phase-locked loop* (PLL) para que se consiga operar com um fator de potência unitário. Como apresentado na Figura 6.4(b), o controle do lado do retificador funciona da seguinte forma: o objetivo do controlador é gerar a corrente de referência  $i_{f_r}^*$ , visando manter a corrente do barramento CC  $I_{cc}$  controlada em um determinado valor. A corrente  $i_{f_r}^*$  é sincronizada com  $v_{f_r}$  através do PLL. Para essa estratégia de controle, deve-se medir  $I_{cc}$  e  $v_{f_r}$ . O controlador PI fornecerá o valor de pico da corrente de referência  $\sqrt{2}I_{f_r}^*$ , que definirá o quanto de potência será demandado da rede (representada por uma fonte de tensão na Figura 6.3). Ao se multiplicar o valor de pico da corrente de referência pela

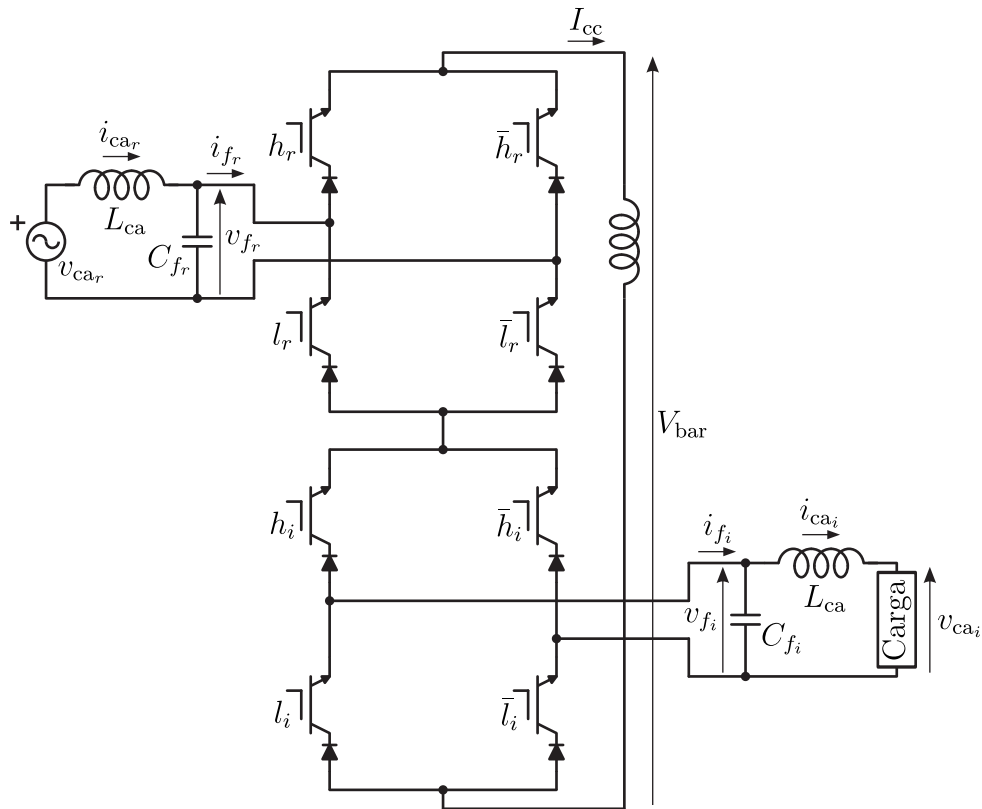


Figura 6.2 – CSC CA-CC-CA monofásico.

senoide obtida através do PLL, encontra-se a corrente senoidal de referência  $i_{f_r}^*$ , que será utilizada pela modulação para comandar as chaves do conversor.

Do lado do inversor, deseja-se controlar a potência aparente de saída  $S_i$ , tal como ilustrado na parte inferior da Figura 6.4(b). O controle do inversor funciona da seguinte forma: como não há a necessidade de sincronização com a carga, pode-se utilizar uma fase arbitrária para a senoide de referência da corrente de saída  $i_{f_i}^*$ . O controlador PI irá gerar o valor de pico da corrente de saída  $\sqrt{2}I_{f_i}^*$  necessário para manter a potência entregue à carga controlada em  $S_i^*$ . Ao se multiplicar o valor de pico da corrente de referência pela senoide de fase arbitrária, encontra-se a corrente senoidal de referência  $i_{f_i}^*$ , que também será utilizada pela modulação para comandar as chaves do conversor.

Com a estratégia de controle e modulação apresentados, o conversor CA-CC-CA funcionará corretamente. Porém, ao se utilizar uma fase arbitrária no controle da etapa inversora, não se pode garantir a oscilação mínima da corrente do barramento CC. Sendo assim, propõe-se um controle de fase a ser adicionado ao controle apresentado na Figura 6.4(b), visando reduzir a oscilação sem aumento do indutor do barramento CC. A dedução matemática do controle proposto é apresentada na seção seguinte.

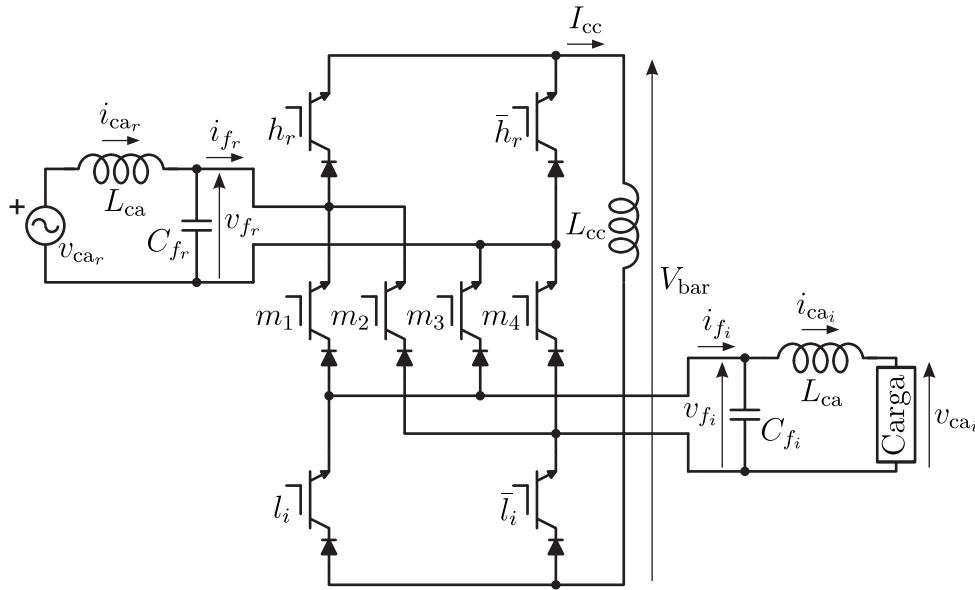
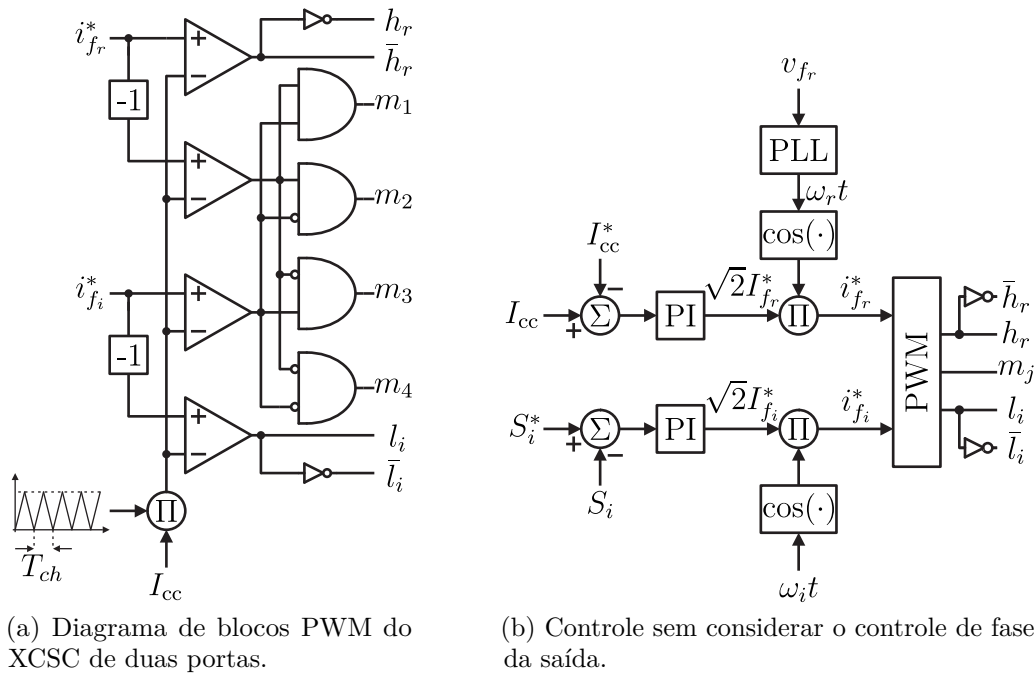


Figura 6.3 – XCSC CA-CC-CA monofásico.



(a) Diagrama de blocos PWM do XCSC de duas portas.

(b) Controle sem considerar o controle de fase da saída.

Figura 6.4 – Diagrama de blocos PWM e de controle do XCSC CA-CC-CA monofásico.

### 6.3 Técnica de sincronização

O diagrama de blocos de controle apresentado na Figura 6.4(b) permite que o conversor CA-CC-CA monofásico funcione corretamente, porém sem o controle de fase não se pode garantir que ele irá operar com a menor oscilação possível no barramento CC. Sendo assim, tomando por base a técnica utilizada para VSCs [28], faz-se o desenvolvimento equivalente para os CSCs. Vale notar que essa técnica funciona com qualquer CSC CA-CC-



CA monofásico cujas frequências de entrada e de saída sejam iguais. Para o caso específico do presente estudo, utilizou-se um XCSC CA-CC-CA monofásico.

Para aplicar a técnica de sincronização, cinco variáveis são utilizadas:  $i_{ca_r}(t) = I_{ca_r} \cos(\omega_r t)$ , cuja fase será a fase de referência;  $i_{f_r}(t) = I_{f_r} \cos(\omega_r t - \theta_r)$ , sendo  $\theta_r$  o ângulo de atraso do filtro CA da entrada do conversor;  $v_{f_r}(t) = V_{f_r} \cos(\omega_r t + \phi_r)$ , sendo  $\phi_r$  o FP da entrada do conversor (que pode ser aproximado por zero, devido ao PLL);  $i_{f_i}(t) = I_{f_i} \cos(\omega_i t + \varepsilon)$ , sendo  $\varepsilon$  o ângulo da corrente de saída, a ser controlado pela técnica de sincronização; e  $v_{f_i}(t) = V_{f_i} \cos(\omega_i t + \varepsilon + \phi_i)$ , sendo  $\phi_i$  o FP da carga.

Assumindo que a potência no conversor está equilibrada (balanceada), a potência instantânea do indutor do barramento CC  $p_{cc}(t)$  pode ser escrita como

$$p_{cc}(t) = s_r(t) - s_i(t) - p_t(t), \quad (6.1)$$

ou seja,  $p_{cc}(t)$  é o resultado da potência de entrada  $s_r(t) = v_{f_r}(t)i_{f_r}(t)$  menos a potência de saída  $s_i(t) = v_{f_i}(t)i_{f_i}(t)$  e as perdas totais  $p_t(t)$  (condução e chaveamento). Daí  $s_r(t)$  e  $s_i(t)$  desenvolvem-se em:

$$\begin{cases} s_r(t) = \frac{V_{f_r} I_{f_r}}{2} [\cos(\phi_r + \theta_r) + \cos(2\omega_r t + \phi_r - \theta_r)], \\ s_i(t) = \frac{V_{f_i} I_{f_i}}{2} [\cos(\phi_i) + \cos(2\omega_i t + 2\varepsilon + \phi_i)]. \end{cases} \quad (6.2)$$

Agora, (6.1) é reescrita como

$$p_{cc}(t) = \left[ \frac{V_{f_r} I_{f_r}}{2} \cos(\phi_r + \theta_r) - \frac{V_{f_i} I_{f_i}}{2} \cos(\phi_i) - P_t \right] + \left[ \frac{V_{f_r} I_{f_r}}{2} \cos(2\omega_r t + \phi_r - \theta_r) - \frac{V_{f_i} I_{f_i}}{2} \cos(2\omega_i t + 2\varepsilon + \phi_i) \right], \quad (6.3)$$

sendo  $P_t$  simplificado como o valor constante das perdas totais do conversor. Na equação (6.3), percebe-se que a potência no indutor do barramento CC é composta por uma parcela constante (potência ativa) e por uma parcela que oscila com o dobro da frequência CA (potência reativa).

Assumindo que o conversor está em regime permanente, a parcela entre o primeiro par de colchete da equação (6.3) deve ser zero, logo escreve-se que

$$\frac{V_{f_r} I_{f_r}}{2} \cos(\phi_r + \theta_r) - \frac{V_{f_i} I_{f_i}}{2} \cos(\phi_i) - P_t = 0, \quad (6.4)$$

sendo  $V_{f_r} I_{f_r}/2 = S_r$  e  $V_{f_i} I_{f_i}/2 = S_i$  a potência aparente de entrada e de saída, respectivamente, do conversor. Resolvendo a equação (6.4) para  $S_r$ , pode-se encontrar que

$$S_r = S_i \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)}. \quad (6.5)$$

Substituindo (6.5) em (6.3) e fazendo com que a primeira parcela entre colchetes da equação seja zero, resulta em:

$$p_{cc}(t) = S_i \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \cos(2\omega_r t + \phi_r - \theta_r) - S_i \cos(2\omega_i t + 2\varepsilon + \phi_i). \quad (6.6)$$

Mais ainda, a potência do indutor do barramento CC também pode ser escrita como

$$p_{cc}(t) = i_{cc} v_{L_{cc}} = i_{cc} L_{cc} \frac{di_{cc}}{dt}, \quad (6.7)$$

que uma vez equacionada com (6.6), resulta em:

$$L_{cc} i_{cc} \frac{di_{cc}}{dt} = S_i \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \cos(2\omega_r t + \phi_r - \theta_r) - S_i \cos(2\omega_i t + 2\varepsilon + \phi_i). \quad (6.8)$$

Ao se integrar ambos os lados de (6.8), encontra-se:

$$\int i_{cc} di_{cc} = \frac{1}{L_{cc}} \int \left[ S_i \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \cos(2\omega_r t + \phi_r - \theta_r) - S_i \cos(2\omega_i t + 2\varepsilon + \phi_i) \right] dt, \quad (6.9)$$

resultando em:

$$\frac{i_{cc}^2}{2} = \frac{S_i}{L_{cc}} \left[ \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \frac{1}{2\omega_r} \sin(2\omega_r t + \phi_r - \theta_r) - \frac{1}{2\omega_i} \sin(2\omega_i t + 2\varepsilon + \phi_i) \right] + \Upsilon_o, \quad (6.10)$$

onde  $\Upsilon_o$  é uma constante resultante do processo de integração. Vale notar que se as frequências de entrada e de saída não forem iguais, a técnica de sincronização apresentada neste capítulo não funcionará. Isso se deve ao fato de que ao se operar com frequências diferentes, não haverá um ângulo que resulte em uma oscilação, teoricamente, nula ou muito próximo de zero [2].

Agora assumindo que as frequências de entrada e de saída são iguais ( $f_r = f_i$ ), ter-se-á que  $\omega_r = \omega_i = \omega_{ca} = 2\pi f_{ca}$ . A partir de (6.10), multiplicando ambos lados por dois e definindo que  $X_l = \omega_{ca} L_{cc} = \omega_r L_{cc} = \omega_i L_{cc}$ , pode-se escrever que:

$$i_{cc}^2 = \frac{S_i}{X_l} \left[ \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \sin(2\omega_{ca} t + \phi_r - \theta_r) - \sin(2\omega_{ca} t + 2\varepsilon + \phi_i) \right] + \Upsilon_o. \quad (6.11)$$

Resolvendo (6.11) para  $i_{cc}$ , pode-se encontrar que

$$i_{cc} = \sqrt{\Upsilon_o + \Delta}, \quad (6.12)$$

onde

$$\Delta = \frac{S_i}{X_l} \left[ \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \sin(2\omega_{ca} t + \phi_r - \theta_r) - \sin(2\omega_{ca} t + 2\varepsilon + \phi_i) \right]. \quad (6.13)$$

Sabendo que ao se expandir uma função  $f(x)$  em torno de um ponto  $a$ , a Série de Taylor dessa função em torno desse ponto específico é escrita como

$$f(x) \approx f(a) + \frac{f^i(a)}{1!}(x-a)^1 + \frac{f^{ii}(a)}{2!}(x-a)^2 + \frac{f^{iii}(a)}{3!}(x-a)^3 + \sum_{n=4}^{\infty} \frac{f^n(a)}{n!}(x-a)^n. \quad (6.14)$$

Ao se expandir (6.12) em Séries de Taylor em torno do ponto  $\Upsilon_o$ , encontra-se que

$$\begin{cases} i_{cc} = f(x) = \sqrt{x}, \\ x = \Upsilon_o + \Delta, \end{cases} \quad (6.15)$$

e ao se expandir em torno do ponto  $a = \Upsilon_o$ , pode-se escrever que

$$\begin{aligned} i_{cc} \approx \sqrt{\Upsilon_o} + \left(\frac{1}{1!}\right) \left[\left(\frac{1}{2}\right) \frac{1}{\sqrt{\Upsilon_o}}\right] [(\Upsilon_o + \Delta) - \Upsilon_o] + \left(\frac{1}{2!}\right) \left[\left(-\frac{1}{4}\right) \frac{1}{\sqrt[3]{\Upsilon_o}}\right] [(\Upsilon_o + \Delta) - \Upsilon_o]^2 \\ + \sum_{n=3}^{\infty} \left\{ \left[\frac{-1^{n+1}}{n!}\right] \left[\frac{\Delta^n}{2^n \sqrt{\Upsilon_o}^{2n-1}}\right] \prod_{j=2}^n (2j-3) \right\}, \end{aligned} \quad (6.16)$$

que se desenvolve em:

$$\begin{aligned} i_{cc} \approx \sqrt{\Upsilon_o} + \left(\frac{1}{2}\right) \left(\frac{\Delta}{\sqrt{\Upsilon_o}}\right) + \left(-\frac{1}{8}\right) \left(\frac{\Delta^2}{\sqrt{\Upsilon_o^3}}\right) \\ + \sum_{n=3}^{\infty} \left\{ \left[\frac{-1^{n+1}}{n!}\right] \left[\frac{\Delta^n}{2^n \sqrt{\Upsilon_o}^{2n-1}}\right] \prod_{j=2}^n (2j-3) \right\}. \end{aligned} \quad (6.17)$$

Definindo que  $\sqrt{\Upsilon_o} = I_{cc}$  e considerando que os dois primeiros termos de (6.17) são suficientes para uma aproximação razoável da corrente do barramento CC  $i_{cc}$ , pode-se escrever que:

$$i_{cc} \approx I_{cc} + \frac{\Delta}{2I_{cc}}. \quad (6.18)$$

Substituindo  $\Delta$ , segue que

$$i_{cc} \approx I_{cc} + \frac{S_i}{X_l 2I_{cc}} \left[ \frac{\cos(\phi_i) + P_t/S_i}{\cos(\phi_r + \theta_r)} \sin(2\omega_{cat} + \phi_r - \theta_r) - \sin(2\omega_{cat} + 2\varepsilon + \phi_i) \right], \quad (6.19)$$

mostrando que  $i_{cc}$  pode ser escrito como um valor constante somado à uma função que oscila com o dobro da frequência CA ( $2\omega_{cat}$ ). Assumindo que o FP de entrada é unitário ( $\phi_r = 0$ ) e enxergando (6.19) como um fasor, os termos entre colchetes são reescritos como:

$$k_\varepsilon e^{j\beta} = -j \frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)} e^{-j\theta_r} - (-j e^{j(2\varepsilon + \phi_i)}), \quad (6.20)$$

onde  $k_\varepsilon$  é a magnitude e  $\beta$  o ângulo do fasor. Ao se desenvolver essa equação, encontra-se que:

$$\begin{aligned} k_\varepsilon e^{j\beta} = - \left[ \frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)} \sin(\theta_r) + \sin(2\varepsilon + \phi_i) \right] \\ + j \left[ \cos(2\varepsilon + \phi_i) - \frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)} \cos(\theta_r) \right]. \end{aligned} \quad (6.21)$$

Daí, sabendo que  $\beta$  é o ângulo do fasor, definido como

$$\beta = \arctan \left[ \frac{\Im(k_\varepsilon e^{j\beta})}{\Re(k_\varepsilon e^{j\beta})} \right], \quad (6.22)$$

pode-se encontrar que

$$\beta = \arctan \left\{ \frac{\cos(\phi_i) + P_t/S_i - \cos(2\varepsilon + \phi_i)}{[\cos(\phi_i) + P_t/S_i] \operatorname{tg}(\theta_r) + \sin(2\varepsilon + \phi_i)} \right\}. \quad (6.23)$$

Mais ainda, para se obter a magnitude do fasor, considera-se que  $k_\varepsilon$  é definido como

$$k_\varepsilon = \sqrt{[\Re(k_\varepsilon e^{j\beta})]^2 + [\Im(k_\varepsilon e^{j\beta})]^2}, \quad (6.24)$$

ou

$$k_\varepsilon^2 = [\Re(k_\varepsilon e^{j\beta})]^2 + [\Im(k_\varepsilon e^{j\beta})]^2, \quad (6.25)$$

segue que:

$$k_\varepsilon^2 = \left[ -\frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)} \sin(\theta_r) - \sin(2\varepsilon + \phi_i) \right]^2 + \left[ \cos(2\varepsilon + \phi_i) - \frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)} \cos(\theta_r) \right]^2. \quad (6.26)$$

Sendo  $k_\phi = [\cos(\phi_i) + P_t/S_i] / \cos(\theta_r)$ , então (6.26) pode ser reescrita como

$$k_\varepsilon^2 = [k_\phi \sin(\theta_r) + \sin(2\varepsilon + \phi_i)]^2 + [k_\phi \cos(\theta_r) - \cos(2\varepsilon + \phi_i)]^2, \quad (6.27)$$

que se desenvolve em:

$$k_\varepsilon^2 = k_\phi^2 [\sin^2(\theta_r) + \cos^2(\theta_r)] + 2k_\phi [\sin(\theta_r) \sin(2\varepsilon + \phi_i) - \cos(\theta_r) \cos(2\varepsilon + \phi_i)] + [\sin^2(2\varepsilon + \phi_i) + \cos^2(2\varepsilon + \phi_i)]. \quad (6.28)$$

Substituindo  $\sin^2(x) + \cos^2(x) = 1$ , e colocando o sinal negativo do segundo termo da equação em evidência, resulta que:

$$k_\varepsilon^2 = k_\phi^2 - 2k_\phi [\cos(\theta_r) \cos(2\varepsilon + \phi_i) - \sin(\theta_r) \sin(2\varepsilon + \phi_i)] + 1. \quad (6.29)$$

A partir da identidade trigonométrica

$$\cos(a \pm b) = \cos(a) \cos(b) \mp \sin(a) \sin(b), \quad (6.30)$$

a equação (6.29) pode ser reescrita como:

$$k_\varepsilon^2 = k_\phi^2 - 2k_\phi \cos(\theta_r + 2\varepsilon + \phi_i) + 1. \quad (6.31)$$

Por fim,  $k_\varepsilon$  pode ser reescrito como

$$k_\varepsilon = \sqrt{k_\phi^2 - 2k_\phi \cos(\theta_r + 2\varepsilon + \phi_i) + 1}. \quad (6.32)$$

daí, encontra-se a equação (6.33).

$$i_{cc} \approx I_{cc} + \frac{S_i}{X_l 2I_{cc}} k_\varepsilon \cos(2\omega_{ca} t + \beta), \quad (6.33)$$

onde

$$\begin{cases} k_\varepsilon = \sqrt{k_\phi^2 - 2k_\phi \cos(\theta_r + 2\varepsilon + \phi_i) + 1}, \\ k_\phi = \frac{\cos(\phi_i) + P_t/S_i}{\cos(\theta_r)}. \end{cases} \quad (6.34)$$

Agora pode-se controlar a oscilação da corrente do barramento CC através da variável  $k_\varepsilon$ , que é função do ângulo da corrente de saída  $\varepsilon$ . Então, sabendo que  $i_{cc_{\max}} \approx I_{cc} + \frac{S_i}{2X_l I_{cc}} k_\varepsilon$  ocorre quando  $\cos(2\omega_{ca} t + \beta) = +1$ , e que  $i_{cc_{\min}} \approx I_{cc} - \frac{S_i}{2X_l I_{cc}} k_\varepsilon$  ocorre quando  $\cos(2\omega_{ca} t + \beta) = -1$ , pode-se escrever que:

$$\Delta i_{cc} \approx i_{cc_{\max}} - i_{cc_{\min}} \approx \frac{S_i}{X_l I_{cc}} k_\varepsilon, \quad (6.35)$$

que pode ser reescrita como

$$L_{cc} \approx \frac{S_i}{\Delta i_{cc} \omega_{ca} I_{cc}} k_\varepsilon. \quad (6.36)$$

Através desse resultados, pode-se notar que a oscilação do barramento CC  $\Delta i_{cc}$  pode ser reduzida ao se aumentar o valor de  $L_{cc}$  (resultando no aumento de  $X_l$ ), ou ao se reduzir o valor de  $k_\varepsilon$ . Outra conclusão é que se pode manter a mesma oscilação da corrente do barramento CC mesmo ao se utilizar um indutor menor, visto que a técnica de sincronização irá compensar o acréscimo de oscilação devido à redução do indutor. A oscilação  $\Delta i_{cc}$  ou o indutor do barramento CC  $L_{cc}$  são diretamente proporcionais a  $k_\varepsilon$ , que atinge seu valor máximo quando  $\varepsilon_{\max} = -(\theta_r + \phi_i + \pi)/2$  e seu valor mínimo quando  $\varepsilon_{\min} = -(\theta_r + \phi_i)/2$ . Assumindo que o ângulo de entrada  $\theta_r$  é constante,  $\phi_i$  passa a ser a única variável de  $k_\varepsilon$ .

Então, ao se controlar o ângulo da corrente de saída, a oscilação do barramento CC pode ser reduzida sem o aumento da indutância, ou pode-se obter uma determinada oscilação com um valor menor de indutância.

O diagrama de blocos de controle da oscilação é mostrado na Figura 6.5, que por sua vez é adicionado ao diagrama apresentado na Figura 6.4(b). Os resultados teóricos são mostrados na Figura 6.6 para  $\theta_r = -3^\circ$ , sendo: Modo I ou  $\varepsilon_{\min}$ ; Modo II ou  $\varepsilon_{\text{zero}}$ , que é uma solução intermediária que ocorre quando  $\varepsilon = 0$ ; e Modo III ou  $\varepsilon_{\max}$ , que é o pior caso.

A Figura 6.6 mostra os resultados para cenários com perdas totais ( $P_t$ ) de 0 pu, 0,1 pu, 0,2 pu e 0,3 pu, ou seja, de um conversor sem perdas até um com 70% de eficiência.

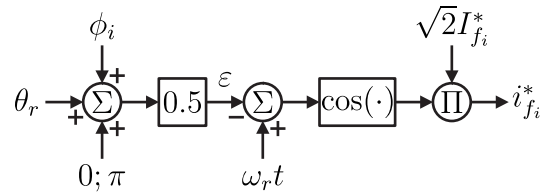


Figura 6.5 – Diagrama de blocos do controle de sincronização a ser adicionado ao controle convencional do CSC CA-CC-CA monofásico.

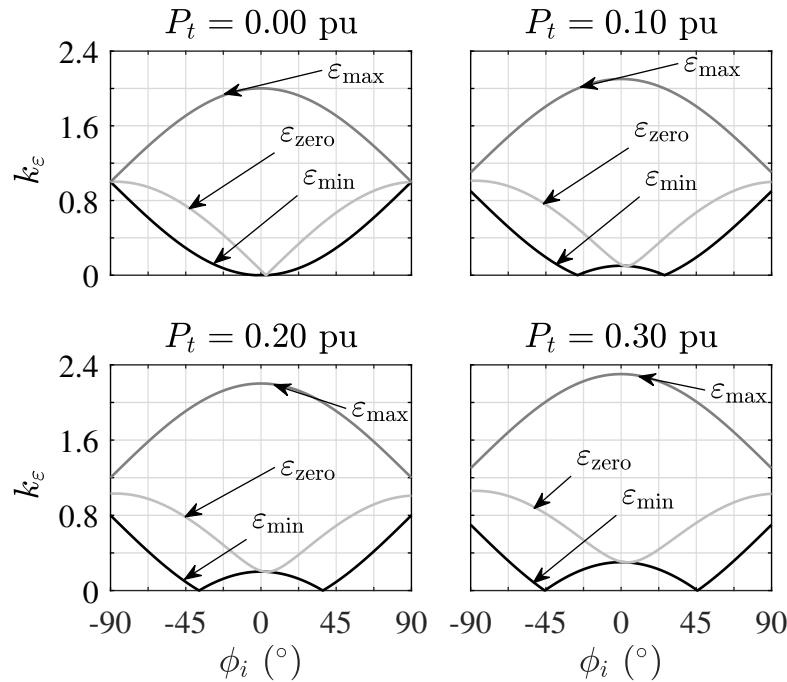


Figura 6.6 – Variação de  $k_\epsilon$  em função do fator de potência da carga  $\phi_i$ .

Ao se observar os resultados apresentados na Figura 6.6, nota-se que  $k_\epsilon$  pode ter seu valor controlado e reduzido, logo reduzindo também a oscilação do barramento CC ou permitindo a redução do indutor do barramento CC sem que a oscilação cresça.

Por exemplo, ao se utilizar um indutor de 100 mH em um conversor com os seguintes parâmetros: carga  $P_l = 1$  kW com fator de potência de 0,866; corrente do barramento CC  $I_{cc} = 10$  A; frequência CA  $f_{ca} = 60$  Hz; eficiência de 90% ( $P_t = 0,10$  pu). Encontraria-se uma oscilação de  $\Delta i_{cc} = 1,22$  A ao se operar no Modo II (Figura 6.7). Para se obter o mesmo valor de  $\Delta i_{cc}$  operando no Modo I, bastaria um indutor de 7,37 mH no barramento CC (Figura 6.8). Logo, percebe-se que a oscilação do barramento CC pode ser controlada e reduzida ao se utilizar a técnica de sincronização.

De modo a ilustrar como a redução do barramento CC é vantajosa para os CSCs, na Figura 6.9 são mostrados um indutor de 10 mH e um de 100 mH. Ao se aplicar a técnica de sincronização (Modo I) com o indutor de 10 mH, o conversor pode apresentar uma oscilação da corrente do barramento CC próxima à apresentada no Modo II com um

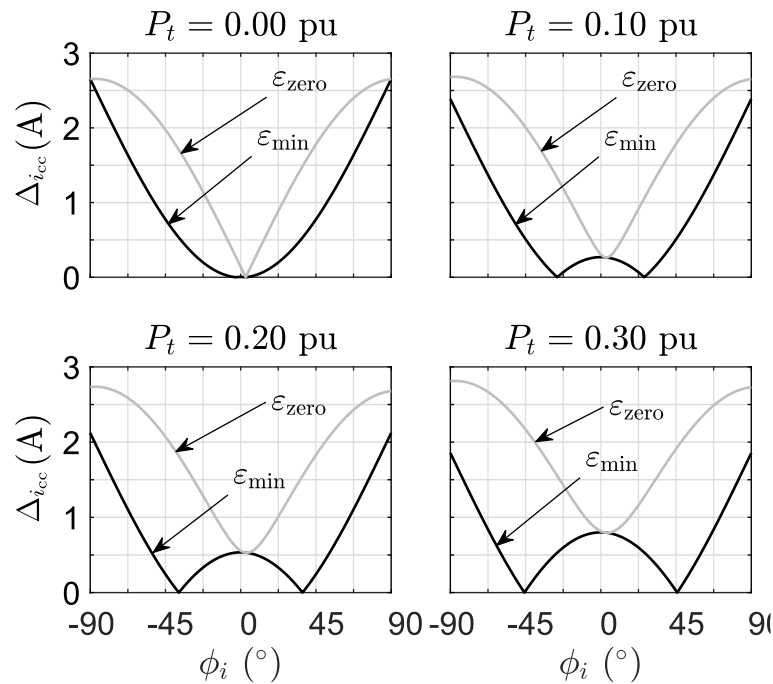


Figura 6.7 – Resultado teórico da oscilação do barramento CC para  $L_{cc} = 100$  mH.

indutor de 100 mH. Vale notar que os indutores utilizados para esse exemplo não passaram pelo mesmo processo de fabricação. Mas essa imagem reforça que, além das melhorias que podem ser feitas na eletrônica de potência, a técnica de construção de indutores também vem evoluindo.

A redução do valor da indutância do barramento CC, logo redução do indutor, é uma melhoria na densidade de potência do conversor e em sua eficiência, visto que indutâncias menores, se fabricadas utilizando a mesma técnica, apresentarão menores perdas por condução. A Figura 6.7 e a Figura 6.8 mostram os mesmos resultados para várias faixas de eficiência do conversor. Similar ao resultado teórico apresentado na Figura 6.6, a medida que as perdas do conversor aumentam, a parábola do Modo I fica mais larga e os mínimos globais desse modo de operação se aproximam do ponto de operação em que a carga apresenta um fator de potência nulo  $\phi_i \pm 90^\circ$ .

## 6.4 Resultados de simulações e experimentais

De modo a validar a teoria apresentada neste capítulo, tomaram-se resultados de simulações e experimentais dos conversores apresentados. Vale notar que os controles Modo I e Modo II foram utilizados para fins de comparação. O Modo III é desconsiderado por ser um modo de operação não prático.

O cenário de testes é o mesmo apresentado na Figura 6.3: alimentando um resistor

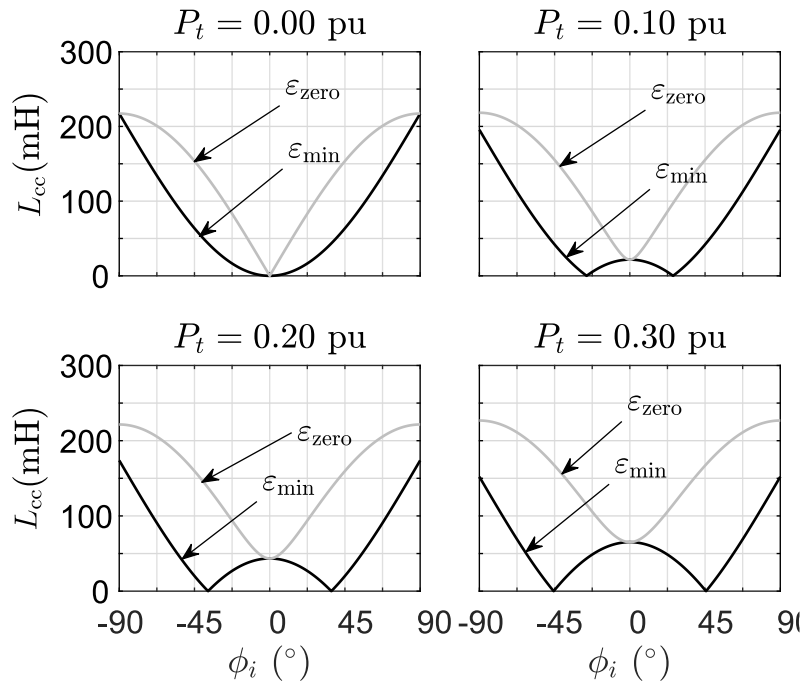


Figura 6.8 – Resultado teórico do indutor do barramento CC para  $\Delta i_{cc} = 1,22$  A.

Tabela 6.1 – Parâmetros do cenário de teste do conversor

Parâmetro	Valor
$C_f$	10 $\mu$ F
$C_i$	45 $\mu$ F
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	2 mH
$L_{cc}$	40 mH
$R_i$	50 $\Omega$
$S_i^*$	200 VA
$T_s$	2 $\mu$ s
$V_{ca_r}$	110 V

a partir de uma fonte CA monofásica através de um XCSC. Os parâmetros de teste são listados na Tabela 6.1: capacitância dos filtros CA  $C_f$ ; capacitância da carga  $C_i$ ; frequência da fonte CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; resistência da carga  $R_i$ ; potência aparente nominal da carga  $S_i^*$ ; passo de cálculo da simulação  $T_s$ ; e tensão da fonte CA  $V_{ca}$ .

Os resultados de simulações foram obtidos no MATLAB<sup>®</sup>/Simulink<sup>®</sup>, usando a biblioteca SimPowerSystems<sup>™</sup>. O protótipo utilizado é apresentado no Anexo C. No caso das simulações, consideraram-se os valores típicos apresentados nas fichas de dados



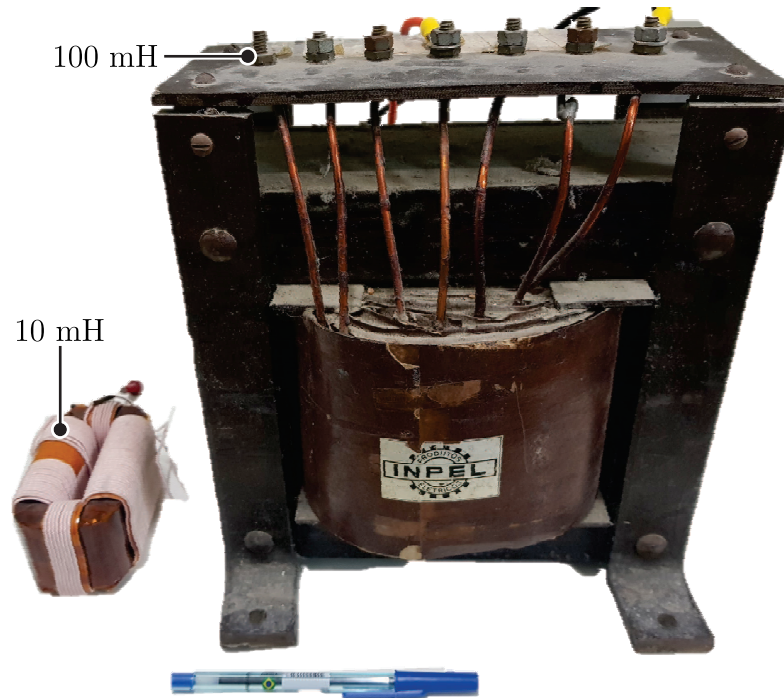


Figura 6.9 – Análise comparativa do tamanho de dois indutores: 10 mH (à esquerda) e 100 mH (à direita).

de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

Como pode ser observado na Figura 6.5, a variável de controle de fase  $\varepsilon_{\max}$  apresenta como uma das entradas  $\pi$  rads enquanto que  $\varepsilon_{\min}$  apresenta zero como uma das entradas. Por sua vez, o Modo II de operação usa a mesma fase obtida para a corrente de referência do retificador  $\cos(\omega_r t)$  através do PLL. Sendo uma situação não prática, o Modo III -  $\varepsilon_{\max}$  não será analisado.

Apesar do protótipo utilizado apresentar uma eficiência baixa (70% para uma carga de 200 W), pode-se atestar a eficácia do controle apresentado com ele. A baixa eficiência irá resultar em um ponto de operação diferente (variação de  $P_t$ ), mas ainda assim permitirá a redução da oscilação do barramento CC sem o aumento da indutância do barramento CC  $L_{cc}$ . Tal como observado nas Figuras 6.6, 6.7 e 6.8.

Como mostrado na Figura 6.10 ( $\phi_i \approx -15^\circ$ ), o Modo I -  $\varepsilon_{\min}$  (com compensação, Figura 6.10(a) e Figura 6.10(b)) consegue manter a corrente do barramento CC com uma oscilação relativamente baixa (1,40 A). No Modo II -  $\varepsilon_{\text{zero}}$  (sem compensação, Figura 6.10(c) e Figura 6.10(d)), percebe-se uma oscilação próxima ao do Modo I (1,60 A), que é um resultado esperado vide o que foi apresentado anteriormente.

Fazendo a mesma análise para uma carga diferente, observa-se na Figura 6.11 ( $\phi_i \approx -40^\circ$ ), o Modo I -  $\varepsilon_{\min}$  (com compensação, Figura 6.11(a) e Figura 6.11(b)) mantém

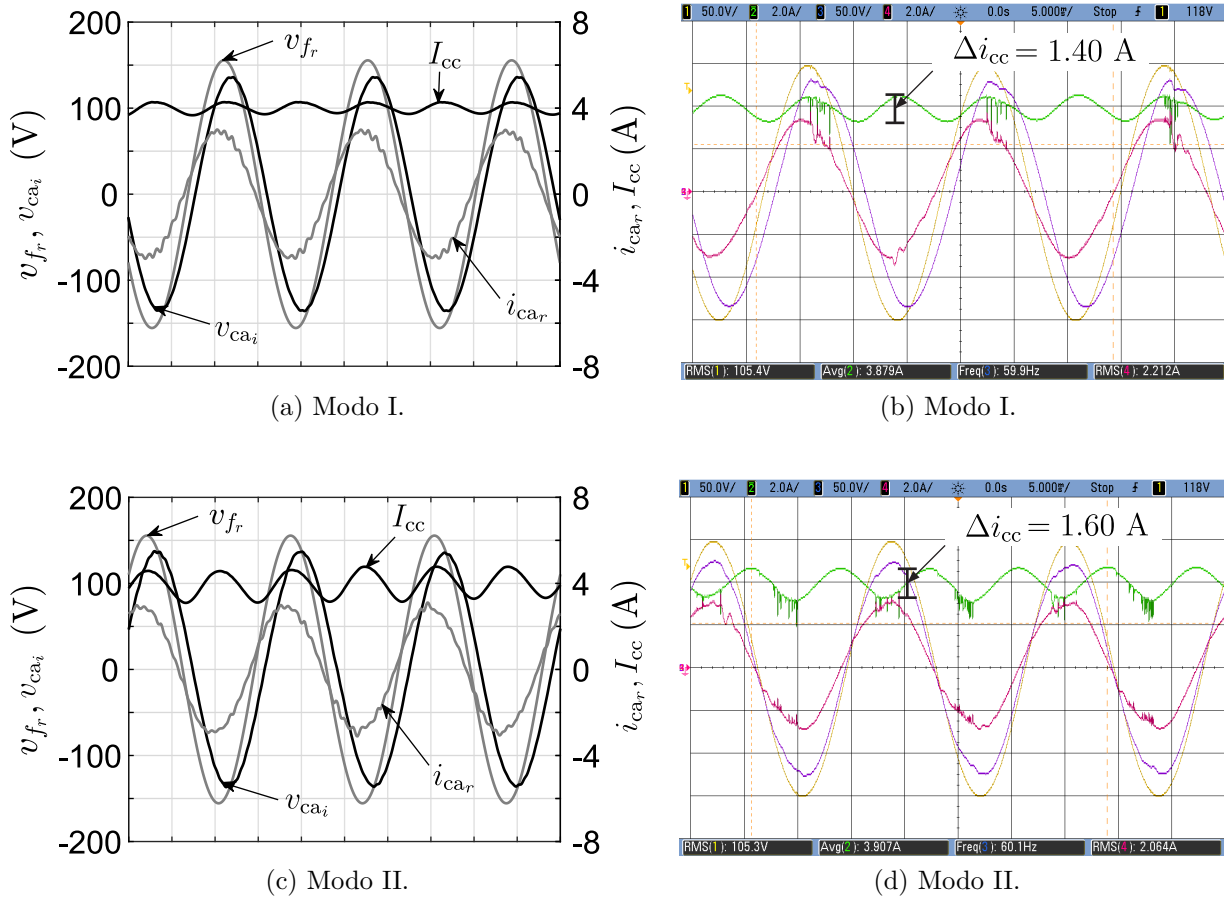


Figura 6.10 – Resultado de simulação e experimental alimentando uma carga indutiva ( $\phi_i \approx 15^\circ$ ), com as abscissas como o eixo do tempo.

a corrente do barramento CC com uma oscilação pequena (480 mA), resultado este observado na simulação e no experimento. Já para o Modo II -  $\varepsilon_{zero}$  (sem compensação, Figura 6.11(c) e Figura 6.11(d)), percebe-se uma oscilação maior (1.80 A). Como para o caso em que  $P_t = 0,30$  pu a menor oscilação do barramento CC no Modo I ocorre quando  $\phi_i \approx -45^\circ$ , os resultados para essa carga são coerentes.

A análise de transitório de modo de operação é apresentada na Figura 6.12, enquanto que o transitório de carga é apresentado na Figura 6.13. A redução na oscilação do barramento CC pode ser observada na Figura 6.12, mostrando a transição do controle do Modo II ( $\varepsilon_{zero}$ ) para o Mode I ( $\varepsilon_{min}$ ). Nos dois casos, após a troca do modo de operação a corrente converge para o valor de referência em menos de dois ciclos da frequência CA.

Ao se analisar o transitório de carga, mostrado na Figura 6.13, a corrente do barramento CC também oscila mas converge em menos de dois períodos da frequência CA, em ambos os casos de transitório (carga leve para pesada, e pesada para leve). As duas cargas utilizadas são: leve, 50 VA e fator de potência 0,99; e pesada, 150 VA e fator de potência de 0,76. Vale notar que um transitório de carga implica em um transitório na fase da carga, logo a oscilação do barramento CC também irá variar. Esses resultados

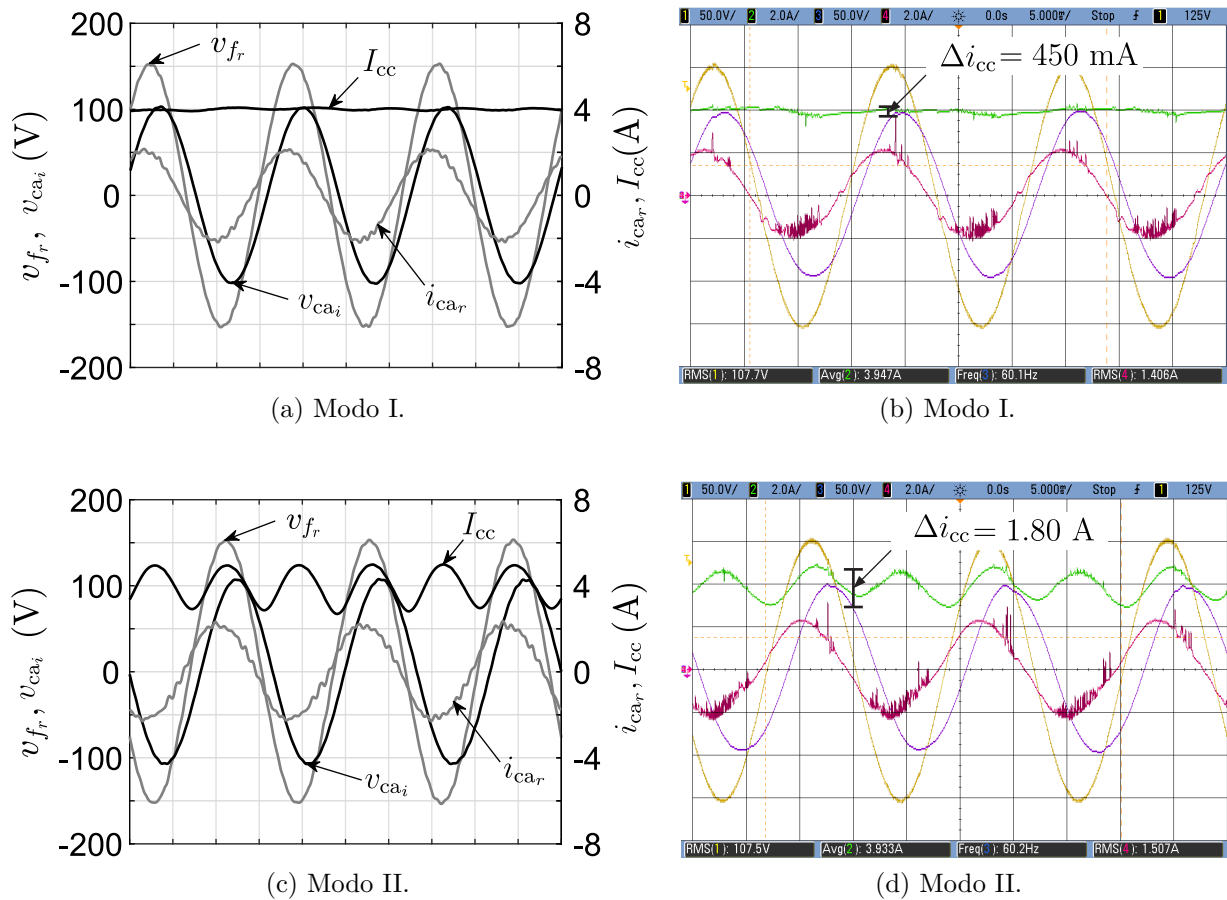
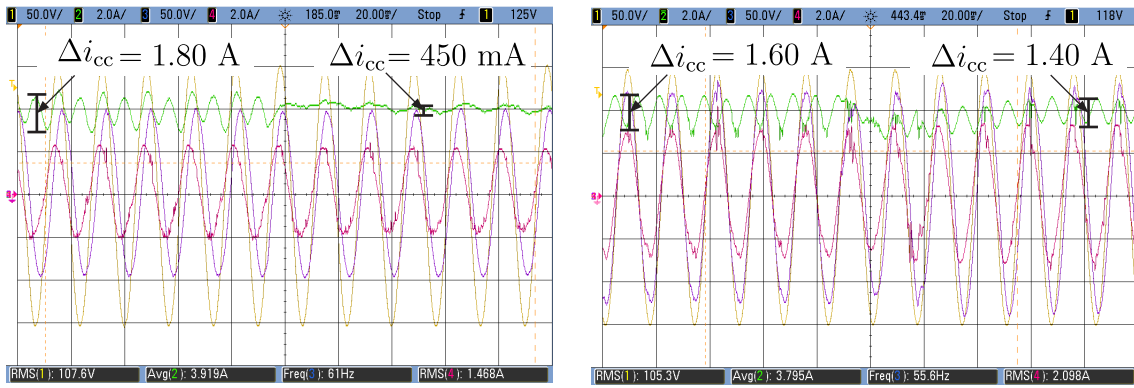


Figura 6.11 – Resultado de simulação e experimental alimentando uma carga capacitiva ( $\phi_i \approx -40^\circ$ ), com as abscissas como o eixo do tempo.

mostram que o conversor apresentou uma dinâmica controlada e eficaz, mostrando uma boa resposta tanto no transitório do modo de operação como de carga.

Os resultados de simulação e experimentais apresentados estão de acordo com os resultados teóricos apresentados na Figura 6.6. O Modo I sempre irá apresentar o menor valor de oscilação possível (a depender da carga), e a medida que o fator de potência se aproxima de um ( $\phi_i = 0^\circ$ ), as oscilações dos modos I e II também se aproximam numericamente. Então, o Modo II pode garantir uma oscilação relativamente baixa e satisfatória para cargas com fator de potência elevado. Vale notar que a medida que as perdas aumentam, ou seja, diminuição de eficiência, a oscilação do barramento CC sofre alterações, tal como mostrado na Figura 6.6.

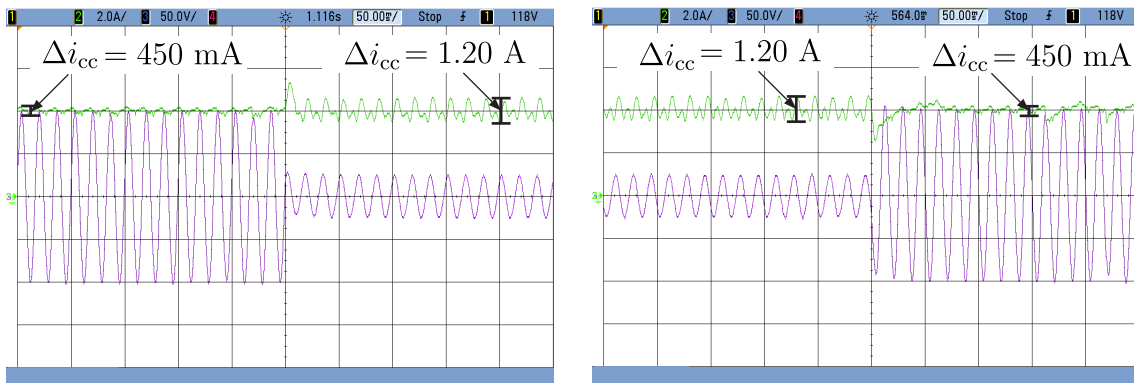
A partir desses resultados, percebe-se que a técnica de sincronismo entre entrada e saída em CSCs CA-CC-CA monofásicos é factível. A técnica do Modo I é uma melhoria sobre a técnica do Modo II, visto que reduz a oscilação do barramento CC sem aumentar o seu indutor é uma solução bem-vinda para essa família de conversores. Vale lembrar que os indutores dos barramentos CC normalmente são uma das principais desvantagens dos CSCs em termos de densidade de potência e perdas. Todos os resultados de simulações e



(a) Fator de potência de  $\phi_i \approx -40^\circ$ .

(b) Fator de potência de  $\phi_i \approx -15^\circ$ .

Figura 6.12 – Transitório no controle de fase do Modo II para o Modo I.



(a) Carga pesada para carga leve.

(b) Carga leve para carga pesada.

Figura 6.13 – Transitório entre carga pesada (150 W,  $\phi_i \approx -40^\circ$ ) e leve (50 W,  $\phi_i \approx -15^\circ$ ).

experimentais corroboram os resultados teóricos apresentados nas Figuras 6.6, 6.7 e 6.8.

## 6.5 Conclusão

Apesar de apresentar algumas vantagens quando comparados aos VSCs, os CSCs ainda são pouco explorados. Dentre outros aspectos, um dos principais está no barramento CC. A densidade de potência de um indutor, de forma geral, é menor do que a de um capacitor. Tal desvantagem acaba tornando os CSCs pouco atrativos. De modo a resolver esse problema, propôs-se uma técnica de sincronismo com o objetivo de reduzir a oscilação do barramento CC de CSCs CA-CC-CA monofásicos.

A técnica apresentada visa aumentar a densidade de potência dos CSCs CA-CC-CA monofásicos ao se controlar a fase da corrente de saída. A redução da oscilação da corrente do barramento CC sem o aumento da indutância permite utilizar um indutor menor mantendo a oscilação limitada a um certo nível projetado. Além do aumento da densidade de potência, permitir a utilização de um indutor menor no barramento CC implicará

também em menores perdas. Aliando-se a técnica de sincronismo ao XCSC, apresentou-se um CSC CA-CC-CA monofásico melhorado. Vale notar que a técnica só funcionará quando os barramentos CA do conversor operarem com a mesma frequência.

Os resultados de simulação e experimentais mostraram que a técnica de fato reduz a oscilação do barramento CC sem o aumento da indutância do barramento CC, logo, aumentando a densidade de potência do conversor. Em outra abordagem, pode-se manter a oscilação do barramento CC em uma faixa desejada mesmo que se diminua a indutância do barramento CC. As análises de transitório mostram a eficácia do controle proposto (ambos em transitório de carga e de modo de operação).



# 7

## Retificadores fonte de corrente tipo-X assimétricos

### 7.1 Introdução

Os conversores fonte de corrente tipo-X (XCSC) foram desenvolvidos visando uma solução para conversores fonte de corrente operando com terminal aberto (*open-end*). Os XCSCs derivam diretamente da conexão série de  $n$  CSCs monofásicos. Mas os ponte-H conectados em série podem ser aprimorados ao se utilizar um arranjo cruzado em suas chaves, resultando nos XCSCs. Ao se tomar por base os CSRs monofásicos assimétricos, propõe-se as topologias dos XCSCs assimétricos, que agora irão operar exclusivamente como retificadores (unidirecionais).

A substituição de chaves por diodos resulta em alguns limites de operação do conversor, mas não necessariamente esses limites o tornam ineficaz quando o objetivo for a retificação da potência de entrada. Seguindo o mesmo raciocínio apresentado para os retificadores assimétricos monofásicos, neste capítulo são propostas duas topologias de retificadores fonte de corrente tipo-X multifásicos assimétricos semelhantes. A junção do XCSC com a técnica de assimetria visa atenuar as perdas por condução, um dos principais problemas dos CSCs. Além da redução de perdas, os diodos não necessitam de *drivers* para seu chaveamento, o que implica numa redução de custo do conversor.

O cenário de aplicação dos conversores a serem estudados é ilustrado na Figura 7.1. Basicamente, alimenta-se uma carga (no caso da ilustração, resistiva) a partir de uma fonte de potência (no caso da ilustração, a rede trifásica conectada com terminais abertos), como por exemplo o acionamento de um gerador a ímã permanente.

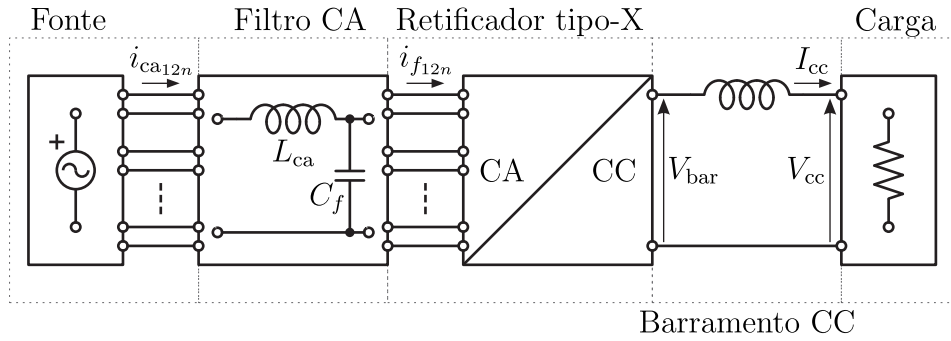
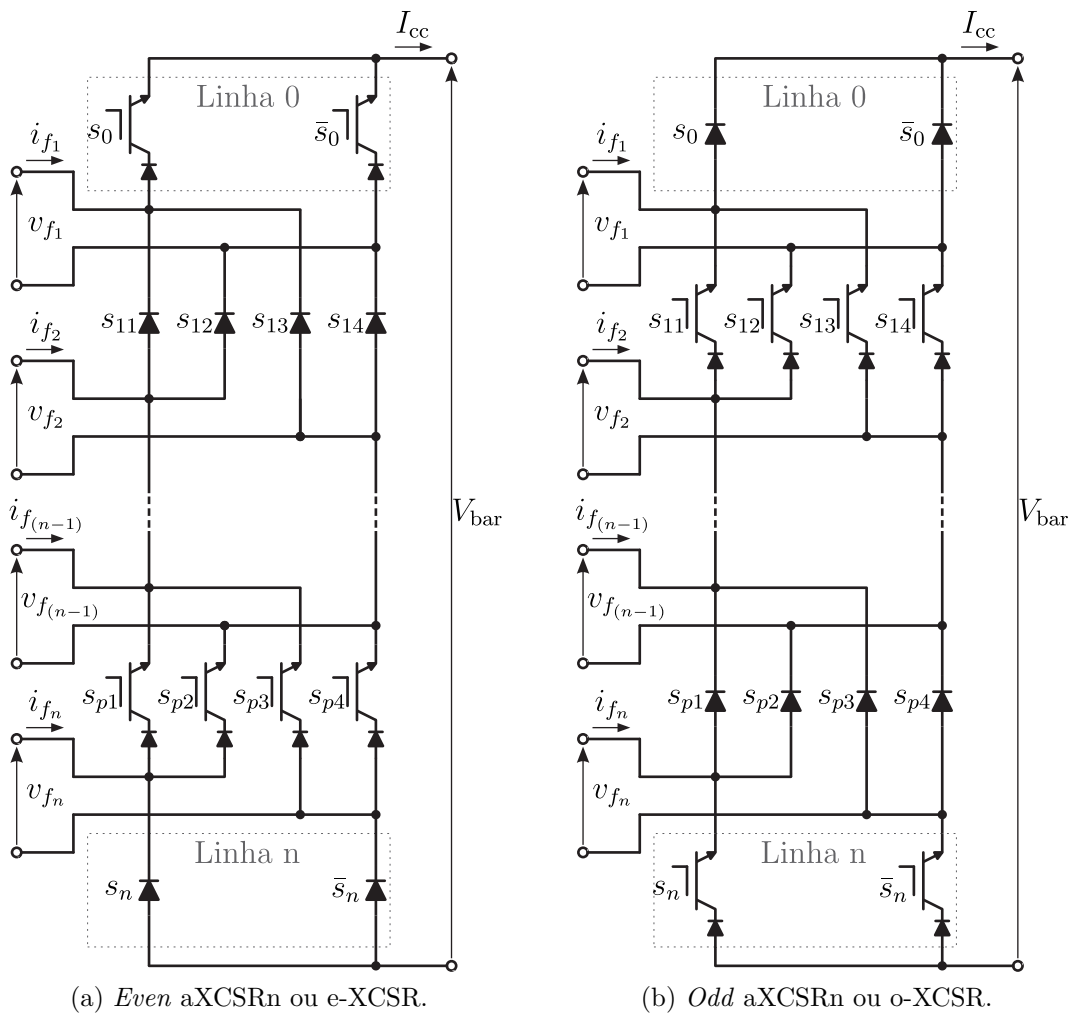


Figura 7.1 – Cenário de aplicação dos XCSRs assimétricos.



(a) *Even aXCSRn* ou *e-XCSR*.

(b) *Odd aXCSRn* ou *o-XCSR*.

Figura 7.2 – Topologias XCSRs multifásicas assimétricas.

As duas topologias apresentadas neste capítulo são denominadas da seguinte forma: *even asymmetric X-type current source rectifier* (e-XCSR), ilustrado na Figura 7.2(a), que é obtido a partir do XCSC ao se substituir as chaves das linhas ímpares por diodos; e *odd asymmetric X-type current source rectifier* (o-XCSR), ilustrado na Figura 7.2(b), que é obtido a partir do XCSC ao se substituir os chaves das linhas pares por diodos.



As duas topologias são similares, sendo quais linhas são ativas e passivas sua diferença principal: as linhas pares (*even*) do e-XCSR são as ativas, enquanto que as linhas ímpares são as passivas; as linhas ímpares (*odd*) do o-XCSR são as ativas, enquanto que as linhas pares são as passivas. Tal diferenciação resultará em diagramas de blocos PWMs diferentes, mas de princípios semelhantes. Além disso, como será demonstrado, a depender do número de fases de cada topologia, haverá diferença de eficiência entre o e-XCSR e o o-XCSR.

## 7.2 Operação e modulação

Partindo dos conversores assimétricos monofásicos, ao conectá-los em série, pode-se obter os tipo-X assimétricos. Todavia, uma vez que algumas chaves são substituídas por diodos, os novos conversores são unidirecionais (operam apenas como retificador).

### 7.2.1 Retificador tipo-X multifásico

Os XCSRs assimétricos são obtidos a partir da junção dos CSRs monofásicos assimétricos com os XCSCs. Os XCSCs derivam da associação série de  $n$  CSCs monofásicos, a partir daí aplica-se a lógica da seção cruzada para se obter o XCSC. Para os XCSRs assimétricos a lógica é semelhante, mas agora se utiliza CSRs monofásicos assimétricos. Para tal, faz-se o estudo da conexão de vários CSRs monofásicos tipo PA e/ou NA em série. A partir dessas possibilidades, encontram-se quatro topologias assimétricas multifásicas.

Ao se conectar apenas PAs em série, obtêm-se a topologia ilustrada na Figura 7.3(a). Ao se conectar apenas NAs em série, obtêm-se a topologia ilustrada na Figura 7.3(b).

Ao se conectar alternadamente PAs e NAs em série, obtêm-se a topologia ilustrada na Figura 7.4(a). Ao se conectar alternadamente NAs e PAs em série, obtêm-se a topologia ilustrada na Figura 7.4(b).

A substituição de chaves ativas por diodos reduz custos, uma vez que diodos não requerem *drivers* para seu comando. Além disso, as perdas de um diodo são menores que a de uma associação de uma chave ativa em série com diodo. Apesar dessas vantagens, os ponte-H série assimétricos precisam trabalhar com fator de potência unitário, visto que a sincronização entre tensão e corrente de entrada é necessária para que os diodos operem corretamente. Dentre outros exemplos, essas desvantagens são, na verdade, condições de operação normais para um acionamento de PMSGs ou carregamento de baterias, com a fonte de potência operando em terminal aberto. Logo, qualquer aplicação onde um conversor, originalmente bidirecional, venha a operar unidirecionalmente e com fator de

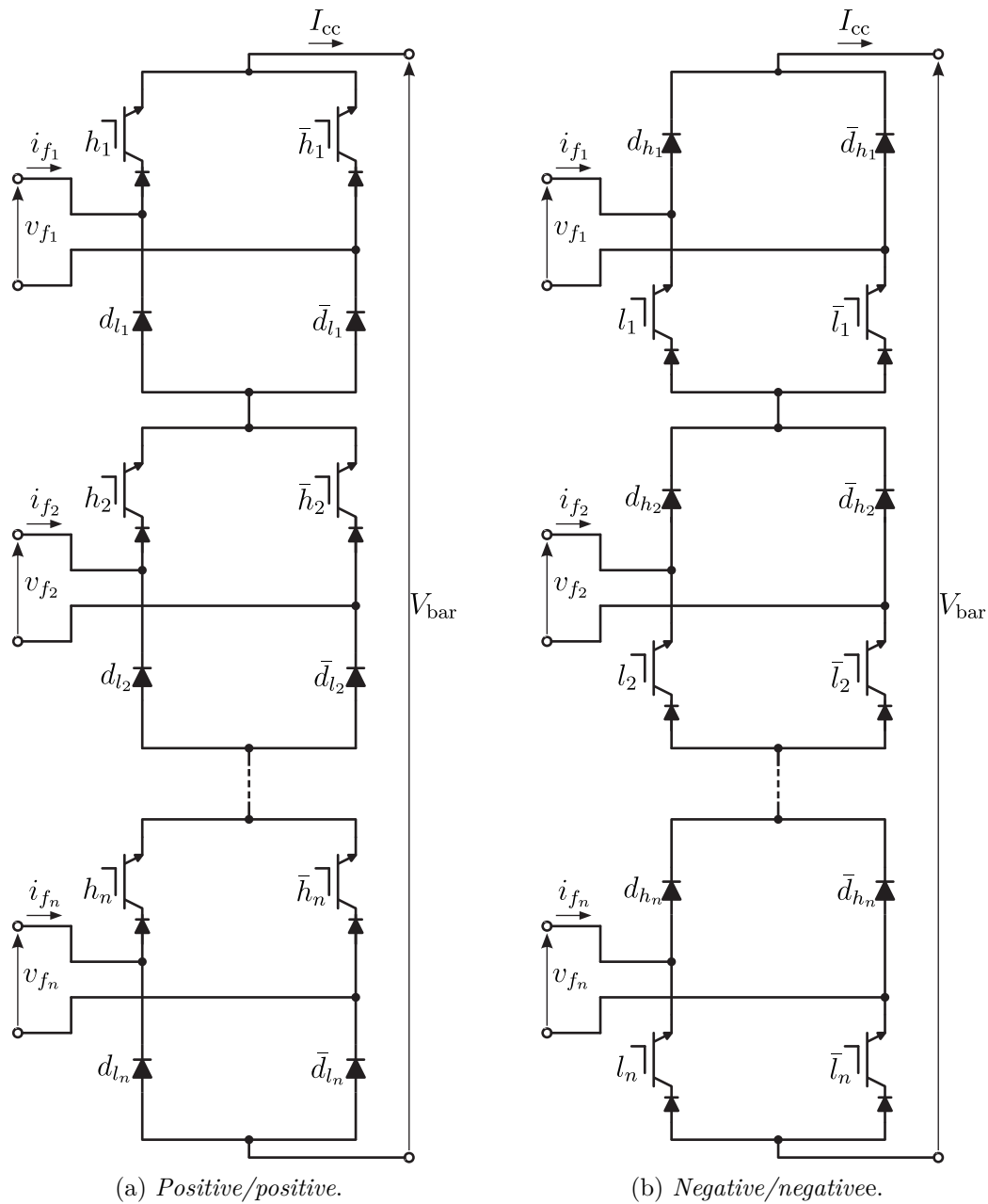


Figura 7.3 – Topologias ponte-H série de PAs ou NAs em série.

potência unitário, as limitações dos ponte-H série assimétricos deixam de ser características negativas/indesejadas.

Todavia a conexão série de vários CSRs assimétricos visando obter uma solução multifásica ainda apresentará perdas por condução relativamente altas, devido ao número elevado de chaves conectadas em série e conduzindo simultaneamente. Visando mitigar esse efeito do número de chaves conduzindo por ciclo de chaveamento, ou seja, as perdas por condução, busca-se a solução dos XCSCs. Essa solução permite que, ao se rearranjar algumas chaves, obtenha-se um conversor mais eficiente, visto que agora o número de chaves conduzindo por ciclo de chaveamento será reduzido.

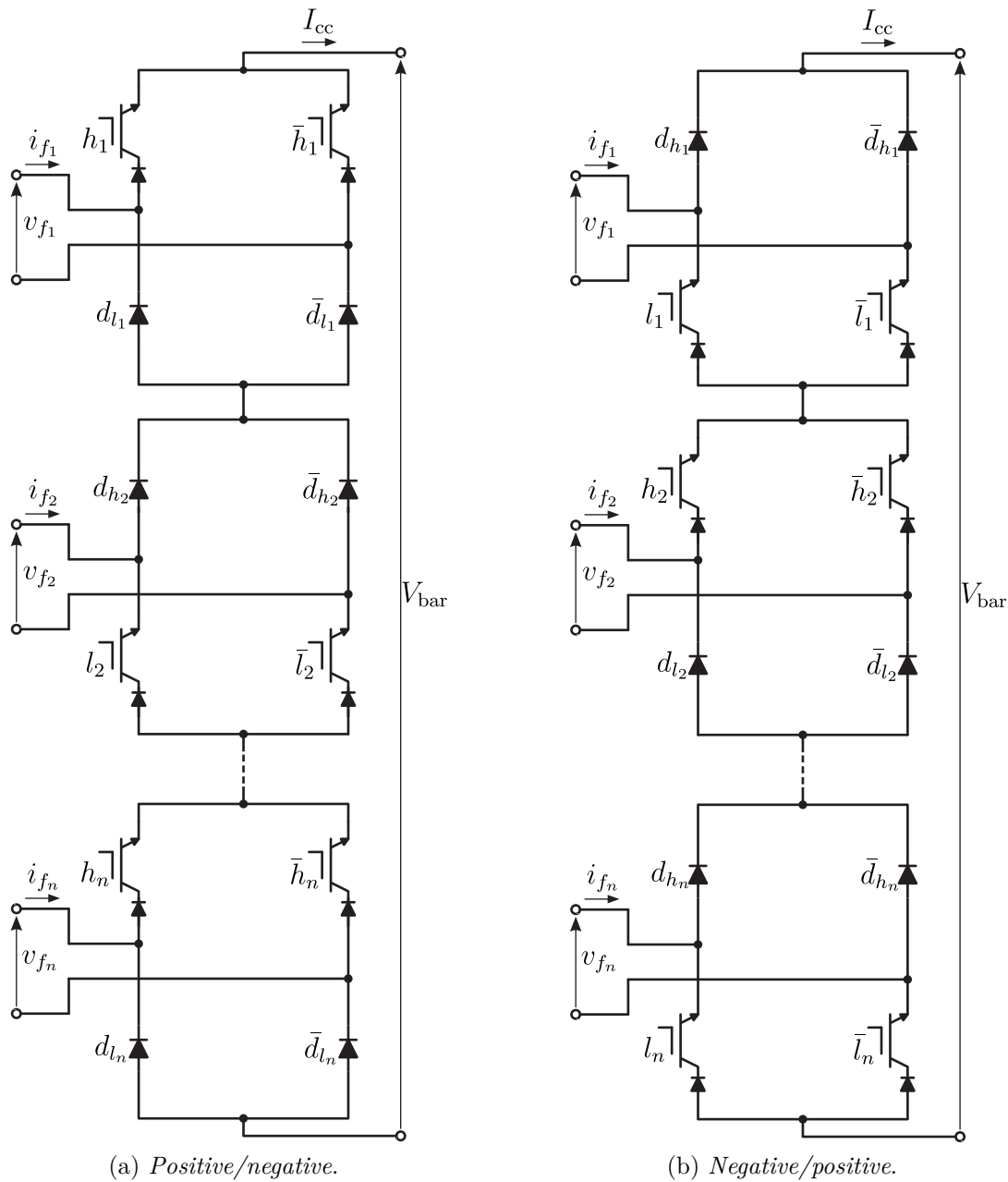


Figura 7.4 – Topologias ponte-H série de PAs e NAs ou NAs e PAs em série.

Os XCSCs geram as mesmas formas de onda que os ponte-H série, mas com uma eficiência superior. Enquanto os ponte-H série apresentam  $2n$  chaves conduzindo por ciclo de chaveamento, os XCSCs apresentam  $n + 1$ , sendo  $n$  o número de fases do conversor. O XCSC totalmente controlado e sua modulação são apresentados em [44].

Das quatro topologias originadas dos ponte-H série assimétricos utilizando-se CSRs monofásicos assimétricos, apenas duas são factíveis na configuração tipo-X. Os XCSRs assimétricos originados a partir das topologias ponte-H PAs ou NAs resultam em linhas compostas por uma combinação de chaves e diodos, e, ao se analisar os estados possíveis de cada linha, apresentam fases com oito estados não controláveis e oito totalmente

controláveis. Os estados não controláveis apresentam ciclos de chaveamento com apenas diodos conduzindo, logo, não seria possível determinar o valor médio da corrente naquele intervalo.

Ao se tomar as topologias ponte-H PAs e NAs ou NAs e PAs na forma tipo-X, encontram-se linhas compostas somente por chaves ou linhas compostas somente por diodos. Tal configuração resulta em dezesseis estados semi-controlados, ou seja, todos os estados possíveis dessa seção cruzada apresentaram um uma chave e um diodo conduzindo, logo, pode-se controlar a corrente média naquele período de chaveamento através das chaves.

Como mostrado na Figura 7.2(a), no e-XCSR a linha zero é composta por duas chaves ativas, a linha um é composta de quatro diodos, a linha dois é composta de quatro chaves ativas, e assim sucessivamente. Nos e-XCSRs toda linha par é composta de chaves ativas (a partir de  $s_0$  e  $\bar{s}_0$ ), e toda linha ímpar é composta de diodos (a partir de  $s_{1k}$ , sendo  $k = 1, 2, 3, 4$ ). Se o conversor apresentar um número ímpar de fases, a última linha será composta de diodos. Se o conversor apresentar um número par de fases, a última linha será composta de chaves.

Como mostrado na Figura 7.2(b), no o-XCSR a linha zero é composta de dois diodos, a linha um é composta de quatro chaves ativas, a linha dois é composta de quatro diodos, e assim sucessivamente. Nos o-XCSRs toda linha ímpar é composta de chaves ativas (a partir de  $s_{1k}$ , sendo  $k = 1, 2, 3, 4$ ), e toda linha par é composta de diodos (a partir de  $s_0$  e  $\bar{s}_0$ ). Se o conversor apresentar um número ímpar de fases, a última linha será composta de diodos. Se o conversor apresentar um número par de fases, a última linha será composta de chaves.

Como as topologias semelhantes, a operação dos conversores também é bastante parecida. De modo geral, a única diferença está na nomenclatura das variáveis. Desta forma, toma-se uma nomenclatura genérica para a dedução das equações que regem os conversores.

Sendo  $n$  o número de fases, o valor médio das correntes de entrada  $I_{f_1}$ ,  $I_{f_{(n-1)}}$  e  $I_{f_n}$  durante um período do ciclo de chaveamento pode ser escrito como

$$I_{f_1} = [D_{s_0} - (D_{s_{11}} + D_{s_{13}})]I_{cc}, \quad (7.1)$$

$$I_{f_{(n-1)}} = [(D_{s_{(n-2)1}} + D_{s_{(n-2)2}}) - (D_{s_{(n-1)1}} + D_{s_{(n-1)3}})]I_{cc}, \quad (7.2)$$

$$I_{f_n} = [(D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}]I_{cc}, \quad (7.3)$$

sendo  $D_{s_0}$ ,  $D_{s_{rk}}$ ,  $D_{s_n}$  os tempos de condução (ciclo de trabalho) da respectiva chave e limitados entre 0 e 1, com  $k = 1, 2, 3, 4$ .

A tensão do barramento CC  $V_{\text{bar}}$  é escrita como

$$V_{\text{bar}} = [D_{s_0} - (D_{s_{11}} + D_{s_{13}})]V_{f_1} + \sum_{r=2}^{n-1} \{[(D_{s_{(r-1)1}} + D_{s_{(r-1)2}}) - (D_{s_{r1}} + D_{s_{r3}})]V_{f_p}\} \\ + [(D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}]V_{f_n}. \quad (7.4)$$

Tratando-se de CSCs, sempre deve haver um caminho para a corrente circular pela determinada linha. Tal condição é traduzida como

$$D_{s_0} + D_{\bar{s}_0} = 1, \quad (7.5)$$

$$\sum_{k=1}^4 D_{s_{pk}} = 1, \quad (7.6)$$

$$D_{s_n} + D_{\bar{s}_n} = 1. \quad (7.7)$$

Assumindo que

$$D_1 = D_{s_0} - (D_{s_{11}} + D_{s_{13}}), \quad (7.8)$$

$$D_{(n-1)} = (D_{s_{(n-2)1}} + D_{s_{(n-2)2}}) - (D_{s_{(n-1)1}} + D_{s_{(n-1)3}}), \quad (7.9)$$

$$D_n = (D_{s_{(n-1)1}} + D_{s_{(n-1)2}}) - D_{s_n}, \quad (7.10)$$

onde  $D_1, D_{(n-1)}, D_n$ , limitados entre  $-1$  e  $1$ . O tempo de condução de cada chave (diodo ou chave ativa) pode ser encontrado, uma vez que  $D_1, D_{(n-1)}$  e  $D_n$  são os valores normalizados das correntes  $i_{f_1}^*, i_{f_{(n-1)}}^*$  e  $i_{f_n}^*$ , respectivamente, em um ciclo de chaveamento:

$$D_1 = \frac{I_{f_1}^*}{I_{\text{cc}}}, \quad (7.11)$$

$$D_p = \frac{I_{f_p}^*}{I_{\text{cc}}}, \quad (7.12)$$

$$D_n = \frac{I_{f_n}^*}{I_{\text{cc}}}. \quad (7.13)$$

O tempo de condução dos diodos é indiretamente controlado pelas chaves. Vale notar que a polaridade das tensões de entrada  $v_{f_{(n-2)}}$  e  $v_{f_{(n-1)}}$  irão ditar qual diodo irá conduzir a cada período do chaveamento.

Em [13] é mostrado que para que os CSRs monofásicos PAs e NAs operem corretamente, deve-se implementar uma lógica que alterne a chave principal e a complementar de cada linha a cada ciclo de chaveamento. Para os CSRs monofásicos PAs e NAs, as chaves

$h$  e  $\bar{l}$  deverão atuar como chaves principais durante o semiciclo positivo da corrente de referência. Já durante o semiciclo negativo da corrente de referência, as chaves  $\bar{h}$  e  $l$  deverão atuar como as chaves principais. Para os XCSRs assimétricos, o tempo de condução de cada chave das seções cruzadas deve ser calculado de acordo com a equivalência entre os ponte-H série e os XCSCs [44]. O cálculo dos tempos de condução das chaves dos XCSRs assimétricos é composto de duas etapas: calcular o tempo de condução de cada chave como feito para os CSRs monofásicos assimétricos PAs e NAs; e então calcular o tempo de condução de cada chave da seção cruzada, usando a lógica aplicada às chaves dos XCSCs.

A polaridade das correntes de referência é utilizada para determinar qual chave será a principal durante aquele ciclo de chaveamento. O tempo de condução é obtido ao se comparar o valor absoluto da corrente de referência com uma portadora triangular de alta frequência. Então calcula-se o tempo de condução da chave através da lógica de equivalência da seção cruzada, como ilustrado na Figura 7.5(a). De forma a alternar a chave principal e a complementar a cada ciclo de chaveamento, faz-se uso de uma porta XOR.

A porta XOR é utilizada como um bloco inversor alternando a chave principal com a complementar a cada semiciclo da corrente de referência. As entradas da porta XOR são: o tempo de condução da chave; e o indicador de polaridade da corrente de referência, obtido ao verificar se a corrente de referência é menor ou igual que zero. Os diodos não exigem estratégia de modulação, pois sua condução é definida pela polaridade da corrente de entrada e indiretamente pelas chaves (inferiores e superiores) que estiverem conduzindo.

Uma vez que cada fase do conversor opera individualmente, a lógica apresentada pode ser utilizada para  $n$  correntes de referência do conversor. Vale notar que durante o semiciclo positivo das correntes de referência, ambas  $s_0$  e  $\bar{s}_n$  serão as chaves principais. Já durante o semiciclo negativo, ambas  $\bar{s}_0$  e  $s_n$  serão as chaves principais. O diagrama de blocos PWM do e-XCSR para um número ímpar de fases é apresentado na Figura 7.5(a).

A lógica para o o-XCSR é semelhante à do e-XCSR. Os comandos utilizados para  $s_{2k}, s_{4k}, \dots$  no e-XCSR, podem ser utilizados para  $s_{1k}, s_{3k}, \dots$  no o-XCSR. Além disso, a lógica de comando utilizada para  $s_0$  e  $\bar{s}_0$  no e-XCSR, pode ser utilizada para  $s_n$  e  $\bar{s}_n$  no o-XCSR. O diagrama de blocos PWM do o-XCSR para um número par de fases é ilustrado na Figura 7.5(b). Logicamente, os diodos não exigem estratégia de modulação. Os estados do o-XCSR são os mesmos que os do e-XCSR, mas assumindo que as chaves ativas  $s_{(n-1)k}$  passarão a ser os diodos  $s_{(n-1)k}$ , e vice-versa.

### 7.2.2 Tipo-X bifásico assimétrico

Aborda-se a solução bifásica para os XCSRs assimétricos buscando uma seleção intermediária entre sistemas monofásicos e trifásicos. As topologias bifásicas serão denomi-

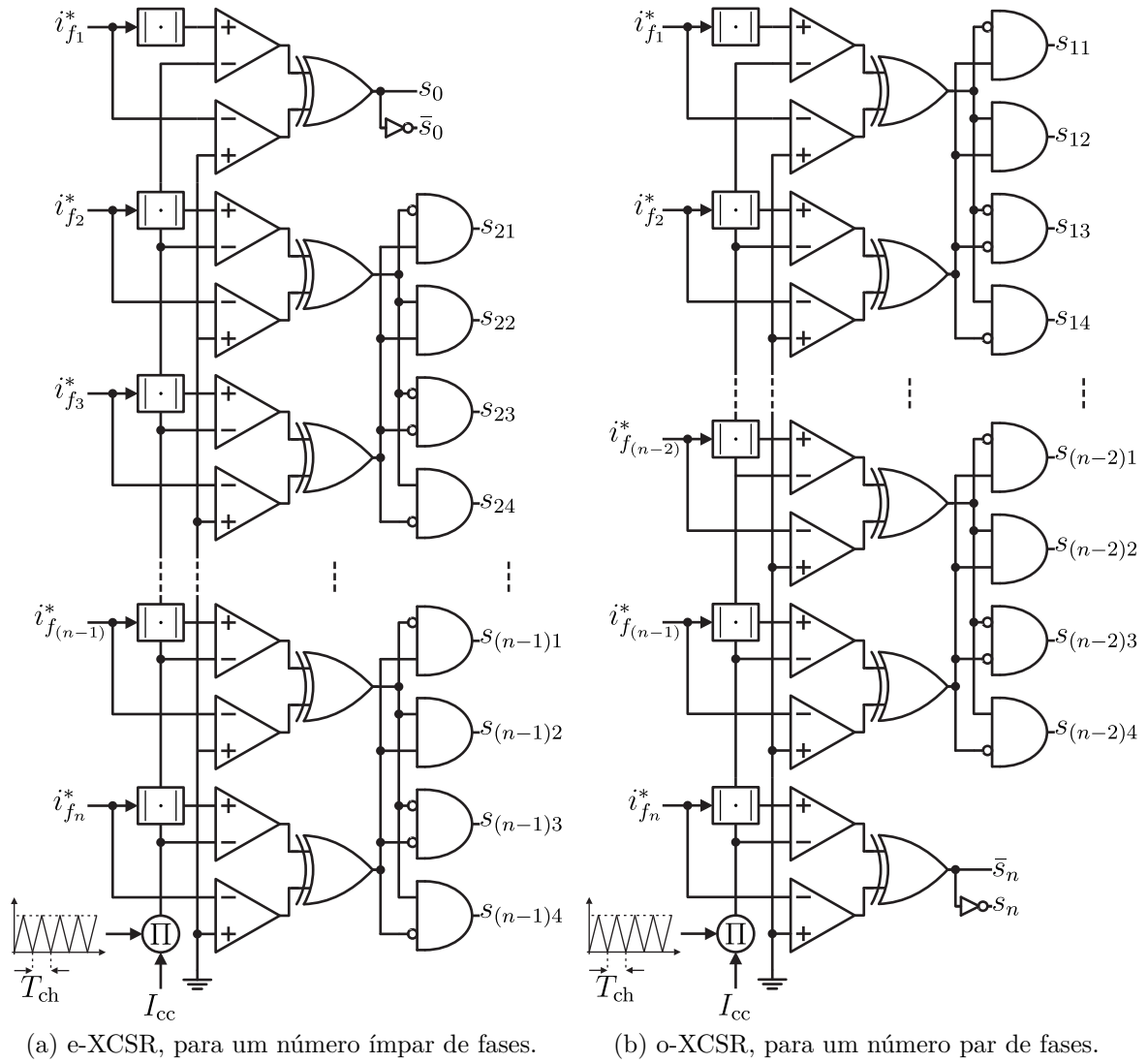


Figura 7.5 – Diagrama de blocos PWM para os XCSRs assimétricos.

nadas como XCSRs assimétricos bifásicos. Tal configuração visa a aplicação, por exemplo, com aerogeradores a ímã permanente bifásicos de baixa potência [32].

A solução bifásica busca discutir uma das possibilidades multifásicas dos conversores. Sendo a menor possibilidade par, ela apresenta alguns aspectos que valem ser apresentados. Ao se montar as topologias bifásicas, sabe-se que  $n = 2$ , ou seja, montam-se os circuitos apresentados na Figura 7.6.

A operação dos XCSRs assimétricos bifásicos é descrita da seguinte forma: as correntes de entrada  $i_{f1}$  e  $i_{f2}$ , durante um período de chaveamento podem ser escritas como:

$$I_{f1} = (D_{s0} - D_{s11} - D_{s13})I_{cc}, \quad (7.14)$$

$$I_{f2} = (D_{s11} + D_{s12} - D_{s2})I_{cc}, \quad (7.15)$$

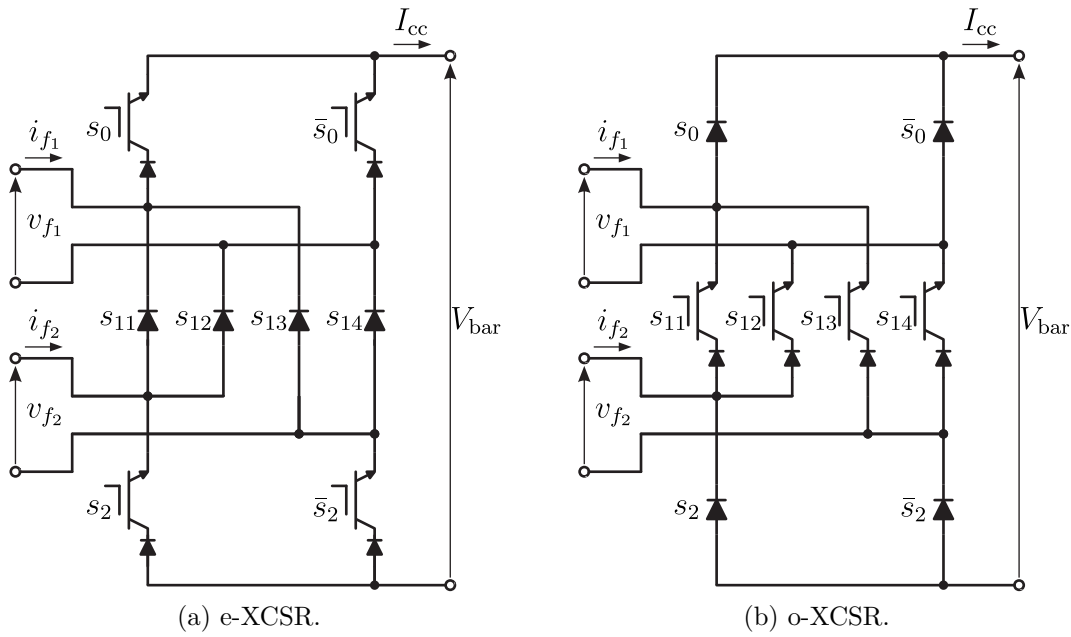


Figura 7.6 – Topologias XCSRs bifásicas assimétricas.

onde  $D_{s_0}, D_{s_{11}}, D_{s_{12}}, D_{s_{13}}, D_{s_2}$  são os tempos de condução (ciclo de trabalho) da respectiva chave (seja ela ativa ou passiva), limitados entre 0 e 1. Tratando-se de um CSC, sempre deve haver um caminho por linha para a corrente circular, ou seja:

$$D_{s_0} + D_{\bar{s}_0} = 1, \quad (7.16)$$

$$\sum_{k=1}^4 D_{s_{1k}} = 1, \quad (7.17)$$

$$D_{s_2} + D_{\bar{s}_2} = 1. \quad (7.18)$$

Sabendo que

$$D_{f_1} = \frac{I_{f_1}}{I_{cc}}, \quad (7.19)$$

$$D_{f_2} = \frac{I_{f_2}}{I_{cc}}, \quad (7.20)$$

pode-se calcular os tempos de condução de cada chave ativa, visto que as passivas terão seus tempos de condução indiretamente controlados pelas chaves ativas das linhas superiores e/ou inferiores.

Vale reforçar que a polaridade das tensões de entrada  $v_{f_1}$  e  $v_{f_2}$  irão definir qual diodo irá conduzir a cada ciclo de chaveamento. Os diodos a conduzir em função da polaridade das tensões de entradas são listados na Tabela 7.1.

Seguindo a lógica apresentada para as modulações dos e-XCSR e o-XCSR, montam-se as modulações do e-XCSR e do o-XCSR bifásicos. Para o e-XCSR, cuja seção cruzada é



Tabela 7.1 – Diodo a conduzir em função das polaridades das tensões de entrada dos XCSRs assimétricos bifásicos

		e-XCSR		o-XCSR	
$v_{f1}$	$v_{f2}$	$s_{1k}$	$s_0$	$s_2$	
-	-	3	1	0	
-	+	1	0	0	
+	-	4	1	1	
+	+	2	0	1	

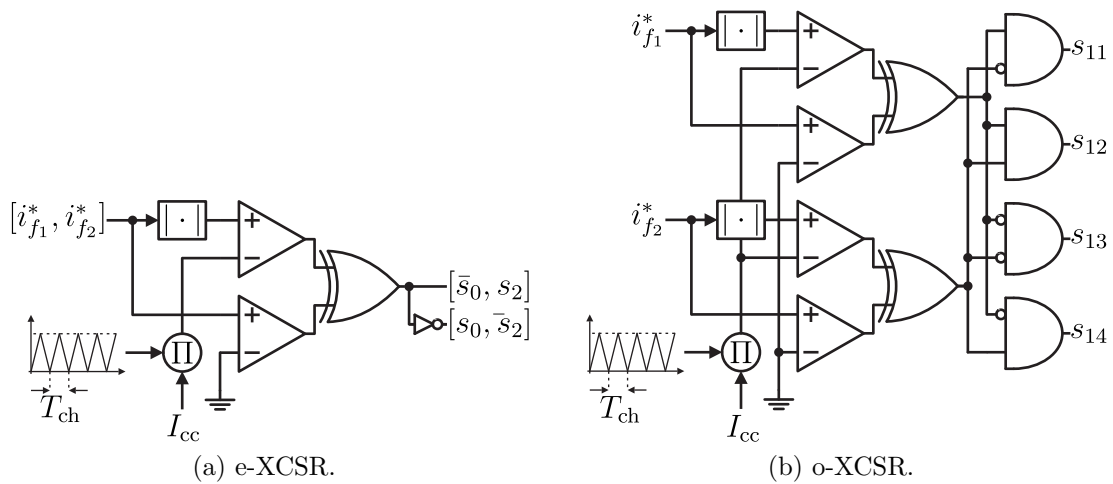


Figura 7.7 – Diagrama de blocos PWM dos XCSRs bifásicos assimétricos.

composta de diodos, a modulação é relativamente mais simples. Basta utilizar a lógica de inversão com a porta XOR, observando que a lógica de chave complementar e auxiliar é direta para as chaves  $s_0, \bar{s}_0$  e invertida para as chaves  $s_2, \bar{s}_2$ . Esta estratégia de modulação é ilustrada na Figura 7.7(a).

Já para o o-XCSR bifásico, cuja chaves da seção cruzada são chaves ativas, faz-se uso da lógica de inversão com a porta XOR associada à lógica de modulação da seção cruzada. Esta estratégia PWM é ilustrada na Figura 7.7(b).

Observa-se que o e-XCSR bifásico apresentará duas chaves e um diodo conduzindo a cada ciclo de chaveamento, enquanto que o o-XCSR bifásico apresentará dois diodos e uma chave conduzindo a cada ciclo de chaveamento. Extrapolando-se para todo conversor multifásico par (bifásico, tetrafásico, hexafásico, etc.), pode-se formular que o número de diodos e chaves conduzindo por ciclo de chaveamento será: e-XCSR:  $n/2$  diodos e  $1 + n/2$  chaves ativas; o-XCSR:  $1 + n/2$  diodos e  $n/2$  chaves ativas.

Para sistemas multifásicos pares, o oXCSR apresentará perdas menores. Vale notar que o número total de diodos sempre será  $2n$  e o número chaves e *drivers* sempre será  $2n$ , para ambas topologias. Vale notar que em sistemas pares, a primeira e última linha do e-XCSR serão ativas e que a primeira e última linha do o-XCSR serão passivas.

Tabela 7.2 – Estados dos XCSRs bifásicos assimétricos

$s_0$	$s_{1k}$	$s_2$	$I_{f_1}$	$I_{f_2}$	Estado
0	1	0	$-I_{cc}$	$+I_{cc}$	I
0	1	1	$-I_{cc}$	0	II
0	2	0	0	$+I_{cc}$	III
0	2	1	0	0	IV
0	3	0	$-I_{cc}$	0	V
0	3	1	$-I_{cc}$	$-I_{cc}$	VI
0	4	0	0	0	VII
0	4	1	0	$-I_{cc}$	VIII
1	1	0	0	$+I_{cc}$	IX
1	1	1	0	0	X
1	2	0	$+I_{cc}$	$+I_{cc}$	XI
1	2	1	$+I_{cc}$	0	XII
1	3	0	0	0	XIII
1	3	1	0	$-I_{cc}$	XIV
1	4	0	$+I_{cc}$	0	XV
1	4	1	$+I_{cc}$	$-I_{cc}$	XVI

Sabendo que apenas uma chave (ativa ou passiva) por linha deve conduzir por ciclo de chaveamento, e notando que a diferença entre os conversores consiste em qual linha é ativa ou passiva, monta-se a Tabela 7.2 com os estados dos XCSRs bifásicos assimétricos. Vale notar que os estados obtidos são os mesmos do XCSC bifásico [45], reforçando a ideia de que não há limitações nos estados gerados pelos XCSRs bifásicos assimétricos.

### 7.2.3 Tipo-X trifásico assimétrico

Buscando uma solução mais aplicável aos sistemas atuais, aborda-se a solução trifásica para os conversores deste capítulo. Os sistemas trifásicos são dominantes por motivos de praticidade, densidade de potência e consolidação na indústria.

A solução trifásica busca discutir uma das possibilidades multifásicas dos conversores. As topologias trifásicas serão denominadas como XCSR trifásico assimétrico. Sendo a menor possibilidade ímpar, ela apresenta alguns aspectos que valem ser destacados nesta seção. Ao se montar as topologias trifásicas, sabe-se que  $n = 3$ , ou seja, montam-se os circuitos apresentados na Figura 7.8.

A operação dos XCSRs trifásicos assimétricos é descrita da seguinte forma: as correntes de entrada  $i_{f_1}$ ,  $i_{f_2}$  e  $i_{f_3}$ , durante um período do ciclo de chaveamento podem ser escritas como

$$I_{f_1} = (D_{s_0} - D_{s_{11}} - D_{s_{13}})I_{cc}, \quad (7.21)$$

$$I_{f_2} = (D_{s_{11}} + D_{s_{12}} - D_{s_{21}} - D_{s_{23}})I_{cc}, \quad (7.22)$$

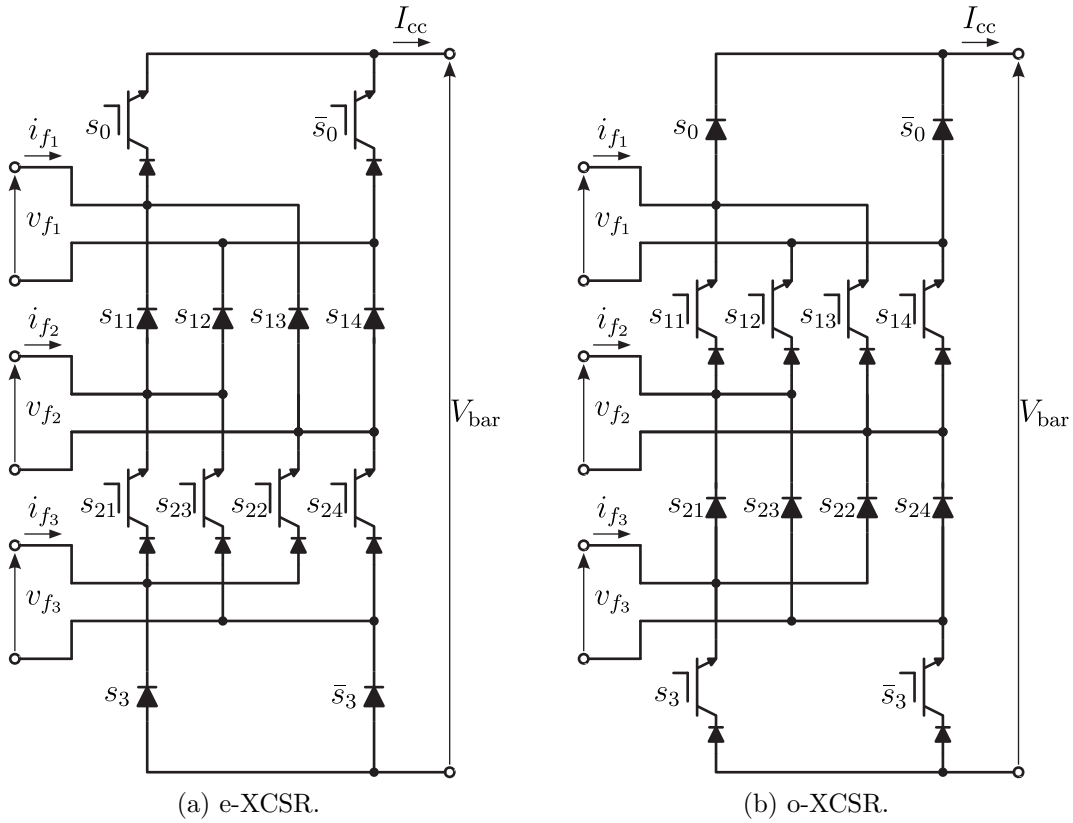


Figura 7.8 – Topologias XCSRs trifásicas assimétricas.

$$I_{f_3} = (D_{s_{21}} + D_{s_{22}} - D_{s_3})I_{cc}, \quad (7.23)$$

onde  $D_{s_0}, D_{s_{11}}, D_{s_{12}}, D_{s_{13}}, D_{s_{21}}, D_{s_{22}}, D_{s_{23}}, D_{s_3}$  são os tempos de condução (ciclo de trabalho) da respectiva chave (seja ela ativa ou passiva), limitados entre 0 e 1. Tratando-se de um CSC, sempre deve haver um caminho por linha para a corrente circular, ou seja:

$$D_{s_0} + D_{\bar{s}_0} = 1, \quad (7.24)$$

$$\sum_{k=1}^4 D_{1k} = 1, \quad (7.25)$$

$$\sum_{k=1}^4 D_{2k} = 1, \quad (7.26)$$

$$D_{s_3} + D_{\bar{s}_3} = 1. \quad (7.27)$$

Sabendo que

$$D_{f_1} = \frac{I_{f_1}}{I_{cc}}, \quad (7.28)$$

$$D_{f_2} = \frac{I_{f_2}}{I_{cc}}, \quad (7.29)$$

Tabela 7.3 – Diodo a conduzir em função das polaridades das tensões de entrada dos XCSRs trifásicos assimétricos

			e-XCSR		o-XCSR	
$v_{f_1}$	$v_{f_2}$	$v_{f_3}$	$d_{1k}$	$d_3$	$d_0$	$d_{2k}$
-	-	-	3	1	0	3
-	-	+	3	0	0	1
-	+	-	1	1	0	4
-	+	+	1	0	0	2
+	-	-	4	1	1	3
+	-	+	4	0	1	1
+	+	-	2	1	1	4
+	+	+	2	0	1	2

$$D_{f_3} = \frac{I_{f_3}}{I_{cc}}, \quad (7.30)$$

pode-se calcular os tempos de condução de cada chave ativa, visto que as passivas terão seus tempos de condução indiretamente controlados pelas chaves ativas das linhas superiores e/ou inferiores.

Vale reforçar que a polaridade das tensões de entrada  $v_{f_1}$ ,  $v_{f_2}$  e  $v_{f_3}$  irão definir qual diodo irá conduzir a cada ciclo de chaveamento. Os diodos a conduzir em função da polaridade das tensões de entrada são listados na Tabela 7.3.

Seguindo a lógica apresentada para as modulações dos e-XCSR e o-XCSR, montam-se os diagramas de bloco PWM do e-XCSR e do o-XCSR trifásicos. Ambos possuem pares comuns de chaves: o e-XCSR apresenta as chaves ativas  $s_0$  e  $\bar{s}_0$ ; e o o-XCSR apresenta as chaves ativas  $s_3$  e  $\bar{s}_3$ . Estes pares podem ser comandados utilizando-se a estratégia XOR, tal qual feita para os XCSRs bifásicos assimétricos. Já para as seções cruzadas ( $s_{2k}$  no e-XCSR e  $s_{1k}$  no o-XCSR), toma-se a estratégia cruzada também já apresentada para os XCSRs bifásicos assimétricos. A estratégia de modulação para o e-XCSR trifásico é ilustrada na Figura 7.9(a), e a estratégia de modulação para o o-XCSR trifásico é ilustrada na Figura 7.9(b).

Observa-se que ambos XCSRs trifásicos assimétricos apresentarão dois diodos e duas chaves ativas conduzindo a cada ciclo de chaveamento, ao contrário do que se observa no caso bifásico. Extrapolando-se para todo conversor multifásico ímpar (trifásico, pentafásico, heptafásico, etc.), pode-se formular que o número de diodos e chaves conduzindo por ciclo de chaveamento será  $n - 1$  diodos e  $n - 1$  chaves ativas.

Percebe-se então que, de forma geral, para sistemas multifásicos ímpares, o e-XCSR e o o-XCSR apresentarão perdas mais próximas (se não iguais) do que as topologias multifásicas pares. Vale notar que o número total de diodos sempre será  $2n$  e o número de chaves ativas e *drivers* sempre será  $2n$ , para ambas topologias. Percebe-se ainda que em

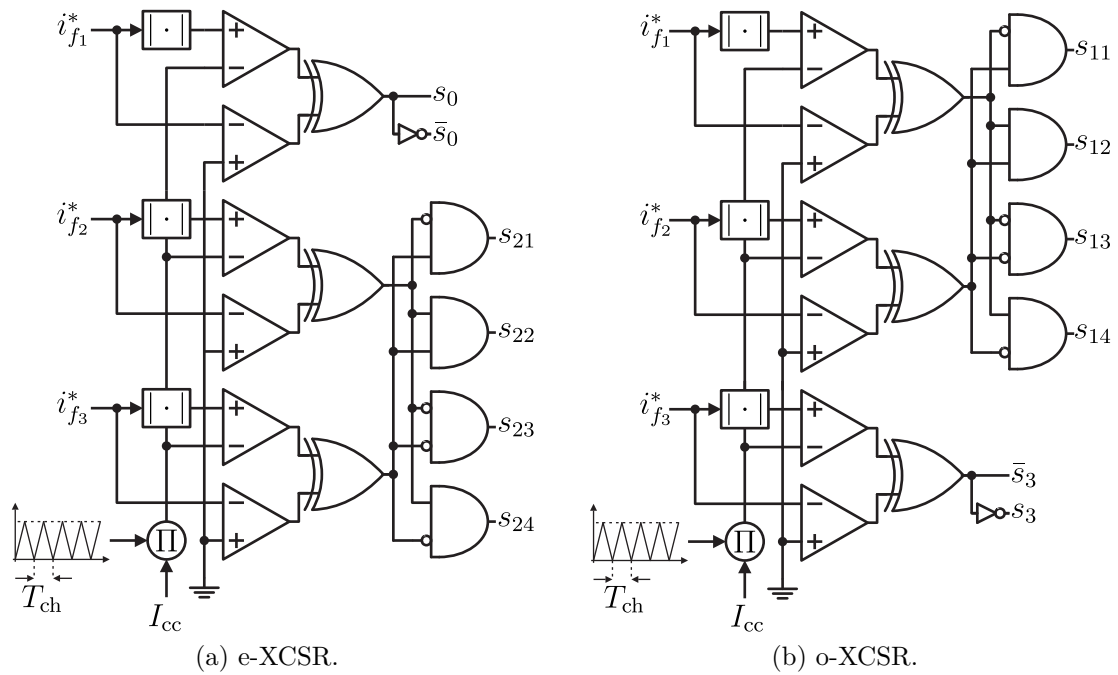


Figura 7.9 – Diagrama de blocos PWM dos XCSRs trifásicos assimétricos.

sistemas ímpares, a primeira e penúltima linha do e-XCSR serão ativas e que a primeira e penúltima linha do o-XCSR serão passivas.

### 7.3 Resultados de simulações e experimentais

Resultados de simulações e experimentais foram obtidos para os XCSRs bifásicos assimétricos, enquanto que os XCSRs trifásicos assimétricos são avaliados apenas com resultados de simulações. Vale notar que o protótipo experimental propriamente dito utilizado era um totalmente controlável, ao que se grampeou as devidas chaves para se obter as topologias e-XCSR ou o-XCSR. O cenário de teste, apresentado na Figura 7.1, é composto de uma fonte multifásica (bifásica ou trifásica, como na ilustração) com terminais abertos alimentando uma carga resistiva através dos conversores estudados. O controle utilizado visa manter a corrente do barramento CC em um valor específico, o mesmo apresentado na Figura 5.8. Vale notar a necessidade de um PLL para sincronização das correntes e tensões de entrada, visto que os conversores assimétricos necessitam um fator de potência unitário para que operem corretamente.

Os parâmetros dos componentes utilizados são listado na Tabela 7.4, que são os seguintes: capacitância do filtro CA  $C_f$ ; frequência CA  $f_{ca}$ ; frequência de chaveamento  $f_{ch}$ ; corrente de referência do barramento CC  $I_{cc}^*$ ; indutância do filtro CA  $L_{ca}$ ; indutância do barramento CC  $L_{cc}$ ; potência da carga por fase  $P_l$ ; passo de cálculo da simulação  $T_s$ ; tensão da fonte CA  $V_{ca}$ .

Tabela 7.4 – Parâmetros do cenário de teste dos conversores

Parâmetro	Valor
$C_f$	7.5 $\mu$ F
$f_{ca}$	60 Hz
$f_{ch}$	10 kHz
$I_{cc}^*$	4 A
$L_{ca}$	2 mH
$L_{cc}$	13 mH
$R_l$	25 $\Omega$
$P_l$	200 W
$T_s$	2 $\mu$ s
$V_{ca}$	110 V

Tabela 7.5 – Dados comparativos de simulações dos XCSRs bifásicos para  $m_i = 1$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	95.36	95.75	96.07
THD (%)	2.84	2.67	2.26

Os resultados de simulações foram obtidos no MATLAB<sup>®</sup>/Simulink<sup>®</sup>, usando a biblioteca SimPowerSystems<sup>™</sup>. O protótipo utilizado é apresentado no Anexo C e D. No caso das simulações, consideraram-se os valores típicos apresentados nas fichas de dados de cada dispositivo para a resistência dinâmica e/ou queda de tensão dos dispositivos semicondutores.

### 7.3.1 Tipo-X bifásico assimétrico

Os resultados do XCSRs bifásicos operando em regime permanente são apresentados na Figura 7.10. Como se observa, as topologias novas apresentam resultados similares ao do conversor totalmente controlável, logo, demonstrando que a substituição não implica numa queda de desempenho dos conversores. Observa-se também que as tensões e correntes de entrada estão sincronizadas, que a corrente do barramento CC está controlada em 4 A e que as correntes de entrada apresentam um THD inferior a 5%.

Visando uma análise mais detalhada dos conversores, montaram-se as Tabelas 7.5, 7.6, 7.7, 7.8 e 7.9, analisando os conversores em diversos pontos de operação em ambiente de simulação. Mediu-se a eficiência  $\eta$  (potência de saída dividida pela potência de entrada) e as distorções harmônicas totais (*total harmonic distortion* - THD), com finalidade de avaliar o desempenho de cada conversor nessas figuras de mérito. As tabelas são transcritas visualmente na Figura 7.11.

Pelos resultados apresentados, percebe-se que em todos os pontos de operação a eficiência dos XCSRs bifásicos assimétricos foi superior a do XCSR totalmente controlável.

Tabela 7.6 – Dados comparativos de simulações dos XCSRs bifásicos para  $m_i = 0,8$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	95.26	95.754	96.13
THD (%)	2.35	2.55	1.83

Tabela 7.7 – Dados comparativos de simulações dos XCSRs bifásicos para  $m_i = 0,6$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	94.80	95.43	95.93
THD (%)	4.45	2.27	3.65

Tabela 7.8 – Dados comparativos de simulações dos XCSRs bifásicos para  $m_i = 0,4$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	93.48	94.39	95.10
THD (%)	3.17	4.93	6.24

Tal resultado é esperado visto que os conversores assimétricos apresentam algumas chaves ativas removidas da associação chave + diodo, restando apenas diodos, que são mais eficientes. Mais ainda, o o-XCSR bifásico foi o melhor conversor em termos de eficiência, novamente um resultado esperado: como o o-XCSR bifásico apresentará dois diodos e uma chave conduzindo a cada ciclo de chaveamento, espera-se que suas perdas sejam menores que as demais topologias analisadas.

Já em termos de THD apresentou uma variação interessante. Enquanto que para  $m_i = 0,4$  o XCSR bifásico apresentou o melhor desempenho, as topologias assimétrica se mostraram superiores para  $m_i > 0,5$ . Para  $m_i > 0,8$  o o-XCSR bifásico apresentou o menor THD. Observa-se que ao se aproximar de  $m_i > 0,2$ , há uma piora significativa do THD, visto que o ganho de corrente se torna muito baixo e o ganho de tensão extremamente alto, vide o equacionamento apresentado no Capítulo 2.

A combinação de melhor eficiência em toda a faixa de operação analisada e menor THD para  $m_i > 0,8$ , elege o o-XCSR bifásico como a melhor topologia analisada nesta etapa do capítulo. Desta forma, obtêm-se uma topologia mais eficiente, mais barata e com melhor qualidade de energia elétrica do que a topologia totalmente controlável original. O único quesito em que o o-XCSR bifásico perde para o XCSR bifásico totalmente controlável é na bidirecionalidade. Todavia, como já comentado, em aplicações em que se deseja utilizar um conversor unidirecional, a aplicação da técnica de assimetria é bem-vinda, logo, o o-XCSR bifásico é bem-vindo em cenários unidirecionais.

Tabela 7.9 – Dados comparativos de simulações dos XCSRs bifásicos para  $m_i = 0, 2$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	88.92	90.59	91.87
THD (%)	12.87	6.33	7.49

Tabela 7.10 – Dados comparativos de simulações dos XCSRs trifásicos para  $m_i = 1$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	95.62	96.12	96.12
THD (%)	3.20	2.05	2.27

Tabela 7.11 – Dados comparativos de simulações dos XCSRs trifásicos para  $m_i = 0, 8$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	95.51	96.13	96.13
THD (%)	2.98	2.03	2.31

### 7.3.2 Tipo-X trifásico assimétrico

Os resultados de simulações do XCSR e dos XCSRs trifásicos assimétricos operando em regime permanente são apresentados na Figura 7.12. Como se observa, as topologias novas apresentam resultados similares ao do conversor totalmente controlável, logo, demonstrando que a substituição não implica numa queda de desempenho dos conversores. Observa-se também que as tensões e correntes de entrada estão sincronizadas, que a corrente do barramento CC está controlada em 4 A e que as correntes de entrada apresentam um THD inferior a 5%.

Visando uma análise mais detalhada dos conversores, montam-se as Tabelas 7.10, 7.11, 7.12, 7.13 e 7.14, analisando os conversores em diversos pontos de operação em ambiente de simulação. Mediu-se a eficiência  $\eta$  (potência de saída dividida pela potência de entrada) e as distorções harmônicas totais (*total harmonic distortion* - THD), com finalidade de avaliar o desempenho de cada conversor nessas figuras de mérito. As tabelas são transcritas visualmente para a Figura 7.13.

Pelos resultados apresentados, percebe-se que em todos os pontos de operação a eficiência dos XCSRs trifásicos assimétricos foi superior a do XCSR trifásico totalmente controlável. Tal resultado é esperado, visto que os conversores assimétricos apresentam algumas chaves ativas substituídas por chaves passivas, que são mais eficientes. Mais ainda, a eficiência dos XCSRs assimétricos foi praticamente a mesma em toda a faixa de operação, novamente um resultado esperado. Como ambos XCSRs trifásicos assimétricos apresentarão 2 diodos e 2 chaves ativas conduzindo a cada ciclo de chaveamento, espera-se que suas perdas sejam menores que as do XCSR trifásico, e muito próximas (quando não iguais) entre si.



Tabela 7.12 – Dados comparativos de simulações dos XCSRs trifásicos para  $m_i = 0,6$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	95.10	95.89	95.89
THD (%)	4.78	2.76	2.65

Tabela 7.13 – Dados comparativos de simulações dos XCSRs trifásicos para  $m_i = 0,4$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	94.23	95.52	95.48
THD (%)	9.34	9.48	9.47

Tabela 7.14 – Dados comparativos de simulações dos XCSRs trifásicos para  $m_i = 0,2$ 

Conversor	XCSR	e-XCSR	o-XCSR
$\eta$ (%)	89.51	92.24	92.28
THD (%)	9.91	13.25	13.51

Já em termos de THD apresentou uma variação interessante. Enquanto que para  $m_i = 0,2$  o XCSR trifásico apresentou o melhor desempenho, as topologias assimétrica se mostraram superiores para  $m_i > 0,6$ . Para  $m_i > 0,8$  os XCSRs trifásicos assimétricos apresentaram um THD menor, com o e-XCSR sendo ligeiramente superior ao o-XCSR.

A combinação de boa eficiência em toda a faixa de operação analisada e menor THD para  $m_i > 0,8$ , elege o e-XCSR como a melhor topologia analisada nesta etapa do capítulo. Desta forma, obtêm-se uma topologia mais eficiente, mais barata e com melhor qualidade de energia elétrica do que a topologia totalmente controlável original. O único quesito em que o e-XCSR perde para o XCSR trifásico é a bidirecionalidade. Todavia, como já comentado, em aplicações em que se deseja utilizar um conversor unidirecional, a aplicação da técnica de assimetria pode ser viável, logo, o e-XCSR pode ser viável em cenários unidirecionais.

## 7.4 Conclusão

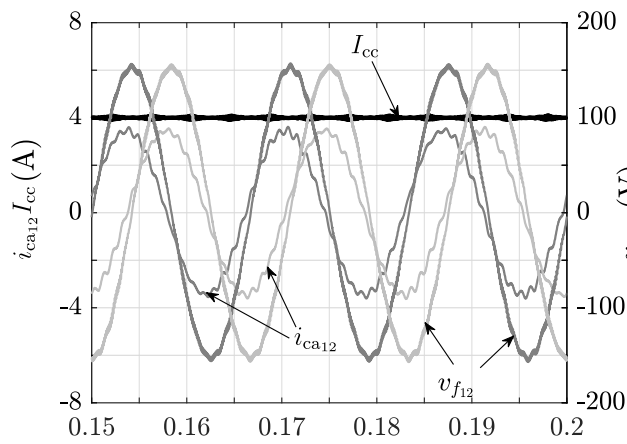
Este capítulo apresentou duas novas topologias de XCSRs assimétricas multifásicas. Tais topologias podem ser utilizadas, dentre outras aplicações, para acionamento de PMSGs com terminal aberto ou carregamento de baterias. Ao se tornar assimétrico, o conversor passa a operar com algumas limitações.

A técnica de assimetria permite aumentar a eficiência do conversor modificado. Apesar dos conversores se tornarem unidirecionais e operam apenas com fator de potência unitário, eles apresentam algumas vantagens: a substituição de uma linha de chaves por diodos resulta numa redução das perdas por condução, ao mesmo tempo que reduz os custos

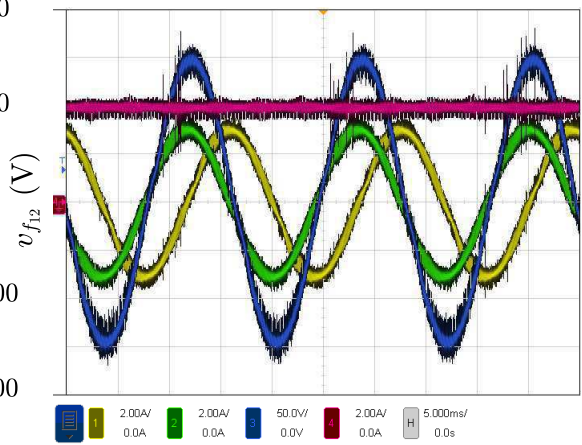
do conversor, uma vez que os diodos, que são chaves passivas, não necessitam de *drivers* para serem acionados. Mesmo com a limitação de operar com fator unitário e ser unidirecional, o aumento de eficiência e redução de custo dos XCSRs multifásicos assimétricos mostram que eles são uma família superior aos XCSCs e ponte-H série convencionais, caso o cenário de aplicação se enquadre nas limitações dos XCSRs multifásicos assimétricos.

Apresentou-se o princípio de funcionamento e diagrama de blocos PWM generalizado das novas topologias. Em seguida, exemplificou-se o funcionamento dos conversores bifásicos e trifásicos. Verificou-se a exequibilidade dos conversores através de simulações e experimentos, validando as topologias e suas respectivas modulações. Além disso, através de resultados coletados de simulações, fez-se uma análise comparativa em termos de eficiência e distorção harmônica total.

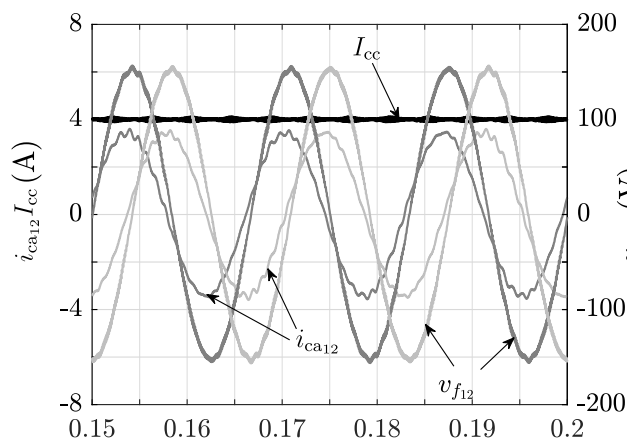
A análise comparativa permitiu evidenciar as características superiores dos conversores propostos, além de eleger os o-XCSR bifásico e o e-XCSR trifásico como as melhores topologias. Numa extrapolação da análise feita neste capítulo, pode-se dizer que os o-XCSRs pares e os e-XCSRs ímpares são as melhores topologias para seus respectivos números de fases.



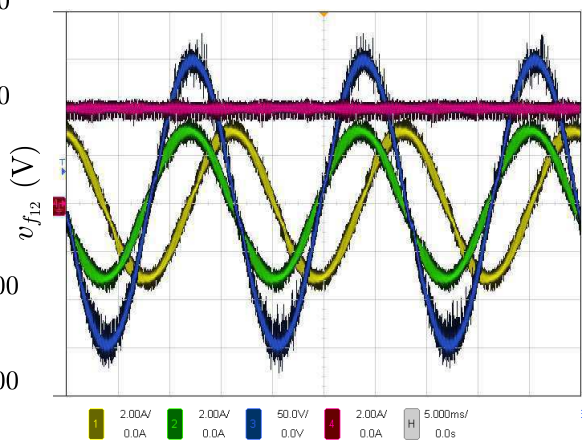
(a) Simulação para o XCSR totalmente controlável.



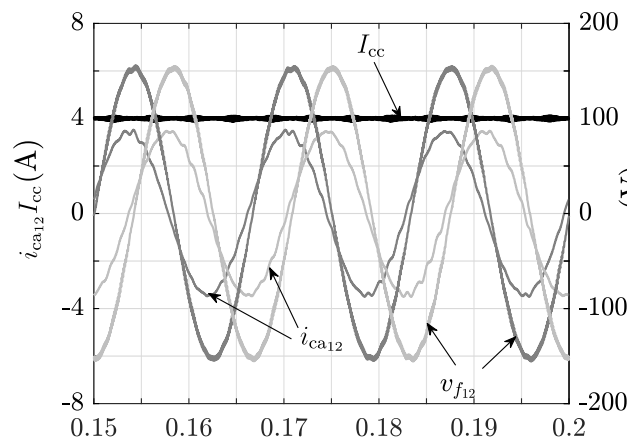
(b) Experimento para o XCSR totalmente controlável.



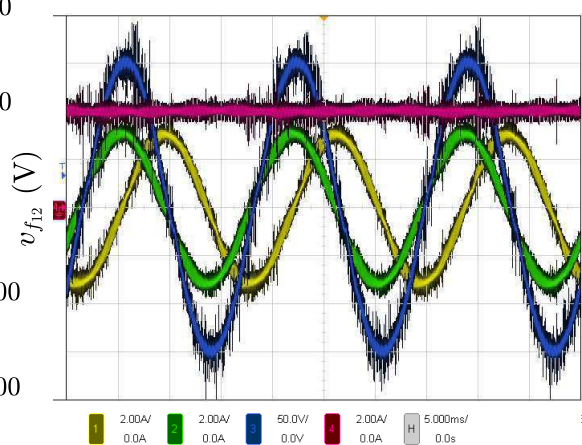
(c) Simulação para o e-XCSR.



(d) Experimento para o e-XCSR.

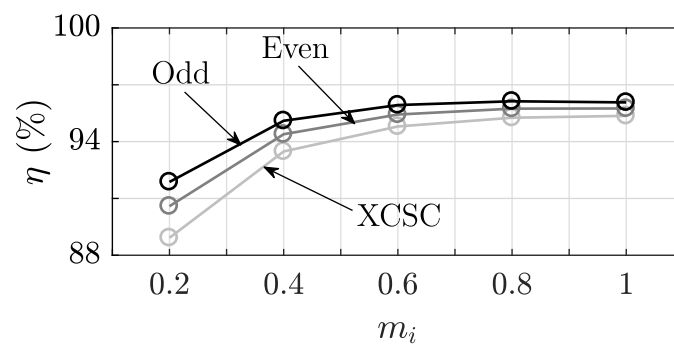
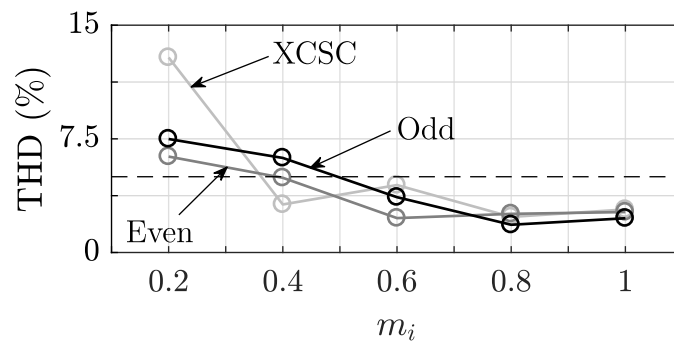


(e) Simulação para o o-XCSR.



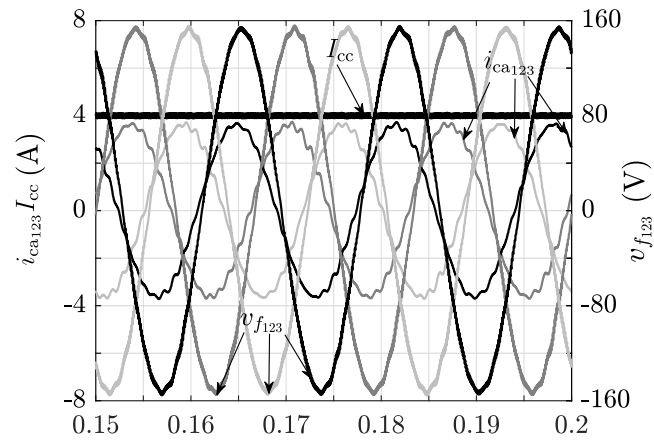
(f) Experimento para o o-XCSR.

Figura 7.10 – Resultados de simulações e experimentais dos XCSRs bifásicos.

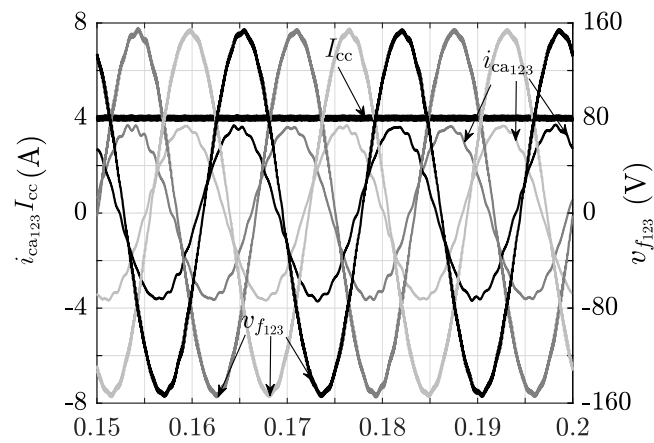
(a) Eficiência  $\eta$ .

(b) THD.

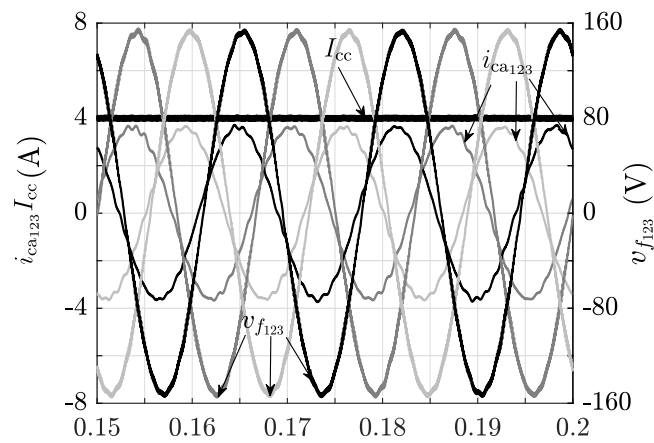
Figura 7.11 – Gráficos comparativos de simulações da eficiência e THD entre os XCSRs bifásicos.



(a) XCSR totalmente controlável.

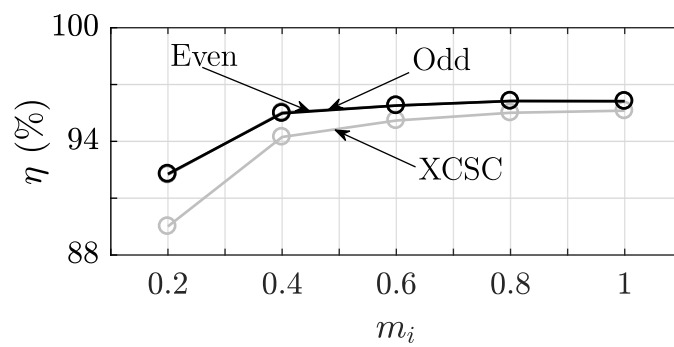
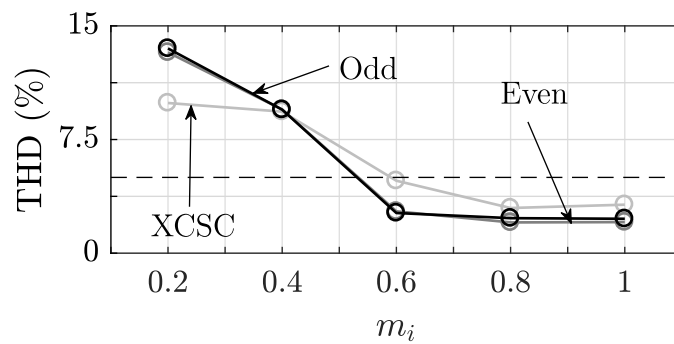


(b) e-XCSR.



(c) o-XCSR.

Figura 7.12 – Resultados de simulações dos XCSRs trifásicos.

(a) Eficiência  $\eta$ .

(b) THD.

Figura 7.13 – Gráficos comparativos de simulações da eficiência e THD entre os XCSRs trifásicos.

# 8

## Conclusão geral

### Parte I

Na Parte I deste trabalho, buscou-se aumentar a eficiência de conversores fonte de corrente de três níveis e multiníveis operando como retificadores, e a redução da potência oscilatória do barramento CC em CSCs monofásicos CA-CC-CA.

Fez-se uso da técnica de assimetria ao se modificar o CSC ponte-H monofásico totalmente controlável ou totalmente não controlável, de modo a se obter conversores assimétricos mais eficientes. Objetivando a aplicação em cenários unidirecionais, pode-se fazer uso de diodos, que são mais baratos e mais eficiente que chaves ativas. Apresentaram-se diversas topologias e suas modulações, sendo ambas validadas por resultados de simulações e/ou experimentais. Dos assimétricos com três níveis, o CSR monofásico PA e o NA se destacaram entre os demais, principalmente ao se tratar de eficiência. Daí, elegeu-se esses dois conversores como os melhores entre os avaliados no capítulo.

Com base no CSR monofásico PA e numa topologia multinível assimétrica totalmente controlável de CSC monofásico, montou-se um retificador fonte de corrente monofásico multinível assimétrico. Investigou-se a topologia visando aumentar a capacidade de processamento de potência em sistemas monofásicos e reduzir estresse sobre os semicondutores, visto que agora a corrente do barramento CC é dividida entre as  $n$  células do conversor. Os resultados evidenciaram a melhora na eficiência e redução de custos do conversor. A redução dos custos se dá não só pela substituição do conjunto chave + diodo em série por um diodo, mas também pela eliminação do circuito de acionamento das chaves. Tal solução atingiu os objetivos do estudo, visto que ela gera resultados competitivos com a topologia original, mas operando com menos chaves e indutores (no caso dos assimétricos multiníveis, a assimetria reduz o número total de chaves e de indutores).

Todavia, nos dois casos de CSRs monofásicos assimétricos, observou-se que a potência oscilatória do barramento CC prejudica consideravelmente a competitividade desses conversores. Se uma forma de reduzir a oscilação do barramento CC é aumentar o seu elemento reativo, uma solução aceitável para VSCs monofásicos, nos CSCs monofásicos isso torna a topologia proibitiva: o aumento da indutância do barramento CC resultará em maiores perdas (mais cobre) e menor densidade de potência, logo, amplificando as principais desvantagens dos CSCs.

Com exceção da topologia ponte-H monofásica, todas as outras topologias são propostas pelo autor deste trabalho e os orientadores da tese. Ao passo que os objetivos propostos foram alcançados, a Parte I foi permeada pela evidência de que os CSCs são pouco atrativos em sistemas monofásicos. Na literatura, encontra-se publicações que utilizam técnicas de compensação da potência oscilatória através de modificações no hardware do conversor. Tais soluções podem trazer os CSRs monofásicos apresentados neste trabalho para um mesmo nível de competitividade com o VSCs monofásicos, por exemplo.

## Parte II

Na Parte II deste trabalho, revisou-se a topologia CSC tipo-X multifásica, apresentando seu desenvolvimento, modulação, dimensionamento e controle. Este capítulo introduziu a topologia objeto de estudo da Parte II.

Visando contornar o problema da potência oscilatória no barramento CC em sistemas monofásicos, estudou-se a técnica de sincronização CA-CC-CA já aplicada a VSCs monofásicos. Tal técnica permite que, ao se trabalhar com frequência iguais nos dois barramentos CA, reduza-se a oscilação da tensão ou corrente do barramento CC. Percebeu-se que, de fato, tal técnica é apropriada para uso em sistemas fonte de corrente CA-CC-CA monofásicos. Mesmo com as vantagens intrínsecas dos CSCs monofásicos, problemas como a densidade de potência ainda os tornam pouco explorados.

Mais ainda, visando contornar não só o problema de densidade de potência, utilizou-se um XCSC bifásico operando como conversor CA-CC-CA monofásico. Os XCSCs são uma solução engenhosa, que permite que a conexão série de dois CSCs ponte-H monofásicos torne-se mais eficiente.

A partir do XCSC multifásico totalmente controlável, que por sua vez deriva dos ponte-H série, montou-se as topologias CSR tipo-X assimétricas. Com base nos resultados da Parte I, tomou-se o CSC monofásico PA e o NA como topologia que viria a originar os XCSRs assimétricos. A partir de conexões série desses conversores assimétricos, ao se aplicar o rearranjo cruzado, foram obtidas as topologias tipo-X assimétricas. Os XCSRs assimétricos, a exemplo das soluções monofásicas, se encaixam perfeitamente em cenários



unidirecionais e com barramento CC com tensão inferior ao barramento CA. Mostrou-se que as topologias são factíveis, mais eficientes e mais baratas.

Foram apresentadas as soluções XCSRs bifásica e trifásica assimétricas, sendo possível a generalização dessa família de conversores. Percebeu-se que em sistemas multifásicos pares, os o-XCSRs multifásicos são melhores, devido ao número menor de chaves ativas conduzindo por ciclo de chaveamento. Já em sistemas multifásicos ímpares, em termos de perdas, ambas topologias e-XCSRs multifásicos e o-XCSRs multifásicos são próximas, mas o e-XCSR multifásico apresentou um melhor desempenho ao se analisar o THD. Desta forma, concluiu-se que para sistemas com número de fases par, os o-XCSRs são mais apropriados. Já para os sistemas com número de fases ímpares, os e-XCSRs são mais apropriados.

## 8.1 **Trabalhos futuros**

Vislumbra-se que, a partir da base construída neste trabalho, alguns tópicos mostram potencial para futuras pesquisas, a saber:

- Estudo da estratégia de barramentos CC desbalanceados aplicado aos CSRs ponte-H monofásicos multiníveis assimétricos;
- Estudo das técnicas de sincronismo para CSCs ponte-H trifásicos CA-CC-CA;
- conexão do XCSC com outras topologias, formando conversores CA-CC-CA matriciais ou transformador de estado sólido.



# Referências

- [1] LAI, R. et al. A systematic topology evaluation methodology for high-density three-phase pwm ac-ac converters. *IEEE Transactions on Power Electronics*, v. 23, n. 6, p. 2665–2680, Nov 2008. ISSN 0885-8993. 1, 70
- [2] VITORINO, M. A. et al. Compensation of dc-link oscillation in single-phase-to-single-phase vsc/csc and power density comparison. *IEEE Transactions on Industry Applications*, v. 50, n. 3, p. 2021–2028, May 2014. ISSN 0093-9994. 1, 9, 84
- [3] KORKH, O.; BLINOV, A. Dynamic characteristic evaluation of a 600v reverse blocking igbt device. In: *2017 5th IEEE Workshop on Advances in Information, Electronic and Electrical Engineering (AIEEE)*. [S.l.: s.n.], 2017. p. 1–5. 2
- [4] WANG, W. et al. Operation and modulation of h7 current-source inverter with hybrid sic and si semiconductor switches. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 6, n. 1, p. 387–399, March 2018. ISSN 2168-6777. 2
- [5] AZMI, S. et al. Comparative analysis between voltage and current source inverters in grid-connected application. In: *Renewable Power Generation (RPG 2011), IET Conference on*. [S.l.: s.n.], 2011. p. 1–6. 2
- [6] SOEIRO, T. B.; HELDWEIN, M. L.; KOLAR, J. W. Three-phase modular multilevel current source rectifiers for electric vehicle battery charging systems. In: *2013 Brazilian Power Electronics Conference*. [S.l.: s.n.], 2013. p. 623–629. ISSN 2165-0454. 3
- [7] COSSUTTA, P. et al. Single-stage fuel cell to grid interface with multilevel current-source inverters. *IEEE Transactions on Industrial Electronics*, v. 62, n. 8, p. 5256–5264, Aug 2015. ISSN 0278-0046. 3, 4
- [8] ALAJMI, B. N. et al. Single-phase single-stage transformer less grid-connected pv system. *IEEE Transactions on Power Electronics*, v. 28, n. 6, p. 2664–2676, June 2013. ISSN 0885-8993. 3, 9
- [9] SAHAN, B. et al. A single-stage pv module integrated converter based on a low-power current-source inverter. *IEEE Transactions on Industrial Electronics*, v. 55, n. 7, p. 2602–2609, July 2008. ISSN 0278-0046. 3
- [10] Dash, P. P.; Kazerani, M. Dynamic modeling and performance analysis of a grid-connected current-source inverter-based photovoltaic system. *IEEE Transactions on Sustainable Energy*, v. 2, n. 4, p. 443–450, Oct 2011. ISSN 1949-3037. 3, 4
- [11] Saber, C. et al. Challenges facing pfc of a single-phase on-board charger for electric vehicles based on a current source active rectifier input stage. *IEEE Transactions on Power Electronics*, v. 31, n. 9, p. 6192–6202, Sep. 2016. ISSN 1941-0107. 4

- [12] VITORINO, M. A. et al. Multilevel asymmetric single-phase current source rectifiers. In: *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2016. p. 1–7. 7
- [13] COSTA, L. A. et al. Asymmetric single-phase current source rectifiers. In: *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2016. p. 1–8. 7, 103
- [14] COSTA, L. A. et al. Two-phase x-type current source rectifier with reduced active switch count for open-end permanent-magnet synchronous generator. In: *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2018. p. 2446–2453. 7
- [15] COSTA, L. A. L. de A. C.; VITORINO, M. A.; CORRÊA, M. B. de R. Improved single-phase ac-dc-ac current source converter with reduced dc-link oscillation. *IEEE Transactions on Industry Applications*, v. 54, n. 3, p. 2506–2516, May 2018. ISSN 0093-9994. 7, 80
- [16] COSTA, L. A. L. d. A. C. et al. Two-phase open-end winding induction motor drive using improved current source inverter. In: *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2017. p. 1304–1210. 7
- [17] Costa, L. A. et al. Multiphase x-type current source rectifier with reduced active switch count. In: *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2019. p. 2084–2091. ISSN 1048-2334. 7
- [18] HUBER, L.; JANG, Y.; JOVANOVIĆ, M. M. Performance evaluation of bridgeless pfc boost rectifiers. *IEEE Transactions on Power Electronics*, v. 23, n. 3, p. 1381–1390, May 2008. ISSN 0885-8993. 7, 29, 31
- [19] Lange, A. D. B. et al. Three-level single-phase bridgeless pfc rectifiers. *IEEE Transactions on Power Electronics*, v. 30, n. 6, p. 2935–2949, June 2015. ISSN 1941-0107. 7
- [20] MUSAVI, F. et al. Evaluation and efficiency comparison of front end ac-dc plug-in hybrid charger topologies. *IEEE Transactions on Smart Grid*, v. 3, n. 1, p. 413–421, March 2012. ISSN 1949-3053. 7
- [21] Ries, L. K. et al. Analysis of carrier-based pwm patterns for a three-phase five-level bidirectional buck +boost-type rectifier. *IEEE Transactions on Power Electronics*, v. 32, n. 8, p. 6005–6017, Aug 2017. ISSN 1941-0107. 8
- [22] ANTUNES, F. L. M.; BRAGA, H. A. C.; BARBI, I. Application of a generalized current multilevel cell to current-source inverters. *IEEE Transactions on Industrial Electronics*, v. 46, n. 1, p. 31–38, Feb 1999. ISSN 0278-0046. 8
- [23] VAZQUEZ, N. et al. A different multilevel current-source inverter. *IEEE Transactions on Industrial Electronics*, v. 57, n. 8, p. 2623–2632, Aug 2010. ISSN 0278-0046. 8, 51
- [24] VITORINO, M. A. et al. Low-frequency power decoupling in single-phase applications: A comprehensive overview. *IEEE Transactions on Power Electronics*, v. 32, n. 4, p. 2892–2912, April 2017. ISSN 0885-8993. 9, 15, 79

- [25] Sun, Y. et al. Active power decoupling method for single-phase current-source rectifier with no additional active switches. *IEEE Transactions on Power Electronics*, v. 31, n. 8, p. 5644–5654, Aug 2016. ISSN 1941-0107. 9
- [26] Liu, Y.; Sun, Y.; Su, M. Active power compensation method for single-phase current source rectifier without extra active switches. *IET Power Electronics*, v. 9, n. 8, p. 1719–1726, 2016. ISSN 1755-4535. 9
- [27] Guo, X.; Yang, Y.; Wang, X. Optimal space vector modulation of current-source converter for dc-link current ripple reduction. *IEEE Transactions on Industrial Electronics*, v. 66, n. 3, p. 1671–1680, March 2019. ISSN 1557-9948. 9
- [28] FREITAS, I. S. de; JACOBINA, C. B.; JR., E. C. dos S. Single-phase to single-phase full-bridge converter operating with reduced ac power in the dc-link capacitor. *IEEE Transactions on Power Electronics*, v. 25, n. 2, p. 272–279, Feb 2010. ISSN 0885-8993. 9, 82
- [29] VITORINO, M. A. et al. Double four-quadrants single-phase current source converter sharing the same dc-bus. In: *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2014. p. 2801–2808. ISSN 2329-3721. 9, 80
- [30] NIAN, H.; ZHOU, Y. Investigation of open-winding pmsg system with the integration of fully controlled and uncontrolled converter. *IEEE Transactions on Industry Applications*, v. 51, n. 1, p. 429–439, Jan 2015. ISSN 0093-9994. 9
- [31] WANG, Y. et al. Pulsewidth-modulated dual-half-controlled converter. *IEEE Transactions on Power Electronics*, v. 28, n. 2, p. 959–969, Feb 2013. ISSN 0885-8993. 9
- [32] BAHIA, F. A. d. C. et al. Low-power energy generation systems for two-phase pm machine with reduced-switch-count controlled switches. *IEEE Transactions on Industry Applications*, v. 53, n. 3, p. 2320–2328, May 2017. ISSN 0093-9994. 9, 105
- [33] COSTA, L. A. L. de A. C. *Conversores Fonte de Corrente de Múltiplas Portas*. Dissertação de Mestrado. 18, 63
- [34] ENJETI, P. N.; RAHMAN, A. A new single-phase to three-phase converter with active input current shaping for low cost ac motor drives. *IEEE Transactions on Industry Applications*, v. 29, n. 4, p. 806–813, Jul 1993. ISSN 0093-9994. 19
- [35] KANAAN, H.; HAYEK, A.; AL-HADDAD, K. Modeling and control of a single-phase sheppard-taylor based power factor corrector. In: *Industrial Technology, 2006. ICIT 2006. IEEE International Conference on*. [S.l.: s.n.], 2006. p. 2785–2790. 29
- [36] KANAAN, H. Y.; AL-HADDAD, K.; FADEL, M. Modeling and control of a two-switch asymmetrical half-bridge boost power factor corrector for single-phase rectifiers. In: *Industrial Electronics (ISIE), 2013 IEEE International Symposium on*. [S.l.: s.n.], 2013. p. 1–6. ISSN 2163-5137. 29
- [37] BALAMURUGAN, R.; GURUSAMY, G. Harmonic optimization by single phase improved power quality ac-dc power factor corrected converters. *International Journal of Computer Application*, Citeseer, v. 1, n. 5, p. 46–53, 2010. 29

- [38] LANGE, A. D. B. et al. Three-level single-phase bridgeless pfc rectifiers. *Power Electronics, IEEE Transactions on*, v. 30, n. 6, p. 2935–2949, June 2015. ISSN 0885-8993. 29
- [39] BAUMANN, M.; DROFENIK, U.; KOLAR, J. New wide input voltage range three-phase unity power factor rectifier formed by integration of a three-switch buck-derived front-end and a dc/dc boost converter output stage. In: *Telecommunications Energy Conference, 2000. INTELEC. Twenty-second International*. [S.l.: s.n.], 2000. p. 461–470. 31
- [40] ENDO, H.; YAMASHITA, T.; SUGIURA, T. A high-power-factor buck converter. In: *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE*. [S.l.: s.n.], 1992. p. 1071–1076 vol.2. 31
- [41] WU, H.-Y. et al. Novel single phase current source buck pfc with delta modulation control strategy. In: *1996 Sixth International Conference on Power Electronics and Variable Speed Drives (Conf. Publ. No. 429)*. [S.l.: s.n.], 1996. p. 138–143. ISSN 0537-9989. 31
- [42] BAI, Z.; ZHANG, Z.; CHEN, G. Development of a three-phase high power factor multilevel current-source rectifier. In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*. [S.l.: s.n.], 2008. p. 574–578. ISSN 0275-9306. 47
- [43] Muñoz, J. et al. Predictive control of a 27-level asymmetric multilevel current source inverter. In: *2018 IEEE International Conference on Environment and Electrical Engineering and 2018 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I CPS Europe)*. [S.l.: s.n.], 2018. p. 1–6. ISSN null. 59
- [44] VITORINO, M. A. et al. Multi-port single-phase current source converter. In: *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2015. p. 2527–2533. ISSN 2329-3721. 63, 65, 101, 104
- [45] COSTA, L. A. et al. A family of single-phase current source converters with double outputs. In: *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2016. p. 1032–1039. 63, 108

# Anexos





# A

## Protótipo CSC ponte-H monofásico

Este anexo apresenta o protótipo CSC ponte-H monofásico construído durante o trabalho de doutorado. Tal protótipo foi utilizado na obtenção de resultados experimentais dos Capítulos 2 e 3. Grampearam-se os RBIGBTs, quando oportuno, para se obter as topologias assimétricas, onde a combinação chave e diodo é substituída pelo diodo sozinho.

O protótipo utilizado para os resultados experimentais é apresentado na Figura A.1. O protótipo foi construído utilizando RBIGBTs IXRP15N120 (1200 V, 25 A @ 25°C) fabricados pela IXYS<sup>®</sup> Corporation. O conversor foi controlado por um DSP TMS320F28335 fabricado pela Texas Instruments<sup>®</sup>. O tempo morto (ou tempo de sobreposição) das chaves do conversor é implementado no próprio DSP.

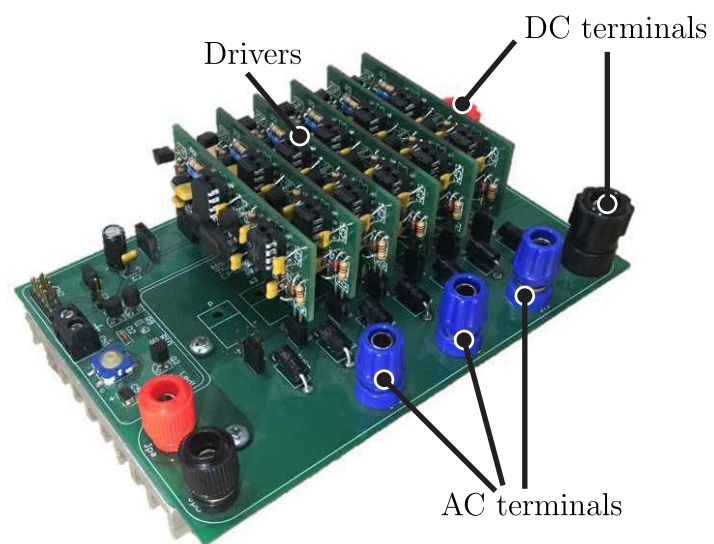


Figura A.1 – Fotografia do protótipo CSC ponte-H monofásico.

# B

## Protótipo CSC ponte-H monofásico assimétrico de cinco níveis

Este anexo apresenta o protótipo CSC ponte-H monofásico assimétrico de cinco níveis construído durante o trabalho de doutorado. Tal protótipo foi utilizado na obtenção de resultados experimentais do Capítulo 4. O protótipo apresentado é, na verdade, trifásico, mas que foi utilizado como conversor monofásico. Grampearam-se os IGBTs, quando oportuno, para se obter as topologias assimétricas, onde a combinação chave e diodo é substituída pelo diodo sozinho.

O protótipo utilizado para os resultados experimentais é apresentado na Figura B.1. O protótipo foi construído utilizando IGBTs IRG4PC40UPbF (600 V, 20 A @ 25°C) fabricados pela International Rectifier<sup>®</sup>, conetados em série com diodos RHRP1560 (600 V, 15 A @ 25°C) fabricados pela Fairchild Semiconductors<sup>®</sup>, de modo a se obter a capacidade de bloqueio reverso da chave. O conversor foi controlado por um DSP TMS320F28335 fabricado pela Texas Instruments<sup>®</sup>. O tempo morto (ou tempo de sobreposição) das chaves do conversor é implementado no próprio DSP.

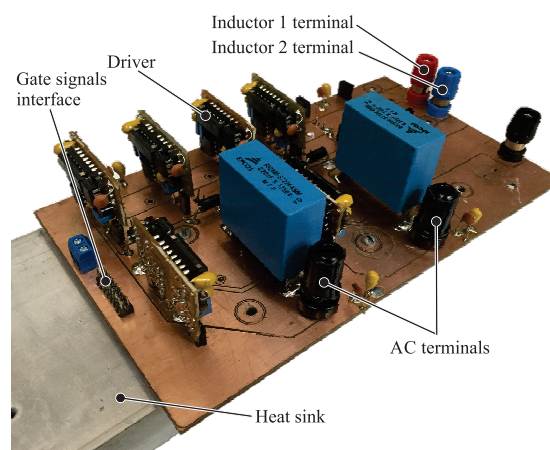


Figura B.1 – Fotografia do protótipo CSC ponte-H monofásico assimétrico de cinco níveis.

# C

## Protótipo XCSC bifásico

Este anexo apresenta o protótipo XCSC bifásico construído durante o trabalho de doutorado. Tal protótipo foi utilizado na obtenção de resultados experimentais dos Capítulos 6 e 7. Apesar do protótipo apresentado ser um XCSC bifásico, ele também pode operar como um XCSC CA-CC-CA. Basta utilizar uma porta para a fonte de potência e a outra para a carga a ser alimentada. Grampearam-se os IGBTs, quando oportuno, para se obter as topologias assimétricas, onde a combinação chave e diodo é substituída pelo diodo sozinho.

O protótipo utilizado para os resultados experimentais é apresentado na Figura C.1. O protótipo foi construído utilizando IGBTs IRG4PC40UPbF (600 V, 20 A @ 25°C) fabricados pela International Rectifier<sup>®</sup>, conetados em série com diodos RHRP1560 (600 V, 15 A @ 25°C) fabricados pela Fairchild Semiconductors<sup>®</sup>, de modo a se obter a capacidade de bloqueio reverso da chave. O conversor foi controlado por um DSP TMS320F28335 fabricado pela Texas Instruments<sup>®</sup>. O tempo morto (ou tempo de sobreposição) das chaves do conversor é implementado no próprio DSP.

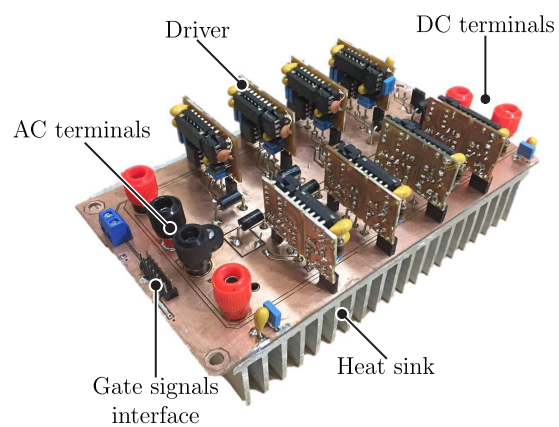


Figura C.1 – Fotografia do protótipo XCSC bifásico.

# D

## Protótipo XCSC trifásico

Este anexo apresenta o protótipo XCSC trifásico construído durante o trabalho de doutorado. Tal protótipo foi utilizado na obtenção de resultados experimentais dos Capítulos 5 e 7. Grampearam-se os MOSFETs, quando oportuno, para se obter as topologias assimétricas, onde a combinação chave e diodo é substituída pelo diodo sozinho.

O protótipo utilizado para os resultados experimentais é apresentado na Figura D.1. O protótipo foi construído utilizando SiC MOSFETs C3M0120090D (900 V, 23 A @ 25°C) fabricados pela Cree/Wolfspeed®, conetados em série com diodos Schottky de SiC C3D10060A (600 V, 14.5 A @ 25°C) fabricados pela Cree/Wolfspeed®, de modo a se obter a capacidade de bloqueio reverso da chave. O conversor foi controlado por um DSP TMS320F28379D fabricado pela Texas Instruments®. O tempo morto (ou tempo de sobreposição) das chaves do conversor é implementado no próprio DSP.

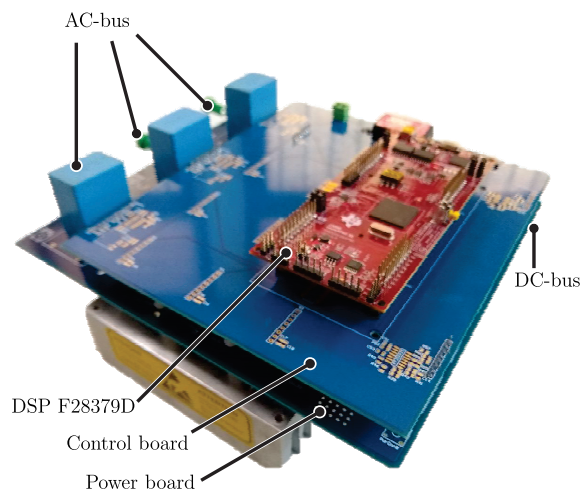


Figura D.1 – Fotografia do protótipo XCSC trifásico.

Pela complexidade do conversor, optou-se por uma placa de potência com quatro camadas, o que evitou a utilização de saltos (*jumpers*) excessivos na placa de potência. Todas as trilhas de potência se encontram na placa, o que garante uma indutância parasita menor. Também buscou-se posicionar os capacitores CA o mais próximos possível das chaves, evitando assim uma indutância parasita maior entre as chaves e os capacitores de filtro. Vale lembrar: as indutâncias parasitas entre as chaves e o filtro causam picos de tensão, se a derivada de corrente ou a indutância parasita for muito alta, esse pico de tensão pode danificar os dispositivos semicondutores.

A camada superior e a camada inferior da placa de potência do XCSC trifásicos são apresentadas na Figura D.2. Neste projeto, as camadas superior e inferior foram reservadas para os *drivers* das chaves e sensores de tensão (esquerda) e corrente (canto direito superior e inferior). Quando foi possível no projeto, as camadas superior e inferior foram utilizadas para o barramento CC, como se observa do lado direito da placa.

As camadas internas da placa de potência do XCSC trifásicos são apresentadas na Figura D.3. Essas camadas foram reservadas exclusivamente para as trilhas de potência, excluiu-se os circuitos de comando e sensoriamento.

Nas camadas internas, buscou-se reservar uma delas para a corrente que entra no conversor pelo barramento CA, e a outra para a corrente que sai pelo barramento CA. O sentido contrário das correntes reduz a indutância mútua entre as trilhas, reduzindo a indutância parasita delas. Além disso, a disposição paralela das trilhas garante uma capacitância intrínseca ao conversor, que é somada à capacitância dos capacitores de filtro CA, posteriormente adicionados à placa.

Em alguns pontos da placa, fez-se uso de vias para conectar as diversas camadas em paralelo, como foi o caso do barramento CC. Com isso, pode-se distribuir a corrente paralelamente, aumentando a capacidade de corrente da trilha aproveitando o espaço vertical da placa.

Como há conectores com furos pela placa, as trilhas de potência podem ficar limitadas em algumas regiões da placa. Essas trilhas com limitações são gargalos de corrente, logo, ao se fazer tal projeto deve-se considerar que a corrente máxima segura de condução de uma placa é definida pela menor seção de trilha dela. Tal problema pode ser evitado ao se utilizar conectores montados em superfície, mas estes usualmente são mais frágeis e menos confiáveis que os conectores de furo.

Por fim, adicionou-se uma chave de roda livre localizada no lado direito da placa. Essa chave tem por intuito de gerar os vetores nulos da modulação do conversor. Ela reduz as perdas por condução. O conversor também pode funcionar sem ela, mas nesse caso o estado nulo se dá através de quatro MOSFETs e quatro diodos ao invés de um MOSFET e um diodo, que o caso do projeto apresentado neste Anexo.



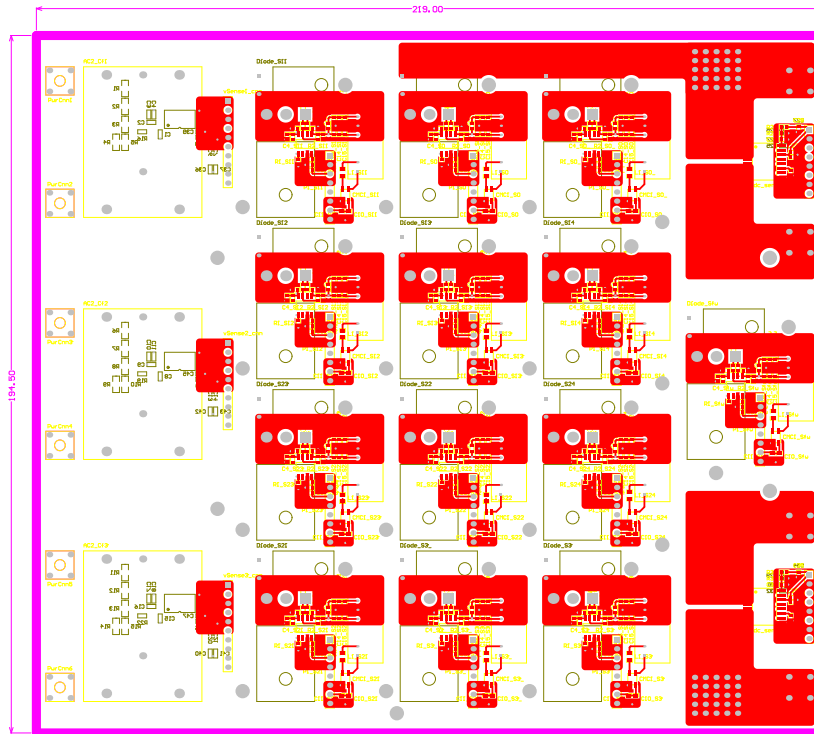
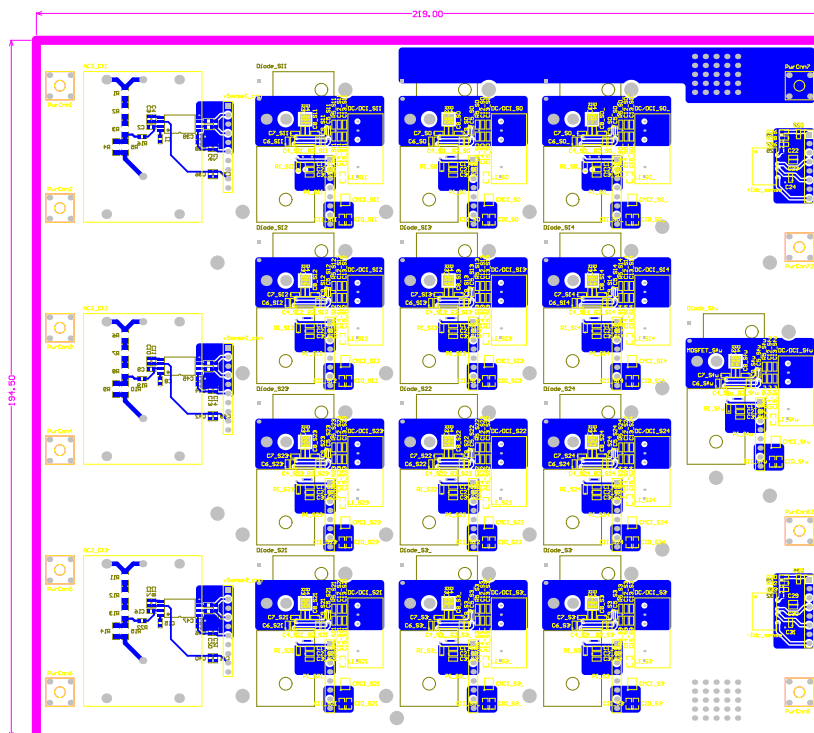
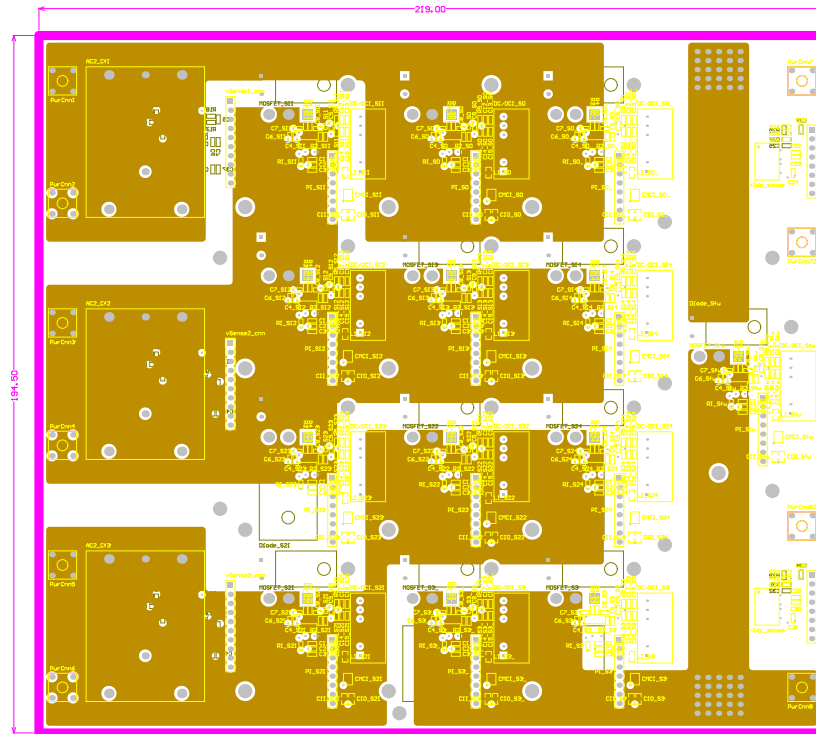
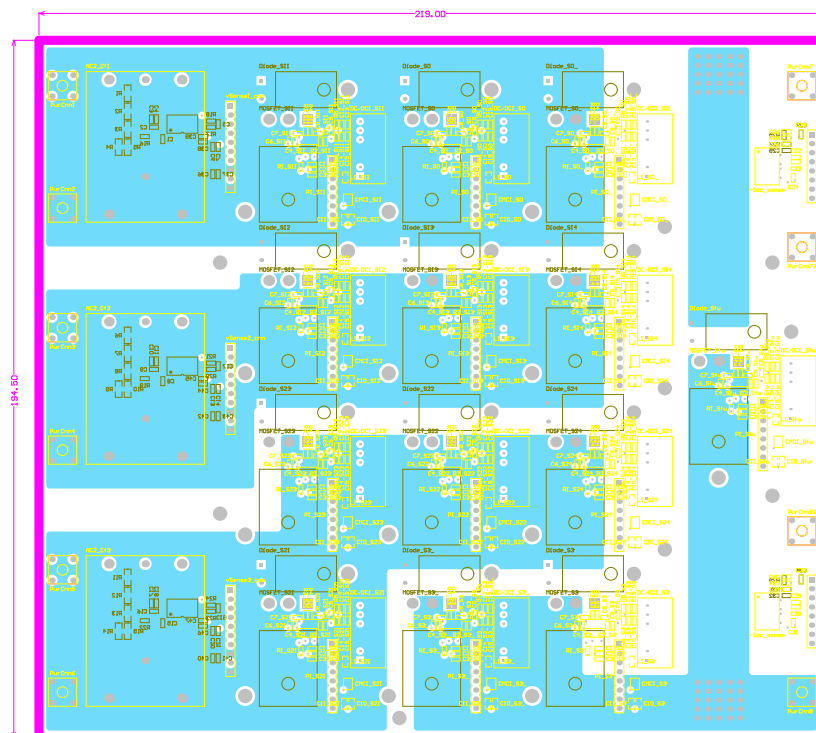
(a) Camada superior ou *top layer*.(b) Camada inferior ou *bottom layer*.

Figura D.2 – Camadas superior e inferior da placa de potência do XCSC trifásico.



(a) Primeira camada interna.



(b) Segunda camada interna.

Figura D.3 – Camadas internas da placa de potência do XCSC trifásico.