

Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Novos Conversores CA-CA Matriciais Indiretos com os Terminais do Estágio Retificador Abertos para Aplicação em Sistemas de Geração Distribuída

André Wild Silva Ramalho

Área de Conhecimento: Processamento de Energia

Orientadores:
Maurício Beltrão de Rossiter Corrêa
Montiê Alves Vitorino

Campina Grande, Paraíba, Brasil

©André Wild Silva Ramalho, Agosto de 2019

Novos Conversores CA-CA Matriciais Indiretos com os Terminais do Estágio Retificador Abertos para Aplicação em Sistemas de Geração Distribuída

André Wild Silva Ramalho

Aluno

Dissertação de Mestrado

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande em cumprimento às exigências para obtenção do Grau de Mestre em Engenharia Elétrica.

Área de Conhecimento: Processamento de Energia

Maurício Beltrão de Rossiter Corrêa
Orientador

Montiê Alves Vitorino
Orientador

Campina Grande, Paraíba, Brasil
Agosto de 2019

R165n Ramalho, André Wild Silva.

Novos conversores CA-CA matriciais indiretos com os terminais do estágio retificador abertos para aplicação em sistemas de geração distribuída / André Wild Silva Ramalho. – Campina Grande, 2019.

128 f. : il. color.

Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Campina Grande, Centro de Engenharia Elétrica e Informática, 2019.

"Orientação: Prof. Dr. Maurício Beltrão de Rossiter Corrêa, Prof. Dr. Montiê Alves Vitorino".

Referências.

1. Conversor Matricial Indireto. 2. PFC. 3. Conversor Fonte de Corrente. 4. Conversor Fonte de Tensão. 5. Modulação Vetorial. 6. ZCS. 7. Terminais Abertos. 8. Geração Distribuída I. Corrêa, Maurício Beltrão de Rossiter. II. Vitorino, Montiê Alves. III. Título.

CDU 621.314.2(043)

"NOVOS CONVERSORES CA-CA MATRICIAIS INDIRETOS COM OS TERMINAIS DO ESTÁGIO RETIFICADOR ABERTOS PARA APLICAÇÃO EM SISTEMAS DE GERAÇÃO DISTRIBUÍDA"

ANDRÉ WILD SILVA RAMALHO

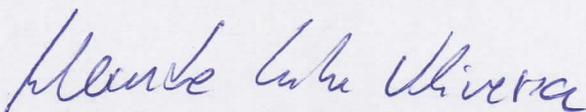
DISSERTAÇÃO APROVADA EM 12/08/2019



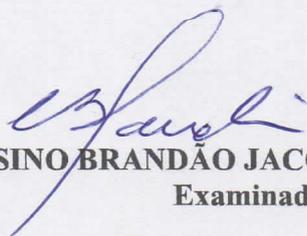
MAURÍCIO BELTRÃO DE ROSSITER CORRÊA, D.Sc., UFCG
Orientador(a)



MONTÊ ALVES VITORINO, D.Sc, UFCG
Orientador(a)



ALEXANDRE CUNHA OLIVEIRA, D.Sc., UFCG
Examinador(a)



CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Examinador(a)

CAMPINA GRANDE - PB

Dedico este trabalho à Deus, minha
companheira, Laíse, minha mãe,
Rosemary, meu melhor amigo, Zeus,
e à minha família.

*"Faz-me, Senhor, conhecer os teus caminhos, ensina-me as tuas veredas.
Guia-me na tua verdade e ensina-me, pois tu és o Deus da minha salvação, em que eu
espero todos os dias."*

Salmos 23:4-5

Agradecimentos

Primeiramente agradeço a Deus por tudo: Senhor, és a minha base, minha rocha, minha salvação, toda minha adoração é Tua.

Agradeço a Laíse, minha noiva, que esteve comigo em todos momentos difíceis nesta etapa de minha vida, sendo amiga, companheira.

Agradeço a todos meus familiares em especial ao meu avô Antônio Quirino(*In memoriam*), a minha mãe Rosemary, ao meu pai Francisco Uild, a minha avó Zuleica, ao meu tio Romero e a minha irmã Rafaela. Agradeço também a minha sogra que me apoiou e me incentivou em momentos importantes durante o curso.

Agradeço ao professor Maurício e ao professor Montiê por todo apoio oferecido nesta pesquisa. Pelo empenho dedicado à elaboração deste trabalho, disponibilizando ferramentas, realizando contatos e não medindo esforços, além de todo conhecimento transmitido.

Agradeço ao professor Edgar Roosevelt Braga Filho, pela oportunidade de trabalhar e aprender com o mesmo ainda na graduação. Agradeço também ao professor Leimar.

Agradeço à Coordenação de Pós-Graduação em Engenharia Elétrica, pelo suporte dado neste trabalho, em especial a Ângela.

Também agradeço aos técnicos do LEIAM, que me auxiliaram durante todo o trabalho. Wellington, Paulo e Lúcio.

Agradeço aos amigos de curso: João Paulo, Maxwell, Ítalo, Jean, André, Alan, Nayara, Louelson, Rodrigo e Venancio . Ao meu amigo distante Isaac Leal também meus agradecimentos. Agradeço, em especial, a Ruan pela amizade, bem como por todo suporte oferecido.

Resumo

O conversor matricial CA-CA pode fornecer transformação de frequência e amplitude de forma simultânea de sistemas tensão-corrente. O mesmo não possui nenhum elemento armazenador de energia, no link CC, o que implica numa alta densidade de potência. Isto se deve ao fato de que os capacitores e indutores utilizados no link são geralmente grandes e pesados, quando comparados ao volume total do conversor. Tais características, explicam o grande interesse nesta categoria de conversores, em aplicações industriais, militares, em altas temperaturas e de geração de energia. Ademais, apresenta excelente qualidade de energia processada. A topologia proposta é baseada na funcionalidade do conversor matricial indireto (categoria dos conversores matriciais), e intitulada como Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage. A topologia proposta tem por estágio retificador um XCSR bifásico, este é um conversor fonte de corrente com os terminais abertos. O estágio inversor é um típico fonte de tensão trifásico de 3 braços de 2 níveis. A modulação utilizada foi a vetorial, na qual o estágio retificador só comuta no tempo de roda livre do inversor, evitando sobretensão e sobrecorrentes. Neste sentido, há uma diminuição significativa das perdas por chaveamento. A topologia é aplicada a um sistema bifásico-trifásico, com terminais de entrada abertos. Tal configuração nunca antes foi abordada na literatura. O conversor proposto foi idealizado para uso em um sistema de geração distribuída. As formas de onda do conversor apresentaram baixos índices de THD e WTHD. O protótipo projetado, resultou num conversor compacto e com alta densidade de potência (0,95 kW/litro). Também foram propostas, topologias com número reduzido de chaves ativas, baseadas no Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage.

Palavras-chave: Conversor matricial indireto. PFC. Conversor fonte de corrente. Conversor fonte de tensão. Modulação vetorial. ZCS. Terminais abertos. Geração distribuída.

Abstract

The AC-AC Matrix Converter can provide frequency and amplitude transformation simultaneously of voltage-current systems. They do not have any energy storage elements, which implies a high power density. Such characteristics explain the great interest in this category of converters, in industrial applications, military, high temperature and power generation. Also features excellent power quality. The proposed topology is based on the functionality of the indirect matrix converter, and titled as Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage. The proposed topology has as rectifier stage a two-phase XCSR, this a current source converter with open-end terminals. The inverter stage is a typical two-level three-phase voltage source inverter. The PWM used was the space vector, where the rectifier stage only switches in freewheeling time of inverter, avoiding overvoltage and overcurrent. In this sense, there is a significant decrease in switching losses. The topology is applied to a two-phase three-phase system, with open-end input terminals. Such a configuration has never been proposed before in the literature. The proposed converter was designed for use in a distributed generation system. The converter waveforms showed low THD and WTHD indices. The prototype designed resulted in a compact and high power density converter (0.95 kW / liter). Also proposed reduced active switch count topologies based on Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage.

Keywords: Indirect matrix converter. PFC. Current source converter. Voltage source converter. Space vector PWM. Zero current switching. ZCS. Open-end .

Índice

Resumo	vii
Abstract	viii
Índice	ix
Índice de Tabelas	xii
Índice de Figuras	xv
Lista de Símbolos	xxiii
Glossário	xxiv
1 Introdução	1
1.1 Revisão Bibliográfica	4
1.1.1 Conversores CA-CA Indiretos de Frequência	4
1.1.2 Conversores CA-CA Diretos de Frequência	6
1.2 Objetivos da Dissertação	11
1.3 Estrutura do trabalho	12
1.4 Publicações	13
2 Conversores Matriciais Indiretos	15
2.1 Conversores Matriciais	15
2.1.1 Chaves	16
2.1.2 Topologias	19
2.2 Conversores Matriciais Indiretos	21
2.2.1 Operação robusta	24

2.2.2	Modulação Vetorial	25
2.2.3	Resultados de Simulação	35
3	Topologia Proposta: Two-to-Three-Phase AC-AC IMC with Open-end Rectifier Stage	39
3.1	Introdução	39
3.2	Topologia Proposta: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage	42
3.3	Aplicação: Sistema de Micro-Geração de Energia Distribuída	45
3.4	Esquema de chaveamento: <i>Zero dc-link Current Commutation</i>	47
3.5	Modulação Vetorial SVPWM	47
3.6	Resultados de Simulação	57
3.7	Protótipo	61
3.8	Considerações	61
4	Redução do Número de Chaves Ativas: $2\phi 3\phi$IMC-ORS HL-aXCSR Type e M-aXCSR Type	64
4.1	Introdução	64
4.2	Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type.	66
4.2.1	Princípio de funcionamento do HL-aXCSR Type	67
4.2.2	Modulação Vetorial SVPWM	68
4.2.3	Resultados de Simulação	80
4.3	Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aCSR Type.	84
4.3.1	Princípio de funcionamento do M-aXCSR Type	85
4.3.2	Modulação Vetorial SVPWM	87
4.3.3	Resultados de Simulação	98
4.4	Protótipo	102
4.5	Considerações	102
5	Análise Comparativa entre os Conversores Propostos	104
5.1	Introdução	104

5.2	Número e Disposição dos Componentes	106
5.3	Formas de Onda	109
5.4	Espectro, THD e WTHD	112
5.5	Perdas nos Conversores	113
5.6	Validação por Simulação e Experimental do Estágio Retificador	116
5.7	Considerações	119
6	Conclusões	120
6.1	Trabalhos Futuros	121
	Referências Bibliográficas	123

Índice de Tabelas

2.1	Conversores matriciais com referências bibliográficas.	17
2.2	Transistores e diodos utilizados na implementação de conversores matriciais	21
2.3	Vetores ($\vec{I}_{(Leg_a, Leg_b, Leg_c)}^i$): com as respectivas correntes $i_{a,b,c}$, tendo por referên- cia i_{bar} , e tensões no DC-link v_{bar}	30
2.4	Vetores ($\vec{V}_{(qAqBqC)}^i$) com os respectivos valores resultantes	33
2.5	Parâmetros de simulação	35
3.1	Setores do estágio retificador, com o intervalo do ângulo de entrada φ_i , vetores ($\vec{I}_{(h,m,l)}^i$) e respectivas tensões do DC-link v_{bar}	50
3.2	Parâmetros de simulação	57
3.3	Perdas no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L =$ (P_T/P_o), e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	58
3.4	Perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	58
4.1	Números de componentes do estágio retificador para as topologias propostas.	65
4.2	Diodo em condução, em função da polaridade das tensões do sistema de en- trada (v_1 , e v_2), e os respectivos setores do diagrama vetorial.	68
4.3	Setores do estágio retificador, com o intervalo do ângulo de entrada φ_i , vetores ($\vec{I}_{(h,m,l)}^i$) e respectivas tensões do DC-link v_{bar} (Ver Figuras 4.7- 4.8).	72
4.4	Parâmetros de simulação	80

4.5	Perdas no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	81
4.6	Perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	81
4.7	Diodos em condução, em função da polaridade das tensões do sistema de entrada (v_1 , e v_2), e os respectivos setores do diagrama vetorial.	86
4.8	Setores do estágio retificador, com o intervalo do ângulo de entrada φ_i , vetores ($\vec{I}_{(D_h, m_j, D_l)}^i$) e respectivas tensões do link CC v_{bar} . (Ver Figuras 4.19-4.20)	93
4.9	Parâmetros de simulação	98
4.10	Perdas no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	102
4.11	Perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	102
5.1	Parâmetros de simulação	106
5.2	Número de componentes para as topologias propostas.	107
5.3	Número de componentes no caminho da corrente circulante, no estágio retificador.	109
5.4	Valores de THD (%) : para a corrente de entrada na fase 2 (i_2), tensão de saída na fase A (v_A), e corrente de saída na fase A (i_A).	112
5.5	Perdas no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	114

5.6	Perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	114
5.7	Parâmetros de simulação e experimental.	116
5.8	Valores de THD (%) para as correntes de entrada nas fases α e β ($i_{\alpha,\beta}$).	119

Índice de Figuras

1.1	Turbina eólica de eixo vertical de baixa potência usada na geração distribuída.	2
1.2	Tipos de conversão de potência.	3
1.3	Conversores CA-CA trifásicos com link CC: (a) estágio retificador formado por uma Ponte de Graetz e o estágio inversor por um conversor fonte de tensão de dois níveis, (b) V-BBC , (c) C-BBC.	5
1.4	<i>Cycloconverter</i> de seis pulsos alimentando três cargas isoladas.	8
1.5	Conversor Matricial Direto DMC.	9
1.6	Conversor Matricial Indireto IMC.	10
1.7	Sparse Matrix Converter SMC.	11
1.8	<i>Folder</i> do conversor matricial produzido pela empresa internacional Yasaka.	12
2.1	Classificação dos conversores matriciais com referências bibliográficas (ver Tabela 2.1)	16
2.2	Configurações de chaves	18
2.3	Configurações de chaves bidirecionais.	18
2.4	Conversor Matricial ideal de dois estágios, implementado por 12 chaves ideais.	19
2.5	Conversores Matriciais : (a) <i>Conventional Matrix Converter</i> CMC, (b) F3EC, (c) <i>Conventional Indirect Matrix Converter</i> CIMC.	22
2.6	Conversores da categoria Sparse Matrix Converter: (a) Sparse Matrix Converter SMC, (b) Very Sparse Matrix Converter VSMC, (c) Ultra Sparse Matrix Converter USMC.	23

2.7	Topologia clássica do conversor matricial indireto: (a) composto por IGBTs, (b) representação por chaves ideais, (c) representação por interruptores ideais, com o estágio retificador composto por 3 interruptores de 1 polo e 3 posições (SPTT), e o estágio inversor composto por 2 interruptores (S_p e S_n) de 1 polo e 2 posições (SPDT).	26
2.8	Geração da tensão do DC-link v_{bar} a partir da maior tensão linha-linha.	28
2.9	As posições das chaves, para os braços do RS, utilizados na definição do diagrama vetorial, e os respectivos vetores ($\vec{I}_{(leg_a, leg_b, leg_c)}^i$).	30
2.10	Exemplo de chaveamento do estágio retificador e inversor para $\varphi_i \in (-\pi/6 \dots \pi/6)$ e $\varphi_o \in (0 \dots \pi/3)$.	33
2.11	Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas corrente de entrada $i_{a,b,c}$, 6 vetores e setores, (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{I}_{(1,-1,0)}^6$ e $\vec{I}_{(1,0,-1)}^1$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(1,-1,0)}^{I_6}$ and $\delta_{(1,0,-1)}^{I_1}$, (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(100)}^{V_1}$ e $\delta_{(110)}^{V_2}$.	34
2.12	Resultados de simulação, referentes a topologia convencional dos conversores matriciais indiretos, a partir dos dados da Tabela 2.5.	37
2.13	Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_a , tensão de saída v_A e corrente de saída i_A .	38
3.1	Aplicação proposta: (a) Turbina eólica de eixo vertical de baixa potência usada na geração distribuída, (b) e topologia proposta aplicado ao sistema.	41
3.2	Topologia proposta: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage.	42
3.3	Tensão no DC-link v_{bar} : (a) formação a partir da maior tensão fase-fase, (b) sistema normalizado de tensão de entrada $v_{1,2}$, tensão média \bar{v}_{bar} , valor médio máximo \bar{v}_{bar}^{max} , valor médio mínimo \bar{v}_{bar}^{min} que corresponde a \hat{V}_i .	44

3.4	Topologia proposta (Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage) com solução bidirecional de potência, onde é adicionado um <i>inverting link</i> ao estágio retificador.	45
3.5	Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 8 vetores e setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(0,3,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(0,3,0)}^{I1}$ and $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$	48
3.6	Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0 \dots \pi/4)$ and $\varphi_o \in (0 \dots \pi/6)$	52
3.7	Estados das chaves, referentes a sequência de I, da Figura 3.6. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0 \dots \tau_{12}$, e no IS é aplicado a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$	53
3.8	Estados das chaves, referentes a sequência de I, da Figura 3.6. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$	54
3.9	Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,1)}^4$, $\vec{I}_{(0,4,1)}^5$ e $\vec{I}_{(0,2,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	55
3.10	Vetores ($\vec{I}_{(0,2,0)}^7$ e $\vec{I}_{(0,1,0)}^8$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	56
3.11	Resultados de simulação para o <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage</i>	59
3.12	Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A	60

3.13	Projeto do protótipo para o <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage</i> : 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro: (a) Projeto com o dissipador de potência, (b) e sem o dissipador de potência, para ilustrar a localização do IRAMX20UP60A.	62
3.14	Protótipo da topologia <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage</i> : 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro	63
4.1	Topologia proposta com número reduzido de chaves ativas: <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type</i>	65
4.2	Topologia proposta com número reduzido de chaves ativas: <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type</i>	66
4.3	(a) Estágio retificador HL-aXCSR, e (b) 2 RBIGBTs, e 1 diodo no caminho da corrente circulante, por estado.	67
4.4	Diodo em condução, em função das polaridades das tensões do sistema de entrada ($v_{1,2}$), sendo o sentido da corrente sincronizado com a respectivas tensões.	69
4.5	Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 12 vetores e 8 setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(0,3,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(0,3,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$. As legendas para os vetores foram inseridas na Figura 4.6.	70
4.6	Legendas para os vetores do (a) estágio retificador $\vec{I}_{(h,D_j,l)}^i$, (b) e do estágio inversor $\vec{V}_{(qAqBqC)}^i$	70

4.7	Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,0)}^4$, $\vec{I}_{(1,4,1)}^5$ e $\vec{I}_{(0,4,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	73
4.8	Vetores ($\vec{I}_{(1,2,1)}^7$, $\vec{I}_{(0,2,1)}^8$, $\vec{I}_{(0,2,0)}^9$, $\vec{I}_{(0,1,1)}^{10}$, $\vec{I}_{(0,1,0)}^{11}$ e $\vec{I}_{(1,1,0)}^{12}$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	74
4.9	Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0 \dots \pi/4)$ and $\varphi_o \in (0 \dots \pi/6)$	77
4.10	Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0 \dots \tau_{12}$, e no IS é aplicado a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$	78
4.11	Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$	79
4.12	Resultados de simulação para o <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type</i>	82
4.13	Espectros obtidos a partir dos resultados de simulação para a corrente de entrada i_2 , tensão de saída v_A e corrente de saída i_A	83
4.14	Topologia proposta com número reduzido de chaves ativas: <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aXCSR Type</i>	84
4.15	(a) Estágio retificador M-aXCSR, e (b) 1 RBIGBT, e 2 diodos no caminho da corrente circulante, por estado.	85
4.16	Diodo em condução, em função das polaridades das tensões do sistema de entrada ($v_{1,2}$), sendo o sentido da corrente sincronizado com a respectivas tensões.	87

4.17	Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 12 vetores e 8 setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(1,1,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(1,1,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos <i>duty cycles</i> $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$. As legendas para os vetores foram inseridas na Figura 4.18.	89
4.18	Legendas para os vetores do (a) estágio retificador $\vec{I}_{(D_h, m_j, D_i)}^i$, (b) e do estágio inversor $\vec{V}_{(q_A q_B q_C)}^i$	89
4.19	Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,0)}^4$, $\vec{I}_{(1,4,1)}^5$ e $\vec{I}_{(0,4,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	91
4.20	Vetores ($\vec{I}_{(1,2,1)}^7$, $\vec{I}_{(0,2,1)}^8$, $\vec{I}_{(0,2,0)}^9$, $\vec{I}_{(0,1,1)}^{10}$, $\vec{I}_{(0,1,0)}^{11}$ e $\vec{I}_{(1,1,0)}^{12}$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar}	92
4.21	Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0 \dots \pi/4)$ and $\varphi_o \in (0 \dots \pi/6)$	95
4.22	Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu = 0 \dots \tau_{12}$, e no IS é aplicada a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$	96
4.23	Estados das chaves, referentes a sequência de I, da Figura 4.21. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicada a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$	97
4.24	Resultados de simulação para o <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aXCSR Type</i>	100
4.25	Espectro obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A	101

5.1	Nova família de conversores matriciais indiretos, <i>X Type Family</i> : (a) Topologias com número reduzido de chaves ativas ($2\phi3\phi$ IMC-ORS M-aCSR e HL-aXCSR Type); (b) Estágio retificador do tipo XCSR em conjunto com <i>inverting link</i> , formando a solução para aplicações que necessitem de fluxo bidirecional de potência, e (c) Formação da tensão do link CC (v_{bar}).	105
5.2	Caminho da corrente circulante por estado. (a) XCSR, com 3 RBIGBTs no caminho; (b) M-aXCSR, com 1 RBIGBT, e 2 diodos no caminho; (c) HL-aXCSR, com 2 RBIGBTs, e 1 diodo no caminho.	108
5.3	Formas de ondas obtidas a partir dos resultados de simulação para: (a) $2\phi3\phi$ IMC-ORS, (b) $2\phi3\phi$ IMC-ORS M-aXCSR, e (c) $2\phi3\phi$ IMC-ORS HL-aXCSR.	110
5.4	Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A , para: (a) $2\phi3\phi$ IMC-ORS, (b) $2\phi3\phi$ IMC-ORS M-aXCSR, e (c) $2\phi3\phi$ IMC-ORS HL-aXCSR.	111
5.5	Gráfico com valores de THD (%) e WTHD (%): para a corrente de entrada na fase 2 (i_2), tensão de saída na fase A (v_A), e corrente de saída na fase A (i_A).	112
5.6	Gráfico de perdas, apenas, no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	115
5.7	Gráfico de perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.	115
5.8	(a)Configuração para obtenção dos resultados com: fonte bifásica; CSR; barramento CC; carga resistiva; e bloco do diagrama de controle, (b) <i>Rectifier</i> do tipo XCSR, (c) <i>Rectifier</i> do tipo M-aCSR, (d) <i>Rectifier</i> do tipo HL-aCSR.	117
5.9	Resultados de simulação (esquerda) e experimental (direita), onde o eixo x é tempo em segundos, para: XCSR (a) e (b) ; M-aXCSR (c) e (d); HL-aXCSR (e) e (f). Onde CH1 (2 A/div): $i_{s\alpha}$, CH2 (2 A/div): $i_{s\beta}$, CH3 (50 V/div): $v_{s\alpha}$, e CH4 (2 A/div): I_{dc}	118

6.1	Protótipo da topologia <i>Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage</i> : 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro. Pode ser utilizado experimentalmente nas três topologias propostas ($2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR, $2\phi 3\phi$ IMC-ORS HL-aXCSR), devido a simetria entre elas.	122
-----	------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-----

Lista de Símbolos

- ω - Frequência angular generalizada, [rad/s].
- C - Capacitor generalizado, [F].
- C_{bar} - Capacitor de um barramento CC, [F].
- C_f - Capacitor de um filtro CA, [F].
- δ - relação cíclica ou *duty cycle*.
- f_{sw} - Frequência de chaveamento, [Hz].
- f_{in} - Frequência da fonte de tensão CA de entrada, [Hz].
- M - Taxa de transferência de tensão.
- R - Resistor generalizado, [Ω].
- R_o - Resistor de uma carga (*load*), [Ω].
- v_{bar} - Tensão no barramento CC, [V].
- $v_{1,2}$ - Tensão CA de entrada, [V].

Glossário

CC	- Corrente Contínua.
CA	- Corrente Alternada.
FP	- Fator de potência.
IGBT	- <i>Insulated Gate Bipolar Transistor.</i>
LEIAM	- Laboratório de Eletrônica Industrial e Acionamento de Máquinas.
MOSFET	- <i>Metal oxide semiconductor field effect.</i>
PCI	- Placa de circuito impresso.
PFC	- <i>Power factor correction.</i>
PWM	- <i>Pulse Width Modulation.</i>
THD	- <i>Total Harmonic Distortion.</i>
ZCS	- <i>Zero current switching.</i>

1

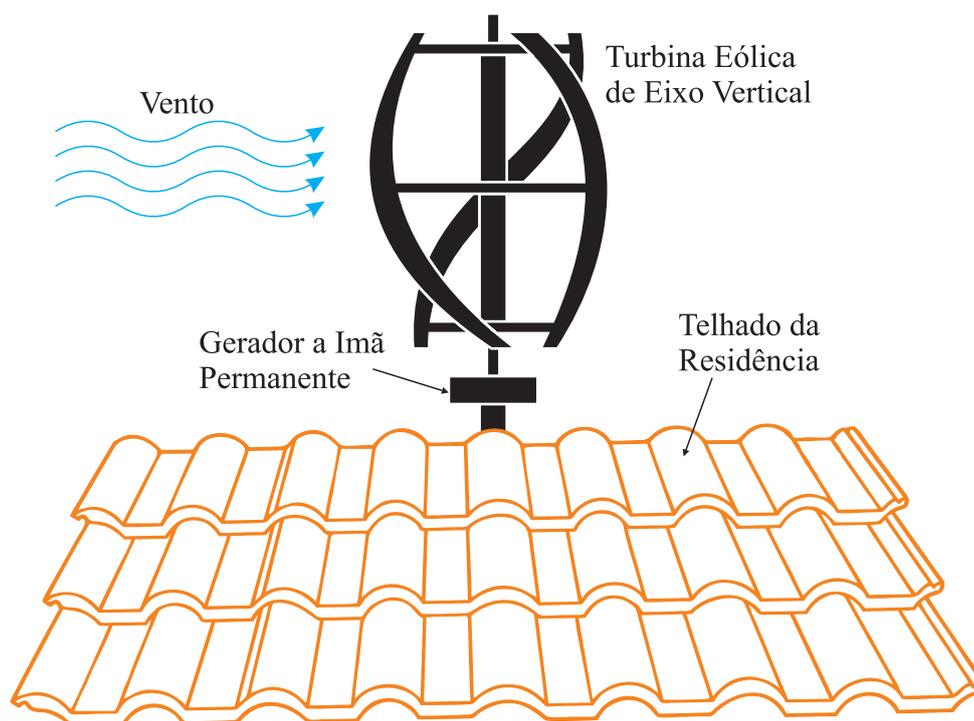
Introdução

A eletrônica de potência é uma área da engenharia elétrica em constante expansão e evolução, sendo intrinsecamente ligada ao processamento de energia. O estudo e desenvolvimento da eletrônica de potência se mostra bastante desafiador, por se tratar de uma área que requer os mais diversos tipos de conhecimentos e diferentes disciplinas: teoria de controle, circuitos elétricos, matemática, física. Por outro lado, esses pré-requisitos os torna aplicáveis em diversos ramos: acionamento de máquinas elétricas, energias renováveis, carros híbridos, melhoramento da qualidade de energia, dentre outros. As pesquisas estão em constante evolução e desenvolvimento, ao acompanhar as tecnologias que a área requer. Como por exemplo, a evolução dos semicondutores e de processadores digitais de dados. Implicando a uma constante revisão e melhoramento de pesquisas anteriormente realizadas, e também, a criação de soluções totalmente novas, o que pode ser observado nos inúmeros trabalhos em congressos realizados pela comunidade científica da área.

Muito da evolução da eletrônica de potência passa pelo melhoramento dos componentes elétricos necessários, tendo como ponto de importância o desenvolvimento das chaves semicondutoras. Essas são construídas a partir de materiais semicondutores, que tem por característica possuir uma condutividade elétrica intermediária entre os metais e os isolantes. O desenvolvimento dessas chaves possibilitou, em muito, a criação de novos conversores estáticos, que podem ser utilizados tanto na indústria quanto em equipamentos residenciais.

Os dispositivos responsáveis pelo processamento de energia, ou seja, os conversores es-

Figura 1.1: Turbina eólica de eixo vertical de baixa potência usada na geração distribuída.

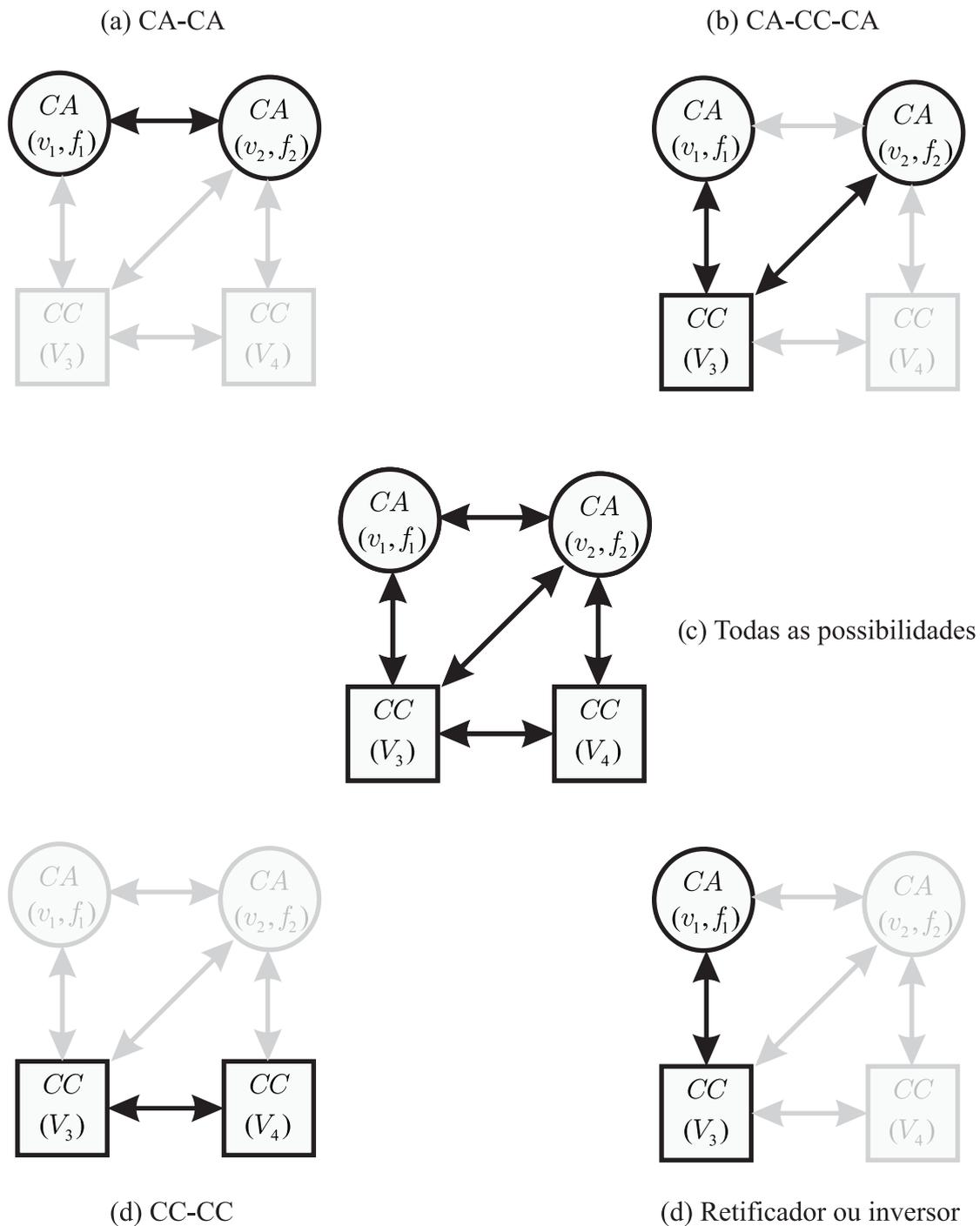


táticos, podem ser classificados a partir dos estágios da conversão de potência, ou mesmo o tipo de variável que será controlada, isto é CA ou CC. Na Figura 1.2, é possível observar alguns exemplos. A conversão direta de frequência, pode ser observada na Figura 1.2 (a), nesta uma tensão v_1 com frequência f_1 é convertida para uma v_2 com frequência f_2 . Um exemplo de conversor direto, é o matricial. A conversão direta difere, por exemplo, com o do tipo da Figura 1.2 (b), pois há um estágio CC intermediário para conversão, das variáveis v_1 e f_1 em v_2 e f_2 , por isso é classificada como conversão indireta de potência.

As recentes crises das matrizes energéticas em diversas partes do mundo, impulsionaram a implementação de maneiras alternativas de geração de energia, e na construção de equipamentos mais eficientes. O intensivo estudo e investimento nesse tipo de processamento de energia, pela comunidade científica e empresas, estão gerando excelentes resultados. Estimasse que até o ano de 2020, a energia eólica se tornará consideravelmente mais barata do que qualquer fonte de combustível fóssil, em determinados países. A matriz energética brasileira é composta basicamente por hidrelétricas, tal sistema pode ser afetado pela escassez de chuvas, e gerar resultados negativos ao consumidor final, como: o aumento da taxa de

energia realizada pela distribuidora a partir do kWh; além do risco constante de interrupção inesperada de energia (SOLARVOLT, 2019). Tais problemas resultaram em uma busca por desenvolvimento e implementação de novas formas de abastecimento de energia elétrica.

Figura 1.2: Tipos de conversão de potência.



Fonte: Adaptado de (DOS SANTOS e DA SILVA, 2014).

Foi recentemente regulamentada, pela ANEEL, a partir da resolução normativa (REN) *n*º 482 de 17 de abril de 2012, atualizada pela REN *n*º 687/2015 de 24 de novembro de 2015, as condições gerais para o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica no Brasil (ALVES, 2018). Tais fatos alavancaram um alto investimento em pesquisa e instalação de sistemas alternativos de energia. Como, por exemplo, o sistema ilustrado na Figura 1.1, que tem por gerador uma máquina de imã permanente. Essa teve por premissa de escolha, os avanços de materiais magnéticos, em especial, os de ligas de terras raras, promovendo assim, o desenvolvimento de geradores síncronos com excitação a imã permanente. Estes podem ser utilizados para sistemas de geração distribuídas com conexão a rede (ALVES, 2018). O conversor utilizado foi do tipo matricial, esse por muito tempo foi classificado como uma tecnologia para o futuro, devido a problemas de ordem prática, que em sua maioria estavam ligados as chaves de potência utilizadas. Contudo, o avanço em materiais semicondutores proporcionou a esses conversores uma maior atenção na área acadêmica, industrial e militar. O conversor matricial pode resultar em uma topologia compacta, simples e de baixo custo.

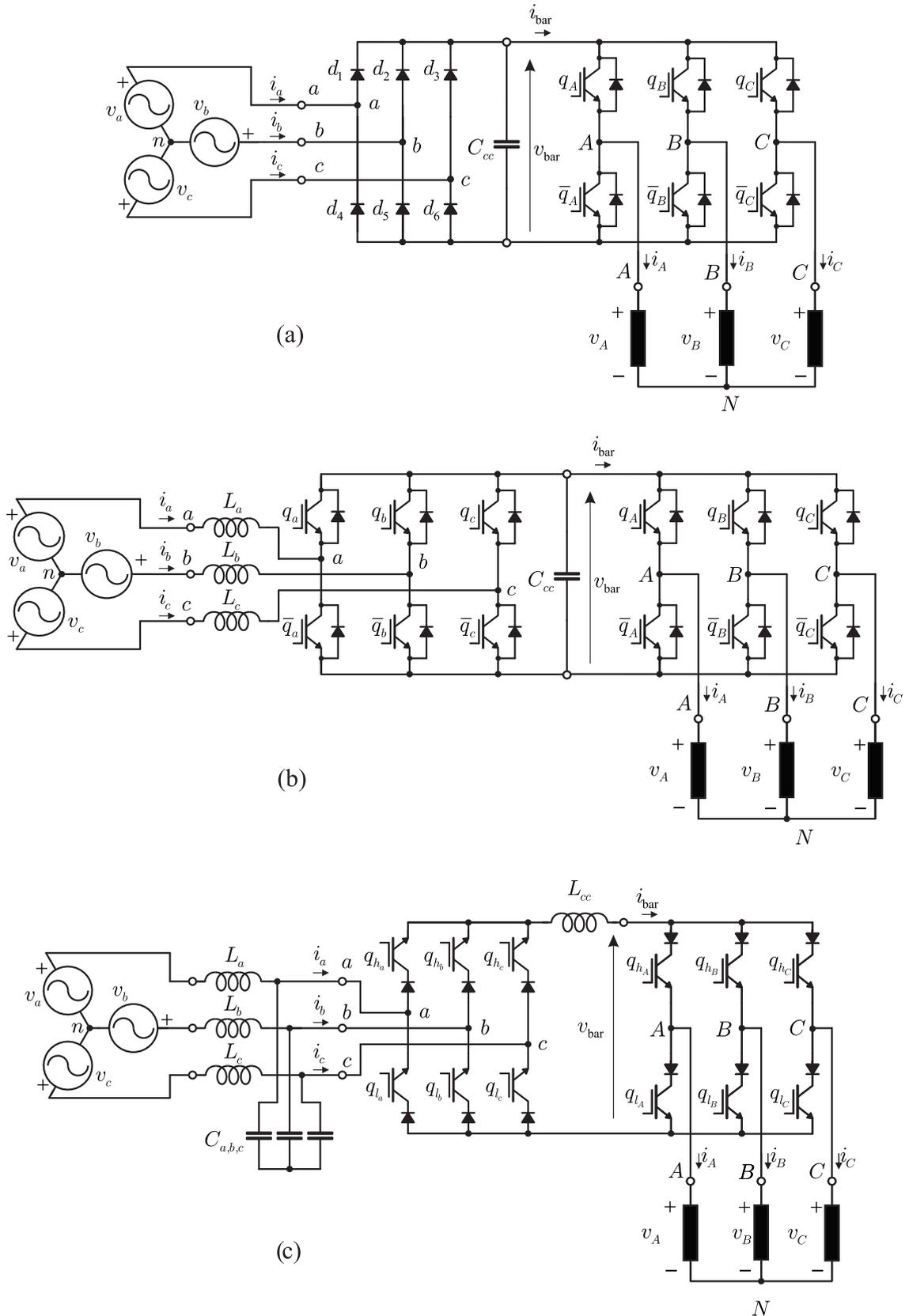
1.1 Revisão Bibliográfica

Neste capítulo será realizado uma revisão bibliográfica sobre os conversores CA-CA de energia. Primeiramente, serão abordadas as topologias com link CC, em seguida os conversores sem elementos armazenadores de energia. Tendo por objetivo apresentar a evolução dos conversores CA-CA.

1.1.1 Conversores CA-CA Indiretos de Frequência

A solução clássica para conversão de energia elétrica em sistemas CA-CA trifásicos, é a partir da conexão em cascata de duas topologias, sendo a primeira retificadora, e a segunda inversora. Estas são conectadas por um link CC (um indutor ou um capacitor), que tem por função principal, o armazenamento de energia. Outra característica importante, é o fluxo de potência, esse pode ser unidirecional ou bidirecional, sendo definido usualmente pelo estágio retificador (JAPPE et al., 2015).

Figura 1.3: Conversores CA-CA trifásicos com link CC: (a) estágio retificador formado por uma Ponte de Graetz e o estágio inversor por um conversor fonte de tensão de dois níveis, (b) V-BBC , (c) C-BBC.



O termo *inversor de frequência*, está geralmente ligado a topologia ilustrada na Figura 1.3 (a). Essa possui uma ponte retificadora unidirecional composta por 6 diodos, onde os terminais (a, b, c) estão ligados a uma fonte trifásica. O capacitor C_{CC} é o elemento que armazena energia, esse é acoplado a um conversor fonte de tensão de dois níveis trifásico, construídos a partir de 6 IGBTs. O conversor é aplicado, usualmente, no acionamento de máquinas elétricas, sem frenagem regenerativa. Quanto ao lado da carga (A, B e C), esta topologia se mostra uma solução razoável. Tal fato, não é transposto ao lado da fonte (a, b, c), pois este sistema produz correntes de entrada (i_a , i_b e i_c) com valores, relativamente, elevados de THD. Além disso, a amplitude das harmônicas de baixa ordem são elevadas. Tais características de corrente podem provocar interferências na rede de energia, a qual o conversor está conectado (JUSSILA, 2007).

Os problemas gerados na rede de energia, pela topologia ilustrada na Figura 1.3 (a), podem ser solucionados a partir dos conversores *back-to-back* BBC. Esses têm por topologias básicas o V-BBC (Figura 1.3 (b)), e o C-BBC (Figura 1.3 (c)), os quais possuem dois estágios, um retificador e outro inversor, sendo conectados por um link CC. O mesmo é composto por um elemento de armazenamento de energia, um capacitor C_{cc} para o V-BBC e um indutor L_{cc} para o C-BBC. Estes conversores podem ser implementados por 12 IGBTs e 12 diodos, ou mesmo por 12 RC-IGBTs para o V-BBC, e 12 RB-IGBTs para o C-BBC. Uma grande vantagem, comum as duas topologias, é a compensação de reativos da fonte.

Os elementos de armazenamento de energia do dc-link das topologias são de grande importância, principalmente no controle, tornando-os conversores com inúmeras aplicações. Contudo, esses elementos (C_{cc} e L_{cc}) são grandes, quando comparados ao volume total dos conversores. Além disto, quando se utiliza capacitores eletrolíticos nos V-BBCs, o tempo de vida do conversor pode ser drasticamente reduzido (KOLAR et al., 2011), (JUSSILA, 2007), além de serem sensíveis a elevadas temperaturas.

1.1.2 Conversores CA-CA Diretos de Frequência

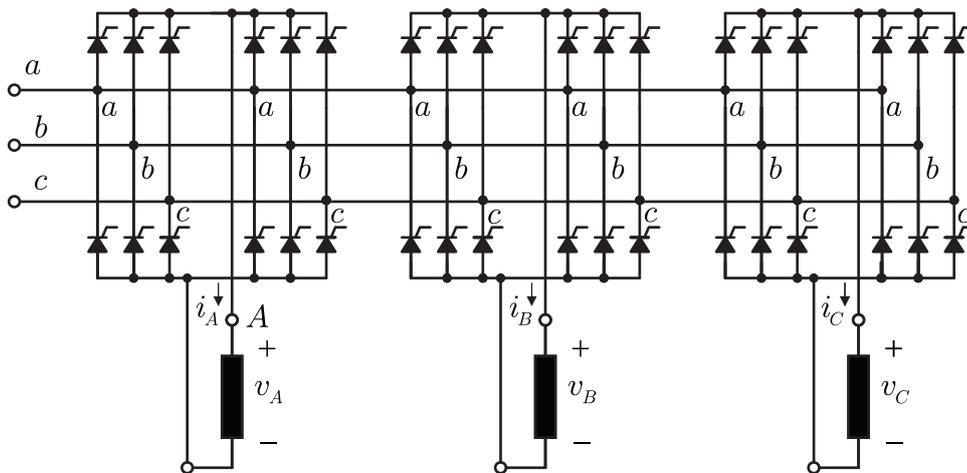
Os conversores diretos de frequência convertem potência CA em potência CA sem qualquer link CC. A ideia de conversão direta de potência foi apresentada no ano de 1920. O primeiro conversor, construído a partir de semicondutores, na década de 60, com invenção do

tiristor, dando origem aos chamados *cycloconverters* (GYUGYI et al., 1970), (VAN WYK, 1994), (JUSSILA, 2007). Vale salientar que o *cycloconverter* resulta em um conversor pesado e de desempenho pobre, o que torna a tecnologia pouco atrativa. Um exemplo de *cycloconverters* pode ser observado na Figura 1.4. Este tem por características: conversor de seis pulsos, composto por 36 tiristores, alimentando uma carga isolada (GYUGYI e PELLY, 1976), (POPOV, 1975), (STACEY, 1976), (WHEELER et al., 2002).

Circuito de potência compacto e simples, que gere tensão de saída com frequência e amplitude arbitrárias, correntes de entrada e saída senoidais, operação com fator de potência unitário e capacidade regenerativa, são características que estão entre as mais desejadas em conversores de potência, podendo ser, idealmente implementadas, de forma simultânea pelos MCs (WHEELER et al., 2002).

A topologia clássica dos MCs (Figura 1.5) é chamada na literatura de Conversor Matricial Clássico CMC ou Conversor Matricial Direto DMC. Este é construído por 9 chaves bidirecionais BSs, resultando numa topologia com 18 IGBTs e 18 diodos. As BSs permitem a chamada comutação segura de múltiplos passos. Essa é responsável pelo acionamento seletivo das chaves a partir da direção da corrente. Sendo isso um pré-requisito para uma operação segura do conversor. Pois, usualmente o CMC é alimentado por uma fonte de tensão, logo deve-se assegurar que os terminais nunca sejam curto-circuitados. Quanto a carga, esta tem caráter indutivo, logo não deve ser aberta de forma abrupta.

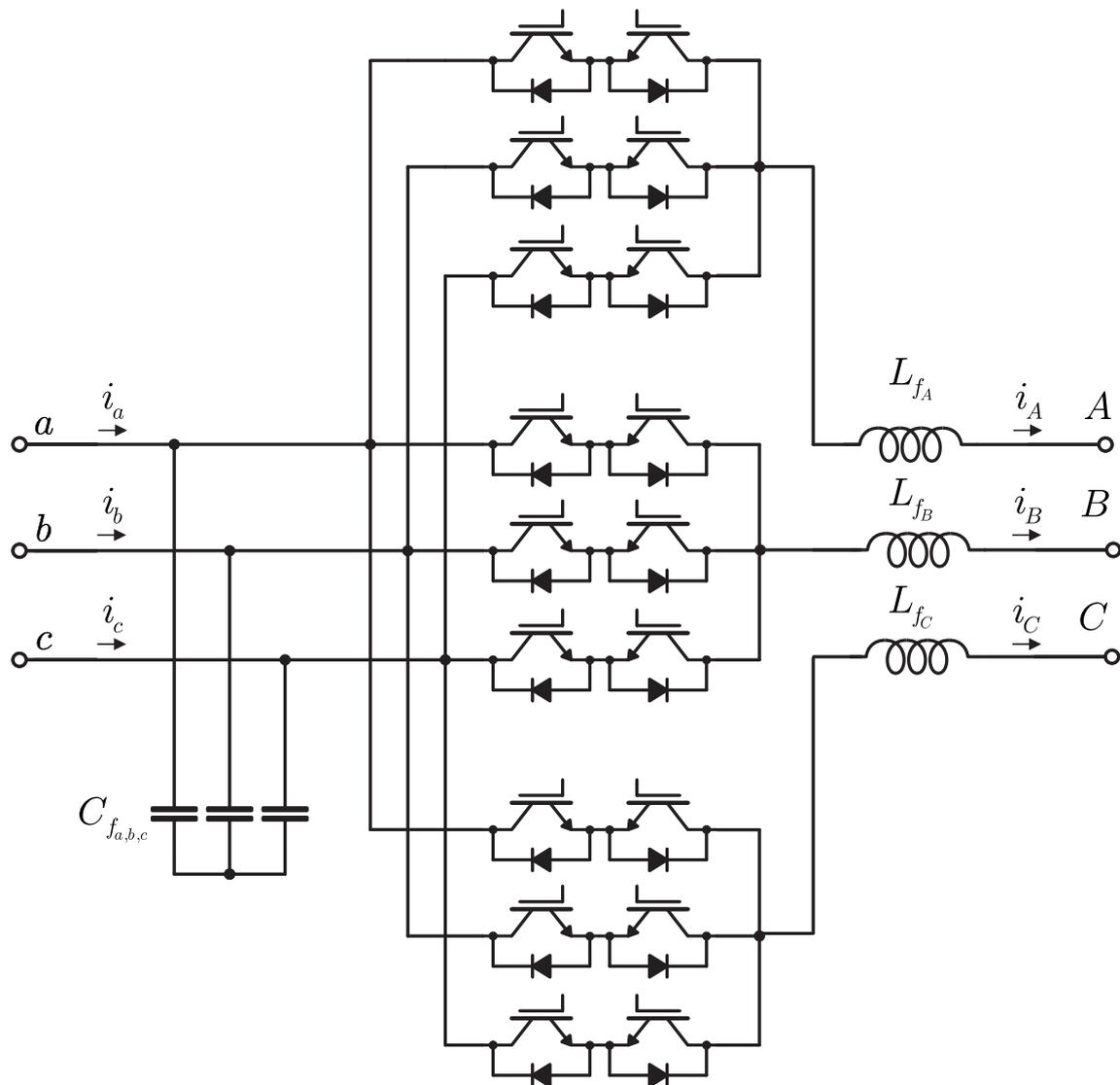
O CMC foi originalmente apresentado no ano de 1976 (GYUGYI e PELLY, 1976), (JAPPE, HELDWEIN e MUSSA, 2012), mas só obteve um significativo avanço graças ao trabalho de Venturini e Alesina nos anos 80. Contudo, a topologia não conseguiu alcançar em larga escala a indústria, sendo vista como uma tecnologia para o futuro. Os avanços recentes da tecnologia dos semicondutores, mudaram esse panorama, os quais possibilitaram a fabricação de um conversor com baixo custo e alto desempenho, tendo como uma das pioneiras em fabricação em larga escala a empresa Yasaka (SWAMY e KUME, 2008) (YAMAMOTO et al., 2011). Na Figura 1.8, é possível ver o *folder* do conversor matricial industrial modelo U1000. A empresa tem por proposta, produzir um conversor com poucos componentes, compacto e com alta eficiência, fator de potência unitário, e soluções quanto as componentes harmônicas de corrente.

Figura 1.4: *Cycloconverter* de seis pulsos alimentando três cargas isoladas.

Os esquemas de modulação do CMCs podem ser classificados como conversão direta de frequência ou conversão indireta de frequência. No esquema de modulação indireta de frequência o CMC é dividido ficticiosamente em dois estágios, sendo um retificador alimentado por tensão e outro estágio inversor com correntes impostas, sendo basicamente um V-BBC com um link CC virtual.

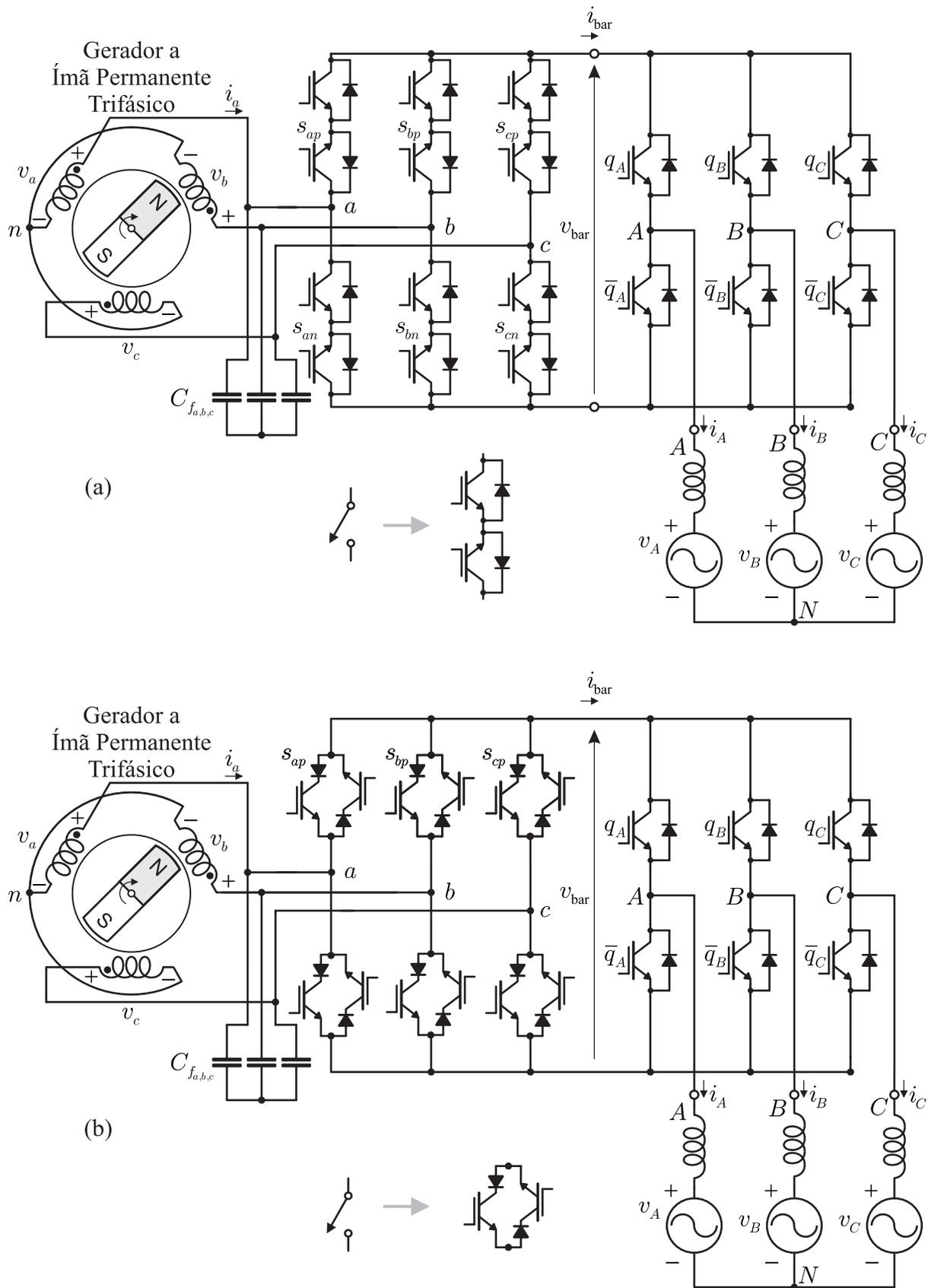
O conversor matricial indireto IMC (Figura 1.6) surgiu a partir do esquema de modulação indireta de frequência do CMC. A ideia do IMC foi introduzida na década de 80, sendo a topologia da Figura 1.6 proposta na década de 90 (ZIOGAS, KHAN e RASHID, 1985) (MINARI, SHINOHARA e UEDA, 1993) (JUSSILA, 2007). O IMC é composto no total por 18 transistores e 18 diodos, tendo basicamente as mesmas características do CMC. O estágio inversor do IMC pode ser implementado por um *six-pack power module*, reduzindo assim o tamanho do conversor quando comparado ao CMC (KOLAR et al., 2007). O IMC tem como estágio inversor um VSC trifásico de dois níveis formado por chaves de dois quadrantes. Esse é alimentado por um estágio retificador composto por chaves bidirecionais do tipo CSR. O fato de não possuir elemento de conexão no link CC, pode ser explicado a partir de que: o capacitor de entrada do estágio inversor é realizado efetivamente pelos filtros de entrada; o indutor de saída do estágio retificador é realizado pela carga indutiva, a qual impõe a corrente no barramento CC (KOLAR et al., 2007).

Figura 1.5: Conversor Matricial Direto DMC.



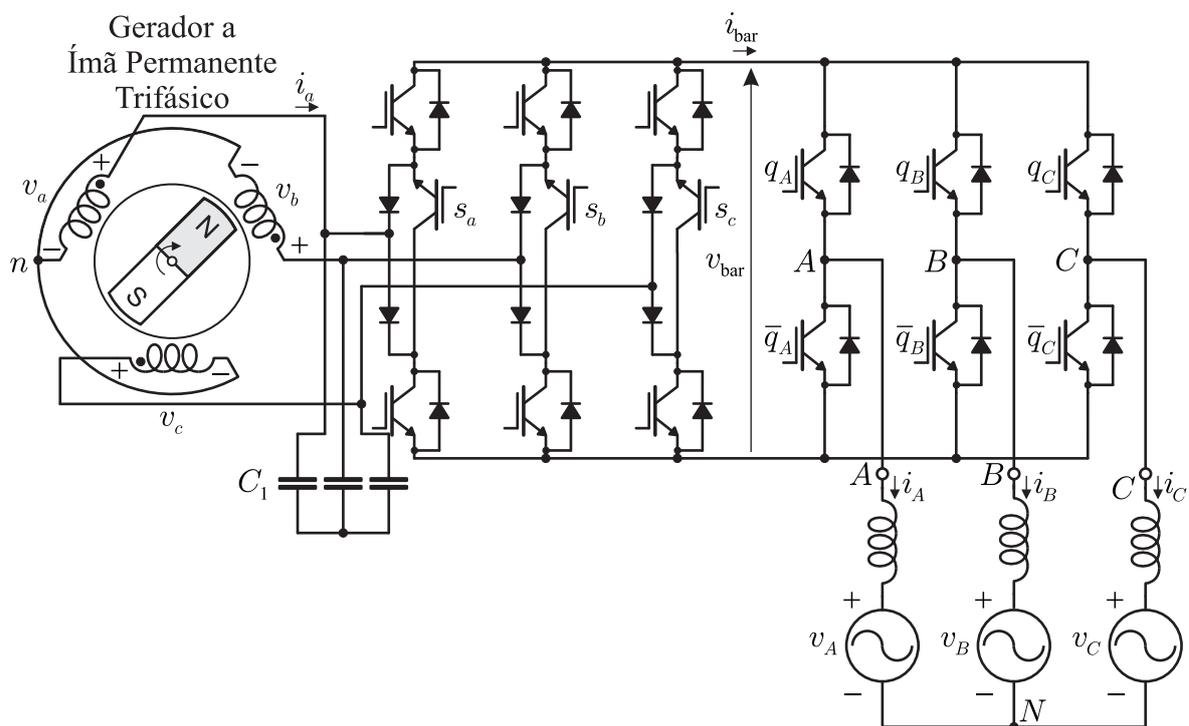
A pesquisa sobre os conversores matriciais, por muito tempo, foi voltada ao desenvolvimento de modulações que sanassem os problemas de ordem prática dos MCs no sentido de evitar que ocorressem sobrecorrentes ou *spikes* de tensão no conversor. Contudo, não houve o mesmo interesse no desenvolvimento de novas topologias de conversores matriciais. Contudo, a partir do trabalho de Kolar ([KOLAR et al., 2007](#)), tem-se propostos dois novos conversores: o Sparse Matrix Converter SMC (Figura 1.7), e o Ultra Sparse Matrix Converter USMC. Desde então, novas topologias vêm sendo desenvolvidas. Como, por exemplo, em ([MOHAPATRA e MOHAN, 2006](#)), nesse um IMC é desenvolvido para alimentar motores com terminais abertos.

Figura 1.6: Conversor Matricial Indireto IMC.



Quanto as modulações dos IMCs é possível encontrar diversos tipos desenvolvidos na literatura (WEI e LIPO, 2001), (KOLAR et al., 2007), (WANG e VENKATARAMANAN, 2006), (TRAN, NGUYEN e LEE, 2014), (NGUYEN e LEE, 2012). Por exemplo, o trabalho realizado em (WEI e LIPO, 2001) promoveu uma modulação bem mais simples quando comparada as realizadas nos CMCs e a diminuição de perdas por chaveamento em (TRAN, NGUYEN e LEE, 2014).

Figura 1.7: Sparse Matrix Converter SMC.



1.2 Objetivos da Dissertação

Nesta seção, serão apresentados os objetivos gerais e específicos da dissertação.

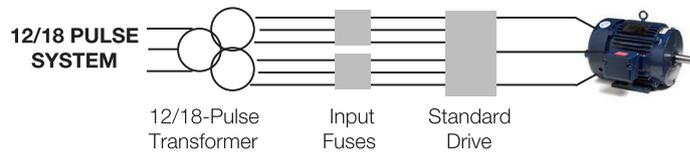
Os principais objetivos do projeto de dissertação são: estudar, caracterizar, propor e analisar conversores CA-CA diretos de frequência, assim como realizar o estudo e a comparação entre as topologias propostas.

Os conversores propostos foram idealizados a partir dos matriciais indiretos, e desta forma os objetivos específicos são: obter novas topologias com alta densidade de potência,

sem elemento armazenador de energia no link CC, de baixo custo e de número reduzido de chaves e excelente qualidade de energia.

Figura 1.8: *Folder* do conversor matricial produzido pela empresa internacional Yasaka.

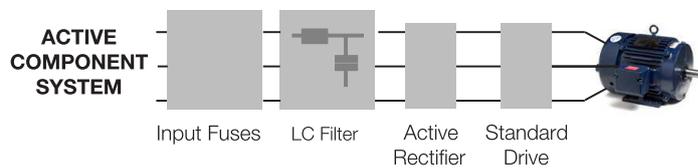
Conventional Low Harmonic Solution



U1000 Industrial Matrix Drive



Conventional Low Harmonic and Regenerative Solution



3 WIRES IN, 3 WIRES OUT

Fewer Components
Less Space
Faster Setup
Higher Efficiency

Fonte: Adaptado de (YASAKA, 2019)

1.3 Estrutura do trabalho

Este trabalho apresenta a seguinte distribuição:

- Capítulo 1 : foi introdutório, contextualizou, e identificou o tema do trabalho. Realizou uma revisão bibliográfica sobre os conversores CA-CA de energia, sendo abordadas as topologias com link CC, e em seguida os conversores sem elementos armazenadores de energia. Definiu os objetivos, e apresenta a estrutura;
- Capítulo 2: será realizada uma fundamentação teórica sobre os conversores matriciais indiretos. Será mostrado a classificação do MCs. Além disso, serão abordados tópicos importantes sobre os conversores matriciais indiretos como: chaves utilizadas, principais topologias, comutação, problemas de ordem prática e modulação vetorial. Serão inseridos os resultados de simulação realizados no SimulinkTM. Nesse sentido, serão apresentadas as formas de onda do conversor, bem como os espectros, THD e WTHD;
- Capítulo 3: será apresentada a topologia proposta (Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage). Serão realizadas análises

do funcionamento do conversor, além da formação das formas de onda desse. Será apresentada a aplicação (sistema de micro-geração de energia distribuída) no qual o conversor será utilizado em trabalhos futuros no LEIAM. O esquema de comutação será apresentado, sendo mostrado como a partir desse é evitado overvoltages e overcurrents no conversor. A estratégia de modulação escolhida será realizada, em conjunto, com diversas análises sobre o conversor. Serão apresentadas as simulações, realizados no SimulinkTM, de forma a validar a teoria. Sendo ilustradas as formas, bem como os espectros destas, THD e WTHD. O projeto do protótipo será apresentado na Seção 3.7, bem como a densidade de potência desse, e os componentes utilizados;

- Capítulo 4: serão propostas novas topologias com número reduzido de chaves ativas baseadas no Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage. Será mostrado que o estágio retificador do Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage, é um XCSR, este pode ser substituído por um HL-aCSR ou M-aCSR, resultando na redução de chaves ativas (RBIGBTs) a metade, ou seja, de 8 para 4 RBIGBTs, sendo as chaves substituídas por diodos;
- Capítulo 5: será realizada uma análise comparativa entre os conversores propostos, $2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR e $2\phi 3\phi$ IMC-ORS HL-aXCSR, com o objetivo de avaliar as diferentes topologias em termos de características quantitativas e operacionais.
- Capítulo 6: serão apresentadas as conclusões do trabalho, e listadas as propostas para trabalhos futuros.

1.4 Publicações

O seguinte artigo está em curso de ser publicado com base no tema desta dissertação:

- **Título:** Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage;
- **Submetido versão final em :** IEEE ENERGY CONGRESS & EXPO 2019, Julho de 12.

Além desse, foi submetido o artigo:

- **Título:** Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage and Reduced Active Switch Count;
- **Submetido em:** Applied Power Electronics Conference & Exposition (APEC) 2020.

2

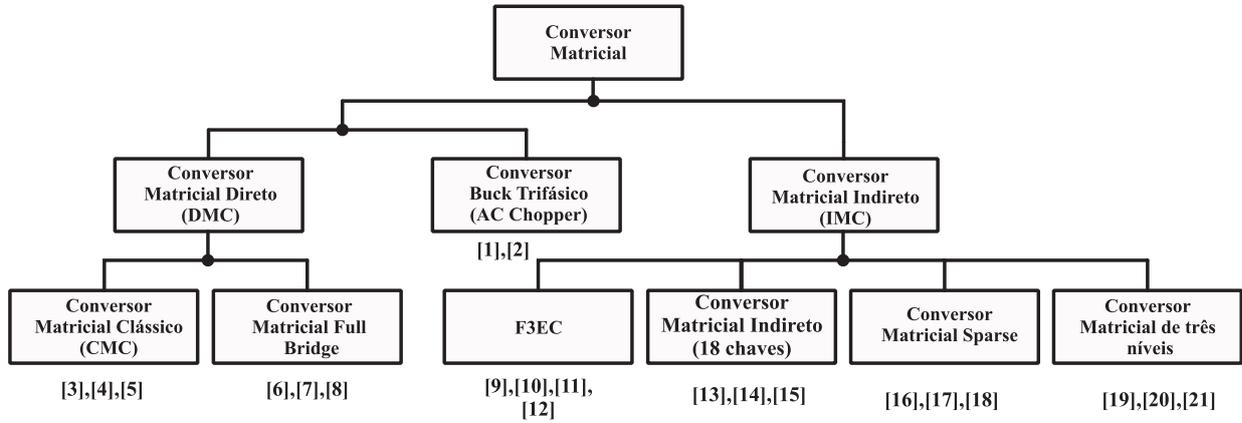
Conversores Matriciais Indiretos

2.1 Conversores Matriciais

Neste capítulo, será realizado uma fundamentação teórica sobre os conversores matriciais, com foco no CIMC, pois a topologia proposta (*Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*) tem funcionalidade derivada do IMC. Serão abordados, também, os tipos de chaves utilizadas e apresentadas as principais topologias dos MCs.

Os conversores matriciais processam diretamente a energia CA-CA, ou seja, não possuem nenhum elemento armazenador de energia no link CC. Essa configuração, aumenta a densidade de potência do sistema, pois elementos armazenadores de energia são grandes quando comparados ao volume total do conversor. Para além disso, os capacitores eletrolíticos possuem vida útil pequena, e são sensíveis a altas temperaturas. Nesse sentido, o estudo dos conversores matriciais é de grande interesse por seu uso nas mais variadas aplicações, como industrial, militar e na geração de energia. Na Figura 2.1, é possível observar a classificação dos conversores matriciais, com as respectivas referências bibliográficas inseridas na Tabela 2.1. Em (FRIEDLI e KOLAR, 2012) é realizada a seguinte definição para os conversores matriciais: Conversor CA-CA de comutação forçada que pode fornecer, simultaneamente, transformação de frequência e amplitude de sistemas de tensão-corrente de fase-múltiplas sem nenhum elemento armazenador de energia intermediário.

Figura 2.1: Classificação dos conversores matriciais com referências bibliográficas (ver Tabela 2.1)



Fonte: Adaptado de (KOLAR et al., 2011)

2.1.1 Chaves

Os conversores requerem chaves específicas, para que um correto funcionamento seja assegurado. Nos VSCs e CSCs são utilizados IGBTs, contudo a posição dos diodos são diferentes. Isto se deve a implementação do tempo morto ser diferente para cada tipo de conversor. No caso dos VSCs é necessário a configuração da Figura 2.2 (a), ou seja um IGBT com diodo em anti-paralelo. Nessa configuração é garantido um caminho alternativo para a corrente durante o estágio de roda livre. A configuração IGBT com diodo anti-paralelo, é unidirecional em tensão ($v_{sw} > 0$), e bidirecional em corrente ($i_{sw} > 0$ ou $i_{sw} < 0$).

Nos CSCs a configuração necessária é um IGBT com diodo em série (Figura 2.2 (b) ou Figura 2.2 (c)). essa configuração garante a capacidade de bloqueio reverso, dando origem ao nome *Reverse Blocking* IGBT (RBIGBT). A configuração ilustrada na Figura 2.2 (b) diminui a eficiência dos conversores, a corrente circulante passa por dois componentes. Enquanto, nos IGBTs com diodo em anti-paralelo, passa apenas por um componente (ou IGBT, ou diodo).

O encapsulamento da configuração IGBT com diodo em série, deu origem ao RBIGBT (Figura 2.2 (c)). Nessa, as perdas por condução são menores, face a essa (COSTA, 2016), pois a queda de tensão no RBIGBT é menor, do que na associação IGBT diodo em série. Vale salientar, que é necessário o diodo em série com IGBT, para que seja garantido a capacidade

Tabela 2.1: Conversores matriciais com referências bibliográficas.

Classificação	Referências Bibliográficas
Conversor Buck Trifásico	[1] (ZIOGAS, VINCENTI e JOOS, 1992), [2] (KWON, MIN e KIM, 1996)
Conversor Matricial Clássico.	[3] (POPOW, 1974), [4] (GYUGYI e PELLY, 1976), [5] (ZIEGLER et al., 2004)
Conversor Matricial Full Bridge	[6] (BRAUN e HASSE, 1984), [7] (SHIN, CHO e PARK, 1989), [8] (MOHAPATRA e MOHAN, 2006)
F3EC	[9] (ZIOGAS, KANG e STEFANOVIC, 1986a), [10] (KIM, SUL e LIPO, 2000), [11] (GÖPFRICH, REBEREH e SACK, 2003), [12] (PIEPENBREIER e SACK, 2004)
Conversor Matricial Indireto	[13] (HOLTZ e BOELKENS, 1989), [14] (MINARI, SHINOHARA e UEDA, 1993), [15] (WEI e LIPO, 2001)
Conversor Matricial Sparse	[13] (HOLTZ e BOELKENS, 1989), [14] (MINARI, SHINOHARA e UEDA, 1993), [15] (WEI e LIPO, 2001)
Conversor Matricial de Três Níveis	[19] (SCHAFMEISTER, 2007), [20] (KLUMPNER, LEE e WHEELER, 2006), [21] (LEE, WHEELER e KLUMPNER, 2007)

de bloqueio de corrente, quando aplicado uma tensão reversa. Pois nos IGBTs, a corrente de fuga cresce, a medida que a tensão reversa aumenta.

Certas topologias de conversores matriciais necessitam de chaves bidirecionais, ou seja, dispositivos capazes de conduzir corrente no sentido positivo e negativo, bem como capacidade de bloqueio reverso de tensão., ou seja, não há chaves encapsuladas bidirecionais, sendo realizadas de forma discreta, ou seja por associações de IGBTs e diodos. Na Figura 2.3, são ilustradas quatro configurações de chaves bidirecionais. Sendo a escolha destas realizada a partir de duas premissas: perdas por condução, logo quanto menos dispositivos no caminho da corrente circulante, mais eficiente será a chave, em termos gerais; e o número de *drivers* necessários para acionar a chave.

A configuração IGBT conectado a uma ponte de diodos (Figura 2.3 (a)), tem por mérito utilizar apenas um driver no acionamento. Contudo possui três dispositivos no caminho da corrente circulante, gerando perdas por condução consideráveis. Outra desvantagem, é a não possibilidade de controle do sentido da corrente.

Figura 2.2: Configurações de chaves.

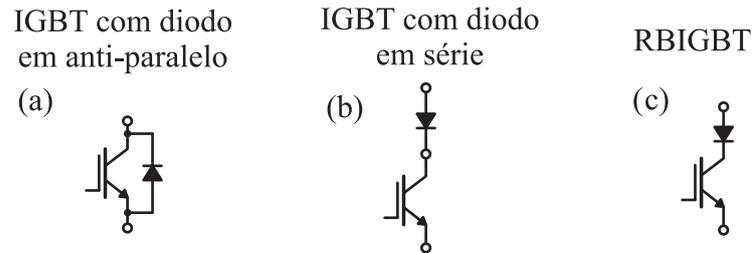
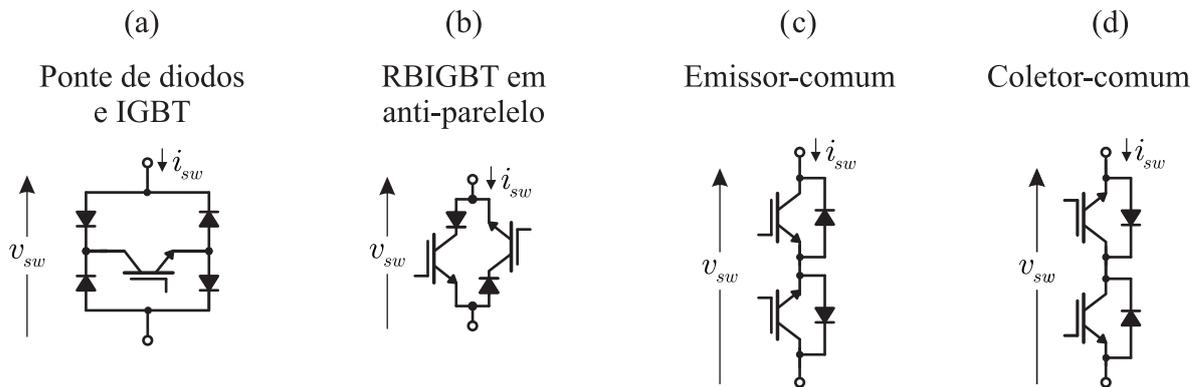


Figura 2.3: Configurações de chaves bidirecionais.

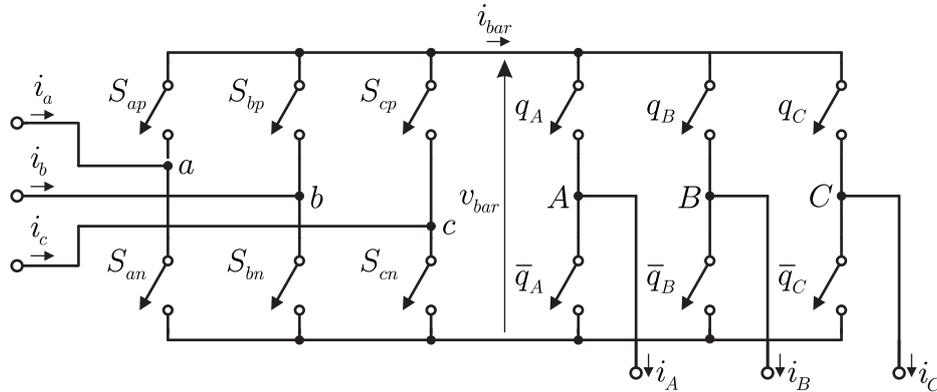


A configuração emissor-comum (Figura 2.3 (b)), é formada por dois IGBTs com diodo em anti-paralelo, sendo o emissor de um transistor conectado ao emissor do outro. As perdas por condução são menores face a anterior, pois há apenas dois dispositivos no caminho da corrente circulante por estado. Outra vantagem é o controle do sentido da corrente.

A configuração coletor-comum (Figura 2.3 (c)), é formada por dois IGBTs com diodo em anti-paralelo, sendo o coletor de um transistor conectado ao coletor do outro. Quanto ao número de dispositivos no caminho da corrente circulante por estado, essa configuração é igual a anterior, sendo também possível o controle do sentido da corrente.

A configuração RBIGBT em anti-paralelo (Figura 2.3 (c)), é formada por dois RBIGBTs.

Figura 2.4: Conversor matricial ideal de dois estágios, implementado por 12 chaves ideais.



Possui apenas um dispositivo no caminho da corrente circulante por estado, além de permitir o controle do sentido da corrente.

2.1.2 Topologias

Os conversores matriciais tem as topologias divididas basicamente em três grupos: conversor matricial direto DMC, o *three-phase buck converter* 3BC , e o conversor matricial indireto IMC.

Os conversores matriciais diretos possuem um único estágio, sendo formados por um arranjo de chaves bidirecionais. Os conversores matriciais indiretos possuem dois estágios, um estágio retificador e outro inversor. Essa topologia foi criada a partir da modulação indireta (dando origem ao nome dos IMCs) desenvolvida para o DMC. Nessa modulação, o conversor matricial direto é dividido em dois estágios, um retificador e outro inversor, no qual é criado um link cc fictício. As topologias dos 3BCs, podem ser derivadas dos conversores CC-CC típicos da literatura. Como nas topologias apresentadas em (KOLAR et al., 2011), neste são ilustrados dois *three-phase buck converters* originadas do buck CC-CC bidirecional.

A topologia clássica dos conversores matriciais diretos (Figura 2.5 (a)), conhecida também como conversor matricial convencional (CMC), é formada por 9 chaves bidirecionais, ou seja 18 IGBTs e 18 diodos. Idealmente a topologia, pode ser implementada apenas pelas chaves bidirecionais. Contudo, na prática, requer filtros passivos, necessariamente um filtro na entrada, podendo ser capacitivo ($C_{f_{a,b,c}}$) ou LC. Outra configuração alternativa, esta ilus-

trada na Figura 2.5 (a), e é a realização a partir da substituição dos IGBTs, por RBIGBTs. Resultando na diminuição das perdas por condução. Pois, só existe uma chave em série na corrente circulante. Enquanto na topologia formada por IGBTs, existem duas chaves em série (JAPPE et al., 2015).

O **conversor matricial ideal de dois estágios**, também conhecido como MC indireto ideal (Figura 2.4), é composto por 12 chaves ideais. A estratégia de modulação indireta, na qual CMC é dividido em dois estágios, criando um link CC fictício, resulta no circuito da Figura 2.4. Este deu origem ao circuito físico, ilustrado na Figura 2.5 (c), usualmente conhecido como **Conversor Matricial Indireto Convencional CIMC**. Este é formado 18 IGBTs e 18 diodos. O estágio retificador possui 6 chaves bidirecionais, e o inversor formado por 6 IGBTs e 6 diodos, ou seja, um VSI de três braços com dois níveis. De maneira similar ao CMC, o CIMC pode ter outra configuração de chaves bidirecionais a partir de RBIGBTs, o que também diminui as perdas por condução. O principal mérito dos conversores matriciais indiretos face ao CMC, é a fácil implementação desse em relação a este, em torno do esquema de comutação e estratégia de modulação.

A pesquisa dos conversores matriciais por muito tempo foi direcionada aos esquemas de modulação e realização da comutação das chaves. Contudo, no ano de 2001, no trabalho de Kolar (KOLAR e ERTL, 2001), foram apresentados novos conversores da categoria *sparse matrix converter*. Desde esse momento, inúmeras topologias têm sido desenvolvidas com base nos IMCs, a exemplo do conversor matricial indireto de três níveis.

A família dos SMCs tem por grande mérito a diminuição do número de componentes semicondutores face as topologias convencionais dos conversores matriciais. Como pode ser observado na Tabela 2.2, que no caso do USMC, o número de transistores pode ser reduzido pela metade, face as topologias convencionais (CMC e CIMC). Como emprega os conceitos dos IMCs, os SMCs tem a característica de bucks. Para além disso, são capazes de sintetizar os mesmos vetores de tensão e corrente dos CIMCs, contudo, o caminho de circulação de corrente não é o mesmo, podendo aumentar as perdas por condução. Assim, possuem mais componentes em série no caminho da corrente (JAPPE et al., 2015).

O **sparse matrix converter SMC** é composto por 15 transistores e 18 diodos (Figura 2.6 (a)). O que representa uma diminuição de 3 transistores face as topologias convencionais.

Tabela 2.2: Transistores e diodos utilizados na implementação de conversores matriciais

Conversor	Transistores	Diodos
CMC	18	18
CIMC	18	18
SMC	15	18
VSMC	12	30
USMC	9	18

Fonte: Adaptado de (KOLAR et al., 2007)

A mudança é realizada no estágio retificador, mais precisamente nas chaves bidirecionais S_{an} , S_{bn} , S_{cn} . Além de diminuir o número de chaves, essa configuração também possui fluxo bidirecional de potência. O **very sparse matrix converter (VSMC)** é composto por 12 transistores e 30 diodos (Figura 2.6 (b)), a mudança é realizada no estágio retificador. É possível que essa topologia ocasione um aumento significativo de diodos, tornando-os pouco atrativo sob esse aspecto. Contudo, necessita de menos circuitos de acionamento dos transistores face ao CIMC. O **ultra sparse matrix converter (USMC)** é composto por 9 transistores e 18 diodos (Figura 2.6 (c)), o que representa uma diminuição de 9 transistores face as topologias convencionais. Apesar de diminuir o número de chaves, essa configuração possui fluxo unidirecional de potência. Não obstante, a torna uma tecnologia menos atrativa, pois é uma excelente solução para acionamento de máquinas elétricas, por exemplo (JAPPE et al., 2015).

Os SMCs representaram um grande avanço aos conversores CA-CA, pois alavancaram o estudo de novos métodos de controle e esquemas de modulação, no sentido de melhorar o funcionamento desses. Para além do surgimento de novas topologias baseadas nessas, resultaram, por exemplo, em variações do USMC.

2.2 Conversores Matriciais Indiretos

O conversor matricial indireto surgiu, a partir, da estratégia de modulação indireta aplicada ao conversor matricial direto. Nesta modulação, é criado um link CC fictício, que conecta os estágios de entrada (retificador), e de saída (inversor). Neste sentido o IMC é a realização física dessa modulação. Apesar de IMC possuir topologia diferente em relação ao DMC, as características são mantidas.

Figura 2.5: Conversores Matriciais : (a) *Conventional Matrix Converter CMC*, (b) *F3EC*, (c) *Conventional Indirect Matrix Converter CIMC*.

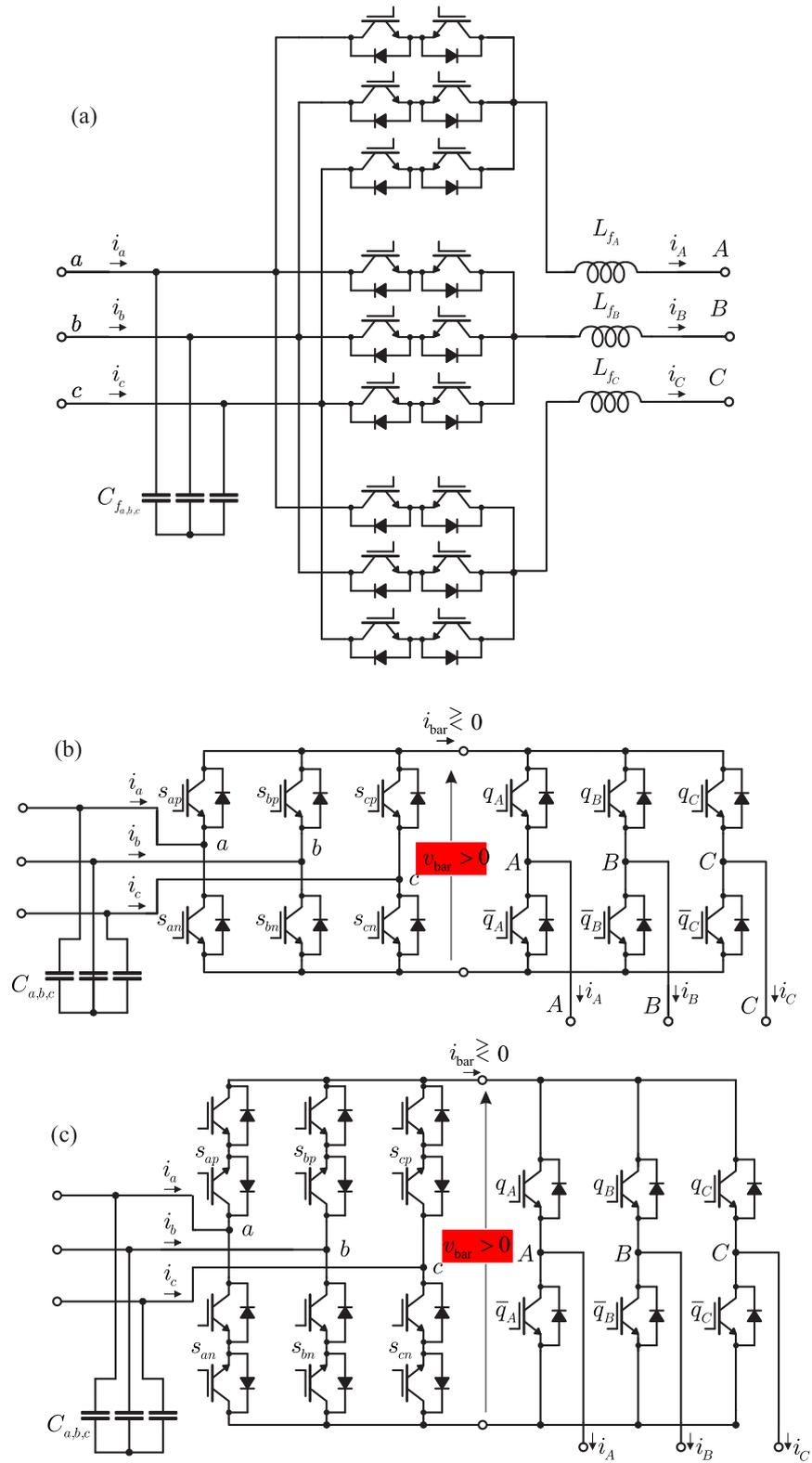
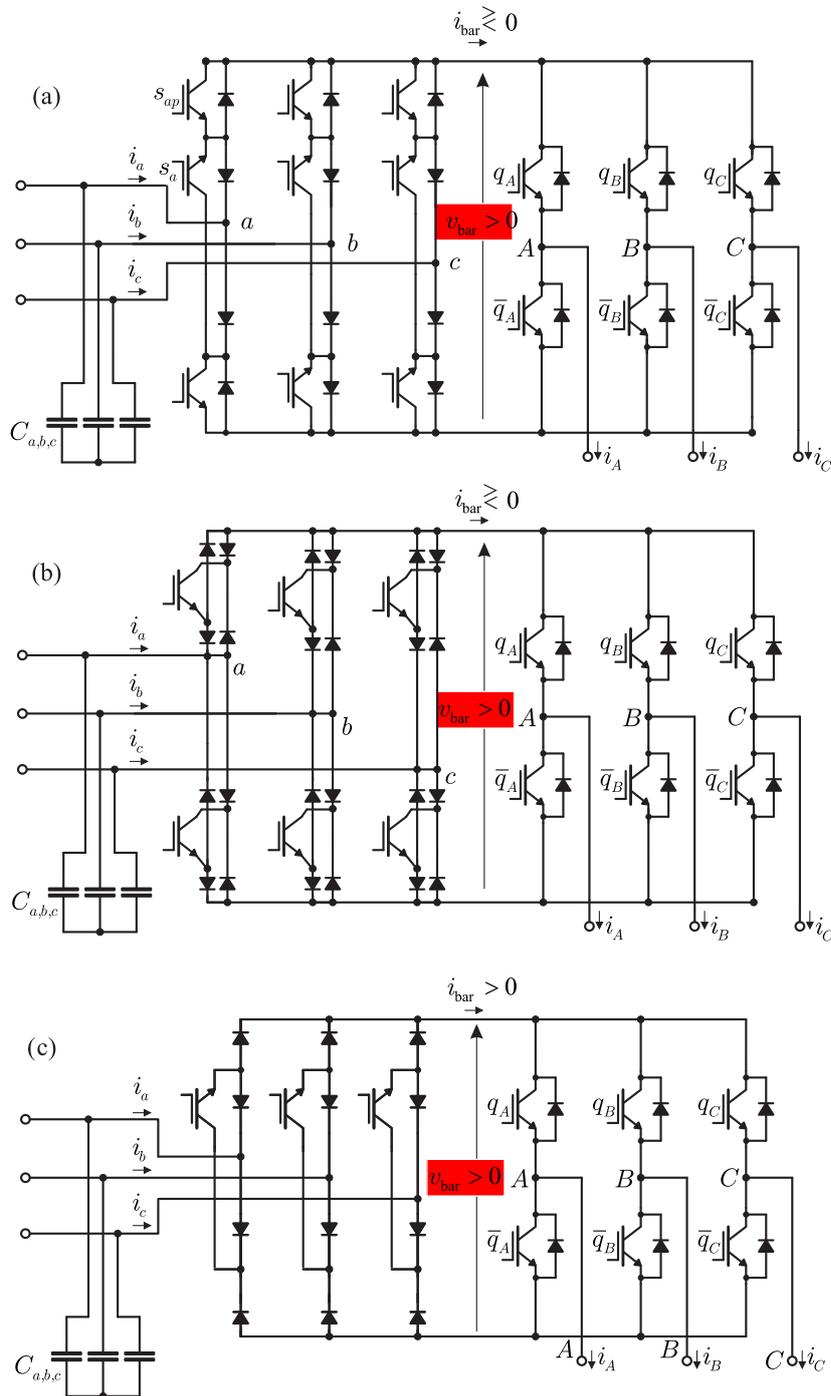


Figura 2.6: Conversores da categoria Sparse Matrix Converter: (a) Sparse Matrix Converter SMC, (b) Very Sparse Matrix Converter VSMC, (c) Ultra Sparse Matrix Converter USMC.



O conversor matricial indireto clássico (CIMC) é composto por 18 IGBTs e 18 diodos. O estágio de entrada é um CSR formado por chaves de quatro quadrantes. Esse alimenta o estágio de saída um típico VSI (três braços de dois níveis) formado por chaves de dois

quadrantes (unidirecional em tensão e bidirecional em corrente). O capacitor de entrada do inversor é realizado efetivamente pelo filtro capacitivo do lado CA ($C_{a,b,c}$). Enquanto o indutor do retificador é realizado pela indutância da carga. A corrente do barramento i_{bar} pode operar no sentido positivo ou negativo ($i_{bar} > 0$ ou $i_{bar} < 0$), enquanto a tensão do barramento v_{bar} deve ser positiva, devido ao estágio inversor ser formado por um VSI.

Na topologia clássica do IMC (composta por IGBTs) a corrente circulante passa por três elementos por estado. Enquanto no IMC implementado a partir de RBIGBTs, a corrente circulante passa por apenas dois elementos por estado, significando uma diminuição de perdas por condução face ao CIMC. Um grande mérito da topologia clássica, é a possibilidade do estágio inversor ser implementado por um *six-pack module*, tornando o conversor ainda mais compacto, o que significa maior densidade de potência.

2.2.1 Operação robusta

As topologias dos conversores matriciais, devem seguir premissas para que uma operação robusta seja possível. Pois na prática, os MCs possuem limitações, impostas pelas características do conversor.

Os problemas de comutação associados aos conversores matriciais, bem como a complexidade de implementação, foram solucionados a partir do chaveamento *zero dc-link current commutation*. Neste esquema, o estágio retificador RS só comuta no tempo de roda livre do estágio inversor. Ou seja, a comutação só ocorre para $i_{bar} = 0$. Desta maneira, a corrente do estágio inversor não é interrompida de forma abrupta pelo estágio retificador, evitando assim *spikes* de tensão. Estes podem danificar os componentes do conversor. Outro ponto positivo deste esquema de comutação, é que ao comutar com corrente nula, as perdas por chaveamento do estágio retificador são diminuídas significativamente. O RS possui filtros de entradas capacitivos ($C_{a,b,c}$), alimentados por uma fonte de tensão, logo não podem ser curto-circuitados. Isto, pode ser garantido, aplicando um *dead-time* ao PMM. O que deve ser realizado no estágio inversor pelas mesmas razões.

2.2.2 Modulação Vetorial

Princípios de funcionamento: formação das correntes e tensões

Na modulação vetorial (SVPWM), o IMC é idealizado, primeiramente, como dois conversores, sendo o de entrada um retificador RS, e o de saída um inversor IS. Neste momento, são calculados e definidos os estados de comutação das chaves separadamente para cada estágio. Depois dessa primeira etapa, o IMC é considerado novamente como um único conversor, pois os vetores de ambos estágios associarão as correntes e tensões de entrada e saída. Sendo assim, aplicados os vetores nos dois estágios (RS e IS) (JAPPE et al., 2015).

O estágio retificador (RS) tem por carga o estágio inversor (IS), esse irá impor a corrente instantânea do link CC i_{bar} , sendo essa formada por segmentos das correntes de entrada ($i_{a,b,c}$), a partir da comutação imposta ao RS. Sendo assim, o RS tem função similar ao estágio de entrada do C-BBC, logo pode ser representado como duas chaves de três posições unipolar (Figura 2.7 (c)), com os capacitores de entrada na mesma posição ($C_{a,b,c}$), e o indutor, do link CC, movido para o lado da carga.

O diagrama vetorial do estágio retificador é construído baseado nas correntes de entrada ($i_{a,b,c}$), no qual um vetor de corrente $[\mathbf{i}_{a,b,c}] = [i_a \ i_b \ i_c]^T$ é sintetizado a partir de um estado de comutação das chaves, como pode ser observado na Figura 2.11 (a). Por consequência, a tensão do barramento CC (v_{bar}), é formada por segmentos das tensões fase-fase ($v_{bar} = v_p - v_n$), dos capacitores de entrada ($C_{a,b,c}$), a partir da comutação realizada pelo RS, logo:

$$[\mathbf{v}_{bar}] = [\mathbf{S}_{cc}^{RS}][\mathbf{v}_{a,b,c}]$$

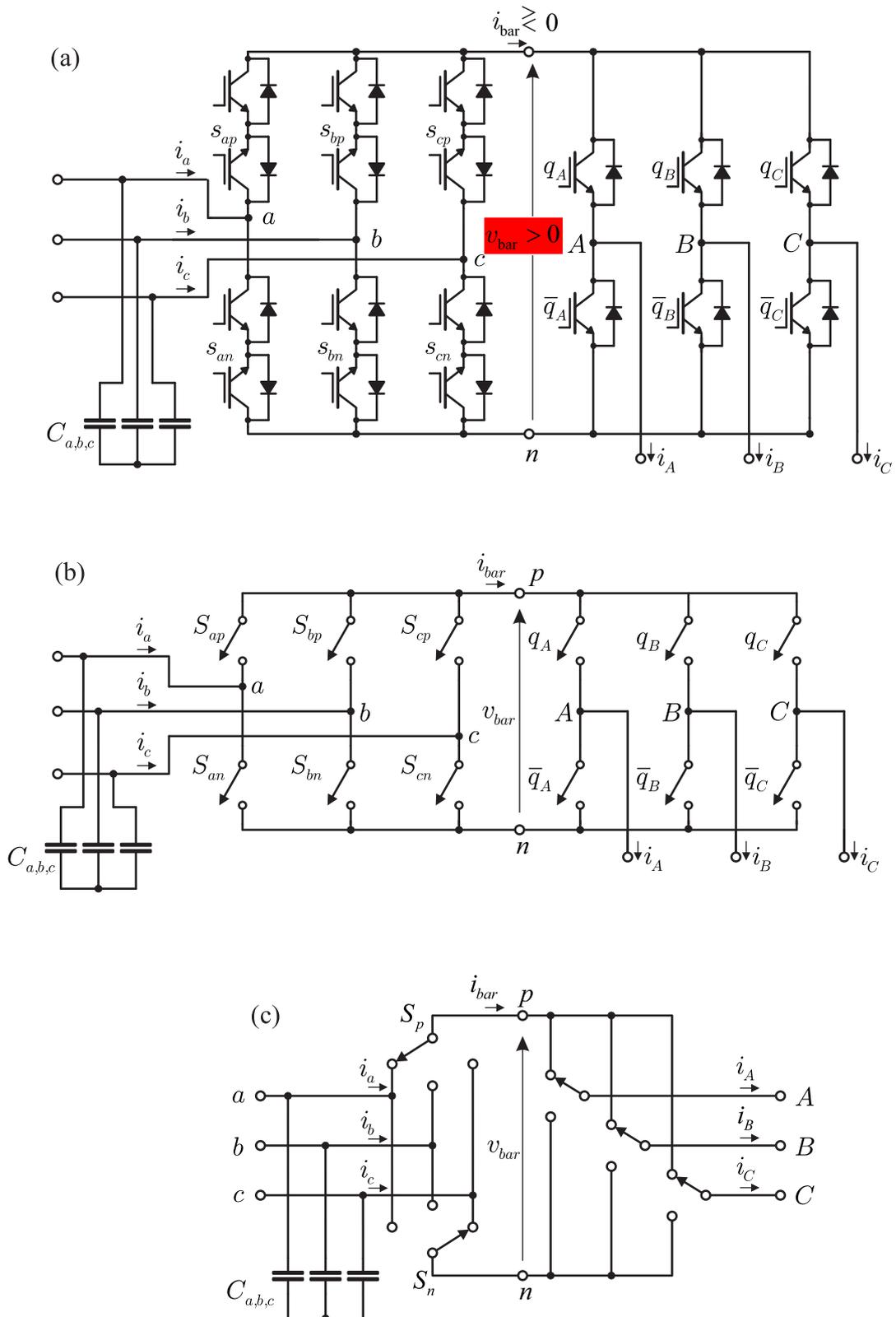
$$\begin{bmatrix} v_p \\ v_n \end{bmatrix} = \begin{bmatrix} S_{ap} & S_{bp} & S_{cp} \\ S_{an} & S_{bn} & S_{cn} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (2.1)$$

e

$$[\mathbf{i}_{a,b,c}] = [\mathbf{S}_{cc}^{RS}]^T [\mathbf{i}_{bar}]$$

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} S_{ap} & S_{an} \\ S_{bp} & S_{bn} \\ S_{cp} & S_{cn} \end{bmatrix} \begin{bmatrix} i_p \\ i_n \end{bmatrix} \quad (2.2)$$

Figura 2.7: Topologia clássica do conversor matricial indireto: (a) composto por IGBTs, (b) representação por chaves ideias, (c) representação por interruptores ideias, com o estágio retificador composto por 3 interruptores de 1 polo e 3 posições (SPTT), e o estágio inversor composto por 2 interruptores (S_p e S_n) de 1 polo e 2 posições (SPDT).



No diagrama vetorial do estágio retificador (Figura 2.11 (a)), quando o ângulo do vetor de referência θ_i está no intervalo $[-\pi/6; \pi/6]$, \vec{i}^* se encontra no Setor I. Por consequência, \vec{i}^* será sintetizado a partir dos vetores $\vec{I}_{(1,-1,0)}^6$ e $\vec{I}_{(1,0,-1)}^1$ (Figura 2.11 (b)), resultando em $v_{bar} = v_a - v_b$ e $v_{bar} = v_a - v_c$, como ilustrado na Figura 2.8. Neste sentido, a v_{bar} será formado por dois níveis, v_{ab} e v_{ac} , dentro de um período T_s . É possível observar que a tensão v_a é grampeada, devido a essa possuir o maior valor absoluto entre as tensões de entrada durante o intervalo $[-\pi/6; \pi/6]$.

O estágio inversor tem por fonte de alimentação a tensão do barramento CC (v_{bar}), esta formada por segmentos das tensões fase-fase dos capacitores de entrada ($C_{a,b,c}$), como ilustrado na Figura 2.8. O IS é um típico VSC de dois níveis de três braços, podendo ser representado por três chaves de duas posições unipolar (S_A, S_B, S_C) (Figura 2.8).

Na construção do diagrama vetorial do estágio inversor, é considerado a hipótese de que barramento CC é formado por uma tensão constante, resultando no diagrama vetorial ilustrado na Figura 2.11 (c). Contudo, as tensões de saída ($v_{A,B,C}$), são segmentos da tensão instantânea do link CC, logo é possível formular as tensões de saída como:

$$\begin{aligned} [\mathbf{v}_{A,B,C}] &= [\mathbf{S}_{cc}^{IS}] [\mathbf{v}_{a,b,c}] \\ \begin{bmatrix} v_A \\ v_B \\ v_C \end{bmatrix} &= \begin{bmatrix} q_A & \bar{q}_A \\ q_B & \bar{q}_B \\ q_C & \bar{q}_C \end{bmatrix} \begin{bmatrix} v_p \\ v_n \end{bmatrix} \end{aligned} \quad (2.3)$$

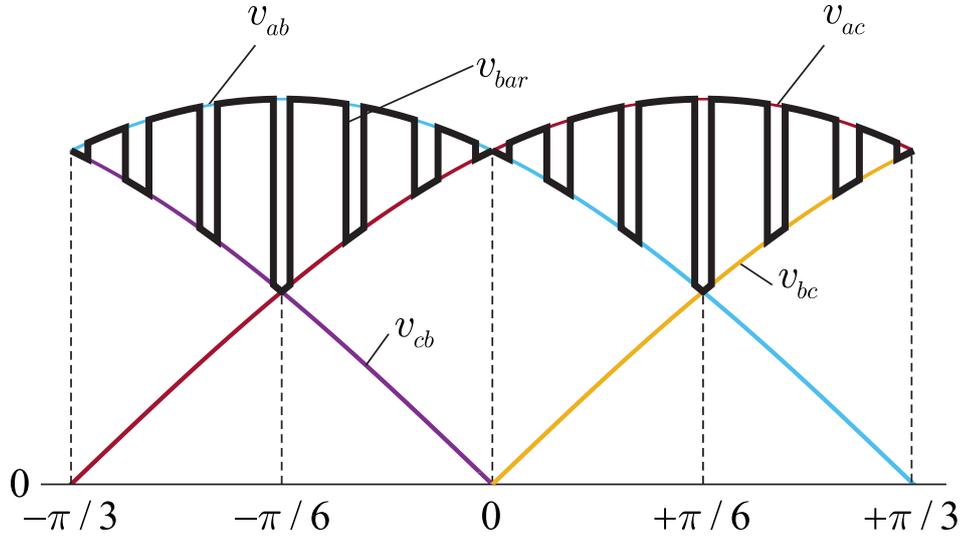
As correntes na carga ($i_{A,B,C}$) são oriundas também do link CC, logo:

$$\begin{aligned} [\mathbf{i}_{bar}] &= [\mathbf{S}_{cc}^{IS}]^T [\mathbf{v}_{a,b,c}] \\ \begin{bmatrix} i_p \\ i_n \end{bmatrix} &= \begin{bmatrix} q_A & q_B & q_C \\ \bar{q}_A & \bar{q}_B & \bar{q}_C \end{bmatrix} \begin{bmatrix} i_A \\ i_B \\ i_C \end{bmatrix} \end{aligned} \quad (2.4)$$

Nas Equações 2.1-2.4 é demonstrado o CIMC composto por dois conversores, como ilustrado na Figura 2.7 (b), formado por 12 chaves bidirecionais. A partir dessas equações, é possível relacioná-las, e demonstrar o conversor como um único, como ilustrado na Figura 2.7 (c). Nessa fig., o RS é formado por duas chaves de três posições unipolar (S_p e S_n), enquanto o IS, por três chaves de duas posições unipolar (S_A, S_B, S_C). As correntes de entrada e saída podem ser relacionadas a partir de:

$$[\mathbf{i}_{a,b,c}] = k [\mathbf{S}_{cc}^{RS}]^T [\mathbf{S}_{cc}^{IS}]^T [\mathbf{i}_{A,B,C}] \quad (2.5)$$

Figura 2.8: Geração da tensão do DC-link v_{bar} a partir da maior tensão linha-linha.



O que pode ser interpretado como as correntes da fonte drenadas pela carga. A equação que define as tensões de saída sintetizadas a partir da fonte, pode ser escrita como:

$$[\mathbf{V}_{A,B,C}] = k[\mathbf{S}_{cc}^{IS}][\mathbf{S}_{cc}^{RS}][\mathbf{v}_{a,b,c}] \quad (2.6)$$

onde k é o ganho definido na modulação empregada. As Equações (2.5) e (2.6), refletem então o funcionamento do CIMC como um único.

É possível concluir, na modulação aqui descrita, que primeiramente o conversor é visto como a composição de outros dois, como ilustrado idealmente na Figura 2.7 (b) e pelas Eqs. (2.1)-(2.4). Em seguida, o conversor deve ser considerado como um único, que aqui foi ilustrado pela Figura 2.7 (c) e equacionado pelas Eqs. (2.5) e (2.6).

Modulação vetorial (SVPWM)

Para análise da modulação aqui descrita, algumas simplificações são aqui consideradas: $f_{sw} \gg f_{i,o}$, logo pode ser considerado que as tensões de entrada e as correntes de saída, em um período PWM (T_s), são consideradas constantes. Nesse sentido, são realizados os digramas vetoriais (Figura 2.11). Considerando o conceito do barramento CC fictício, o sistema pode ser visto como duas topologias desacopladas e os *duty cycles* calculados separadamente, ao final deve ser considerada a topologia como uma única.

O estágio retificador tem função de um CSC, tendo como carga o estágio inversor, sendo esse visto, como uma carga indutiva conectada ao barramento CC. O RS é modulado a partir de um sistema trifásico de correntes ($i_{a,b,c}$):

$$\begin{aligned} i_a^* &= \hat{I}_i^* \cos(\omega_i t) \\ i_b^* &= \hat{I}_i^* \cos\left(\omega_i t - \frac{2\pi}{3}\right) \\ i_c^* &= \hat{I}_i^* \cos\left(\omega_i t + \frac{2\pi}{3}\right) \end{aligned} \quad (2.7)$$

O vetor girante (\vec{i}^*) do sistema de entrada de correntes é definido como:

$$\begin{aligned} \vec{i}^* &= i_a^* + i_b^* e^{j2\pi/3} + i_c^* e^{-j2\pi/3} \\ \vec{i}^* &= \hat{I}^* e^{j\omega_i t} = \frac{3}{2} \hat{I}_i^* e^{j\omega_i t} \end{aligned} \quad (2.8)$$

onde \hat{I}^* é o valor absoluto e φ_i a fase. Neste sentido, é construído o diagrama vetorial do estágio retificador (Figura 2.11 (a)), esse possui 6 vetores ativos ($\vec{I}_{(1,0,-1)}^1, \vec{I}_{(0,1,-1)}^2, \vec{I}_{(-1,1,0)}^3, \vec{I}_{(-1,0,1)}^4, \vec{I}_{(0,-1,1)}^5, \vec{I}_{(1,-1,0)}^6$), e 3 vetores nulos ($\vec{I}_{(0,0,0)}^{7,8,9}$), sendo inseridos na Tabela 2.3 os vetores com as respectivas correntes resultantes e tensão no barramento CC.

Os vetores do RS tem por simbologia $\vec{I}_{(leg_a, leg_b, leg_c)}^i$, onde:

- i é o número do vetor;
- $leg_{a,b,c}$, indica o estado dos braços do RS, podendo ter 3 estados:
 - * 1 para $S_{ap,bp,cp}$ fechada e $S_{an,bn,cn}$ aberta, como na Figura 2.9 (a);
 - * -1 para $S_{ap,bp,cp}$ aberta e $S_{an,bn,cn}$ fechada, como na Figura 2.9 (b);
 - * 0 para $S_{ap,bp,cp}$ aberta e $S_{an,bn,cn}$ aberta, como na Figura 2.9 (c);

Considerando o vetor girante no setor I ($-\pi/6 \leq \varphi_i \leq \pi/6$) e $T_s/2$, a corrente de referência é formada como ilustrado na Figura 2.11 (b), logo:

$$\vec{i}^* = \delta_{(1,-1,1)}^{I6} \vec{I}_{(1,-1,0)}^6 + \delta_{(1,0,-1)}^{I1} \vec{I}_{(1,0,-1)}^6 \quad (2.9)$$

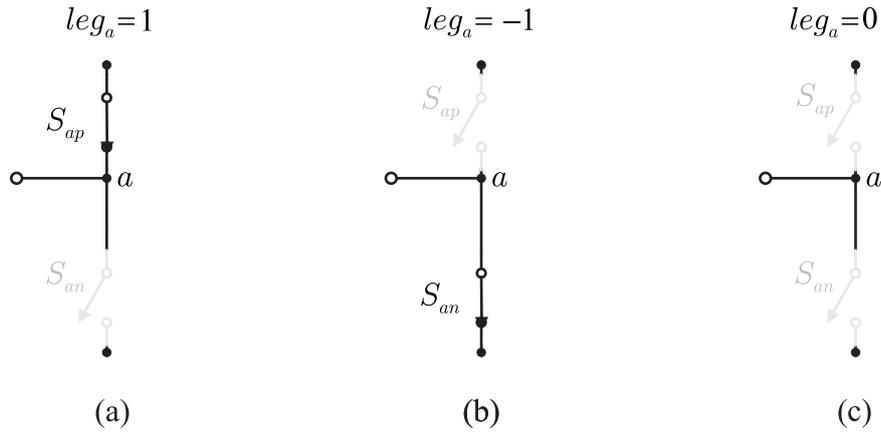
sendo

$$\delta_{(1,-1,1)}^{I6} = \frac{\hat{I}^*}{i_{bar}} \sin\left(\frac{\pi}{6} + \varphi_i\right) \quad (2.10)$$

Tabela 2.3: Vetores ($\vec{I}_{(Leg_a, Leg_b, Leg_c)}^i$): com as respectivas correntes $i_{a,b,c}$, tendo por referência i_{bar} , e tensões no DC-link v_{bar} .

Vetor	$\vec{I}_{(leg_a, leg_b, leg_c)}^i$	i_a	i_b	i_c	v_{bar}
I	$\vec{I}_{(1,0,-1)}^1$	i_{bar}	0	$-i_{bar}$	v_{ac}
II	$\vec{I}_{(0,1,-1)}^2$	0	i_{bar}	$-i_{bar}$	v_{bc}
III	$\vec{I}_{(-1,1,0)}^3$	$-i_{bar}$	i_{bar}	0	v_{ba}
IV	$\vec{I}_{(-1,0,1)}^4$	$-i_{bar}$	0	i_{bar}	v_{ca}
V	$\vec{I}_{(0,-1,1)}^5$	0	$-i_{bar}$	i_{bar}	v_{cb}
VI	$\vec{I}_{(1,-1,0)}^6$	i_{bar}	$-i_{bar}$	0	v_{ab}

Figura 2.9: As posições das chaves, para os braços do RS, utilizados na definição do diagrama vetorial, e os respectivos vetores ($\vec{I}_{(leg_a, leg_b, leg_c)}^i$).



$$\delta_{(1,0,-1)}^{I1} = \frac{\hat{I}^*}{i_{bar}} \sin\left(\frac{\pi}{6} - \varphi_i\right) \quad (2.11)$$

Para manter o máximo índice de transferência de tensão, não é aplicado vetor nulo, sendo assim os *duty cycles*, $\delta_{(1,-1,1)}^{I6}$ e $\delta_{(1,0,-1)}^{I1}$, são recalculados, respectivamente como:

$$\begin{aligned} d_{ab}^{I6} &= -\frac{v_b}{v_a} \\ d_{ac}^{I1} &= -\frac{v_c}{v_a} \end{aligned} \quad (2.12)$$

Além de garantir o máximo índice de transferência de tensão, esse artifício permite que a corrente no barramento (i_{bar}) seja imposta pela carga. Também mantém uma relação ôhmica, entre as correntes de entrada $i_{a,b,c}$, e as respectivas tensões de entrada $v_{a,b,c}$.

O valor médio do link CC \bar{v}_{bar} pode ser definido como:

$$\begin{aligned}\bar{v}_{bar} &= (v_a - v_b)d_{(1,-1,1)}^{I6} + (v_a - v_c)d_{(1,0,-1)}^{I1} \\ &= \frac{3\widehat{V}_i^2}{2v_a}\end{aligned}\quad (2.13)$$

Considerando o sistema de referência de saída trifásico:

$$\begin{aligned}v_A^* &= \widehat{V}_o^* \cos(\omega_o t) \\ v_B^* &= \widehat{V}_o^* \cos\left(\omega_o t - \frac{2\pi}{3}\right) \\ v_C^* &= \widehat{V}_o^* \cos\left(\omega_o t + \frac{2\pi}{3}\right)\end{aligned}\quad (2.14)$$

com frequência angular ω_o e amplitude \widehat{V}_o .

O vetor girante do sistema é definido como:

$$\begin{aligned}\vec{v}^* &= v_A^* + v_B^* e^{j2\pi/3} + v_C^* e^{-j2\pi/3} \\ &= \widehat{V}^* e^{j\omega_o t} = \frac{3}{2} \widehat{V}_o^* e^{j\omega_o t}\end{aligned}\quad (2.15)$$

onde \widehat{V}^* é valor absoluto, e frequência angular ω_o .

Considerando que \vec{v}^* é contante num período PWM, e que pode ser obtido a partir da soma de dois vetores adjacentes ($\vec{V}_{(qAqBqC)}^k$ e $\vec{V}_{(qAqBqC)}^l$), e $k = 1, \dots, 6$ e $l = k+1$ se $k \leq 5$; e $l = 1$ se $k = 6$ (ver Tab. 2.4). Considerando o intervalo $\varphi_o \in (0 \dots \pi/3)$, \vec{v}^* será formado pelos vetores $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$. Logo, a partir da Fig. 3.5 (d), é possível definir a seguinte equação:

$$\vec{v}^* = \delta_{(100)}^{V1} \vec{V}_{(100)}^1 + \delta_{(110)}^{V2} \vec{V}_{(110)}^2 \quad (2.16)$$

Além disso, o sistema de vetores, pode ser escrito a partir da identidade trigonométrica:

$$\frac{\widehat{V}^*}{\sin\left(\frac{2\pi}{3}\right)} = \frac{|\vec{V}_{(100)}^1| \delta_{(100)}^{V1}}{\sin(\pi/3 - \varphi_o)} = \frac{|\vec{V}_{(110)}^2| \delta_{(110)}^{V2}}{\sin(\varphi_o)} \quad (2.17)$$

Sendo assim, os *duty cycles* dos dois vetores ativos $\vec{V}_{(100)}^1$ and $\vec{V}_{(110)}^2$, são definidos respectivamente como:

$$\delta_{(100)}^{V1} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\pi/3 - \varphi_o) \quad (2.18)$$

$$\delta_{(110)}^{V2} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\varphi_o) \quad (2.19)$$

Sendo, o *duty cycle* referente ao vetor nulo $\vec{V}_{(111)}^7$:

$$\delta_{(111)}^{V7} = (1 - \delta_{(100)}^{V1} - \delta_{(110)}^{V2}) \quad (2.20)$$

Obtidos os *duty cycles* dos estgios retificador e inversor separadamente, agora deve ser realizado a relaao entre estes, para garantir a comutaao do estgio retificador com $i_{bar} = 0$.

Considerando o intervalo $t_\mu = 0 \dots T_s/2$, este deve ser dividido em duas sequncias, como ilustrado na Figura 2.10. A sequncia I, tem por *duty cycles* $\delta_{100,ab}$, $\delta_{110,ab}$, e $\delta_{111,ab}$, sendo definidos, matematicamente, como:

$$\delta_{100,ac} = d_{ac}^{I1} \delta_{(100)}^{V1} \quad (2.21)$$

$$\delta_{110,ac} = d_{ac}^{I1} \delta_{(110)}^{V2} \quad (2.22)$$

$$\delta_{111,ac} = d_{ac}^{I1} \delta_{(111)}^{V7} \quad (2.23)$$

e correspondem, respectivamente, aos tempos $\tau_{100,ac}$, $\tau_{110,ac}$ e $\tau_{111,ac}$.

A sequncia II, tem por *duty cycles* $\delta_{100,ab}$, $\delta_{110,ab}$, e $\delta_{111,ab}$, sendo definidos como:

$$\delta_{111,ab} = d_{ab}^{I6} \delta_{(111)}^{V7} \quad (2.24)$$

$$\delta_{110,ab} = d_{ab}^{I6} \delta_{(110)}^{V2} \quad (2.25)$$

$$\delta_{100,ab} = d_{ab}^{I6} \delta_{(100)}^{V1}. \quad (2.26)$$

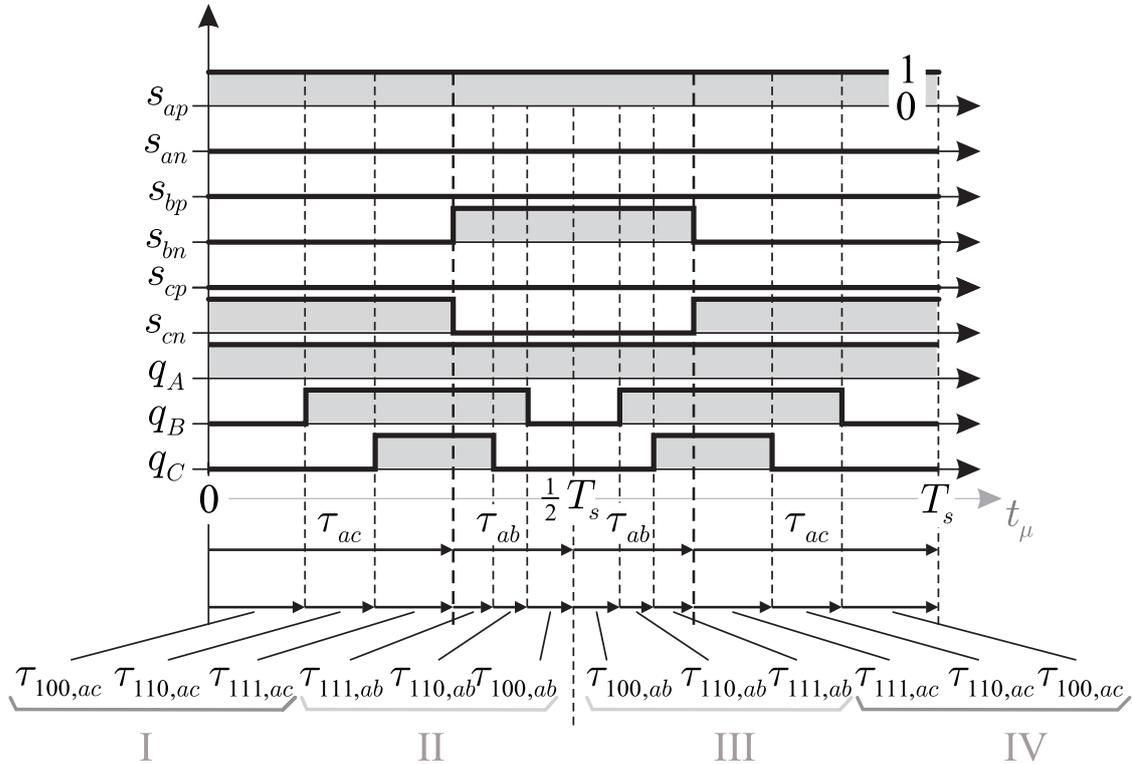
e correspondem, respectivamente, aos tempos $\tau_{111,ab}$, $\tau_{110,ab}$ e $\tau_{100,ab}$.

Neste sentido,  possvel observar a partir da Figura 2.10, que no intervalo de $t_\mu = 0 \dots \tau_{ac}$, referente a sequncia I, no estgio retificador,  aplicado o vetor $\vec{I}_{(1,0,-1)}^1$, enquanto no estgio inversor  aplicado a sequncia $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, com os respectivos tempos $\tau_{100,ac} - \tau_{110,ac} - \tau_{111,ac}$. No intervalo de $t_\mu = \tau_{ac} \dots \tau_{ab}$, referente a sequncia II, no estgio retificador,  aplicado o vetor $\vec{I}_{(1,-1,0)}^6$, enquanto no estgio inversor  aplicado a sequncia $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os respectivos tempos $\tau_{111,ab} - \tau_{110,ab} - \tau_{100,ab}$. Sendo assim,  possvel concluir que s ocorreu a comutaao do estgio retificador, $\vec{I}_{(1,0,-1)}^1 - \vec{I}_{(1,-1,0)}^6$, enquanto estava sendo aplicado o vetor nulo, $\vec{V}_{(111)}^7$, no estgio inversor, o que assegura o *zero dc-link current commutation*.

Tabela 2.4: Vetores ($\vec{V}_{(q_Aq_Bq_C)}^i$) com os respectivos valores resultantes

Vetor	$\vec{V}_{(q_Aq_Bq_C)}^i$	$V_\alpha^i + jV_\beta^i$	$\hat{V}e^{j\phi_o}$
0	$\vec{V}_{(000)}^0$	0	0
I	$\vec{V}_{(100)}^1$	$\frac{2}{3}V_{cc}$	$(\frac{2}{3}V_{cc})e^{j0}$
II	$\vec{V}_{(110)}^2$	$(\frac{1}{3} + j\frac{\sqrt{3}}{3})V_{cc}$	$(\frac{2}{3}V_{cc})e^{j\pi/3}$
III	$\vec{V}_{(010)}^3$	$(-\frac{1}{3} + j\frac{\sqrt{3}}{3})V_{cc}$	$(\frac{2}{3}V_{cc})e^{j2\pi/3}$
IV	$\vec{V}_{(011)}^4$	$-\frac{2}{3}V_{cc}$	$(\frac{2}{3}V_{cc})e^{j\pi}$
V	$\vec{V}_{(001)}^5$	$(-\frac{1}{3} - j\frac{\sqrt{3}}{3})V_{cc}$	$(\frac{2}{3}V_{cc})e^{j4\pi/3}$
VI	$\vec{V}_{(101)}^6$	$(\frac{1}{3} - j\frac{\sqrt{3}}{3})V_{cc}$	$(\frac{2}{3}V_{cc})e^{j5\pi/3}$
VII	$\vec{V}_{(111)}^7$	0	0

Figura 2.10: Exemplo de chaveamento do estágio retificador e inversor para $\varphi_i \in (-\pi/6 \dots \pi/6)$ e $\varphi_o \in (0 \dots \pi/3)$.



Adaptado de (KOLAR, SCHAFMEISTER, ROUND e ERTL, 2007)

Figura 2.11: Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas corrente de entrada $i_{a,b,c}$, 6 vetores e setores, (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{I}_{(1,-1,0)}^6$ e $\vec{I}_{(1,0,-1)}^1$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(1,-1,0)}^{I6}$ and $\delta_{(1,0,-1)}^{I1}$, (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$.

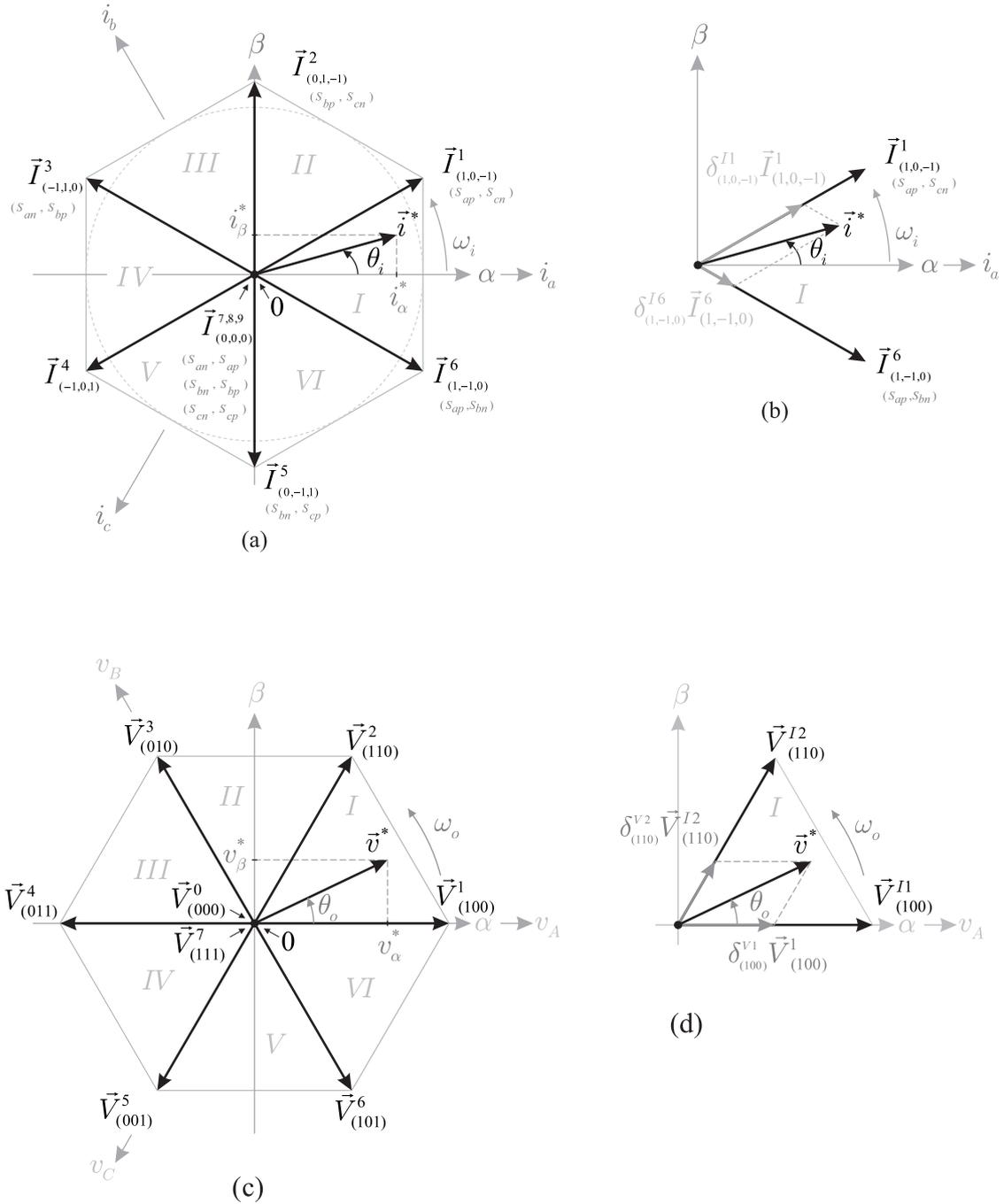


Tabela 2.5: Parâmetros de simulação

Parâmetro	Valor	Descrição
$C_{1,2}$	$7.5 \mu F$	Filtro capacitivo AC
f_i	$50 Hz$	Frequência de entrada f_i
\hat{V}_i	$220\sqrt{2} V$	Amplitude de tensão da fonte AC
f_o	$100 Hz$	Frequência da saída
\hat{V}_o^*	$110\sqrt{2} V$	Amplitude da tensão de referência de saída
R_o	8Ω	Resistência da carga
L_o	$5 mH$	Indutância da carga
f_{s_i}	$25 kHz$	Frequência de chaveamento do estágio retificador

2.2.3 Resultados de Simulação

Os resultados de simulação foram inseridos nesta seção, de forma a validar a teoria sobre a topologia convencional dos conversores matriciais indiretos. Na Tabela 2.5, foram listados, detalhados e definidos os componentes e parâmetros utilizados na simulação. As simulações foram realizadas no MATLAB[®]/Simulink MATLAB[®], no qual usou-se a biblioteca SimPowerSystems[™].

As formas de onda de corrente foram inseridas na Figura 2.12. A tensão no link CC é formada a partir do chaveamento de duas tensões: para $\varphi_i \in (0 \dots \pi/3)$, por exemplo, a partir de $v_{bar} = v_{ac}$ e $v_{bar} = v_{ab}$. A tensão média do link cc \bar{v}_{bar} , tem o menor valor igual a $1.5 \hat{V}_i$. A corrente média do link CC \bar{i}_{bar} é espelhada em relação a \bar{v}_{bar} , o que reflete em uma potência constante no link CC. O chaveamento do RS em conjunto com IS, sintetizou uma tensão com frequência fundamental igual a da referência, ou seja 100 Hz, e conseqüentemente, a corrente de saída i_A é essencialmente senoidal.

Os espectros da corrente de entrada i_a , tensão de saída v_A e corrente i_A na fase A (obtidos a partir da simulação com os parâmetros da Tabela 2.5) foram ilustrados na Figura 2.13. A corrente de entrada i_a é composta, basicamente, pela frequência desejada (50 Hz), e algumas

harmônicas de alta ordem. A tensão de saída v_A , permanece senoidal com harmônicas de alta ordem, o que reflete em um espectro similar de corrente de saída i_A .

Os valores de THD (Figura 2.13) da: corrente de entrada i_a é de 1.37 %; tensão de saída v_A é de 1.21 % e WTHD de 0.72 %; corrente de saída i_A é de 0.44 %. Esses valores mostram a energia processada foi de excelente qualidade, mantendo o padrão da norma IEE 519.

Figura 2.12: Resultados de simulação, referentes a topologia convencional dos conversores matriciais indiretos, a partir dos dados da Tabela 2.5.

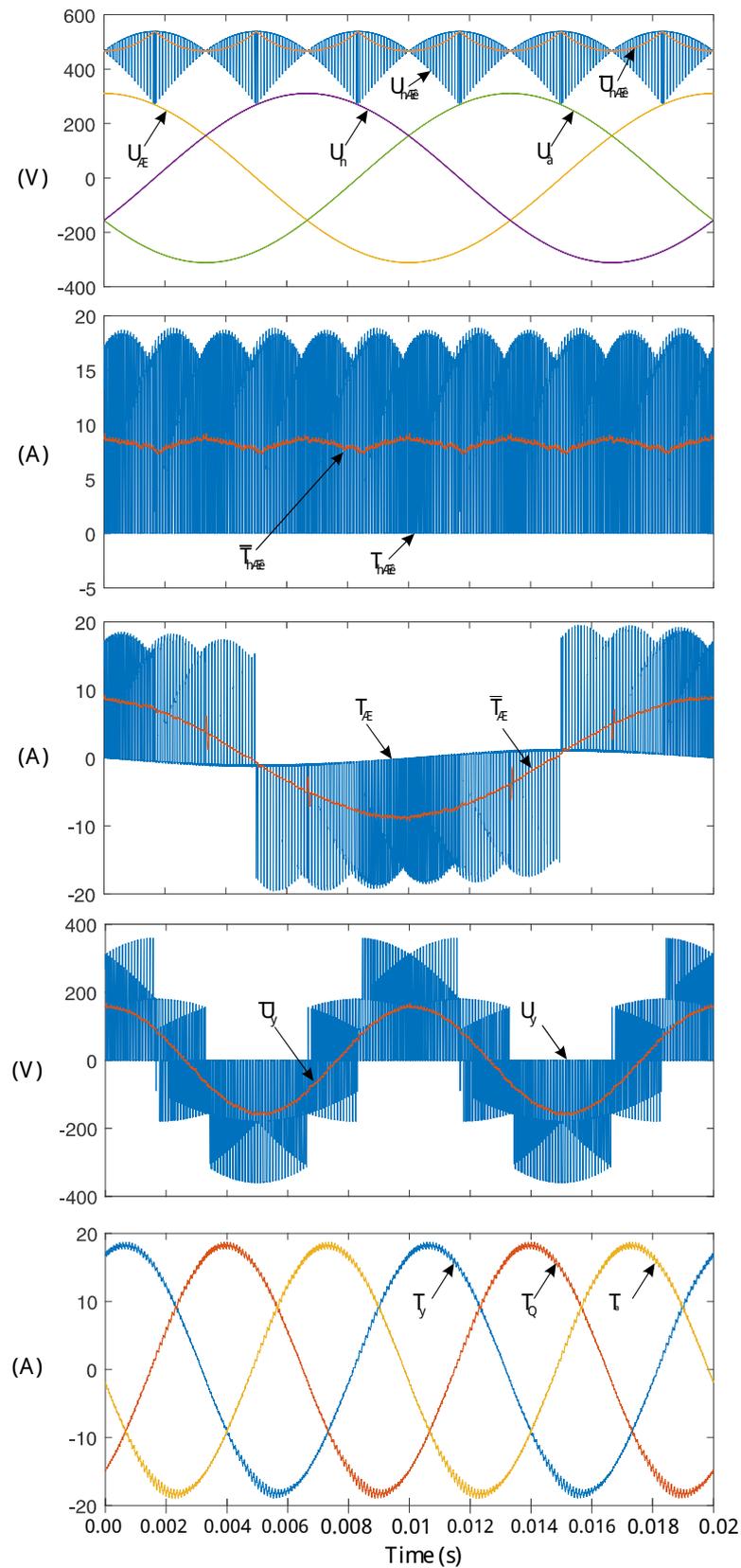
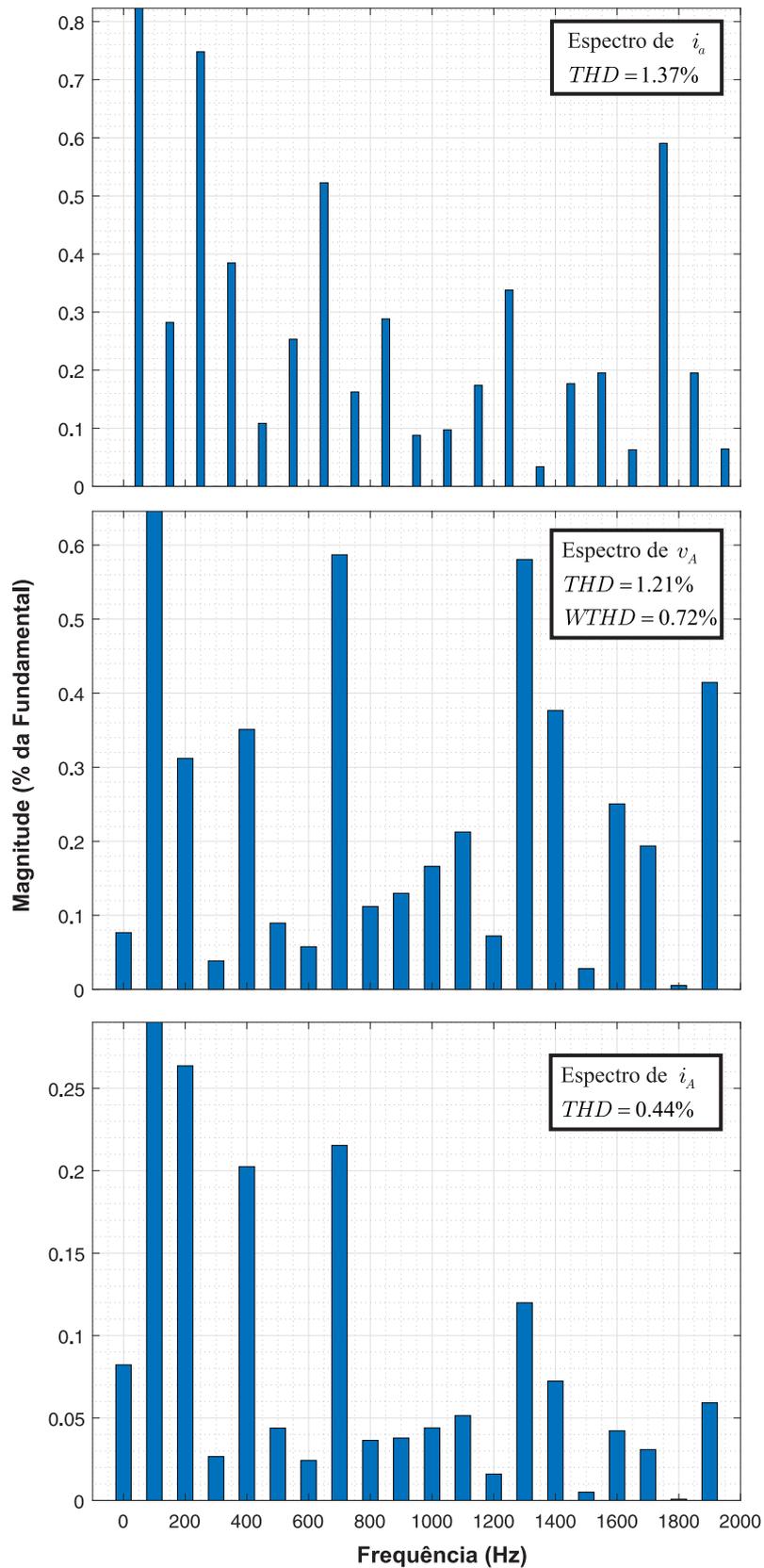


Figura 2.13: Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_a , tensão de saída v_A e corrente de saída i_A .



3

Topologia Proposta: Two-to-Three-Phase AC-AC IMC with Open-end Rectifier Stage

3.1 Introdução

Os conversores matriciais (MC) têm por grande mérito conectar diretamente a fonte a carga sem nenhum link CC, o que implica em um sistema sem elementos de armazenamento de energia, esses são pesados e grandes, quando comparados ao volume total do conversor. As principais características dos MCs são: circuito de potência compacto e simples; geração de tensão de saída com amplitude e frequência arbitrárias; correntes de entrada e saída senoidais; operação com fator de potência unitário. Vale salientar, que as topologias de MCs podem ter fluxo de potência bidirecional. Essas características, tornam a topologia de grande interesse não só para a indústria, mas para aplicações militares e uso na geração distribuída de energia ([RODRIGUEZ et al., 2011](#)).

O estudo sobre os MCs só obteve um significativo avanço graças ao trabalho de Venturini e Alesina ([VENTURINI, 1980](#)), nesse foi introduzido o nome "Matrix Converter", bem como um profundo e relevante estudo matemático sobre esse tipo de conversores. Desde tal momento, a topologia não conseguiu alcançar em larga escala a indústria, sendo vista como uma tecnologia para o futuro, contudo os avanços recentes da tecnologia dos semicondutores, possibilitaram a fabricação de um conversor com baixo custo e alto desempenho. Uma das

pioneiras em fabricação de MCs, em larga escala, é a empresa Yasaka (SWAMY e KUME, 2008), (YAMAMOTO et al., 2011).

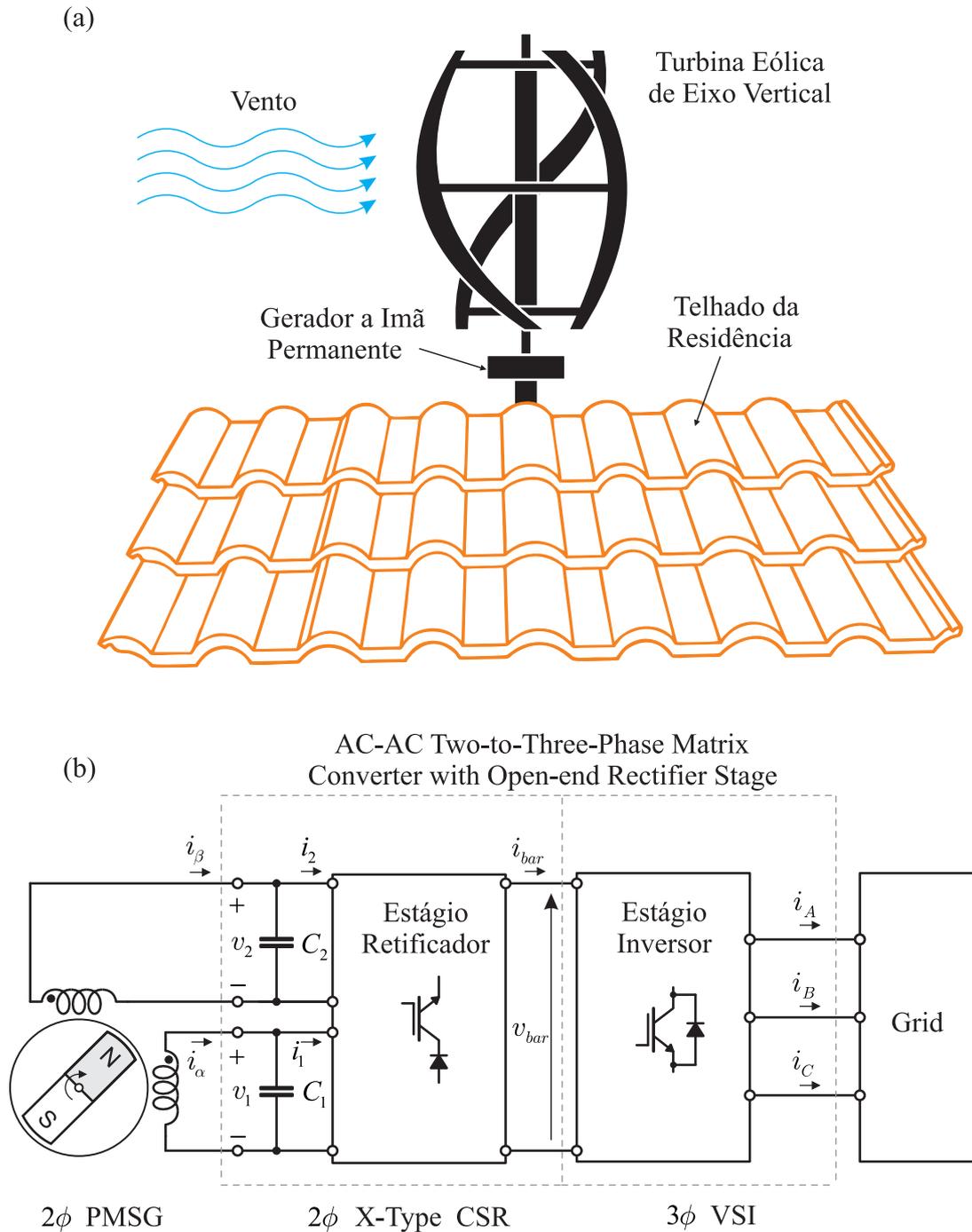
Os esquemas de modulação do MCs podem ser classificados como conversão direta de frequência ou conversão indireta de frequência. No esquema de modulação indireta de frequência, o CMC é dividido de modo fictício, em dois estágios, o primeiro um retificador alimentado por tensão, o segundo um estágio inversor com correntes impressas pela carga, sendo basicamente um BBC com um link CC virtual. O esquema de modulação indireta deu origem a uma categoria dos MCs, o Indirect Matrix Converter (IMC), esse é a implementação física do conceito realizado a partir da modulação indireta. Os IMCs detêm as mesmas características dos MCs citados no primeiro parágrafo deste capítulo, o grande mérito desta topologia é a fácil implementação, quando comparada com a topologia clássica dos MCs.

A pesquisa dos MCs foi focada, por muito tempo no desenvolvimento de esquemas de modulação e geração digital de PWM, que sanassem os problemas de ordem práticas dos MCs, que tinham, no geral, a meta de garantir que não ocorressem sobrecorrente ou spikes de tensão. Contudo, o mesmo interesse não ocorreu para o desenvolvimento de novas topologias de conversores matriciais, até o trabalho de Kolar (KOLAR et al., 2007). Nesse foram desenvolvidas novas topologias, com o número reduzido de chaves, e com mesma funcionalidade dos MCs. Desde então, novas topologias vêm sendo desenvolvidas para diversas aplicações, como por exemplo, no trabalho realizado por Mohapatra (MOHAPATRA e MOHAN, 2006), no qual é desenvolvido um conversor para alimentar motores com terminais abertos.

Neste trabalho é proposta uma nova topologia derivada dos conversores matriciais indiretos, intitulado como *Two-to-Three-Phase Matrix AC-AC Indirect Converter with Open-end Rectifier Stage* (Figura 3.2). O conversor é alimentado por uma fonte bifásica, o estágio retificador possui os terminais abertos, o que permite um maior aproveitamento da tensão de entrada, vale salientar que nunca houve um trabalho sobre MCs com o estágio retificador com terminais abertos. O estágio inversor consiste num típico VSI trifásico de dois níveis, que pode ser implementado por um *six-pack power module*, o que implica em um conversor com maior densidade, quando comparado a realização com IGBTs e diodos separadamente.

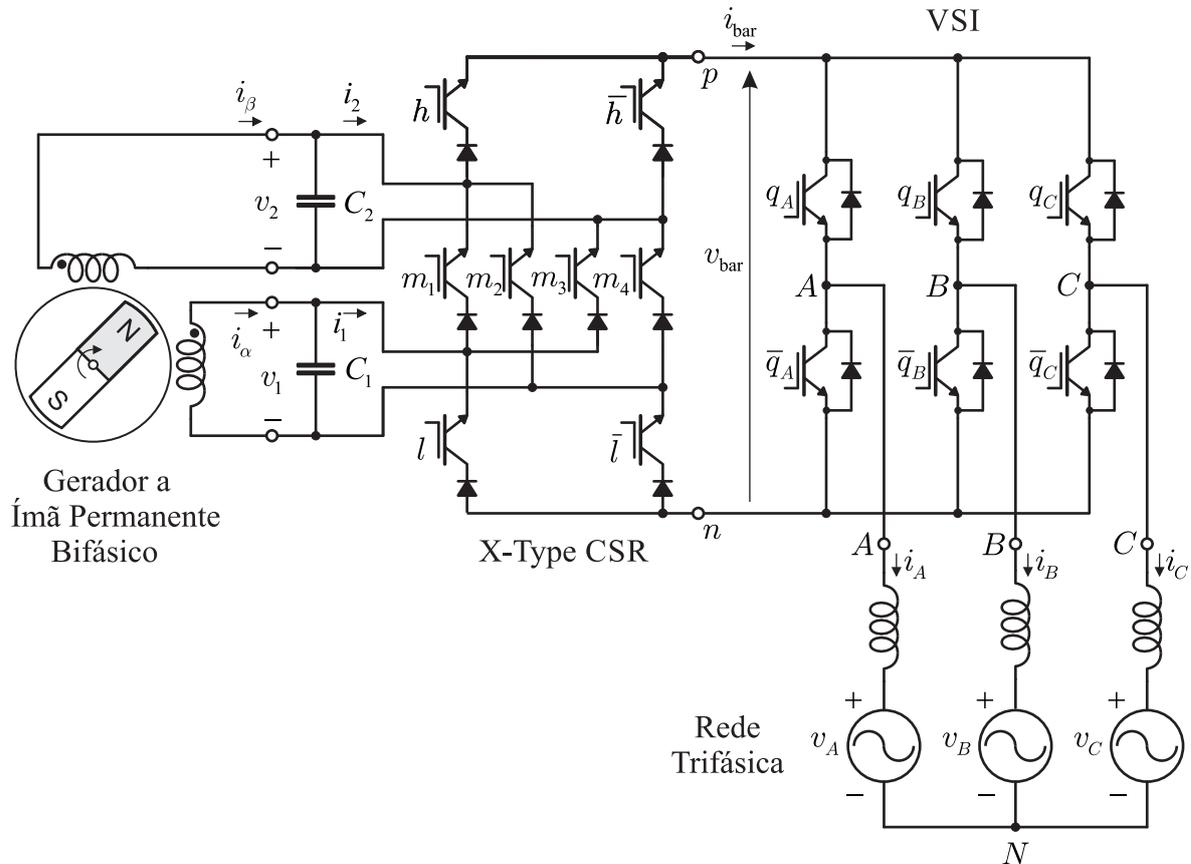
Sistemas bifásicos são uma alternativa para soluções aplicações de baixa e média potên-

Figura 3.1: Aplicação proposta: (a) Turbina eólica de eixo vertical de baixa potência usada na geração distribuída, (b) e topologia proposta aplicado ao sistema.



cia. Nessas são utilizados um número menor ou igual de componentes quando comparados a soluções trifásicas, e possuem maior densidade de potência que conversores monofásicos (COSTA et al., 2018). A aplicação aqui proposta na Seção 3.3 tem como base um sistema de geração eólico de pequena escala de baixo custo (Figura 3.1).

Figura 3.2: Topologia proposta: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage.



3.2 Topologia Proposta: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage

Nesta seção, é apresentada a topologia proposta, o funcionamento, e as características das correntes de entrada $i_{1,2}$, tensões de saída $v_{A,B,C}$, filtros de entrada $C_{1,2}$.

A topologia clássica dos MCs, é chamada na literatura de *Convnetional/Direct Matrix Converter* (CMC) (POPOW, 1974), (GYUGYI e PELLY, 1976), (ZIEGLER et al., 2004), sendo os esquemas de modulação da mesma classificados como diretos ou indiretos. No indirect frequency-conversion squeme (IFCS) (HUBER e BOROJEVIC, 1995), (ZIOGAS, KHAN e RASHID, 1986b) a topologia clássica dos MCs é dividida em dois estágios conectados por um link CC fictício, sendo o estágio de entrada um retificador alimentado em tensão, e o estágio de saída, um típico conversor fonte de tensão trifásico de dois níveis, com as correntes de saída impostas pela carga. Os conversores matriciais indiretos (HOLTZ e

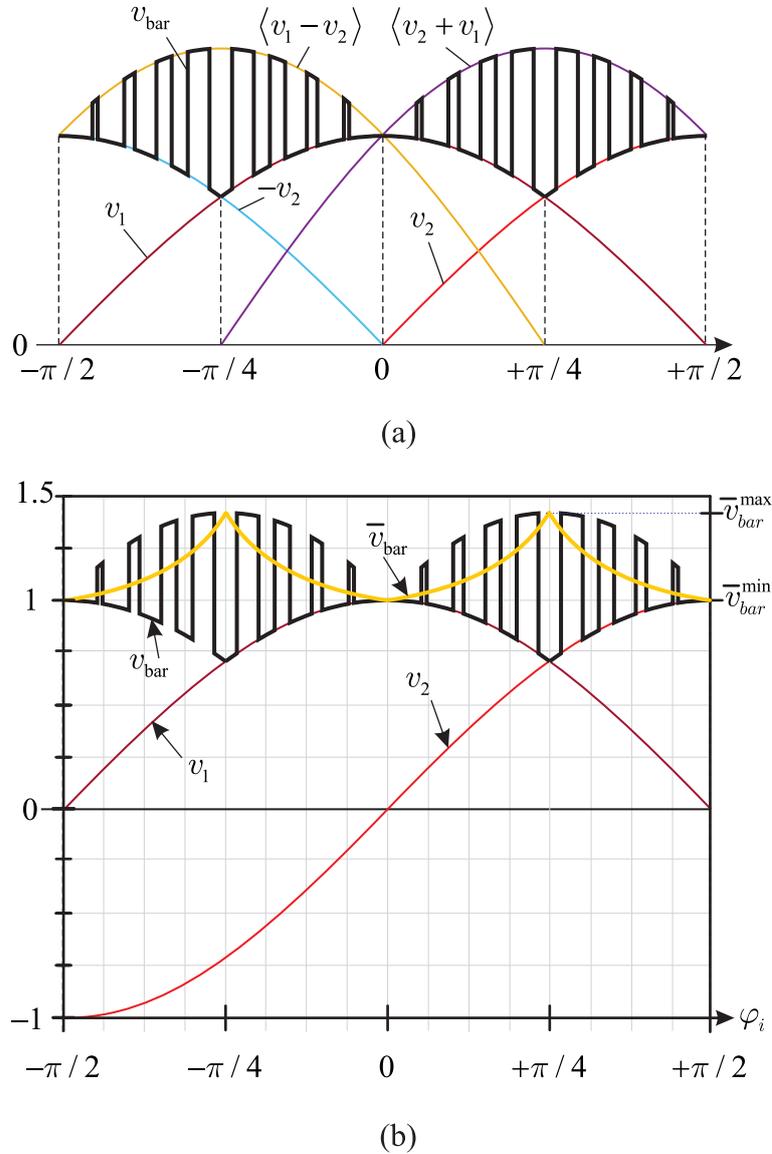
BOELKENS, 1989), (MINARI, SHINOHARA e UEDA, 1993), (WEI e LIPO, 2001) surgiram a partir da IFCS, sendo estes a implementação física desse esquema de modulação. Além disso, possuem a mesma funcionalidade dos CMCs. Os IMCs tem por méritos, quando comparados ao CMCS: fácil implementação prática; o estágio inversor pode ser implementado com um six-pack power module, o que implica em uma maior densidade de potência.

A topologia proposta Two-to-Three-Phase Matrix Converter with Open-end Rectifier Stage ($2\phi 3\phi$ IMC-ORS) (Figura 3.2), é derivada do IMC, sendo assim, o conversor é dividido em dois estágios, como pode ser observado na Figura 3.1: o estágio retificador (RS) é um Two-Phase X-Type Current Source Rectifier (VITORINO et al., 2015), (VITORINO et al., 2014), sendo implementado por 8 IGBTs e 8 diodos ou por 8 RBIGBTs; o estágio inversor (IS) é formado por um VSI trifásico de três braços de dois níveis, a partir de 8 chaves, com a configuração IGBT com diodo em anti-paralelo, ou alternativamente por um *six-pack power module*.

O funcionamento da topologia proposta é descrito aqui, considerando cada estágio separadamente. O estágio retificador tem como carga o estágio inversor, esse irá impor a corrente instantânea do link CC (i_{bar}), sendo essa formada por fragmentos das correntes de entrada ($i_{1,2}$), a partir da comutação imposta ao RS, por consequência a tensão do barramento CC (v_{bar}) é formada por fragmentos das tensões fase-fase ($v_{bar} = v_p - v_n$), dos capacitores de entrada ($C_{1,2}$). O barramento CC será formado por dois níveis dentro de um período de chaveamento (T_s). Por exemplo, no período $\varphi_i = 0 \dots \pi/4$ (Figura 3.3), v_{bar} é formada por segmentos das tensões de entrada $v_1 = \widehat{V}_i \cos(\omega_i t)$ and $v_2 = \widehat{V}_i \sin(\omega_i t)$, onde são formados dois níveis durante T_s : $v_{bar} = v_2 + v_1$ e $v_{bar} = v_1$, sendo a tensão v_1 grampeada, devido a esta possuir o maior valor absoluto, dentro do intervalo em questão. A formação do link CC, aqui descrita, é realizada a partir de v_{bar} com *the highest phase-phase voltages*.

O estágio inversor tem por fonte de alimentação a tensão do barramento CC (v_{bar}), essa formada por segmentos das tensões fase-fase dos capacitores de entrada ($C_{1,2}$), como ilustrado na Figura 3.3, além disso $i_{1,2}$ são impostas pelas correntes solicitadas pela carga $i_{A,B,C}$, devido a modulação utilizada nesse trabalho, o que será abordado em mais detalhes, na Seção 3.5. Vale salientar, que na análise do conversor para a implementação das modulações, primeiramente é considerado o funcionamento dos dois estágios separadamente, depois deve ser considerado o conversor como um único.

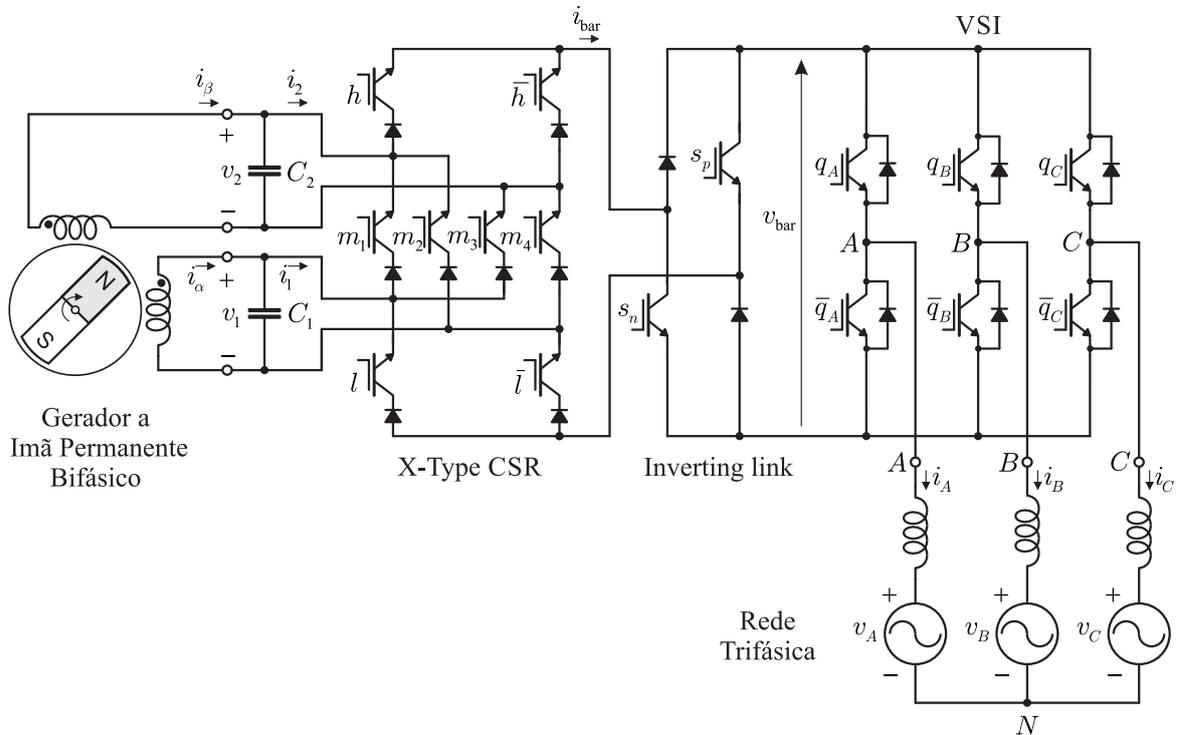
Figura 3.3: Tensão no DC-link v_{bar} : (a) formação a partir da maior tensão fase-fase, (b) sistema normalizado de tensão de entrada $v_{1,2}$, tensão média \bar{v}_{bar} , valor médio máximo \bar{v}_{bar}^{max} , valor médio mínimo \bar{v}_{bar}^{min} que corresponde a \tilde{V}_i .



Para a aplicação na Seção 3.3, a topologia proposta necessita apenas de um pequeno filtro capacitivo da rede. Contudo, o filtro de entrada, pode ser, por exemplo, do tipo LC.

As correntes de entradas são puramente senoidais, com apenas harmônicas de alta ordem. As tensões de saída do conversor $v_{A,B,C}$ podem assumir qualquer tensão de entrada $v_{1,2}$, logo os valores não são invariantes no tempo, o que implica numa redução de harmônicas de chaveamento, quando comparado com um clássico VSI, que só possui dois valores

Figura 3.4: Topologia proposta (Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage) com solução bidirecional de potência, onde é adicionado um *inverting link* ao estágio retificador.



discretos. Logo, as tensões de saída $v_{A,B,C}$, do $2\phi 3\phi$ IMC-ORS, podem ser senoidais, com apenas harmônicas de alta ordem, acima ou ao redor da frequência de chaveamento.

A configuração da topologia proposta é do tipo unidirecional de potência, no sentido gerador a rede trifásica. Contudo é possível tornar, a topologia proposta, do tipo bidirecional de potência, adicionando um *inverting link* (IL) ao estágio retificador, como ilustrado na Figura 3.4. O sentido do fluxo será realizado a partir do controle das chaves s_p , e s_n .

3.3 Aplicação: Sistema de Micro-Geração de Energia Distribuída

Nesta seção, é descrito o sistema na qual a nova topologia é aplicada, sendo também dissertado, sobre as motivações do uso de cada parte integrante do projeto.

A aplicação, aqui proposta, é um sistema de conversão de energia eólica de pequena escala, onde é ilustrado na Figura 3.1 (a) a instalação, e o sistema de potência na Figura 3.1 (b). Os desafios técnicos desse tipo de projeto são o *design*, aceitação, e disponibilidade

de tecnologias de baixo custo, para instalação e uso de micro-rede. (GUI, KIM e CHUNG, 2017). O sistema é composto por: turbina eólica de eixo vertical (VAWT); gerador a imã permanente com terminais abertos; e a topologia proposta (*Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*).

Recentemente, sistemas de conversão de energia eólica de pequena escala, vêm se desenvolvendo rapidamente para sistemas de conexão com a rede, ou mesmo geração isolada. Assim, o uso de turbinas pequenas vem se tornando atrativo, para suprir parcialmente demandas de energia em residências, prédios, comércios e fazendas. As turbinas usadas em tais aplicações podem variar em tamanho de 0.4 a 100 kW, dependendo da quantidade de eletricidade que se deseja gerar. Nesse sentido, foi considerado que o tipo de turbina que melhor se encaixa no sistema, é a VAWT, pois: não necessita de alinhamento com o vento; possibilidade de instalação do gerador mais próximo do solo, o que implica em uma maior facilidade de instalação, manutenção, além de exigir menos da estrutura do poste; e um sistema silencioso. Sendo essas características da VAWT, como vantagens face a turbina eólica de eixo horizontal (HAWT). Outro ponto relevante, é que a VAWT é um sistema, relativamente pouco explorado, podendo gerar excelentes retornos financeiros com o desenvolvimento dessa tecnologia (SILVA, 2011).

A faixa de potência do sistema (0.4 a 100 kW) habilita o uso de máquinas bifásicas como uma alternativa viável e interessante, para sistemas de conversão de energia eólica de pequena escala, devido as suas naturezas de baixa potência, justificando assim o sistema bifásico-trifásico.

Imãs permanentes estão sendo utilizados para substituir as bobinas de excitação de máquinas síncronas, devido ao fato da redução do preços dos imãs e a melhoria das características magnéticas desses materiais. Excitação com imã permanente, permite utilizar melhor os passos de polos nos geradores, quando comparados a geradores convencionais, desta forma, essas máquinas podem ser dimensionadas para girar em velocidades de 20-200 r/min, o que as tornam menores em tamanho e a utilizarem velocidades de ventos mais baixas (DA COSTA BAHIA et al., 2017), (DA COSTA BAHIA et al., 2016). Quanto ao estudo das máquinas bifásicas: em (BLAABJERG et al., 2004) foi explorado o acionamento de máquinas de indução bifásicas, com o objetivo de investigar, as questões pouco abordadas pela academia no acionamento a velocidade variável de máquinas bifásicas; já se tratando

do gerador a imã permanente, o trabalho publicado em (ORLANDO et al., 2013) estuda as questões que envolvem o controle de sistemas de geração eólica de baixa potência, aplicados a geração distribuída.

Conversores com número reduzido de chaves controladas, podem ser uma opção para resolver o dilema entre o custo e a ciência do conversor, uma vez que poucas chaves tornam o sistema mais barato, e ainda se é possível obter baixa distorção harmônica na corrente e baixas perdas. Nesse sentido foi escolhido um conversor com entrada bifásica, no intuito de diminuir o número de componentes quando comparado a um sistema de entrada trifásico. Além disso, o sistema bifásico possibilita uma maior densidade de potência, quando comparado ao monofásico.

3.4 Esquema de chaveamento: *Zero dc-link Current Commutation*

A complexidade do esquema de comutação, sempre foi uma característica intrínseca as topologias clássicas dos conversores matriciais. Contudo os IMCs possuem um grau de liberdade peculiar a topologia, no qual é possível implementar um esquema de comutação relativamente simples, sendo este intitulado como *zero dc-link current commutation*, este veio criar um meio de solucionar os problemas de ordem prática dos MCs (*overvoltages* e *overcurrents*).

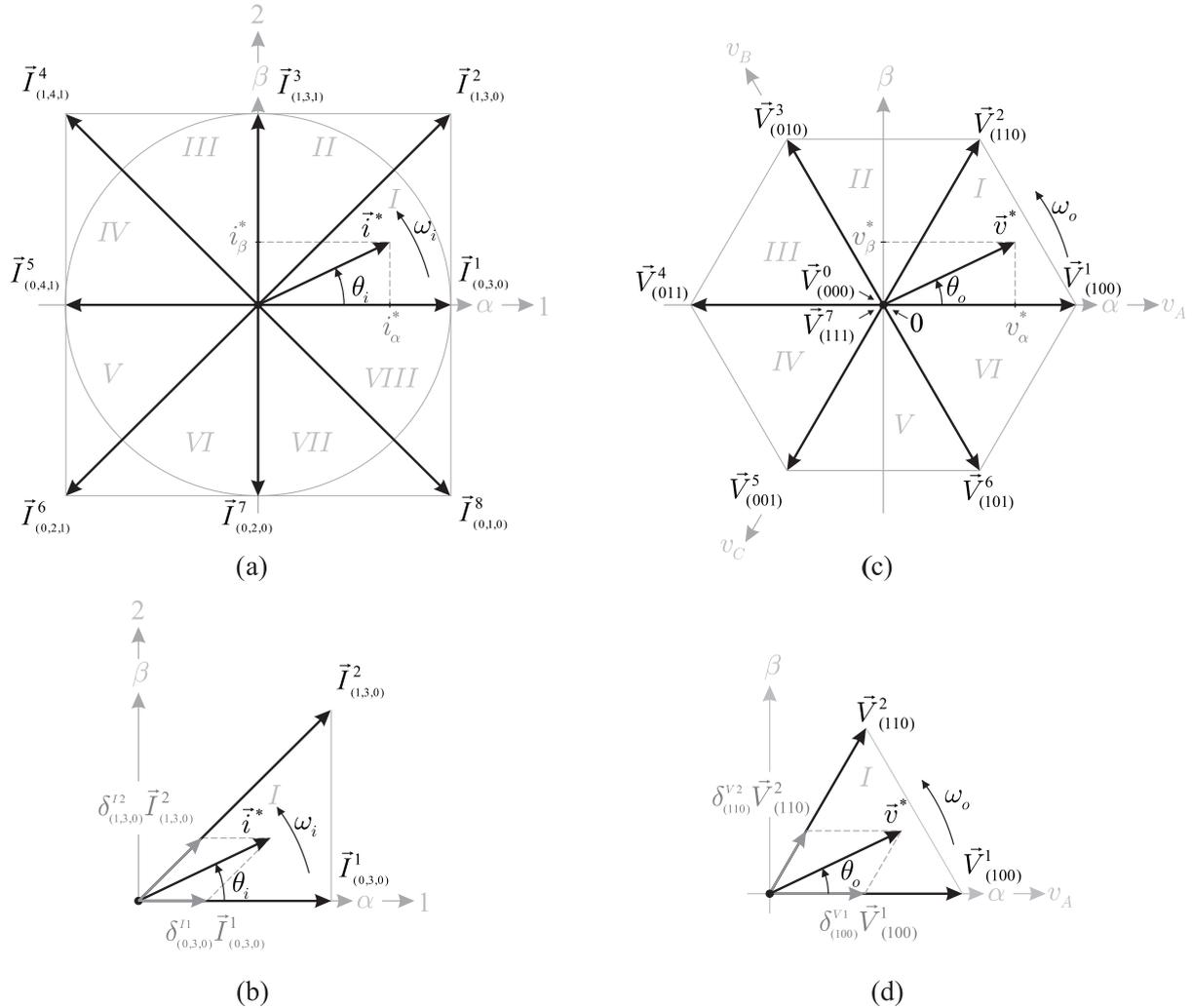
Na *zero dc-link current commutation* (ZCS), as chaves do estágio retificador só comutam, no estágio de roda livre do estágio do inversor, ou seja, nos vetores nulos do IS, o que evita *spikes* de tensão no conversor. Outro benefício do ZCS, é a significativa diminuição das perdas por chaveamento.

3.5 Modulação Vetorial SVPWM

A modulação vetorial SVPWM utilizada no conversor proposto, é a chave para a implementação do esquema de comutação ZCS. Nesse caso, o RS só é comutado no estágio de roda livre do IS. Além disso, só o IS possui estágio de roda livre.

A formação da tensão do link CC v_{bar} , corrente do link CC i_{bar} , e tensões $v_{A,B,C}$ e

Figura 3.5: Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 8 vetores e setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(0,3,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(0,3,0)}^{I1}$ and $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$.



correntes de saída $i_{A,B,C}$, serão realizadas de acordo com a Figura 3.6, para $\varphi_i \in (0 \dots \pi/4)$ e $\varphi_o \in (0 \dots \pi/3)$. Onde φ_i é o ângulo do sistema de entrada, e o de saída φ_o .

Sendo o sistema bifásico de entrada $v_{1,2}$:

$$\begin{aligned}
 v_1 &= \widehat{V}_i \cos(\omega_i t) \\
 v_2 &= \widehat{V}_i \sin(\omega_i t).
 \end{aligned}
 \tag{3.1}$$

com amplitude \widehat{V}_i com frequência angular ω_i .

Como definido anteriormente, apenas o IS possui tempo de roda livre. Logo, os *duty cycles* do estágio retificador $\delta_{(0,3,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (Figura 3.5 (b)) são redefinidos como d_1^{I1} e d_{12}^{I2} . Sendo assim, a soma desses escritas matematicamente como:

$$d_1^{I1} + d_{12}^{I2} = 1 \quad (3.2)$$

onde d_{12}^{I2} é correspondente a $v_{bar} = (v_1 + v_2)$, d_1^{I1} corresponde a $v_{bar} = v_1$, e os respectivos vetores são $\vec{I}_{(1,3,0)}^2$ e $\vec{I}_{(0,3,0)}^1$. É possível perceber, que v_1 é grampeada em um intervalo $\pi/4$, porque esse possui o maior valor absoluto durante o intervalo considerado, $\varphi_i \in (0 \dots \pi/4)$. Isto implica na maior disponibilidade de tensão no link CC, para a formação das tensões de saída. Vale salientar, que ao ser realizada a operação da Eq. (3.2), a carga conectada ao estágio inversor passa a impor a corrente do barramento CC (i_{bar}).

Considerando as correntes de entrada $i_{1,2}$, é possível determinar que:

$$\bar{i}_1 = (d_{12}^{I2} + d_1^{I1})\bar{i}_{bar} \quad (3.3)$$

$$\bar{i}_2 = d_{12}^{I2}\bar{i}_{bar} \quad (3.4)$$

logo, os *duty cycles* do RS são:

$$d_{12}^{I2} = \frac{\bar{i}_2}{\bar{i}_{bar}} = \frac{\bar{i}_2}{\bar{i}_1} \quad (3.5)$$

$$d_1^{I1} = 1 - d_{12}^{I2} = \frac{\bar{i}_1 - \bar{i}_2}{\bar{i}_1} \quad (3.6)$$

Para obter uma relação proporcional entre a tensão de saída e corrente, e conseqüentemente uma relação ôhmica, d_{12}^{I2} e d_1^{I1} são recalculados como:

$$d_{12}^{I2} = \frac{v_2}{v_1} \quad (3.7)$$

$$d_1^{I1} = \frac{v_1 - v_2}{v_1} \quad (3.8)$$

Considerando a simetria do sistema de entrada, os *duty cycles* do setores restantes do RS, podem ser obtidos usando essa análise.

A tensão média do link CC \bar{v}_{bar} , é escrita como:

$$\bar{v}_{bar} = (v_1 + v_2)d_{12}^{I2} + (v_1)d_1^{I1} \quad (3.9)$$

$$= \frac{v_2^2}{v_1} + v_1 \quad (3.10)$$

O diagrama vetorial do estágio retificador, pode ser observado na Figura 3.5, este possui 8 vetores ($\vec{I}_{(h,m,l)}^i$) e 8 setores. Os setores, com os respectivos intervalos do ângulo de entrada (ϕ_i), vetores ($\vec{I}_{(h,m,l)}^i$) e tensões do barramento CC (v_{bar}) estão inseridos na Tabela 3.1. É possível notar, que considerando um ciclo fundamental ($\phi_i \in (0...2\pi)$), a mudança de setor ocorre a cada $\pi/4$ radianos.

Tabela 3.1: Setores do estágio retificador, com o intervalo do ângulo de entrada ϕ_i , vetores ($\vec{I}_{(h,m,l)}^i$) e respectivas tensões do DC-link v_{bar} .

Setor	ϕ_i	Vetores		v_{bar}	
I	$0... \pi/4$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(0,3,0)}^1$	$v_1 + v_2$	v_1
II	$\pi/4... \pi/2$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(1,3,1)}^3$	$v_1 + v_2$	v_2
III	$\pi/2... 3\pi/4$	$\vec{I}_{(1,4,1)}^4$	$\vec{I}_{(1,3,1)}^3$	$v_2 - v_1$	v_2
IV	$3\pi/4... \pi$	$\vec{I}_{(1,4,1)}^4$	$\vec{I}_{(0,4,1)}^5$	$v_2 - v_1$	$-v_1$
V	$\pi... 5\pi/4$	$\vec{I}_{(0,2,1)}^6$	$\vec{I}_{(0,4,1)}^5$	$-v_2 - v_1$	$-v_1$
VI	$5\pi/4... 3\pi/2$	$\vec{I}_{(0,2,1)}^6$	$\vec{I}_{(0,2,0)}^7$	$-v_2 - v_1$	$-v_2$
VII	$3\pi/2... 7\pi/4$	$\vec{I}_{(0,1,0)}^8$	$\vec{I}_{(0,2,0)}^7$	$-v_2 + v_1$	$-v_2$
VIII	$7\pi/4... 2\pi$	$\vec{I}_{(0,1,0)}^8$	$\vec{I}_{(0,3,0)}^1$	$-v_2 + v_1$	v_1

O sistema de referência de saída $v_{A,B,C}^*$ é:

$$\begin{aligned}
 v_A^* &= \hat{V}_o^* \cos(\omega_o t) \\
 v_B^* &= \hat{V}_o^* \cos\left(\omega_o t - \frac{2\pi}{3}\right) \\
 v_C^* &= \hat{V}_o^* \cos\left(\omega_o t + \frac{2\pi}{3}\right)
 \end{aligned} \tag{3.11}$$

com frequência angular ω_o e amplitude \hat{V}_o .

O vetor girante \vec{v}^* do sistema de referência é obtido por:

$$\begin{aligned}
 \vec{v}^* &= v_A^* + v_B^* e^{j2\pi/3} + v_C^* e^{-j2\pi/3} \\
 &= \hat{V}^* e^{j\omega_o t} = \frac{3}{2} \hat{V}_o^* e^{j\omega_o t}
 \end{aligned} \tag{3.12}$$

onde \widehat{V}^* é o valor absoluto, com frequência angular ω_o . Assumindo que \vec{v}^* é constante num período PWM, e que esse vetor pode ser obtido a partir da soma de dois vetores adjacentes: $\vec{V}_{(qAqBqC)}^k$ e $\vec{V}_{(qAqBqC)}^l$, onde $k = 1, \dots, 6$ e $l = k+1$ if $k \leq 5$; e $l = 1$ se $k = 6$. A partir da Fig. 3.5 (d), é possível escrever:

$$\vec{v}^* = \delta_{(100)}^{V1} \vec{V}_{(100)}^1 + \delta_{(110)}^{V2} \vec{V}_{(110)}^2 \quad (3.13)$$

Além disso, o sistema de vetores dessa figura, pode ser definido a partir de identidade trigonométrica:

$$\frac{\widehat{V}^*}{\sin\left(\frac{2\pi}{3}\right)} = \frac{|\vec{V}_{(100)}^1| \delta_{(100)}^{V1}}{\sin(\pi/3 - \varphi_o)} = \frac{|\vec{V}_{(110)}^2| \delta_{(110)}^{V2}}{\sin(\varphi_o)} \quad (3.14)$$

Consequentemente, os *duty cycles* dos dois vetores ativos $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ são definidos respectivamente como:

$$\delta_{(100)}^{V1} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\pi/3 - \varphi_o) \quad (3.15)$$

$$\delta_{(110)}^{V2} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\varphi_o) \quad (3.16)$$

logo o *duty cycle* para o vetor nulo $\vec{V}_{(111)}^7$ é:

$$\delta_{(111)}^{V7} = (1 - \delta_{(100)}^{V1} - \delta_{(110)}^{V2}) \quad (3.17)$$

Calculados os *duty cycles* do estágio retificador e inversor, é necessário realizar os produtos entre eles. Considerando a metade de um período PWM $t_\mu = 0 \dots T_s/2$, esse é dividido em dois grupos. O primeiro, corresponde a sequência I, e é definido a partir das três próximas equações:

$$\delta_{100,12} = d_{12}^{I2} \delta_{(100)}^{V1} \quad (3.18)$$

$$\delta_{110,12} = d_{12}^{I2} \delta_{(110)}^{V2} \quad (3.19)$$

$$\delta_{111,12} = d_{12}^{I2} \delta_{(111)}^{V7} \quad (3.20)$$

O segundo, corresponde a sequência II, com as seguintes eqs.:

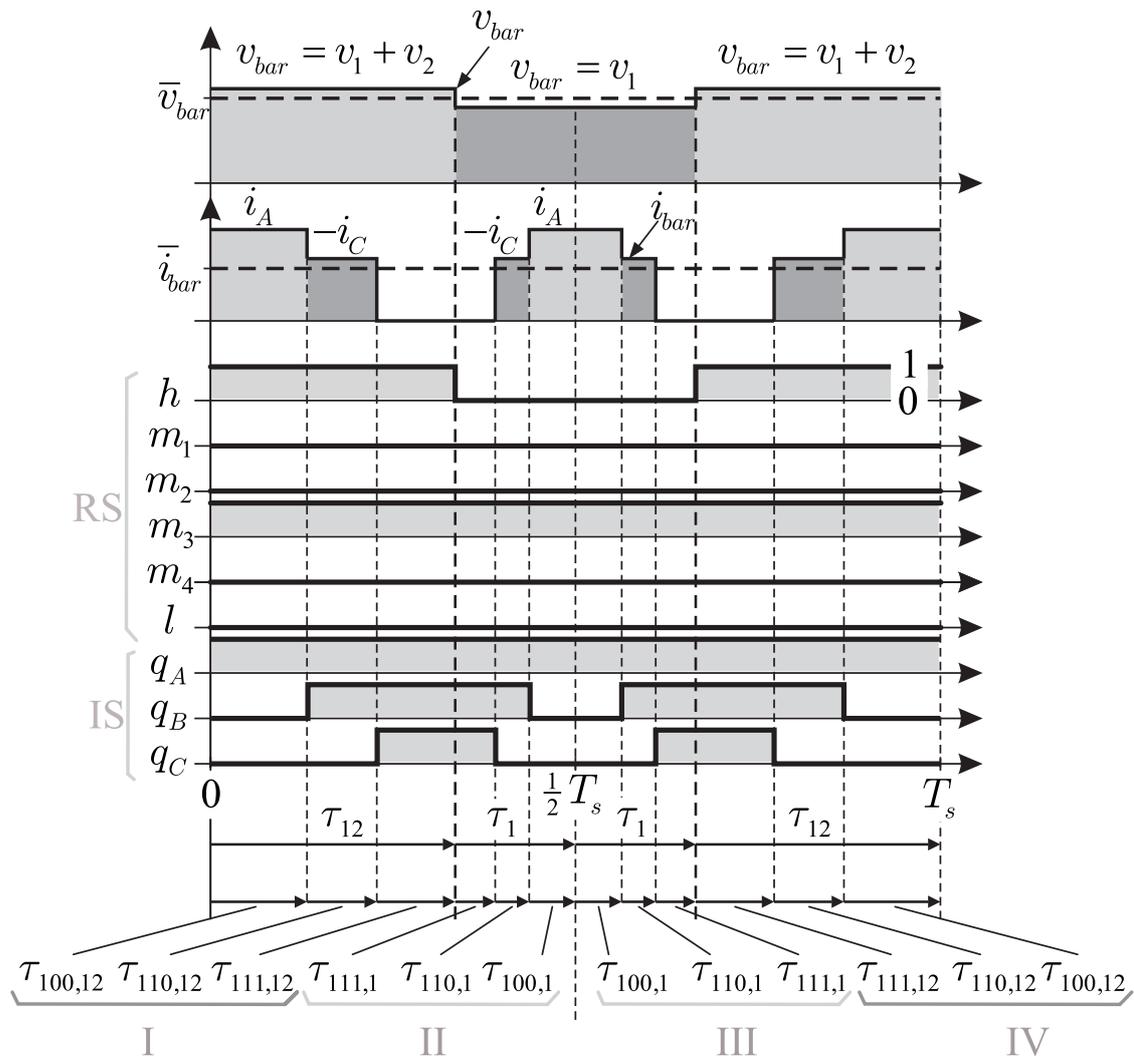
$$\delta_{111,1} = d_1^{I1} \delta_{(111)}^{V7} \quad (3.21)$$

$$\delta_{110,1} = d_1^{I1} \delta_{(110)}^{V2} \quad (3.22)$$

$$\delta_{100,1} = d_1^{I1} \delta_{(100)}^{V1} \quad (3.23)$$

Sendo assim, a sequência de vetores e tempos são divididas, também, em dois grupos, para o intervalo $T_s/2$, como ilustrado na Figura 3.6. O primeiro, é quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0\dots\tau_{12}$, e no IS é aplicado a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12}-\tau_{110,12}-\tau_{111,12}$, obtidos a partir das Eqs. (3.18)-(3.20), sendo o chaveamento ilustrado na Figura 3.7. O segundo, é quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1}-\tau_{110,1}-\tau_{100,1}$, obtidos a partir das Eqs. (3.21)-(3.23), sendo o chaveamento ilustrado nas Figuras 3.7 e 3.8.

Figura 3.6: Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0\dots\pi/4)$ and $\varphi_o \in (0\dots\pi/6)$



Adaptado de (KOLAR et al., 2007).

Figura 3.7: Estados das chaves, referentes a sequência de I, da Figura 3.6. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0\dots\tau_{12}$, e no IS é aplicada a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$

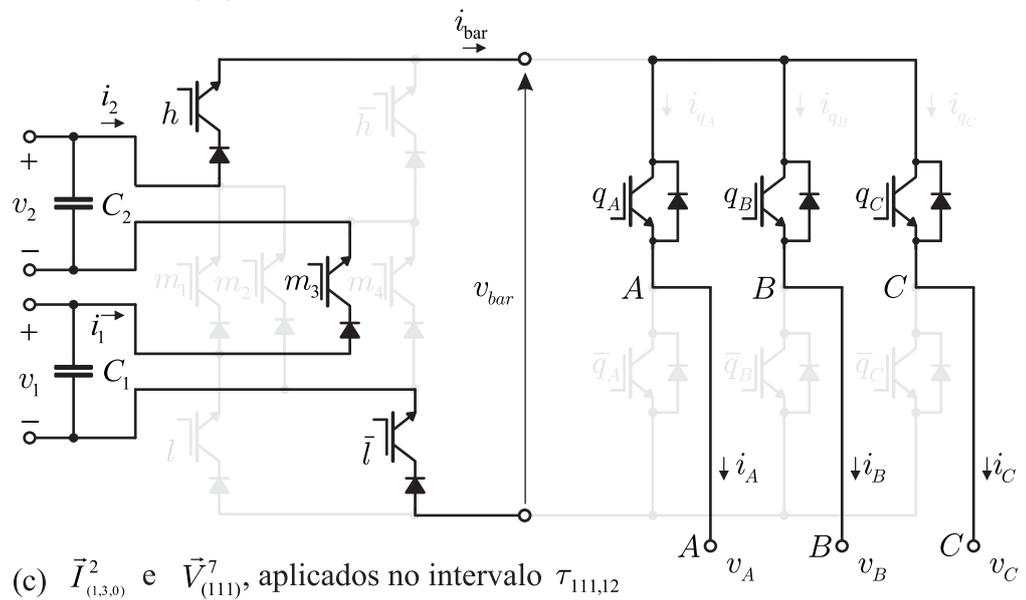
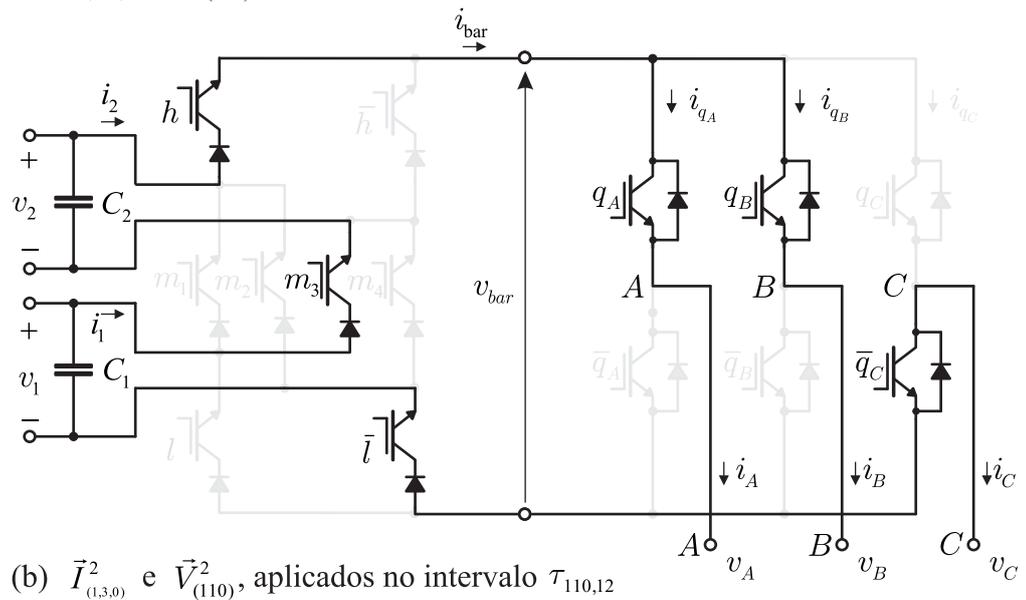
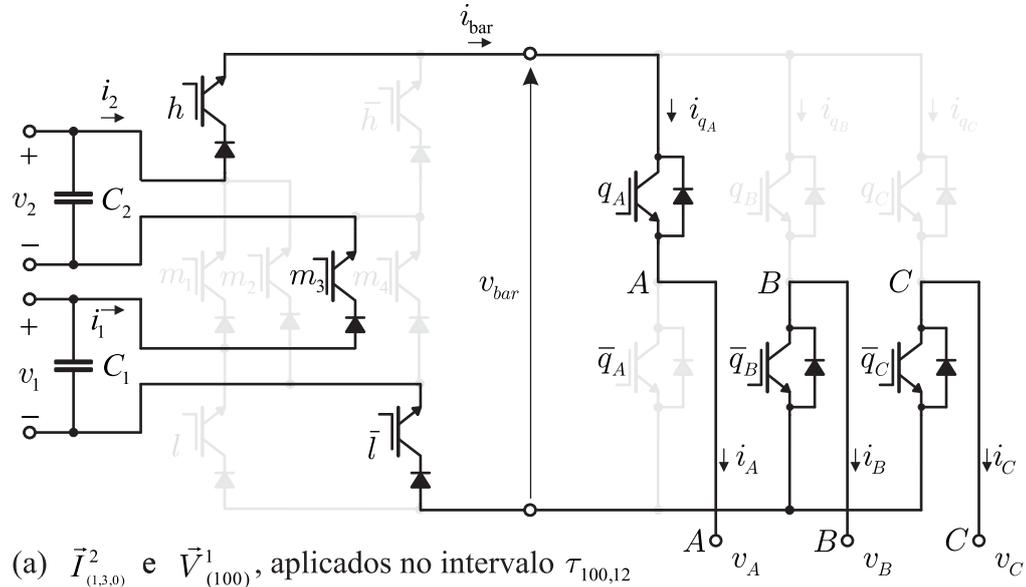


Figura 3.8: Estados das chaves, referentes a sequência de I, da Figura 3.6. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$

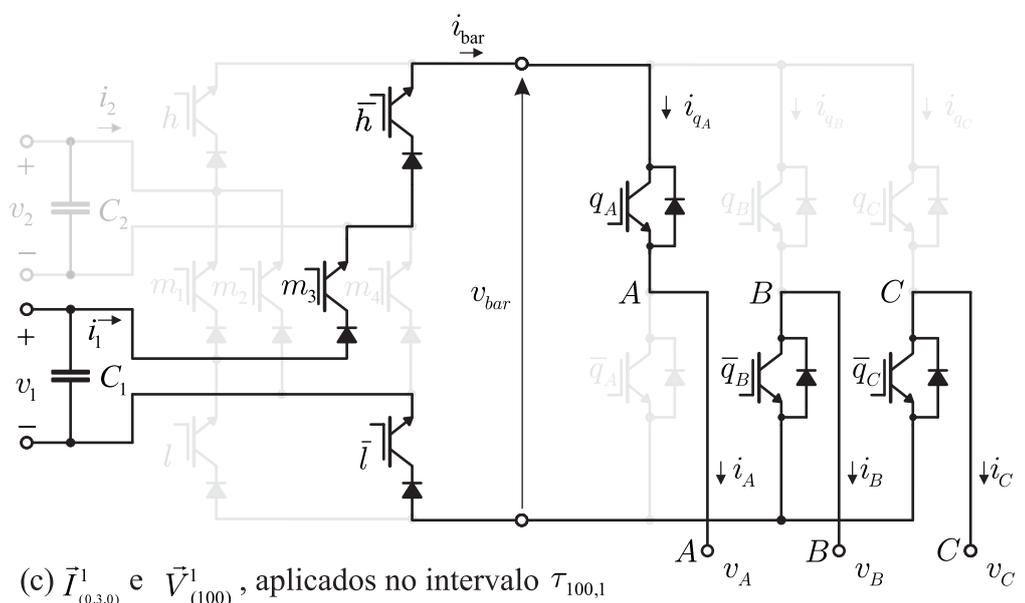
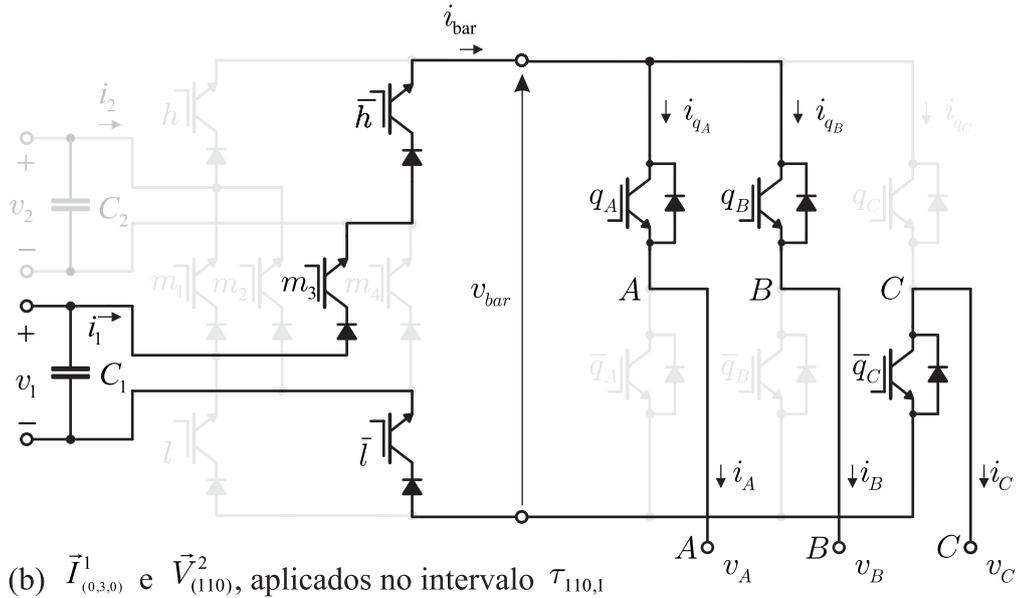
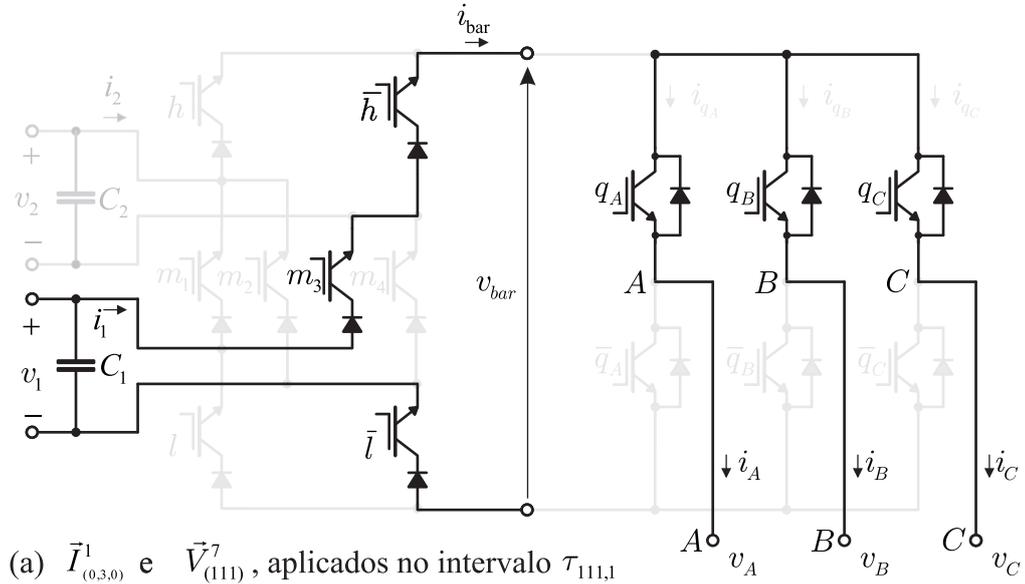
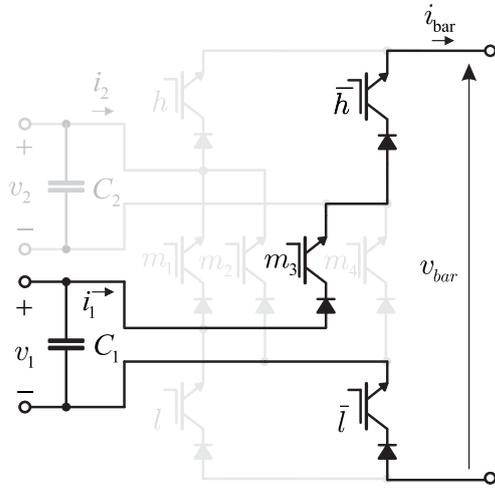
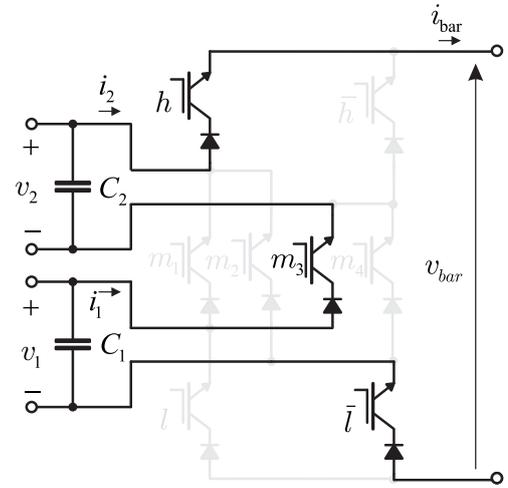


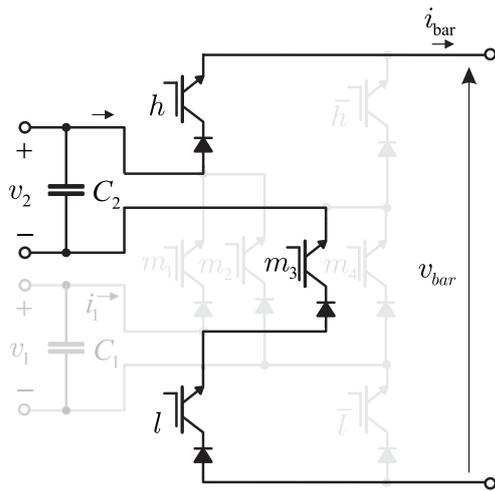
Figura 3.9: Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,1)}^4$, $\vec{I}_{(0,4,1)}^5$ e $\vec{I}_{(0,2,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .



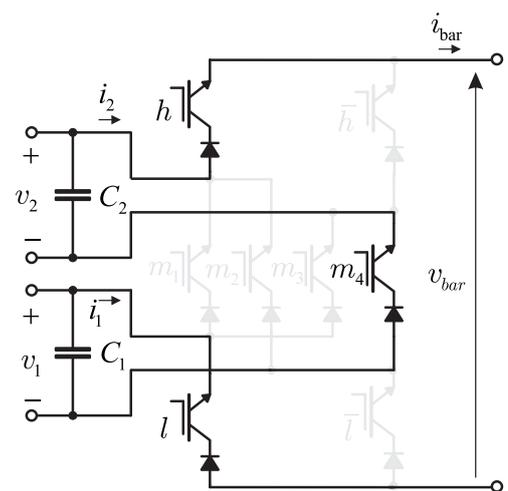
(a) $\vec{I}_{(0,3,0)}^1 : v_{bar} = v_1$



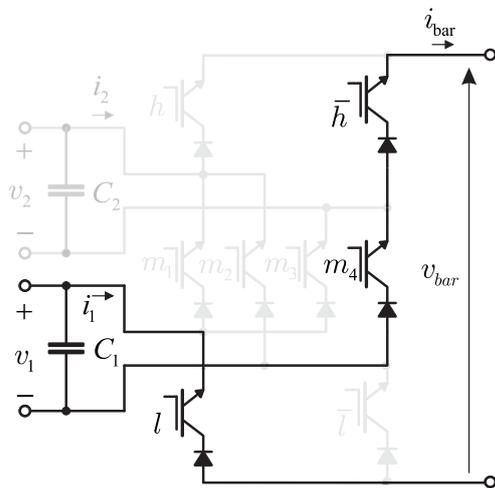
(b) $\vec{I}_{(1,3,0)}^2 : v_{bar} = v_1 + v_2$



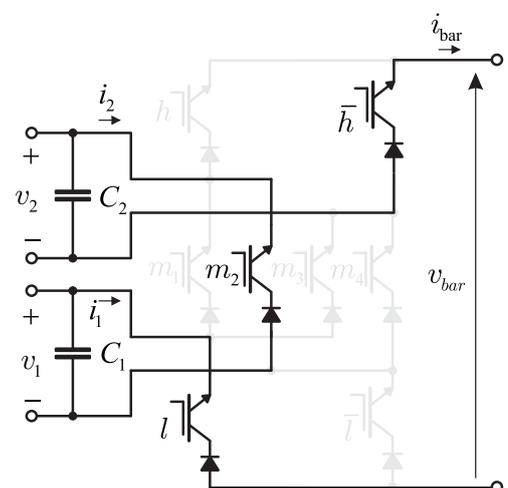
(c) $\vec{I}_{(1,3,1)}^3 : v_{bar} = v_2$



(d) $\vec{I}_{(1,4,1)}^4 : v_{bar} = v_2 - v_1$

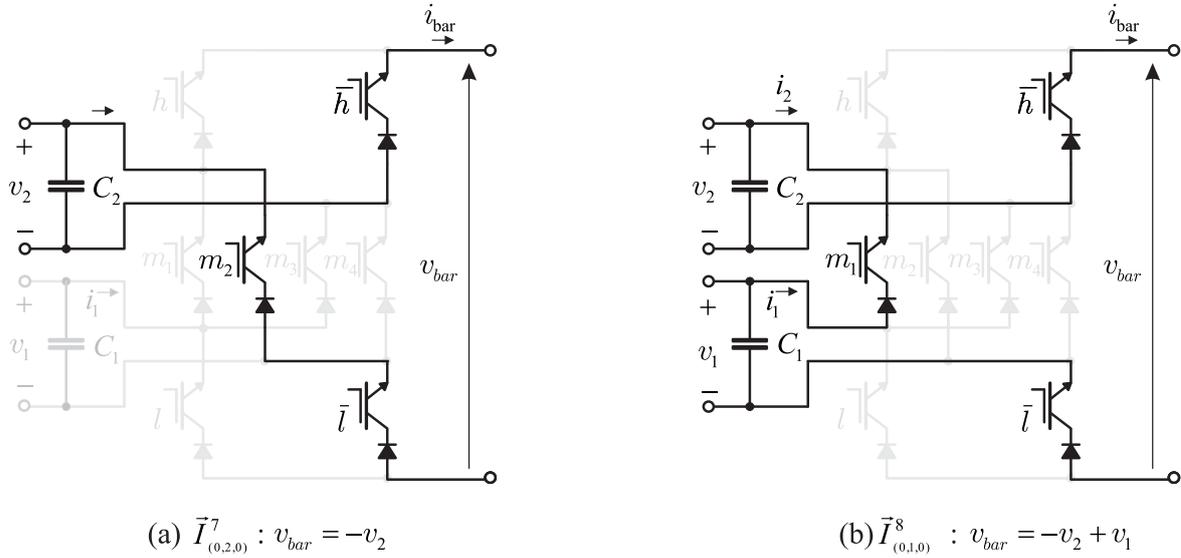


(e) $\vec{I}_{(0,4,1)}^5 : v_{bar} = -v_1$



(f) $\vec{I}_{(0,2,1)}^6 : v_{bar} = -v_2 - v_1$

Figura 3.10: Vetores ($\vec{I}_{(0,2,0)}^7$ e $\vec{I}_{(0,1,0)}^8$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .



Nesse sentido, é possível deduzir que a comutação do estágio retificador ($\vec{I}_{(1,3,0)}^2 - \vec{I}_{(0,3,0)}^1$), ocorreu durante o intervalo de tempo, nos quais os vetores nulos estavam sendo aplicados no estágio inversor. Isso implica, em um chaveamento com corrente nula no link CC ($i_{bar} = 0$). Além disso, o link CC fictício permitiu o cálculo dos *duty cycles* separadamente, como se fossem duas topologias desacopladas. Contudo, ao final, o conversor foi considerado como uma única entidade, o que matematicamente foi realizado pelas operações inseridas nas Equações (3.18)-(3.23).

A relação entre as frequências de chaveamento dos estágios retificador f_{s_i} e inversor f_{s_o} é:

$$f_{s_o} = 2f_{s_i} \tag{3.24}$$

o que pode ser observado a partir da Figura 3.6.

A taxa de transferência de tensão M é definida como:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \tag{3.25}$$

Para definição do M da topologia proposta, deve ser considerada a menor tensão média do link CC (\bar{v}_{bar}^{min}), o que foi definido aqui, a partir da Figura 3.3, ou seja:

$$\bar{v}_{bar}^{min} = \widehat{V}_i \tag{3.26}$$

Logo, os limites da amplitude da tensão de saída deve respeitar:

$$\widehat{V}_o^* \leq \frac{2}{\sqrt{3}} \frac{1}{2} \overline{v}_{bar}^{min} \approx 0.577 \widehat{V}_i \quad (3.27)$$

Logo:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (3.28)$$

3.6 Resultados de Simulação

Os resultados de simulação foram obtidos de forma a validar a teoria realizada, para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*. Na Tabela 3.2 é listado, detalhado e apresentado os parâmetros e valores dos componentes utilizados na simulação. As simulações foram realizadas no MATLAB[®] /Simulink MATLAB[®], usando a biblioteca SimPowerSystemsTM.

Tabela 3.2: Parâmetros de simulação

Parâmetro	Valor	Descrição
$C_{1,2}$	$7.5 \mu F$	Filtro capacitivo AC
f_i	$40 Hz$	Frequência de entrada f_i
\widehat{V}_i	$220\sqrt{2} V$	Amplitude de tensão da fonte AC
f_o	$50 Hz$	Frequência da saída
\widehat{V}_o^*	$110\sqrt{2} V$	Amplitude da tensão de referência de saída
R_o	8Ω	Resistência da carga
L_o	$5 mH$	Indutância da carga
f_{s_i}	$25 kHz$	Frequência de chaveamento do estágio retificador

As formas de onda de tensões e correntes foram inseridas na Fig. 3.11. A tensão do link CC é chaveada por duas tensões: a soma dos módulos das tensões de entrada $|v_1| + |v_2|$, e a maior tensão é grampeada. Resultando em uma polaridade positiva da tensão no link CC $v_{bar} > 0$. A tensão de saída na fase A (v_A), assim como a tensão média (\overline{v}_A) correspondente, tem frequência da fundamental igual a determinada na simulação ($50 Hz$). A corrente de

saída (i_A) é essencialmente senoidal, com frequência da fundamental igual a da respectiva tensão.

Tabela 3.3: Perdas no estágio retificador. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Estágio	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
Retificador	0	1,87	1,87

Tabela 3.4: Perdas no conversor. Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Conversor	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
2 ϕ 3 ϕ IMC-ORS	0,73	2,84	3,57

Os espectros da corrente de entrada i_2 , tensão de saída v_A e corrente i_A na fase A (obtidos a partir da simulação com os parâmetros da Tabela 3.2) foram ilustrados na Figura 3.12 . A corrente de entrada i_2 consiste basicamente da fundamental ($f_i = 40$ Hz)), e harmônicas de alta ordem. A tensão de saída v_A consiste basicamente em uma onda senoidal pura, apenas com harmônicas de alta ordem, o que reflete em um espectro similar de corrente de saída i_A . Os valores de THD (Figura 3.12) da: corrente de entrada i_2 é de 1.2 %; tensão de saída v_A é de 1.37 % e WTHD de 0.26 %; corrente de saída i_A é de 0.62 %. Esses valores de THD, WTHD e o espectro, mostram que a topologia proposta mantêm as características dos conversores matriciais para esses parâmetros, resultando em uma topologia com excelente qualidade de energia, quando comparados por exemplo, a um tradicional VSI com ponte de diodos.

As perdas no estágio retificador foram inseridas na Tabela 3.3. No RS não há perdas por chaveamento ($T_{L_{sw}} = 0\%$). Validando assim, a teoria da comutação e modulação desenvolvidas.

As perdas na topologia proposta (2 ϕ 3 ϕ IMC-ORS) foram inseridas na Tab. 3.4. O valor das perdas totais: por condução (T_{L_c}) foi de 2,83 %; por chaveamento ($T_{L_{sw}}$) de 0,73 %; no conversor (T_L) foi de 3,57 %.

Figura 3.11: Resultados de simulação para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*.

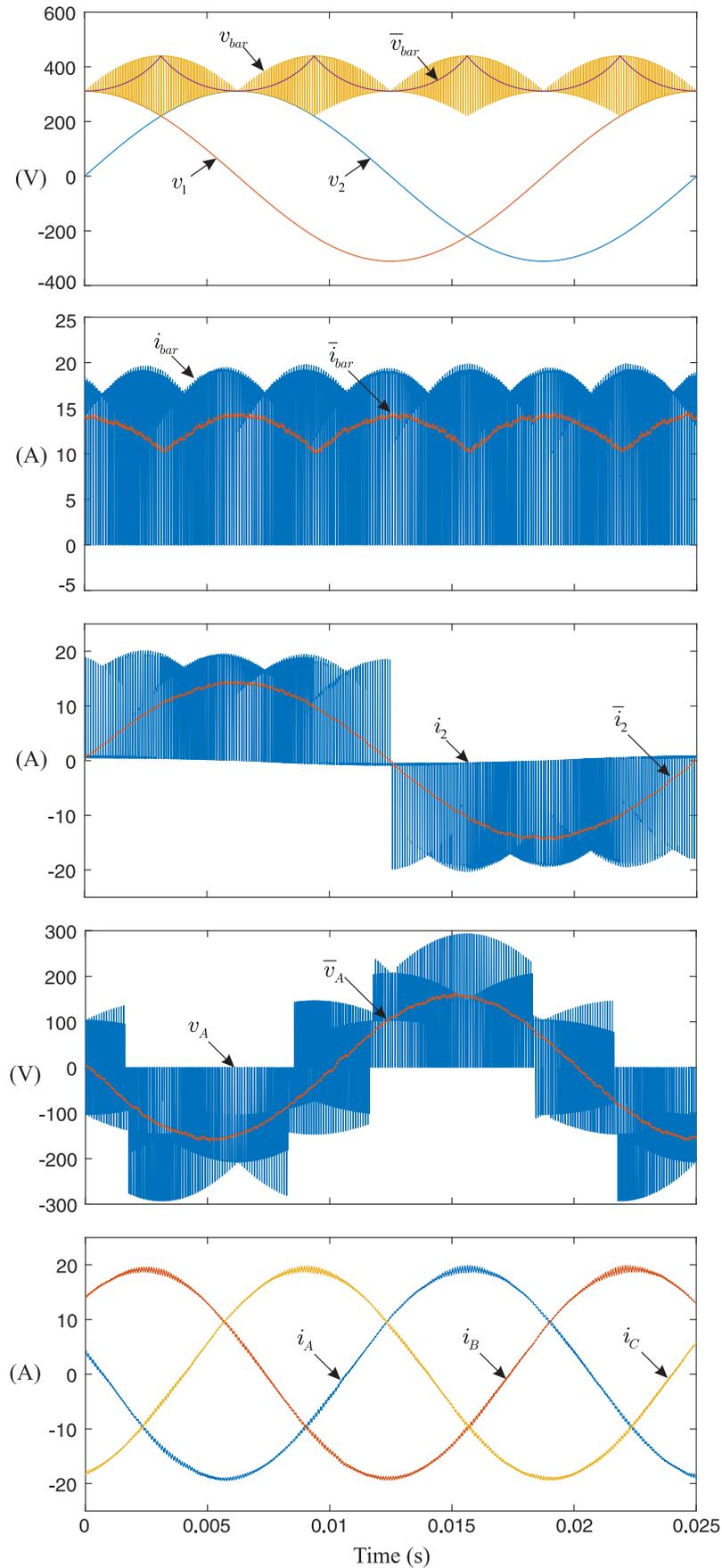
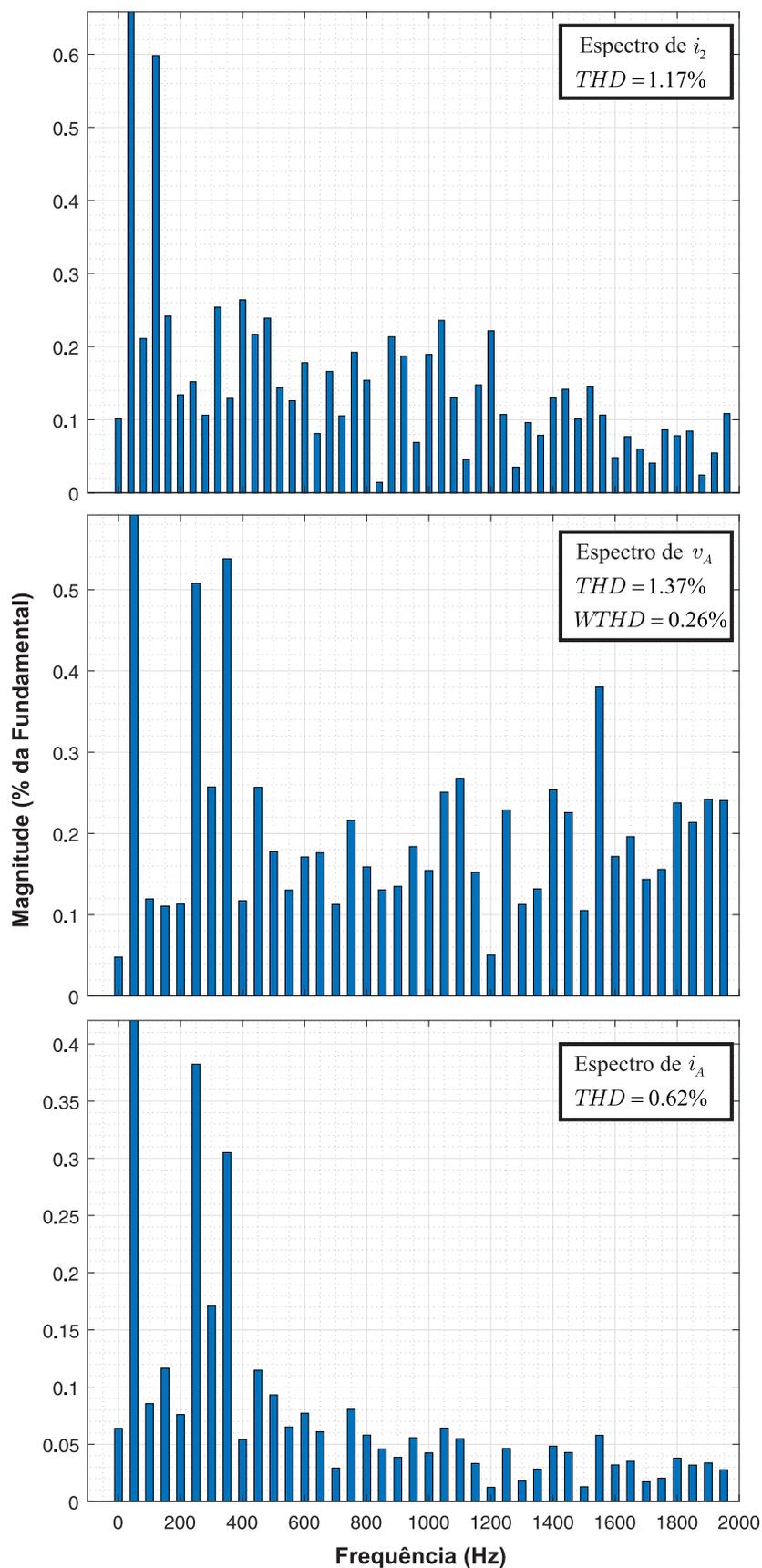


Figura 3.12: Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A .



3.7 Protótipo

O protótipo com potência de 1.5 kW, foi desenvolvido, no Altium Designer[®], para validar experimentalmente o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*.

O estágio retificador foi construído a partir de IGBTs IRG4PC40UPbF da International Rectifier[®], em série com diodos RHRP1560 da Fairchild Semiconductors[®], para que seja possível realizar bloqueio reverso.

O estágio inversor foi construído a partir do IRAMX20UP60A da International Rectifier[®]. O controle do conversor será realizado pelo DSP TMS320F28335 da Texas Instruments[®].

3.8 Considerações

A topologia proposta (*Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*) foi implementada: por apenas 8 IGBTs, 8 diodos e 1 *six-pack power module*; não possui elemento de armazenamento de energia no link CC, apenas um pequeno filtro capacitivo, o que implica em um conversor com alta densidade de potência quando comparado a um sistema ac-dc-ac; alternativamente a topologia pode ser implementada discretamente por 14 IGBTs.

O conversor proposto apresentou: grande potencial para aplicações industriais, e micro-geração de energia; correntes de entrada e saída, e tensão de saída, com baixos índices de THD e WTHD, resultando em um conversor com excelente qualidade de energia; possibilidade de implementação em sistemas que requerem fator de potência unitário; e alta densidade de potência.

Por comutar a partir da técnica ZCS, as maiores perdas são por condução, na topologia proposta.

Quando adicionado um inverting link a topologia proposta, é possível a realização de fluxo bidirecional de potência.

Figura 3.13: Projeto do protótipo para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*: 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro: (a) Projeto com o dissipador de potência, (b) e sem o dissipador de potência, para ilustrar a localização do IRAMX20UP60A.

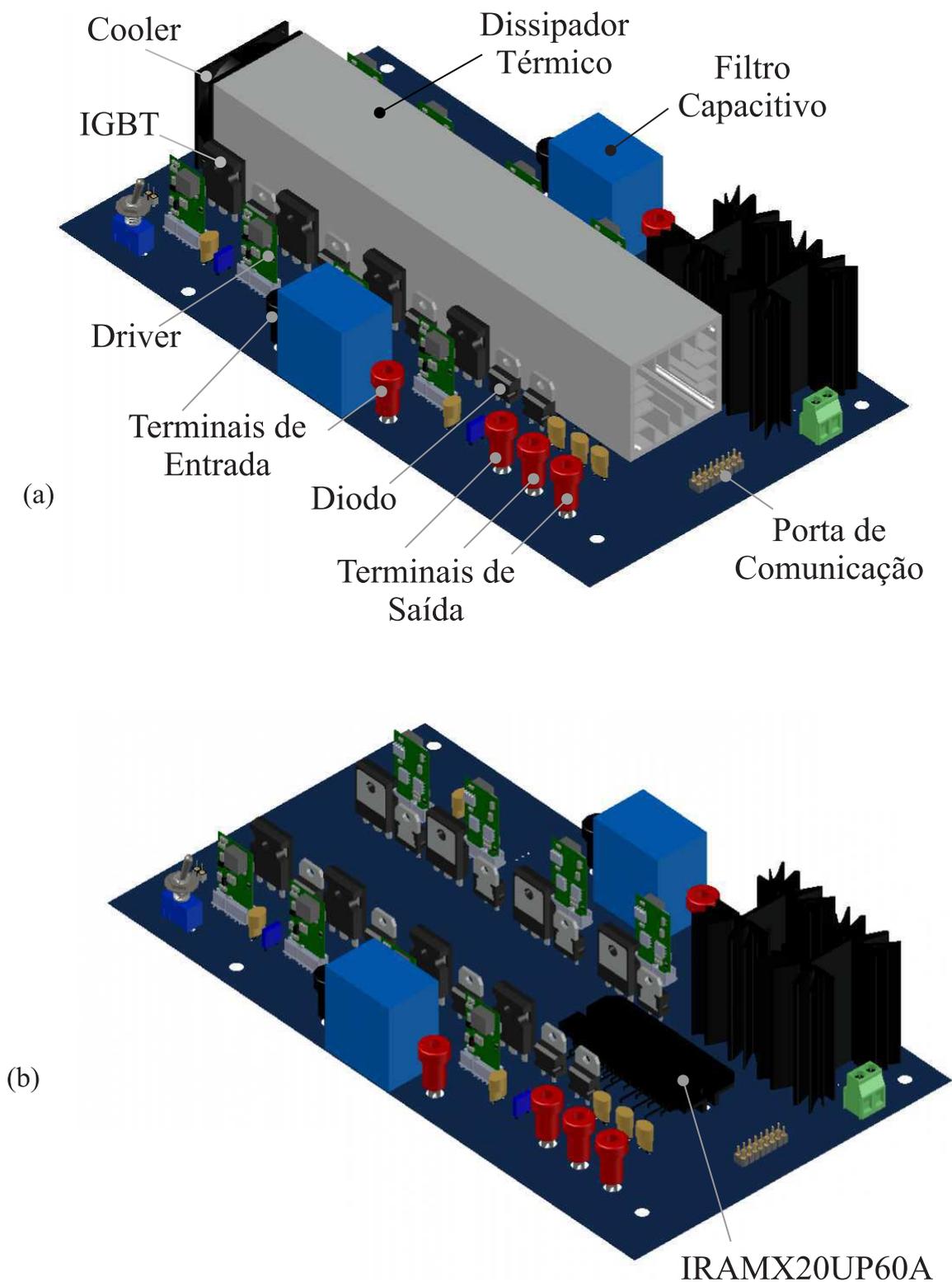
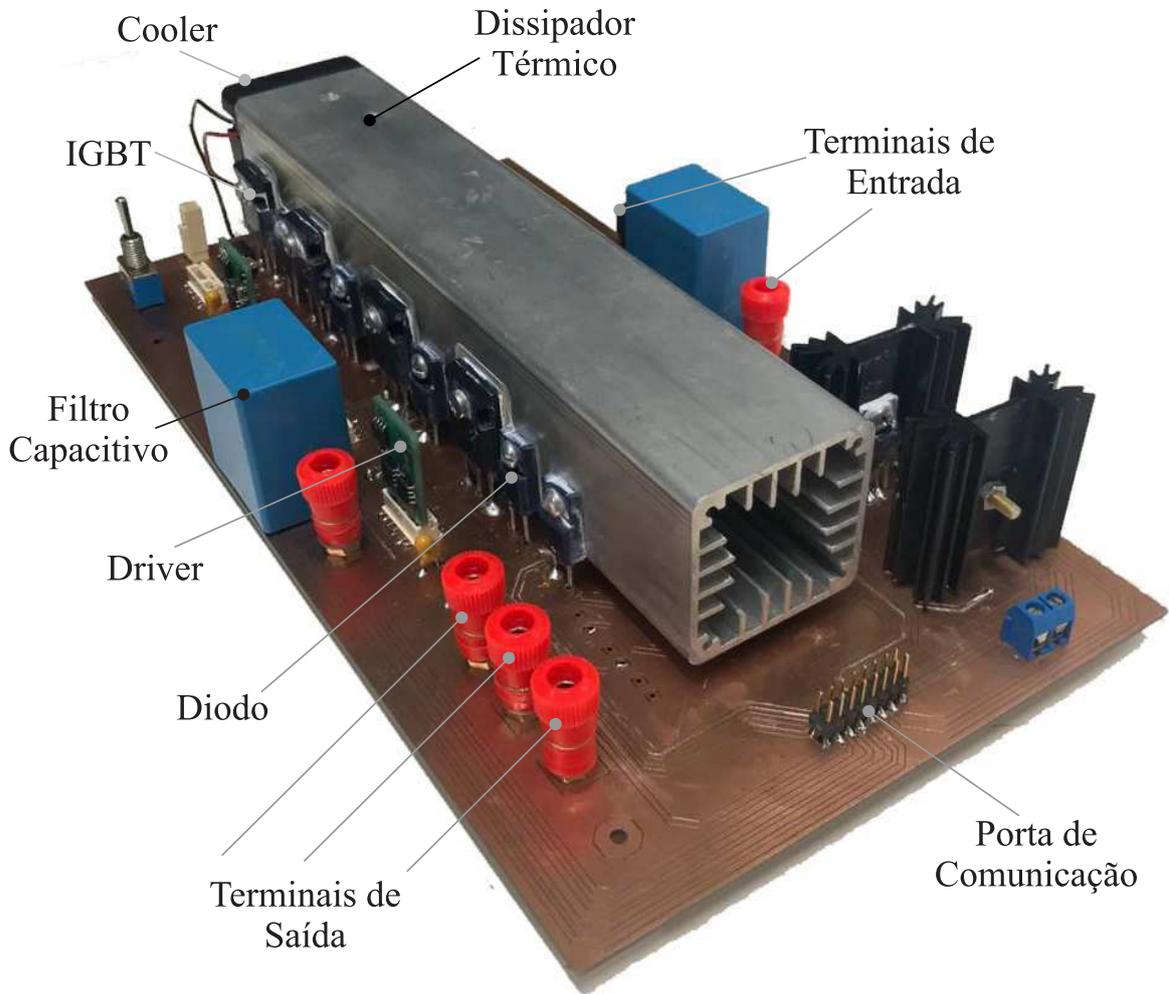


Figura 3.14: Protótipo da topologia *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*: 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro



As perdas foram calculadas utilizando o material viabilizado pelo *Simulink*[®], denominado *power_switchinglosses*. Quanto aos modelos das chaves, os que mais se aproximaram as utilizadas no protótipo foram:

- FGW85N60RB da Fuji Electric[®] de 600 V e 85 A para o estágio retificador;
- IRG7PH42UDPbF/IRG7PH42UD-EP da *Infineon*[®] de 1200 V e corrente, para o estágio inversor. máxima de 85 A.

Sendo a fonte de alimentação do conversor, uma rede bifásica de energia, não há restrições quanto a escolha de \hat{V}_o^* , ou seja, se a carga requer $\hat{V}_o^* = 110$ V, uma fonte bifásica de $\hat{V}_i = 220$ V, irá suprir as necessidades da aplicação.

4

Redução do Número de Chaves Ativas: $2\phi 3\phi$ IMC-ORS HL-aXCSR e M-aXCSR Type

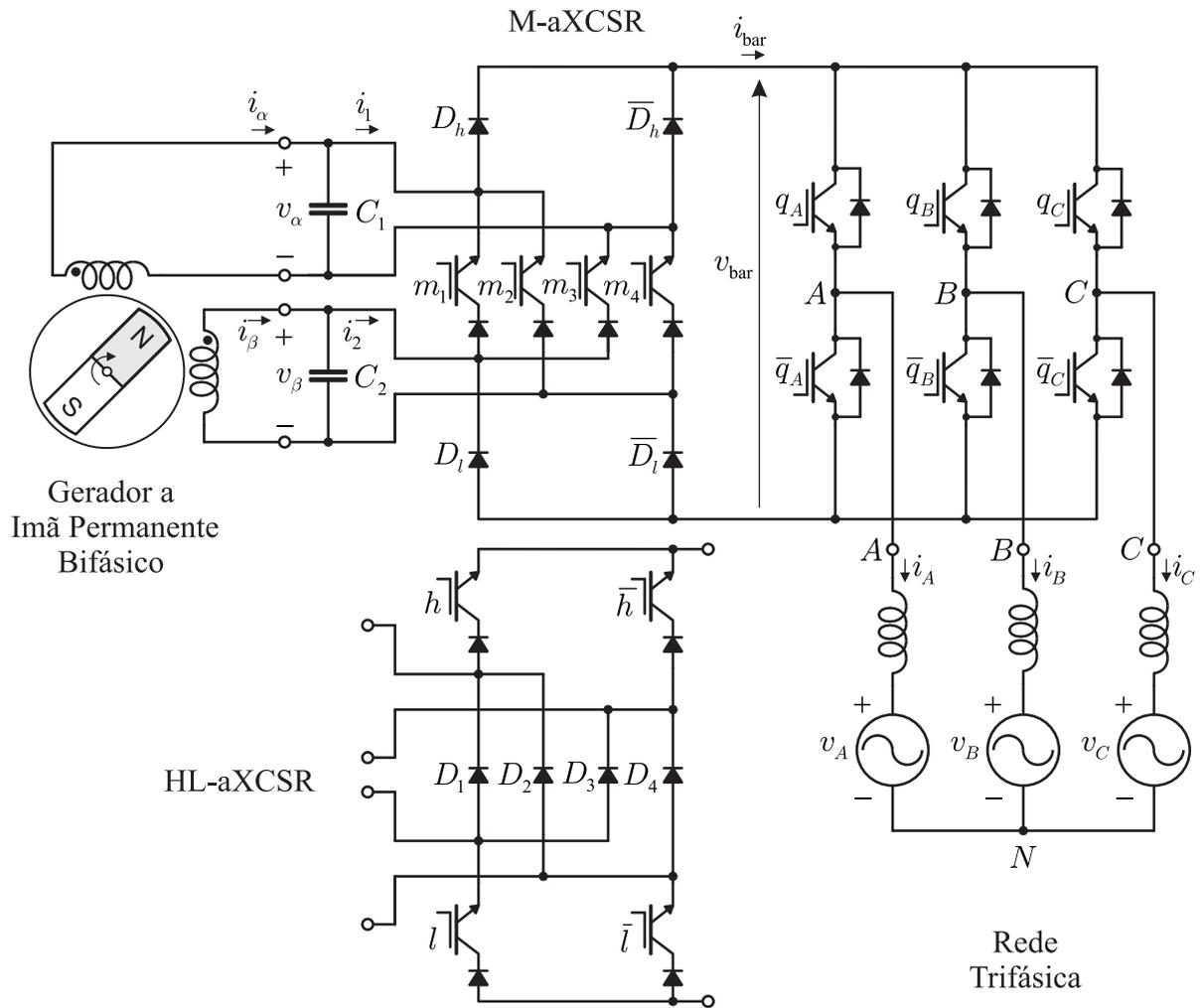
4.1 Introdução

O estágio retificador do Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage, é um XCSR, esse pode ser substituído por um HL-aCSR ou M-aCSR, como ilustrado na Figura 4.1. Esta substituição, implica na redução de chaves ativas (RBIGBTs) a metade, ou seja, de 8 para 4 RBIGBTs. Vale salientar que cada chave, deve ser substituída por um diodo. Logo o estágio retificador do tipo HL-aCSR ou M-aCSR são compostos por 4 chaves e 4 diodos, mudando apenas a localização dos componentes. Contudo, esta localização é de grande importância para fatores, como por exemplo, perdas por condução, o que será demonstrado no decorrer do capítulo.

Neste capítulo, será realizada uma análise similar ao Capítulo 3. Será mostrado o funcionamento de cada topologia, com ênfase no estágio retificador (HL-aCSR ou M-aCSR), além dos respectivos PWMs, e simulações.

A análise da modulação para $2\phi 3\phi$ IMC-ORS, realizada no Capítulo 3, é aplicada nos conversores propostos com número reduzido de chaves, com intuito de demonstrar a similaridade entre os conversores, além de apresentar os novos diagramas vetoriais.

Figura 4.1: Topologia proposta com número reduzido de chaves ativas: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type.



Topologias com Número Reduzidos de Chaves Ativas

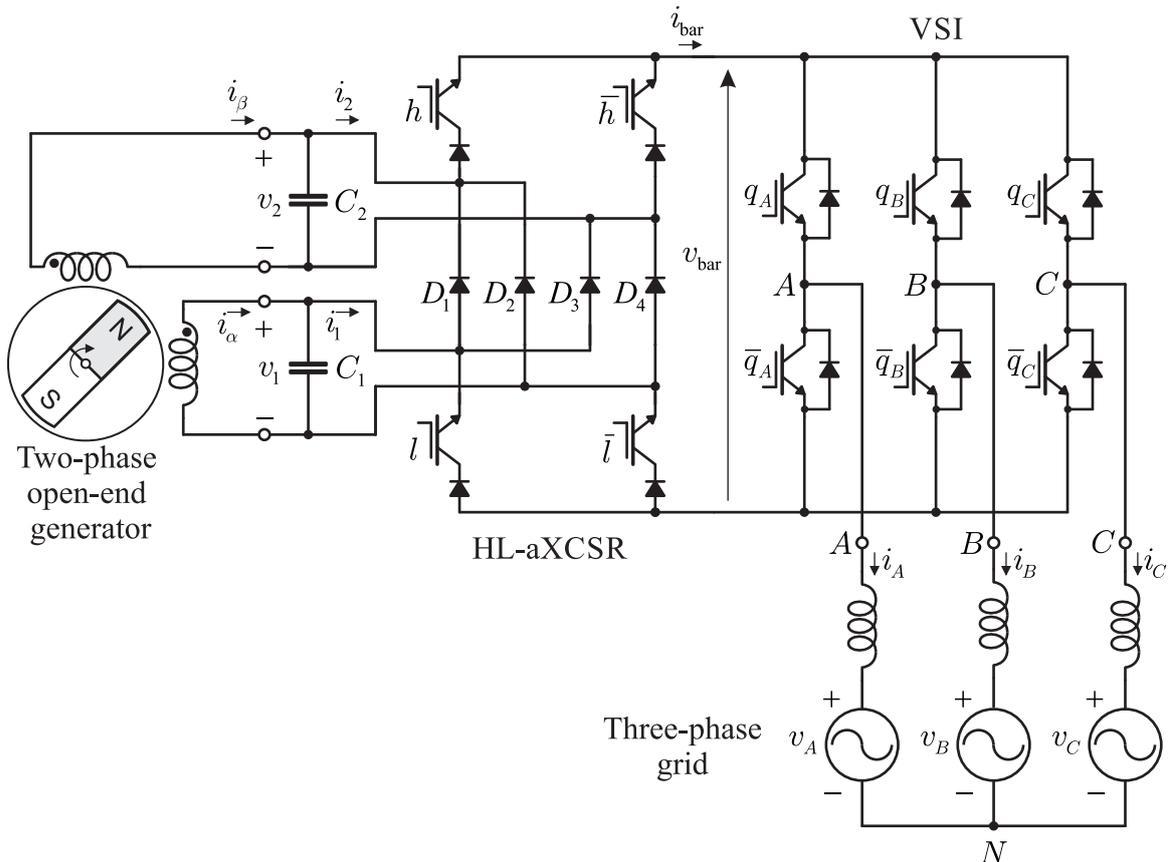
Tabela 4.1: Números de componentes do estágio retificador para as topologias propostas.

RS	RBIGBT	Diodos
XCSR	8	0
HL-aXCSR	4	4
M-aXCSR	4	4

4.2 Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type.

A modificação da topologia proposta nesta seção, ocorreu apenas no RS, ou seja, o XCSR foi substituído por um HL-aXCSR. Sendo assim, a análise do conversor quanto ao funcionamento, e as características das correntes de entrada $i_{1,2}$, tensões de saída $v_{A,B,C}$, filtros de entrada $C_{1,2}$, mantém os mesmos padrões do apresentado para topologia 2ϕ -to- 3ϕ AC-AC IMC with Open-end Rectifier Stage, sendo confirmado a partir de simulações. Nesse sentido, a análise do funcionamento, realizado na Subseção 4.2.1, terá por foco, o funcionamento do HL-aXCSR.

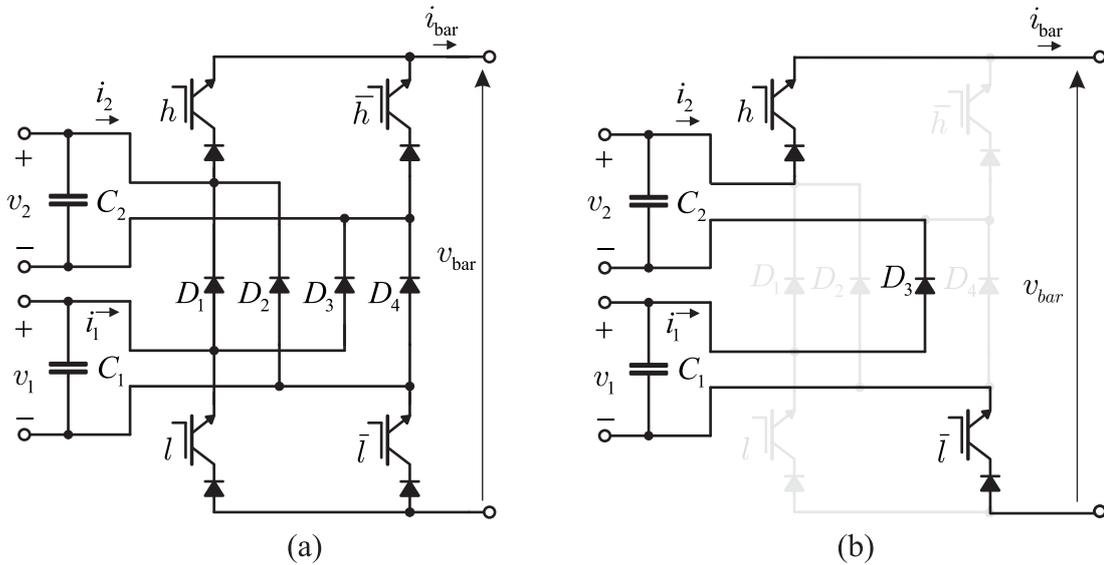
Figura 4.2: Topologia proposta com número reduzido de chaves ativas: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type.



O HL-aXCSR (Figura 4.3 (a)) é uma variação do XCSR, no qual é reduzido o número de chaves ativas de 8 para 4, onde estas chaves ativas são substituídas por 4 diodos. As quatro chaves substituídas são $m_{1,2,3,4}$, ficando apenas as de cima (h, \bar{h}), e as de baixo (l, \bar{l}).

Além da diminuição de componentes ativos, essa configuração, vem a diminuir as perdas no conversor, pois o HL-aXCSR possui 2 chaves e 1 diodo no caminho da corrente circulante (Figura 4.3 (b)), enquanto o XCSR 3 chaves.

Figura 4.3: (a) Estágio retificador HL-aXCSR, e (b) 2 RBIGBTs, e 1 diodo no caminho da corrente circulante, por estado.



4.2.1 Princípio de funcionamento do HL-aXCSR Type

O HL-aXCSR é uma variação do XCSR, no qual é reduzido o número de chaves ativas de 8 para 4, onde estas chaves ativas são substituídas por 4 diodos. As quatro chaves substituídas são $m_{1,2,3,4}$, ficando apenas as de cima (h, \bar{h}), e as de baixo (l, \bar{l}). Neste sentido, é necessário monitorar a polaridade do sistema de entrada ($v_{1,2}$), considerando as respectivas correntes, e o sentido dessas.

A partir da Tabela 4.2, é possível deduzir que:

- Quando v_1 e v_2 , possuem polaridade positiva, logo diodo 3 (D_3) será polarizado diretamente, enquanto os outros ($D_{1,2,4}$) de maneira reversa. Tal situação, acontece nos setores I e II, do diagrama vetorial (Figura 4.5 (a)), ou seja $\varphi_i \in (0 \dots \pi/2)$. Na Figura 4.4 (a), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões.
- Quando v_1 possui polaridade negativa e v_2 positiva, logo o diodo 4 (D_4) será polarizado diretamente, enquanto os outros ($D_{1,2,3}$) de maneira reversa. Tal situação, acontece

nos setores III e IV, do diagrama vetorial (Figura 4.5 (a)), ou seja $\varphi_i \in (\pi/2 \dots \pi)$. Na Figura 4.4 (b), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões.

- Quando v_1 e v_2 , possuem polaridade negativa, logo diodo 2 (D_2) será polarizado diretamente, enquanto os outros ($D_{1,3,4}$) de maneira reversa. Tal situação, acontece no setores V e VI, do diagrama vetorial (Figura 4.5 (a)), ou seja $\varphi_i \in (\pi \dots 3\pi/2)$. Na Figura 4.4 (c), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões.
- Quando v_1 possui polaridade positiva e v_2 negativa, logo diodo 1 (D_1) será polarizado diretamente, enquanto os outros ($D_{2,3,4}$) de maneira reversa. Tal situação, acontece no setores VII e VIII, do diagrama vetorial (Figura 4.5 (a)), ou seja $\varphi_i \in (3\pi/2 \dots 2\pi)$. Na Figura 4.4 (d), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões.

Tabela 4.2: Diodo em condução, em função da polaridade das tensões do sistema de entrada (v_1 , e v_2), e os respectivos setores do diagrama vetorial.

v_1	v_2	D_j	Setores
+	+	3	I e II
-	+	4	III e IV
-	-	2	V e VI
+	-	1	VII e VIII

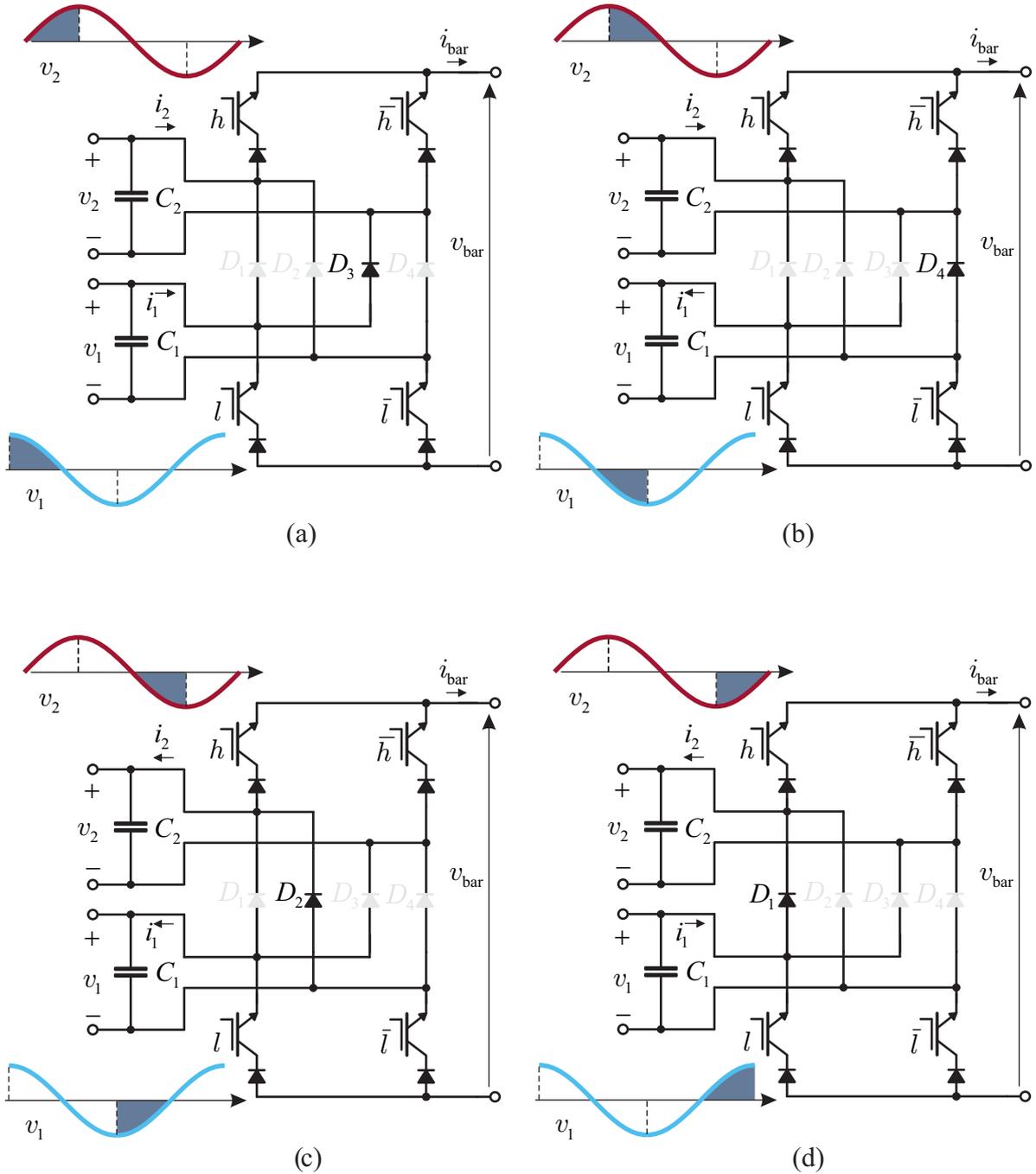
4.2.2 Modulação Vetorial SVPWM

A análise da modulação para 2φ3φIMC-ORS, realizada no Capítulo 3, é aplicada nos conversores propostos com número reduzido de chaves, com intuito de demonstrar a similaridade entre os conversores, além de apresentar os novos diagramas vetoriais, e as mudanças de chaveamento, devido a substituição das chaves ativas pelos diodos.

A modulação vetorial SVPWM utilizada no conversor proposto, é a chave para a implementação do esquema de comutação ZCS. Nesse caso, o RS só é comutado no estágio de roda livre do IS. Além disso, só o IS possui estágio de roda livre.

A formação da tensão do link CC v_{bar} , corrente do link CC i_{bar} , e tensões $v_{A,B,C}$ e correntes de saída $i_{A,B,C}$, serão realizadas de acordo com a Figura 4.9, para $\varphi_i \in (0 \dots \pi/4)$ e $\varphi_o \in (0 \dots \pi/3)$. Onde φ_i é o ângulo do sistema de entrada, e o de saída φ_o .

Figura 4.4: Diodo em condução, em função das polaridades das tensões do sistema de entrada ($v_{1,2}$), sendo o sentido da corrente sincronizado com a respectivas tensões.



Sendo o sistema bifásico de entrada $v_{1,2}$:

$$v_1 = \widehat{V}_i \cos(\omega_i t)$$

Figura 4.5: Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 12 vetores e 8 setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(0,3,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(0,3,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$. As legendas para os vetores foram inseridas na Figura 4.6.

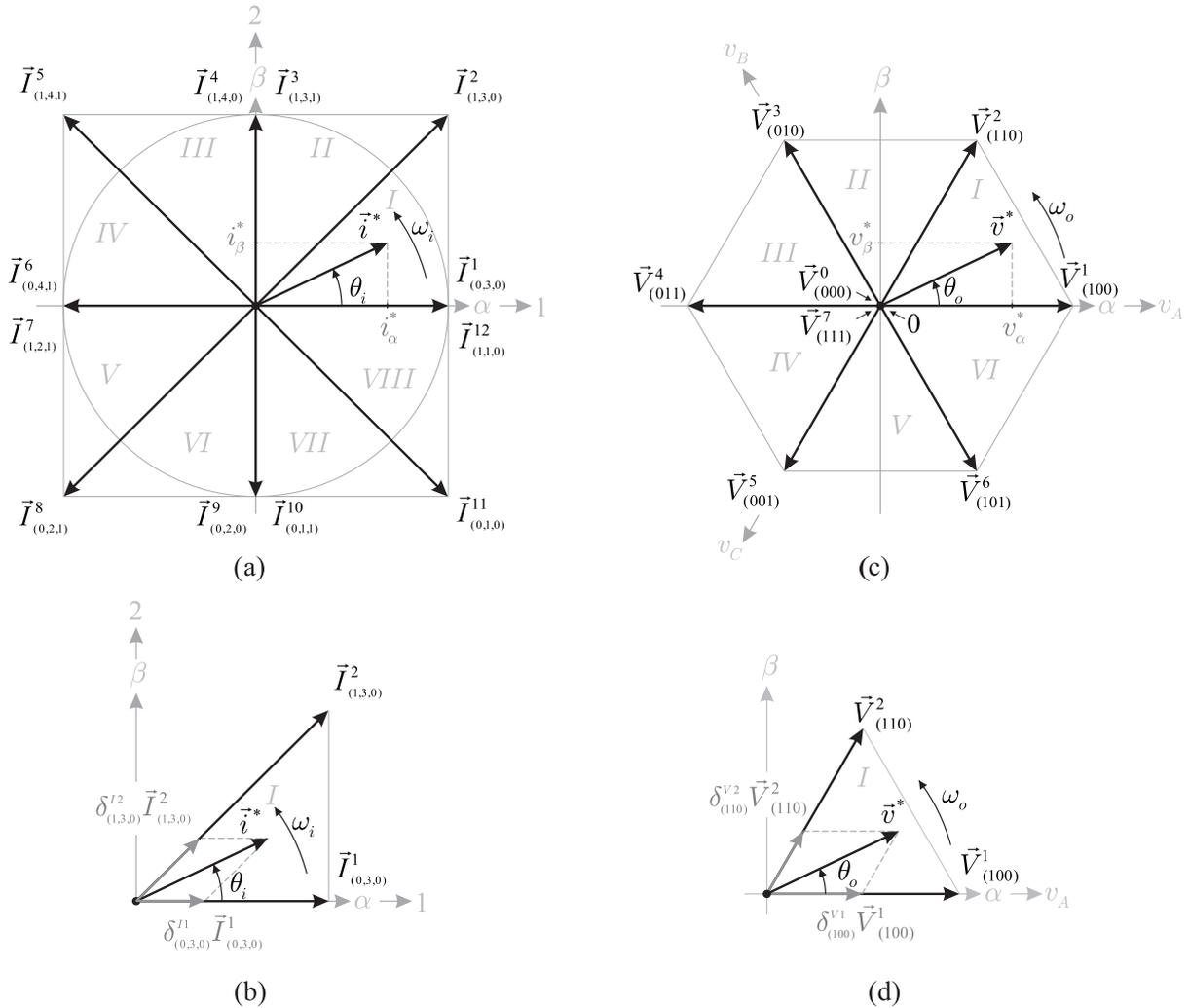
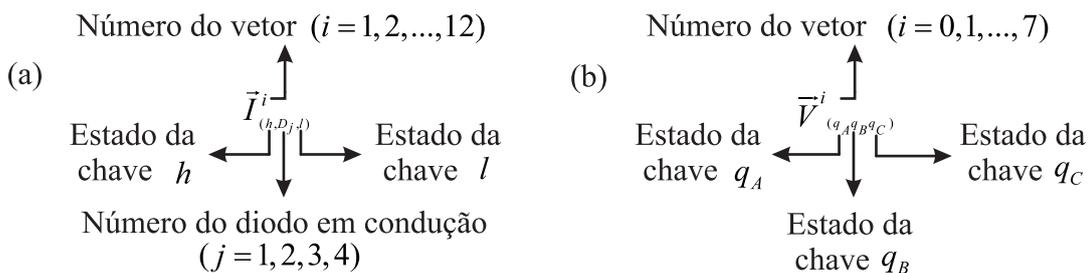


Figura 4.6: Legendas para os vetores do (a) estágio retificador $\vec{I}_{(h,D_j,l)}^i$, (b) e do estágio inversor $\vec{V}_{(q_A q_B q_C)}^i$.



$$v_2 = \widehat{V}_i \sin(\omega_i t). \quad (4.1)$$

com amplitude \widehat{V}_i com frequência angular ω_i .

Como definido anteriormente, apenas o IS possui tempo de roda livre. Logo, os *duty cycles* do estágio retificador $\delta_{(0,3,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (Figura 4.5 (b)) são redefinidos como d_1^{I1} e d_{12}^{I2} . Sendo assim, a soma desses escritas matematicamente como:

$$d_1^{I1} + d_{12}^{I2} = 1 \quad (4.2)$$

onde d_{12}^{I2} é correspondente a $v_{bar} = (v_1 + v_2)$, d_1^{I1} corresponde a $v_{bar} = v_1$, e os respectivos vetores são $\vec{I}_{(1,3,0)}^2$ e $\vec{I}_{(0,3,0)}^1$. É possível perceber, que v_1 é grampeada em um intervalo $\pi/4$, porque esse possui o maior valor absoluto durante o intervalo considerado, $\varphi_i \in (0 \dots \pi/4)$. Isto implica na maior disponibilidade de tensão no link CC, para a formação das tensões de saída. Vale salientar, que ao ser realizada a operação da Eq. (4.2), a carga conectada ao estágio inversor passa a impor a corrente do barramento CC (i_{bar}).

Considerando as correntes de entrada $i_{1,2}$, é possível determinar que:

$$\bar{i}_1 = (d_{12}^{I2} + d_1^{I1}) \bar{i}_{bar} \quad (4.3)$$

$$\bar{i}_2 = d_{12}^{I2} \bar{i}_{bar} \quad (4.4)$$

logo, os *duty cycles* do RS são:

$$d_{12}^{I2} = \frac{\bar{i}_2}{\bar{i}_{bar}} = \frac{\bar{i}_2}{\bar{i}_1} \quad (4.5)$$

$$d_1^{I1} = 1 - d_{12}^{I2} = \frac{\bar{i}_1 - \bar{i}_2}{\bar{i}_1} \quad (4.6)$$

Para obter uma relação proporcional entre a tensão de saída e corrente, e conseqüentemente uma relação ôhmica, d_{12}^{I2} e d_1^{I1} são recalculados como:

$$d_{12}^{I2} = \frac{v_2}{v_1} \quad (4.7)$$

$$d_1^{I1} = \frac{v_1 - v_2}{v_1} \quad (4.8)$$

Considerando a simetria do sistema de entrada, os *duty cycles* do setores restantes do RS, podem ser obtidos usando essa análise.

Tabela 4.3: Setores do estágio retificador, com o intervalo do ângulo de entrada φ_i , vetores ($\vec{I}_{(h,m,l)}^i$) e respectivas tensões do DC-link v_{bar} (Ver Figuras 4.7- 4.8).

Setor	φ_i	Vetores		v_{bar}	
I	$0 \dots \pi/4$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(0,3,0)}^1$	$v_1 + v_2$	v_1
II	$\pi/4 \dots \pi/2$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(1,3,1)}^3$	$v_1 + v_2$	v_2
III	$\pi/2 \dots 3\pi/4$	$\vec{I}_{(1,4,1)}^5$	$\vec{I}_{(1,4,0)}^4$	$v_2 - v_1$	v_2
IV	$3\pi/4 \dots \pi$	$\vec{I}_{(1,4,1)}^5$	$\vec{I}_{(0,4,1)}^6$	$v_2 - v_1$	$-v_1$
V	$\pi \dots 5\pi/4$	$\vec{I}_{(0,2,1)}^8$	$\vec{I}_{(1,2,1)}^7$	$-v_2 - v_1$	$-v_1$
VI	$5\pi/4 \dots 3\pi/2$	$\vec{I}_{(0,2,1)}^8$	$\vec{I}_{(0,2,0)}^9$	$-v_2 - v_1$	$-v_2$
VII	$3\pi/2 \dots 7\pi/4$	$\vec{I}_{(0,1,0)}^{11}$	$\vec{I}_{(0,1,1)}^{10}$	$-v_2 + v_1$	$-v_2$
VIII	$7\pi/4 \dots 2\pi$	$\vec{I}_{(0,1,0)}^{11}$	$\vec{I}_{(1,1,0)}^{12}$	$-v_2 + v_1$	v_1

A tensão média do link CC \bar{v}_{bar} , é escrita como:

$$\bar{v}_{bar} = (v_1 + v_2)d_{12}^{I_2} + (v_1)d_1^{I_1} \quad (4.9)$$

$$= \frac{v_2^2}{v_1} + v_1 \quad (4.10)$$

O diagrama vetorial do estágio retificador, pode ser observado na Figura 4.5, esse possui 12 vetores ($\vec{I}_{(h,D_j,l)}^i$) e 8 setores. Os setores, com os respectivos intervalos do ângulo de entrada (ϕ_i), vetores ($\vec{I}_{(h,D_j,l)}^i$) e tensões do barramento CC (v_{bar}) estão inseridos na Tabela 4.3. É possível notar, que considerando um ciclo fundamental ($\varphi_i \in (0 \dots 2\pi)$), a mudança de setor ocorre a cada $\pi/4$ radianos.

O sistema de referência de saída $v_{A,B,C}^*$ é:

$$\begin{aligned} v_A^* &= \hat{V}_o^* \cos(\omega_o t) \\ v_B^* &= \hat{V}_o^* \cos\left(\omega_o t - \frac{2\pi}{3}\right) \\ v_C^* &= \hat{V}_o^* \cos\left(\omega_o t + \frac{2\pi}{3}\right) \end{aligned} \quad (4.11)$$

com frequência angular ω_o e amplitude \hat{V}_o .

Figura 4.7: Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,0)}^4$, $\vec{I}_{(1,4,1)}^5$ e $\vec{I}_{(0,4,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .

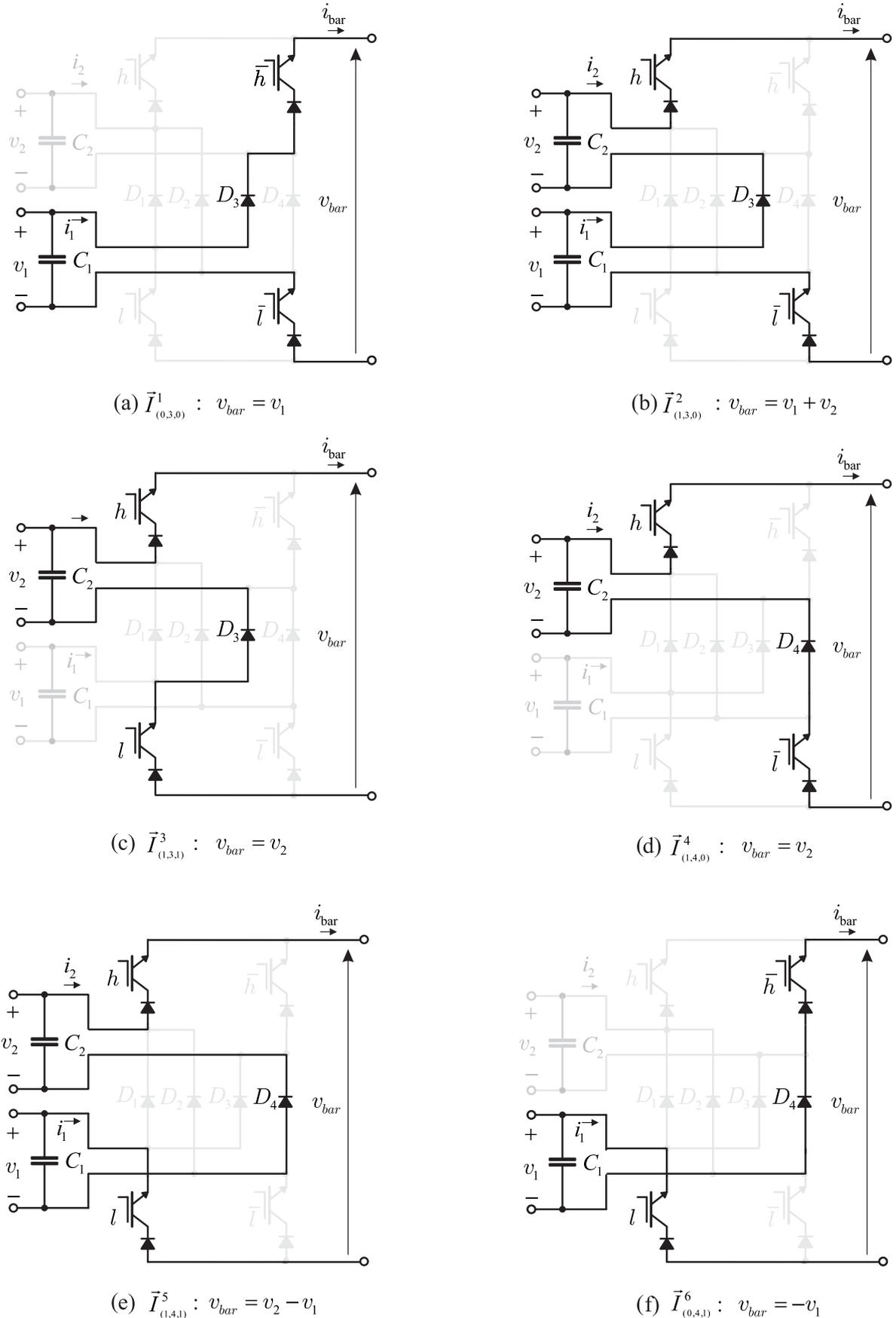
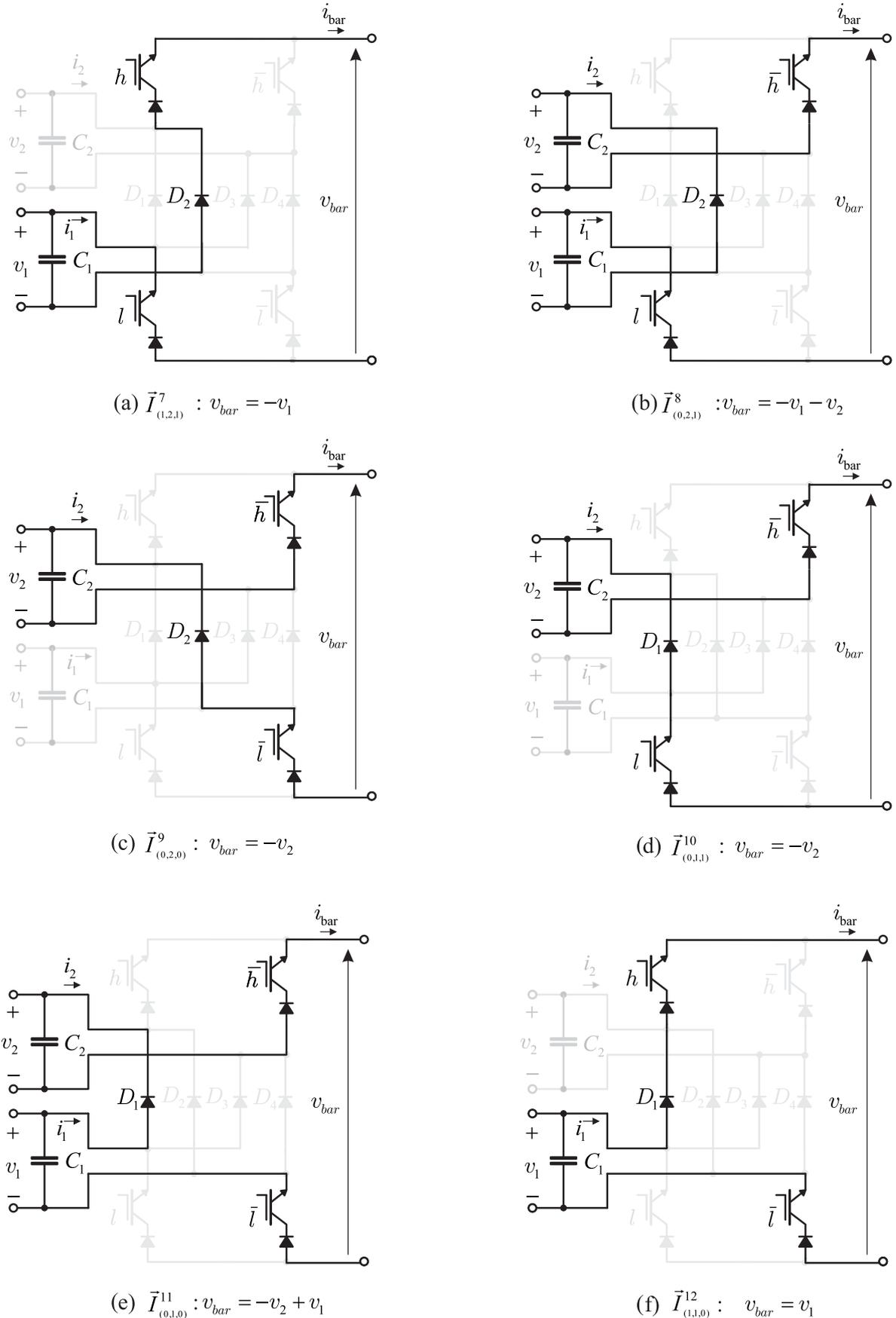


Figura 4.8: Vetores ($\vec{I}_{(1,2,1)}^7$, $\vec{I}_{(0,2,1)}^8$, $\vec{I}_{(0,2,0)}^9$, $\vec{I}_{(0,1,1)}^{10}$, $\vec{I}_{(0,1,0)}^{11}$ e $\vec{I}_{(1,1,0)}^{12}$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .



O vetor girante \vec{v}^* do sistema de referência é obtido por:

$$\begin{aligned}\vec{v}^* &= v_A^* + v_B^* e^{j2\pi/3} + v_C^* e^{-j2\pi/3} \\ &= \hat{V}^* e^{j\omega_o t} = \frac{3}{2} \hat{V}_o^* e^{j\omega_o t}\end{aligned}\quad (4.12)$$

onde \hat{V}^* é o valor absoluto, com frequência angular ω_o . Assumindo que \vec{v}^* é constante em um período PWM, e que esse vetor pode ser obtido a partir da soma de dois vetores adjacentes: $\vec{V}_{(qAqBqC)}^k$ e $\vec{V}_{(qAqBqC)}^l$, onde $k = 1, \dots, 6$ e $l = k+1$ if $k \leq 5$; e $l = 1$ se $k = 6$. A partir da Fig. 4.5 (d), é possível escrever:

$$\vec{v}^* = \delta_{(100)}^{V1} \vec{V}_{(100)}^1 + \delta_{(110)}^{V2} \vec{V}_{(110)}^2 \quad (4.13)$$

Além disso, o sistema de vetores dessa figura, pode ser definido a partir de identidade trigonométrica:

$$\frac{\hat{V}^*}{\sin\left(\frac{2\pi}{3}\right)} = \frac{|\vec{V}_{(100)}^1| \delta_{(100)}^{V1}}{\sin(\pi/3 - \varphi_o)} = \frac{|\vec{V}_{(110)}^2| \delta_{(110)}^{V2}}{\sin(\varphi_o)} \quad (4.14)$$

Conseqüentemente, os *duty cycles* dos dois vetores ativos $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ são definidos respectivamente como:

$$\delta_{(100)}^{V1} = \sqrt{3} \frac{\hat{V}^*}{\bar{v}_{bar}} \sin(\pi/3 - \varphi_o) \quad (4.15)$$

$$\delta_{(110)}^{V2} = \sqrt{3} \frac{\hat{V}^*}{\bar{v}_{bar}} \sin(\varphi_o) \quad (4.16)$$

logo o duty cycle para o vetor nulo $\vec{V}_{(111)}^7$ é:

$$\delta_{(111)}^{V7} = (1 - \delta_{(100)}^{V1} - \delta_{(110)}^{V2}) \quad (4.17)$$

Calculados os duty cycles do estágio retificador e inversor, é necessário realizar os produtos entre eles. Considerando a metade de um período PWM $t_\mu = 0 \dots T_s/2$, esse é dividido em dois grupos. O primeiro, corresponde a sequência I, e é definido a partir das três próximas equações:

$$\delta_{100,12} = d_{12}^{I2} \delta_{(100)}^{V1} \quad (4.18)$$

$$\delta_{110,12} = d_{12}^{I2} \delta_{(110)}^{V2} \quad (4.19)$$

$$\delta_{111,12} = d_{12}^{I2} \delta_{(111)}^{V7} \quad (4.20)$$

O segundo, corresponde a sequência II, com as seguintes eqs.:

$$\delta_{111,1} = d_1^{I1} \delta_{(111)}^{V7} \quad (4.21)$$

$$\delta_{110,1} = d_1^{I1} \delta_{(110)}^{V2} \quad (4.22)$$

$$\delta_{100,1} = d_1^{I1} \delta_{(100)}^{V1}. \quad (4.23)$$

Sendo assim, a sequência de vetores e tempos são divididas, também, em dois grupos, para o intervalo $T_s/2$, como ilustrado na Figura 4.9. O primeiro, é quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0\dots\tau_{12}$, e no IS é aplicado a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$, obtidos a partir das Eqs. (4.18)-(4.20), sendo o chaveamento ilustrado na Figura 4.10. O segundo, é quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$, obtidos a partir das Eqs. (4.21)-(4.23), sendo o chaveamento ilustrado nas Figuras 4.10 e 4.11.

Nesse sentido, é possível deduzir que a comutação do estágio retificador ($\vec{I}_{(1,3,0)}^2 - \vec{I}_{(0,3,0)}^1$), ocorreu durante o intervalo de tempo, nos quais os vetores nulos estavam sendo aplicados no estágio inversor. Isso implica, num chaveamento com corrente nula no link CC ($i_{bar} = 0$). Além disso, o link CC fictício permitiu o cálculo dos *duty cycles* separadamente, como se fossem duas topologias desacopladas. Contudo, ao final, o conversor foi considerado como uma única entidade, o que matematicamente foi realizado pelas operações inseridas nas Equações (4.18)-(4.23).

A relação entre as frequências de chaveamento dos estágios retificador f_{s_i} e inversor f_{s_o} é:

$$f_{s_o} = 2f_{s_i} \quad (4.24)$$

o que pode ser observado a partir da Figura 4.9.

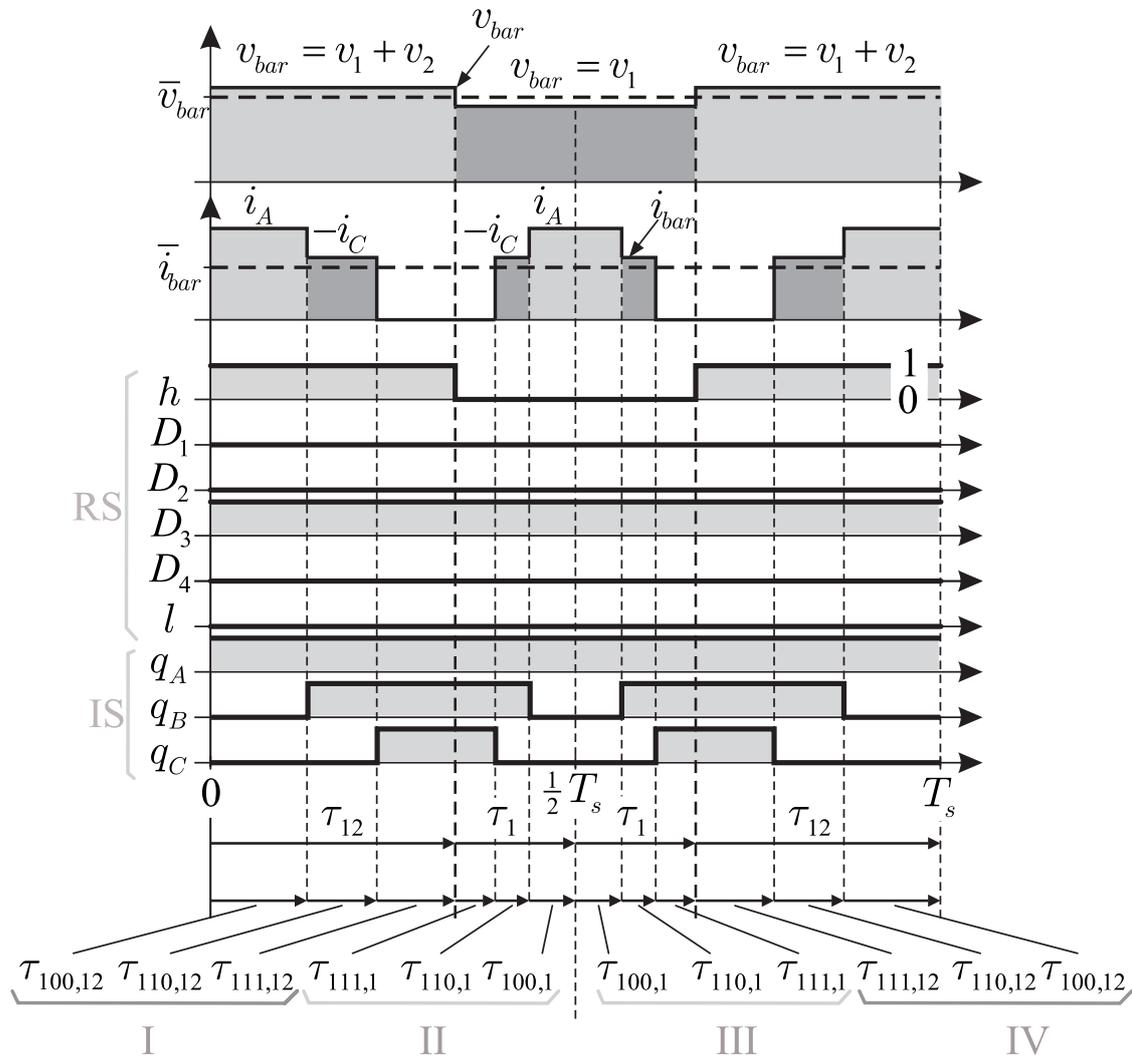
A taxa de transferência de tensão M é definida como:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \quad (4.25)$$

Sendo:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (4.26)$$

Figura 4.9: Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0 \dots \pi/4)$ and $\varphi_o \in (0 \dots \pi/6)$



Adaptado de (KOLAR et al., 2007).

Figura 4.10: Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0\dots\tau_{12}$, e no IS é aplicada a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$

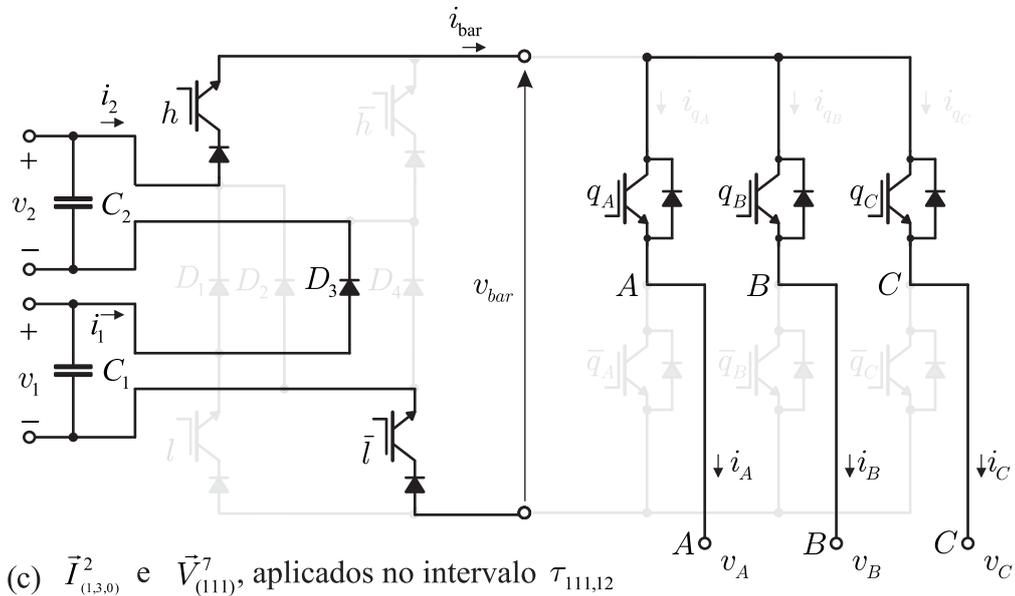
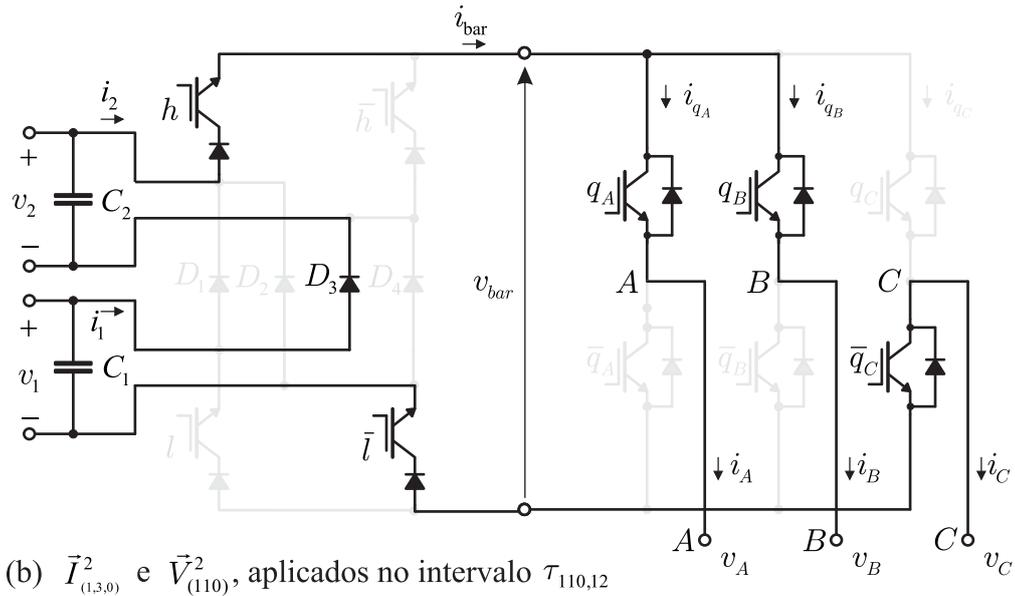
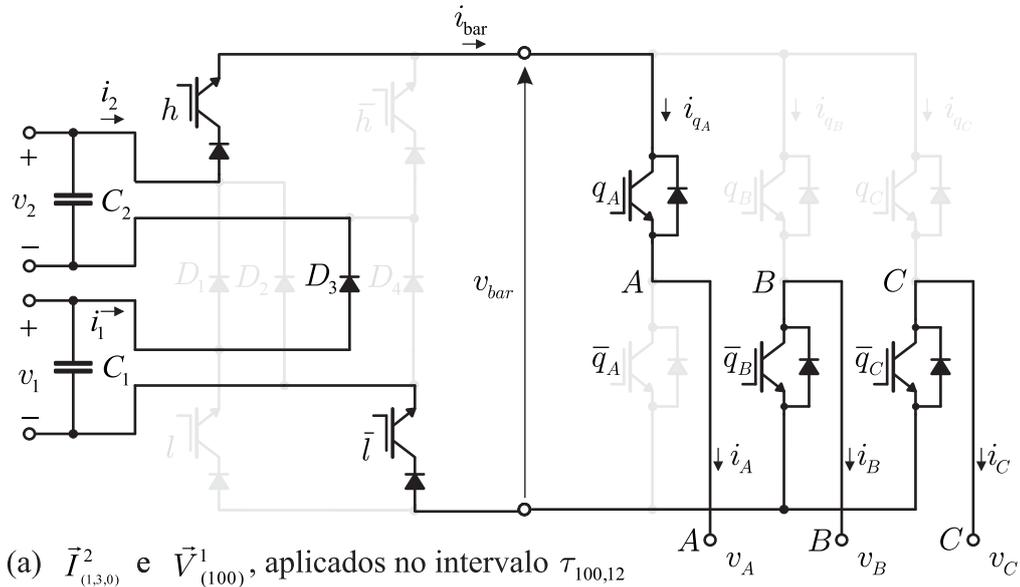
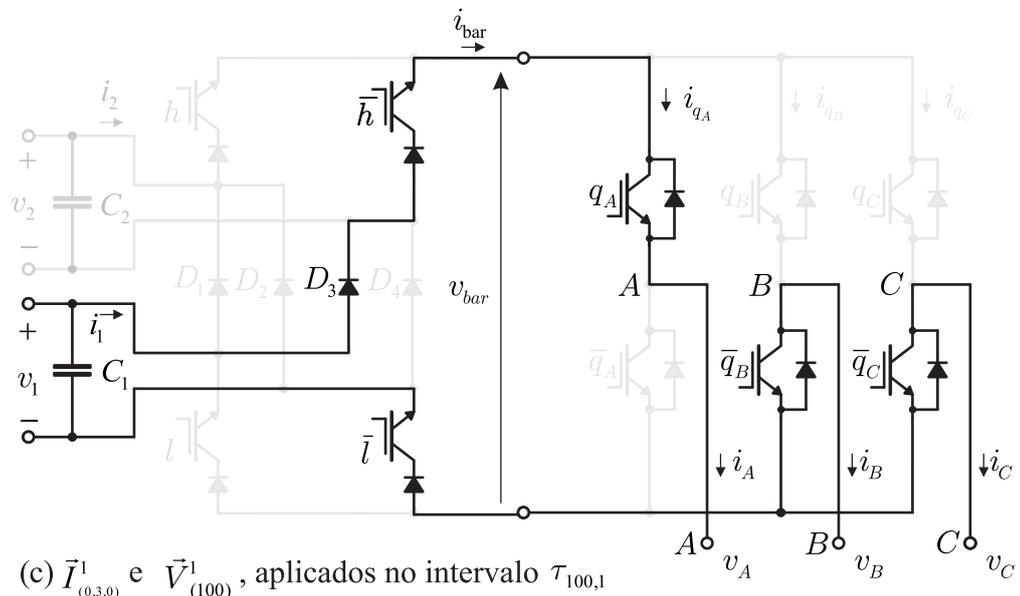
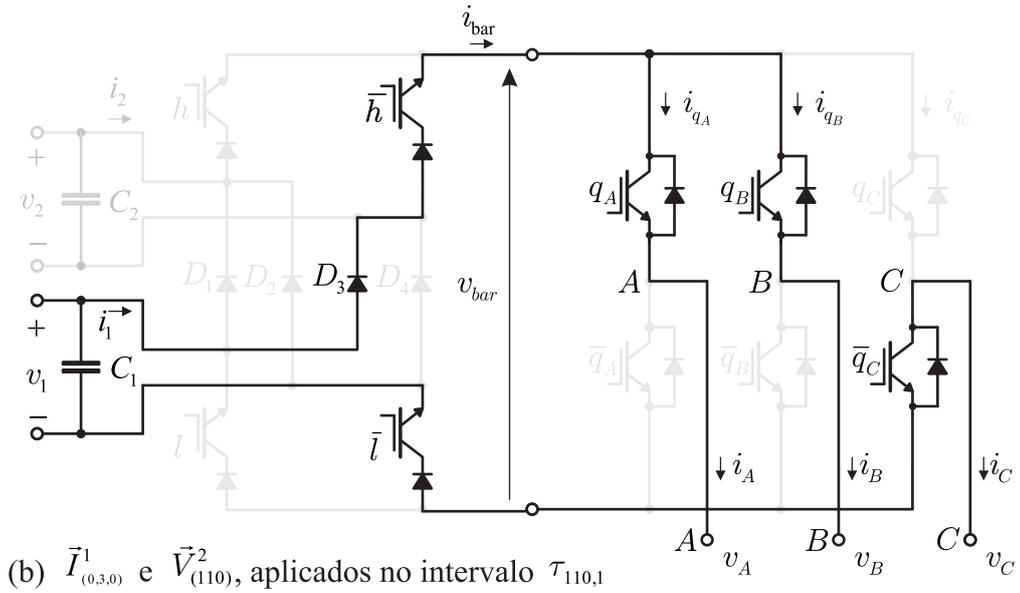
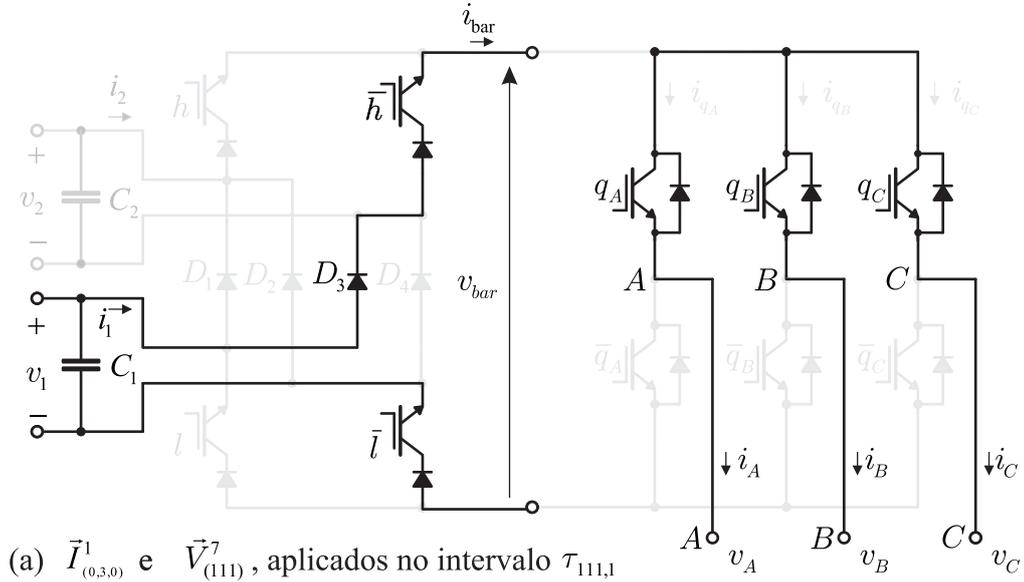


Figura 4.11: Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicada a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$



4.2.3 Resultados de Simulação

Os resultados de simulação foram obtidos de forma a validar a teoria realizada, para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aCSR Type*. Na Tabela 4.4 são listados os parâmetros e valores dos componentes utilizados na simulação. As simulações foram realizadas no MATLAB[®] /Simulink MATLAB[®], usando a biblioteca SimPowerSystems[™].

Tabela 4.4: Parâmetros de simulação

Parâmetro	Valor	Descrição
$C_{1,2}$	$7.5 \mu F$	Filtro capacitivo AC
f_i	$40 Hz$	Frequência de entrada f_i
\hat{V}_i	$220\sqrt{2} V$	Amplitude de tensão da fonte AC
f_o	$50 Hz$	Frequência da saída
\hat{V}_o^*	$110\sqrt{2} V$	Amplitude da tensão de referência de saída
R_o	8Ω	Resistência da carga
L_o	$5 mH$	Indutância da carga
f_{s_i}	$25 kHz$	Frequência de chaveamento do estágio retificador

As formas de onda de tensões e correntes foram inseridas na Fig. 4.12. A tensão do link CC é chaveada por duas tensões: a soma dos módulos das tensões de entrada $|v_1| + |v_2|$, e a maior tensão é grampeada. Resultando em uma polaridade positiva da tensão no link CC $v_{bar} > 0$. A tensão de saída na fase A (v_A), assim como a tensão média (\bar{v}_A) correspondente, tem frequência da fundamental igual a determinada na simulação ($50 Hz$). A corrente de saída (i_A) é essencialmente senoidal, com frequência da fundamental igual a da respectiva tensão.

Os espectros da corrente de entrada i_2 , tensão de saída v_A e corrente i_A na fase A (obtidos a partir da simulação com os parâmetros da Tabela 4.4) foram ilustrados na Figura 4.13 . A corrente de entrada i_2 consiste basicamente da fundamental ($f_i = 40 Hz$), e harmônicas de

alta ordem. A tensão de saída v_A consiste basicamente em uma onda senoidal pura, apenas com harmônicas de alta ordem, o que reflete em um espectro similar de corrente de saída i_A . Os valores de THD (Figura 4.13) da: corrente de entrada i_2 é de 1.24 %; tensão de saída v_A é de 1.38 % e WTHD de 0.25 %; corrente de saída i_A é de 0.63 %. Esses valores de THD, WTHD e o espectro, mostram que a topologia proposta mantém as características dos conversores matriciais para esses parâmetros, resultando em uma topologia com excelente qualidade de energia, quando comparados por exemplo, a um tradicional VSI com ponte de diodos.

As perdas no estágio retificador foram inseridas na Tabela 4.5. No RS não há perdas por chaveamento ($T_{L_{sw}} = 0\%$). Validando assim, a teoria da comutação e modulação desenvolvidas.

As perdas na topologia 2φ3φIMC-ORS HL-aXCSR foram inseridas na Tab. 4.6. O valor das perdas totais por condução (T_{L_c}) foi de 2,25 %, das perdas totais por chaveamento ($T_{L_{sw}}$) de 0,73 %, e as perdas totais no conversor T_L foi de 2,98.

Tabela 4.5: **Perdas no estágio retificador.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Estágio	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
Retificador	0	1,29	1,29

Tabela 4.6: **Perdas no conversor.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Conversor	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
2φ3φIMC-ORS	0,73	2,25	2,98

Figura 4.12: Resultados de simulação para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage HL-aXCSR Type*.

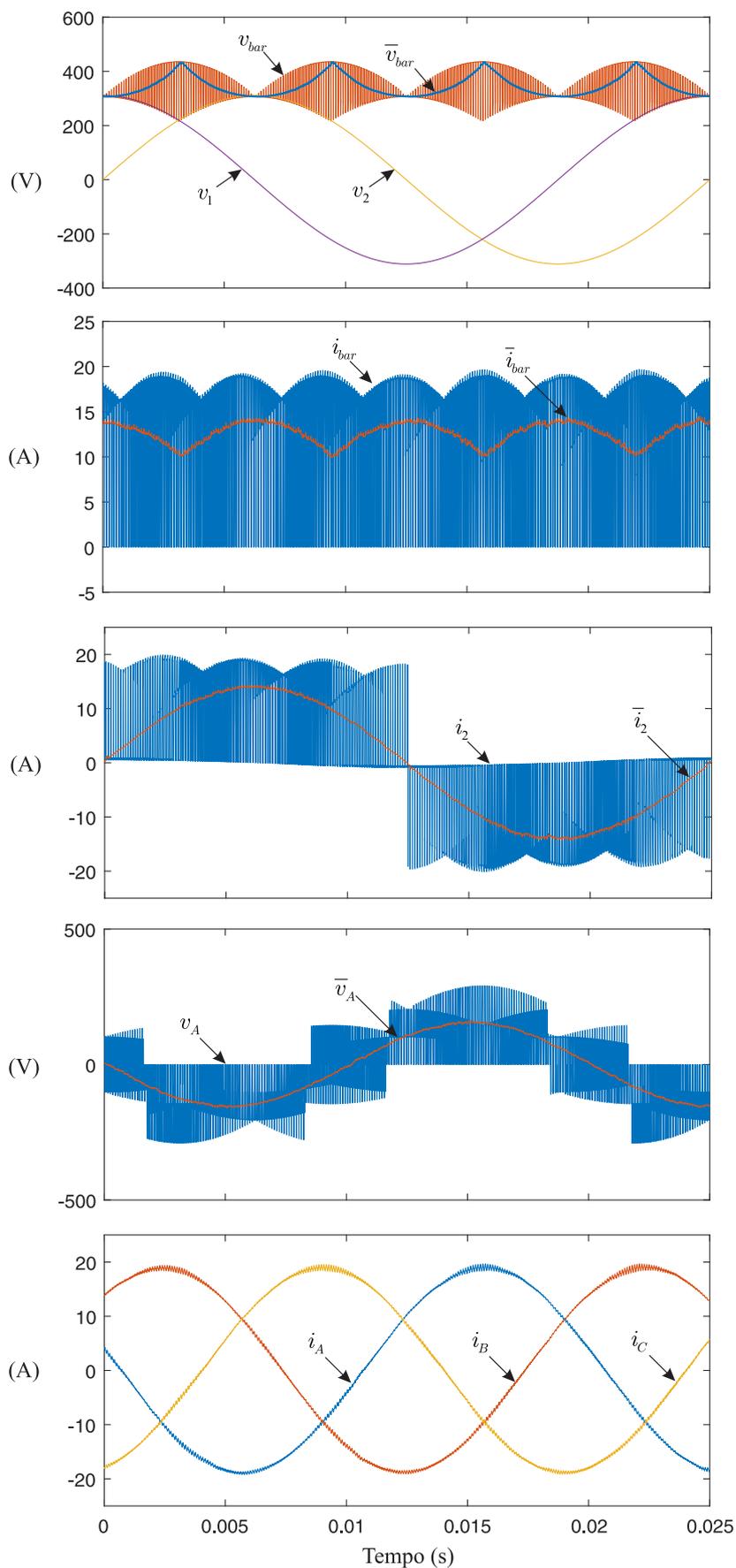


Figura 4.13: Espectros obtidos a partir dos resultados de simulação para a corrente de entrada i_2 , tensão de saída v_A e corrente de saída i_A .

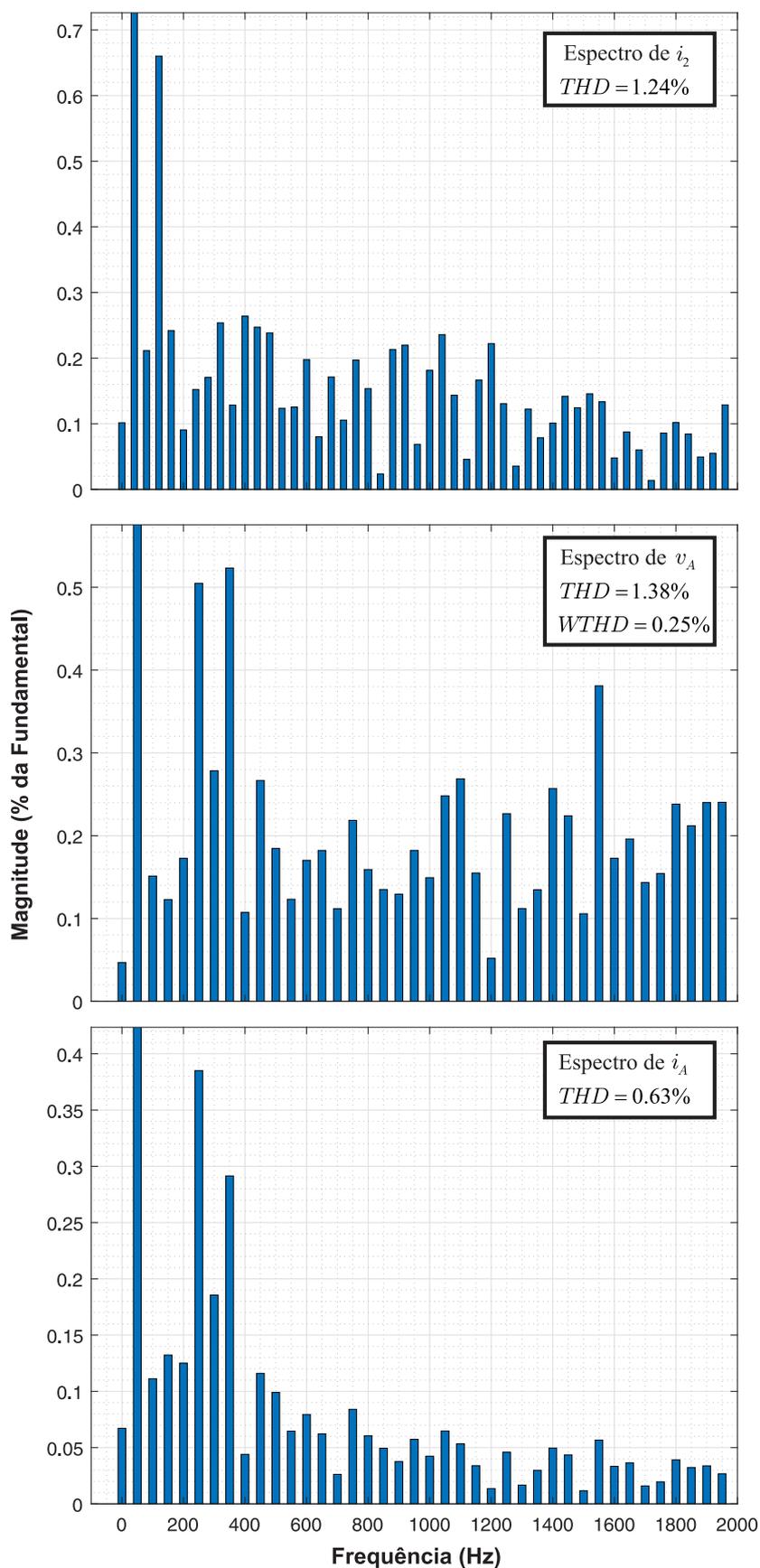
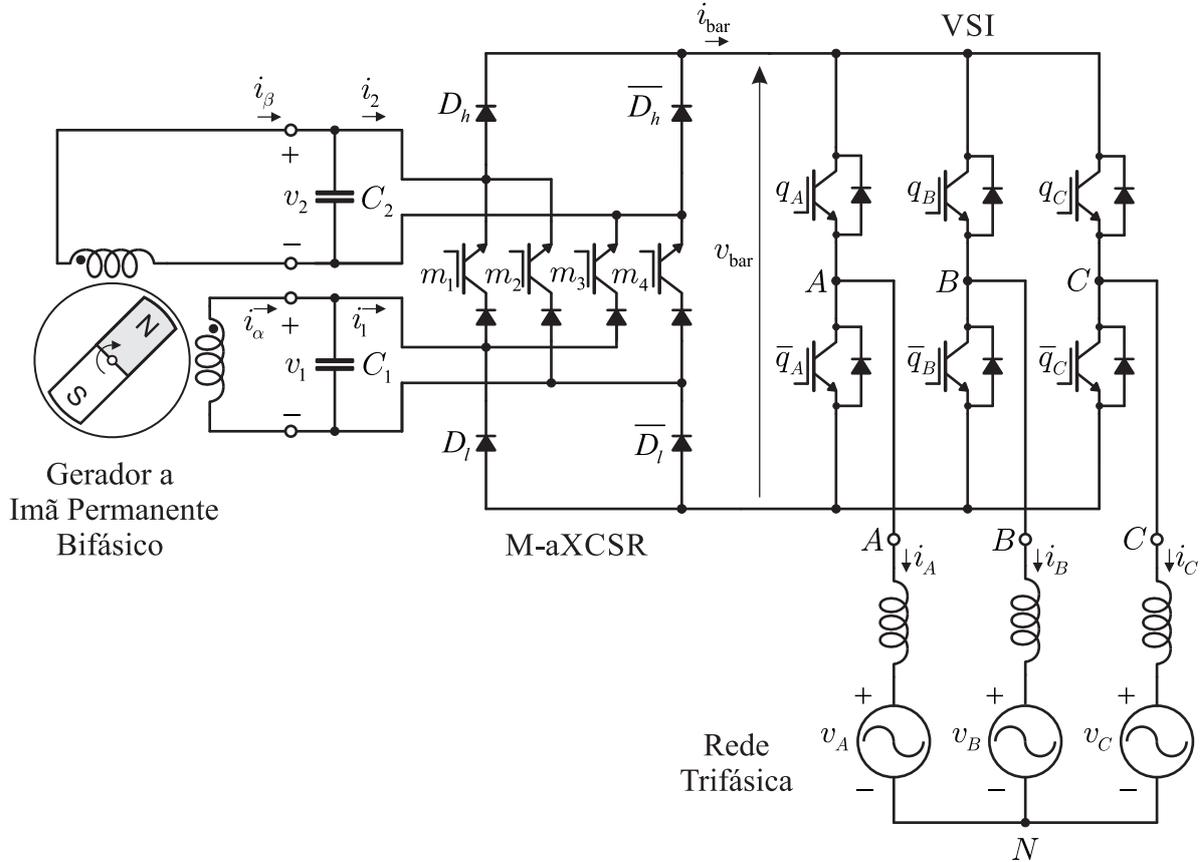


Figura 4.14: Topologia proposta com número reduzido de chaves ativas: Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aXCSR Type.

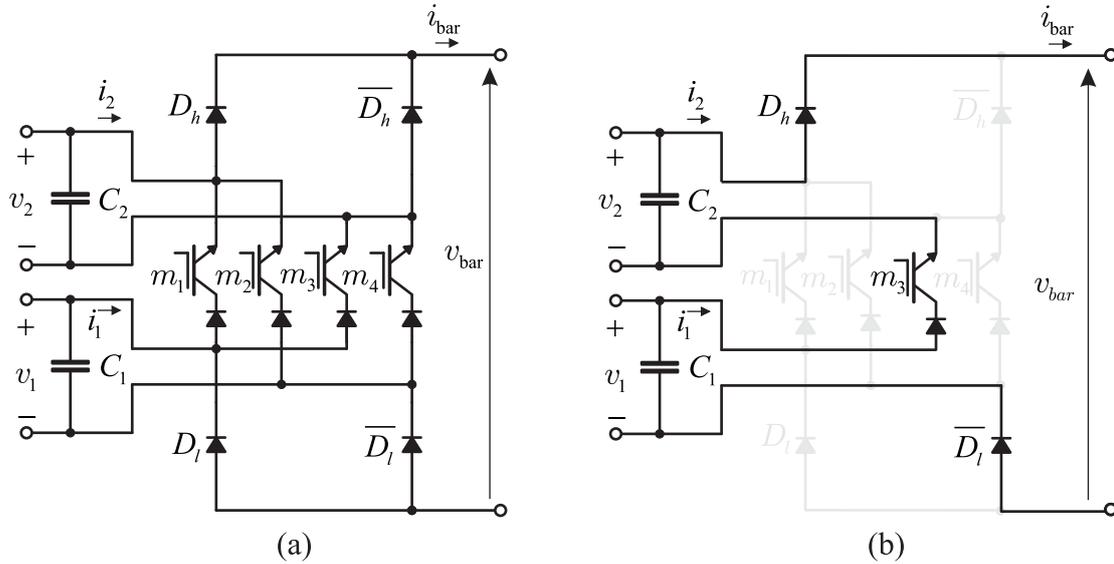


4.3 Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aCSR Type.

A modificação da topologia proposta nesta seção, ocorreu apenas no RS, ou seja, o XCSR foi substituído por um M-aXCSR. Sendo assim, a análise do conversor quanto ao funcionamento, e as características das correntes de entrada $i_{1,2}$, tensões de saída $v_{A,B,C}$, filtros de entrada $C_{1,2}$, mantém os mesmos padrões do apresentado para topologia 2ϕ -to- 3ϕ AC-AC IMC *with Open-end Rectifier Stage*, sendo confirmado a partir de simulações. Nesse sentido, a análise do funcionamento, realizado na Subseção 4.3.1, terá por foco, o funcionamento do M-aXCSR.

O M-aXCSR (Figura 4.15 (a)) é uma variação do XCSR, no qual é reduzido o número de chaves ativas de 8 para 4, onde essas chaves ativas são substituídas por 4 diodos. As quatro chaves substituídas são h, \bar{h}, l e \bar{l} , ficando apenas as do meio ($m_{1,2,3,4}$). Além da diminuição de componentes ativos, esta configuração, vem a diminuir as perdas no conversor, pois o

Figura 4.15: (a) Estágio retificador M-aXCSR, e (b) 1 RBIGBT, e 2 diodos no caminho da corrente circulante, por estado.



M-aCSR possui 2 diodos e 1 chave no caminho da corrente circulante (Figura 4.15 (b)), enquanto o XCSR 3 chaves.

4.3.1 Princípio de funcionamento do M-aXCSR Type

O M-aXCSR é uma variação do XCSR, no qual é reduzido o número de chaves ativas de 8 para 4, onde essas chaves ativas são substituídas por 4 diodos. As quatro chaves substituídas são h , \bar{h} , l e \bar{l} , ficando apenas as do meio ($m_{1,2,3,4}$). Nesse sentido, é necessário monitorar a polaridade do sistema de entrada ($v_{1,2}$), considerando as respectivas correntes, e o sentido destas.

A partir da Tabela 4.7 e Figura 4.16, é possível deduzir que:

- Quando v_1 e v_2 , possuem polaridade positiva, os diodos D_h e \bar{D}_l serão polarizados diretamente, enquanto os outros (D_l e \bar{D}_h) de maneira reversa. Tal situação, acontece nos setores I e II, do diagrama vetorial (Figura 4.17 (a)), ou seja $\varphi_i \in (0 \dots \pi/2)$. Na Figura 4.16 (a), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões;
- Quando v_1 possui polaridade negativa e v_2 positiva, os diodos D_h e D_l serão polarizados diretamente, enquanto os outros (\bar{D}_l e \bar{D}_h) de maneira reversa. Tal situação, acontece

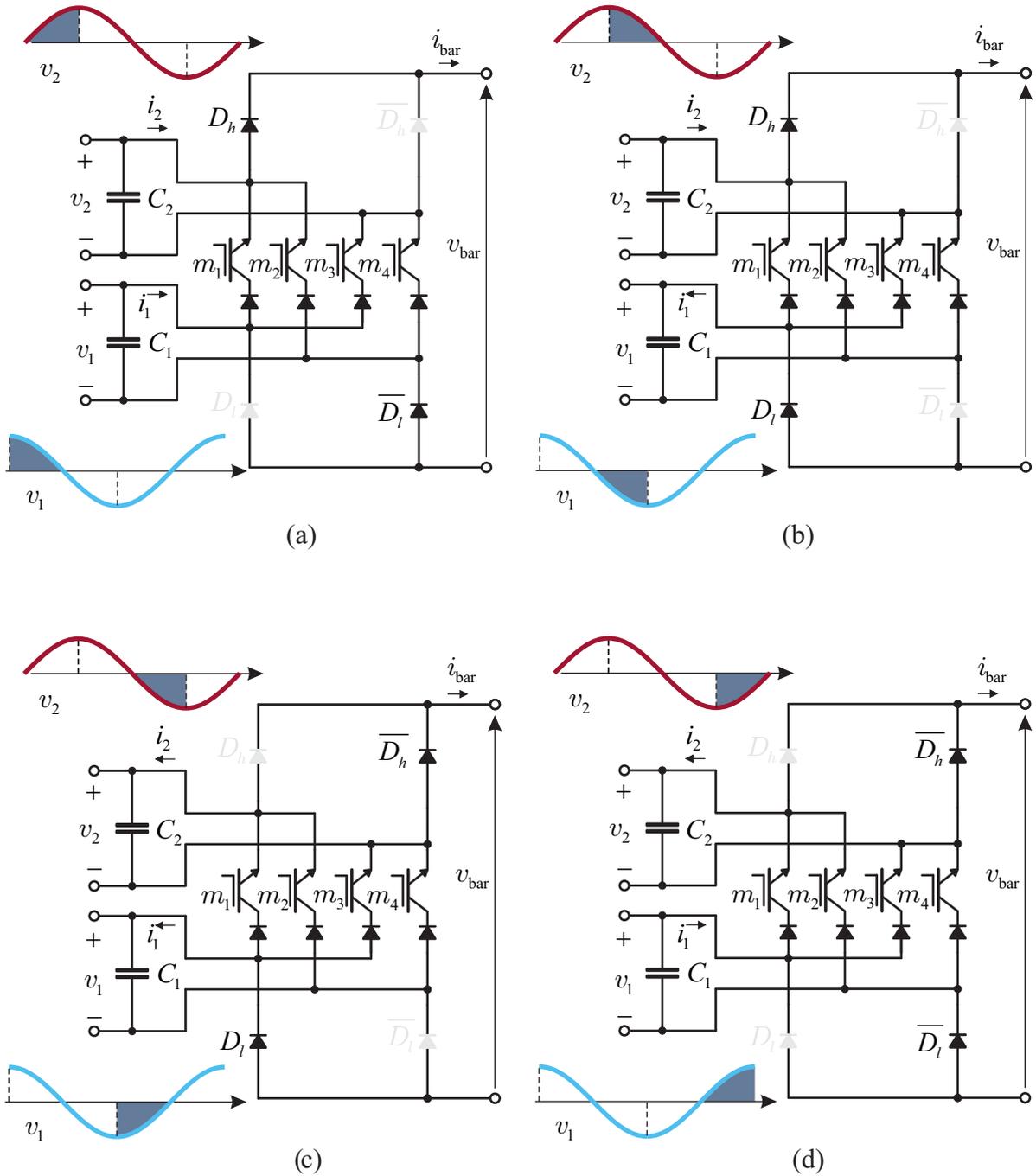
nos setores III e IV, do diagrama vetorial (Figura 4.17 (a)), ou seja $\varphi_i \in (\pi/2 \dots \pi)$. Na Figura 4.16 (b), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões;

- Quando v_1 e v_2 , possuem polaridade negativa, os diodos \overline{D}_h e D_l serão polarizados diretamente, enquanto os outros (D_h e \overline{D}_l) de maneira reversa. Tal situação, acontece nos setores V e VI, do diagrama vetorial (Figura 4.17 (a)), ou seja $\varphi_i \in (\pi \dots 3\pi/2)$. Na Figura 4.16 (c), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões;
- Quando v_1 possui polaridade positiva e v_2 negativa, os diodos \overline{D}_h e \overline{D}_l serão polarizados diretamente, enquanto os outros (D_h e D_l) de maneira reversa. Tal situação, acontece nos setores VII e VIII, do diagrama vetorial (Figura 4.17 (a)), ou seja $\varphi_i \in (3\pi/2 \dots 2\pi)$. Na Figura 4.16 (d), é ilustrada tal situação, onde as correntes $i_{1,2}$, estão sincronizadas com as respectivas tensões.

Tabela 4.7: Diodos em condução, em função da polaridade das tensões do sistema de entrada (v_1 , e v_2), e os respectivos setores do diagrama vetorial.

v_1	v_2	Diodos	Setores
+	+	D_h, \overline{D}_l	I e II
-	+	D_h, D_l	III e IV
-	-	\overline{D}_h, D_l	V e VI
+	-	$\overline{D}_h, \overline{D}_l$	VII e VIII

Figura 4.16: Diodo em condução, em função das polaridades das tensões do sistema de entrada ($v_{1,2}$), sendo o sentido da corrente sincronizado com a respectivas tensões.



4.3.2 Modulação Vetorial SVPWM

A análise da modulação para $2\phi 3\phi$ IMC-ORS, realizada no Capítulo 3, é aplicada nos conversores propostos com número reduzido de chaves, com intuito de demonstrar a similaridade entre os conversores, além de apresentar os novos digramas vetoriais, e as mudanças

de chaveamento, devido a substituição das chaves ativas pelos diodos.

A modulação vetorial SVPWM utilizada no conversor proposto, é a chave para a implementação do esquema de comutação ZCS. Nesse caso, o RS só é comutado no estágio de roda livre do IS. Além disso, só o IS possui estágio de roda livre.

A formação da tensão do link CC v_{bar} , corrente do link CC i_{bar} , e tensões $v_{A,B,C}$ e correntes de saída $i_{A,B,C}$, serão realizadas de acordo com a Figura 4.21, para $\varphi_i \in (0 \dots \pi/4)$ e $\varphi_o \in (0 \dots \pi/3)$. Onde φ_i é o ângulo do sistema de entrada, e o de saída φ_o .

Sendo o sistema bifásico de entrada $v_{1,2}$:

$$\begin{aligned} v_1 &= \widehat{V}_i \cos(\omega_i t) \\ v_2 &= \widehat{V}_i \sin(\omega_i t). \end{aligned} \tag{4.27}$$

com amplitude \widehat{V}_i com frequência angular ω_i .

Como definido anteriormente, apenas o IS possui tempo de roda livre. Logo, os *duty cycles* do estágio retificador $\delta_{(1,1,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (Figura 4.17 (b)) são redefinidos como d_1^{I1} e d_{12}^{I2} . Sendo assim, a soma desses escritas matematicamente como:

$$d_1^{I1} + d_{12}^{I2} = 1 \tag{4.28}$$

onde d_{12}^{I2} é correspondente a $v_{bar} = (v_1 + v_2)$, d_1^{I1} corresponde a $v_{bar} = v_1$, e os respectivos vetores são $\vec{I}_{(1,3,0)}^2$ e $\vec{I}_{(1,1,0)}^1$. É possível perceber, que v_1 é grampeada em um intervalo $\pi/4$, porque esse possui o maior valor absoluto durante o intervalo considerado, $\varphi_i \in (0 \dots \pi/4)$. Isso implica na maior disponibilidade de tensão no link CC, para a formação das tensões de saída. Vale salientar, que ao ser realizada a operação da Eq. (4.28), a carga conectada ao estágio inversor passa a impor a corrente do barramento CC (i_{bar}).

Figura 4.17: Análise gráfica do PWM vetorial ilustrando: (a) diagrama do estágio retificador baseado nas correntes de entrada $i_{1,2}$, 12 vetores e 8 setores (b) síntese da corrente de referência no setor I ($\varphi_i \in (0 \dots \pi/4)$) a partir de dois vetores adjacentes, $\vec{I}_{(1,1,0)}^1$ e $\vec{I}_{(1,3,0)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(1,1,0)}^{I1}$ e $\delta_{(1,3,0)}^{I2}$ (c) diagrama do estágio inversor baseado no sistema de referência de tensão $v_{A,B,C}^*$, 6 vetores e setores e dois vetores nulos, (d) síntese da tensão de referência no setor I ($\varphi_o \in (0 \dots \pi/3)$) a partir de dois vetores adjacentes, $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ com a relação de tempo obtidas a partir dos respectivos *duty cycles* $\delta_{(100)}^{V1}$ e $\delta_{(110)}^{V2}$. As legendas para os vetores foram inseridas na Figura 4.18.

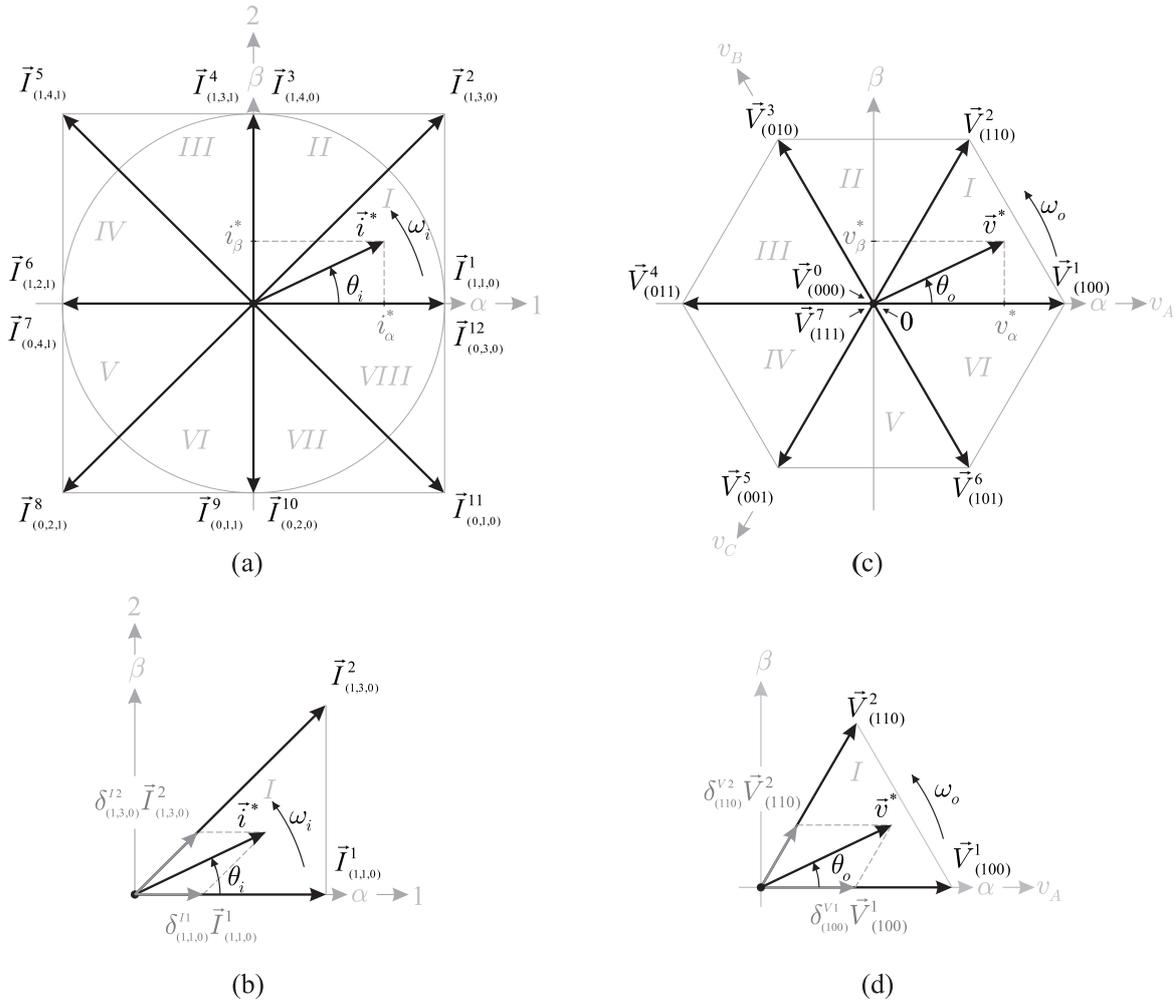
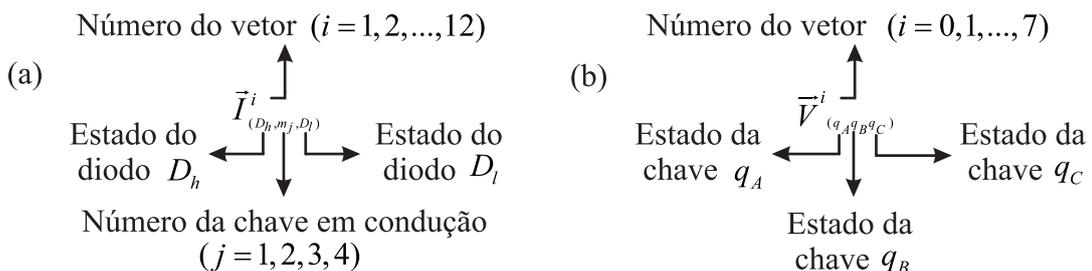


Figura 4.18: Legendas para os vetores do (a) estágio retificador $\vec{I}_{(D_h, m_j, D_l)}^i$, (b) e do estágio inversor $\vec{V}_{(q_A q_B q_C)}^i$.



Considerando as correntes de entrada $i_{1,2}$, é possível determinar que:

$$\bar{i}_1 = (d_{12}^{I_2} + d_1^{I_1})\bar{i}_{bar} \quad (4.29)$$

$$\bar{i}_2 = d_{12}^{I_2}\bar{i}_{bar} \quad (4.30)$$

logo, os *duty cycles* do RS são:

$$d_{12}^{I_2} = \frac{\bar{i}_2}{\bar{i}_{bar}} = \frac{\bar{i}_2}{\bar{i}_1} \quad (4.31)$$

$$d_1^{I_1} = 1 - d_{12}^{I_2} = \frac{\bar{i}_1 - \bar{i}_2}{\bar{i}_1} \quad (4.32)$$

Para obter uma relação proporcional entre a tensão de saída e corrente, e conseqüentemente uma relação ôhmica, $d_{12}^{I_2}$ e $d_1^{I_1}$ são recalculados como:

$$d_{12}^{I_2} = \frac{v_2}{v_1} \quad (4.33)$$

$$d_1^{I_1} = \frac{v_1 - v_2}{v_1} \quad (4.34)$$

Considerando a simetria do sistema de entrada, os *duty cycles* do setores restantes do RS, podem ser obtidos usando essa análise.

A tensão média do link CC \bar{v}_{bar} , é escrita como:

$$\bar{v}_{bar} = (v_1 + v_2)d_{12}^{I_2} + (v_1)d_1^{I_1} \quad (4.35)$$

$$= \frac{v_2^2}{v_1} + v_1 \quad (4.36)$$

O diagrama vetorial do estágio retificador, pode ser observado na Figura 4.17, esse possui 12 vetores ($\vec{I}_{(D_h, m_j, D_l)}^i$) e 8 setores. Os setores, com os respectivos intervalos do ângulo de entrada (ϕ_i), vetores ($\vec{I}_{(D_h, m_j, D_l)}^i$) e tensões do barramento CC (v_{bar}) estão inseridos na Tabela 4.3. É possível notar, que considerando um ciclo fundamental ($\varphi_i \in (0...2\pi)$), a mudança de setor ocorre a cada $\pi/4$ radianos.

O sistema de referência de saída $v_{A,B,C}^*$ é:

$$\begin{aligned} v_A^* &= \hat{V}_o^* \cos(\omega_o t) \\ v_B^* &= \hat{V}_o^* \cos\left(\omega_o t - \frac{2\pi}{3}\right) \\ v_C^* &= \hat{V}_o^* \cos\left(\omega_o t + \frac{2\pi}{3}\right) \end{aligned} \quad (4.37)$$

Figura 4.19: Vetores ($\vec{I}_{(0,3,0)}^1$, $\vec{I}_{(1,3,0)}^2$, $\vec{I}_{(1,3,1)}^3$, $\vec{I}_{(1,4,0)}^4$, $\vec{I}_{(1,4,1)}^5$ e $\vec{I}_{(0,4,1)}^6$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .

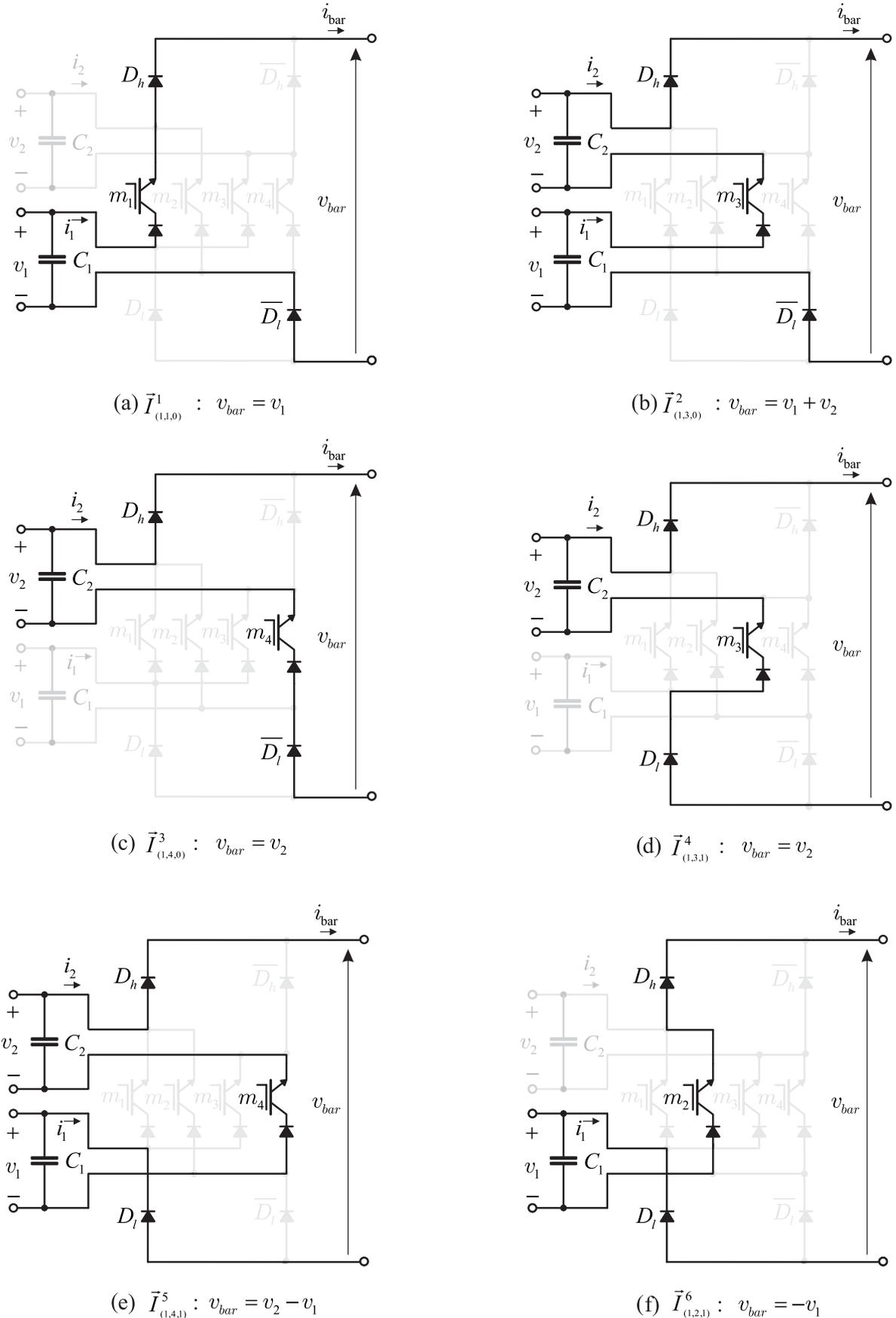


Figura 4.20: Vetores ($\vec{I}_{(1,2,1)}^7$, $\vec{I}_{(0,2,1)}^8$, $\vec{I}_{(0,2,0)}^9$, $\vec{I}_{(0,1,1)}^{10}$, $\vec{I}_{(0,1,0)}^{11}$ e $\vec{I}_{(1,1,0)}^{12}$) aplicados ao estágio retificador (com o filtro de entrada $C_{1,2}$), com as respectivas tensões resultantes no link CC v_{bar} .

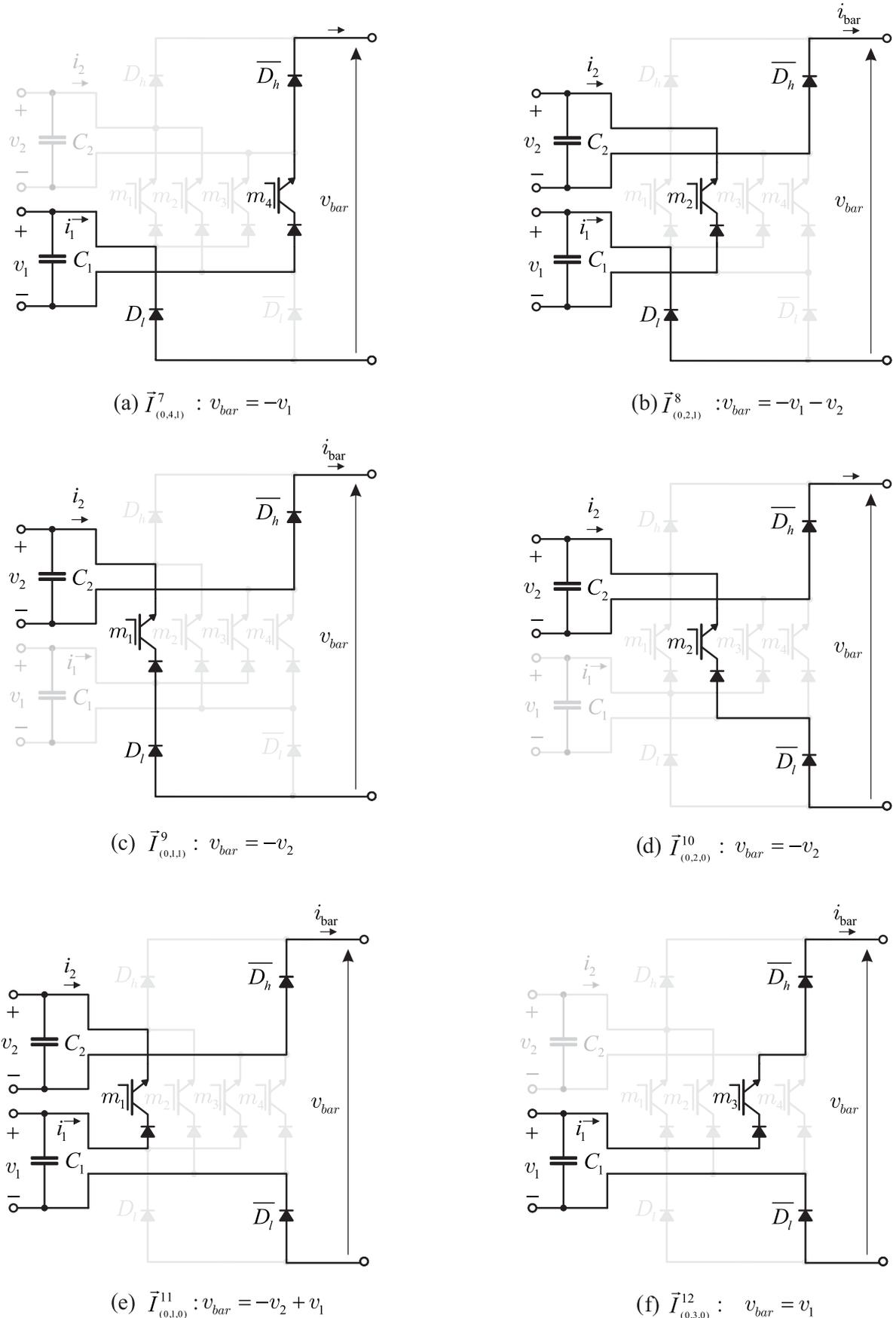


Tabela 4.8: Setores do estágio retificador, com o intervalo do ângulo de entrada φ_i , vetores ($\vec{I}_{(D_h, m_j, D_l)}^i$) e respectivas tensões do link CC v_{bar} . (Ver Figuras 4.19-4.20)

Setor	φ_i	Vetores		v_{bar}	
I	$0 \dots \pi/4$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(1,1,0)}^1$	$v_1 + v_2$	v_1
II	$\pi/4 \dots \pi/2$	$\vec{I}_{(1,3,0)}^2$	$\vec{I}_{(1,4,0)}^3$	$v_1 + v_2$	v_2
III	$\pi/2 \dots 3\pi/4$	$\vec{I}_{(1,4,1)}^5$	$\vec{I}_{(1,3,1)}^4$	$v_2 - v_1$	v_2
IV	$3\pi/4 \dots \pi$	$\vec{I}_{(1,4,1)}^5$	$\vec{I}_{(1,2,1)}^6$	$v_2 - v_1$	$-v_1$
V	$\pi \dots 5\pi/4$	$\vec{I}_{(0,2,1)}^8$	$\vec{I}_{(0,4,1)}^7$	$-v_2 - v_1$	$-v_1$
VI	$5\pi/4 \dots 3\pi/2$	$\vec{I}_{(0,2,1)}^8$	$\vec{I}_{(0,1,1)}^9$	$-v_2 - v_1$	$-v_2$
VII	$3\pi/2 \dots 7\pi/4$	$\vec{I}_{(0,1,0)}^{11}$	$\vec{I}_{(0,2,0)}^{10}$	$-v_2 + v_1$	$-v_2$
VIII	$7\pi/4 \dots 2\pi$	$\vec{I}_{(0,1,0)}^{11}$	$\vec{I}_{(0,3,0)}^{12}$	$-v_2 + v_1$	v_1

com frequência angular ω_o e amplitude \widehat{V}_o .

O vetor girante \vec{v}^* do sistema de referência é obtido por:

$$\begin{aligned}
 \vec{v}^* &= v_A^* + v_B^* e^{j2\pi/3} + v_C^* e^{-j2\pi/3} \\
 &= \widehat{V}^* e^{j\omega_o t} = \frac{3}{2} \widehat{V}_o^* e^{j\omega_o t}
 \end{aligned} \tag{4.38}$$

onde \widehat{V}^* é o valor absoluto, com frequência angular ω_o . Assumindo que \vec{v}^* é constante em um período PWM, e que esse vetor pode ser obtido a partir da soma de dois vetores adjacentes: $\vec{V}_{(q_A q_B q_C)}^k$ e $\vec{V}_{(q_A q_B q_C)}^l$, onde $k = 1, \dots, 6$ e $l = k+1$ if $k \leq 5$; e $l = 1$ se $k = 6$. A partir da Fig. 4.17 (d), é possível escrever:

$$\vec{v}^* = \delta_{(100)}^{V1} \vec{V}_{(100)}^1 + \delta_{(110)}^{V2} \vec{V}_{(110)}^2 \tag{4.39}$$

Além disso, o sistema de vetores dessa figura, pode ser definido a partir de identidade trigonométrica:

$$\frac{\widehat{V}^*}{\sin\left(\frac{2\pi}{3}\right)} = \frac{|\vec{V}_{(100)}^1| \delta_{(100)}^{V1}}{\sin(\pi/3 - \varphi_o)} = \frac{|\vec{V}_{(110)}^2| \delta_{(110)}^{V2}}{\sin(\varphi_o)} \tag{4.40}$$

Consequentemente, os *duty cycles* dos dois vetores ativos $\vec{V}_{(100)}^1$ e $\vec{V}_{(110)}^2$ são definidos respec-

tivamente como:

$$\delta_{(100)}^{V1} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\pi/3 - \varphi_0) \quad (4.41)$$

$$\delta_{(110)}^{V2} = \sqrt{3} \frac{\widehat{V}^*}{\bar{v}_{bar}} \sin(\varphi_0) \quad (4.42)$$

logo o *duty cycle* para o vetor nulo $\vec{V}_{(111)}^7$ é:

$$\delta_{(111)}^{V7} = (1 - \delta_{(100)}^{V1} - \delta_{(110)}^{V2}) \quad (4.43)$$

Calculados os *duty cycles* do estágio retificador e inversor, é necessário realizar os produtos entre eles. Considerando a metade de um período PWM $t_\mu = 0 \dots T_s/2$, esse é dividido em dois grupos. O primeiro, corresponde a sequência I, e é definido a partir das três próximas equações:

$$\delta_{100,12} = d_{12}^{I2} \delta_{(100)}^{V1} \quad (4.44)$$

$$\delta_{110,12} = d_{12}^{I2} \delta_{(110)}^{V2} \quad (4.45)$$

$$\delta_{111,12} = d_{12}^{I2} \delta_{(111)}^{V7} \quad (4.46)$$

O segundo, corresponde a sequência II, com as seguintes eqs.:

$$\delta_{111,1} = d_1^{I1} \delta_{(111)}^{V7} \quad (4.47)$$

$$\delta_{110,1} = d_1^{I1} \delta_{(110)}^{V2} \quad (4.48)$$

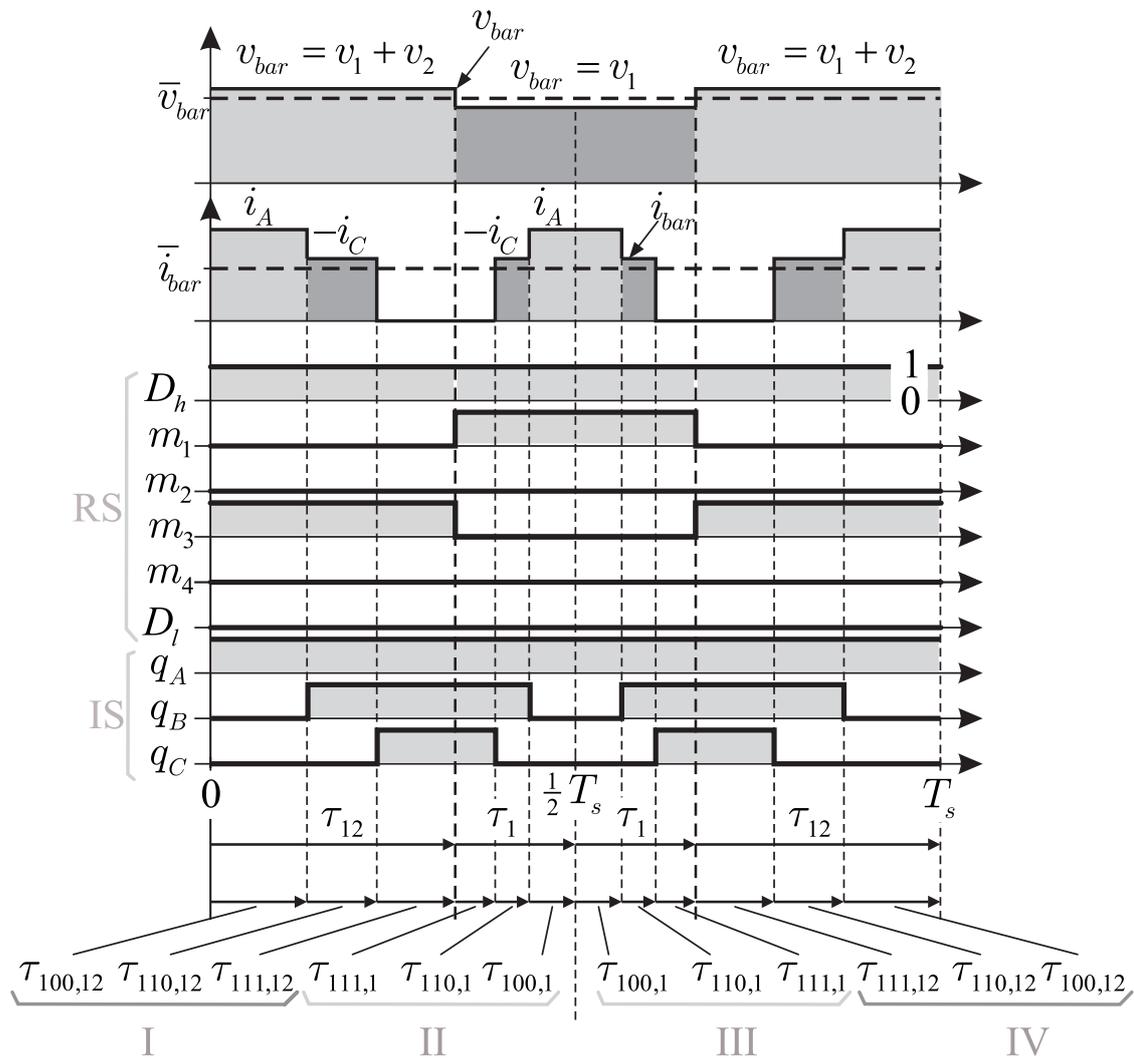
$$\delta_{100,1} = d_1^{I1} \delta_{(100)}^{V1}. \quad (4.49)$$

Sendo assim, a sequência de vetores e tempos são divididas, também, em dois grupos, para o intervalo $T_s/2$, como ilustrado na Figura 4.21. O primeiro, é quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0 \dots \tau_{12}$, e no IS é aplicado a sequência $\vec{V}_{(100)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$, obtidos a partir das Eqs. (4.44)-(4.46), sendo o chaveamento ilustrado na Figura 4.22. O segundo, é quando no estágio retificador é aplicado $\vec{I}_{(1,1,0)}^1$, e no IS é aplicado a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$, obtidos a partir das Eqs. (4.47)-(4.49), sendo o chaveamento ilustrado nas Figuras 4.22 e 4.23.

Nesse sentido, é possível deduzir que a comutação do estágio retificador ($\vec{I}_{(1,3,0)}^2 - \vec{I}_{(1,1,0)}^1$), ocorreu durante o intervalo de tempo, nos quais os vetores nulos estavam sendo aplicados no

estágio inversor. Isso implica, em um chaveamento com corrente nula no link CC ($i_{bar} = 0$). Além disso, o link CC fictício permitiu o cálculo dos *duty cycles* separadamente, como se fossem duas topologias desacopladas. Contudo, ao final, o conversor foi considerado como uma única entidade, o que matematicamente foi realizado pelas operações inseridas nas Equações (4.44)-(4.49).

Figura 4.21: Formação da tensão v_{bar} e corrente i_{bar} do link CC em um período, exemplificando o chaveamento do estágio retificador e inversor para $\varphi_i \in (0 \dots \pi/4)$ and $\varphi_o \in (0 \dots \pi/6)$



Adaptado de (KOLAR et al., 2007).

Figura 4.22: Estados das chaves, referentes a sequência de I, da Figura 4.9. Quando no RS é aplicado $\vec{I}_{(1,3,0)}^2$, pelo intervalo de tempo $t_\mu=0\dots\tau_{12}$, e no IS é aplicada a sequência $\vec{V}_{(100)}^1 - \vec{V}_{(110)}^2 - \vec{V}_{(111)}^7$, que tem por intervalos de tempo, respectivamente, $\tau_{100,12} - \tau_{110,12} - \tau_{111,12}$

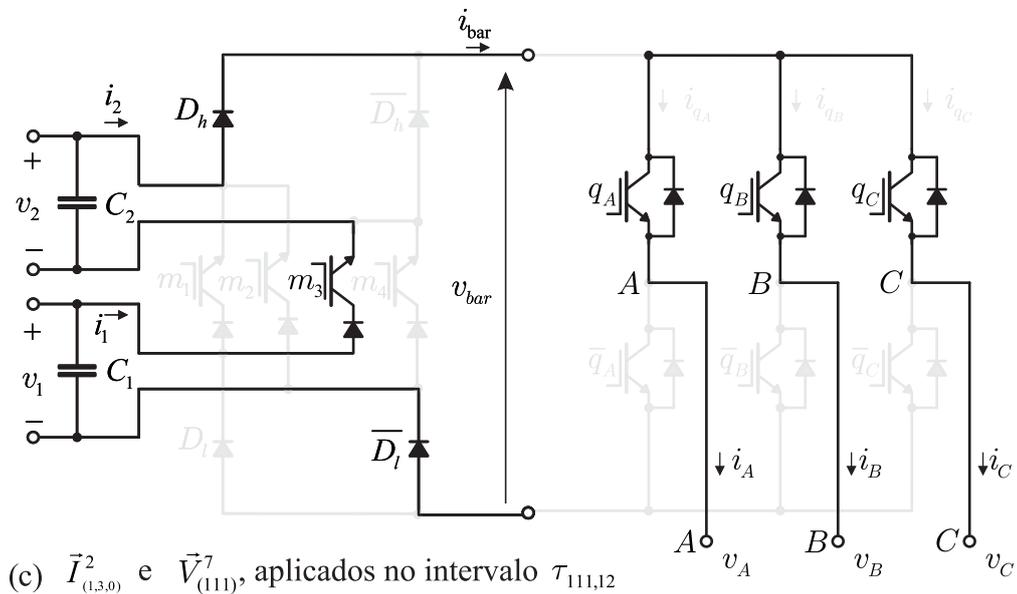
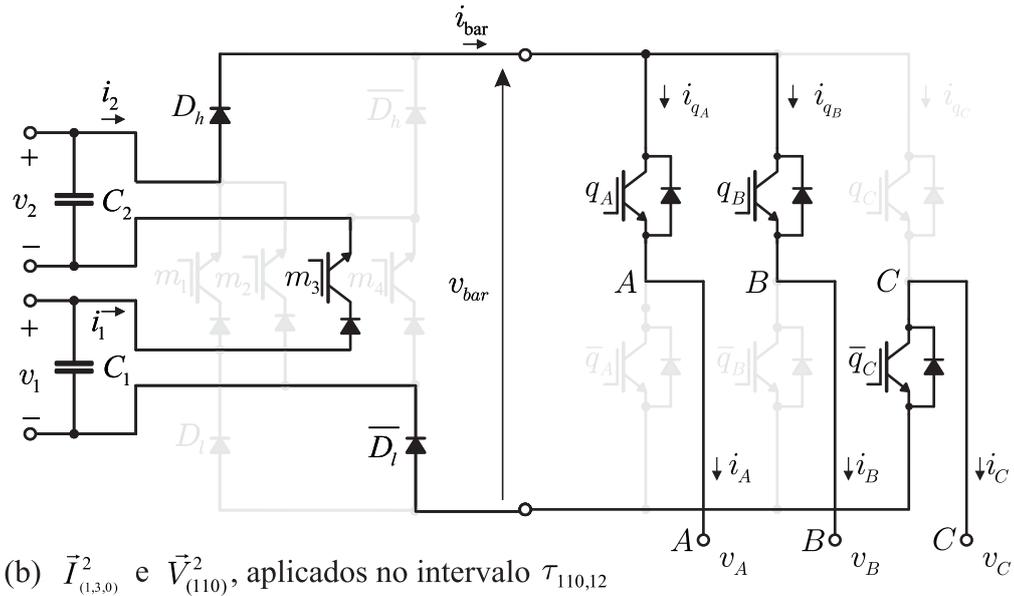
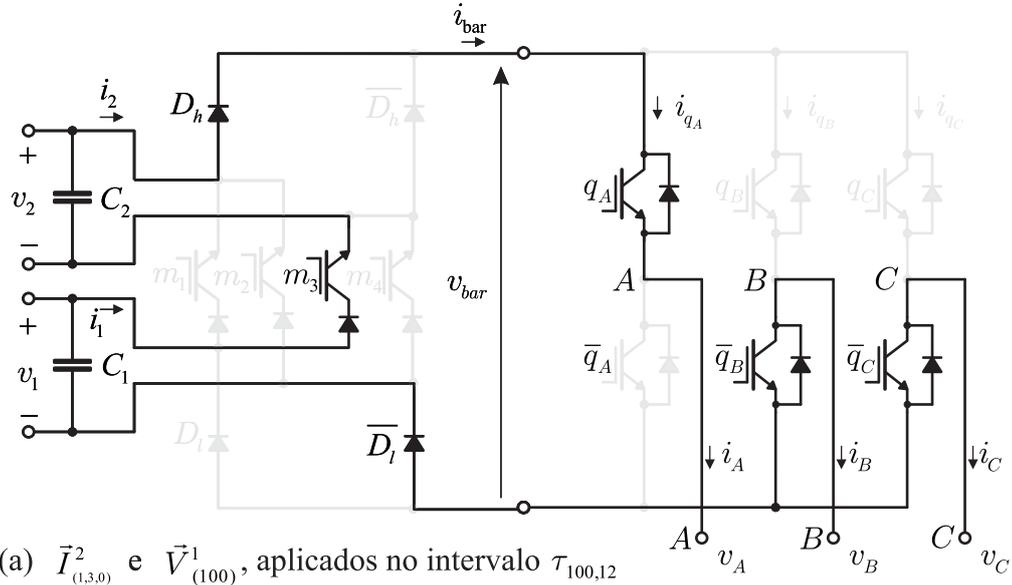
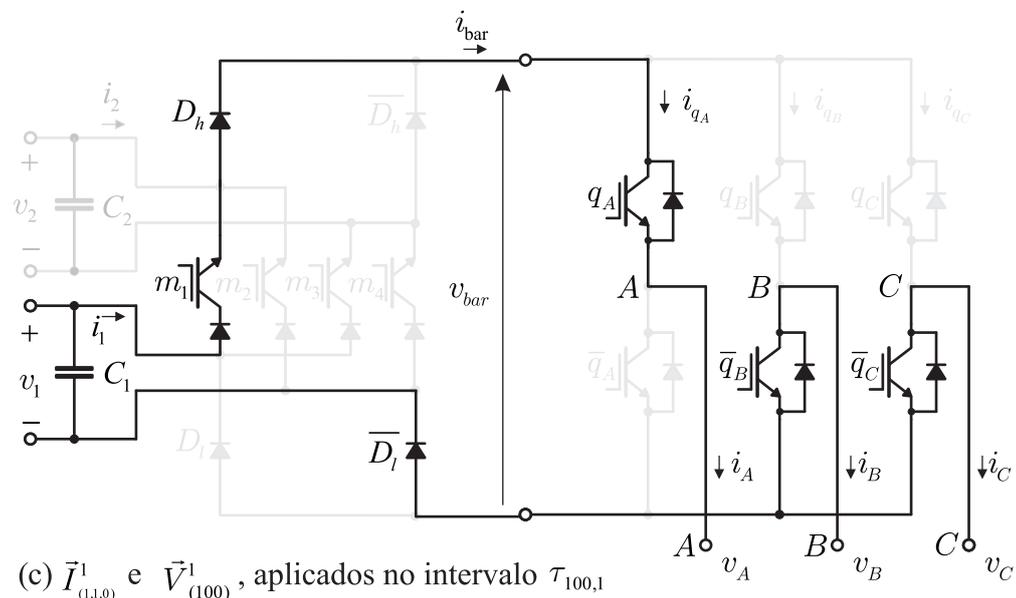
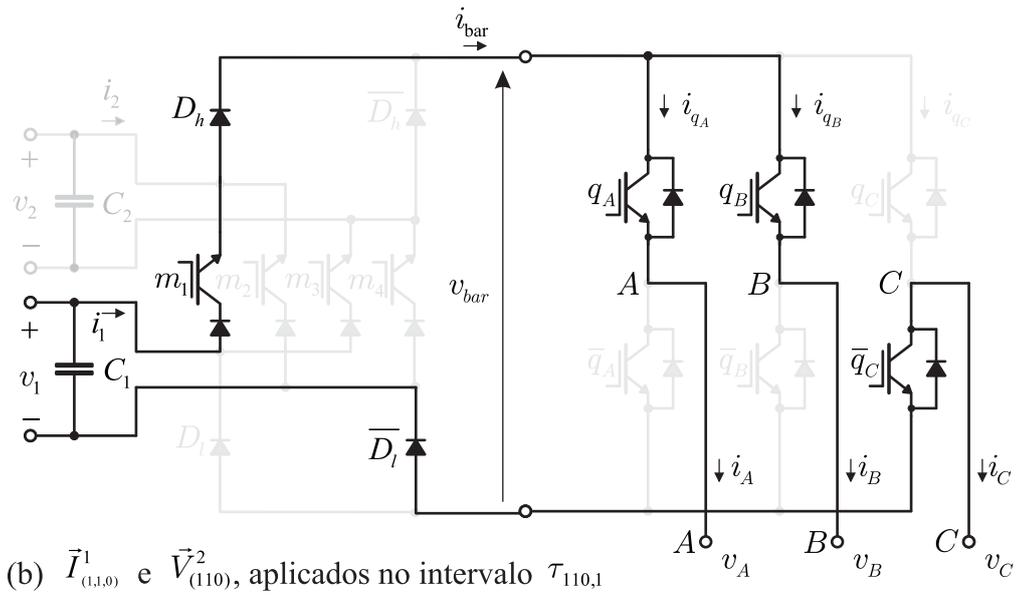
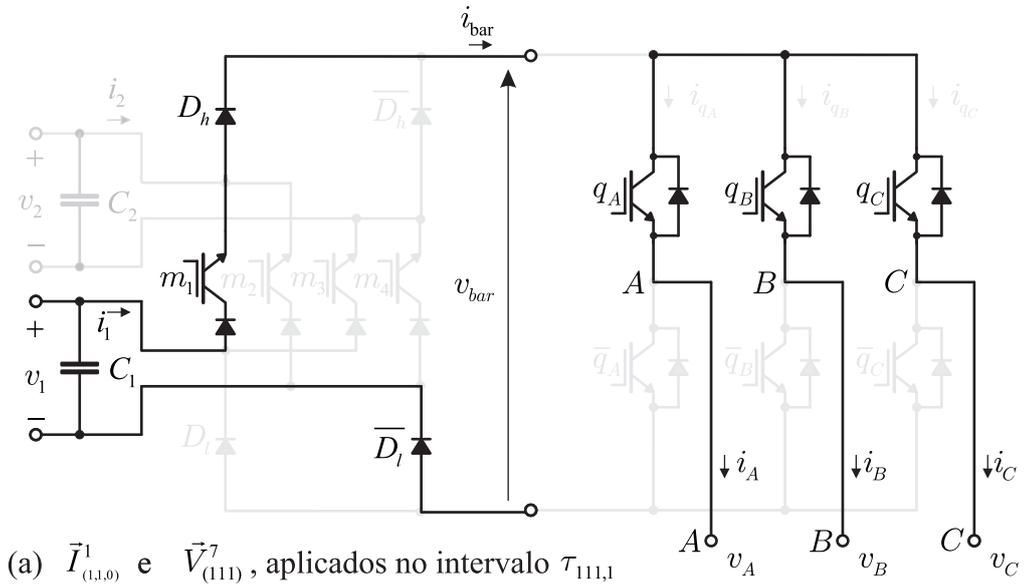


Figura 4.23: Estados das chaves, referentes a sequência de I, da Figura 4.21. Quando no estágio retificador é aplicado $\vec{I}_{(0,3,0)}^1$, e no IS é aplicada a sequência $\vec{V}_{(111)}^7 - \vec{V}_{(110)}^2 - \vec{V}_{(100)}^1$, com os intervalos de tempo, respectivamente, $\tau_{111,1} - \tau_{110,1} - \tau_{100,1}$



A relação entre as frequências de chaveamento dos estágios retificador f_{s_i} e inversor f_{s_o} é:

$$f_{s_o} = 2f_{s_i} \quad (4.50)$$

o que pode ser observado a partir da Figura 4.21.

A taxa de transferência de tensão M é definida como:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \quad (4.51)$$

Sendo:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (4.52)$$

4.3.3 Resultados de Simulação

Os resultados de simulação foram obtidos de forma a validar a teoria realizada, para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aXCSR Type*. Na Tabela 4.9 foram listados, detalhados e apresentados, os parâmetros e valores dos componentes utilizados na simulação. As simulações foram realizadas no MATLAB® /Simulink MATLAB®, usando a biblioteca SimPowerSystems™.

Tabela 4.9: Parâmetros de simulação

Parâmetro	Valor	Descrição
$C_{1,2}$	$7.5 \mu F$	Filtro capacitivo AC
f_i	$40 Hz$	Frequência de entrada f_i
\widehat{V}_i	$220\sqrt{2} V$	Amplitude de tensão da fonte AC
f_o	$50 Hz$	Frequência da saída
\widehat{V}_o^*	$110\sqrt{2} V$	Amplitude da tensão de referência de saída
R_o	8Ω	Resistência da carga
L_o	$5 mH$	Indutância da carga
f_{s_i}	$25 kHz$	Frequência de chaveamento do estágio retificador

As formas de onda de tensões e correntes foram inseridas na Fig. 4.24. A tensão do link CC é chaveada por duas tensões: a soma dos módulos das tensões de entrada $|v_1| + |v_2|$, e a maior tensão é grampeada. Resultando numa polaridade positiva da tensão no link CC $v_{bar} > 0$. A tensão de saída na fase A (v_A), assim como a tensão média (\bar{v}_A) correspondente, tem frequência da fundamental igual a determinada na simulação (50 Hz). A corrente de saída (i_A) é essencialmente senoidal, com frequência da fundamental igual a da respectiva tensão.

Os espectros da corrente de entrada i_2 , tensão de saída v_A e corrente i_A na fase A (obtidos a partir da simulação com os parâmetros da Tabela 4.9) foram ilustrados na Figura 4.25. A corrente de entrada i_2 consiste basicamente da fundamental ($f_i = 50$ Hz), e harmônicas de alta ordem. A tensão de saída v_A consiste basicamente em uma onda senoidal pura, apenas com harmônicas de alta ordem, o que reflete em um espectro similar de corrente de saída i_A . Os valores de THD (Figura 4.25) da: corrente de entrada i_2 é de 1.23 %; tensão de saída v_A é de 1.37 % e WTHD de 0.25 %; corrente de saída i_A é de 0.63 %. Esses valores de THD, WTHD e o espectro, mostram que a topologia proposta mantém as características dos conversores matriciais para esses parâmetros, resultando em uma topologia com excelente qualidade de energia, quando comparados por exemplo, a um tradicional VSI com ponte de diodos. As perdas no estágio retificador foram inseridas na Tabela 4.10. No RS não há perdas por chaveamento ($T_{L_{sw}} = 0\%$). Validando assim, a teoria da comutação e modulação desenvolvidas.

As perdas na topologia 2φ3φIMC-ORS M-aXCSR foram inseridas na Tab. 4.11. O valor das perdas totais por condução (T_{L_c}) foi de 1,67 %, das perdas totais por chaveamento ($T_{L_{sw}}$) de 0,73 %, e as perdas totais no conversor (T_L) foi de 2,40 %.

Figura 4.24: Resultados de simulação para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage M-aXCSR Type*.

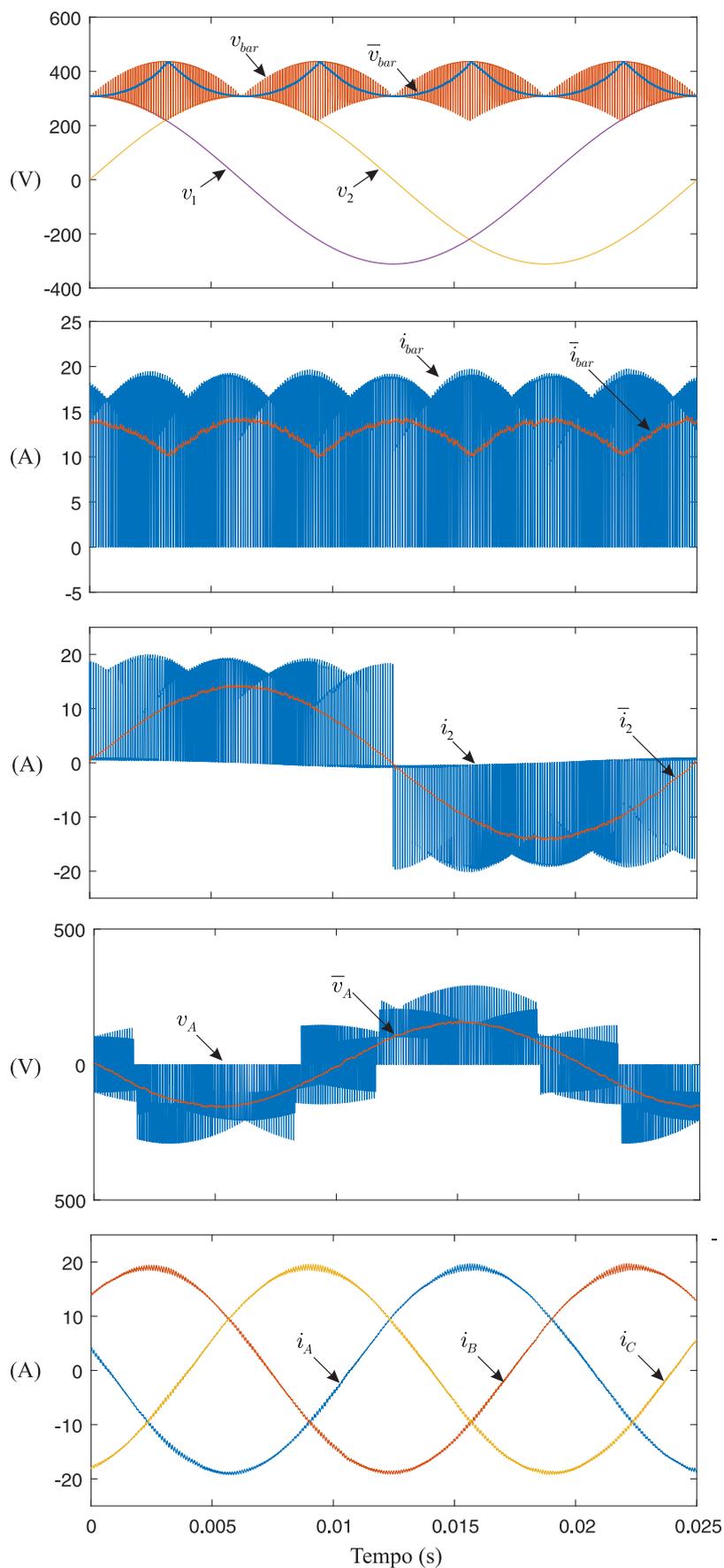


Figura 4.25: Espectro obtidos a partir dos resultados de simulação para a corrente de entrada i_2 , tensão de saída v_A e corrente de saída i_A .

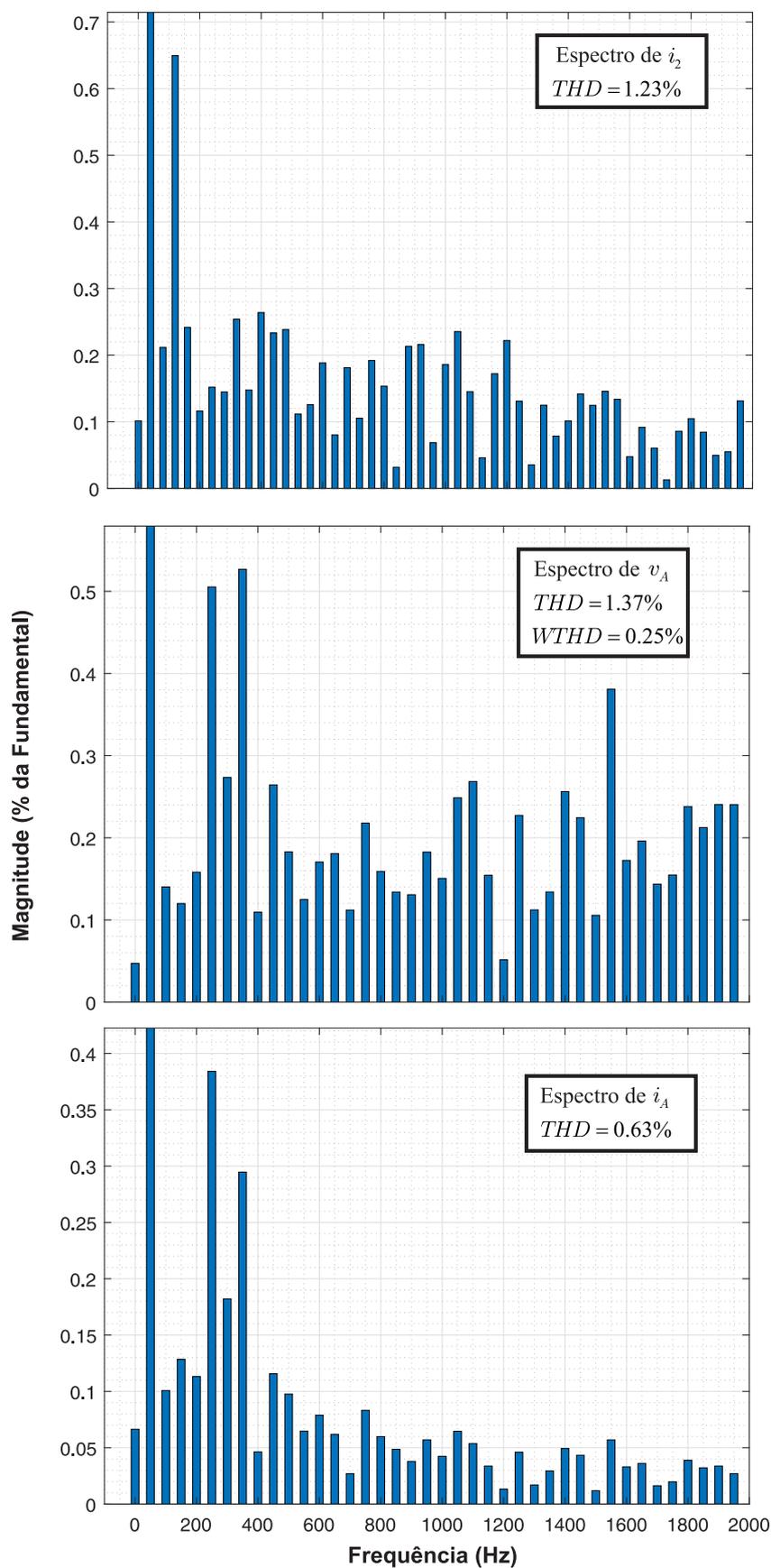


Tabela 4.10: **Perdas no estágio retificador.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Estágio	$T_{L_{sw}}$ %	T_{L_c} %	T_L %
Retificador	0	0,70	0,70

Tabela 4.11: **Perdas no conversor.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Conversor	$T_{L_{sw}}$ %	T_{L_c} %	T_L %
$2\phi 3\phi$ IMC-ORS M-aXCSR Type	0,73	1,67	2,40

4.4 Protótipo

O protótipo com potência de 1.5 kW, foi desenvolvido, no Altium Designer[®], para validar experimentalmente o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage* (Seção 3.7). A partir da simetria entre as topologias, é possível obter também os resultados para o *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage* HL-aXCSR e M-aXCSR Type.

4.5 Considerações

As topologias com número reduzido de chaves, *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage* HL-aXCSR e M-aXCSR Type, foram modificadas apenas no RS, resultando numa redução de 4 RBIGBTs, esses foram substituídos por 4 diodos.

Apesar de possuírem o mesmo número de componentes, no RS (4 RBIGBTs e 4 diodos), as topologias propostas apresentam componentes distintos, no caminho da corrente circulante, quanto ao RS. No caminho da corrente circulante do HL-aXCSR há 2 RBIGBTs e 1 diodo, enquanto no M-aXCSR 1 RBIGBT e 2 diodos.

Foi possível implementar a mesma modulação aplicada a topologia $2\phi3\phi$ IMC-ORS, nas com número reduzido de chaves ativas.

5

Análise Comparativa Entre os Conversores Propostos

5.1 Introdução

Neste capítulo, será realizada uma análise comparativa entre os conversores propostos (Figura 5.1), $2\phi3\phi$ IMC-ORS, $2\phi3\phi$ IMC-ORS M-aXCSR e $2\phi3\phi$ IMC-ORS HL-aXCSR, com o objetivo de avaliar as diferentes topologias em termos de características quantitativas e operacionais.

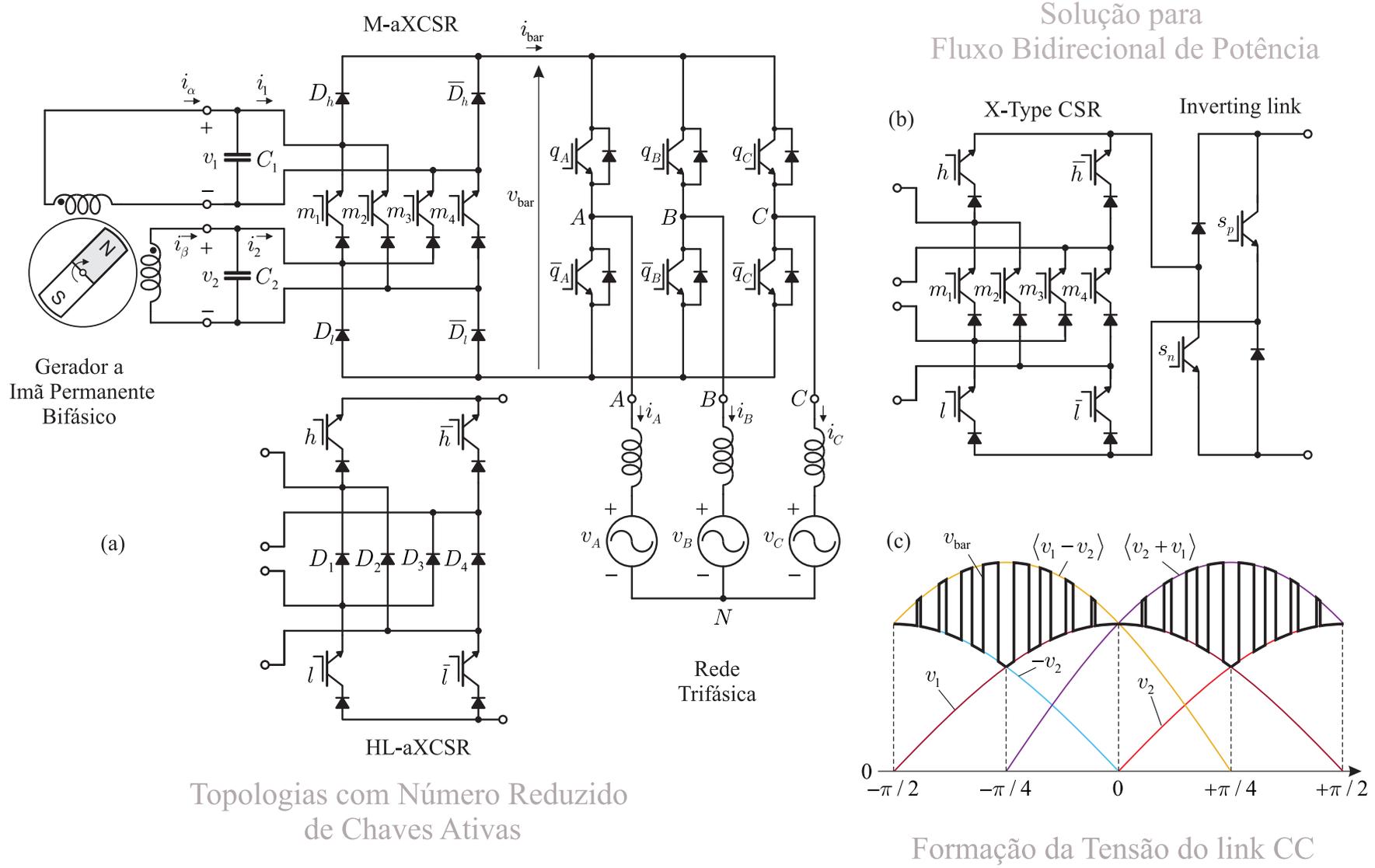
No que se referem às características operacionais, foram considerados:

- **Formas de onda:** tensão no link CC (v_{bar}); tensão média no link CC (\bar{v}_{bar}); sistema bifásico de tensão de entrada ($v_{1,2}$); corrente no link CC (i_{bar}); corrente média no link CC (\bar{i}_{bar}); corrente de entrada na fase 2 (i_2); corrente média de entrada na fase 2 (\bar{i}_2); tensão de saída na fase A (v_A); tensão média de saída na fase A (\bar{v}_A); e corrente de saída na fase A (i_A);
- **Caminho da corrente circulante** por estado, no estágio retificador;
- **Taxa de transferência** (M), onde:

$$M = \frac{\hat{V}_o^*}{\hat{V}_i} \quad (5.1)$$

- **Chaveamento e modulação.**

Figura 5.1: Nova família de conversores matriciais indiretos, *X Type Family*: (a) Topologias com número reduzido de chaves ativas ($2\phi 3\phi$ IMC-ORS M-aCSR e HL-aXCSR Type); (b) Estágio retificador do tipo XCSR em conjunto com *inverting link*, formando a solução para aplicações que necessitem de fluxo bidirecional de potência, e (c) Formação da tensão do link CC (v_{bar}).



Em termos quantitativos, foram avaliados:

- **Número de componentes;**
- **THD, WTHD e espectro;**
- **Perdas nos semicondutores.**

Os resultados de simulação foram obtidos de forma a comparar as topologias. Na Tabela 5.1 é listado, detalhado e apresentado os parâmetros e valores dos componentes utilizados nas simulações. As simulações foram realizadas no MATLAB[®] /Simulink MATLAB[®], usando a biblioteca SimPowerSystems[™].

Tabela 5.1: Parâmetros de simulação

Parâmetro	Valor	Descrição
$C_{1,2}$	$7.5 \mu F$	Filtro capacitivo CA
f_i	$40 Hz$	Frequência de entrada f_i
\hat{V}_i	$220\sqrt{2} V$	Amplitude de tensão da fonte CA
f_o	$50 Hz$	Frequência da saída
\hat{V}_o^*	$110\sqrt{2} V$	Amplitude da tensão de referência de saída
R_o	8Ω	Resistência da carga
L_o	$5 mH$	Indutância da carga
f_{sw}	$25 kHz$	Frequência de chaveamento do estágio retificador

5.2 Número e Disposição dos Componentes

Na Tab. 5.2 foi inserido o número de chaves e diodos das topologias propostas: $2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR e $2\phi 3\phi$ IMC-ORS HL-aXCSR.

O **estágio retificador** do $2\phi 3\phi$ IMC-ORS é formado por 8 RBIGBTs. Nas duas topologias com número reduzido de chaves ativas, 4 RBIGBTs são substituídos por diodos, logo

o estágio retificador é formado por 4 RBIGBTs e 4 diodos. O **estágio inversor** é comum as três topologias, ou seja, todas possuem 6 RCIGBTs.

Tabela 5.2: Número de componentes para as topologias propostas.

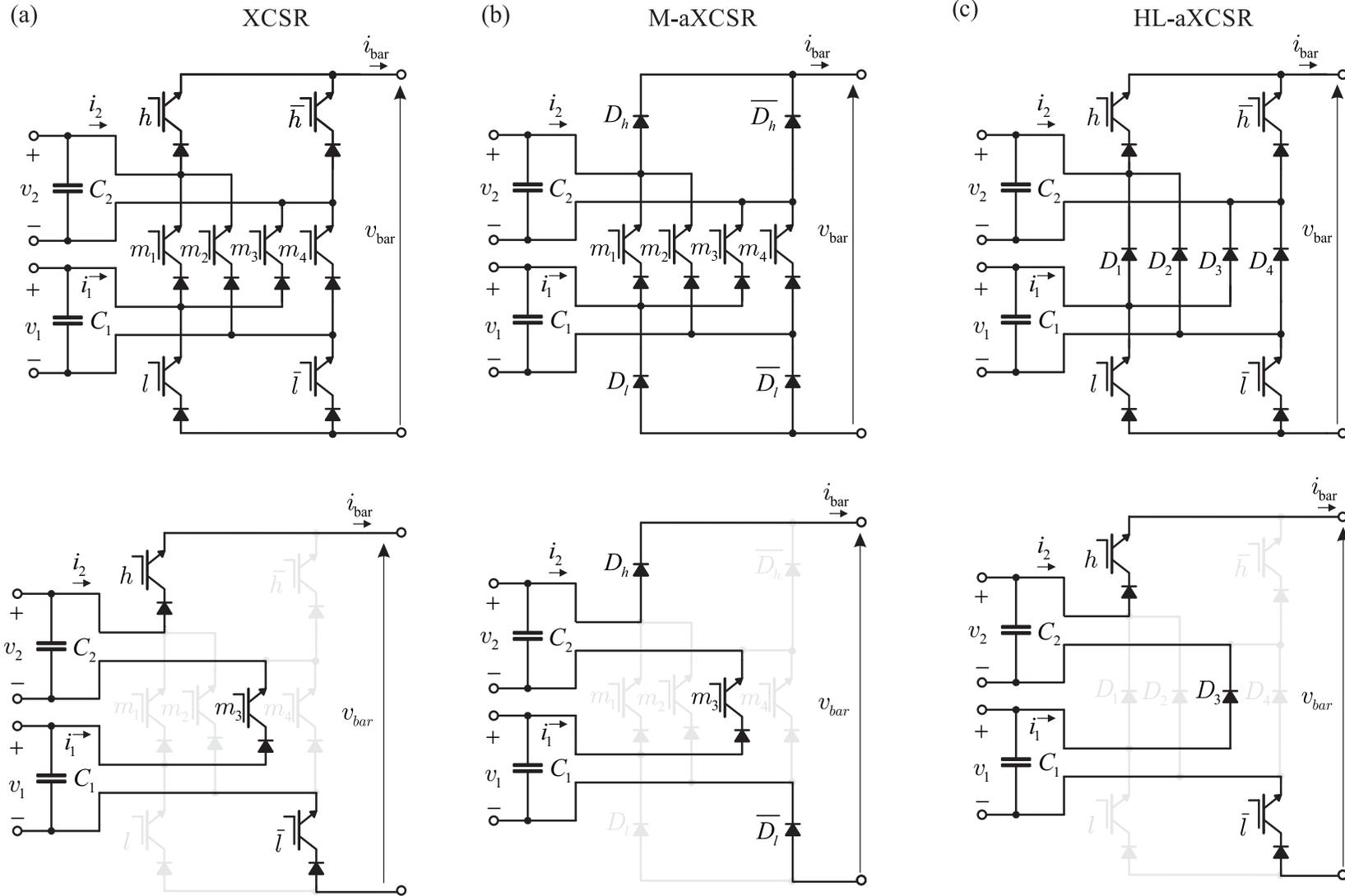
Topologia	Estágio Retificador		Estágio Inversor	
	RBIGBT	Diodo	RCIGBT	Diodo
$2\phi 3\phi$ IMC-ORS	8	0	6	0
$2\phi 3\phi$ IMC-ORS M-aXCSR	4	4	6	0
$2\phi 3\phi$ IMC-ORS HL-aXCSR	4	4	6	0

Apesar, das topologias com número reduzido de chaves, possuírem o RS com mesmo número de componentes, a disposição não é a mesma quanto ao $2\phi 3\phi$ IMC-ORS:

- $2\phi 3\phi$ IMC-ORS M-aXCSR: as quatro chaves substituídas são h, \bar{h}, l e \bar{l} , ficando apenas as do meio ($m_{1,2,3,4}$). Além da diminuição de componentes ativos, essa configuração, vem a diminuir as perdas no conversor, pois o M-aXCSR possui 2 diodos e 1 chave no caminho da corrente circulante (Figura 5.2 (b)), enquanto o XCSR, 3 chaves (Figura 5.2 (a));
- $2\phi 3\phi$ IMC-ORS HL-aXCSR: as quatro chaves substituídas são $m_{1,2,3,4}$, ficando apenas as de cima (h, \bar{h}), e as de baixo (l, \bar{l}). Além da diminuição de componentes ativos, essa configuração, também diminuem as perdas no conversor, pois o HL-aXCSR possui 2 chaves e 1 diodo no caminho da corrente circulante (Figura 5.2 (c)), enquanto o XCSR, 3 chaves (Figura 5.2 (a)).

Na Tab. 5.2 foi inserido o número de componentes no caminho da corrente circulante, no RS. É possível notar que o XCSR possui o maior número de RBIGBTs no caminho, 3, enquanto M-aXCSR possui o menor, 1, já o HL-aXCSR possui 2. Nesse sentido, a topologia $2\phi 3\phi$ IMC-ORS M-aXCSR possui a melhor disposição de componentes.

Figura 5.2: **Caminho da corrente circulante por estado.** (a) XCSR, com 3 RBIGBTs no caminho; (b) M-aXCSR, com 1 RBIGBT, e 2 diodos no caminho; (c) HL-aXCSR, com 2 RBIGBTs, e 1 diodo no caminho.



Chaves e Diodos no Caminho da Corrente Circulante, por Estado, no Estágio Retificador

Tabela 5.3: Número de componentes no caminho da corrente circulante, no estágio retificador.

Topologia	Estágio Retificador	
	RBIGBT	Diodo
$2\phi 3\phi$ IMC-ORS	3	0
$2\phi 3\phi$ IMC-ORS M-aXCSR	1	2
$2\phi 3\phi$ IMC-ORS HL-aXCSR	2	1

5.3 Formas de Onda

As formas de onda de tensões e correntes foram inseridas na Fig. 5.3: (a) $2\phi 3\phi$ IMC-ORS, (b) $2\phi 3\phi$ IMC-ORS M-aXCSR, e (c) $2\phi 3\phi$ IMC-ORS HL-aXCSR. Sendo possível observar que as formas de onda são quase idênticas, entre as topologias. Isto se deve ao fato de possuírem mesma funcionalidade, apesar de composição diferente. Além disso, foi utilizado a mesma técnica de chaveamento e modulação para as três topologias propostas. Logo:

- A tensão do link CC é chaveada por duas tensões: a soma dos módulos das tensões de entrada $|v_1| + |v_2|$, e a maior tensão é grampeada. Resultando em uma polaridade positiva da tensão no link CC $v_{bar} > 0$;
- O estágio retificador tem como carga o estágio inversor, esse irá impor a corrente instantânea do link CC (i_{bar}), sendo essa formada por fragmentos das correntes de entrada ($i_{1,2}$), a partir da comutação imposta ao RS;
- A tensão de saída na fase A (v_A), assim como a tensão média (\bar{v}_A) correspondente, tem frequência da fundamental igual a determinada na simulação (50 Hz);
- A corrente de saída (i_A) é essencialmente senoidal, com frequência da fundamental igual a da respectiva tensão;

Quanto a taxa de transferência de tensão M , onde:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \quad (5.2)$$

foi demonstrado ao longo do trabalho que para as três topologias propostas, deve ser respeitada a seguinte inequação:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (5.3)$$

Figura 5.3: Formas de ondas obtidas a partir dos resultados de simulação para: (a) $2\phi 3\phi\text{IMC-ORS}$, (b) $2\phi 3\phi\text{IMC-ORS M-aXCSR}$, e (c) $2\phi 3\phi\text{IMC-ORS HL-aXCSR}$.

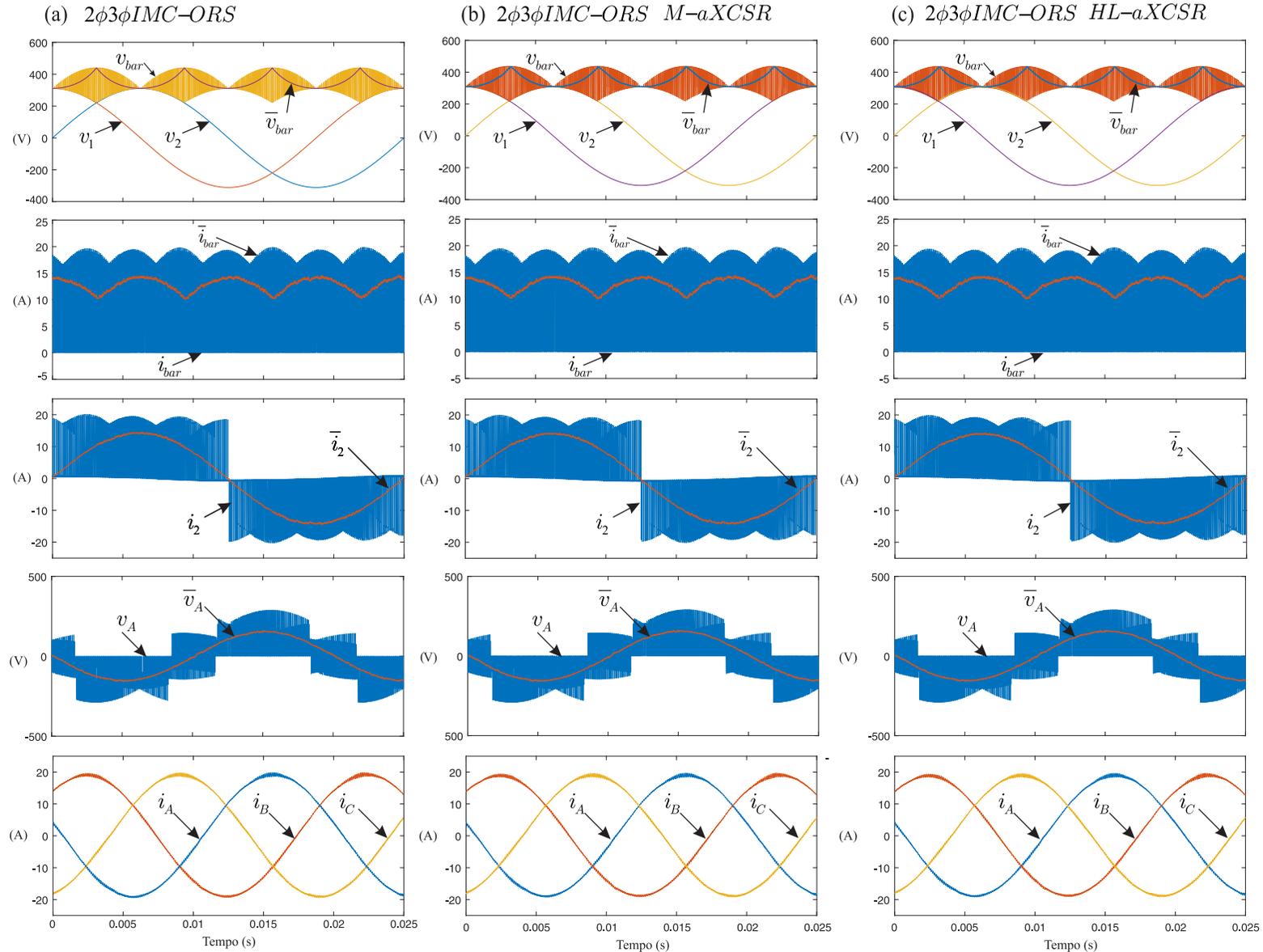
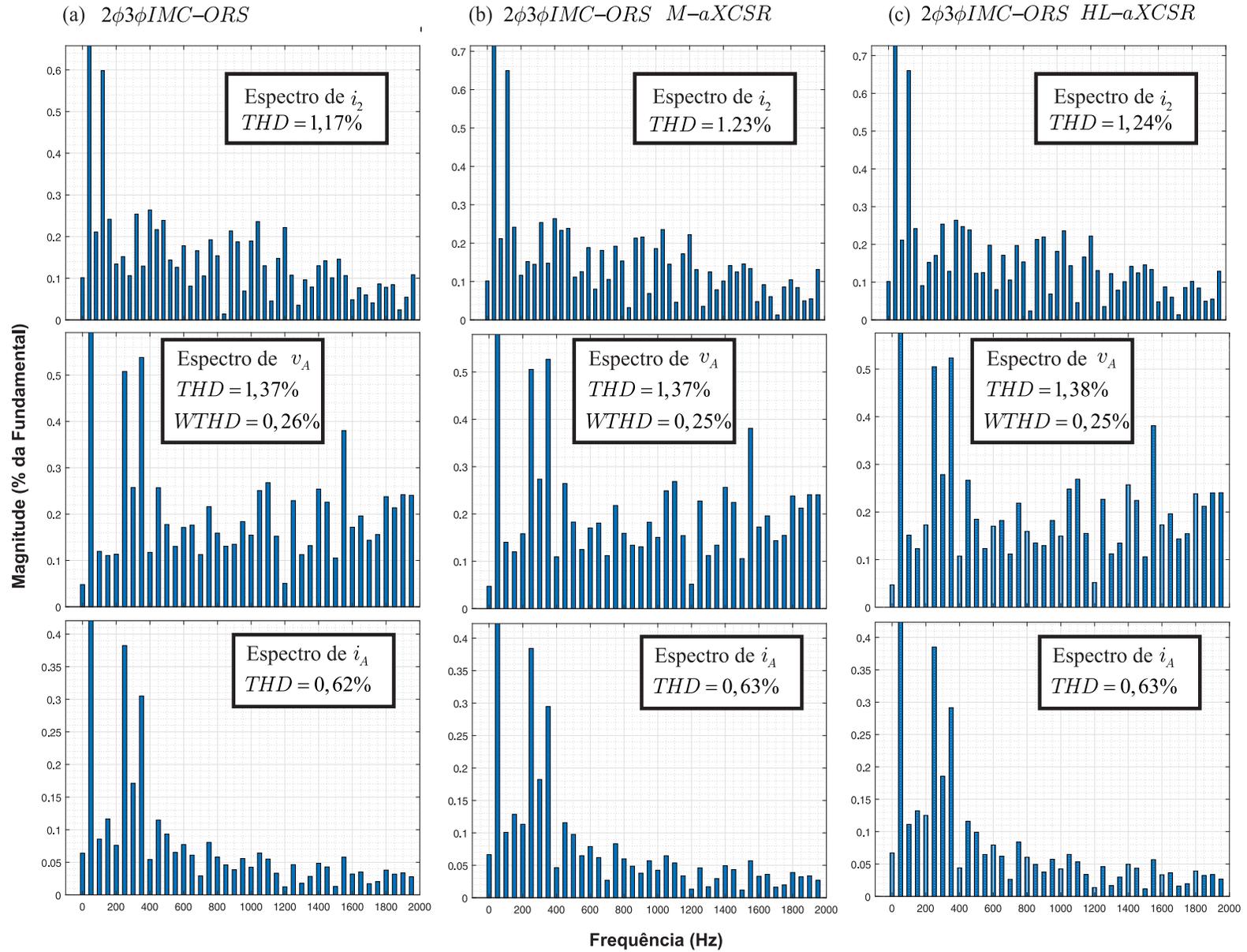


Figura 5.4: Espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A , para: (a) $2\phi 3\phi\text{IMC-ORS}$, (b) $2\phi 3\phi\text{IMC-ORS M-aXCSR}$, e (c) $2\phi 3\phi\text{IMC-ORS HL-aXCSR}$.



5.4 Espectro, THD e WTHD

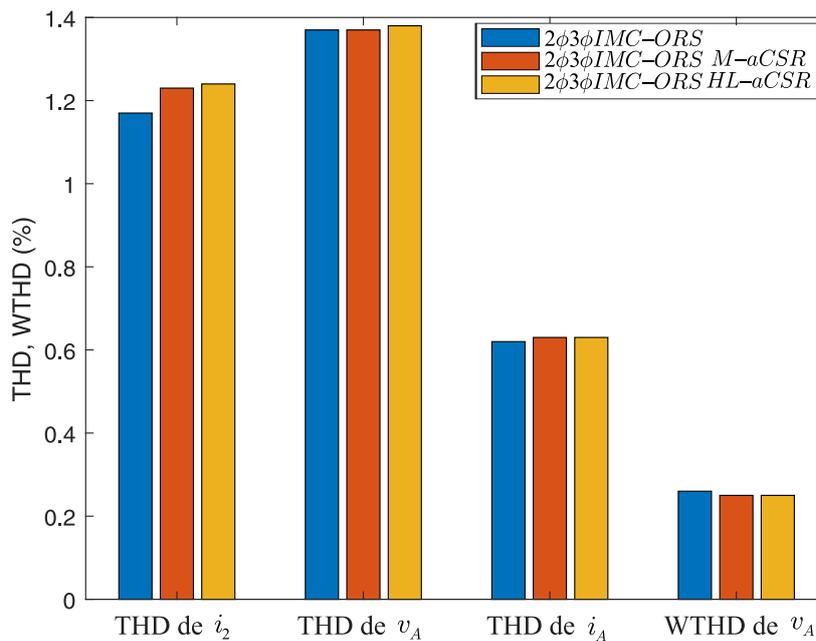
Os espectros obtidos a partir dos resultados de simulação para a corrente de entradas i_2 , tensão de saída v_A e corrente de saída i_A , para: (a) $2\phi3\phi$ IMC-ORS, (b) $2\phi3\phi$ IMC-ORS M-aXCSR, e (c) $2\phi3\phi$ IMC-ORS HL-aXCSR, foram ilustrados na Figura 5.4. Sendo possível observar que as três topologias possuem espectros quase idênticos, entre si. Onde:

- A corrente de entrada i_2 consiste basicamente da fundamental ($f_i = 50$ Hz)), e harmônicas de alta ordem;
- A tensão de saída v_A consiste basicamente numa onda senoidal pura, apenas com harmônicas de alta ordem, o que reflete num espectro similar de corrente de saída i_A .

Tabela 5.4: **Valores de THD (%)**: para a corrente de entrada na fase 2 (i_2), tensão de saída na fase A (v_A), e corrente de saída na fase A (i_A).

Valores de THD (%)			
Conversor	i_2	v_A	i_A
$2\phi3\phi$ IMC-ORS	1,17	1,37	0,62
$2\phi3\phi$ IMC-ORS M-aXCSR	1,23	1,37	0,63
$2\phi3\phi$ IMC-ORS HL-aXCSR	1,24	1,38	0,63

Figura 5.5: **Gráfico com valores de THD (%) e WTHD (%)**: para a corrente de entrada na fase 2 (i_2), tensão de saída na fase A (v_A), e corrente de saída na fase A (i_A).



Quanto ao THD e WTHD para os três conversores, esses possuem valores bem próximos entre si, o que pode ser deduzido a partir da Tabela 5.4, e observado na Figura 5.5. Para $2\phi3\phi$ IMC-ORS, $2\phi3\phi$ IMC-ORS M-aXCSR, $2\phi3\phi$ IMC-ORS HL-aXCSR, respectivamente, os valores de:

- THD de i_2 são 1,17 %, 1,23 %, 1,24 %;
- THD de v_A são 1,37 %, 1,37 %, 1,38 %;
- THD de i_A são 0,62 %, 0,63 %, 0,63 %;
- WTHD de v_A são 0,26 %, 0,25 %, 0,25 %;

Esses valores de THD, WTHD e o espectro, mostram que as topologias propostas mantêm as características dos conversores matriciais para esses parâmetros, resultando em topologias com excelente qualidade de energia, com índices bem abaixo aos estabelecidos pela norma IEEE 519.

5.5 Perdas nos Conversores

Nesta seção, é realizada uma comparação em termos de perdas dos semicondutores, para as topologias $2\phi3\phi$ IMC-ORS, $2\phi3\phi$ IMC-ORS M-aXCSR, e $2\phi3\phi$ IMC-ORS HL-aXCSR. As perdas consideradas são as por chaveamento ($T_{L_{sw}}$), e por condução (T_{L_c}) e T_L é a perda total (T_L) no conversor. Onde: $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

As perdas no RS foram inseridas na Tab. 5.5, e na Figura 5.6:

- As perdas por chaveamento foram nulas para as três topologias, tal situação valida a modulação utilizada a partir do conceito ZCS;
- Quanto as perdas por condução, a topologia que possui o maior índice é $2\phi3\phi$ IMC-ORS, com $T_{L_c} = 1,87$ %, enquanto $2\phi3\phi$ IMC-ORS M-aXCSR, o menor índice com $T_{L_c} = 0,7$ %;
- A grande diferença entre as perdas por condução, se deve ao número de chaves no caminho da corrente circulante, como ilustrado na Figura 5.2.

As perdas no conversor foram inseridas na Tab. 5.6, e na Figura 5.7:

- As perdas por chaveamento foram iguais para as três topologias ($T_{L_{sw}} = 0,73\%$). Tal situação, pode ser interpretada como: o único estágio que há perdas é o inversor, sendo o IS comum as três topologias, logo, as perdas devem ser iguais, levando também em consideração a técnica de modulação ser a mesma para ambas as topologias;
- Quanto as perdas totais, a topologia que possui o maior índice é $2\phi3\phi$ IMC-ORS, com $T_{L_c} = 3,57\%$, enquanto $2\phi3\phi$ IMC-ORS M-aXCSR, o menor índice com $T_{L_c} = 2,40\%$;
- A grande diferença entre as perdas por condução, se deve aos diferentes RSs utilizados.

Tabela 5.5: **Perdas no estágio retificador.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

RS	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
XCSR	0	1,87	1,87
M-aXCSR	0	0,70	0,70
HL-aXCSR	0	1,29	1,29

Tabela 5.6: **Perdas no conversor.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

Conversor	$T_{L_{sw}}\%$	$T_{L_c}\%$	$T_L\%$
$2\phi3\phi$ IMC-ORS	0,73	2,84	3,57
$2\phi3\phi$ IMC-ORS M-aXCSR	0,73	1,67	2,40
$2\phi3\phi$ IMC-ORS HL-aXCSR	0,73	2,25	2,98

Figura 5.6: **Gráfico de perdas, apenas, no estágio retificador.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.

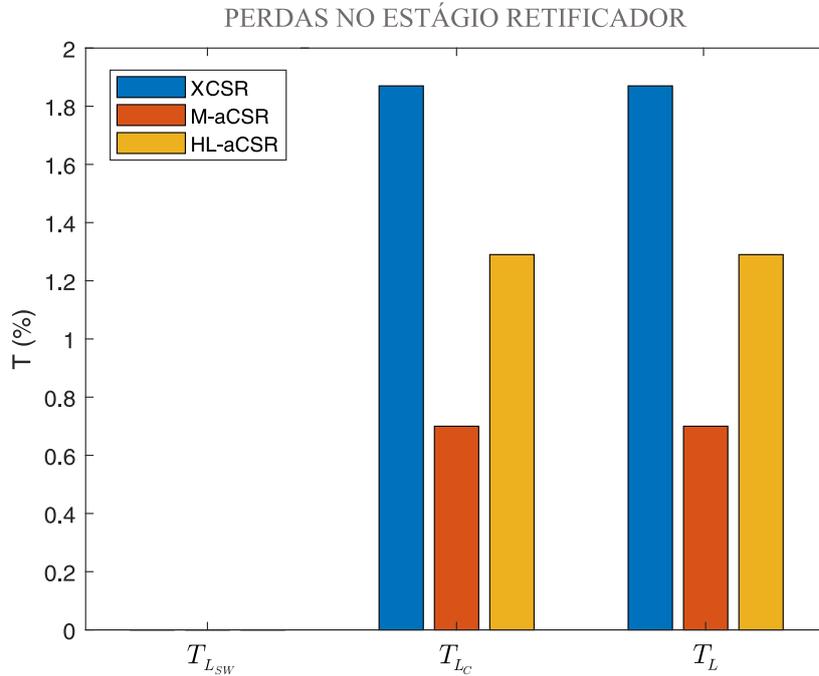
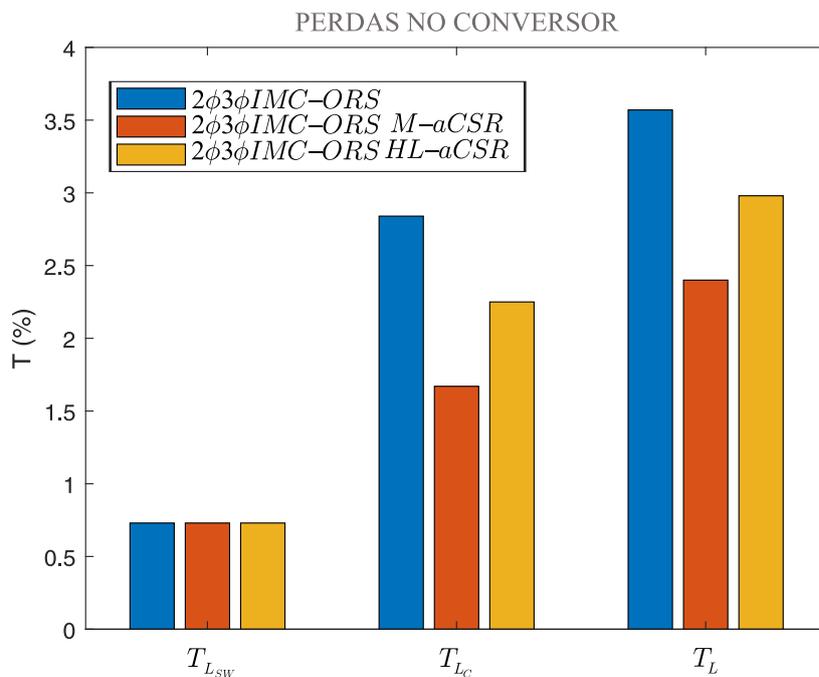


Figura 5.7: **Gráfico de perdas no conversor.** Onde: T_L é perda total (T_L), sendo $T_L = (P_T/P_o)$, e $T_L = (T_{L_{sw}} + T_{L_c})$; $T_{L_{sw}}$ é a perda total por chaveamento; T_{L_c} é a perda total por condução; P_T perda total em Watt; e P_o é a potência total de saída em Watt.



5.6 Validação por Simulação e Experimental do Estágio Retificador

Os três tipos de estágio retificador XCSR, M-aXCSR e HL-aXCSR, foram validados de forma experimental em (COSTA et al., 2018), no LEIAM. As simulações foram realizadas no MATLAB® /Simulink MATLAB®, usando a biblioteca SimPowerSystems™. Os parâmetros de simulação e experimental foram inseridos na Tabela 5.7.

Tabela 5.7: Parâmetros de simulação e experimental.

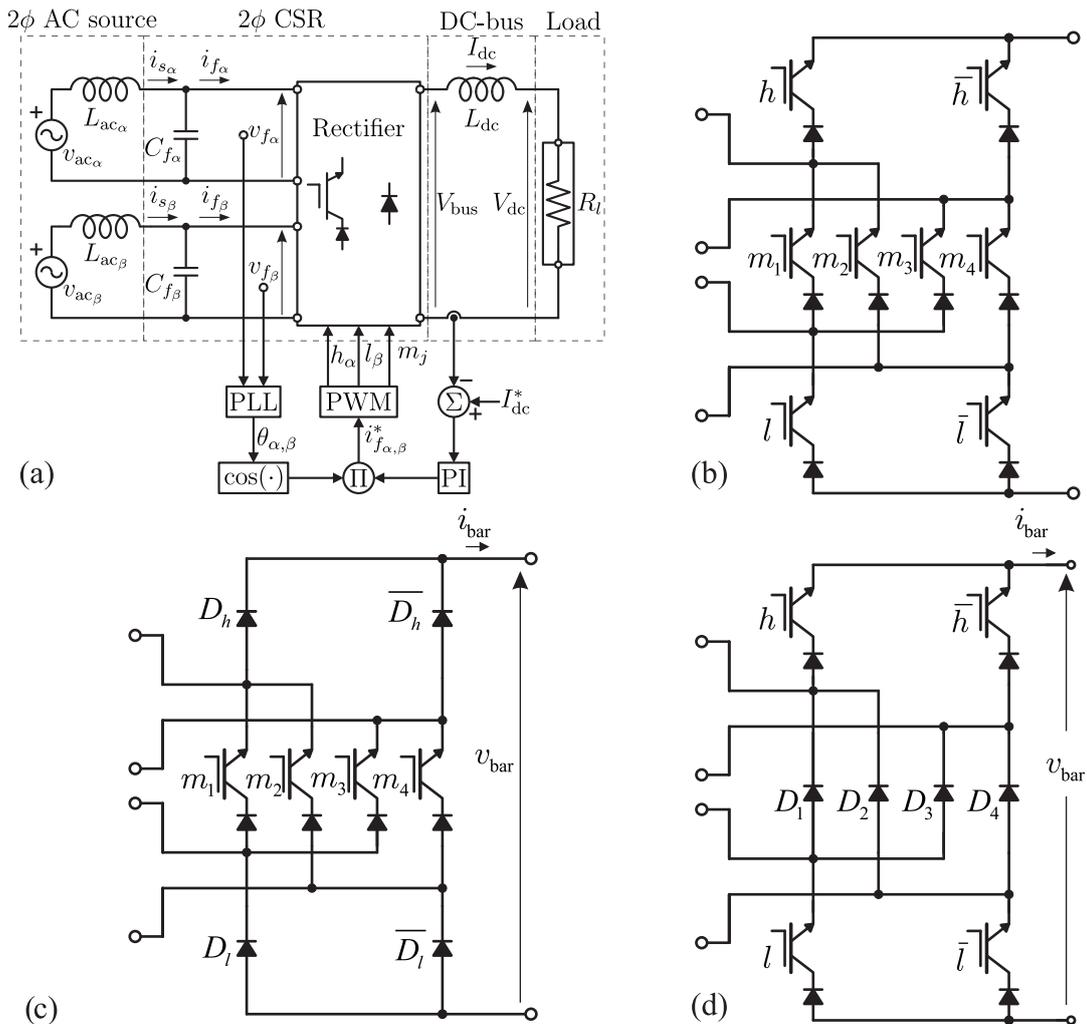
Parâmetro	Valor	Descrição
C_f	15 μF	Filtro capacitivo CA
f_{ac}	60 Hz	Frequência de entrada
f_{sw}	10 kHz	Frequência de chaveamento
I_{dc}^*	4 A	Corrente de referência do link CC
L_{ac}	3 mH	Indutância interna da fonte
L_{dc}^*	13 mH	Indutância do link CC
P_l	400 W	Potência da Carga
R_l	25 Ω	Resistência da carga
T_s	2 μs	Passo de cálculo da simulação
V_{ac}	110 $\sqrt{2}$ V	Tensão de pico da fonte de entrada

No trabalho (COSTA et al., 2018), é apresentado a estratégia de controle como ilustrado na Figura 5.8, onde:

- A estratégia de controle é responsável por gerar as correntes de referência $i_{f_{\alpha,\beta}}^*$, e por consequência controlar a corrente no barramento DC (I_{dc});
- A corrente de referência $i_{f_{\alpha,\beta}}^*$ é sincronizada com as tensões do sistema de entrada $v_{f_{\alpha,\beta}}$, a partir do PLL;
- O sistema bifásico de entrada (2ϕ AC source) é defasado de $\pi/2$, entre si;
- As variáveis a serem mensuradas, para o controle, são I_{dc} , e $v_{f_{\alpha,\beta}}$;
- O controlador do tipo PI, é responsável por gerar a corrente de pico das referências $I_{f_{\alpha,\beta}}^*$;

- Por fim, é multiplicado o cosseno gerado (a partir do PLL), por $I_{f_{\alpha,\beta}}^*$, e assim é sintetizada a referência $i_{f_{\alpha,\beta}}^*$, para a malha de corrente. Por consequência, ocorre o controle do barramento, para uma determinada corrente de referência I_{dc}^* .

Figura 5.8: (a)Configuração para obtenção dos resultados com: fonte bifásica; CSR; barramento CC; carga resistiva; e bloco do diagrama de controle, (b) *Rectifier* do tipo XCSR, (c) *Rectifier* do tipo M-aCSR, (d) *Rectifier* do tipo HL-aCSR.



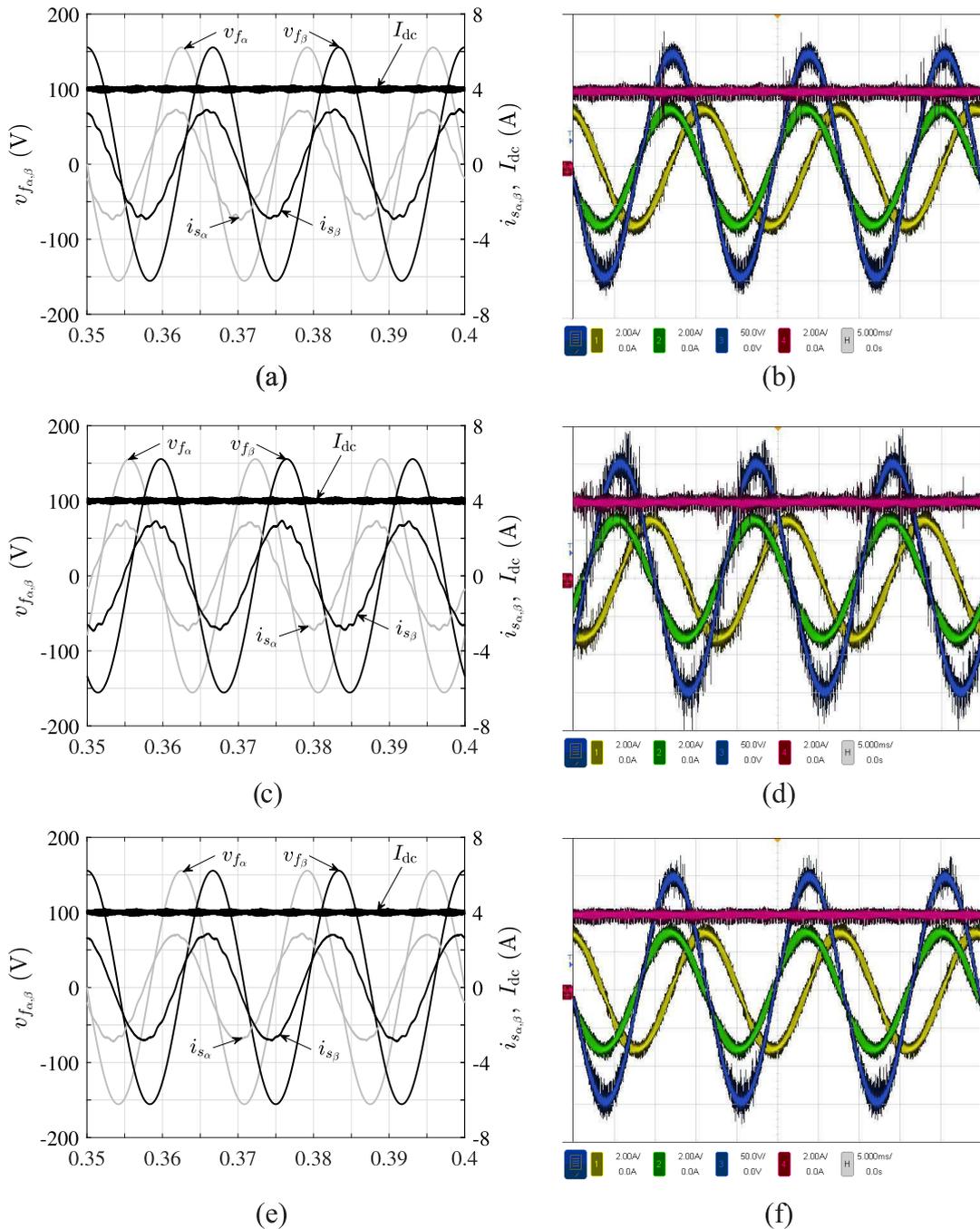
Adaptado de: (COSTA et al., 2018).

Os resultados de simulação (esquerda) e experimental (direita), foram inseridos na Figura 5.9, onde o eixo x é tempo em segundos, para: XCSR (a) e (b); M-aXCSR (c) e (d); HL-aXCSR (e) e (f). Onde CH1 (2 A/div): i_{s_α} , CH2 (2 A/div): i_{s_β} , CH3 (50 V/div): v_{s_α} , e CH4 (2 A/div): I_{dc} . A partir desses resultados, foi verificado que as topologias funcionam como devido, além disso foi verificado, para todas as topologias, que:

- O fator de potência para o sistema de entrada é bem próximo de 1.

- O THD é abaixo de 5%, para as correntes de entrada nas fases α e β ($i_{\alpha,\beta}$) (ver Tabela 5.8);
- A corrente do barramento (I_{dc}) é controlada em 4 A.

Figura 5.9: Resultados de simulação (esquerda) e experimental (direita), onde o eixo x é tempo em segundos, para: XCSR (a) e (b) ; M-aXCSR (c) e (d); HL-aXCSR (e) e (f). Onde CH1 (2 A/div): $i_{s\alpha}$, CH2 (2 A/div): $i_{s\beta}$, CH3 (50 V/div): $v_{s\alpha}$, e CH4 (2 A/div): I_{dc} .



Fonte: (COSTA et al., 2018).

5.7 Considerações

Neste capítulo, foi realizada uma comparação entre as topologias propostas, 2 ϕ 3 ϕ IMC-ORS, 2 ϕ 3 ϕ IMC-ORS M-aXCSR e 2 ϕ 3 ϕ IMC-ORS HL-aXCSR. Onde foi deduzido:

- O RS do tipo XCSR possui o maior número de RBIGBTs no caminho, 3, enquanto M-aXCSR possui o menor, 1, já o HL-aXCSR 2. Por consequência, a topologia 2 ϕ 3 ϕ IMC-ORS M-aXCSR possui a melhor **disposição de componentes**.
- **As formas de onda** são praticamente idênticas;
- **A taxa de transferência** é comum a todas topologias, e devendo respeitar:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (5.4)$$

- **Aos valores de THD e WTHD** possuem valores praticamente idênticos, além de serem bem abaixo dos valores estabelecidos pela norma IEEE 519;
- **As perdas por chaveamento no RS** são nulas para todas topologias;
- **Quanto as perdas por totais (T_L)**, a topologia que possui o maior índice é 2 ϕ 3 ϕ IMC-ORS, enquanto 2 ϕ 3 ϕ IMC-ORS M-aXCSR, o menor;
- Os três estágios retificadores foram **validados por simulação e experimentalmente** em (COSTA et al., 2018).

Tabela 5.8: **Valores de THD (%)** para as correntes de entrada nas fases α e β ($i_{\alpha,\beta}$).

	THD (%)
Conversor	$i_{\alpha,\beta}$
XCSR	2,92
M-aXCSR	3,04
HL-aXCSR	1,99

6

Conclusões

É possível concluir quanto as topologias propostas $2\phi3\phi$ IMC-ORS, $2\phi3\phi$ IMC-ORS M-aXCSR e $2\phi3\phi$ IMC-ORS HL-aXCSR :

- Não possuem elemento de armazenamento de energia no *link* CC, apenas um pequeno filtro capacitivo de entrada;
- Alta densidade de potência, quando comparado a um sistema CA-CC-CA;
- É possível realização de fluxo bidirecional de potência, ao ser adicionado um inverting *link* ao RS da topologia $2\phi3\phi$ IMC-ORS;
- As topologias com número reduzido de chaves, *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage* HL-aXCSR e M-aXCSR *Type*, foram modificadas apenas no RS, face a *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*;
- Foi possível implementar a mesma modulação, aplicada a topologia $2\phi3\phi$ IMC-ORS, nas com número reduzido de chaves ativas.
- Quanto ao RS, o do tipo XCSR possui o maior número de RBIGBTs no caminho, 3, enquanto M-aXCSR possui o menor, 1, já o HL-aXCSR 2. Por consequência, a topologia $2\phi3\phi$ IMC-ORS M-aXCSR possui a melhor disposição de componentes.
- As formas de onda são praticamente idênticas;

- **A taxa de transferência** é comum a todas topologias, e devendo repetir:

$$M = \frac{\widehat{V}_o^*}{\widehat{V}_i} \leq \frac{\sqrt{3}}{3}. \quad (6.1)$$

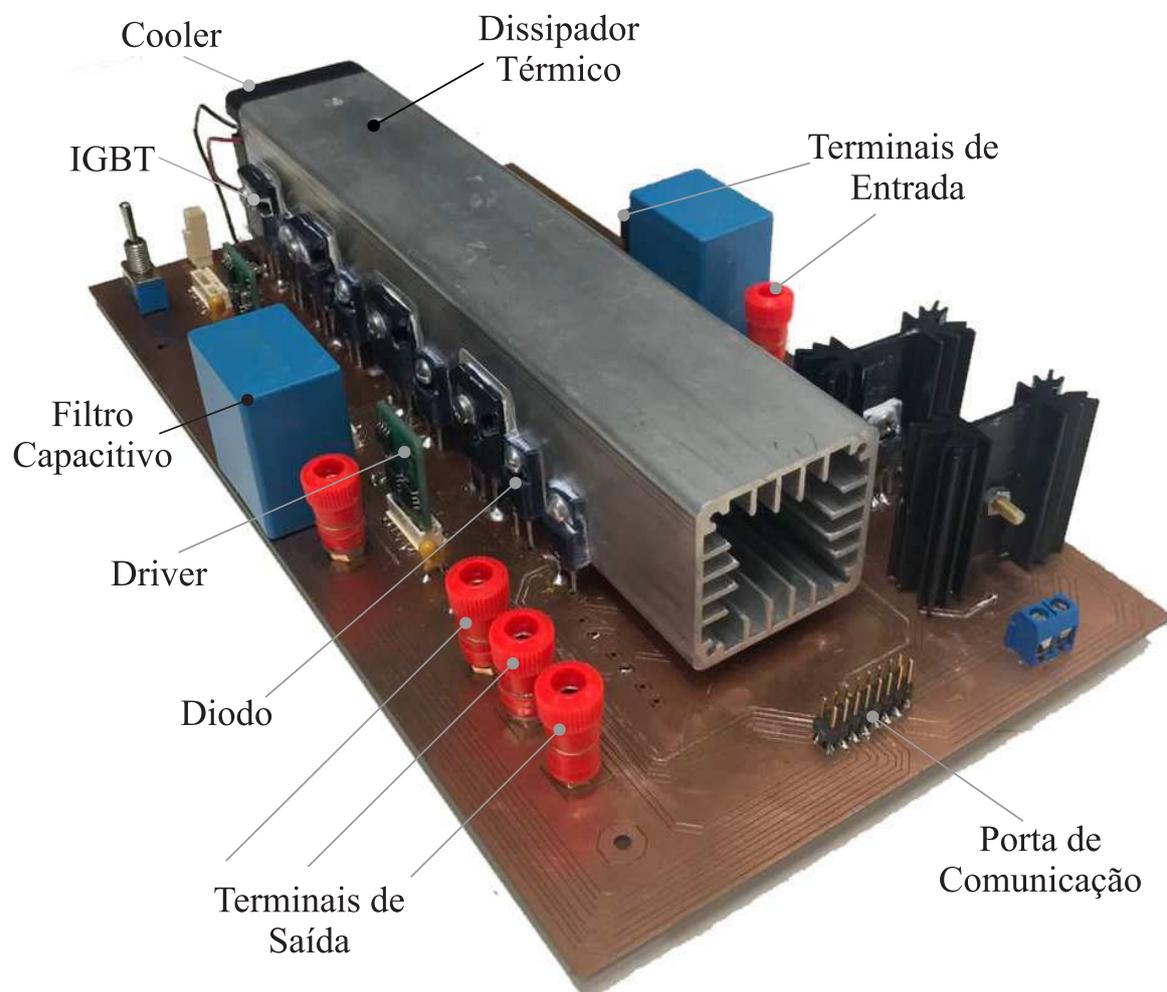
- **Os valores de THD e WTHD**, são praticamente idênticos, além de serem bem abaixo dos valores estabelecidos pela norma IEEE 519;
- **As perdas por chaveamento no RS** são nulas para todas as topologias;
- **Quanto as perdas totais** (T_L), a topologia que possui o maior índice é $2\phi 3\phi$ IMC-ORS, enquanto $2\phi 3\phi$ IMC-ORS M-aXCSR, o menor;
- Os três estágios retificadores foram **validados por simulação e experimentalmente** em (COSTA et al., 2018);
- **A melhor topologia** é a $2\phi 3\phi$ IMC-ORS M-aXCSR, por ter o menor índice de perdas entre as três, e número reduzido de chaves ativas;
- O protótipo construído (Fig. 6.1) possui alta densidade de potência, 0.9 kW/litro, e pode ser utilizado para as três topologias propostas ($2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR, $2\phi 3\phi$ IMC-ORS HL-aXCSR).

6.1 Trabalhos Futuros

Como atividades para trabalhos futuros, têm-se:

- Realizar os procedimentos experimentais para as três topologias propostas ($2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR, $2\phi 3\phi$ IMC-ORS HL-aXCSR);
- Concluir o artigo submetido ao APEC 2020.

Figura 6.1: Protótipo da topologia *Two-to-Three-Phase AC-AC Indirect Matrix Converter with Open-end Rectifier Stage*: 25 cm x 13.6 cm x 5 cm e densidade de potência de 0.9 kW/litro. Pode ser utilizado experimentalmente nas três topologias propostas ($2\phi 3\phi$ IMC-ORS, $2\phi 3\phi$ IMC-ORS M-aXCSR, $2\phi 3\phi$ IMC-ORS HL-aXCSR), devido a simetria entre elas.



Referências Bibliográficas

- ALVES, M., Conversores de Alto Desempenho Aplicados na Indústria, Residências e Energias Renováveis, In: PROJETO DE PESQUISA CIENTÍFICA (2018), pp. 2–3, UFCG.
- BLAABJERG, F.; LUNGEANU, F.; SKAUG, K. e TONNES, M., Two-phase induction motor drives, **IEEE Industry Applications Magazine**, v. 10, n. 4, p. 24–32 (2004).
- BRAUN, M. e HASSE, K. (1984) A direct frequency changer with control of input reactive power, In: CONTROL IN POWER ELECTRONICS AND ELECTRICAL DRIVES 1983, pp. 187–194, Elsevier.
- COSTA, L. A.; VITORINO, M. A.; CORREA, M. B.; BAHIA, F. A. e BLAABJERG, F., Two-phase X-type current source rectifier with reduced active switch count for open-end permanent-magnet synchronous generator, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 2018 IEEE (2018), pp. 2446–2453, IEEE.
- COSTA, L. A. L. D. A. C., Conversores Fonte de Corrente de Múltiplas Portas, (2016).
- DA COSTA BAHIA, F. A.; JACOBINA, C. B.; MELO, V. F. M. B. et al., Low-power energy conversion systems with two-phase PM machine and a rectifier with reduced number of controlled switches, **IEEE Transactions on Industry Applications**, v. 52, n. 3, p. 2332–2339 (2016).
- DA COSTA BAHIA, F. A.; JACOBINA, C. B.; ROCHA, N.; SALVADORI, F. et al., Low-power energy generation systems for two-phase PM machine with reduced-switch-count controlled switches, **IEEE Transactions on Industry Applications**, v. 53, n. 3, p. 2320–2328 (2017).
- DOS SANTOS, E. e DA SILVA, E. R., **Advanced Power Electronics Converters: PWM Converters Processing AC Voltages**, John Wiley & Sons (2014).

- FRIEDLI, T. e KOLAR, J. W., Milestones in matrix converter research, **IEEEJ Journal of industry applications**, v. 1, n. 1, p. 2–14 (2012).
- GÖPFRICH, K.; REBBEREH, C. e SACK, L., Fundamental frequency front end converter (F3E), In: PROC. 44TH PCIM/POWER QUALITY CONF (2003), pp. 59–64.
- GUI, Y.; KIM, C. e CHUNG, C. C., Grid voltage modulated direct power control for grid connected voltage source inverters, In: 2017 AMERICAN CONTROL CONFERENCE (ACC) (2017), pp. 2078–2084, IEEE.
- GYUGYI, L. et al., Generalized theory of static power frequency changers, , (1970).
- GYUGYI, L. e PELLY, B. R., **Static power frequency changers: theory, performance, and application**, John Wiley & Sons (1976).
- HOLTZ, J. e BOELKENS, U., Direct frequency convertor with sinusoidal line currents for speed-variable AC motors, **IEEE Transactions on Industrial Electronics**, v. 36, n. 4, p. 475–479 (1989).
- HUBER, L. e BOROJEVIC, D., Space vector modulated three-phase to three-phase matrix converter with input power factor correction, **IEEE transactions on industry applications**, v. 31, n. 6, p. 1234–1246 (1995).
- JAPPE, T. K. et al., Conversores matriciais indiretos alimentados em corrente, , (2015).
- JAPPE, T. K.; HELDWEIN, M. L. e MUSSA, S. A. (2012) A Model Development of Indirect Matrix Converter based on Active Power Theory.
- JUSSILA, M., **Comparison of space-vector-modulated direct and indirect matrix converters in low-power applications** (2007).
- KIM, S.; SUL, S.-K. e LIPO, T. A., AC/AC power conversion based on matrix converter topology with unidirectional switches, **IEEE Transactions on Industry Applications**, v. 36, n. 1, p. 139–145 (2000).
- KLUMPNER, C.; LEE, M. e WHEELER, P., A new three-level sparse indirect matrix converter, In: IECON 2006-32ND ANNUAL CONFERENCE ON IEEE INDUSTRIAL ELECTRONICS (2006), pp. 1902–1907, IEEE.
- KOLAR, J. e ERTL, H., Vorrichtung zur quasi-direkten pulsbreitengesteuerten Energieumformung zwischen Dreiphasennetzen, **Austrian Patent AT412136B (2004-2) filed:(2001-7)**, , (2001).

- KOLAR, J. W.; SCHAFMEISTER, F.; ROUND, S. D. e ERTL, H., Novel three-phase AC–AC sparse matrix converters, **IEEE transactions on power electronics**, v. 22, n. 5, p. 1649–1661 (2007).
- KOLAR, J. W.; FRIEDLI, T.; RODRIGUEZ, J. e WHEELER, P. W., Review of three-phase PWM AC–AC converter topologies, **IEEE Transactions on Industrial Electronics**, v. 58, n. 11, p. 4988–5006 (2011).
- KWON, B.-H.; MIN, B.-D. e KIM, J.-H., Novel topologies of AC choppers, **IEE Proceedings-Electric Power Applications**, v. 143, n. 4, p. 323–330 (1996).
- LEE, M. Y.; WHEELER, P. e KLUMPNER, C., A new modulation method for the three-level-output-stage matrix converter, In: 2007 POWER CONVERSION CONFERENCE-NAGOYA (2007), pp. 776–783, IEEE.
- MINARI, Y.; SHINOHARA, K. e UEDA, R., PWM-rectifier/voltage-source inverter without DC link components for induction motor drive, In: IEE PROCEEDINGS B (ELECTRIC POWER APPLICATIONS), vol. 140 (1993), pp. 363–368, IET.
- MOHAPATRA, K. K. e MOHAN, N., Open-end winding induction motor driven with matrix converter for common-mode elimination, In: 2006 INTERNATIONAL CONFERENCE ON POWER ELECTRONIC, DRIVES AND ENERGY SYSTEMS (2006), pp. 1–6, IEEE.
- NGUYEN, T. D. e LEE, H.-H., Generalized carrier-based PWM method for indirect matrix converters, In: 2012 IEEE THIRD INTERNATIONAL CONFERENCE ON SUSTAINABLE ENERGY TECHNOLOGIES (ICSET) (2012), pp. 223–228, IEEE.
- ORLANDO, N. A.; LISERRE, M.; MASTROMAURO, R. A. e DELL’AQUILA, A., A survey of control issues in PMSG-based small wind-turbine systems, **IEEE transactions on Industrial Informatics**, v. 9, n. 3, p. 1211–1221 (2013).
- PIEPENBREIER, B. e SACK, L., Regenerative drive converter with line-frequency switched rectifier and without DC link components, In: 2004 IEEE 35TH ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE (IEEE CAT. NO. 04CH37551), vol. 5 (2004), pp. 3917–3923, IEEE.
- POPOV, W., Der Direktumrichter mit zyklischer Steuerung, **Elektrie**, v. 29, n. 7, p. 372–376 (1975).

- POPOW, W., Der zwangskommutierte Direktumrichter mit sinusförmiger Ausgangsspannung, **Elektrie**, v. 28, n. 4, p. 194–196 (1974).
- RODRIGUEZ, J.; RIVERA, M.; KOLAR, J. W. e WHEELER, P. W., A review of control and modulation methods for matrix converters, **IEEE transactions on industrial electronics**, v. 59, n. 1, p. 58–70 (2011).
- SCHAFMEISTER, F., **Sparse und indirekte matrix konverter**, Ph. D. dissertation, ETH Zurich, Zurich, Switzerland (2007), Tese de Doutorado.
- SHIN, D.-H.; CHO, G.-H. e PARK, S.-B., Improved PWM method of forced commutated cycloconvertors, In: IEE PROCEEDINGS B (ELECTRIC POWER APPLICATIONS), vol. 136 (1989), pp. 121–126, IET.
- SILVA, G. B., Desenvolvimento de uma turbina eólica de eixo vertical, **Instituto Superior Técnico–Universidade Técnica de Lisboa**, , (2011).
- SOLARVOLT, **Como funciona a regulamentação da microgeração no Brasil** Disponível em: <https://www.solarvoltenergia.com.br>. Acesso em: 03 de Junho., , (2019).
- STACEY, E. J., An "unrestricted frequency changer" employing force commutated thyristors, In: 1976 IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE (1976), pp. 165–173, IEEE.
- SWAMY, M. e KUME, T., Present state and a futuristic vision of motor drive technology, In: 2008 11TH INTERNATIONAL CONFERENCE ON OPTIMIZATION OF ELECTRICAL AND ELECTRONIC EQUIPMENT (2008), pp. XLV–LVI, IEEE.
- TRAN, Q.-H.; NGUYEN, N.-V. e LEE, H.-H., A carrier-based modulation method to reduce switching losses for indirect matrix converters, In: IECON 2014-40TH ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY (2014), pp. 4828–4833, IEEE.
- VAN WYK, J. D., Power electronic converters for motion control, **Proceedings of the IEEE**, v. 82, n. 8, p. 1164–1193 (1994).
- VENTURINI, M., A new sine wave in sine wave out, conversion technique which eliminates reactive elements, **Proc. Powercon 7**, , (1980).

- VITORINO, M. A.; CORRÊA, M. B.; COSTA, L. C.; HARTMANN, L. V. e FERNANDES, D. A., Double four-quadrants single-phase current source converter sharing the same dc-bus, In: 2014 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE) (2014), pp. 2801–2808, IEEE.
- VITORINO, M. A.; CORRÊA, M. B.; SILVA, E. L.; FERNANDES, D. A. e HARTMANN, L. V., Multi-port single-phase current source converter, In: 2015 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE) (2015), pp. 2527–2533, IEEE.
- WANG, B. e VENKATARAMANAN, G., A carrier based PWM algorithm for indirect matrix converters, In: 2006 37TH IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE (2006), pp. 1–8, IEEE.
- WEI, L. e LIPO, T. A., A novel matrix converter topology with simple commutation, In: CONFERENCE RECORD OF THE 2001 IEEE INDUSTRY APPLICATIONS CONFERENCE. 36TH IAS ANNUAL MEETING (CAT. NO. 01CH37248), vol. 3 (2001), pp. 1749–1754, IEEE.
- WHEELER, P. W.; RODRIGUEZ, J.; CLARE, J. C.; EMPRINGHAM, L. e WEINSTEIN, A., Matrix converters: A technology review, **IEEE Transactions on industrial electronics**, v. 49, n. 2, p. 276–288 (2002).
- YAMAMOTO, E.; HARA, H.; UCHINO, T.; KAWAJI, M.; KUME, T. J.; KANG, J. K. e KRUG, H.-P., Development of mcs and its applications in industry [industry forum], **IEEE Industrial Electronics Magazine**, v. 5, n. 1, p. 4–12 (2011).
- YASAKA, **U1000 Industrial Matrix Drive** Disponível em: <https://www.yaskawa.com/>. Acesso em: 31 de Maio., , (2019).
- ZIEGLER, M.; DOMES, D.; HOFMANN, W. e EL-BARBARI, S., A new rectifier based topology for electrical drives: SAX-converter, In: 2004 IEEE 35TH ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE (IEEE CAT. NO. 04CH37551), vol. 4 (2004), pp. 2924–2928, IEEE.
- ZIOGAS, P.; VINCENTI, D. e JOOS, G., A practical PWM ac controller topology, In: CONFERENCE RECORD OF THE 1992 IEEE INDUSTRY APPLICATIONS SOCIETY ANNUAL MEETING (1992), pp. 880–887, IEEE.
- ZIOGAS, P. D.; KHAN, S. I. e RASHID, M. H., Some improved forced commutated cy-

- cloconverter structures, **IEEE Transactions on Industry Applications**, , n. 5, p. 1242–1253 (1985).
- ZIOGAS, P. D.; KANG, Y.-G. e STEFANOVIC, V. R., Rectifier-inverter frequency changers with suppressed dc link components, **IEEE transactions on industry applications**, , n. 6, p. 1027–1036 (1986a).
- ZIOGAS, P. D.; KHAN, S. I. e RASHID, M. H., Analysis and design of forced commutated cycloconverter structures with improved transfer characteristics, **IEEE transactions on Industrial Electronics**, , n. 3, p. 271–280 (1986b).