



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Tese de Doutorado

Estudo de Falhas em Conversores Multiníveis: Curto-Circuito e Circuito Aberto

Antonio Isaac Luna de Lacerda

Campina Grande, Paraíba, Brasil

©Antonio Isaac Luna de Lacerda, Abril de 2016



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Estudo de Falhas em Conversores Multiníveis: Curto-Circuito e Circuito Aberto

Antonio Isaac Luna de Lacerda

*Tese de Doutorado apresentada à Coordenação do Programa
de Pós-Graduação em Engenharia Elétrica da Universidade Federal
de Campina Grande.*

Área de Conhecimento: Processamento de Energia

Orientador:
Edison Roberto Cabral da Silva

Campina Grande, Paraíba, Brasil

©Antonio Isaac Luna de Lacerda, Abril de 2016

FICHA CATALOGRÁFICA ELABORADA PELA BIBLIOTECA CENTRAL DA UFCG

L131e Lacerda, Antonio Isaac Luna de.
Estudo de falhas em conversores multiníveis: curto-circuito e circuito aberto / Antonio Isaac Luna de Lacerda. – Campina Grande, 2016.
198f. : il.

Tese (Doutorado em Engenharia Elétrica) – Universidade Federal de Campina Grande, Centro de Engenharia Elétrica e Informática, 2016.
"Orientação: Prof. Edison Roberto Cabral da Silva".
Referências.

1. Conversores. 2. Inversor ANPC. 3. Retificador ANPC. 4. Circuito Aberto - Falha. 5. Curto-Circuito - Falha. I. Silva, Edison Roberto Cabral da. II. Universidade Federal de Campina Grande, Campina Grande (PB). III. Título.

CDU 621.314.5 (043)

"ESTUDO DE FALHAS EM CONVERSORES MULTINÍVEIS: CURTO-CIRCUITO E CIRCUITO ABERTO"

ANTONIO ISAAC LUNA DE LACERDA

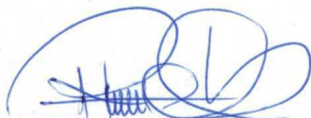
TESE APROVADA EM 29/04/2016



EDISON ROBERTO CABRAL DA SILVA, Dr.Ing., UFCG
Orientador(a)



ANTONIO MARCUS NOGUEIRA LIMA, Dr., UFCG
Examinador(a)



RICARDO LÚCIO DE ARAÚJO RIBEIRO, D.Sc., UFRN
Examinador(a)



ISAAC SOARES DE FREITAS, D.Sc., UFPB
Examinador(a)



MONTIÊ ALVES VITORINO, D.Sc, UFCG
Examinador(a)

CAMPINA GRANDE - PB

Ofereço este trabalho aos meus Pais,
que dedicaram toda a vida aos
filhos.

Agradecimentos

A Deus, que é o autor e consumidor da minha história, por ter me dado força e sabedoria durante toda a trajetória da minha vida.

A meus pais, José Laércio de Lacerda e Maria Luna Tavares, por todo amor e apoio necessários ao meu desenvolvimento como pessoa.

A minha Ana Paula, pelo amor, carinho, paciência, estímulo e companheirismo. Aos meus irmãos Ivete, Marcelo e Maraíse que sempre acreditaram no meu potencial e são participantes de mais esta vitória.

Ao Professor Edison Roberto Cabral da Silva, pela orientação, apoio, oportunidades, ajuda e conhecimento compartilhado.

A coordenação, professores e funcionários da Universidade Federal de Campina Grande, em especial os que compõe o Departamento de Engenharia Elétrica, por terem contribuído para a minha formação acadêmica.

Aos meus amigos do LEIAM, Gregory, Abinadabe, Álvaro, João Helder, Edgard, Antonio de Paula, Montiê, Gutemberg, Luciano Barros, Victor, Ayslan, e a todos que direta ou indiretamente contribuíram para este trabalho.

Resumo

A confiabilidade do equipamento de acionamento estático é extremamente importante do ponto de vista eficiência energética. A detecção da falha é necessária para preservar o desempenho do conversor por um maior tempo possível. Este trabalho investiga a capacidade de tolerância a falhas do inversor e retificador ANPC (*Active Neutral Point Clamped*) de três níveis modificado, quando suas chaves são submetidas a falhas de circuito aberto e curto circuito. Com o objetivo de melhorar o comportamento do conversor quando da falha de uma chave, foram introduzidos tiristores adicionais, um para cada chave do braço do inversor, e fusíveis em série com as chaves de grampeamento. São apresentados métodos para detecção e identificação de falhas juntamente com esquemas de reconfigurações para trinta tipos de falhas. Resultados de simulação e experimentais corroboram os estudo teóricos de operação dos conversores. Os resultados de simulação são obtidos a partir do software PSIM, enquanto os resultados experimentais são obtidos a partir de uma plataforma de desenvolvimento experimental controlado pelo processador digital de sinais TMS320F28335.

Palavras-chave: Inversor ANPC, retificador ANPC, ANPC modificado, sistema tolerante a falhas, falha de circuito aberto, falhas de curto-circuito.

Abstract

The power electronics equipment reliability is a very important aspect from the energy efficiency point of view. So, fault detection and its compensation, becomes extremely necessary for maintaining the process under fault condition near normal operation for a period of time as long as possible. This work investigates the fault-tolerant capacity of a modified three-level ANPC (Active Neutral Point Clamped) inverter and rectifier when its switches are submitted to open and short-circuit failures. Additional thyristors, one for each inverter main switch, and fuses in series with the clamping switches have been introduced in order to improve the converter behavior when a switch fails. Fault detection and identification methods are presented together with configured schemes for thirty types of failures. Simulation and experimental results are presented in order to confirm the validity of the proposed solutions, the simulation results are obtained from the software PSIM, whereas the experimental results are obtained from one experimental development platform controlled by a digital signal processor TMS320F28335.

Keywords: ANPC inverter, ANPC rectifier, modified ANPC, fault tolerant system, open-circuit faults, short-circuit faults.

Índice

Agradecimentos	iv
Resumo	v
Abstract	vi
Índice	vii
Índice de Tabelas	x
Índice de Figuras	xiii
Lista de Símbolos	xxxvii
Glossário	xl
1 Considerações preliminares	1
1.1 Justificativa	3
1.2 Revisão bibliográfica	5
1.3 Contribuições e proposta do trabalho	8
1.4 Organização do trabalho	9
2 Conversor ANPC de três Níveis	10
2.1 Estratégia PWM	10
2.2 Modelo do inversor ANPC de três níveis	13
2.3 Estratégia de controle do balanceamento das tensões nos capacitores do barramento CC aplicado ao inversor ANPC	14
2.4 Estratégia de controle da tensão do barramento CC aplicado ao retificador ANPC	15

2.5	Análise térmica do inversor ANPC	18
2.6	Resultados experimentais para o inversor ANPC	20
2.7	Resultados experimentais para o retificador ANPC	24
2.8	Conclusão	27
3	Falhas de circuito aberto no inversor ANPC	28
3.1	Introdução	28
3.2	Capacidade de tolerância a falhas do inversor ANPC	28
3.2.1	Falha de circuito aberto em S_{x1} ou S_{x4}	29
3.2.2	Falha de circuito aberto em S_{x1} e S_{x4}	32
3.2.3	Falha de circuito aberto em S_{x1} e S_{x5} ou S_{x4} e S_{x6}	33
3.2.4	Falha de circuito aberto em S_{x1} e S_{x6} ou S_{x4} e S_{x5}	34
3.2.5	Falha de circuito aberto em S_{x1} e S_{x2} ou S_{x3} e S_{x4}	34
3.2.6	Falha de circuito aberto em S_{x2} ou S_{x3}	37
3.2.7	Falha de circuito aberto em S_{x2} e S_{x5} ou S_{x3} e S_{x6}	40
3.2.8	Falha de circuito aberto em S_{x5} e/ou S_{x6}	40
3.3	Detecção e identificação da falhas de circuito aberto no inversor ANPC	42
3.4	Resultados de simulações	43
3.5	Resultados experimentais	50
3.6	Conclusão	61
4	Falhas de circuito aberto no retificador ANPC	63
4.1	Introdução	63
4.2	Capacidade de tolerância a falhas do inversor ANPC	63
4.2.1	Falha de circuito aberto em S_{x1} ou S_{x4}	64
4.2.2	Falha de circuito aberto em S_{x1} e S_{x4}	67
4.2.3	Falha de circuito aberto em S_{x1} e S_{x5} ou S_{x4} e S_{x6}	68
4.2.4	Falha de circuito aberto em S_{x2} e/ou S_{x3}	70
4.2.5	Falha de circuito aberto em S_{x1} , S_{x2} , S_{x3} e S_{x4}	73
4.2.6	Falha de circuito aberto em S_{x5} e/ou S_{x6}	75
4.3	Detecção e identificação da falhas de circuito aberto	77
4.4	Resultados de simulações	79
4.5	Resultados experimentais	85

4.6	Conclusão	93
5	Falhas de curto-circuito no conversor ANPC	95
5.1	Introdução	95
5.2	Capacidade de tolerância a falhas de curto-circuito do conversor ANPC	96
5.2.1	Falha de curto-circuito em S_{x1} ou S_{x4}	97
5.2.2	Falha de curto-circuito em S_{x1} e S_{x5} ou S_{x4} e S_{x6}	99
5.2.3	Falha de curto-circuito em S_{x2} ou S_{x3}	100
5.2.4	Falha de curto-circuito em S_{x5} ou S_{x6}	103
5.3	Detecção e identificação de falhas de curto-circuito no inversor ANPC	103
5.4	Detecção e identificação de falhas de curto-circuito no retificador ANPC	105
5.5	Resultados de simulações para o inversor ANPC	107
5.6	Resultados de simulações para o retificador ANPC	111
5.7	Resultados experimentais para o inversor ANPC	116
5.8	Resultados experimentais para o retificador ANPC	122
5.9	Conclusões	127
6	Conclusões gerais	128
A	Método para o dimensionamento do circuito <i>snubber</i>	131
A.1	Resultados de simulações	132
B	Outros resultados de simulações	136
B.1	Resultados de simulações para falhas de circuito aberto no inversor ANPC	136
B.2	Resultados de simulações para falhas de circuito aberto no retificador ANPC	147
B.3	Resultados de simulações para falhas de curto-circuito no inversor ANPC	153
B.4	Resultados de simulações para falhas de curto-circuito no retificador ANPC	157
C	Outros resultados experimentais	163
C.1	Resultados experimentais para falhas de circuito aberto no inversor ANPC	163
C.2	Resultados experimentais para falhas de circuito aberto no retificador ANPC	177
C.3	Resultados experimentais para falhas de curto-circuito no inversor ANPC	184
	Referências	192

Índice de Tabelas

1.1	Operação do conversor NPC em condição de falha.	4
1.2	Operação do conversor ANPC em condição de falha.	4
2.1	Estados do ANPC.	11
2.2	Estados do conversor ANPC para a estratégia PWM-2.	13
2.3	Parâmetros utilizados nos resultados experimentais para o retificador ANPC.	25
3.1	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1}	30
3.2	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave na chave S_{x4}	32
3.3	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4}	33
3.4	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2}	38
3.5	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3}	38
3.6	Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x5} e/ou S_{x6}	41
4.1	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1}	65
4.2	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x4}	65
4.3	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4}	67

4.4	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x5}	69
4.5	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x4} e S_{x6}	70
4.6	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2}	71
4.7	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3}	71
4.8	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x2} e S_{x3}	73
4.9	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} , S_{x2} , S_{x3} e S_{x4}	74
4.10	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x5}	75
4.11	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x6}	76
4.12	Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x5} e S_{x6}	77
4.13	Parâmetros utilizados nas simulações para o retificador ANPC.	80
4.14	Parâmetros utilizados nos resultados experimentais	85
5.1	Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito na chave S_{x1}	98
5.2	Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito na chave S_{x4}	99
5.3	Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito nas chaves S_{x2} ou S_{x3}	101
5.4	Parâmetros utilizados nas simulações para o retificador ANPC.	112
5.5	Parâmetros utilizados nos resultados experimentais.	123
B.1	Parâmetros utilizados nas simulações para o retificador ANPC.	147
B.2	Parâmetros utilizados nas simulações para o retificador ANPC.	157

C.1 Parâmetros utilizados nos resultados experimentais 178

Índice de Figuras

1.1	Estrutura de um conversor ANPC de três níveis.	2
1.2	Braço de conversores de três níveis: (a) NPC; (b) ANPC; (c) Conversor ANPC proposto.	4
1.3	Circuitos de proteção contra dv/dt	5
1.4	Braço do conversor NPC com triac.	7
2.1	Braço do conversor ANPC de três níveis.	11
2.2	Modulação por largura de pulso da estratégia PWM-2 para o conversor ANPC.	12
2.3	Modelo de um inversor ANPC.	13
2.4	Diagrama de controle para composição do μ	15
2.5	Modelo de um retificador ANPC.	17
2.6	Estratégia OCC para retificadores.	18
2.7	Contribuição dos estresses térmicos para falhas dos componentes na eletrônica de potência.	19
2.8	Temperatura de junção das chaves e diodos do inversor ANPC utilizando a modulação PWM 2.	20
2.9	Inversor ANPC de três níveis.	21
2.10	Resultados experimentais das tensões dos capacitores do barramento CC (V_{c1} e V_{c2}) para o inversor operando em malha aberta.	22
2.11	Resultados experimentais das tensões entre as fases a e b para o inversor operando em malha aberta.	22
2.12	Resultados experimentais das correntes na carga das três fases para o inversor operando em malha aberta.	23

2.13	Resultados experimentais das tensões dos capacitores do barramento CC (V_{C1} e V_{C2}) para o inversor operando com o controle das tensões dos capacitores do barramento CC.	23
2.14	Resultados experimentais das tensões entre as fases a e b para o inversor operando com o controle das tensões dos capacitores do barramento CC.	24
2.15	Resultados experimentais das correntes na carga das três fases para o inversor operando com o controle das tensões dos capacitores do barramento CC.	24
2.16	Resultado experimental da corrente e tensão de entrada no retificador ANPC.	25
2.17	Resultado experimental das tensões entre as fases do retificador ANPC.	26
2.18	Resultado experimental da tensão do barramento CC e da tensão no capacitor C_1 no retificador ANPC.	26
2.19	Resultado experimental da tensão do barramento CC no retificador ANPC.	27
3.1	Braço do inversor ANPC de três níveis proposto.	29
3.2	Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x1} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.	30
3.3	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x1}	31
3.4	Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.	31
3.5	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x4}	32
3.6	Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x1} e S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.	33
3.7	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4}	34
3.8	Braço reconfigurado do inversor ANPC de três níveis proposto após uma falha de circuito aberto em: (a) Estrutura S_{x1} e S_{x2} ; (b) S_{x3} e S_{x4}	35
3.9	Estrutura simplificada do inversor ANPC de três níveis, após uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ou S_{a3} e S_{a4}	35
3.10	Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x2} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.	37

3.11	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x2}	38
3.12	Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x3} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.	39
3.13	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x3}	39
3.14	Circuito resultante do braço do inversor ANPC de três níveis proposto, após uma falha de circuito aberto nas chaves S_{a5} e/ou S_{a6}	41
3.15	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x5} e/ou S_{x6}	41
3.16	Fluxograma do diagnóstico de falhas de circuito aberto no inversor ANPC de três níveis.	43
3.17	Inversor ANPC de três níveis.	44
3.18	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a1} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1}	45
3.19	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a2}	45
3.20	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a1} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a1}	46
3.21	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a2}	46
3.22	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a5}	47
3.23	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a5}	47

3.24	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a2} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a1}	48
3.25	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a2}	48
3.26	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4}	49
3.27	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a4}	49
3.28	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	51
3.29	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	51
3.30	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	52
3.31	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	52
3.32	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	53

3.33	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	53
3.34	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	54
3.35	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	54
3.36	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	55
3.37	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.	56
3.38	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.	57
3.39	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	58
3.40	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.	59

3.41	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.	60
3.42	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	61
4.1	Braço do retificador ANPC de três níveis proposto.	64
4.2	Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x1} ; (b) S_{x4}	65
4.3	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1}	66
4.4	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x4}	66
4.5	Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito nas chaves S_{x1} e S_{x4}	67
4.6	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4}	68
4.7	Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x1} e S_{x5} ; (b) S_{x4} e S_{x6}	68
4.8	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x5}	69
4.9	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x4} e S_{x6}	70

4.10	Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves:	
	(a) S_{x2} ; (b) S_{x3}	71
4.11	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2}	72
4.12	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3}	72
4.13	Estrutura reconfigurada para o braço de um retificador ANPC de três níveis após uma falha de circuito aberto nas chaves S_{a2} e S_{a3}	73
4.14	Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x2} e S_{x3}	74
4.15	Estrutura reconfigurada para o braço de um retificador ANPC de três níveis após uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4}	74
4.16	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4}	75
4.17	Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves:	
	(a) S_{x5} ; (b) S_{x6} ; (b) S_{x5} e S_{x6}	76
4.18	Estratégia PWM para o braço que ocorreu uma falha de circuito aberto na chave S_{x5}	77
4.19	Estratégia PWM para o braço que ocorreu uma falha de circuito aberto na chave S_{x6}	78
4.20	Estratégia PWM para o braço que ocorreu uma falha de circuito aberto nas chaves S_{x5} e S_{x6}	78
4.21	Fluxograma do diagnóstico de falhas de circuito aberto no retificador ANPC de três níveis.	79
4.22	Estrutura de um retificador ANPC de três níveis.	80
4.23	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	81

4.24	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	81
4.25	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a2} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a2}	82
4.26	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a2} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	82
4.27	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	83
4.28	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	83
4.29	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a3} ; (d) Ampliação das correntes na carga durante correção da falha na chave S_{a2}	84
4.30	Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	85
4.31	Resultado experimental para as correntes de entrada nas três fases do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4}	86

4.32	Resultado experimental para a tensão entre as fases a e b (V_{ab}) do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4}	87
4.33	Resultado experimental para tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4}	87
4.34	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	88
4.35	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	88
4.36	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	89
4.37	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	89
4.38	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	90
4.39	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	90
4.40	Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da primeira falha; (c) Ampliação das correntes de entrada no instante da segunda falha.	91

4.41	Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão entre as fases a e b (V_{ab}); (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da segunda falha.	92
4.42	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	93
5.1	Braço do conversor ANPC de três níveis proposto.	96
5.2	Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x1} : (a) Estrutura reconfigurada; (b) Estrutura simplificada. . .	97
5.3	Estratégia PWM para o braço quando ocorre uma falha de curto-circuito na chave S_{x1}	98
5.4	Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada. . .	99
5.5	Estratégia PWM para o braço quando ocorre uma falha de curto-circuito na chave S_{x4}	100
5.6	Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x2} : (a) Estrutura reconfigurada; (b) Estrutura simplificada. . .	101
5.7	Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x2} ou S_{x3}	102
5.8	Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x3} : (a) Estrutura reconfigurada; (b) Estrutura simplificada. . .	102
5.9	Fluxograma do diagnóstico de falhas de curto-circuito no inversor ANPC de três níveis.	104
5.10	Fluxograma do diagnóstico de falhas de curto-circuito no retificador ANPC de três níveis.	106
5.11	Inversor ANPC de três níveis.	107

5.12 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a1} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a1}	108
5.13 (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a1} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a1}	109
5.14 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a2}	109
5.15 (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a2}	110
5.16 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a5}	111
5.17 (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a5}	111
5.18 Estrutura de um retificador ANPC de três níveis.	112
5.19 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a1} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	113
5.20 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a1} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	113
5.21 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a2} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	114

5.22	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a2} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	115
5.23	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	115
5.24	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	116
5.25	Inversor ANPC de três níveis.	117
5.26	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	118
5.27	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	118
5.28	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	119
5.29	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	119
5.30	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	120

5.31	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2} no instante da falha.	120
5.32	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	121
5.33	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	121
5.34	Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	122
5.35	Estrutura de um retificador ANPC de três níveis.	123
5.36	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	124
5.37	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a2} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	124
5.38	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	125
5.39	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	125
5.40	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	126

5.41	Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	126
A.1	Circuitos de proteção contra dv/dt	131
A.2	Inversor ANPC de três níveis monofásico com circuito <i>snubber</i>	133
A.3	(a) Corrente na carga e (b) tensão de polo na carga para o inversor utilizando o SCR e o circuito <i>snubber</i>	134
A.4	(a) Corrente na carga e (b) tensão na carga para o inversor utilizando apenas os SCRs.	134
A.5	Ampliação da tensão sobre o SCR.	135
B.1	Inversor ANPC de três níveis.	136
B.2	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a3} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a3}	137
B.3	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a4}	138
B.4	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a3} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a3}	138
B.5	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a4}	139
B.6	(a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6}	139
B.7	(a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a6}	140

B.8	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto nas chaves S_{a1} e S_{a5}	140
B.9	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6} (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4}	141
B.10	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a5}	141
B.11	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a4} e S_{a6}	142
B.12	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a6}	142
B.13	(a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a4} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a5}	143
B.14	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a6}	143
B.15	(a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a4} e S_{a5}	144

B.16 (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a2} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto nas chaves S_{a2} e S_{a5}	144
B.17 (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a3}	145
B.18 (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a2} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a2} e S_{a5}	145
B.19 (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a3} e S_{a6}	146
B.20 (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a3} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4}	146
B.21 (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a3} e S_{a4}	147
B.22 Estrutura de um retificador ANPC de três níveis.	148
B.23 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	148
B.24 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	149

B.25 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a3} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a3}	149
B.26 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a3} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	150
B.27 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	150
B.28 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	151
B.29 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a4} , S_{a5} e S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	152
B.30 Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a4} , S_{a5} e S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	152
B.31 Inversor ANPC de três níveis.	153
B.32 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a3} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a3}	154
B.33 (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a3} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a3}	154

B.34 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a4}	155
B.35 (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a4}	155
B.36 (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a6}	156
B.37 (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a6}	157
B.38 Estrutura de um retificador ANPC de três níveis.	158
B.39 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a3} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	158
B.40 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a3} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	159
B.41 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	159
B.42 Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	160

B.43	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	160
B.44	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	161
B.45	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.	162
B.46	Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).	162
C.1	Inversor ANPC de três níveis.	163
C.2	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	164
C.3	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Correntes na carga para as três fases. (b) Ampliação das correntes na carga no instante da falha.	164
C.4	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	165
C.5	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	165

C.6	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	166
C.7	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	166
C.8	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	167
C.9	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	167
C.10	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	168
C.11	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.	169
C.12	Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.	170
C.13	Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	171

C.14 Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.	172
C.15 Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.	173
C.16 Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a3} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	174
C.17 Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.	175
C.18 Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.	176
C.19 Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a4} e S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.	177
C.20 Estrutura de um retificador ANPC de três níveis.	178
C.21 Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	179

C.22	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	179
C.23	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	180
C.24	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.	180
C.25	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.	181
C.26	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	181
C.27	Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a5} e S_{a6} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da primeira falha; (c) Ampliação das correntes de entrada no instante da segunda falha.	182
C.28	Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a5} e S_{a6} : (a) Tensão entre as fases a e b (V_{ab}); (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da segunda falha.	183
C.29	Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave nas chaves S_{a5} e S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha. . .	184
C.30	Inversor ANPC de três níveis.	185

C.31 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	185
C.32 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	186
C.33 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	186
C.34 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	187
C.35 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	187
C.36 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	188
C.37 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	189
C.38 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	189
C.39 Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	190

C.40	Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.	190
C.41	Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.	191
C.42	Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.	191

Lista de Símbolos

c_1, c_2	– Portadoras triangulares.
C_s	– Capacitância do snubber.
d_a, d_b, d_c	– Relações cíclicas.
d_{min} e d_{max}	– São a mínima e máxima relação cíclica.
F_{x1} e F_{x2}	– Fusíveis em série com as chaves do braço de grampeamento S_{x5} e S_{x6} , onde $x = (a, b, c)$
i_g	– Corrente de entrada.
i_{La}, i_{Lb}, i_{Lc}	– Correntes na carga do inversor.
i_a, i_b, i_c	– Correntes de entrada do conversor.
i_a^*, i_b^*, i_c^*	– Correntes de entrada do conversor.
K	– Constante de proporcionalidade aplicada na técnica OCC.
L_a, L_b, L_c	– Indutâncias de entrada.
l_{fa}, l_{fb}, l_{fc}	– Indutância de filtro que conectam as tensões de saída do conversor a carga.
m	– Índice de modulação.
N	– Ponto central da carga.
p	– Derivada com relação ao tempo.
$P_1, P_2, O_1^-, O_2^-, O_1^+, O_2^+, N_1, N_2$	– Estados de chaveamento do conversor ANPC.
r_{fa}, r_{fb}, r_{fc}	– Resistências de filtro que conectam as tensões de saída do conversor a carga.

$SCR_{x1}, SCR_{x2}, SCR_{x3}, SCR_{x4}$	– Tiristores colocados em paralelo com as chaves do conversor, onde $x = \{a, b, c\}$.
$S_{x1}, S_{x2}, S_{x3}, S_{x4}, S_{x5}, S_{x6}$	– Chaves do braço do do conversor ANPC, onde $x = \{a, b, c\}$.
T_S	– Período de chaveamento.
t_0	– Tempo de distribuição da roda-livre total.
t_{01}	– Tempo de distribuição da roda-livre no início.
t_{02}	– Tempo de distribuição da roda-livre no final.
V_{a0}, V_{b0}, V_{c0}	– Tensões de polo de um conversor trifásico.
V_{aN}, V_{bN}, V_{cN}	– Diferença de potencial entre o ponto central das fases do conversor e o ponto central da carga (N)
$v_{a0}^*, v_{b0}^*, v_{c0}^*$	– Tensões senoidais de referência.
v_{a0}, v_{b0}, v_{c0}	– Tensões senoidais de polo de um conversor trifásico.
v_{aN}, v_{bN}, v_{cN}	– Tensões senoidais na carga de um inversor trifásico.
V_{dc}	– Tensão do barramento CC.
V_{0N}	– Diferença de potencial entre o ponto central da carga (N) e o ponto central do barramento do conversor (0).
V_{0N}	– Diferença de potencial entre o ponto central da carga (N) e o ponto central do barramento do conversor (0).
v_μ	– Tensão de modo comum.
V_{max}	– O maior valor de tensão dentre as tensões de referência (v_{a0}^*, v_{b0}^* e v_{c0}^*)
V_{min}	– o menor valor de tensão dentre as tensões de referência (v_{a0}^*, v_{b0}^* e v_{c0}^*)
V_{C1}	– Tensão do capacitor superior do barramento CC.
V_{C2}	– Tensão do capacitor inferior do barramento CC.
v_0	– Tensão do estratégia OCC para correção do balanceamento da tensão dos capacitores.

V_{0N}	– Diferença de potencial entre o ponto central do barramento do conversor (0) e o ponto central da carga (N).
$\pm\Delta V_{x0}$	– Diferença entre a tensão de referência e a tensão medida, onde $x = \{a, b, c\}$.
$z_{fa}, z_{fb}, z_{fc}, z$	– Impedâncias de filtro que conectam as tensões de saída do conversor a carga.
μ	– Razão de distribuição vetorial.
0	– Ponto central do barramento CC.
ϵ_{x0}	– Erro de tensão.
ω	– Frequência angular da rede.
R_e	– Resistência de entrada equivalente vista da rede.
R_{se}	– Resistência equivalente do sensor.
R_s	– Resistência do snubber.

Glossário

- CC – *Corrente Contínua*
- CA – *Corrente Alternada*
- PWM – *Modulação por largura de pulso (pulse width modulation)*
- DSP – *Processador digital de sinais (Digital Signal Processor)*
- NPC – *Neutro grampeado (Neutral Point Clamped)*
- ANPC – *Neutro grampeado ativo (Active Neutral Point Clamped)*
- FC – *Capacitor Flutuante (Flying Capacitor)*
- CHB – *Ponte H em cascata (Cascaded H-Bridge)*
- DTC – *Controle direto do torque*
- OCC – *Controle em um ciclo (One Cycle Control)*

1

Considerações preliminares

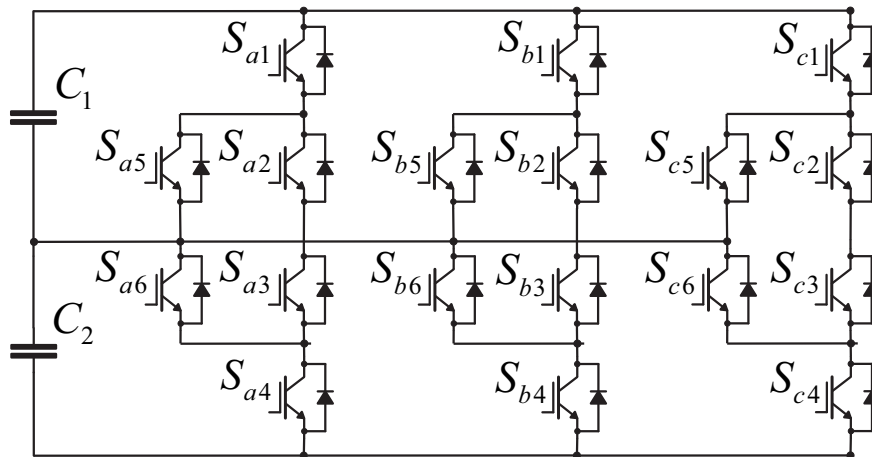
Os conversores multiníveis são constituídos por um conjunto de chaves passivas e ativas que, quando apropriadamente conectadas e controladas, podem processar elevadas tensões de entrada e gerar três ou mais níveis de tensão de saída, reduzindo o esforço de tensão sobre os interruptores. As topologias de conversores multiníveis mais conhecidas e estabelecidas são a de neutro grampeado (NPC, do inglês "*Neutral Point Clamped*"), a de capacitor flutuante (FC, do inglês "*Flying Capacitor*"), e a com ponte H em cascata (CHB, do inglês "*Cascaded H-Bridge*"), as quais foram introduzidas pela primeira vez em (Baker, May 1980), (Meynard e Foch, 1992) e (Marchesoni, Mazzucchelli e Tenconi, 1988).

Cada topologia apresenta vantagens e desvantagens. O conversor NPC possui como vantagem a redução do esforço de tensão sobre os interruptores. Uma de suas desvantagens é a distribuição desigual das perdas nos dispositivos. No conversor multinível com capacitor flutuante, a tensão sobre os interruptores é limitada pela utilização de capacitores em lugar dos diodos, o que diminui as perdas de condução. No entanto, esta alternativa aumenta a complexidade das técnicas utilizadas para equalizar as tensões, não só no barramento CC, mas também nos capacitores flutuantes. A topologia ponte H em cascata possui uma grande modularidade, já que para o aumento de níveis, só existe necessidade de acrescentar conversores monofásicos ligados em cascata. Entretanto, seu problema é a necessidade de fontes de tensão contínua independentes para cada conversor da estrutura, limitando a sua utilização em algumas aplicações. Apesar de suas limitações, o NPC é o mais robusto e preferido industrialmente.

A distribuição desigual das perdas nos dispositivos da topologia NPC, limita a frequência de chaveamento e a potência de saída do conversor (Attaianese, Di Monaco e Tomasso, 2010). Assim, com o objetivo de superar essa desvantagem, foi apresentada uma variação da topologia NPC, a qual é chamada de ANPC (*Active Neutral Point Clamped*) ou neutro grampeado ativo (Bruckner e Bernet, 2001).

A estrutura do ANPC de três níveis é obtida por meio da conexão de chaves ativas em antiparalelo aos diodos de grampeamento da estrutura NPC clássica. Dessa forma, a topologia ANPC é constituída por dezoito chaves bidirecionais e dois capacitores conectados em série, como apresenta a Figura 1.1.

Figura 1.1: Estrutura de um conversor ANPC de três níveis.



Fonte: (Bruckner e Bernet, 2001)

De acordo com (Wolfgang, 2007), falhas em semicondutores em dispositivos de potência correspondem a 34% das falhas em sistemas eletrônicos de potencia. Outra pesquisa mostra que cerca de 38% das falhas em sistemas de acionamento de maquinas são devido a falhas nos dispositivos de potência (Fuchs, 2003). Um questionário na indústria de sistemas de eletrônica de potência também mostra que todos os que responderam consideram a confiabilidade da eletrônica de potência como uma questão importante e 31% dos que responderam à pesquisa selecionaram o "dispositivo semiconductor de potência", como o componente mais frágil (Shaoyong et al., 2011). Hoje em dia, alguns aspectos importantes para conversores, especialmente os usados na faixa de alta potência e em aplicações críticas, são sua capacidade de detecção de falhas e os mecanismos de proteção do conversor. Em inversores NPC de três níveis a detecção de falha é ainda mais crítica devido a sua topologia complexa,

associada com o grande número de dispositivos utilizados, o que aumenta consideravelmente a probabilidade da ocorrência de falhas. A crescente demanda por serviço contínuo em aplicações industriais e no setor de transportes tem estimulado, nos últimos anos, os esforços de busca para a realização de estruturas de conversores com vários níveis de tolerância a falhas (Bordignon et al., 2008).

Para o desenvolvimento de um sistema tolerante a falhas é necessária uma abrangente compreensão do conversor, de modo que o seu comportamento em operação normal possa ser comparado com aquele do início da falha. Para introduzir essa estratégia em um sistema de acionamento do motor na prática, *hardware* e *software* devem executar os seguintes trabalhos:

1. Detecção de falha;
2. Identificação da falha;
3. Ações corretivas.

1.1 Justificativa

A confiabilidade do equipamento de acionamento estático é extremamente importante do ponto de vista da eficiência energética. A detecção da falha é necessária para preservar o funcionamento do processo em condições próximas às normais e por um maior tempo possível (Ribeiro et al., 2003). Os métodos para melhorar a confiabilidade são o sobre-dimensionamento do conversor (Januszewski et al., 1995), a operação de circuitos ou componentes redundantes em paralelo (Ribeiro et al., 2004), o uso de um controle tolerante a falhas (Jacobina et al., 2003), ou a introdução de componentes suplementares nas estruturas básicas (Correa et al., 2001).

O conversor NPC de três níveis, Figura 1.2(a), é a topologia mais popular na indústria para aplicação em média tensão, sendo comercializados pelos principais fabricantes em todo o mundo (Kang et al., 2001). As chaves adicionais do conversor ANPC, Figura 1.2(b), permitem a obtenção de mais possibilidades para correção de falhas, quando comparado com o conversor NPC tradicional. As Tabelas 1.1 e 1.2 exibem para um conversor NPC e ANPC, respectivamente, as possíveis condições de operação do conversor após uma falha de circuito

aberto em uma de suas chaves. É importante ressaltar que as topologias convencionais dos conversores NPC e ANPC não possuem proteção contra falhas de curto-circuito.

Apesar do conversor ANPC possuir reconfigurações para diferentes tipos de falhas, a maioria dessas reconfigurações são efetuadas conectando uma de suas fases ao ponto central do barramento CC, isso irá reduzir a potência de saída para 0,577 de sua potência nominal.

Tabela 1.1: Operação do conversor NPC em condição de falha.

S_{x1}	S_{x2}	S_{x3}	S_{x4}	Condição em Falha
Falha	Ok	Ok	Ok	É possível a reconfiguração
Ok	Falha	Ok	Ok	Não é possível a reconfiguração
Ok	Ok	Falha	Ok	Não é possível a reconfiguração
Ok	Ok	Ok	Falha	É possível a reconfiguração

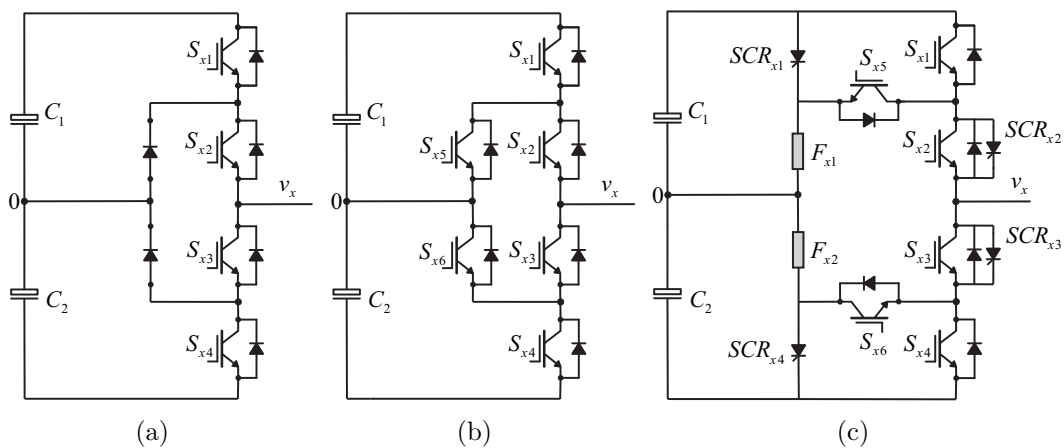
Fonte: O Autor

Tabela 1.2: Operação do conversor ANPC em condição de falha.

S_{x1}	S_{x2}	S_{x3}	S_{x4}	S_{x5}	S_{x6}	Condição em Falha
Falha	Ok	Ok	Ok	Ok	Ok	É possível a reconfiguração
Ok	Falha	Ok	Ok	Ok	Ok	É possível a reconfiguração
Ok	Ok	Falha	Ok	Ok	Ok	É possível a reconfiguração
Ok	Ok	Ok	Falha	Ok	Ok	É possível a reconfiguração
Ok	Ok	Ok	Ok	Falha	Ok	É possível a reconfiguração
Ok	Ok	Ok	Ok	Ok	Falha	É possível a reconfiguração

Fonte: O Autor

Figura 1.2: Braço de conversores de três níveis: (a) NPC; (b) ANPC; (c) Conversor ANPC proposto.

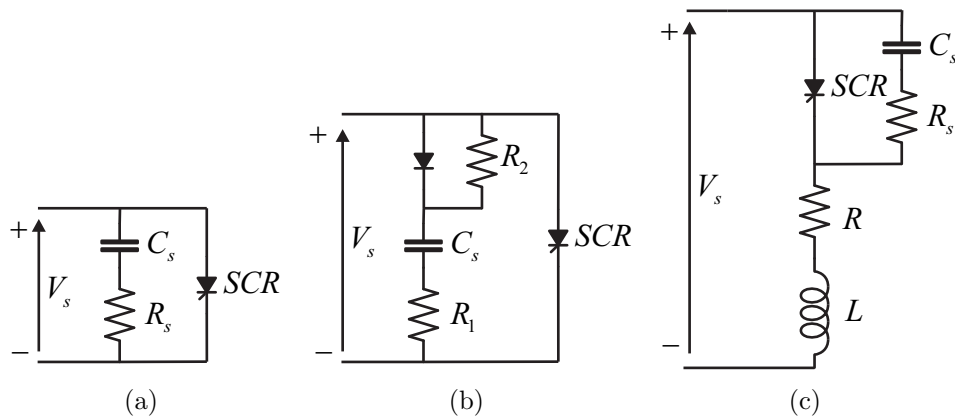


Fonte: O Autor

Para melhorar a capacidade de tolerância a falhas de circuito aberto e curto-circuito e

garantir que o conversor permaneça operando com sua potência nominal após uma falha, o circuito da Figura 1.2(b) foi modificado adicionando quatro SCRs (SCR_{x1} , SCR_{x2} , SCR_{x3} , SCR_{x4}) e dois Fusíveis (F_{x1} e F_{x2}) em cada braço do conversor, Figura 1.2(c). Para garantir que ocorra a fusão dos fusíveis antes de danificar as chaves do conversor, os fusíveis devem possuir um valor de i^2t , quantidade de energia necessária para aquecer e fundir o filamento ou elemento fusível, menor do que o das chaves (Ceballos et al., 2007a). Uma limitação de utilizar os SCRs em paralelos com as chaves de potência está no fato de que, as chaves possuem uma elevada taxa de crescimento da tensão anodo-catodo sempre são disparadas ou bloqueadas, a corrente de carga das junções capacitivas pode ser suficiente para disparar o SCR de forma indesejada, desta forma, o SCR tem de ser protegido contra dv/dt elevado (Rashid, 1999). O dv/dt pode ser limitado por um circuito RC, conhecido como *snubber*, Figura 1.3(a). O método para o dimensionamento do circuito *snubber* é mostrado no Apêndice A.

Figura 1.3: Circuitos de proteção contra dv/dt .



Fonte: Rashid (1999).

1.2 Revisão bibliográfica

Foi realizada uma pesquisa bibliográfica para verificar o estado da arte no que diz respeito aos métodos de detecção, identificação e ações corretivas de falhas nos conversores ANPC e NPC de três níveis.

Métodos detecção e identificação de falhas

Na literatura existem diversos estudos de métodos de detecção de falhas no conversor NPC, porém estas técnicas, em sua maioria, não podem ser aplicadas ao conversor ANPC em virtude das suas chaves adicionais. A seguir será apresentada uma revisão do estado da arte enfocando os principais aos métodos de detecção, identificação de falhas nos conversores ANPC de três níveis.

Em (Li et al., 2011) e (Li et al., 2009) é proposto um método para diagnóstico de falhas de circuito aberto e curto-circuito. Neste método a identificação da falha é realizada pela leitura das correntes de saída do inversor e das tensões do barramento CC. Nessa técnica não é possível identificar a chave em que ocorreu a falha.

Em (Fazio, Marchesoni e Parodi, 2012), foi proposto uma estratégia de detecção de falhas com base na medição das correntes nas chaves de grampeamento do inversor ANPC de três-níveis. Este método pode detectar falhas de curto-circuito ou de circuito aberto. No entanto, são utilizadas seis bobinas de Rogowski para medir as correntes no ramo de grampeamento em cada um dos braços, cada uma sendo instalada em série com as seis chaves de grampeamento. Obviamente, o aumento do custo e a instalação de tais sensores nos conversores ANPC pode reduzir sua aceitação industrial.

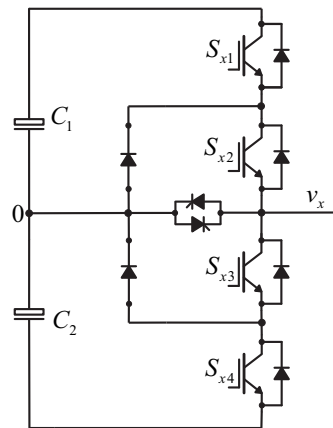
No trabalho apresentado por He e Demerdash (2014), foi introduzido uma técnica de diagnóstico de falhas de circuito aberto que possam acontecer nos conversores ANPC. Este método é baseado no monitoramento das mudanças da tensão de polo, das três correntes nas fases e dos estados de chaveamento do conversor ANPC. Nesta técnica é possível identificar apenas falhas de circuito aberto e detectando apenas o grupo de chaves, grampeamento ou chaves principais, em que ocorreu a falha. Desta forma, o este método não identifica a chave em que ocorreu a falha.

Correção de falhas nos conversores ANPC e NPC de três níveis

A operação tolerante a falhas nos conversores multiníveis tem atraído muito interesse nos últimos anos, vários pesquisadores tem abordado as questões de tolerância a falhas para as principais topologias, entre elas o conversor NPC.

A correção de falhas nos conversores NPC pode ser realizada conectando umas das fases ao ponto central do barramento CC, tal como descrito por Baptista et al. (2013), Lee et al. (2007), Lee et al. (2006), Park et al. (2004), Park et al. (2008), Fazio et al. (2012) e Farnesi et al. (2011). Para isso é necessário à adição de um triac em cada fase do conversor, Figura 1.4, após a correção da falha ocorre a redução do índice de modulação para 0,577 e, conseqüentemente, a potência de saída do inversor.

Figura 1.4: Braço do conversor NPC com triac.



Fonte: O Autor

Em (Ceballos et al., 2007b) e (Ceballos et al., 2008) foi adicionado um quarto braço à topologia básica do conversor NPC de três níveis. O principal objetivo deste braço adicional é fornecer ao conversor NPC capacidade de tolerância a falhas. Além disso, durante a operação normal do conversor, este quarto braço é utilizado para equilibrar a tensão dos capacitores do barramento CC. Estas quatro chaves adicionais provocarão um aumento no custo total do conversor.

Nos conversores ANPC dependendo da chave em que ocorreu a falha, é possível realizar a correção falha conectando a fase do braço defeituoso ao ponto central do barramento CC (falha nas chaves S_{x1} , S_{x2} , S_{x3} ou S_{x4}) ou fazendo o circuito operar como um conversor NPC, conforme mostrado em (He e Demerdash, 2014).

Em Santos et al. (2014), Li et al. (2011) a correção de falhas no conversor ANPC foi realizada apenas conectando o braço defeituoso ao ponto central do barramento CC.

Para o conversor ANPC não é necessário a adição de triacs, porém quando uma das fases é conectada ao ponto central do barramento, ocorre a redução da potência de saída do

conversor.

Rocha et al. (2014) propõe um novo conversor ANPC de três níveis tolerante a falhas de circuito aberto. Para uma melhor capacidade de tolerância do conversor foram adicionados dois IGBTs e uma chave com dois polos reversíveis em cada um dos braços. Nessa técnica é necessária a utilização de dois IGBTs adicionais e uma chave a estado sólido em cada fase, isso aumenta o custo do conversor.

1.3 Contribuições e proposta do trabalho

O objetivo deste trabalho é o estudo de falhas no conversor estático com diodo de grampeamento ativo de três níveis. O estudo é realizado através da simulação de diferentes tipos de falhas que podem ocorrer nas chaves do conversor. A solução para as falhas é realizada pela reconfiguração do conversor a partir de uma estrutura do conversor ANPC modificada, proposta para melhorar a capacidade de tolerância a falhas.

Além disso, são propostas estratégias para detecção, identificação e correção das falhas nas chaves do conversor ANPC. Desta forma, a utilização dessas estratégias permitem que a falha seja corrigida sem a necessidade do desligamento do sistema.

Os estudos realizados neste trabalho foram:

- Uma modificação no circuito convencional do conversor ANPC para melhor sua capacidade de tolerância a falhas;
- O estudo dos circuitos equivalentes após ocorrer uma falha de circuito aberto ou de curto-circuito no conversor ANPC de três níveis;
- Proposta de quatro estratégias para detectar falhas de curto-circuito e de circuito aberto nas chaves de potência do conversor ANPC de três níveis.

Este trabalho teve como resultado as seguintes publicações: (Lacerda e Silva, 2015a), (Lacerda e Silva, 2015b) e (Lacerda e Silva, 2014).

1.4 Organização do trabalho

Neste trabalho é realizado o estudo de falhas de circuito aberto ou curto-circuito nas chaves do conversor ANPC de três níveis atuando como inversor e retificador. O trabalho é dividido em 6 capítulos:

Capítulo 1: É apresentado uma introdução a respeito do tema que será discutido no decorrer do trabalho, examinando as pesquisas já realizadas, indicando as pretensões e como as informações estão dispostas neste documento;

Capítulo 2: Neste capítulo são apresentadas as topologias do inversor e retificador ANPC de três níveis, as quais são a base para o estudo e desenvolvimento das estratégias de detecção e correção das falhas. Aspectos da modelagem, controle e estratégia PWM são discutidos;

Capítulo 3: São realizados os estudos de falhas de circuito aberto no inversor ANPC de três níveis. Foram propostos modificações na estrutura do conversor tradicional para melhorar sua capacidade de tolerância a falhas. Foi proposto um método para efetuar a detecção e correção de falhas no conversor;

Capítulo 4: São discutidos falhas de circuito aberto nos dispositivos de potência de um retificador ANPC de três níveis. São propostas topologias de correção de falhas no retificador que pode operar com unidirecionalidade e bidirecionalidade de potência;

Capítulo 5: São estudadas falhas de curto-circuito nos dispositivos de potência do inversor e retificador ANPC de três níveis. Também foram propostas estratégias para a detecção e correção destas falhas;

Capítulo 6: São apresentadas as conclusões gerais deste trabalho e feita uma proposta para trabalhos futuros.

2

Conversor ANPC de três Níveis

Neste capítulo é analisada a topologia do conversor com grampeamento ativo do neutro (ANPC) de três níveis operando como inversor ou retificador, Figura 2.1. Serão discutidos aspectos importantes da modelagem para o inversor e retificador de três níveis, a estratégia PWM utilizada, uma estratégia para equilíbrio da tensão do barramento do inversor ANPC, um método de controle da tensão do barramento CC para o retificador ANPC, as abordagens que se seguirão servirão de base para as discussões dos capítulos posteriores. Por este motivo, optou-se por fazer este estudo agora como forma de introdução ao que se seguirá nos capítulos seguintes.

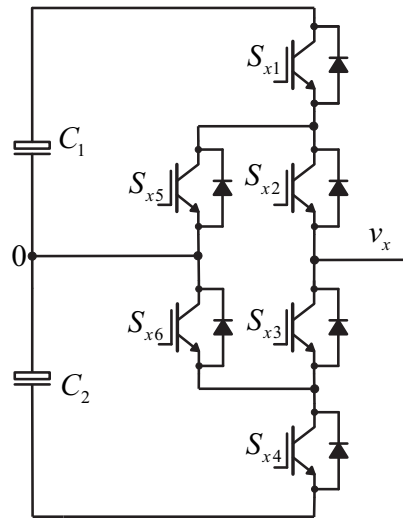
Tal topologia foi introduzida por Bruckner e Bernet (2001). Ela tem por objetivo produzir uma distribuição mais igualitária da temperatura de junção dos semicondutores, permitindo um aumento de 20% da potência de saída do conversor em operação normal (Bruckner e Bernet, 2001).

Para a mencionada topologia serão mostradas: *i*) o modelo dinâmico do sistema; *ii*) estratégias PWM; e *iii*) as estratégias de controle.

2.1 Estratégia PWM

A estrutura do conversor ANPC, mostrada na Figura 2.1, é obtida por meio da conexão de chaves ativas em antiparalelo aos diodos de grampeamento da estrutura NPC clássica. Dessa

Figura 2.1: Braço do conversor ANPC de três níveis.



Fonte: Bruckner e Bernet (2001).

forma, o ANPC é constituído por três células. A célula 1 é formada pelas chaves S_{x1} e S_{x2} , a célula 2 é composta por S_{x3} e S_{x4} , e a célula 3 por S_{x5} e S_{x6} , onde $x = \{a, b, c\}$.

As chaves adicionais permitem habilitar mais que uma possibilidade de chaveamento para o estado zero, o que possibilita também a realização de mais de um tipo de estratégia de modulação por largura de pulso (PWM-1, PWM-2 e PWM-3) (Floricaud, Floricaud e Gateau, 2008). Essas estratégias diferem pelo tipo de comutação e pelo número de estados de chaveamento para obtenção do nível zero. É importante colocar que os estados zero redundantes são os responsáveis pela distribuição mais equilibrada das perdas entre os dispositivos de potência que compõe o conversor ANPC. A Tabela 2.1 apresenta os estados de chaveamento para o conversor ANPC três níveis.

Tabela 2.1: Estados do ANPC.

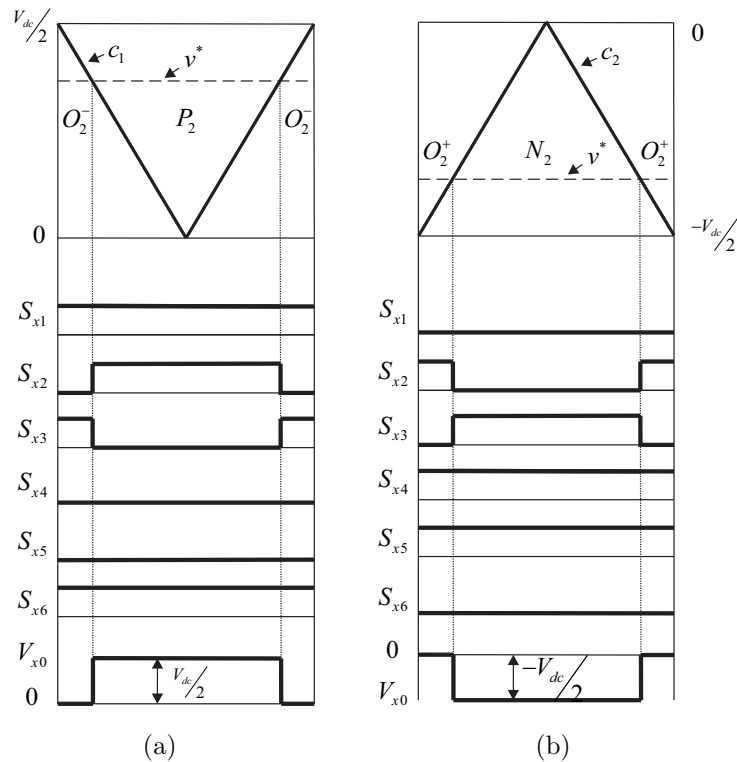
Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}	S_{x5}	S_{x6}
P_1	1	1	0	0	0	0
P_2	1	1	0	0	0	1
O_1^-	0	0	1	0	0	1
O_2^-	1	0	1	0	0	1
O_1^+	0	1	0	0	1	0
O_2^+	0	1	0	1	1	0
N_1	0	0	1	1	0	0
N_2	0	0	1	1	1	0

Fonte: Floricaud, Floricaud e Gateau (2008).

Para os estudos realizados neste trabalho, foi utilizada a modulação PWM-2. Apesar da modulação PWM-3 possuir uma melhor distribuição de perdas nos dispositivos de potência, a implementação da modulação PWM-2 é mais simples, necessitando de um processador digital de sinais com menos saídas PWMs, uma vez que possui mais sinais de chaveamento complementares.

Na modulação PWM-2, os sinais de controle são obtidos pela comparação entre a tensão de referencia e duas portadoras em oposição de fases e deslocadas no eixo vertical. Em particular, o primeiro é usado quando a tensão de referencia é negativa e o segundo é usado quando a referencia é positiva, Figura 2.2. Nessa técnica os estados de chaveamentos obtidos são: P_2 , O_2^+ , O_2^- e N_2 , conforme Tabela 2.2. O estado P_2 é obtido quando as chaves S_{x1} , S_{x2} e S_{x6} estão em condução. Já o estado N_1 é obtido quando as chaves S_{x3} , S_{x4} e S_{x5} estão em condução. Esta estratégia possui estados redundantes O_2^+ e O_2^- que são utilizados para obter o nível de tensão zero. O estado O_2^+ é conseguido quando as chaves S_{x2} , S_{x4} e S_{x5} estão em condução. De forma complementar, o estado O_2^- é conseguido quando as chaves S_{x1} , S_{x3} e S_{x6} estão em condução.

Figura 2.2: Modulação por largura de pulso da estratégia PWM-2 para o conversor ANPC.



Fonte: Floricau, Floricau e Gateau (2008).

Tabela 2.2: Estados do conversor ANPC para a estratégia PWM-2.

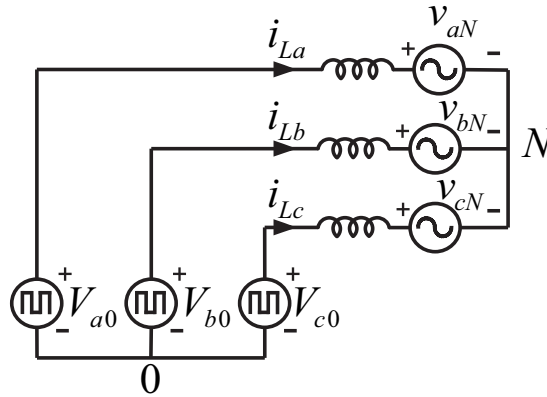
Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}	S_{x5}	S_{x6}
P_2	1	1	0	0	0	1
O_2^-	1	0	1	0	0	1
O_2^+	0	1	0	1	1	0
N_2	0	0	1	1	1	0

Fonte: Floricau, Floricau e Gateau (2008).

2.2 Modelo do inversor ANPC de três níveis

O modelo do inversor ANPC é obtido à partir do circuito da Figura 2.3. Esse modelo é possível, porque cada tensão de polo do conversor fonte de tensão pode ser considerada como sendo uma fonte de tensão independente (Wen e Smedley, 2008).

Figura 2.3: Modelo de um inversor ANPC.



A partir da observação do modelo da Figura 2.3 e ainda utilizando a lei de Kirchhoff das tensões, as seguintes equações de malha podem ser escritas:

$$-V_{a0} + z_{fa}i_{La} + v_{aN} + V_{0N} = 0; \quad (2.1)$$

$$-V_{b0} + z_{fb}i_{Lb} + v_{bN} + V_{0N} = 0; \quad (2.2)$$

$$-V_{c0} + z_{fc}i_{Lc} + v_{cN} + V_{0N} = 0. \quad (2.3)$$

Nas equações (2.1)-(2.3), $z_{fa} = r_{fa} + pl_{fa}$, $z_{fb} = r_{fb} + pl_{fb}$ e $z_{fc} = r_{fc} + pl_{fc}$, são as impedâncias de filtro que conectam as tensões de saída do conversor a carga. Nestas impedâncias $p = \frac{d}{dt}$. V_{a0} , V_{b0} e V_{c0} são as tensões de polo do conversor e V_{0N} é a diferença de potencial entre o ponto central do barramento do conversor (0) e o ponto central da carga (N).

Analisando os estados de chaveamento da Tabela 2.2, pode-se perceber que uma célula comuta a frequência elevada, enquanto as outras células comutam a baixa frequência, a qual é equivalente a frequência da tensão de referência. Logo, as tensões médias V_{aN} , V_{bN} e V_{cN} podem ser escritas como:

$$V_{aN} = (\text{sgn}_a - d_{a3})V_{dc}/2, \quad (2.4)$$

$$V_{bN} = (\text{sgn}_b - d_{b3})V_{dc}/2, \quad (2.5)$$

$$V_{cN} = (\text{sgn}_c - d_{c3})V_{dc}/2, \quad (2.6)$$

onde:

$$\text{sgn}_x = \begin{cases} 1, & v_x \geq 0; \\ 0, & v_x < 0. \end{cases}, x = \{a, b, c\}.$$

V_{dc} é a tensão do barramento CC e considerando d_{aN} , d_{bN} e d_{cN} como a relação cíclica da chave S_3 em cada braço. Para um sistema trifásico com cargas equilibradas, ou seja, $z_{fa} = z_{fb} = z_{fc} = z$, assim:

$$V_{0N} = \frac{V_{a0} + V_{b0} + V_{c0}}{3}. \quad (2.7)$$

Substituindo a equação (2.7) nas equações (2.1)-(2.3), tem-se:

$$v_{aN} + zi_{La} - \frac{2}{3}V_{a0} + \frac{1}{3}V_{b0} + \frac{1}{3}V_{c0} = 0; \quad (2.8)$$

$$v_{bN} + zi_{Lb} + \frac{1}{3}V_{a0} - \frac{2}{3}V_{b0} + \frac{1}{3}V_{c0} = 0; \quad (2.9)$$

$$v_{cN} + zi_{Lc} + \frac{1}{3}V_{a0} + \frac{1}{3}V_{b0} - \frac{2}{3}V_{c0} = 0. \quad (2.10)$$

Matricialmente,

$$\begin{bmatrix} v_{aN} \\ v_{bN} \\ v_{cN} \end{bmatrix} = -z \begin{bmatrix} i_{La} \\ i_{Lb} \\ i_{Lc} \end{bmatrix} + \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} V_{a0} \\ V_{b0} \\ V_{c0} \end{bmatrix}. \quad (2.11)$$

2.3 Estratégia de controle do balanceamento das tensões nos capacitores do barramento CC aplicado ao inversor ANPC

Uma forma de elevar o índice de modulação do inversor é adicionando uma tensão de modo comum, v_h , nas tensões de referência (v_{a0}, v_{b0}, v_{c0}) , (Blasko, 1996), conforme as equações

2.12-2.15.

$$v_{a0}^* = v_{a0} + v_h, \quad (2.12)$$

$$v_{b0}^* = v_{b0} + v_h, \quad (2.13)$$

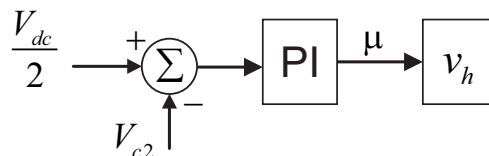
$$v_{c0}^* = v_{c0} + v_h. \quad (2.14)$$

O valor da componente de modo comum, v_h , depende de uma variável de controle μ , denominada razão de distribuição vetorial, assim:

$$v_h = V_{dc}(\mu - 1/2) - \mu V_{max} + (\mu - 1)V_{min}, \quad (2.15)$$

com V_{max} sendo o maior e V_{min} o menor valor de tensão dentre as tensões de referência (v_{a0}^* , v_{b0}^* e v_{c0}^*). O fator de distribuição μ ($0 \leq \mu \leq 1$) corresponde a $\mu = t_{01}/t_0$ e indica a distribuição da roda-livre no período t_0 (período no qual V_{a0} , V_{b0} e V_{c0} são iguais) no início ($t_{01} = \mu t_0$) e na extremidade ($t_{02} = (1 - \mu)t_0$) do período de chaveamento T_s (Jacobina et al., 2001), (Blasko, 1996). A variável μ pode assumir valores constantes, tais como $\mu = 0,5$ (modulação contínua), $\mu = 0$ ou $\mu = 1$ (modulação descontínua), (de Oliveira, 2005). Também, o valor de μ pode variar periodicamente, determinado por um controlador PI a partir do erro de tensão dos capacitores do barramento CC (Andrade et al., 2012). Na Figura 2.4 tem-se o diagrama de controle para gerar o μ .

Figura 2.4: Diagrama de controle para composição do μ .



Fonte: (Andrade et al., 2012).

2.4 Estratégia de controle da tensão do barramento CC aplicado ao retificador ANPC

A modulação por largura de pulso à frequência constante é o método mais usado no controle das chaves ativas de circuitos para processamento de potência (Smedley, 2008). Ela consiste na comparação de um sinal senoidal com uma portadora triangular de amplitude constante

afim de gerar os sinais de comutação. Em um retificador, a saída de tensão CC pode ser controlada pela variação da amplitude da tensão senoidal de referencia (sinal de controle). Também é possível variar a amplitude da forma de onda triangular para controlar a tensão de saída do conversor CC.

No controle de retificadores para correção do fator de potência, a estratégia OCC tem apresentado um excelente desempenho. Soluções de controle com a técnica OCC para o retificador PFC monofásico unidirecional são apresentadas em (Qiao e Smedley, 2000; Jiang, Mao e Xie, 2010). Para retificadores monofásicos ponte-completa e meia-ponte em (Bento, dos Santos e da Silva, 2006). Controladores OCC para sistemas trifásicos de dois níveis são indicados em (Zhang, 2009; Qiao, Jin e Smedley, 2001; Bento e da Silva, 2008). E para retificadores trifásicos de três níveis em (Qiao e Smedley, 2000; Qiao e Smedley, 2003; Tian, Wang, Liu e Wei, 2008).

Na análise que se segue, presume-se que a frequência de chaveamento é muito maior que a frequência da rede. Desta forma, os valores de corrente/tensão trifásicos podem ser considerados como constante dentro de um intervalo de chaveamento T_S .

Analisando os estados de chaveamento da Tabela 2.2, pode-se perceber que uma célula comuta a elevada frequência, enquanto as outras células comutam a baixa frequência, a qual é equivalente a frequência da tensão de referência. Logo, as tensões médias V_{aN} , V_{bN} e V_{cN} podem ser escritas como:

$$V_{aN} = (sgn_a - d_{a3})V_{dc}/2, \quad (2.16)$$

$$V_{bN} = (sgn_b - d_{b3})V_{dc}/2, \quad (2.17)$$

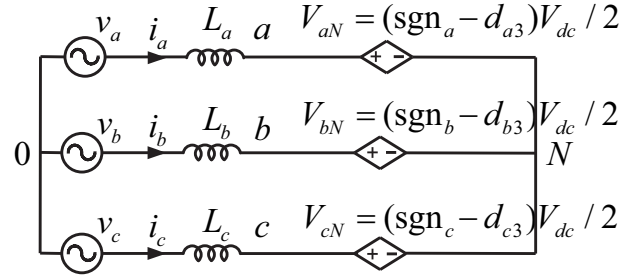
$$V_{cN} = (sgn_c - d_{c3})V_{dc}/2, \quad (2.18)$$

em que:

$$sgn_x = \begin{cases} 1, & v_x \geq 0; \\ 0, & v_x < 0. \end{cases}, x = \{a, b, c\}.$$

V_{dc} é a tensão do barramento CC e considerando d_{aN} , d_{bN} e d_{cN} como a relação cíclica da chave S_3 em cada braço. O modelo adotado para análise da topologia é o modelo de valor médio representado na Figura 2.5 (Chen e Smedley, 2005).

Figura 2.5: Modelo de um retificador ANPC.



Fonte: O autor.

As tensões da rede v_a , v_b e v_c podem ser escritas como:

$$V_{aN} = v_a + j\omega_G L \bar{i}_{L_a}, \quad (2.19)$$

$$V_{bN} = v_b + j\omega_G L \bar{i}_{L_b}, \quad (2.20)$$

$$V_{cN} = v_c + j\omega_G L \bar{i}_{L_c}, \quad (2.21)$$

onde, \bar{i}_{L_a} , \bar{i}_{L_b} e \bar{i}_{L_c} são as correntes médias nas indutâncias L_a , L_b e L_c .

Considerando uma conexão virtual entre o neutro das tensões de entrada e o ponto central do barramento CC (O e N) e supondo que $j\omega_G L \bar{i}_{L_x} = 0$ em (2.19), (2.20) e (2.21) (Chen e Smedley, 2005). Conseqüentemente, v_a , v_b e v_c são iguais a V_{aN} , V_{bN} e V_{cN} , respectivamente, e nenhuma tensão de sequência zero está presente. Assim, uma estratégia de controle que corresponde ao SPWM é obtido:

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \frac{V_{dc}}{2} \begin{bmatrix} (sgn_a - d_{a3}) \\ (sgn_b - d_{b3}) \\ (sgn_c - d_{c3}) \end{bmatrix}. \quad (2.22)$$

A Equação 2.22 significa que a intersecção de uma triangular, com amplitude em função da tensão de saída, e três modulantes com amplitude fixa, define a relação ciclica dos sinais de chaveamento para cada fase. Para sistemas equilibrados, esta solução opera com índice de modulação até 1.

O princípio da técnica de OCC é emular uma resistência equivalente $R_e = v_x / i_x$ ($x = a, b, c$), na entrada do retificador resultando na sua operação com o fator de potência próxima da unidade. Uma vez que as correntes estão em fase com as tensões de entrada, estes podem ser substituídos pelas correntes de entrada. Por esta razão, o sinal $i_x R_e$, onde i_x é a corrente

de fase, pode substituir v_x . Considerando que a resistência de saída do sensor de corrente é R_{se} , (2.22) pode ser escrita como:

$$R_{se} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \frac{V_{dc} R_{se}}{2R_e} \begin{bmatrix} (sgn_a - d_{a3}) \\ (sgn_b - d_{b3}) \\ (sgn_c - d_{c3}) \end{bmatrix} = V_m \begin{bmatrix} (sgn_a - d_{a3}) \\ (sgn_b - d_{b3}) \\ (sgn_c - d_{c3}) \end{bmatrix}, \quad (2.23)$$

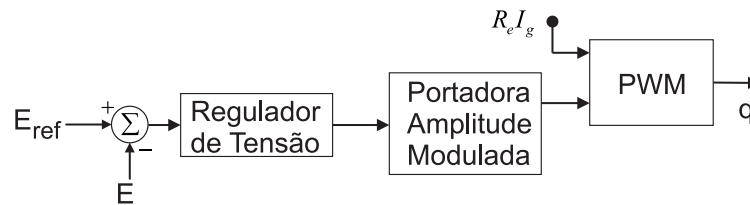
onde $V_m = R_{se} V_{dc} / 2R_e$ é a amplitude da portadora.

Para corrigir o desbalanceamento entre as tensões dos capacitores C_1 e C_2 do barramento adiciona-se às tensões de entrada a tensão $v_0 = K(V_{C2} - V_{C1})$, onde K é a constante de proporcionalidade do controlador, então podemos reescrever (2.23) como:

$$R_{se} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + v_0 = \frac{V_{dc} R_{se}}{2R_e} \begin{bmatrix} (sgn_a - d_{a3}) \\ (sgn_b - d_{b3}) \\ (sgn_c - d_{c3}) \end{bmatrix} = V_m \begin{bmatrix} (sgn_a - d_{a3}) \\ (sgn_b - d_{b3}) \\ (sgn_c - d_{c3}) \end{bmatrix}. \quad (2.24)$$

O diagrama de blocos da Figura 2.6, corresponde a técnica de controle de um ciclo, OCC (Smedley e Cuk, 1991).

Figura 2.6: Estratégia OCC para retificadores.



Fonte: O autor.

2.5 Análise térmica do inversor ANPC

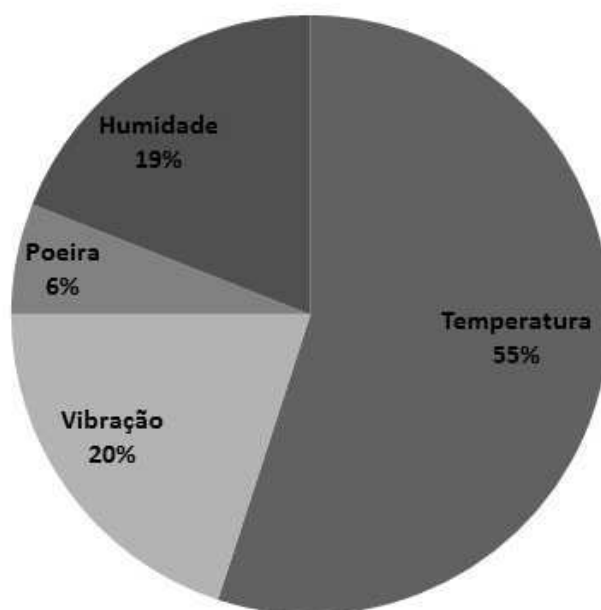
A topologia ANPC de três níveis é capaz de entregar uma potência maior ou aumentar a frequência de chaveamento com os mesmos semicondutores utilizados em uma topologia NPC de três níveis, graças aos estados extras de grampeamento ativo que possibilitam a redistribuição de perdas. O nível de estresse térmico sobre o semicondutor é um dos principais fatores de ignição de mecanismos de falha (Rui et al., 2013).

Um dos fatores que mais influenciam os processos de falha é a temperatura de operação dos componentes. A temperatura acelera os processos físico-químicos causadores das falhas.

Desta forma, as estimativas precisas do estresse térmico dos semicondutores em diferentes condições de operação podem ser usadas em estratégias de proteção, além de aumentarem a confiabilidade dos dispositivos que compõem os conversores (Munk-Nielsen, Tutelea e Jaeger, 2000).

De acordo com as estatísticas apresentadas por (Winter, 2008), a relação entre os vários estresses causadores de falhas nos componentes eletrônicos é apresentada pela Figura 2.7. Neste gráfico pode-se ver que 55% das falhas nos componentes são causados pela temperatura ou estresse térmico. A distribuição dos estresses na Figura 2.7 pode variar, dependendo da aplicação, conforme relatado em Wolfgang (2007), Shaoyong et al. (2011) e Wolfgang et al. (2005). A carga térmica é tratada como um importante "criador de problemas" para a maioria dos dispositivos eletrônicos, tais como capacitores, placa de circuito impresso, semicondutores de potência e etc.

Figura 2.7: Contribuição dos estresses térmicos para falhas dos componentes na eletrônica de potência.



Fonte: Winter (2008).

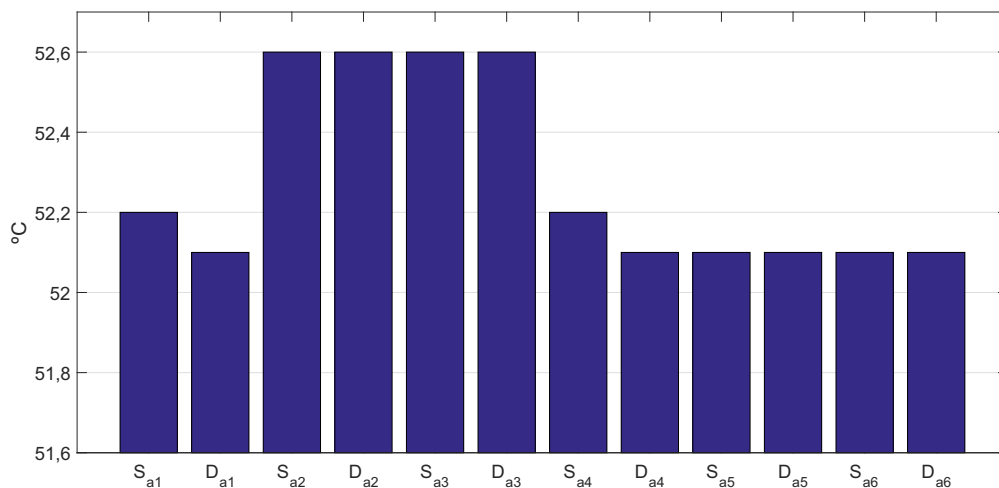
O comportamento da temperatura de junção é um aspecto importante, porque afeta:

1. A frequência máxima de chaveamento e a potência disponível de saída (Andler et al., 2011);

2. A construção mecânica do conversor e do sistema de arrefecimento, tendo influência sobre o peso e custo (Konrad e Anger, 1995);
3. A confiabilidade e vida útil do semiconductor, devido ao estresse termomecânico (Schuetze et al., 2001).

A partir dos estudos apresentados por (Ma, 2013), foi realizada a simulação da temperatura de junção das chaves e diodos do inversor trifásico ANPC de três níveis, Figura 2.8, utilizando a modulação PWM-2.

Figura 2.8: Temperatura de junção das chaves e diodos do inversor ANPC utilizando a modulação PWM 2.



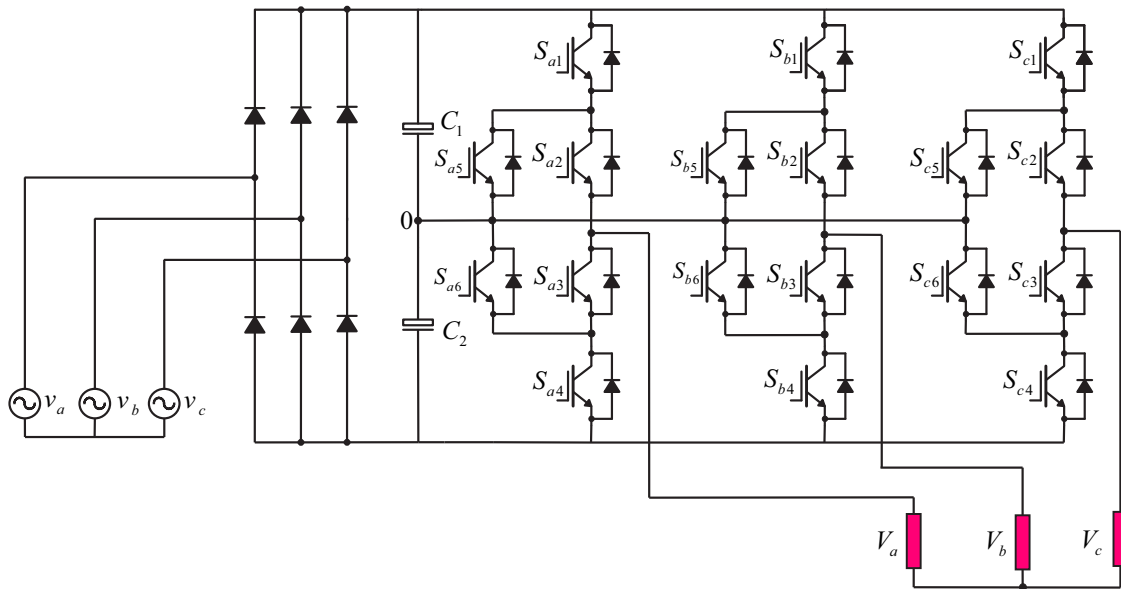
Fonte: O autor.

Desta forma, uma análise da temperatura de junção dos IGBTs em um inversor ANPC pode mostrar qual deles é mais susceptível à ocorrência de falhas. Na Figura 2.8 é possível perceber que as chaves que possuem as maiores temperaturas são as chaves centrais, S_{x2} e S_{x3} , assim estas chaves estão mais susceptíveis à ocorrência de falhas.

2.6 Resultados experimentais para o inversor ANPC

Para validar a estratégia de controle, o inversor ANPC, Figura 2.9, foi implementado experimentalmente utilizando DSP para o controle, com frequência de chaveamento de 10 kHz, uma tensão de entrada de pico (v_a , v_b e v_c) de 138 V, a 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH.

Figura 2.9: Inversor ANPC de três níveis.



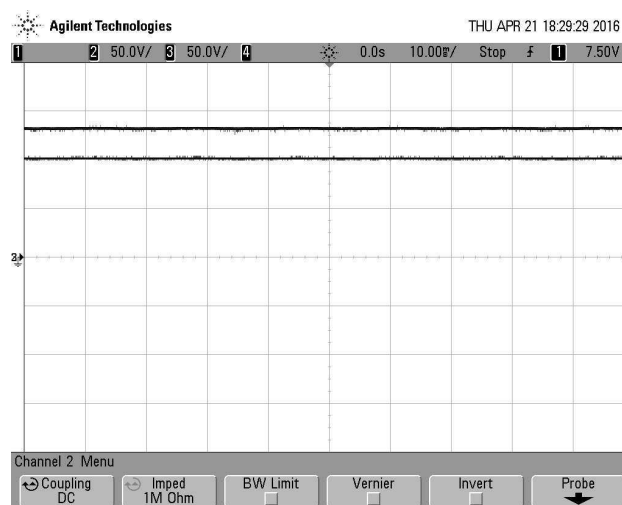
Fonte: O autor.

A atividade experimental foi dividida em duas partes. Na primeira, o experimento foi realizado com o conversor operando em malha aberta. Já na segunda parte, foi implementado no inversor o controle da tensão dos capacitores do barramento CC, variando o valor de μ .

As Figuras 2.10, 2.11 e 2.12 exibem as tensões nos capacitores do barramento CC (V_{C1} e V_{C2}), tensões entre fases e as correntes na carga para as três fases, respectivamente, para o conversor operando sem o controle das tensões dos capacitores do barramento CC.

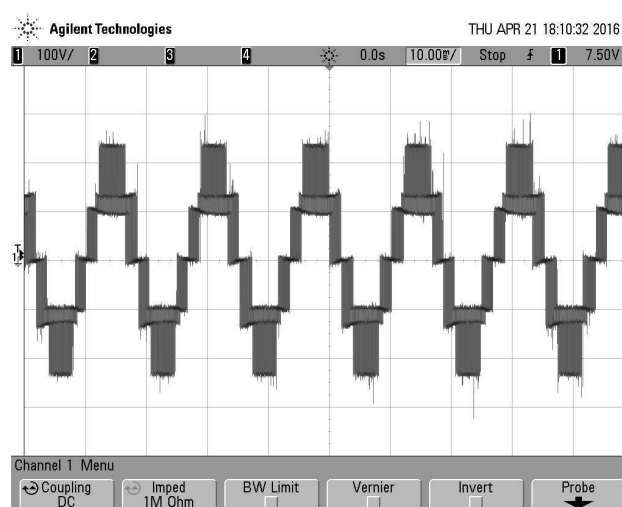
Já nas Figuras 2.13, 2.14 e 2.15 são mostradas as mesmas variáveis acima mencionadas para o conversor operando com o controle das tensões dos capacitores do barramento CC. Pela Figura 2.10 percebe-se um desequilíbrio da tensão dos capacitores do barramento CC. Na Figura 2.11 é possível observar que o desequilíbrio das tensões do barramento, provoca um desequilíbrio nos níveis das tensões entre fases.

Figura 2.10: Resultados experimentais das tensões dos capacitores do barramento CC (V_{c1} e V_{c2}) para o inversor operando em malha aberta.



Fonte: O autor.

Figura 2.11: Resultados experimentais das tensões entre as fases a e b para o inversor operando em malha aberta.

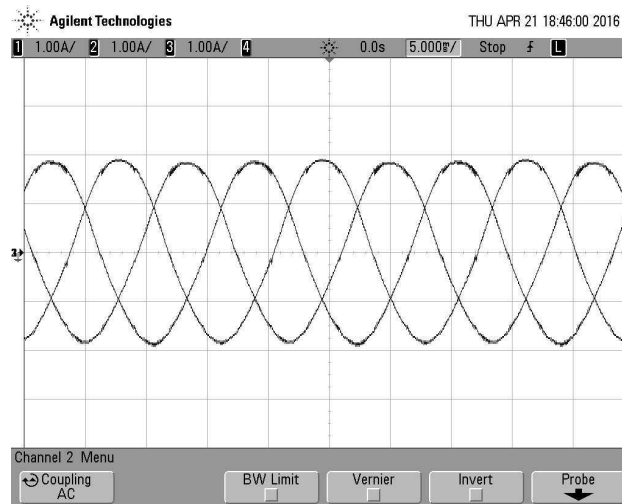


Fonte: O autor.

Já pela Figura 2.12 verifica-se que o desequilíbrio nas tensões do barramento provoca uma distorção nas correntes de saída do inversor.

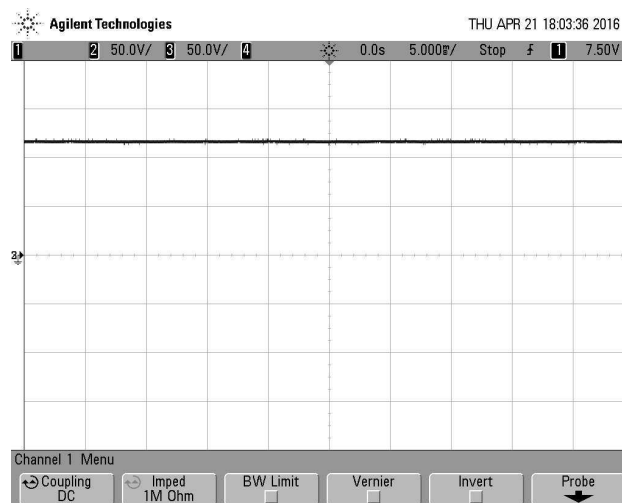
Pela Figura 2.13 pode-se perceber que as tensões dos capacitores do barramento CC estão equilibradas, para o inversor operando com controle.

Figura 2.12: Resultados experimentais das correntes na carga das três fases para o inversor operando em malha aberta.



Fonte: O autor.

Figura 2.13: Resultados experimentais das tensões dos capacitores do barramento CC (V_{C1} e V_{C2}) para o inversor operando com o controle das tensões dos capacitores do barramento CC.

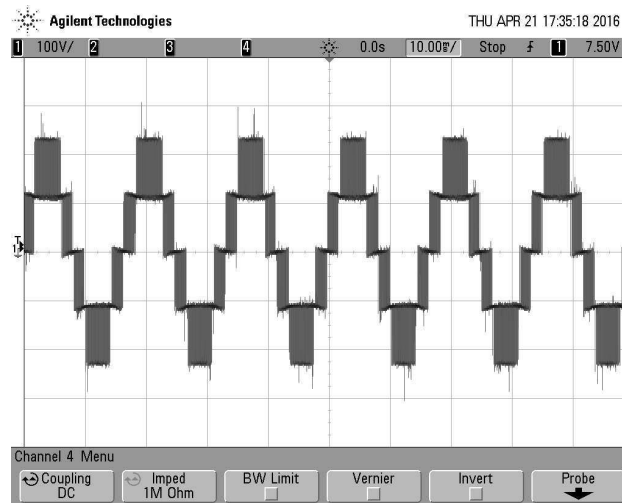


Fonte: O autor.

Já na Figura 2.14 pode-se observar que todos os níveis da tensão entre as fases a e b estão bem definidos.

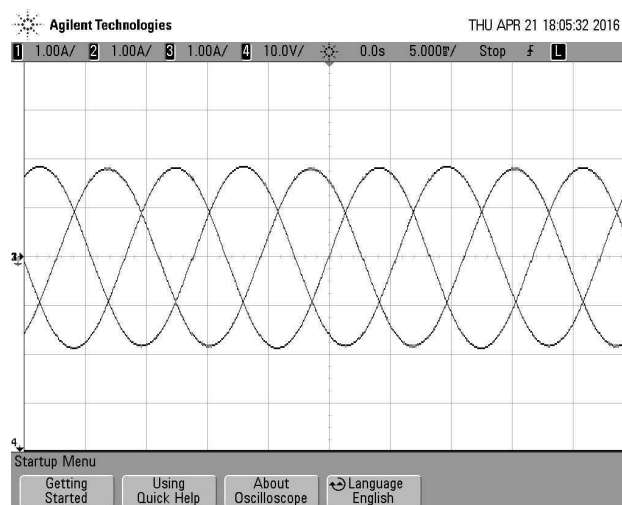
Na Figura 2.15 constata-se que as correntes não apresentam distorções harmônicas aparentes.

Figura 2.14: Resultados experimentais das tensões entre as fases *a* e *b* para o inversor operando com o controle das tensões dos capacitores do barramento CC.



Fonte: O autor.

Figura 2.15: Resultados experimentais das correntes na carga das três fases para o inversor operando com o controle das tensões dos capacitores do barramento CC.



Fonte: O autor.

2.7 Resultados experimentais para o retificador ANPC

Os resultados experimentais são obtidos a partir de uma plataforma de desenvolvimento experimental controlada pelo processador digital de sinais TMS320F28335. Como já discutido anteriormente, foi utilizada a modulação PWM-2.

Estes resultados são obtidos considerando os seguintes parâmetros:

Tabela 2.3: Parâmetros utilizados nos resultados experimentais para o retificador ANPC.

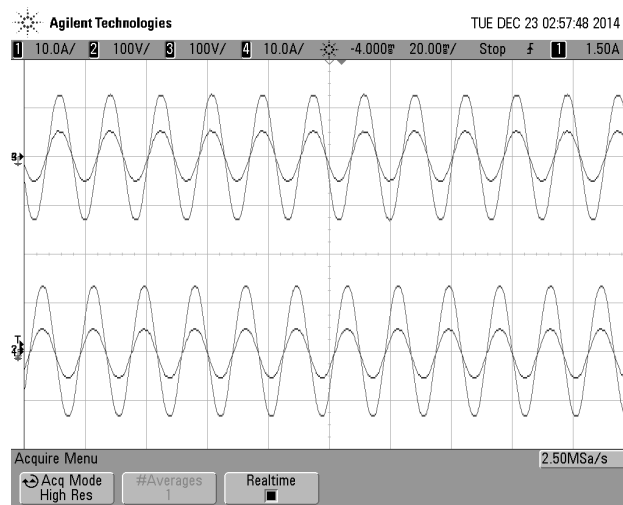
Tensão de fase	100 V_{RMS}
Frequência fundamental da tensão de fase	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

As Figuras 2.16, 2.17, 2.18 e 2.19 exibem as correntes e tensões de entrada para duas fases, as tensões entre fases para os três braços do conversor, a tensão o barramento CC e a tensão o barramento CC após uma variação da potência de saída, respectivamente.

Pode-se perceber pela Figura 2.16 que as correntes de entrada são senoidais e que o retificador possui um alto fator de potência.

Figura 2.16: Resultado experimental da corrente e tensão de entrada no retificador ANPC.

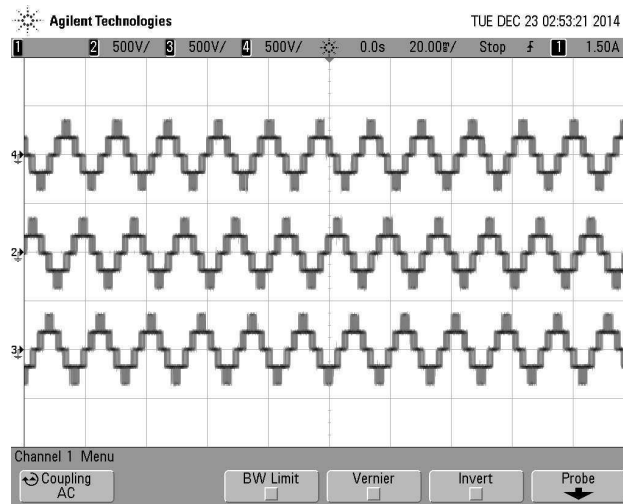


Fonte: O autor.

Já na Figura 2.17 pode-se observar que todos os níveis das tensões entre fases estão bem definidos.

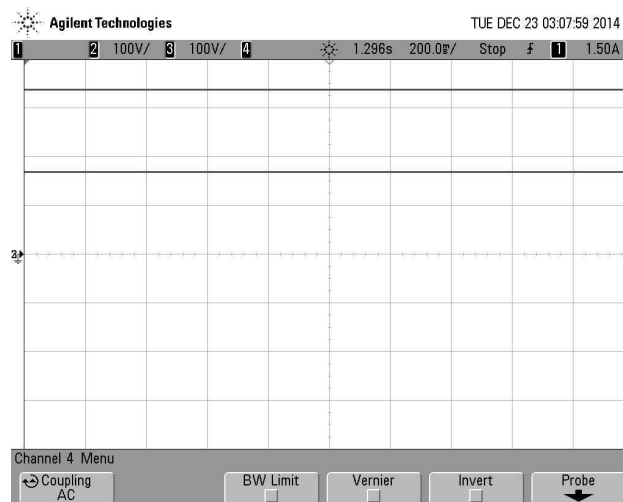
Pela Figura 2.18 constata-se que o controle mantém a tensão do barramento CC constante em 350 V e a tensão nos capacitores do barramento CC em 175 V.

Figura 2.17: Resultado experimental das tensões entre as fases do retificador ANPC.



Fonte: O autor.

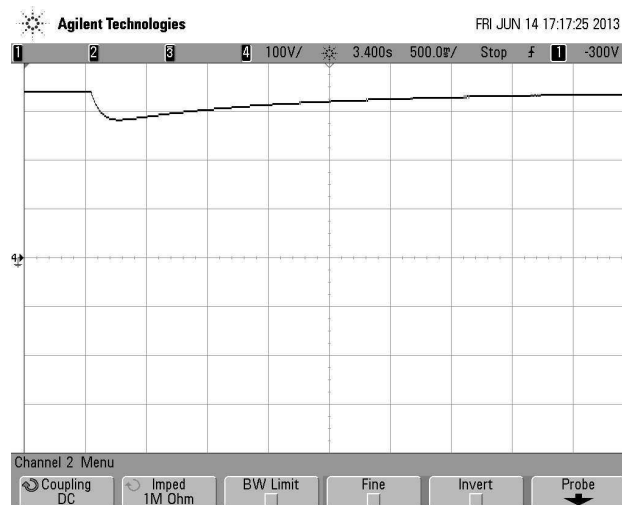
Figura 2.18: Resultado experimental da tensão do barramento CC e da tensão no capacitor C_1 no retificador ANPC.



Fonte: O autor.

Já na Figura 2.19, foi efetuada uma variação na potência de saída do conversor, para verificar a atuação do controle, sendo possível observar uma pequena queda na tensão do barrando, porém após um instante de tempo a tensão do barramento retorna ao valor inicial.

Figura 2.19: Resultado experimental da tensão do barramento CC no retificador ANPC.



Fonte: O autor.

2.8 Conclusão

Neste capítulo foi mostrada a estrutura de um conversor com grampeamento ativo do neutro (ANPC) de três níveis. Para esta topologia, foi desenvolvido: o modelo dinâmico, a estratégia PWM e esquemas de controle. Inicialmente, foi analisado uma estratégia PWM para o acionamento do mesmo. Para o conversor operando como inversor, foi mostrado que é possível manter a tensão do barramento CC equilibrada modificando apenas o valor de μ a partir da leitura da tensão dos capacitores do barramento CC. Já para o conversor operando como retificador, foi possível realizar o controle utilizada a estratégia *OCC (One Cycle Control)* que permite o controle da tensão do barramento, correntes senoidais e um alto fator de potência na entrada. Os resultados experimentais demonstraram que o controle da tensão do barramento CC atua de forma satisfatória, para manter esta tensão no valor desejado.

3

Falhas de circuito aberto no inversor ANPC

3.1 Introdução

Neste capítulo serão discutidos diferentes condições para falhas de circuito aberto no inversor com diodos grampeadores ativos (ANPC) de três níveis, proposto no Capítulo 1, Figura 3.1. Será realizado o estudo de dezesseis condições de falhas nas chaves ativas deste conversor.

Desta forma, aqui será discutido: *i*) Capacidade de tolerância a falhas do inversor ANPC proposto, Figura 3.1; *ii*) Detecção e identificação da falha; *iii*) Resultados de simulações e experimentais.

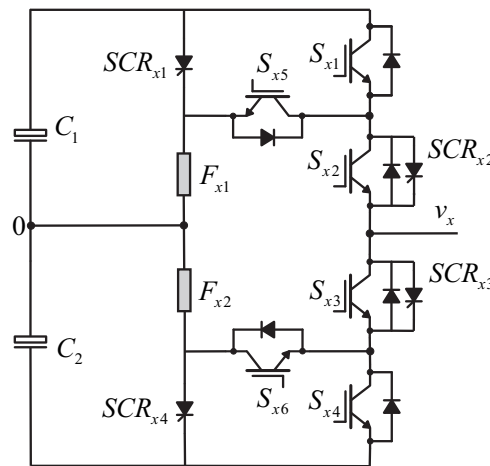
3.2 Capacidade de tolerância a falhas do inversor ANPC

Para o estudo das falhas o circuito *snubber* foi omitido, as possíveis condições de falhas de circuito aberto estudadas neste trabalho, considerando $x = a, b, c$, podem ser divididas em:

1. Falha em S_{x1} ou S_{x4} ;
2. Falha em S_{x1} e S_{x4} ;
3. Falha em S_{x1} e S_{x5} ou S_{x4} e S_{x6} ;
4. Falha em S_{x1} e S_{x6} ou S_{x4} e S_{x5} ;

5. Falha em S_{x1} e S_{x2} ou S_{x3} e S_{x4} ;
6. Falha em S_{x2} ou S_{x3} ;
7. Falha em S_{x2} e S_{x5} ou S_{x3} e S_{x6} ;
8. Falha em S_{x5} e/ou S_{x6} .

Figura 3.1: Braço do inversor ANPC de três níveis proposto.



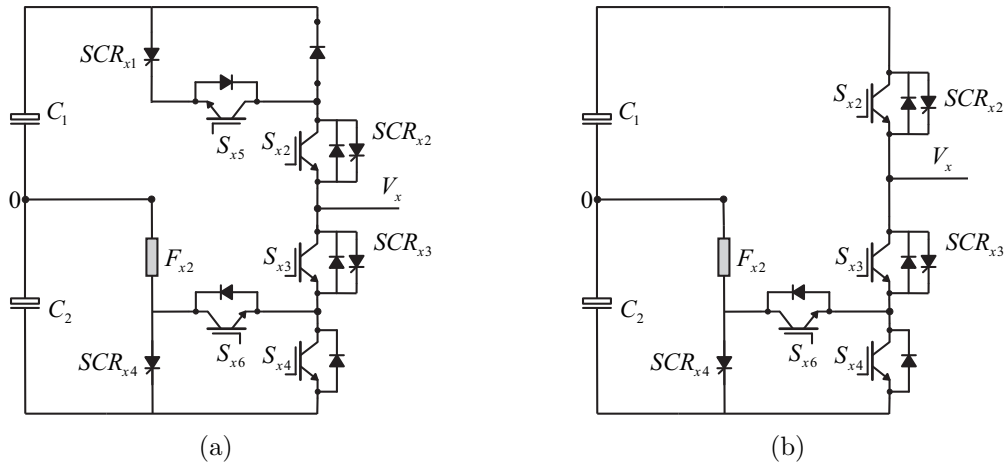
Fonte: O autor.

3.2.1 Falha de circuito aberto em S_{x1} ou S_{x4}

Durante a operação normal do inversor os SCRs permanecem abertos. Após uma falha de circuito aberto na chave externa S_{x1} , que permanecerá sempre aberta, a chave S_{x5} deverá ser desligada e deve ser mantido um sinal de gatilho ligando o SCR_{x1} . Após o SCR_{x1} ser ligado, ocorrerá o curto-circuito do capacitor C_1 do barramento e a ruptura do fusível F_1 , o braço reconfigurado do inversor para uma falha em S_{x1} é mostrado na Figura 3.2(a), o mesmo circuito é mostrado de forma simplificado na Figura 3.2(b).

Desta forma, o braço defeituoso do inversor passará a operar com apenas duas células de comutação, a célula 1 é formada pelas chaves S_{x2} - S_{x3} , e a célula 2 é composta por S_{x4} - S_{x6} e os estados de chaveamento e os respectivos valores de tensão de polo são mostrados na Tabela 3.1.

Figura 3.2: Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x1} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Tabela 3.1: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1} .

Estado	S_{x2}	S_{x3}	S_{x4}	S_{x5}	S_{x6}	V_{x0}
P	1	0	0	0	1	$V_{dc}/2$
O	0	1	0	0	1	0
N	0	1	1	0	0	$-V_{dc}/2$

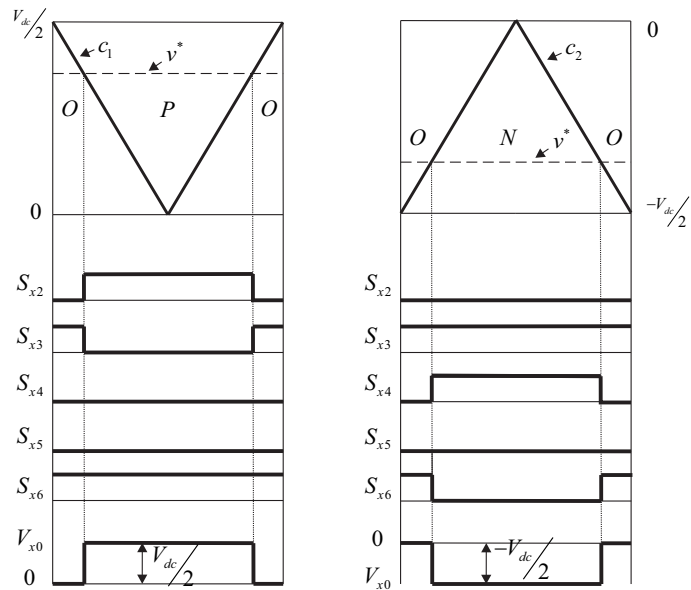
Fonte: O autor.

A modulação por largura de pulso para o braço reconfigurado é apresentada na Figura 3.3.

Após uma falha de circuito aberto na chave externa S_{x4} , que permanecerá sempre aberta, a chave S_{x6} deverá ser desligada e deve ser mantido um sinal de gatilho ligando SCR_{x4} , o circuito resultante após a ruptura do fusível F_{x2} , para uma falha em S_{x4} , é mostrado na Figura 3.4(a) e a Figura 3.4(b) exhibe o mesmo circuito de forma simplificada.

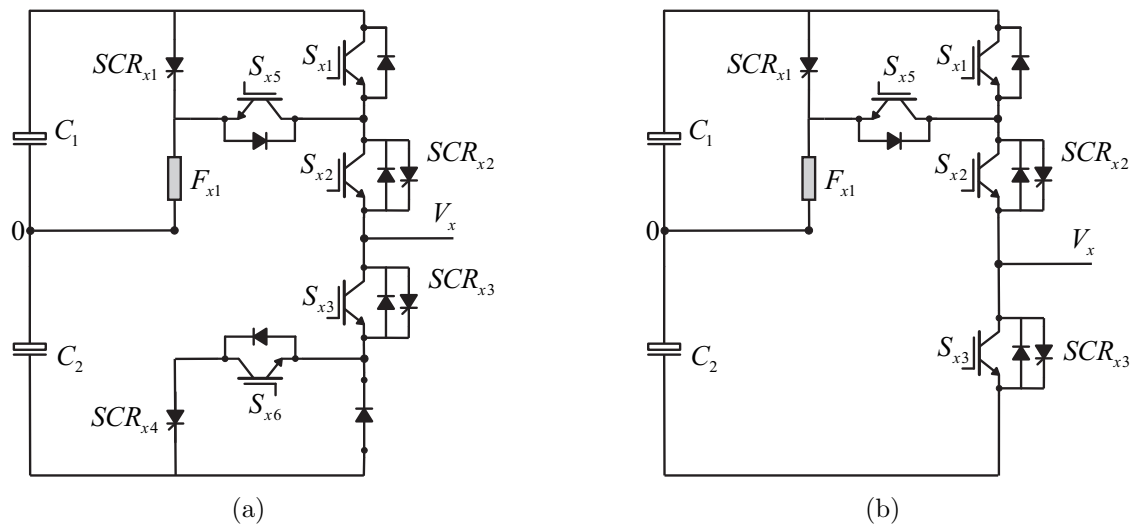
A Tabela 3.2 mostra os estados de chaveamento e os respectivos valores de tensão de polo para o braço em que ocorreu a falha.

Figura 3.3: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x1} .



Fonte: O autor.

Figura 3.4: Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

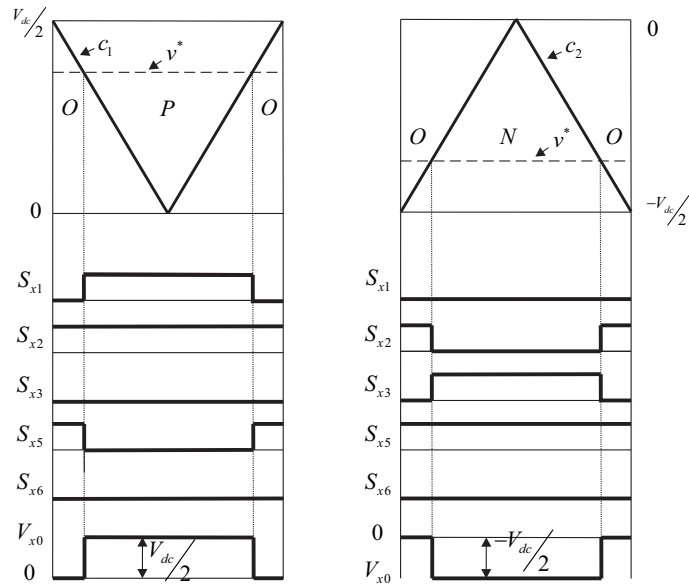
A estratégia PWM para o braço reconfigurado é apresentada na Figura 3.5.

Tabela 3.2: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave na chave S_{x4} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x5}	S_{x6}	V_{x0}
P	1	1	0	0	0	$V_{dc}/2$
O	0	1	0	1	0	0
N	0	0	1	1	0	$-V_{dc}/2$

Fonte: O autor.

Figura 3.5: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x4} .



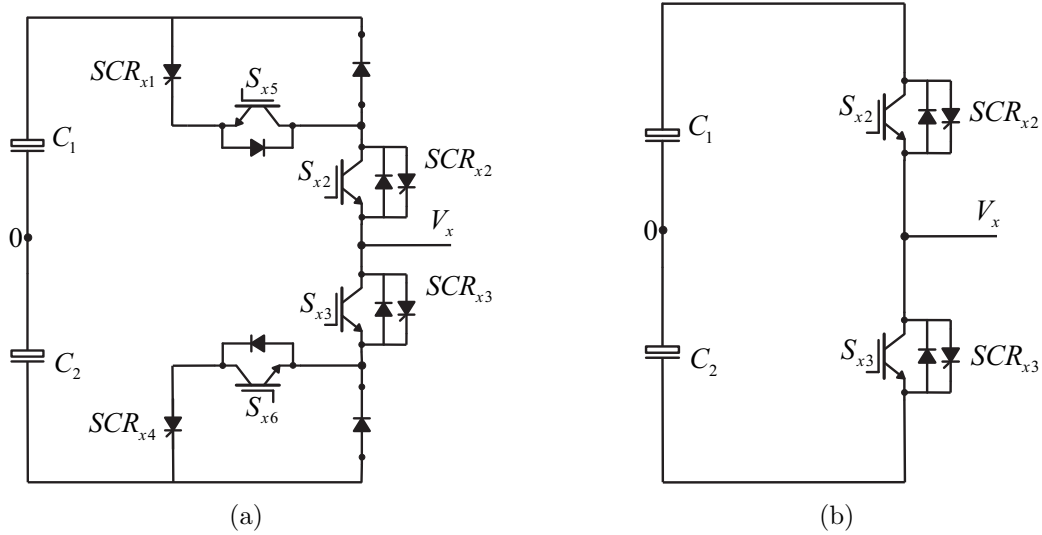
Fonte: O autor.

3.2.2 Falha de circuito aberto em S_{x1} e S_{x4}

Considerando agora, uma falha de circuito aberto nas chaves externas S_{x1} e S_{x4} , que permanecerão sempre abertas. As chaves S_{x5} e S_{x6} devem ser desligadas e um sinal de gatilho deve ser mantido em SCR_{x1} e SCR_{x4} , o circuito equivalente, após a ruptura dos fusíveis F_{x1} e F_{x2} , para uma falha em S_{x1} e S_{x4} é mostrado na Figura 3.6(a), o mesmo circuito é mostrado de forma simplificado na Figura 3.6(b).

Assim os interruptores S_{x2} - S_{x3} operam de forma complementar e o braço do inversor em que ocorreu a falha passa a operar como um inversor de dois níveis. Os estados de chaveamento e os respectivos valores de tensão de polo do inversor são mostrados na Tabela 3.3.

Figura 3.6: Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x1} e S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Tabela 3.3: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4} .

Estado	S_{x2}	S_{x3}	S_{x5}	S_{x6}	V_{x0}
P	1	0	0	0	$V_{dc}/2$
N	0	1	0	0	$-V_{dc}/2$

Fonte: O autor.

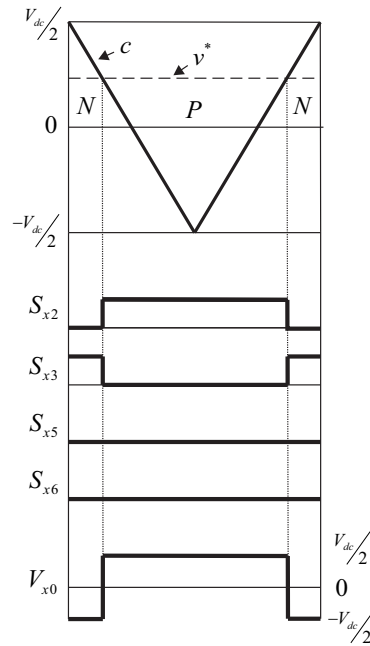
Como o braço do inversor em que ocorreu a falha passou a operar com apenas dois níveis, ele utilizará apenas uma portadora, conforme apresentado na estratégia PWM da Figura 3.7.

3.2.3 Falha de circuito aberto em S_{x1} e S_{x5} ou S_{x4} e S_{x6}

Após uma falha de circuito aberto nas chaves S_{x1} e S_{x5} , que permanecerão sempre abertas, um sinal de gatilho será aplicado e mantido em SCR_{x1} . O circuito equivalente é igual ao mostrado na Figura 3.2(b). Já para uma falha de circuito aberto nas chaves S_{x4} e S_{x6} , um sinal de gatilho deve ser aplicado e mantido em SCR_{x4} . O circuito equivalente é igual ao mostrado na Figura 3.4(b).

Os estados de chaveamento e os respectivos valores de tensão de polo do braço defeituoso são mostrados nas Tabelas 3.1 e 3.2 para uma falha de circuito aberto nas chaves S_{x1} e S_{x5} ou S_{x4} e S_{x6} , respectivamente.

Figura 3.7: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4} .



Fonte: O autor.

3.2.4 Falha de circuito aberto em S_{x1} e S_{x6} ou S_{x4} e S_{x5}

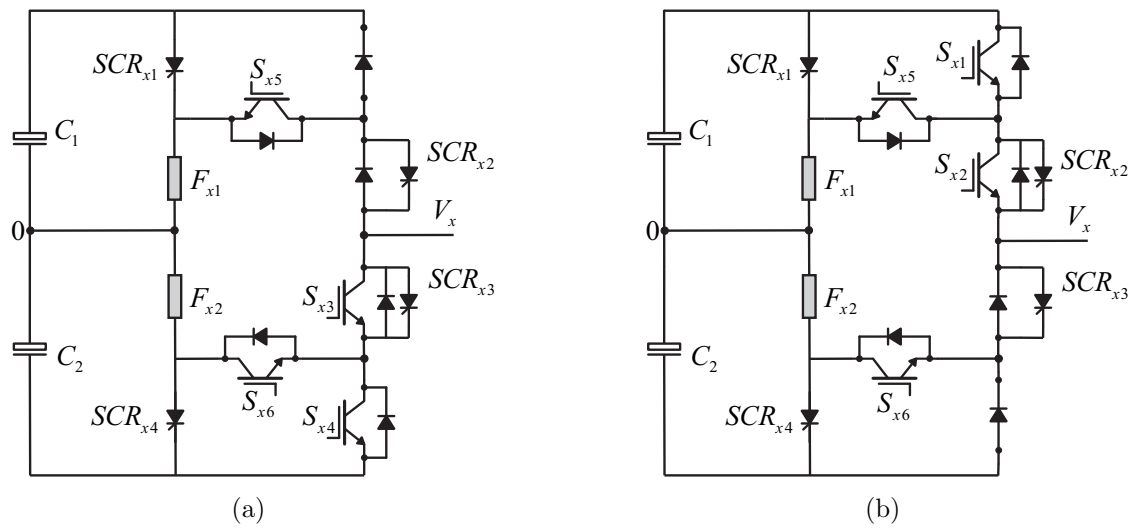
Quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x6} ou S_{x4} e S_{x5} , que permanecerão sempre abertas, será aplicado um sinal de gatilho ligando SCR_{x1} e SCR_{x4} e desligando as chaves S_{x5} e S_{x6} . O circuito simplificado é igual ao mostrado na Figura 3.6(b).

Os estados de chaveamento e os respectivos valores de tensão de polo para o braço em que ocorreu a falha são mostrados na Tabela 3.3.

3.2.5 Falha de circuito aberto em S_{x1} e S_{x2} ou S_{x3} e S_{x4}

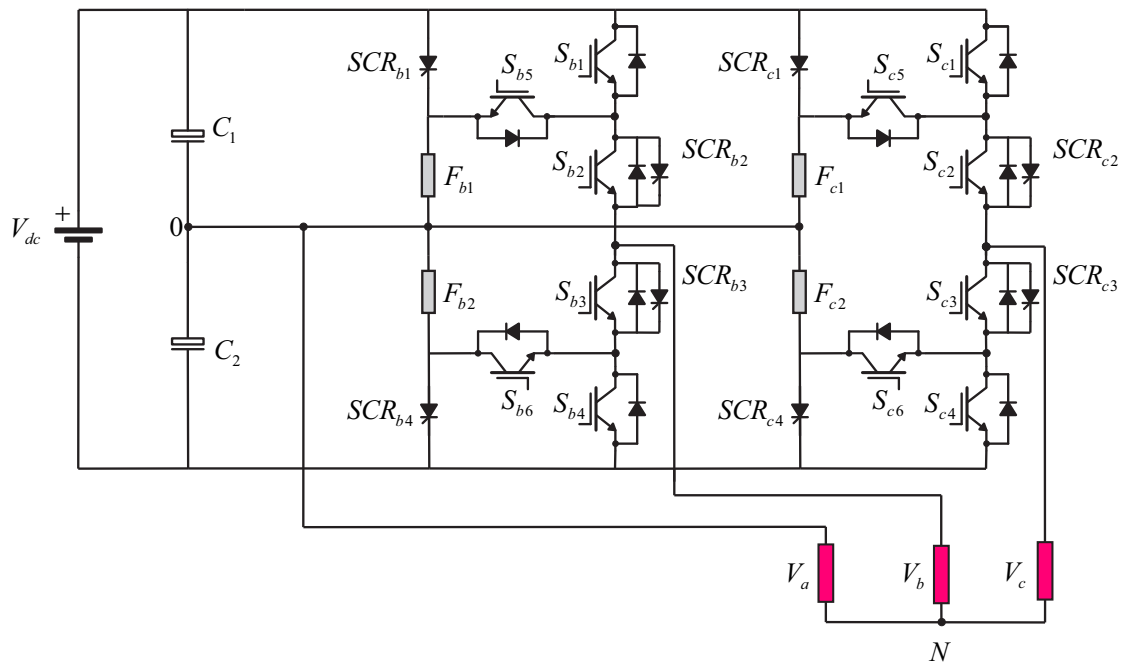
Para uma falha de circuito aberto nas chaves S_{x1} e S_{x2} , deverá ser enviado um sinal contínuo de gatilho grampeando as chaves S_{x3} e S_{x6} e desligando as chaves S_{x4} e S_{x5} . Desta forma, a fase da carga que apresenta o defeito será conectada ao ponto central do barramento CC, Figura 3.8(a). Já durante uma falha de circuito aberto nas chaves S_{x3} e S_{x4} , as chaves S_{x2} e S_{x5} devem ser ligadas e um sinal contínuo de gatilho deverá ser enviado desligando as chaves S_{x1} e S_{x6} . Desta forma, a fase que apresenta o defeito é conectada ao ponto central do barramento CC, Figura 3.8(b).

Figura 3.8: Braço reconfigurado do inversor ANPC de três níveis proposto após uma falha de circuito aberto em: (a) Estrutura S_{x1} e S_{x2} ; (b) S_{x3} e S_{x4} .



Fonte: O autor.

Figura 3.9: Estrutura simplificada do inversor ANPC de três níveis, após uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ou S_{a3} e S_{a4} .



Fonte: O autor.

Se as tensões de referência da carga são dadas por v_{an}^* , v_{bn}^* e v_{cn}^* então as tensões de polo

de referência podem ser expressas como segue:

$$v_{aN}^* = v_{a0}^* - v_{N0}^*, \quad (3.1)$$

$$v_{bN}^* = v_{b0}^* - v_{N0}^*, \quad (3.2)$$

$$v_{cN}^* = v_{c0}^* - v_{N0}^*. \quad (3.3)$$

Após a falha, a tensão de saída do braço defeituoso só pode assumir o nível "0", então as equações 3.1, 3.2 e 3.3 podem ser reescritas da seguinte forma:

$$v_{a0}^* = 0, \quad (3.4)$$

$$v_{b0}^* = v_{bN}^* - v_{aN}^*, \quad (3.5)$$

$$v_{c0}^* = v_{cN}^* - v_{aN}^*. \quad (3.6)$$

A partir de 3.4, 3.5 e 3.6, as tensões senoidais de referência para a modulação vetorial (V_{a0}^* , V_{b0}^* e V_{c0}^*) são dadas por:

$$v_{a0}^* = 0, \quad (3.7)$$

$$v_{b0}^* = V_m \sin(\omega t - \frac{2\pi}{3}) - V_m \sin(\omega t), \quad (3.8)$$

$$v_{c0}^* = V_m \sin(\omega t + \frac{2\pi}{3}) - V_m \sin(\omega t), \quad (3.9)$$

onde $V_m = m(Ed/2)$, m é o índice de modulação e ω é a frequência angular da rede e $v_{aN}^* = V_m \sin(\omega t)$. Reescrevendo 3.7, 3.7 e 3.7 temos:

$$v_{a0}^* = 0, \quad (3.10)$$

$$v_{b0}^* = \sqrt{3}V_m \sin(\omega t - \frac{5\pi}{6}), \quad (3.11)$$

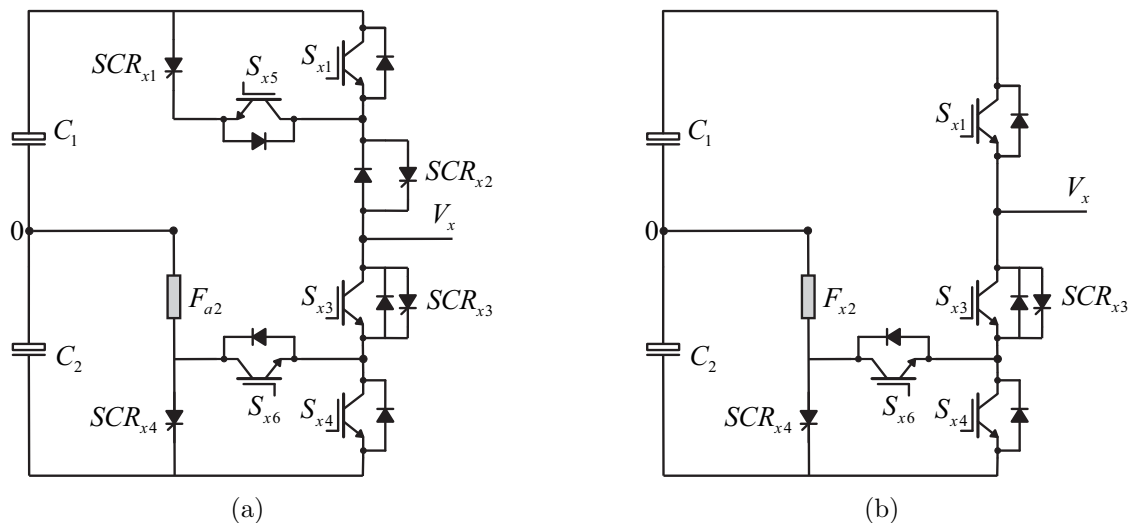
$$v_{c0}^* = \sqrt{3}V_m \sin(\omega t + \frac{5\pi}{6}). \quad (3.12)$$

Assim, as tensões nas fases da carga V_{aN} , V_{bN} e V_{cN} são gerados apenas pelas tensões de referência v_{b0}^* , v_{c0}^* . Notar que o método descrito possui três fases equilibradas com formas de ondas senoidais, mas a tensão de saída é reduzida por um fator de $1/\sqrt{3}$ quando comparado com um inversor ANPC convencional. Além disso, o grau de liberdade de injeção da componente de sequência zero também é perdido.

3.2.6 Falha de circuito aberto em S_{x2} ou S_{x3}

Quando ocorre uma falha de circuito aberto na chave S_{x2} , inicialmente deve-se efetuar a ruptura do fusível através de SCR_{x1} enviado um sinal de gatilho ligando SCR_{x1} . Após a ruptura do fusível e do tempo de abertura do SCR_{x1} , deve-se ser enviado um sinal desligando o SCR_{x1} e a chave S_{x5} e ligando o SCR_{x2} , a comutação das chaves S_{x1} , S_{x3} , S_{x4} e S_{x6} será efetuado normalmente em função do PWM utilizado. O circuito reconfigurado para uma falha de circuito aberto na chave S_{x2} é mostrado na Figura 3.10(a), o mesmo circuito é mostrado de forma simplificado na Figura 3.10(b).

Figura 3.10: Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x2} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Desta forma, o braço do inversor quando ocorre a falha passará a operar com apenas duas células de comutação: a célula 1 é formada pelas chaves S_{x1} - S_{x3} e a célula 2 é composta por S_{x4} - S_{x6} . Os estados de chaveamento e os respectivos valores de tensão de polo são mostrados na Tabela 3.4.

A modulação por largura de pulso para o braço reconfigurado é apresentada na Figura 3.11.

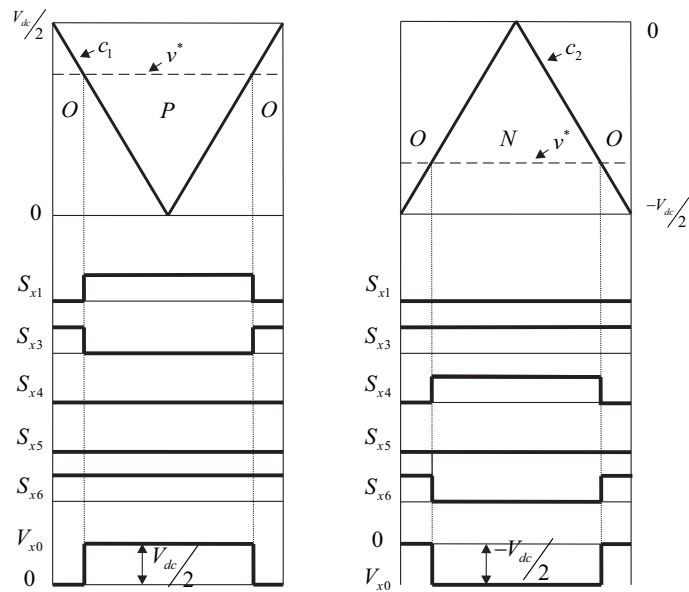
Considerando uma falha de circuito aberto na chave S_{x3} . Inicialmente deve-se efetuar a ruptura do fusível através do SCR_{x4} . Após a ruptura do fusível e do tempo de abertura do SCR_{x4} , deve-se ser enviado um sinal desligando o SCR_{x4} e a chave S_{x6} e ligando o SCR_{x3} ,

Tabela 3.4: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2} .

Estado	S_{x1}	S_{x3}	S_{x4}	S_{x5}	S_{x6}	V_{x0}
P	1	0	0	0	1	$V_{dc}/2$
O	0	1	0	0	1	0
N	0	1	1	0	0	$-V_{dc}/2$

Fonte: O autor.

Figura 3.11: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x2} .



Fonte: O autor.

a comutação das chaves S_{x1} , S_{x2} , S_{x4} e S_{x5} será efetuada normalmente em função do PWM utilizado. O circuito reconfigurado para uma falha em S_{x3} é mostrado na Figura 3.12(a) e a Figura 3.12(b) exibe o mesmo circuito de forma simplificada.

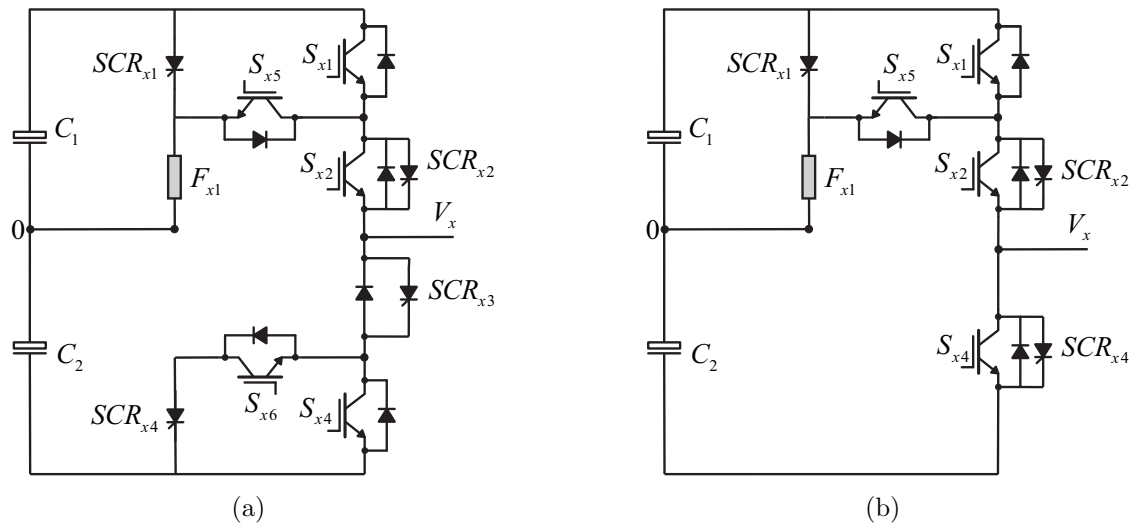
A Tabela 3.5 mostra os estados de chaveamento e os respectivos valores de tensão de polo para o braço quando ocorre a falha.

Tabela 3.5: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3} .

Estado	S_{x1}	S_{x2}	S_{x4}	S_{x5}	S_{x6}	V_{x0}
P	1	1	0	0	0	$V_{dc}/2$
O	0	1	0	1	0	0
N	0	0	1	1	0	$-V_{dc}/2$

Fonte: O autor.

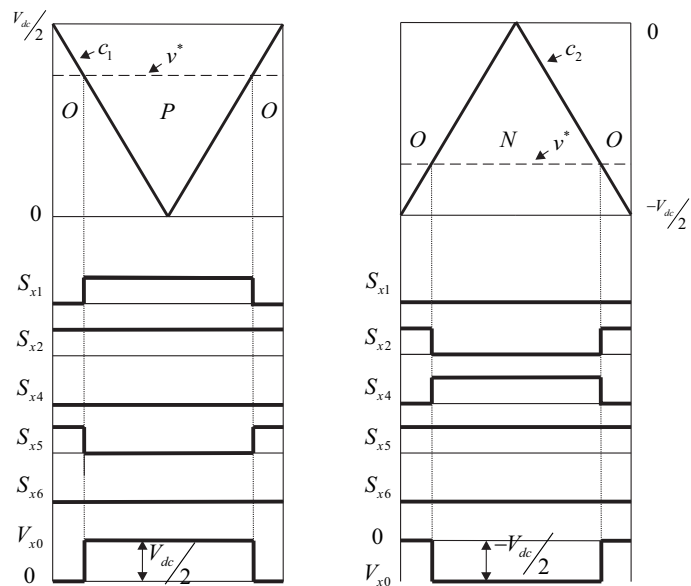
Figura 3.12: Braço do inversor ANPC de três níveis proposto após uma falha de circuito aberto em S_{x3} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

A estratégia PWM para o braço reconfigurado é apresentada na Figura 3.13.

Figura 3.13: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto na chave S_{x3} .



Fonte: O autor.

3.2.7 Falha de circuito aberto em S_{x2} e S_{x5} ou S_{x3} e S_{x6}

Durante uma falha de circuito aberto nas chaves S_{x2} e S_{x5} , inicialmente deve-se efetuar a ruptura do fusível através de SCR_{x1} enviado um sinal de gatilho ligando SCR_{x1} . Após a ruptura do fusível e do tempo de abertura do SCR_{x1} , deve-se ser enviado um sinal desligando o SCR_{x1} e ligando o SCR_{x2} , a comutação das chaves S_{x1} , S_{x3} , S_{x4} e S_{x6} será efetuado normalmente em função do PWM utilizado. O circuito simplificado é igual ao mostrado na Figura 3.10(b). Já para uma falha de circuito aberto nas chaves S_{x3} e S_{x6} , deve-se efetuar a ruptura do fusível através do SCR_{x4} , enviado um sinal de gatilho ligando SCR_{x4} . Após a ruptura do fusível e do tempo de abertura do SCR_{x4} , deve-se ser enviado um sinal desligando o SCR_{x4} e ligando o SCR_{x3} , a comutação das chaves S_{x1} , S_{x2} , S_{x4} e S_{x5} será efetuado normalmente em função do PWM utilizado. O circuito equivalente é igual ao mostrado na Figura 3.12(b).

Os estados de chaveamento e os respectivos valores de tensão de polo do braço defeituoso são mostrados nas Tabelas 3.4 e 3.5 para uma falha de circuito aberto nas chaves S_{x2} e S_{x5} ou S_{x3} e S_{x6} , respectivamente.

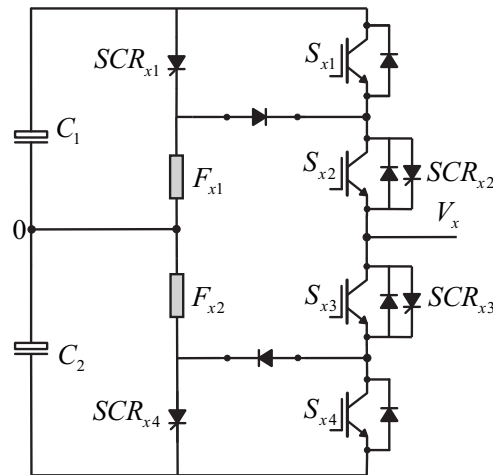
3.2.8 Falha de circuito aberto em S_{x5} e/ou S_{x6}

Considere-se uma falha de circuito aberto na chave de grampeamento S_{x5} , um sinal de comando deve ser enviado desligando a chave S_{x6} . Similarmente, caso ocorra uma falha na chave S_{x6} , a chave S_{x5} será desligada. Assim o circuito simplificado para o braço em que ocorreu a falha será equivalente a um inversor NPC de três níveis como mostrado na Figura 3.14, para uma falha de circuito aberto nas chaves S_{x5} e/ou S_{x6} .

Nesta configuração os pares de chaves $S_{x1} - S_{x3}$ e $S_{x2} - S_{x4}$ operam de forma complementares. A Tabela 3.6, define os estados possíveis para os interruptores do braço em quando ocorre a falha e seus respectivos valores de tensão de polo.

A estratégia PWM para o braço reconfigurado é apresentada na Figura 3.15.

Figura 3.14: Circuito resultante do braço do inversor ANPC de três níveis proposto, após uma falha de circuito aberto nas chaves S_{a5} e/ou S_{a6} .



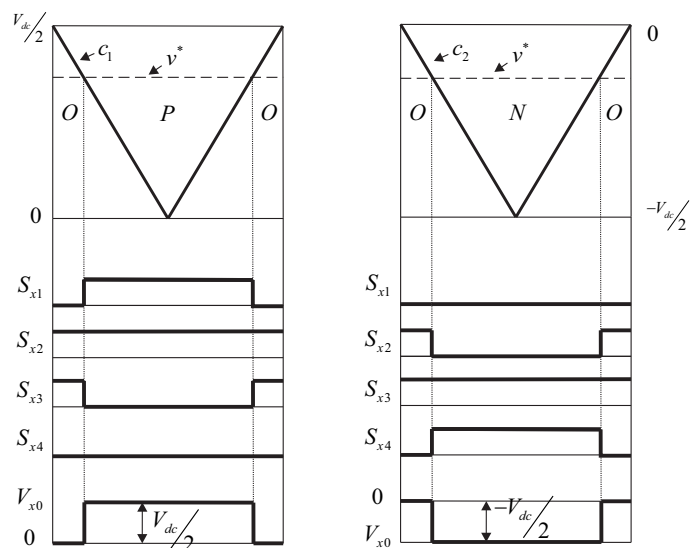
Fonte: O autor.

Tabela 3.6: Estados de chaveamento para o braço do inversor ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x5} e/ou S_{x6} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}	V_{x0}
P	1	1	0	0	$V_{dc}/2$
O	0	1	1	0	0
N	0	0	1	1	$-V_{dc}/2$

Fonte: O autor.

Figura 3.15: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x5} e/ou S_{x6} .



Fonte: O autor.

3.3 Detecção e identificação da falhas de circuito aberto no inversor ANPC

Para correção da falha é necessário não só detectar o braço defeituoso, mas também o dispositivo com falha, a fim de definir melhor a estratégia pós-falha.

No inversor de dois níveis, a falha de circuito aberto pode ser detectada através da monitoração das tensões ou correntes do inversor (Ribeiro et al., 2001). Em (da Silva et al., 2006) foi realizado um estudo da identificação do dispositivo com falha para o conversor NPC. Em uma condição de carga equilibrada a falha pode ser detectada pelos erros nas tensões de polo provocados pelos dispositivos defeituosos. Considere-se esses erros de tensão como $\pm\Delta V_{x0}$ ($x = a, b, c$), no caso de falhas nos dispositivos.

Os erros de tensão são definidos como $\epsilon_{x0} = v_{x0}^* - v_{x0}$ ($x = a, b, c$), onde ϵ_{x0} significa erro de tensão, V_{x0}^* significa tensão PWM de referência, e v_{x0} significa a tensão medida.

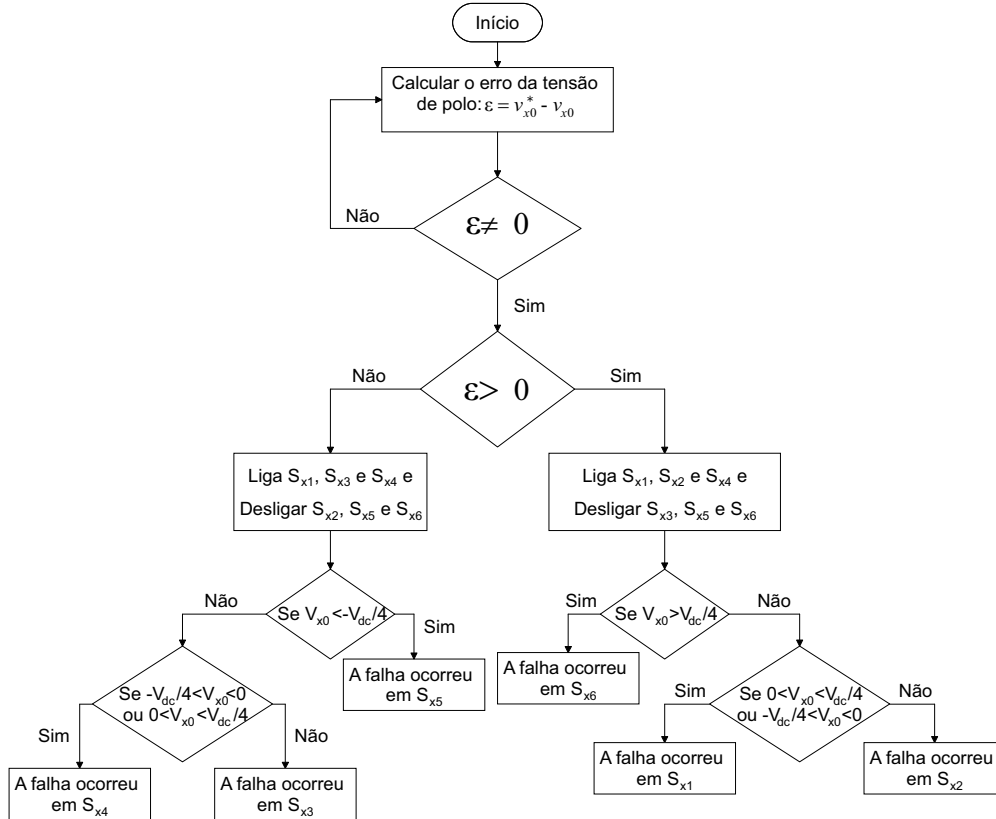
Este método permite apenas identificar em que parte do braço (positivo ou negativo) ocorreu a falha. A identificação da chave defeituosa pode ser realizado seguindo um conjunto de passos:

- Após a determinação do valor do erro, deve-se ser enviado um sinal de gatilho ligando as chaves S_{x1} , S_{x2} e S_{x4} e desligando as chaves S_{x3} , S_{x5} e S_{x6} se o valor do erro for positivo ou caso contrário, se o valor do erro for negativo, as chaves S_{x1} , S_{x3} e S_{x4} devem ser ligadas e as chaves S_{x2} , S_{x5} e S_{x6} devem ser desligadas;
- Se o erro for positivo e o valor da tensão de polo for próximo a zero, então a falha será na chave S_{x2} , já se o valor da tensão de polo for maior que $V_{dc}/4$, assim a falha foi em S_{x6} ou se for menor que $V_{dc}/4$ e maior que zero ou maior que $-V_{dc}/4$ e menor que zero, deste modo, a falha ocorreu em S_{x1} ;
- Caso contrário, se o erro for negativo e o valor da tensão de polo próximo a zero, assim, a falha será em S_{x3} , já se o valor da tensão de polo medida for menor que $-V_{dc}/4$, então a falha foi em S_{x5} , ou se for maior que $-V_{dc}/4$ e menor que zero ou menor que $V_{dc}/4$ e maior que zero, deste modo, a falha ocorreu em S_{x4} ;

O fluxograma do diagnóstico de falhas de circuito aberto no inversor ANPC de três níveis

é mostrado na Figura 3.16.

Figura 3.16: Fluxograma do diagnóstico de falhas de circuito aberto no inversor ANPC de três níveis.



Fonte: O autor.

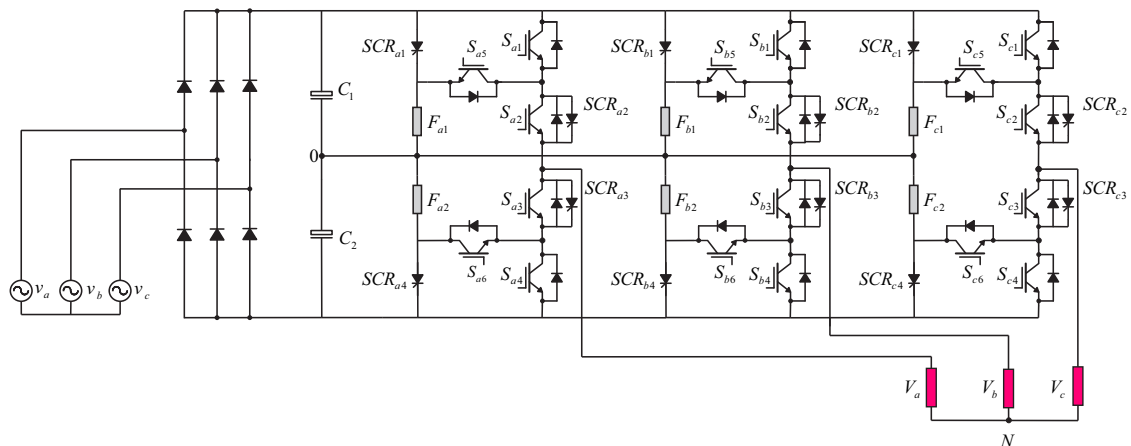
Este método também pode ser utilizado para falhas que envolvam mais de uma chave de potência, identificando um dispositivo por vez.

3.4 Resultados de simulações

Para verificar a capacidade de tolerância a falhas do inversor ANPC, Figura 3.17, o mesmo foi simulado utilizando o *software* PSIM com uma frequência de chaveamento de 10 kHz, uma tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 μ F, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH. As falhas ocorrem em $t = 0,44$ s nas chaves do braço a . Durante os resultados de simulação foi utilizada a estratégia PMW-2.

Nesta seção serão mostrados os resultados de simulação para uma falha de circuito aberto

Figura 3.17: Inversor ANPC de três níveis.



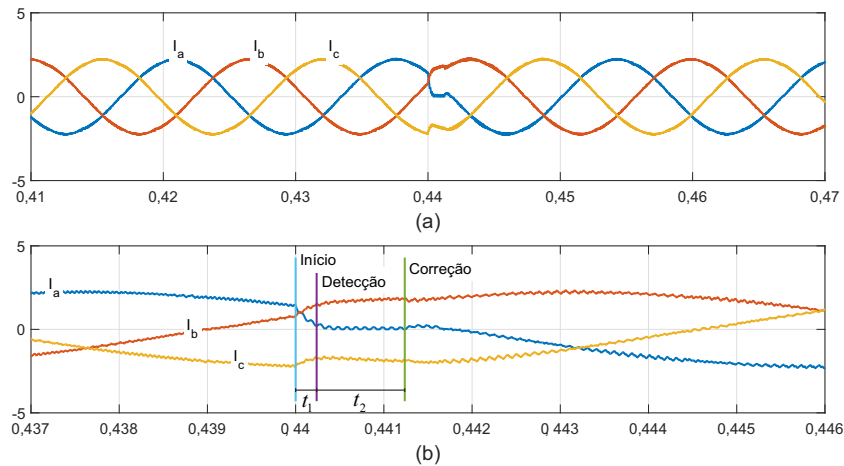
Fonte: O autor.

nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} . Resultados de simulação para falhas em outras chaves são mostrados na Seção B.1.

As Figuras 3.18, 3.19, 3.22, 3.24 e 3.26 exibem as correntes na carga para as três fases e a ampliação das respectivas correntes no momento de uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} , respectivamente. Já as Figuras 3.20, 3.21, 3.23, 3.25 e 3.27, mostram a tensão entre duas fases na carga e as tensões nos capacitores do barramento CC (V_{c1} e V_{c2}) para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} , respectivamente.

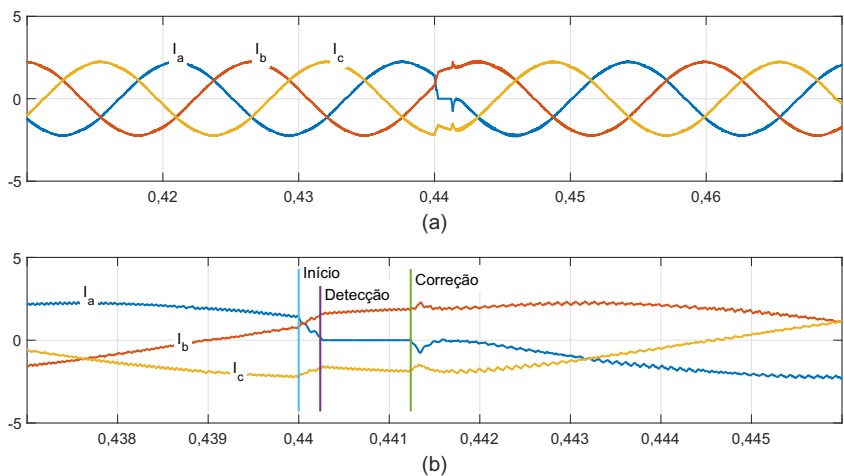
Nas Figuras 3.18 e 3.19 é possível perceber uma pequena distorção após a ocorrência da falha. Porém, após um pequeno instante de tempo, a falha é detectada e o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t_1 = 0,24$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t_2 = 1$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

Figura 3.18: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a1} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1} .



Fonte: O autor.

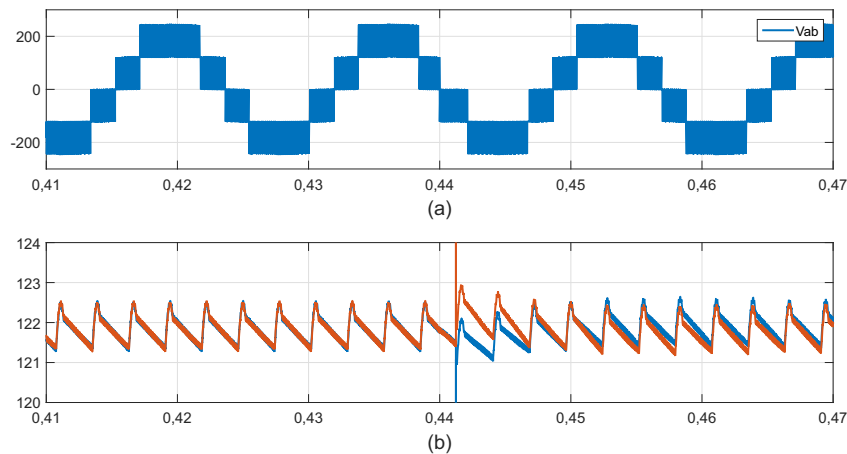
Figura 3.19: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a2} .



Fonte: O autor.

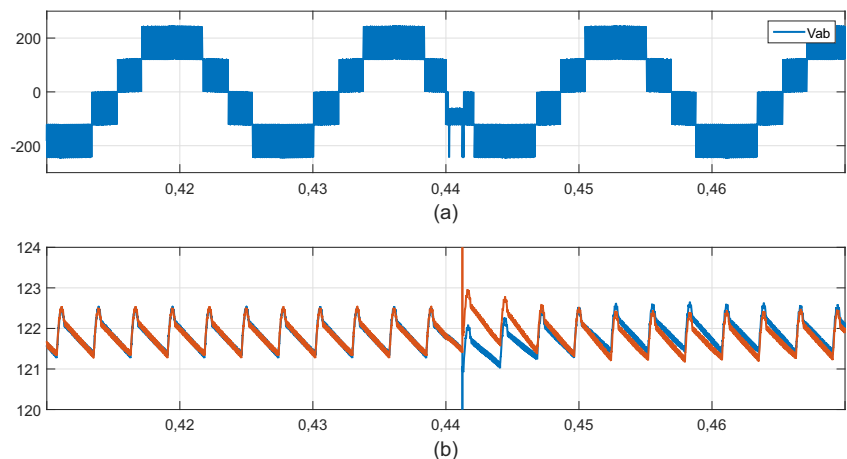
Pelas Figuras 3.20 e 3.21 pode-se observar que depois da correção da falha o inversor continua gerando todos os níveis em sua saída e verifica-se que no momento da correção da falha ocorre um desbalanceamento na tensão dos capacitores do barramento CC, uma vez que quando SCR é acionado provoca o curto-circuito do capacitor C_1 do barramento CC e a ruptura do fusível F_{a1} . Após um pequeno instante de tempo as tensões retornam ao equilíbrio.

Figura 3.20: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a1} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a1} .



Fonte: O autor.

Figura 3.21: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a2} .

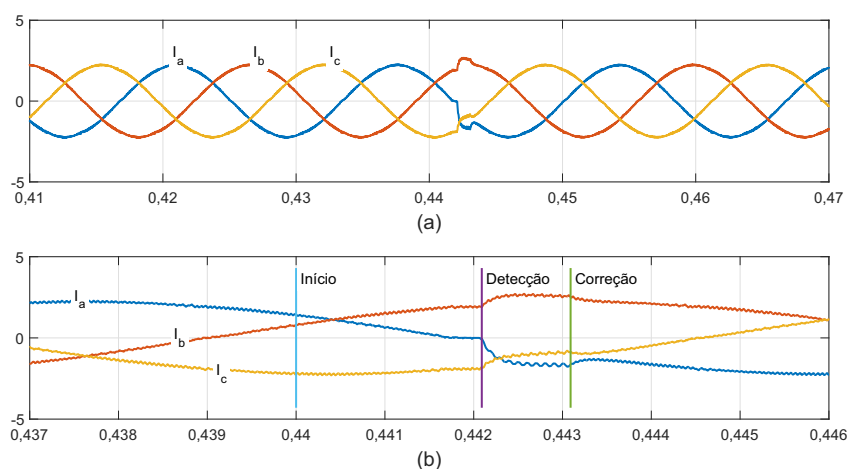


Fonte: O autor.

Na Figura 3.22 é possível observar que apesar da falha ter ocorrido no semiciclo positivo, as distorções nas correntes de saída só ocorrem no semiciclo negativo. Após um pequeno instante de tempo depois do início das distorções, a falha é identificada e corrigida.

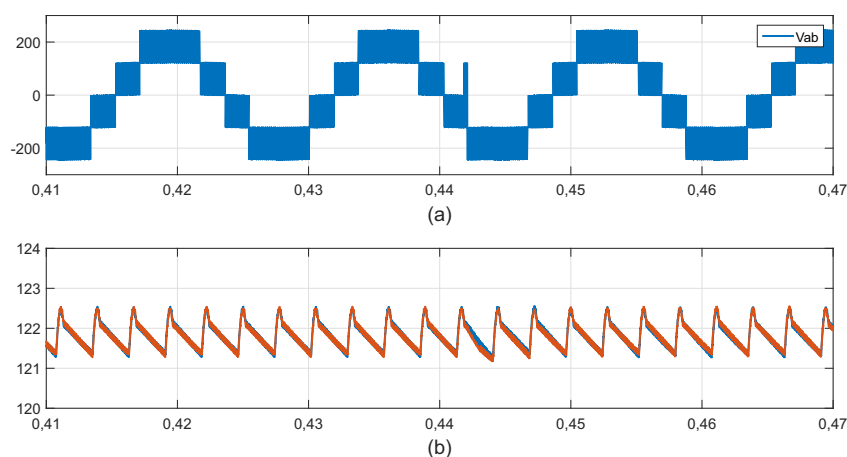
Pela Figura 3.23 percebe-se que o inversor continua operando com todos os níveis na tensão de saída, no entanto, o braço em que ocorreu a falha passou a operar como um inversor NPC.

Figura 3.22: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a5} .



Fonte: O autor.

Figura 3.23: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a5} .



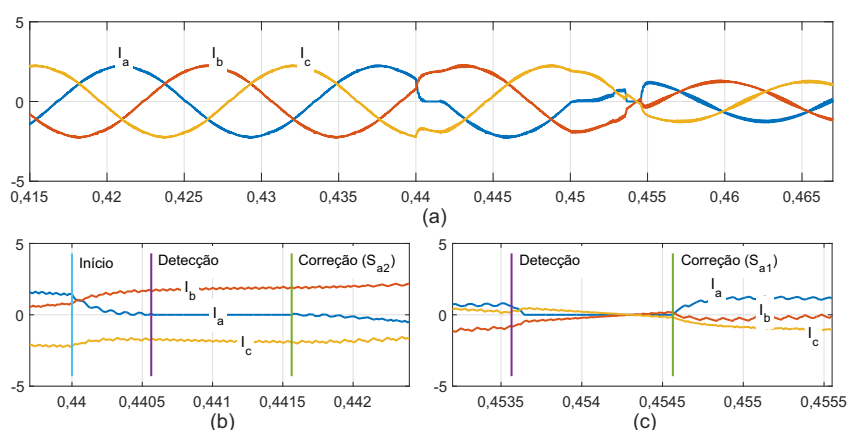
Fonte: O autor.

Já na Figura 3.24 observa-se a ocorrência de uma falha de circuito aberto em duas chaves do inversor, S_{a1} e S_{a2} . Inicialmente foi detectada e corrigida a falha na chave S_{a2} , após um pequeno instante de tempo, a falha na chave S_{a1} também foi detectada e corrigida. Depois da correção da segunda falha, o inversor passou a operar com apenas 2 braços ativos, reduzindo assim, as correntes de saída do inversor. Foi fixado um tempo de 11,2 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

Pela Figura 3.25 é possível perceber uma redução dos níveis das tensões entre fases do

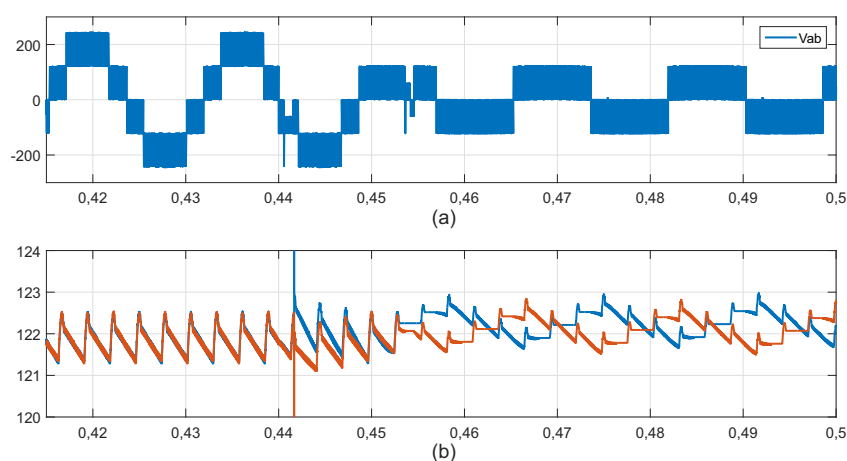
inversor, após a correção das falhas. Após a correção das falhas não é mais possível o controle da tensão dos capacitores do barramento CC, uma vez que, não é possível a utilização da tensão de modo comum, v_μ , já que o inversor passou a operar com apenas dois braços.

Figura 3.24: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a2} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a1} .



Fonte: O autor.

Figura 3.25: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} .

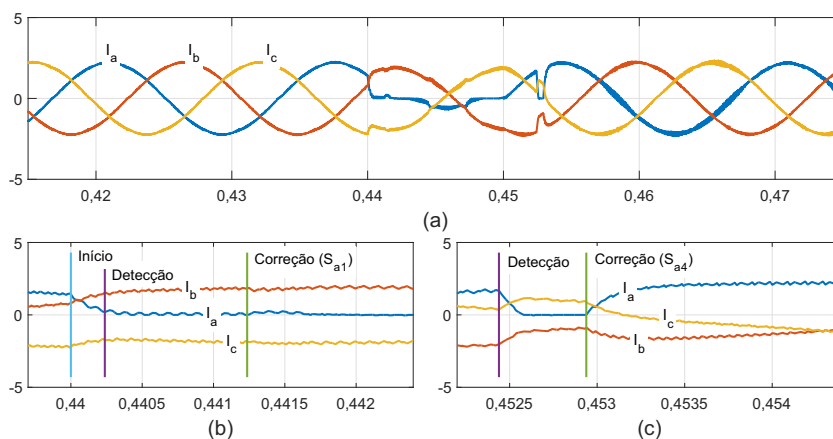


Fonte: O autor.

Na Figura 3.26 também é possível verificar a ocorrência de falhas em duas chaves, S_{a1} e S_{a4} , inicialmente foi detectada e corrigida a falha na chave S_{a1} e depois foi detectada e corrigida a falha na chave S_{a4} . Após a correção da segunda falha, o braço do inversor em que ocorreu a falha passou a operar com dois níveis, sendo possível verificar que as correntes

de saída do inversor não possuem distorções aparentes.

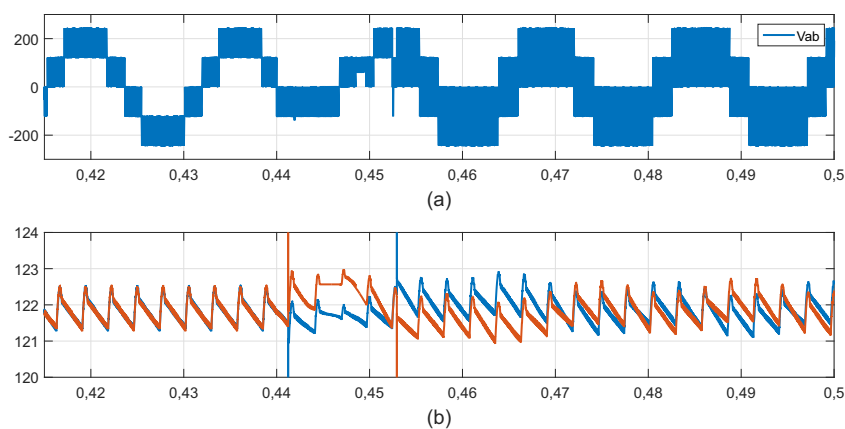
Figura 3.26: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4} .



Fonte: O autor.

Pela Figura 3.27 é possível perceber a redução dos níveis na tensão entre as fases a e b , uma vez que, a fase a do inversor passou a operar com apenas dois níveis. Também é possível observar nas tensões dos capacitores do barramento CC o curto-circuito provocado no momento do acionamento dos SCR_{a1} e SCR_{a4} , após a correção das duas falhas as tensões dos capacitores retornam ao equilíbrio normal.

Figura 3.27: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} .



Fonte: O autor.

3.5 Resultados experimentais

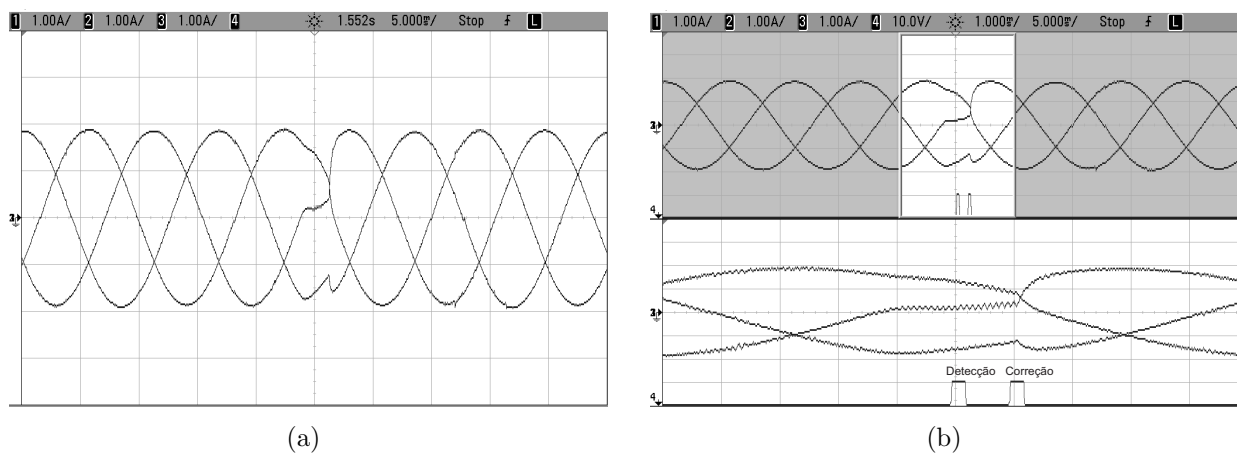
O Inversor ANPC, Figura 3.17, foi implementado experimentalmente utilizando DSP para o controle com frequência de chaveamento de 10 kHz, tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH. Para simular as falhas de circuito aberto, o sinal de comando das chaves foi desligado de forma aleatória. Durante os resultados experimentais foi utilizado a estratégia PMW-2.

Nesta seção serão mostrados os resultados experimentais para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} . Resultados experimentais para falhas em outras chaves são mostrados na Seção C.1.

As Figuras 3.28, 3.29, 3.34, 3.37 e 3.40, exibem as correntes na carga para as três fases e a ampliação das respectivas correntes, para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} , respectivamente. Já as Figuras 3.30, 3.31, 3.35, 3.38 e 3.41 mostram a tensão entre duas fases na carga e a ampliação da respectiva tensão, para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} , respectivamente. Por fim, das Figuras 3.32, 3.33, 3.36, 3.39 e 3.42 é possível observar as tensões dos capacitores do barramento CC (V_{c1} e V_{c2}) e a ampliação das respectivas tensões, para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a5} , S_{a1} e S_{a2} e S_{a1} e S_{a4} , respectivamente. Os pulsos indicam o momento da detecção e identificação/correção da falha.

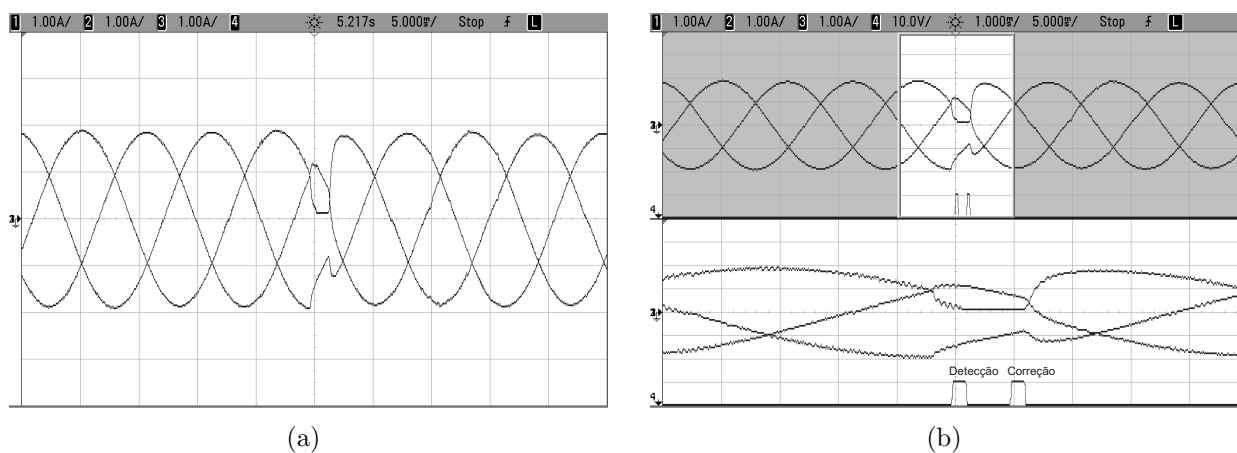
Nas figuras 3.28 e 3.29 ocorreu uma falha de circuito aberto nas chaves S_{a1} e S_{a2} do inversor ANPC, respectivamente. É possível perceber que após estas falhas, ocorre uma distorção nas correntes. Porém após a detecção, identificação e correção da falha, o circuito é reconfigurado eliminando as distorções nas correntes. Foi imposto um tempo de 1 ms entre o momento da detecção e da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

Figura 3.28: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

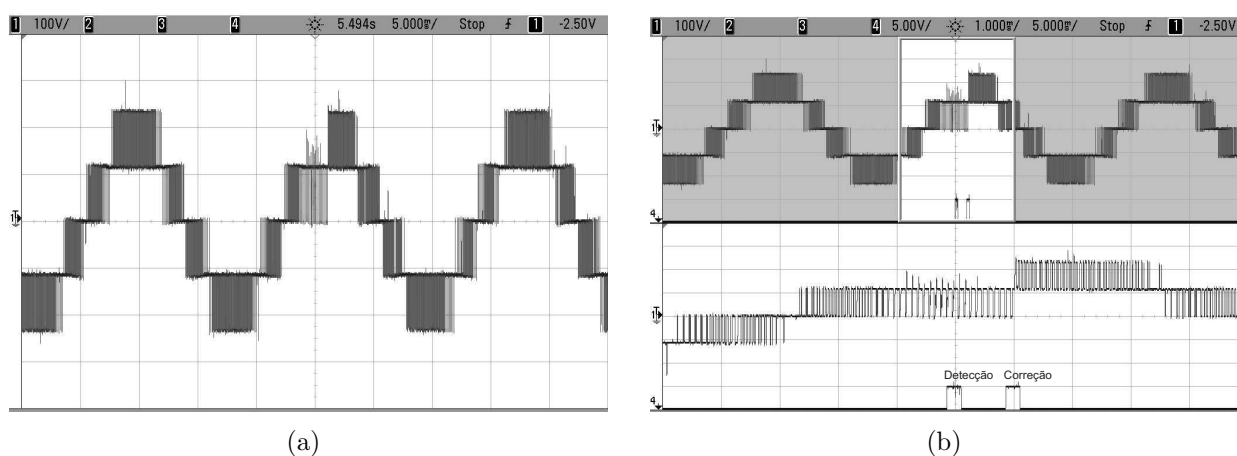
Figura 3.29: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

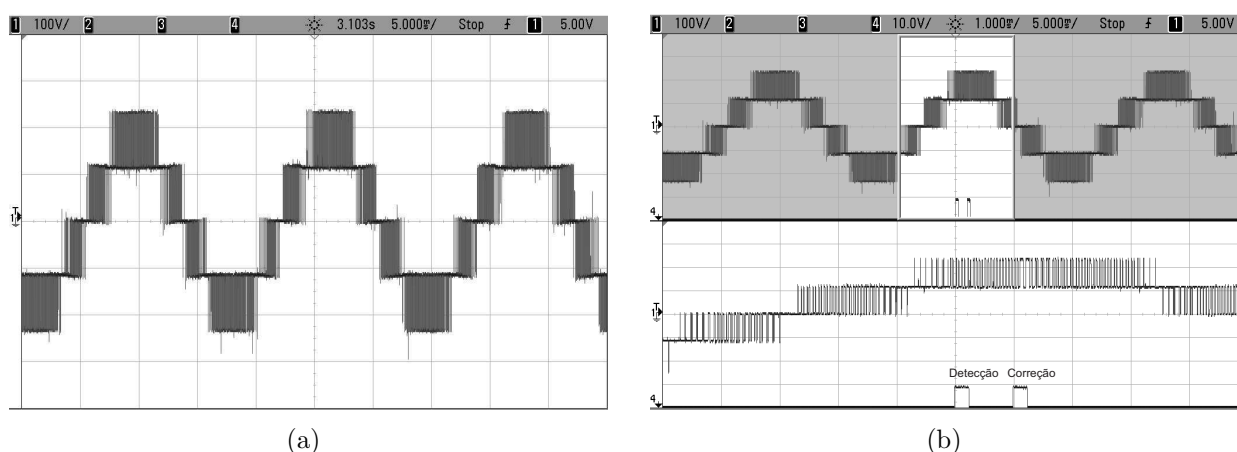
Nas Figuras 3.30 e 3.31 é possível observar a manutenção de todos os níveis na tensão de saída do inversor após a correção da falha.

Figura 3.30: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

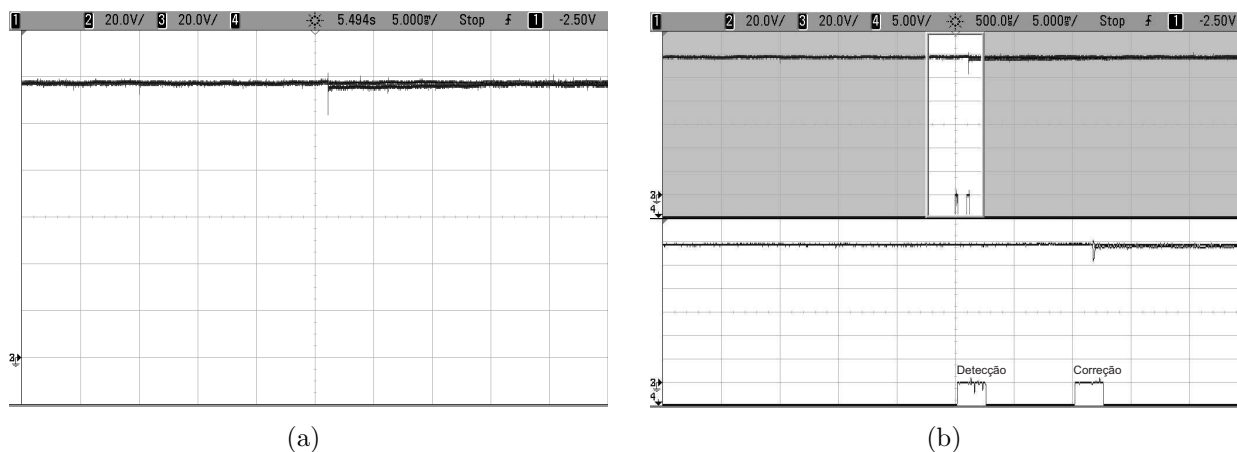
Figura 3.31: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

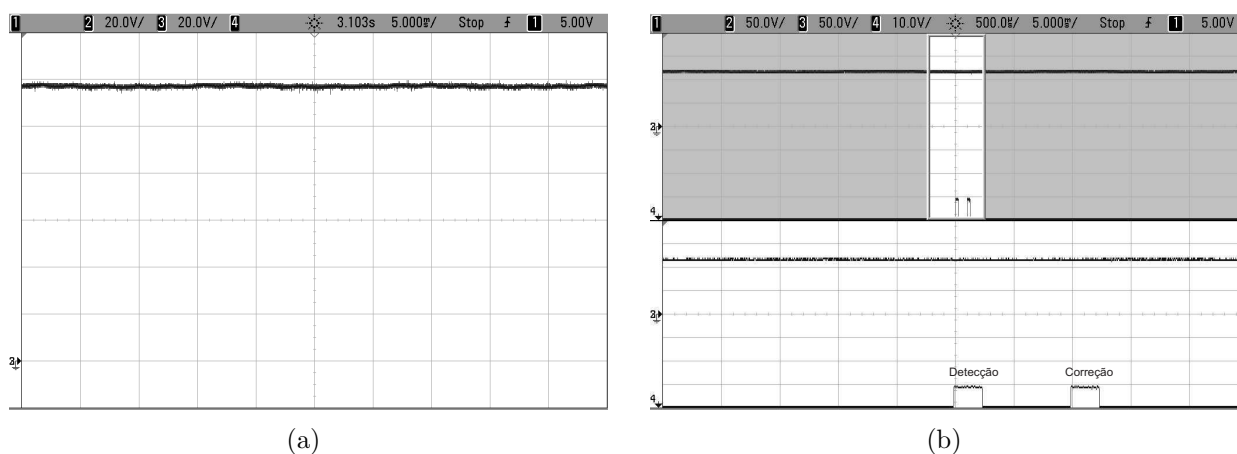
Pelas Figuras 3.32 e 3.33 pode-se perceber que no momento da correção da falha ocorre um desbalanceamento na tensão dos capacitores do barramento CC, uma vez que, quando SCR é acionado provoca o curto-circuito do capacitor C_1 do barramento CC e a ruptura do fusível F_{a1} . Após um pequeno instante de tempo as tensões retornam ao equilíbrio.

Figura 3.32: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Figura 3.33: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.

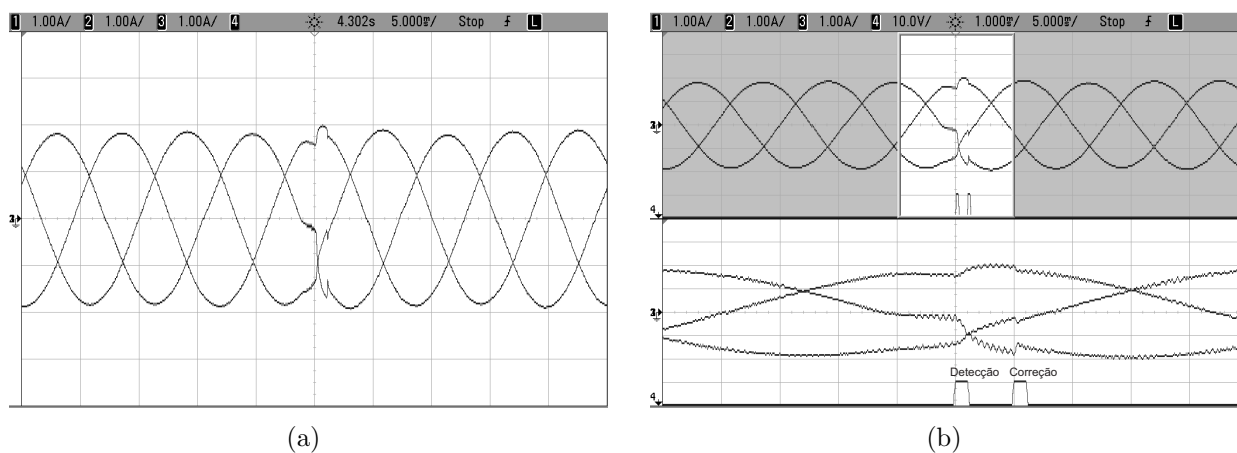


Fonte: O autor.

Na Figura 3.34 é possível observar uma falha de circuito aberto na chave S_{a5} , para esta falha as distorções nas correntes de saída só ocorrem no semiciclo negativo. Após um pequeno instante de tempo depois do início das distorções, a falha é identificada e corrigida.

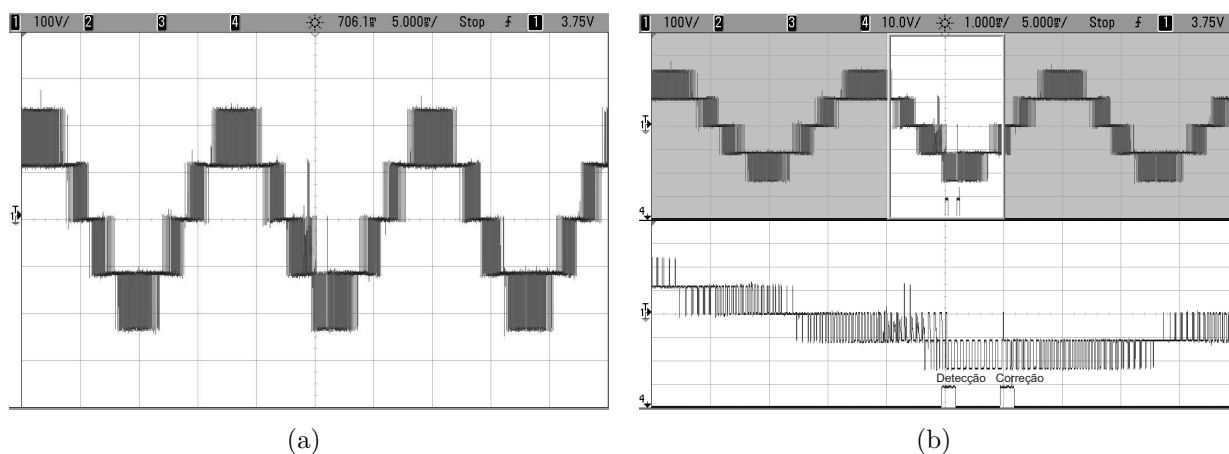
Pela Figura 3.35 percebe-se que o inversor continua operando com todos os níveis na tensão de saída, no entanto, o braço em que ocorreu a falha passou a operar como um inversor NPC.

Figura 3.34: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

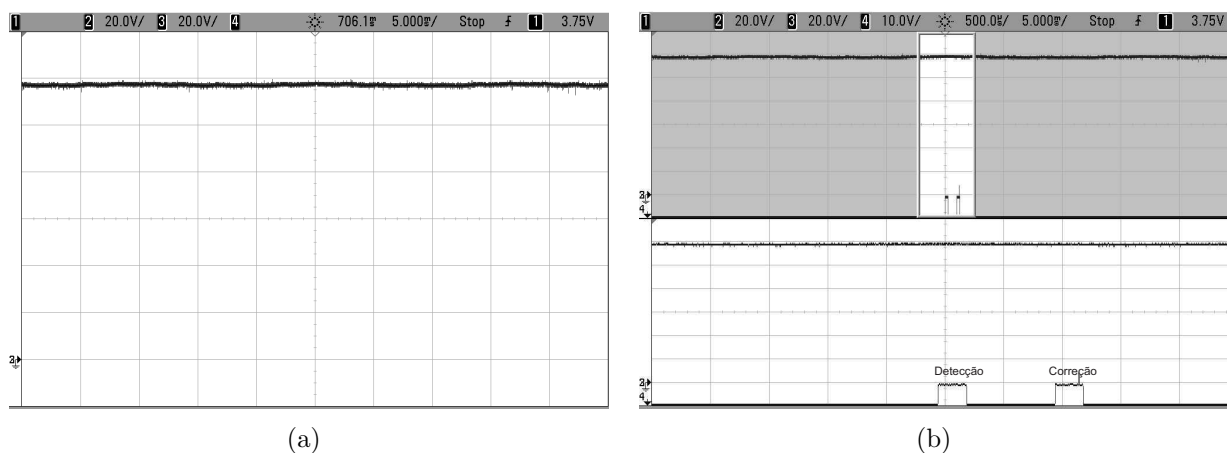
Figura 3.35: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Já pela Figura 3.36 percebe-se que no momento da correção de uma falha de circuito aberto na chave S_{a5} não ocorre o desbalanceamento das tensões dos capacitores, uma vez que, para a correção deste tipo de falha, não é necessário o acionamento dos SCRs.

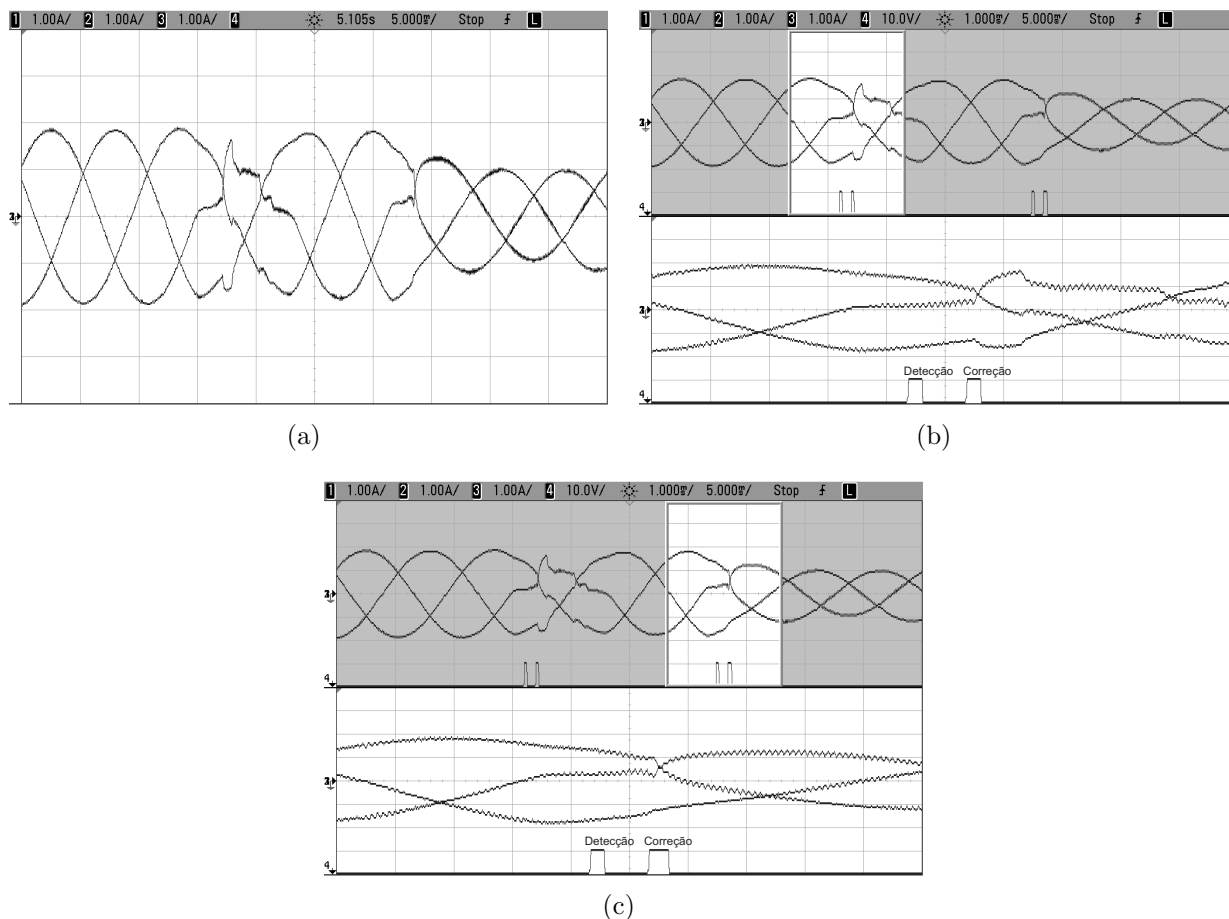
Figura 3.36: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2} no instante da falha).



Fonte: O autor.

Na Figura 3.37 é possível observar a ocorrência de uma falha de circuito aberto em duas chaves do inversor, S_{a1} e S_{a2} . Inicialmente foi detectada e corrigida a falha na chave S_{a1} , após um instante de tempo, foi detectada e corrigida a falha na chave S_{a2} . Após a correção da segunda falha, o inversor passou a operar com apenas 2 braços ativos, reduzindo assim, as correntes de saída do inversor. Foi fixado no algoritmo de detecção um tempo de 11,2 ms, após a detecção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

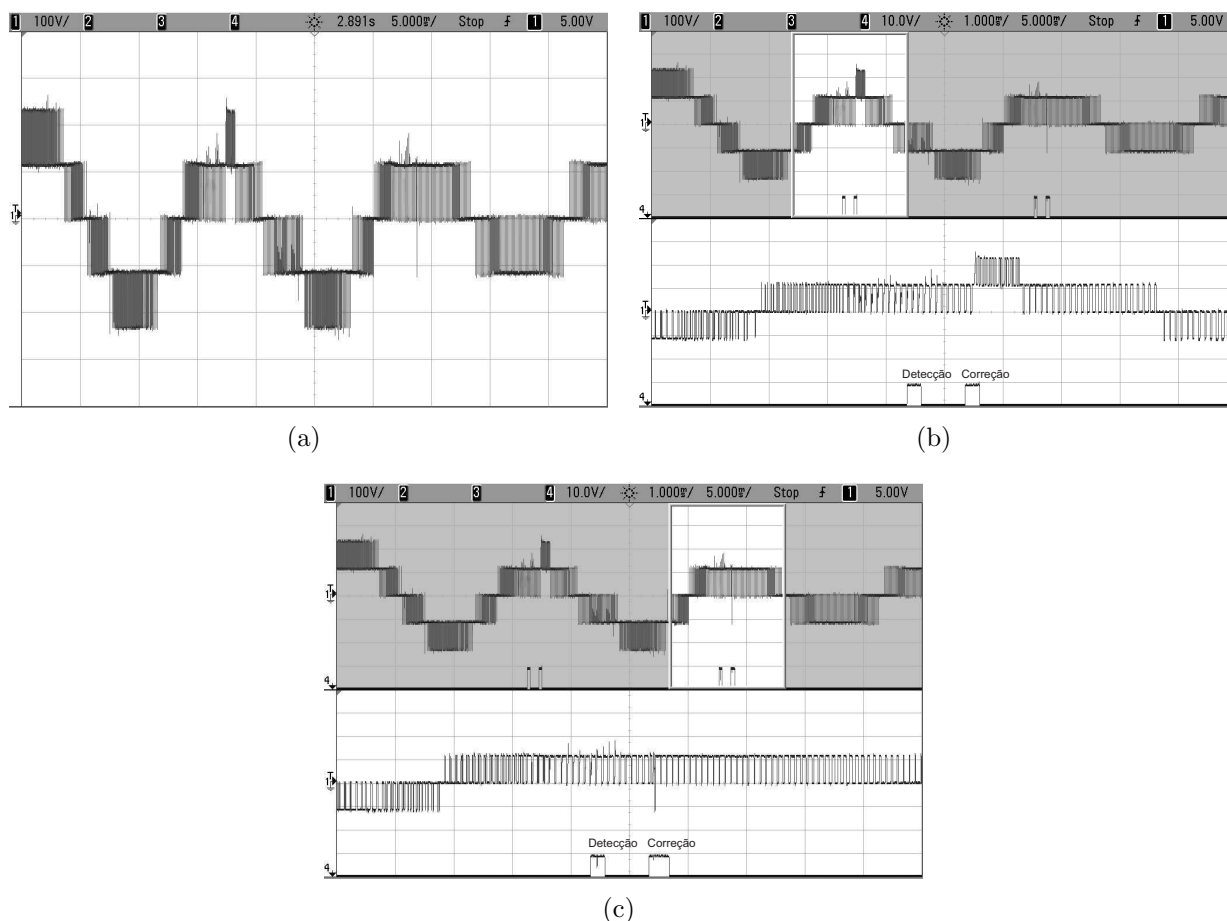
Figura 3.37: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.



Fonte: O autor.

Pela Figura 3.38 é possível perceber uma redução dos níveis das tensão entre as fases a e b do inversor, após a correção das falhas, visto que, a fase a foi conectada ao ponto central do barramento CC.

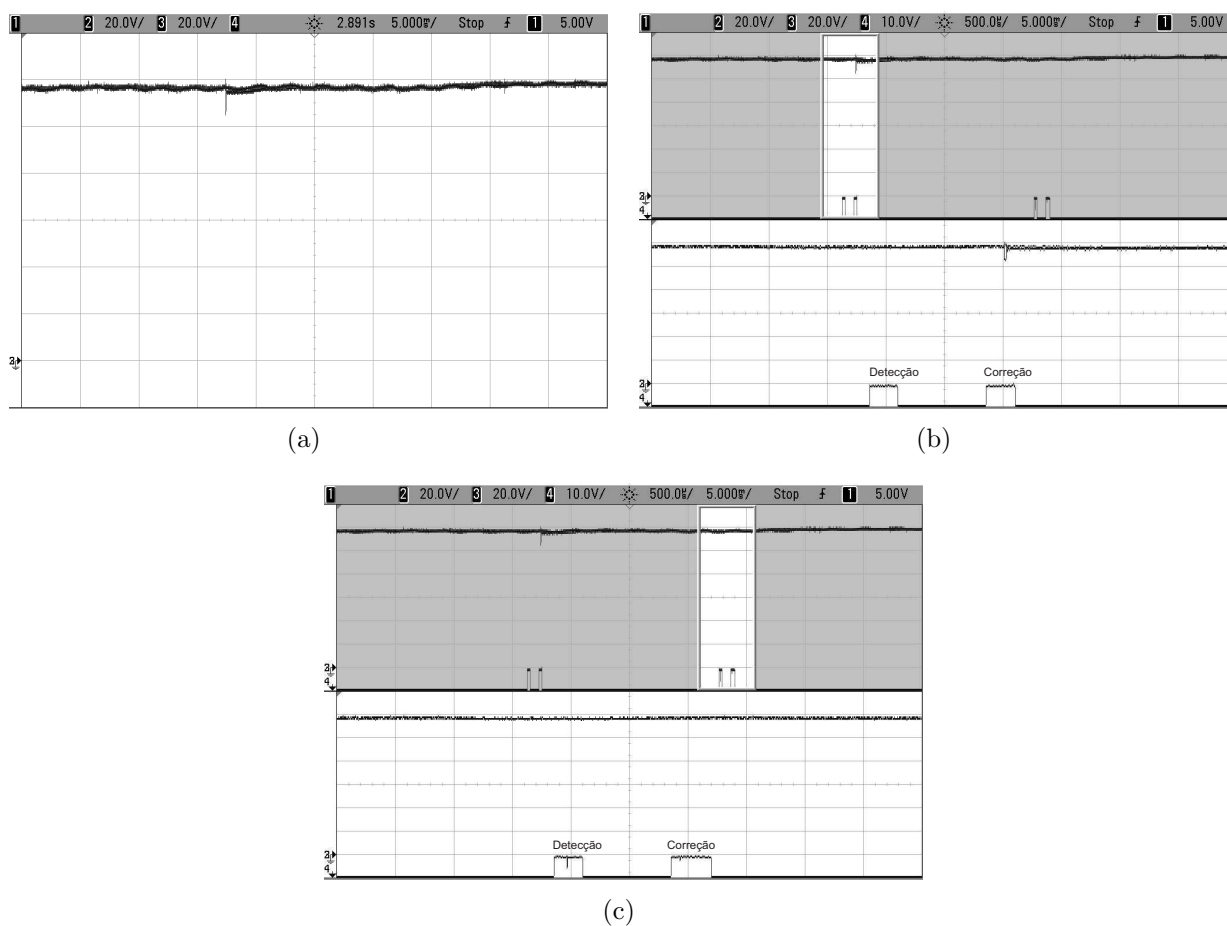
Figura 3.38: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.



Fonte: O autor.

Na Figura 3.39 observa-se uma variação da tensão dos capacitores barramento CC. Esta variação foi provocada pelo curto-circuito momentâneo do capacitor C_1 do barramento CC, ocasionando assim, a ruptura do fusível F_{a1} no momento da correção da primeira falha. Após a detecção e correção da segunda falha o inversor passou operar com apenas dois braços. Desta forma, não é mais possível o controle da tensão dos capacitores do barramento CC, uma vez que, a tensão de não de modo comum, v_{μ} , não pode ser adicionado as tensões de referência de entrada.

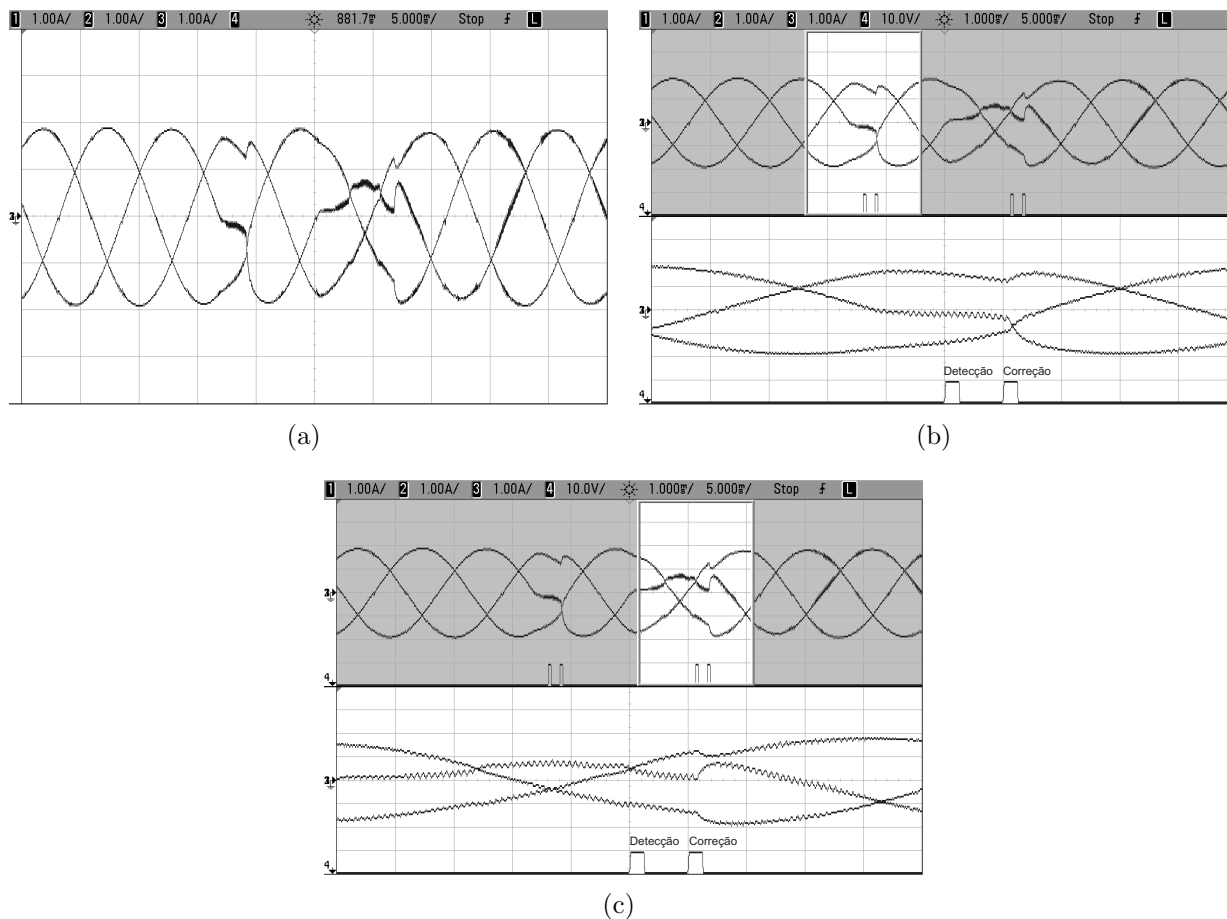
Figura 3.39: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



Fonte: O autor.

Na Figura 3.40 é possível verificar a ocorrência de falhas em duas chaves, S_{a1} e S_{a4} , inicialmente foi detectada e corrigida a falha na chave S_{a4} . Após um intervalo de tempo fixado de 11,2 ms, a falha na chave S_{a1} foi detectada e corrigida. Após a correção da segunda falha, o braço do inversor em que ocorreu a falha passou operar com dois níveis, sendo possível verificar que as correntes de saída do inversor não possuem distorções aparentes.

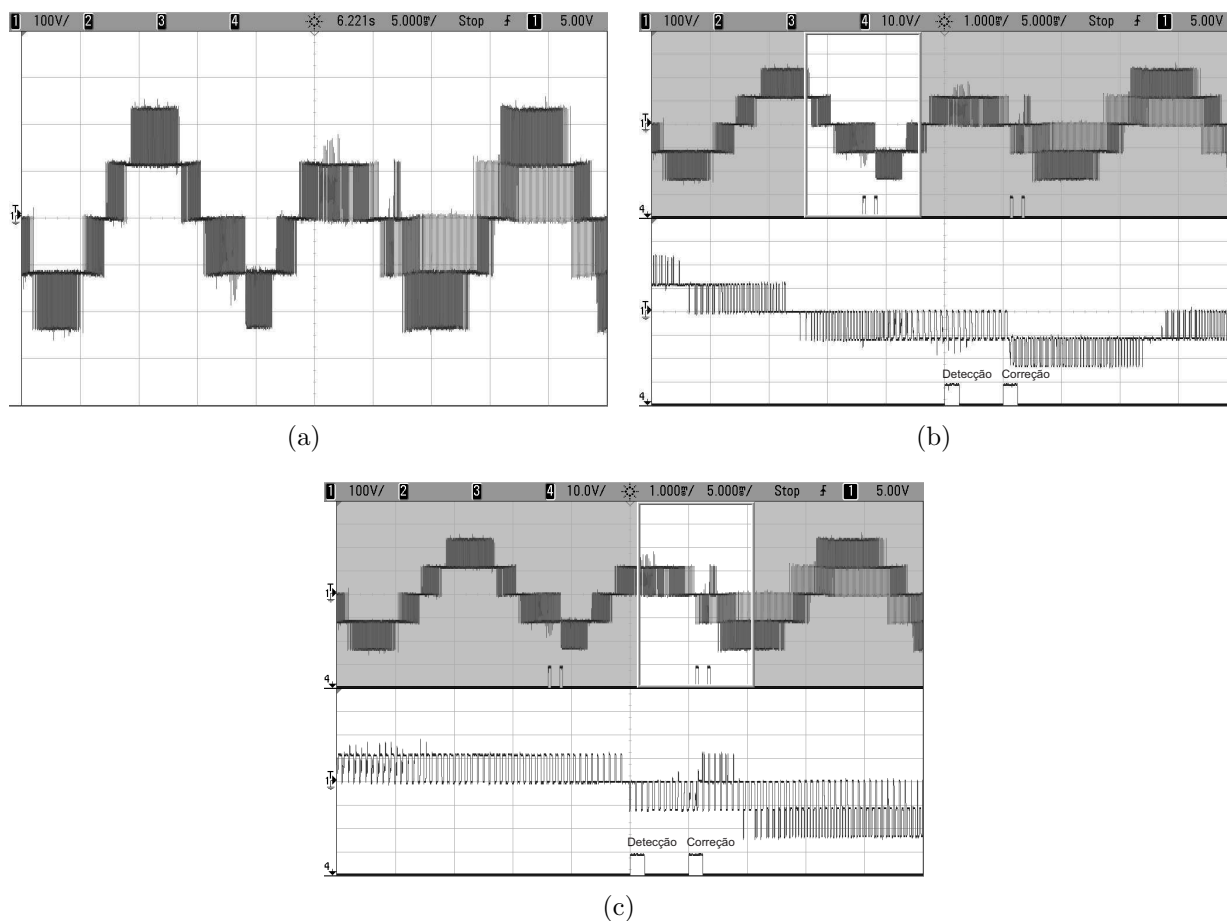
Figura 3.40: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.



Fonte: O autor.

Pela Figura 3.41 é possível perceber a redução dos níveis na tensão entre as fases a e b , uma vez que, a fase a do inversor passou a operar com apenas dois níveis.

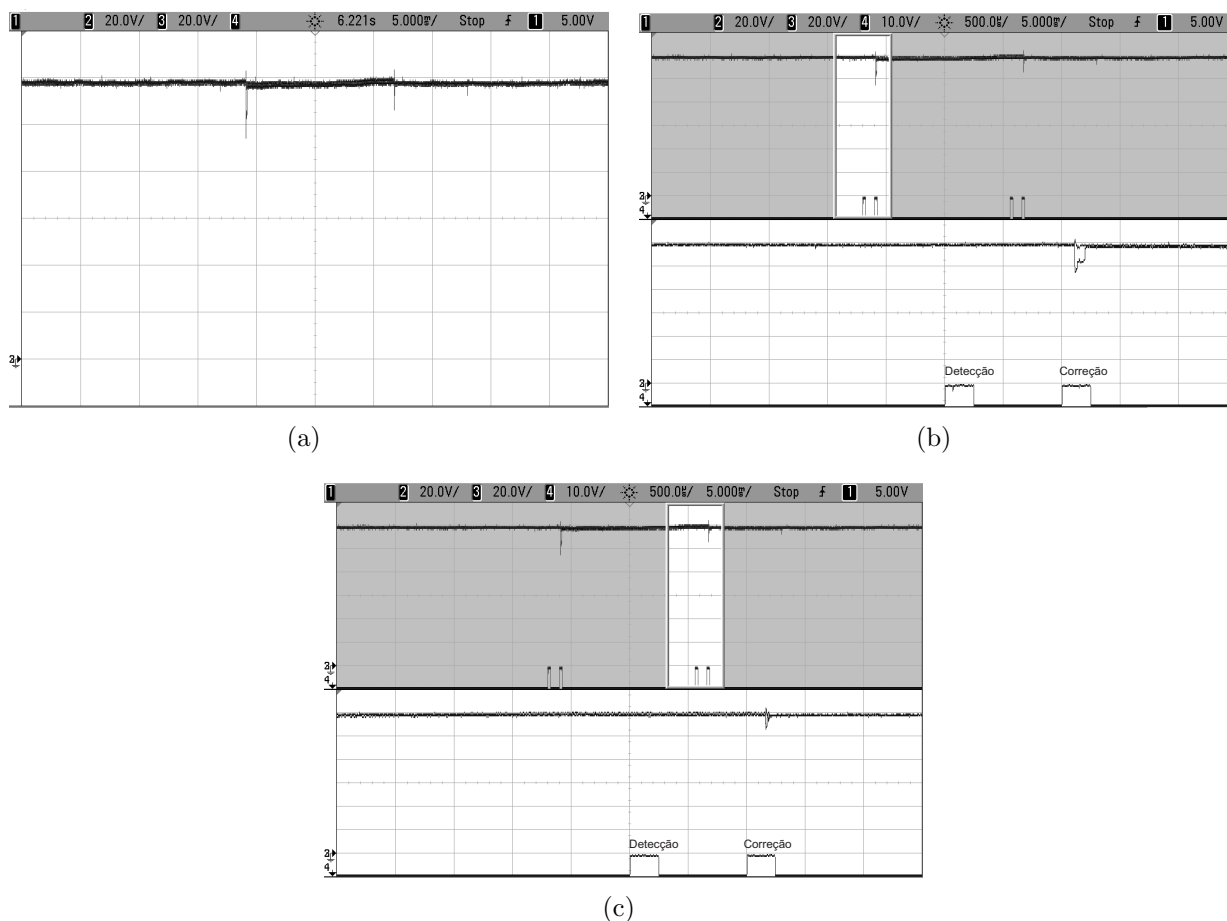
Figura 3.41: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.



Fonte: O autor.

Na Figura 3.42 é possível observar nas tensões dos capacitores do barramento CC o curto-circuito provocado no momento do acionamento dos SCR_{a1} e SCR_{a4} , após a correção das duas falhas as tensões dos capacitores retornam ao equilíbrio normal.

Figura 3.42: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



Fonte: O autor.

3.6 Conclusão

Neste capítulo foram mostradas e discutidas falhas de circuito aberto nas chaves do inversor ANPC de três níveis. Para uma maior tolerância, foram adicionados dois fusíveis e quatro SCRs em cada braço do inversor. Foi realizada a análise de dezesseis condições de falhas e foram propostos circuitos para correção de cada uma das falhas estudadas.

Também foi estudada uma técnica para detecção, identificação e correção da falha sem a necessidade do desligamento do sistema.

Os circuitos de compensação permitem que o inversor possa gerar todos os níveis na

sua tensão de saída, para a ocorrência da falha de circuito aberto em apenas uma chave. Quatorze dos dezesseis circuitos estudados neste capítulo permitem que não ocorra redução na potência de saída do inversor, mesmo com a ocorrência da falha.

Para um melhor funcionamento do algoritmo de detecção/identificação da falha, foi fixado um tempo de 1 ms entre o momento da detecção e da identificação, assim o teste pode ser efetuado de forma correta. Para evitar uma falsa detecção, foi fixado um tempo de 11,2 ms para que o sistema verifique novamente a ocorrência de uma nova falha após a identificação da primeira falha.

4

Falhas de circuito aberto no retificador ANPC

4.1 Introdução

Neste capítulo serão discutidas falhas de circuito aberto em dispositivos semicondutores de um retificador com diodos grampeadores ativos (ANPC) de três níveis, Figura 4.1.

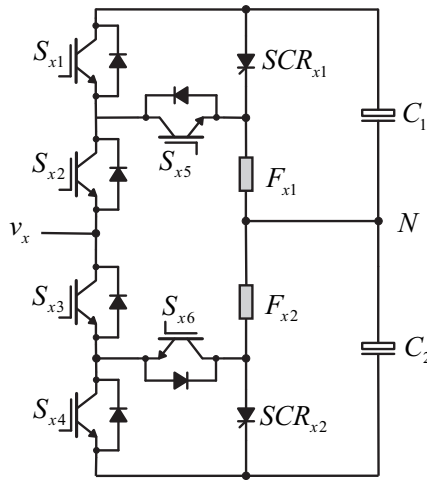
As falhas de circuito aberto nas chaves são causadas por ciclos térmicos, correntes extremamente altas no coletor ou falhas no sistema de acionamento (Choi et al., 2011). Uma falha de circuito aberto provoca uma mudança no padrão das correntes que pode causar problemas secundários, podendo danificar outras partes do sistema (Ku e Kim, 2013). Assim, é necessário a detecção e correção de faltas de circuito aberto, a fim de evitar a destruição de outros componentes e melhorar a confiabilidade do sistema.

Desta forma, neste capítulo serão discutidos a capacidade de detecção e identificação de falhas no retificador ANPC de três níveis proposto, Figura 4.1, e as ações corretivas que deve ser executadas para o conversor permanecer em funcionamento.

4.2 Capacidade de tolerância a falhas do inversor ANPC

Para o retificador ANPC proposto, Figura 4.1, as possíveis condições de falhas de circuito aberto estudadas neste trabalho, considerando $x = a, b, c$, podem ser divididas como:

Figura 4.1: Braço do retificador ANPC de três níveis proposto.



Fonte: O autor.

1. Falha de circuito aberto em S_{x1} ou S_{x4} ;
2. Falha de circuito aberto em S_{x1} e S_{x4} ;
3. Falha de circuito aberto em S_{x1} e S_{x5} ou S_{x4} e S_{x6} ;
4. Falha de circuito aberto em S_{x2} e/ou S_{x3} ;
5. Falha de circuito aberto em S_{x1} , S_{x2} , S_{x3} e S_{x4} ;
6. Falha de circuito aberto em S_{x5} e/ou S_{x6} .

4.2.1 Falha de circuito aberto em S_{x1} ou S_{x4}

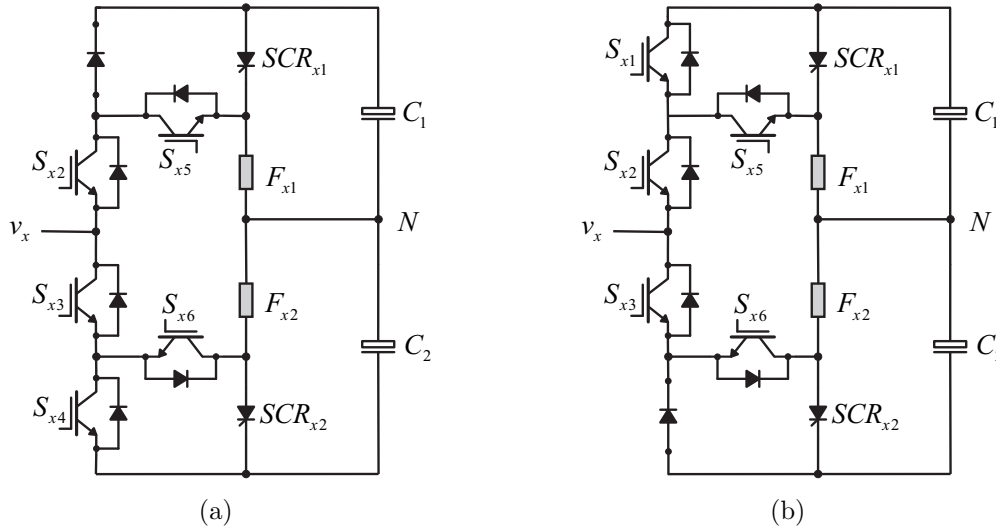
Considerando uma falha de circuito aberto na chave S_{x1} , o conversor poderá permanecer em funcionamento sem a necessidade de modificações operando, com fluxo de potência unidirecional, o circuito resultante para o braço em que ocorreu uma falha em S_{x1} é mostrado na Figura 4.2(a).

Os estados de chaveamento e a estratégia PWM para o braço do retificador em que ocorreu uma falha de circuito aberto na chave S_{x1} são mostrados na Tabela 4.1 e na Figura 4.3, respectivamente.

De forma similar, caso ocorra uma falha em S_{x4} , o retificador pode permanecer em funcionamento operando com fluxo de potência unidirecional. O circuito resultante para o

braço em que ocorreu uma falha em S_{x4} é mostrado na Figura 4.2(b).

Figura 4.2: Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x1} ; (b) S_{x4} .



Fonte: O autor.

Tabela 4.1: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1} .

Estado	S_{x2}	S_{x3}	S_{x4}	S_{x5}	S_{x6}
P	1	0	0	0	1
O^-	0	1	0	0	1
O^+	1	0	1	1	0
N	0	1	1	1	0

Fonte: O autor.

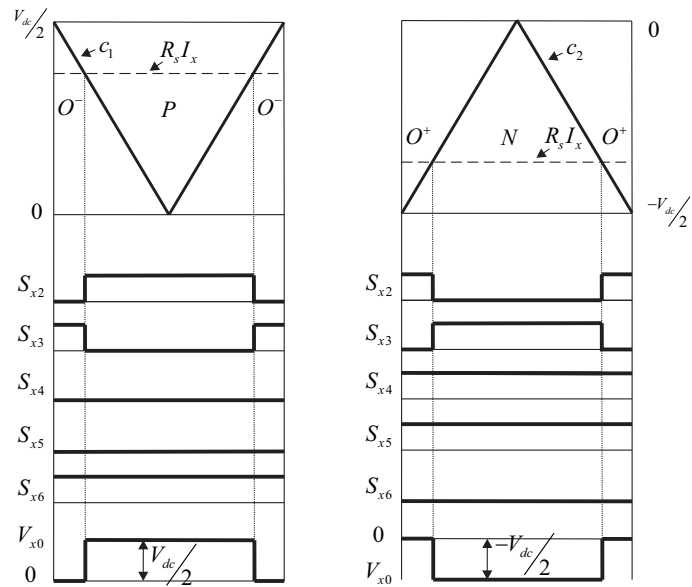
Os estados de chaveamento e a estratégia PWM para o braço do retificador em que ocorreu uma falha de circuito aberto na chave S_{x4} são mostrados na Tabela 4.2 e na Figura 4.4, respectivamente.

Tabela 4.2: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x4} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x5}	S_{x6}
P	1	1	0	0	1
O^-	1	0	1	0	1
O^+	0	1	0	1	0
N	0	0	1	1	0

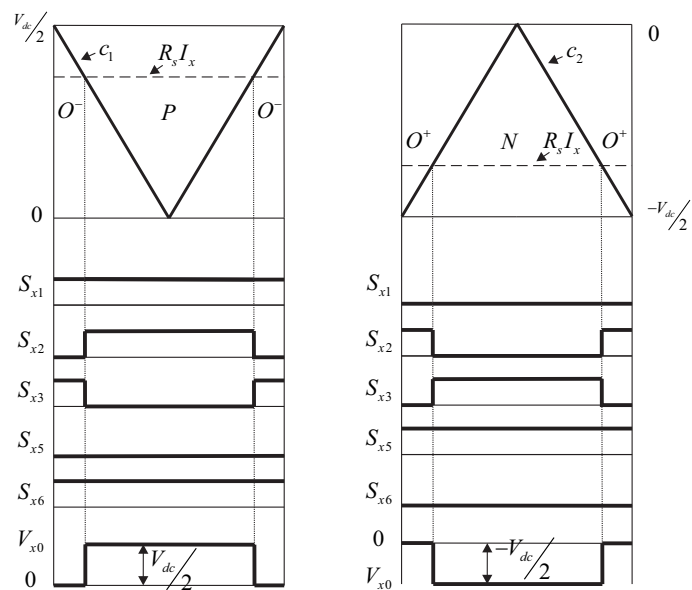
Fonte: O autor.

Figura 4.3: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x1} .



Fonte: O autor.

Figura 4.4: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x4} .



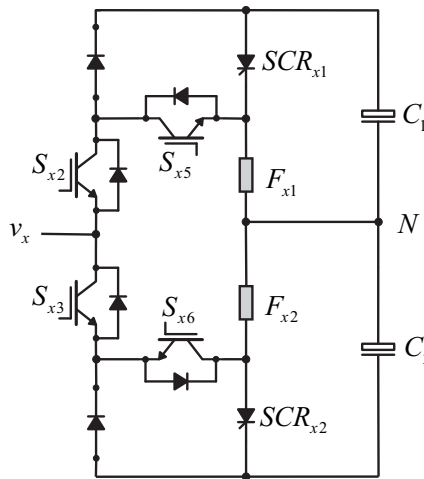
Fonte: O autor.

O conversor poderá permanecer operando com fluxo bidirecional de potência utilizando a reconfiguração proposta na Seção 3.2.1.

4.2.2 Falha de circuito aberto em S_{x1} e S_{x4}

Considerando uma falha de circuito aberto nas chaves S_{x1} e S_{x4} , o conversor poderá permanecer em operação com fluxo de potência unidirecional. O circuito resultante do braço do retificador para uma falha de circuito aberto nas chaves S_{x1} e S_{x4} é mostrado na Figura 4.5. Os estados de chaveamento e a estratégia PWM para o braço do retificador em que ocorreu a falha, são mostrados na Tabela 4.3 e na Figura 4.6, respectivamente.

Figura 4.5: Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves S_{x1} e S_{x4} .



Fonte: O autor.

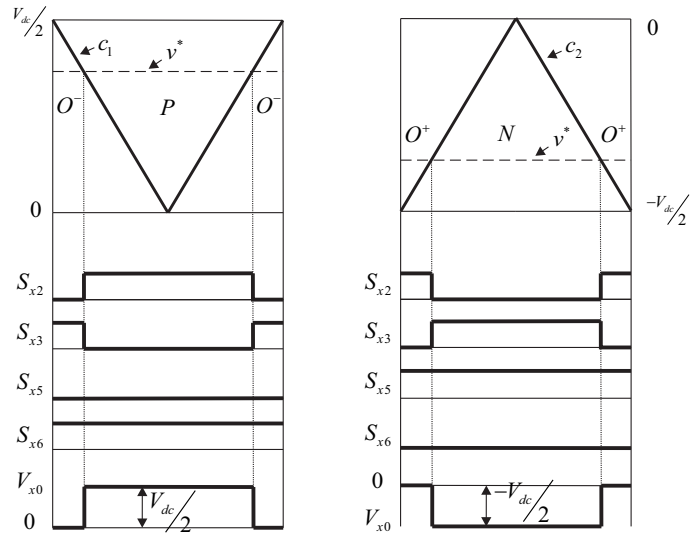
Tabela 4.3: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4} .

Estado	S_{x2}	S_{x3}	S_{x5}	S_{x6}
P	1	0	0	1
O^-	0	1	0	1
O^+	1	0	1	0
N	0	1	1	0

Fonte: O autor.

O conversor poderá permanecer operando com fluxo bidirecional de potência utilizando a reconfiguração proposta na Seção 3.2.2.

Figura 4.6: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4} .

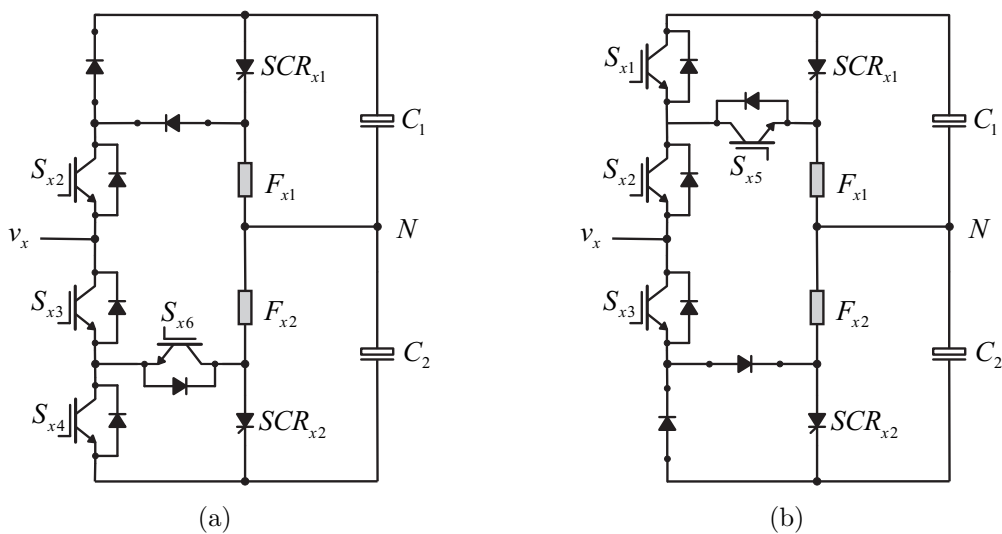


Fonte: O autor.

4.2.3 Falha de circuito aberto em S_{x1} e S_{x5} ou S_{x4} e S_{x6}

Após uma falha de circuito aberto nas chaves S_{x1} e S_{x5} , o retificador poderá permanecer operando com fluxo de potência unidirecional modificando apenas a estratégia PWM. A Figura 4.7(a) exhibe o circuito resultante para o braço do retificador após falha de circuito aberto nas chaves S_{x1} e S_{x5} .

Figura 4.7: Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x1} e S_{x5} ; (b) S_{x4} e S_{x6} .



Fonte: O autor.

Na Tabela 4.4 e na Figura 4.8 pode-se verificar os estados de chaveamento e a estratégia PWM para o braço do conversor em que ocorreu a falha, respectivamente.

De forma similar, caso ocorra uma falha de circuito aberto nas chaves S_{x4} e S_{x6} , modificando apenas a estratégia PWM, o circuito poderá permanecer em funcionamento com sentido unidirecional de potência. A Figura 4.7(b) exhibe o circuito resultante para o braço do retificador após a falha nas chaves S_{x4} e S_{x6} .

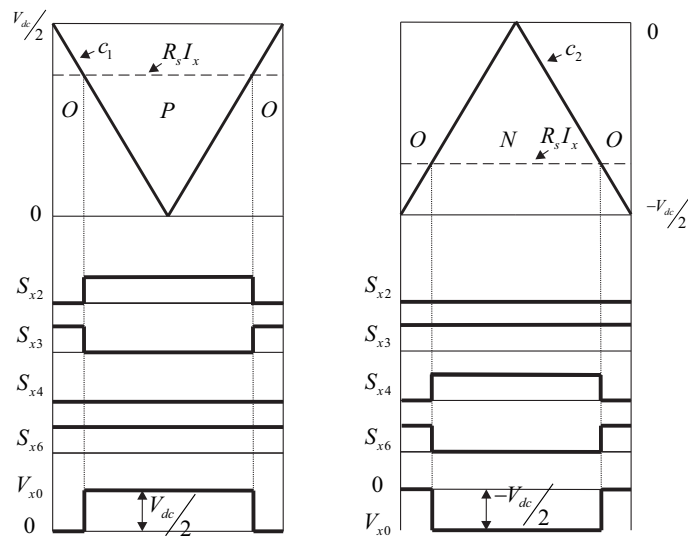
A Tabela 4.5 e a Figura 4.9 mostram, respectivamente, os estados de chaveamento e a estratégia PWM para o braço que ocorreu a falha.

Tabela 4.4: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x5} .

Estado	S_{x2}	S_{x3}	S_{x4}	S_{x6}
P	1	0	0	1
O	0	1	0	1
N	0	1	1	0

Fonte: O autor.

Figura 4.8: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x5} .



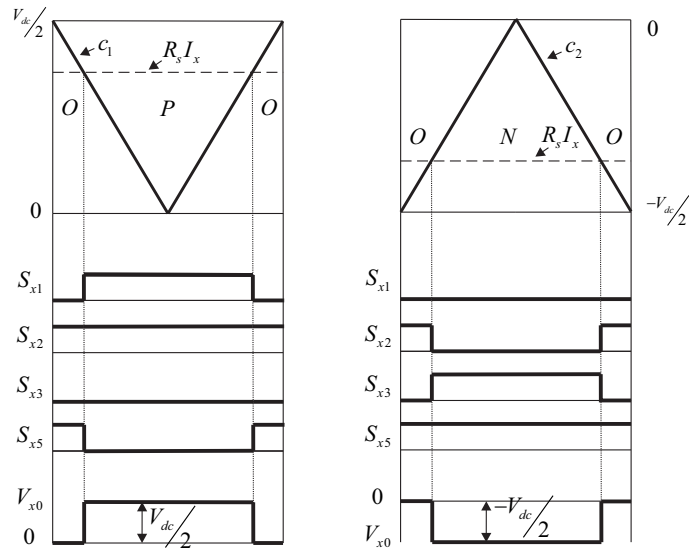
Fonte: O autor.

Tabela 4.5: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x4} e S_{x6} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x5}
P	1	1	0	0
O	0	1	0	1
N	0	0	1	1

Fonte: O autor.

Figura 4.9: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x4} e S_{x6} .



Fonte: O autor.

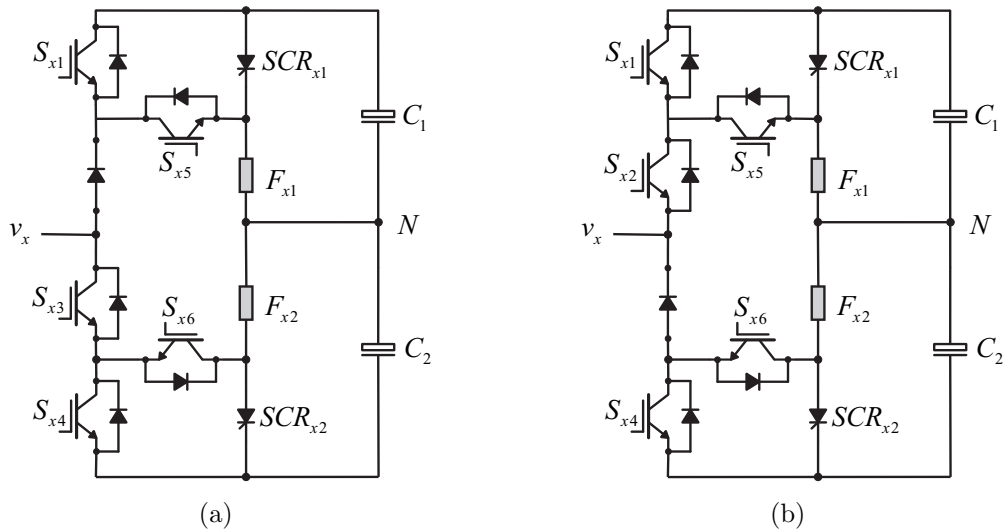
O retificador poderá permanecer operando com fluxo bidirecional de potência utilizando a reconfiguração proposta na Seção 3.2.3.

4.2.4 Falha de circuito aberto em S_{x2} e/ou S_{x3}

Após uma falha de circuito aberto nas chaves S_{x2} , o retificador poderá permanecer em funcionamento modificando a estratégia PWM, conforme a Figura 4.10(a).

Considerando agora, uma falha de circuito aberto na chave S_{x3} , a Figura 4.10(b) exibe o circuito resultante do braço do retificador após falha nas chaves S_{x3} . O retificador poderá permanecer em funcionamento modificando a estratégia PWM.

Figura 4.10: Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x2} ; (b) S_{x3} .



Fonte: O autor.

Na Tabela 4.6 e na Figura 4.11 podemos verificar os estados de chaveamento e a estratégia PWM para o braço do retificador em que ocorreu uma falha na chave S_{x2} .

Tabela 4.6: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2} .

Estado	S_{x1}	S_{x3}	S_{x4}	S_{x5}	S_{x6}
P	1	0	0	0	1
O	1	1	0	0	1
N	0	1	1	1	0

Fonte: O autor.

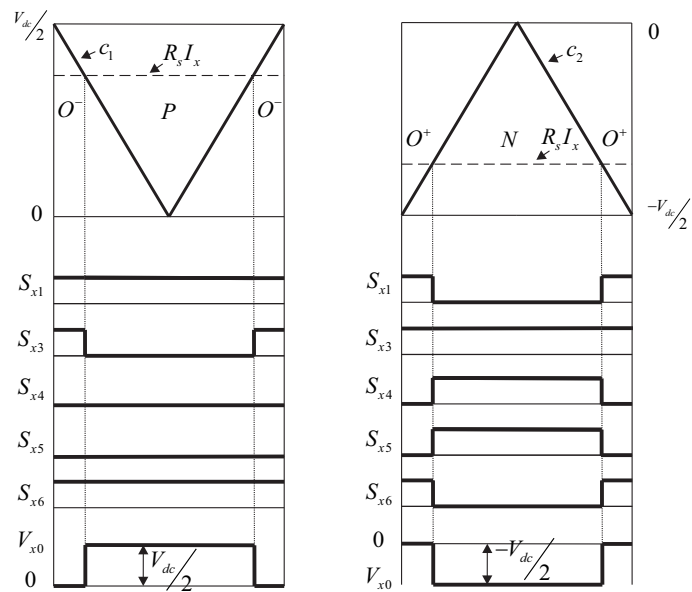
A Tabela 4.7 e a Figura 4.12 mostram, respectivamente, os estados de chaveamento e a estratégia PWM para o braço em que ocorreu uma falha na chave S_{x3} .

Tabela 4.7: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3} .

Estado	S_{x1}	S_{x2}	S_{x4}	S_{x5}	S_{x6}
P	1	1	0	0	1
O	0	1	1	1	0
N	0	0	1	1	0

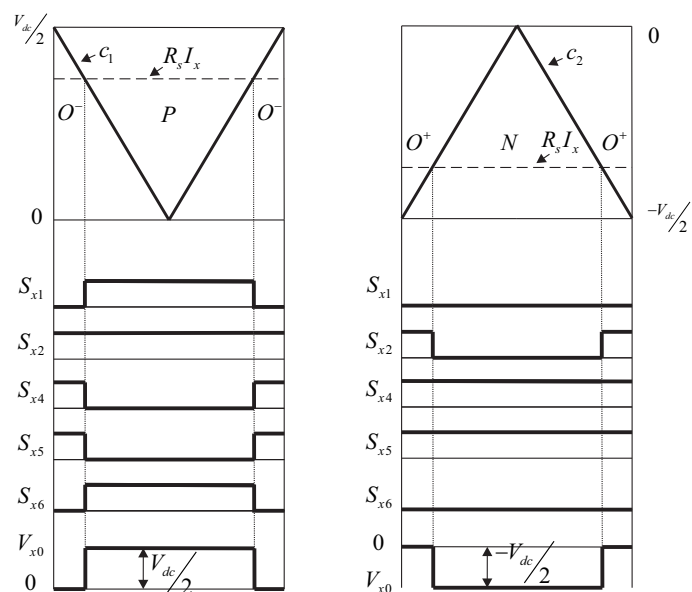
Fonte: O autor.

Figura 4.11: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x2} .



Fonte: O autor.

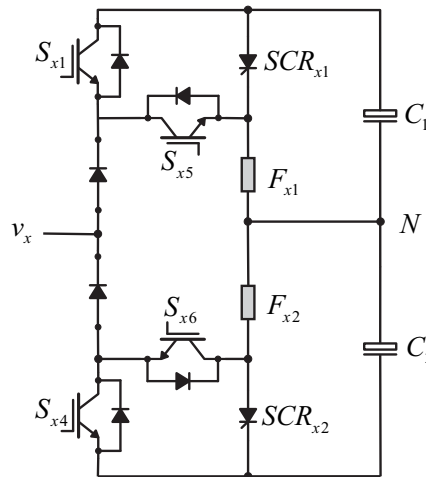
Figura 4.12: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x3} .



Fonte: O autor.

Por fim, a Figura 4.13 mostra o circuito resultante para o braço do retificador após uma falha nas chaves S_{x2} e S_{x3} . A Tabela 4.8 e a Figura 4.14 mostram os estados de chaveamento e a estratégia PWM para o braço em que ocorreu a falha, respectivamente.

Figura 4.13: Estrutura reconfigurada para o braço de um retificador ANPC de três níveis após uma falha de circuito aberto nas chaves S_{a2} e S_{a3} .



Fonte: O autor.

Tabela 4.8: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x2} e S_{x3} .

Estado	S_{x1}	S_{x4}	S_{x5}	S_{x6}
P	1	0	0	1
O	0	0	1	1
N	0	1	1	0

Fonte: O autor.

O retificador permanecerá operando com fluxo bidirecional de potência, para uma falha de circuito aberto nas chaves S_{x2} ou S_{x3} , utilizando a reconfiguração proposta na Seção 3.2.6.

4.2.5 Falha de circuito aberto em S_{x1} , S_{x2} , S_{x3} e S_{x4}

Caso ocorra uma falha de circuito aberto nas chaves S_{x1} , S_{x2} , S_{x3} e S_{x4} , o conversor poderá permanecer em funcionamento operando com fluxo de potência unidirecional, modificando apenas a estratégia PWM. O circuito equivalente para o braço em que ocorreu a falha é mostrado na Figura 4.15.

A Tabela 4.9, mostra os estados de chaveamento para o respectivo conversor. A modulação por largura de pulso para o braço reconfigurado é apresentada na Figura 4.16.

Figura 4.14: Estratégia PWM para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x2} e S_{x3} .

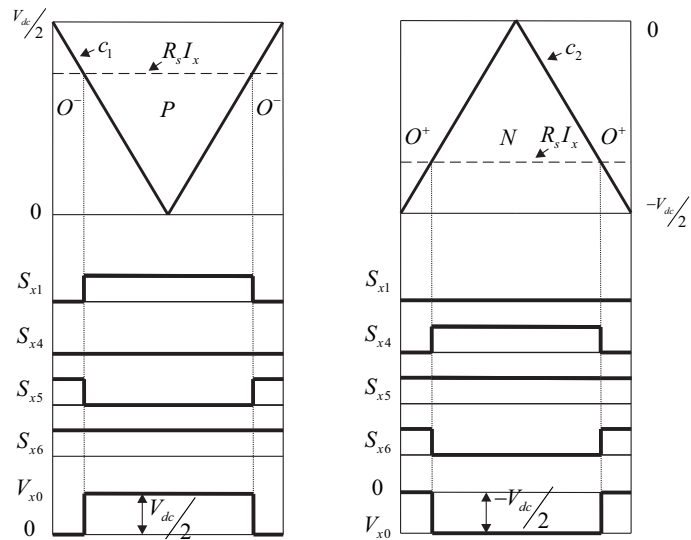
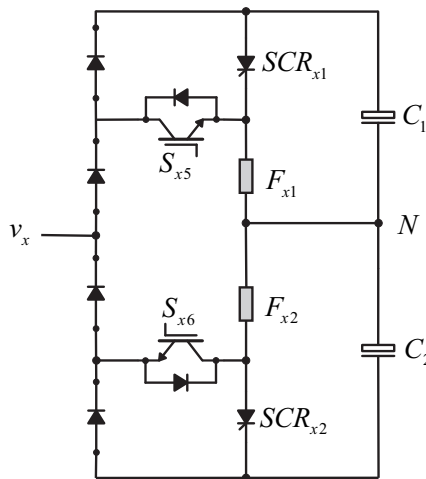


Figura 4.15: Estrutura reconfigurada para o braço de um retificador ANPC de três níveis após uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} .



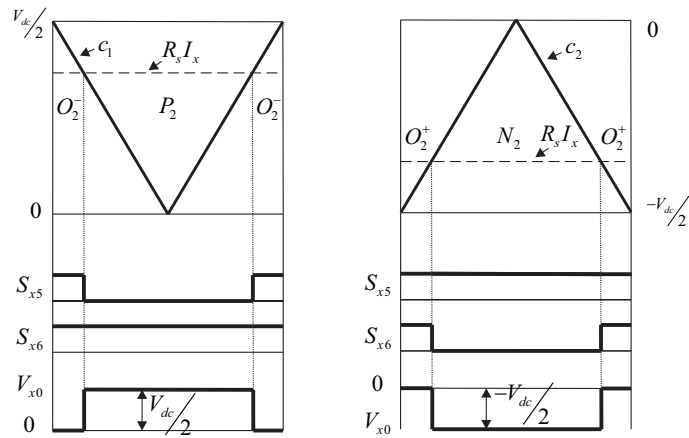
Fonte: O autor.

Tabela 4.9: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x1} , S_{x2} , S_{x3} e S_{x4} .

Estado	S_{x5}	S_{x6}
P	0	0
O	1	1
N	0	0

Fonte: O autor.

Figura 4.16: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} .



Fonte: O autor.

4.2.6 Falha de circuito aberto em S_{x5} e/ou S_{x6}

Considere uma falha de circuito aberto na chave de grampeamento S_{x5} , o retificador permanecerá em funcionamento modificando apenas a estratégia PWM. Para a correção de uma falha de circuito aberto na chave S_{x6} também é necessário apenas modificações na estratégia PWM do retificador. De forma similar, caso ocorra uma falha nas chaves S_{x5} e S_{x6} o retificador poderá permanecer em funcionamento após modificações em sua estratégia PWM. Assim, os circuitos equivalentes para o braço em que ocorreu a falha são mostrados nas Figuras 4.17(a), 4.17(b) e 4.17(c) para uma falha de circuito aberto nas chaves S_{x5} , S_{x6} e em ambas as chaves S_{x5} e S_{x6} , respectivamente.

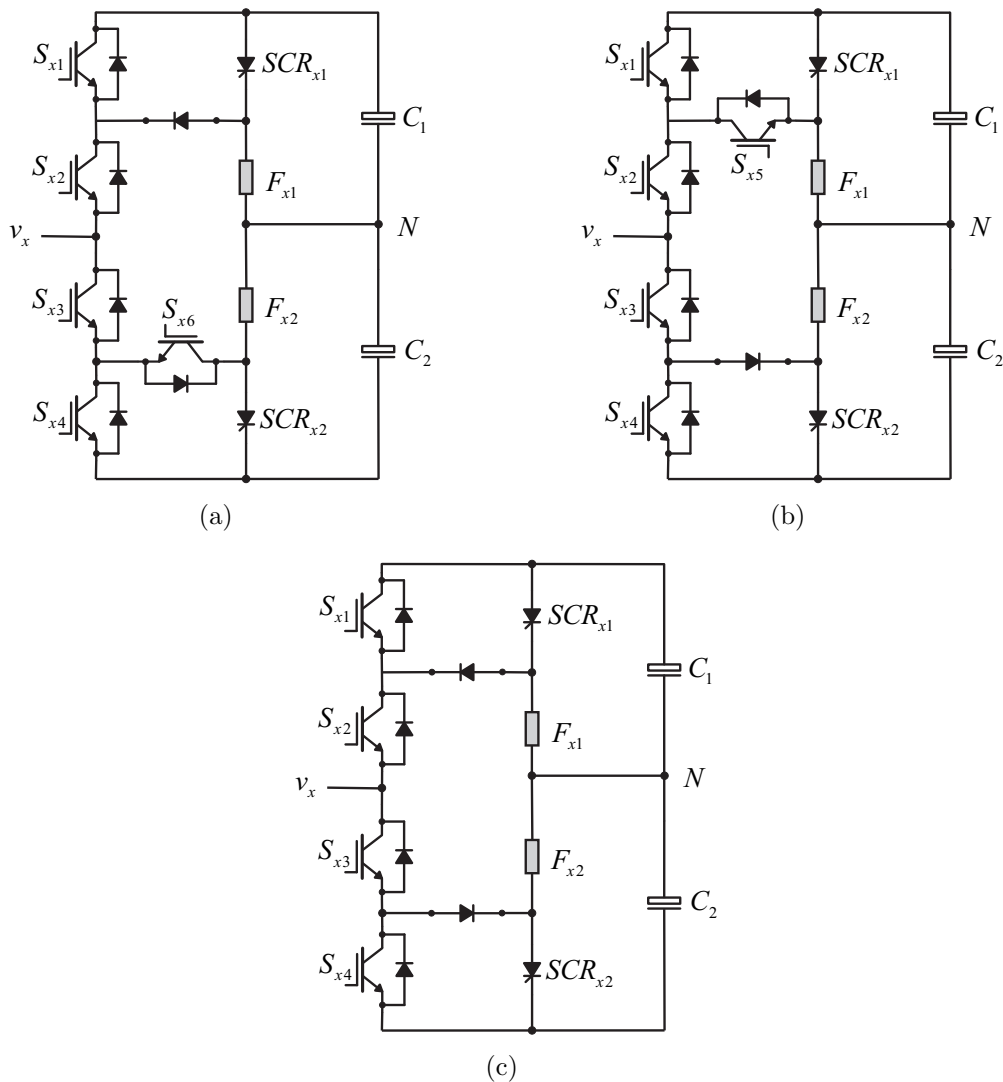
As Tabelas 4.10, 4.11 e 4.12, definem os estados possíveis para os interruptores de um braço do retificador para cada uma das falhas.

Tabela 4.10: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x5} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}	S_{x6}
P	1	1	0	0	1
O	1	0	1	0	1
N	0	0	1	1	0

Fonte: O autor.

Figura 4.17: Circuito resultante do braço do retificador ANPC de três níveis proposto operando de forma unidirecional durante uma falha de circuito aberto nas chaves: (a) S_{x5} ; (b) S_{x6} ; (c) S_{x5} e S_{x6} .



Fonte: O autor.

Tabela 4.11: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto na chave S_{x6} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}	S_{x5}
P	1	1	0	0	0
O	0	1	0	1	1
N	0	0	1	1	1

Fonte: O autor.

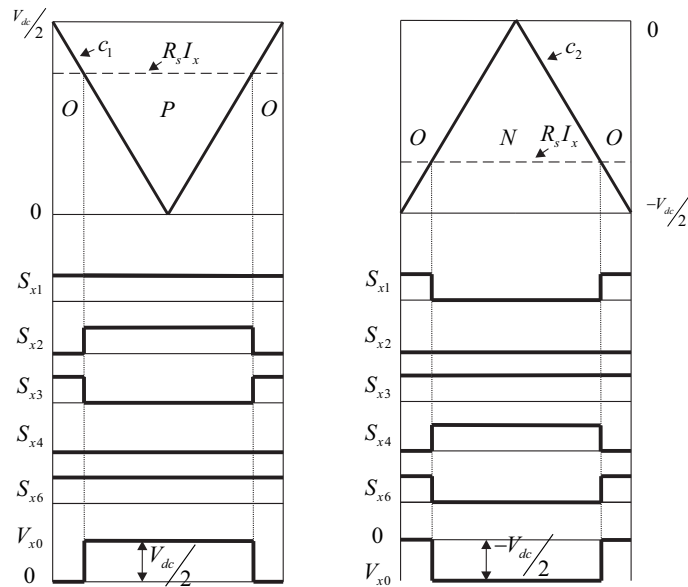
As estratégias PWMs para os braços reconfigurados são apresentadas nas Figuras 4.18, 4.19 e 4.20.

Tabela 4.12: Estados de chaveamento para o braço do retificador ANPC proposto, quando ocorre uma falha de circuito aberto nas chaves S_{x5} e S_{x6} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x4}
P	1	1	0	0
O	0	1	1	0
N	0	0	1	1

Fonte: O autor.

Figura 4.18: Estratégia PWM para o braço que ocorreu uma falha de circuito aberto na chave S_{x5} .



Fonte: O autor.

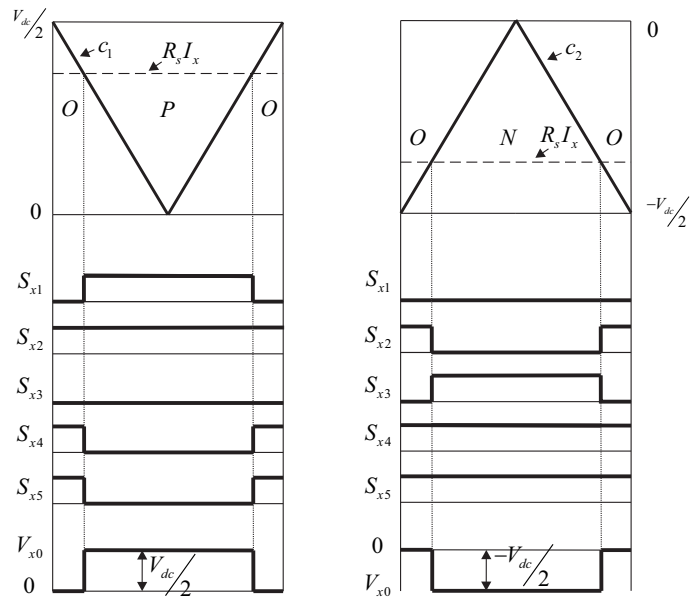
4.3 Detecção e identificação da falhas de circuito aberto

Considerando a operação unidirecional do conversor estudado, para falhas de circuito aberto nas chaves S_{x1} e/ou S_{x4} o comportamento do conversor permanece inalterado.

Já uma falha nas chaves S_{x2} , S_{x3} , S_{x5} e S_{x6} afetará o funcionamento normal do retificador. Para identificar o dispositivo defeituoso deve-se seguir os seguintes passos:

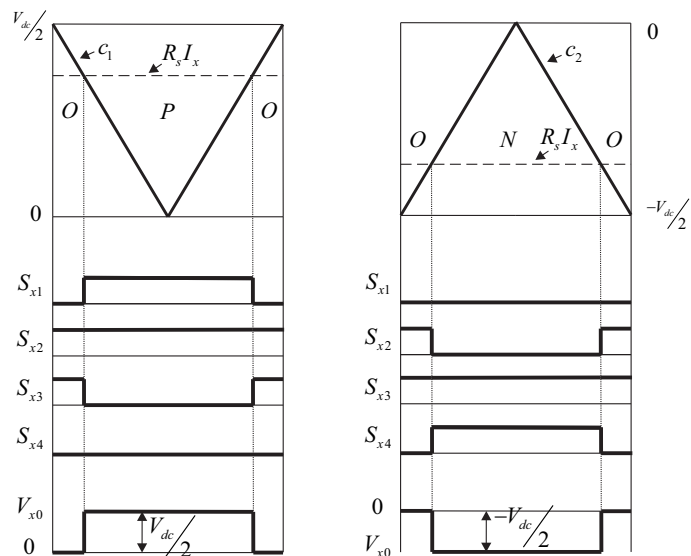
- Calcular o erro das correntes de entrada $e_x = i_x^* - i_x$ ($x = a, b, c$);
- Após a determinação do valor do erro, deve-se ser enviado um sinal de gatilho ligando as chaves S_{x2} , S_{x5} e S_{x6} e desligando as chaves S_{x1} , S_{x3} e S_{x4} se o valor do erro for positivo ou caso contrário, se o valor do erro for negativo, as chaves S_{x3} , S_{x5} e S_{x6} devem ser ligadas e as chaves S_{x1} , S_{x2} e S_{x4} devem ser desligadas;

Figura 4.19: Estratégia PWM para o braço que ocorreu uma falha de circuito aberto na chave S_{x6} .



Fonte: O autor.

Figura 4.20: Estratégia PWM para o braço que ocorreu uma falha de circuito aberto nas chaves S_{x5} e S_{x6} .



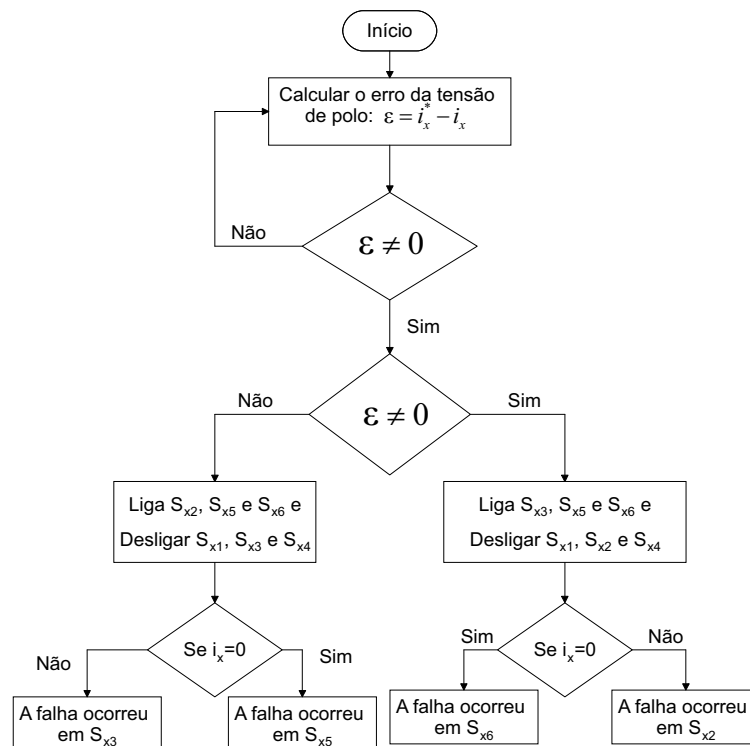
Fonte: O autor.

- Se o erro for positivo e o valor da corrente de entrada for próximo a zero, então a falha será na chave S_{x5} , já se o valor da corrente de entrada for maior ou menor que zero, assim a falha foi em S_{x3} ;
- Caso contrário, se o erro for negativo e o valor da corrente de entrada for próximo

a zero, assim, a falha será em S_{x6} , já se o valor da corrente de entrada for maior ou menor que zero, então a falha foi em S_{x2} .

O fluxograma do diagnóstico de falhas de circuito aberto no retificador ANPC de três níveis é mostrado na Figura 4.21.

Figura 4.21: Fluxograma do diagnóstico de falhas de circuito aberto no retificador ANPC de três níveis.



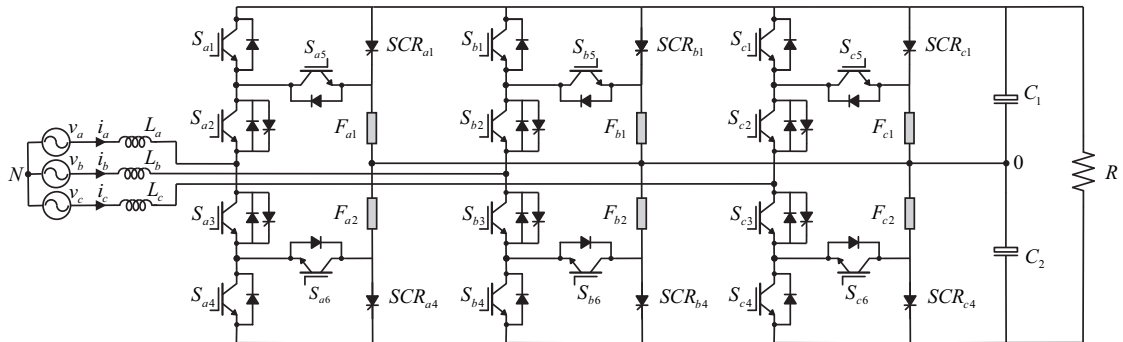
Fonte: O autor.

4.4 Resultados de simulações

O comportamento do retificador ANP estudado, Figura 4.22, o mesmo foi simulado utilizando o *software* PSIM, foi aplicada a técnica de controle OCC utilizando a estratégia PMW-2 e as falhas de circuito aberto ocorrem em $t = 0,44$ s nas chaves do braço a . Estes resultados são obtidos considerando os parâmetros da Tabela 4.13.

Nesta seção serão mostrados os resultados de simulação para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a4} . Os resultados de simulação para falhas em outras chaves são mostrados na Seção B.2.

Figura 4.22: Estrutura de um retificador ANPC de três níveis.



Fonte: O autor.

Tabela 4.13: Parâmetros utilizados nas simulações para o retificador ANPC.

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

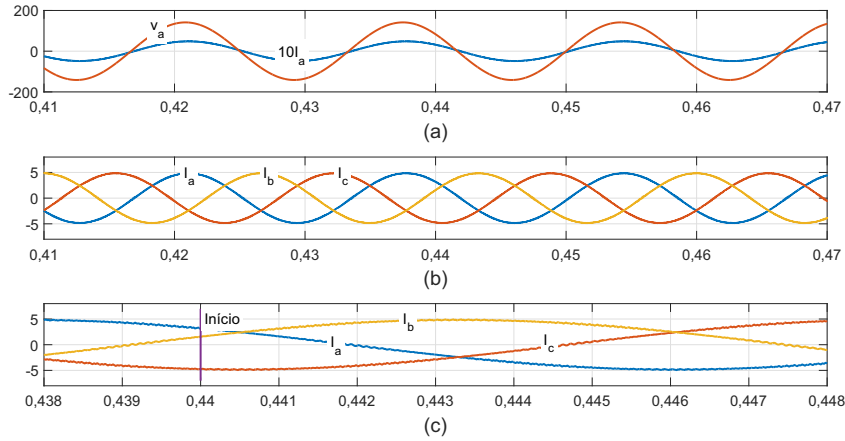
Fonte: O autor.

As Figuras 4.23, 4.25, 4.27 e 4.29 exibem, para o retificador ANPC de três níveis, a tensão e corrente de entrada, as correntes de entrada para as três fases e a ampliação das correntes de entrada no momento da ocorrência de uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a6} , respectivamente.

Já as Figuras 4.24, 4.26, 4.28 e 4.30 exibem, para o retificador ANPC de três níveis, a tensão entre os braços a e b do conversor, a tensão do barramento CC (V_{dc}) e a ampliação das correntes e as tensões nos capacitores do barramento CC (V_{C1} e V_{C2}) no momento da ocorrência de uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a6} , respectivamente.

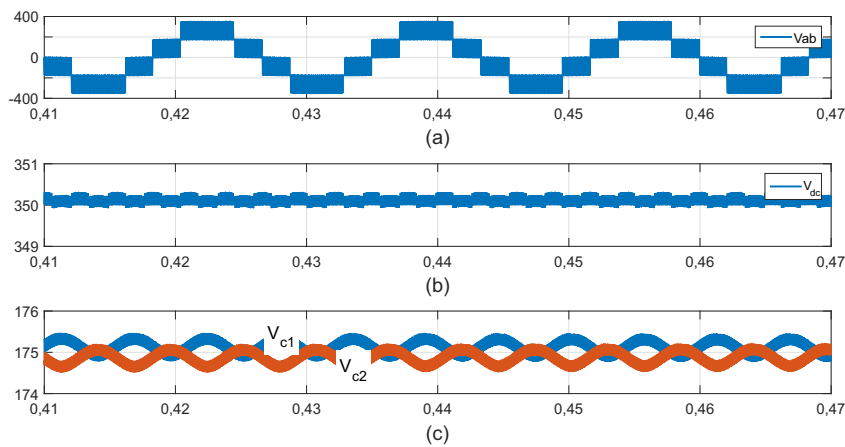
Pelas Figuras 4.23 e 4.24 pode-se perceber que, para o conversor operando com fluxo unidirecional de potência, uma falha de circuito aberto nas chaves S_{x1} e S_{x4} ($x = a, b, c$) não afetará o funcionamento normal do conversor.

Figura 4.23: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

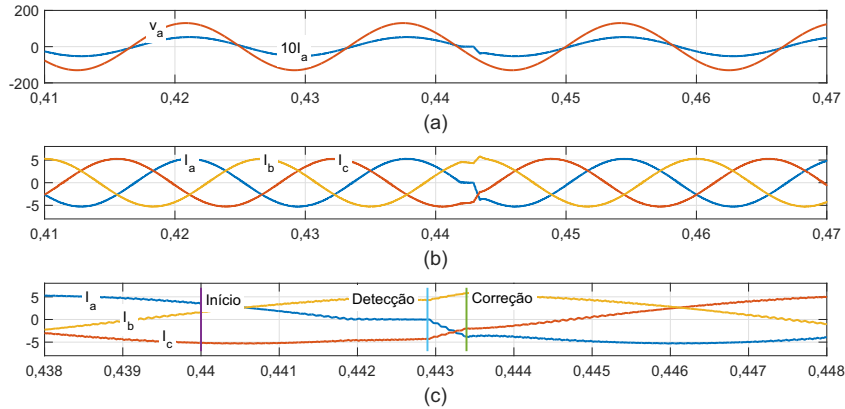
Figura 4.24: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

Já na Figura 4.25 é possível observar que, após uma falha de circuito aberto na chave S_{a2} , ocorre uma distorção nas correntes de entrada do retificador ANPC, e após a detecção e correção da falha, o conversor volta a sua operação normal. O algoritmo necessitou de $t = 1,03$ ms para detectar a falha, após a detecção foi imposto ao algoritmo um tempo de $t = 0,5$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

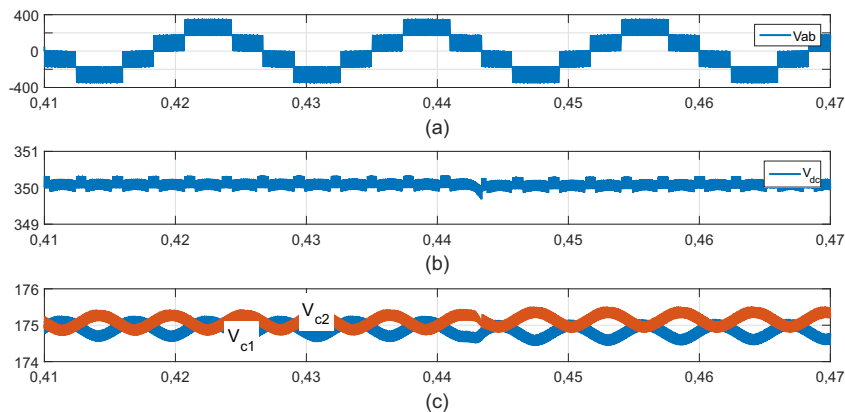
Figura 4.25: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a2} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a2} .



Fonte: O autor.

Pela Figura 4.26 é possível observar que as tensões entre fases não apresentam distorções aparentes. Na mesma Figura também é possível constatar uma pequena queda na tensão do barramento CC e um aumento do desequilíbrio das tensões dos capacitores do barramento no momento da execução do teste para a identificação da falha.

Figura 4.26: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a2} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).

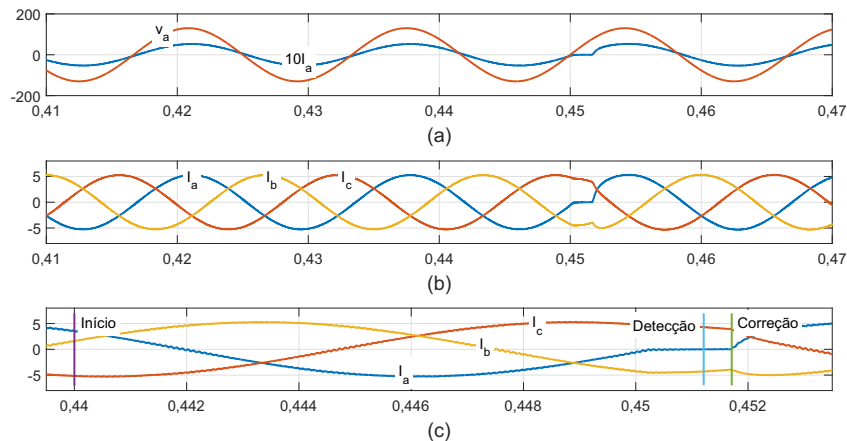


Fonte: O autor.

Já na Figura 4.27 é possível observar que, uma falha de circuito aberto na chave S_{a5} só afetará o funcionamento do retificador durante o início do semiciclo positivo das correntes de entrada do retificador ANPC, após a detecção e correção da falha, o conversor volta a sua operação normal. O algoritmo necessitou de $t = 0,97$ ms para detectar a falha, após a

detecção foi imposto ao algoritmo um tempo de $t = 0,5$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

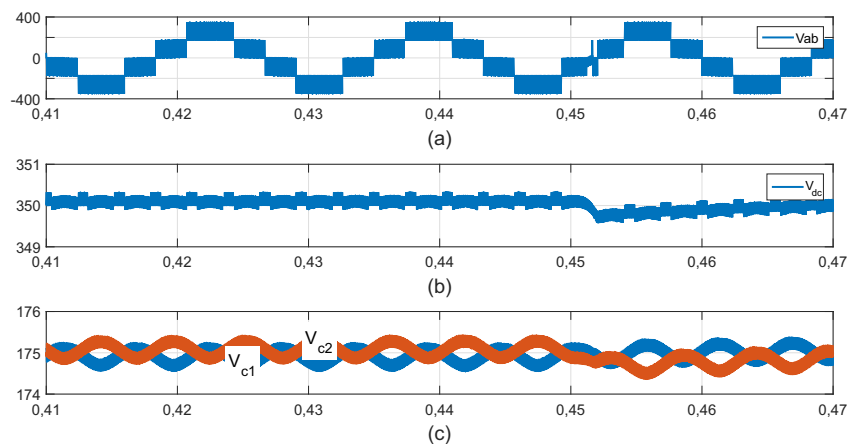
Figura 4.27: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Na Figura 4.28 percebe-se que após uma falha de circuito aberto nas chaves S_{a5} ocorre uma queda na tensão do barramento CC, porém após a correção da falha a tensão tende a retornar a seu estado inicial antes da falha.

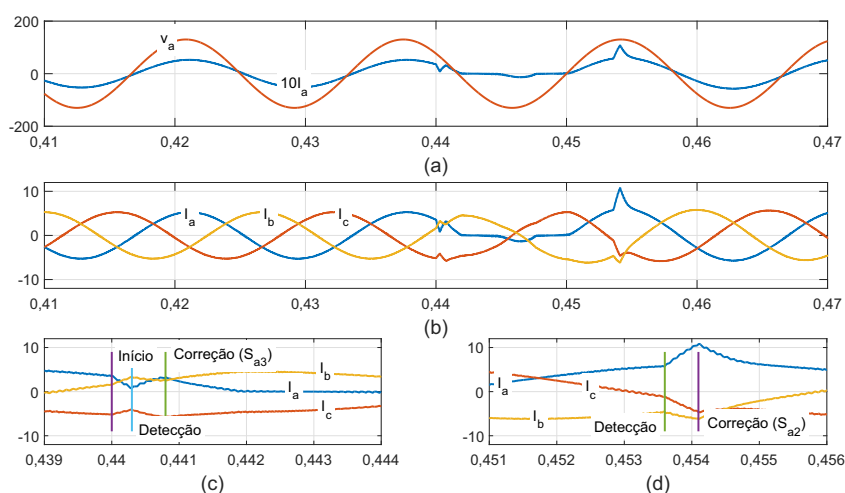
Figura 4.28: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

Já na Figura 4.29 é possível observar que, uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , para o retificador operando com sentido unidirecional de potência, não afetará o funcionamento do conversor. Desta forma, não é necessário a detecção/correção da falha, entretanto, uma falha de circuito aberto nas chaves S_{a2} e S_{a3} prejudicará o funcionamento do conversor. Inicialmente foi detectada e corrigida a falha na chave S_{a3} , após um instante de tempo, foi detectada e corrigida a falha na chave S_{a2} . Após a correção da segunda falha detectada, o conversor retornou a sua operação normal. Foi fixado um tempo de 12,8 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

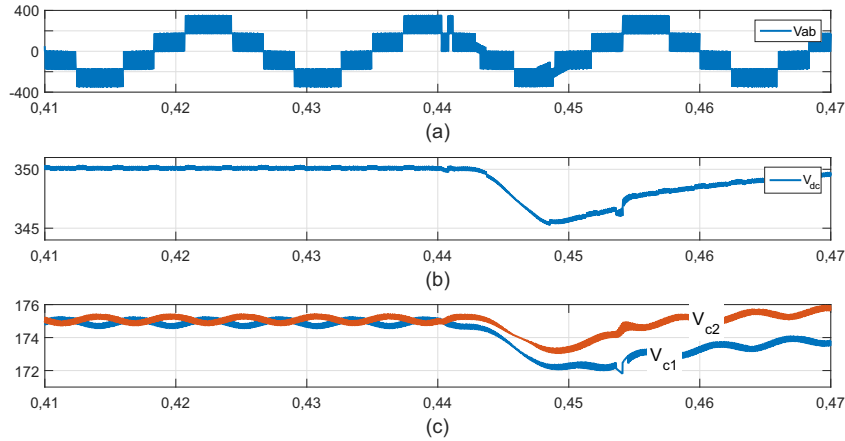
Figura 4.29: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a3} ; (d) Ampliação das correntes na carga durante correção da falha na chave S_{a2} .



Fonte: O autor.

Pela Figura 4.30 observa-se que, o inversor continua operando com todos os níveis, também é possível observar uma grande queda na tensão do barramento CC no intervalo entre a correção da primeira e segunda falha detectada. Porém, após a correção da segunda falha a tensão tende a voltar a seu estado inicial antes da falha.

Figura 4.30: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

4.5 Resultados experimentais

O retificador ANPC, Figura 4.22, foi implementado experimentalmente utilizando DSP, estratégia de controle OCC e fluxo de potência unidirecional. Durante os experimentos foi utilizado a modulação por lagura de pulso PWM-2. Para simular as falhas de circuito aberto, o sinal de comando das chaves foi desligado de forma aleatória. Os pulsos indicam o momento da detecção e identificação/correção da falha. Estes resultados são obtidos considerando seguintes parâmetros:

Tabela 4.14: Parâmetros utilizados nos resultados experimentais

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

Nesta seção serão mostrados os resultados experimentais para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a4} . Resultados experimentais para falhas de circuito aberto no retificador ANPC em outras chaves são mostrados na Seção C.2.

As Figuras 4.31, 4.32 e 4.33 exibem, respectivamente, correntes de entrada para as três fases, a tensão entre duas fases (V_{ab}), as tensões dos capacitores do barramento CC (V_{C1} e V_{C2}), para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} do retificador ANPC de três níveis.

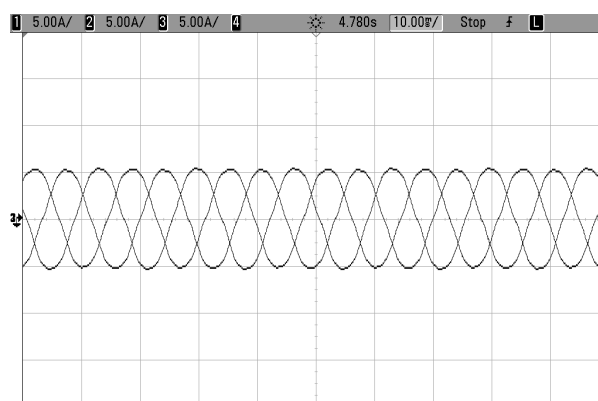
As Figuras 4.34, 4.37 e 4.40, exibem as correntes de entrada para as três fases e a ampliação das respectivas correntes, para uma falha de circuito aberto nas chaves S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a4} , respectivamente.

Já as Figuras 4.35, 4.38 e 4.41 mostram a tensão entre duas fases do retificador (V_{ab}) e a ampliação da respectiva tensão, para uma falha de circuito aberto nas chaves S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a4} , respectivamente.

Por fim, as Figuras 4.36, 4.39 e 4.42 é possível observar as tensões dos capacitores do barramento CC (V_{C1} e V_{C2}) e a ampliação das respectivas tensões, para uma falha de circuito aberto nas chaves S_{a2} , S_{a5} e S_{a1} , S_{a2} , S_{a3} e S_{a4} , respectivamente.

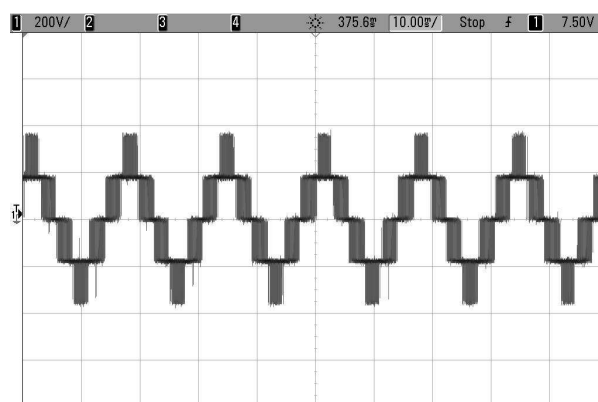
Nas Figuras 4.31, 4.32 e 4.33 é possível perceber que, para o retificador operando com fluxo unidirecional de potência, uma falha de circuito aberto em S_{a1} e S_{a4} , não afetará o funcionamento normal do conversor.

Figura 4.31: Resultado experimental para as correntes de entrada nas três fases do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} .



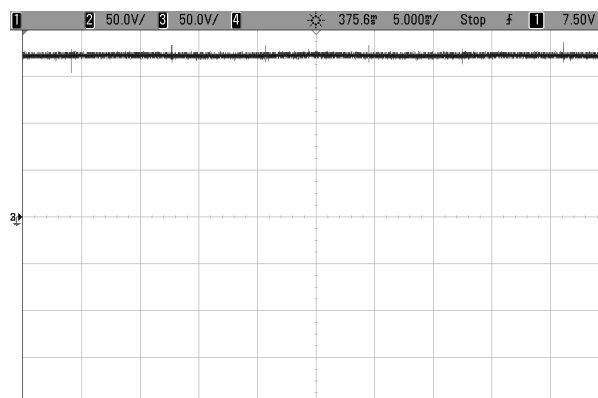
Fonte: O autor.

Figura 4.32: Resultado experimental para a tensão entre as fases a e b (V_{ab}) do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} .



Fonte: O autor.

Figura 4.33: Resultado experimental para tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} .

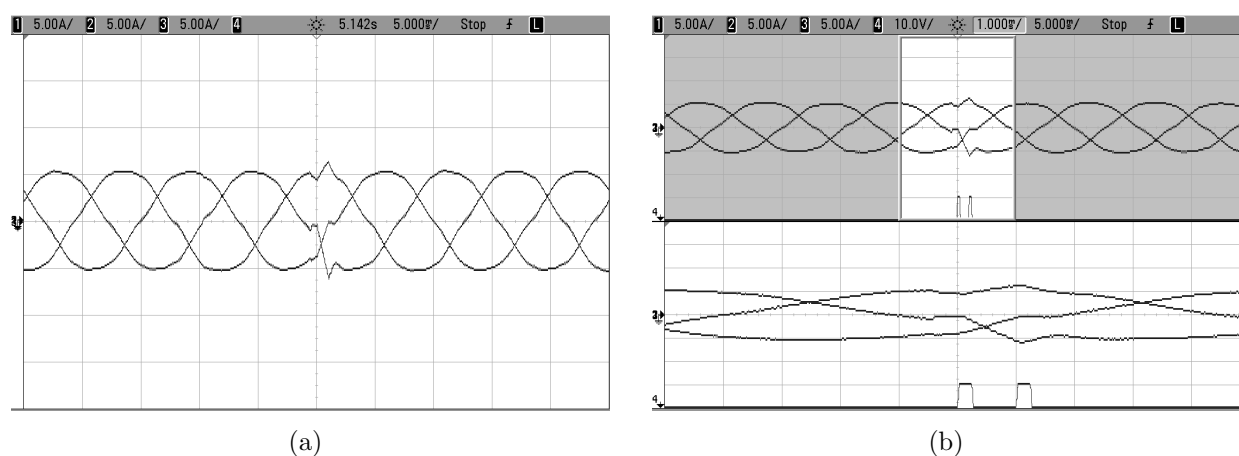


Fonte: O autor.

Já na Figura 4.34 é possível observar que, após uma falha de circuito aberto na chave S_{a2} , ocorre uma distorção nas correntes de entrada do retificador ANPC, e após a detecção e correção da falha, o conversor volta a sua operação normal. Após a detecção foi imposto ao algoritmo um tempo de 0,5 ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

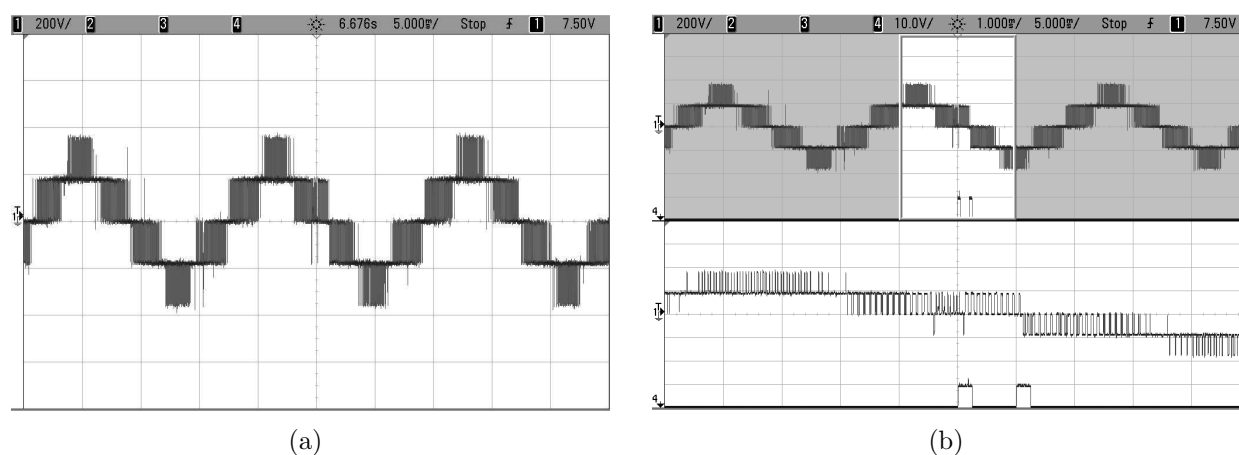
Pela Figura 4.35, assim como no resultado de simulação, é possível observar que, para uma falha de circuito aberto na chave S_{a2} , as tensões entre fases não apresentam distorções aparentes nas tensões entre fases.

Figura 4.34: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

Figura 4.35: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



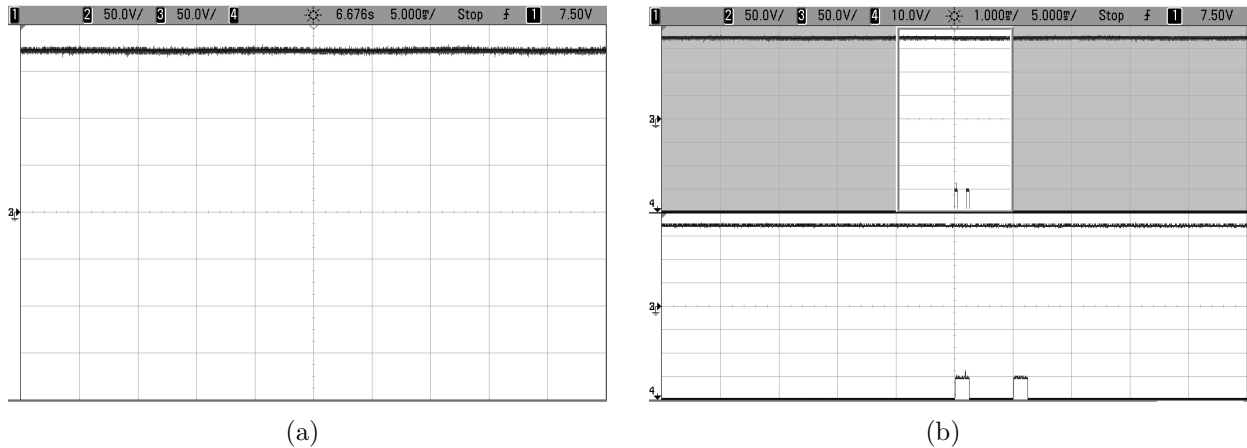
Fonte: O autor.

Já na Figura 4.36, diferentemente do resultado de simulação, não é possível constatar alterações da tensão do barramento CC durante uma falha de circuito aberto na chave S_{a2} .

Na Figura 4.37 é possível observar que, uma falha de circuito aberto na chave S_{a5} provocará distorções nas correntes de entrada durante o início do semiciclo positivo das correntes de entrada do retificador ANPC, após a detecção e correção da falha, o conversor volta a sua operação normal. Após a detecção foi imposto ao algoritmo um tempo de 0,5 ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser

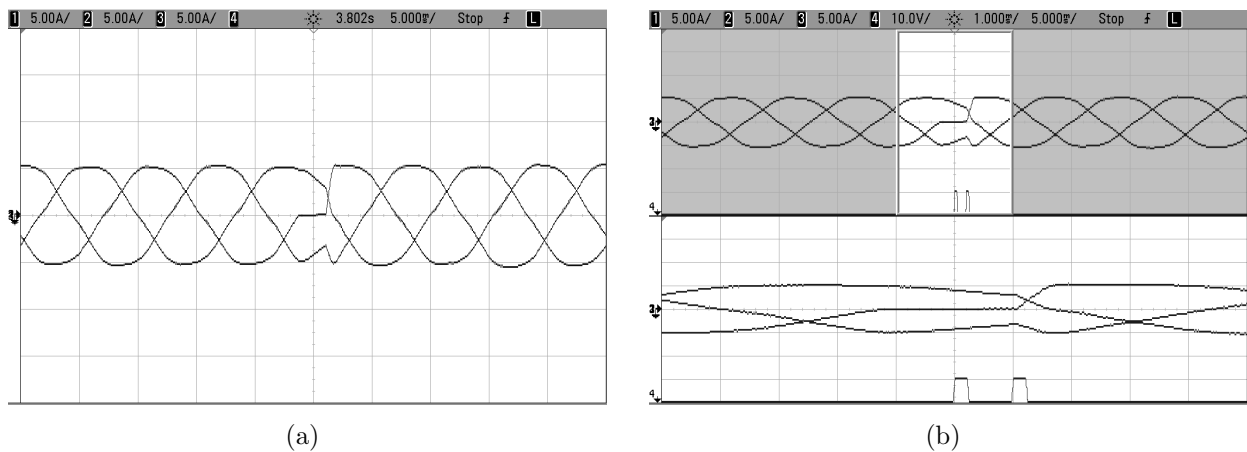
efetuado de forma correta.

Figura 4.36: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

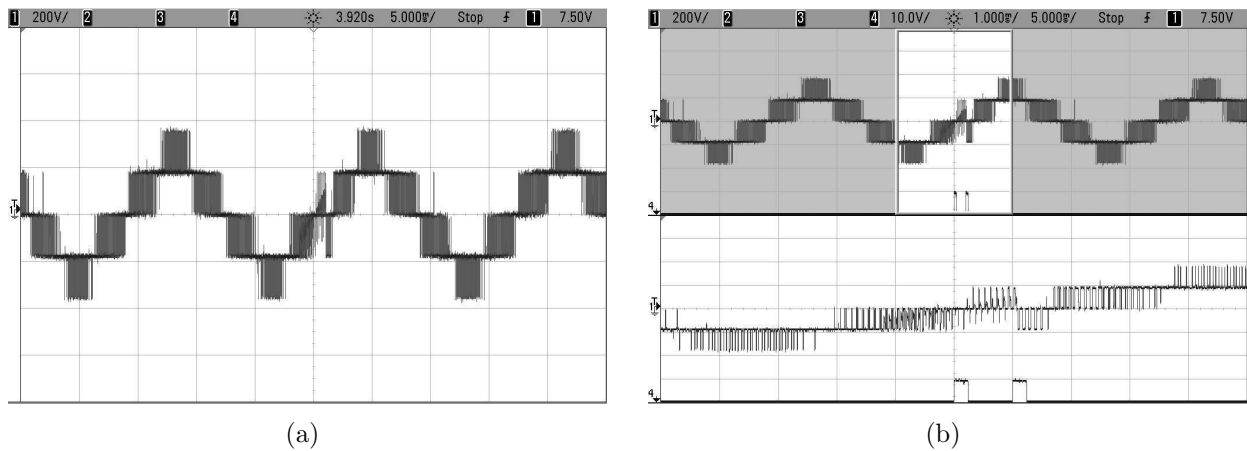
Figura 4.37: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

Na Figura 4.38 pode-se observar distorções nas tensões entre as fases a e b do retificador (V_{ab}) no momento de uma falha na chave S_{a5} , porém, após a correção da falha o retificador retorna a sua operação normal.

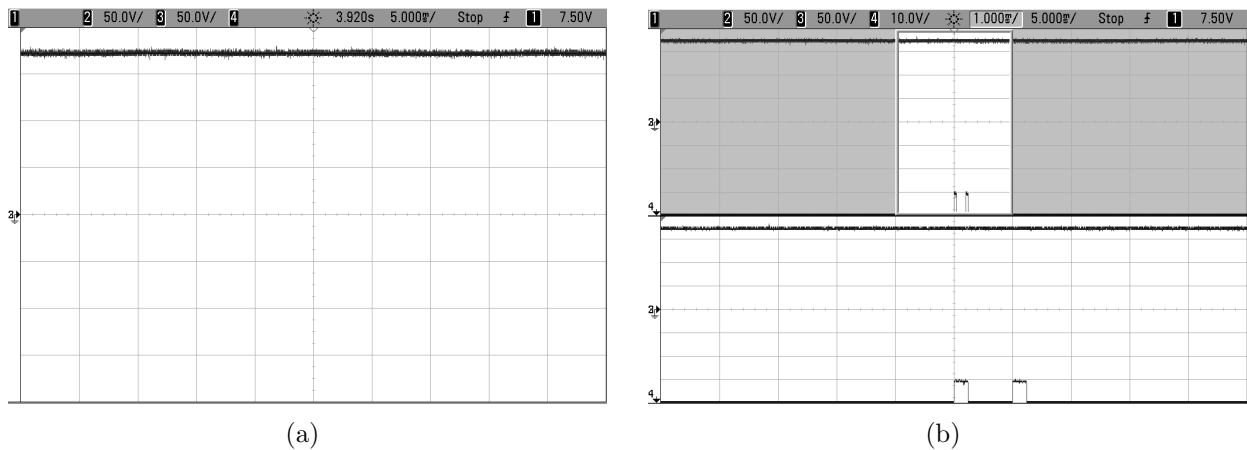
Figura 4.38: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



Fonte: O autor.

Na Figura 4.39 também não é possível constatar alterações do barramento CC durante uma falha de circuito aberto na chave S_{a5} .

Figura 4.39: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.

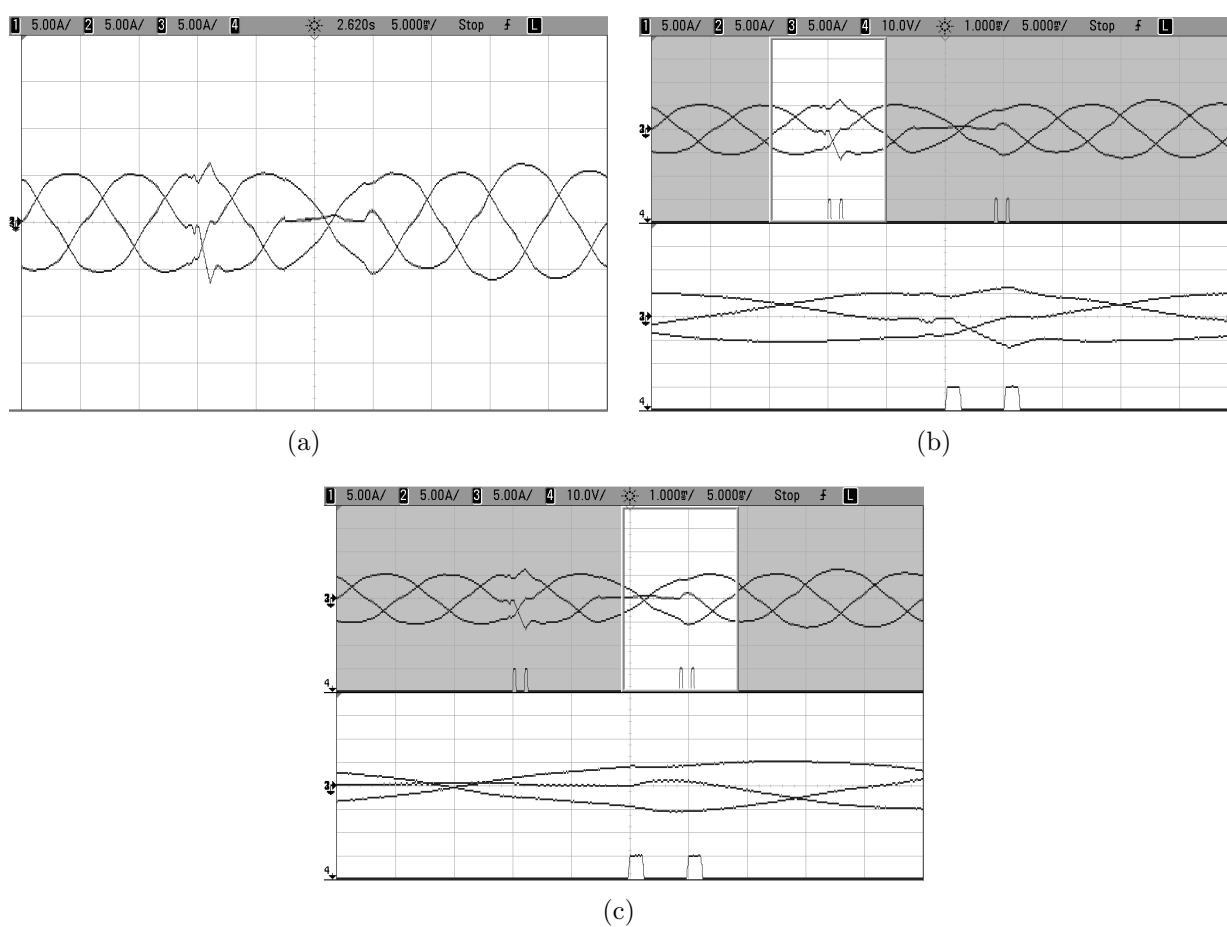


Fonte: O autor.

Já na Figura 4.29 é possível observar a ocorrência de uma falha de circuito aberto em quatro chaves do retificador, S_{a1} , S_{a2} , S_{a3} e S_{a4} . Uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , para o retificador operando com sentido unidirecional de potência, não afetará o funcionamento do conversor, desta forma, não é necessário a detecção/correção da falha, entretanto, uma falha de circuito aberto nas chaves S_{a2} e S_{a3} prejudicará o funcionamento

do conversor. Inicialmente foi detectada e corrigida a falha na chave S_{a2} . Após um instante de tempo, foi detectada e corrigida a falha na chave S_{a3} , após a correção da segunda falha detectada, o conversor retornou a sua operação normal. Foi fixado um tempo de 12,8 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

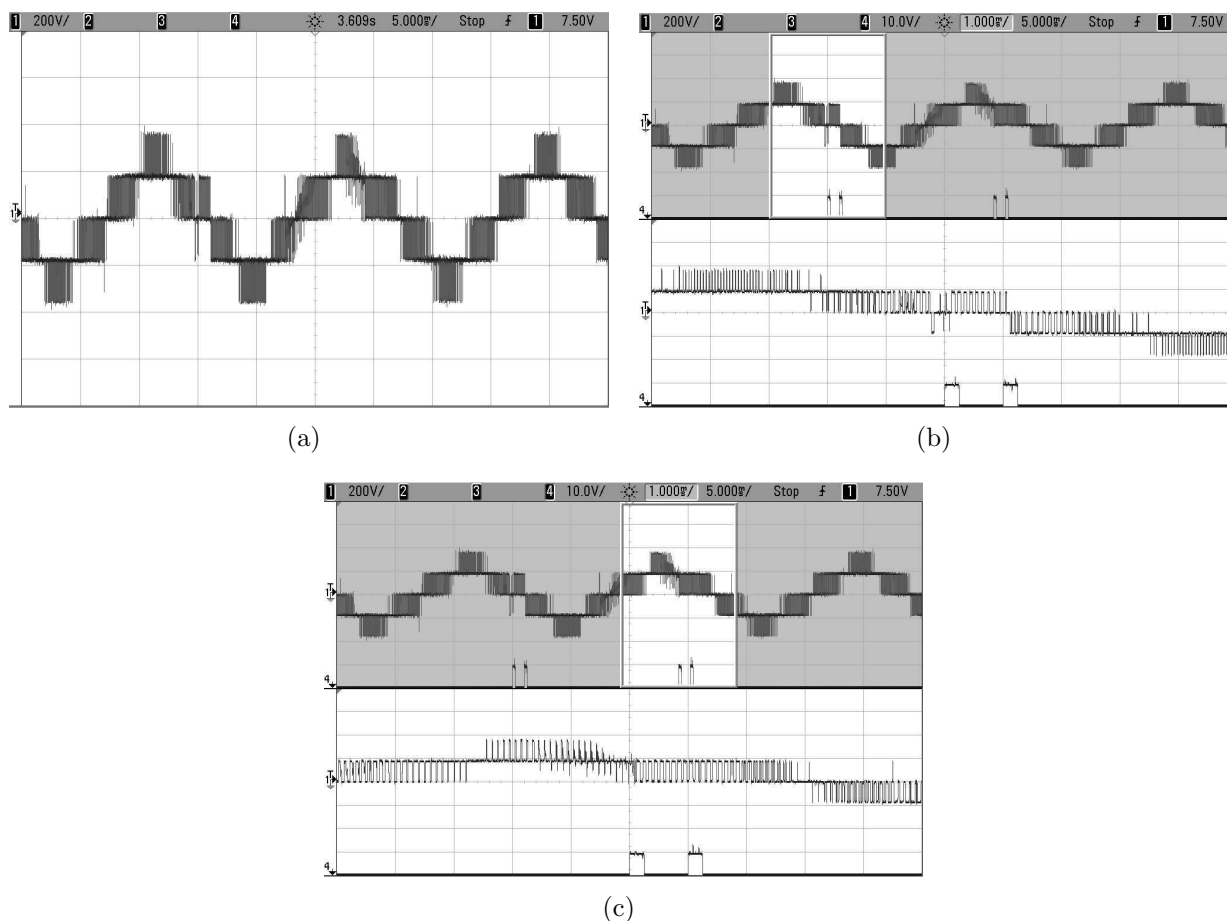
Figura 4.40: Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da primeira falha; (c) Ampliação das correntes de entrada no instante da segunda falha.



Fonte: O autor.

Pela Figura 4.30 é possível observar distorções na tensão entre as fases a e b (V_{ab}), entretanto, após da correção das falhas o retificador retorna a operação normal e com todos os níveis.

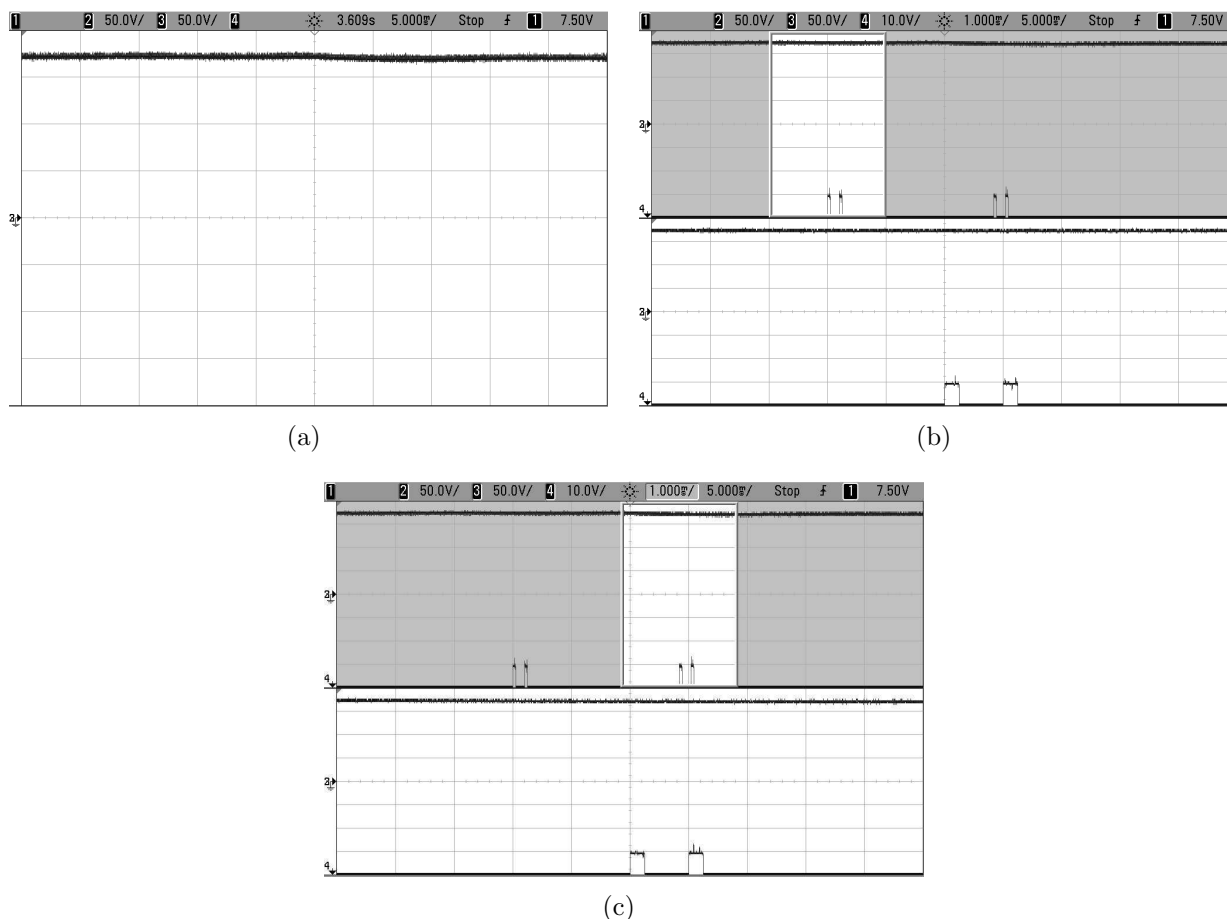
Figura 4.41: Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão entre as fases a e b (V_{ab}); (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da segunda falha.



Fonte: O autor.

Na Figura 4.42 é possível observar uma pequena queda na tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) durante a falha.

Figura 4.42: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} , S_{a2} , S_{a3} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



Fonte: O autor.

4.6 Conclusão

Neste capítulo foram mostradas e discutidas falhas de circuito aberto nas chaves do retificador ANPC de três níveis. Foi demonstrado que quando ocorre uma falha de circuito aberto nas chaves S_{x1} e S_{x4} o funcionamento do retificador não será afetado, quando o mesmo estiver operando com fluxo de potência com sentido unidirecional. Foi realizado a análise de doze condições de falhas e foram apresentados circuitos para correção de cada uma das falhas estudadas.

Também foi estudado um método para detectar a chave defeituosa. Após a identificação

da falha é possível migrar da configuração defeituosa para uma nova configuração na qual a falha foi corrigida.

5

Falhas de curto-circuito no conversor ANPC

5.1 Introdução

Este capítulo abordará as falhas de curto-circuito para o conversor com diodos grampeadores ativos (ANPC) de três níveis operando como inversor ou retificador. Será comentada estruturas de reconfigurações, as quais, permitem que o sistema continue funcionando mesmo após uma falha de curto-circuito em qualquer uma das chaves do conversor.

Uma falha de curto-circuito pode ser causada por uma tensão errada de gatilho (que pode ser causada por um mau funcionamento do sistema de acionamento), falha na tensão de alimentação, uma perturbação de dv/dt ou por uma falha intrínseca (que pode ser causado por um excesso de tensão ou de temperatura) (Lu e Sharma, 2007). De um modo geral, quando ocorre uma falha de curto-circuito, o sistema tem que ser parado para garantir segurança, pois, ocorre um curto-circuito do capacitor superior ou inferior do barramento CC, causando, assim, uma elevada corrente que pode danificar outras partes do sistema. Para evitar esta situação são necessários componentes adicionais, tais como disjuntores ou fusíveis (Ku et al., 2012). Assim, a identificação de uma possível falha e a operação durante condição de falha é de suprema importância.

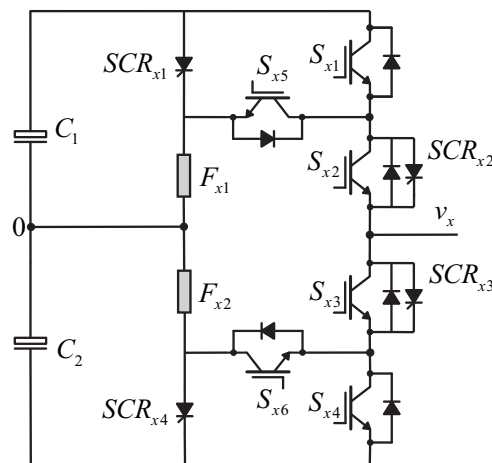
As falhas de curtos-circuitos no conversor ANPC consideradas neste trabalho, são as provocadas quando uma ou mais chaves de potência permanece sempre em condução, inde-

pendentemente do seu sinal de gatilho.

Neste capítulo será utilizada a mesma estrutura do conversor ANPC modificado já discutida anteriormente, Figura 5.1. As vantagens imediatas desta estrutura são permitir o funcionamento do conversor e evitar danos ao mesmo, devido ao curto-circuito de um dos capacitores do barramento CC provocado por uma falha de curto-circuito em uma das chaves do conversor.

Desta forma, serão analisadas técnicas para compensar as falhas de curto-circuito que ocorrem nos dispositivos de potência do conversor e técnicas para detecção de falhas no conversor com diodos grampeadores ativo (ANPC) operando como inversor ou retificador, Figura 5.1.

Figura 5.1: Braço do conversor ANPC de três níveis proposto.



Fonte: O autor.

5.2 Capacidade de tolerância a falhas de curto-circuito do conversor ANPC

As estratégias de correção de falhas de curto-circuito analisadas nesta seção podem ser aplicadas ao conversor ANPC de três níveis operando como inversor ou retificador.

Para as falhas de curto-circuito, as possíveis condições de falhas estudadas neste trabalho, considerando $x = a, b, c$, podem ser divididas em:

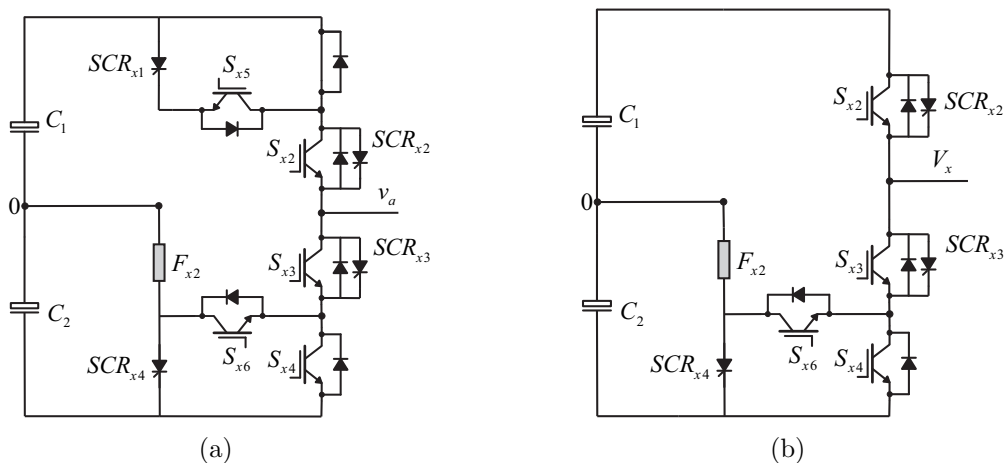
1. Falha de curto-circuito em S_{x1} ou S_{x4} ;

2. Falha de curto-circuito em S_{x1} e S_{x5} ou S_{x4} e S_{x6} ;
3. Falha de curto-circuito em S_{x2} ou S_{x3} ;
4. Falha de curto-circuito em S_{x5} ou S_{x6} .

5.2.1 Falha de curto-circuito em S_{x1} ou S_{x4}

Uma falha de curto-circuito na chave S_{x1} provocará o curto-circuito do capacitor superior do barramento CC através das chaves S_{x1} e S_{x5} durante os estados de chaveamento 0_1^+ e 0_2^+ , resultado na ruptura do fusível F_{x1} . Após a ruptura do fusível, a chave S_{x5} deverá ser desligada e como o curto-circuito do barramento CC pode provocar a ruptura das chaves S_{x1} e S_{x5} e conseqüentemente sua abertura, então deve ser aplicado um sinal de gatilho ligado o SCR_{x1} . O circuito resultante para braço do conversor que ocorreu uma falha na chave S_{x1} é mostrado na Figura 5.2(a), o mesmo circuito é mostrado de forma simplificado na Figura 5.2(b).

Figura 5.2: Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x1} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Desta forma, o braço defeituoso do conversor passará a operar com apenas duas células de comutação: a célula 1 é formada pelas chaves S_{x2} - S_{x3} , e a célula 2 é composta por S_{x4} - S_{x6} . Os estados de chaveamento do conversor são mostrados na Tabela 5.1.

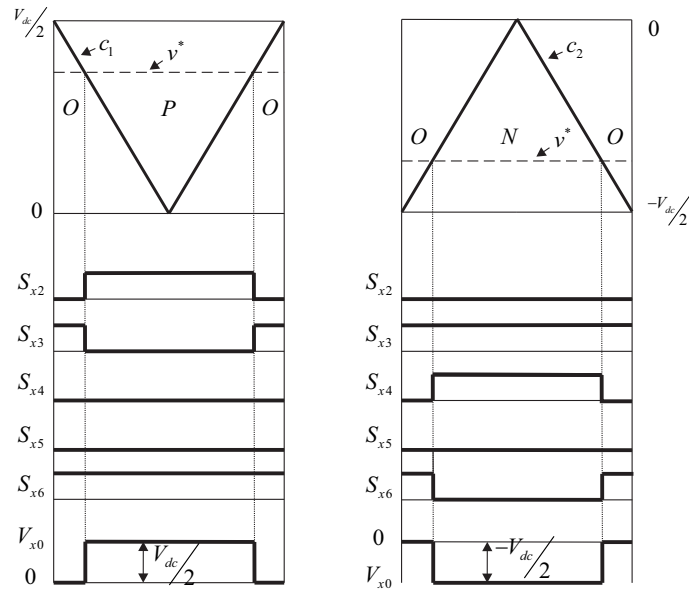
A modulação por largura de pulso para o braço reconfigurado é apresentada na Figura 5.3.

Tabela 5.1: Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito na chave S_{x1} .

Estado	S_{x2}	S_{x3}	S_{x4}	S_{x6}
P	1	0	0	1
O	0	1	0	1
N	0	1	1	0

Fonte: O autor.

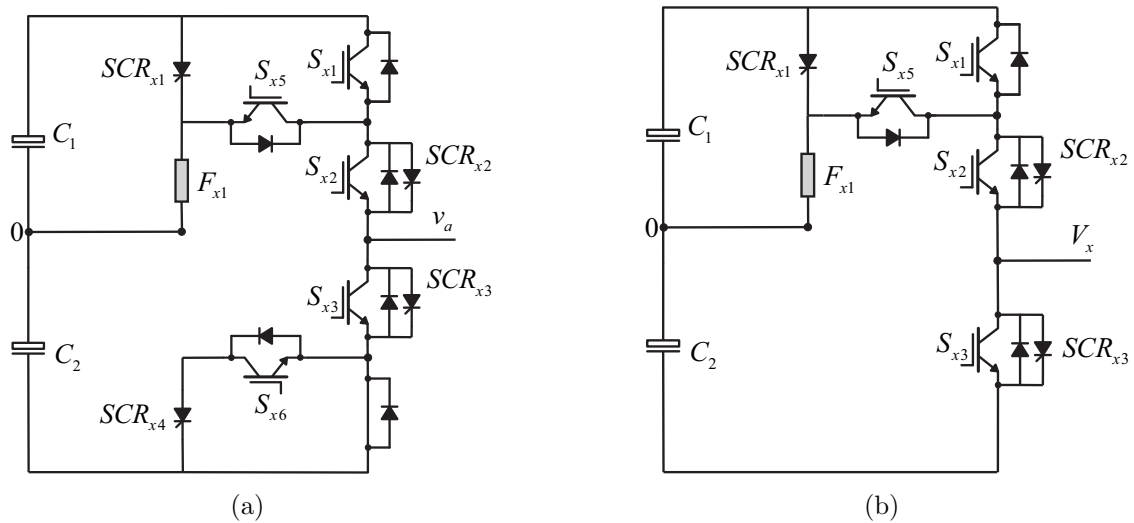
Figura 5.3: Estratégia PWM para o braço quando ocorre uma falha de curto-circuito na chave S_{x1} .



Fonte: O autor.

Uma falha de curto-circuito na chave S_{x4} provocará o curto-circuito do capacitor inferior do barramento CC através das chaves S_{x4} e S_{x6} durante os estados de chaveamento 0_1^- e 0_2^- , resultado na ruptura do fusível F_{x2} . Após a ruptura, do fusível a chave S_{x6} deverá ser desligada e para garantir a continuidade da condução o SCR_{x4} deve ser ligado. O circuito resultante para braço do conversor que ocorreu uma falha de curto-circuito na chave S_{x4} é mostrado na Figura 5.4(a). O mesmo circuito é mostrado de forma simplificada na Figura 5.4(b), e os estados de chaveamento para o braço em que ocorreu a falha são mostrados na Tabela 5.2.

Figura 5.4: Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x4} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Tabela 5.2: Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito na chave S_{x4} .

Estado	S_{x1}	S_{x2}	S_{x3}	S_{x5}
P	1	1	0	0
O	0	1	0	1
N	0	0	1	1

Fonte: O autor.

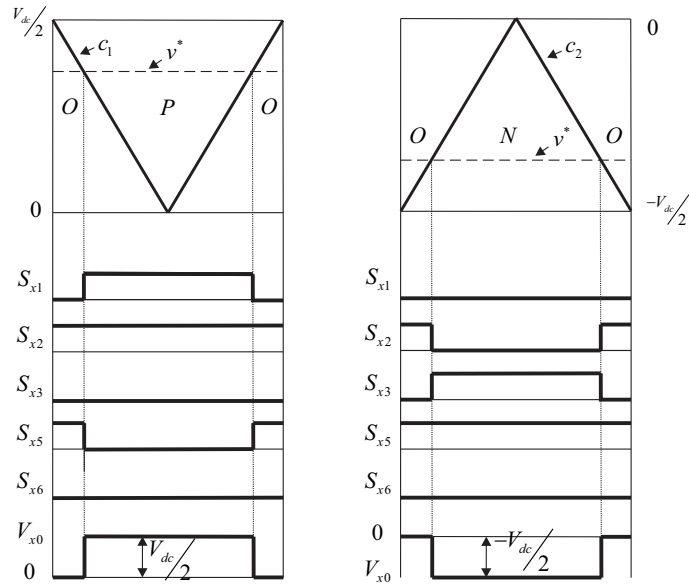
A estratégia PWM para o braço reconfigurado é apresentada na Figura 5.5.

5.2.2 Falha de curto-circuito em S_{x1} e S_{x5} ou S_{x4} e S_{x6}

Uma falha de curto-circuito nas chaves S_{x1} e S_{x5} provocará o curto-circuito do capacitor superior do barramento CC, ocorrendo, assim, a ruptura do fusível F_{x1} . Após a ruptura do fusível, deve-se aplicado um sinal de gatilho ligando o SCR_{x1} . O circuito reconfigurado possibilita obtenção de todos os níveis de tensão, o circuito resultante para o braço que ocorreu a falha é o mesmo do mostrado na Figura 5.2(b) e os estados de chaveamento para braço defeituoso são mostrados na Tabela 5.1.

De forma similar, para uma falha de curto-circuito nas chaves S_{x4} e S_{x6} provocará o curto-circuito do capacitor inferior do barramento CC, ocorrendo, assim, a ruptura do fusível F_{x2} . Após a ruptura do fusível, o SCR_{x4} deve ser ligado, o circuito resultante para o braço que

Figura 5.5: Estratégia PWM para o braço quando ocorre uma falha de curto-circuito na chave S_{x4} .



Fonte: O autor.

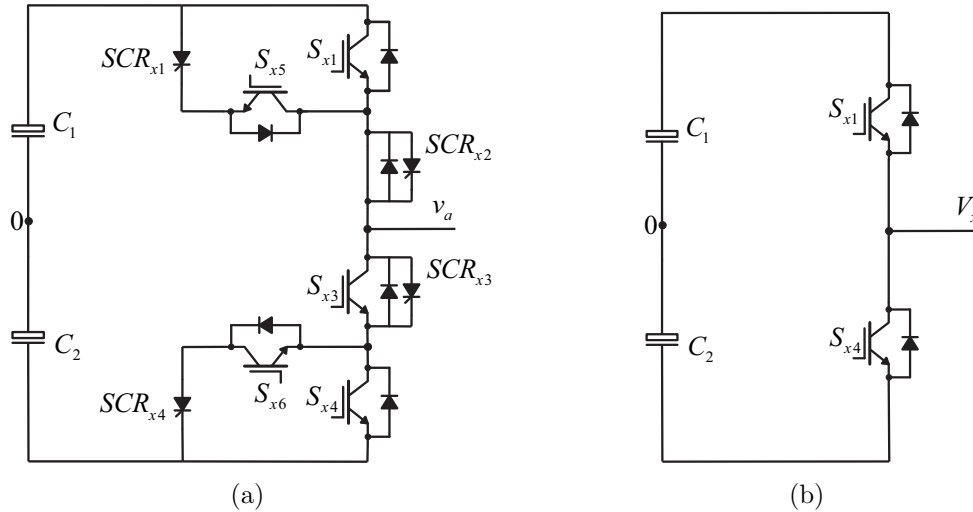
ocorreu a falha é o mesmo do mostrado na Figura 5.4(b) e os estados de chaveamento para braço defeituoso são mostrados na Tabela 5.2.

5.2.3 Falha de curto-circuito em S_{x2} ou S_{x3}

Considerando uma falha de curto-circuito na chave S_{x2} , ela pode provocar o curto-circuito do capacitor inferior do barramento CC através do diodo presente na chave S_{x5} e das chaves S_{x2} , S_{x3} e S_{x4} durante os estados de chaveamento N_1 e N_2 , resultado na ruptura do fusível F_{x1} , ou o curto-circuito do capacitor superior do barramento CC através das chaves S_{x1} , S_{x2} e S_{x3} e do diodo presente na chave S_{x6} durante o estado de chaveamento O_2^- , resultado na ruptura do fusível F_{x2} . Inicialmente, deve-se efetuar a ruptura do fusível através de SCR_{x1} enviado um sinal de gatilho ligando SCR_{x1} . Após a ruptura do fusível F_{x1} deve ser enviado um sinal de gatilho desligando SCR_{x1} , depois do tempo de abertura do SCR_{x1} , deve-se enviar um sinal de gatilho ligando SCR_{x4} , efetuando, assim, a ruptura do fusível F_{x2} . Posteriormente à ruptura do fusível F_{x2} , deve ser enviado um sinal de gatilho desligando SCR_{x4} . Após o tempo de abertura do SCR_{x4} , as chaves S_{x5} e S_{x6} devem ser desligadas e deve ser aplicado um sinal de gatilho ligado a chave S_{x3} , o SCR_{x2} e o SCR_{x3} . O circuito resultante para o braço que ocorreu uma falha de curto-circuito na chave S_{x2} é mostrado

na Figura 5.6(a), o mesmo circuito é mostrado de forma simplificada na Figura 5.6(b) e os estados de chaveamento para o braço em que ocorreu a falha são mostrados na Tabela 5.3.

Figura 5.6: Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x2} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

Tabela 5.3: Estados de chaveamento para o braço do conversor ANPC proposto, quando ocorre uma falha de curto-circuito nas chaves S_{x2} ou S_{x3} .

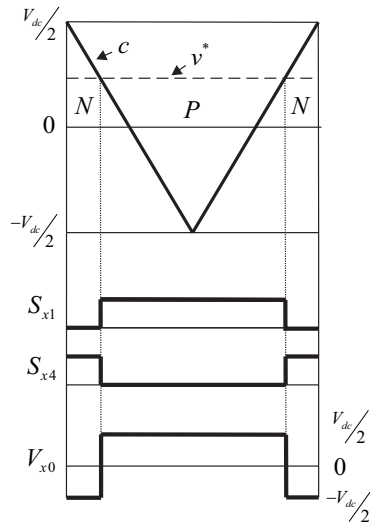
Estado	S_{x1}	S_{x4}
P	1	0
N	0	1

Fonte: O autor.

A modulação por largura de pulso para o braço reconfigurado é apresentada na Figura 5.7.

Quando ocorre uma falha de curto-circuito na chave S_{x3} provocará o curto-circuito do capacitor superior do barramento CC através do diodo da chave S_{x6} e das chaves S_{x1} , S_{x2} e S_{x3} durante os estados de chaveamento P_1 e P_2 , resultado na ruptura do fusível F_{x2} e o curto-circuito do capacitor inferior do barramento CC através do diodo presente na chave S_{x5} e das chaves S_{x2} , S_{x3} e S_{x4} durante o estado de chaveamento O_2^+ , resultado na ruptura do fusível F_{x1} . Inicialmente, deve-se efetuar a ruptura do fusível através de SCR_{x1} enviado um sinal de gatilho ligando SCR_{x1} . Após a ruptura do fusível F_{x1} deve ser enviado um sinal de gatilho desligando SCR_{x1} , depois do tempo de abertura do SCR_{x1} , deve ser enviado um sinal de gatilho ligando SCR_{x4} , efetuando assim a ruptura do fusível F_{x2} . Posteriormente

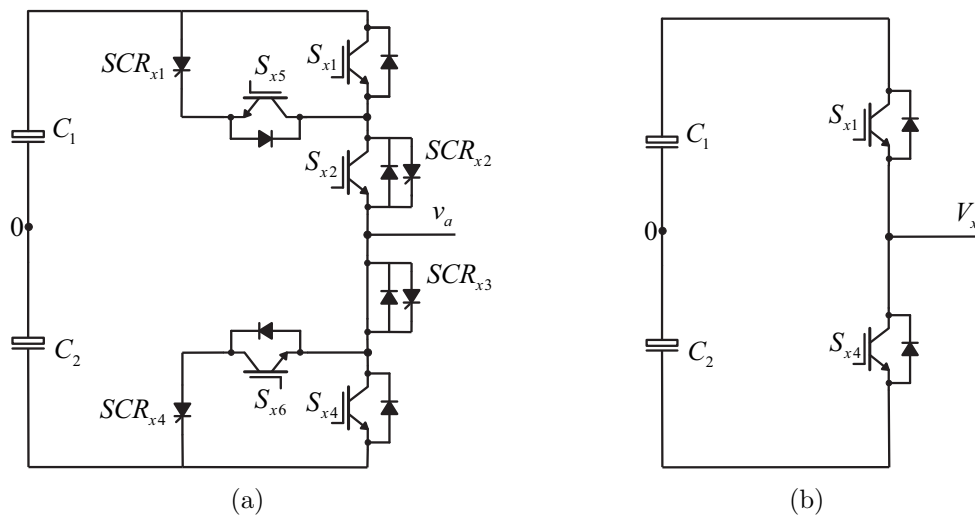
Figura 5.7: Estratégia PWM para o braço quando ocorre uma falha de circuito aberto nas chaves S_{x2} ou S_{x3} .



Fonte: O autor.

à ruptura do fusível F_{x2} , deve ser enviado um sinal de gatilho desligando SCR_{x4} . Após o tempo de abertura do SCR_{x4} , as chaves S_{x5} e S_{x6} devem ser desligadas e deve ser aplicado um sinal de gatilho ligado a chave S_{x2} , o SCR_{x2} e o SCR_{x3} . O circuito resultante para o braço após falha de curto-circuito na chave S_{x3} é mostrado na Figura 5.8(a), o mesmo circuito é mostrado de forma simplificada na Figura 5.8(b), e os estados de chaveamento para o braço em que ocorreu a falha são iguais aos mostrados na Tabela 5.3.

Figura 5.8: Braço do conversor ANPC de três níveis proposto após uma falha de curto-circuito em S_{x3} : (a) Estrutura reconfigurada; (b) Estrutura simplificada.



Fonte: O autor.

5.2.4 Falha de curto-circuito em S_{x5} ou S_{x6}

Durante uma falha de curto-circuito na chave S_{x5} ocorrerá o curto-circuito do capacitor superior do barramento CC através das chaves S_{x1} e S_{x5} nos estados de chaveamento P_1 e P_2 , resultado na ruptura do fusível F_{x1} . Após a ruptura do fusível, deverá ser aplicado um sinal de gatilho ligando S_{x1} e SCR_{x1} , assim o circuito simplificado é mostrado na Figura 5.2(b) e os estados de chaveamento são mostrados na Tabela 5.1

Já quando ocorre uma falha de curto circuito na chave S_{x6} , isto provocará o curto-circuito do capacitor superior do barramento CC através das chaves S_{x4} e S_{x5} durante os estados de chaveamento N_1 e N_2 resultando na ruptura do fusível F_{x2} . Após a ruptura do fusível, deverá ser aplicado um sinal de gatilho ligando S_{x4} e SCR_{x4} . O circuito resultante é o mesmo da Figura 5.4(b) e os estados de chaveamento são mostrados na Tabela 5.2.

5.3 Detecção e identificação de falhas de curto-circuito no inversor ANPC

Durante as falhas de circuito-curto, ocorrerá um grande desbalanceamento das tensões dos capacitores do barramento CC e a fusão de um dos fusíveis, eliminando o curto-circuito no barramento provocado por esse tipo de falha. Para detectar em qual dispositivo ocorreu a falha, deve-se seguir os passos abaixo:

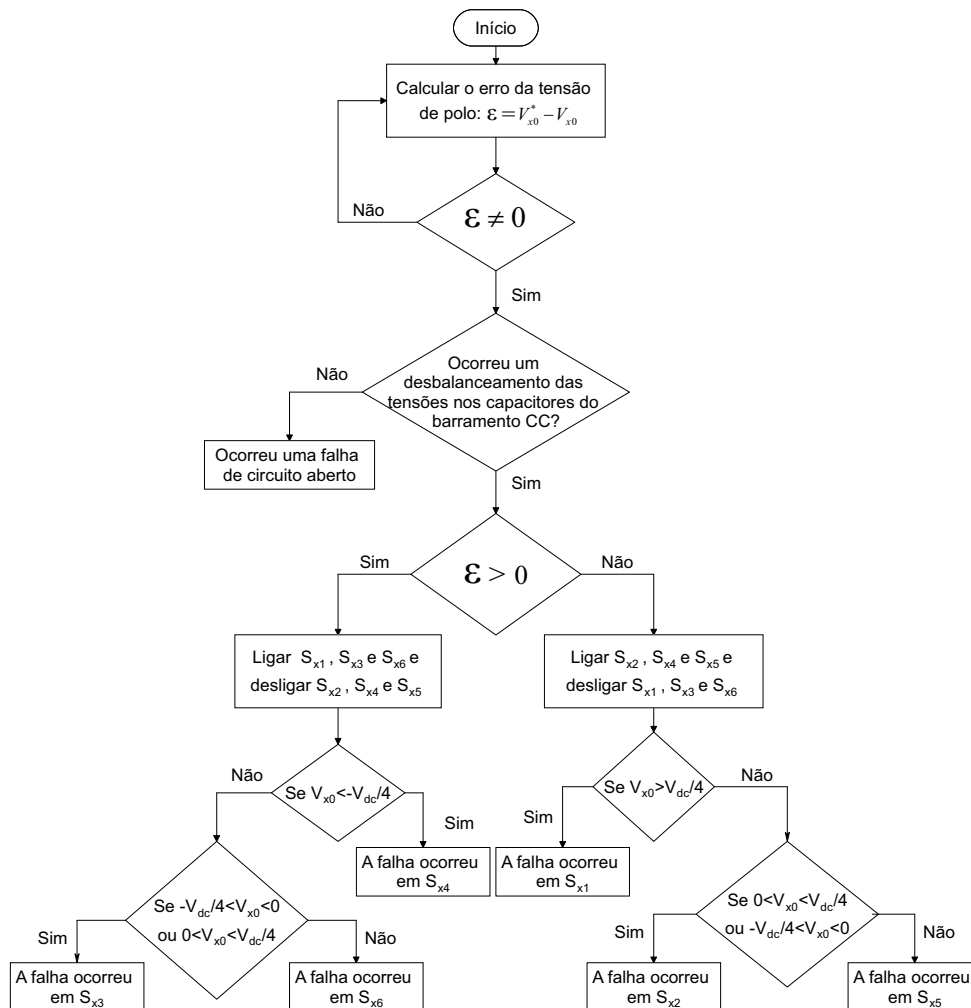
- Calcular o erro das tensões de polo provocado pelos dispositivos defeituosos, $\epsilon_{i0} = v_{x0}^* - v_{x0}$ ($x = a, b, c$);
- Para constatar se ocorreu uma falha de curto-circuito, após o cálculo do erro deve-se averiguar se nas tensões entre os dois capacitores do barramento ocorreu um grande desequilíbrio;
- Se o erro for negativo, as chaves S_{x2} , S_{x4} e S_{x5} devem ser ligadas e as chaves S_{x1} , S_{x3} e S_{x6} devem ser desligadas ou, caso contrário, se o erro for positivo, as chaves S_{x1} , S_{x3} e S_6 devem ser ligadas e as chaves S_{x2} , S_{x4} e S_{x5} devem ser desligadas;
- Se o erro for negativo e o valor da tensão de polo for maior que $V_{dc}/4$, significa que a chave S_{x1} apresenta o defeito. Caso contrário, se o erro for negativo e o valor da tensão

de polo for maior que zero e menor que $V_{dc}/4$ ou maior que $-V_{dc}/4$ e menor que zero, significa que a falha será na chave S_{x2} . Já se o erro for negativo e o valor da tensão de polo for para próximo de zero, significa que a falha será na chave S_{x5} ;

- Se o erro for positivo e o valor da tensão de polo for menor que $-V_{dc}/4$, significa que a chave S_{x4} apresenta o defeito. Caso contrário, se o erro for positivo e o valor da tensão de polo for maior que $-V_{dc}/4$ e menor que zero ou maior que zero e menor que $V_{dc}/4$, assim, a falha será na chave S_{x3} . Já se o erro for negativo e o valor da tensão de polo for para próximo de zero, significa que a falha será na chave S_{x6} .

O fluxograma do diagnóstico de falhas de curto-circuito no inversor ANPC de três níveis é mostrado na Figura 5.9.

Figura 5.9: Fluxograma do diagnóstico de falhas de curto-circuito no inversor ANPC de três níveis.



Fonte: O autor.

5.4 Detecção e identificação de falhas de curto-circuito no retificador ANPC

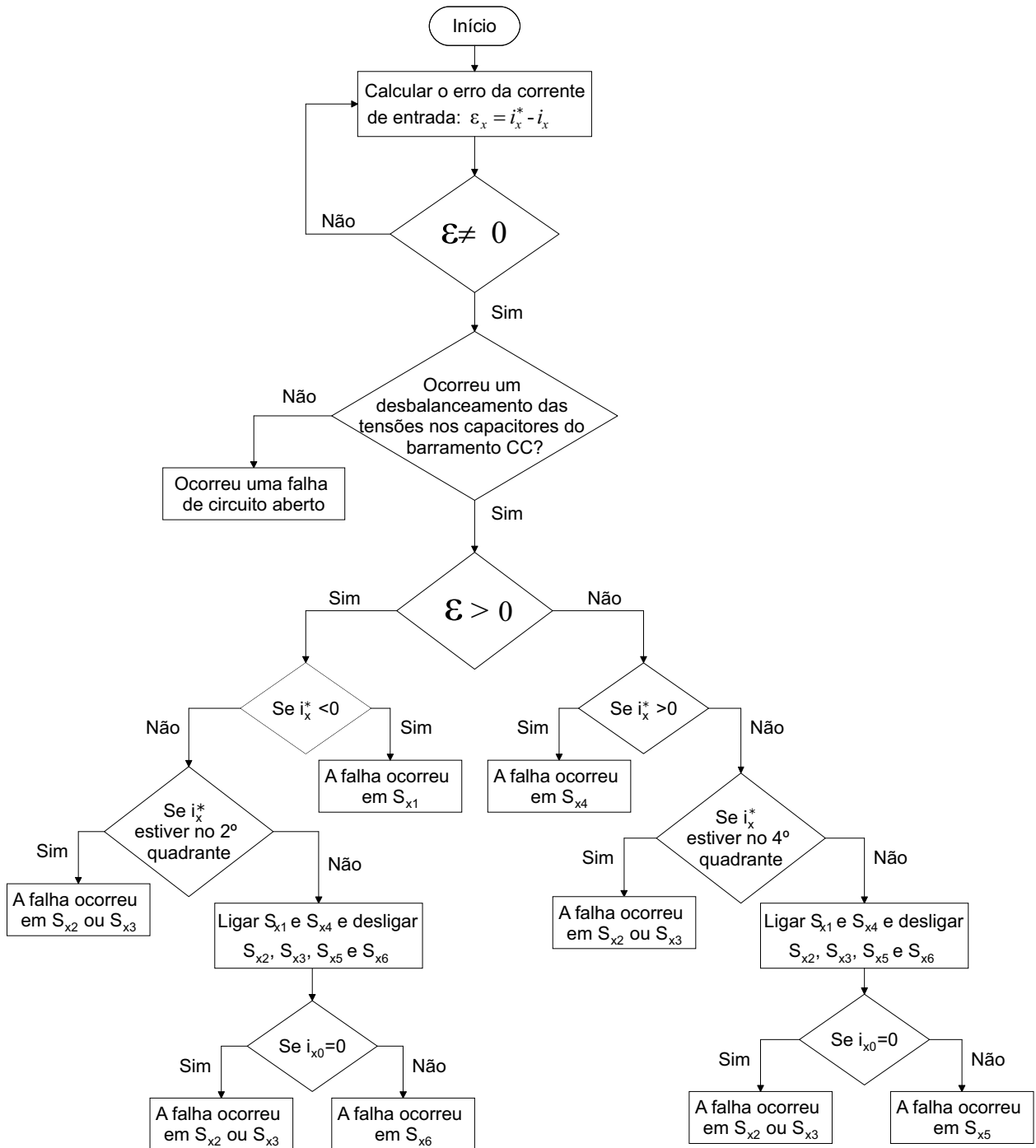
Assim como mencionado anteriormente, durante as falhas de curto-circuito ocorrerá um grande desbalanceamento na tensão dos capacitores do barramento CC e a fusão de um dos fusíveis. Para detectar em qual dispositivo ocorreu a falha, deve-se seguir os passos abaixo:

- Calcular o erro das correntes de entrada provocado pelos dispositivos defeituosos, $\epsilon_{i0} = i_x^* - i_x$ ($x = a, b, c$);
- Para constatar se ocorreu uma falha de curto-circuito, após o cálculo do erro deve averiguar se nas tensões entre os dois capacitores do barramento ocorreu um grande desequilíbrio;
- Se o erro for positivo e a corrente de referência do braço em que ocorreu a falha for negativa, então, a falha ocorreu na chave S_{x1} . Já se o erro for positivo e a falha tiver sido detectada durante o 2º quadrante da corrente de referência do braço em que ocorreu a falha, a falha ocorreu nas chaves S_{x2} ou S_{x3} , não necessitando a identificação, uma vez que, a reconfiguração é a mesma para as duas falhas. Por fim, se o erro for positivo e a falha tiver sido detectada durante o 1º quadrante da corrente de referência do braço em que ocorreu a falha, deve-se ser enviado um sinal de gatilho ligando as chaves S_{x1} e S_{x4} e desligando as chaves S_{x2} , S_{x3} , S_{x5} e S_{x6} . Se o valor da corrente de entrada for próximo a zero, então a falha será na chave S_{x2} ou S_{x3} , já se o valor da corrente de entrada for diferente de zero, assim a falha ocorreu nas chaves S_{x6} ;
- Já se o erro for negativo e a corrente de referência do braço em que ocorreu a falha for positiva, então, a falha ocorreu na chave S_{x4} . Já se o erro for negativo e a falha tiver sido detectada durante o 4º quadrante da corrente de referência do braço em que ocorreu a falha, então, a falha ocorreu nas chaves S_{x2} ou S_{x3} , não necessitando a identificação, uma vez que, a reconfiguração é a mesma para as duas falhas. Por fim, se o erro for negativo e a falha tiver sido detectada durante o 3º quadrante da corrente de referência do braço em que ocorreu a falha, deve-se ser enviado um sinal de gatilho ligando as chaves S_{x1} e S_{x4} e desligando as chaves S_{x2} , S_{x3} , S_{x5} e S_{x6} . Se o valor da corrente de entrada for próximo a zero, então a falha será na chave S_{x2} ou S_{x3} , já se

o valor da corrente de entrada for diferente de zero, assim a falha ocorreu nas chaves S_{x5} ;

O fluxograma do diagnóstico de falhas de curto-circuito no retificador ANPC de três níveis é mostrado na Figura 5.10.

Figura 5.10: Fluxograma do diagnóstico de falhas de curto-circuito no retificador ANPC de três níveis.

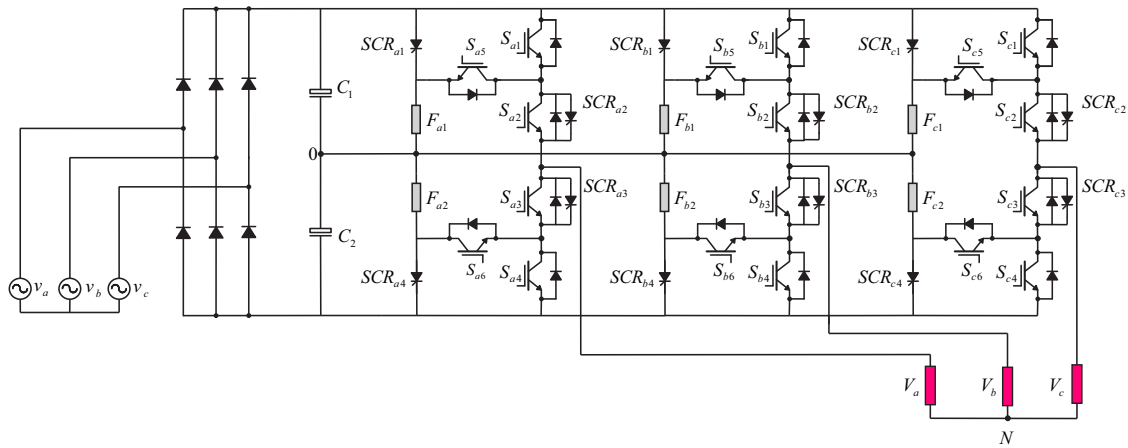


Fonte: O autor.

5.5 Resultados de simulações para o inversor ANPC

Para verificar a capacidade de tolerância a falhas do inversor ANPC, Figura 5.11, o mesmo foi simulado utilizando o *software* PSIM, com uma frequência de chaveamento de 10 kHz, uma tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH, as falhas ocorrem em $t = 0,44$ s nas chaves do braço a . Durante os resultados de simulação foi utilizado a estratégia PWM-2.

Figura 5.11: Inversor ANPC de três níveis.



Fonte: O autor.

Nesta seção serão mostrados os resultados de simulação para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} . Resultados de simulação para falhas em outras chaves são mostrados na Seção B.3.

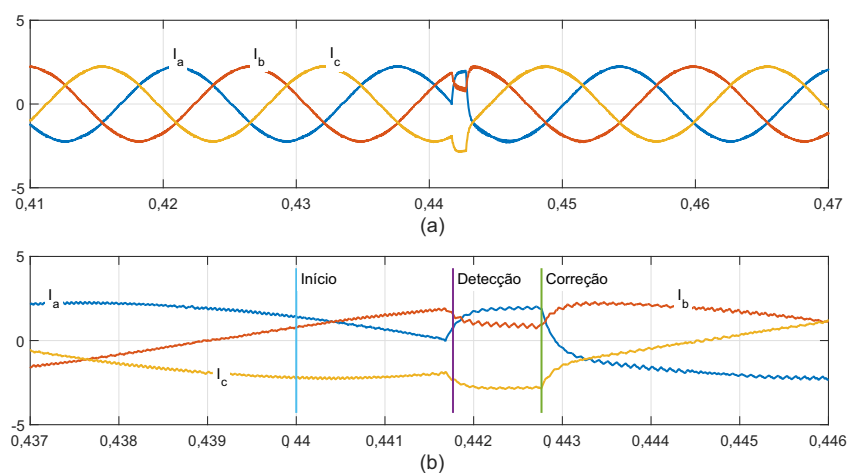
As Figuras 5.12, 5.14 e 5.16 exibem as correntes na carga para as três fases e a ampliação das respectivas correntes no momento de uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

Já nas Figuras 5.13, 5.15 e 5.17 é possível observar a tensão na carga entre as fases a e b e as tensões nos capacitores do barramento CC (V_{c1} e V_{c2}) no momento de uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

Na Figura 5.12 é possível perceber uma distorção nas correntes após a ocorrência da falha, instantes após a detecção da falha é aplicado o teste para a identificação da chave defeituosa, desta forma, ocorre como crescimento do valor da corrente no braço, sendo pos-

sível determinar que a falha ocorreu na chave S_{a1} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,085$ ms para detectar a falha, após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

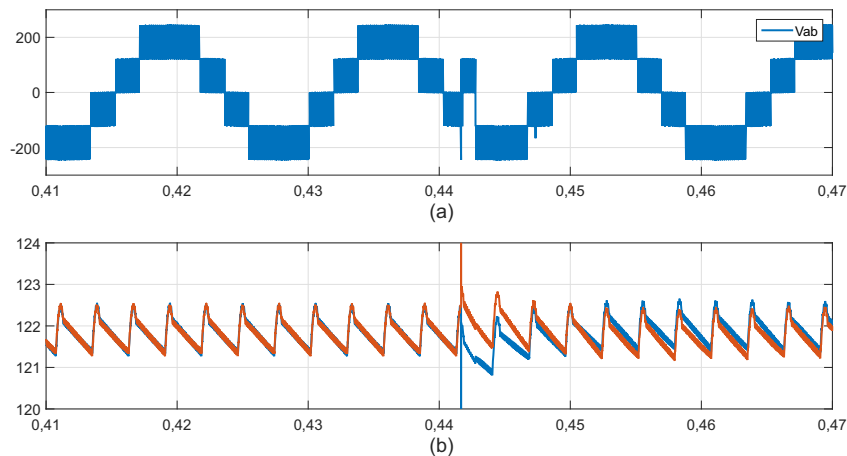
Figura 5.12: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a1} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a1} .



Fonte: O autor.

Pela Figura 5.13 é possível observar uma distorção na tensão entre fases no momento da falha, porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha, após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

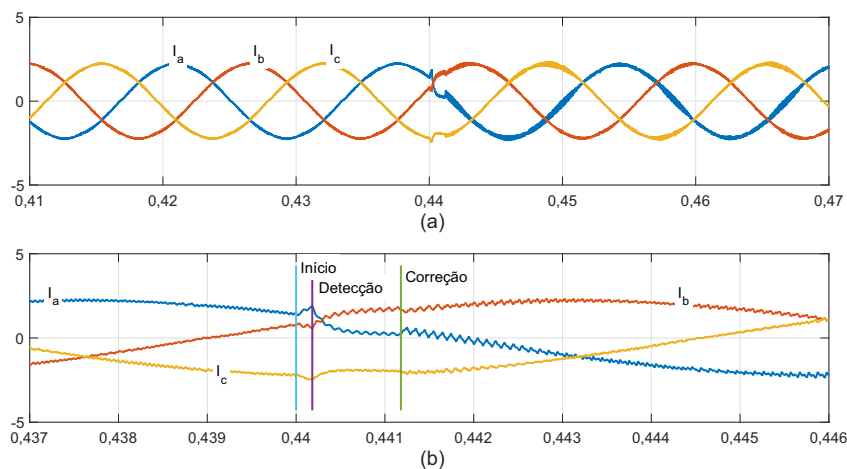
Figura 5.13: (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a1} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a1} .



Fonte: O autor.

Na Figura 5.14 também é possível perceber uma distorção nas correntes após a ocorrência da falha, durante a execução do teste para identificação da chave defeituosa, ocorre uma queda no valor da corrente no braço. Assim, é possível determinar que a falha ocorreu na chave S_{a2} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,18$ ms para detectar a falha, após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

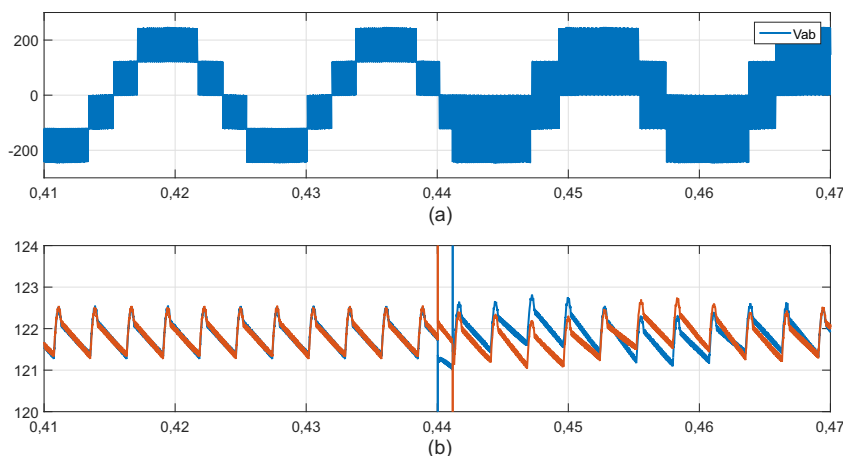
Figura 5.14: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a2} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a2} .



Fonte: O autor.

Na Figura 5.14 é possível perceber uma redução dos níveis na tensão de saída, uma vez que, o braço do conversor em que ocorreu a falha passou a operar apenas com apenas dois níveis. Também é possível observar um desbalanceamento na tensão dos capacitores do barramento CC, após a correção da falha, as tensões tendem ao equilíbrio.

Figura 5.15: (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a2} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a2} .

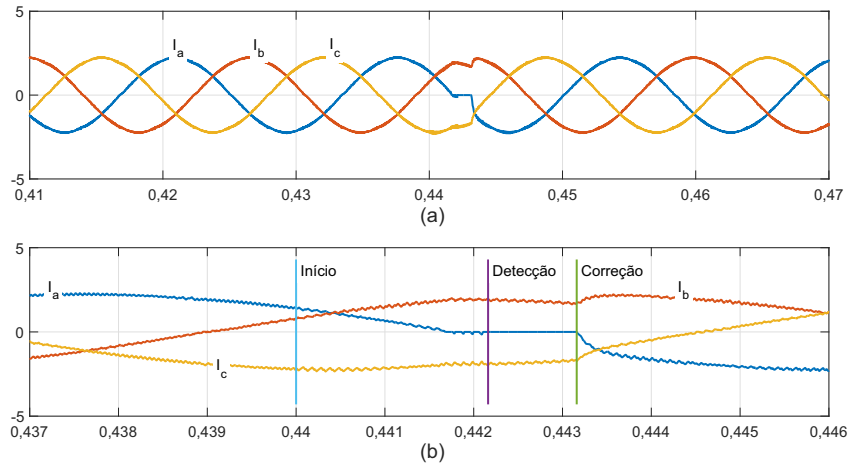


Fonte: O autor.

Na Figura 5.16 observa-se uma distorção nas correntes após a ocorrência da falha, é possível perceber que a corrente de saída do braço defeituoso tende a zero durante a execução do teste para identificação da chave defeituosa. Desta forma, é possível determinar que a falha ocorreu na chave S_{a5} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,48$ ms para detectar a falha, após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

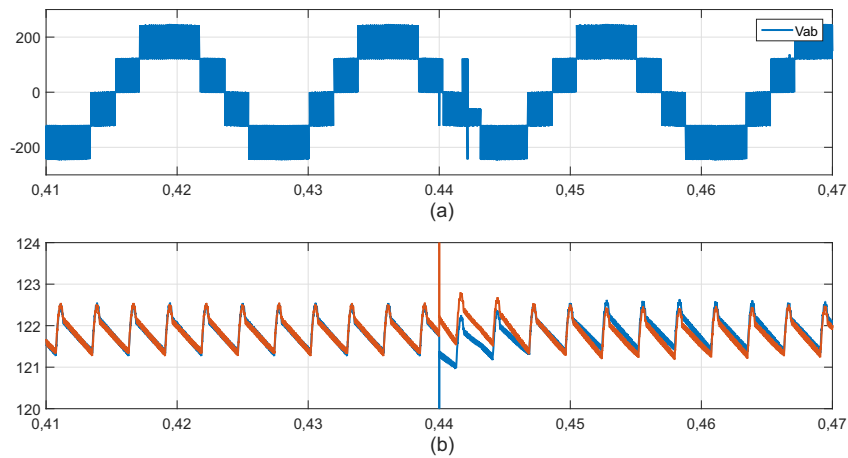
Pela Figura 5.17 é possível observar uma distorção na tensão entre fases no momento da falha, porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha, após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura 5.16: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a5} .



Fonte: O autor.

Figura 5.17: (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a5} .



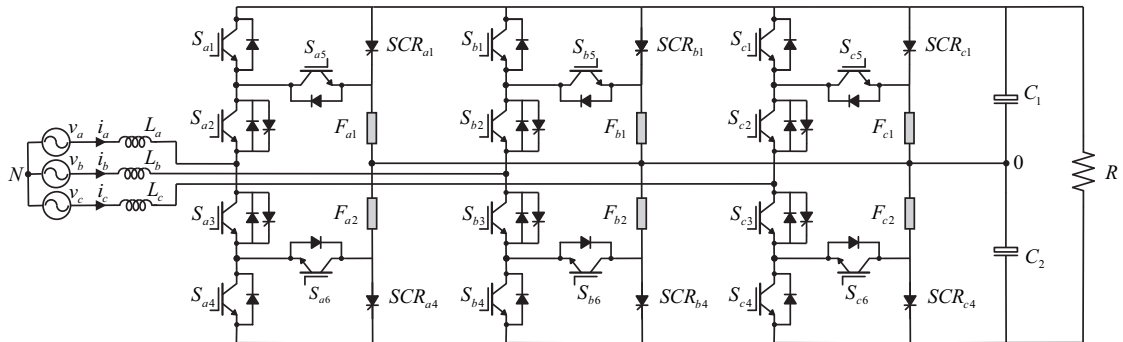
Fonte: O autor.

5.6 Resultados de simulações para o retificador ANPC

O comportamento do retificador ANPC estudado, Figura 5.18, o mesmo foi simulado utilizando o *software* PSIM, foi aplicado a técnica de controle OCC utilizando a estratégia PMW-2 e as falhas de curto-circuito ocorrendo em $t = 0,44$ s nas chaves do braço a . Estes resultados são obtidos considerando os parâmetros da Tabela 5.4.

Assim como na seção anterior, nesta seção serão mostrados os resultados de simulação para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} . Resultados de simulação para

Figura 5.18: Estrutura de um retificador ANPC de três níveis.



Fonte: O autor.

Tabela 5.4: Parâmetros utilizados nas simulações para o retificador ANPC.

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

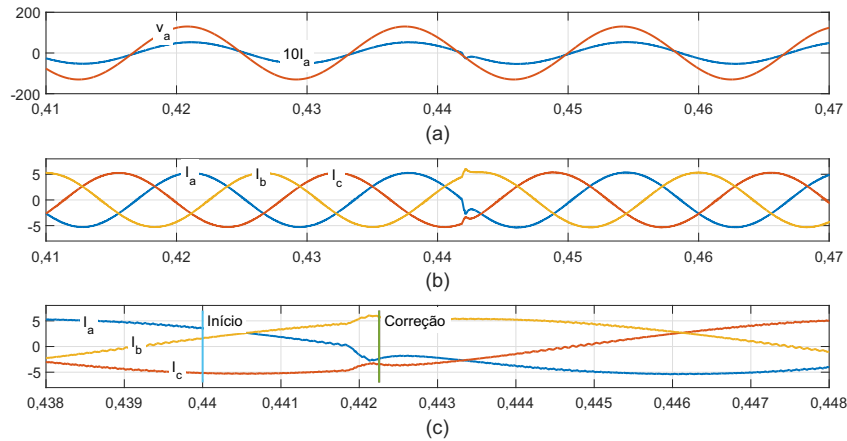
falhas em outras chaves são mostrados na Seção B.4.

As figuras 5.19, 5.21 e 5.23 exibem, para o retificador ANPC de três níveis, a tensão e corrente de entrada, as correntes de entrada para as três fases e a ampliação das correntes de entrada no momento da ocorrência de uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

As Figuras 5.20, 5.22 e 5.24 exibem, para o retificador ANPC de três níveis, a tensão entre os braços a e b do conversor, a tensão do barramento CC (V_{dc}) durante uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

Na Figura 5.19 é possível perceber uma distorção nas correntes após a ocorrência da falha. Para uma falha de curto-circuito na chave S_{a1} , a identificação ocorre no momento da detecção da falha, não sendo necessário executar testes de identificação. Após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,3$ ms para detectar/corrigir a falha.

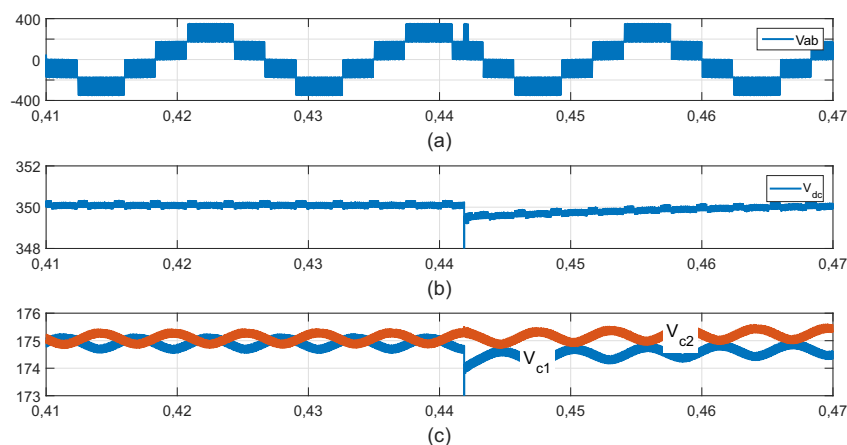
Figura 5.19: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a1} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Pela Figura 5.20 é possível observar uma distorção na tensão entre fases no momento da falha, porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha, após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

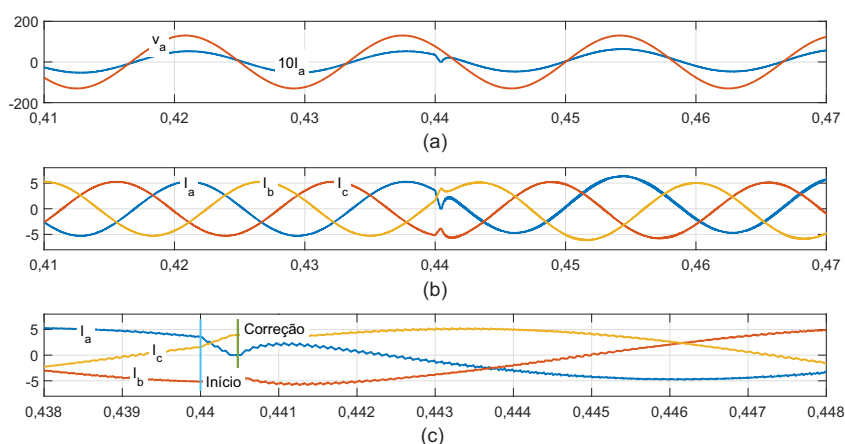
Figura 5.20: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a1} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

Na Figura 5.21 é possível perceber uma distorção nas correntes após a ocorrência da falha, como a falha foi detectada no 2º quadrante da corrente de entrada, então não é necessário executar testes para determinar que a falha ocorreu na chave S_{a2} , após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,48$ ms para detectar/corriger a falha.

Figura 5.21: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a2} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.

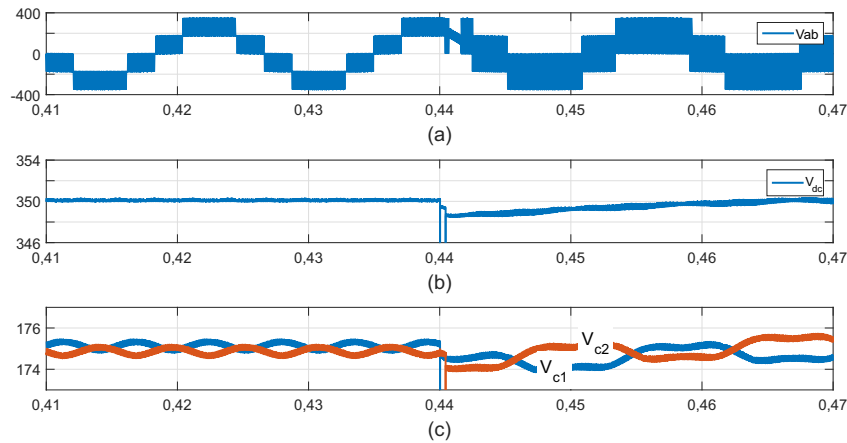


Fonte: O autor.

Na Figura 5.22 é possível perceber uma redução dos níveis na tensão entre as fases a e b (V_{ab}), uma vez que, o braço do conversor em que ocorreu a falha passa a operar apenas com apenas dois níveis. Também pode-se observar a queda das tensões dos capacitores do barramento CC, provocado por dois curtos-circuitos nos respectivos capacitores. O primeiro curto-circuito foi provocado no início da falha na chave, o segundo foi provocado para correção da respectiva falha.

Na Figura 5.23 é possível perceber uma distorção nas correntes após a ocorrência da falha. Para uma falha de curto-circuito na chave S_{a5} é necessário executar um teste para a sua identificação, após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 1,6$ ms para detectar/corriger a falha, após a detecção foi imposto ao algoritmo um tempo de $t = 0,2$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

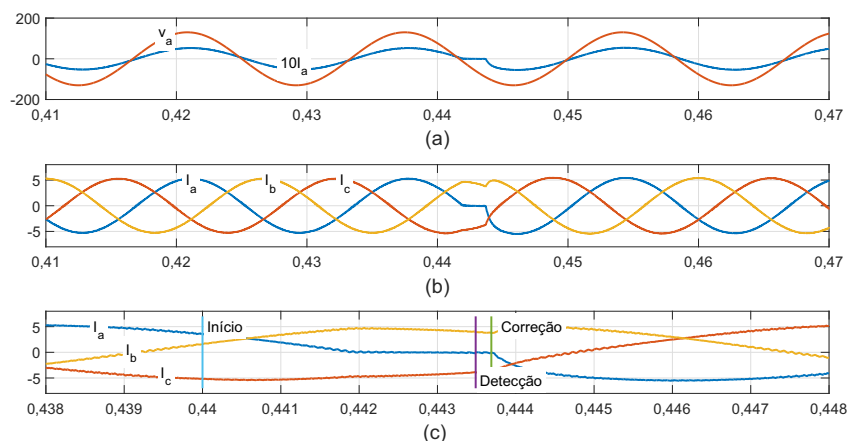
Figura 5.22: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a2} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

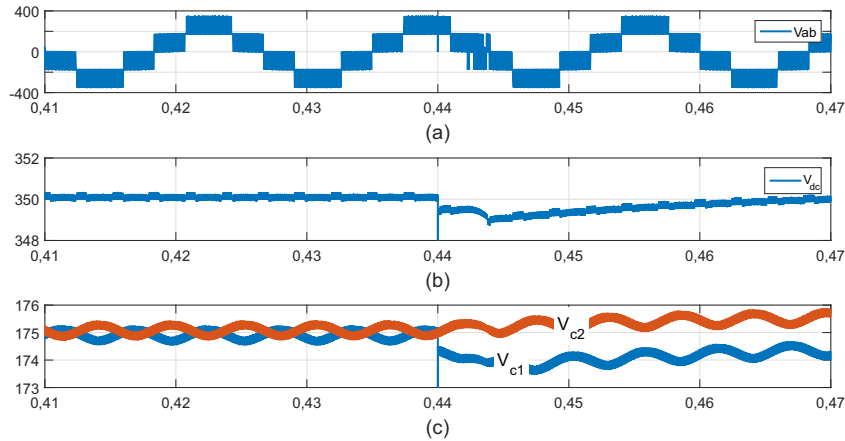
Pela Figura 5.24 é possível observar uma distorção na tensão entre fases no momento da falha. Porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha, após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura 5.23: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Figura 5.24: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

5.7 Resultados experimentais para o inversor ANPC

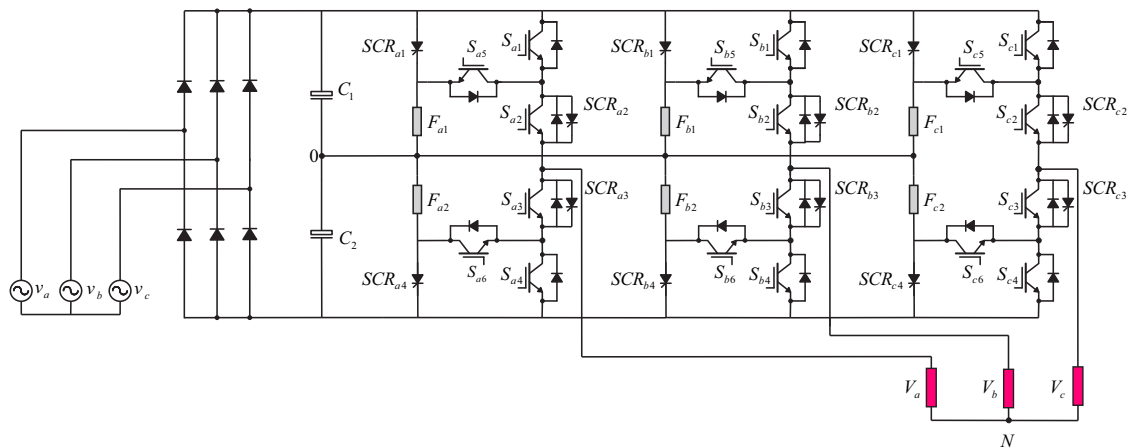
O Inversor ANPC, Figura 5.25, foi implementado experimentalmente utilizando DSP para o controle, frequência de chaveamento de 10 kHz, tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 μ F, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH. As falhas foram simuladas pela conexão de um disjuntor em paralelo com a chave, o qual foi acionado provocando o curto-circuito da chave de forma aleatório. Durante os resultados experimentais foi utilizado a estratégia PWM-2 e os pulsos nas Figuras indicam o momento da detecção e identificação/correção da falha, respectivamente.

Nesta seção serão mostrados os resultados experimentais para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} . Resultados experimentais para falhas em outras chaves são mostrados na Seção C.3.

As Figuras 5.26, 5.29 e 5.32 exibem as correntes na carga para as três fases e a ampliação das respectivas correntes, para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

Já as Figuras 5.27, 5.30 e 5.33 exibem a tensão entre as fases a e b e a ampliação das respectivas tensões, para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectiva-

Figura 5.25: Inversor ANPC de três níveis.



Fonte: O autor.

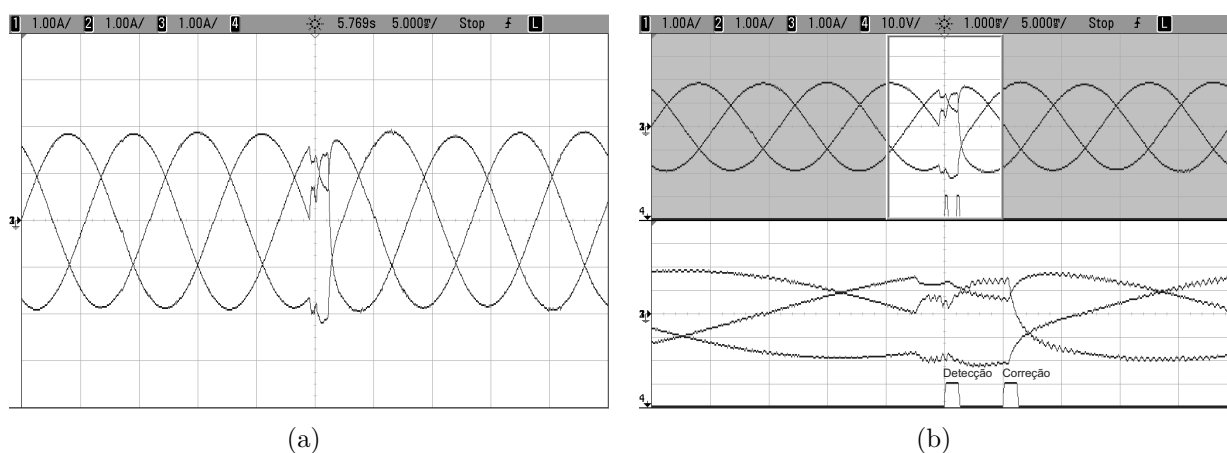
mente.

Por fim, as Figuras 5.28, 5.31 e 5.34 exibem as tensões dos capacitores do barramento CC (V_{C1} e V_{C2}) e a ampliação das respectivas tensões, para uma falha de curto-circuito nas chaves S_{a1} , S_{a2} e S_{a5} , respectivamente.

Na Figura 5.26 é possível perceber uma distorção nas correntes após a ocorrência da falha, após a detecção da falha é aplicado o teste para a identificação da chave defeituosa, desta forma, ocorre o crescimento do valor da corrente no braço, uma vez que, a tensão de polo passará para um valor maior que $V_{dc}/4$, desta forma, é possível determinar que a falha ocorreu na chave S_{a1} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. Após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

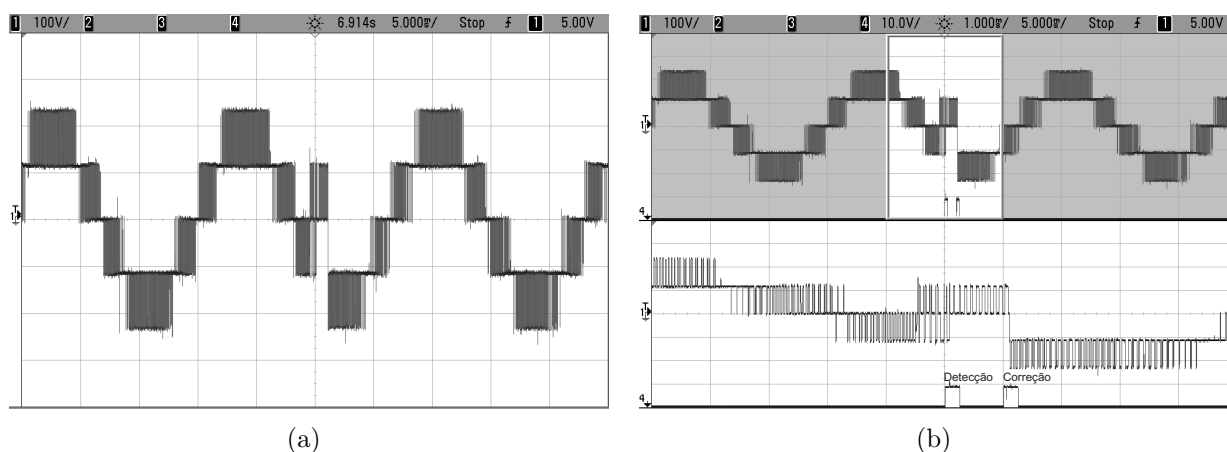
Na Figura 5.27 é possível observar a manutenção de todos os níveis na tensão de saída do inversor após a correção da falha.

Figura 5.26: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

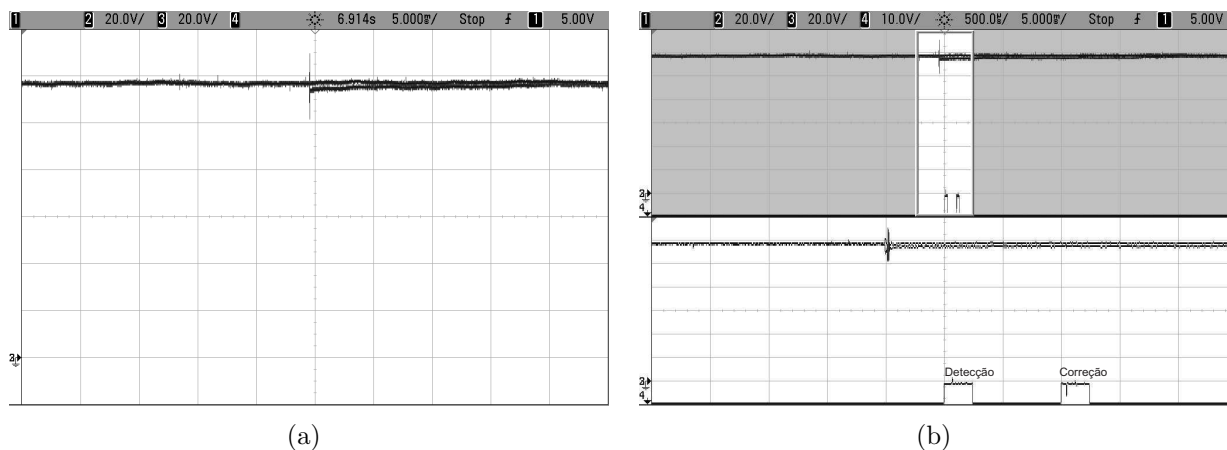
Figura 5.27: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura 5.28 é possível observar uma queda da tensão em um dos capacitores do barramento CC, provocado pelo curto-circuito do referido capacitor, conseqüentemente, ocorrerá o desbalanceamento da tensão nos capacitores do barramento CC.

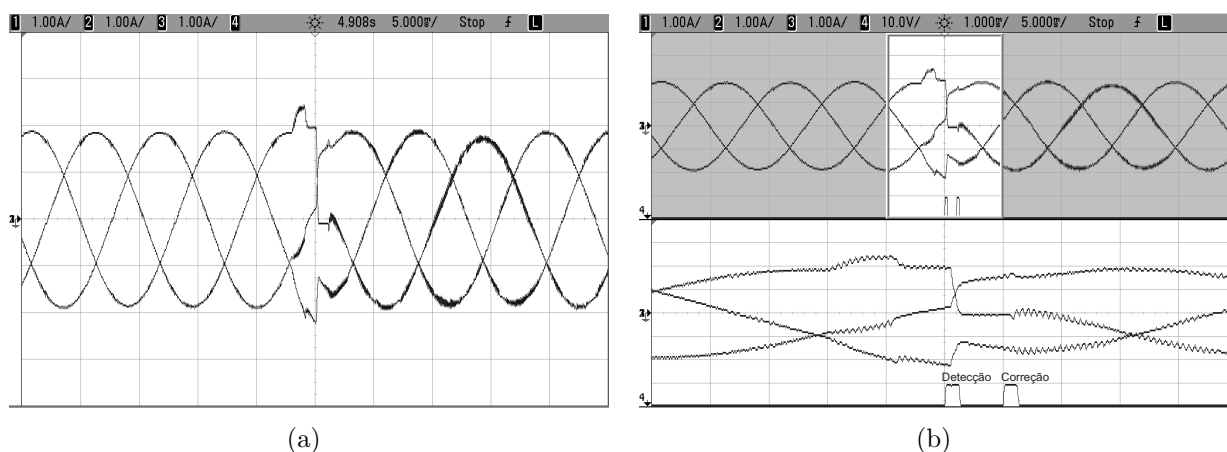
Figura 5.28: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Na Figura 5.29 também é possível perceber uma distorção nas correntes após a ocorrência da falha, após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema.

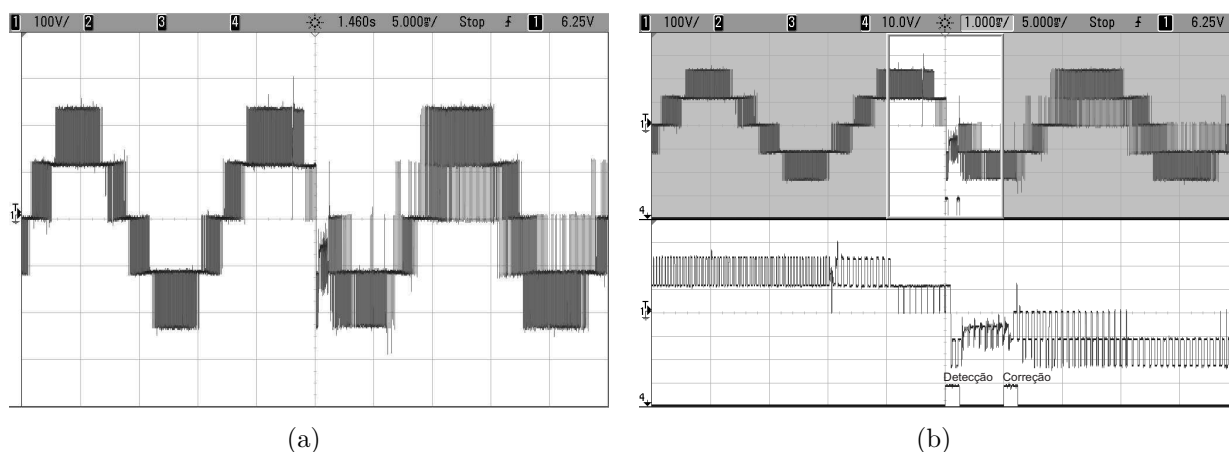
Figura 5.29: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Pela Figura 5.30 é possível perceber a redução dos níveis na tensão entre as fases a e b , uma vez que, a fase do inversor que ocorreu a falha, passou a operar com apenas dois níveis.

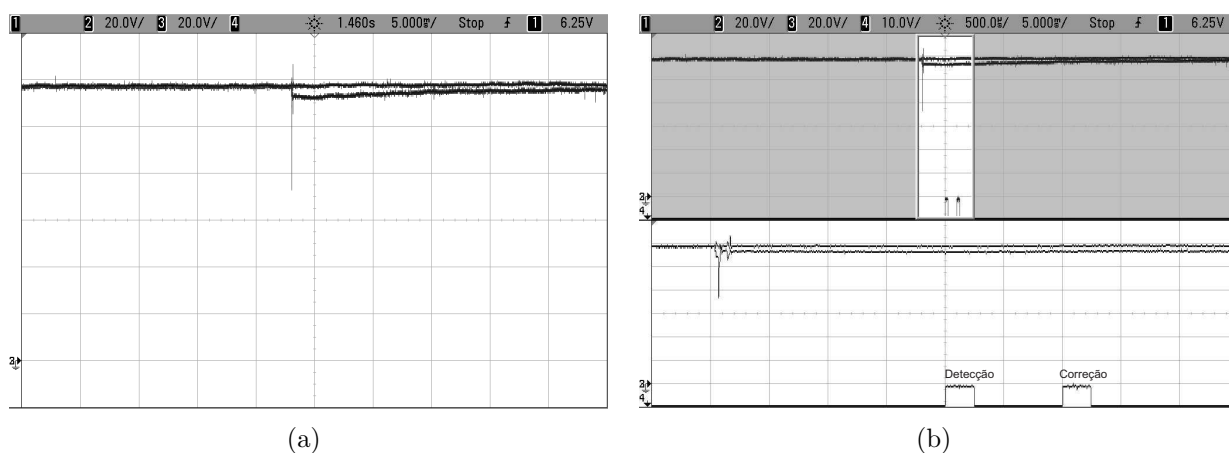
Figura 5.30: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura 5.31 observa-se um desbalanceamento na tensão dos capacitores do barramento CC, em virtude do curto-circuito em um dos capacitores do barramento CC, provocado pela falha chave S_{a2} . Após a correção da falha, as tensões tendem ao equilíbrio.

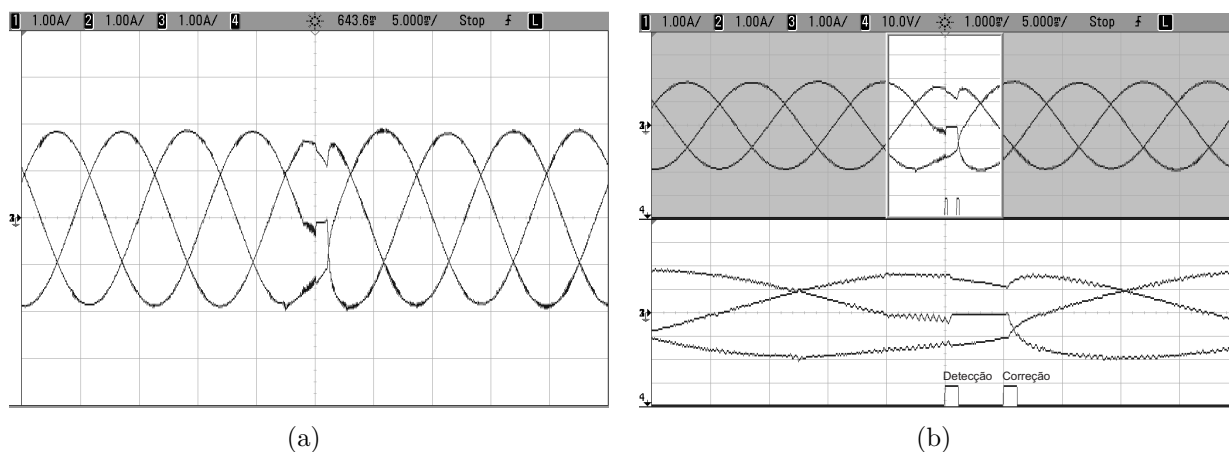
Figura 5.31: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a2} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2} no instante da falha.



Fonte: O autor.

Na Figura 5.32 é possível perceber uma distorção nas correntes durante a ocorrência da falha. Porém, após a detecção, identificação e correção da falha, o circuito é reconfigurado eliminando as distorções nas correntes.

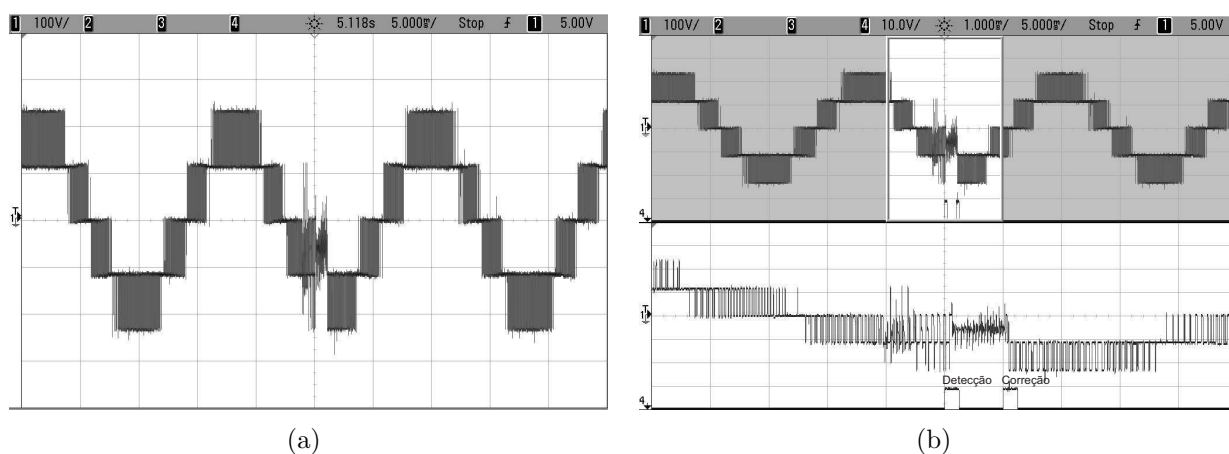
Figura 5.32: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Na Figura 5.33 é possível observar a manutenção de todos os níveis na tensão de saída do conversor após a correção da falha.

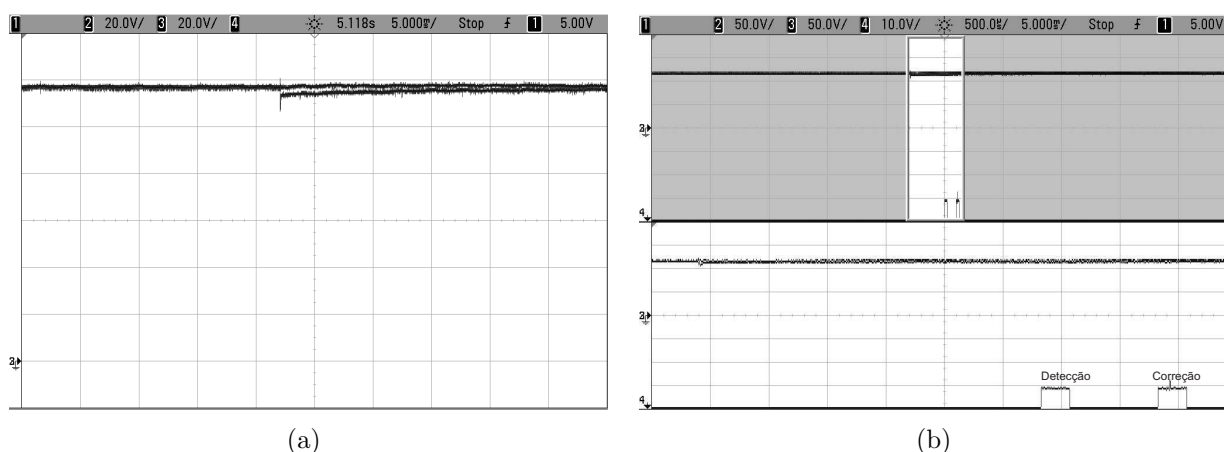
Figura 5.33: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura 5.34 é possível observar uma queda na tensão de um dos capacitores do barramento CC ocasionado pela falha de curto-circuito, provocando, assim, um desbalanceamento da tensão dos capacitores do barramento. Após a correção da falha, as tensões tendem ao equilíbrio, devido à ação do controlador utilizado.

Figura 5.34: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

5.8 Resultados experimentais para o retificador ANPC

O retificador ANPC, Figura 5.35, foi implementado experimentalmente utilizando DSP, estratégia de controle OCC e fluxo de potência unidirecional. As falhas foram simuladas pela conexão de um disjuntor em paralelo com a chave, o qual foi acionado provocando o curto-circuito da chave de forma aleatório. Os pulsos indicam o momento da detecção e identificação/correção da falha. Estes resultados são obtidos considerando os parâmetros da Tabela 5.5.

As Figuras 5.36 e 5.39 exibem as correntes de entrada para as três fases e a ampliação das respectivas correntes, para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} , respectivamente.

Já as Figuras 5.37 e 5.40 exibem a tensão entre os braços a e b , V_{ab} , do retificador e a ampliação das respectivas tensões, para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} , respectivamente.

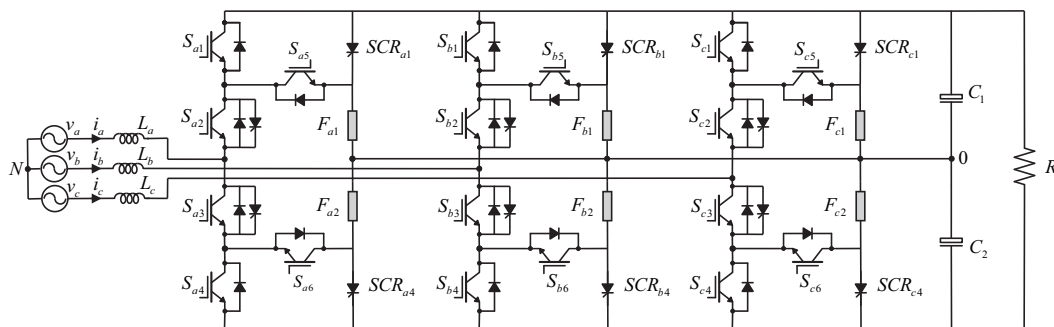
Por fim, nas Figuras 5.38 e 5.41 é possível observar as tensões dos capacitores do barramento CC (V_{C1} e V_{C2}) e a ampliação das respectivas tensões, para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} , respectivamente.

Tabela 5.5: Parâmetros utilizados nos resultados experimentais.

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

Figura 5.35: Estrutura de um retificador ANPC de três níveis.

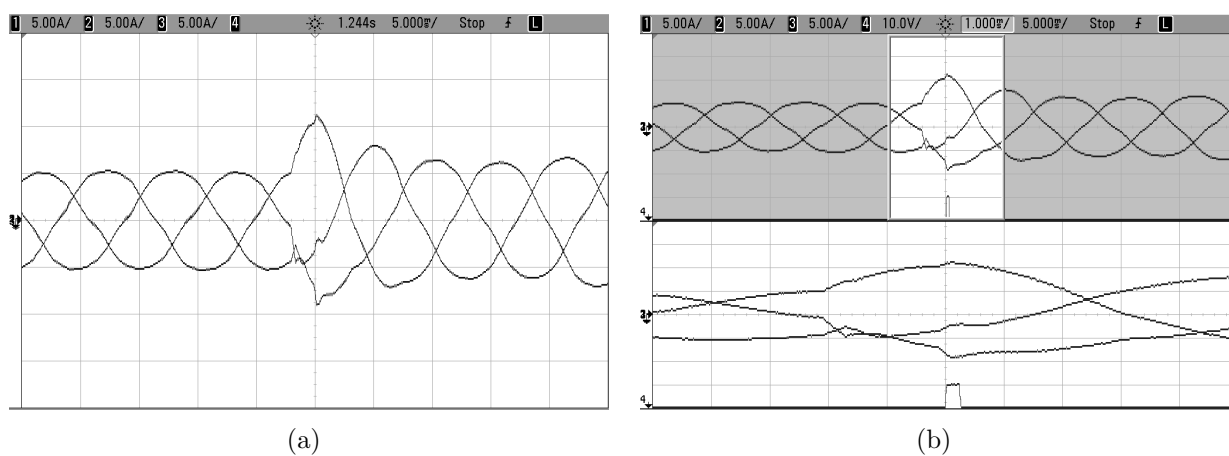


Fonte: O autor.

Na Figura 5.36 pode-se constatar um aumento da corrente de entrada, provocado pelo curto-circuito na chave S_{a1} , para uma falha nessa chave não é necessário executar testes para sua identificação, assim, após a detecção a falha é imediatamente corrigida.

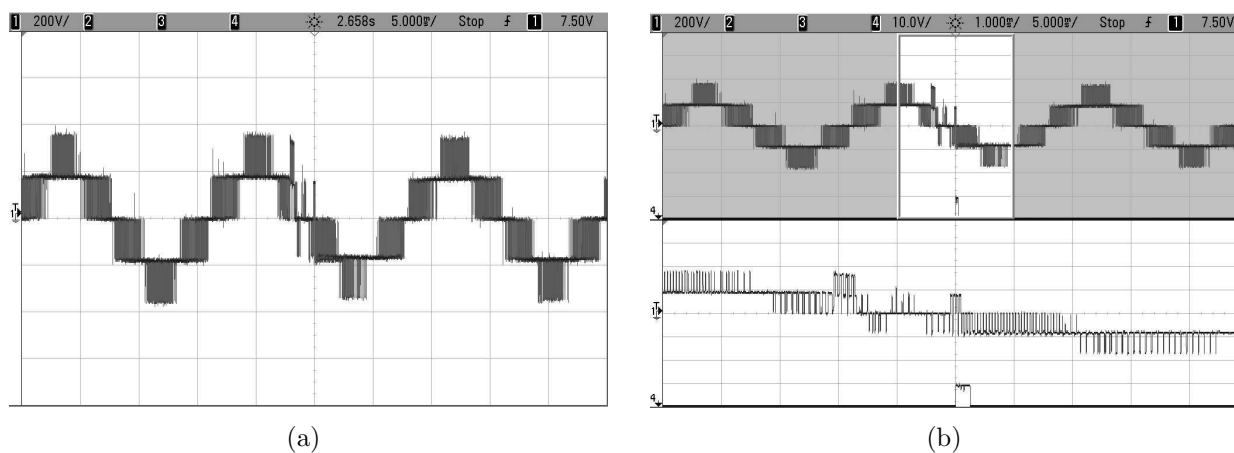
Na Figura 5.37 observa-se uma distorção no momento da falha, porém, após a correção da mesma, o retificador continua operando com todos os níveis e sem distorções aparentes.

Figura 5.36: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

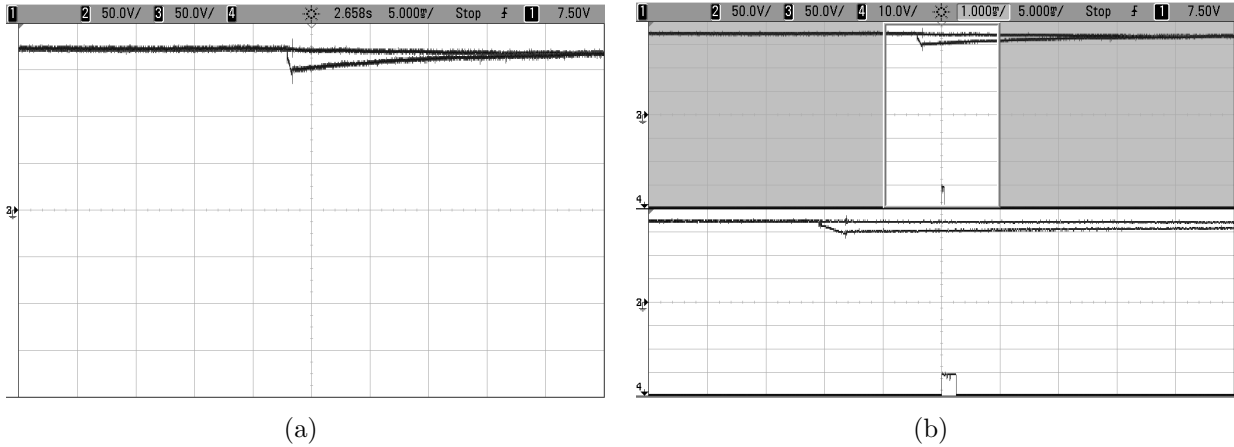
Figura 5.37: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a2} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



Fonte: O autor.

Já na Figura 5.38 pode-se observar uma queda na tensão de um dos capacitores do barramento CC, provocado pela falha de curto-circuito, após a correção da falha, a tensão dos capacitores retornam ao equilíbrio.

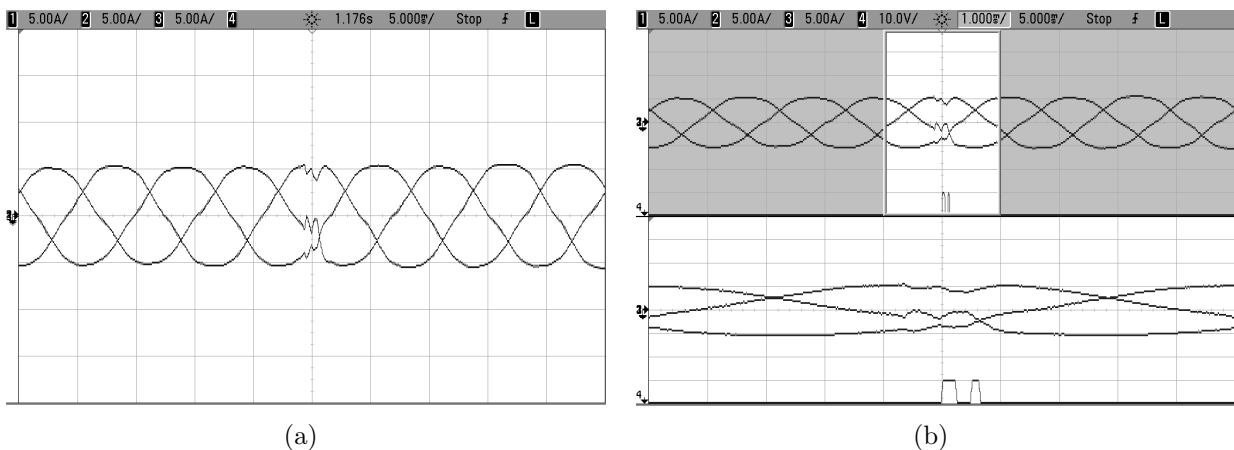
Figura 5.38: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a1} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Na Figura 5.39 pode-se perceber uma pequena distorção após a ocorrência da falha, porém, após um tempo a falha é detectada e o circuito é reconfigurado sem a necessidade do desligamento do sistema. Também pode ser visto na figura, que para uma falha na chave S_{a5} , é necessário a execução de um teste após a detecção da falha, para efetuar a identificação da chave defeituosa.

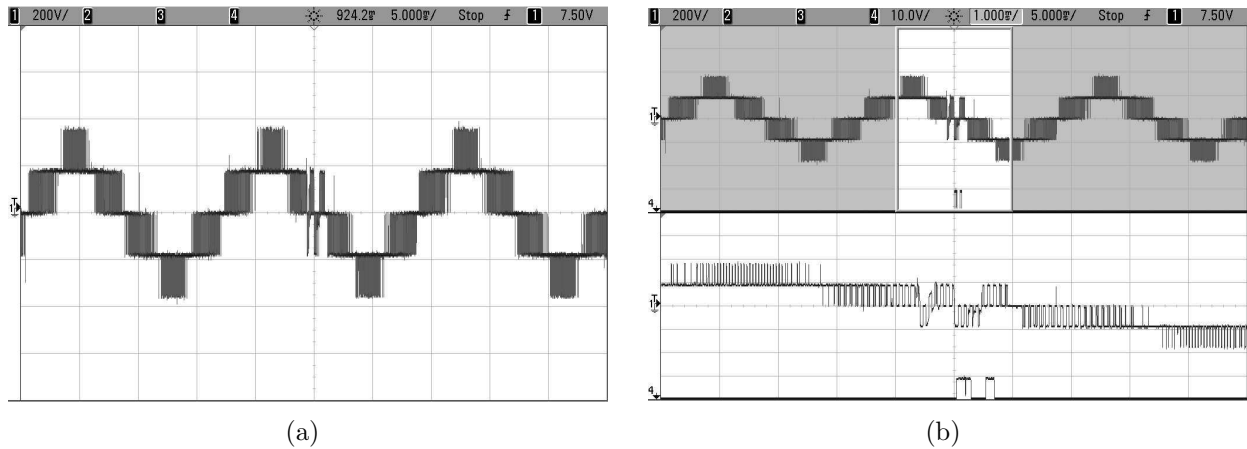
Figura 5.39: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

Pela Figura 5.40 é possível observar que o retificador permanece operando com todos os níveis após a correção da falha.

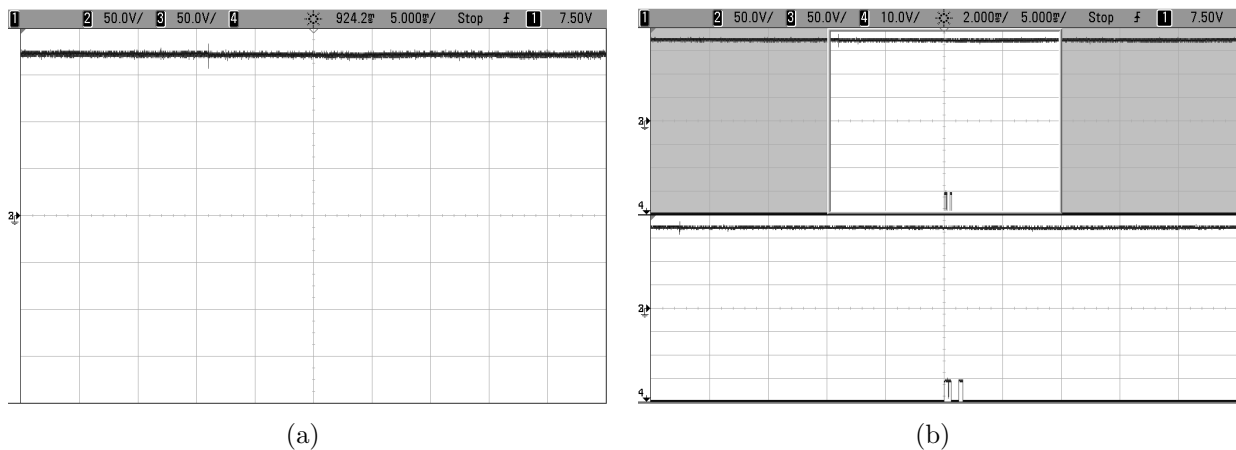
Figura 5.40: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



Fonte: O autor.

Na Figura 5.41 observa-se uma pequena oscilação na tensão dos capacitores do barramento CC no momento da falha de curto-circuito na chave S_{a5} .

Figura 5.41: Resultados experimentais do retificador ANPC para uma falha de curto-circuito na chave S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

5.9 Conclusões

Neste capítulo foi realizado o estudo de tolerância a falhas de curto-circuito em um conversor ANPC de três níveis. Foi mostrado que as estratégias de compensação de falhas podem ser utilizadas no conversor ANPC de três níveis operando como inversor ou retificador.

Também foram propostos dois métodos para identificação das falhas estudadas e realizar a correção a sem necessidade do desligamento do sistema. Resultados experimentais mostraram o comportamento das correntes e tensões do conversor compensado após a falha e o desempenho do circuito de compensação.

Para seis das oito condições de falhas estudadas é possível que o conversor continue operando com todos os níveis na tensão de saída do conversor. As técnicas de correção de falhas permitiram que não ocorresse a redução na potência de saída do conversor. Observou-se que a correção da falha permite ao conversor continuar operando até que uma manutenção corretiva seja efetuada.

6

Conclusões gerais

Neste trabalho foi realizado um estudo da tolerância a falhas do conversor ANPC operando como inversor e retificador. Para cada conversor foram estudados diferentes tipos de falhas nas suas chaves de potência e diferentes tipos de circuitos para compensação. Também foram propostos métodos para identificar os dispositivos defeituosos.

Inicialmente foram apresentadas técnicas para o controle da tensão do barramento CC do conversor ANPC de três níveis operando como inversor ou retificador. Para o inversor ANPC de três níveis foi mostrado que é possível controlar o equilíbrio das tensões dos capacitores do barramento CC, utilizando apenas uma variável de controle. Já para o retificador ANPC de três níveis, foi possível efetuar o controle da tensão do barramento CC e garantir que o retificador opere com um alto fator de potência e correntes senoidais de entrada, utilizando a técnica de controle OCC. Porém, em virtude de grandes transitórios, o momento de inicializar o retificador demandou a necessidade de utilizar técnicas para redução desses transitórios.

Para a correção das falhas de circuito aberto no inversor ANPC de três níveis, foi necessário efetuar um pequeno curto-circuito nos capacitores do barramento CC. Entretanto, a duração desse curto-circuito foi tão pequena que não provocou danos ao sistema. Para falhas em apenas uma das chaves de potência do conversor, os circuitos de reconfiguração permitiram que o inversor continuasse gerando todos os níveis em sua saída. Porém, após a correção da falha as chaves do conversor são submetidas à tensão total do barramento CC, necessitando assim, um sobredimensionamento dessas chaves. Para falhas de circuito aberto

em duas chaves do mesmo braço do inversor, foram propostos circuitos para correção de 10 das 14 falhas possíveis. A detecção e identificação destas falhas ocorreram em cascata. Inicialmente foi detectada a primeira falha, após 11,2 ms o algoritmo verifica novamente a ocorrência de uma falha, desta forma, identificando e corrigindo a segunda falha. O algoritmo de detecção/correção de falhas permitiu que as falhas de circuito aberto fossem detectadas e corrigidas em menos de 1/4 de ciclo de onda.

Uma vantagem do retificador ANPC de três níveis, operando com fluxo unidirecional de potência, é que falhas de circuito aberto nas chaves S_{x1} e S_{x4} não afetam o funcionamento normal do sistema. Entretanto, o momento de execução do teste para a identificação da chave defeituosa apresentou uma elevação nas correntes de entrada. Desta forma, foi necessário reduzir o tempo entre o momento da detecção da falha e a identificação (tempo para execução do teste de identificação), evitando assim, danos ao retificador que possam ser provocados por estas correntes.

Para falhas de curto-circuito no conversor ANPC de três níveis, deve-se ter uma atenção com o dimensionamento dos fusíveis em série com as chaves de grampeamento do conversor. Estes fusíveis devem possuir um valor de i^2t , quantidade de energia necessária para aquecer e fundir o filamento ou elemento fusível, menor que o das chaves do conversor, evitando assim, que a chave queime primeiro que o fusível.

Diferentemente das falhas de circuito aberto, para as falhas de curto-circuito podem ser utilizados os mesmos circuitos de reconfiguração para o conversor funcionando como inversor ou retificador. As falhas de curto-circuito no retificador ANPC se mostraram mais prejudiciais ao sistema, devido a elevadas correntes de entrada, do que as falhas de curto-circuito no inversor ANPC.

Para identificar o tipo da falha, curto-circuito ou circuito aberto, foi utilizado o equilíbrio da tensão dos capacitores do barramento CC no momento da falha. Assim, esta técnica só se mostrou eficaz para um grande desbalanceamento destas tensões. Assim, caso ocorra uma rápida fusão do fusível, e como consequência, um menor desbalanceamento destas tensões, o algoritmo pode ter dificuldades para diferenciar o tipo da falha.

Proposta para trabalhos futuros

Para continuidade deste trabalho sugere-se realizar as seguintes tarefas:

1. Estudar a ocorrência de falhas simultâneas em mais de um braço do conversor;
2. Realizar o estudo do estresse térmico das chaves no momento da correção das falhas;
3. Analisar outros métodos para identificar se ocorreu uma falha de curto-circuito ou de circuito aberto.
4. Estender os estudos para falhas simultâneas em mais de uma chave de potência.

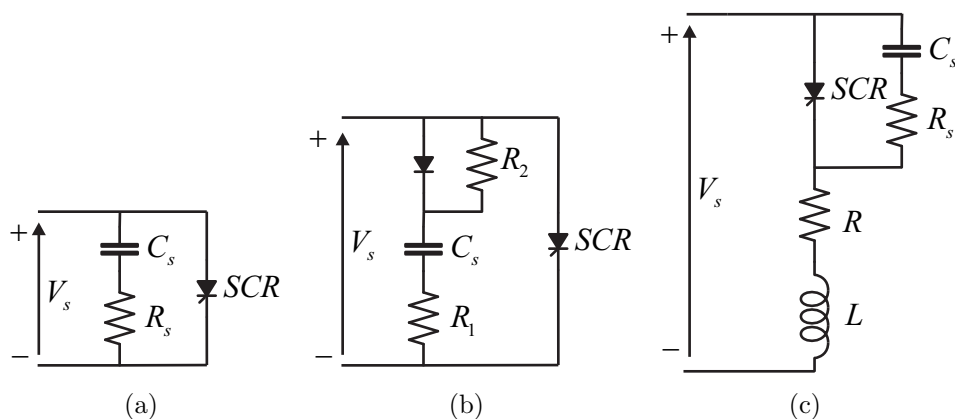
A

Método para o dimensionamento do circuito *snubber*

O dv/dt pode ser limitado por um circuito RC, conhecido como *snubber*, Figura A.1(a). A tensão sobre o SCR crescerá exponencialmente e o dv/dt poderá ser encontrado aproximadamente por:

$$\frac{dv}{dt} = 0,632 \frac{V_s}{\tau} = 0,632 \frac{V_s}{R_s C_s}. \quad (\text{A.1})$$

Figura A.1: Circuitos de proteção contra dv/dt .



Fonte: Rashid (1999).

O valor da constante de tempo do *snubber* $\tau = R_s C_s$ pode ser determinado da Equação A.1 para um valor conhecido de dv/dt . O valor de R_s é encontrado a partir da corrente de descarga I_{TD} . Assim:

$$R_s = \frac{V_s}{I_{TD}}. \quad (\text{A.2})$$

É possível utilizar mais de um resistor para o dv/dt e para a descarga, como mostrado na Figura A.1(b). O dv/dt é limitado por R_1 e C_s . $(R_1 + R_2)$ limita a corrente de descarga de forma que,

$$I_{TD} = \frac{V_s}{R_1 + R_2}. \quad (\text{A.3})$$

A carga pode formar um circuito em série com a rede *snubber*, como mostrado na Figura A.1(c). A razão de amortecimento δ de uma equação de segunda ordem é:

$$\delta = \frac{\alpha}{\omega_0} \frac{R_s + R}{2} \sqrt{\frac{C_s}{L_s + L}}, \quad (\text{A.4})$$

onde L_s é a indutância parasita, ω_0 é a frequência natural não amortecida e L e R são a indutância e resistência de carga, respectivamente.

O valor de ω_0 é calculado por:

$$\omega_0 = \frac{1}{\sqrt{LC}}. \quad (\text{A.5})$$

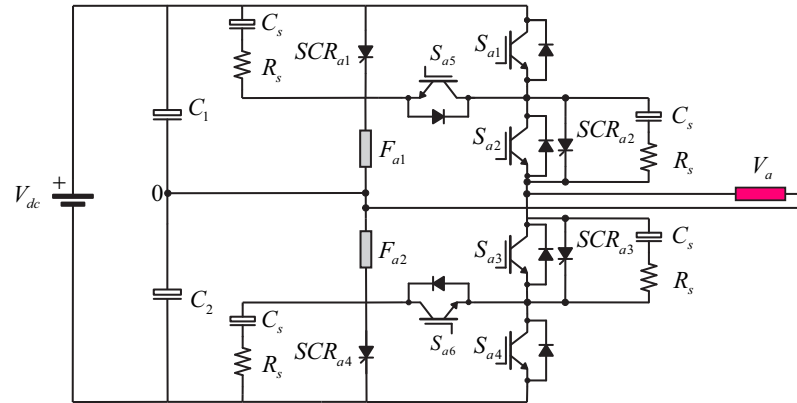
Para limitar o sobressinal máximo de tensão aplicado sobre o SCR, é utilizada uma razão de amortecimento na faixa de 0,5 a 1,0. Se a indutância da carga for elevada, o que normalmente é o caso, R_s pode ser grande e C_s pequeno para manter o valor desejado de razão de amortecimento. Um valor alto de R_s reduzirá a corrente de descarga e um valor baixo de C_s reduzirá as perdas no *snubber* (Rashid, 1999).

A.1 Resultados de simulações

Para verificar a capacidade do circuito *snubber* de garantir que os SCRs não entrem em condução de forma inesperada em virtude de um alto dv/dt provocado pelo chaveamento de uma das chaves de potência, o inversor ANPC, Figura A.2, foi simulado utilizando o *software* ORCAD, utilizando os seguintes parâmetros: 244 V de tensão do barramento ($V_{c1}+V_{c2}$), 10

kHz de frequência de chaveamento, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH, capacitância do *snubber* $C_s = 0,7$ uF e resistência do *snubber* $R_s = 5$ Ohms.

Figura A.2: Inversor ANPC de três níveis monofásico com circuito *snubber*.

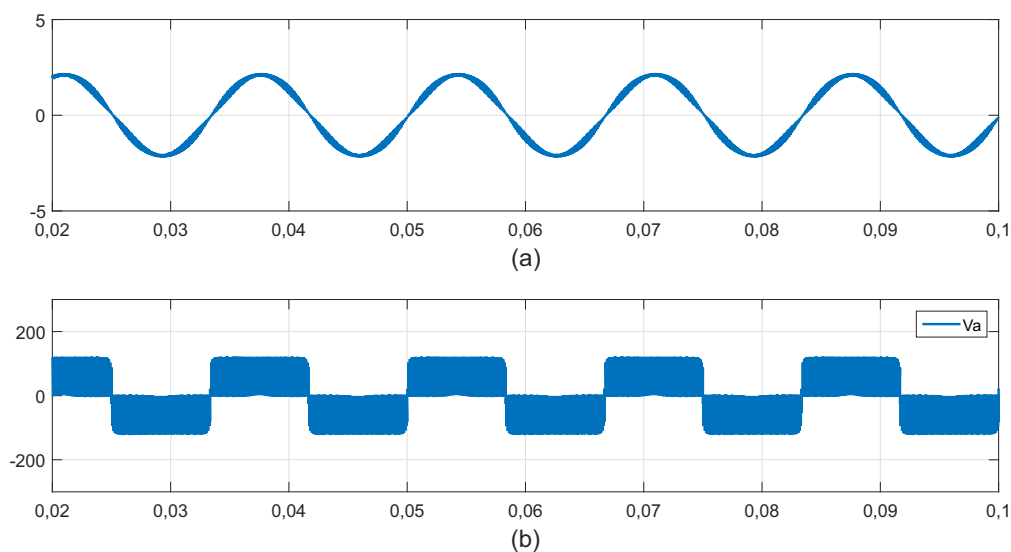


Fonte: O autor.

As Figuras A.3 e A.4 exibem a corrente e tensão de polo na carga para o inversor utilizando o SCRs com e sem o circuito *snubber*, respectivamente. Pela Figura A.3 é possível perceber a operação normal do conversor e que não ocorre nenhum disparo involuntário dos SCRs, devido a limitação do dv/dt pelo circuito *snubber*.

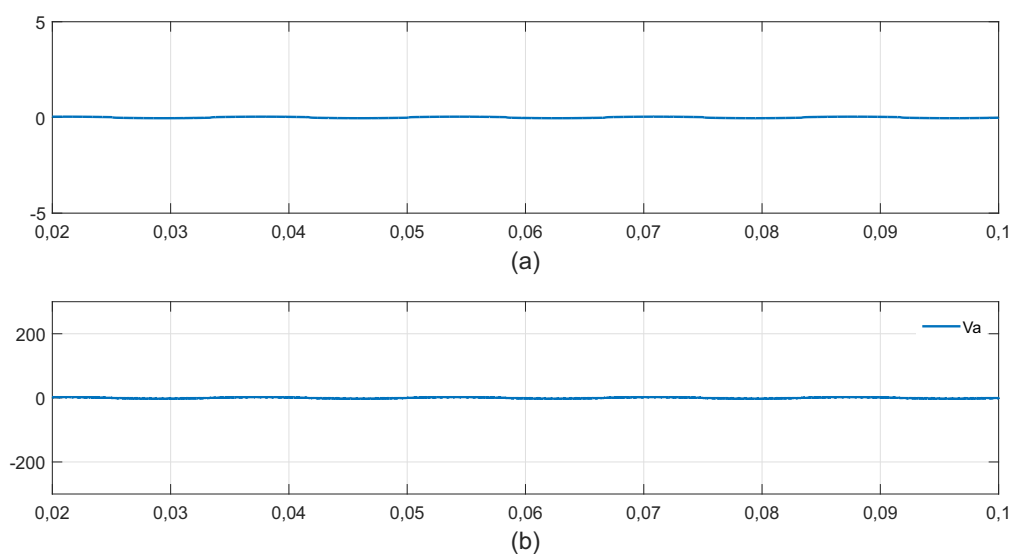
Já na Figura A.4 ocorre uma grande anormalidade no funcionamento em virtude do disparo não esperado dos SCRs, ocasionado pelo alto dv/dt provocado durante o chaveamento do conversor.

Figura A.3: (a) Corrente na carga e (b) tensão de polo na carga para o inversor utilizando o SCR e o circuito *snubber*.



Fonte: O autor.

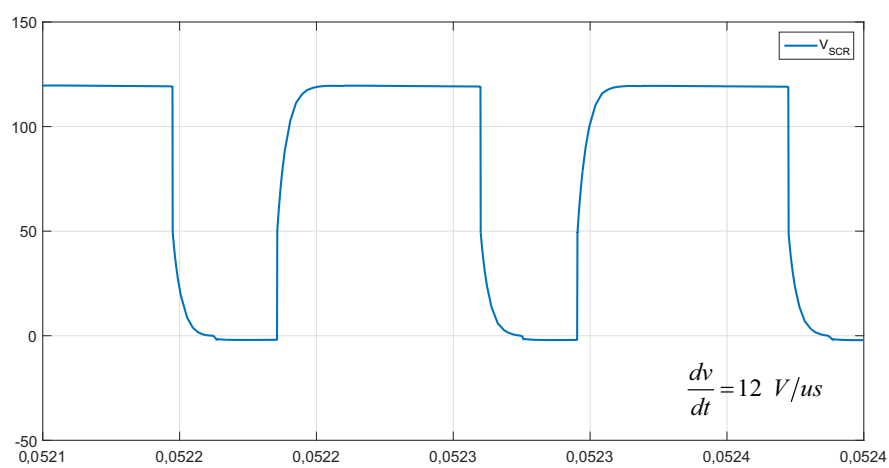
Figura A.4: (a) Corrente na carga e (b) tensão na carga para o inversor utilizando apenas os SCRs.



Fonte: O autor.

Na Figura A.5 é possível perceber a o aumento do tempo de subida e de decida da tensão sobre o SCR, provocado pela utilização do circuito *snubber*. Após a inclusão do circuito *snubber* o dv/dt foi reduzido a 12 V/us, garantindo a operação normal do SCR que possui um dv/dt igual a 50 V/us.

Figura A.5: Ampliação da tensão sobre o SCR.



Fonte: O autor.

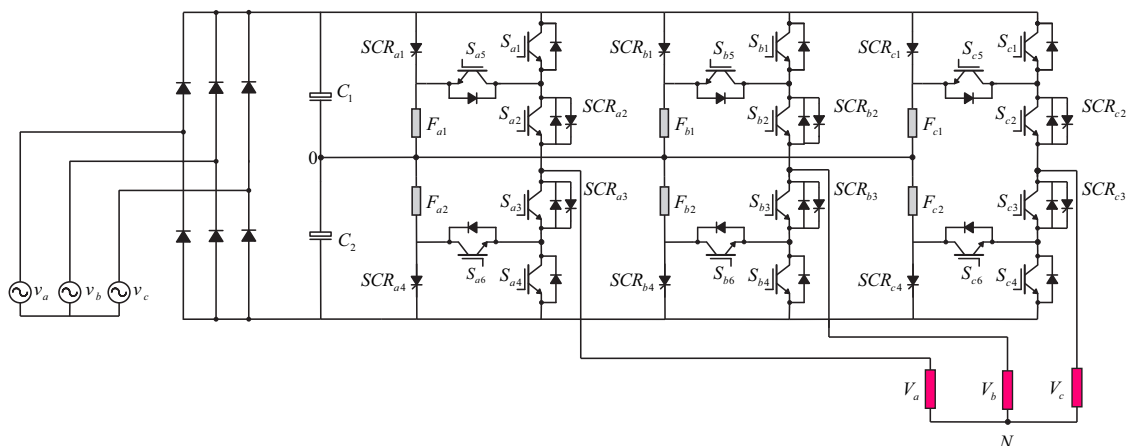
B

Outros resultados de simulações

B.1 Resultados de simulações para falhas de circuito aberto no inversor ANPC

Para verificar a capacidade de tolerância a falhas do inversor ANPC, Figura B.1, o mesmo foi simulado utilizando *software* PSIM, com uma frequência de chaveamento de 10 kHz, uma tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH, as falhas ocorrem em $t = 0,44$ s nas chaves do braço a . Durante os resultados de simulação foi utilizado a estratégia PWM-2.

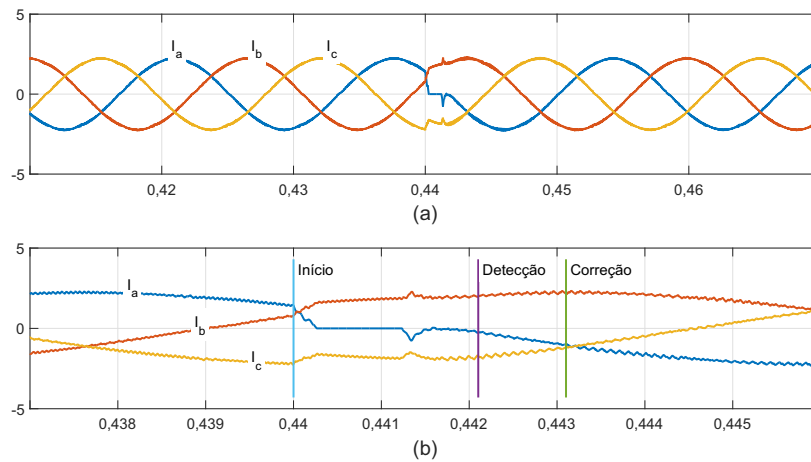
Figura B.1: Inversor ANPC de três níveis.



Fonte: O autor.

Nas Figuras B.2 e B.3 é possível perceber uma pequena distorção após a ocorrência da falha, porém, após um pequeno instante de tempo, a falha é detectada. Pela Figura B.2, observa-se que no momento da execução do teste para a identificação da chave defeituosa, a corrente no braço que ocorreu a falha tende para zero (tensão de polo igual à zero), desta forma, é possível identificar que a falha ocorreu na chave S_{a3} . Assim, o circuito é reconfigurado sem a necessidade do desligamento do sistema. Já na Figura B.3 verifica-se que no momento da execução teste para a identificação da chave defeituosa, a corrente tende para um valor um pouco menor que zero (tensão de polo menor que zero e maior que $-V_{dc}/4$), assim, é possível identificar que a falha ocorreu na chave S_{a4} . O algoritmo necessitou de $t = 0,42$ ms e $t = 0,35$ ms para detectar as falhas nas chaves S_{a3} e S_{a4} , respectivamente. Após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

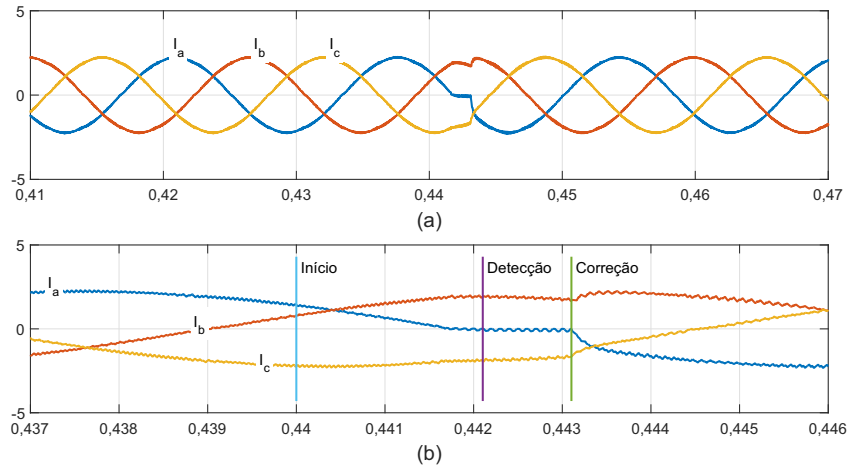
Figura B.2: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a3} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a3} .



Fonte: O autor.

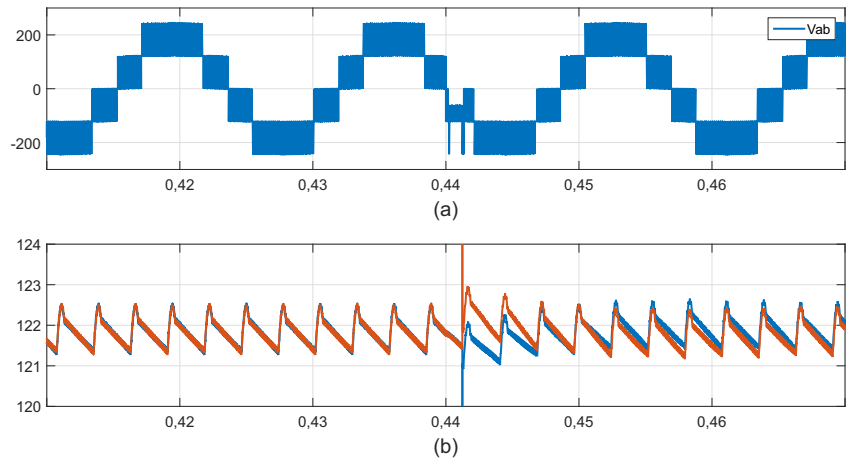
Pelas Figuras B.4 e B.5 pode-se observar que depois da correção da falha o inversor continua gerando todos os níveis em sua saída e verifica-se que no momento da correção da falha, ocorre um desbalanceamento na tensão dos capacitores do barramento CC, uma vez que, quando o SCR é acionado provoca o curto-circuito dos capacitores do barramento CC e a ruptura dos fusíveis. Após um pequeno instante de tempo as tensões retornam ao equilíbrio.

Figura B.3: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a4} .



Fonte: O autor.

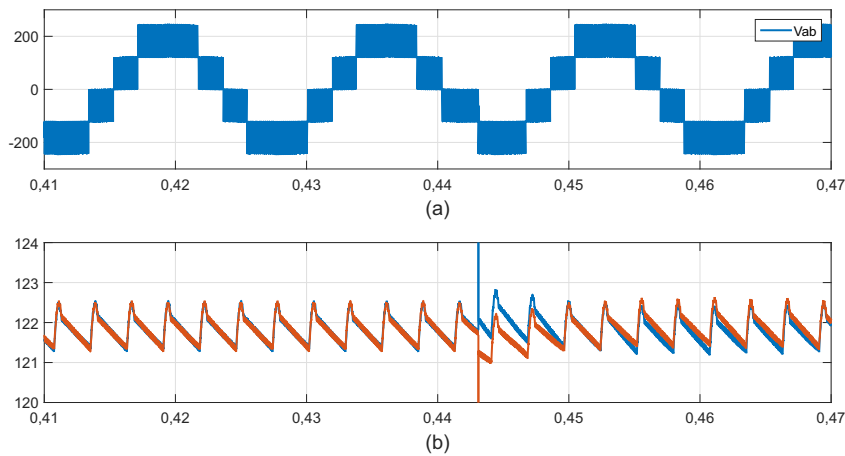
Figura B.4: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a3} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a3} .



Fonte: O autor.

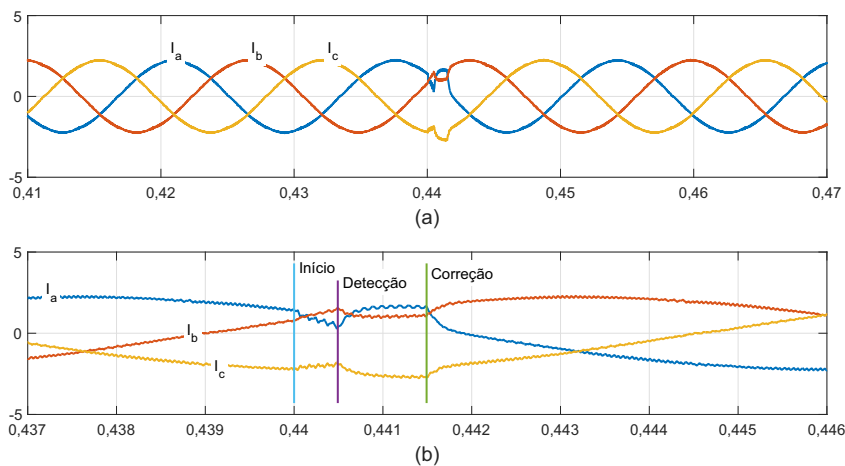
Na Figura B.6 é possível perceber uma pequena distorção após a ocorrência da falha, porém após um pequeno instante de tempo, a falha é detectada. Pela Figura observa-se que no momento da execução do teste, ocorre um aumento na corrente do braço (tensão de polo maior que $V_{dc}/4$). Assim, é possível identificar que a falha ocorreu na chave S_{a6} . Após a identificação, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,43$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

Figura B.5: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a4} .



Fonte: O autor.

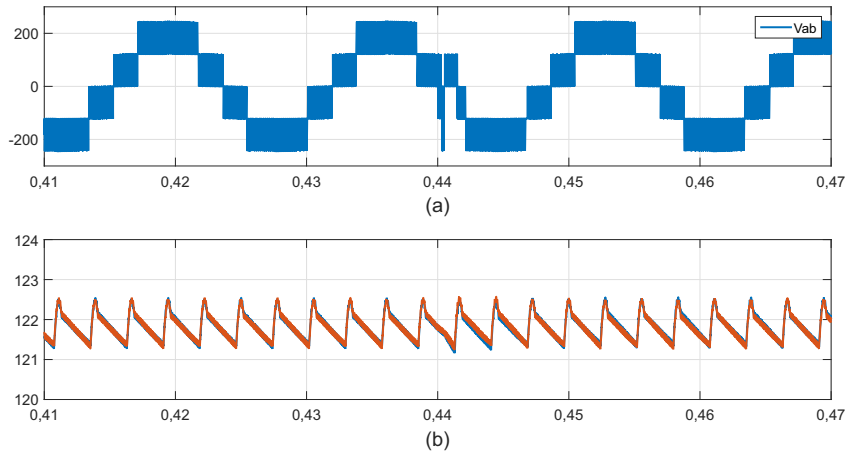
Figura B.6: (a) Correntes na carga para as três fases para uma falha de circuito aberto na chave S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6} .



Fonte: O autor.

Pela Figura B.7 percebe-se que o inversor continua operando com todos os níveis na tensão de saída. No entanto, o braço em que ocorreu a falha passou a operar como um inversor NPC.

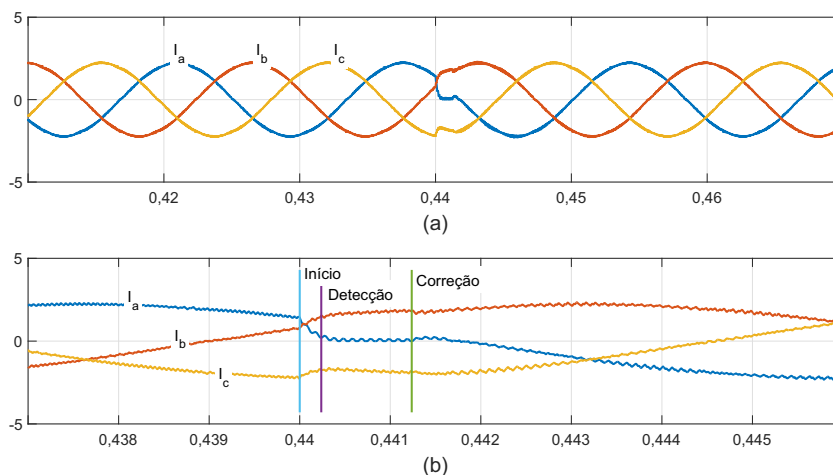
Figura B.7: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a6} .



Fonte: O autor.

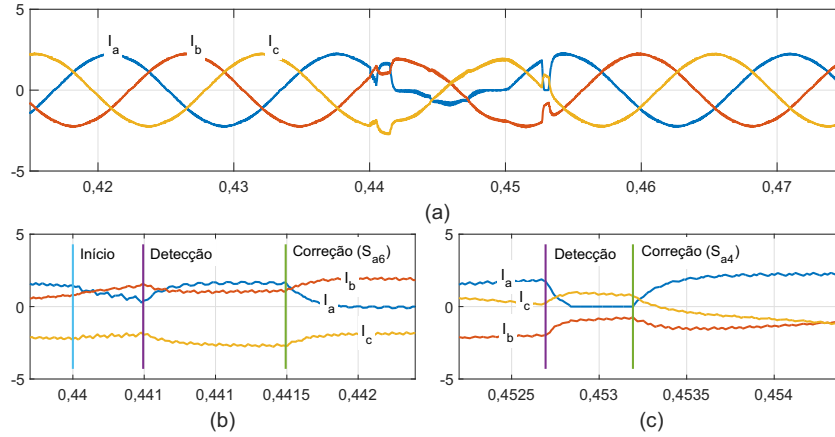
Já nas Figuras B.8 e B.9 as falhas ocorrem em mais de uma chave. Pela Figura B.8 percebe-se que foi detectado e corrigido inicialmente a falha na chave S_{a1} . Como no circuito para correção de uma falha na chave S_{x1} , a chave S_{x5} ficará sempre desligada, então, não será necessário uma nova detecção/correção. Já na Figura B.9 observa-se que inicialmente foi detectada/corrigida a falha na chave S_{a6} , após um tempo fixado de 11,2 ms, foi detectada/corrigida a falha na chave S_{a4} . Assim, o inversor retorna a sua operação normal.

Figura B.8: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto nas chaves S_{a1} e S_{a5}



Fonte: O autor.

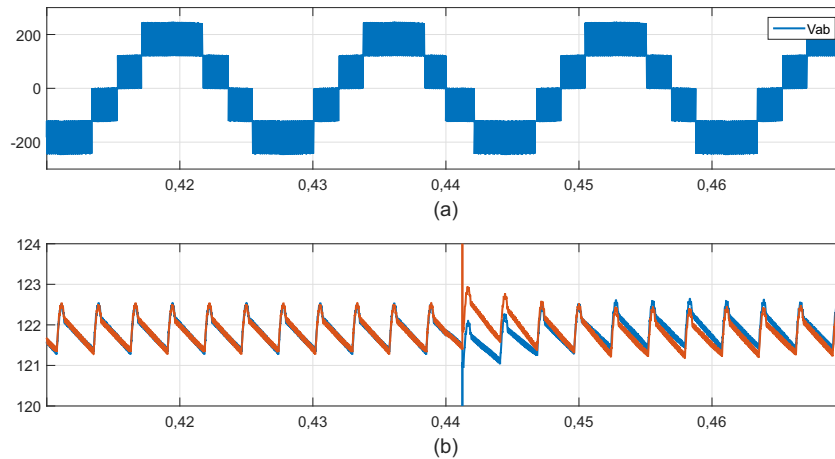
Figura B.9: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6} (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4} .



Fonte: O autor.

Nas Figuras B.10 e B.11 observa-se que, assim como as anteriores, o inversor continua gerando todos os níveis em suas tensões de saída.

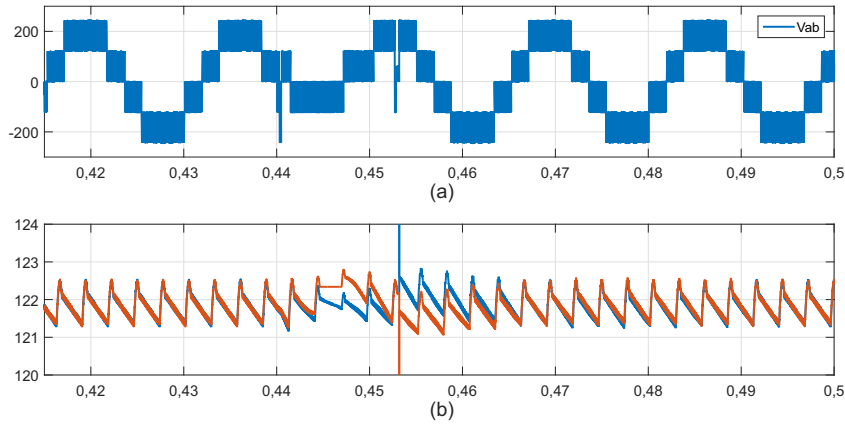
Figura B.10: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} .



Fonte: O autor.

Nas Figuras B.12 e B.13, assim como na anterior, as falhas ocorrem em mais de uma chave. Pela Figura B.12 percebe-se que foi detectado e corrigido inicialmente a falha na chave S_{a1} . Após um tempo fixado de 11,2 ms, foi detectada/corrigida a falha na chave S_{x6} . Assim, o inversor retorna a sua operação normal. Já na Figura B.13 observa-se que inicialmente foi detectada/corrigida a falha na chave S_{a4} . Após a correção da primeira falha,

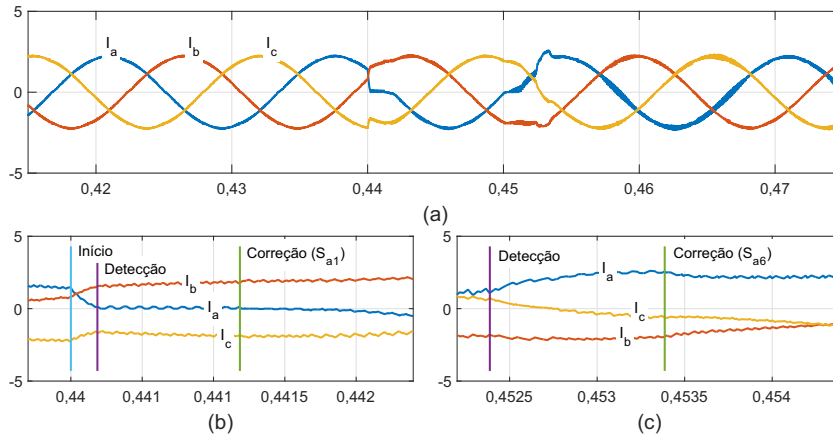
Figura B.11: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} .



Fonte: O autor.

foi fixado um tempo de 11,2 ms para verificar a ocorrência de outra falha. Desta forma, foi detectada/corrigida a falha na chave S_{a5} , assim, o inversor retorna a sua operação normal.

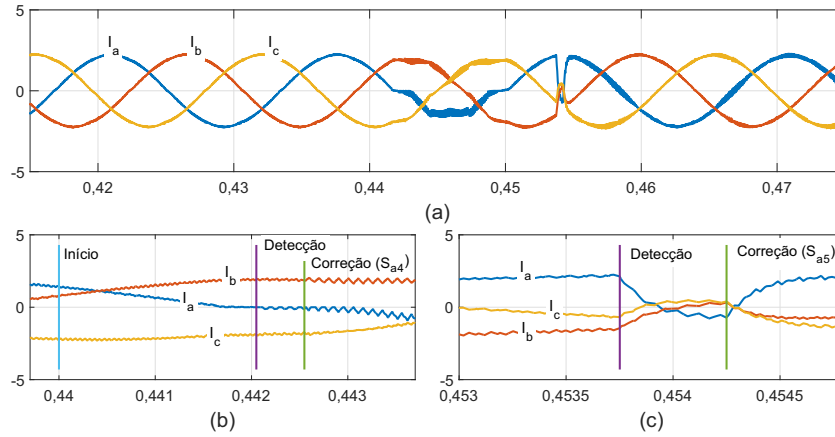
Figura B.12: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a1} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a6} .



Fonte: O autor.

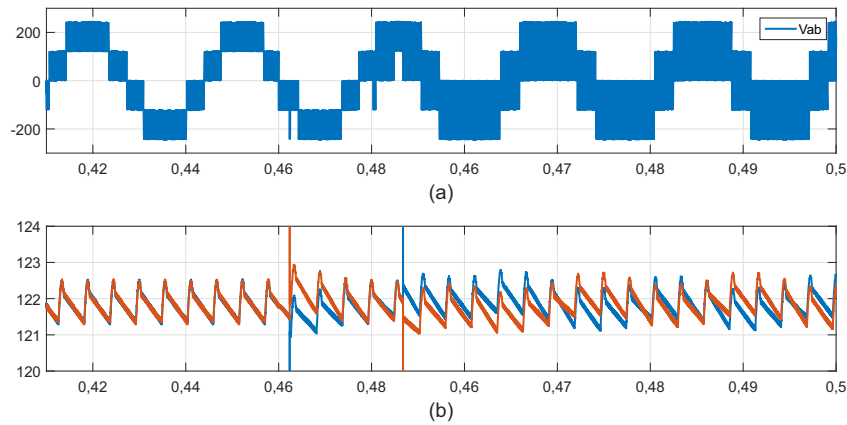
Nas figuras B.14 e B.15 é possível notar uma redução nos níveis de saída do conversor, uma vez que, o braço defeituoso passou a operar com apenas dois níveis e os braços normais com três níveis.

Figura B.13: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a4} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a5} .



Fonte: O autor.

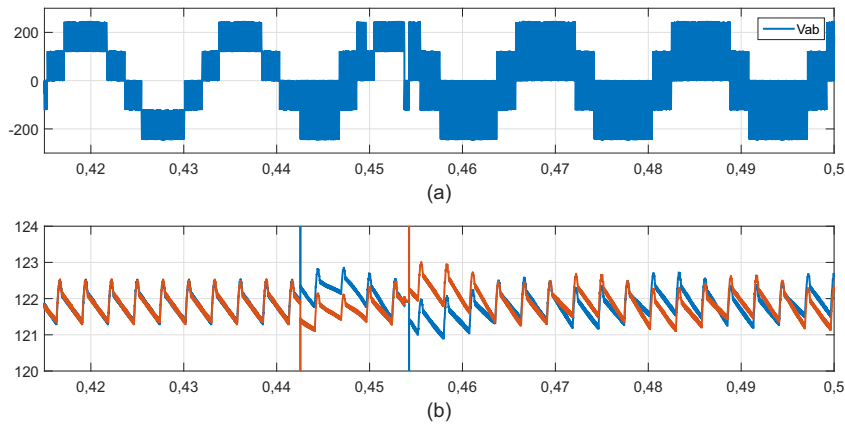
Figura B.14: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a1} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a1} e S_{a6} .



Fonte: O autor.

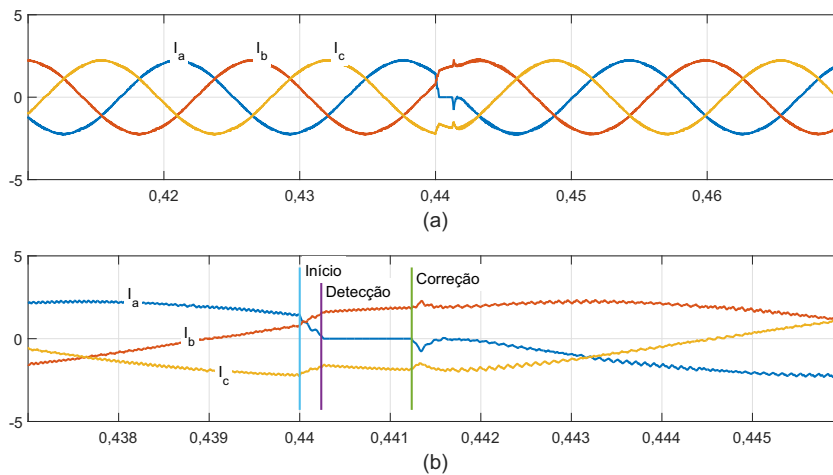
Nas Figuras B.16 e B.17 as falhas também ocorrem em mais de uma chave. Pela Figura B.16 percebe-se que foi detectado e corrigido inicialmente a falha na chave S_{a2} . Como no circuito para correção de uma falha na chave S_{a2} , a chave S_{a5} ficará sempre desligada. Então, não será necessário uma nova detecção/correção. Já na Figura B.17 observa-se que inicialmente foi detectada/corrigida a falha na chave S_{a6} . Após um tempo fixado de 11,2 ms, foi detectada/corrigida a falha na chave S_{a3} . Assim, o inversor retorna a sua operação normal.

Figura B.15: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a4} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a4} e S_{a5} .



Fonte: O autor.

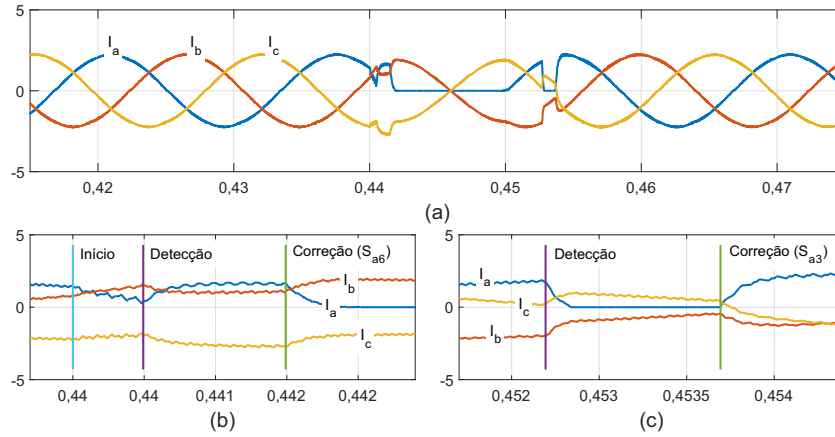
Figura B.16: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a2} e S_{a5} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto nas chaves S_{a2} e S_{a5}



Fonte: O autor.

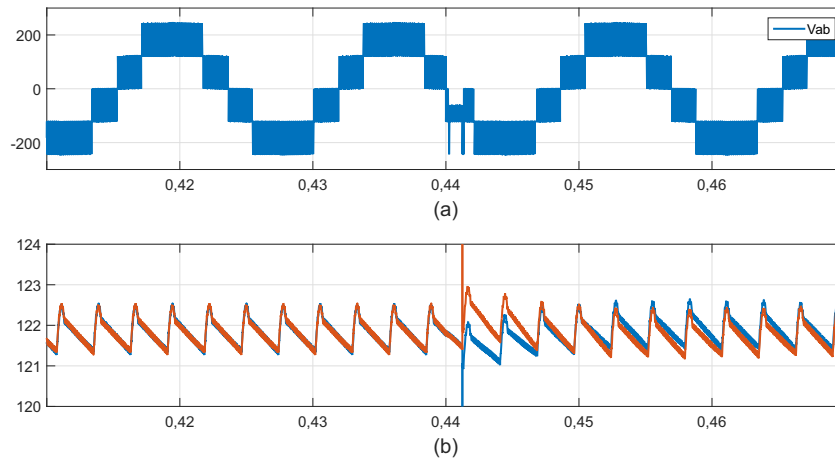
Pelas Figuras B.18 e B.19 pode-se observar que depois da correção da falha o inversor continua gerando todos os níveis em sua saída e verifica-se que no momento da correção da falha, ocorre um desbalanceamento na tensão dos capacitores do barramento CC, uma vez que, quando SCR é acionado provoca o curto-circuito dos capacitores do barramento CC e a ruptura dos fusíveis. Após um pequeno instante de tempo as tensões retornam ao equilíbrio.

Figura B.17: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a6} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a3} .



Fonte: O autor.

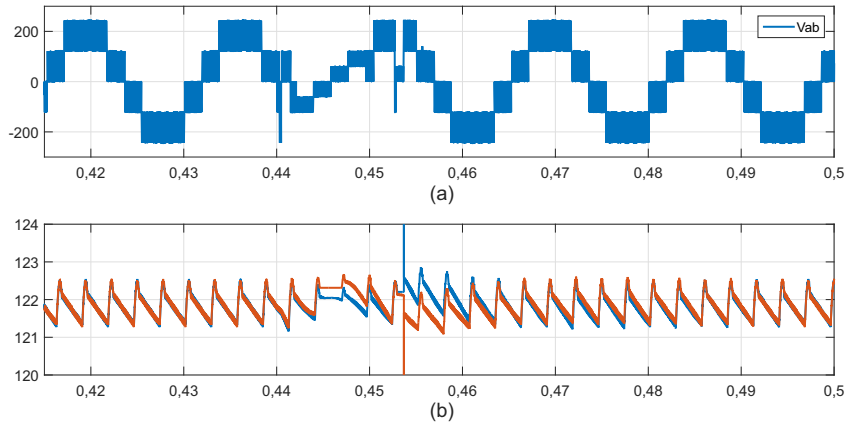
Figura B.18: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a2} e S_{a5} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a2} e S_{a5} .



Fonte: O autor.

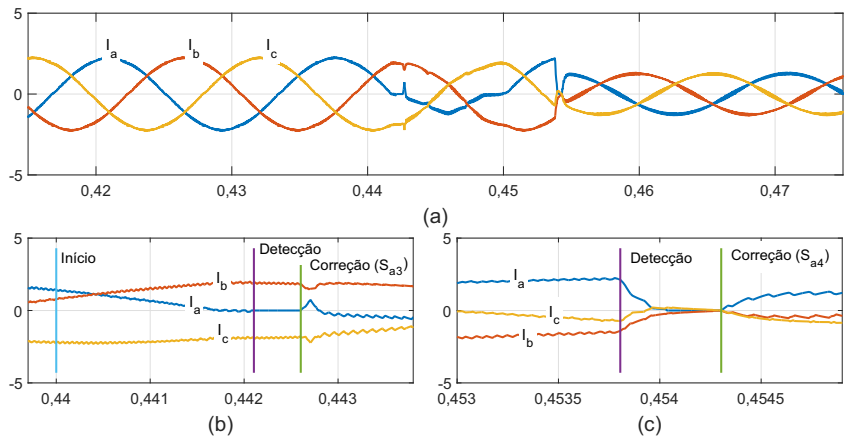
Na Figura B.20 observa-se a ocorrência de uma falha de circuito aberto em duas chaves do inversor, S_{a3} e S_{a4} , inicialmente foi detectada e corrigida a falha na chave S_{a3} . Após um instante de tempo, foi detectada e corrigida a falha na chave S_{a4} . Após a correção da segunda falha, o inversor passou a operar com apenas 2 braços ativos, reduzindo assim, as correntes de saída do inversor. Foi fixado um tempo de 11,2 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

Figura B.19: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a3} e S_{a6} .



Fonte: O autor.

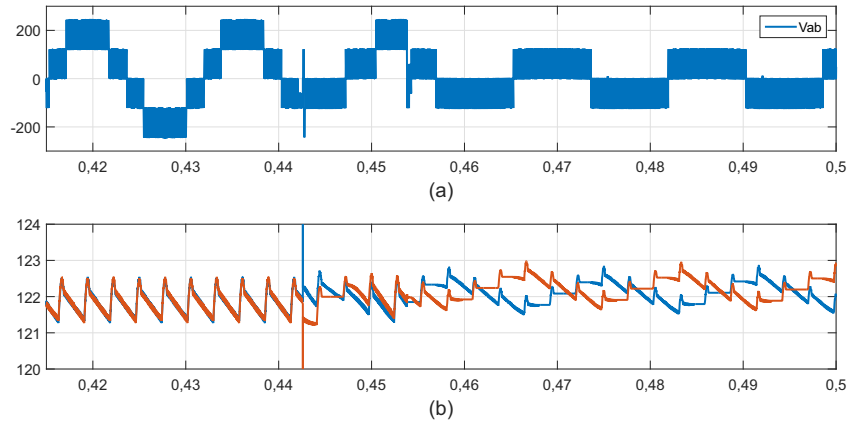
Figura B.20: (a) Correntes na carga para as três fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de circuito aberto na chave S_{a3} ; (c) Ampliação das correntes na carga durante detecção e correção da falha de circuito aberto na chave S_{a4} .



Fonte: O autor.

Pela Figura B.21 é possível perceber uma redução dos níveis para a tensão entre duas fases do inversor, após a correção das falhas. Após a correção das falhas não é mais possível o controle da tensão dos capacitores do barramento CC, uma vez que, não é possível a utilização da tensão de modo comum, v_{μ} , já que o inversor passou a operar com apenas dois braços.

Figura B.21: (a) Tensão entre duas fases para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} .



Fonte: O autor.

B.2 Resultados de simulações para falhas de circuito aberto no retificador ANPC

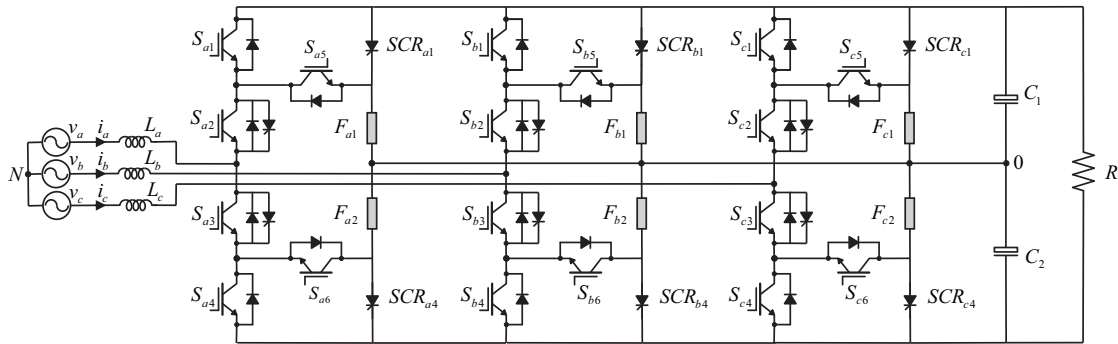
O comportamento do retificador ANP estudado, Figura B.22, o mesmo foi simulado utilizando o *software* PSIM, foi aplicada a técnica de controle OCC utilizando a estratégia PMW-2 e as falhas de circuito aberto ocorrem em $t = 0,44$ s nas chaves do braço a . Estes resultados são obtidos considerando os seguintes parâmetros:

Tabela B.1: Parâmetros utilizados nas simulações para o retificador ANPC.

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

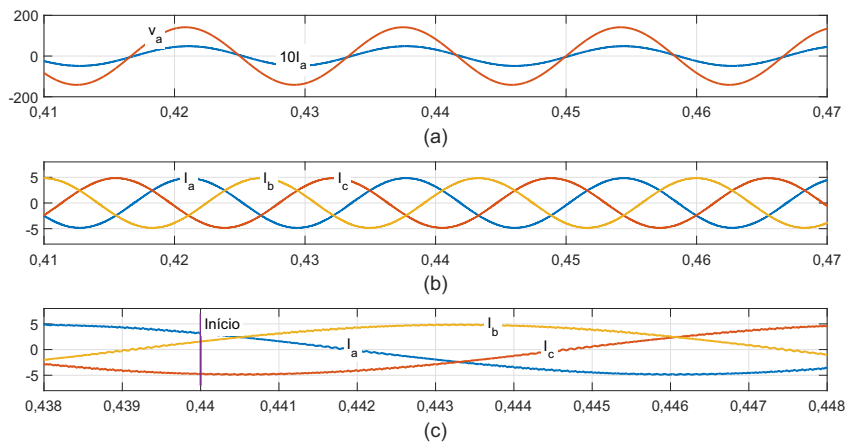
Figura B.22: Estrutura de um retificador ANPC de três níveis.



Fonte: O autor.

Pelas Figuras B.23 e B.24 pode-se perceber que, para o conversor operando com fluxo unidirecional de potência, uma falha de circuito aberto nas chaves S_{x1} e S_{x4} ($x = a, b, c$) não afetará o funcionamento normal do conversor.

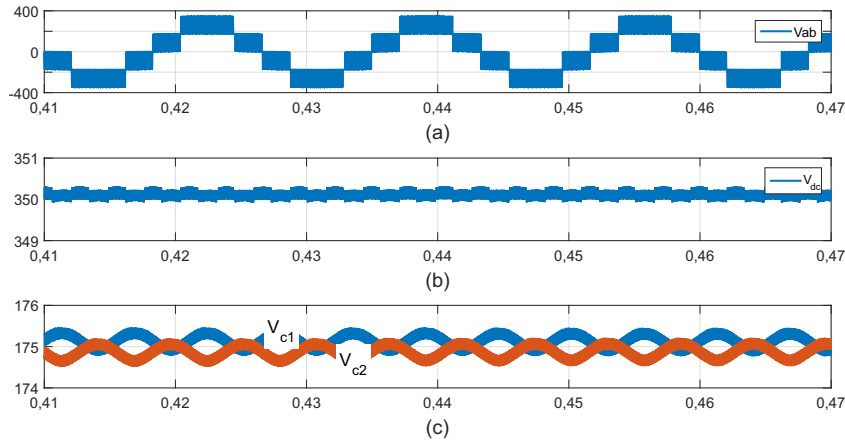
Figura B.23: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

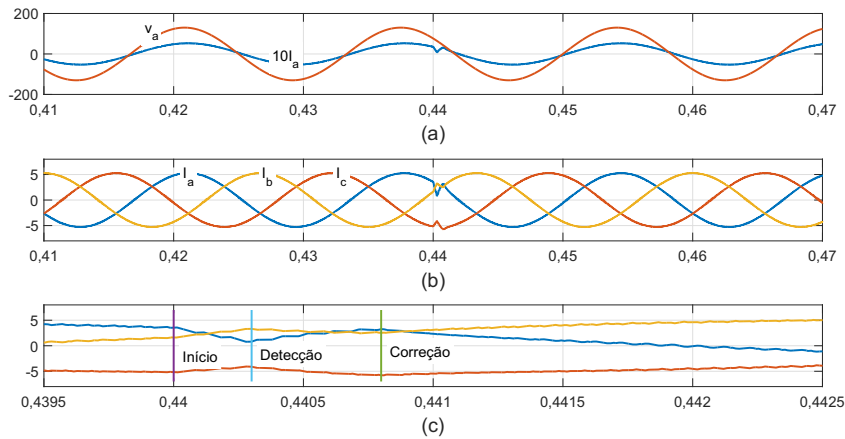
Já na Figura B.25 é possível observar que, após uma falha de circuito aberto na chave S_{a2} , ocorre uma distorção nas correntes de entrada do retificador ANPC, e após a detecção e correção da falha, o conversor volta a sua operação normal. O algoritmo necessitou de $t = 0,3$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 0,5$ ms entre o momento da detecção e o da identificação/correção da falha, desta forma, o teste pode ser efetuado de forma correta.

Figura B.24: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} e S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

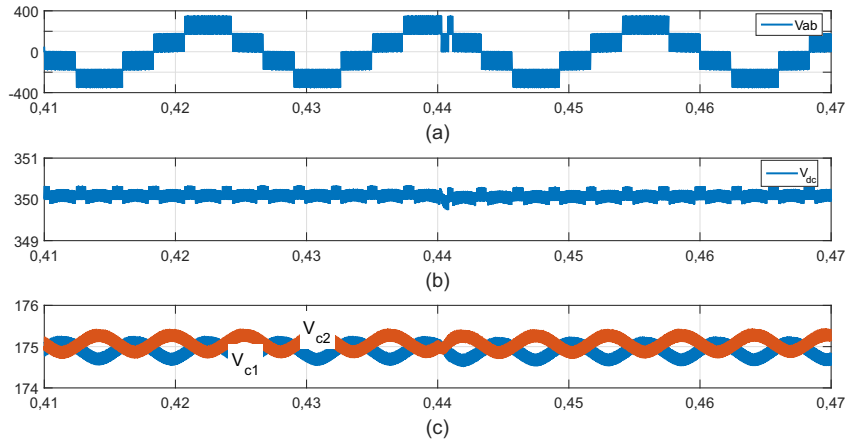
Figura B.25: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a3} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início e correção da falha na chave S_{a3} .



Fonte: O autor.

Pela Figura B.26 é possível observar que as tensões entre fases não apresentam distorções aparentes. Na mesma Figura também é possível constatar uma queda na tensão do barramento CC no momento da execução do teste para a identificação da falha.

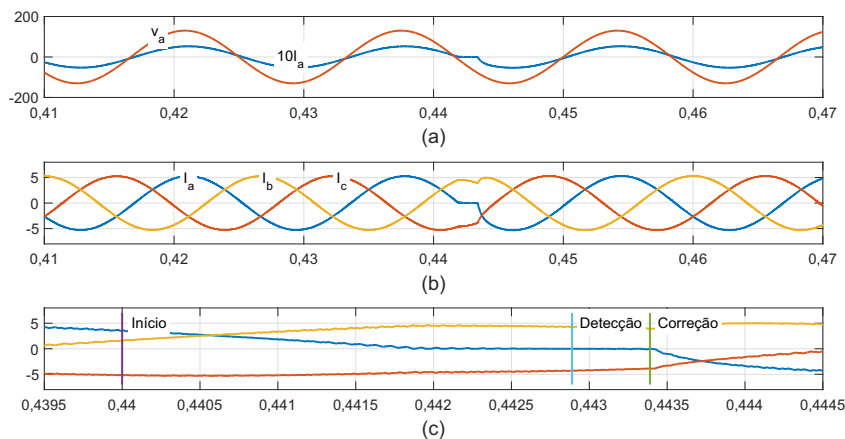
Figura B.26: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a3} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

Já Figura B.27 é possível observar que, uma falha de circuito aberto na chave S_{a6} só afetará o funcionamento do retificador durante o início do semiciclo negativo das correntes de entrada do retificador ANPC, e após a detecção e correção da falha, o conversor volta a sua operação normal. O algoritmo necessitou de $t = 1,02$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 0,5$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

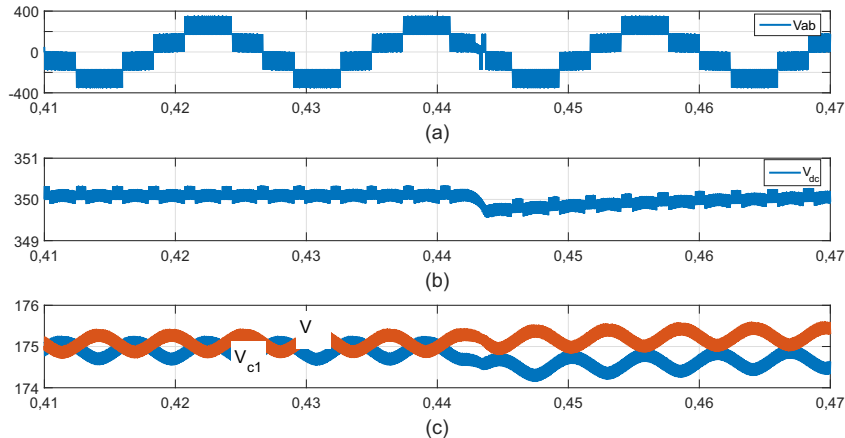
Figura B.27: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Na Figura B.28 percebe-se que, após uma falha de circuito aberto nas chaves S_{a6} , ocorre uma queda na tensão do barramento CC durante a falha. Porém após a correção da falha a tensão tende a voltar a seu estado inicial antes da falha.

Figura B.28: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto na chave S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).

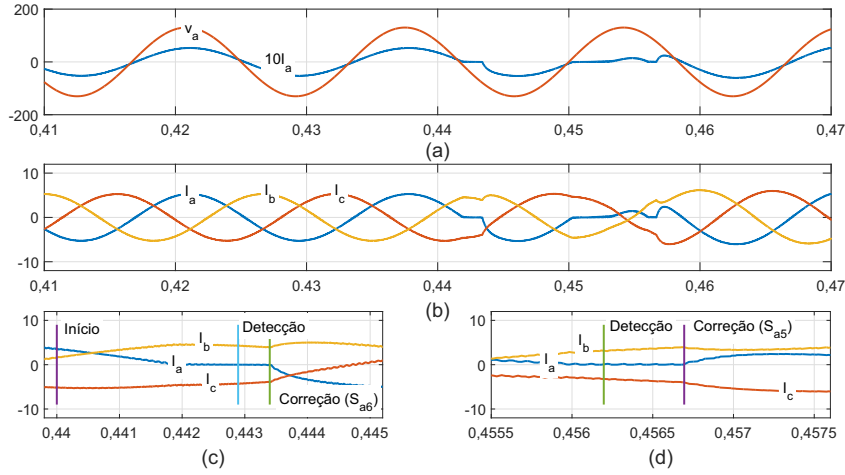


Fonte: O autor.

Já na Figura B.29 é possível observar que uma falha de circuito aberto nas chaves S_{a1} e S_{a4} , para o retificador operando com sentido unidirecional de potência, não afetará o funcionamento do conversor. Desta forma, não é necessário a detecção/correção destas falhas, entretanto, a falha de circuito aberto nas chaves S_{a5} e S_6 prejudicará o funcionamento do conversor. Inicialmente foi detectada e corrigida a falha na chave S_{a6} . Após um instante de tempo, foi detectada e corrigida a falha na chave S_{a5} . Depois da correção da segunda falha detectada, o conversor retornou a sua operação normal. Foi fixado um tempo de 12,8 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a ocorrência de outra falha, evitando assim, falsas detecções.

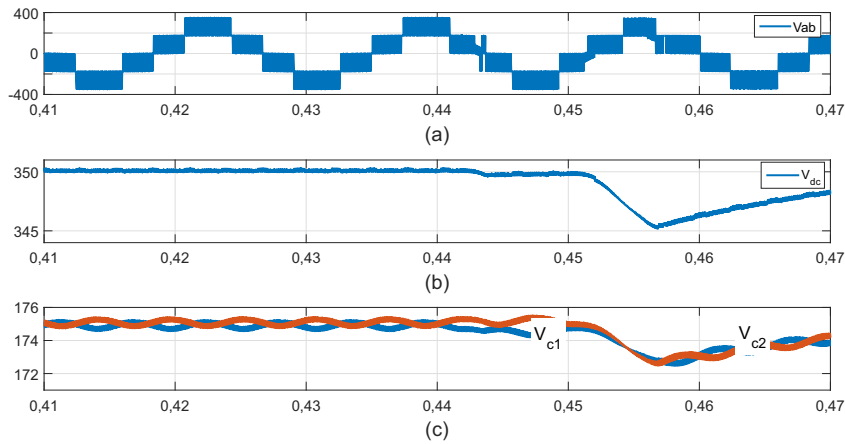
Pela Figura B.30 observa-se que o inversor continua operando com todos os níveis. Também é possível observar uma grande queda na tensão do barramento CC no intervalo entre a correção da primeira e segunda falha detectada. Porém após a correção da segunda falha detectada a tensão tende a voltar a seu estado inicial antes da falha.

Figura B.29: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a4} , S_{a5} e S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Figura B.30: Resultados de simulação para o retificador ANPC de três níveis para uma falha de circuito aberto nas chaves S_{a1} , S_{a4} , S_{a5} e S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).

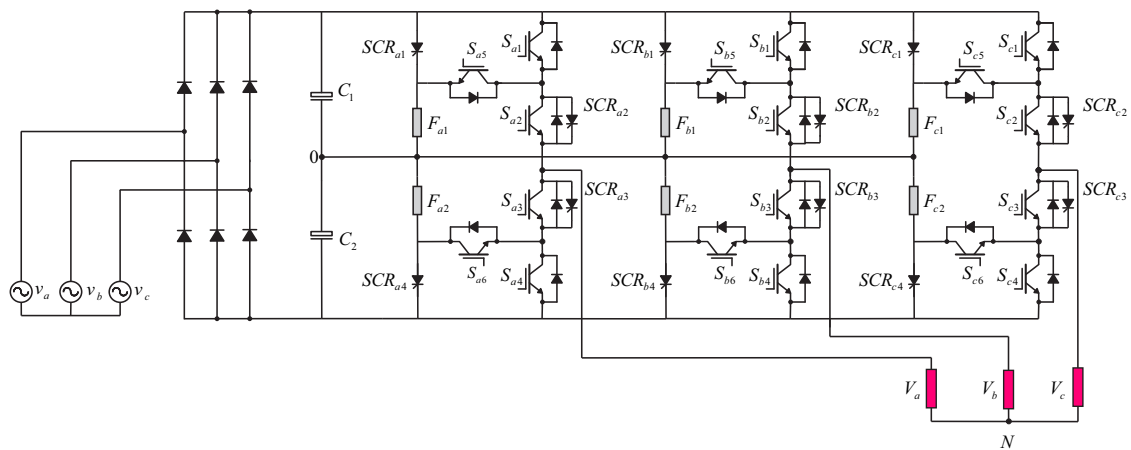


Fonte: O autor.

B.3 Resultados de simulações para falhas de curto-circuito no inversor ANPC

Para verificar a capacidade de tolerância a falhas do inversor ANPC, Figura B.31, o mesmo foi simulado utilizando o *software* PSIM, utilizando uma frequência de chaveamento de 10 kHz, uma tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 μ F, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH, as falhas ocorrem em $t = 0,44$ s nas chaves do braço a . Durante os resultados de simulação foi utilizado a estratégia PWM-2.

Figura B.31: Inversor ANPC de três níveis.

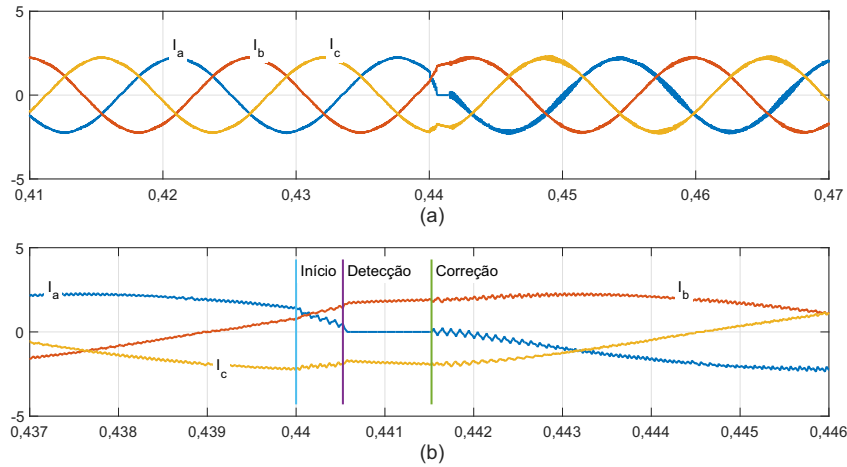


Fonte: O autor.

Na Figura B.32 também é possível perceber uma distorção nas correntes após a ocorrência da falha. Durante a execução do teste para identificação da chave defeituosa, o valor da corrente no braço tende para próximo de zero (tensão de polo menor que $V_{dc}/4$ e maior que zero), assim, é possível determinar que a falha ocorreu na chave S_{a3} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,53$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

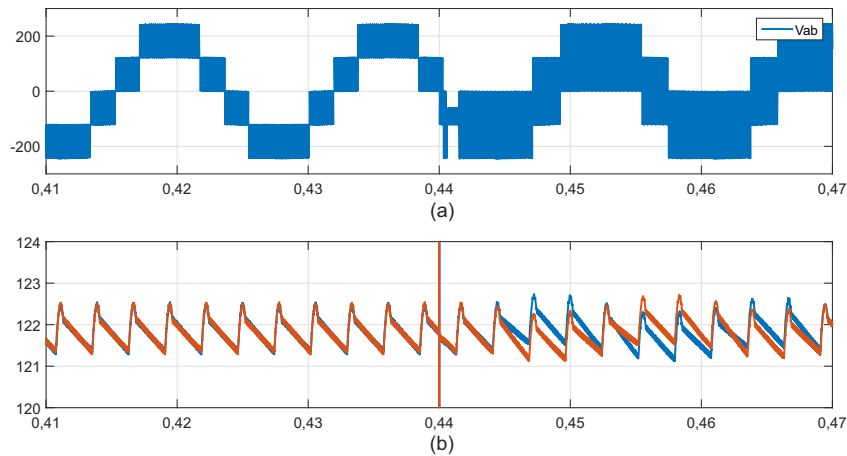
Na Figura B.33 é possível perceber uma redução dos níveis na tensão de saída, uma vez que o braço do conversor em que ocorreu a falha passou a operar com apenas dois níveis. Também é possível observar um desbalanceamento na tensão dos capacitores do barramento CC, após a correção da falha, as tensões tendem ao equilíbrio.

Figura B.32: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a3} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a3} .



Fonte: O autor.

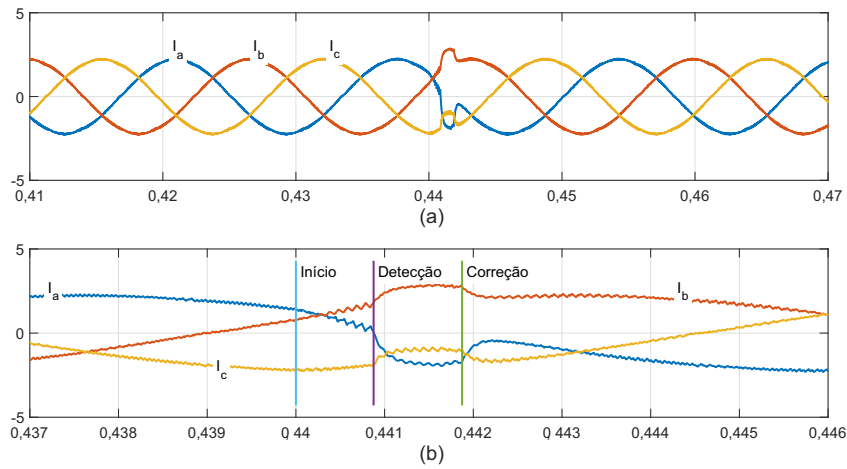
Figura B.33: (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a3} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a3} .



Fonte: O autor.

Na Figura B.34 é possível perceber uma distorção nas correntes após a ocorrência da falha. Porém, após a identificação da falha o circuito é reconfigurado, corrigindo a falha sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,87 \mu\text{s}$ para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 1 \text{ ms}$ entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

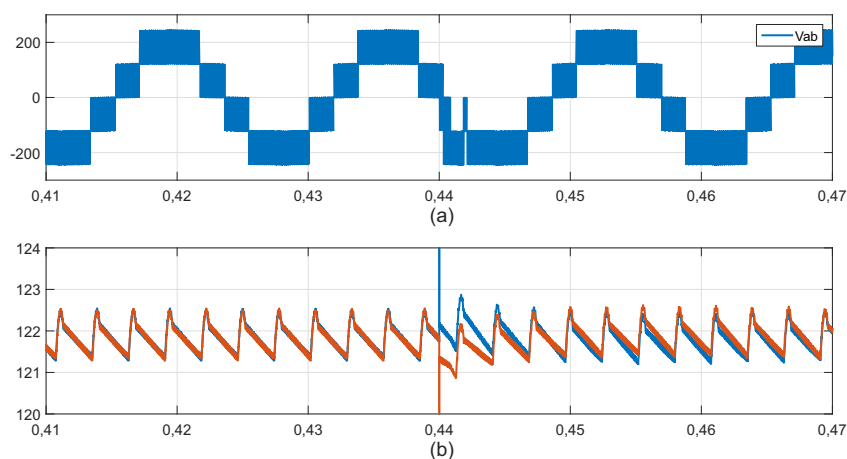
Figura B.34: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a4} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a4} .



Fonte: O autor.

Pela Figura B.35 é possível observar uma distorção na tensão entre fases no momento da falha. Porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha, após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura B.35: (a) Tensão entre duas fases para uma falha de curto-circuito na chave S_{a4} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de curto-circuito na chave S_{a4} .

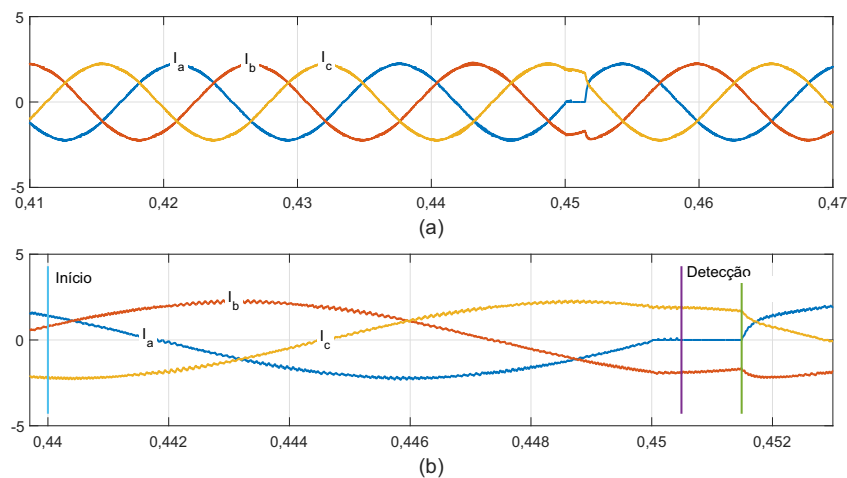


Fonte: O autor.

Na Figura B.36 observa-se uma distorção nas correntes após a ocorrência da falha, é possível perceber que a corrente de saída do braço defeituoso tende a zero (tensão de polo

igual a zero) durante a execução do teste para identificação da chave defeituosa. Desta forma, é possível determinar que a falha ocorreu na chave S_{a6} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,48$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

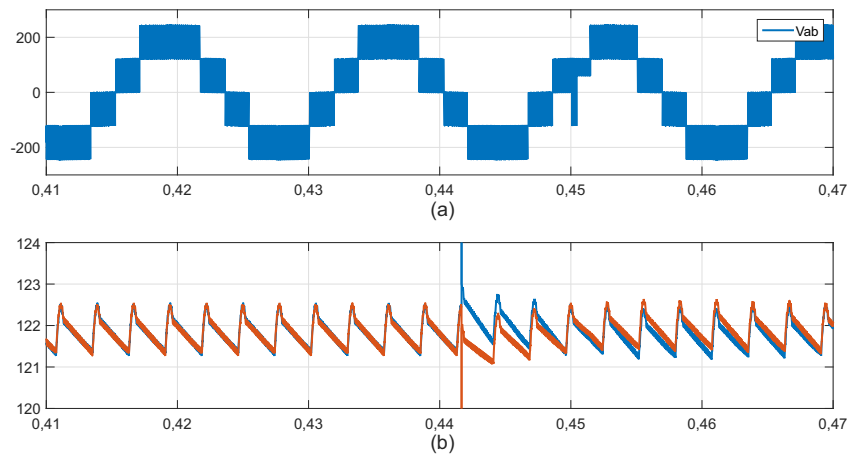
Figura B.36: (a) Correntes na carga para as três fases para uma falha de curto-circuito na chave S_{a6} ; (b) Ampliação das correntes na carga durante início, detecção e correção da falha de curto-circuito na chave S_{a6} .



Fonte: O autor.

Pela Figura B.37 é possível observar uma distorção na tensão entre fases no momento da falha. Porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha. Após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura B.37: (a) Tensão entre duas fases para uma falha de circuito aberto na chave S_{a6} ; (b) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) para uma falha de circuito aberto na chave S_{a6} .



Fonte: O autor.

B.4 Resultados de simulações para falhas de curto-circuito no retificador ANPC

O comportamento do retificador ANP estudado, Figura B.38, o mesmo foi simulado utilizando o *software* PSIM, foi aplicado a técnica de controle OCC utilizando a estratégia PMW-2 e as falhas de curto-circuito ocorrem em $t = 0,44$ s nas chaves do braço a . Estes resultados são obtidos considerando os seguintes parâmetros:

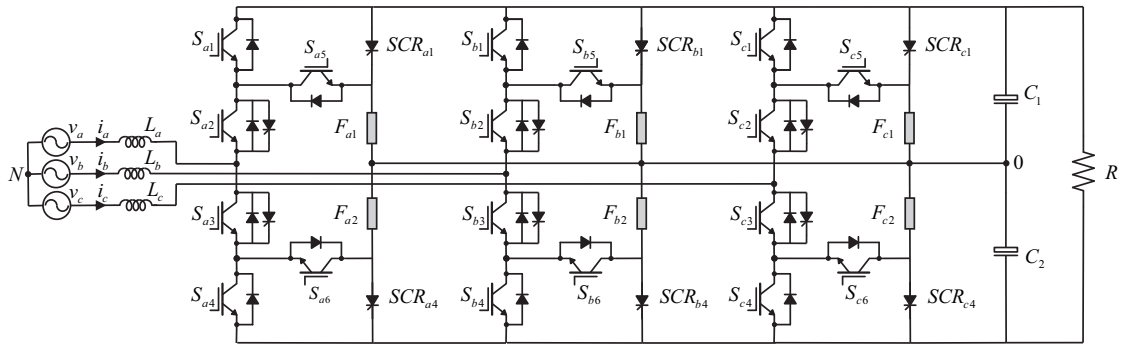
Tabela B.2: Parâmetros utilizados nas simulações para o retificador ANPC.

Tensão de fase de entrada (v_a , v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

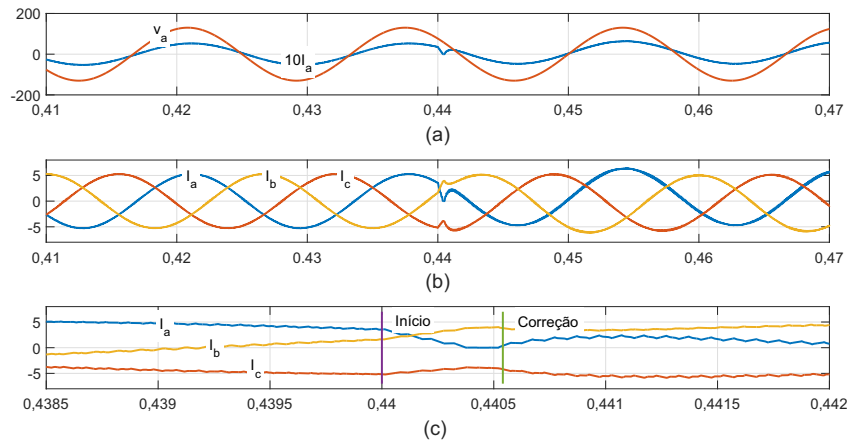
Na Figura B.39 é possível perceber uma distorção nas correntes após a ocorrência da falha, como a falha foi detectada no 2º quadrante da corrente de entrada. Então não é necessário executar testes para determinar que a falha ocorreu na chave S_{a3} . Após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 0,54$ ms para detectar/corrigir a falha.

Figura B.38: Estrutura de um retificador ANPC de três níveis.



Fonte: O autor.

Figura B.39: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a3} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.

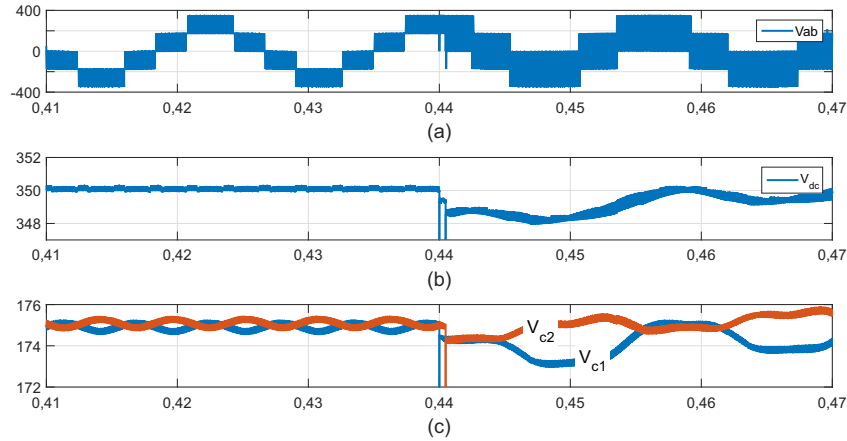


Fonte: O autor.

Na Figura B.40 é possível perceber uma redução dos níveis na tensão entre as fases a e b (V_{ab}) do retificador, uma vez que, o braço do retificador em que ocorreu a falha passou a operar apenas com apenas dois níveis. Também pode-se observar a queda das tensões dos capacitores do barramento CC, provocado por dois curtos-circuitos nos respectivos capacitores. O primeiro curto-circuito foi provocado pela falha na chave, o segundo foi provocado para correção da respectiva falha.

Na Figura B.41 é possível perceber distorções nas correntes de entrada após a ocorrência da falha. Para uma falha de curto-circuito na chave S_{a4} a identificação ocorre no momento da detecção da falha, não sendo necessário executar testes de identificação. Após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O

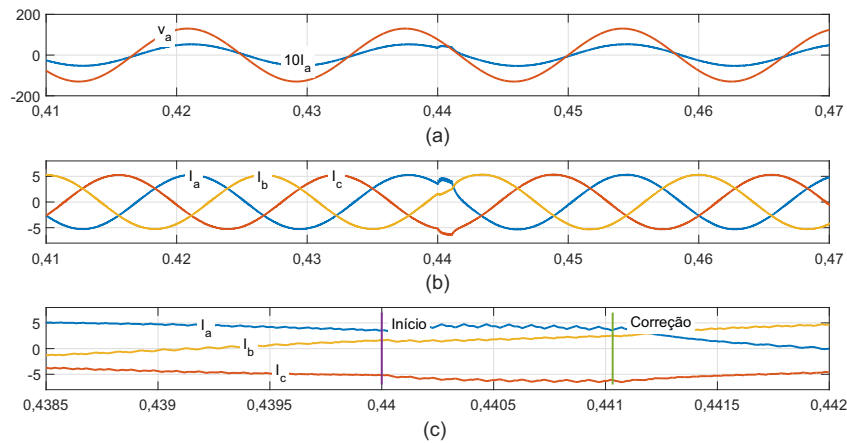
Figura B.40: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a3} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

algoritmo necessitou de $t = 1,03$ ms para detectar/corrigir a falha.

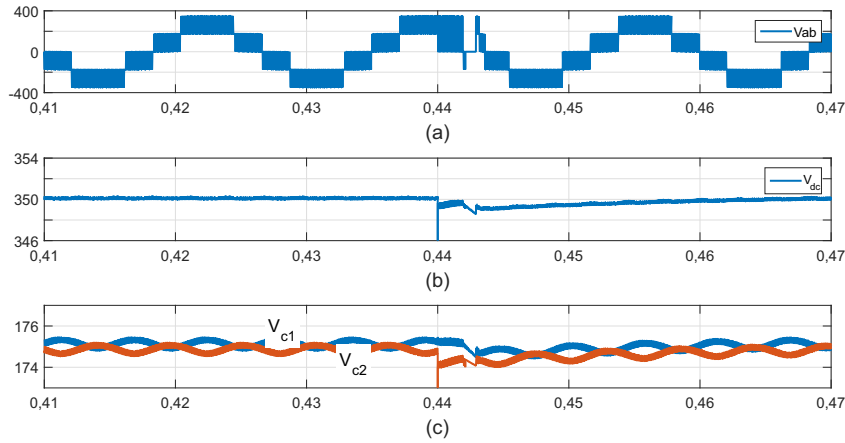
Figura B.41: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a4} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Pela Figura B.42 é possível observar uma distorção na tensão entre fases no momento da falha. Porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma Figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha. Após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

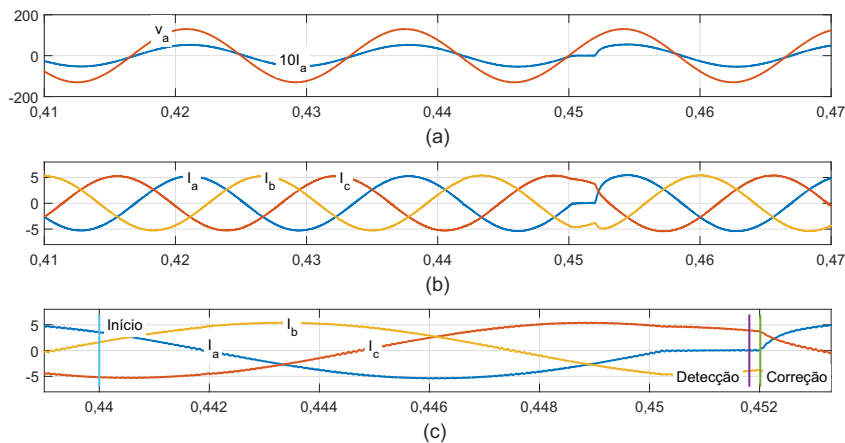
Figura B.42: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a4} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

Na Figura B.43 é possível perceber uma distorção nas correntes após a ocorrência da falha. Para uma falha de curto-circuito na chave S_{a6} é necessário executar um teste para a sua identificação. Após a identificação da falha, o circuito é reconfigurado sem a necessidade do desligamento do sistema. O algoritmo necessitou de $t = 1,59$ ms para detectar a falha. Após a detecção foi imposto ao algoritmo um tempo de $t = 0,2$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

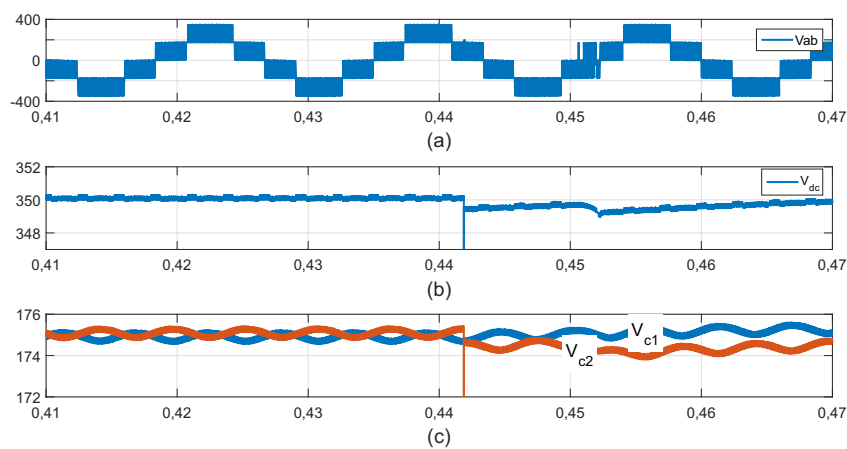
Figura B.43: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a6} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Pela Figura B.44 é possível observar uma distorção na tensão entre fases no momento da falha. Porém, após a correção da falha, o inversor continua operando com todos os níveis. Na mesma Figura também é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha. Após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura B.44: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito na chave S_{a6} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).

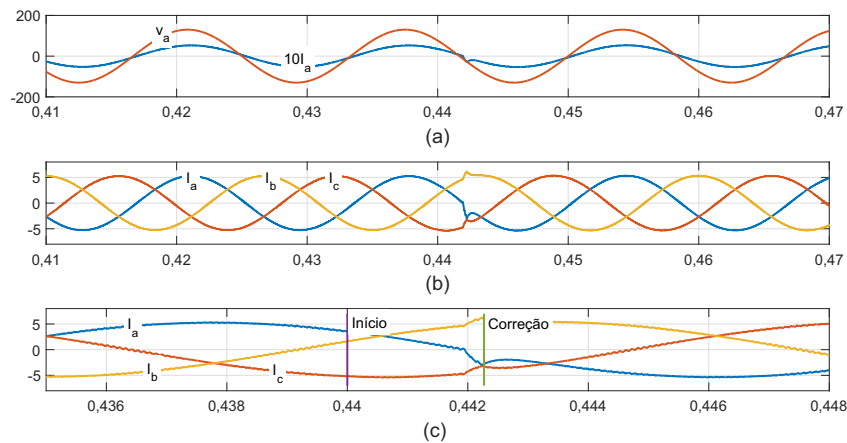


Fonte: O autor.

Percebe-se pela Figura B.45 que apesar da ocorrência de uma falha de curto-circuito em duas chaves, S_{a1} e S_{a5} , só é necessário detectar apenas uma das falhas, uma vez que, o mesmo circuito de reconfiguração corrige ambas as falhas.

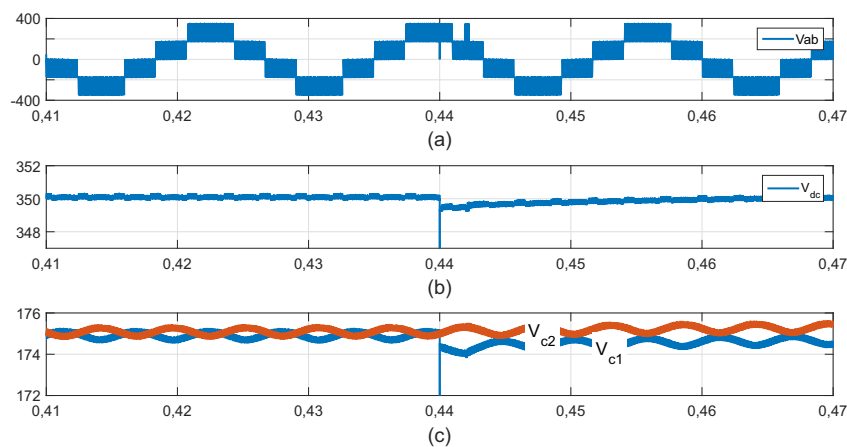
Pela Figura B.46 percebe-se que apesar da ocorrência de uma falha de curto-circuito em duas chaves, S_{a1} e S_{a5} . Após a correção o conversor permanece gerando todos os níveis em sua saída. Na mesma figura também pode-se observar um grande desbalanceamento nas tensões dos capacitores do barramento CC provocado pela falha de curto-circuito nas chaves S_{a1} e S_{a5} .

Figura B.45: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão e corrente de entrada; (b) Correntes de entrada; (c) Ampliação das correntes na carga durante início da falha.



Fonte: O autor.

Figura B.46: Resultados de simulação para o retificador ANPC de três níveis para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão entre duas fases; (b) Tensão do barramento CC (V_{dc}); (c) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}).



Fonte: O autor.

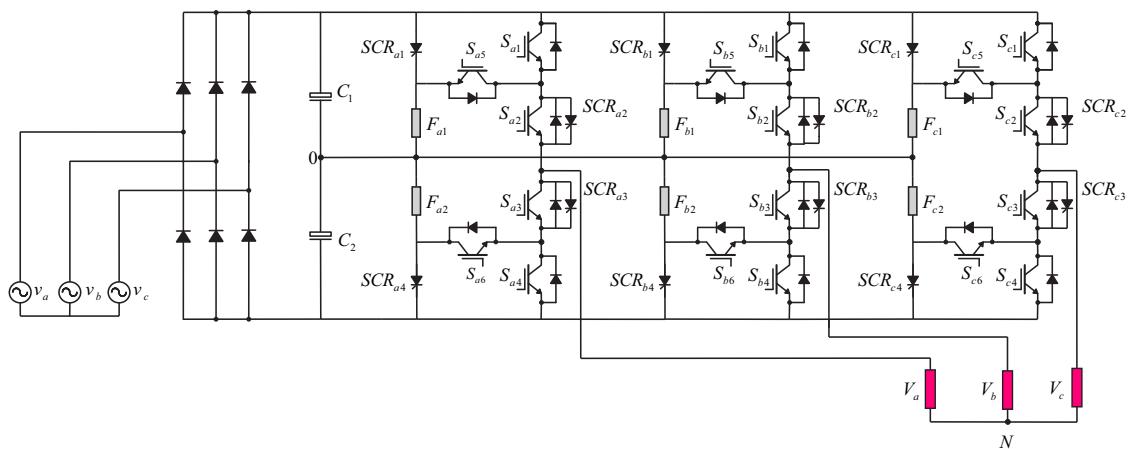
C

Outros resultados experimentais

C.1 Resultados experimentais para falhas de circuito aberto no inversor ANPC

O Inversor ANPC, Figura C.1, foi implementado experimentalmente utilizando DSP para o controle com frequência de chaveamento de 10 kHz, tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH. Para simular as falhas de circuito aberto, o sinal de comando das chaves foi desligado de forma aleatória. Durante os resultados experimentais foi utilizado a estratégia PWM-2.

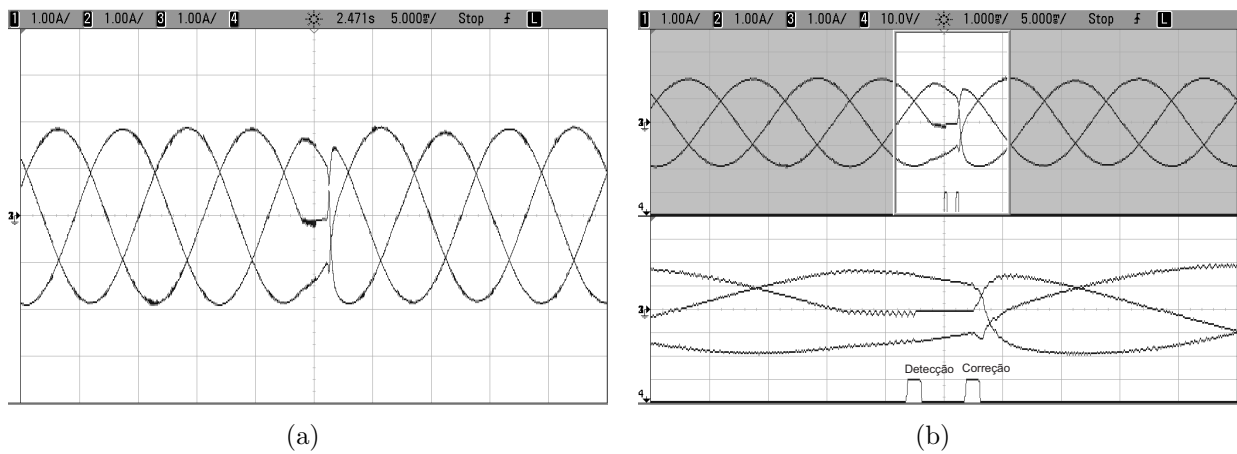
Figura C.1: Inversor ANPC de três níveis.



Fonte: O autor.

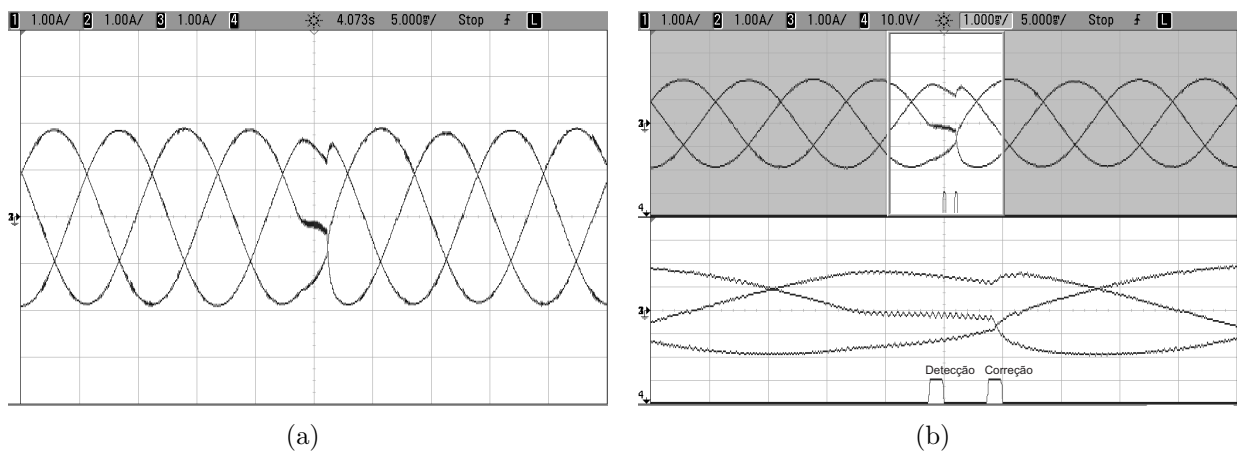
Nas figuras C.2 e C.3 ocorreu uma falha de circuito aberto nas chaves S_{a3} e S_{a4} do inversor ANPC, respectivamente. É possível perceber que após estas falhas, ocorre uma distorção nas correntes, porém após a detecção, identificação e correção da falha, o circuito é reconfigurado eliminando as distorções nas correntes. Foi imposto um tempo de 1 m/s entre o momento da detecção e da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

Figura C.2: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

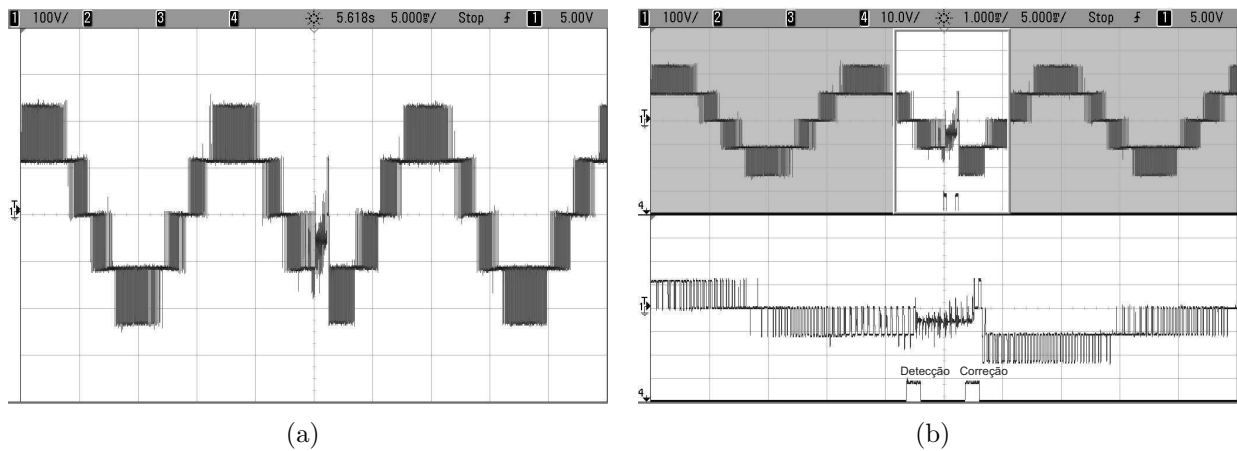
Figura C.3: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Correntes na carga para as três fases. (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

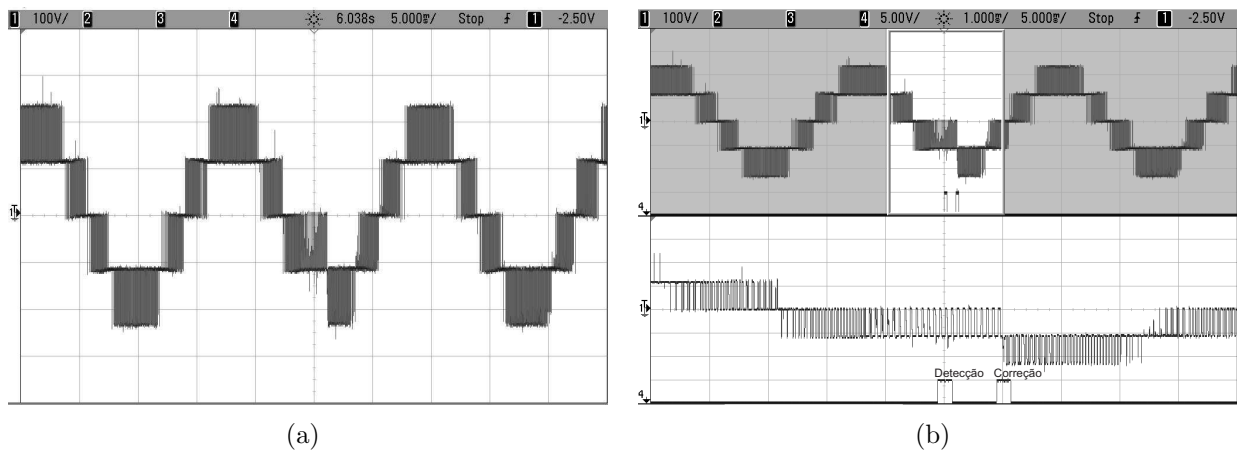
Nas Figuras C.4 e C.5 é possível observar a manutenção de todos os níveis na tensão de saída do inversor após a correção da falha.

Figura C.4: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

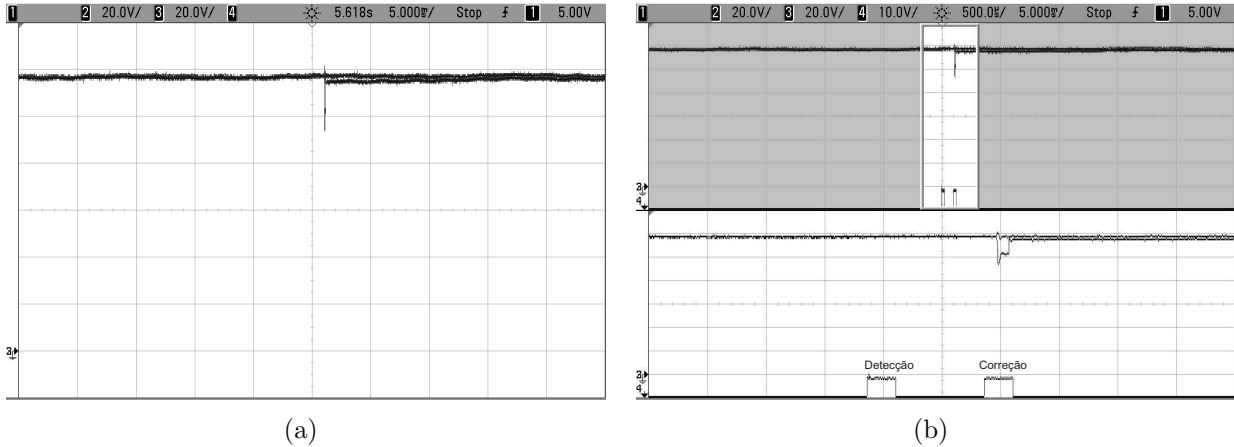
Figura C.5: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

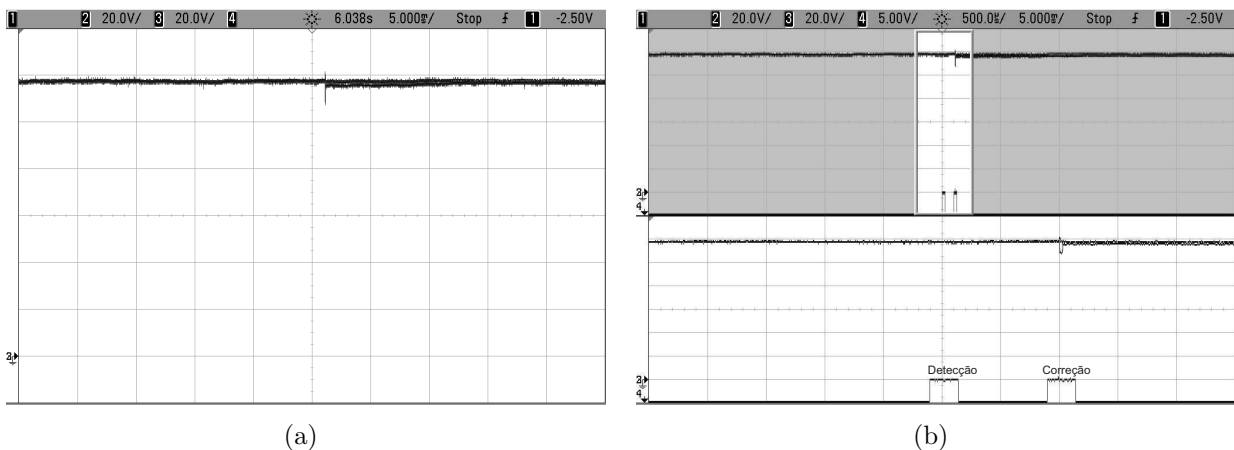
Pelas Figuras C.6 e C.7 pode-se perceber que no momento da correção da falha ocorre um desbalanceamento na tensão dos capacitores do barramento CC, uma vez que, quando SCR é acionado provoca o curto-circuito do capacitor C_2 do barramento CC e a ruptura do fusível F_{a2} . Após um pequeno instante de tempo as tensões retornam ao equilíbrio.

Figura C.6: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

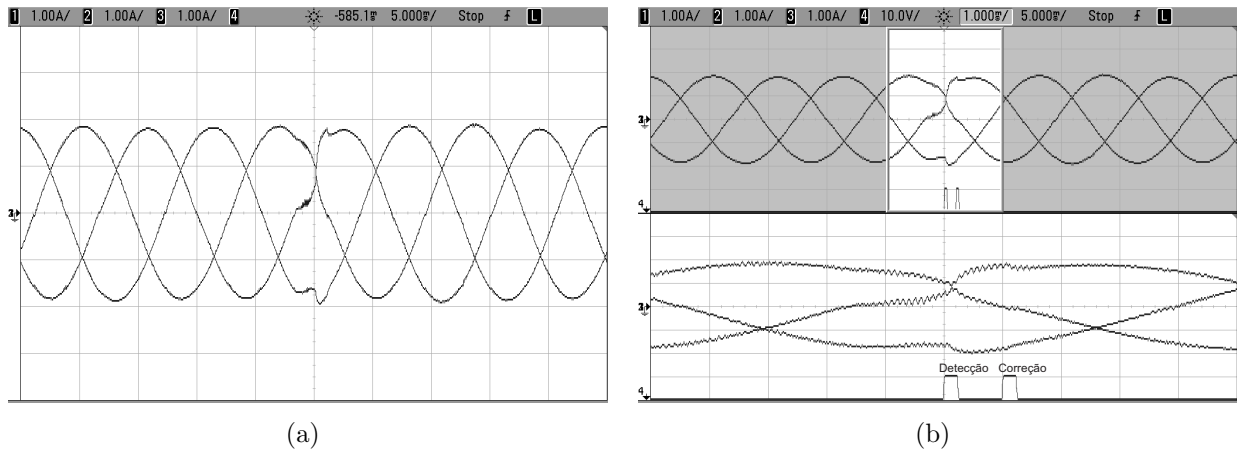
Figura C.7: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Na Figura C.8 é possível observar uma falha de circuito aberto na chave S_{a6} . Para esta falha as distorções nas correntes de saída só ocorrem no semiciclo positivo. Após um pequeno instante de tempo depois do início das distorções, a falha é identificada e corrigida.

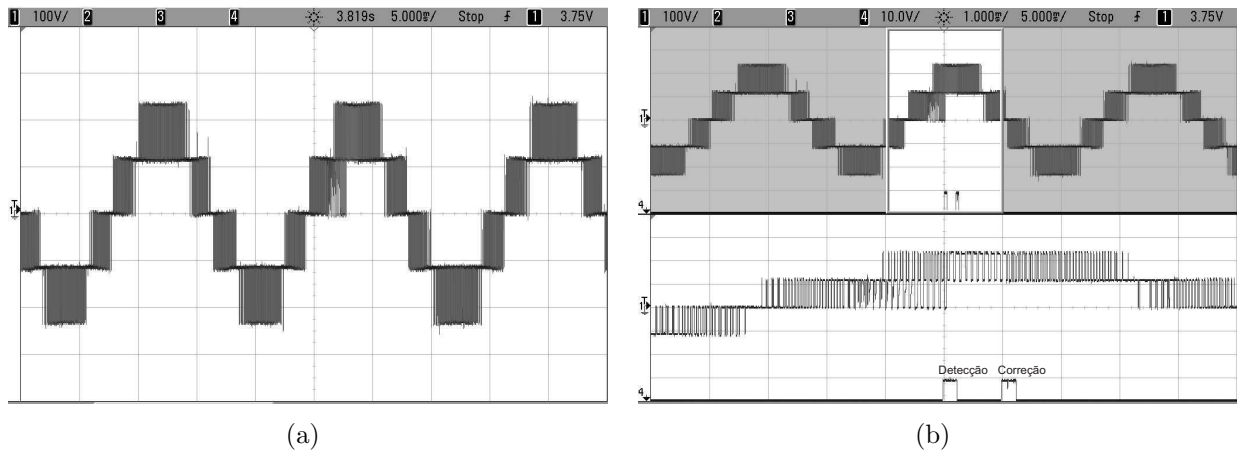
Figura C.8: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Pela Figura C.9 percebe-se que o inversor continua operando com todos os níveis na tensão de saída. No entanto, o braço em que ocorreu a falha passou a operar como um inversor NPC.

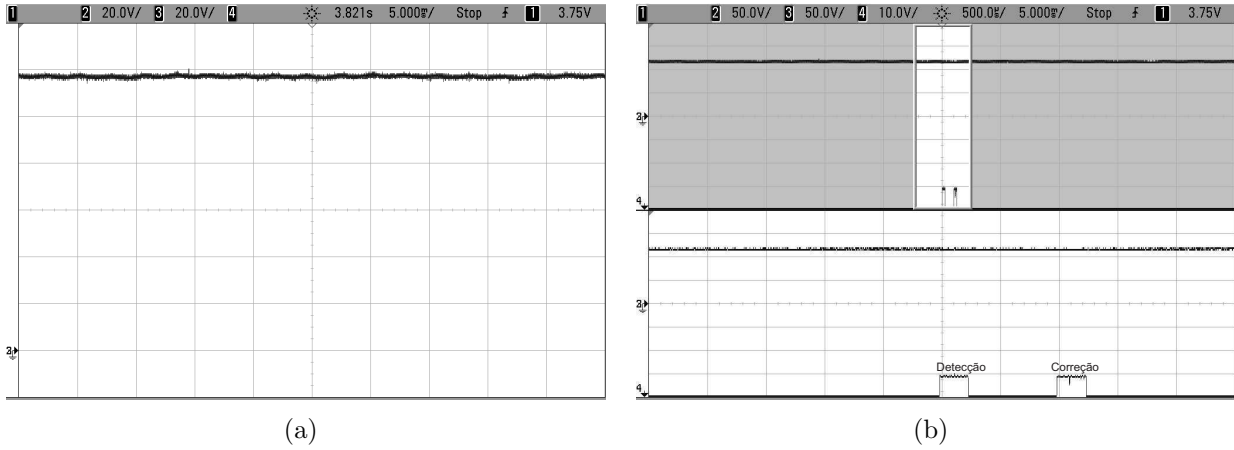
Figura C.9: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Já pela Figura C.10 percebe-se que no momento da correção de uma falha de circuito aberto na chave S_{a6} não ocorre o desbalanceamento das tensões dos capacitores, uma vez que para a correção deste tipo de falha não é necessário o acionamento dos SCRs.

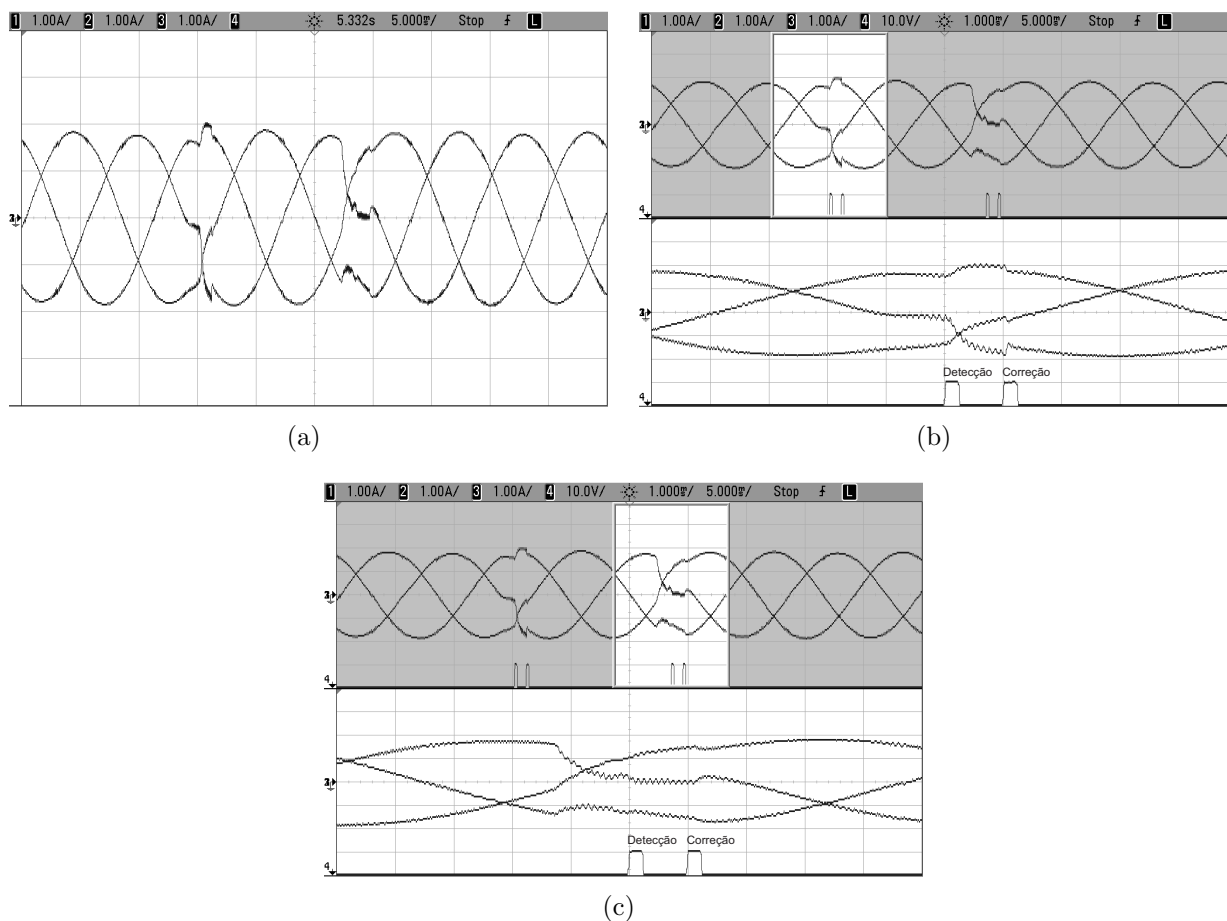
Figura C.10: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Na Figura C.11 observa-se a ocorrência de uma falha de circuito em duas chaves, S_{a1} e S_{a5} . Inicialmente foi detectada a falha na chave S_{a5} , percebe-se uma grande redução na corrente de saída do braço no momento do teste para a identificação da falha (tensão de polo menor que $-V_{dc}/4$). Após a identificação da primeira falha, foi fixado um tempo de 11,2 ms para que o algoritmo verifique a ocorrência de uma nova falha. Após esse tempo, a falha na chave S_{a1} também foi detectada, percebe-se agora, que o valor da corrente de saída é um pouco maior que zero (tensão de polo menor que $V_{dc}/4$ e maior que zero). Após a detecção da segunda falha o conversor é novamente reconfigurado e retorna a operação normal.

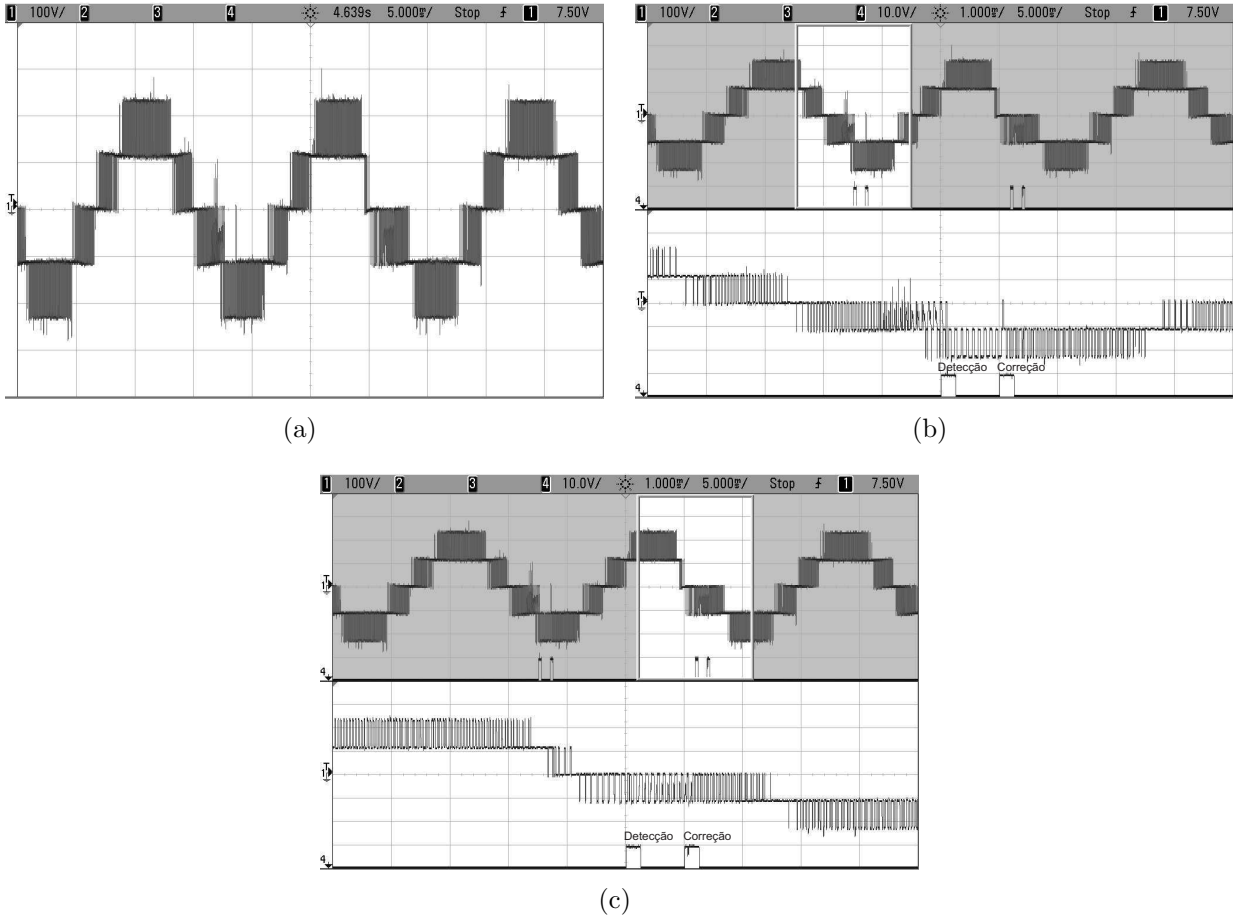
Figura C.11: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.



Fonte: O autor.

Pela Figura C.12 observa-se que mesmo com a ocorrência de uma falha de circuito aberto em duas chaves do conversor, é possível fazer com que o mesmo permaneça em funcionamento e produzindo todos os níveis nas tensões de saída.

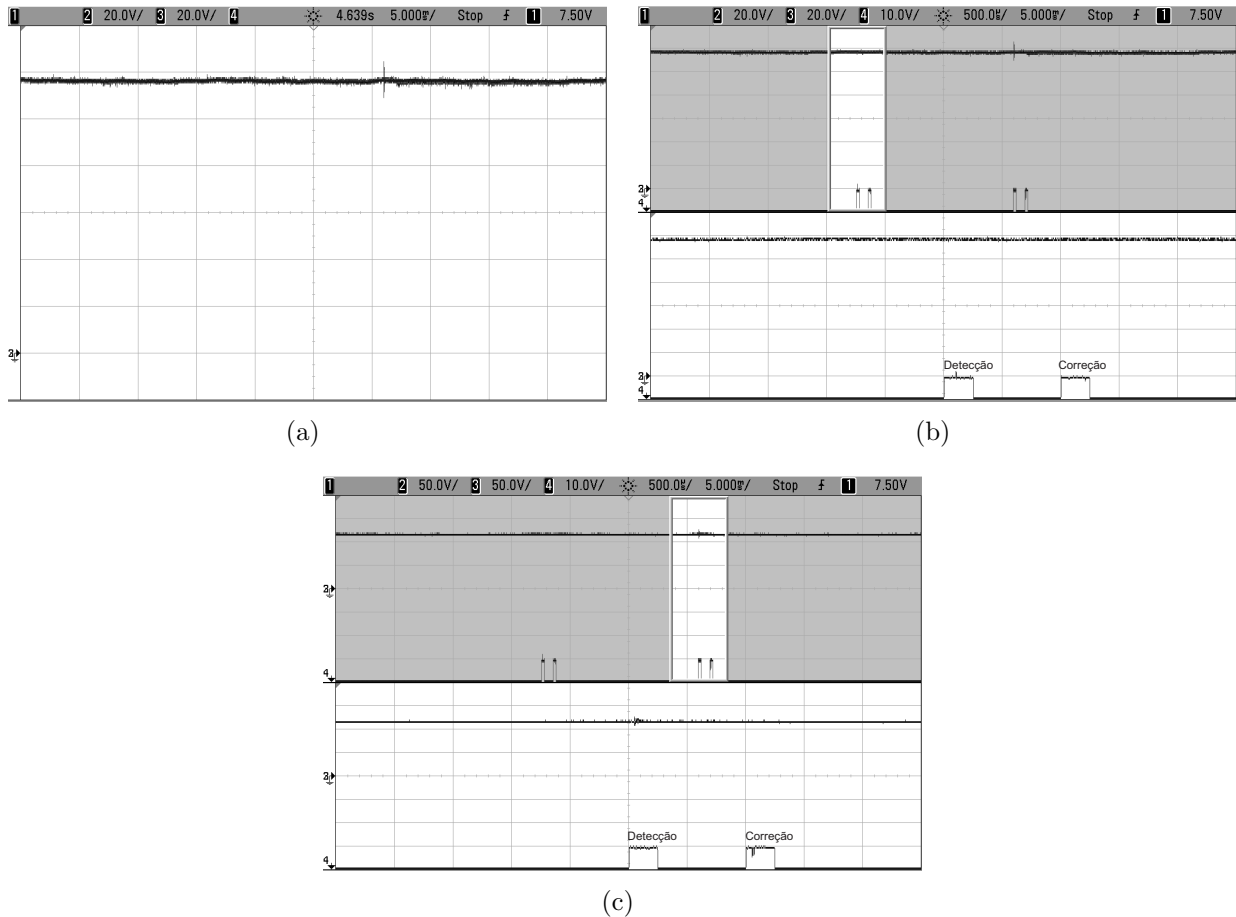
Figura C.12: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a1} e S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.



Fonte: O autor.

Na Figura C.13 percebe-se a ocorrência de uma pequena variação na tensão dos capacitores do barramento CC. Isso ocorre devido ao curto-circuito do capacitor C_1 e consequentemente a fusão do fusível F_{a1} , no momento que foi acionado do SCR_{a1} para correção da falha na chave S_{a1} .

Figura C.13: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a1} e S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.

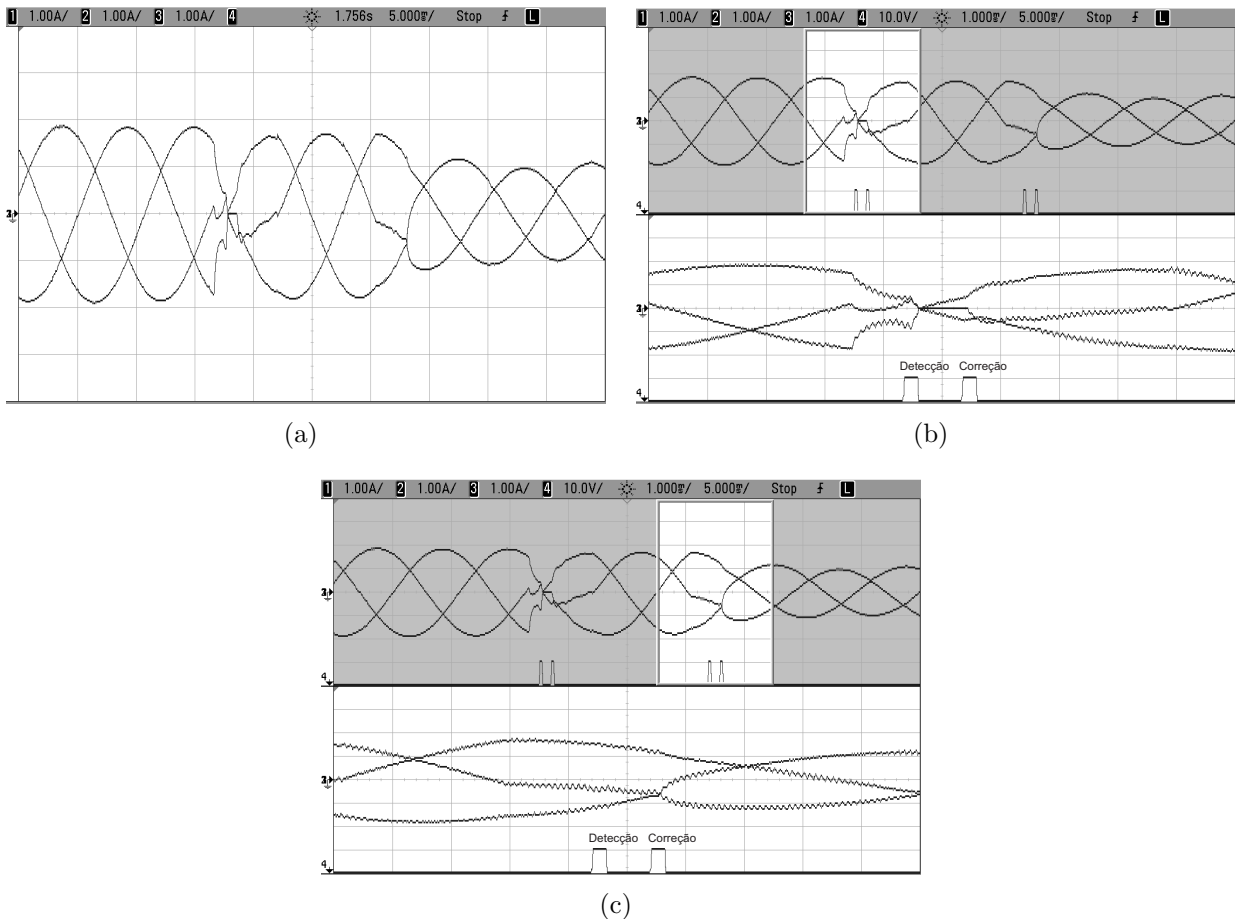


Fonte: O autor.

Na Figura C.14 também pode-se observar a ocorrência de uma falha de circuito aberto em duas chaves S_{a3} e S_{a4} . Inicialmente foi detectada a falha na chave S_{a3} , percebe-se que o valor corrente de saída do braço no momento do teste para a identificação da falha é igual a zero (tensão de polo igual a zero). Após a identificação da primeira falha, foi fixado um tempo de 11,2 ms para que o algoritmo verifique a ocorrência de uma nova falha. Após esse tempo, uma falha na chave S_{a4} também foi detectada, percebe-se agora, que o valor da corrente de saída é um pouco menor que zero (tensão de polo maior que $-V_{dc}/4$ e menor que zero). Após a detecção da segunda falha a fase da carga conectada ao braço do conversor em que ocorreu as falhas é conectada ao ponto central do barramento CC. Isso provoca a

redução da potência de saída do conversor, a qual pode ser observada pela redução do valor das correntes de saída.

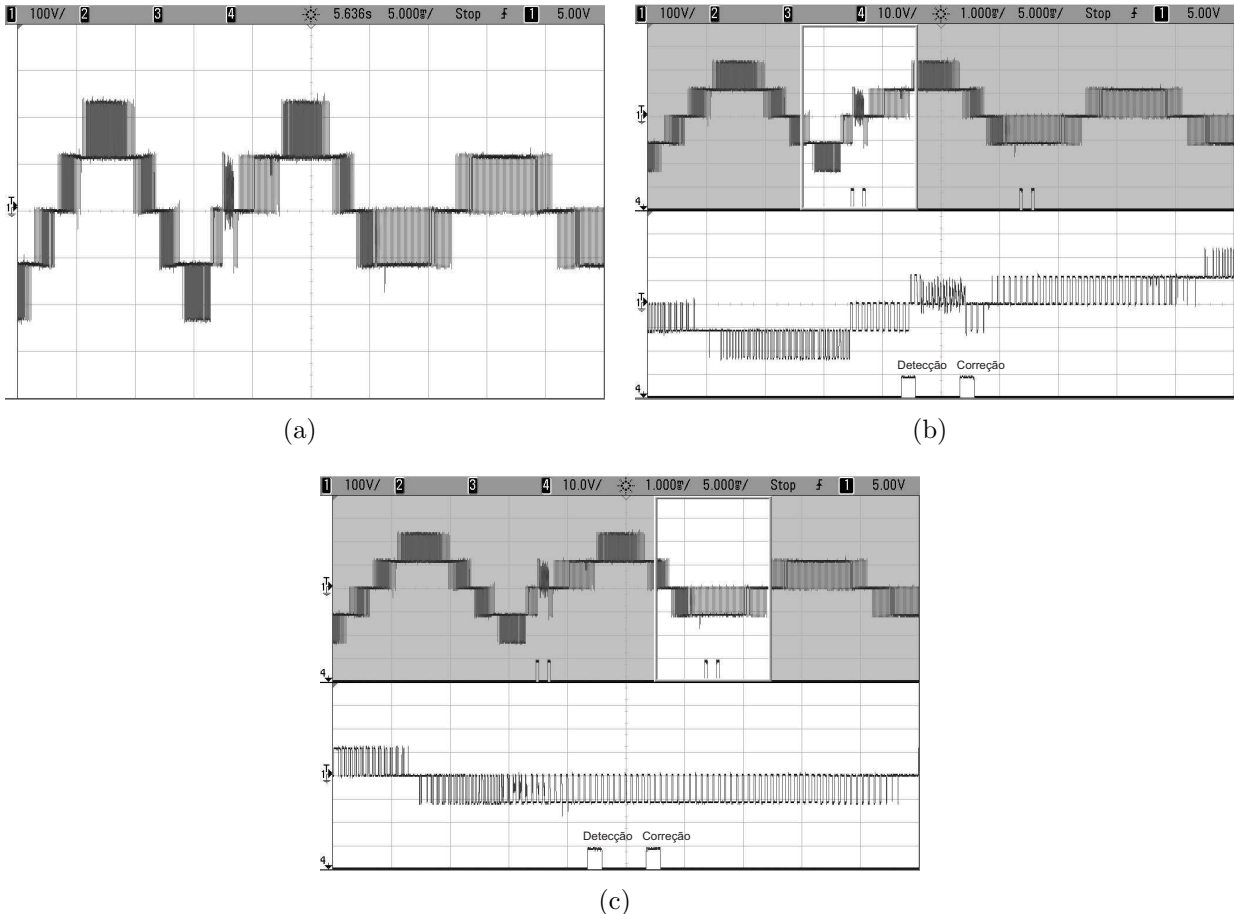
Figura C.14: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.



Fonte: O autor.

Já na Figura C.15 constata-se que ocorre uma redução nos níveis nas tensões entre fases. Essa redução é provocada pela conexão da fase ligada ao braço em que ocorreu a falha ao ponto central do barramento CC.

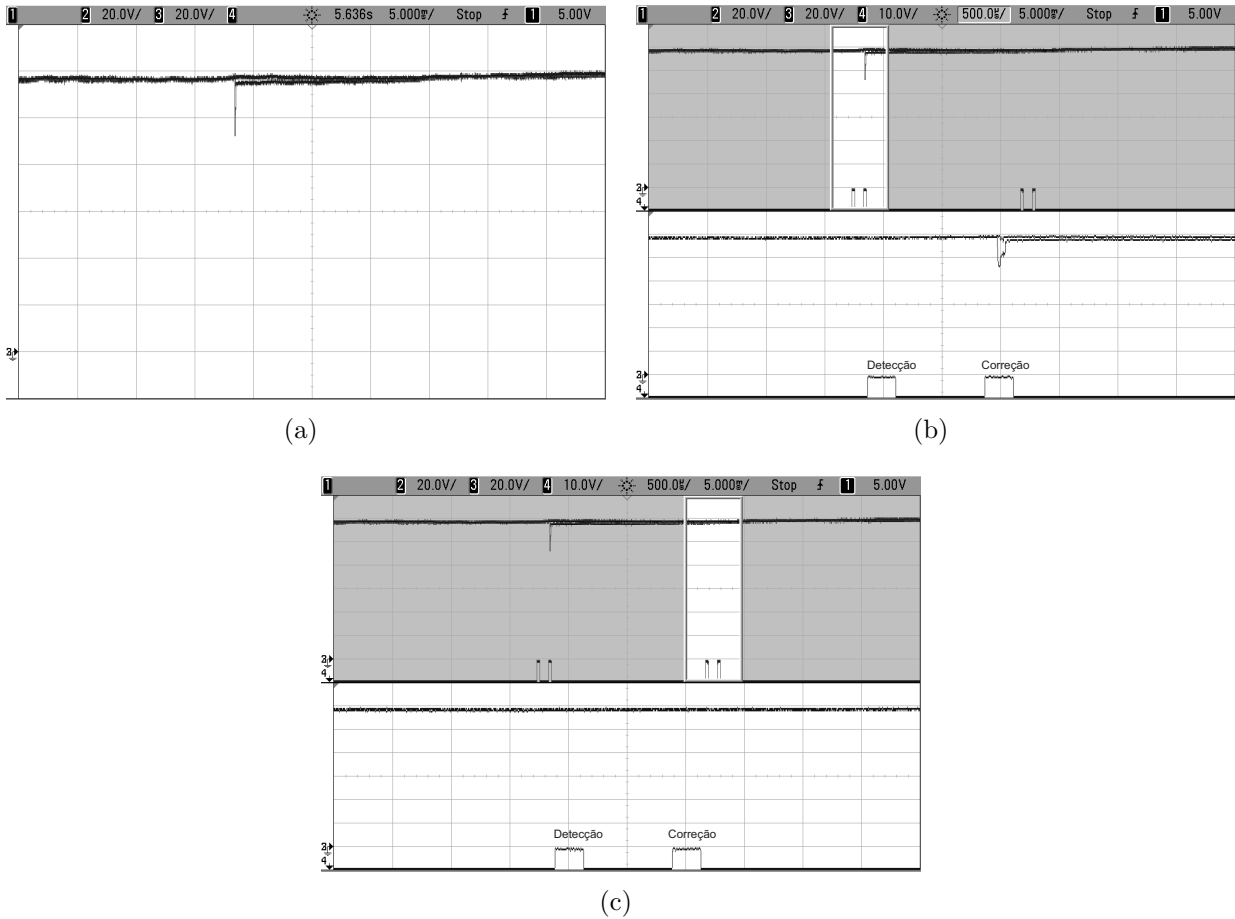
Figura C.15: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a3} e S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.



Fonte: O autor.

Na Figura C.16 percebe-se a ocorrência de uma pequena variação na tensão dos capacitores do barramento CC. Isso ocorre devido ao curto-circuito do capacitor C_2 e conseqüentemente a fusão do fusível F_{a2} , no momento em que foi acionado do SCR_{a4} para correção da falha na chave S_{a3} . Após a correção da segunda falha não é mais possível injetar a tensão de modo comum, v_μ . Conseqüentemente, não é mais possível realizar o controle do equilíbrio das tensões dos capacitores do barramento CC.

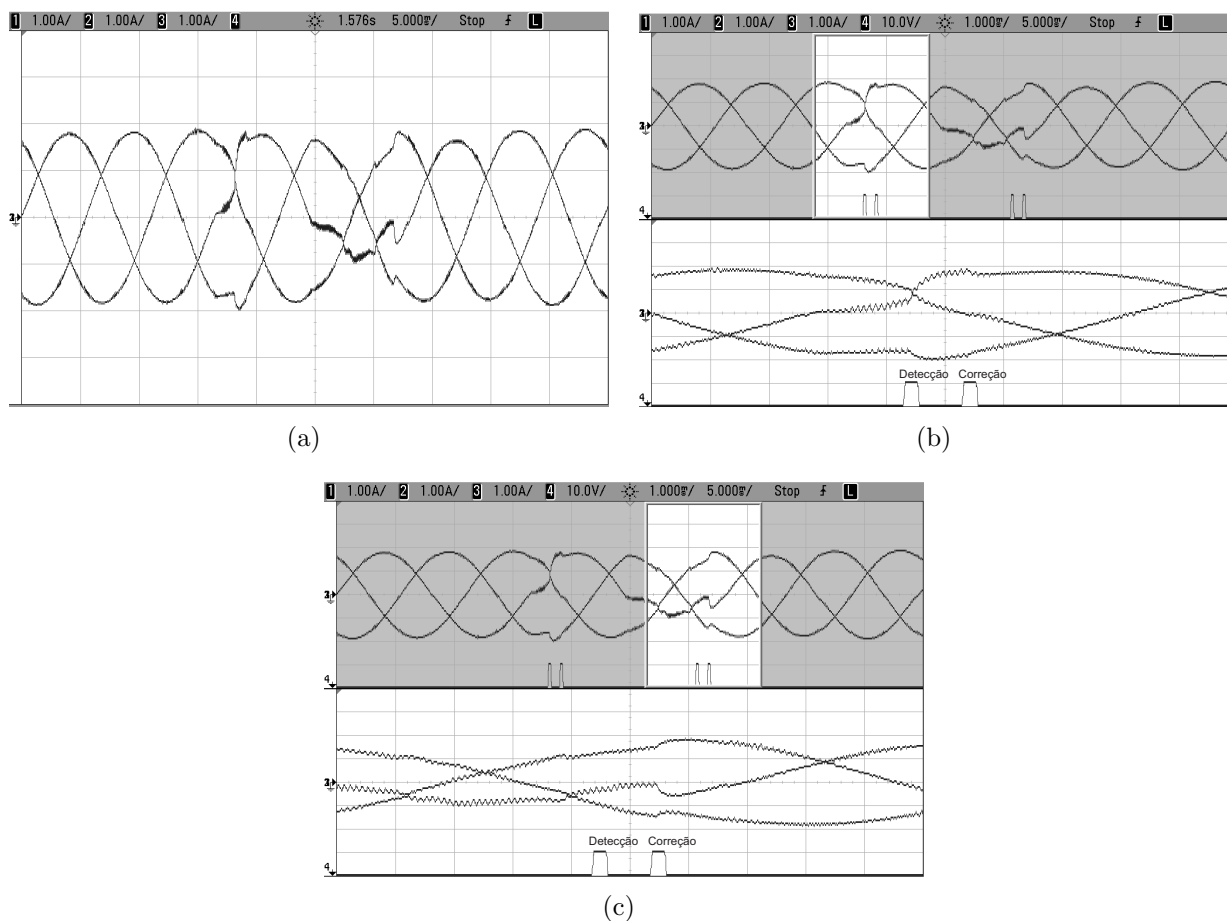
Figura C.16: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a3} e S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



Fonte: O autor.

Nas Figuras C.17 as falhas ocorreram em mais de uma chave, observa-se que inicialmente foi detectada/corrigida a falha na chave S_{a6} . Após um tempo fixado de 11,2 ms, foi detectada/corrigida a falha na chave S_{a4} . Assim, o inversor retorna a sua operação normal.

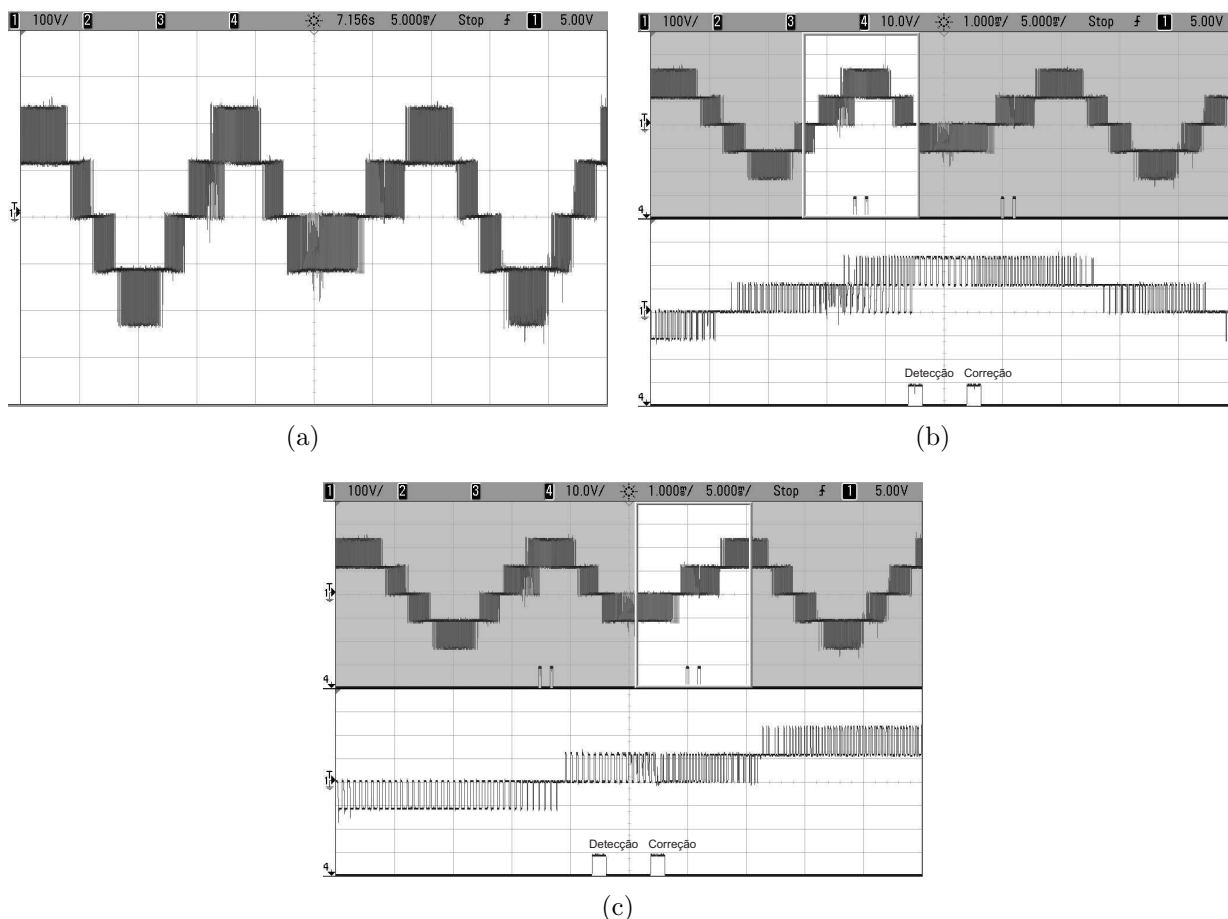
Figura C.17: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da primeira falha; (c) Ampliação das correntes na carga no instante da segunda falha.



Fonte: O autor.

Na Figura C.18 observa-se que, assim como as anteriores, o inversor continua gerando todos os níveis em suas tensões de saída.

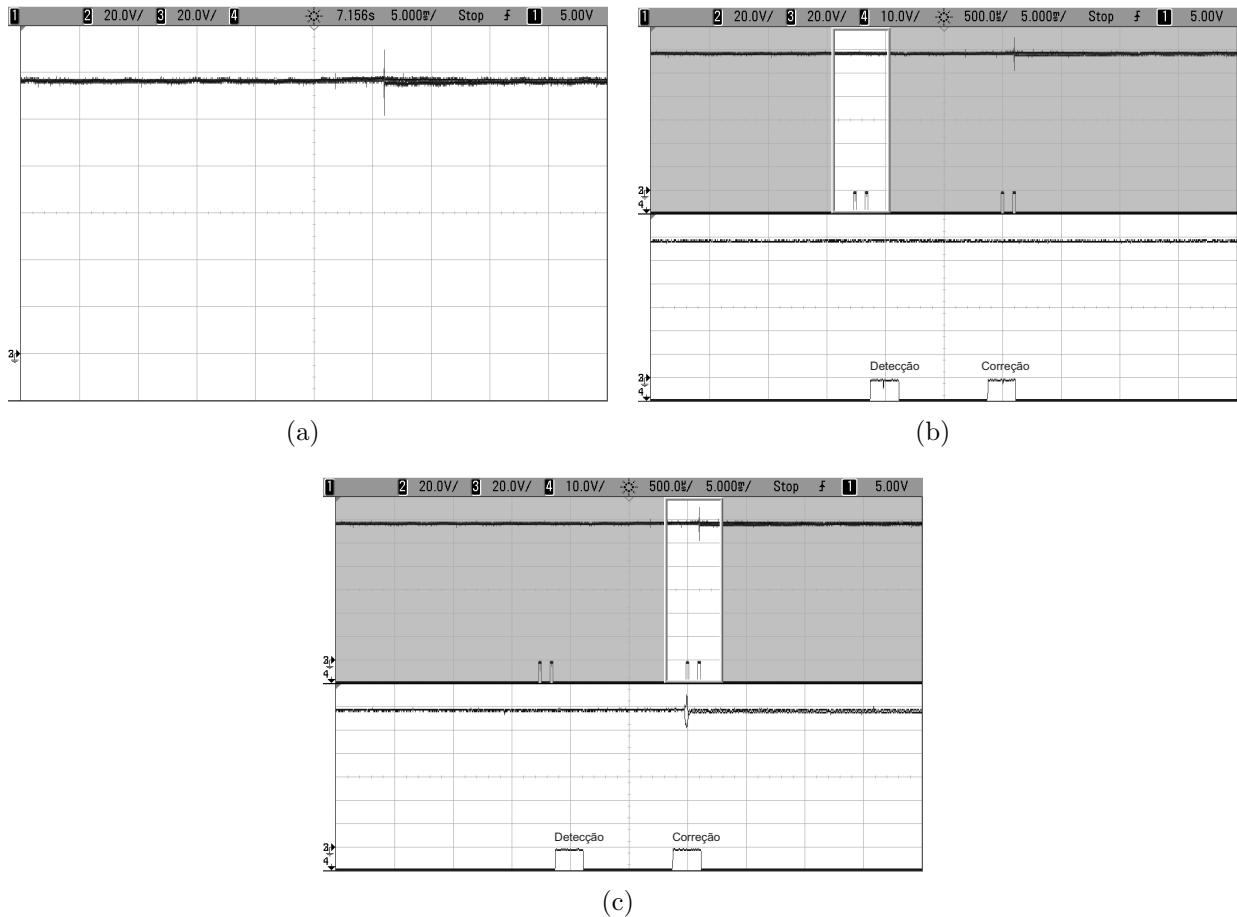
Figura C.18: Resultados experimentais do inversor ANPC para uma falha de circuito aberto nas chaves S_{a4} e S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b no instante da segunda falha.



Fonte: O autor.

Na Figura C.19 percebe-se a ocorrência de uma pequena variação na tensão dos capacitores do barramento CC. Isso ocorre devido ao curto circuito do capacitor C_2 e consequentemente a fusão do fusível F_{a2} , no momento que foi acionado do SCR_{a4} para correção da falha na chave S_{a4} .

Figura C.19: Resultados experimentais do inversor ANPC para uma falha de circuito aberto na chave nas chaves S_{a4} e S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha; (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



Fonte: O autor.

C.2 Resultados experimentais para falhas de circuito aberto no retificador ANPC

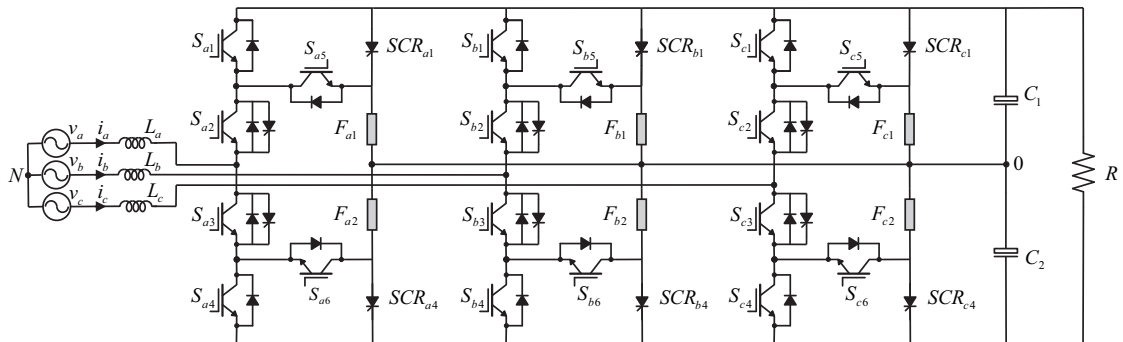
O retificador ANPC, Figura C.20, foi implementado experimentalmente utilizando DSP, estratégia de controle OCC e fluxo de potência unidirecional. Durante os experimentos foi utilizado a modulação por largura de pulso PWM-2. Para simular as falhas de circuito aberto, o sinal de comando das chaves foi desligado de forma aleatória. Os pulsos indicam o momento da detecção e identificação/correção da falha. Estes resultados são obtidos considerando seguintes parâmetros:

Tabela C.1: Parâmetros utilizados nos resultados experimentais

Tensão de fase de entrada (v_a, v_b e v_c)	100 V_{RMS}
Frequência fundamental da tensão de fase de entrada	60 Hz
Tensão no barramento	350 V
Frequência de chaveamento	10 kHz
Indutores	7 mH
Capacitores do barramento	4400 μ F
Potência na carga	1020 W

Fonte: O autor.

Figura C.20: Estrutura de um retificador ANPC de três níveis.

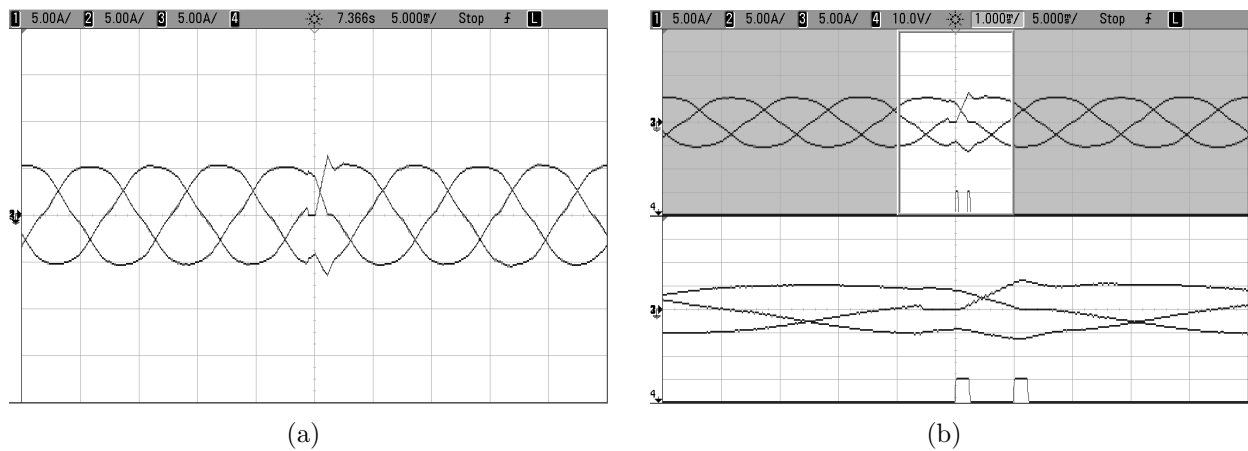


Fonte: O autor.

Na Figura C.21 é possível observar que no momento da falha ocorre distorções nas correntes de entrada. No instante da execução do teste para a identificação da chave defeituosa percebe-se um crescimento no valor da corrente do braço em que ocorreu a falha, indicando assim, uma falha de circuito aberto na chave S_{a3} . Após a detecção e correção da falha, o conversor retorna a sua operação normal.

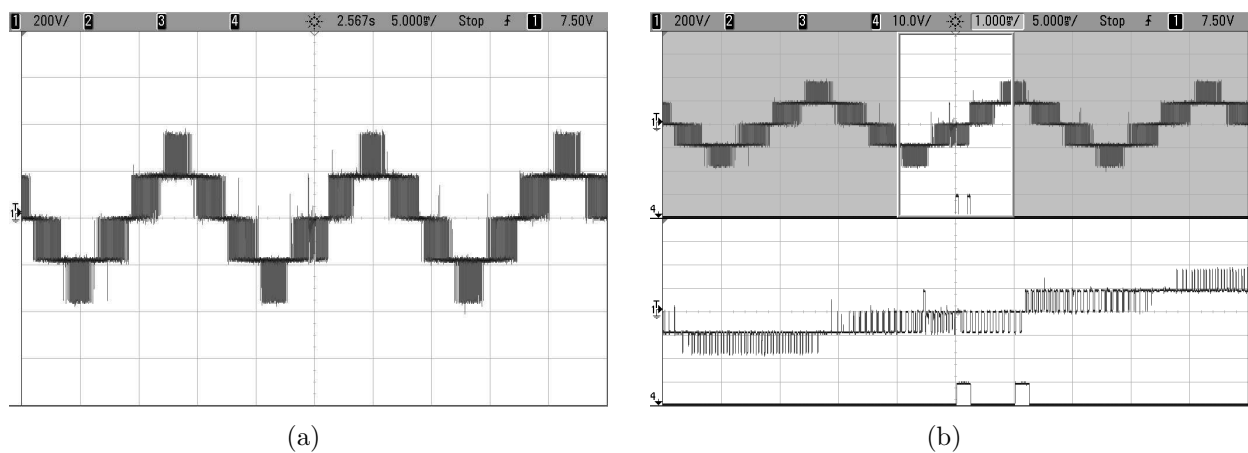
Pela Figura C.22, assim como no resultado de simulação, é possível observar que, para uma falha de circuito aberto na chave S_{a3} , as tensões entre fases não apresentam distorções aparentes nas tensões entre fases.

Figura C.21: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

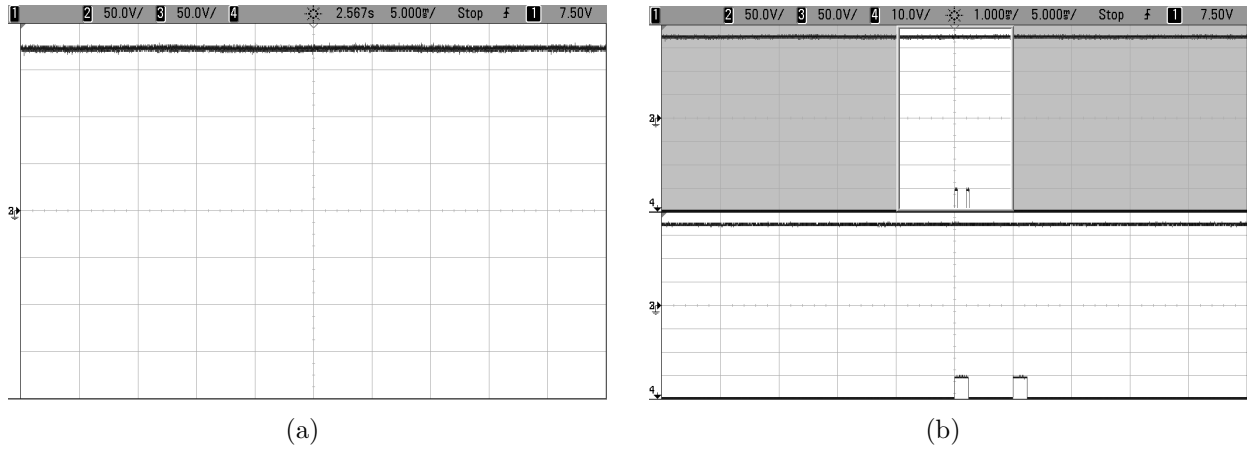
Figura C.22: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



Fonte: O autor.

Na Figura C.23 não é possível perceber alterações da tensão do barramento CC durante uma falha de circuito aberto na chave S_{a3} .

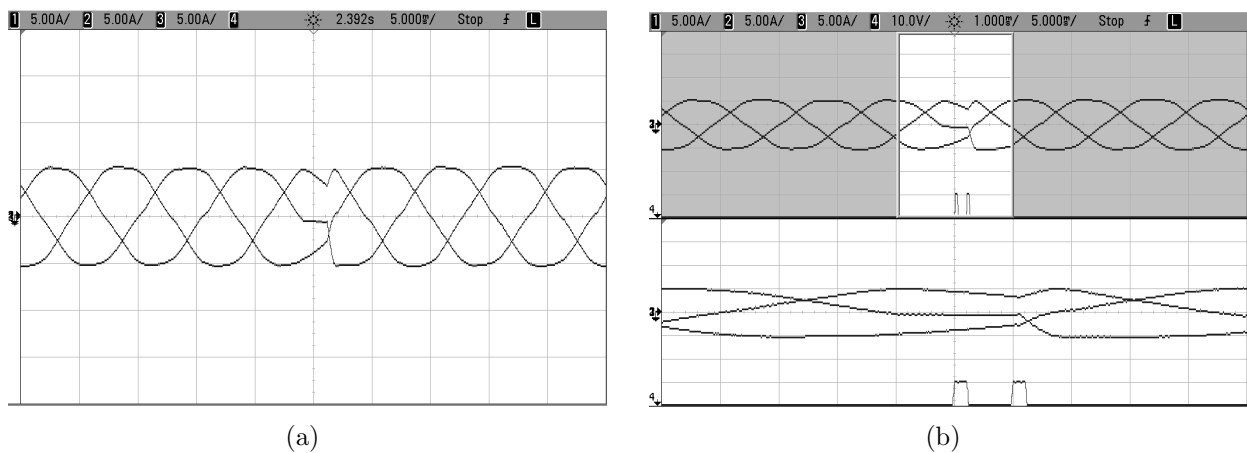
Figura C.23: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Já na Figura C.24 percebe-se que no momento da execução do teste para a identificação da falha a corrente de entrada tende para zero, indicando assim, que a falha ocorreu na chave S_{a6} . Após a detecção e correção da falha, o conversor retorna a sua operação normal.

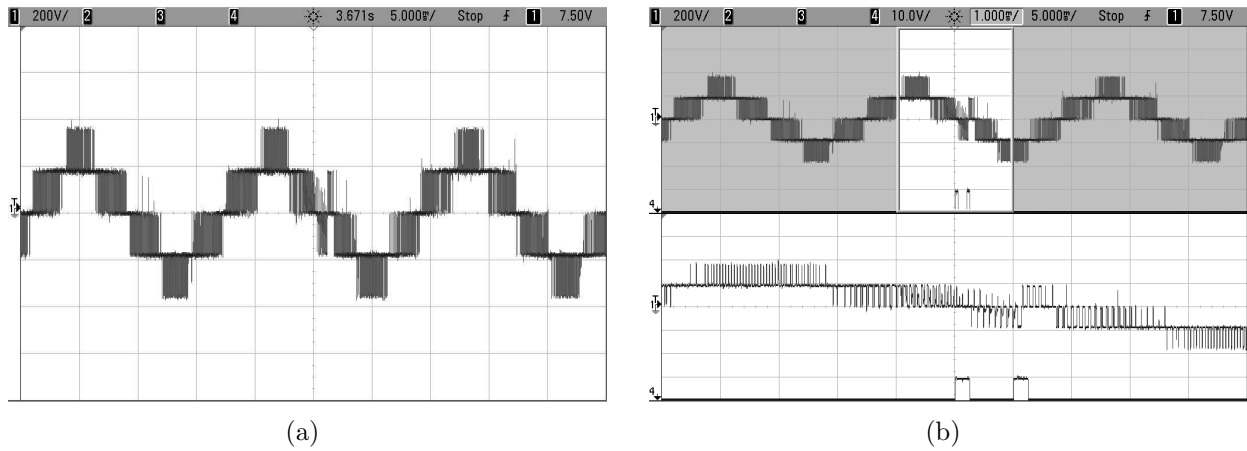
Figura C.24: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da falha.



Fonte: O autor.

Na Figura C.25 pode-se observar uma pequena distorção nas tensões entre as fases a e b (V_{ab}) no momento de uma falha na chave S_{a5} . Porém, após a correção da falha o retificador retorna a sua operação normal.

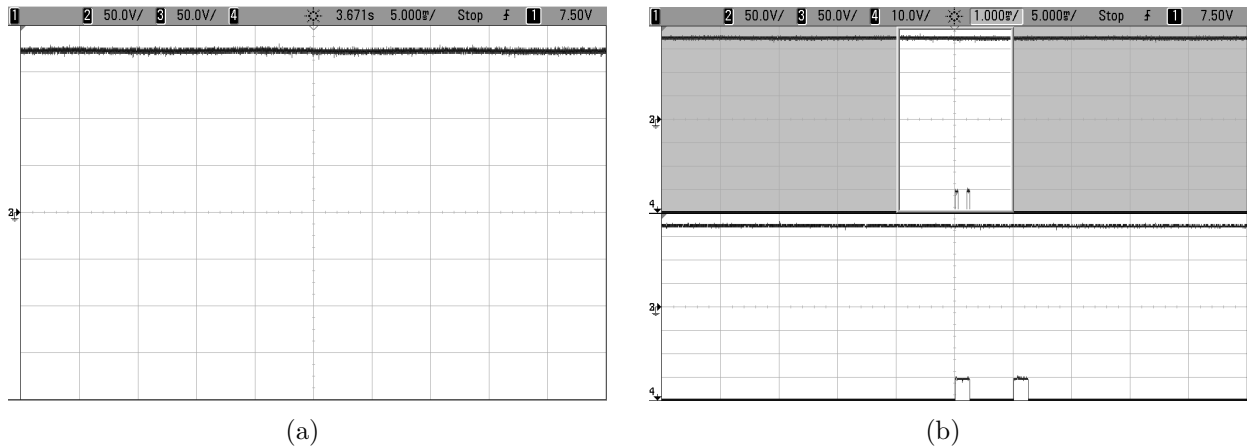
Figura C.25: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} (V_{ab}): (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da falha.



Fonte: O autor.

Na Figura C.26 também não é possível constatar alterações do barramento CC durante uma falha de circuito aberto na chave S_{a6} .

Figura C.26: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.

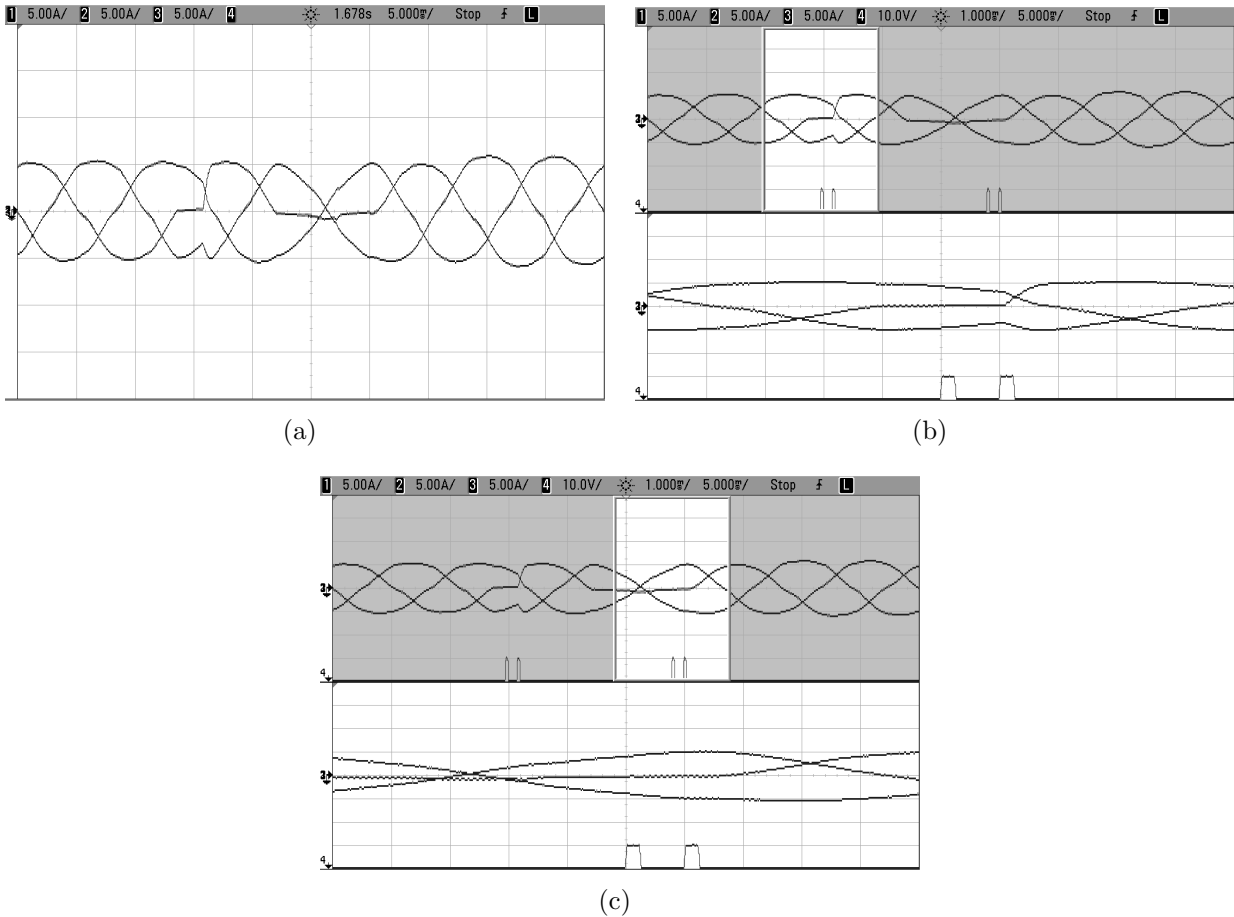


Fonte: O autor.

Já na Figura C.27 é possível observar a ocorrência de uma falha de circuito aberto em duas chaves do retificador, S_{a5} e S_{a6} . Inicialmente foi detectada e corrigida a falha na chave S_{a5} . Após um instante de tempo, foi detectada e corrigida a falha na chave S_{a6} , depois da correção da segunda falha, o conversor retornou a sua operação normal. Foi fixado um tempo de 12,8 ms, após a correção da primeira falha, para que o algoritmo verifique novamente a

ocorrência de outra falha, evitando assim, falsas detecções.

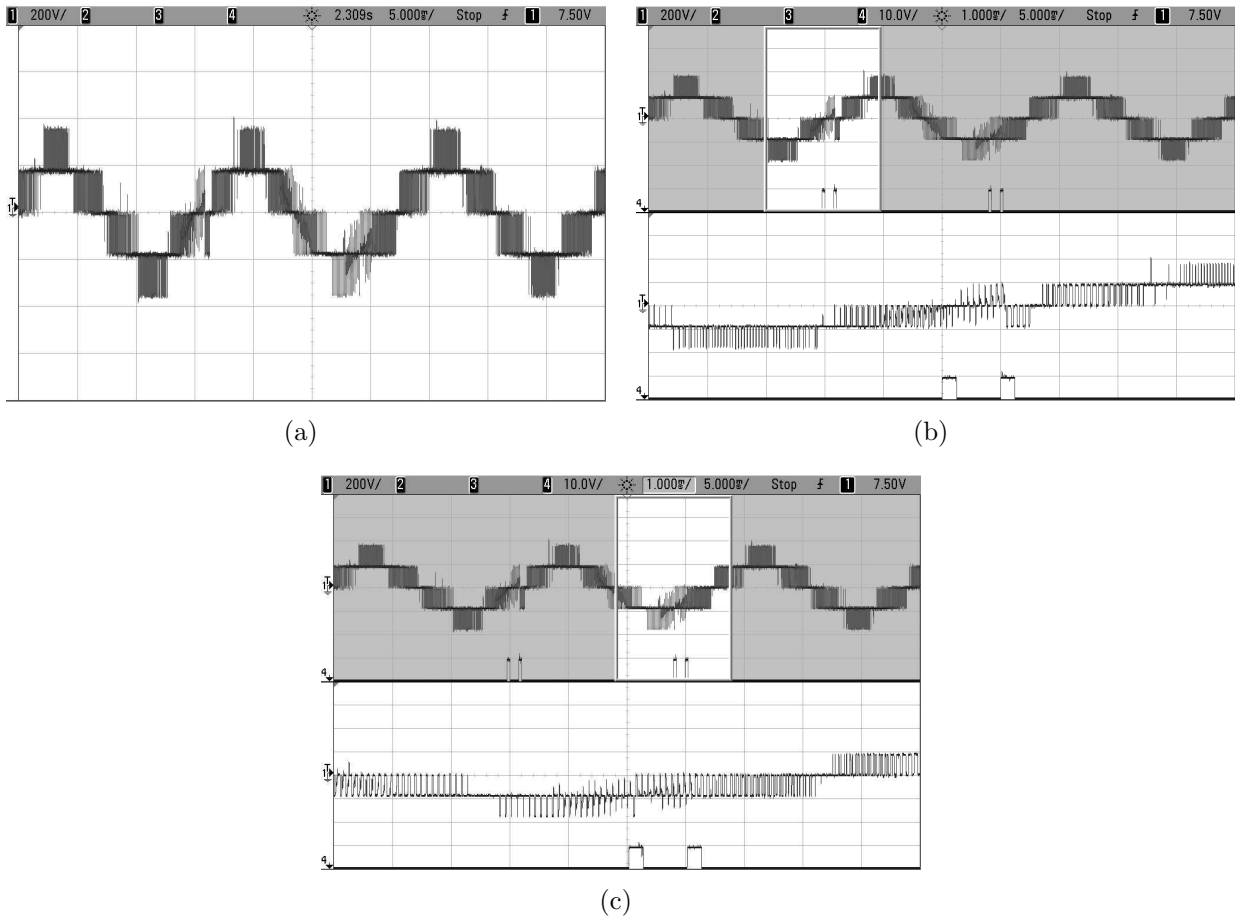
Figura C.27: Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a5} e S_{a6} : (a) Correntes de entrada para as três fases; (b) Ampliação das correntes de entrada no instante da primeira falha; (c) Ampliação das correntes de entrada no instante da segunda falha.



Fonte: O autor.

Pela Figura C.28 é possível observar distorções na tensão entre as fases a e b (V_{ab}). Entretanto, após da correção das falhas o retificador retorna a operação normal e com todos os níveis.

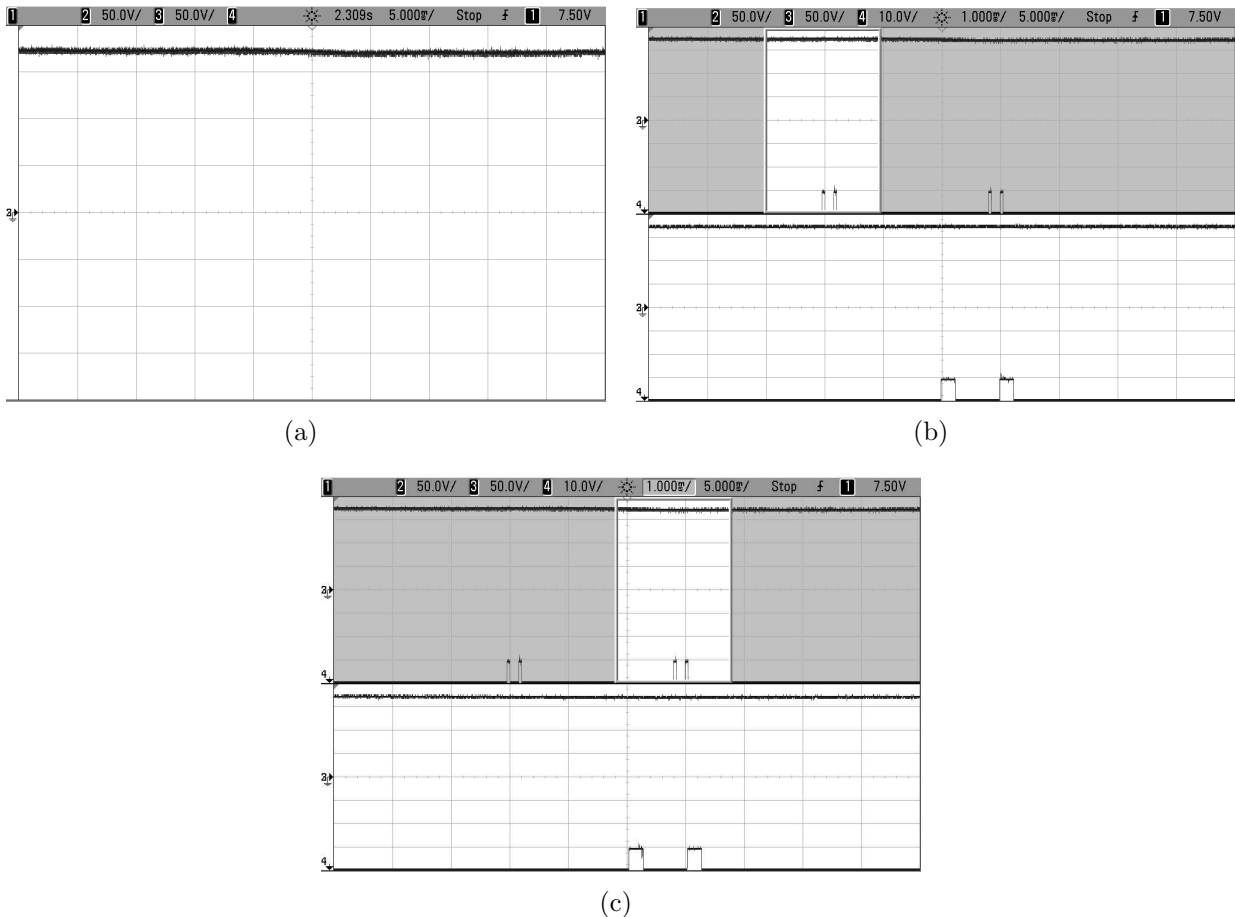
Figura C.28: Resultados experimentais do retificador ANPC para uma falha de circuito aberto nas chaves S_{a5} e S_{a6} : (a) Tensão entre as fases a e b (V_{ab}); (b) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da primeira falha; (c) Ampliação da tensão entre as fases a e b (V_{ab}) no instante da segunda falha.



Fonte: O autor.

Na Figura C.29 não é possível observar variações na tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) durante a falha.

Figura C.29: Resultados experimentais do retificador ANPC para uma falha de circuito aberto na chave nas chaves S_{a5} e S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da primeira falha (c) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da segunda falha.



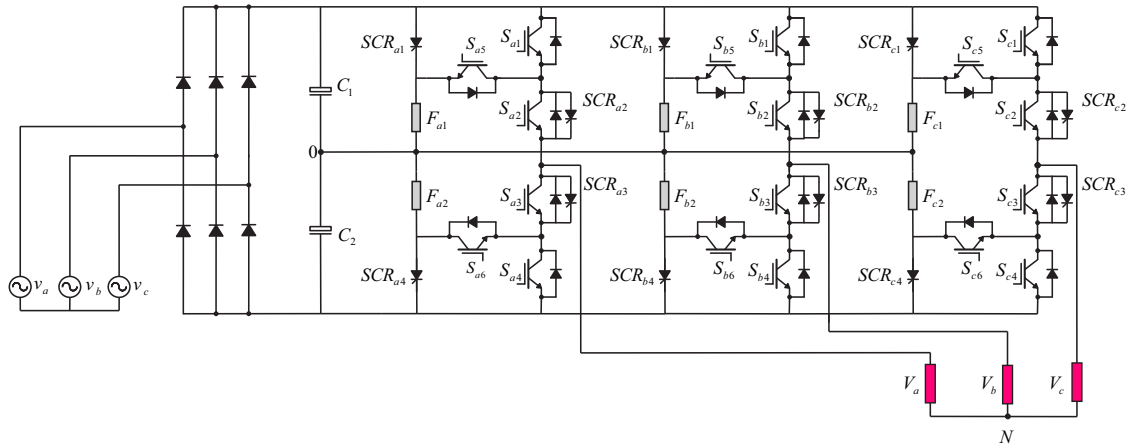
Fonte: O autor.

C.3 Resultados experimentais para falhas de curto-circuito no inversor ANPC

O Inversor ANPC, Figura C.30, foi implementado experimentalmente utilizando DSP para o controle, com frequência de chaveamento de 10 kHz, tensão de entrada de pico (v_a , v_b e v_c) de 138 V, 60 Hz, capacitores do barramento CC (C_1 e C_2) de 4400 uF, frequência na carga 60 Hz, índice de modulação $m = 0,9$ e uma carga composta por $R = 50$ Ohms e $L = 7$ mH. As falhas foram simuladas pela conexão de um disjuntor em paralelo com a chave, o qual foi acionado provocando o curto-circuito da chave de forma aleatório. Durante os resultados experimentais foi utilizado a estratégia PMW-2 e os pulsos nas Figuras indicam o momento

da detecção e identificação/correção da falha, respectivamente.

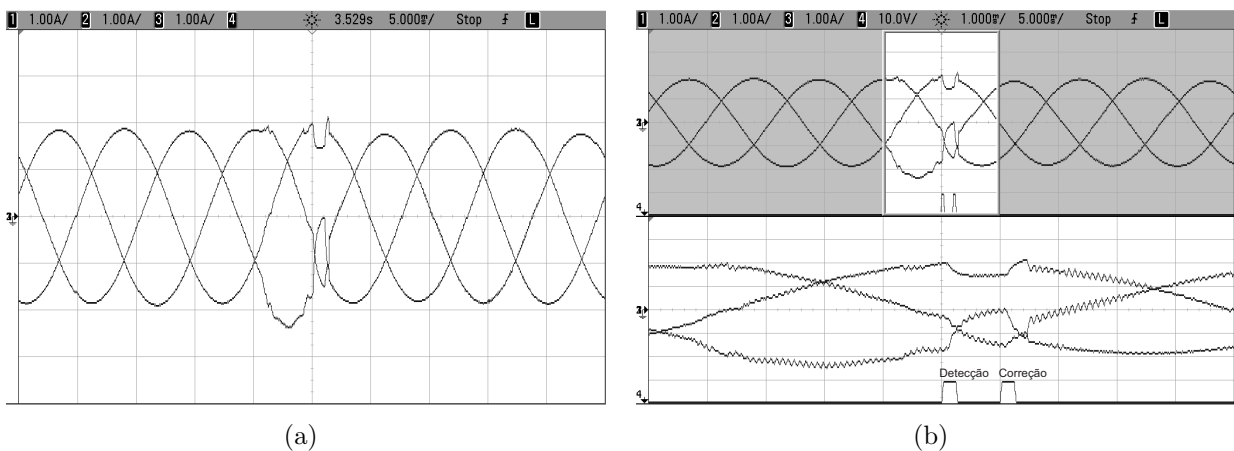
Figura C.30: Inversor ANPC de três níveis.



Fonte: O autor.

Na Figura C.31 é possível perceber uma distorção nas correntes após a ocorrência da falha, durante a execução do teste para identificação da chave defeituosa. O valor da corrente no braço tende para próximo de zero (tensão de polo maior que $-V_{dc}/4$ e menor que zero), assim, é possível determinar que a falha ocorreu na chave S_{a3} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. Foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

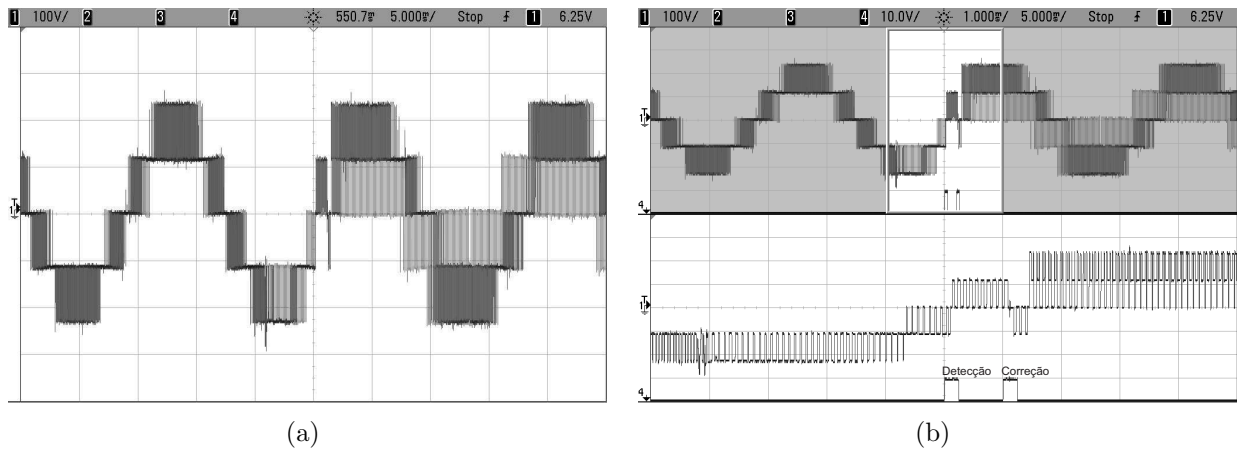
Figura C.31: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Pela Figura C.32 é possível perceber a redução dos níveis na tensão entre as fases a e b , uma vez que, a fase a do inversor que ocorreu a falha passou a operar com apenas dois níveis.

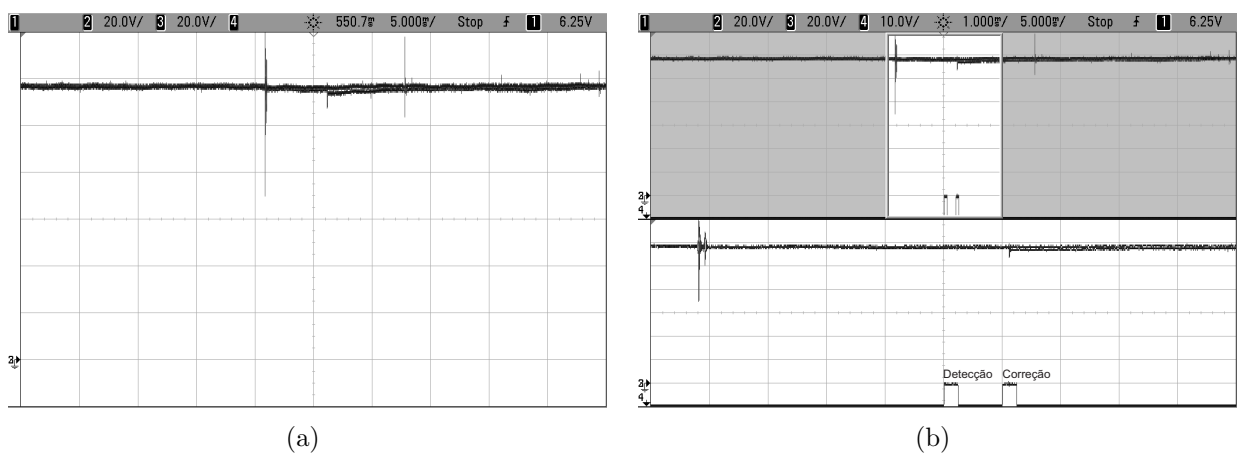
Figura C.32: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura C.33 observa-se um desbalanceamento na tensão dos capacitores do barramento CC, em virtude do curto-circuito em um dos capacitores do barramento CC, provocado pela falha chave S_{a3} . Após a correção da falha, as tensões tendem ao equilíbrio.

Figura C.33: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a3} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.

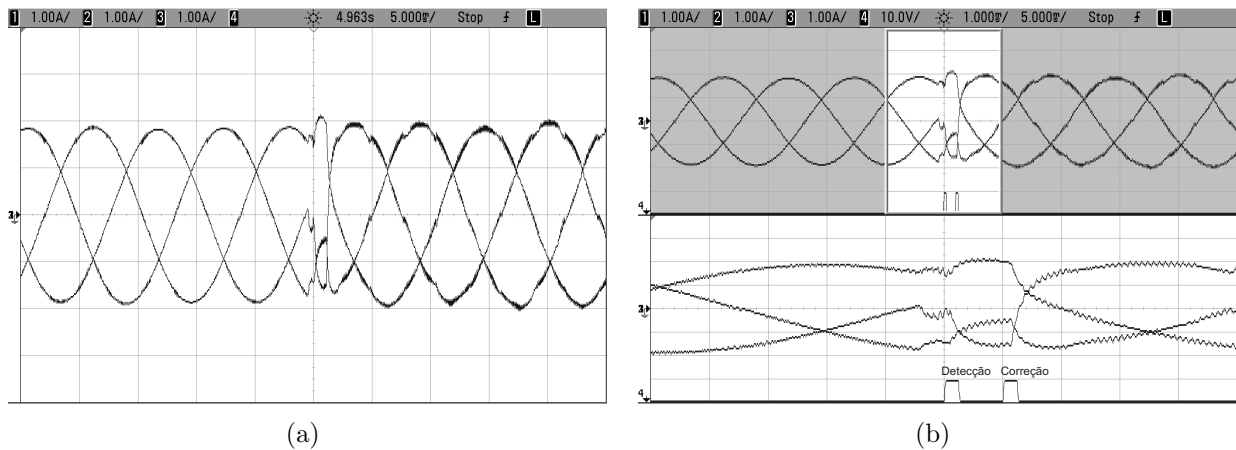


Fonte: O autor.

Na Figura C.34 é possível perceber uma distorção nas correntes após a ocorrência da

falha. Após a detecção da falha é aplicado o teste para a identificação da chave defeituosa. Desta forma, ocorre uma queda no valor da corrente no braço, uma vez que, a tensão de polo passará para um valor menor que $-V_{dc}/4$. Desta forma, é possível determinar que a falha ocorreu na chave S_{a4} . Após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema.

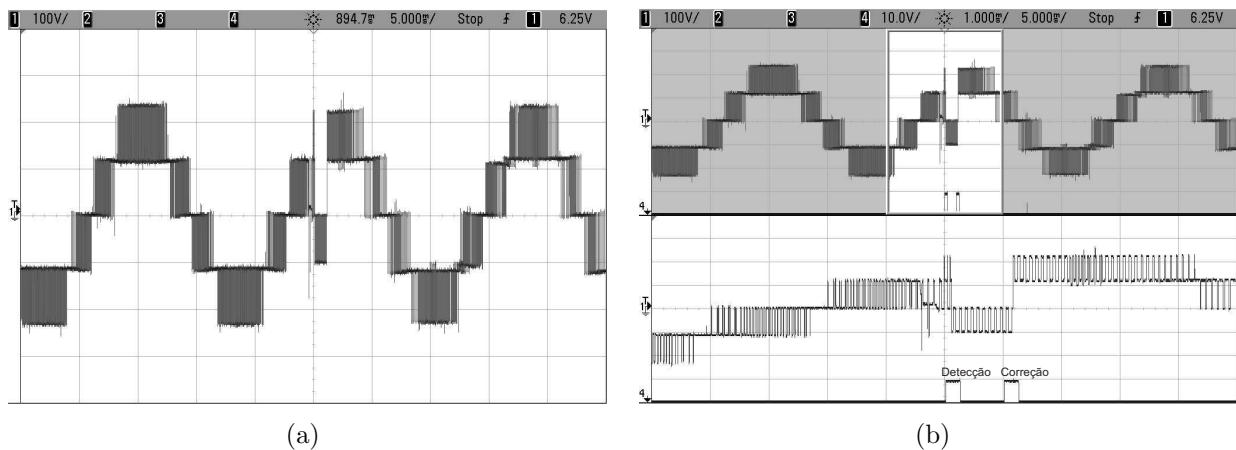
Figura C.34: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Na Figura C.35 é possível observar a manutenção de todos os níveis na tensão de saída do inversor após a correção da falha.

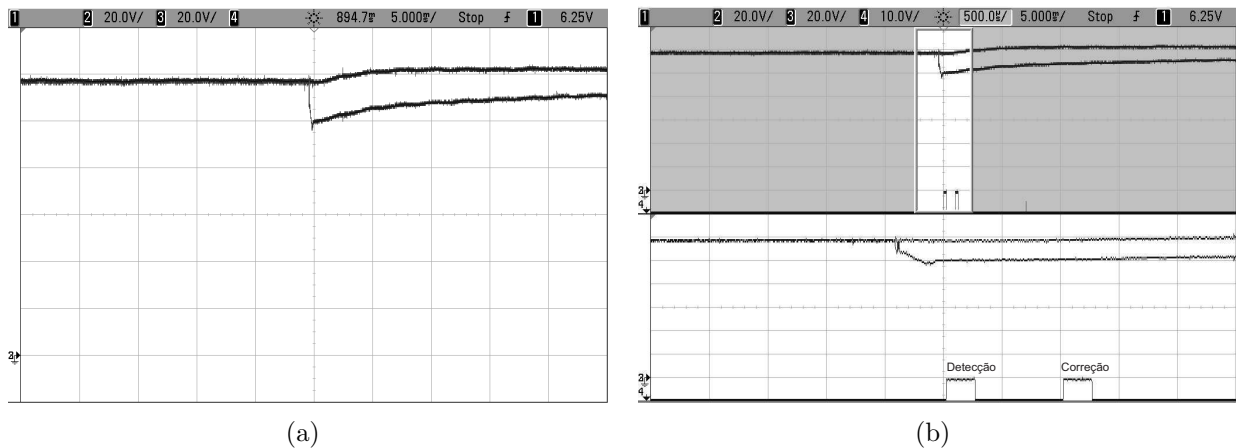
Figura C.35: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura C.36 é possível observar o desbalanceamento da tensão dos capacitores do barramento CC no momento da falha. Após a correção da falha, a tensão dos capacitores tendem ao equilíbrio.

Figura C.36: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a4} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.

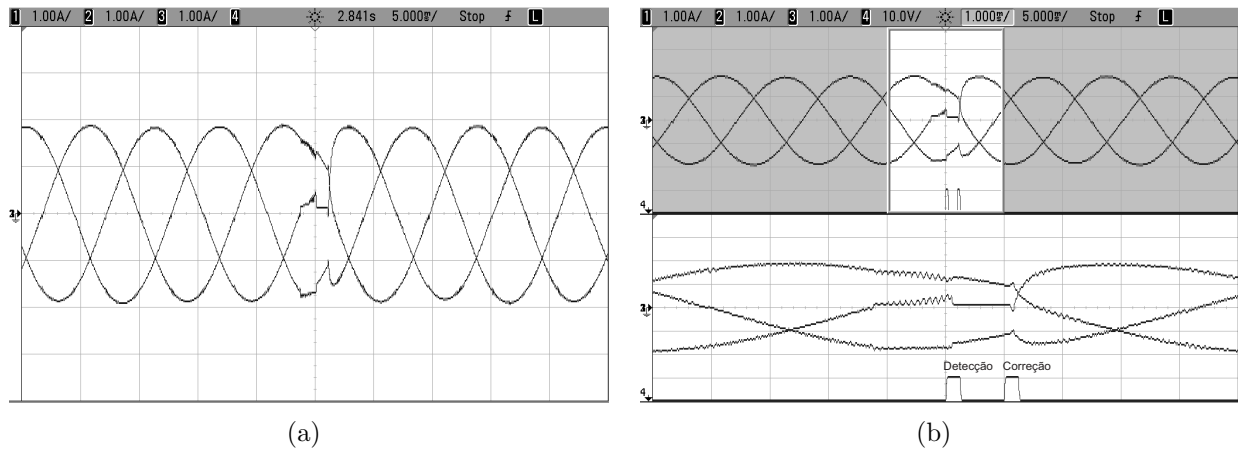


Fonte: O autor.

Na Figura C.37 é possível perceber que a corrente de saída do braço defeituoso tende a zero (tensão de polo igual a zero) durante a execução do teste para identificação da chave defeituosa. Desta forma, é possível determinar que a falha ocorreu na chave S_{a6} , após a identificação da falha o circuito é reconfigurado sem a necessidade do desligamento do sistema. Foi imposto ao algoritmo um tempo de $t = 1$ ms entre o momento da detecção e o da identificação/correção da falha. Desta forma, o teste pode ser efetuado de forma correta.

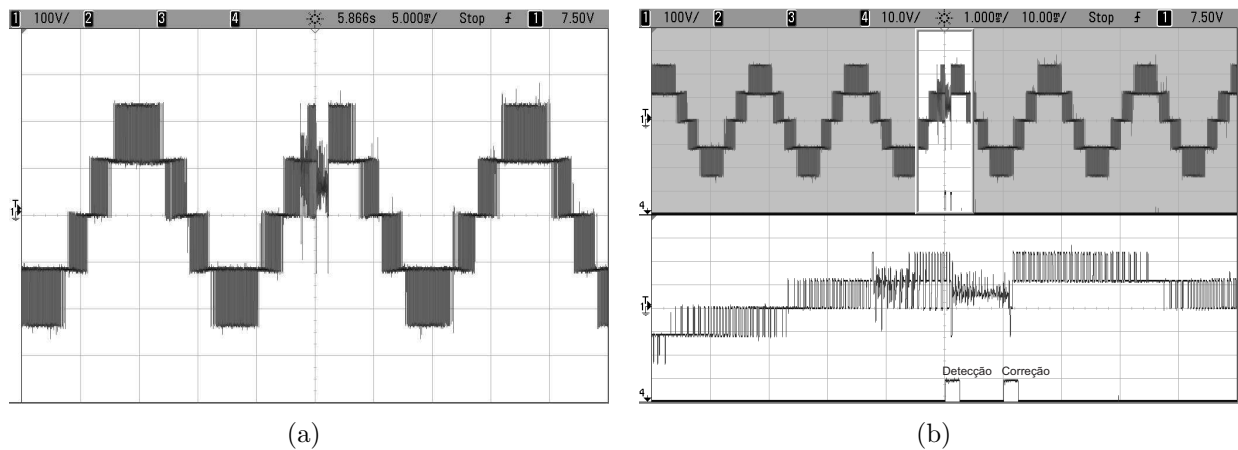
Na Figura C.39 é possível observar a manutenção de todos os níveis na tensão de saída do conversor após a correção da falha.

Figura C.37: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

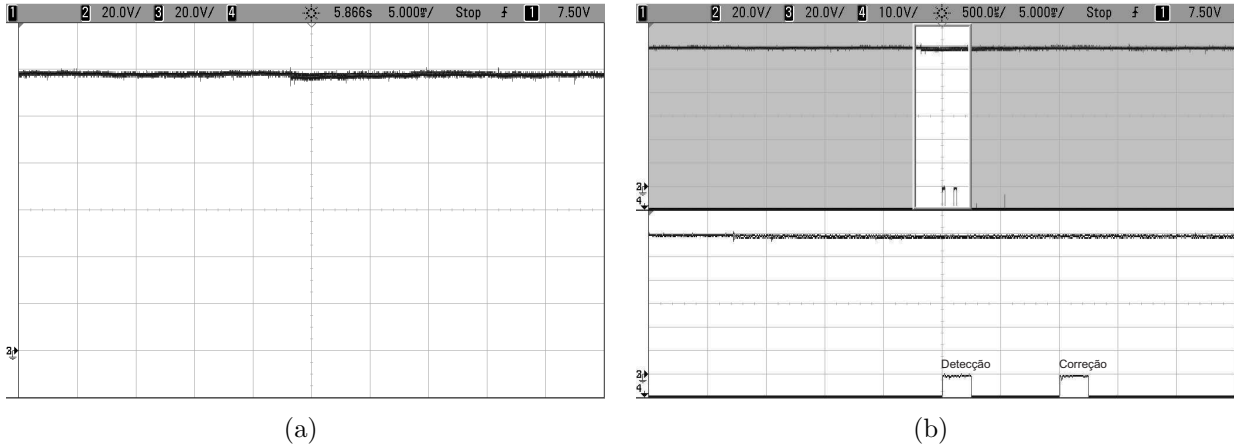
Figura C.38: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figura C.39 é possível observar apenas um pequeno desbalanceamento nas tensões dos capacitores do barramento CC ocasionado pela falha de curto-circuito.

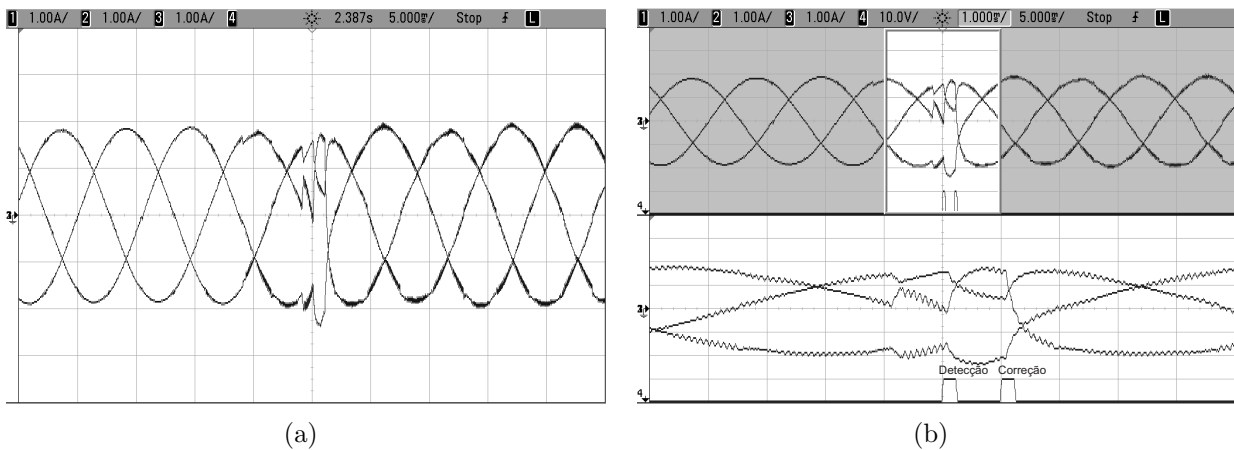
Figura C.39: Resultados experimentais do inversor ANPC para uma falha de curto-circuito na chave S_{a6} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Percebe-se pela Figura C.40 que apesar da ocorrência de uma falha de curto-circuito em duas chaves, S_{a1} e S_{a5} , só é necessário eliminar apenas uma das falhas, uma vez que, o mesmo circuito de reconfiguração corrige ambas as falhas.

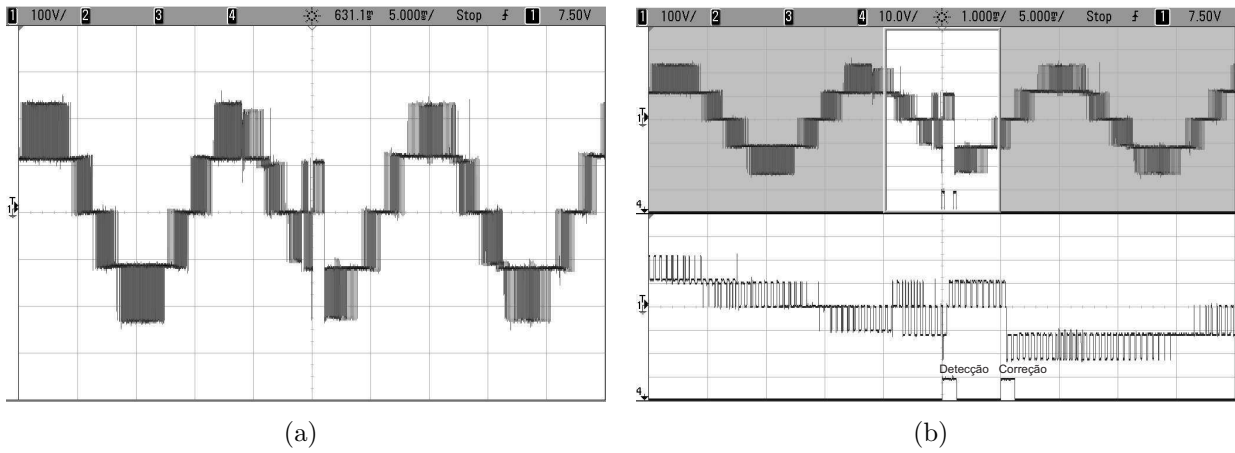
Figura C.40: Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Correntes na carga para as três fases; (b) Ampliação das correntes na carga no instante da falha.



Fonte: O autor.

Pela Figura C.41 percebe-se que apesar da ocorrência de uma falha de curto-circuito em duas chaves, S_{a1} e S_{a5} . Após a correção o conversor permanece gerando todos os níveis em sua saída.

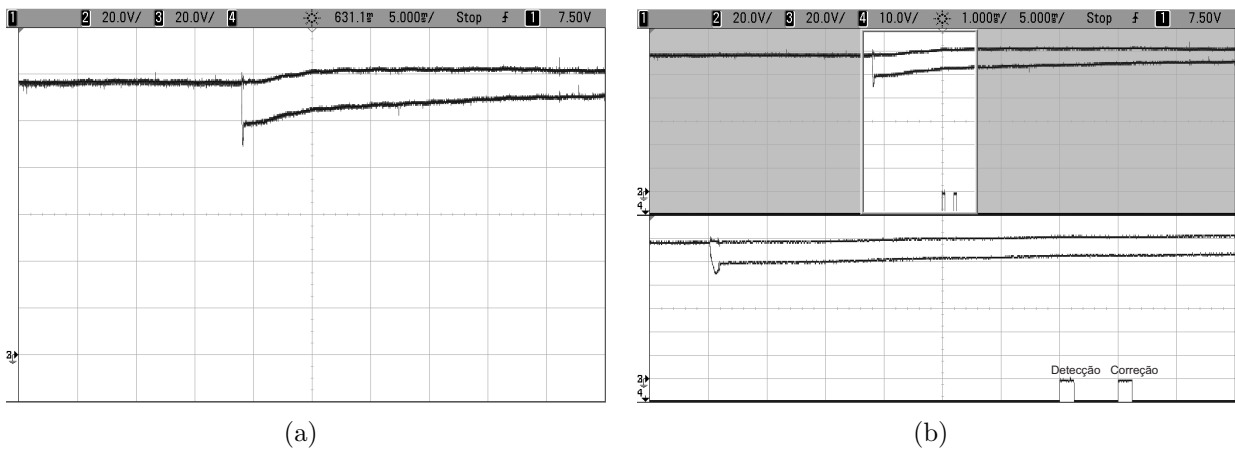
Figura C.41: Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão entre as fases a e b ; (b) Ampliação da tensão entre as fases a e b no instante da falha.



Fonte: O autor.

Na Figuras C.42 observa-se um grande desbalanceamento nas tensões dos capacitores do barramento CC provocado pela falha de curto circuito nas chaves S_{a1} e S_{a5} .

Figura C.42: Resultados experimentais do inversor ANPC para uma falha de curto-circuito nas chaves S_{a1} e S_{a5} : (a) Tensão dos capacitores do barramento CC (V_{C1} e V_{C2}); (b) Ampliação da tensão dos capacitores do barramento CC (V_{C1} e V_{C2}) no instante da falha.



Fonte: O autor.

Referências

- Andler, D.; Hauk, E.; Alvarez, R.; Weber, J.; Bernet, S. e Rodriguez, J. (2011) New junction temperature balancing method for a three level active npc converter, Proceedings of the 2011-14th European Conference on Power Electronics and Applications (EPE 2011), pp. 1 – 9.
- Andrade, A.; Barros, L.; da Silva, E. e Jacobina, C. (2012) Pulse width modulation for reduction of power losses in three-phase neutral point clamped inverters, 2012 IEEE Energy Conversion Congress and Exposition (ECCE), pp. 1746 – 1752.
- Attaianese, C.; Di Monaco, M. e Tomasso, G. (2010) Three-phase three-level active npc converters for high power systems, International Symposium on Power Electronics Electrical Drives Automation and Motion (SPEEDAM), 2010, pp. 204 – 209.
- Baker, R. H. (May 1980) High-voltage converter circuit.
- Baptista, B. R. O.; Abadi, M. B.; Mendes, A. M. S. e Cruz, S. M. A. (2013) The performance of a three-phase induction motor fed by a three-level npc converter with fault tolerant control strategies, 9th IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics and Drives (SDEMPED), pp. 497 – 504.
- Bento, A. e da Silva, E. (2008) One-cycle control strategy for three-phase rectifiers, CBA - Congresso Brasileiro de Automatica.
- Bento, A.; dos Santos, E. e da Silva, E. (2006) Unified one-cycle controller for bidirectional boost power factor correction rectifiers, Industry Applications Conference, 2006. 41st IAS Annual Meeting. Conference Record of the 2006 IEEE, **2**:541 – 547.
- Blasko, V. (1996) A hybrid pwm strategy combining modified space vector and triangle comparison methods, Proc. of IEEE PESC'96, **2**:1872–1878.
- Bordignon, P.; Carpaneto, M.; Marchesoni, M. e Tenca, P. (2008) Faults analysis and reme-

- dial strategies in high power neutral point clamped converters, Proc. IEEE PESC 2008, pp. 2778 – 2783.
- Bruckner, T. e Bernet, S. (2001) Loss balancing in three-level voltage source inverters applying active npc switches, PESC. 2001 IEEE 32nd Annual Power Electronics Specialists Conference, 2001, **2**:1135 – 1140.
- Ceballos, S.; Pou, J.; Robles, E.; Zaragoza, J. e Martin, J. L. (2007a) Three-leg fault-tolerant neutral-point-clamped converter, 2007 IEEE International Symposium on Industrial Electronics, pp. 3180 – 3185.
- Ceballos, S.; Pou, J.; Zaragoza, J.; Robles, E.; Villate, J. L. e Martin, J. L. (2007b) Soft-switching topology for a fault-tolerant neutral-point-clamped converter, IEEE International Symposium on Industrial Electronics, **4**:3186 – 3191.
- Ceballos, S.; J., P.; Robles, E.; Gabiola, I.; Zaragoza, J.; Villate, J. L. e D., B. (2008) Three-level converter topologies with switch breakdown fault-tolerance capability, IEEE Transactions on Industrial Electronics.
- Chen, G. e Smedley, K. M. (2005) Steady-state and dynamic study of one-cycle-controlled three-phase power-factor correction, IEEE Transactions on Ind. Electron., **52**(2):355 – 362.
- Choi, U. M.; Jeong, H. G.; Lee, K. B. e Blaabjerg, F. (2011) Method for detecting an open-switch fault in a grid-connected npc inverter system, IEEE Transactions on Power Electronics, **27**(6):2726 – 2739.
- Correa, M. R.; Jacobina, C.; da Silva, E. e Lima, A. (2001) An induction motor drive system with improved fault tolerance, IEEE Transactions on Industry Applications, **37**(3):873 – 879.
- Farnesi, S.; Fazio, P. e Marchesoni, M. (2011) A new fault tolerant npc converter system for high power induction motor drives, 2011 IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics e Drives., pp. 337 – 343.
- Fazio, P.; Marchesoni, M. e Parodi, G. (2012) Method for detecting an open-switch fault in a grid-connected npc inverter system, 15th International Power Electronics and Motion Control Conference (EPE/PEMC).

- Floricaeu, D.; Floricaeu, E. e Gateau, G. (2008) Three-level active npc converter: Pwm strategies and loss distribution, 34th Annual Conference of IEEE Industrial Electronics, 2008. IECON 2008., pp. 3333 – 3338.
- Fuchs, F. (2003) Some diagnosis methods for voltage source inverters in variable speed drives with induction machines - a survey, IEEE Industrial Electronics Society Annual Conference, **2**:1378 – 1385.
- He, J. e Demerdash, N. A. O. (2014) Diagnosis of open-circuit switch faults in multilevel active-npc (anpc) inverters, IEEE Transportation Electrification Conference and Expo (ITEC), pp. 1 – 6.
- Jacobina, C.; Ribeiro, R. A.; Lima, A. e da Silva, E. (2003) Fault-tolerant reversible ac motor drive system, IEEE Transactions on Industry Applications, **39**(4):1077 – 1084.
- Jacobina, C. B.; Lima, A. M. N.; Silva, E. R. C.; Alves, R. N. C. e Seixas, P. F. (2001) Digital scalar pulse width modulation: a simple approach to introduce nonsinusoidal modulating waveforms, IEEE Transactions on Power Electronic, **16**(3):351 – 359.
- Januszewski, M.; Kociszewska-Szczerbik, M.; Swiatek, H. e Swiatek, G. (1995) Causes and mechanisms of semiconductor device failures in power converter service conditions., EPE'95 Conf. Record, pp. 1.625 – 1.630.
- Jiang, T.; Mao, P. e Xie, S. (2010) Analysis and improvement on input current of one-cycle controlled pfc converter, Industrial Electronics and Applications (ICIEA), 2010 the 5th IEEE Conference on, pp. 2094 – 2098.
- Kang, D. W.; Lee, Y. H.; Suh, B. S.; Choi, C. H. e Hyun, D. S. (2001) An improved carrier-based svpwm method by the redistribution of carrier-wave using leg voltage redundancies in generalized cascaded multilevel inverter, Journal of Power Electronics, **1**(1):36 – 47.
- Konrad, S. e Anger, K. (1995) Electro-thermal model for simulating chip temperatures in pwm inverters, Power Conversion, **219**.
- Ku, H. K. e Kim, J. M. (2013) Multiple open-switch faults detection and faults tolerant method of three-level three-phase npc active rectifier, IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society, pp. 1062 – 1067.
- Ku, H. K.; Im, W. S.; Kim, J. M. e Suh, Y. S. (2012) A literature review of igbt fault diagnostic and protection methods for power inverters, 2012 IEEE Energy Conversion

- Congress and Exposition (ECCE), pp. 4519 – 4524.
- Lacerda, A. I. L. e Silva, E. R. C. (2014) Detecção e correção de falhas de circuito aberto no inversor anpc de três níveis, XX Congresso Brasileiro de Automatica, pp. 973 – 979.
- Lacerda, A. I. L. e Silva, E. R. C. (2015a) Fault tolerant active neutral point clamped inverter: Short-circuit and open-circuit failures, The 24th IEEE International Symposium on Industrial Electronics, 2015, pp. 1068 – 1073.
- Lacerda, A. I. L. e Silva, E. R. C. (2015b) Study of failures in a three-phase active neutral point clamped rectifier: Short-circuit and open-circuit faults, IEEE 2015 Energy Conversion Congress and Exposition, 2015, Montreal. Proceedings of IEEE ECCE 2015, pp. 4773 – 4780.
- Lee, J. C.; Kim, T. J.; Kang, D. W. e Hyun, D. S. (2006) A control method for improvement of reliability in fault tolerant npc inverter system, Power Electron. Spec. Conf., p. 1.
- Lee, J. D.; Kim, T. J.; Lee, J. C. e S., H. D. (2007) A novel fault detection of an open-switch fault in the npc inverter system, 33rd Annual Conference of the IEEE Industrial Electronics Society, 2007. IECON 2007., pp. 1565 – 1569.
- Li, J.; Huang, A. Q.; Bhattacharya, S. e Tan, Q. (2009) Three-level active neutral-point-clamped (anpc) converter with fault tolerant ability, Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition, 2009. APEC 2009., pp. 840 – 845.
- Li, J.; Huang, A. Q.; Liang, Z. e Bhattacharya, S. (2011) Analysis and design of active npc (anpc) inverters for fault-tolerant operation of high-power electrical drives, IEEE Transactions on Power Electronics, **27**(2):519 – 533.
- Lu, B. e Sharma, S. (2007) A literature review of igbt fault diagnostic and protection methods for power inverters, IAS 08. IEEE Industry Applications Society Annual Meeting, 2008., pp. 3180 – 3185.
- Ma, k. (2013) Power electronics for the next generation wind turbine system, Department of Energy Technology, Aalborg University.
- Marchesoni, M.; Mazzucchelli, M. e Tenconi, S. (1988) A non conventional power converter for plasma stabilization, Power Electronics Specialists Conference, 1988. PESC '88 Record., 19th Annual IEEE, **1**:122 – 129.

- Meynard, T. A. e Foch (1992) Multi-level choppers for high voltage applications, Proc. Eur.Conf. Power Electron. Appl., (2):45 – 50.
- Munk-Nielsen, S.; Tutelea, L. e Jaeger, U. (2000) Simulation with ideal switch models combined with measured loss data provides a good estimate of power loss, Industry Applications Conference, **5**:2915 – 2922.
- de Oliveira, A. (2005) Estratégia Generalizada De Modulação Por Largura De Pulso Para Inversores Multiniveis, Tese de doutorado, Universidade Federal de Campina Grande.
- Park, G. T.; Kim, T. J.; Kang, D. W. e Hyun, D. S. (2004) Control method of npc inverter for continuous operation under one phase fault condition, 39th IAS Annual Meeting Industry Applications Conference, 2004, **4**:2188 – 2193.
- Park, J. J.; Kim, T. J. e Hyun, D. S. (2008) Study of neutral point potential variation for three-level npc inverter under fault condition, Proc. Ind. Electron. Soc. Annu. Conf., p. 983–988.
- Qiao, C. e Smedley, K. (2000) Three-phase unity-power-factor vienna rectifier with unified constant-frequency integration control, Power Electronics Congress, 2000. CIEP 2000. VII IEEE International, pp. 125 – 130.
- Qiao, C. e Smedley, K. (2003) Unified constant-frequency integration control of three-phase standard bridge boost rectifiers with power-factor correction, IEEE Transactions on Industrial Electronics, **50**:100– 107.
- Qiao, C.; Jin, T. e Smedley, K. (2001) Unified constant-frequency integration control of three-phase active-power-filter with vector operation, Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, **2**:1608 – 1614.
- Rashid, M. H. (1999) Eletrônica de potência: circuitos, dispositivos e aplicações, Makron Books, São Paulo.
- Ribeiro, R. A.; Jacobina, C.; Silva, E. R. C. e Lima, A. (2003) Fault detection of open-switch damage in voltage-fed pwm motor drive systems, IEEE Transactions on Power Electronics, **18**(3):587 – 593.
- Ribeiro, R. A.; Jacobina, C.; Silva, E. R. C. e Lima, A. (2004) Fault-tolerant voltage-fed pwm inverter ac motor drive systems, IEEE Transactions on Industrial Electronics, **51**(2):439 – 446.

- Ribeiro, R. L. A.; Jacobina, C. B.; da Silva, E. R. C. e Lima, A. M. N. (2001) A fault tolerant induction motor drive system by using a compensation strategy on the pwm-vsi topology, Proc. of IEEE Power Electronics Spec. Conf., PESC 2001, **2**:1191 – 1196.
- Rocha, A. V.; Silva, S. M.; Pires, I. A.; Machado, A. A. P.; Amaral, F. V.; Ferreira, V. N.; de Paula, H. e Cardoso Filho, B. J. (2014) A new fault-tolerant realization of the active three-level npc converter, IEEE Energy Conversion Congress and Exposition (ECCE), pp. 3483 – 3490.
- Rui, W.; Blaabjerg, F.; Wang, H. e Liserre, M. (2013) Catastrophic failure and fault-tolerant design of igbt power electronic converters - an overview, IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society, pp. 507 – 513.
- Santos, N. M. R.; Ferao Pires, V. e Silva, J. F. (2014) Fault tolerant operation of active neutral point clamped multilevel converters using a voltage sliding mode controller, 16th International Power Electronics and Motion Control Conference and Exposition (PEMC), pp. 1072 – 1077.
- Schuetze, T.; Berg, H. e Schilling, O. (2001) The new 6,5 kv igbt module: a reliable device for medium voltage application, Proc. PCIM.
- Shaoyong, Y.; Bryant, A.; Mawby, P.; Dawei, X.; Ran, L. e Tavner, P. (2011) An industry-based survey of reliability in power electronic converters, IEEE Transactions on Industry Applications, **47**(3):1441 – 1451.
- da Silva, E.; Lima, W.; de Oliveira, A.; Jacobina, C. e Razik, H. (2006) Detection and compensation of switch faults in a three level inverter, Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE, pp. 1 – 7.
- Smedley, K. (2008) One-cycle controller for renewable energy conversion systems, Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE, pp. 13 – 16.
- Smedley, K. e Cuk, S. (1991) One-cycle control of switching converters, Power Electronics Specialists Conference, 1991. PESC '91 Record., 22nd Annual IEEE, pp. 888 – 896.
- Tian, K.; Wang, M.; Liu, C. e Wei, B. (2008) A three-level rectifier with reduced number of power switches based on one-cycle control, Electrical Machines and Systems, 2008. ICEMS 2008. International Conference on, pp. 1855 – 1859.

- Wen, J. e Smedley, K. (2008) Synthesis of multilevel converters based on single- and/or three-phase converter building blocks, *Power Electronics, IEEE Transactions on*, **23**(3):1247–1256.
- Winter, R. (2008) Handbook for Robustness Validation of Automotive Electrical/Electronic Modules, ZVEI Robustness Validation Working Group.
- Wolfgang, E. (2007) Examples for failures in power electronics systems, ECPE Tutorial on Reliability Power Electronic System.
- Wolfgang, E.; Amigues, L.; N., S. e Lugert, G. (2005) Building-in reliability into power electronics systems, *The World of Electronic Packaging and System Integration*, pp. 246 – 252.
- Zhang, H. (2009) Research and design of three-phase six-switch high power factor rectifier with one cycle control, *Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International*, pp. 1704 – 1707.