

Universidade Federal de Campina Grande – UFCG
Departamento de Engenharia Elétrica
Programa de Pós-Graduação em Engenharia Elétrica - PPgEE

Reuben Palmer Rezende de Sousa

Sistemas de Conversão Estáticos Multiníveis Hexafásicos e Trifásicos

Campina Grande, Brasil

12 de agosto de 2015

Reuben Palmer Rezende de Sousa

Sistemas de Conversão Estáticos Multiníveis Hexafásicos e Trifásicos

Dissertação de mestrado apresentada à Coordenação do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande - Campus I, como parte dos requisitos necessários para a obtenção do título de Mestre em Engenharia Elétrica.

Área de Concentração: Processamento da Energia

Orientadores: Professor Cursino Brandão Jacobina, Dr. Ing.
Professor Alexandre Cunha Oliveira, D.Sc.

Campina Grande, Brasil

12 de agosto de 2015

Reuben Palmer Rezende de Sousa

Sistemas de Conversão Estáticos Multiníveis Hexafásicos e Trifásicos/ Reuben Palmer Rezende de Sousa. – Campina Grande, Brasil, 12 de agosto de 2015-
73 p. : il. ; 30 cm.

Orientadores: Professor Cursino Brandão Jacobina, Dr. Ing.
Professor Alexandre Cunha Oliveira, D.Sc.

Trabalho de Dissertação – Universidade Federal de Campina Grande – UFCG
Departamento de Engenharia Elétrica
Programa de Pós-Graduação em Engenharia Elétrica - PPgEE , 12 de agosto de
2015.

"SISTEMAS DE CONVERSÃO ESTÁTICOS MULTINÍVEIS HEXAFÁSICOS E TRIFÁSICOS"

REUBEN PALMER REZENDE DE SOUSA

DISSERTAÇÃO APROVADA EM 06/08/2015



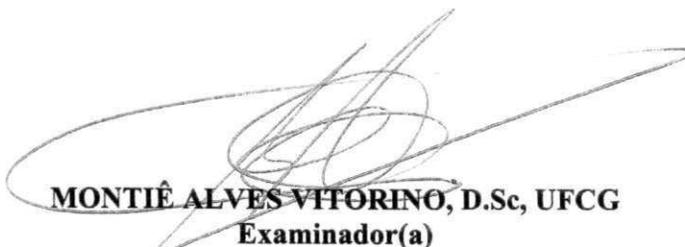
CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Orientador(a)



ALEXANDRE CUNHA OLIVEIRA, D.Sc., UFCG
Orientador(a)



MAURÍCIO BELTRÃO DE ROSSITER CORRÊA, D.Sc., UFCG
Examinador(a)



MONTIÊ ALVES VITORINO, D.Sc, UFCG
Examinador(a)

CAMPINA GRANDE - PB

Resumo

Este trabalho apresenta sete configurações de sistemas de conversão multiníveis, classificadas em dois grupos. O primeiro é formado por três sistemas de conversão hexafásicos de três barramentos e com braços de dois níveis, enquanto que o segundo é composto por quatro sistemas trifásicos resultantes da combinação de braços NPC com braços de dois níveis. Em cada grupo há uma configuração em que o fluxo de potência é bidirecional, denominada configuração base. A partir dessas topologias base é realizada a substituição de chaves comandadas por diodos, visando a obtenção de conversores mais simples, de menor custo e de menor tamanho físico. Além disso, a utilização de diodos no lugar de chaves ativas tem como consequência o fluxo de potência unidirecional, e o sistema passa a ter função apenas retificadora. O sistema completo de controle é descrito, incluindo as estratégias PWM. No âmbito de cada grupo as topologias propostas são comparadas. Simulações e resultados experimentais serão apresentados de modo a validar as abordagens teóricas.

Palavras-chave: retificador, NPC, multinível, PWM, Controle.

Abstract

This paper presents seven multi-level conversion system configurations, classified into two groups. The first consists of three six-phase conversion systems with three DC-links and two level legs, while the second consists of four three-phase systems, that result from the combination of NPC legs with two level legs. In each group there is a configuration in which the power flow is bi-directional, called base configuration. From these base topologies, controlled switches are replaced by diodes in order to obtain simpler converters with lower cost and smaller physical size. Furthermore, the use of diodes replacing active switches results in unidirectional power flow, and the system will only have a rectifying function. The complete control system is described, including PWM strategies. Within each group, topologies proposals are compared. Simulations and experimental results will be presented in order to validate the theoretical approaches.

Key-words: Multilevel, Rectifiers, AC/DC, PWM, Control.

Lista de ilustrações

Figura 1 – Configuração base para as duas topologias propostas do grupo hexafásico.	6
Figura 2 – Configuração CCD (fases 1 e 2).	7
Figura 3 – Configuração DDC (fases 1 e 2).	7
Figura 4 – Configuração base para as topologias trifásicas.	8
Figura 5 – Configuração 3L-2Ld.	8
Figura 6 – Configuração 3Ld-2L.	9
Figura 7 – Configuração 3Ld-3Ld.	9
Figura 8 – Sistema proposto, formado por nove braços, conectado à máquina hexafásica.	11
Figura 9 – Configuração proposta, incluindo o lado da rede e do conversor.	12
Figura 10 – Sistema de acionamento tradicional conectado à máquina hexafásica.	12
Figura 11 – Representação simplificada através de um diagrama de fontes.	13
Figura 12 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 1.	15
Figura 13 – Diagrama para o cálculo de τ_1 ($S = 1$).	16
Figura 14 – Diagrama para o cálculo de τ_1 e τ_2 ($S = \{4, 5\}$).	17
Figura 15 – Diagrama relativo ao uso dos vetores ($S = 3$).	17
Figura 16 – Diagrama relativo ao uso dos vetores ($S = 6$).	18
Figura 17 – Diagrama de controle do sistema.	20
Figura 18 – Diagrama de controle do PLL.	23
Figura 19 – Resultados de simulação: fluxo rotórico (a), velocidade do rotor (b), conjugado (c) e suas respectivas referências.	27
Figura 20 – Resultados experimentais: tensão e corrente para uma fase da rede (a) e a tensão em um barramento CC durante uma perturbação (b).	28
Figura 22 – Correntes nos enrolamentos do estator: grupo ímpar (a) e grupo par (b).	29
Figura 23 – Tensão no enrolamento do estator (fase 1).	29
Figura 24 – Segunda configuração proposta (fases 1 e 2).	31
Figura 25 – Diagrama de controle utilizado.	32
Figura 26 – Topologia base: v_{s1}^* e $v_{s1,med}$.	33
Figura 27 – Topologia base: e_{g1} e i_{s1} .	34
Figura 28 – Topologia base: $v_{s1,med}$ e i_{s1} .	34
Figura 29 – Topologia base: i_{s1} .	34
Figura 30 – Topologia base: v_{s1} .	34
Figura 31 – Topologia base: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).	35
Figura 32 – Configuração CCD (fases 1 e 2).	35
Figura 33 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 11.	36

Figura 34 – Topologia CCD: v_{s1}^* e $v_{s1,med}$.	38
Figura 35 – Topologia CCD: e_{g1} e i_{s1} .	38
Figura 36 – Topologia CCD: $v_{s1,med}$ e i_{s1} .	38
Figura 37 – Topologia CCD: i_{s1} .	38
Figura 38 – Topologia CCD: v_{s1} .	38
Figura 39 – Topologia CCD: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).	39
Figura 40 – Configuração DDC (fases 1 e 2).	40
Figura 41 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 13.	41
Figura 42 – Diagrama para o cálculo de τ_{12} ($i_s \geq 0$).	41
Figura 43 – Diagrama para o cálculo de τ_{12} ($i_s < 0$).	41
Figura 44 – Topologia DDC: v_{s1}^* e $v_{s1,med}$.	42
Figura 45 – Topologia DDC: e_{g1} e i_{s1} .	43
Figura 46 – Topologia DDC: $v_{s1,med}$ e i_{s1} .	43
Figura 47 – Topologia DDC: i_{s1} .	43
Figura 48 – Topologia DDC: v_{s1} .	43
Figura 49 – Topologia DDC: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).	44
Figura 50 – Topologia base para os sistemas de conversão trifásicos propostos.	46
Figura 51 – Diagrama de fontes relativo à fase 1 do circuito da Figura 50.	47
Figura 52 – Níveis de tensão de polo e respectivos estados de chaves.	48
Figura 53 – Período de chaveamento quando $0.5E \leq v_s^* \leq E$.	49
Figura 54 – Cálculo de τ .	49
Figura 55 – Período de chaveamento quando $0.5E \leq v_s^* \leq E$.	50
Figura 56 – Diagrama de controle utilizado.	51
Figura 57 – Topologia base: tensões no barramento CC.	52
Figura 58 – Topologia base: v_{s1}^* e $v_{s1,med}$.	52
Figura 59 – Topologia base: e_{g1} e i_{s1} .	53
Figura 60 – Topologia base: $v_{s1,med}$ e i_{s1} .	53
Figura 61 – Topologia base: i_{s1} .	53
Figura 62 – Topologia base: v_{s1} .	53
Figura 63 – Configuração 3L-2Ld.	54
Figura 64 – Níveis de tensão de polo e respectivos estados de chaves.	55
Figura 65 – Topologia 3L-2Ld: tensões no barramento CC.	56
Figura 66 – Topologia 3L-2Ld: v_{s1}^* e $v_{s1,med}$.	56
Figura 67 – Topologia 3L-2Ld: e_{g1} e i_{s1} .	57
Figura 68 – Topologia 3L-2Ld: $v_{s1,med}$ e i_{s1} .	57
Figura 69 – Topologia 3L-2Ld: i_{s1} .	57
Figura 70 – Topologia 3L-2Ld: v_{s1} .	57

Figura 72 – Tensão no barramento CC (v_C), e corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); e o transitório em v_C e i_{s1} devido à variação da carga conectada ao barramento.	58
Figura 73 – Topologia 3Ld-2L.	58
Figura 74 – Níveis de tensão de polo e respectivos estados de chaves.	59
Figura 75 – Topologia 3Ld-2L: tensões no barramento CC.	61
Figura 76 – Topologia 3Ld-2L: v_{s1}^* e $v_{s1,med}$	61
Figura 77 – Topologia 3Ld-2L: e_{g1} e i_{s1}	61
Figura 78 – Topologia 3Ld-2L: $v_{s1,med}$ e i_{s1}	61
Figura 79 – Topologia 3Ld-2L: i_{s1}	61
Figura 80 – Topologia 3Ld-2L: v_{s1}	61
Figura 81 – Topologia 3Ld-3Ld.	62
Figura 82 – Níveis de tensão de polo e respectivos estados de chaves.	63
Figura 83 – Topologia 3Ld-3Ld: tensões no barramento CC.	64
Figura 84 – Topologia 3Ld-3Ld: $v_{s1,ref}$ e $v_{s1,med}$	64
Figura 85 – Topologia 3Ld-3Ld: e_{g1} e i_{s1}	65
Figura 86 – Topologia 3Ld-3Ld: $v_{s1,med}$ e i_{s1}	65
Figura 87 – Topologia 3Ld-3Ld: i_{s1}	65
Figura 88 – Topologia 3Ld-3Ld: v_{s1}	65

Lista de tabelas

Tabela 1 – Estados de condução dos braços e as respectivas tensões v_{s1} e v_{s2}	14
Tabela 2 – Síntese do cálculo do PWM relativo à topologia base.	19
Tabela 3 – THD da corrente e WTHD da tensão da topologia proposta.	24
Tabela 4 – THD da corrente e WTHD da tensão da topologia convencional.	24
Tabela 5 – Perdas por chave relativas a topologia proposta.	25
Tabela 6 – Perdas por chave relativas a topologia convencional.	25
Tabela 7 – Parâmetros da máquina simulada.	26
Tabela 8 – Parâmetros da plataforma experimental.	27
Tabela 9 – Dados de placa da máquina utilizada.	28
Tabela 10 – Parâmetros de simulação.	32
Tabela 11 – Estados de condução dos braços e as respectivas tensões v_{s1} e v_{s2}	36
Tabela 12 – Síntese do cálculo do PWM relativo à topologia CCD.	37
Tabela 13 – Estados de condução e os respectivos níveis de tensão.	40
Tabela 14 – Síntese do cálculo do PWM relativo à topologia DDC.	41
Tabela 15 – THD de i_{s1} e WTHD de v_{s1}	44
Tabela 16 – Fatores de potência.	44
Tabela 17 – Perdas nos semicondutores em Watts.	45
Tabela 18 – Estados de condução e os respectivos níveis de tensão para os braços NPC (esquerda) e de 2 níveis (direita).	47
Tabela 19 – Níveis de tensão de polo possíveis resultantes.	47
Tabela 20 – Níveis de tensão de polo resultantes.	50
Tabela 21 – Parâmetros de simulação.	51
Tabela 22 – Estados de condução e os respectivos níveis de tensão para o braço NPC (esquerda) e de 2 níveis (direita).	54
Tabela 23 – Níveis de tensão de polo possíveis resultantes.	55
Tabela 24 – Níveis de tensão de polo possíveis resultantes.	55
Tabela 25 – Estados de condução e os respectivos níveis de tensão para o braço NPC (esquerda) e de 2 níveis (direita).	59
Tabela 26 – Níveis de tensão de polo possíveis resultantes.	59
Tabela 27 – Níveis de tensão de polo resultantes.	60
Tabela 28 – Estados de condução e os respectivos níveis de tensão para os braços NPC.	62
Tabela 29 – Níveis de tensão de polo possíveis resultantes.	63
Tabela 30 – Níveis de tensão de polo possíveis resultantes.	63
Tabela 31 – Fator de potência.	66
Tabela 32 – THD de i_{s1} e WTHD de v_{s1}	66

Lista de abreviaturas e siglas

ASD	<i>Adjustable Speed Drive.</i>
BESS	<i>Battery Energy Storage System.</i>
CHB	<i>Cascaded H-Bridge.</i>
CA	Corrente Alternada.
CC	Corrente Contínua.
DSP	<i>Digital Signal Processor.</i>
HVDC	<i>High Voltage Direct Current.</i>
IGBT	<i>Insulated-Gate Bipolar Transistor.</i>
LSPWM	<i>Level-Shifted Pulse Width Modulation.</i>
NPC	<i>Neutral-Point-Clamped.</i>
PLL	<i>Phase-Locked Loop.</i>
PWM	<i>Pulse Width Modulation.</i>
SMPS	<i>Switched-Mode Power Supply.</i>
THD	Distorção Harmônica Total (<i>Total Harmonic Distortion</i>).
UPS	<i>Uninterruptible Power Supply.</i>
VSC	<i>Voltage Source Converter.</i>
WTHD	Distorção Harmônica Total Ponderada (<i>Weighted Total Harmonic Distortion</i>).

Lista de símbolos

*	como sobrescrito, define uma variável de referência.
E	tensão no barramento CC.
g	subíndice indicativo de grandeza da rede.
k	constante. $k = 2T_s^{-1}$.
l	subíndice indicativo de grandeza da carga.
m	índice que pode assumir os valores $m = \{1, 2, 3, 4, 5, 6\}$ para o sistema hexafásico ou $m = \{1, 2, 3\}$ para o sistema trifásico.
s	subíndice indicativo de grandeza do conversor.
T_s	período de chaveamento e de amostragem.
C_E	capacitância de cada capacitor do barramento CC.

Sumário

1	INTRODUÇÃO	1
1.1	Localização do Tema	1
1.2	Revisão Bibliográfica	2
1.3	Contribuições do Trabalho	4
1.3.1	Sistemas hexafásicos	4
1.3.2	Sistemas trifásicos	7
2	SISTEMA DE CONVERSÃO HEXAFÁSICO	10
2.1	Modelo dinâmico	13
2.2	Técnica PWM	13
2.3	Sistema de controle	19
2.3.1	Controladores PI e PI ressonante	22
2.3.2	PLL	22
2.4	Comparação entre as topologias convencional e proposta	24
2.4.1	Distorção harmônica	24
2.4.2	Perdas de potência	25
2.4.3	Tensão de barramento CC	25
2.5	Resultados de simulação	26
2.6	Resultados experimentais	26
2.6.1	Lado da rede	27
2.6.2	Lado da máquina	28
2.7	Conclusões	29
3	SISTEMA DE CONVERSÃO HEXAFÁSICO COM NÚMERO RE- DUZIDO DE CHAVES CONTROLADAS	31
3.1	Conversor base	31
3.1.1	Modelo Dinâmico e técnica PWM	31
3.1.2	Estratégia de controle	32
3.1.3	Resultados de simulação	32
3.1.4	Resultados Experimentais	34
3.2	Configuração CCD	35
3.2.1	Estratégia de controle	37
3.2.2	Resultados de simulação	37
3.2.3	Resultados Experimentais	39
3.3	Configuração DDC	39
3.3.1	Estratégia de controle	41

3.3.2	Resultados de simulação	42
3.3.3	Resultados Experimentais	43
3.4	Conclusões	44
4	SISTEMAS DE CONVERSÃO TRIFÁSICOS	46
4.1	Conversor base	46
4.1.1	Modelo dinâmico	46
4.1.2	Técnica PWM	47
4.1.3	Estratégia de controle	50
4.1.4	Resultados de simulação	51
4.2	Configuração 3L-2Ld	53
4.2.1	Modelo Dinâmico	54
4.2.2	Técnica PWM	54
4.2.3	Estratégia de controle	55
4.2.4	Resultados de simulação	55
4.2.5	Resultados experimentais	57
4.3	Configuração 3Ld-2L	58
4.3.1	Modelo Dinâmico	59
4.3.2	Técnica PWM	59
4.3.3	Estratégia de controle	60
4.3.4	Resultados de simulação	60
4.4	Configuração 3Ld-3Ld	62
4.4.1	Modelo Dinâmico	62
4.4.2	Técnica PWM	62
4.4.3	Estratégia de controle	63
4.4.4	Resultados de simulação	64
4.5	Conclusões	65
5	CONCLUSÕES E TRABALHOS FUTUROS	67
5.1	Trabalhos futuros	68
	Referências	69

1 Introdução

1.1 Localização do Tema

Do total de energia elétrica no Brasil, apenas 4,4% é gerado pela matriz eólica, que contrasta com os 70% da geração hidrelétrica. Entretanto, a energia eólica é a segunda alternativa mais competitiva no Brasil (só perdendo para grandes hidrelétricas), sendo o país que possui a energia eólica mais barata do mundo. Atualmente, quando os reservatórios atingem níveis críticos, usinas termelétricas entram em funcionamento, com o megawatt/hora custando aproximadamente 209 reais. Já o megawatt/hora da geração eólica fica entre 140 e 150 reais.

Assim, as crises hídricas juntamente com o baixo custo da geração eólica são fatores que impulsionam o crescimento dessa fonte de energia renovável no Brasil. E esse crescimento tem se destacado: segundo a Câmara de Comercialização de Energia Elétrica, a capacidade instalada das usinas eólicas em operação no país dobrou entre janeiro e novembro de 2014, chegando ao mês de novembro com 174 usinas eólicas instaladas, quatro a mais que no mês anterior.

O processo de conversão da energia eólica em energia elétrica inclui uma turbina capaz de converter a energia cinética dos ventos em energia mecânica, que por sua vez é convertida em energia elétrica através de um gerador. De modo geral, ao contrário de outras fontes utilizadas na geração de energia elétrica, tais como fontes hídricas e térmicas, a energia mecânica gerada pela turbina ocorre à velocidade variável, devido ao comportamento estocástico dos ventos. Portanto, o problema central consiste na conversão da potência mecânica entregue à velocidade variável, em potência elétrica de saída à frequência constante.

É necessário, então, fazer o acoplamento da turbina eólica com a rede, de modo a se obter o controle eficaz do fluxo das potências ativa e reativa, que são importantes grandezas de controle na regulação de tensão e frequência do sistema de potência. Nesse caso, o uso de conversores estáticos de potência se faz necessário na interface entre a turbina e a rede elétrica.

Nesse tipo de sistema de geração, são normalmente utilizadas como geradores máquinas de indução do tipo gaiola de esquilo, máquinas de indução de dupla alimentação, ou máquinas síncronas à ímã permanente, associadas a conversores estáticos para propósito de controle [1].

De modo geral, o sistema de conversão consiste em um retificador conectado a um inversor, formando um conversor CA-CC-CA. Uma vez que o fluxo de potência é sempre

do gerador para a rede, a utilização de conversores estáticos unidirecionais torna-se uma alternativa sedutora, devido às suas vantagens inerentes, tais como custo reduzido e menor tamanho devido à utilização de diodos ao invés de chaves controladas.

No que tange o complexo sistema de conversão da energia dos ventos em energia elétrica, neste trabalho será tratada apenas a parte do conversor estático. Nesse tipo de geração elétrica, há predominância de conversores PWM tipo fonte de tensão (VSC) de dois níveis, apesar de conversores multiníveis se mostrem bastante favoráveis para essa aplicação [2–10].

Além disso, a aplicação de conversores CA-CC não é restrita a geração eólica, tendo uma vasta gama de aplicações [11], conforme descrito na seção 1.2.

Normalmente, os conversores estáticos empregam dispositivos semicondutores de potência, como diodos, tiristores e IGBTs. Esses componentes funcionam basicamente permitindo ou interrompendo o fluxo de potência entre seus terminais através de comutações, que inserem sinais cujas frequências são múltiplas inteiras da frequência fundamental sintetizada pelo conversor (harmônicos).

Esses sinais interferem na qualidade da forma de onda sintetizada. Assim, um importante fator que quantifica essa qualidade da forma de onda é a taxa de distorção harmônica (THD) dos sinais de corrente, e a ponderação desse indicador, WTHD, dos sinais de tensão no conversor. Dentre outros critérios também úteis ao projeto de conversores estáticos, destaca-se a dissipação de potência nos dispositivos semicondutores (perdas), que são devidas tanto ao chaveamento quanto à condução de corrente.

1.2 Revisão Bibliográfica

As topologias de conversores multiníveis mais conhecidas e estabelecidas [12–15] são a diodo grampeado (NPC), capacitor grampeado (FC), e Ponte H em cascata (CHB), as quais foram introduzidas pela primeira vez em [16], [17] e [18], respectivamente. Na literatura técnica, a topologia NPC foi divulgada por [19].

Na indústria, o NPC operando a três níveis é a topologia multinível mais difundida e utilizada [20].

Também conhecidos como retificadores, os conversores CA-CC são largamente utilizados em várias aplicações, tais como fontes de alimentação chaveadas (SMPSs), fontes de alimentação ininterrupta (UPSs), sistemas de transmissão HVDC, sistemas de armazenamento de energia em baterias (BESSs), sistemas de acionamento de motores CC, acionadores CA de velocidade ajustável (ASDs), entre outros [21–23].

Nas últimas décadas, retificadores controlados unidirecionais foram estudados devido às suas vantagens inerentes, incluindo alta eficiência, baixo volume e peso [24–26],

baixo custo e confiabilidade [27]; são uma opção interessante quando não há fluxo de potência bidirecional, uma vez que retificadores completamente controlados possuem maior número de chaves [28].

De modo semelhante, conversores NPC de três níveis têm se popularizado nos últimos anos [29,30]; comparados com conversores de dois níveis, possuem certas vantagens, tais como reduzidas perdas de chaveamento devido ao menor estresse das chaves e à menor taxa de chaveamento [13,30,31]. Além disso, conversores NPC possuem maior quantidade de níveis de tensão por fase.

Com o objetivo de reduzir o conteúdo harmônico das correntes da rede, várias estratégias de controle têm sido estudadas, tais como *One-Cycle Control* (OCC) [32], *Self-Control* (SC) [33] e linearização por realimentação [34]. O problema da distorção devida à utilização de diodos é contornado através da sincronização entre as respectivas correntes e tensões geradas pelo conversor. Para o controle das correntes, normalmente é utilizada a técnica de controle por histerese, entretanto, nesses casos a frequência de chaveamento não é uniforme, o que pode ser indesejado em certas aplicações [35], além da distorção na corrente pela passagem por zero [36].

Em [37], é proposto um retificador unidirecional híbrido trifásico que consiste em uma ponte a diodos do tipo *boost* de uma chave trifásica em paralelo com um PWM (*Pulse-Width Modulation*) de três chaves. O PWM opera em maior frequência que a ponte, e processa menor potência que esta, reduzindo, portanto, as perdas por chaveamento. Entretanto, o THD (*Total Harmonic Distortion*) varia de zero à 32%, em função da potência que o sistema processa, sendo uma grande desvantagem dessa topologia.

Uma vez que o balanço de tensão entre os capacitores do barramento CC é necessário em conversores NPC, estratégias tem sido estudadas, e em [26] a igualdade entre as tensões dos capacitores é obtida através de uma estratégia de controle interessante, que consiste na soma de um valor DC às correntes de referência do controle de corrente proporcional à diferença de tensão dos capacitores.

Um retificador unidirecional trifásico de alta eficiência é obtido em [38] através da adição de dois ramos auxiliares a um conversor PFC (*Power Factor Correction*) do tipo *Buck* tradicional. Cada ramo é composto por três diodos e uma chave controlada. Dessa forma, são obtidos caminhos redundantes para passagem de corrente, reduzindo as perdas totais nos semicondutores.

São discutidas na literatura várias topologias voltadas para WECS (*Wind Energy Conversion System*). Foi proposto em [39] um conversor trifásico para essa finalidade, que consiste em três diodos e três chaves controladas, permitindo a redução de perdas e reduzindo os custos de projeto. Entretanto, uma desvantagem observada é a elevada distorção harmônica.

1.3 Contribuições do Trabalho

Neste trabalho, o termo “diodo” não se refere ao diodo de roda livre das chaves IGBT, e muito menos ao diodo de grampeamento normalmente presente em estruturas NPC tradicionais, mas se refere ao dispositivo que opera no lugar de uma chave ativa. Apesar de não ser possível enviar sinais de comando a diodos, será adotado o nível lógico zero para indicar que a chave está aberta, ou indicar que o diodo não está conduzindo corrente, e o nível lógico 1 indicará que o diodo está conduzindo corrente ou a chave está fechada.

Na literatura técnica há vários trabalhos propondo a diminuição da quantidade de chaves controladas como forma de reduzir custos e perdas no conversor [40–44]. Neste trabalho, foi explorada a substituição de braços de dois níveis por braços de diodos. Também foi proposta a substituição de duas chaves de cada braço NPC de três níveis por diodos, conforme descrito em [45]. Entretanto, o diferencial deste trabalho em relação a [45] está na associação dos braços NPC com braços de dois níveis, formando conversores *open-end* com menos chaves controladas e possibilitando maior quantidade de níveis.

A seguir são expostas as topologias estudadas. As configurações propostas foram separadas em dois grupos, sendo um constituído por conversores hexafásicos, e o segundo, destinado a aplicações de três fases.

É importante destacar que a utilização de diodos nos sistemas de conversão propostos permite apenas o uso de máquinas síncronas de ímã permanente.

1.3.1 Sistemas hexafásicos

A primeira configuração proposta, e que é a base para os outros dois sistemas de conversão do grupo hexafásico é apresentada na Figura 1. Cada fonte de tensão e_{gm} ($m = 1, 2, 3, 4, 5, 6$) com a respectiva impedância em série representa uma fase de uma máquina de indução hexafásica, que pode estar conectada a uma turbina eólica (operando como gerador), ou funcionando como motor (nesse caso, o conversor opera como inversor).

É possível observar que o conversor é formado por três blocos idênticos, cada um contendo um barramento CC independente dos demais e conectado a três braços, sendo um para cada fase e outro braço comum as duas fases. Assim, por questões de comodidade, apenas as fases 1 e 2 serão analisadas, uma vez que o estudo pode ser analogamente estendido aos outros dois grupos de fases.

A cada chave está associado um estado lógico (1 ou 0). O estado lógico 1 indica que a chave está conduzindo, assim como zero indica que a chave está aberta. Dessa forma, se $q_{sa1} = 1$, então a respectiva chave está fechada. O traço sobrescrito ao nome da chave indica que esta funciona com nível lógico negado em relação ao nome que não possui esse

sobrescrito. Assim, se $q_{sa1} = 1$, então $\bar{q}_{sa1} = 0$, e vice-versa.

As fases da máquina são agrupadas da seguinte forma: as fases ímpares (1, 3 e 5) formam um conjunto trifásico equilibrado, assim como as pares (2, 4, 6), e as fases 1 e 2 formam um ângulo α entre si. Assim,

$$e_{g1} = E_g \cos(\omega_g t) \quad (1.1)$$

$$e_{g3} = E_g \cos(\omega_g t - 2\pi/3) \quad (1.2)$$

$$e_{g5} = E_g \cos(\omega_g t + 2\pi/3) \quad (1.3)$$

$$e_{g2} = E_g \cos(\omega_g t + \alpha) \quad (1.4)$$

$$e_{g4} = E_g \cos(\omega_g t - 2\pi/3 + \alpha) \quad (1.5)$$

$$e_{g6} = E_g \cos(\omega_g t + 2\pi/3 + \alpha) \quad (1.6)$$

É importante destacar que sendo α o deslocamento espacial entre os grupos par e ímpar de enrolamentos da máquina, esse é um parâmetro relativo à constituição física da mesma.

A partir da Figura 1, a troca de braços de chaves controladas por diodos leva à duas possibilidades: a primeira, denominada CCD e ilustrada na Figura 2, em que a substituição ocorre no braço comum às duas fases, ou quando a troca ocorre nos outros dois braços, mostrada na Figura 3 e denominada DDC. Nos dois casos, a substituição ocorre de maneira idêntica para os demais grupos de fases.

No grupo hexafásico, a nomenclatura descreve as características de apenas um dos três conjuntos bifásicos, uma vez que os demais são idênticos. As duas primeiras letras descrevem uma fase cada, e a terceira, o braço comum às duas fases. As letras C e D indicam se o braço é formado por chaves controladas ou diodos, respectivamente. Assim, CCD indica que dos três braços de um grupo, dois são formados por chaves controladas, e o braço comum, por diodos. Da mesma forma, DDC descreve o braço comum formado por chaves controladas, e os demais, por diodos.

É importante destacar que a presença de diodos torna o sistema de conversão unidirecional, permitindo seu funcionamento apenas como retificador, além de exigir que $\alpha = 0$. Dessa forma, uma vantagem dessas configurações em relação ao sistema trifásico é a menor potência processada em cada uma das fases. Além disso, é esperado que as perdas nos dispositivos semicondutores sejam menores, devido à redução da frequência de chaveamento. Isso é ocasionado devido aos diodos comutarem de acordo com o sentido da corrente, ou seja, em 60 Hz. Essa é uma frequência muito baixa quando comparada com a frequência de operação do PWM normalmente utilizada na indústria (na faixa dos kilohertz).

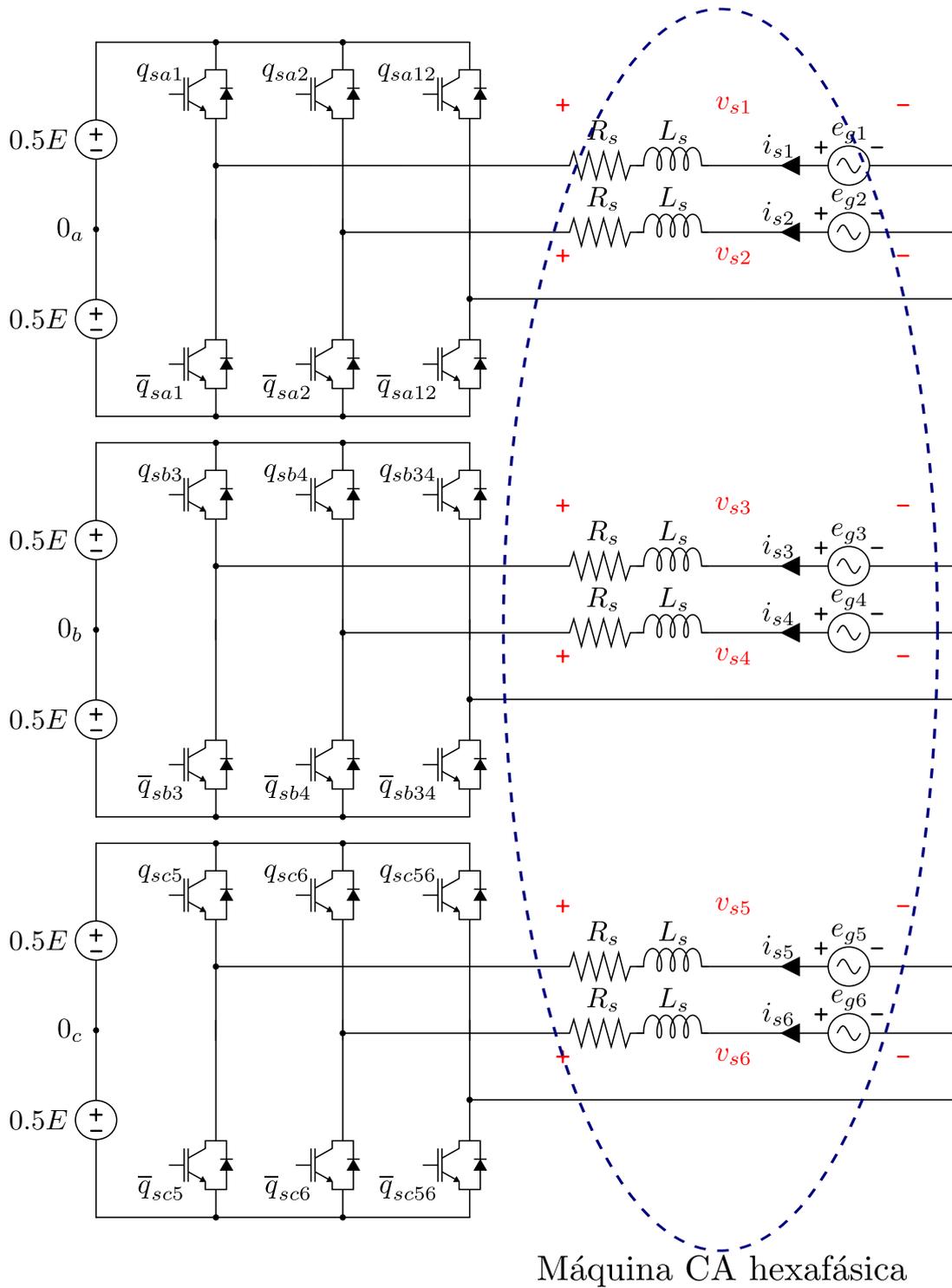


Figura 1 – Configuração base para as duas topologias propostas do grupo hexafásico.

Para que o conversor com diodos opere de forma correta, é necessário que as respectivas tensões e correntes do conversor estejam em fase, caso contrário, distorções harmônicas serão inseridas nas correntes pelos diodos. Essa condição é mandatória para as topologias com diodos propostas deste trabalho. Isso elimina a possibilidade de se obter fator de potência unitário entre as tensões e_{gm} e as respectivas correntes i_{sm} . Entretanto, é possível se obter fator de potência elevado.

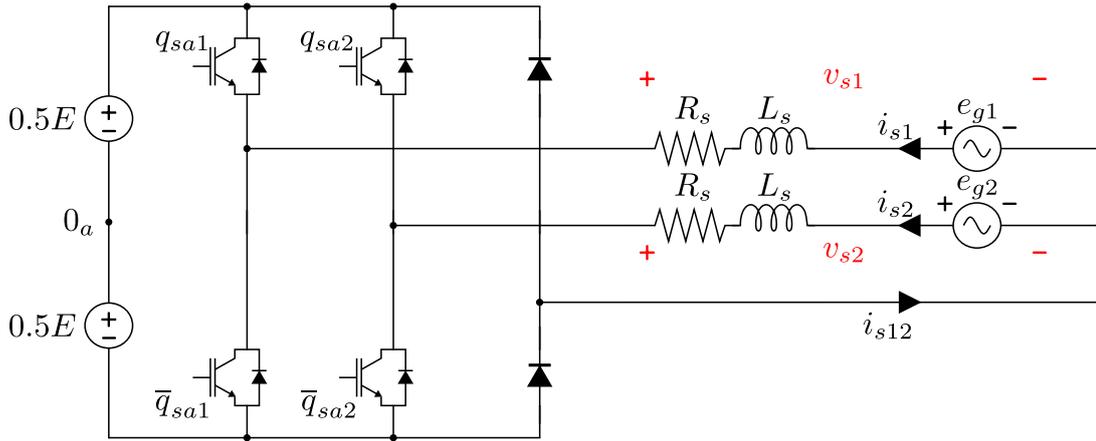


Figura 2 – Configuração CCD (fases 1 e 2).

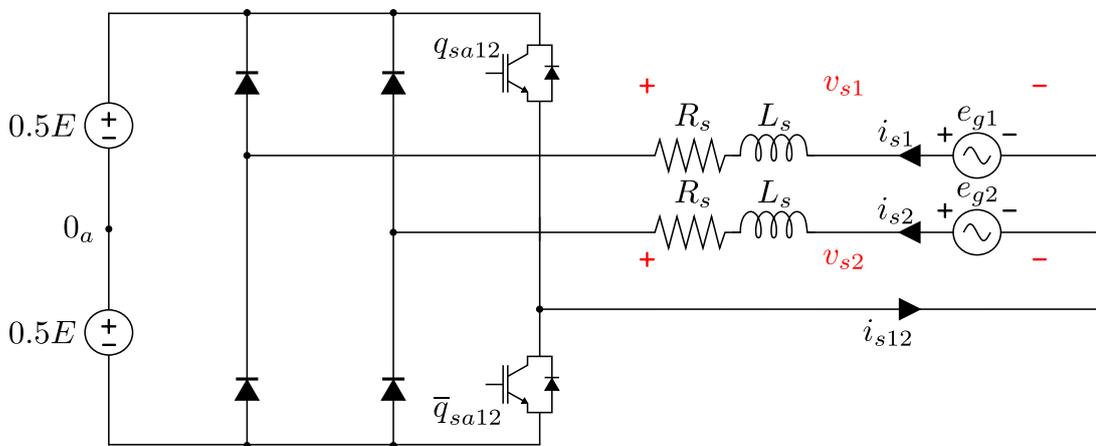


Figura 3 – Configuração DDC (fases 1 e 2).

1.3.2 Sistemas trifásicos

A configuração proposta utilizada como base para as demais topologias de três fases é ilustrada na Figura 4. A cada fase correspondem um braço NPC de três níveis (no lado do conversor A) e outro braço de dois níveis (no lado do conversor B). As fontes de tensão e_{gm} ($m = 1, 2, 3$) podem representar a rede elétrica, bem como o conjunto formado pelas impedâncias com as fontes de tensão associadas pode também representar uma máquina de indução.

De acordo com o proposto em [45], é possível substituir as chaves q_{sam} e \bar{q}_{sbm} por diodos, obtendo-se, então, um conversor unidirecional com número reduzido de chaves. Outra alternativa é a substituição das chaves do conversor B por uma ponte de diodos trifásica. Combinando essas possibilidades, são factíveis duas configurações, sendo a primeira denominada 3L-2Ld, em que são usados diodos apenas nos braços do conversor B (confira a Figura 5). A segunda, nomeada 3Ld-2L, consiste no uso de diodos apenas no lado do conversor A (confira a Figura 6).

Outro caso interessante estudado neste trabalho consiste em utilizar apenas braços

NPC com diodos nos conversores A e B. Esse caso é ilustrado na Figura 7.

A nomenclatura atribuída a este grupo descreve a configuração de cada fase, e distingue os tipos de braços por 2L ou 3L, indicando dois ou três níveis, respectivamente, separados por hífen e com a letra *d* indicando em qual tipo de braço encontram-se os diodos. Por exemplo, 3Ld-2L (confira a Figura 6) indica que em cada fase há um braço de três níveis com diodos substituindo chaves controladas e um braço de dois níveis convencional.

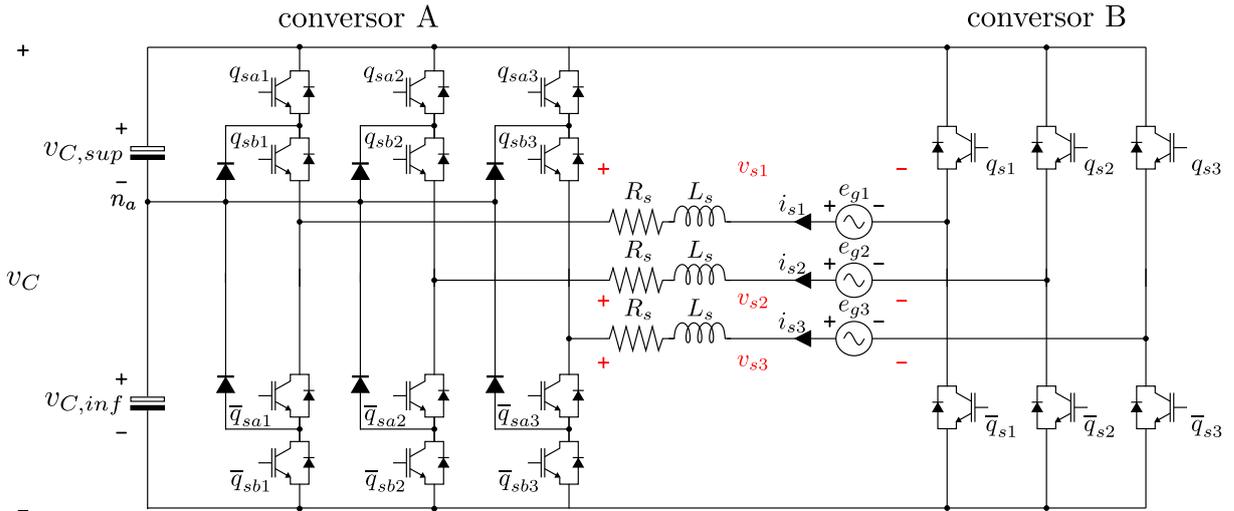


Figura 4 – Configuração base para as topologias trifásicas.

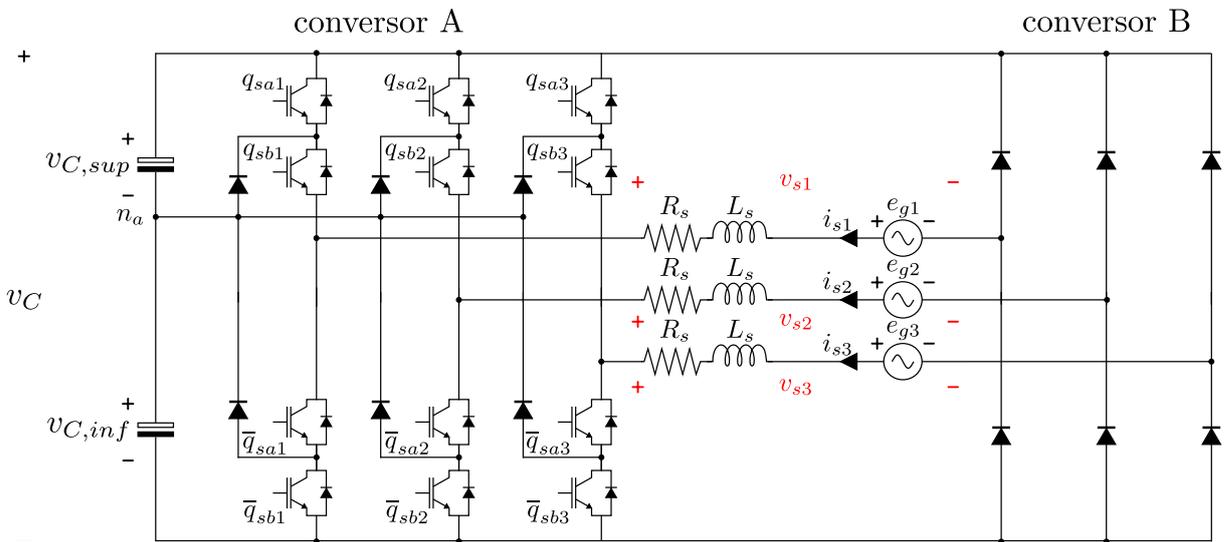


Figura 5 – Configuração 3L-2Ld.

É importante ressaltar que é necessário o nível zero de tensão ser sintetizado pelo conversor para que seja possível o uso de diodos. Isso será explicado em detalhes nos capítulos subsequentes. Essa condição só é alcançada nas topologias 3L-2Ld e 3Ld-2L quando as tensões nos dois barramentos são iguais ($E_a = E_b$), justificando o fato de o ambos os lados de cada conversor (A e B) terem a mesma tensão. Essa condição não se

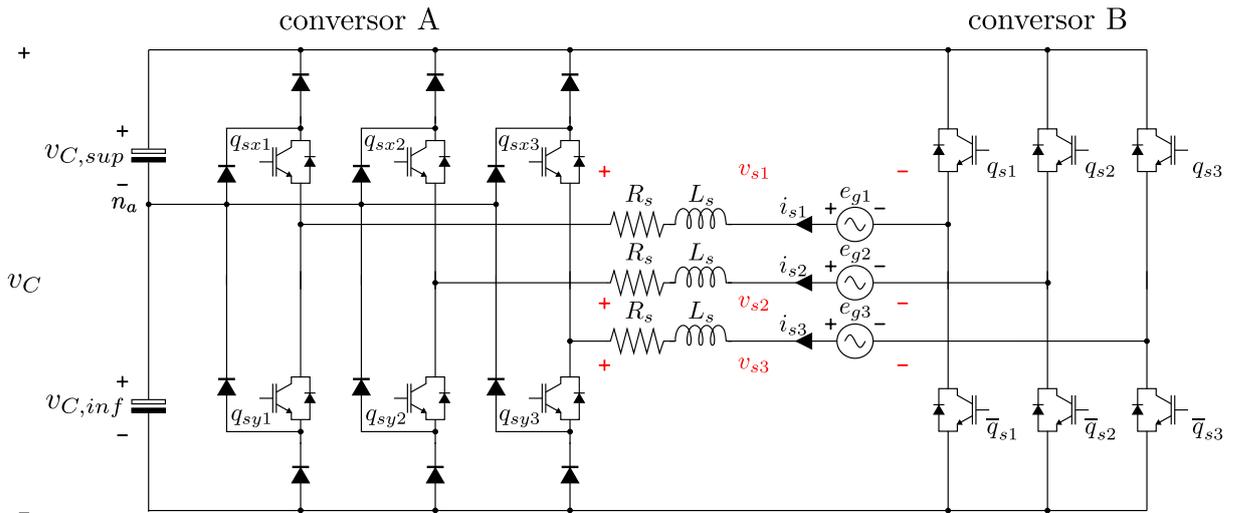


Figura 6 – Configuração 3Ld-2L.

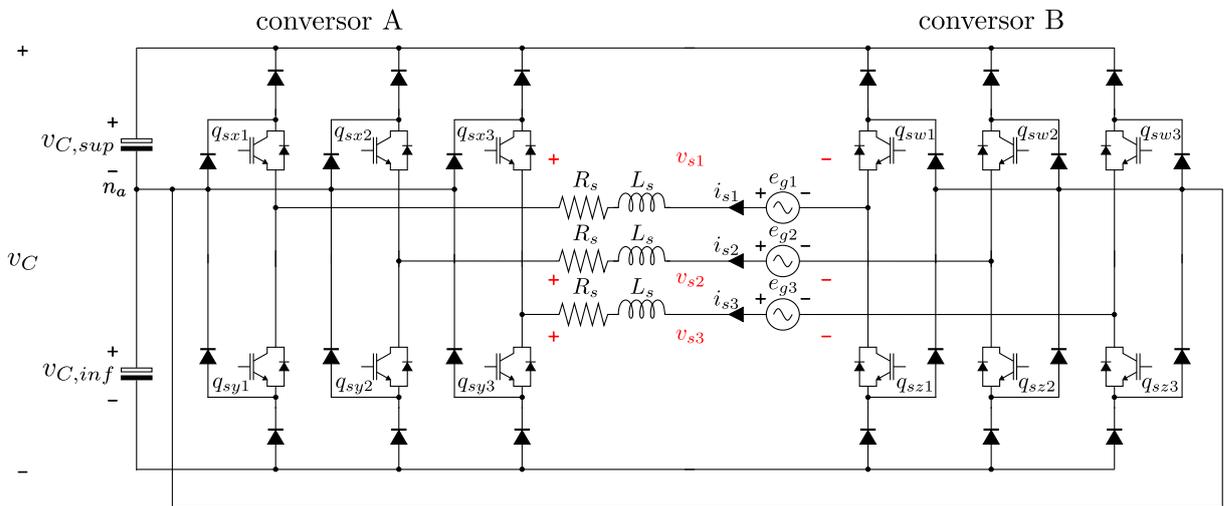


Figura 7 – Configuração 3Ld-3Ld.

aplica a 3Ld-3Ld, uma vez que é capaz de gerar o nível zero independentemente da relação entre as tensões dos barramentos dos conversores A e B.

Cada topologia do grupo trifásico é formada por três unidades monofásicas. Sendo assim, estas configurações serão estudadas em termos de uma única fase, e as análises podem ser estendidas às outras duas fases.

2 Sistema de Conversão Hexafásico

Neste capítulo será estudado um sistema de acionamento hexafásico a partir do qual derivam as configurações CCD e DDC (ambas detalhadas no Capítulo 3), denominado conversor base deste grupo de sistemas hexafásicos. De forma a validá-lo experimentalmente, esse sistema de conversão será abordado com fluxo de potência no sentido da rede para a máquina, embora o sistema seja bidirecional.

A Figura 8 é obtida a partir da Figura 1, destacando o ponto de conexão do retificador ao inversor a ser analisado, o qual pode ser conectado à rede através de um barramento CC, ou três barramentos isolados. O barramento único é obtido através da substituição dos três retificadores por um único retificador. Apenas o segundo caso será detalhado neste trabalho, e o diagrama do sistema completo (retificador e inversor) é ilustrado na Figura 9.

É importante destacar que os seis conjuntos formados pelas fontes de tensão e_{sm} e as respectivas impedâncias em série representam o modelo RLE de uma máquina de indução hexafásica, descrito mais adiante.

Em relação à topologia convencional, mostrada na Figura 10, o conversor proposto (Figura 9): i) permite dobrar a tensão na rede para as mesmas tensões de barramento, eliminando a necessidade de transformador elevador de tensão, e ii) possibilita a redução das tensões de barramento pela metade com a mesma tensão de rede.

Uma análise dos sistemas, incluindo as técnicas PWM serão apresentadas e comparadas com a topologia convencional. Também serão expostos resultados de simulação e experimentais. Durante o experimento, o conversor do lado da rede operou em malha fechada, enquanto que o conversor do lado da máquina funcionou em malha aberta.

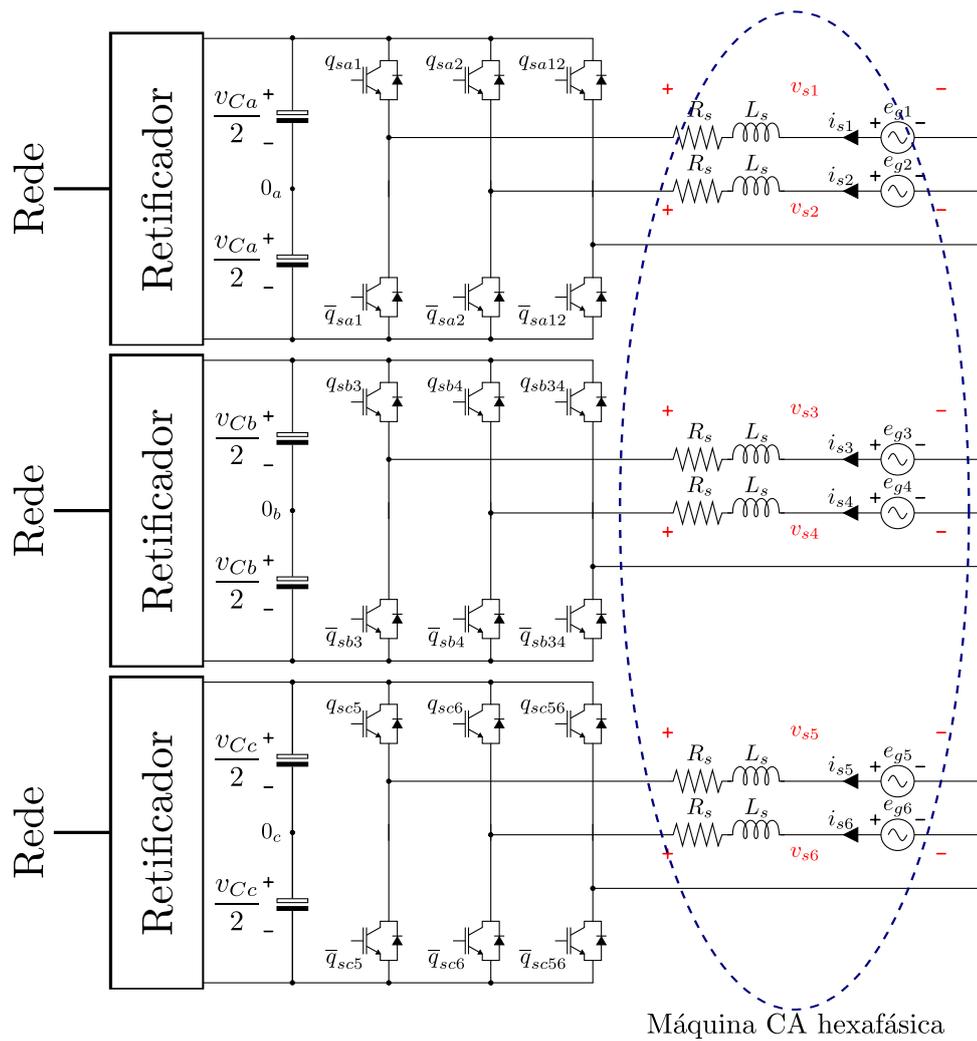


Figura 8 – Sistema proposto, formado por nove braços, conectado à máquina hexafásica.

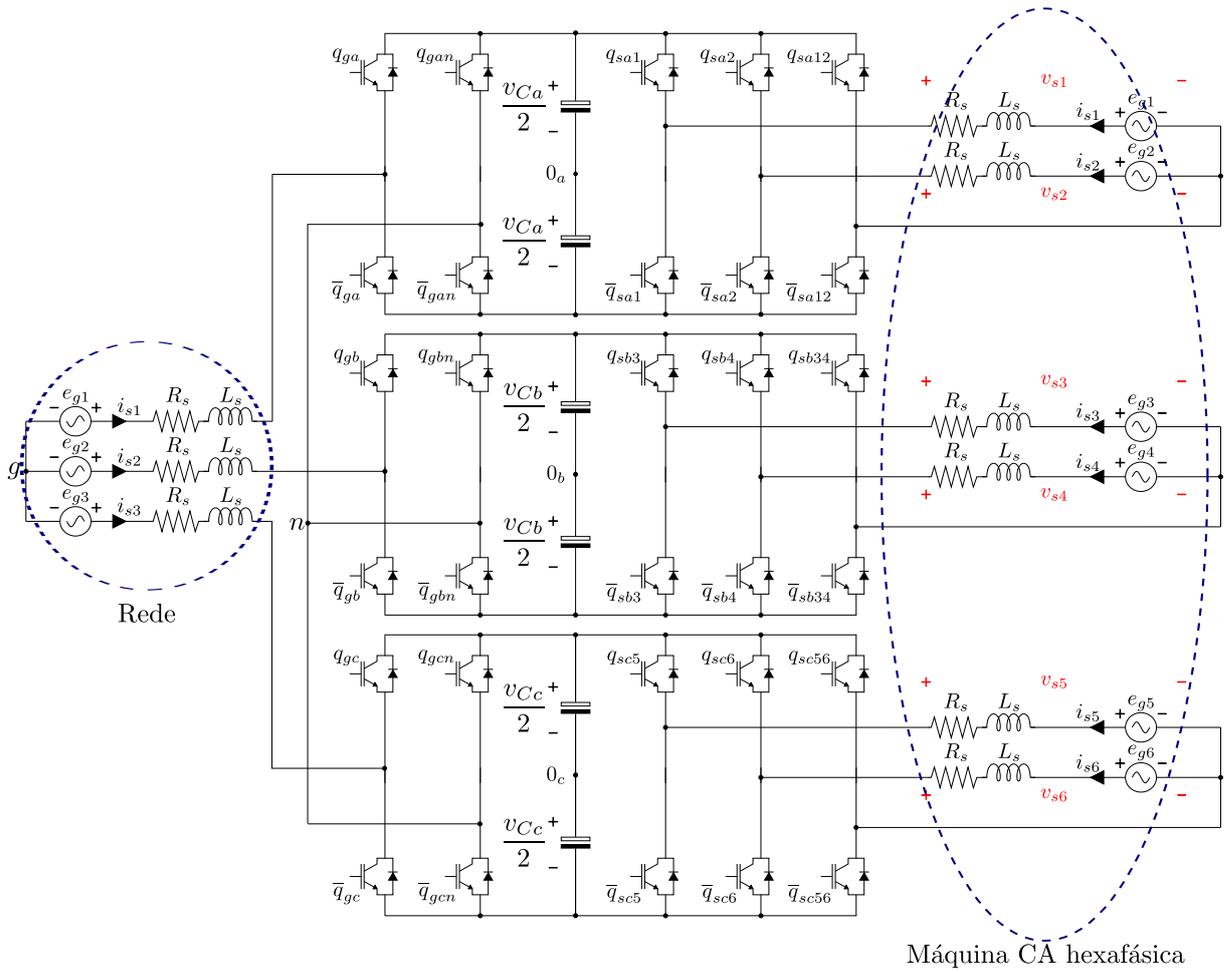


Figura 9 – Configuração proposta, incluindo o lado da rede e do conversor.

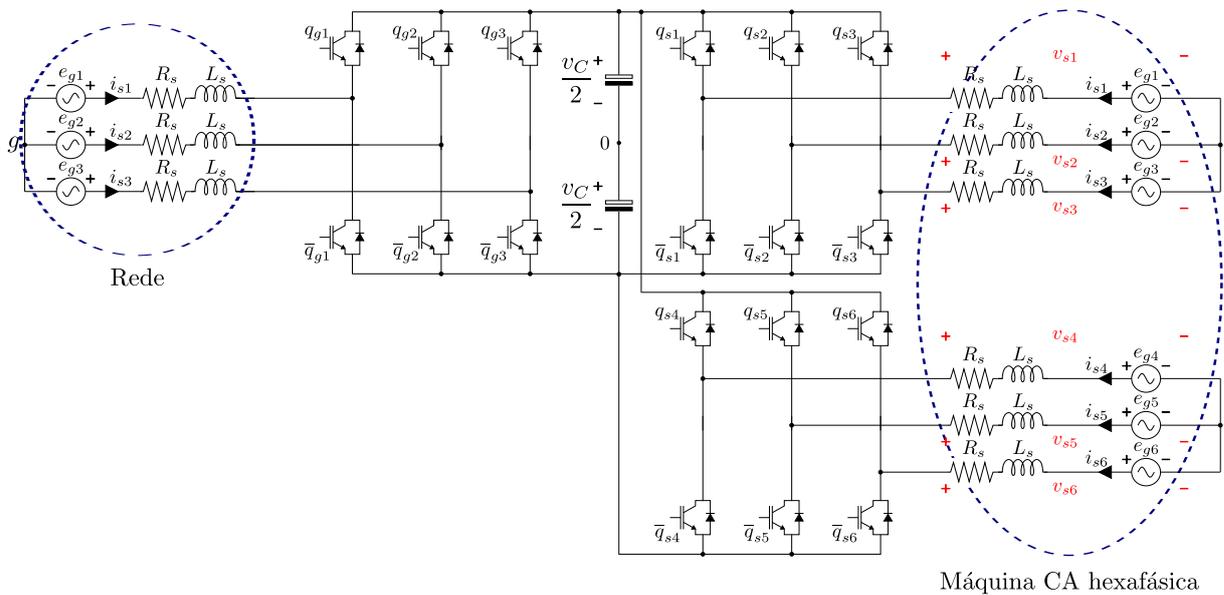


Figura 10 – Sistema de acionamento tradicional conectado à máquina hexafásica.

2.1 Modelo dinâmico

Apenas o modelo do lado da máquina será abordado, que é composto pela máquina CA e o conversor com nove braços e três barramentos isolados eletricamente (confira a Figura 9). O circuito equivalente simplificado usando o modelo RLE da máquina é apresentado na Figura 11.

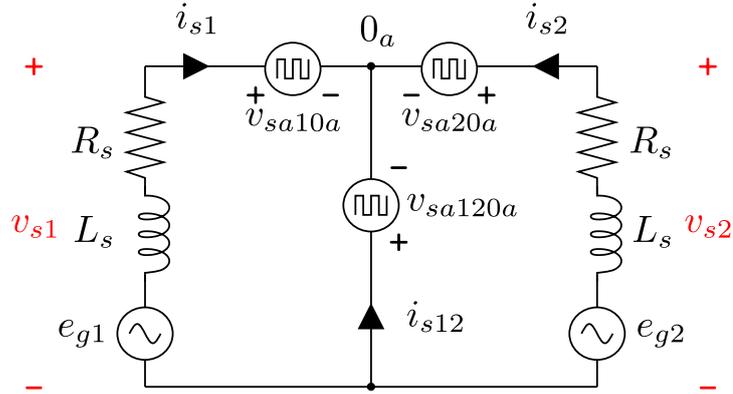


Figura 11 – Representação simplificada através de um diagrama de fontes.

Para $i = 1, 2$, $j = 3, 4$ e $n = 5, 6$, respectivamente, o modelo da máquina é dado por:

$$v_{si} = v_{si0a} - v_{s120a} = e_{si} - l_s \frac{di_{si}}{dt} - r_s i_{si} \quad (2.1)$$

$$v_{sj} = v_{sj0b} - v_{s340b} = e_{sj} - l_s \frac{di_{sj}}{dt} - r_s i_{sj} \quad (2.2)$$

$$v_{sn} = v_{sn0c} - v_{s560c} = e_{sn} - l_s \frac{di_{sn}}{dt} - r_s i_{sn} \quad (2.3)$$

em que v_{si0a} , v_{sj0b} , v_{sn0c} , v_{s120a} , v_{s340b} e v_{s560c} são as tensões de polo do conversor. Nos estudos de simulação o modelo dq da máquina foi utilizado.

2.2 Técnica PWM

O inversor proposto é formado por três conjuntos de duas fases com barramento próprio, isolados eletricamente. Assim, apenas a análise relativa às fases 1 e 2 do inversor será desenvolvida, podendo ser estendida aos demais pares de fases (3-4 e 5-6).

Conforme dito anteriormente, a técnica vetorial foi utilizada, uma vez que o PWM não pode ser calculado individualmente para cada fase. Isso é devido à existência de um braço compartilhado entre as fases. Além disso, analisar vetorialmente permite maior controle sobre os estados das chaves, necessário para as configurações que derivam do conversor base (conversores CCD e DDC).

A tensão no braço é função do seu estado de condução, em que o nível lógico 1 e zero indicam a condução ou bloqueio da chave superior, respectivamente, e a chave

inferior do braço opera com o nível lógico negado. Então, a tensão no braço que contém a chave q_{sa1} (v_{sa10}) é calculada por:

$$v_{sa10} = (2q_{sa1} - 1) \frac{E}{2} \quad (2.4)$$

O mesmo ocorre para os demais braços:

$$v_{sa20} = (2q_{sa2} - 1) \frac{E}{2} \quad (2.5)$$

$$v_{sa120} = (2q_{sa12} - 1) \frac{E}{2} \quad (2.6)$$

Combinando todos os estados de condução possíveis para as chaves q_{s1} , q_{s2} e q_{s12} do conversor da Figura 8, constatam-se $2^3 = 8$ estados, visto que cada braço possui dois estados possíveis, e há 3 braços. Todas as possibilidades estão listadas na Tabela 1.

Tabela 1 – Estados de condução dos braços e as respectivas tensões v_{s1} e v_{s2} .

Vetor	q_{sa1}	q_{sa2}	q_{sa12}	v_{s1}	v_{s2}
\mathbf{v}_0	0	0	0	0	0
\mathbf{v}_1	0	0	1	-E	-E
\mathbf{v}_2	0	1	0	0	E
\mathbf{v}_3	0	1	1	-E	0
\mathbf{v}_4	1	0	0	E	0
\mathbf{v}_5	1	0	1	0	-E
\mathbf{v}_6	1	1	0	E	E
\mathbf{v}_7	1	1	1	0	0

Cada combinação de chaves pode ser representada na forma $[q_{sa1} \ q_{sa2} \ q_{sa12}]$, e as tensões v_{s1} e v_{s2} podem ser escritas na forma de par ordenado (v_{s1}, v_{s2}) . Outra forma de representá-las é através do uso de números complexos:

$$\mathbf{v}_s = v_{s1} + jv_{s2} \quad (2.7)$$

Dessa forma, os dados da Tabela 1 podem ser apresentados em um plano $v_{s2} \times v_{s1}$, em que cada vetor nele representado está associado à um par ordenado (v_{s1}, v_{s2}) . Esse plano está ilustrado na Figura 12. Observa-se a existência de sobreposição entre os vetores \mathbf{v}_0 e \mathbf{v}_7 , uma vez que correspondem ao mesmo par ordenado de tensões. Além disso, há formação de regiões triangulares entre os vetores, denominadas por S , a exemplo da região 1 ($S = 1$), delimitada pelos vetores \mathbf{v}_0 (ou \mathbf{v}_7), \mathbf{v}_4 e \mathbf{v}_6 .

Uma vez definida a tensão de referência

$$\mathbf{v}_s^* = v_{s1}^* + jv_{s2}^* \quad (2.8)$$

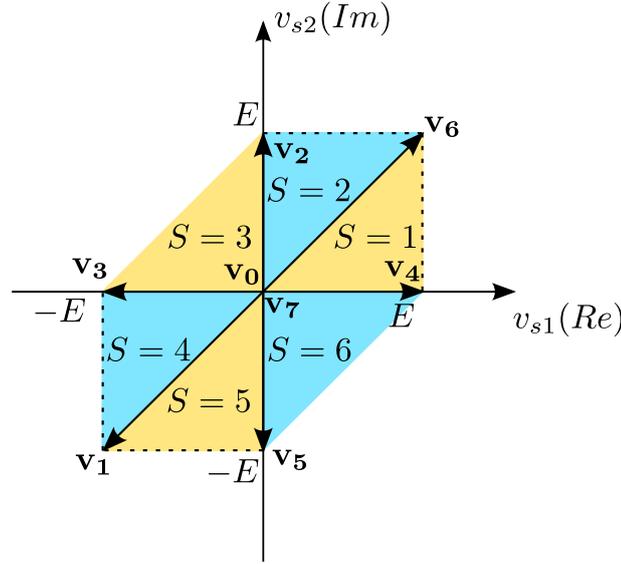


Figura 12 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 1.

é necessário inicialmente localizar qual(is) conjunto(s) de vetor(es) pode(m) ser utilizado(s) para que a tensão de referência seja sintetizada. A condição necessária é que os vetores delimitem um polígono dentro do qual esteja localizada a tensão de referência. Portanto, caso a tensão de referência esteja localizada na região 1, nada impede que ela seja sintetizada por \mathbf{v}_3 , \mathbf{v}_4 e \mathbf{v}_6 .

Entretanto, não sendo os três vetores mais próximos de \mathbf{v}_s^* , provavelmente a tensão de referência não será sintetizada utilizando os níveis de tensão mais próximos a ela, aumentando a distorção harmônica. De fato, estão relacionados a \mathbf{v}_3 , \mathbf{v}_4 e \mathbf{v}_6 os pontos $(-E, 0)$, $(E, 0)$ e (E, E) , respectivamente. Então, a síntese de v_{s1}^* fica por conta dos níveis $-E$ e E , enquanto que o uso de \mathbf{v}_0 no lugar de \mathbf{v}_3 levaria a um chaveamento entre os níveis 0 e E . Nos dois casos, o chaveamento para v_{s2} permaneceria inalterado, entre 0 e E .

Uma vez determinados quais vetores serão utilizados no cálculo do PWM (i.e., uma vez determinada a região S), o próximo passo é o cálculo dos instantes em que ocorrerá a mudança de estado das chaves. Por questões de simplicidade, a sequência de aplicação dos vetores adotada neste capítulo é no sentido de desabilitá-las ou manter seu estado inicial, salvo quando explicitamente dito o contrário.

Para a região 1, a sequência adotada é $[1\ 1\ 0] \rightarrow [1\ 0\ 0] \rightarrow [0\ 0\ 0]$. Dessa forma, no início do período do PWM, q_{sa1} e q_{sa2} estão inicialmente habilitadas e q_{sa12} desabilitada. Quando é chegado o instante de aplicação do segundo vetor, q_{sa2} é desligada, e na transição do segundo para o terceiro vetor, q_{sa1} é desabilitada.

O PWM possui um contator normalizado, τ , que inicia sua contagem a cada novo período T_s do PWM, assumindo valores que vão de zero até 1. Essa normalização visa facilitar a portabilidade do PWM em controladores digitais.

A cada chave está associado um valor de τ a partir do qual ocorre o desligamento da mesma (ou seja, $1 \rightarrow 0$). Assim, para os vetores da região 1, $\tau_{12} = 0$, uma vez que q_{s12} permanece desabilitada durante todo o período T_s . Resta agora o cálculo de τ_1 e τ_2 associados às chaves q_{sa1} e q_{sa2} , respectivamente.

Apenas representando $[q_{sa1} \ q_{sa2}]$, a sequência de vetores é $[1 \ 1] \rightarrow [1 \ 0] \rightarrow [0 \ 0]$, e a respectiva sequência de tensões de polo aplicadas é $(E, E) \rightarrow (E, 0) \rightarrow (0, 0)$. Assim, observa-se que enquanto $q_{sa1} = 1$, $v_{s1} = E$, e enquanto $q_{sa1} = 0$, $v_{s1} = 0$. Logo, quanto mais próximo o valor de τ_1 estiver de 1, mais próximo de E estará o valor de v_{s1} , da mesma forma que quanto mais perto o valor de τ_1 estiver do zero, mais próximo de 0 estará o valor de v_{s1} . O mesmo ocorre entre τ_2 e v_{s2} . A partir disso, o seguinte diagrama pode ser escrito:

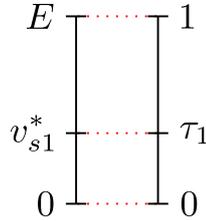


Figura 13 – Diagrama para o cálculo de τ_1 ($S = 1$).

A partir do diagrama da Figura 13, τ_1 pode ser calculado. Como τ_2 tem comportamento idêntico, o diagrama da Figura 13 também é válido para seu cálculo. Portanto,

$$\begin{aligned} \frac{\tau_1 - 0}{1 - 0} &= \frac{v_{s1}^* - 0}{E - 0} \\ \tau_1 &= \frac{v_{s1}^*}{E} \end{aligned} \quad (2.9)$$

analogamente:

$$\begin{aligned} \frac{\tau_2 - 0}{1 - 0} &= \frac{v_{s2}^* - 0}{E - 0} \\ \tau_2 &= \frac{v_{s2}^*}{E} \end{aligned} \quad (2.10)$$

No que tange a região 2, a sequência adotada foi $[1 \ 1 \ 0] \rightarrow [0 \ 1 \ 0] \rightarrow [0 \ 0 \ 0]$. Assim como no caso da região 1, q_{sa12} permanece todo o período T_s desativada, e $\tau_{12} = 0$. Procedendo da mesma forma que no caso anterior, a partir da comparação entre a sequência $[1 \ 1] \rightarrow [0 \ 1] \rightarrow [0 \ 0]$ com a respectiva sequência de tensões de polo $(E, E) \rightarrow (0, E) \rightarrow (0, 0)$, observa-se a mesma relação entre v_{s1} e τ_1 , assim como entre v_{s2} e τ_2 . Logo, o diagrama é idêntico ao ilustrado na Figura 13, e τ_1 e τ_2 são calculados a partir das Equações 2.9 e 2.10, respectivamente.

Em relação às regiões 4 e 5, o procedimento de cálculo é o mesmo utilizado para as regiões 1 e 2, e as sequências adotadas foram $[1 \ 1 \ 1] \rightarrow [0 \ 1 \ 1] \rightarrow [0 \ 0 \ 1]$ e $[1 \ 1 \ 1] \rightarrow$

$[1\ 0\ 1] \rightarrow [0\ 0\ 1]$, respectivamente. A chave q_{sa12} permanece todo o intervalo T_s ativada, e $\tau_{12} = 1$. Os diagramas para τ_1 e τ_2 são idênticos para $S = 4$ e $S = 5$ e estão ilustrados na Figura 14.

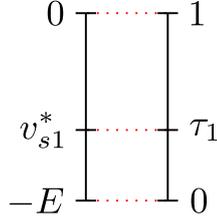


Figura 14 – Diagrama para o cálculo de τ_1 e τ_2 ($S = \{4, 5\}$).

Portanto,

$$\tau_1 = \frac{v_{s1}^*}{E} + 1 \quad (2.11)$$

$$\tau_2 = \frac{v_{s2}^*}{E} + 1 \quad (2.12)$$

A obtenção dos valores de τ_1 , τ_2 e τ_{12} para as regiões 3 e 6 é um pouco mais complexo devido à dependência cruzada desses valores com as tensões de referência v_{s1}^* e v_{s2}^* , conforme mostrado a seguir.

Para a região 3, a sequência de acionamento adotada foi a seguinte: $[0\ 1\ 1] \rightarrow [0\ 1\ 0] \rightarrow [0\ 0\ 0]$. Logo, $\tau_1 = 0$. Reescrevendo a sequência na forma $[q_{sa2}\ q_{sa12}]$, obtém-se $[1\ 1] \rightarrow [1\ 0] \rightarrow [0\ 0]$, com a respectiva sequência de tensões de polo $(-E, 0) \rightarrow (0, E) \rightarrow (0, 0)$. Constata-se que não é possível obter uma relação direta entre q_{sa2} e uma tensão de polo. De modo a contornar isso, considere a representação do uso das três combinações de chaves, cada uma em um dos intervalos τ_a , τ_b e τ_c , cuja soma é igual ao período de chaveamento T_s do PWM, conforme ilustrado na Figura 15.

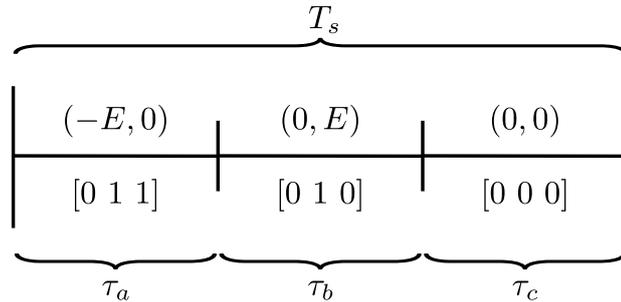


Figura 15 – Diagrama relativo ao uso dos vetores ($S = 3$).

A partir da Figura 15, os intervalos em que as chaves q_{sa1} , q_{sa2} e q_{sa12} ficam ativadas são dados por

$$\tau_1 = 0 \quad (2.13)$$

$$\tau_2 = \tau_a + \tau_b \quad (2.14)$$

$$\tau_{12} = \tau_a \quad (2.15)$$

Uma vez que o valor médio das tensões de polo aplicadas têm que ser igual aos respectivos valores de v_{s1}^* e v_{s2}^* , então, utilizando-se do diagrama da Figura 15,

$$\begin{aligned} -E\tau_a &= v_{s1}^* \\ \tau_a &= -\frac{v_{s1}^*}{E} \end{aligned} \quad (2.16)$$

$$\begin{aligned} E\tau_b &= v_{s2}^* \\ \tau_b &= \frac{v_{s2}^*}{E} \end{aligned} \quad (2.17)$$

e finalmente, utilizando as Equações 2.13, 2.14 e 2.15,

$$\tau_1 = 0 \quad (2.18)$$

$$\tau_2 = \frac{v_{s2}^*}{E} - \frac{v_{s1}^*}{E} \quad (2.19)$$

$$\tau_{12} = -\frac{v_{s1}^*}{E} \quad (2.20)$$

O procedimento descrito é análogo para a região 6. A ordem em que os vetores são aplicados é a seguinte: $[1 \ 0 \ 1] \rightarrow [1 \ 0 \ 0] \rightarrow [0 \ 0 \ 0]$, e o diagrama relacionado está ilustrado na Figura 16.

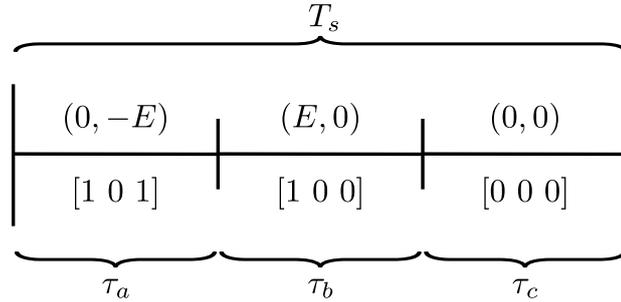


Figura 16 – Diagrama relativo ao uso dos vetores ($S = 6$).

A partir da Figura 16, podem ser escritas as seguintes relações:

$$\tau_1 = \tau_a + \tau_b \quad (2.21)$$

$$\tau_2 = 0 \quad (2.22)$$

$$\tau_{12} = \tau_a \quad (2.23)$$

O valor médio das tensões de polo aplicadas têm que ser igual aos respectivos valores de v_{s1}^* e v_{s2}^* , então, utilizando-se do diagrama da Figura 16,

$$\begin{aligned} -E\tau_a &= v_{s2}^* \\ \tau_a &= -\frac{v_{s2}^*}{E} \end{aligned} \quad (2.24)$$

$$\begin{aligned} E\tau_b &= v_{s1}^* \\ \tau_b &= \frac{v_{s1}^*}{E} \end{aligned} \quad (2.25)$$

e finalmente,

$$\tau_1 = \frac{v_{s1}^*}{E} - \frac{v_{s2}^*}{E} \quad (2.26)$$

$$\tau_2 = 0 \quad (2.27)$$

$$\tau_{12} = -\frac{v_{s2}^*}{E} \quad (2.28)$$

Um resumo dos cálculos do PWM está listado na Tabela 2.

Tabela 2 – Síntese do cálculo do PWM relativo à topologia base.

Região	Estados das chaves $[q_{sa1} \ q_{sa2} \ q_{sa12}]$	Intervalos
1	$[1 \ 1 \ 0] \rightarrow [1 \ 0 \ 0] \rightarrow [0 \ 0 \ 0]$	$\tau_1 = v_{s1}^*/E$ $\tau_2 = v_{s2}^*/E$ $\tau_{12} = 0$
2	$[1 \ 1 \ 0] \rightarrow [0 \ 1 \ 0] \rightarrow [0 \ 0 \ 0]$	$\tau_1 = v_{s1}^*/E$ $\tau_2 = v_{s2}^*/E$ $\tau_{12} = 0$
3	$[0 \ 1 \ 1] \rightarrow [0 \ 1 \ 0] \rightarrow [0 \ 0 \ 0]$	$\tau_1 = 0$ $\tau_2 = v_{s2}^*/E - v_{s1}^*/E$ $\tau_{12} = -v_{s1}^*/E$
4	$[1 \ 1 \ 1] \rightarrow [0 \ 1 \ 1] \rightarrow [0 \ 0 \ 1]$	$\tau_1 = v_{s1}^*/E + 1$ $\tau_2 = v_{s2}^*/E + 1$ $\tau_{12} = 1$
5	$[1 \ 1 \ 1] \rightarrow [1 \ 0 \ 1] \rightarrow [0 \ 0 \ 1]$	$\tau_1 = v_{s1}^*/E + 1$ $\tau_2 = v_{s2}^*/E + 1$ $\tau_{12} = 1$
6	$[1 \ 0 \ 1] \rightarrow [1 \ 0 \ 0] \rightarrow [0 \ 0 \ 0]$	$\tau_1 = v_{s1}^*/E - v_{s2}^*/E$ $\tau_2 = 0$ $\tau_{12} = -v_{s2}^*/E$

2.3 Sistema de controle

Na Figura 17 encontra-se o diagrama de blocos da estratégia de controle relativa ao sistema proposto. Para o lado da máquina, o conjugado eletromagnético de referência, T_e^* , é definido pelo controle de velocidade da máquina. Os controles de torque e fluxo magnético, representados pelo bloco *Torque Ctrl./Flux Control* implementam o controle em quadratura com o fluxo rotórico, e definem as correntes dq de referência, i_{sd}^e e i_{sq}^e (o sobrescrito e indica o referencial síncrono).

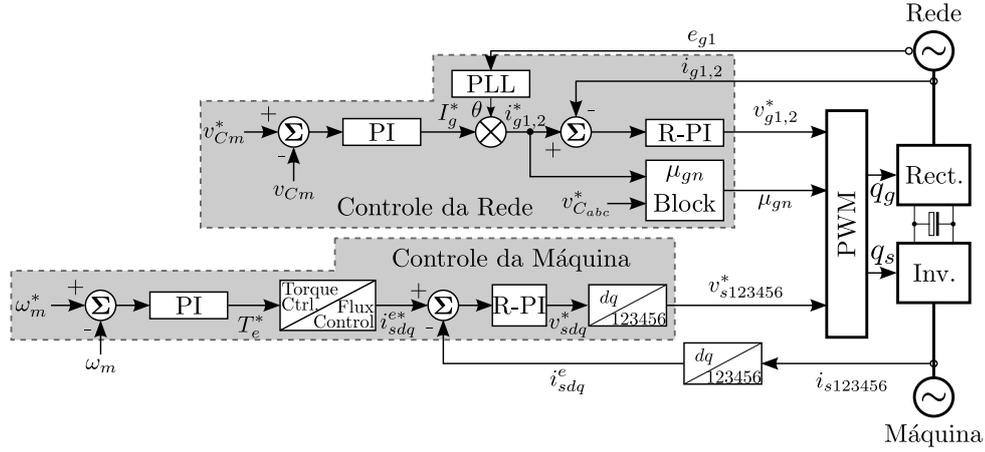


Figura 17 – Diagrama de controle do sistema.

A partir da Transformação de Park, definindo a matriz de transformação

$$P = \frac{1}{\sqrt{3}} \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \\ \cos(\alpha) & \sin(\alpha) \\ \cos(\alpha + 2\pi/3) & \sin(\alpha + 2\pi/3) \\ \cos(\alpha + 4\pi/3) & \sin(\alpha + 4\pi/3) \end{bmatrix} \quad (2.29)$$

e

$$w_{135246} = P w_{dq} \quad (2.30)$$

$$w_{dq} = P^T w_{135246} \quad (2.31)$$

em que w pode ser tensão ou corrente, α é o deslocamento espacial entre os grupos de enrolamentos par e ímpar, o sobrescrito T indica a operação de transposição matricial, e

$$w_{135246} = [w_1 \ w_3 \ w_5 \ w_2 \ w_4 \ w_6]^T \quad (2.32)$$

$$w_{dq} = [w_d \ w_q]^T \quad (2.33)$$

Os valores instantâneos das correntes i_{sd} e i_{sq} nos enrolamentos do estator da máquina são obtidos a partir da Equação 2.31.

O controle dessas correntes é realizado por controladores do tipo PI ressonante (detalhados na subseção 2.3.1), representados no bloco R - PI (confira a Figura 17), que são projetados para controle de sinais CA, e fornecem as tensões de referência v_{sd}^* e v_{sq}^* .

As seis tensões de referência v_{123456}^* utilizadas na estratégia PWM são obtidas a partir da Equação 2.30.

Em relação ao lado da rede, controlador Proporcional-Integral, representado pelo bloco PI (detalhado na subseção 2.3.1) controla o valor médio das três tensões dos barramentos ($v_{Cm} = (v_{Ca} + v_{Cb} + v_{Cc})/3$), fornecendo a amplitude de referência I_g^* das correntes

de referência i_{g1}^* e i_{g2}^* , que são sincronizadas com as tensões e_{g1} e e_{g2} , respectivamente. A corrente i_{g3} é controlada indiretamente, uma vez que $i_3 = -(i_{g1} + i_{g2})$. O controle das correntes da rede gera as tensões de referência v_{g1}^* e v_{g2}^* . Além disso, três variáveis auxiliares são definidas de forma a permitir o cálculo das seis tensões de referências necessárias ao PWM.

A sincronização entre as respectivas tensões e correntes da rede é realizada através de um PLL, detalhado na subseção 2.3.2.

O simples controle do valor médio das tensões dos barramentos não garante que as tensões dos barramentos convirjam individualmente para a tensão de referência. Assim, de forma a fazer com que cada uma das tensões seja controlada, uma estratégia de controle por histerese foi utilizada [46]. O algoritmo é realizado pelo bloco μ_{gn} da Figura 17. Dependendo dos valores instantâneos das tensões dos barramentos (v_{Ca} , v_{Cb} e v_{Cc}) e das polaridades das três correntes i_{g1} , i_{g2} e i_{g3} , um destes três valores pode ser atribuído a μ_{gn} : 0 ou 0,5 ou 1. Esse algoritmo pode ser resumido da seguinte forma:

1. se $v_{Ca} < (v_C^* - x)$ e $v_{Cb} > (v_C^* + x)$ e $v_{Cc} > (v_C^* + x)$, então se $i_{g1} > 0$, $\mu_{gn} = 1$, senão $\mu_{gn} = 0$;
2. se $v_{Ca} > (v_C^* + x)$ e $v_{Cb} < (v_C^* - x)$ e $v_{Cc} > (v_C^* + x)$, então se $i_{g2} > 0$, $\mu_{gn} = 1$, senão $\mu_{gn} = 0$;
3. se $v_{Ca} > (v_C^* + x)$ e $v_{Cb} > (v_C^* + x)$ e $v_{Cc} < (v_C^* - x)$, então se $i_{g3} > 0$, $\mu_{gn} = 1$, senão $\mu_{gn} = 0$;
4. se $v_{Ca} > (v_C^* + x)$ e $v_{Cb} < (v_C^* - x)$ e $v_{Cc} < (v_C^* - x)$, então se $i_{g1} > 0$, $\mu_{gn} = 0$, senão $\mu_{gn} = 1$;
5. se $v_{Ca} < (v_C^* - x)$ e $v_{Cb} > (v_C^* + x)$ e $v_{Cc} < (v_C^* - x)$, então se $i_{g2} > 0$, $\mu_{gn} = 0$, senão $\mu_{gn} = 1$;
6. se $v_{Ca} < (v_C^* - x)$ e $v_{Cb} < (v_C^* - x)$ e $v_{Cc} > (v_C^* + x)$, então se $i_{g3} > 0$, $\mu_{gn} = 0$, senão $\mu_{gn} = 1$;
7. senão $\mu_{gn} = 0.5$

em que x é a diferença máxima entre o valor instantâneo e a referência para que a condição seja válida. Esse método garante que uma fase do conversor receba menos potência que as demais quando sua tensão de barramento correspondente é maior que a tensão média, e receberá maior potência quando a sua tensão de barramento é menor que a média. Um valor razoável para x (que foi utilizado nos testes realizados) é 1% da tensão de referência do barramento.

Os blocos *Inv.* e *Rect.* representam todos os inversores e retificadores, respectivamente. As variáveis q_s e q_g representam todos os estados das chaves que compõem os inversores e retificadores, respectivamente.

2.3.1 Controladores PI e PI ressonante

O controlador PI possui a seguinte função de transferência de tempo contínuo:

$$PI(s) = k_p + \frac{k_i}{s} \quad (2.34)$$

Adotando a transformação bilinear para discretização (método de Tustin), ou seja,

$$s = \frac{2}{T_s} \frac{1 - z^{-1}}{1 + z^{-1}} \quad (2.35)$$

obtem-se, a partir da Equação 2.34,

$$PI(z) = \frac{(0.5T_s k_i + k_p) + (0.5T_s k_i - k_p)z^{-1}}{1 - z^{-1}} \quad (2.36)$$

Devido às correntes controladas serem grandezas senoidais, um controlador *PI* não é apropriado, adotando-se então um controlador PI ressonante, representado pelo bloco *RPI* e descrito em [47]. A função de transferência contínua é dada por

$$RPI(s) = k_p + \frac{2k_i s}{s^2 + \omega_o^2} \quad (2.37)$$

Discretizando através da Equação 2.35, obtém-se

$$RPI(z) = \frac{[k_p(\omega_o^2 + k^2) + 2k_i k] + 2k_p(\omega_o^2 - k^2)z^{-1} + [k_p(\omega_o^2 + k^2) - 2k_i k]z^{-2}}{(\omega_o^2 + k^2) + 2(\omega_o^2 - k^2)z^{-1} + (\omega_o^2 + k^2)z^{-2}} \quad (2.38)$$

2.3.2 PLL

O ângulo da tensão é estimado através de um PLL monofásico. De forma a garantir o fator de potência unitário, é necessário que as tensões da rede e as respectivas correntes estejam em fase.

O PLL utilizado é descrito em [48]. Seu diagrama de blocos é mostrado na Figura 18.

Analisando a Figura 18, a tensão medida é filtrada pelo bloco *BPF*, que consiste em um filtro passa-faixa e cuja função de transferência é

$$BPF(s) = \frac{\omega_o}{s^2 + 2\zeta\omega_o s + \omega_o^2} \quad (2.39)$$

em que ω_o é a frequência de corte do filtro, e o fator de qualidade $Q = (2\zeta)^{-1}$.

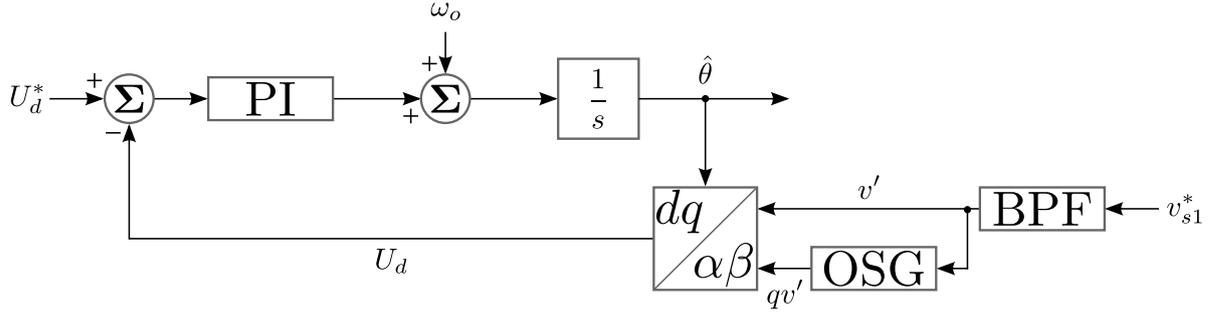


Figura 18 – Diagrama de controle do PLL.

A saída do filtro, v' , é conectada ao bloco OSG , que atrasa em 90 graus a fase do sinal filtrado. A função de transferência de OSG é

$$OSG(s) = \frac{\omega_o - s}{\omega_o + s} \quad (2.40)$$

Juntamente com o ângulo estimado, $\hat{\theta}$, a tensão filtrada v' e seu par ortogonal, qv' , são as entradas do bloco $dq/\alpha\beta$. A componente do eixo d resultante da transformação realizada por $dq/\alpha\beta$ é controlada pelo regulador PI, que tem como referência $U_d^* = 0$. Os ganhos desse controlador foram obtidos através do método do simétrico ótimo [49]. Assim,

$$k_p = \frac{1}{\alpha T_s U} \quad (2.41)$$

$$k_i = \frac{k_p}{\alpha^2 T_s} \quad (2.42)$$

em que α é um parâmetro que deve ser escolhido assumindo um compromisso entre a rapidez do sistema e sua imunidade a ruídos. Esse parâmetro influencia no amortecimento do sistema, bem como em sua largura de banda. U é a amplitude estimada da tensão de entrada do PLL.

As versões discretizadas do integrador, OSG e filtro utilizando a Equação 2.35 são, respectivamente:

$$I(z) = \frac{0.5T_s + 0.5T_s z^{-1}}{1 - z^{-1}} \quad (2.43)$$

$$OSG(z) = \frac{(\omega_o - k) + (\omega_o + k)z^{-1}}{(\omega_o + k) + (\omega_o - k)z^{-1}} \quad (2.44)$$

$$BPF(z) = \frac{\omega'_o + 2\omega'_o z^{-1} + \omega'_o z^{-2}}{(k^2 + 2\zeta\omega'_o k + \omega'_o{}^2) + 2(\omega'_o{}^2 - k^2)z^{-1} + (k^2 - 2\zeta\omega'_o k + \omega'_o{}^2)z^{-2}} \quad (2.45)$$

em que $k = 2T_s^{-1}$. No caso do filtro, para corrigir a distorção na resposta em frequência introduzida pela transformação bilinear, é necessário calcular ω'_o , de forma que o filtro tenha a mesma frequência central da versão contínua:

$$\omega'_o = \frac{2}{T_s} \tan(0.5\omega_o T_s) \quad (2.46)$$

2.4 Comparação entre as topologias convencional e proposta

As configurações proposta e convencional foram comparadas em termos de Distorção Harmônica e Perdas de Potência. A análise é relativa a máquinas com $\alpha = 0^\circ$, $\alpha = 30^\circ$ e $\alpha = 60^\circ$, em que α é o deslocamento espacial entre os grupos par e ímpar de enrolamentos da máquina.

2.4.1 Distorção harmônica

A distorção harmônica foi calculada utilizando o THD das correntes e o WTHD das tensões geradas pelo conversor, obtidos a partir das Equações 2.47 e 2.48.

$$THD_{(\%)} = \frac{100}{\beta_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\beta_h}{h}\right)^2} \quad (2.47)$$

$$WTHD_{(\%)} = \frac{100}{\gamma_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\gamma_h}{h}\right)^2} \quad (2.48)$$

em que β_1 e γ_1 são as amplitudes da corrente e tensão fundamentais, respectivamente. β_h e γ_h são as amplitudes das componentes harmônicas correspondentes de ordem h e N_h é o número de harmônicas consideradas.

Nas Tabelas 3 e 4 é mostrada a comparação entre as topologias proposta e convencional. Os resultados mostrados correspondem à frequência de chaveamento de 10 kHz. O WTHD foi obtido a partir do valor médio dos valores calculados para as tensões em dq . O mesmo procedimento foi realizado para o cálculo do THD das correntes. Desse modo, a influência da tensão de neutro é eliminada no cálculo. Os valores dq podem ser obtidos a partir da Equação 2.31.

Tabela 3 – THD da corrente e WTHD da tensão da topologia proposta.

α	THD (%)	WTHD (%)
0°	0.5068	0.3504
30°	0.4671	0.3179
60°	0.7097	0.4977

Tabela 4 – THD da corrente e WTHD da tensão da topologia convencional.

α	THD (%)	WTHD (%)
0°	0.7138	0.4828
30°	0.5353	0.3681
60°	0.4405	0.2985

É importante destacar que o índice de modulação utilizado para ambos os sistemas foi unitário. Comparada com o sistema convencional, a configuração proposta possui menor WTHD e THD quando as tensões do grupo par são espacialmente deslocadas de $\alpha = 30^\circ$ das tensões do grupo ímpar. O mesmo ocorre para $\alpha = 0^\circ$, e o oposto ocorre para $\alpha = 60^\circ$.

2.4.2 Perdas de potência

Em termos de perdas, nas Tabelas 5 e 6 estão listadas as perdas por condução, chaveamento e totais nos semicondutores dos inversores das configurações proposta e convencional, respectivamente. O modelo utilizado para o cálculo das perdas é apresentado em [50], e inclui: i) perdas de condução no diodo e IGBT; ii) perdas de ativação do IGBT; iii) perdas de desligamento do IGBT; e iv) energia de desligamento do diodo.

Tabela 5 – Perdas por chave relativas a topologia proposta.

α	Condução (W)	Chaveamento (W)	Total (W)
0°	13.8604	3.3736	17.2340
30°	13.5407	4.3717	17.9124
60°	12.6077	4.2254	16.8331

Tabela 6 – Perdas por chave relativas a topologia convencional.

α	Condução (W)	Chaveamento (W)	Total (W)
0°	9.4966	5.8441	15.3407
30°	9.4972	5.8413	15.3385
60°	9.4966	5.8382	15.3347

Como pode ser notado, as perdas de chaveamento da topologia proposta são maiores que no caso convencional. Isso deve-se basicamente ao maior número de braços do inversor, particularmente aos braços compartilhados em cada par de fases, que conduzem maiores níveis de corrente que os demais.

2.4.3 Tensão de barramento CC

Para fornecer 1 p.u. aos terminais da carga, a topologia proposta necessita de 1 p.u. de tensão de barramento CC, enquanto que na topologia convencional, é preciso que a tensão do barramento CC seja de $\sqrt{3}$ p.u.. Isso permite a redução das perdas de transmissão na configuração proposta.

2.5 Resultados de simulação

Simulações foram realizadas em linguagem C para a topologia proposta operando em malha fechada. Os parâmetros da máquina simulada encontram-se listados na Tabela 7. Como o sistema de conversão admite o fluxo bidirecional de potência (da rede para a máquina e vice-versa), a máquina pode funcionar como gerador ou motor. Nos resultados de simulação e experimentais a máquina operou como motor.

Tabela 7 – Parâmetros da máquina simulada.

Parâmetro	Valor	Descrição
R_s	0,39 Ω	Resistência de estator
R_r	1,41 Ω	Resistência de rotor
l_s	0,094 H	Indutância cíclica de estator
l_r	0,094 H	Indutância cíclica de rotor
l_{sr}	0,091 H	Indutância cíclica mútua
J_m	0,04 $\text{kg}\cdot\text{m}^2$	Momento de inércia
F_m	0,01 $\text{kg}\cdot\text{m}^2/\text{s}$	Coefficiente de atrito
p	3	Pares de polos

De forma a evidenciar a correta atuação do controle de fluxo rotórico, é mostrado na Figura 19(a) o aumento linear da referência de fluxo rotórico, indo de zero à 0,6 Wb durante os 1,5 segundos iniciais. Observa-se o correto rastreamento pelo controle do valor de referência. Assim que o valor do fluxo atinge seu valor final, o controle de velocidade é ativado, com velocidade angular de referência ω^* em 40 rad/s, conforme mostrado na Figura 19(b).

Após meio segundo de sua ativação, o controle de velocidade atinge erro praticamente nulo, sendo então constatada sua correta operação.

Também é percebida a correta operação do controle de conjugado. Na Figura 19(c) é observado um pico em 1,5 s, seguido de um conjugado próximo de zero. Uma vez que não há movimento no eixo da máquina até 1,5 s, é necessário que o atrito e sua inércia sejam superados, resultando então o pico de conjugado nesse instante. Devido à máquina operar em vazio, após esse pico, o conjugado torna-se relativamente pequeno.

2.6 Resultados experimentais

A configuração utilizada para os experimentos é formada por chaves Semikron, com seus respectivos *drivers* (SKHI23). Um DSP TMS320F28335 conectado a placas condicionadoras de sinal com seus respectivos sensores foram utilizados para medição de sinais e para geração dos sinais de gatilhamento.

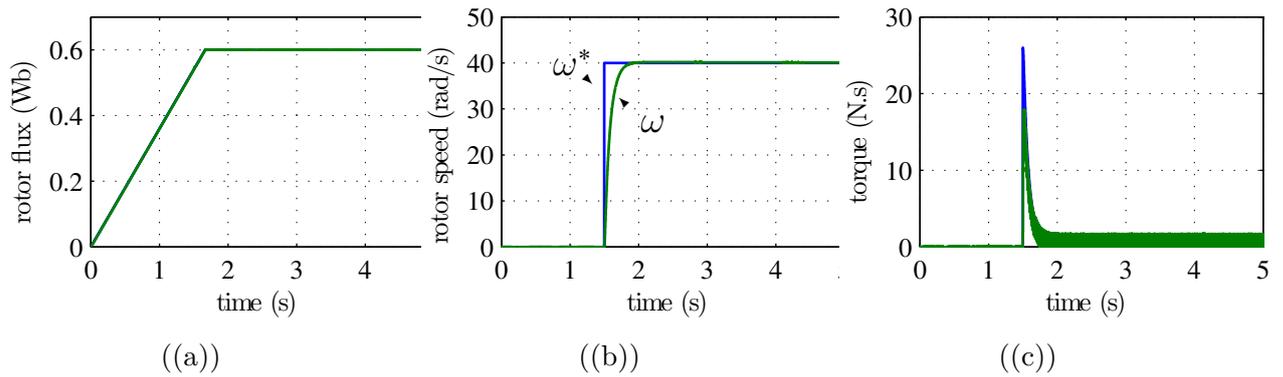


Figura 19 – Resultados de simulação: fluxo rotórico (a), velocidade do rotor (b), conjugado (c) e suas respectivas referências.

Devido a limitações na bancada experimental, foi realizado um experimento correspondente ao lado do retificador operando em malha fechada com uma carga resistiva de 25 W, de forma a validá-lo experimentalmente. O experimento correspondente ao lado da máquina foi realizado separadamente, consistindo no acionamento em malha aberta da mesma, de forma a comprovar experimentalmente o funcionamento do conversor proposto.

2.6.1 Lado da rede

A plataforma experimental operou com os parâmetros listados na Tabela 8.

Tabela 8 – Parâmetros da plataforma experimental.

Parâmetro	Valor	Descrição
R_s	0,4 Ω	Resistência da impedância de filtro.
L_s	7 mH	Indutância da impedância de filtro.
C_E	2200 μF	Capacitância de cada capacitor dos barramentos CC.
R_l	100 Ω	Resistência da carga em cada barramento CC.
v_C^*	50 V	Tensão de referência de cada barramento CC.
e_g	20 V (pico)	Tensão nominal da rede.
T_s	100 μs	Período de chaveamento do PWM.

Os resultados em regime permanente relativos à topologia proposta encontram-se na Figura 20. Na Figura 20(a) são observadas tensão e corrente em uma das fases da rede. Devido ao correto funcionamento do PLL, bem como da estratégia de controle de corrente, essas grandezas encontram-se devidamente em fase, garantindo o fator de potência unitário e, conseqüentemente, permitindo que a rede forneça apenas potência ativa ao sistema. Isso é desejável, uma vez que potência reativa não produz trabalho útil.

Na Figura 20(b) é mostrada a tensão em um dos três barramentos do retificador, operando com uma carga de 25 W (resistor de 100 Ω) em cada barramento. É possível perceber o funcionamento adequado do controle, que a mantém em 50 V. Após a adição

de uma carga de 192 W a este barramento, observa-se um afundamento na tensão, que é corrigido pela técnica de controle utilizada.

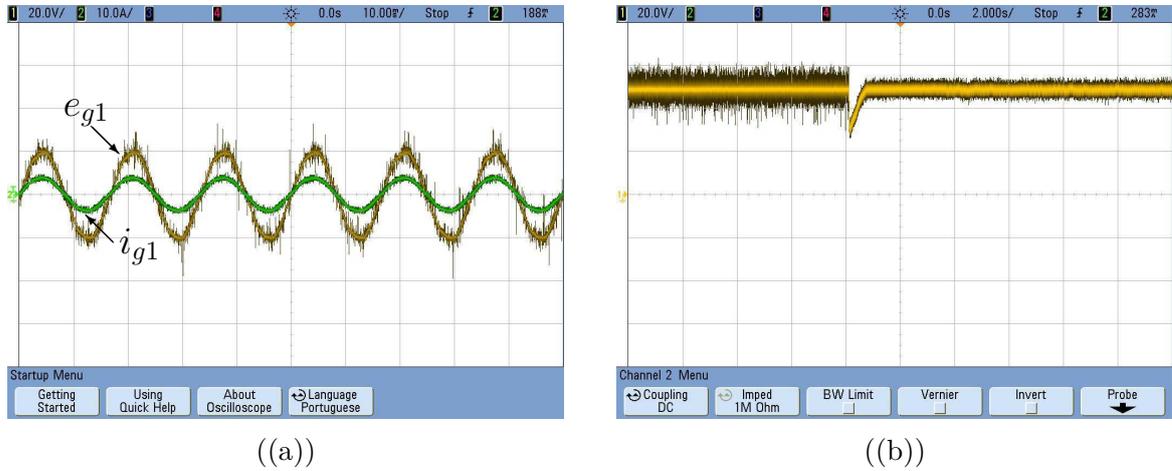


Figura 20 – Resultados experimentais: tensão e corrente para uma fase da rede (a) e a tensão em um barramento CC durante uma perturbação (b).

2.6.2 Lado da máquina

A plataforma experimental operou com os seguintes parâmetros: $C = 2200\mu\text{F}$, tensão no barramento $E = 50\text{ V}$, e frequência de chaveamento de 10 kHz. Os dados de placa da máquina utilizada estão listados na Tabela 9.

Tabela 9 – Dados de placa da máquina utilizada.

Parâmetro	Valor
Velocidade nominal	3400 RPM
Potência nominal	2 kW
Tensão nominal	220 V
Corrente nominal	6,34 A
Fator de potência	0,92

Os resultados experimentais para as correntes nos enrolamentos do estator da máquina encontram-se na Figura 22. O ângulo entre os grupos ímpar e par é de $\alpha = 0^\circ$. O sistema operou em malha aberta. A tensão sintetizada (nos terminais da máquina) para a fase 1 é mostrada na Figura 23. É possível observar três níveis de tensão, $-E$, 0 e E , conforme mostrado na seção 2.2. A oscilação senoidal dessa tensão chaveada é devida à oscilação no barramento CC, cuja retificação foi proveniente de um retificador monofásico. Assim, o conversor do lado da máquina foi validado experimentalmente.

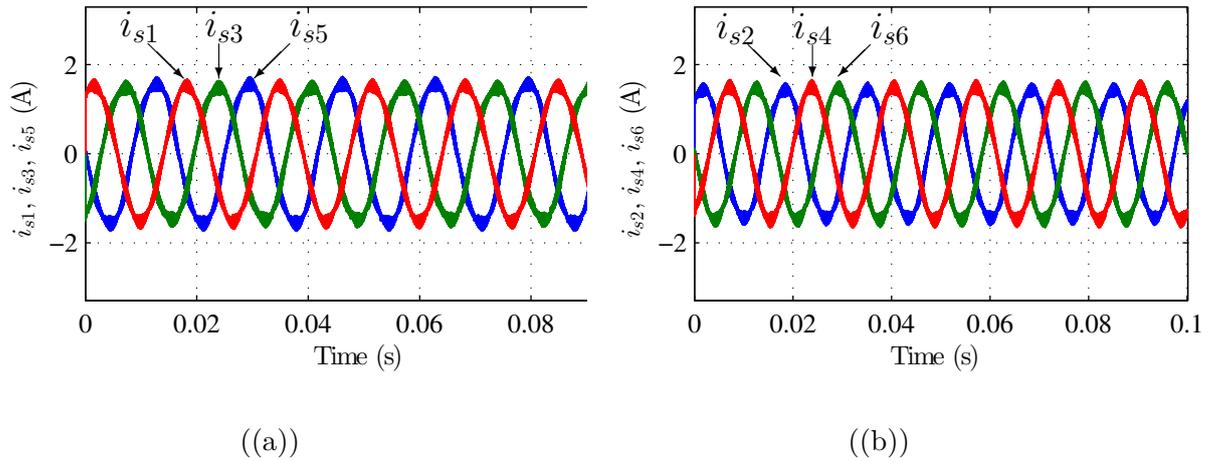


Figura 22 – Correntes nos enrolamentos do estator: grupo ímpar (a) e grupo par (b).

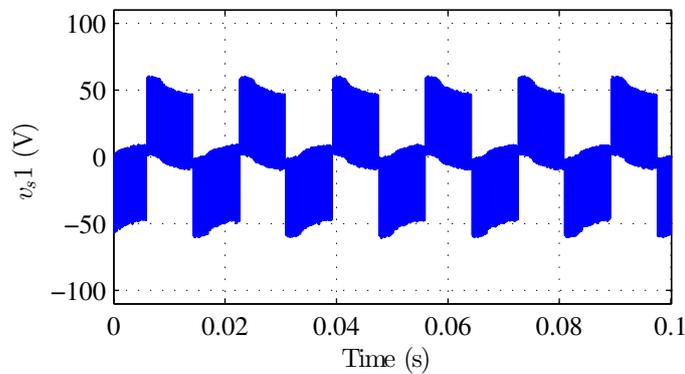


Figura 23 – Tensão no enrolamento do estator (fase 1).

2.7 Conclusões

Um sistema de conversão CA-CC-CA reversível foi apresentado. Em relação à topologia convencional, foram constatadas maiores perdas totais nos dispositivos semicondutores da topologia proposta, em virtude principalmente do aumento das perdas por condução. Essas perdas são devidas ao maior número de braços, que são ligados aos pontos comuns das fases, conduzindo, portanto, maiores níveis de corrente.

Além disso, o conversor proposto necessita de 1 p.u. de tensão de barramento para fornecer 1 p.u. nos terminais da carga, sendo esta uma vantagem perante à topologia convencional (que necessita de 1,73 p.u. para gerar a mesma tensão na carga), haja vista que os menores níveis de tensão de barramento tem como consequência menores perdas de transmissão.

Os valores de distorção harmônica obtidos para a configuração proposta foram melhores que a topologia convencional para $\alpha = 0^\circ$ e $\alpha = 30^\circ$, enquanto que, para $\alpha = 60^\circ$, a configuração tradicional teve melhor desempenho.

Embora não tenha sido possível implementar experimentalmente o sistema de conversão completo em um único experimento, o conversor do lado da máquina funcionando em malha aberta foi validado experimentalmente, bem como o conversor do lado da rede operando em malha fechada.

3 Sistema de Conversão Hexafásico com Número Reduzido de Chaves Controladas

Neste capítulo serão discutidas as topologias obtidas a partir do sistema de conversão analisado no Capítulo 2 através da substituição de chaves por diodos. Dessa forma, os sistemas derivados (CCD e DDC) são unidirecionais, tendo função retificadora, ou seja, o fluxo de potência é no sentido CA para CC. Resultados de simulação, bem como análises de fator de potência, distorção harmônica e perdas para cada conversor são mostradas.

Para fins de comparação com as topologias derivadas, inicialmente serão mostrados os resultados obtidos para o inversor proposto no Capítulo 2 operando como retificador.

As análises mostradas neste capítulo são apenas para o par de fases 1 e 2, uma vez que a análise pode ser facilmente estendida aos demais pares de fases (3-4 e 5-6).

3.1 Conversor base

As fases 1 e 2 da topologia base para os sistemas hexafásicos é mostrada na Figura 24.

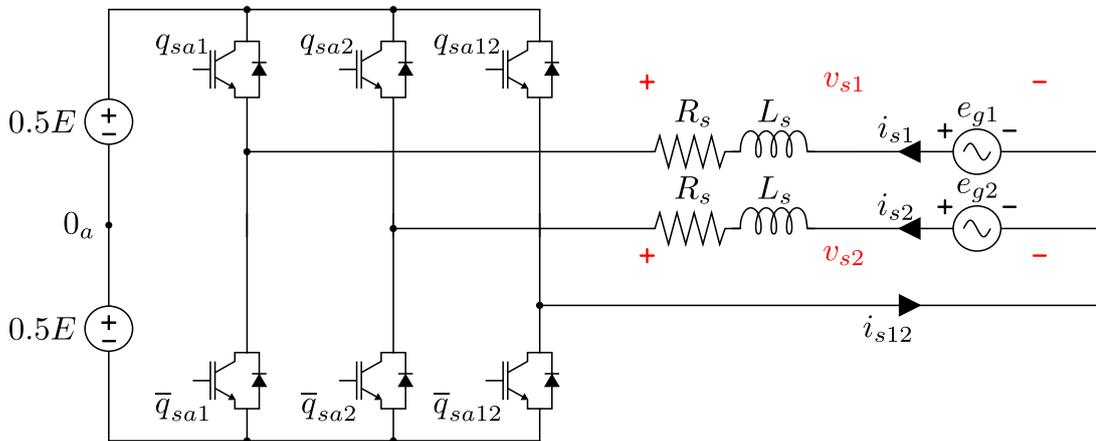


Figura 24 – Segunda configuração proposta (fases 1 e 2).

3.1.1 Modelo Dinâmico e técnica PWM

Seu funcionamento é idêntico ao descrito no Capítulo 2, possuindo o mesmo modelo dinâmico e a mesma técnica PWM. Assim, o modelo para as fases 1 e 2 do retificador é dado pela Equação 2.1, e a técnica PWM é resumida na Tabela 2.

3.1.2 Estratégia de controle

A estratégia de controle está ilustrada na Figura 25. O PLL (detalhado na subseção 2.3.2) estima o ângulo θ da tensão gerada pelo conversor, v_{s1} , e a partir do ângulo estimado e da amplitude de referência das correntes (I_s^*), são geradas as correntes de referência (i_{s1}^* e i_{s2}^*), representadas no diagrama por $i_{s1,2}^*$, que são controladas pelo controlador PI ressonante (bloco *R-PI*, detalhado na subseção 2.3.1). Deste saem as tensões de referência v_{s1}^* e v_{s2}^* (representadas por $v_{s1,2}^*$) ao PWM, que calcula os sinais de gatilhamento das chaves (representados por q_s).

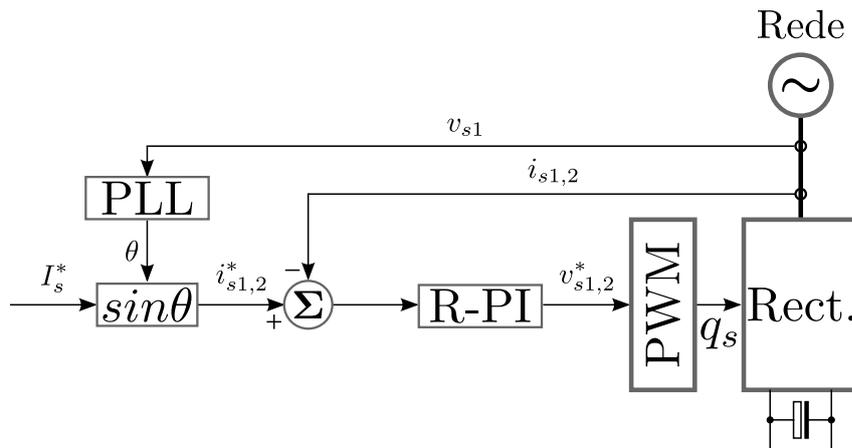


Figura 25 – Diagrama de controle utilizado.

3.1.3 Resultados de simulação

Serão apresentadas as curvas do comportamento do sistema em equilíbrio dinâmico, incluindo cálculo de perdas nos dispositivos semicondutores, fator de potência e de distorção harmônica. Foi utilizado o simulador PSIM[®], além do compilador Dev-Cpp[®] para a realização das simulações.

Os parâmetros utilizados na simulação estão listados na Tabela 10.

Tabela 10 – Parâmetros de simulação.

Parâmetro	Valor	Descrição
R_s	0,4 Ω	Resistência da impedância de filtro.
L_s	7 mH	Indutância da impedância de filtro.
C_E	4400 μF	Capacitância de cada capacitor do barramento CC.
v_C	50 V	Tensão do barramento CC.
e_g	30 V (RMS)	Tensão nominal da rede.
I_s^*	3 A	Amplitude da corrente de referência
T_s	100 μs	Período de chaveamento do PWM.
h	$2 \cdot 10^{-7}$ s	Passo de cálculo.

As curvas obtidas para a configuração base serão mostrados a seguir. O funcionamento correto da estratégia PWM é ilustrada na Figura 26, em que são mostradas as

curvas da tensão v_{s1} de referência (v_{s1}^*) e do valor médio ($v_{s1,med}$) da tensão v_{s1} , calculado a cada período de chaveamento. Observa-se que essas curvas se sobrepõem, ou seja, v_{s1}^* é corretamente sintetizada pelo PWM. Na Figura 27 estão plotadas a tensão e_{g1} e a corrente i_{s1} , que estão em fase devido à sincronização ser relativa à e_{g1} . Nas topologias derivadas CCD e DDC a sincronização será em relação à v_{s1} , devido à presença de diodos na estrutura.

Observando-se a Figura 28, entre o valor médio de v_{s1} durante o período de chaveamento, $v_{s1,med}$, e a corrente i_{s1} pode ser notada pequena diferença de fase. Apenas a corrente i_{s1} é mostrada na Figura 29 para melhor visualização da mesma. Um dos desafios enfrentados pelas topologias derivadas é a manutenção da qualidade de i_{s1} no que tange seu conteúdo harmônico, de forma que a utilização de diodos não traga desvantagens nesse aspecto.

A tensão chaveada v_{s1} encontra-se na Figura 30. Observam-se três níveis de tensão, $-E$, 0 e E . O uso diodos não afetará a quantidade de níveis, conforme mostrado na seção 3.2 e na seção 3.3.

Em relação às perdas nos dispositivos semicondutores, devido ao chaveamento foi calculada perda de $P_{chav} = 4,161\text{W}$, enquanto que as perdas de condução foram de $P_{cond} = 6,583\text{W}$, totalizando $P_{tot} = 10,74\text{W}$. Foi calculado fator de potência praticamente unitário (0,9992).

Em relação às distorções harmônicas, o THD da corrente calculado foi de 2,0816%, enquanto que o WTHD da tensão obtido foi 0,4105%.

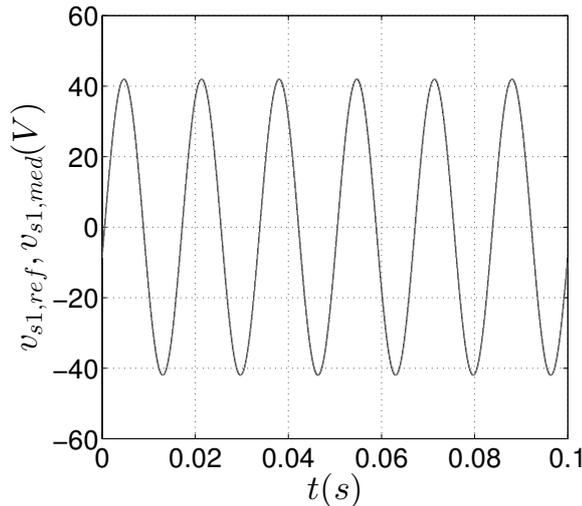


Figura 26 – Topologia base: v_{s1}^* e $v_{s1,med}$.

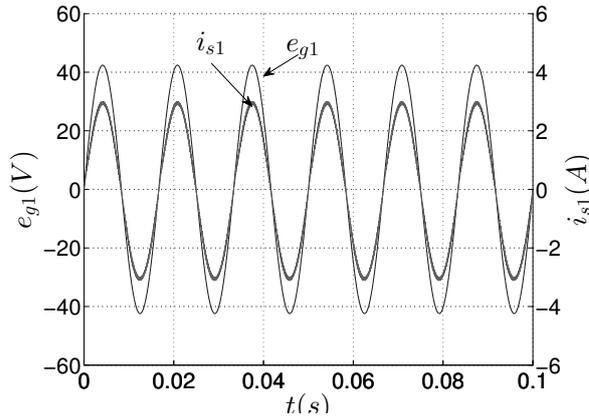


Figura 27 – Topologia base: e_{g1} e i_{s1} .

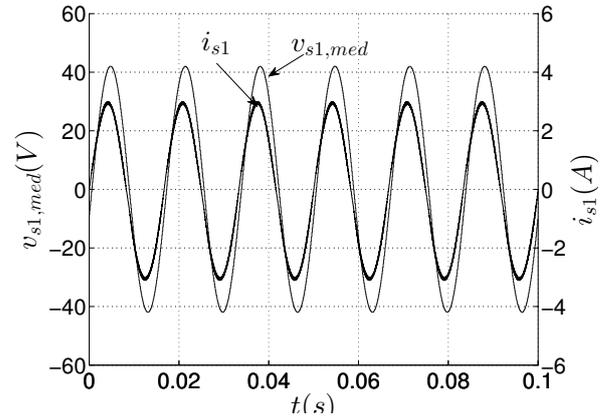


Figura 28 – Topologia base: $v_{s1,med}$ e i_{s1} .

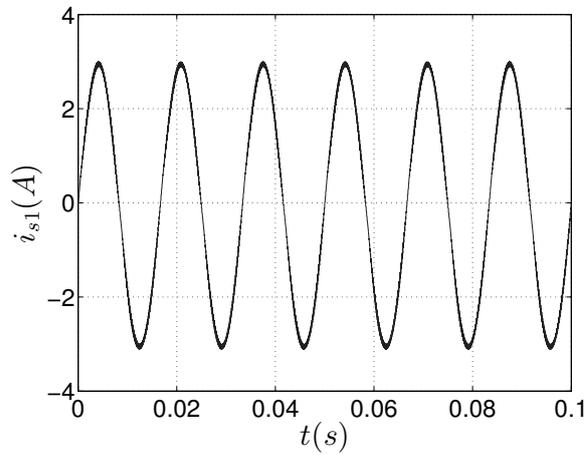


Figura 29 – Topologia base: i_{s1} .

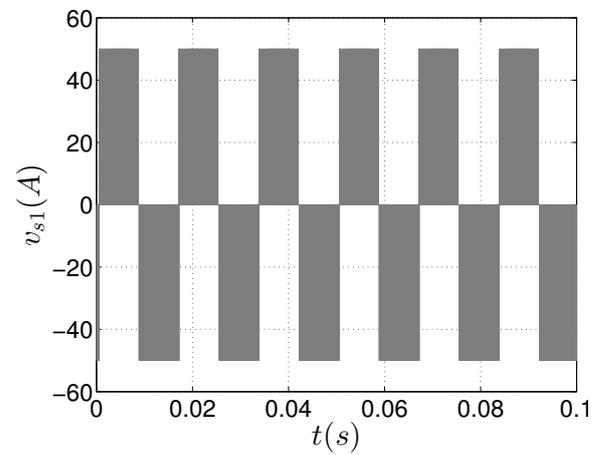


Figura 30 – Topologia base: v_{s1} .

3.1.4 Resultados Experimentais

Os parâmetros utilizados na montagem experimental são os mesmos utilizados em simulação, que estão listados na Tabela 10.

Foi realizada a sincronização entre tensão e corrente no conversor. Essas grandezas para uma fase são mostradas na Figura 31(a). Observam-se três níveis na tensão, bem como a ausência de distorção na corrente, que é mostrada isoladamente na Figura 31(b) para melhor visualização. Observa-se o funcionamento correto do PLL e do controle, uma vez que a corrente encontra-se em fase com a tensão, e sua amplitude é a mesma da referência (3 Ampères).

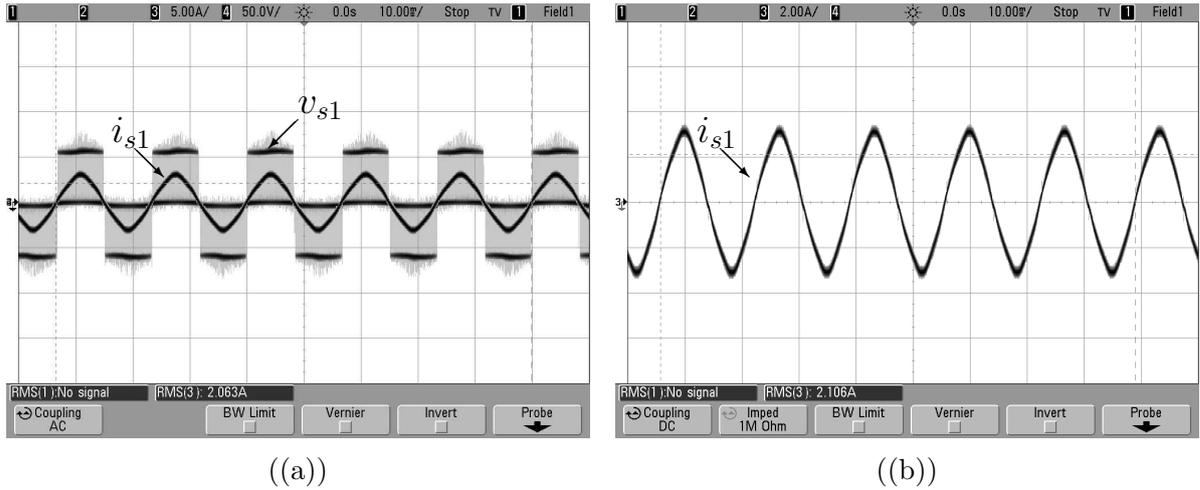


Figura 31 – Topologia base: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).

3.2 Configuração CCD

A topologia CCD é decorrente da substituição do braço comum às duas fases por um braço de diodos, conforme mostrado na Figura 32.

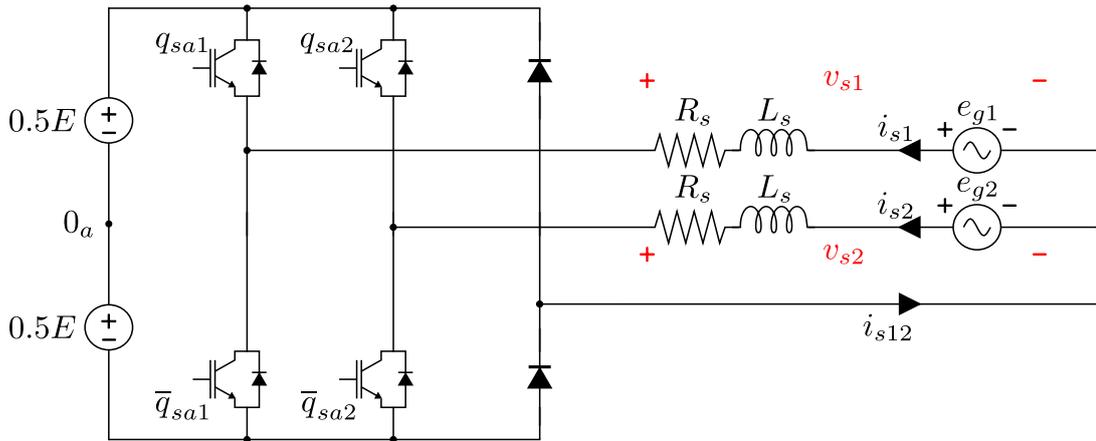


Figura 32 – Configuração CCD (fases 1 e 2).

O estado de condução do braço q_{sa12} agora é função do sentido da corrente que o percorre ($i_{s12} = i_{s1} + i_{s2}$), ou seja, caso $i_{s12} < 0$, ao contrário do diodo inferior, o diodo superior conduz, e a tensão de polo desse braço é igual a $E/2$. Assim, é atribuído nível lógico 1 ao diodo superior. Quando $i_{s12} \geq 0$, apenas o diodo debaixo conduz e a tensão de polo do braço vale $-E/2$, sendo atribuído nível lógico zero à condução do diodo superior.

A partir dessas considerações, a Tabela 1 pode ser modificada para essa nova configuração, conforme listado na Tabela 11. Apesar de não haver mais chaves no braço comum, analogamente ao caso anterior, o termo q_{sa12} permanece, se referindo ao estado de condução do diodo superior. Observa-se que não há perda do número de vetores decorrente da presença de diodos na estrutura.

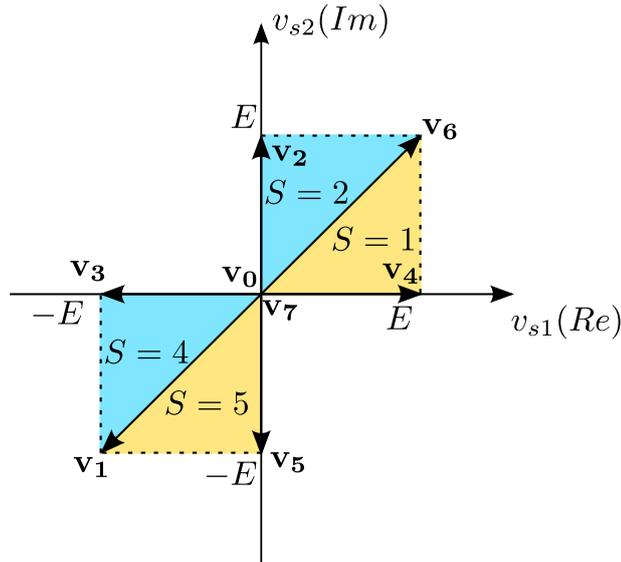
Tabela 11 – Estados de condução dos braços e as respectivas tensões v_{s1} e v_{s2} .

	Vetor	q_{sa1}	q_{sa2}	q_{sa12}	v_{s1}	v_{s2}
$i_s \geq 0$	\mathbf{v}_0	0	0	0	0	0
	\mathbf{v}_2	0	1	0	0	E
	\mathbf{v}_4	1	0	0	E	0
	\mathbf{v}_6	1	1	0	E	E
$i_s < 0$	\mathbf{v}_1	0	0	1	-E	-E
	\mathbf{v}_3	0	1	1	-E	0
	\mathbf{v}_5	1	0	1	0	-E
	\mathbf{v}_7	1	1	1	0	0

Entretanto, é possível constatar que no caso de corrente i_{s12} positiva, o conversor apenas gera níveis de tensão não negativos. Isso também ocorre quando i_{s12} é negativa, gerando apenas níveis de tensão não positivos. Assim, v_{s1} e v_{s2} têm de ter mesma fase ($\alpha = 0$). Sendo $i_{s1} = i_{s2}$ devido à configuração do sistema, então para que o conversor opere satisfazendo a condição $\alpha = 0^\circ$, é necessário que v_{s1} , i_{s1} , v_{s2} , i_{s2} estejam em fase.

Infelizmente isso não permite que o sistema trabalhe com fator de potência unitário em relação às fontes de tensão e_{g1} e e_{g2} , uma vez que a sincronização é relativa à v_{s1} e v_{s2} . Não obstante, é possível que um sistema de alto fator de potência seja obtido.

O novo espaço vetorial relativo à Tabela 11 foi traçado, e está ilustrado na Figura 33. Apesar de não ter havido perda de vetores, há menos regiões, uma vez que nos quadrantes pares as tensões v_{s1} e v_{s2} têm sinais diferentes e é mandatório que estejam em fase. Portanto, deixam de existir, em relação à topologia base, as regiões 3 e 6.


 Figura 33 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 11.

O cálculo dos tempos de acionamento das chaves τ_1 , τ_2 permanecem inalterados em relação à configuração base, e estão apresentados na Tabela 12.

Tabela 12 – Síntese do cálculo do PWM relativo à topologia CCD.

	Região	Estados das chaves $[q_{sa1} \ q_{sa2}]$	intervalos
$i_s \geq 0$	1	$[1 \ 1] \rightarrow [1 \ 0] \rightarrow [0 \ 0]$	$\tau_1 = v_{s1}^*/E$ $\tau_2 = v_{s2}^*/E$
	2	$[1 \ 1] \rightarrow [0 \ 1] \rightarrow [0 \ 0]$	$\tau_1 = v_{s1}^*/E$ $\tau_2 = v_{s2}^*/E$
$i_s < 0$	4	$[1 \ 1] \rightarrow [0 \ 1] \rightarrow [0 \ 0]$	$\tau_1 = v_{s1}^*/E + 1$ $\tau_2 = v_{s2}^*/E + 1$
	5	$[1 \ 1] \rightarrow [1 \ 0] \rightarrow [0 \ 0]$	$\tau_1 = v_{s1}^*/E + 1$ $\tau_2 = v_{s2}^*/E + 1$

3.2.1 Estratégia de controle

A estratégia de controle é a mesma utilizada para o caso do conversor base, e seu diagrama de blocos encontra-se na Figura 25.

3.2.2 Resultados de simulação

O sistema foi simulado sob as mesmas condições listadas na Tabela 10. O funcionamento correto da estratégia PWM é ilustrado na Figura 34, sendo observada a sobreposição entre v_{s1}^* e $v_{s1,med}$, conforme esperado.

Pequenas discrepâncias são notadas na passagem por zero de $v_{s1,med}$. Isso pode ser justificado através da natureza discreta do controle: o sistema identifica o sinal da tensão e, presumindo ser constante, calcula os sinais de gatilho, mas na passagem por zero, em alguns casos, o sinal da tensão não permanece constante. O fato desse erro durar um período de chaveamento reforça essa justificativa.

Na Figura 35 estão plotadas a tensão e_{g1} e a corrente i_{s1} . Como neste caso o sincronismo é entre a tensão v_{s1} e a corrente i_{s1} , é observada pequena diferença de fase, que aumenta conforme maior for a carga no barramento CC, e quão maior o valor da indutância de filtro. Essa é uma limitação do uso de diodos. Entretanto, é possível se obter fator de potência próximo da unidade.

Na Figura 36 é mostrado o sincronismo entre $v_{s1,med}$ e i_{s1} , mandatório para o correto funcionamento do conversor. Apenas a corrente i_{s1} é mostrada na Figura 37, sendo qualquer distorção harmônica visualmente imperceptível.

A tensão chaveada v_{s1} encontra-se na Figura 38. Assim como no caso da topologia base, são observados três níveis de tensão, $-E$, 0 e E .

A qualidade da tensão e corrente foi analisada para todos os conversores propostos. Foi calculada a taxa de distorção harmônica (THD) para as correntes, e a taxa de distorção harmônica ponderada (WTHD) para as tensões sintetizadas. Foi obtido THD de 2,3682% e WTHD de 0,4886%, respectivamente.

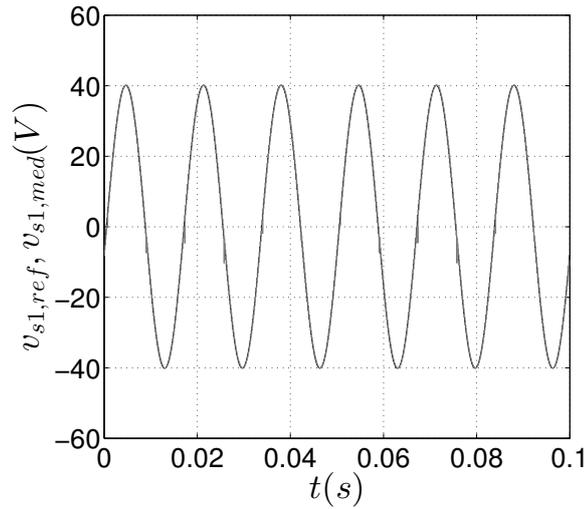


Figura 34 – Topologia CCD: v_{s1}^* e $v_{s1,med}$.

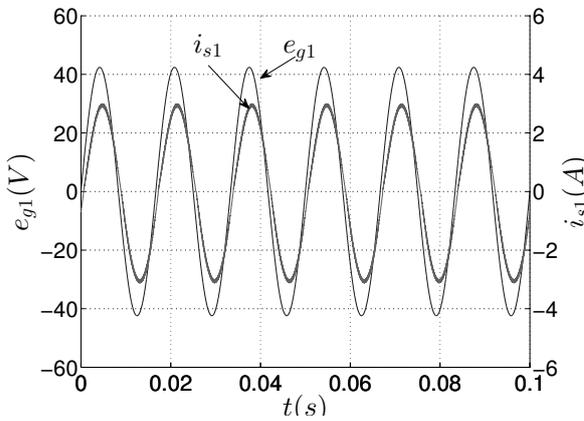


Figura 35 – Topologia CCD: e_{g1} e i_{s1} .

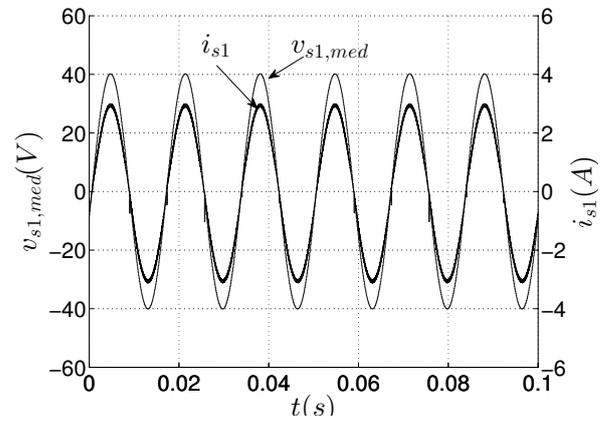


Figura 36 – Topologia CCD: $v_{s1,med}$ e i_{s1} .

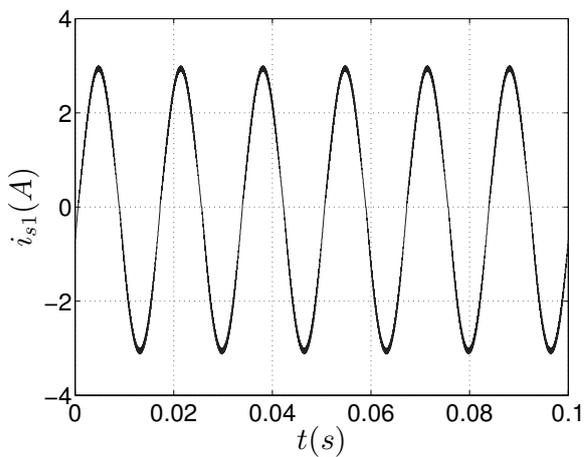


Figura 37 – Topologia CCD: i_{s1} .

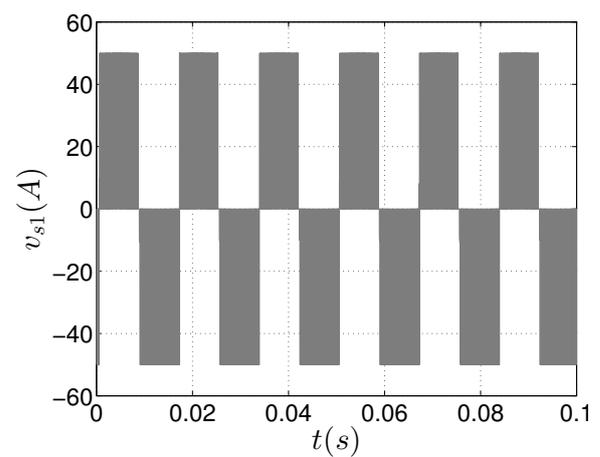


Figura 38 – Topologia CCD: v_{s1} .

As perdas de potência nos dispositivos semicondutores dos conversores foram calculadas através do uso de módulos térmicos, uma ferramenta do simulador PSIM que

permite o cálculo tanto das perdas por condução (P_{cond}) quanto por comutação (P_{chav}) em diodos e em chaves, e conseqüentemente, as perdas totais nos dispositivos semicondutores (P_{tot}).

As perdas por chaveamento obtidas foram de $P_{chav} = 4,067$ W, enquanto que as perdas de condução foram $P_{cond} = 5,826$ W, totalizando $P_{tot} = 9,893$ W. O fator de potência calculado foi de 0,9732.

3.2.3 Resultados Experimentais

Os parâmetros utilizados na montagem experimental são os mesmos utilizados em simulação, que estão listados na Tabela 10.

Foi realizada a sincronização entre tensão e corrente no conversor, necessária para seu correto funcionamento. Essas grandezas para uma fase são mostradas na Figura 39(a). Observam-se três níveis na tensão, bem como pequena distorção na corrente na passagem por zero, que é melhor visualizada na Figura 39(b). Constata-se o funcionamento correto do PLL e do controle, uma vez que a corrente encontra-se em fase com a tensão, e sua amplitude é a mesma da referência (3 Ampères).

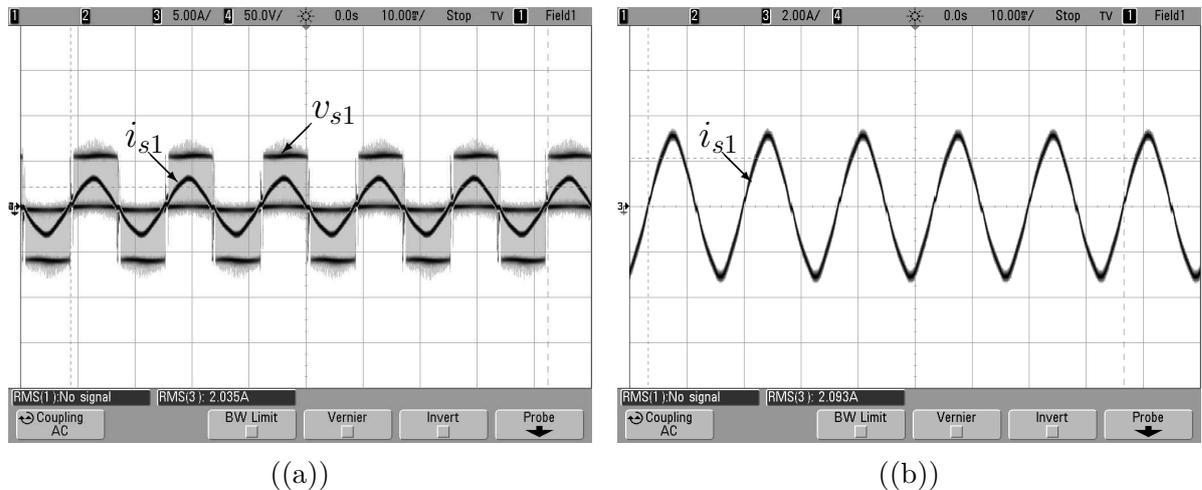


Figura 39 – Topologia CCD: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).

3.3 Configuração DDC

Decorrente do uso de diodos nos braços de cada fase, a topologia DDC é mostrada na Figura 40.

Para que não ocorram distorções harmônicas nas correntes, é necessário que tanto v_{s1} e i_{s1} quanto v_{s2} e i_{s2} estejam em fase. Além disso, como ambas as tensões v_{s1} e v_{s2} têm seus valores definidos pelo acionamento de um único braço, logo essas tensões são

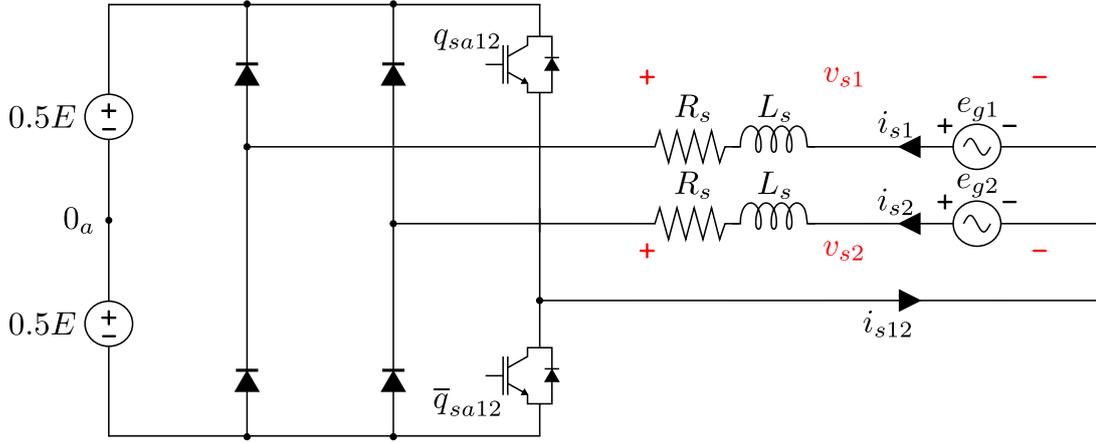


Figura 40 – Configuração DDC (fases 1 e 2).

iguais. Esse caso é mais restrito que o da configuração CCD, pois nesta última as tensões poderiam ter amplitudes diferentes, e agora ambas são iguais.

Os estados possíveis da chave q_{sa12} associados aos sentidos das correntes i_{s1} e i_{s2} e os níveis de tensão de polo associados estão listados na Tabela 13, que confirma a restrição de v_{s1} e v_{s2} serem iguais.

Tabela 13 – Estados de condução e os respectivos níveis de tensão.

	q_{sa12}	v_{s1}		q_{sa12}	v_{s2}
$i_{s1} \geq 0$	0	E	$i_{s2} \geq 0$	0	E
	1	0		1	0
$i_{s1} < 0$	0	0	$i_{s2} < 0$	0	0
	1	-E		1	-E

A partir da Tabela 13, o plano $v_{s2} \times v_{s1}$ foi traçado e encontra-se na Figura 41. Observa-se que as tensões de referência possíveis de serem sintetizadas pelo conversor encontram-se distribuídas ao longo de um segmento de reta que liga os vetores \mathbf{v}_1 e \mathbf{v}_6 . De fato, como $v_{s1} = v_{s2}$, as tensões sintetizadas encontram-se sobre a reta $y = x$.

O cálculo do tempo de acionamento de q_{sa12} é descrito a seguir. Considerando o sentido de chaveamento $1 \rightarrow 0$, e τ_{12} o valor do contador em que ocorre essa transição, as Figuras 42 e 43 podem ser obtidas. Em procedimento similar ao mostrado anteriormente, o valor de τ_{12} é então calculado.

Portanto, para $i_s \geq 0$,

$$\tau_{12} = 1 - \frac{v_s^*}{E} \quad (3.1)$$

e se $i_s < 0$

$$\tau_{12} = -\frac{v_s^*}{E} \quad (3.2)$$

A Tabela 14 resume o cálculo do PWM para a configuração DDC proposta.

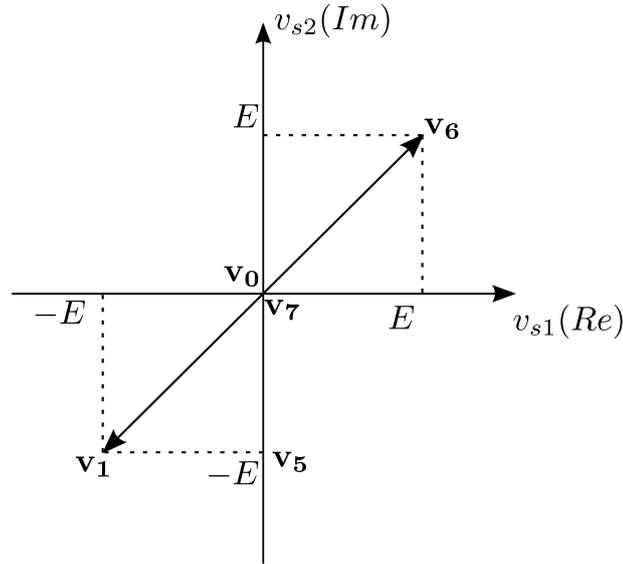


Figura 41 – Plano $v_{s2} \times v_{s1}$ correspondente à Tabela 13.

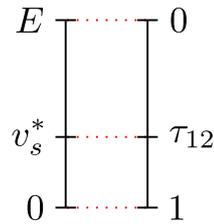


Figura 42 – Diagrama para o cálculo de τ_{12} ($i_s \geq 0$).

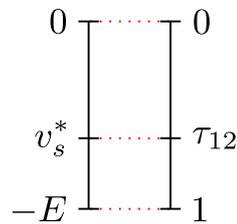


Figura 43 – Diagrama para o cálculo de τ_{12} ($i_s < 0$).

Tabela 14 – Síntese do cálculo do PWM relativo à topologia DDC.

	Estados da chave $[q_{sa12}]$	intervalos
$i_s \geq 0$	$1 \rightarrow 0$	$\tau_{12} = 1 - v_s^*/E$
$i_s < 0$	$1 \rightarrow 0$	$\tau_{12} = -v_s^*/E$

3.3.1 Estratégia de controle

Foi utilizada a mesma técnica de controle empregada no conversor base, mostrada na Figura 25.

3.3.2 Resultados de simulação

Foram utilizados os mesmos parâmetros do caso do conversor base, que encontram-se listados na Tabela 10.

O funcionamento correto da estratégia PWM é ilustrado na Figura 44, sendo observada a sobreposição entre v_{s1}^* e $v_{s1,med}$, conforme esperado.

Assim como no conversor CCD, pequenas discrepâncias são notadas na passagem por zero de $v_{s1,med}$. Isso pode ser justificado através da natureza discreta do controle: o sistema identifica o sinal da tensão e, presumindo ser constante, calcula os sinais de gatilho, mas na passagem por zero, em alguns casos, o sinal da tensão não permanece constante. O fato desse erro durar um período de chaveamento reforça essa justificativa.

Na Figura 45 estão plotadas a tensão e_{g1} e a corrente i_{s1} . Como neste caso o sincronismo é entre a tensão v_{s1} e a corrente i_{s1} , é observada pequena diferença de fase, que aumenta conforme maior for a carga no barramento CC, e quão maior o valor da indutância de filtro. Essa é uma limitação do uso de diodos. Entretanto, é possível se obter fator de potência próximo da unidade para esse sistema.

Na Figura 46 é mostrado o sincronismo entre $v_{s1,med}$ e i_{s1} , que, assim como no caso anterior, é mandatório para o correto funcionamento do conversor. Apenas a corrente i_{s1} é mostrada na Figura 47, sendo qualquer distorção harmônica visualmente imperceptível.

A tensão chaveada v_{s1} encontra-se na Figura 48. Assim como no caso da topologia base e CCD, são observados três níveis de tensão, $-E$, 0 e E .

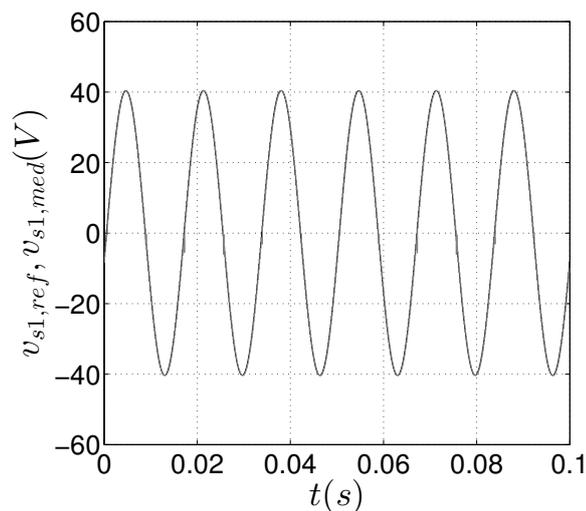


Figura 44 – Topologia DDC: v_{s1}^* e $v_{s1,med}$.

No tocante às perdas, o procedimento realizado foi o mesmo para a configuração CCD. As perdas por chaveamento obtidas foram de $P_{chav} = 3,093$ W, enquanto que as perdas de condução foram $P_{cond} = 5,540$ W, totalizando $P_{tot} = 8,633$ W. O fator de potência calculado foi de 0,9798.

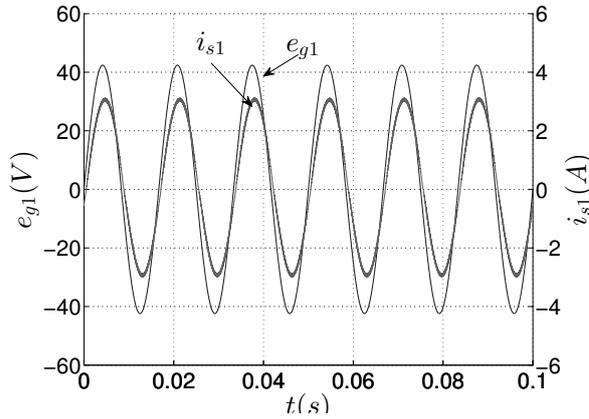


Figura 45 – Topologia DDC: e_{g1} e i_{s1} .

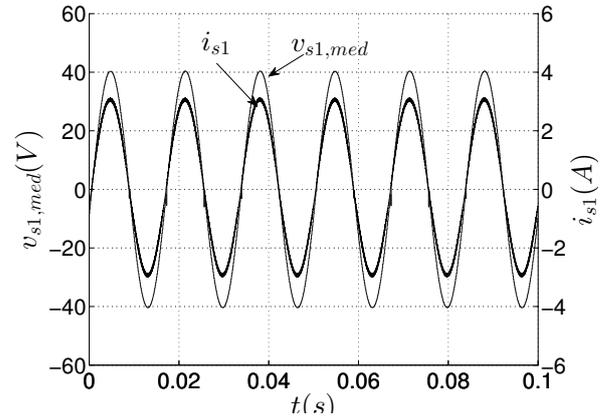


Figura 46 – Topologia DDC: $v_{s1,med}$ e i_{s1} .

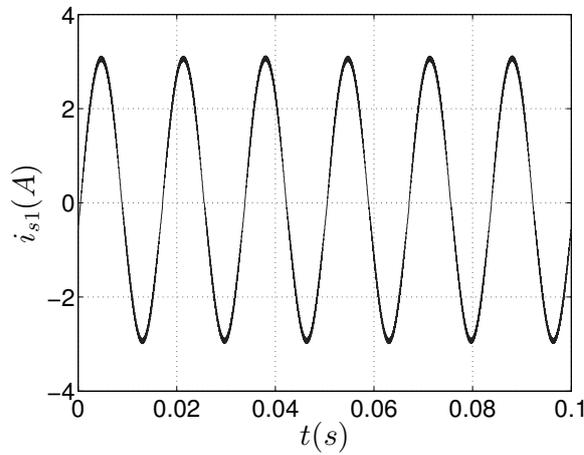


Figura 47 – Topologia DDC: i_{s1} .

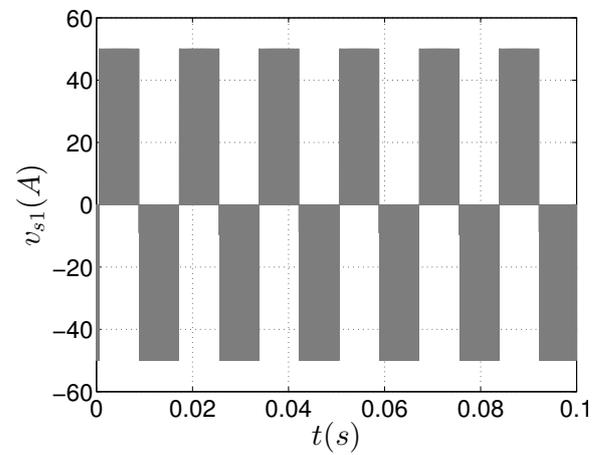


Figura 48 – Topologia DDC: v_{s1} .

3.3.3 Resultados Experimentais

Os parâmetros utilizados na montagem experimental são os mesmos utilizados em simulação, que estão listados na Tabela 10.

Foi realizada a sincronização entre tensão e corrente no conversor, necessária para seu correto funcionamento. Essas grandezas para uma fase são mostradas na Figura 49(a). Observam-se três níveis na tensão, bem como uma distorção harmônica considerável na passagem por zero da corrente, que é melhor visualizada na Figura 49(b). Provavelmente essa distorção é causada pelo fato da tensão e da corrente no conversor não estarem em fase. Apesar de possuir visualmente maior distorção harmônica que os casos da topologia base (Figura 31(b)) e CCD (Figura 39(b)), é verificada a amplitude de 3 Ampères, a mesma da referência utilizada. É cabível uma melhor investigação para a melhoria da qualidade dos resultados.

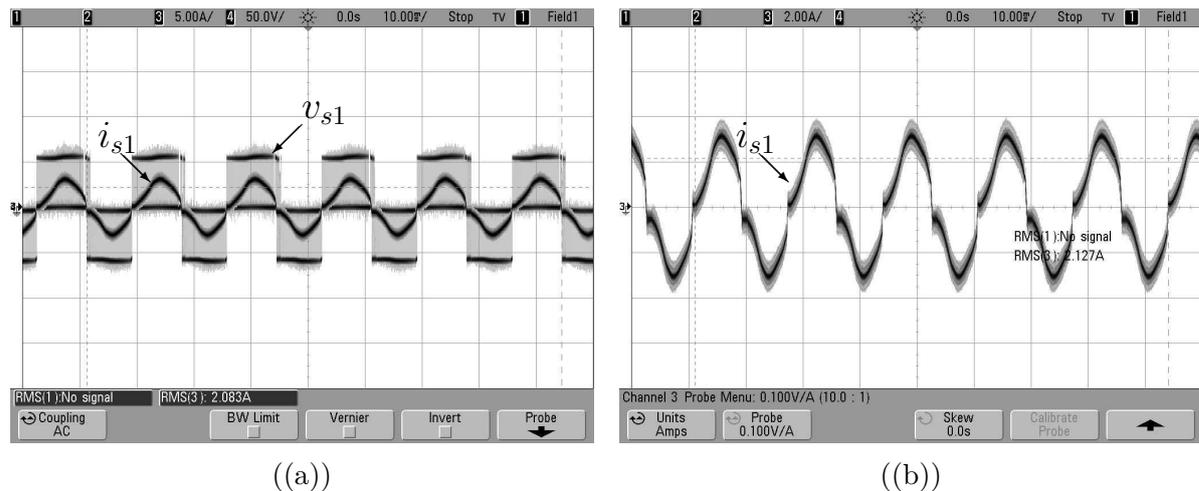


Figura 49 – Topologia DDC: corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); corrente i_{s1} (b).

3.4 Conclusões

Foi observado correto funcionamento em todas as configurações propostas tanto da técnica PWM quanto das estratégias de controle. Visualmente não foi possível detectar distorções nas correntes. Entretanto, a análise do THD dessas grandezas revelou distorções maiores nas topologias CCD e DDC em relação à topologia base. O mesmo ocorreu para o WTHD das tensões, conforme resumido na Tabela 15.

Tabela 15 – THD de i_{s1} e WTHD de v_{s1} .

Topologia	THD (%)	WTHD (%)
base	2,0816	0,4105
CCD	2,3682	0,4886
DDC	2,1579	0,4448

Foram notadas pequenas discrepâncias observadas nos gráficos de valor médio de v_{s1} em relação à sua referência.

Os fatores de potência para cada topologia estão sintetizadas na Tabela 16.

Tabela 16 – Fatores de potência.

Topologia	Fator de potência
base	0,9992
CCD	0,9732
DDC	0,9798

Conforme esperado, não foi obtido fator de potência unitário para os casos em que diodos são empregados. Mesmo assim, os fatores de potência são relativamente próximos da unidade.

Em relação às perdas nos semicondutores, observando a Tabela 17, é possível notar que, em relação à topologia base, menores perdas foram alcançadas nas configurações CCD e DDC, sendo esta última a que apresentou menor perda total.

Tabela 17 – Perdas nos semicondutores em Watts.

Topologia	P_{chav}	P_{cond}	P_{tot}
base	4,161	6,583	10,74
CCD	4,067	5,826	9,893
DDC	3,093	5,540	8,633

Por fim, é importante ressaltar que, devido ao sincronismo entre tensão e corrente, há apenas troca de potência ativa entre o conversor e a máquina. Portanto, o uso de diodos permite apenas o uso da máquina síncrona de ímã permanente nesses sistemas de conversão.

4 Sistemas de Conversão Trifásicos

Neste capítulo serão tratados o modelo dinâmico, estratégia de controle e técnica PWM da topologia base do grupo trifásico, bem como das topologias derivadas (3L-2Ld, 3Ld-2L e 3Ld-3Ld). Serão mostrados resultados de simulação para todos os sistemas apresentados, bem como resultados experimentais correspondentes à topologia 3L-2Ld.

4.1 Conversor base

A topologia base encontra-se ilustrada na Figura 50. A substituição de diodos no lado do conversor B originará a configuração 3L-2Ld. A topologia 3Ld-2L é proveniente do uso de diodos apenas no lado do conversor A, enquanto que a utilização de braços NPC com diodos nos conversores A e B origina a topologia 3Ld-3Ld.

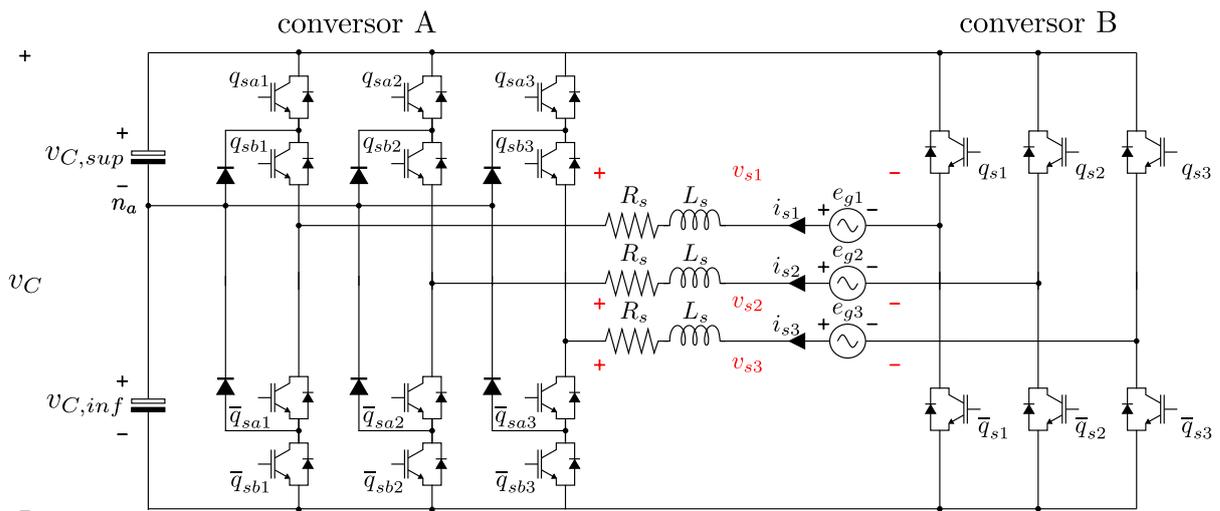


Figura 50 – Topologia base para os sistemas de conversão trifásicos propostos.

4.1.1 Modelo dinâmico

Como o sistema da Figura 50 consiste em três unidades monofásicas, então seu modelo é simplificado. O diagrama de fontes equivalente para a fase 1 é ilustrado na Figura 51.

A partir da representação na Figura 51, o modelo dinâmico para as três fases do sistema pode ser obtido:

$$R_s i_{sm} + L_s \frac{di_{sm}}{dt} = v_{sm} - e_{sm}, \quad m = \{1, 2, 3\} \quad (4.1)$$

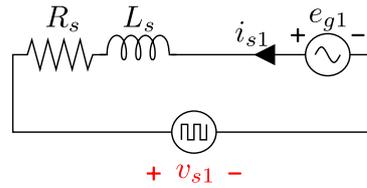


Figura 51 – Diagrama de fontes relativo à fase 1 do circuito da Figura 50.

A tensão v_{sm} é diferença entre tensão de polo gerada pelo conversor A e a tensão de polo do conversor B.

4.1.2 Técnica PWM

O cálculo do PWM pode ser realizado independentemente para cada fase, simplificando o processo, uma vez que o sistema é formado por três unidades monofásicas. A estratégia empregada é a *Level-Shifted*, ou LSPWM. Basicamente, nessa técnica é identificado entre quais níveis de tensão possíveis a tensão de referência se encontra, e então é calculado o tempo de acionamento das chaves. Assim, inicialmente é necessário fazer o levantamento dos níveis de tensão por fase que podem ser gerados pelo conversor.

O conversor A pode gerar três níveis de tensão ($-0.5E$, 0 e $0.5E$), enquanto que o conversor B pode fornecer dois níveis ($-0.5E$ e $0.5E$). Os estados das chaves associados aos níveis citados encontram-se listados na Tabela 18.

Tabela 18 – Estados de condução e os respectivos níveis de tensão para os braços NPC (esquerda) e de 2 níveis (direita).

q_{sa}	q_{sb}	Tensão de polo	q_s	Tensão de polo
1	1	$0.5E$	1	$0.5E$
0	1	0	0	$-0.5E$
0	0	$-0.5E$		

Assim, realizando as combinações dos níveis de tensão dos dois braços, obtém-se a Tabela 19.

Tabela 19 – Níveis de tensão de polo possíveis resultantes.

q_{sa}	q_{sb}	q_s	v_s
1	1	0	E
0	1	0	$0.5E$
0	0	0	0
1	1	1	0
0	1	1	$-0.5E$
0	0	1	$-E$

Os dados da Tabela 23 também podem ser mostrados na forma de uma reta em que o eixo das abcissas corresponde à tensão v_s^* , conforme ilustrado na Figura 52.

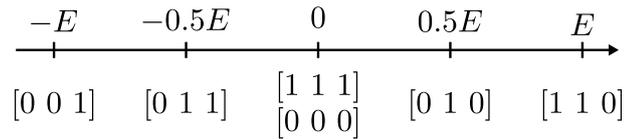


Figura 52 – Níveis de tensão de polo e respectivos estados de chaves.

Uma vez determinada a tensão de referência para o PWM, são utilizados os níveis mais próximos para sua síntese, para se obter menor taxa de distorção harmônica. Uma vez localizados os níveis a serem utilizados, resta calcular o tempo de duração de cada nível de tensão (que é associado a um vetor que contém os estados de todas as chaves na forma $[q_{sa} \ q_{sb} \ q_s]$).

Neste capítulo será adotado, sempre que possível, o padrão $1 \rightarrow 0$ de acionamento das chaves em um período PWM.

No início de cada período do PWM, um contador normalizado inicia sua contagem, assumindo valores de zero a 1. Durante o processo, quando o valor do contador ultrapassa o valor de τ , ocorre a transição do vetor inicial para o vetor final. Ao contrário dos casos hexafásicos, em que a técnica vetorial utiliza três vetores, agora são necessários apenas dois vetores.

Observa-se que na transição entre níveis de tensão consecutivos ocorre a mudança do estado de apenas uma chave. Isso facilita o cálculo dos tempos, haja vista o valor de τ de duas chaves será 1 ou 0 (ou seja, uma chave se manterá fechada e a outra aberta, respectivamente), e apenas uma chave será desativada durante o período T_s . Assim, o cálculo dos tempos dos níveis de tensão se resume ao cálculo de τ para uma única chave.

Para exemplificar o cálculo de τ , considere que a tensão de referência v_s^* encontre-se em um valor entre $0.5E$ e E , estando entre os dois níveis mais à direita da reta da Figura 52. Portanto, os vetores associados são $[1 \ 1 \ 0]$ e $[0 \ 1 \ 0]$. Assumindo que a ordem dos vetores seja $[1 \ 1 \ 0] \rightarrow [0 \ 1 \ 0]$, é obtida a Figura 53.

Observando a Figura 53, é notável que o valor de τ para as chaves q_{sb} e q_s é diretamente obtido ($\tau_{sb} = 1$ e $\tau_s = 0$, respectivamente). Por simplificação, para este exemplo, τ_{sa} será denotado apenas por τ .

O tempo τ em que a chave q_{sa} permanece fechada define o tempo de duração do vetor $[1 \ 1 \ 0]$, e quanto maior τ , mais próxima de E estará a tensão média no período T_s . Assim, o cálculo de τ a partir da tensão v_s^* é ilustrado na Figura 54.

A partir da Figura 54, o valor de τ pode ser obtido da seguinte forma:

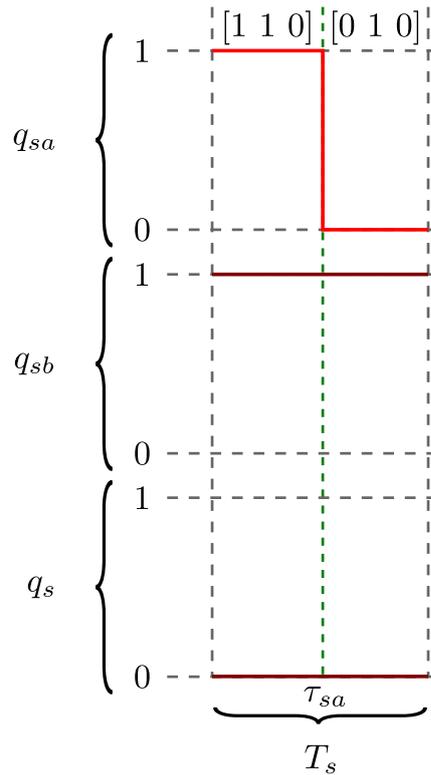


Figura 53 – Período de chaveamento quando $0.5E \leq v_s^* \leq E$.

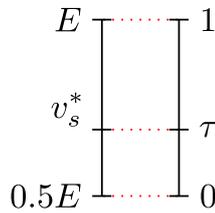


Figura 54 – Cálculo de τ .

$$\frac{\tau - 0}{1 - 0} = \frac{v_s^* - 0.5E}{E - 0.5E}$$

$$\tau = 2 \left(\frac{v_s^*}{E} - 0.5 \right) \quad (4.2)$$

Realizando esse procedimento para os demais casos, obtém-se os valores apresentados na Tabela 20. A ordem do par de vetores adotada para cada caso é mostrada na segunda coluna.

Caso a ordem dos vetores adotada no exemplo fosse trocada, naturalmente o valor de τ seria diferente. Para a sequência $[0 \ 1 \ 0] \rightarrow [1 \ 1 \ 0]$, é obtida a Figura 55.

O valor de τ é então calculado:

Tabela 20 – Níveis de tensão de polo resultantes.

Faixa de tensão	Vetores $[q_{sa} \ q_{sb} \ q_s]$	$[\tau_{sa} \ \tau_{sb} \ \tau_s]$
E; 0.5E	$[1 \ 1 \ 0] \rightarrow [1 \ 0 \ 0]$	$[1 \ 2(v_s^*/E - 0.5) \ 0]$
0; 0.5E	$[0 \ 1 \ 0] \rightarrow [0 \ 0 \ 0]$	$[0 \ 2(v_s^*/E) \ 0]$
0;-0.5E	$[1 \ 1 \ 1] \rightarrow [0 \ 1 \ 1]$	$[2(v_s^*/E + 0.5) \ 1 \ 1]$
-E;-0.5E	$[0 \ 1 \ 1] \rightarrow [0 \ 0 \ 1]$	$[0 \ 2(v_s^*/E + 1.0) \ 1]$

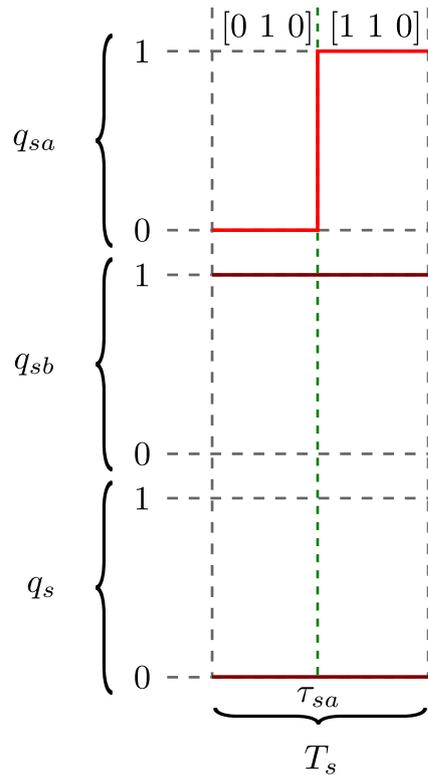


Figura 55 – Período de chaveamento quando $0.5E \leq v_s^* \leq E$.

$$\frac{\tau - 0}{1 - 0} = \frac{v_s^* - 0.5E}{0.5E - E}$$

$$\tau = -2 \left(\frac{v_s^*}{E} - 1 \right) \quad (4.3)$$

4.1.3 Estratégia de controle

Diferentemente da estratégia de controle realizada para os retificadores CCD e DDC, foi realizado adicionalmente o controle de tensão no barramento. O diagrama de controle encontra-se na Figura 56.

Foi empregada uma técnica tradicional de controle, consistindo em um controlador Proporcional-Integral (representado pelo bloco PI), que tem como entrada o erro de tensão no barramento CC, e tem como saída a amplitude de referência para as três correntes I_s^* . A partir do ângulo estimado através do PLL, juntamente com a amplitude

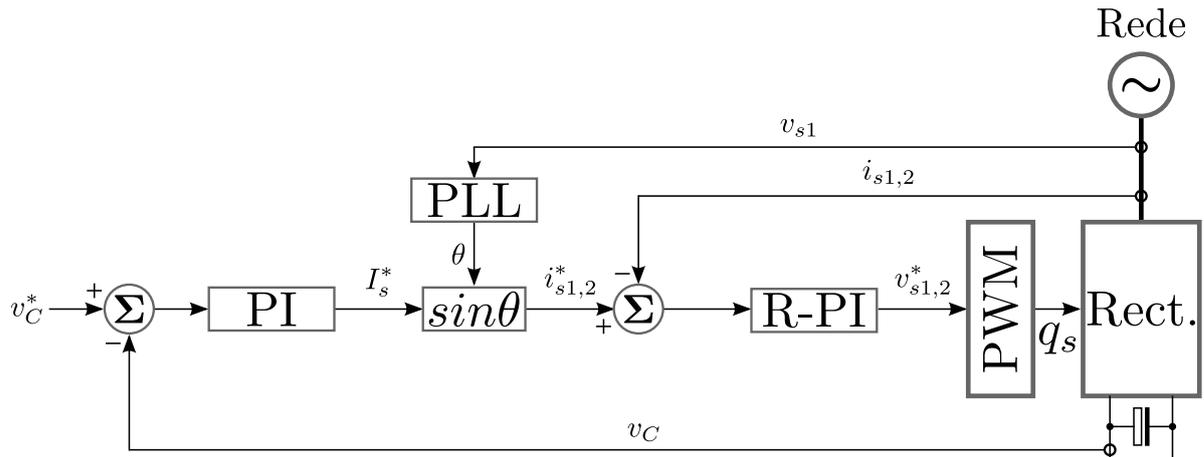


Figura 56 – Diagrama de controle utilizado.

de referência obtida do bloco *PI*, são determinadas as duas correntes de referência do controlador *R-PI* (i_{s1}^* e i_{s2}^* , representadas no diagrama por $i_{s1,2}^*$), que fornece as tensões de referência (v_{s1}^* e v_{s2}^* , representadas por $v_{s1,2}^*$) para o bloco *PWM*. Este, por sua vez, determina os estados das chaves, q_s , para o conversor, representado pelo bloco *Rect.*.

4.1.4 Resultados de simulação

Os parâmetros utilizados para simulação estão listados na Tabela 21 e são os mesmos utilizados nas simulações de todas as configurações deste capítulo. A carga utilizada no barramento foi um resistor de $16,6 \Omega$, correspondendo a uma potência de 150 Watts, aproximadamente.

Tabela 21 – Parâmetros de simulação.

Parâmetro	Valor	Descrição
R_s	$0,4 \Omega$	Resistência da impedância de filtro.
L_s	7 mH	Indutância da impedância de filtro.
C_E	$4400 \mu\text{F}$	Capacitância de cada capacitor do barramento CC.
R_l	$16,6 \Omega$	Resistência da carga no barramento CC (nominal).
v_C^*	50 V	Tensão de referência do barramento CC.
e_g	30 V (RMS)	Tensão nominal da rede.
T_s	$100 \mu\text{s}$	Período de chaveamento do PWM.
h	$2 \cdot 10^{-7} \text{ s}$	Passo de cálculo.

As fontes monofásicas isoladas e_{g1} , e_{g2} e e_{g3} foram obtidas através do uso de três transformadores: os terminais primários foram conectados a rede através de ligação em estrela, e cada secundário foi utilizado como sendo uma fonte de tensão.

Na Figura 57, observa-se uma pequena e tolerável discrepância entre os valores das tensões dos capacitores $v_{c,sup}$ e $v_{c,inf}$. A tensão v_c apresenta-se devidamente controlada em seu valor de referência (50 V). Apesar de não ter sido implementado um controle

para garantir a igualdade entre as tensões dos dois capacitores, não foram observados problemas nesse aspecto nas simulações. Esse é um aspecto importante a ser analisado, uma vez que os braços NPC dependem dessa igualdade entre as tensões $v_{c,sup}$ e $v_{c,inf}$ para que os níveis de tensão sejam gerados corretamente.

Na Figura 58, a sobreposição entre v_{s1}^* e o valor médio de v_{s1} calculado a cada período do PWM ($v_{s1,med}$) indica a correta operação do PWM.

A pequena diferença entre as fases de e_{g1} e de i_{s1} é apresentada na Figura 59, indicando um fator de potência relativamente próximo da unidade. A seguir é mostrada uma análise quantitativa do fator de potência para as topologias propostas.

O sincronismo entre i_{s1} e $v_{s1,med}$, necessário para o correto funcionamento do PWM, é mostrado na Figura 60. Qualquer diferença de fase entre i_{s1} e $v_{s1,med}$ nos conversores com diodos em seus braços implicará na distorção da corrente e da tensão v_{s1} .

Apenas corrente e tensão são mostradas na Figura 61 e na Figura 62, respectivamente. É observado o mesmo número de níveis de v_{s1} em relação à topologia base deste grupo, e distorções em i_{s1} não são perceptíveis.

Também foram realizadas análises quantitativas de distorção harmônica e de fator de potência. Em relação a distorção harmônica, o THD e WTHD calculados foram 1,6162% e 0,2658%, respectivamente. O fator de potência calculado foi 0,9996.

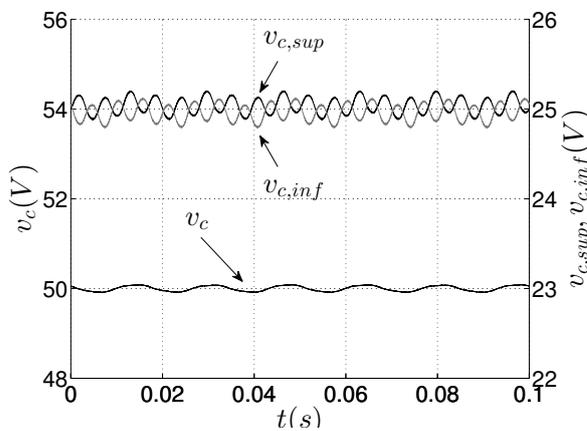


Figura 57 – Topologia base: tensões no barramento CC.

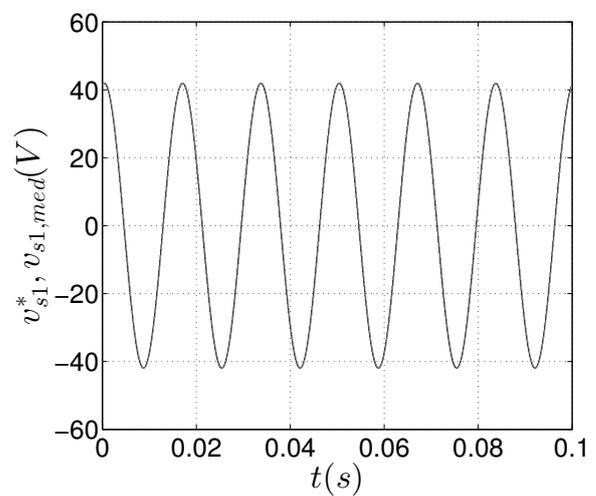


Figura 58 – Topologia base: v_{s1}^* e $v_{s1,med}$.

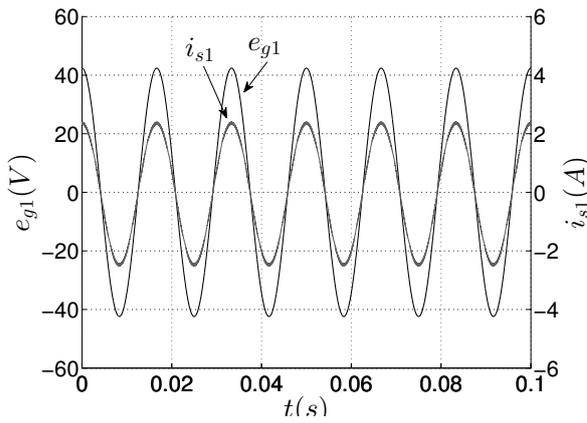


Figura 59 – Topologia base: e_{g1} e i_{s1} .

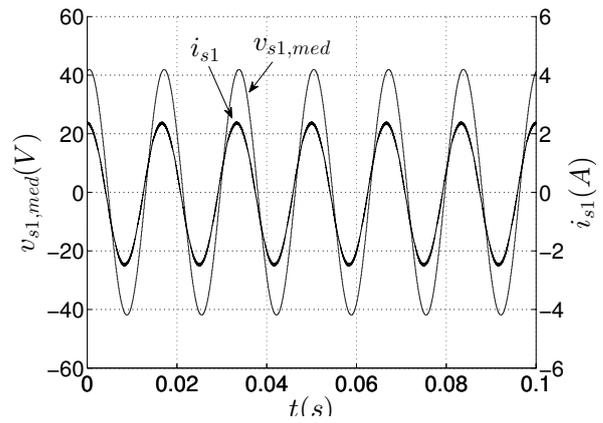


Figura 60 – Topologia base: $v_{s1,med}$ e i_{s1} .

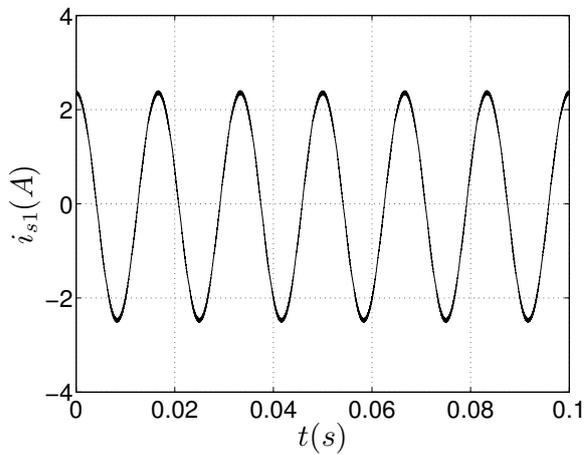


Figura 61 – Topologia base: i_{s1} .

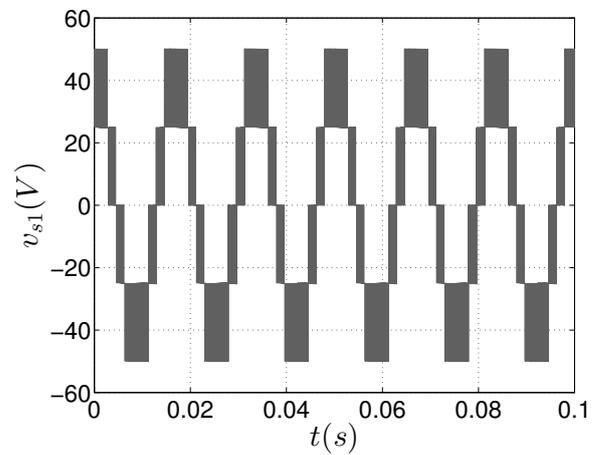


Figura 62 – Topologia base: v_{s1} .

4.2 Configuração 3L-2Ld

A topologia, 3L-2Ld decorre da substituição dos três braços de dois níveis da topologia base por uma ponte a diodos trifásica, resultando no circuito ilustrado na Figura 63. A seguir será tratado o modelo dinâmico e a técnica PWM empregada nessa estrutura, bem como os resultados de simulação e experimentais obtidos.

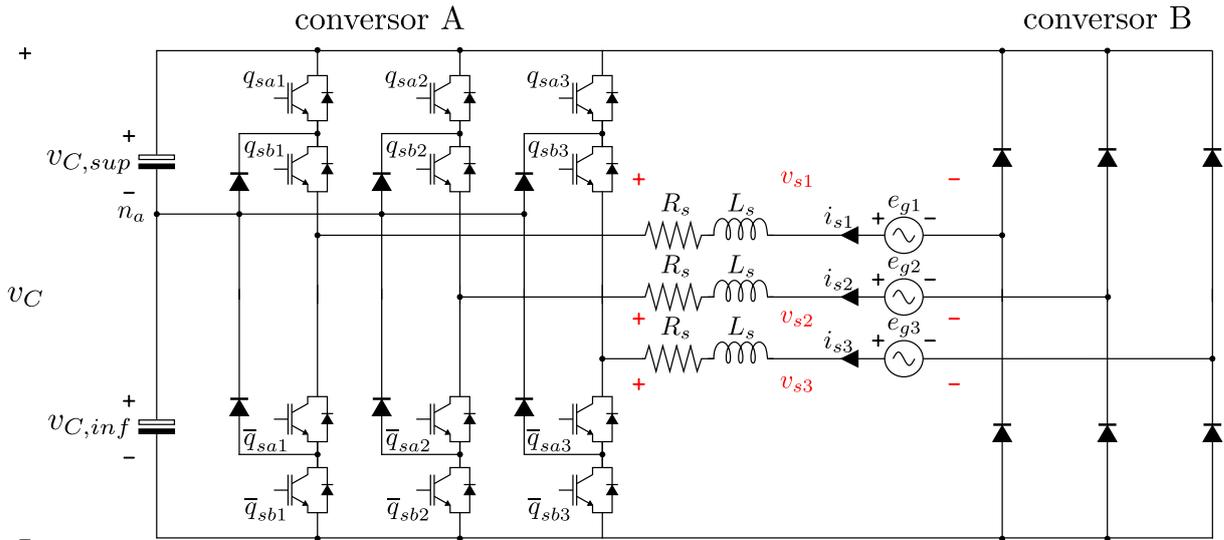


Figura 63 – Configuração 3L-2Ld.

4.2.1 Modelo Dinâmico

O modelo dinâmico é o mesmo do conversor base, dado pela Equação 4.1.

4.2.2 Técnica PWM

Para análise da influência do sentido da corrente nas tensões geradas, é tomada a fase 1 do conversor.

Observando a Figura 63, quando a corrente é positiva, apenas o diodo inferior está conduzindo corrente, assim, o estado de condução desse braço apresenta nível lógico zero, fornecendo tensão de polo igual a $-0.5E$. Para o sentido negativo da corrente, apenas o diodo superior conduz, e o estado de condução desse braço é apresenta nível lógico 1, fornecendo tensão de polo igual a $0.5E$. Em ambos os casos, o estado de condução do braço do lado esquerdo (NPC) independe da corrente, podendo gerar $-0.5E$, 0 , ou $0.5E$. Essa análise está resumida na Tabela 22.

Tabela 22 – Estados de condução e os respectivos níveis de tensão para o braço NPC (esquerda) e de 2 níveis (direita).

q_{sa}	q_{sb}	Tensão de polo		q_s	Tensão de polo
1	1	$0.5E$		$i_s < 0$	$0.5E$
0	1	0		$i_s \geq 0$	$-0.5E$
0	0	$-0.5E$			

Realizando as combinações dos níveis de tensão dos dois braços, obtém-se a Tabela 23.

Os dados da Tabela 23 também podem ser mostrados na forma de uma reta em que o eixo das abcissas corresponde à tensão v_s^* , conforme ilustrado na Figura 64.

Tabela 23 – Níveis de tensão de polo possíveis resultantes.

	q_{sa}	q_{sb}	v_s
$i_s \geq 0$	1	1	E
	0	1	0.5E
	0	0	0
$i_s < 0$	1	1	0
	0	1	-0.5E
	0	0	-E

Figura 64 – Níveis de tensão de polo e respectivos estados de chaves.

É importante destacar que para esta topologia, se as tensões nos barramentos forem diferentes, não é possível se obter o nível zero, sendo, portanto, inviável. Isso deve-se à presença dos diodos: para correntes positivas, só podem ser utilizados níveis de tensão positiva, enquanto que correntes negativas só permitem o uso de níveis de tensão negativa para sintetizar a tensão de referência. Assim, é necessário que tensão e corrente no conversor estejam em fase.

Analogamente ao caso anterior, os níveis utilizados na síntese da tensão de referência são os mais próximos, com a diferença que agora são controladas apenas as chaves q_{sa} e q_{sb} . Os tempos de acionamento das chaves é calculado de forma similar ao mostrado para a topologia base, e o resumo da estratégia PWM é mostrado na Tabela 24.

Tabela 24 – Níveis de tensão de polo possíveis resultantes.

Faixa de tensão	Vetores $[q_{sa} \ q_{sb}]$	$[\tau_{sa} \ \tau_{sb}]$
E; 0.5E	$[1 \ 1] \rightarrow [1 \ 0]$	$[1 \ 2(v_s^*/E - 0.5)]$
0; 0.5E	$[0 \ 1] \rightarrow [0 \ 0]$	$[0 \ 2(v_s^*/E)]$
0;-0.5E	$[1 \ 1] \rightarrow [0 \ 1]$	$[2(v_s^*/E + 0.5) \ 1]$
-E;-0.5E	$[0 \ 1] \rightarrow [0 \ 0]$	$[0 \ 2(v_s^*/E + 1.0)]$

4.2.3 Estratégia de controle

O mesmo sistema de controle descrito na Figura 56 para o conversor base foi adotado para esta topologia.

4.2.4 Resultados de simulação

Os parâmetros utilizados para simulação são os mesmos para a topologia base deste grupo, e estão listados na Tabela 21.

Na Figura 65, observa-se uma pequena e tolerável discrepância entre os valores das tensões dos capacitores $v_{c,sup}$ e $v_{c,inf}$. A tensão v_c apresenta-se devidamente controlada em seu valor de referência (50 V). Apesar de não ter sido implementado um controle para garantir a igualdade entre as tensões dos dois capacitores, não foram observados problemas nesse aspecto nas simulações, nem na parte experimental. Esse é um aspecto importante a ser analisado, uma vez que os braços NPC dependem dessa igualdade entre as tensões $v_{c,sup}$ e $v_{c,inf}$ para que os níveis de tensão sejam gerados corretamente.

Na Figura 66, a sobreposição entre v_{s1}^* e o valor médio de v_{s1} calculado a cada período do PWM ($v_{s1,med}$) indica a correta operação do PWM.

A pequena diferença entre as fases de e_{g1} e de i_{s1} é apresentada na Figura 67, indicando um fator de potência não unitário, mas ainda relativamente próximo da unidade. A seguir é mostrada uma análise quantitativa do fator de potência para as topologias propostas.

O sincronismo entre i_{s1} e $v_{s1,med}$, necessário para o correto funcionamento do PWM, é mostrado na Figura 68. Qualquer diferença de fase entre i_{s1} e $v_{s1,med}$ nos conversores com diodos em seus braços implicará na distorção da corrente e da tensão v_{s1} .

Apenas corrente e tensão estão plotadas na Figura 69 e na Figura 70, respectivamente. É observado o mesmo número de níveis de v_{s1} em relação à topologia base deste grupo, e distorções em i_{s1} não são perceptíveis.

Também foram realizadas análises quantitativas de distorção harmônica, e de fator de potência. Em relação a distorção harmônica, o THD e WTHD calculados foram 1,8172% e 0,2993%, respectivamente. O fator de potência calculado foi 0,9592.

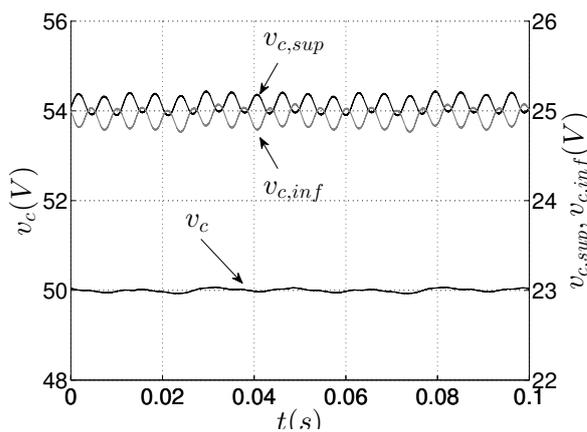


Figura 65 – Topologia 3L-2Ld: tensões no barramento CC.

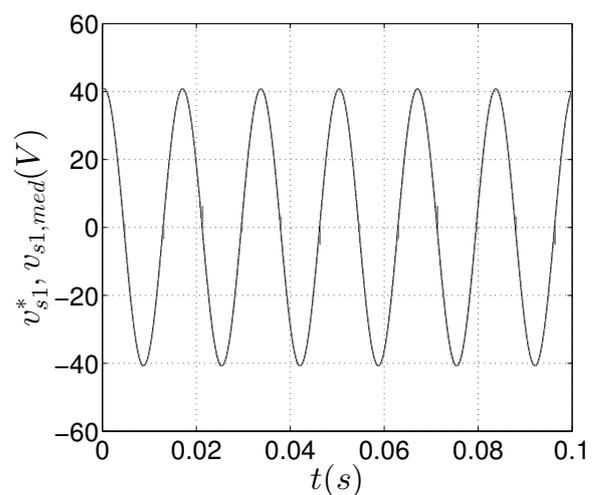


Figura 66 – Topologia 3L-2Ld: v_{s1}^* e $v_{s1,med}$.

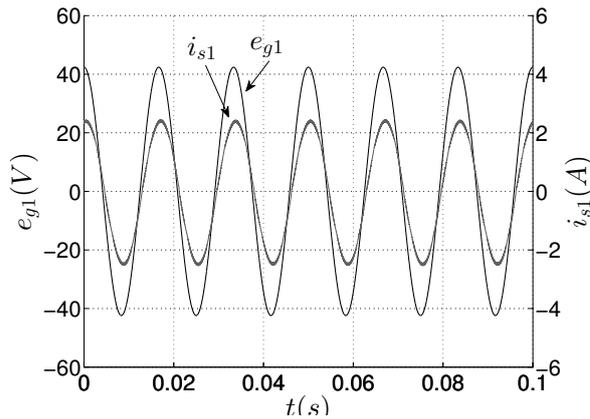


Figura 67 – Topologia 3L-2Ld: e_{g1} e i_{s1} .

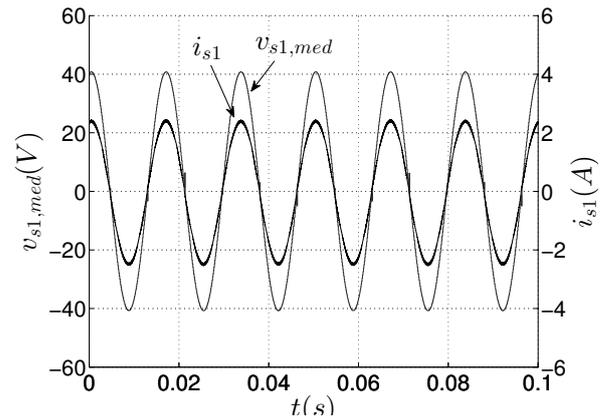


Figura 68 – Topologia 3L-2Ld: $v_{s1,med}$ e i_{s1} .

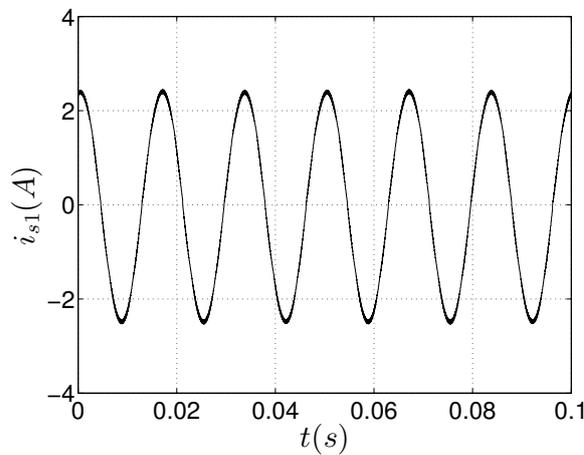


Figura 69 – Topologia 3L-2Ld: i_{s1} .

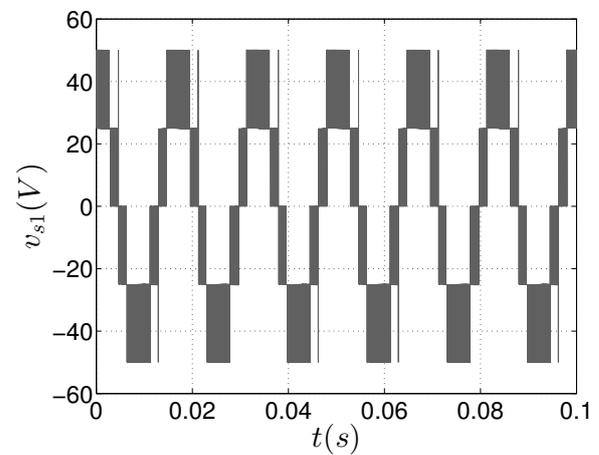


Figura 70 – Topologia 3L-2Ld: v_{s1} .

4.2.5 Resultados experimentais

Os parâmetros utilizados na montagem experimental são os mesmos utilizados nas simulações (confira a Tabela 21).

Os resultados obtidos encontram-se na Figura 72. Na Figura 71(a) é mostrado o sistema operando em regime permanente com uma carga resistiva de 25 W (100 Ω) conectada aos terminais do barramento CC. É possível observar o sincronismo entre corrente e tensão no conversor, necessário para o correto funcionamento do mesmo. Não são constatadas visualmente distorções devidas ao uso de diodos, mas decorrentes do indutor utilizado. Caso fossem consequência da presença dos diodos, as distorções ocorreriam na passagem por zero.

Foi adicionada uma carga de 125 W ao barramento, totalizando os 150 W nominais do conversor. Essa carga de 125 W consistiu em um resistor de 20 Ω . O instante em que ocorre a conexão dessa carga foi registrado e encontra-se na Figura 71(b). É possível observar o transitório consequente, que consistiu em um afundamento na tensão do bar-

ramento, durando aproximadamente 300 ms e que foi corrigido pela atuação do controle de tensão do barramento. Simultaneamente, ocorreu o aumento da amplitude da corrente no conversor, devido ao aumento da potência demandada pelo mesmo.

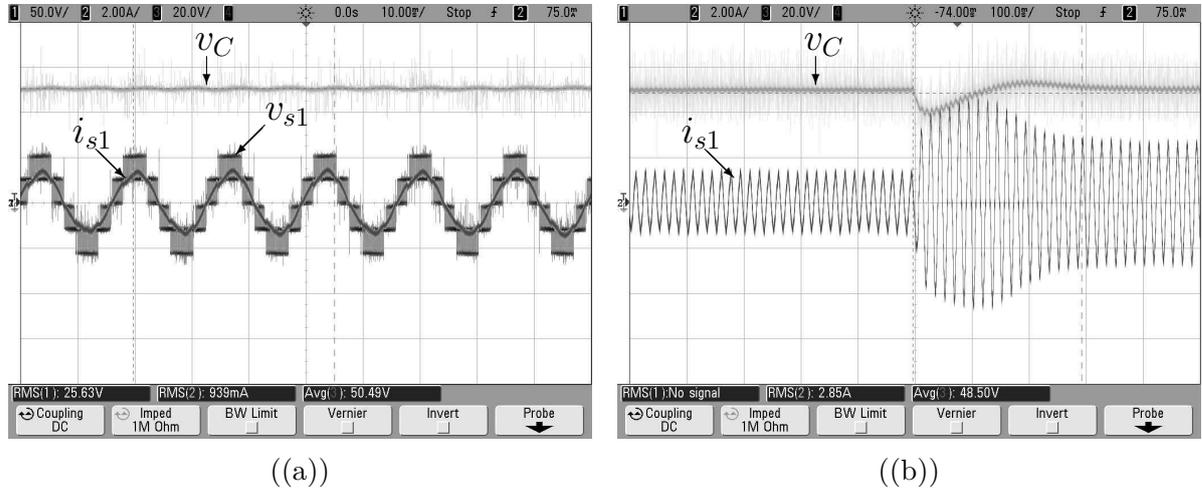


Figura 72 – Tensão no barramento CC (v_C), e corrente (i_{s1}) e tensão (v_{s1}) na fase 1 (a); e o transitório em v_C e i_{s1} devido à variação da carga conectada ao barramento.

4.3 Configuração 3Ld-2L

A seguir serão analisados o modelo dinâmico e a técnica PWM empregada relativos à segunda topologia, 3Ld-2L, decorrente da substituição por diodos de duas chaves de cada braço NPC de dois níveis.

O diagrama da topologia 3Ld-2L é ilustrado na Figura 73.

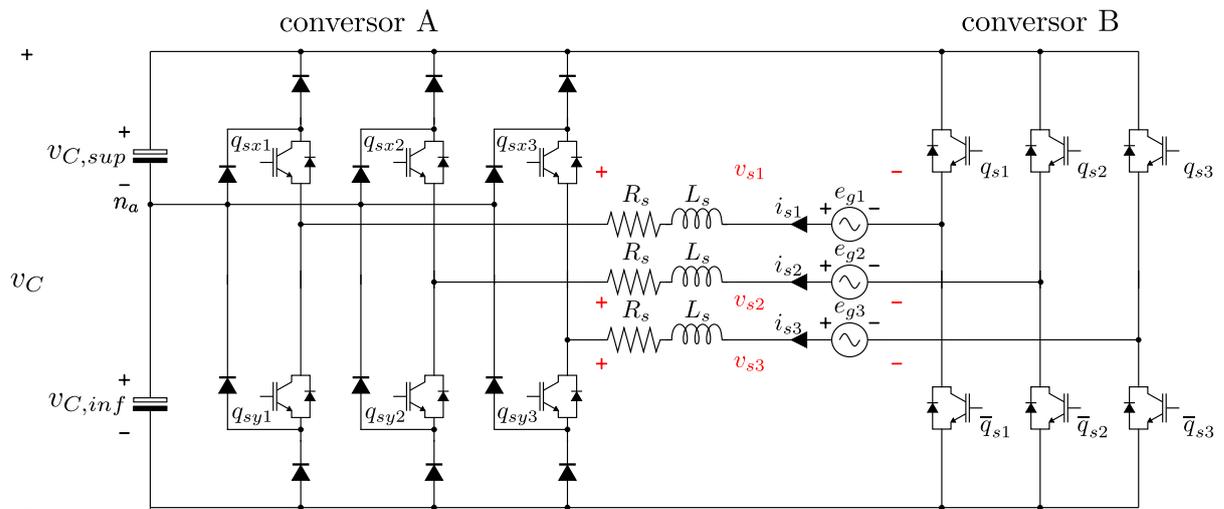


Figura 73 – Topologia 3Ld-2L.

4.3.1 Modelo Dinâmico

O modelo dinâmico é o mesmo do conversor base, dado pela Equação 4.1.

4.3.2 Técnica PWM

Análise similar ao que foi exposto na seção 4.2 será mostrada a seguir. A partir de uma inspeção sobre a corrente em uma fase do circuito, a Tabela 25 pode ser obtida. Observam-se que as chaves q_{sx} e q_{sy} comutam independentemente, e que em cada nível de tensão apenas o estado de uma única chave é definido, não importando o estado de condução da outra, e sendo atribuído a esta o estado X, que indica que a chave poder assumir qualquer nível lógico.

As possíveis tensões de polo resultantes geradas pelo conversor são então obtidas, e mostradas na Tabela 26.

Tabela 25 – Estados de condução e os respectivos níveis de tensão para o braço NPC (esquerda) e de 2 níveis (direita).

	q_{sx}	q_{sy}	Tensão de polo		q_s	Tensão de polo
$i_s \geq 0$	X	0	0.5E		1	0.5E
	X	1	0		0	-0.5E
$i_s < 0$	1	X	0			
	0	X	-0.5E			

Tabela 26 – Níveis de tensão de polo possíveis resultantes.

	q_{sx}	q_{sy}	q_s	v_s
$i_s \geq 0$	X	0	0	E
	X	1	0	0.5E
	X	0	1	0
$i_s < 0$	0	X	0	0
	1	X	1	-0.5E
	0	X	1	-E

Foi atribuído zero a todos os estados X, e as tensões de polo também podem ser dispostas em uma reta, conforme ilustrado na Figura 74.

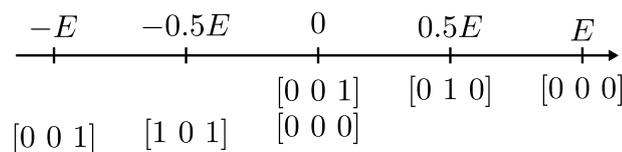


Figura 74 – Níveis de tensão de polo e respectivos estados de chaves.

O cálculo de τ segue o mesmo procedimento descrito na seção 4.1, e todos os valores calculados com as respectivas seqüências de vetores são mostrados na Tabela 27.

Tabela 27 – Níveis de tensão de polo resultantes.

Faixa de tensão	Vetores $[q_{sx} \ q_{sy} \ q_s]$	$[\tau_{sx} \ \tau_{sy} \ \tau_s]$
E; 0.5E	$[0 \ 0 \ 0] \rightarrow [0 \ 1 \ 0]$	$[0 \ 2(v_s^*/E - 0.5) \ 0]$
0; 0.5E	$[0 \ 0 \ 1] \rightarrow [0 \ 1 \ 0]$	$[0 \ 2(0.5 - v_s^*/E) \ 2(0.5 - v_s^*/E)]$
0;-0.5E	$[1 \ 0 \ 1] \rightarrow [0 \ 0 \ 0]$	$[-2(v_s^*/E) \ 1 \ -2(v_s^*/E)]$
-E;-0.5E	$[1 \ 0 \ 1] \rightarrow [0 \ 0 \ 1]$	$[2(v_s^*/E + 1.0) \ 1 \ 1]$

É importante destacar que, ao contrário do padrão adotado neste trabalho, o valor de τ_{sy} é o instante em que a chave q_{sy} é ativada, ou seja $0 \rightarrow 1$. Isso é devido às chaves q_{sy} e q_s trocarem de estado na transição entre os vetores quando v_s^* encontra-se entre 0 e $0.5E$ (segundo caso da Tabela 27).

4.3.3 Estratégia de controle

O mesmo sistema de controle descrito na Figura 56 para o conversor base foi adotado para esta topologia.

4.3.4 Resultados de simulação

Os parâmetros utilizados para simulação são os mesmos para a topologia base deste grupo, e estão listados na Tabela 21.

Assim como nos casos anteriores, embora não controladas individualmente, as tensões $v_{c,sup}$ e $v_{c,inf}$ apresentam discrepâncias irrelevantes ao funcionamento adequado do conversor, conforme ilustrado na Figura 75. Constata-se o controle bem sucedido de v_c em seu valor de referência (50 V).

Na Figura 76, a sobreposição entre v_{s1}^* e $v_{s1,med}$ indica a correta operação do PWM.

A pequena diferença entre as fases de e_{g1} e de i_{s1} é apresentada na Figura 77, indicando um fator de potência não unitário, mas ainda relativamente próximo da unidade.

O sincronismo entre i_{s1} e $v_{s1,med}$, necessário para o correto funcionamento do PWM, é mostrado na Figura 78. Qualquer diferença de fase entre i_{s1} e $v_{s1,med}$ nos conversores com diodos em seus braços implicará na distorção da corrente e da tensão v_{s1} .

Apenas corrente e tensão estão plotadas na Figura 79 e na Figura 80, respectivamente. É observado o mesmo número de níveis de v_{s1} em relação à topologia base deste grupo, e distorções em i_{s1} não são perceptíveis.

O fator de potência obtido foi de 0,9857. Em relação à distorção harmônica, o THD e WTHD calculados foram 2,4505% 0,5623%, respectivamente.

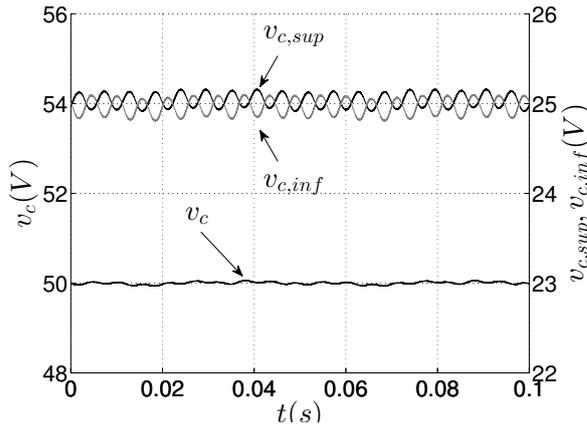


Figura 75 – Topologia 3Ld-2L: tensões no barramento CC.

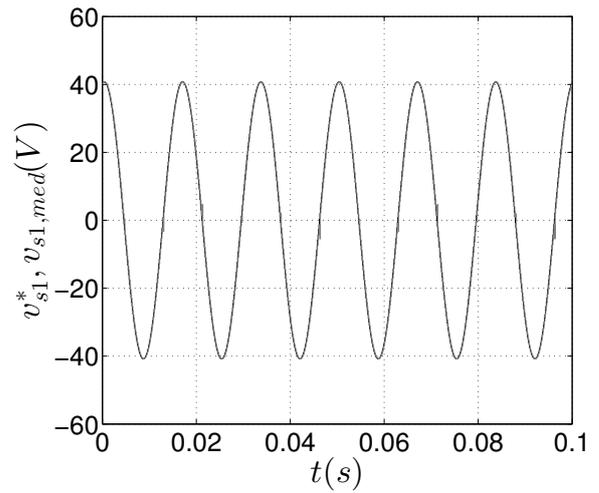


Figura 76 – Topologia 3Ld-2L: v_{s1}^* e $v_{s1,med}$.

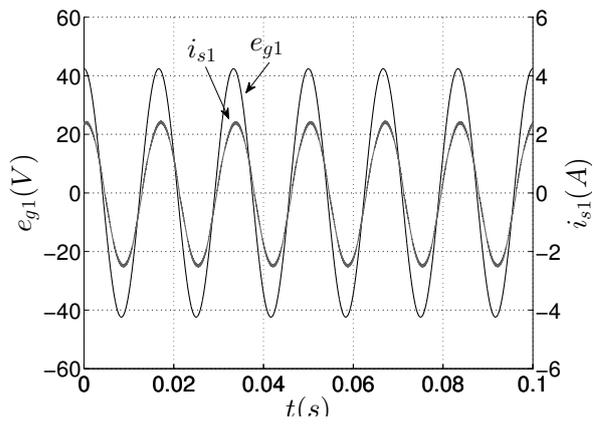


Figura 77 – Topologia 3Ld-2L: e_{g1} e i_{s1} .

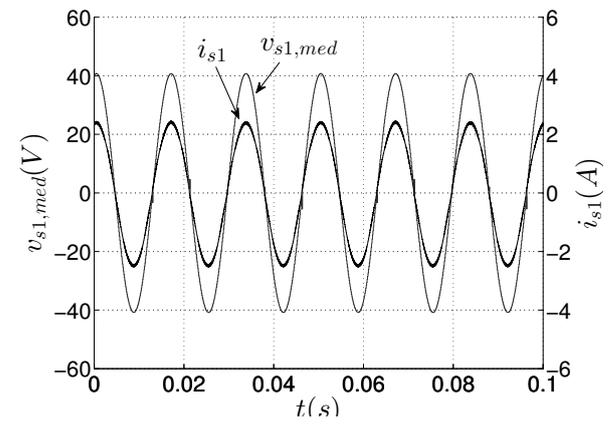


Figura 78 – Topologia 3Ld-2L: $v_{s1,med}$ e i_{s1} .

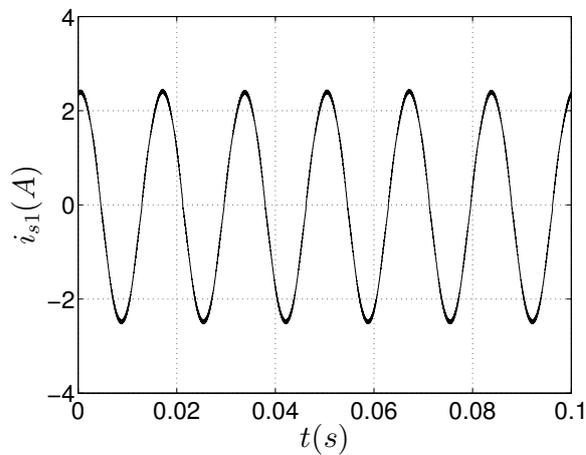


Figura 79 – Topologia 3Ld-2L: i_{s1} .

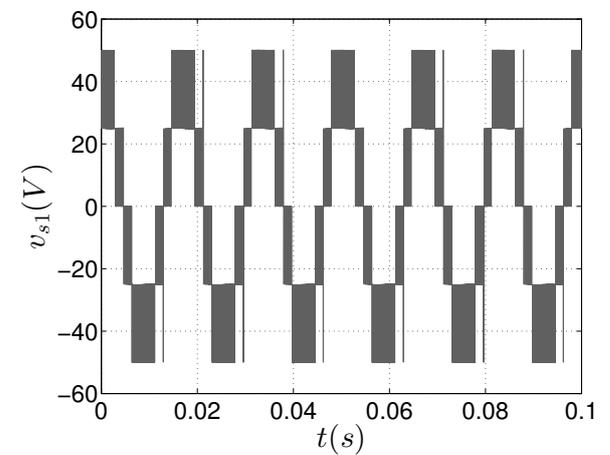


Figura 80 – Topologia 3Ld-2L: v_{s1} .

4.4 Configuração 3Ld-3Ld

A seguir serão estudados o modelo dinâmico e a técnica PWM empregada relativos à topologia 3Ld-3Ld, que consiste no uso de apenas braços NPC de três níveis, cada um com duas chaves substituídas por diodos.

O diagrama da topologia 3Ld-3Ld é ilustrado na Figura 81.

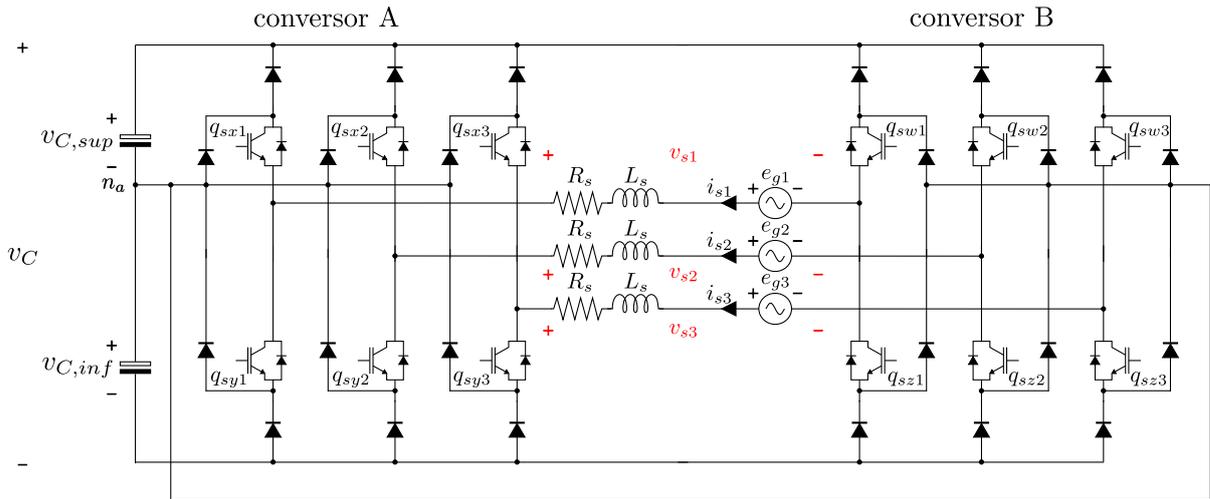


Figura 81 – Topologia 3Ld-3Ld.

4.4.1 Modelo Dinâmico

O modelo dinâmico é o mesmo do conversor base, dado pela Equação 4.1.

4.4.2 Técnica PWM

Os procedimentos seguidos nesta seção são similares ao descrito na seção 4.1. Dessa forma, inicialmente é realizado o levantamento de todos os níveis que podem ser gerados em cada lado do conversor, de acordo com o sentido da corrente no conversor. Os valores obtidos encontram-se na Tabela 28.

Tabela 28 – Estados de condução e os respectivos níveis de tensão para os braços NPC.

	q_{sx}	q_{sy}	Tensão de polo
$i_s \geq 0$	X	0	0.5E
	X	1	0
$i_s < 0$	1	X	0
	0	X	-0.5E

	q_{sw}	q_{sz}	Tensão de polo
$i_s < 0$	X	0	0.5E
	X	1	0
$i_s \geq 0$	1	X	0
	0	X	-0.5E

É importante destacar que no caso em que cada lado do conversor está conectado a um barramento CC de tensão diferente, ainda é possível que sejam gerados níveis de tensão nula. A maior quantidade de níveis uniformemente distribuídos é obtida quando a tensão

dos braços do lado direito do conversor (conversor B) é metade da tensão dos braços do lado esquerdo (conversor A), sendo gerados sete níveis de tensão por fase. Entretanto, não é possível empregar técnicas tradicionais de controle para os dois barramentos, uma vez que o fluxo de potência é atrelado ao sentido da corrente do conversor devido à presença dos diodos.

As tensões de polo resultantes encontram-se na Tabela 29, e são ilustrados na Figura 82.

Tabela 29 – Níveis de tensão de polo possíveis resultantes.

	q_{sx}	q_{sy}	q_{sw}	q_{sz}	v_s
$i_s \geq 0$	X	0	0	X	E
	X	1	0	X	0.5E
	X	0	1	X	0.5E
	X	1	1	X	0
$i_s < 0$	1	X	X	1	0
	1	X	X	0	-0.5E
	0	X	X	1	-0.5E
	0	X	X	0	-E

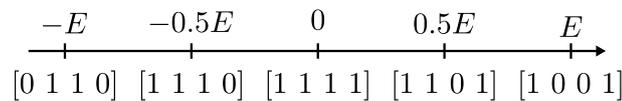


Figura 82 – Níveis de tensão de polo e respectivos estados de chaves.

O procedimento de cálculo de τ também é análogo ao procedimento descrito na seção 4.1. As seqüências dos vetores adotadas e os respectivos valores de τ estão dispostos na Tabela 30.

Tabela 30 – Níveis de tensão de polo possíveis resultantes.

Faixa de tensão	Vetores $[q_{sx} \ q_{sy} \ q_{sw} \ q_{sz}]$	$[\tau_{sx} \ \tau_{sy} \ \tau_{sw} \ \tau_{sz}]$
E; 0.5E	$[1 \ 1 \ 0 \ 1] \rightarrow [1 \ 0 \ 0 \ 1]$	$[0 \ -2(v_s^*/E - 1.0) \ 0 \ 0]$
0; 0.5E	$[1 \ 1 \ 1 \ 1] \rightarrow [1 \ 1 \ 0 \ 1]$	$[0 \ 1 \ -2(v_s^*/E - 0.5) \ 0]$
0;-0.5E	$[1 \ 1 \ 1 \ 0] \rightarrow [1 \ 1 \ 1 \ 1]$	$[0 \ 1 \ 1 \ -2(v_s^*/E)]$
-E;-0.5E	$[0 \ 1 \ 1 \ 0] \rightarrow [1 \ 1 \ 1 \ 0]$	$[-2(v_s^*/E + 0.5) \ 1 \ 1 \ 1]$

É importante destacar que o sentido adotado para as chaves q_{sx} e q_{sz} , ao contrário dos demais, é $0 \rightarrow 1$.

4.4.3 Estratégia de controle

O mesmo sistema de controle descrito na Figura 56 para o conversor base foi adotado para esta topologia.

4.4.4 Resultados de simulação

Os parâmetros utilizados para simulação são os mesmos para a topologia base deste grupo, e estão listados na Tabela 21.

Assim como nos casos anteriores deste grupo, embora não controladas individualmente, as tensões $v_{c,sup}$ e $v_{c,inf}$ apresentam discrepâncias irrelevantes ao funcionamento adequado do conversor, conforme ilustrado na Figura 83. Constata-se o controle bem sucedido de v_c em seu valor de referência (50 V).

Na Figura 84, a sobreposição entre v_{s1}^* e $v_{s1,med}$ indica a correta operação do PWM.

A pequena diferença entre as fases de e_{g1} e de i_{s1} é apresentada na Figura 85, indicando um fator de potência não unitário, mas ainda relativamente próximo da unidade.

O sincronismo entre i_{s1} e $v_{s1,med}$, necessário para o correto funcionamento do PWM, é mostrado na Figura 86. Qualquer diferença de fase entre i_{s1} e $v_{s1,med}$ nos conversores com diodos em seus braços implicará na distorção da corrente e da tensão v_{s1} .

Apenas corrente e tensão são mostradas na Figura 87 e na Figura 88, respectivamente. É observado o mesmo número de níveis de v_{s1} em relação à topologia base deste grupo, e distorções em i_{s1} não são perceptíveis.

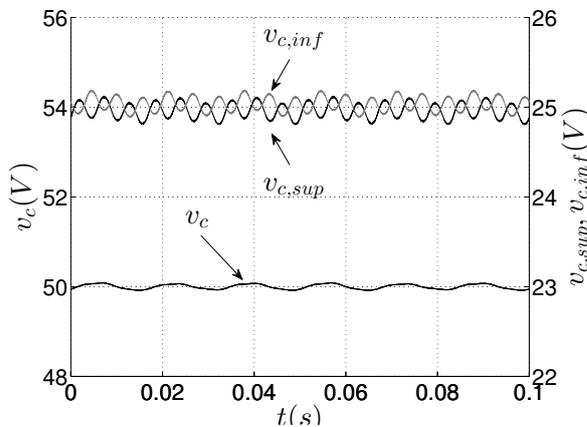


Figura 83 – Topologia 3Ld-3Ld: tensões no barramento CC.

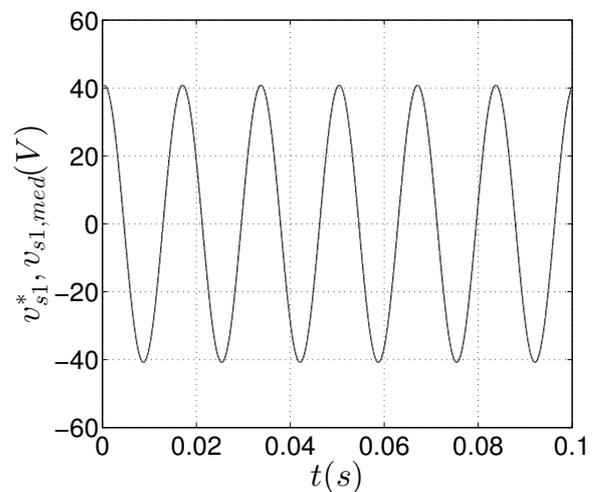


Figura 84 – Topologia 3Ld-3Ld: $v_{s1,ref}$ e $v_{s1,med}$.

Assim como nos casos anteriores, foi realizada uma avaliação quantitativa de fator de potência, e da distorção harmônica. Foi obtido 0,9852 de fator de potência. O THD e WTHD calculados foram 1,6206% e 0,2643%, respectivamente.

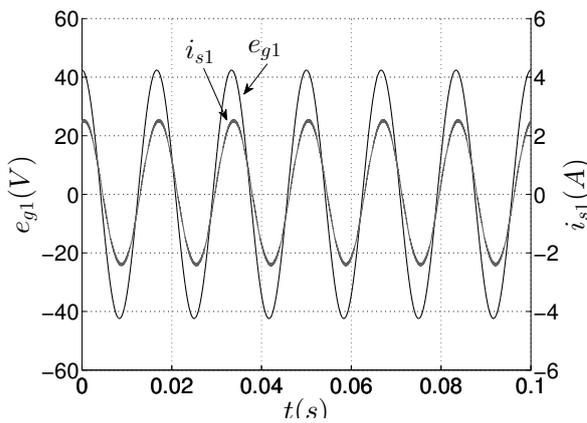


Figura 85 – Topologia 3Ld-3Ld: e_{g1} e i_{s1} .

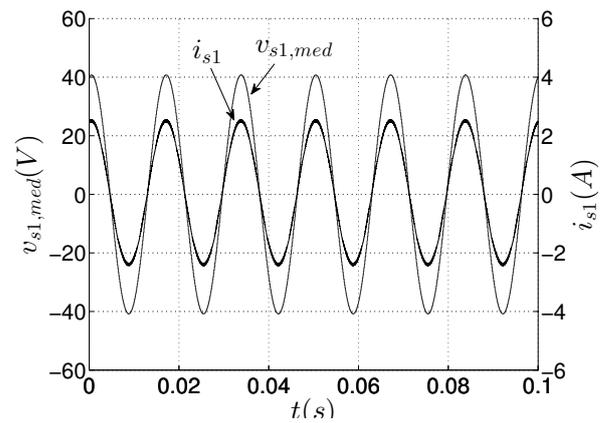


Figura 86 – Topologia 3Ld-3Ld: $v_{s1,med}$ e i_{s1} .

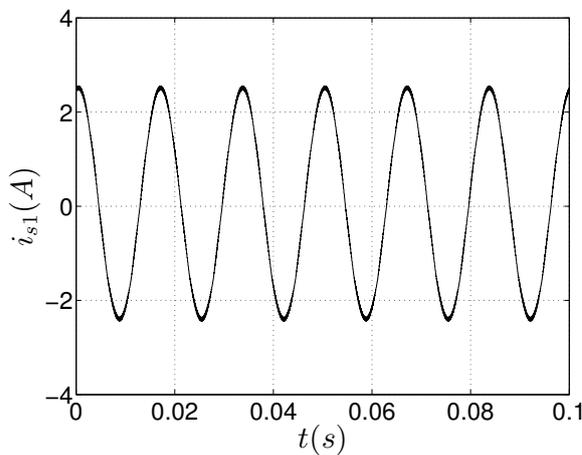


Figura 87 – Topologia 3Ld-3Ld: i_{s1} .

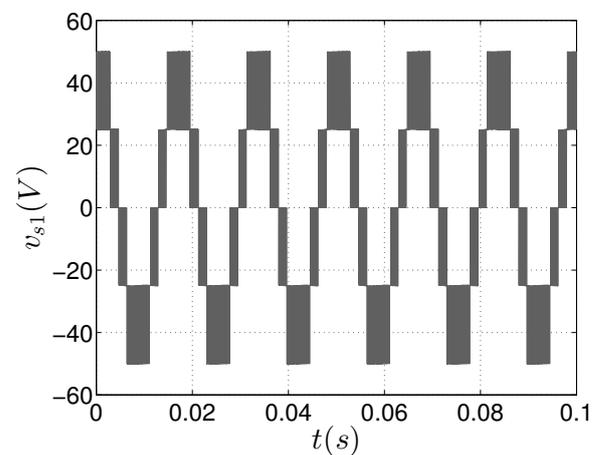


Figura 88 – Topologia 3Ld-3Ld: v_{s1} .

4.5 Conclusões

Foram abordadas as técnicas PWM empregadas em todos os sistemas trifásicos estudados neste capítulo. Foi utilizada a mesma técnica tradicional de controle em todas as configurações, e, ao contrário das topologias do Capítulo 3, o controle da tensão do barramento foi realizado.

Dentre as topologias em que diodos são empregados, apenas a topologia 3Ld-3Ld permite que os conversores A e B possuam tensões de barramento distintas, uma vez que o nível de tensão nula é obtido independentemente da relação entre tensões dos barramentos.

Não foi possível obter resultados experimentais referentes às topologias 3Ld-2L e 3Ld-3Ld, devido à limitações da bancada utilizada, uma vez que estes conversores necessitam de modificações nos circuitos de comando as chaves dos braços NPC.

O pior fator de potência calculado foi para o conversor 3L-2Ld, enquanto que 3Ld-

2L e 3Ld-3Ld apresentaram valores relativamente próximos à unidade, conforme mostrado na Tabela 31.

Tabela 31 – Fator de potência.

Topologia	Fator de potência
base	0.9996
3L-2Ld	0.9592
3Ld-2L	0.9857
3Ld-3Ld	0.9852

As distorções harmônicas (THD e WTHD) das topologias 3L-2Ld e 3Ld-2L foram maiores que os obtidos para a topologia base, e 3Ld-2L possuiu o pior desempenho. Entretanto, a configuração 3Ld-3Ld foi a que apresentou praticamente a mesma distorção harmônica da topologia base, tanto em relação ao THD quanto ao WTHD.

Tabela 32 – THD de i_{s1} e WTHD de v_{s1} .

Topologia	THD (%)	WTHD (%)
base	1,6162	0,2658
3L-2Ld	1,8172	0,2993
3Ld-2L	2,4505	0,5623
3Ld-3Ld	1,6206	0,2643

Para melhor caracterização e comparação entre as topologias do grupo trifásico, é necessária a análise das perdas nos dispositivos semicondutores, conforme realizado para o grupo hexafásico.

Por fim, é importante ressaltar que, devido ao sincronismo entre tensão e corrente, há apenas troca de potência ativa entre o conversor e a máquina. Portanto, o uso de diodos permite apenas o uso da máquina síncrona de ímã permanente nesses sistemas de conversão.

5 Conclusões e trabalhos futuros

Em relação à topologia tradicional de acionamento de máquinas de seis fases, a topologia base do grupo hexafásico apresentou maiores perdas para todos os ângulos α testados. Isso pode ser justificado pelo maior número de chaves (18 no total) em relação à configuração convencional, que possui 12 chaves no total. Apesar do aumento de 50% do número de chaves, as perdas sofreram aumento entre 9,8% e 16,8%, dependendo do ângulo α .

Além disso, o conversor proposto no Capítulo 2 consegue fornecer 1 p.u. de tensão a partir de 1 p.u. de tensão de barramento. Essa é uma vantagem sobre a topologia convencional (que precisa de 1,73 p.u. no barramento para fornecer 1 p.u. de tensão). Operando com menores níveis de tensão de barramento, as perdas de transmissão são consequentemente menores. Outro resultado favorável à topologia proposta é no contexto das distorções harmônicas: para os ângulos α analisados (0° , 30° e 60°), foram obtidos menores índices de THD e WTHD em relação à topologia tradicional para os casos de 0° e 30° . Isso permite a redução da frequência de chaveamento, reduzindo as perdas nos semicondutores.

Analisando os resultados obtidos para as topologias CCD e DDC, o primeiro apresentou aumento da distorção harmônica em relação à topologia base, sendo de 19,03% no WTHD e de 12,10% no THD. Também ocorreu aumento da distorção para a topologia DDC em relação ao conversor base, mas em menor grau: 8,36% no WTHD e 3,22% no THD.

Entretanto, as perdas totais nos dispositivos semicondutores foram menores: houve redução de 7,8% e 19,6% para os conversores CCD e DDC, respectivamente.

No tocante ao conjunto de topologias trifásicas estudadas, verificou-se que apesar de não ser possível se obter fator de potência unitário, para todas as topologias com diodo, o fator de potência foi maior que 0,96, sendo considerado aceitável.

Em relação à configuração base dos sistemas trifásicos, a topologia 3L-2Ld apresentou aumento da distorção (16,60% no WTHD e 12,44% no THD), mas o pior caso foi o do conversor 3Ld-2L, em que o aumento de WTHD foi de 111% e o THD piorou 51,62%. Entretanto, o conversor 3Ld-3Ld apresentou distorção muito próxima da topologia base, com um pequeno aumento de 0,27% no THD e redução de 0,56% no WTHD.

Para melhor caracterização e comparação entre as topologias do grupo trifásico, é necessária a análise das perdas nos dispositivos semicondutores, conforme realizado para o grupo hexafásico.

É importante salientar que o uso de diodos nas topologias propostas implicou no sincronismo entre tensão e corrente nos conversores, havendo então apenas a troca de potência ativa entre o retificador e a máquina. Isso permite o uso desses conversores apenas com máquinas do tipo síncronas de ímã permanente.

Por fim, a substituição de chaves comandadas por diodos tem como consequência o menor custo do retificador, uma vez que os diodos dispensam o uso de *drivers* de acionamento e custam menos que braços de chaves de mesma potência. Isso leva à simplificação da estrutura do conversor. Além disso, o uso de diodos reduz os riscos de curto-circuito no barramento CC.

5.1 Trabalhos futuros

É proposto como trabalho futuro a obtenção de resultados experimentais relativos às topologias 3Ld-2L e 3Ld-3Ld, cujos experimentos não foram realizados devido a limitações na bancada utilizada.

Para melhor caracterização e comparação entre as topologias do grupo trifásico, resta a análise das perdas nos dispositivos semicondutores.

Além disso, é interessante o estudo da topologia 3Ld-3Ld com tensões diferentes nos barramentos dos conversores A e B, uma vez que esta configuração pode gerar sete níveis por fase.

Referências

- 1 XU, Z. et al. Unified control for the permanent magnet generator and rectifier system. In: *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*. [S.l.: s.n.], 2011. p. 1888–1895. ISSN 1048-2334. Citado na página 1.
- 2 HANSEN, L. et al. Generators and power electronics technology for wind turbines. In: *Industrial Electronics Society, 2001. IECON '01. The 27th Annual Conference of the IEEE*. [S.l.: s.n.], 2001. v. 3, p. 2000–2005 vol.3. Citado na página 2.
- 3 MELICIO, R.; MENDES, V.; CATALAO, J. Two-level and multilevel converters for wind energy systems: A comparative study. In: *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th*. [S.l.: s.n.], 2008. p. 1682–1687. Citado na página 2.
- 4 BOUHALI, O. et al. A five-level diode clamped inverter with self-stabilization of the dc-link voltage for grid connection of distributed generators. In: *Industrial Electronics, 2004 IEEE International Symposium on*. [S.l.: s.n.], 2004. v. 2, p. 947–952 vol. 2. Citado na página 2.
- 5 VILLATE, J. et al. Experimental validation of multilevel converters for variable speed wind turbines. In: *Power Electronics and Applications, 2005 European Conference on*. [S.l.: s.n.], 2005. p. 8 pp.–P.8. Citado na página 2.
- 6 HWANG, J.-C.; CHEN, M.-H.; YEH, S.-N. Application of three-level converters to wind power systems with permanent-magnet synchronous generators. In: *Industrial Electronics Society, 2007. IECON 2007. 33rd Annual Conference of the IEEE*. [S.l.: s.n.], 2007. p. 1615–1620. ISSN 1553-572X. Citado na página 2.
- 7 XU, H.; LI, J. Fpga based multiplex pwm generator for multilevel converters applied wind power generator. In: *Power and Energy Engineering Conference, 2009. APPEEC 2009. Asia-Pacific*. [S.l.: s.n.], 2009. p. 1–4. Citado na página 2.
- 8 KARPAGAM, J.; MAYURAPPRIYAN, P.; JEROME, J. Application of matrix converter in wind energy conversion system employing synchronous generator. In: *Information and Communication Technology in Electrical Sciences (ICTES 2007), 2007. ICTES. IET-UK International Conference on*. [S.l.: s.n.], 2007. p. 270–276. ISSN 0537-9989. Citado na página 2.
- 9 GHEDAMSI, K.; AOUZELLAG, D.; BERKOUK, E. Application of matrix converter for variable speed wind turbine driving a doubly fed induction generator. In: *Power Electronics, Electrical Drives, Automation and Motion, 2006. SPEEDAM 2006. International Symposium on*. [S.l.: s.n.], 2006. p. 1201–1205. Citado na página 2.
- 10 ZHANG, L.; WATTHANASARN, C.; SHEPHERD, W. Application of a matrix converter for the power control of a variable-speed wind-turbine driving a doubly-fed induction generator. In: *Industrial Electronics, Control and Instrumentation, 1997. IECON 97. 23rd International Conference on*. [S.l.: s.n.], 1997. v. 2, p. 906–911 vol.2. Citado na página 2.

- 11 BRAGA, H. A. C.; BARBI, I. Conversores estáticos multiníveis - uma revisão. In: . [S.l.: s.n.], 2000. Citado na página 2.
- 12 RODRIGUEZ, J. et al. Multilevel converters: An enabling technology for high-power applications. *Proceedings of the IEEE*, v. 97, n. 11, p. 1786–1817, Nov 2009. ISSN 0018-9219. Citado na página 2.
- 13 RODRIGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. *Industrial Electronics, IEEE Transactions on*, v. 49, n. 4, p. 724–738, Aug 2002. ISSN 0278-0046. Citado 2 vezes nas páginas 2 e 3.
- 14 TEIXEIRA, C.; MCGRATH, B.; HOLMES, D. Topologically reduced multilevel converters using complementary unidirectional phase-legs. In: *Industrial Electronics (ISIE), 2012 IEEE International Symposium on*. [S.l.: s.n.], 2012. p. 2007–2012. ISSN 2163-5137. Citado na página 2.
- 15 TEIXEIRA, C.; MCGRATH, B.; HOLMES, D. Closed-loop current control of multilevel converters formed by parallel complementary unidirectional phase-legs. In: *Energy Conversion Congress and Exposition (ECCE), 2013 IEEE*. [S.l.: s.n.], 2013. p. 978–985. Citado na página 2.
- 16 Baker Richard H. e Bannister Lawrence H. *Electric Power Converter*. 02 1975. US 3867643 A. Disponível em: <https://www.lens.org/lens/patent/US_3867643_A>. Citado na página 2.
- 17 MEYNARD, T.; FOCH, H. Multi-level choppers for high voltage applications. In: *European Power Electronics Journal*. [S.l.: s.n.], 1992. p. 45–50. Citado na página 2.
- 18 MARCHESONI, M.; MAZZUCHELLI, M.; TENCONI, S. A non conventional power converter for plasma stabilization. In: *Power Electronics Specialists Conference, 1988. PESC '88 Record., 19th Annual IEEE*. [S.l.: s.n.], 1988. p. 122–129 vol.1. Citado na página 2.
- 19 NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. *Industry Applications, IEEE Transactions on*, IA-17, n. 5, p. 518–523, Sept 1981. ISSN 0093-9994. Citado na página 2.
- 20 KOURO, S. et al. Recent advances and industrial applications of multilevel converters. *Industrial Electronics, IEEE Transactions on*, v. 57, n. 8, p. 2553–2580, Aug 2010. ISSN 0278-0046. Citado na página 2.
- 21 SINGH, B. et al. A review of three-phase improved power quality ac-dc converters. *Industrial Electronics, IEEE Transactions on*, v. 51, n. 3, p. 641–660, June 2004. ISSN 0278-0046. Citado na página 2.
- 22 FIGUEIREDO, J.; TOFOLI, F.; SILVA, B. A review of single-phase pfc topologies based on the boost converter. In: *Industry Applications (INDUSCON), 2010 9th IEEE/IAS International Conference on*. [S.l.: s.n.], 2010. p. 1–6. Citado na página 2.
- 23 SINGH, B. et al. A review of single-phase improved power quality ac-dc converters. *Industrial Electronics, IEEE Transactions on*, v. 50, n. 5, p. 962–981, Oct 2003. ISSN 0278-0046. Citado na página 2.

- 24 HELDWEIN, M.; MUSSA, S.; BARBI, I. Three-phase multilevel pwm rectifiers based on conventional bidirectional converters. *Power Electronics, IEEE Transactions on*, v. 25, n. 3, p. 545–549, March 2010. ISSN 0885-8993. Citado na página 2.
- 25 LIN, B.; WEI, T. Unidirectional three-phase rectifier with high power factor. *Electric Power Applications, IEE Proceedings -*, v. 151, n. 2, p. 215–222, Mar 2004. ISSN 1350-2352. Citado na página 2.
- 26 LIN, B.-R.; YANG, T.-Y. Three-phase high power factor ac/dc converter. *Electric Power Applications, IEE Proceedings -*, v. 152, n. 3, p. 485–493, May 2005. ISSN 1350-2352. Citado 2 vezes nas páginas 2 e 3.
- 27 SOUSA, G. de; HELDWEIN, M. Three-phase unidirectional modular multilevel converter. In: *Power Electronics and Applications (EPE), 2013 15th European Conference on*. [S.l.: s.n.], 2013. p. 1–10. Citado na página 3.
- 28 SILVA, I. da et al. Unidirectional rectifier based on hybrid modular multilevel cascade converter x2014; double-star chopper-cells. In: *Power Electronics Conference (COBEP), 2013 Brazilian*. [S.l.: s.n.], 2013. p. 141–146. ISSN 2175-8603. Citado na página 3.
- 29 ALAHUHTALA, J.; TUUSA, H. Experimental results of a three-level four-wire unidirectional ac-dc-ac converter. In: *Power Electronics Conference (IPEC), 2010 International*. [S.l.: s.n.], 2010. p. 3080–3086. Citado na página 3.
- 30 ALAHUHTALA, J.; TUUSA, H. Space vector modulated and vector controlled three-level four-wire unidirectional ac-dc-ac converter. In: *Power and Energy Conference, 2008. PECon 2008. IEEE 2nd International*. [S.l.: s.n.], 2008. p. 781–786. Citado na página 3.
- 31 FRANQUELO, L. et al. The age of multilevel converters arrives. *Industrial Electronics Magazine, IEEE*, v. 2, n. 2, p. 28–39, June 2008. ISSN 1932-4529. Citado na página 3.
- 32 SMEDLEY, K.; CUK, S. One-cycle control of switching converters. *Power Electronics, IEEE Transactions on*, v. 10, n. 6, p. 625–633, Nov 1995. ISSN 0885-8993. Citado na página 3.
- 33 BORGONOVO, D. et al. A self-controlled power factor correction single-phase boost pre-regulator. In: *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th*. [S.l.: s.n.], 2005. p. 2351–2357. Citado na página 3.
- 34 KWON, B.-H. A power-factor controller for single-phase pwm rectifiers. *Industrial Electronics, IEEE Transactions on*, v. 46, n. 5, p. 1035–1037, Oct 1999. ISSN 0278-0046. Citado na página 3.
- 35 ITOH, R.; ISHIZAKA, K. Single-phase sinusoidal convertor using mosfets. *Electric Power Applications, IEE Proceedings B*, v. 136, n. 5, p. 237–242, Sep 1989. ISSN 0143-7038. Citado na página 3.
- 36 MARTINEZ, R.; ENJETI, P. A high-performance single-phase rectifier with input power factor correction. *Power Electronics, IEEE Transactions on*, v. 11, n. 2, p. 311–317, Mar 1996. ISSN 0885-8993. Citado na página 3.

- 37 ALVES, R.; BARBI, I. Analysis and implementation of a hybrid high-power-factor three-phase unidirectional rectifier. *Power Electronics, IEEE Transactions on*, v. 24, n. 3, p. 632–640, March 2009. ISSN 0885-8993. Citado na página 3.
- 38 SOEIRO, T. et al. High efficiency three-phase unidirectional bucktype pfc rectifier concepts. In: *Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE*. [S.l.: s.n.], 2013. p. 7763–7768. ISSN 1553-572X. Citado na página 3.
- 39 OLIVEIRA, D. et al. A three-phase high-frequency semicontrolled rectifier for pm wecs. *Power Electronics, IEEE Transactions on*, v. 25, n. 3, p. 677–685, March 2010. ISSN 0885-8993. Citado na página 3.
- 40 KSHIRSAGAR, P.; DWARI, S.; KRISHNAMURTHY, S. Reduced switch count multi-level unidirectional rectifiers. In: *Energy Conversion Congress and Exposition (ECCE), 2013 IEEE*. [S.l.: s.n.], 2013. p. 1992–1999. Citado na página 4.
- 41 KIKUCHI, J.; MANJREKAR, M.; LIPO, T. Performance improvement of half controlled three phase pwm boost rectifier. In: *Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE*. [S.l.: s.n.], 1999. v. 1, p. 319–324 vol.1. ISSN 0275-9306. Citado na página 4.
- 42 PANDA, D.; LIPO, T. Reduced switch count double converter fed wound rotor induction machine drive for wind energy application. In: *Electric Machines and Drives Conference, 2003. IEMDC'03. IEEE International*. [S.l.: s.n.], 2003. v. 3, p. 1924–1931 vol.3. Citado na página 4.
- 43 JACOBINA, C. et al. Single-phase to three-phase dc-link converters with reduced controlled switch count. In: *Energy Conversion Congress and Exposition (ECCE), 2012 IEEE*. [S.l.: s.n.], 2012. p. 1128–1135. Citado na página 4.
- 44 JACOBINA, C. B. et al. Single-phase to three-phase dc-link converters with reduced controlled switch count. *Industry Applications, IEEE Transactions on*, v. 50, n. 2, p. 1150–1160, March 2014. ISSN 0093-9994. Citado na página 4.
- 45 ITOH, J.-I.; NOGE, Y.; ADACHI, T. A novel five-level three-phase pwm rectifier with reduced switch count. *Power Electronics, IEEE Transactions on*, v. 26, n. 8, p. 2221–2228, Aug 2011. ISSN 0885-8993. Citado 2 vezes nas páginas 4 e 7.
- 46 MELO, V. F.; JACOBINA, C. B.; ROCHA, N. Ac-dc-ac six-phase machine drive system based on single-phase bridge converters. In: *IEEE. Industrial Electronics Society, IECON 2013-39th Annual Conference of the IEEE*. [S.l.], 2013. p. 5130–5135. Citado na página 21.
- 47 JACOBINA, C. et al. Current control of unbalanced electrical systems. *Industrial Electronics, IEEE Transactions on*, v. 48, n. 3, p. 517–525, Jun 2001. ISSN 0278-0046. Citado na página 22.
- 48 LUNA, B.; JACOBINA, C.; OLIVEIRA, A. A new pll structure for single-phase grid-connected systems. In: *IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society*. [S.l.: s.n.], 2011. p. 1081–1084. ISSN 1553-572X. Citado na página 22.

-
- 49 KAURA, V.; BLASKO, V. Operation of a phase locked loop system under distorted utility conditions. *Industry Applications, IEEE Transactions on*, v. 33, n. 1, p. 58–63, Jan 1997. ISSN 0093-9994. Citado na página 23.
- 50 CAVALCANTI, M. et al. A feasible loss model for igbt in soft-switching inverters. In: *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*. [S.l.: s.n.], 2003. v. 4, p. 1845–1850 vol.4. ISSN 0275-9306. Citado na página 25.