
**Conversor CA/CA Monofásico/Trifásico Isolado
por Transformador de Alta Frequência:
Estratégias de Comando**

Marta Alessandra Tavares de A. Rodrigues

Dissertação de Mestrado submetida à Coordenação dos Cursos de Pós-Graduação em Engenharia Elétrica da Universidade Federal da Paraíba - Campus II como parte dos requisitos necessários para obtenção do grau de Mestre em Engenharia Elétrica.

Área de concentração: Processamento da Energia

Edison Roberto Cabral da Silva, Dr.Ing.

Orientador

Campina Grande, Paraíba, março de 1999.

©Marta Alessandra Tavares de A. Rodrigues



R 696t Rodrigues Marta Alessandra Tavares de Almeida
Técnicas de Modulação Aplicadas a um Conversor ca/ca
Monofásico/Trifásico com elo de Alta Frequência
E Comutação Suave
Campina Grande: UFPB, 1999.

123 P.

Dissertação (mestrado) Universidade
Federal da Paraíba.

1. Conversor ca/ca
 2. Conversor Estático de Potência
 3. Eletrônica de Potência
- I Título

CDU: 621.314.2

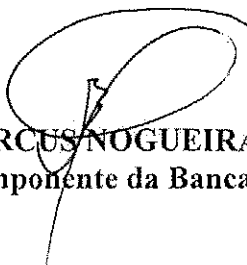
**TÉCNICAS DE MODULAÇÃO APLICADAS A UM CONVERSOR CA/CA
MONOFÁSICO/TRIFÁSICO COM ELO DE ALTA FREQUÊNCIA
E COMUTAÇÃO SUAVE**

MARTA ALESSANDRA TAVARES DE ALMEIDA RODRIGUES

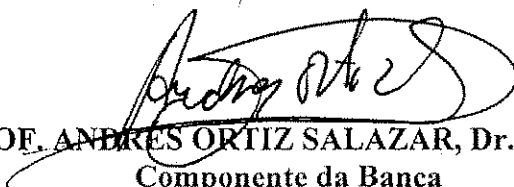
Dissertação Aprovada em 31.03.1999



PROF. EDISON ROBERTO CABRAL DA SILVA, Dr.Ing., UFPB
Orientador



PROF. ANTONIO MARCUS NOGUEIRA LIMA, Dr., UFPB
Componente da Banca



PROF. ANDRES ORTIZ SALAZAR, Dr., UFRN
Componente da Banca

CAMPINA GRANDE - PB
Março - 1999

Dedicatória

Dedico este trabalho ao meu marido Gustavo.

Agradecimentos

Agradeço em primeiro lugar a Deus.

Em especial, agradeço ao meu orientador, Prof. Edison Roberto Cabral da Silva, pela orientação, colaboração e paciência necessárias para a concretização deste trabalho.

Agradeço ao professor Raimundo Carlos Silvério Freire pela colaboração e a todos aqueles que contribuíram direta ou indiretamente para que esta dissertação fosse realizada.

Resumo

Este trabalho apresenta um conversor CA/CA monofásico/trifásico com elo intermediário de alta frequência composto por um estágio primário e outro secundário. Mesmo com ênfase ao conversor secundário, são feitas considerações concernentes ao retificador e inversor primários tais como o controle do fator de potência e chaveamento não dissipativo. São estudadas técnicas de comando aplicadas a um cicloconversor trifásico a três braços: operação em onda quadrada com condução descontínua, modulação senoidal, modulação vetorial e modulação senoidal distorcida (MSD), sendo esta última bastante explorada neste trabalho. A MSD é utilizada no comando do cicloconversor para realização de comutações não dissipativas nas chaves do mesmo. Resultados experimentais referentes aos circuitos de comando do inversor e do cicloconversor são apresentados. A redução no número de componentes do sistema é proposto com o uso de um cicloconversor trifásico a dois braços. As técnicas de comando mencionadas, exceto a MSD, são aplicadas a este conversor.

Abstract

This work is concerned with the study of a single-phase to three-phase AC-to-AC converter isolated by a high frequency transformer. In the primary of the scheme the conversion is effected by a single-phase rectifier and a single-phase inverter, of which the output is a square-wave voltage. The secondary consists of a cycloconverter with six bidirectional switches that converts the square-wave voltage into a three-phase output voltage. Although considerations regarding the primary converter are introduced (topologies, power factor control, etc.), major emphasis is given to the operation and control of the cycloconverter. The use of the *square-wave with discontinuous current mode*, *sinusoidal modulation*, *space vector modulation* and *hybrid modulation* strategies for the cycloconverter control is discussed. In special, great attention is given to the hybrid modulation strategy, which is applied to the cycloconverter for the first time. As a result, an AC-to-AC non-resonant soft-switched converter that use both zero-voltage and zero-current switching techniques is obtained. Experimental results corroborate the principles used for the control circuit. All these strategies and techniques are extended to the analysis of a three phase four-bidirectional-switch cycloconverter with the purpose of reducing the number of components in the overall system, with a consequent reduction in its weight, volume and cost.

Capítulo 1	
Revisão bibliográfica	1
1.1 Introdução	1
1.2 Topologias de Conversores CA/CA - Classificação geral	2
1.3 Conversão CA/CA com isolamento	4
1.3.1 Conversão CA/CA com isolamento em baixa frequência	4
1.3.2 Conversão CA/CA com isolamento em alta frequência	5
1.3.2.1 Conversão CA/CA indireta com isolamento em alta frequência	6
1.3.2.2 Conversão CA/CA direta com isolamento em alta frequência.	8
1.4 Estrutura da dissertação	15
Capítulo 2	
Conversor Primário	18
2.1 Introdução	18
2.2 O retificador	19
2.3 Controle do fator de potência	20
2.3.1 Retificador capaz de operar de forma regenerativa	22
2.3.1.1 Princípio de funcionamento	23
2.3.1.2 Circuito de comando	25
2.3.2 Retificador controlado com comutação a tensão nula	27
2.3.2.1 Princípio de funcionamento	28
2.4 O inversor primário	30
2.5 Conclusão	31
Capítulo 3	
Técnicas de operação em cicloconversores a três braços.	32
3.1 Introdução	32
3.2 Cicloconversor com operação no modo 180°	32
3.3 Cicloconversor trifásico a três braços - CTTB - operando com PWM senoidal.	37
3.4 Modulação Vetorial - MV	41
3.4.1. Princípio básico da modulação vetorial	41
3.4.2 Cálculo dos tempos de aplicação dos vetores ativos	43
3.5 Cicloconversor a três braços operando com PWM vetorial	44
3.5.1 Cálculo dos tempos de aplicação dos vetores ativos	46
3.6 Modulação senoidal distorcida - MSD	50
3.6.1 Correlação entre a MSD e a MV	52

3.6.2	Sinais modulantes distorcidos para m constante	54
3.6.3	Cálculo dos tempos de aplicação dos vetores ativos	57
3.6.4	Cicloconversor operando com modulação senoidal distorcida - MSD	58
3.7	Conclusão	61
Capítulo 4		
	Técnicas de redução de perdas	62
4.1	Introdução	62
4.2	Técnica de comutação a tensão nula - CTN.	63
4.3	Comutação a corrente nula através da fonte - Comutação Natural - CN.	72
4.4	Aplicação simultânea das técnicas CTN e CN.	74
4.5	Conclusão	79
Capítulo 5		
	Implementação do comando	80
5.1	Introdução	80
5.2	Características do comando	80
5.3	Síntese de modulantes distorcidas	81
5.4	Implementação das modulantes distorcidas	83
5.4.1	Modulantes para $\mu=0.5$	83
5.4.2	Modulantes para $\mu = 1$	87
5.5	Comando para o cicloconversor	89
5.5.1	Comando para realização da CTN.	89
5.5.2	Comando para realização da técnica combinada CTN/CCN.	94
5.6	Comando para o inversor primário	96
5.7	Conclusão	100
Capítulo 6		
	Técnicas de operação em cicloconversores trifásicos a dois braços.	101
6.1	Introdução	101
6.2	Operação em onda quadrada	102
6.3	Cicloconversor a dois braços operando com PWM senoidal	106
6.4	Cicloconversor a dois braços operando com PWM vetorial	108
6.5	Conclusão	113
Capítulo 7		
	Conclusão geral e trabalhos futuros	114
7.1	Conclusão geral	114

	Índice
7.2 Proposta de trabalhos futuros	116
Referências Bibliográficas	119
Apêndice A	
Implementação do conversor de potência	A.1
A.1 - Introdução	A.1
A.2 Conversor primário	A.1
A.2.1 -Retificador	A.1
A.2.2 - Inversor de alta frequência	A.1
A.2.3- Transformador de alta frequência	A.2
A.2.2.1 Exemplo de projeto	A.4
A.3 - Circuito de "driver"	
Apêndice B	
B.1 - Programa de simulação do retificador controlado	B.1
B.2 - Programa de simulação do cicloconversor a dois braços	B.3
B.3 - Programa para simulação do cicloconversor aplicando-se as técnicas de chaveamento discutidas na dissertação	B.5

Lista de figuras

Figura 1.1 - Topologia de conversor CA/CA com conexão CC tipo fonte de tensão e ramo ressonante.	3
Figura 1.2 - Topologia de conversor CA/CA com conexão CA em alta frequência.	4
Figura 1.3 - Sistema de conversão CA/CA isolado.	5
Figura 1.4 - Sistema de conversão CA/CA isolado em alta frequência.	5
Figura 1.5 - Possibilidades de sistemas isolados em alta frequência.	8
Figura 1.6 - Topologias de cicloconversores monofásicos.	9
Figura 1.7 - Topologias de cicloconversores trifásicos.	9
Figura 1.8 - Topologias de cicloconversores monofásicos com redução de componentes.	9
Figura 1.9 - Topologias de cicloconversores trifásicos com redução de componentes.	10
Figura 1.10 - Possibilidades de sistemas com conversão CA/CA direta isolados.	11
Figura 1.11 - Estratégia de controle do tipo ciclo integral.	12
Figura 1.12 - Estratégia de controle tipo controle de fase.	12
Figura 1.13 - Estratégia de controle PWM com eliminação de harmônicos.	13
Figura 1.14 - Retificador controlado utilizando o princípio ARCP.	15
Figura 1.15 - Conversor CA/CA monofásico/trifásico com elo em alta frequência.	16

Figura 2.1 - Estruturas retificadoras.	19
Figura 2.2 - Retificador com interface para modelagem da corrente de entrada (a), diagrama básico de controle (b).	21
Figura 2.3 - Retificadores controlados para fluxo reverso de potência.	22
Figura 2.4 - Evolução da corrente i_{L_s} .	23
Figura 2.5 - Circuitos equivalentes.	24
Figura 2.6 - Circuito de comando para realização do controle do fator de potência.	26
Figura 2.7 - Tensão de entrada e corrente em L_s (a), corrente de referência e corrente em L_s .	27
Figura 2.8 - Conversor <i>boost</i> CTN utilizado para controle de fator de potência.	28
Figura 2.9 - Retificador controlado com CTN.	28
Figura 2.10 - Formas de onda teóricas e diagrama de disparo.	29
Figura 2.11 - Estruturas inversoras.	30
Figura 2.12 - Pulsos de comando defasados para introdução do intervalo de tensão nula.	31
Figura 3.1 - Cicloconversor a três braços.	33
Figura 3.2 - Inversor trifásico (a), pulsos de disparo para as chaves (b).	34
Figura 3.3 - Resultados de simulação para o inversor operando no modo 180°.	35
Figura 3.4 - (a) Diagrama de disparo das chaves do cicloconversor ; (b) Diagrama de disparo da fase R para operação descontínua de corrente.	35
Figura 3.5 - Cicloconversor monofásico.	36
Figura 3.6 - Formas de onda teóricas.	36
Figura 3.7 - Corrente de carga nas três fases, i_R (a), i_S (b) e i_T (c).	37
Figura 3.8 - Algoritmo PWM para o cicloconversor.	38
Figura 3.9 - Sinais senoidais trifásicos.	39

Figura 3.10 - Resultados de simulação para o CTTB operando com PWM senoidal: (a),(b),(c) tensões nas fases R, S e T respectivamente; (d) corrente nas fases.	40
Figura 3.11 - Vetores de tensão no plano ab correspondentes aos estados das chaves	42
Figura 3.12 - Conexões das chaves representando os vetores: (a) V1, (b) V0 e (c) V7.	43
Figura 3.13 - Vetor de referência no setor 1.	44
Figura 3.14 - Intervalo de aplicação	48
Figura 3.16 - Modulantes distorcidas (i) resultantes da adição de componente de sequência nula (ii) - em pontilhado a uma senóide de referência (iii).	51
Figura 3.17 - Padrão vetorial	52
Figura 3.18 - Padrões de chaveamento diferentes apenas na distribuição dos vetores nulos.	54
Figura 3.20 - Referências senoidais destacadas as componentes v_{xref} , v_{zref} , v_{yref}	55
Figura 3.21 - Modulantes distorcidas.	56
Figura 3.22 - Modulantes senoidais e portadora relacionadas ao tempo de aplicação dos vetores.	58
Figura 3.23 - Tensão na entrada do cicloconversor (a), pulsos de comando das fases R, S e T (b).	60
Figura 3.24 - Resultados de simulação para o cicloconversor operando com MSD.	61
Figura 4.1 - Composição da tensão de entrada do cicloconversor a partir dos pulsos PWM.	64
Figura 4.2 - Sinais de comando para anulação da tensão de saída do inversor.	65

Figura 4.3 - Pulsos de comando deslocados para a região de tensão nula.	65
Figura 4.4 - Síntese dos sinais PWM para o cicloconversor.	66
Figura 4.5 - Padrão obtido para a <i>técnica 2</i> .	68
Figura 4.6 - Resultados de simulação dos pulsos de comando para realização CTN.	70
Figura 4.7 - Tensão fase neutro (a), correntes de fase (b), evolução dos valores médios das tensões dos pólos R e S (c).	71
Figura 4.8 - Circuitos equivalentes para um período da tensão de entrada.	72
Figura 4.9 - Etapas de transição para realização da CN em um braço do cicloconversor	73
Figura 4.10 - Diagrama de tempo para realização da CN em um braço do cicloconversor.	74
Figura 4.11 - Padrão para obtenção da comutação natural.	76
Figura 4.12 - Resultados de simulação : (a) pulsos PWM das fases R, S e T; (b) tensão de entrada do cicloconversor.	76
Figura 4.13- pulsos PWM para realização da CN.	77
Figura 4.14 - Simulação para CTN e CN : (a) tensão na fase S, (b) correntes nas fases R, S e T.	77
Figura 4.15 - Evolução dos valores médios da tensão no pólo R e entre as fases R e S.	78
Figura 5.1 - Sistema completo	81
Figura 5.2 - Transições das tensões de pólo deslocadas para região de tensão zero.	81
Figura 5.3 - Diagrama para implementação de modulantes distorcidas.	82
Figura 5.4 - Diagrama em blocos para implementação de modulantes distorcidas.	83

Figura 5.5 - Referências senoidais destacadas as componentes v_{xref} , v_{zref} , v_{yref} .	84
Figura 5.6 - Sinais $a_i(t)$.	85
Figura 5.7 - Sinais de comando das chaves analógicas para seleção de v_{yref} .	85
Figura 5.8 - Circuito para implementação de $\mu=0,5$.	86
Figura 5.9 - Resultados de simulação para $\mu=0,5$.	86
Figura 5.10 - Resultados experimentais em uma fase para $\mu=0,5$.	87
Figura 5.11 - Sinais de comando das chaves analógicas para seleção de v_{zref} .	88
Figura 5.12 - Simulação para $\mu=1$.	88
Figura 5.13 - Circuito para realização de $\mu=1$.	89
Figura 5.14 - Resultados experimentais em uma fase para $\mu=1$.	89
Figura 5.15 - Padrão vetorial para realização da CTN.	90
Figura 5.16 - Diagrama em blocos do comando do cicloconversor.	90
Figura 5.17 - Sinais de controle para o bloco 2.	92
Figura 5.18 - Sinais Y_1 , Y_2 e Y_3 .	93
Figura 5.19 - Circuito de comando para a fase R do cicloconversor.	93
Figura 5.20 - Resultados experimentais para o circuito da figura 5.18.	94
Figura 5.21 - Circuito para seleção da portadora para realização da CCN.	95
Figura 5.22 - Tensão de saída do inversor (a), Imagem das tensões de linha para um cicloconversor trifásico (b).	96
Figura 5.23 - Diagrama em blocos do comando do inversor.	97
Figura 5.24 - Composição do pulso de maior duração.	98
Figura 5.25 - Resultados de simulação dos pulsos de comando das chaves do inversor.	99

Figura 5.26 - Circuito para realização do comando do inversor.	99
Figura 5.27 - Resultados experimentais dos pulsos de comando das chaves do inversor.	100
Figura 6.1 - Inversor trifásico a dois braços (a), diagrama de disparo (b).	102
Figura 6.2 - Resultados de simulação para o inversor da figura 6.1: Correntes nas fases R,S e T (a), tensões nas fases R,S e T (b), (c) e (d) respectivamente.	103
Figura 6.3 - Cicloconversor trifásico (a), Diagrama de disparo (b).	104
Figura 6.4 - Diagrama de disparo para o modo de condução descontínua.	105
Figura 6.5 - Resultados de simulação para o cicloconversor da figura 6.3 operando com condução descontínua da corrente de carga: (a), (b) e (c) correntes nas fases R, S e T respectivamente.	106
Figura 6.6 - Resultados de simulação para o cicloconversor da figura 6.3 operando com modulação senoidal.	107
Figura 6.7 - Vetores e setores no plano $\alpha\beta$.	109
Figura 6.8 - Resultados de simulação para CTDB vetorial: (a),(b), (c) tensões fases R,S e T; (d) corrente nas fases; (e) tensão no pólo R e (f) evolução dos valores médios das tensões dos pólos R e S.	112

Lista de tabelas

Tabela 3.1 - Condução das chaves para o cicloconversor	39
Tabela 3.2 - Valores das componentes fundamentais das tensões e correntes para o cicloconversor operando com modulação senoidal.	40
Tabela 3.3 - Estados das chaves associados aos oito vetores.	42
Tabela 3.4 - Componentes $\alpha\beta$ das tensões no inversor.	47
Tabela 3.5 - Amplitudes e t _{dh} das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN.	59
Tabela 4.1 - Padrão para obtenção da CTN.	67
Tabela 4.2 - Inclinação da portadora para cada fase: ↑portadora ascendente, ↓descendente.	69
Tabela 4.3 - Amplitudes e t _{dh} das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN.	70
Tabela 4.4 - Seqüência de vetores para a realização da CN.	75
Tabela 4.5 - Inclinação da portadora para realização da comutação natural.	76
Tabela 4.6 - Amplitudes e t _{dh} das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN e CN .	78
Tabela 5.1 - Tabela verdade para seleção de v_{yref}	84
Tabela 5.2 - Tabela verdade para seleção de v_{zref}	87
Tabela 5.3 - Modulantes Complementares -MC- em cada setor.	91
Tabela 5.4 - Inclinação da portadora para cada fase: ↑portadora ascendente, ↓descendente.	91

Tabela 5.5 - Tabela verdade para geração dos pulsos Y_1 , Y_2 e Y_3 .	92
Tabela 6.1 - Amplitude e fase da componente fundamental das tensões e correntes.	102
Tabela 6.2 - Disparo das chaves durante cada intervalo.	104
Tabela 6.3 - Amplitude e fase da componente fundamental das tensões.	107
Tabela 6.4 - Vetores do plano $\alpha\beta$.	109
Tabela 6.5 - Sequência de vetores definidos a partir do teste de t_{13} .	110

Nomenclatura

- C_1, C_2 → capacitor auxiliar para comutação a tensão nula no retificador controlado;
- C_{o1}, C_{o2} → capacitor de saída do retificador
- d → razão cíclica;
- Δi → variação de corrente;
- E → tensão contínua;
- f_e → frequência de chaveamento;
- FP → fator de potência;
- f_s → frequência de saída do cicloconversor;
- i_{L_s} → corrente no indutor L_s ;
- I_o → corrente no instante da comutação;
- i_R → corrente na fase R;
- I_{ref} → corrente contínua de referência;
- i_{ref} → corrente de referência;
- i_{Rip} → corrente na chave R_{ip} ;
- i_{Rsp} → corrente na chave R_{sp} ;
- i_S → corrente na fase S;
- I_{S1} → valor eficaz da componente fundamental da corrente de entrada do retificador;
- i_T → corrente na fase T;
- L → indutor de carga;
- L_a → indutância adicionada em série com L_p ;
- L_p → indutância parasita da rede;
- L_S → indutância equivalente ($L_p + L_a$);
- m → índice de modulação;
- μ → razão de distribuição;
- $m_{\max \text{ sen}}$ → índice máximo de modulação senoidal;
- $m_{\max \text{ vet}}$ → índice máximo de modulação;
- R → carga resistiva;
- τ → período de modulação;
- T_e → período de chaveamento;
- τ_i → tempo de aplicação do vetor i ($i=1.....6$);
- τ_o → intervalo de roda livre;

t_{off}	→ duração do intervalo de bloqueio da chave do retificador;
t_{on}	→ duração do intervalo de condução da chave do retificador;
T_s	→ período da tensão de saída do cicloconversor;
t_{lov}	→ intervalo de sobreposição dos pulsos de comando;
v_{C1}	→ tensão no capacitor C_1 ;
v_{C2}	→ tensão no capacitor C_2 ;
v_e	→ tensão quadrada de entrada do cicloconversor;
V_i	→ vetores de tensão ($i=1....6$);
v_{Ls}	→ tensão no indutor L_s ;
v_o	→ tensão de saída;
$v_{\alpha\beta}$	→ tensão no plano $\alpha\beta$;
V_p	→ valor de pico de V_s ;
v_{qref}	→ tensão quadrada de referência;
v_R	→ tensão no pólo R;
v_{Rdist}	→ senóide distorcida da fase R;
v_{ref}	→ tensão de referência;
v_{Rn}	→ tensão fase-neutro (fase R);
v_{RS}	→ tensão entre as fases R e S;
v_s	→ tensão senoidal 60 Hz;
v_S	→ tensão no pólo S;
v_{sat}	→ tensão de saturação do amplificador operacional;
v_{Sdist}	→ senóide distorcida da fase S;
v_{Sn}	→ tensão fase-neutro (fase S);
v_{ST}	→ tensão entre as fases S e T;
$v_{sz(t)}$	→ componente de sequência nula;
v_T	→ tensão no pólo T;
v_{Tdist}	→ senóide distorcida da fase T;
v_{Tn}	→ tensão fase-neutro (fase T);
v_{TR}	→ tensão entre as fases T e R;
v_{tri}^+	→ onda dente-de-serra com inclinação ascendente;
v_{tri}^-	→ onda dente-de-serra com inclinação descendente;
v_{xref}	→ tensão máxima do conjunto de senóides trifásicas;
v_{yref}	→ tensão intermediária do conjunto de senóides trifásicas;
v_{zref}	→ tensão mínima do conjunto de senóides trifásicas;

Capítulo 1

Revisão bibliográfica

1.1 Introdução

Os sistemas de conversão estática de energia têm tido um considerável progresso nos últimos anos. O desenvolvimento da tecnologia de interruptores estáticos de disparo e bloqueio controlados direcionou as pesquisas para o estudo de sistemas idealizados em todos os tipos de conversão, ou seja, de Corrente Contínua/Corrente Contínua (CC/CC), Corrente Contínua/Corrente Alternada (CC/CA), Corrente Alternada/Corrente Contínua (CA/CC) e Corrente Alternada/Corrente Alternada (CA/CA).

Tecnologias bem estabelecidas, como a da comutação forçada, praticamente desapareceram com o advento de dispositivos mais rápidos do que o SCR, tais como o BJT, o GTO, o MOSFET de potência e o IGBT, de disparo e bloqueios controlados. Devido à rapidez destes dispositivos, buscou-se trabalhar em frequências mais elevadas para uma melhor geração das formas de onda desejadas. Entretanto, a frequência de operação nos conversores é limitada pelas perdas de chaveamento. Com isso, permaneceram as desvantagens de (1) baixa banda passante do conversor, (2) baixa densidade de potência, (3) pouca fidelidade da forma de onda desejada, (4) ruído acústico na frequência audível e

(5) necessidade de grandes filtros no caso de alimentação com corrente alternada (CA). Adicionalmente, um dv/dt elevado resulta em Interferência Eletro-Magnética (IEM), Interferência de Rádio Frequência (IRF) e ruído acústico extra.

Com dispositivos permitindo uma operação de conversores de potência na faixa de 20 a 50 kHz, duas alternativas foram identificadas: (1) a modificação do entorno do chaveamento com a utilização de circuitos "snubbers" e (2) o desenvolvimento de novas topologias que permitissem a utilização dos dispositivos semicondutores existentes em chaveamentos a corrente nula ou a tensão nula, inclusive com um retorno adaptado aos princípios já desprezados da comutação forçada.

Uma das estruturas mais limitadas pela utilização dos SCRs foi a dos conversores CA/CA. O advento dos interruptores de disparo e bloqueio controlados permitiu novas perspectivas de aplicação em uma vasta faixa de níveis de potência e de frequência (algumas estruturas permitem a utilização de SCRs).

1.2 Topologias de Conversores CA/CA - Classificação geral

As topologias de conversores CA/CA podem ser classificadas basicamente em três categorias que dependem do tipo de conexão intermediária com o ramo de transferência de potência (Bhowmik, 1993) :

- 1 - Conexão por barramento CC ;
- 2 - Conexão direta ;
- 3 - Conexão por barramento CA em alta frequência;

As topologias de conversores CA/CA com conexão CC são geralmente compostas por um sistema retificador/inversor. A interligação entre o retificador e o inversor pode ser feita através de um capacitor, no caso de inversor fonte de tensão ou indutor, no caso fonte de corrente. Estes dois tipos de conversores podem utilizar uma estrutura do tipo 'push-pull', ponte completa, meia ponte e utilizar ou não de comutação suave. A utilização de uma conexão CC ressonante

possibilita a realização de conversores com chaveamento não dissipativo, reduz problemas de harmônicos e possibilita chaveamento em alta frequência. Várias estruturas foram desenvolvidas para resolver problemas como por exemplo o de estresses nos dispositivos, tanto no caso de conversores fonte de tensão como de corrente (Oliveira, 1997) (Cavalcanti, 1999). A figura 1.1 mostra uma topologia de conversor CA/CA com conexão CC tipo fonte de tensão e ramo ressonante.

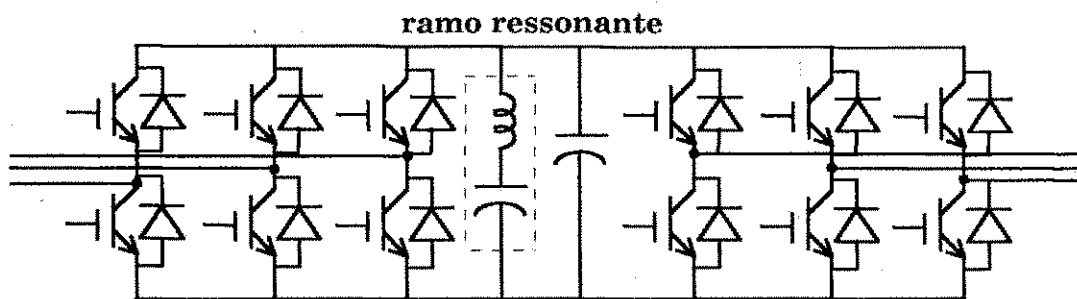


Figura 1.1 - Topologia de conversor CA/CA com conexão CC tipo fonte de tensão e ramo ressonante.

As topologias com conexão direta realizam a conversão CA/CA sem elementos armazenadores de energia. Estas topologias são compostas por um conjunto de chaves bidirecionais, podendo ser do tipo cicloconversor ou conversor matricial. O termo cicloconversor designa o processo no qual uma tensão alternada de amplitude V_i e frequência f_i é conectada aos terminais de entrada do conversor e convertida em uma tensão de saída de amplitude V_o e frequência f_o . Pode ser mostrado que, sob certas condições, um cicloconversor comporta-se como um conversor de frequência irrestrito cuja frequência máxima de saída não é limitada pela frequência de entrada (Bhowmik, 1993). O advento do conversor matricial é recente e aos poucos está sendo estabelecido sua faixa de aplicação (Bernet, 1997). Sua maior desvantagem é a limitação da potência máxima a 0.866 da potência de entrada (Bhowmik, 1993).

As topologias com conexão CA em alta frequência podem operar nos quatro quadrantes, sendo do tipo fonte de tensão ou fonte de corrente (Lipo, 1988). Neste tipo de topologia, a transferência de potência para a carga é realizada através dos elementos ressonantes (indutores e capacitores). Isto se

constitui em uma desvantagem posto que tais elementos são submetidos a elevadas tensões e correntes, elevando desta forma, seus valores nominais (Bhowmik, 1993). Por isso, estes elementos apresentam dimensões elevadas.

A figura 1.2 mostra uma topologia de um conversor com conexão CA em alta frequência por ressonância série, tipo fonte de corrente.

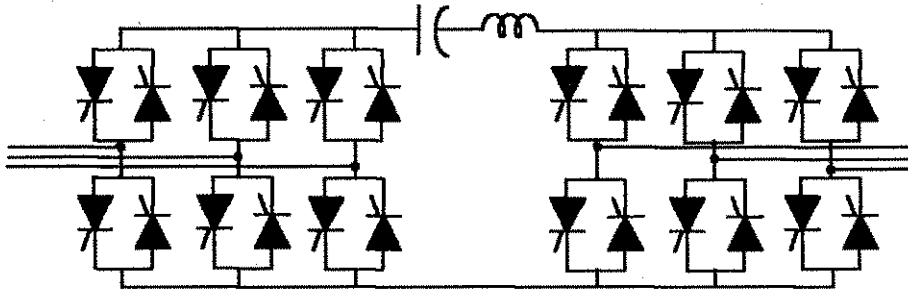


Figura 1.2 - Topologia de conversor CA/CA com conexão CA em alta frequência.

Uma alternativa que teve uma retomada recente foram os conversores CA/CA isolados com conexão em alta frequência, abordados na próxima seção.

1.3 Conversão CA/CA com isolamento

Muitas aplicações, tais como aplicações médicas e computacionais, carregadores de bateria, sistemas fotovoltaicos e fontes ininterruptas de energia requerem o uso de um transformador para isolação. Essa isolação impede que componente dc flua para o sistema CA, impede que uma corrente elevada de falha flua através do conversor e protege o usuário de choques ou fuga elétrica (Matsui, 1998).

1.3.1 Conversão CA/CA com isolamento em baixa frequência

O tipo convencional de conversão com isolamento é apresentado na Fig. 1.3 (Mohan, 1989). O retificador retifica a tensão CA de alimentação e controla a tensão CC de alimentação do inversor. O inversor gera em sua saída uma tensão

modulada em largura de pulsos com a frequência de saída desejada. No caso particular de fontes de ininterruptas de energia essa frequência é igual à da rede de alimentação. O transformador provê isolamento entre as duas tensões. A tensão no secundário do transformador é, então, filtrada e aplicada sobre a carga. Essa solução apresenta uma estrutura muito simples mas necessita de um transformador de grande volume, devido à baixa frequência (BF) de operação. Uma alternativa para resolver este problema é o isolamento através de um elo de alta frequência, conforme será apresentado na próxima seção.

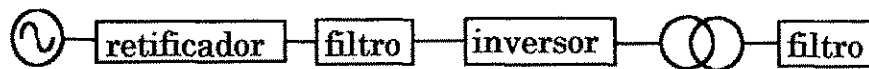


Figura 1.3 - Sistema de conversão CA/CA isolado.

1.3.2 Conversão CA/CA com isolamento em alta frequência

O problema discutido anteriormente pode ser resolvido pela introdução de um elo de alta frequência. Um esquema geral desse sistema é apresentado na Fig. 1.4. O estágio primário produz agora uma saída em alta frequência (AF), sendo conectado por um transformador a um conversor secundário que converte o sinal CA de AF em BF. Como consequência, o tamanho e peso do transformador de isolamento é reduzido (Espelage, 1975).



Figura 1.4 - Sistema de conversão CA/CA isolado em alta frequência.

De um modo geral, o conversor primário deste esquema é composto por uma conversão CA/CC (retificador) e uma conversão CC/CA de alta frequência. A conversão CA/CC primária pode incluir um conversor CC/CC em série com o retificador para fins de controle da tensão de entrada do inversor de alta

freqüência. Embora a tensão de alimentação do conversor CA/CC possa ser a rede de alimentação, em alguns casos ela é fornecida por sistemas de conversão alternativa, tais como a conversão de energia eólica ou solar, que incluem uma bateria na saída. Também a alimentação do inversor pode ser feita diretamente a partir de uma bateria isolada. Já no secundário, a conversão CA AF/CA BF pode ser indireta (estágio CA/CC em cascata com um inversor) ou direta, através de um cicloconversor alimentado pela forma de onda do secundário do transformador.

A conversão CA/CA com barramento em alta freqüência pode ser, de um modo geral, classificada segundo dois tipos de técnicas, isto é, ressonante e não-ressonante. O tipo ressonante pode, ainda ser sub-classificado em tipo fonte de tensão com ressonância paralela, tipo fonte de corrente com ressonância em série e tipo fonte de tensão com ressonância série/paralela. No tipo não-ressonante a forma de onda do elo de alta freqüência é do tipo onda quadrada gerada por um inversor fonte de tensão (Ozpineci, 1998).

1.3.2.1 Conversão CA/CA indireta com isolamento em alta freqüência

Além da vantagem de redução de tamanho/volume e peso do transformador e dos componentes passivos do filtro de saída, os conversores isolados em alta freqüência, quando comparados ao sistema isolado BF (Yonemori, 1993), apresentam as seguintes vantagens:

- possuem uma eficiência geral bastante elevada por causa da miniaturização dos componentes;
- permitem saídas isoladas múltiplas;
- possuem uma resposta transitória rápida;
- possuem alta densidade de potência;
- eliminam o ruído acústico causado pelos componentes de potência;

Diferentes configurações ilustrando essas possibilidades são indicadas na Fig. 1.5, o estágio CA/CC de entrada sendo representado por uma fonte CC (Yonemori, 1993). Em todos os casos a alta freqüência gerada pelo inversor

primário é constante.

No diagrama esquemático I o inversor primário opera com modulação de largura dos pulsos (PWM de "pulse width modulation") a partir de uma tensão constante. A regulação dessa tensão pode ser efetuada no secundário, através de um retificador chaveado seguido de filtro ou de um retificador não controlado seguido de um conversor CC/CC e filtro. A regulação pode também ser efetuada no estágio CA/CC primário ou no inversor primário, através do controle da largura de pulso no primário do transformador. As perdas de chaveamento em um sistema deste tipo podem ser reduzidas através da aplicação de técnicas de comutação a corrente nula (CCN) ou de comutação a tensão nula (CTN), como apresentado em Souza Filho (1995), cujo inversor primário gera formas de onda de tensão quase quadradas. Formas de onda senoidais podem ser geradas por inversores ressonantes. Neste caso, a regulação da tensão no barramento de alta frequência é feita através do controle da energia armazenada no circuito ressonante. A carga influencia a forma de onda de tensão e a técnica CTN torna-se de difícil aplicação devido ao fato de a região de tensão nula ser bastante reduzida (Ozpineci, 1998).

O diagrama II envolve uma metodologia diferente. Nesse caso, a tensão de saída do retificador é transformada em uma tensão pulsada e, obedecendo a uma lei senoidal na frequência desejada, distribuída nas fases pelo inversor secundário, que opera em BF. O princípio é semelhante ao de um conversor fonte de tensão a barramento CC pulsado (Murai, 1988) (Cavalcanti, 1999). Como naquele tipo de conversor, os pulsos de tensão na entrada do inversor podem ter largura constante, a distribuição dos pulsos pelo inversor sendo feita através de uma modulação de densidade de pulsos, ou serem modulados em largura de pulsos na frequência desejada. Técnicas de comutação suave (Cavalcanti, 1999) podem ser adaptadas para esse caso.

Observa-se, nos diagramas apresentados, que em cada técnica são utilizados vários estágios de conversão. Embora técnicas de comutação suave possam ser utilizadas para redução das perdas de comutação, a potência utilizada é manuseada várias vezes o que baixa o rendimento do sistema. Por essa razão, esforços têm sido envidados no estudo da utilização da conversão

CA/CA direta no secundário do sistema, sobre o qual Rodrigues (1998) tece comentários sobre algumas de suas possibilidades.

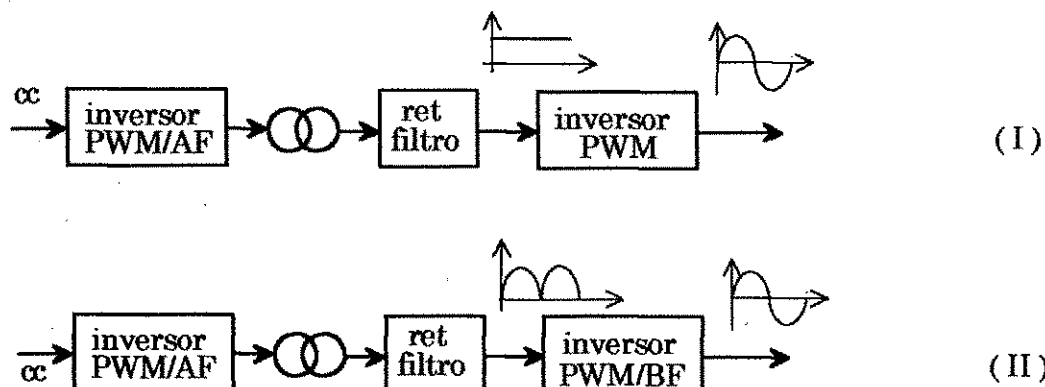


Figura 1.5 - Possibilidades de sistemas isolados em alta frequência.

1.3.2.2 Conversão CA/CA direta com isolamento em alta frequência.

Como já mencionado, a conversão direta no secundário é realizada através de um cicloconversor. Cicloconversores são formados, basicamente, por duas pontes em antiparalelo ou em série, como mostram as figuras 1.6(a) e 1.6(b), para o caso monofásico (Stielau, 1988). Possibilidades de conexão para o caso trifásico são mostrados nas Figs. 1.7(a) e 1.7(b) (Stielau, 1989). Com o intuito de reduzir as perdas e custo, algumas dessas topologias podem ser modificadas para reduzir o número de componentes. Por exemplo, a ponte do circuito da Fig. 1.6(a) pode ser substituída por uma meia ponte, como indicado na Fig. 1.8(a), com a redução de um braço. Também, o número de componentes do circuito da Fig. 1.6(b) pode ser reduzido, como indicado na Fig. 1.8(b) (Stielau, 1988). Semelhantemente ao caso monofásico, os cicloconversores trifásicos da Fig. 1.7 podem ter seu número de componentes reduzido como mostram os circuitos da Fig. 1.9 (Stielau, 1989).

Yonemori *et alli.* (1989) citam algumas vantagens adicionais da conversão direta com elo em AF, em relação à conversão indireta:

- inerente capacidade de processamento de energia bidirecional;
- número reduzido de estágios na estrutura de conversão;

- fácil realização da conversão monofásico/trifásico;

Este tipo de conversor é objeto de estudo deste trabalho.

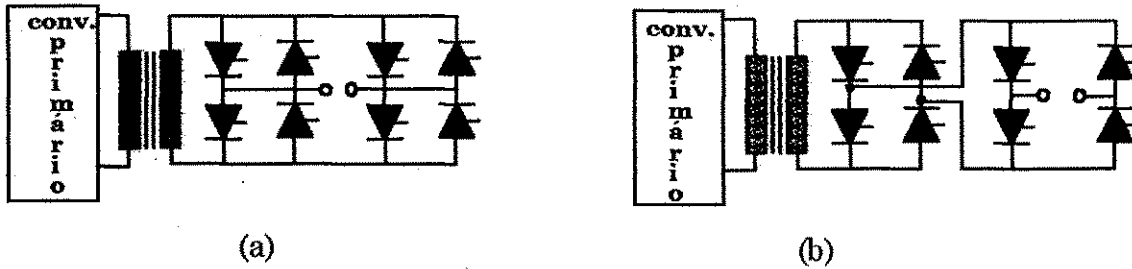


Figura 1.6 - Topologias de cicloconversores monofásicos.

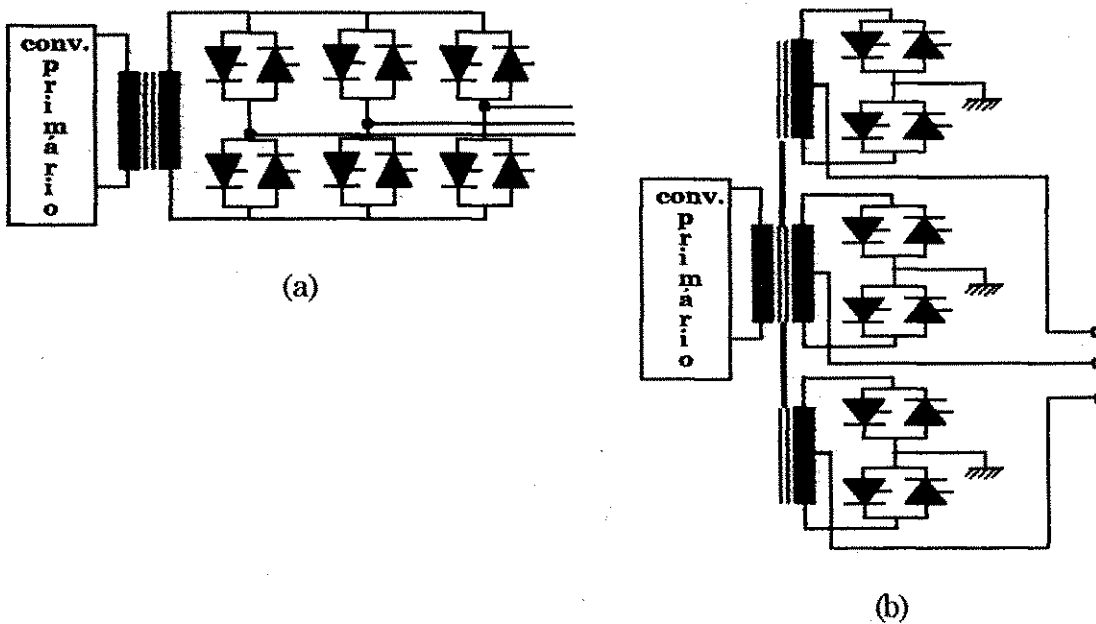


Figura 1.7 - Topologias de cicloconversores trifásicos.

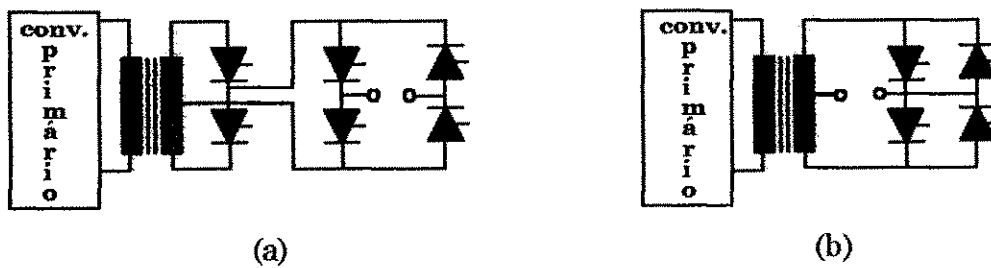


Figura 1.8 - Topologias de cicloconversores monofásicos com redução de componentes.

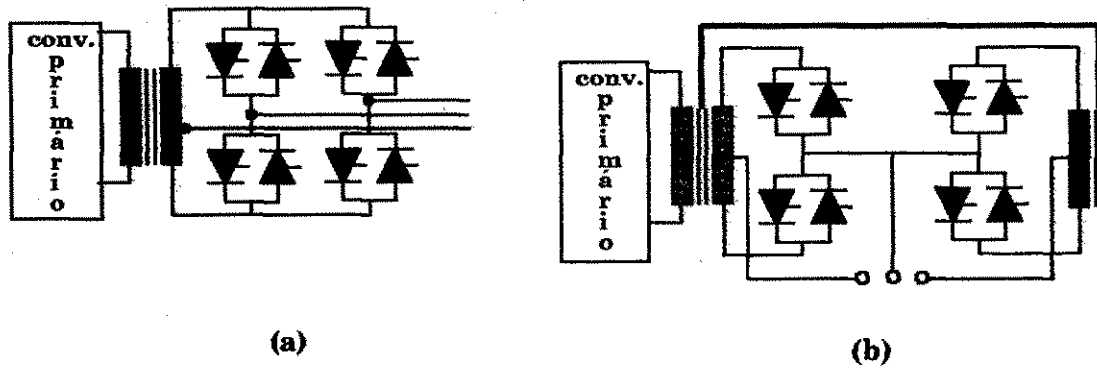


Figura 1.9 - Topologias de cicloconversores trifásicos com redução de componentes.

Três tipos de diagramas esquemáticos para o caso de conversão direta no secundário são apresentados na Fig. 1.10. Como no tipo indireto, o conversor primário é composto de um conversor CA/CC e de um inversor. Semelhantemente ao caso da conversão indireta, o inversor primário pode produzir uma onda senoidal (tipo ressonante) ou quadrada (tipo não ressonante). A onda quadrada pode apresentar ou não modulação de largura do pulso único. Em qualquer um dos casos a frequência da forma de onda é constante.

No caso do conversor não ressonante, uma modulação é realizada no cicloconversor. Yamato (1993) apresenta exemplos de síntese de comando PWM para esse esquema utilizando modulação senoidal e modulação vetorial. Um outro esquema vetorial é apresentado em (Borojevic, 1991) e (Borojevic, 1992). Princípios de CCN, como a técnica de comutação através da fonte - que utiliza a indutância de dispersão do secundário do transformador (Matsui, 1993) - de CTN e de transição ressonante (Vangen, 1992) podem ser introduzidos nas estruturas para reduzir as perdas de comutação. Embora a técnica PWM seja bastante investigada, uma técnica de modulação por controle do ciclo integral com pulsos de largura fixa, mas menor do que 180° , foi, recentemente, apresentada por Hui (1998). A comutação suave é obtida pela utilização de um inversor primário do tipo Pólo Comutado por Ressonância Auxiliar, conhecido pela sigla em inglês ARCP (De Doncker, 1990). Também, recentemente, uma técnica interessante foi apresentada por Matsui (1998) utilizando o controle assimétrico do cicloconversor para melhorar a eficiência da conversão. Uma outra técnica alternativa foi apresentada por Vidor (1993) que utiliza a descontinuidade da

corrente na carga para obter comutação CCN.

No caso de um conversor ressonante, várias estratégias foram estudadas para o caso de o inversor ser do tipo fonte de tensão com ressonância paralela ou série (Bidan, 1993). Essas estratégias são do tipo controle do ciclo integral, controle de fase e combinação de uma técnica PWM com o controle do ciclo integral.

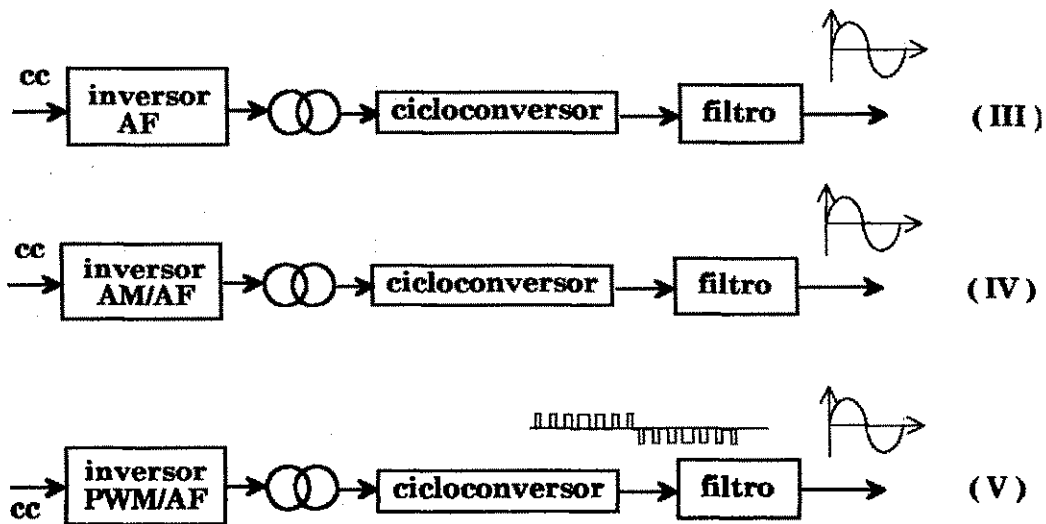


Figura 1.10 - Possibilidades de sistemas com conversão CA/CA direta isolados.

O controle do ciclo integral pode ser entendido observando a figura 1.11. A tensão de entrada é senoidal de alta frequência. A tensão de saída, durante um ciclo de chaveamento, pode ser positiva, negativa ou zero conforme o sinal de referência. Este controle permite controlar a amplitude e a frequência da tensão da saída. As chaves são acionadas e bloqueadas quando a entrada passa por zero.

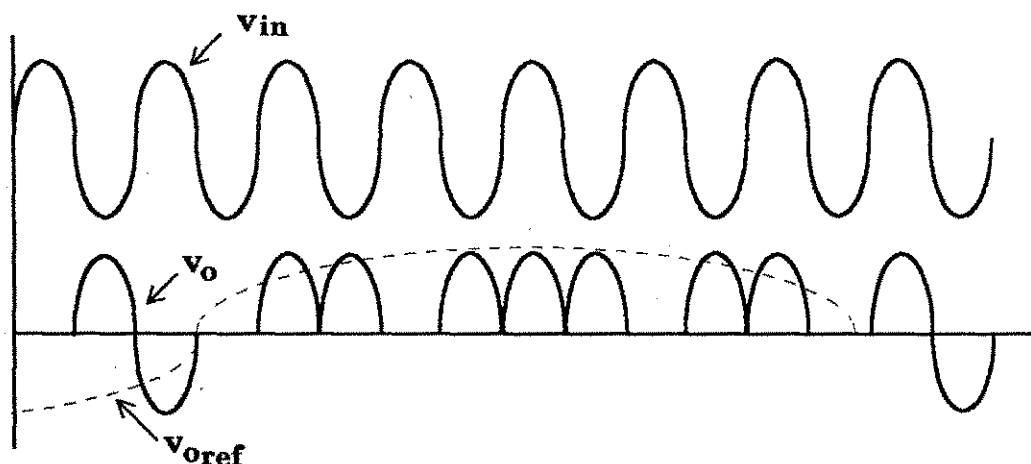


Figura 1.11 - Estratégia de controle do tipo ciclo integral.

O controle de fase consiste em selecionar segmentos da tensão de entrada para compor a tensão de saída desejada (Gorman, 1989). A figura 1.12 ilustra este tipo de controle.

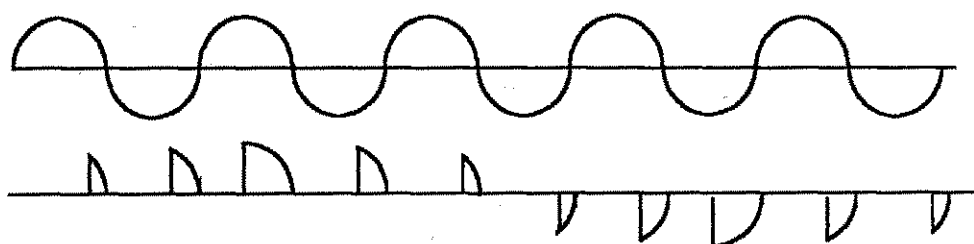


Figura 1.12 - Estratégia de controle tipo controle de fase.

Em Cocquerelle (1995), para o controle da tensão é utilizado controle do ciclo integral juntamente com a técnica PWM de eliminação de harmônicos. Para exemplificar, considere-se a figura 1.13. O padrão PWM a ser seguido é mostrado na Fig. 1.13 (a). É necessário que o pulso PWM tenha largura mínima de meio período da tensão senoidal de alta frequência da entrada, para que o controle do ciclo integral seja realizado (Fig. 1.13 (b)).

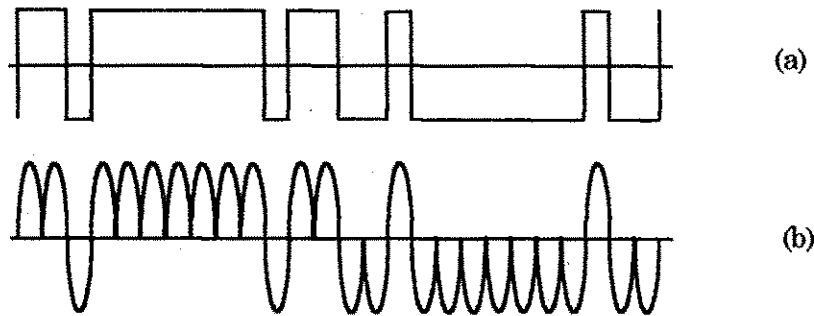


Figura 1.13 - Estratégia de controle PWM com eliminação de harmônicos.

No diagrama III da figura 1.10 a forma de onda da tensão gerada no inversor primário é de largura constante (razão cíclica fixa) e a modulação é feita no secundário.

Outra metodologia utiliza o diagrama esquemático IV, de certo modo semelhante ao diagrama II da Fig.1.5. Entretanto, enquanto no caso anterior a tensão de saída do conversor CA AF/CC era constante, nesse caso a tensão de alimentação do inversor é formada por pulsos modulados em amplitude (PAM) (Yonemori, 1989), (Bidan, 1993) segundo uma lei senoidal. É utilizada, então, uma combinação de modulação de amplitude e modulação de largura de pulsos. Esse controle pode ser realizado tanto no conversor primário como no conversor secundário. Sua aplicação é mais adequada para conversores ressonantes do tipo série.

No diagrama V a modulação PWM é realizada no primário. De um modo geral, a operação com modulação no secundário possibilita a construção de um sistema trifásico utilizando um cicloconversor com três braços enquanto que a operação com modulação no primário exige a triplicação de todos os circuitos (Vidor, 1993). Um tipo de operação mista foi proposta por Yamato (1993), eliminando este problema. A tensão de entrada do conversor é anulada durante um determinado intervalo, permitindo inclusive uma comutação suave durante a inversão da tensão de alimentação do conversor, o que acarreta uma redução de perdas por CTN/CCN (devido à indutância de dispersão do transformador) durante a mudança da polaridade da tensão de alimentação do cicloconversor. Embora a razão cíclica da tensão de alimentação do conversor seja variável, a modulação PWM é realizada no secundário. Yamato *et alli.* (1993) também

propõem uma diminuição adicional de perdas através do uso de um circuito de grampeamento de tensão.

Os conversores ressonantes não são amplamente utilizados em aplicações com conexão em AF principalmente devido ao fato de os elementos ressonantes terem de suportar a potência de carga acarretando altos valores nominais dos mesmos e, conseqüentemente, de suas dimensões. Também, nesse caso, a faixa de controle é reduzida em relação ao PWM tradicional (Vangen, 1992). Por outro lado, em um conversor com conexão não ressonante, a tensão de barramento de alta frequência permanece invariável com a carga e é limitada pela tensão do barramento CC do inversor primário (Ozpineci, 1998), (Hui, 1998). Também, os diferentes padrões vetoriais aplicados à inversores trifásicos podem ser utilizados no cicloconversor com onda quadrada na entrada (Yamato, 1993), pois pode-se considerá-lo como sendo dois inversores conectados em antiparalelo. Os diferentes padrões podem também ser obtidos através do processo de modulação por portadora utilizando-se senóides distorcidas (Blasko, 1996), (Blasko, 1997) (Holmes, 1995) e (Alves, 1998).

A técnica apresentada em (Alves, 1998) utiliza um conceito híbrido de modulação por portadora e vetorial que permite o desenvolvimento de um algoritmo com o qual podem ser obtidos diferentes tipos de modulação vetorial através da modificação de um único parâmetro. Devido à sua característica híbrida esta técnica pode ser implementada de modo analógico ou digital.

Várias estruturas de retificadores monofásicos têm sido utilizados na realização desses conversores CA/CA com elo de AF. Como conseqüência, diferentes técnicas podem ser adicionadas ao sistema para controle do fator de potência na entrada do mesmo. Também diferentes alternativas de inversores com ou sem comutação suave podem ser utilizadas (Stielau, 1988), (Bidan, 1993) e (Yonemori, 1989). Esse é o caso da técnica de controle da corrente de entrada por histerese utilizada por Silva (1995) em um retificador dobrador de tensão operando segundo uma adaptação do princípio do ARCP para realizar CTN no mesmo. Simultaneamente, integra o retificador e inversor buscando uma redução do número de componentes do conversor primário, como mostrado na Fig. 14. Por outro lado, a redução do número de componentes no secundário do

conversor foi estudada por Stielau (1989) e Rodrigues (1996) com relação às estruturas cicloconversoras e Silva (1995) com relação à conversão indireta.

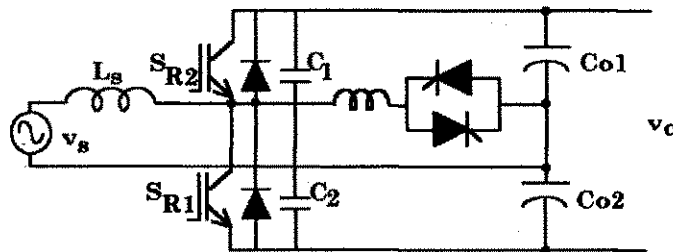


Figura 1.14 - Retificador controlado utilizando o princípio ARCP.

Vale a pena salientar que inicialmente foram implementadas estruturas baseadas em SCR (Espelage, 1975) (Stielau, 1989) (Gorman, 1989). Entretanto, como o SCR é um dispositivo lento, dispositivos mais rápidos como o BJT (Matsui, 1993), o IGBT (Yamato, 1990) (Vangen, 1992) (Yamato, 1993) e (Silva, 1995), o MOSFET (Yonemori, 1989) (Matsui, 1998) e o MCT (Lee, 1993) (Hui, 1998) e (Ozpineci, 1998) são atualmente empregados na implementação das diferentes metodologias utilizadas.

1.4 Estrutura da dissertação

Esta dissertação propõe o estudo de um conversor CA/CA monofásico/trifásico do tipo não ressonante com isolamento por um elo de alta frequência e conversão direta no secundário através de um cicloconversor, conforme mostrado na figura 1.15.

Propõe, também, um novo padrão de modulação que permite a operação do cicloconversor trifásico com comutação suave. Para isso, a implementação do circuito de comando do cicloconversor é baseada numa técnica híbrida de modulação que utiliza modulantes distorcidas, antes só aplicada a inversores por Alves (1998). Além disso examina as possibilidades de funcionamento de um cicloconversor trifásico de dois braços, inclusive operando com modulação

vetorial. Embora tenha sido feito um estudo relativo ao retificador e inversor primários, o trabalho se concentra no estudo do cicloconversor, suas variações topológicas e comando. Os resultados experimentais apresentados visam apenas comprovar os princípios de comando e sua viabilidade de implementação.

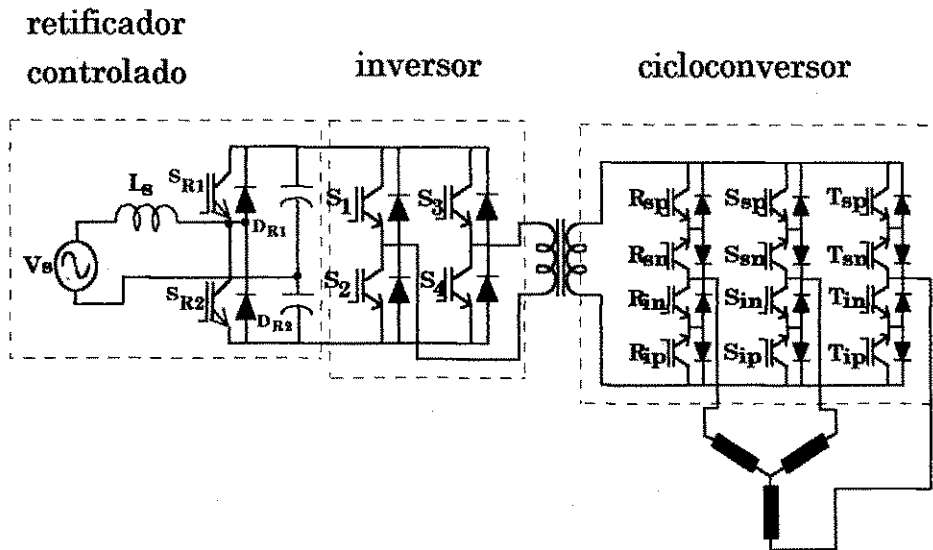


Figura 1.15 - Conversor CA/CA monofásico/trifásico com elo em alta frequência.

Para relatar os resultados alcançados, esta dissertação foi dividida em mais seis capítulos, como descrito a seguir.

O Capítulo 2 trata do conversor primário que é composto por um retificador controlado e um inversor em ponte cuja saída é ligada a um transformador de alta frequência. O retificador utiliza um controle de corrente com banda de histerese fixa, para realizar o controle do fator de potência. É introduzido o estudo para aplicação de CTN no mesmo. O inversor em ponte completa apresentado, opera com comutação dissipativa, mas são indicadas possibilidades para a sua operação com CTN.

O conversor secundário, composto por um cicloconversor trifásico a três braços, é abordado no Capítulo 3. O estudo de sua operação no modo onda quadrada e PWM senoidal verifica a adaptação do princípio de funcionamento do inversor ao cicloconversor. Os princípios e equacionamento básicos da modulação vetorial e modulação senoidal distorcida (MSD) são apresentados e

aplicados ao cicloconversor.

No capítulo 4, estuda-se a redução das perdas de chaveamento no cicloconversor através da introdução de técnicas de chaveamento não dissipativo sem utilização de circuitos ressonantes. A lógica de comando apresentada tira proveito das características de algumas MSDs para realização da CTN e CCN nas chaves do cicloconversor.

A implementação do comando é apresentada no capítulo 5. Nesse capítulo são descritos os circuitos para realização do comando do inversor primário do cicloconversor e das modulantes distorcidas.

No capítulo 6 são apresentadas algumas possibilidades de operação do cicloconversor trifásico a dois braços, com base nos princípios de operação do inversor a dois braços, tais como modulação senoidal e vetorial .

No capítulo 7 encontram-se as conclusões e contribuições deste trabalho, como também sugestões de trabalhos futuros.

Finalmente, algumas informações adicionais são incluídas nos apêndices. No apêndice A encontra-se uma documentação sobre o conversor de potência e circuito de 'driver'. As listagens dos programas utilizados nas simulações do cicloconversor a três e dois braços, e do retificador controlado do primário são encontradas no apêndice B.

Capítulo 2

Conversor Primário

2.1 Introdução

O conversor monofásico primário é composto por um sistema retificador/inversor de alta frequência com a saída isolada da entrada por um transformador de alta frequência. A maneira mais simples de realização do sistema citado é utilizar um retificador a diodos e um inversor de alta frequência em ponte ou meia ponte.

A topologia destes dois conversores não é o alvo principal da contribuição deste trabalho, porém a presença destes é imprescindível à realização do conversor secundário, principalmente no que concerne ao inversor, pois o mesmo fornece o sinal de alta frequência desejado na entrada do cicloconversor. Já a tensão contínua pode vir tanto de um sistema retificador quanto de um banco de baterias. Uma curta revisão bibliográfica mostrou várias possibilidades topológicas de realização de um sistema do tipo retificador/inversor. Algumas foram selecionadas e discutidas de forma breve ao longo deste capítulo. Também introduz-se um estudo para utilização de um retificador controlado com comutação a tensão nula CTN a fim de controlar o fator de potência de entrada e reduzir as perdas de chaveamento.

2.2 O retificador

O retificador monofásico pode apresentar inúmeras topologias, a escolha de uma delas está relacionada às características desejadas do conversor, ou seja, se se deseja realizar comutações suaves, controlar fator de potência, reduzir harmônicos etc. Na figura 2.1 encontram-se algumas possibilidades de estruturas de retificadores. A estrutura retificadora mais simples é aquela composta por uma ponte de diodos e um capacitor de saída, como mostrado na figura 2.1(a). Os retificadores das figuras 2.1(b),(c) e (d) permitem um controle da corrente de entrada, porém não é possível operar com fluxo reverso de potência. As estruturas das figuras 2.1(e),(f) e (g) são bidirecionais, e portanto, é possível realizar fluxo reverso de energia. Uma simplificação é obtida utilizando-se uma configuração com apenas duas chaves ativas e dois capacitores com derivação intermediária mostrado nas figuras 2.1(d) e 2.1(f), (Enjeti, 1990). Estas configurações podem ser utilizadas em aplicações de baixa potência.

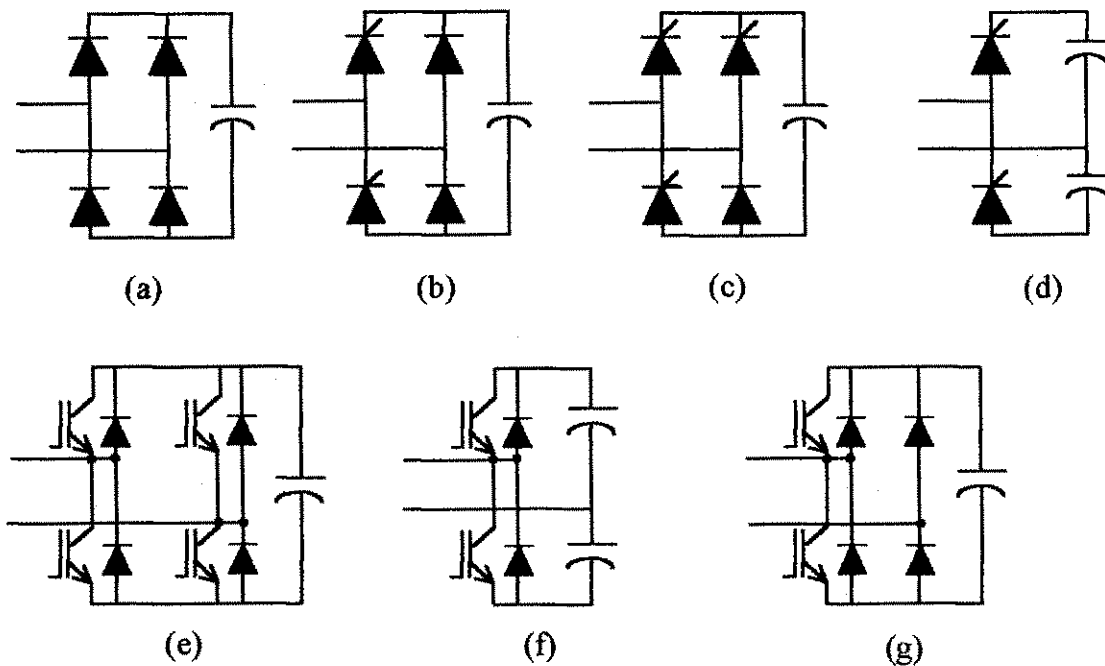


Figura 2.1 - Estruturas retificadoras.

A característica não ideal da corrente de entrada solicitada por esses conversores gera alguns problemas sendo o principal a distorção da corrente devido à presença de harmônicos e conseqüente redução do fator de potência de entrada. A presença de harmônicos na rede elétrica, devido à proliferação do uso de equipamentos de eletrônica de potência, tem levado diferentes órgãos a imporem padrões toleráveis para estes harmônicos e para o fator de potência.

2.3 Controle do fator de potência

O fator de potência FP é definido por (Mohan, 1989):

$$FP = \frac{I_{s1}}{I_s} \cos \phi_1 \quad (2.1)$$

ou, em função da taxa de distorção harmônica:

$$FP = \frac{\cos \phi_1}{\sqrt{1 + THD_1^2}}, \quad (2.2)$$

sendo: I_{s1} → valor eficaz da componente fundamental da corrente de entrada;

I_s → valor eficaz da corrente de entrada;

ϕ_1 → ângulo entre a tensão de entrada assumida senoidal e i_s .

THD → taxa de distorção harmônica.

A relação I_{s1}/I_s mostra a importância de ter-se uma corrente o mais livre possível de distorção, ou seja, de a componente da corrente fundamental ter um valor aproximadamente igual ao da corrente total.

O fator de potência indica quão efetivamente um equipamento de potência solicita energia da rede. Em uma operação com baixo FP, para uma dada tensão e nível de potência, a corrente solicitada será alta, requerendo, desta forma, um aumento nos valores nominais de equipamentos tais como transformadores, linhas de transmissão e geradores.

Uma técnica clássica para melhorar a forma de onda da corrente de entrada de um retificador, consiste na adição de uma indutância L_a em série com a indutância parasita da rede L_p e de valor maior que esta última. Tal indutor resulta num aumento da indutância efetiva do lado CA, o que melhora o fator de potência e reduz os harmônicos. Por outro lado, esta adição reduz o valor da

tensão média de saída (Mohan, 1989).

A imposição de padrões toleráveis para harmônicos e fator de potência acarreta a necessidade de circuitos especializados para prover estas funções. Dentre os mais simples pode-se citar os modeladores de corrente (Mohan, 1989). Neste tipo de circuito, a corrente na entrada do conversor segue a tensão de entrada através de um circuito de potência auxiliar e um circuito de comando apropriado.

A corrente de entrada exigida pode ter fator de potência unitário desde que o circuito de interface simule um resistor sendo suprido pela rede. O circuito clássico utilizado neste tipo de aplicação é o *boost* mostrado na figura 2.2. Em (Barbi, 1995) é apresentado o funcionamento e o equacionamento deste circuito.

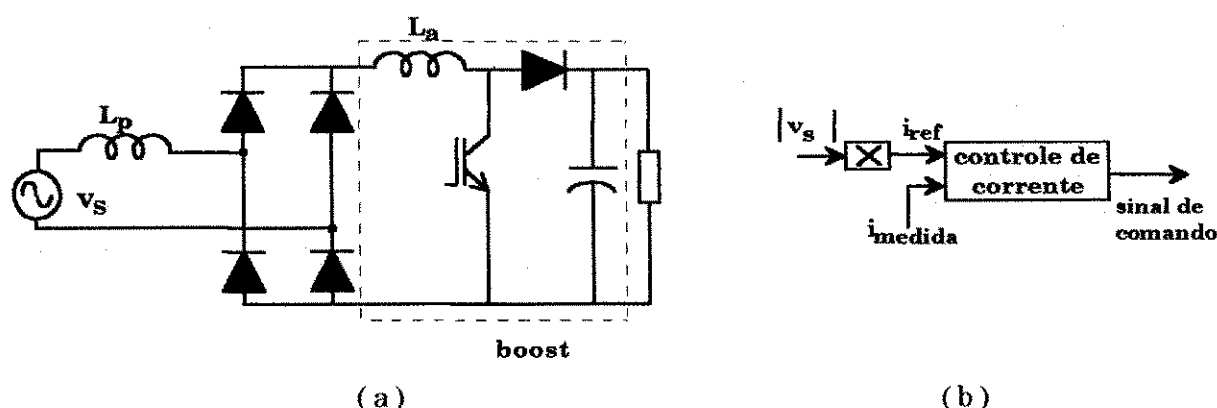


Figura 2.2 - Retificador com interface para modelagem da corrente de entrada (a), diagrama básico de controle (b).

O bloco *controle de corrente* pode ser implementado de diversas maneiras dentre elas pode-se mencionar:

I. Controle com frequência constante - a frequência de chaveamento é mantida constante. Quando i atinge i_{ref} a chave é desligada e ligada novamente através de um clock de frequência igual à de chaveamento.

II. Controle por banda de histerese fixa - neste caso a corrente i é controlada tal que o *ripple* da corrente permaneça dentro de uma faixa pré-estabelecida. Neste caso, a frequência de chaveamento é variável.

III. Controle por banda de histerese variável - neste controle a corrente de *ripple* de pico a pico varia proporcionalmente ao valor de $|v_s|$ já

que a frequência de chaveamento é mantida constante.

2.3.1 Retificador capaz de operar de forma regenerativa

Uma limitação da estrutura mostrada na figura 2.2 é não permitir a reversão do fluxo de potência. Em algumas aplicações tal como o acionamento de motor com frenagem regenerativa é necessário o fluxo reverso de potência. Para tanto utiliza-se a topologia retificadora com chaves ativas conforme mostrado na figura 2.2(f). Neste caso, não é mais necessária a presença de um conversor *boost* na saída do retificador, pois o retificador absorve esta função.

No circuito da figura 2.3(a) a tensão de saída se aproxima do valor de pico de v_s enquanto que no circuito da figura 2.3(b) esta mesma tensão se aproxima do valor de pico-a-pico de v_s . A topologia da figura 2.3(b) apresenta problemas de flutuação de tensão nos capacitores de saída. Entretanto, para uma mesma potência este último requer uma corrente menor nas chaves além de possuir menos componentes. L_s é a indutância equivalente entre a indutância parasita L_p e L_a . Enjeti (1990) utiliza o circuito da figura 2.3(b) juntamente com uma técnica PWM avançada para modelagem da corrente de entrada e eliminação de harmônicos de baixa ordem.

Ao circuito da figura 2.3(b) aplicou-se a técnica utilizada em Barbi (1995), cujo funcionamento é descrito na próxima seção.

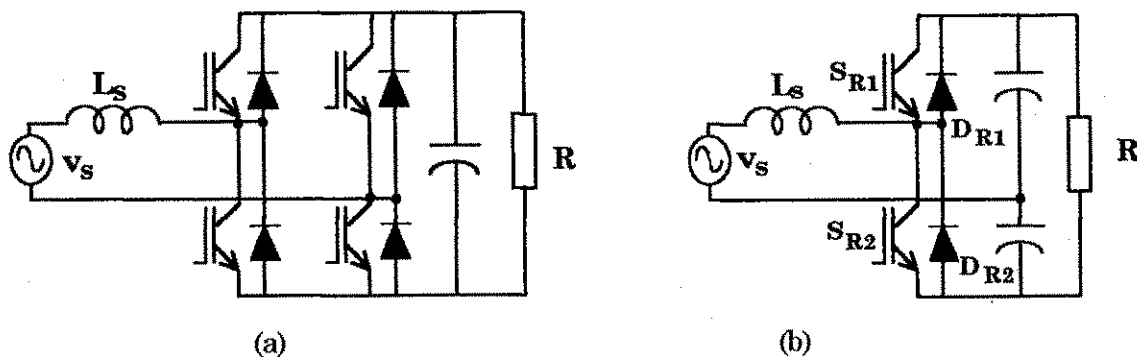


Figura 2.3 - Retificadores controlados para fluxo reverso de potência.

2.3.1.1 Princípio de funcionamento

O retificador da figura 2.3(b) pode ser considerado como composto por dois conversores *boost* em antiparalelo: um para o semiciclo positivo da tensão de entrada e outro para o negativo. O princípio de funcionamento deste circuito é semelhante ao do circuito da figura 2.2(a) e explicado a seguir.

O controle da corrente de entrada é feito através de uma histerese de banda fixa. As chaves S_{R1} e S_{R2} devem operar de maneira a modelar a corrente de entrada e fazer com que ela fique em fase com a tensão de entrada. Pode-se considerar que durante o período de chaveamento a tensão de entrada permanece constante, desde que a frequência de chaveamento seja muito maior que a frequência da alimentação.

A mesma análise feita para um *boost* convencional pode ser feita para o retificador em questão para cada semiciclo. Neste caso, a tensão de entrada é alternada ao invés de contínua. Na figura 2.4 pode ser observada as etapas de armazenamento e liberação da energia no indutor da entrada L_s . A corrente i_s segue a de referência i_{ref} que é uma cópia atenuada da tensão de alimentação.

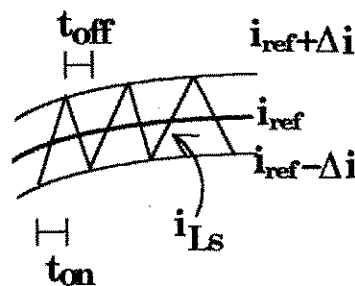


Figura 2.4 - Evolução da corrente i_{Ls} .

Quando a tensão de entrada é positiva, apenas a chave S_{R2} é controlada, caso contrário, apenas S_{R1} é controlada. Os circuitos equivalentes do retificador são mostrados na figura 2.5. Nas figuras 2.5.I e 2.5.II tem-se os circuitos equivalentes para $v_s > 0$. Com S_{R2} fechada, o indutor armazena energia até que o valor $i_{ref} + \Delta i$ (figura 2.4) seja atingido. S_{R2} abre, transferindo a energia armazenada em L_s para a carga através de D_{R1} até atingir o valor $i_{ref} - \Delta i$, quando então S_{R2} é novamente fechada e o ciclo se repete.

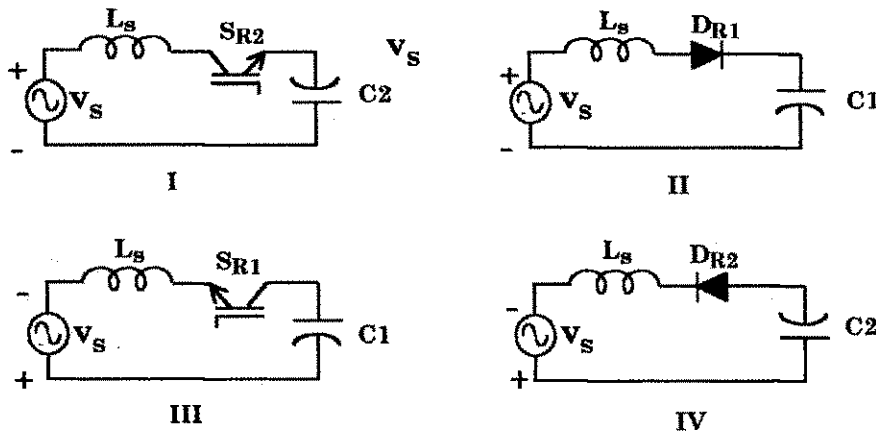


Figura 2.5 - Circuitos equivalentes.

Considerando-se os circuitos da figura 2.5, são válidas as seguintes equações:

S_{R2} fechada

$$v_{Ls} = v_s + v_{C2} \quad (2.3)$$

$$v_{Ls} = L_s \frac{\Delta i}{t_{on}}, \quad (2.4)$$

sendo $v_s = V_p \text{sen}(\omega t)$

Δi - variação da corrente no indutor

t_{on} - tempo de condução da chave (S_{R1} ou S_{R2}).

Substituindo-se (2.4) em (2.3) tem-se que

$$t_{on} = \frac{L_s \Delta i}{v_{C2} + V_p \text{sen}(\omega t)} \quad (2.5)$$

S_{R2} aberta

$$v_{Ls} = v_s - v_{C1} \quad (2.6)$$

$$v_{Ls} = -\frac{L_s \Delta i}{t_{off}} \quad (2.7)$$

$$t_{off} = \frac{L_s \Delta i}{v_{C1} - V_p \text{sen}(\omega t)} \quad (2.8)$$

$$T = t_{on} + t_{off} \Rightarrow \frac{1}{f_s} = L_s \Delta i \left(\frac{1}{V_p \text{sen}(\omega t) + v_{C2}} + \frac{1}{v_{C1} - V_p \text{sen}(\omega t)} \right) \quad (2.9)$$

Da equação característica do conversor *boost* convencional tem

$$\frac{v_o}{v_i} = \frac{1}{1-d} \quad (2.10)$$

sendo d a razão cíclica do conversor.

Para o circuito em questão, a tensão V_i é senoidal. Portanto, a razão cíclica varia no tempo. A partir da eq. (2.10) pode-se escrever

$$V_p \text{sen}(\omega t) = v_o [1 - d(\omega t)], \text{ ou ainda}$$

$$d(\omega t) = 1 - \frac{V_p \text{sen}(\omega t)}{v_o} \quad (2.11)$$

sendo $v_o = v_{C1} + v_{C2}$

A substituição de (2.9) em (2.11) resulta em

$$\frac{1}{f_s} = \frac{1}{L_s \Delta i \left(\frac{1}{2v_o - v_o d(\omega t)} + \frac{1}{v_o d(\omega t)} \right)} \quad (2.12)$$

A equação (2.12) permite que, a partir das especificações de projeto, seja possível determinar o valor da indutância L_s . Isto quer dizer que, dados v_o , Δi e a frequência máxima de chaveamento (que é uma limitação do interruptor utilizado), determina-se o valor mínimo da indutância.

2.3.1.2 Circuito de comando

Para realizar o controle do fator de potência de entrada foi aplicado o princípio *boost* em condução contínua com modelagem de corrente através de uma histerese de banda fixa. Conseqüentemente, a frequência de chaveamento é variável ao longo do ciclo da rede elétrica.

Um circuito de comando capaz de realizar esta função é mostrado na figura 2.6. Este circuito, apresentado em Barbi (1995), é aplicado ao conversor *boost* da figura 2.2(a), porém pode ser utilizado no comando do retificador controlado, já que suas etapas para cada semiciclo são equivalentes às do conversor *boost* da figura 2.2(a). Seu funcionamento é descrito a seguir.

Um resistor shunt (R_{sh}) de pequeno valor é introduzido em série com o indutor. A queda de tensão neste resistor é proporcional a corrente no indutor, desta forma, monitora-se a corrente de entrada. As tensões em cada terminal do resistor são as entradas de um amplificador diferencial cuja saída é uma 'imagem' da corrente no indutor. O ganho deste amplificador deve ser tal que compense a pequena queda de tensão em R_{sh} , ou seja, se o resistor for de 0.01Ω o ganho deve ser de 100. A saída do amplificador diferencial é conectada na entrada inversora de um comparador de histerese. A entrada não inversora é

uma tensão de referência tomada nos terminais da tensão de alimentação do retificador. Esta tensão é então atenuada e utilizada como referência de corrente a ser seguida (fonte E_1 da figura 2.6). A fração de realimentação do comparador de histerese é dada por:

$$\beta = \frac{R_5}{R_5 + R_6} \quad (2.13)$$

Desta forma, a faixa de variação da corrente é dada por:

$$\Delta i = 2\beta V_{sat} \quad (2.14)$$

sendo V_{sat} a tensão de saturação do operacional.

A saída do comparador de histerese fornece diretamente os pulsos de disparo para a chave S_{R2} . Como a chave S_{R2} funciona apenas no semiciclo positivo é preciso que os pulsos da saída do comparador sejam bloqueados para S_{R1} . Estes pulsos devem ser invertidos e enviados para a chave S_{R1} quando a referência se torna negativa. O transistor Q_1 no circuito de comando realiza esta função.

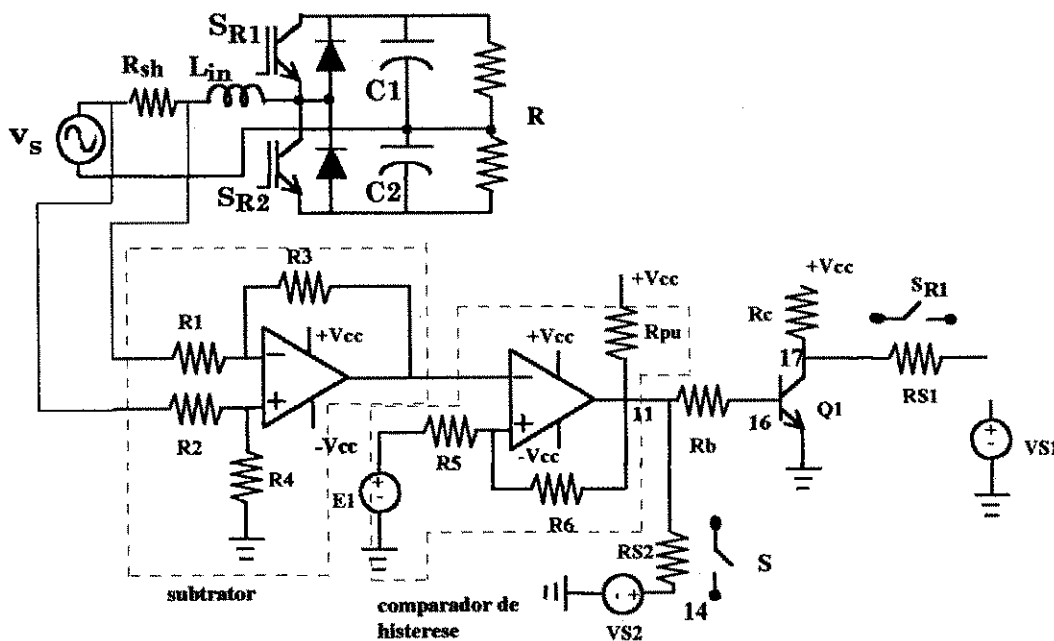
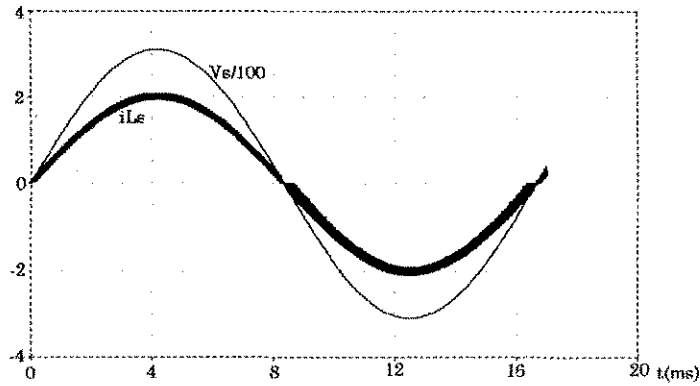


Figura 2.6 - Circuito de comando para realização do controle do fator de potência.

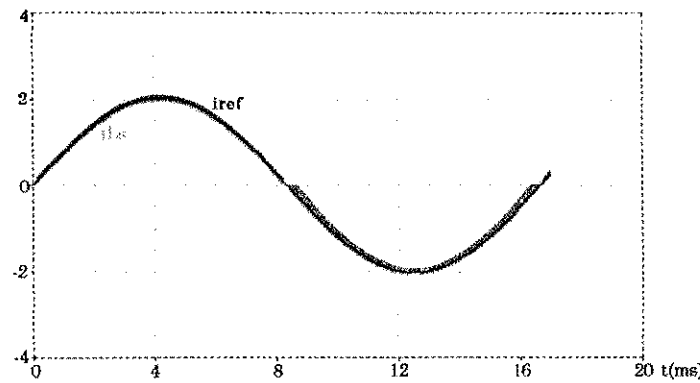
A simulação do circuito foi feita no programa PSPICE. A tensão de entrada v_s corresponde a tensão da rede elétrica (311V de pico). As chaves S_{R1} e

S_{R2} foram simuladas como sendo chaves ideais controladas por tensão. Os valores dos componentes utilizados encontram-se no apêndice A.

Os resultados de simulação comprovam que a corrente solicitada à rede segue a tensão de entrada, conforme mostrado na figura 2.7(a).



(a)



(b)

Figura 2.7 - Tensão de entrada e corrente em L_s (a), corrente de referência e corrente em L_s .

2.3.2 Retificador controlado com comutação a tensão nula

Uma prática encontrada na literatura técnica a fim de realizar controle de fator de potência e comutação a tensão nula utilizando-se um conversor *boost*, requer a utilização de duas chaves ativas com respectivos diodos e capacitores (Mulkern, 1988), conforme mostrado na figura 2.8.

A idéia de utilizar-se CTN no conversor *boost* pode ser aplicada ao

retificador controlado da figura 2.3b resultando no circuito mostrado na figura 2.9, cujo princípio de funcionamento é descrito no próximo item. Para este circuito foi realizado apenas um estudo teórico.

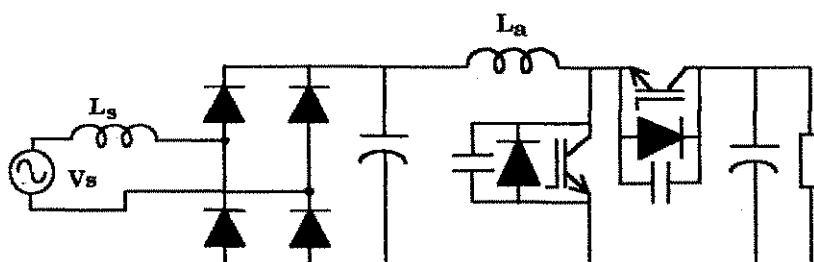


Figura 2.8 - Conversor *boost* CTN utilizado para controle de fator de potência.

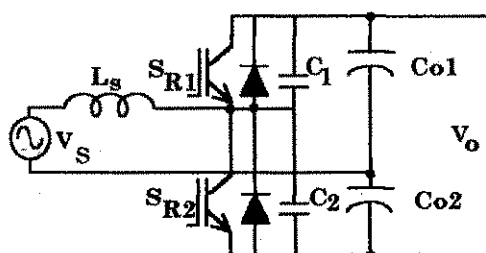


Figura 2.9 - Retificador controlado com CTN.

2.3.2.1 Princípio de funcionamento

O funcionamento do retificador mostrado na figura 2.9 utiliza o princípio *boost* com condução descontínua de corrente no indutor.

Considere-se inicialmente que $v_s > 0$. A etapa de crescimento da corrente nesta condição ocorre quando do disparo de S_{R2} . A tensão inicial em C_1 é V_0 . A corrente cresce até atingir i_{ref} (figura 2.10). Neste instante S_{R2} é bloqueada e inicia-se o processo de carga de C_2 e descarga de C_1 . Quando a tensão em C_2 atinge V_0 o diodo D_{R1} conduz. Após o início da condução de D_{R1} , S_{R1} pode ser disparada, porém só irá conduzir quando o sentido da corrente for o sentido de condução da chave. O diodo D_{R1} cessa a condução quando da inversão da corrente em L_s , dando início a condução de S_{R1} . A corrente no indutor cresce negativamente até atingir o valor cc de referência I_{ref} (figura 2.10), quando então S_{R1} é bloqueada. Após o bloqueio de S_{R1} , C_1 carrega e C_2 descarrega até zero

quando então D_{R2} conduz e S_{R2} pode ser disparada a tensão nula. Neste intervalo, a corrente no indutor, que é negativa, cresce positivamente e ao cruzar o zero D_{R2} bloqueia e S_{R2} conduz dando início a um novo ciclo. A inversão do sentido da corrente no indutor durante um curto intervalo permite a comutação sob tensão nula de ambas as chaves.

A energia no indutor no início da transição deve ser suficiente para carregar os capacitores. O valor mínimo desta energia é garantido pelo valor da indutância L_s a qual é ditada pelo valor da tensão de saída v_o , pelo valor da corrente I_{ref} e pelas capacitâncias (Mulkern, 1988).

A figura 2.10 mostra as formas de onda teóricas e diagrama de disparo das chaves para um período de chaveamento.

A dificuldade desta topologia de operar a frequências elevadas e baixa corrente de carga pode ser contornada pela utilização de um circuito auxiliar como mostrado em Silva (1995).

Este circuito é apenas sugerido como alternativa para realização do controle do fator de potência com comutação a tensão nula. Não tendo sido feito nenhum estudo mais aprofundado.

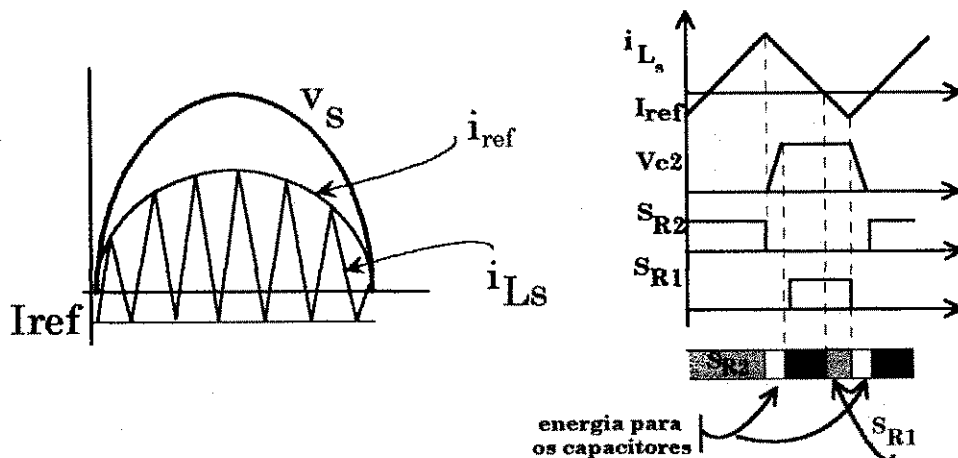


Figura 2.10 - Formas de onda teóricas e diagrama de disparo.

2.4 O inversor primário

O estágio inversor de alta frequência pode apresentar inúmeras topologias, dentre elas estão aquelas mostradas na figura 2.11, todavia a escolha de uma estrutura clássica em ponte tornou mais simples o comando das chaves.

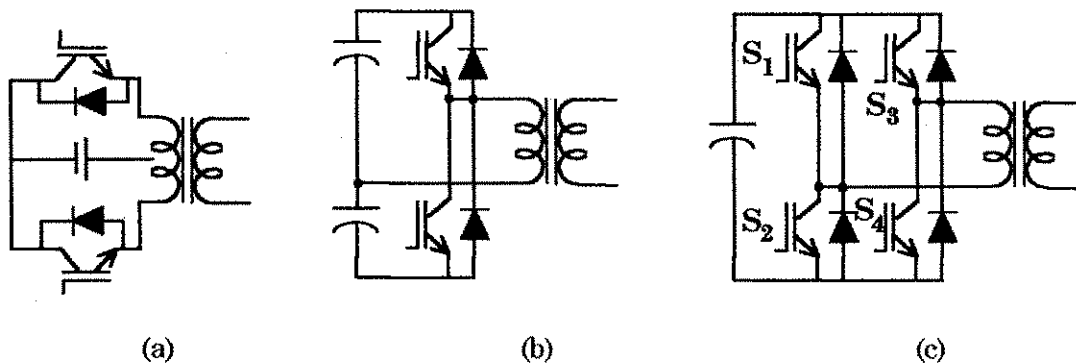


Figura 2.11 - Estruturas inversoras.

Qualquer uma destas estruturas pode ser utilizada com as estruturas de retificadores indicadas na figura 2.1. Entretanto, será mostrado no Capítulo 4 que o comando do inversor primário deve ser realizado de forma a se obter na saída do mesmo uma tensão de alta frequência com intervalo de tensão nula. Por isto, a estrutura que melhor se adequa às condições de comando desejadas é a da figura 2.11(c).

Uma técnica já conhecida, permite a operação de um inversor fonte de tensão em ponte com um intervalo de tensão nula na tensão de saída (Mohan, 1989): basta defasar-se os pulsos de comando entre os braços da ponte como mostrado na figura 2.12. Quando o defasamento é constante, o circuito de comando é simples. Entretanto, como será visto, para a aplicação em questão, as chaves do inversor devem ser comandadas para se ter um intervalo de tensão nula variável e pode ser obtido através da variação da defasagem de disparo das chaves dos braços do inversor primário. Uma possibilidade de utilização de um inversor com CTN foi apresentada em (Bose, 1998).

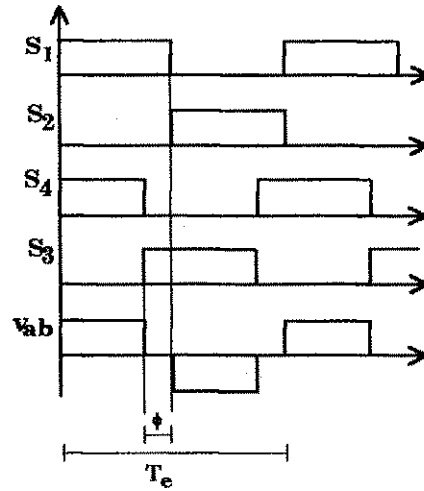


Figura 2.12 - Pulsos de comando defasados para introdução do intervalo de tensão nula.

2.5 Conclusão

Diferentes topologias podem ser utilizadas na composição do conversor primário. Entretanto, a utilização de um inversor em ponte possui flexibilidade para atender diferentes exigências por parte do comando do conversor secundário. Por outro lado, pode ser introduzido o controle do fator de potência no retificador primário. Finalmente, todo o conversor primário pode operar a comutação suave, o número de componentes no retificador primário podendo ser inclusive reduzido.

Capítulo 3

Técnicas de operação em cicloconversores a três braços.

3.1 Introdução

No Capítulo 2 foram estudadas as estruturas que compõem o conversor primário. Neste capítulo, serão abordadas algumas técnicas de comando aplicadas ao conversor secundário, ou seja, ao cicloconversor trifásico a três braços, como mostrado na figura 3.1. A tensão de entrada é considerada como sendo uma forma de onda quadrada de alta frequência. Inicialmente, descreve-se a operação no modo 180° para ilustrar o princípio de funcionamento. Em seguida é investigada a possibilidade de aplicação de técnicas de modulação por largura de pulsos (PWM- *pulse width modulation*) dos tipos senoidal, vetorial e senoidal distorcida ao cicloconversor da figura 3.1.

3.2 Cicloconversor com operação no modo 180°

Um cicloconversor é um circuito capaz de converter a tensão alternada dos seus terminais de entrada em uma tensão alternada de frequência e amplitude diferentes das de entrada. O circuito do cicloconversor é mostrado na figura 3.1.

A tensão de entrada do mesmo (v_e) é uma onda quadrada de alta frequência obtida a partir de um sistema retificador/inversor de alta frequência, conforme descrito no Capítulo 2. A matriz de chaves que compõe o cicloconvertidor em questão é semelhante a de um inversor clássico com a diferença de que o primeiro utiliza chaves bidirecionais, desta forma, o cicloconvertidor indicado na figura 3.1 pode ser considerado como composto por dois inversores em antiparalelo: um para o semiciclo positivo da tensão de entrada e outro para o semiciclo negativo. Esta comparação torna a operação do cicloconvertidor da figura 3.1 similar a do inversor mostrado na figura 3.2(a).

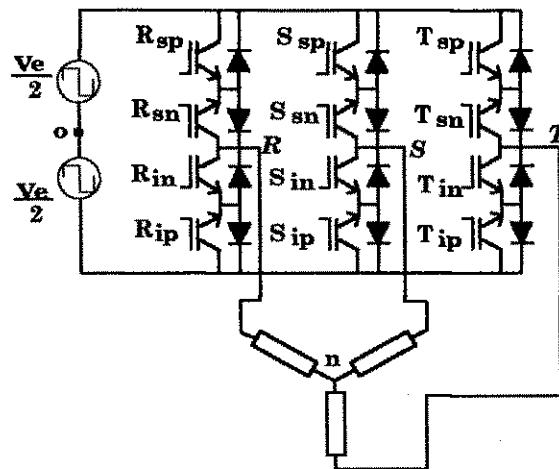


Figura 3.1 - Cicloconvertidor a três braços.

O funcionamento do cicloconvertidor pode, portanto, ser entendido a partir da estrutura inversora clássica indicada na figura 3.2(a). A operação básica de tal inversor no modo 180° (seis degraus) é bastante conhecida (Bedford, 1964). Neste modo de operação, cada chave conduz ininterruptamente durante 180° e a frequência de operação das chaves é a mesma da fundamental da tensão de saída. As chaves de cada braço operam complementarmente e os pulsos de comando de cada braço são defasados de 120° entre si. O defasamento entre os sinais de comando de cada braço proporciona tensões e correntes trifásicas equilibradas. O diagrama de disparo para as chaves do inversor é mostrado na

figura 3.2(b). Resultados de simulação do inversor, operando no modo descrito para uma carga RL, são mostrados na figura 3.3.

Considerando-se o cicloconversor, cada grupo de chaves de índice p (positivo) ou n (negativo) conduz durante meio período (ou 180°) da tensão de saída sendo escolhida qual das chaves de índice s (superior) ou i (inferior) deve conduzir durante tal intervalo. Esta escolha depende da polaridade da tensão de entrada, como pode ser observado na figura 3.4(b), ou seja, quando a tensão de entrada e a de referência são positivas dispara-se, para fase R, por exemplo, a chave R_{sp} . Quando ocorre a inversão apenas da tensão de entrada, dispara-se R_{ip} para que a tensão de saída continue seguindo a referência

A frequência de operação das chaves é necessariamente a mesma da tensão da entrada do cicloconversor. A figura 3.4(a) ilustra o diagrama de disparo para um período completo da tensão de saída do cicloconversor e na figura 3.4(b) são destacados os pulsos de disparo da fase R para operação no modo descontínuo de corrente.

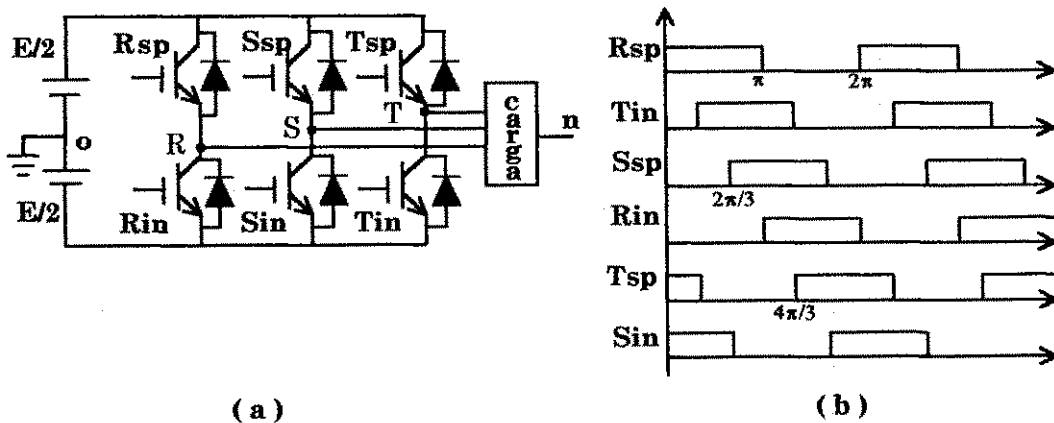


Figura 3.2 - Inversor trifásico (a), pulsos de disparo para as chaves (b) .

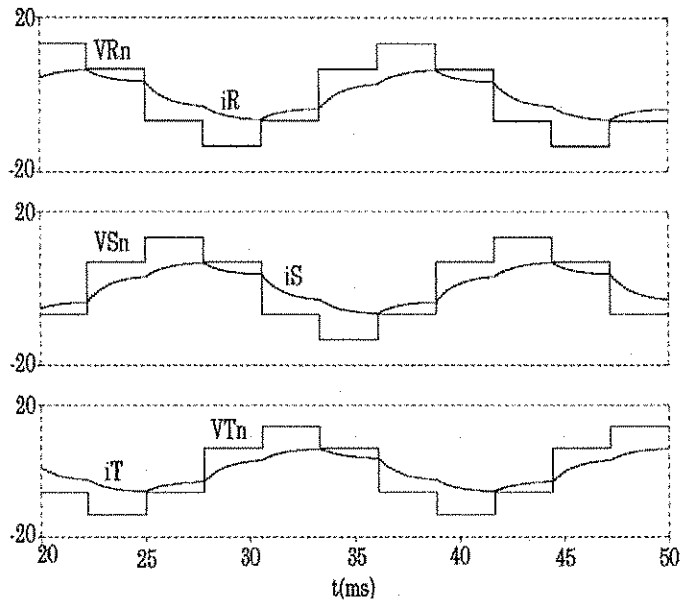


Figura 3.3 - Resultados de simulação para o inversor operando no modo 180°.

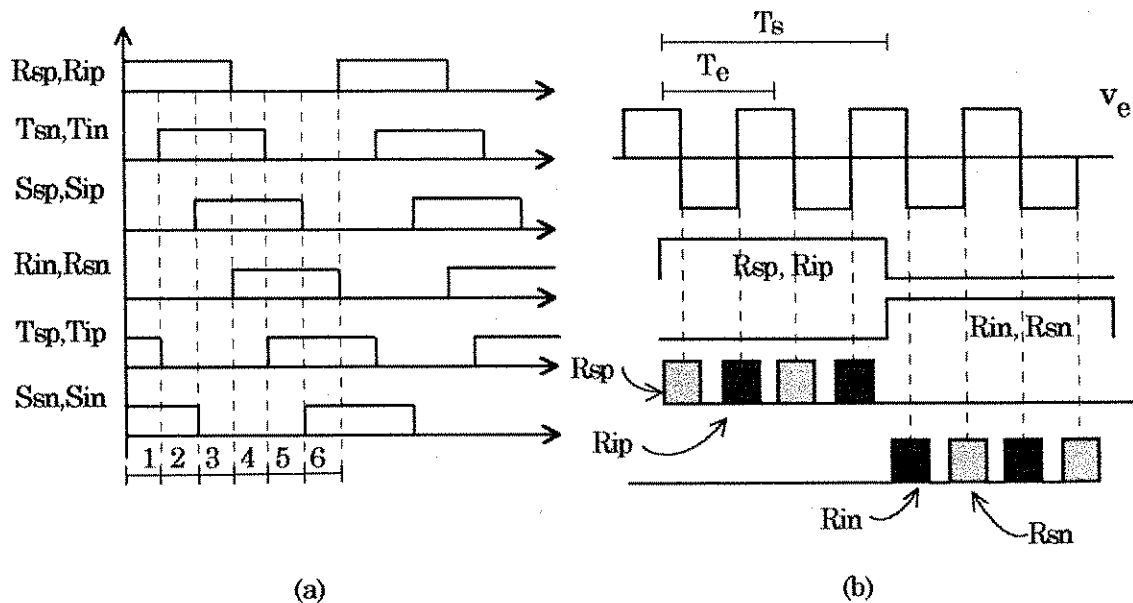


Figura 3.4 - (a) Diagrama de disparo das chaves do cicloconversor ; (b) Diagrama de disparo da fase R para operação descontínua de corrente.

O modo de operação com corrente descontínua é melhor compreendido considerando-se o cicloconversor monofásico em ponte mostrado na figura 3.5, cuja tensão de entrada é uma onda quadrada de alta frequência (Vidor, 1993). Na figura 3.6 encontra-se as formas de onda teóricas da tensão de entrada do cicloconversor e da corrente no indutor. No intervalo Δt_1 , estão ligadas as chaves

R_{sp} e S_{in} . A corrente cresce linearmente até atingir o valor de pico e é descrita pela eq.(3.1). Quando a tensão de entrada torna-se negativa, a corrente decresce linearmente até se anular (intervalo Δt_2), conforme eq.(3.2). Desta forma, os diodos em série com as chaves R_{sp} e S_{in} bloqueiam e os pulsos de comando das chaves podem ser retirados, obtendo-se desta forma uma comutação não dissipativa à corrente nula. A tensão de saída v_o é considerada constante durante um intervalo de chaveamento. Observe-se que, embora se utilize chaves com disparo e bloqueio controlados, as chaves operam de modo análogo ao modo tiristor (disparo controlado e bloqueio espontâneo).

$$i_L(t) = \frac{v_e - v_o}{L}t \quad (3.1)$$

$$i_L(t) = \frac{-v_e - v_o}{L}t + i_L(t_1) \quad (3.2)$$

A operação para o cicloconversor trifásico é análoga. Os resultados de simulação, obtidos com o programa PSPICE, para o cicloconversor trifásico operando no modo 180° e condução descontínua da corrente de carga, são mostrados na figura 3.7.

A relação entre a frequência de chaveamento e do sinal de saída determina o tempo gasto e memória utilizada na simulação. Quanto maior esta relação mais tempo e memória são necessários. Desta forma, utilizou-se uma relação baixa, ou seja:

$$\frac{f_{chav}}{f_{saída}} = \frac{20\text{kHz}}{1\text{kHz}} = 20$$

apenas para verificação do princípio de funcionamento.

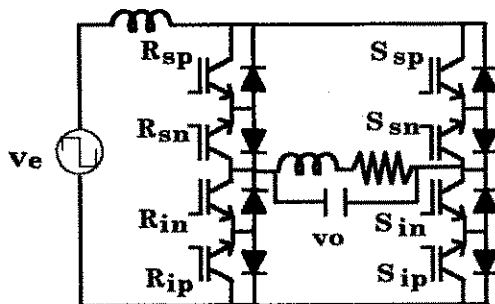


Figura 3.5 - Cicloconversor monofásico.

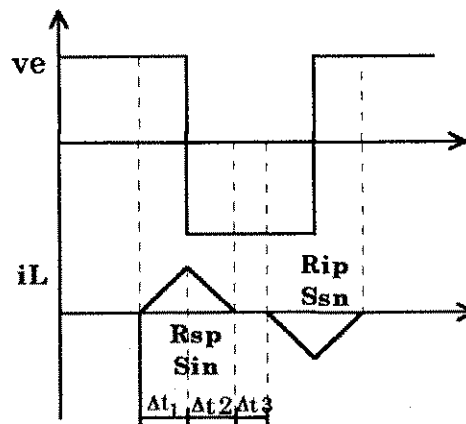


Figura 3.6 - Formas de onda teóricas.

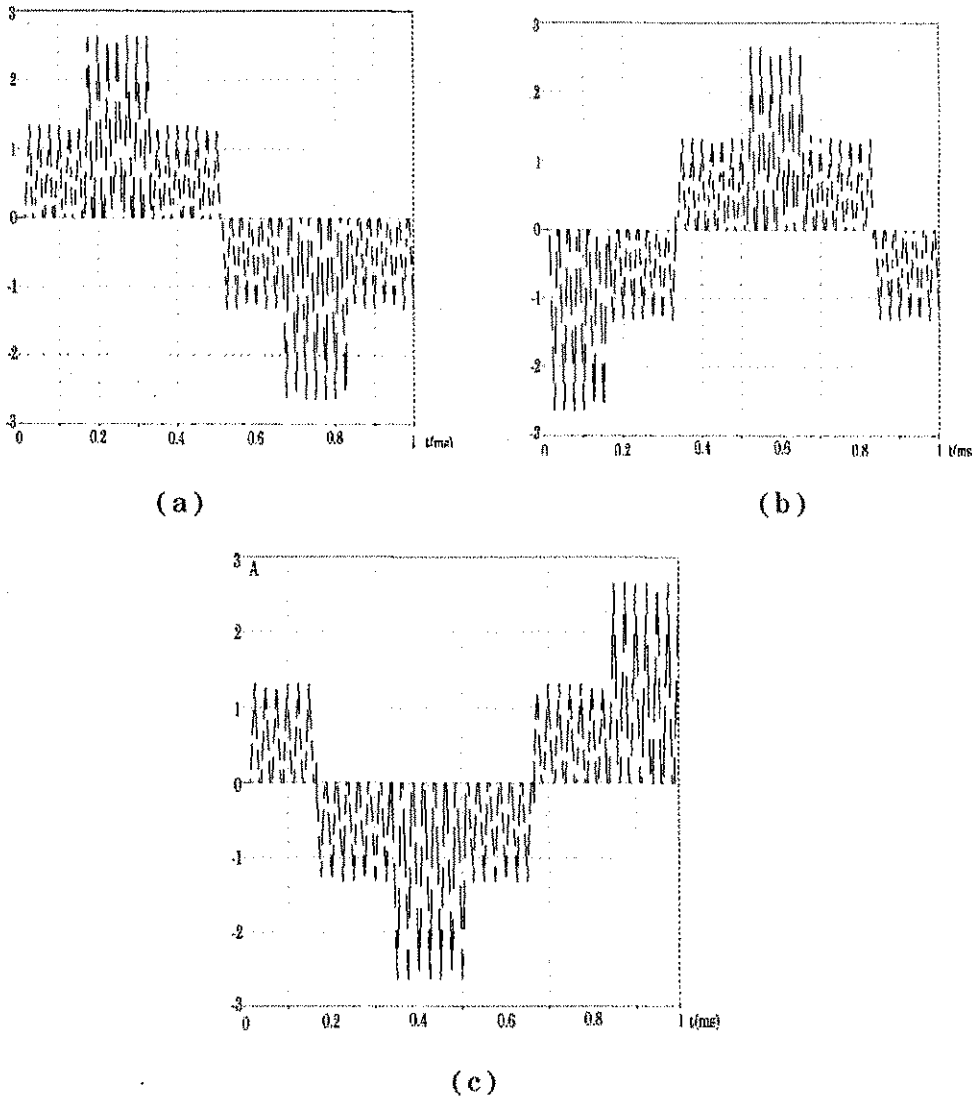


Figura 3.7 - Corrente de carga nas três fases, i_R (a), i_S (b) e i_T (c).

Observe-se que as formas de onda das tensões de saída da figura 3.3 do inversor da figura 3.2 ditam a envoltória das correntes de saída do cicloconversor da figura 3.1. Isto vem comprovar a validade do princípio aplicado.

3.3 Cicloconversor trifásico a três braços - CTTB - operando com PWM senoidal.

Na seção anterior, foi vista a operação do cicloconversor no modo descontínuo. Desta seção em diante os modos de operação descritos referem-se ao modo de operação com condução contínua na corrente de carga. O algoritmo de

chaveamento PWM para o CTTB é baseado no algoritmo do inversor PWM (Yamato, 1993):

Quando a polaridade da tensão de entrada é positiva, os sinais PWM do cicloconversor são os mesmos do inversor. Por outro lado, quando esta polaridade é negativa, os sinais PWM do cicloconversor são obtidos através da inversão dos sinais PWM do inversor.

Este algoritmo permite adaptar o princípio do inversor ao cicloconversor com entrada em onda quadrada. Desta forma, obtém-se na saída do cicloconversor as mesmas formas de onda requeridas para o inversor trifásico. A figura 3.8 ilustra o algoritmo PWM para o CTTB. A título de exemplo, os pulsos PWM neste caso foram obtidos a partir da interseção de uma onda dente-de-serra com três senóides defasadas de 120° .

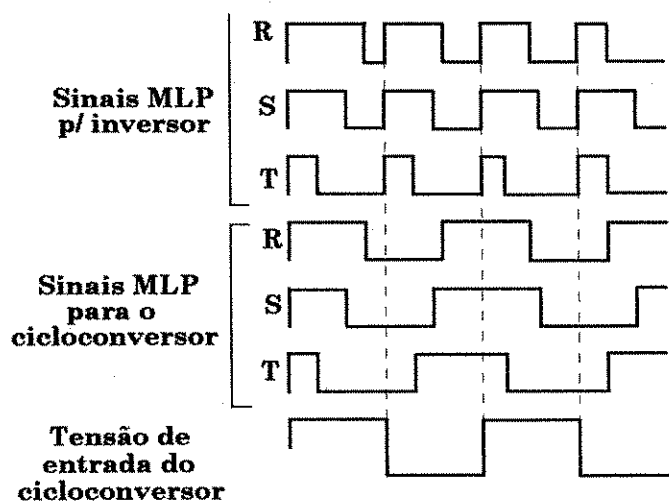


Figura 3.8 - Algoritmo PWM para o cicloconversor.

Um ciclo completo (60 Hz) pode ser dividido em 6 intervalos ou setores como mostrado na figura 3.9. Considerando-se a figura 3.9 tem-se que, em um determinado instante, as tensões na saída do conversor obedecem à sequência $v_R > 0, v_S < 0$ e $v_T < 0$, se $v_e > 0$ são disparadas as chaves R_{sp}, S_{in} e T_{in} , caso contrário dispara-se R_{ip}, S_{sn} e T_{sn} . O diagrama de disparo é mostrado na figura

3.4(b). Seguindo-se esta lógica, constrói-se a tabela 3.1, que indica a condução de cada chave durante um ciclo completo da tensão de saída. A simulação para o CTTB operando com PWM senoidal foi realizada para os seguintes parâmetros:

- Amplitude da tensão de entrada: $V_e = 100 \text{ V}$;
- Frequência da portadora: $f_p = 20 \text{ kHz}$;
- Frequência da modulante: $f_s = 60 \text{ Hz}$;
- Carga RL: $R = 10\Omega$ e $L = 10\text{mH}$;
- Índice de modulação: $m = 1$;

Os resultados de simulação para o cicloconversor operando com aplicação do algoritmo PWM são mostrados na figura 3.10. A análise harmônica, mostrada na tabela 3.2, permite verificar o equilíbrio das tensões e correntes fundamentais nas três fases.

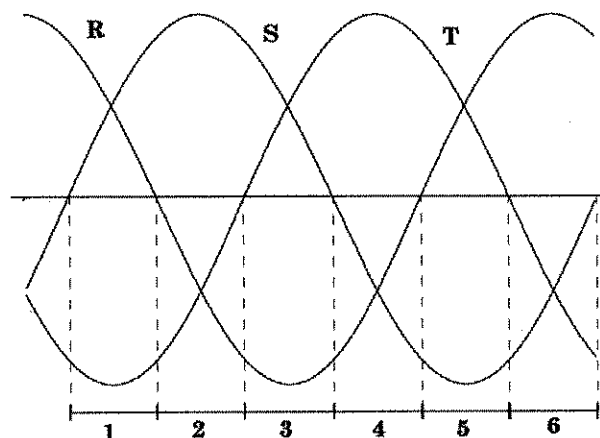


Figura 3.9 - Sinais senoidais trifásicos.

Intervalo	1	2	3	4	5	6
$v_o > 0$	Rsp, Sin, Tsp	Rsp, Sin, Tin	Rsp, Ssp, Tin	Rin, Ssp, Tin	Rin, Ssp, Tsp	Rin, Sin, Tsp
$v_o < 0$	Rip, Ssn, Tip	Rip, Ssn, Tsn	Rip, Sip, Tsn	Rsn, Sip, Tsn	Rsn, Sip, Tip	Rsn, Ssn, Tip

Tabela 3.1 - Condução das chaves para o cicloconversor

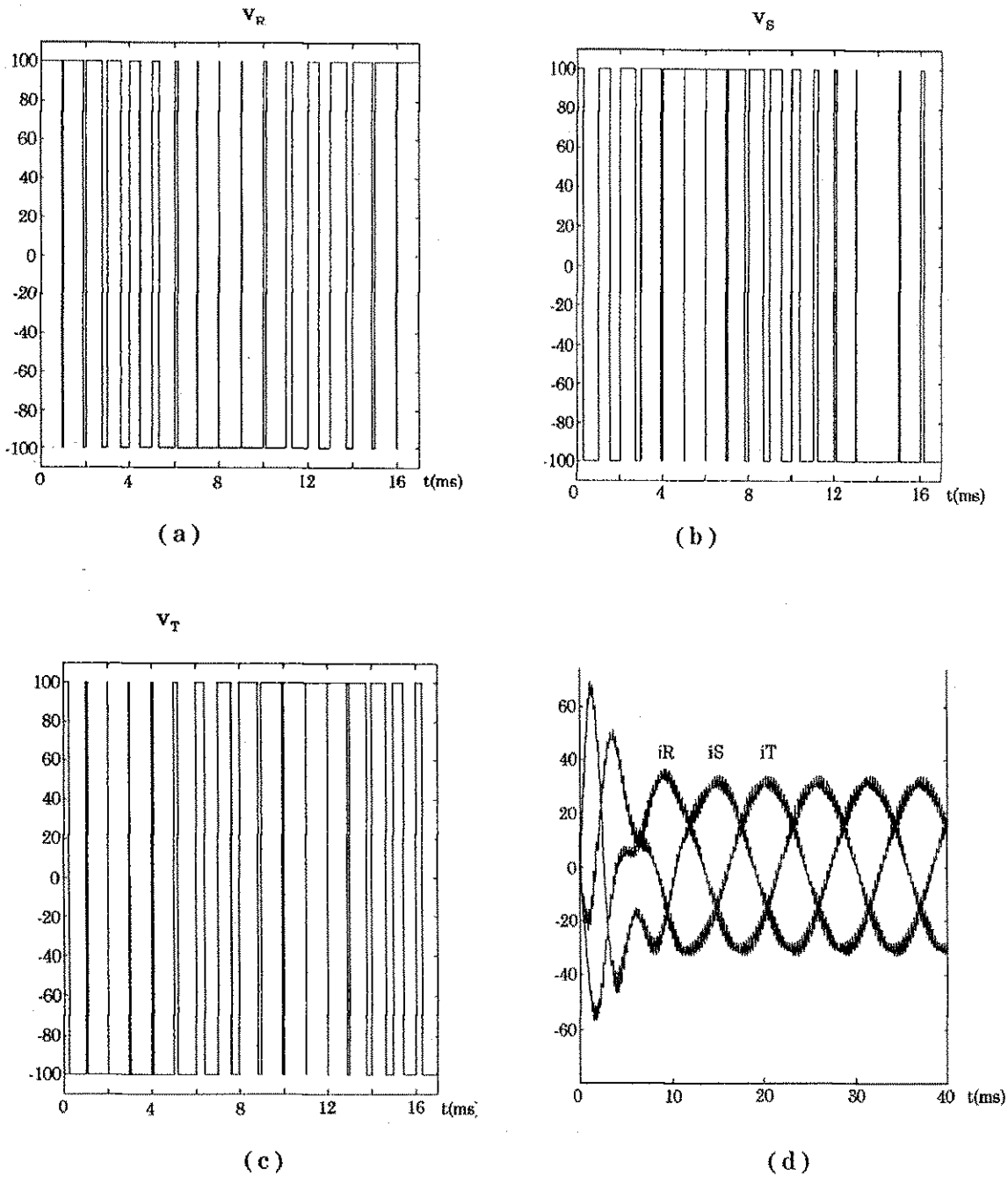


Figura 3.10 - Resultados de simulação para o CTTB operando com PWM senoidal: (a),(b),(c) tensões nas fases R, S e T respectivamente; (d) corrente nas fases.

tensão/corrente	V_{Rn}	V_{Sn}	V_{Tn}	I_R	I_S	I_T
amplitude	95,7 V	96,96 V	95,62 V	8,95 A	8,96 A	8,96 A
fase	$72,92^\circ$	$-46,92^\circ$	$-168,69^\circ$	$51,36^\circ$	$-68,64^\circ$	$171,35^\circ$

Tabela 3.2 - Valores das componentes fundamentais das tensões e correntes para o cicloconversor operando com modulação senoidal.

3.4 Modulação Vetorial - MV

A modulação vetorial foi originalmente proposta para uso em retificadores (Busse, 1982) e posteriormente em inversores (van der Broek, 1988), porém não foi amplamente aceita na época devido à sua complexidade de implementação. Atualmente, os avanços em controle microprocessado de conversores estáticos tornou esta desvantagem irrelevante.

Modulação por largura de pulsos (PWM) senoidal é amplamente aplicada para controlar a saída de conversores estáticos, porém apresenta como desvantagem o baixo aproveitamento do barramento CC (Del Valle, 1991). A modulação vetorial, por sua vez, elimina esta desvantagem, além de ser uma alternativa para o controle digital. Por outro lado, a desvantagem de usar sistemas digitais microprocessados é que a frequência de chaveamento é limitada pela velocidade do microprocessador.

A seguir são apresentadas de forma sucinta alguns conceitos básicos desta técnica, ferramenta bastante utilizada neste trabalho. Uma discussão mais detalhada pode ser encontrada na literatura referenciada ao longo do texto.

3.4.1. Princípio básico da modulação vetorial

A concepção da modulação vetorial toma como ponto de partida a definição dos vetores espaciais de tensão associados aos oito possíveis estados das chaves do inversor trifásico da figura 3.2, conforme a tabela 3.3. Tais vetores, quando projetados no plano $\alpha\beta$ originam seis vetores ativos (V_1, V_2, \dots, V_6) defasados de 60° entre si e mais dois vetores ditos vetores passivos ou nulos (V_0 e V_7), como mostrado na figura 3.11. Na MV é possível representar um vetor referência a partir de dois vetores ativos adjacentes ao setor em que se encontra a referência e dois vetores nulos durante cada período de amostragem, ponderados pelo tempo de aplicação destes vetores (Alves, 1998). O módulo dos vetores ativos V_i ($i=1\dots6$) é igual a $\sqrt{\frac{2}{3}} E$.

Vetor	0	1	2	3	4	5	6	7
chaves	Rin	Rsp	Rsp	Rin	Rin	Rin	Rsp	Rsp
	Sin	Sin	Ssp	Ssp	Ssp	Sin	Sin	Ssp
	Tin	Tin	Tin	Tin	Tsp	Tsp	Tsp	Tsp

Tabela 3.3 - Estados das chaves associados aos oito vetores.

Observe-se que na figura 3.11, estado '1' significa chave ou diodo superior conduzindo (tensão E aplicada à carga) e '0' chave ou diodo inferior conduzindo (tensão -E aplicada à carga), dependendo do sentido da corrente. Assim os vetores V_1 , V_0 e V_7 , por exemplo, correspondem às conexões indicadas nas figuras 3.12(a), 3.12(b) e 3.12(c) respectivamente.

Considere-se que o vetor de referência encontra-se no setor I (figura 3.13). Para compor este vetor, aplica-se os vetores V_1 e V_2 durante o intervalo τ_1 e τ_2 respectivamente, ou seja:

$$\tau V_{ref} = \tau_1 V_1 + \tau_2 V_2 \tag{3.3}$$

Os intervalos τ_1 e τ_2 obedecem a seguinte desigualdade:

$$\tau_1 + \tau_2 \leq \tau \tag{3.4}$$

Durante o restante do intervalo é aplicado o vetor nulo V_0 e V_7 , (correspondente a uma roda livre) :

$$\tau_0 = \tau - \tau_1 - \tau_2 \tag{3.5}$$

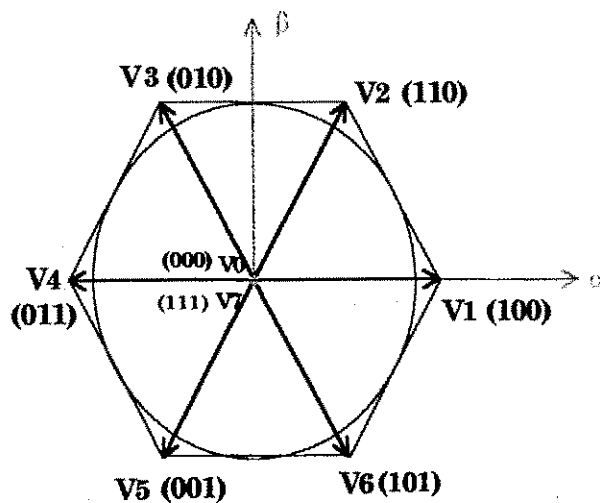


Figura 3.11 - Vetores de tensão no plano $\alpha\beta$ correspondentes aos estados das chaves

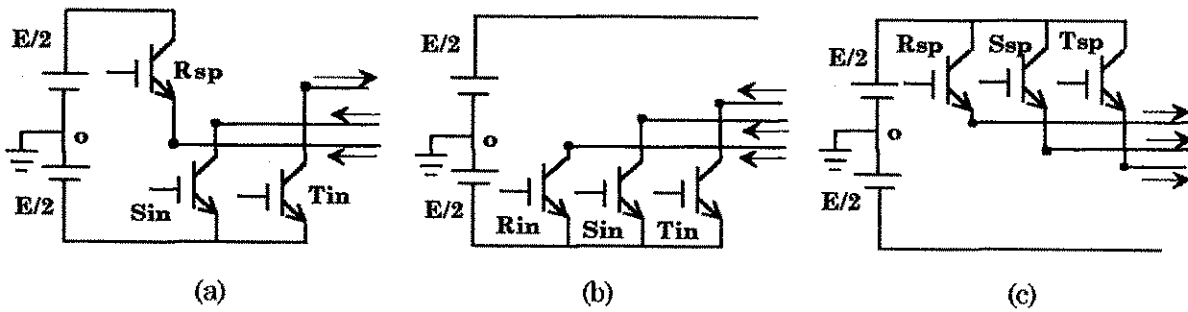


Figura 3.12 - Conexões das chaves representando os vetores: (a) V1, (b) V0 e (c) V7.

3.4.2 Cálculo dos tempos de aplicação dos vetores ativos

O tempo de aplicação dos vetores ativos pode ser determinado através de três métodos, aqui denominados de **método trigonométrico (M1)**, **método das componentes $\alpha\beta$ (M2)** e **método das referências senoidais (M3)**. Nesta seção, será apresentado o **M1**. Os demais serão apresentados ao longo do capítulo.

Na dedução a seguir foi considerado o caso em que o vetor referência encontra-se no primeiro setor, ou seja, os vetores ativos a serem aplicados serão V_1 e V_2 . A expressão pode ser generalizada para os casos em que a referência se encontra nos demais setores (Del Valle, 1991).

Da figura 3.13 pode-se retirar as seguintes relações:

$$x = \tau_2 V_2 \text{sen} 60^\circ = \tau V_{\text{ref}} \text{sen} \theta \tag{3.6}$$

Com θ variando de 0° a $i \times 60^\circ$ ($i=1\dots6$)

$$y = \tau_2 V_2 \text{cos} 60^\circ \tag{3.7}$$

$$\tau V_{\text{ref}} \text{cos} \theta = \tau_1 V_1 + \tau_2 V_2 \text{cos} 60^\circ \tag{3.8}$$

sendo τ o período de chaveamento ou amostragem.

Através de algumas manipulações matemáticas chega-se às seguintes expressões para os intervalos τ_1 e τ_2 :

$$\tau_1 = \frac{\tau V_{\text{ref}} \text{sen}(60^\circ - \theta)}{V_1 \sqrt{3}/2} \tag{3.9}$$

$$\tau_2 = \frac{\tau V_{\text{ref}} \text{sen} \theta}{V_2 \sqrt{3}/2} \tag{3.10}$$

Este mesmo princípio e equacionamento pode ser aplicado ao

cicloconversor da figura 3.1 já que o mesmo comporta-se como dois inversores em antiparalelo. Neste caso, o período τ é igual a meio período da tensão quadrada da entrada do cicloconversor, ou seja, $\tau = T_e/2$. Neste método é preciso identificar o setor no qual se encontra a referência.

A única condição na qual a condição estabelecida pela eq.(3.4) torna-se uma igualdade é quando $\theta = 30^\circ$, ou seja, quando a amplitude máxima de um vetor referência é dada por $V_i \cos 30^\circ$. Assim, a máxima amplitude de um vetor referência é $V_{\max \text{vet}} = \sqrt{2} E/2$ e conseqüentemente o índice máximo de modulação é dado por:

$$m_{\max \text{vet}} = \frac{V_{\max \text{vet}}}{V_i} = \frac{2}{\sqrt{3}} \quad (3.11)$$

Este valor é 15,5% maior que o máximo índice no caso da modulação senoidal ($m_{\max \text{sen}} = 1$).

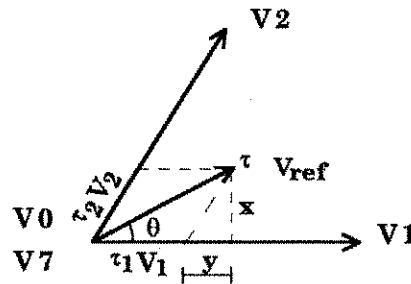


Figura 3.13 - Vetor de referência no setor 1.

3.5 Cicloconversor a três braços operando com PWM vetorial

Inicialmente é apresentado o equacionamento básico de um inversor trifásico (Jacobina, 1997) a fim de mostrar sua semelhança com o cicloconversor da figura 3.1.

Baseando-se na figura 3.2(a), a tensão, em qualquer instante, nas fases R,S e T é dada por:

$$v_{R_o}(t) = \frac{E}{2}(2R_{sp}(t) - 1) \quad (3.12)$$

$$v_{S_o}(t) = \frac{E}{2}(2S_{sp}(t) - 1) \quad (3.13)$$

$$v_{T_o}(t) = \frac{E}{2}(2T_{sp}(t) - 1) \quad (3.14)$$

Sendo: $R_{in} = 1 - R_{sp}$

$$\begin{aligned} S_{in} &= 1 - S_{sp} \\ T_{in} &= 1 - T_{sp} \end{aligned}$$

Pela lei de Kirchoff das tensões tem-se que

$$v_{Ro}(t) - v_{Rn}(t) = v_{no} \quad (3.15)$$

$$v_{So}(t) - v_{Sn}(t) = v_{no} \quad (3.16)$$

$$v_{To}(t) - v_{Tn}(t) = v_{no} \quad (3.17)$$

Para uma carga trifásica e equilibrada tem-se que

$$v_{Rn}(t) + v_{Sn}(t) + v_{Tn}(t) = 0 \quad (3.18)$$

Somando-se as equações (3.15), (3.16) e (3.17) chega-se a

$$v_{no}(t) = \frac{1}{3}[v_{Ro}(t) + v_{So}(t) + v_{To}(t)] \quad (3.19)$$

Substituindo (3.19) em (3.15), (3.16) e (3.17) tem-se que:

$$\begin{bmatrix} v_{Rn} \\ v_{Sn} \\ v_{Tn} \end{bmatrix} = P \times \begin{bmatrix} v_{Ro} \\ v_{So} \\ v_{To} \end{bmatrix}, \quad (3.20)$$

sendo
$$P = \frac{1}{3} \times \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix}$$

Em função do estado das chaves pode-se escrever:

$$\begin{bmatrix} v_{Rn} \\ v_{Sn} \\ v_{Tn} \end{bmatrix} = P \times E \times \begin{bmatrix} R_{sp} \\ S_{sp} \\ T_{sp} \end{bmatrix} \quad (3.21)$$

Considerando-se, agora, o cicloconversor, tem-se que para o ciclo positivo da tensão de entrada, o comportamento é o mesmo do inversor, ou seja, as equações (3.12) a (3.21) definidas anteriormente são válidas. Quando da inversão da tensão de entrada, o grupo de chaves que estava conduzindo é bloqueado e outro grupo de chaves é acionado. Assumindo que em um determinado instante está conduzindo a chave R_{sp} , a mudança de polaridade na tensão v_e indica que a chave a ser acionada para que a referência de tensão continue sendo seguida deve ser R_{ip} . Desta forma, pode-se fazer uma adaptação das equações para o inversor, apresentadas anteriormente, e estabelecer as seguintes relações para o cicloconversor:

$$v_{Ro}(t) = \frac{v_e}{2} [(R_{sp} + R_{in})K + (R_{ip} + R_{sn})Y] = \frac{v_e}{2} [2KR_{sp} + 2YR_{ip} - 1] \quad (3.22)$$

$$v_{S_o}(t) = \frac{V_e}{2}[(S_{sp} + S_{in})K + (S_{ip} + S_{sn})Y] = \frac{V_e}{2}[2KS_{sp} + 2YS_{ip} - 1] \quad (3.23)$$

$$v_{T_o}(t) = \frac{V_e}{2}[(T_{sp} + T_{in})K + (T_{ip} + T_{sn})Y] = \frac{V_e}{2}[2KT_{sp} + 2YT_{ip} - 1] \quad (3.24)$$

sendo $K=1$ e $Y=0$ para $V_e > 0$ e

$K=0$ e $Y=1$ para $V_e < 0$

Considerando-se que as chaves com índice sp estão ligadas apenas quando $K=1$ e as de índice ip quando $Y=1$, pode-se fazer a seguinte simplificação nas equações acima:

$$v_{R_o}(t) = \frac{V_e}{2}[2R_{sp} + 2R_{ip} - 1] \quad (3.25)$$

$$v_{S_o}(t) = \frac{V_e}{2}[2S_{sp} + 2S_{ip} - 1] \quad (3.26)$$

$$v_{T_o}(t) = \frac{V_e}{2}[2T_{sp} + 2T_{ip} - 1] \quad (3.27)$$

Substituindo as equações (3.25), (3.26) e (3.27) na expressão (3.20) chega-se ao seguinte resultado:

$$\begin{bmatrix} v_{R_n}(t) \\ v_{S_n}(t) \\ v_{T_n}(t) \end{bmatrix} = P \times V_e \times \begin{bmatrix} R_{sp} + R_{ip} \\ S_{sp} + S_{ip} \\ T_{sp} + T_{ip} \end{bmatrix} \quad (3.28)$$

A expressão para o cálculo das tensões do cicloconversor é semelhante à do inversor (eq. (3.21)). O termo que aparece a mais na eq. (3.28) representa as chaves que conduzem quando a polaridade da tensão de entrada é negativa.

3.5.1 Cálculo dos tempos de aplicação dos vetores ativos

A seguir será mostrado um procedimento para cálculo dos tempos de aplicação dos vetores ao cicloconversor, utilizando o método das componentes $\alpha\beta$ (M2), conforme apresentado por Jacobina (1997), ao invés de determinar o ângulo θ (como em M1) conforme indicado nas equações (3.9) e (3.10).

Transformando as grandezas trifásicas dadas nas equações (3.15), (3.16) e (3.17) para o plano $\alpha\beta$ tem-se que:

$$\begin{bmatrix} v_\alpha \\ v_\beta \\ v_o \end{bmatrix} = A \begin{bmatrix} v_{R_n} \\ v_{S_n} \\ v_{T_n} \end{bmatrix}$$

sendo:
$$A = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \end{bmatrix}$$

$$v_{\alpha} = \sqrt{\frac{2}{3}} V_e \left[(R_{sp} + R_{ip}) - \frac{1}{2}(S_{sp} + S_{ip}) - \frac{1}{2}(T_{sp} + T_{ip}) \right] \quad (3.29)$$

$$v_{\beta} = \frac{1}{\sqrt{2}} V_e [(S_{sp} + S_{ip}) - (T_{sp} + T_{ip})] \quad (3.30)$$

As oito componentes $\alpha\beta$, geradas a partir do estado das chaves, são mostradas na tabela 3.4. Cada componente, exceto os vetores nulos, possui módulo $\sqrt{\frac{2}{3}} E$ e fase de $i \times 60^\circ$ com i variando de 1 a 6.

Vetor	V1	V2	V3	V4	V5	V6	V7, V0
Componente α	$\sqrt{\frac{2}{3}} E$	$\frac{E}{\sqrt{6}}$	$-\frac{E}{\sqrt{6}}$	$-\sqrt{\frac{2}{3}} E$	$-\frac{E}{\sqrt{6}}$	$\frac{E}{\sqrt{6}}$	0
β	0	$\frac{E}{\sqrt{2}}$	$\frac{E}{\sqrt{2}}$	0	$-\frac{E}{\sqrt{2}}$	$-\frac{E}{\sqrt{2}}$	0

Tabela 3.4 - Componentes $\alpha\beta$ das tensões no inversor.

Considere-se que o vetor referência dado por

$$v_{ref} = v_{\alpha ref} + jv_{\beta ref}, \quad (3.31)$$

seja constante durante o intervalo de amostragem τ (chaveamento). Cada vetor i e $i+1$ tem sua componente $\alpha\beta$. De forma genérica tem-se que:

$$v_i = v_{\alpha i} + jv_{\beta i} \quad (3.32)$$

e

$$v_{i+1} = v_k = v_{\alpha k} + jv_{\beta k} \quad (3.33)$$

sendo $i = 1, \dots, 6; k = i + 1$ se $i \leq 5$ e $k = 1$ se $i = 6$

Para compor o vetor referência v_{ref} localizado em qualquer setor, durante o intervalo τ aplica-se dois vetores ativos (V_i, V_k) adjacentes a este setor, durante os intervalos τ_i e τ_k e os dois vetores nulos, ou seja,

$$\tau v_{ref} = \tau_i v_i + \tau_k v_k \quad (3.34)$$

$$\tau(v_{\alpha ref} + jv_{\beta ref}) = \tau_i(v_{\alpha i} + jv_{\beta i}) + \tau_k(v_{\alpha k} + jv_{\beta k}) \quad (3.35)$$

Separando-se as componentes tem-se que

$$\tau \begin{bmatrix} v_{\alpha ref} \\ v_{\beta ref} \end{bmatrix} = \tau_i \begin{bmatrix} v_{\alpha i} \\ v_{\beta i} \end{bmatrix} + \tau_k \begin{bmatrix} v_{\alpha k} \\ v_{\beta k} \end{bmatrix} = \begin{bmatrix} v_{\alpha i} & v_{\alpha k} \\ v_{\beta i} & v_{\beta k} \end{bmatrix} \begin{bmatrix} \tau_i \\ \tau_k \end{bmatrix} \quad (3.36)$$

Aplicando a regra de Cramer obtêm-se as seguintes expressões:

$$\tau_i = \frac{\begin{vmatrix} V_{\alpha ref} & V_{\alpha k} \\ V_{\beta ref} & V_{\beta k} \end{vmatrix}}{\begin{vmatrix} V_{\alpha i} & V_{\alpha k} \\ V_{\beta i} & V_{\beta k} \end{vmatrix}} \tau = \frac{V_{\alpha ref} V_{\beta k} - V_{\beta ref} V_{\alpha k}}{V_{\alpha i} V_{\beta k} - V_{\alpha k} V_{\beta i}} \tau \quad (3.37)$$

$$\tau_k = \frac{\begin{vmatrix} V_{\alpha i} & V_{\alpha ref} \\ V_{\beta i} & V_{\beta ref} \end{vmatrix}}{\begin{vmatrix} V_{\alpha} & V_{\alpha k} \\ V_{\beta i} & V_{\beta k} \end{vmatrix}} \tau = \frac{V_{\alpha i} V_{\beta ref} - V_{\beta i} V_{\alpha ref}}{V_{\alpha i} V_{\beta k} - V_{\alpha k} V_{\beta i}} \tau \quad (3.38)$$

O intervalo de roda livre para que o cicloconversor opere com frequência constante é dado por

$$\tau_o = \tau - \tau_i - \tau_k. \quad (3.39)$$

Durante o período τ , a polaridade da tensão de entrada não muda (figura 3.14). Portanto, este período é considerado igual a meio período da tensão da entrada. Devido à esta suposição, as expressões de cálculo dos tempos de aplicação dos vetores τ_i , τ_k e τ_o para o cicloconversor são as mesmas do inversor mudando apenas as chaves a serem acionadas quando v_e muda de polaridade. Neste caso, quando estiver sendo aplicada uma determinada sequência de vetores, como por exemplo $V_1(100)$ e $V_2(110)$, e a tensão mudar de polaridade, no próximo intervalo deve-se aplicar a sequência complementar à anterior, ou seja, $V_4(011)$ e $V_6(001)$ para que a saída continue seguindo a referência.

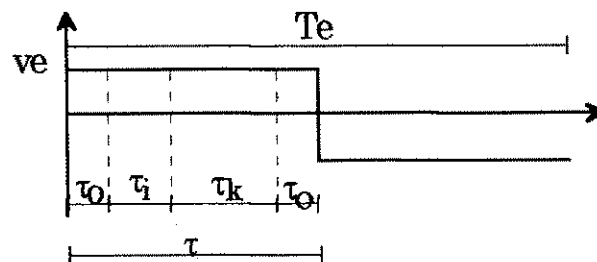


Figura 3.14 - Intervalo de aplicação

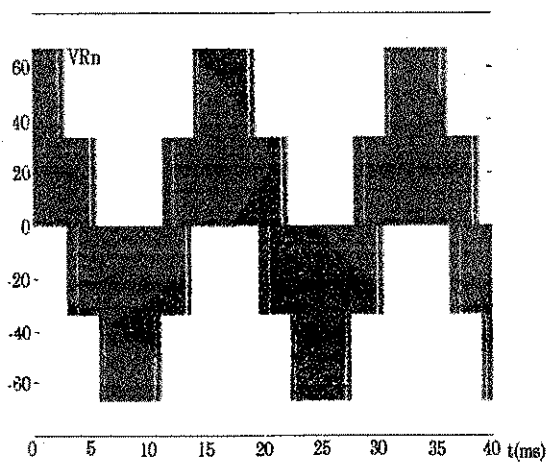
Em van der Broek (1988) é mostrado que na modulação vetorial simétrica (intervalo de roda livre é dividido igualmente em duas parcelas localizadas no início e no fim do período de chaveamento), as tensões fase-neutro são curvas não senoidais. Harmônicos de terceira ordem são adicionados às tensões de fase sem

afetar as componentes $\alpha\beta$ nem o valor das tensões de linha. Uma vez conhecida esta curva, ela pode ser substituída pela senóide em um modulador trifásico. Inúmeras curvas podem ser sintetizadas como curvas para referência nos moduladores PWM, algumas dessas bastante conhecidas na literatura técnica são abordadas na próxima seção.

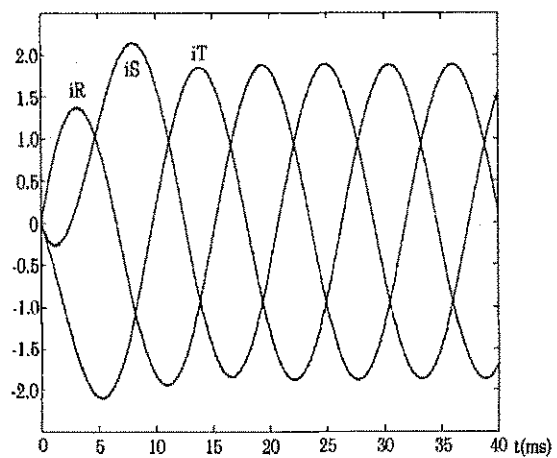
A simulação da MV simétrica aplicada a um CTTB alimentando uma carga RL foi realizada para os seguintes parâmetros:

- Amplitude da tensão de entrada: $V_e = 100V$;
- Frequência de chaveamento: $f_e = 10,8kHz$;
- Frequência de saída: $f_s = 60Hz$;
- Carga RL: $R = 10\Omega$ e $L = 41mH$;
- Índice de modulação: $m=0,6$;

Na figura 3.15(a) e 3.15(b) são mostrados os resultados de simulação da tensão na fase R e das correntes nas três fases. O cálculo da evolução dos valores médios da forma de onda da tensão em um dos pólos do cicloconversor durante cada período de chaveamento resulta na forma de onda mostrada na figura 3.5(c). Observe-se a presença da componente de terceiro harmônico. Na figura 3.15(d) é mostrado que a presença de uma componente harmônica nas tensão de fase, introduzida pela técnica de modulação (vetorial simétrica), não afeta as tensões de linha.



(a)



(b)

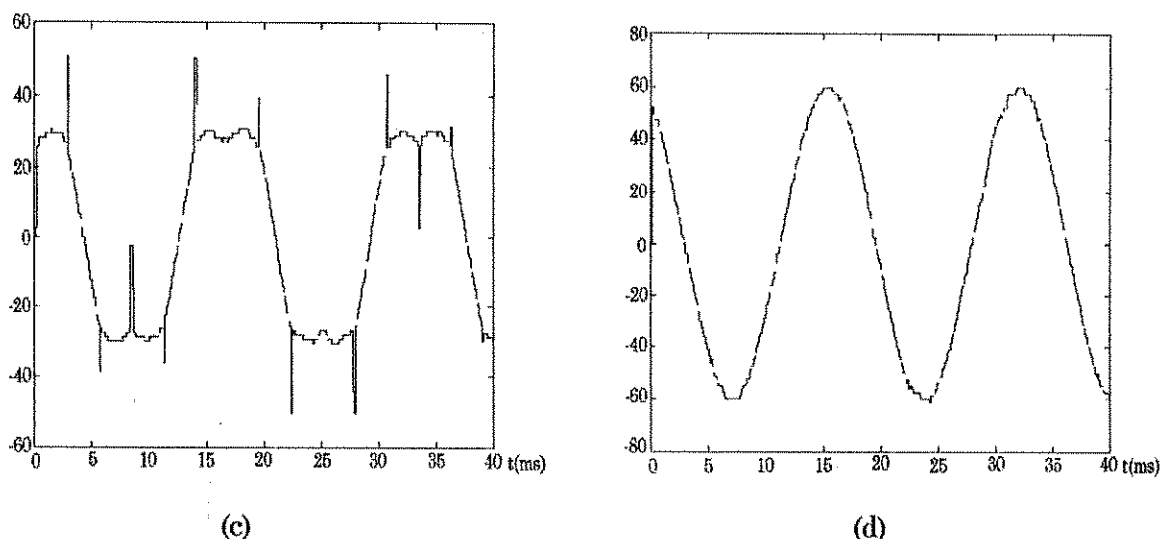


Figura 3.15 - Resultados de simulação para o cicloconvertor operando com MV simétrica. Tensão na fase R (a); correntes nas fases R, S e T (b); valor médio da tensão no pólo R; diferença das tensões entre dois pólos.

3.6 Modulação senoidal distorcida - MSD

O método da modulação seno-triângulo compara uma portadora triangular de alta frequência com três referências senoidais e gera os sinais de comando para as chaves do circuito de potência. Embora a implementação desta técnica com circuitos analógicos seja bastante simples, uma forte desvantagem é ter uma tensão trifásica de saída com baixa componente fundamental quando comparada ao caso de operação em onda quadrada. Para superar este problema, técnicas PWM melhoradas têm sido propostas, dentre as quais está o aumento no ganho do modulador injetando-se 3º harmônico (Agelidis, 1992). Esta técnica, foi derivada da técnica PWM convencional através da adição de 3º harmônico às senóides de referência e será denominada de Modulação Senoidal Distorcida - MSD. Deve ser notado que, o aumento no ganho do modulador é realizado às custas da introdução deste harmônico nas tensões fase-neutro. Entretanto, para uma carga equilibrada com neutro flutuante, correntes de 3º harmônico não podem fluir, e portanto, tensões de 3º harmônico não estão presentes nas tensões de linha (Agelidis, 1992), (Alves, 1998). Uma vantagem desta técnica em relação à MS clássica é um maior aproveitamento da tensão do barramento.

Na MS clássica, a amplitude da componente fundamental da tensão de saída de um inversor trifásico varia linearmente com o índice de modulação m . O

valor de pico desta componente, em uma das fases, é dado por (Mohan, 1989):

$$\left(\hat{V}_{Rn}\right)_1 = m \times \frac{E}{2} \quad (3.40)$$

A tensão fundamental de linha rms é dada por:

$$V_{LL1} = 0.612 \times m \times E \quad (3.41)$$

Na operação em onda quadrada, o valor desta tensão é dado por:

$$V_{LL1} = 0.78 \times E \quad (3.42)$$

A partir das equações (3.41) e (3.42) pode-se concluir que no modo onda quadrada o aproveitamento da tensão do barramento é máximo, enquanto que na MS tem-se um aproveitamento de 78,46% para $m = m_{sen,max} = 1$ (faixa linear), quando comparado ao caso onda quadrada. Por outro lado, se a comparação é efetuada com sinais não senoidais, ou seja, sinais senoidais distorcidos com adição de 3º harmônico ou de componentes de sequência nula, o índice de modulação pode atingir 1,15 ($m = m_{dist,max} = 1.15$). De acordo com a eq.(3.41), as tensões rms de linha podem atingir 0.704 do valor do barramento. Este valor é 90,23% do valor no caso onda quadrada.

Exemplos de sinais senoidais distorcidos pela adição de componente de sequência nula são mostrados na figura 3.16. A composição destes sinais será abordada na seção 3.6.2.

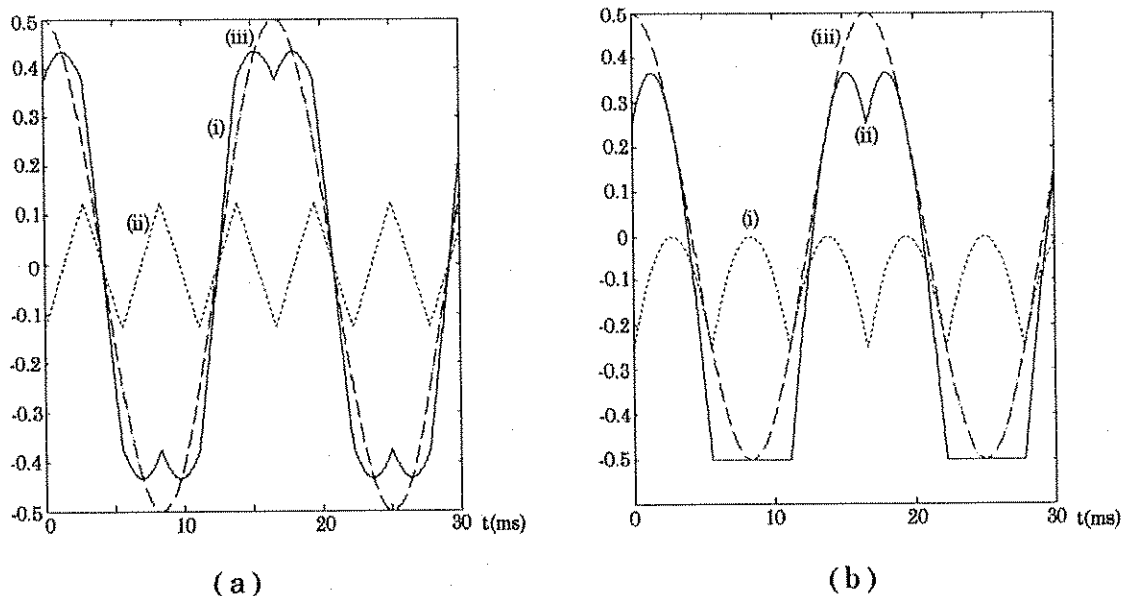


Figura 3.16 - Modulantes distorcidas (i) resultantes da adição de componente de sequência nula (ii) - em pontilhado a uma senóide de referência (iii).

Na MSD, ao invés de senóides puras, utiliza-se um conjunto de modulantes distorcidas com adição de componentes sequência nula. O processo é o mesmo da modulação senoidal convencional: a interseção de modulantes distorcidas com portadoras triangular ou dente-de-serra gera os pulsos de comando modulados por largura.

3.6.1 Correlação entre a MSD e a MV

Correlacionar o método de modulação senoidal distorcida com o método da MV consiste em determinar um conjunto de modulantes distorcidas que, quando comparadas com uma portadora triangular produza os mesmos sinais de comando da modulação vetorial correspondente (Blasko, 1997).

Considere-se a figura 3.17, na qual são mostradas as senóides de referência sendo interceptadas por uma portadora triangular. A razão de frequência entre portadora e modulante é tal que durante um período da primeira a segunda permanece praticamente constante. Os sinais PWM de comando são mostrados na parte inferior da figura 3.17.

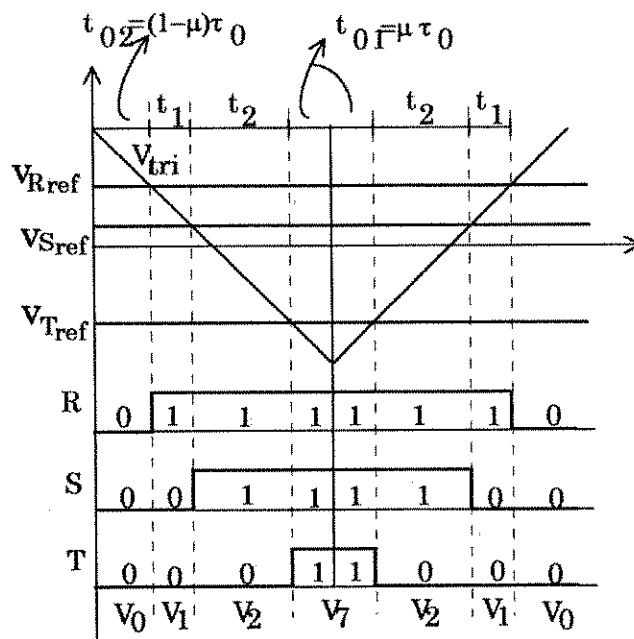


Figura 3.17 - Padrão vetorial

Para um padrão de chaveamento completo, o intervalo de roda livre dado pela eq.(3.39) é dividido em duas partes: τ_{01} e τ_{02} as quais podem ser, em princípio livremente distribuídas dentro do período de chaveamento (Alves, 1998). Na figura 3.18 são mostrados dois padrões que podem ser gerados a partir do mesmo conjunto de referências senoidais trifásicas. Desta forma, os intervalos τ_1 e τ_2 em ambos os casos têm a mesma duração enquanto τ_{01} e τ_{02} variam.

As ponderações dadas aos vetores V_0 e V_7 implicam em mudanças apenas nos valores médios das tensões da saída do inversor durante o intervalo de amostragem. Se τ_{01} é uma parcela de τ_0 então :

$$\tau_{01} = \mu\tau_0 \quad \text{e} \quad \tau_{02} = (1 - \mu)\tau_0 \quad (3.43)$$

Dai,

$$\tau_{02}\mu = (1 - \mu)\tau_{01} \quad (3.44)$$

O fator μ é denominado de razão de distribuição.

O valor da razão de distribuição implica na adição de uma componente de sequência nula nas tensões de pólo do inversor (Alves, 1998) ou cicloconversor.

Na modulação vetorial clássica (também conhecida como modulação vetorial simétrica), o intervalo de roda livre é dividido igualmente em duas parcelas localizadas no início e no fim do período de chaveamento. Isto implica $\mu=0.5$, e como $\tau_0 = \tau_{01} + \tau_{02}$,

$$\tau_{01} = \tau_{02} = \frac{\tau_0}{2}$$

Um padrão de chaveamento completo no enfoque da modulação vetorial é composto por quatro vetores adjacentes, como mostrado na figura 3.19(a): um vetor nulo no início e no fim do período e dois intermediários. Para gerar um padrão completo é preciso que a razão de distribuição μ esteja na faixa $0 < \mu < 1$. Padrões gerados para $\mu=0$ e $\mu=1$ são ditos padrões reduzidos (Alves, 1998) (figuras 3.19(b) e 3.19(c)), pois um dos intervalos de roda livre é nulo e o outro é concentrado no início ou no fim do período. Para estes valores, a tensão em cada uma das fases do inversor permanecerá grampeada continuamente durante 120° do período da modulante.

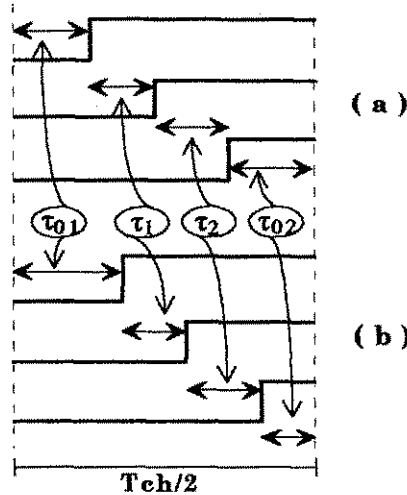


Figura 3.18 - Padrões de chaveamento diferentes apenas na distribuição dos vetores nulos.

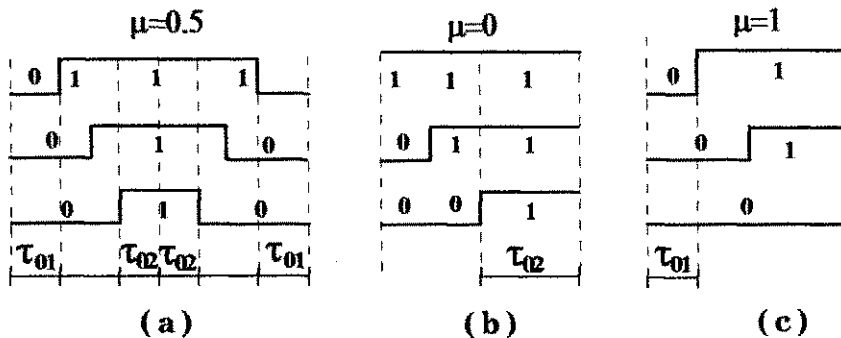


Figura 3.19 - Padrões vetoriais para diferentes valores de μ .

Com a MV ou com a comparação triângulo-sinal distorcido consegue-se um acréscimo em 15,5% do aproveitamento da tensão do baramento CC em relação à modulação senoidal.

3.6.2 Sinais modulantes distorcidos para μ constante

Sinais modulantes distorcidos podem ser gerados a partir do valor da razão de distribuição μ , o qual determina a adição de uma componente de seqüência nula adequada. O desenvolvimento de uma expressão relacionando estas grandezas é encontrado na literatura técnica (Alves, 1998) e é dada por:

$$v_{sz}(t) = \frac{1}{2} - \mu - (1 - \mu)v_{xref}(t) - \mu v_{zref}(t) \quad (3.45)$$

$$v_{yref}(t) = v_{xref}(t) + v_{zref}(t) \quad (3.46)$$

Sendo $v_{xref}(t)$, $v_{yref}(t)$ e $v_{zref}(t)$ os valores máximo, médio e mínimo das senóides de referência, conforme mostrado na figura 3.20.

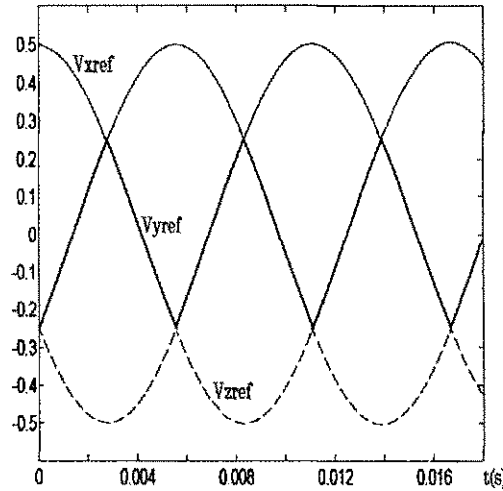


Figura 3.20 - Referências senoidais destacadas as componentes v_{xref} , v_{zref} , v_{yref}

O conjunto de modulantes distorcidas para $\mu=0.5$ é obtido a partir da determinação da componente de sequência nula (eq. (3.45)) a ser adicionada às senóides puras. Tem-se, então, que

$$v_{sz}(t)|_{\mu=0.5} = \frac{1}{2}v_{yref}(t) \quad (3.47)$$

$$v_{R_{dist}}(t)|_{\mu=0.5} = v_{R_{ref}}(t) + \frac{1}{2}v_{yref}(t) \quad (3.48)$$

$$v_{S_{dist}}(t)|_{\mu=0.5} = v_{S_{ref}}(t) + \frac{1}{2}v_{yref}(t) \quad (3.49)$$

$$v_{T_{dist}}(t)|_{\mu=0.5} = v_{T_{ref}}(t) + \frac{1}{2}v_{yref}(t) \quad (3.50)$$

As componentes de sequência nula para $\mu=0$ e $\mu=1$ são obtidas de forma análoga utilizando-se a eq. (3.45)

$$v_{sz}(t)|_{\mu=0} = \frac{1}{2} - v_{xref}(t) \quad (3.51)$$

$$v_{sz}(t)|_{\mu=1} = -\frac{1}{2} - v_{zref}(t) \quad (3.52)$$

As modulantes distorcidas para $\mu = 0.5$, $\mu = 0$ e $\mu = 1$ são mostradas na figura 3.21. Os circuitos para implementação destas modulantes são apresentados no Capítulo 5.

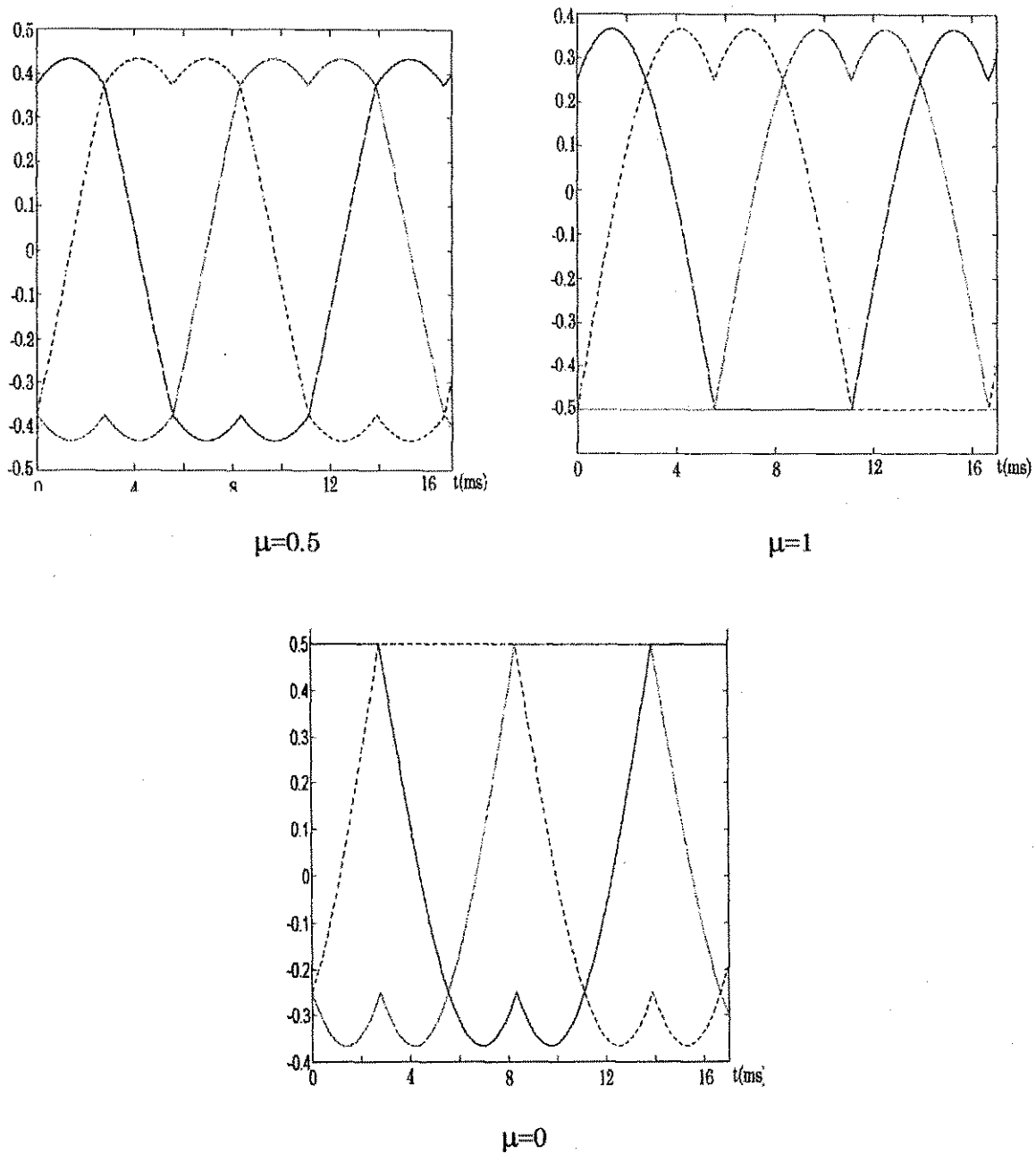


Figura 3.21 - Modulantes distorcidas.

Além de poder assumir valores constantes entre 0 e 1, o valor da razão de distribuição μ pode ser pulsado, assumindo os valores 0 e 1 periodicamente. Os valores constantes de interesse prático mais utilizados na literatura são: $\mu = 0.5$ que corresponde a MV simétrica, $\mu=0$ e $\mu=1$ que correspondem a modulação vetorial com grameamento contínuo de 120° por fase. Qualquer outro valor constante de μ resulta sinais com características inferiores àquelas da MV simétrica (Alves, 1998).

Para μ pulsado, ou seja $\mu=f(t)$, os sinais modulantes distorcidos também apresentam grampeamento de 120° por fase, só que neste caso o grampeamento é dividido em trechos de 30° ou 60° durante o período da modulante. A componente de sequência é selecionada conforme o sinal $f(t)$. Este caso não foi aplicado ao conversor em questão.

3.6.3 Cálculo dos tempos de aplicação dos vetores ativos

Na modulação vetorial, o cálculo dos tempos de aplicação dos vetores ativos τ_i e τ_k é função das componentes $\alpha\beta$. Semelhantemente, pode-se obter estes intervalos através de uma expressão relacionando apenas as referências senoidais sem a necessidade da transformação $\alpha\beta$ (M2) nem a determinação do ângulo θ (M1) (Blasko, 1996) e (Alves, 1998). Os tempos de aplicação podem ser determinados da maneira a seguir.

Considere-se a figura 3.22. Partindo do pressuposto de que a frequência da portadora triangular é muito maior que a da modulante, pode-se considerar esta última constante durante um período da portadora. Da figura 3.22 pode-se retirar as seguintes relações entre os triângulos em destaque:

$$\frac{\tau_1}{T_e} = \frac{V_{Rref} - V_{Sref}}{2v_{tri}} \Rightarrow \tau_1 = \frac{T_e}{2}(V_{Rref} - V_{Sref}) = \tau(V_{Rref} - V_{Sref}) \quad (3.53)$$

$$\frac{\tau_2}{T_e} = \frac{V_{Sref} - V_{Tref}}{2v_{tri}} \Rightarrow \tau_2 = \frac{T_e}{2}(V_{Sref} - V_{Tref}) = \tau(V_{Sref} - V_{Tref}) \quad (3.54)$$

Através das expressões (3.53) e (3.54) nota-se que o tempo de aplicação dos vetores é proporcional às tensões de linha.

Em Alves (1998) é dado um tratamento formal no desenvolvimento de uma expressão para o cálculo destes tempos em função das referências senoidais máxima (v_{xref}) mínima (v_{zref}) e média (v_{yref}). Tal expressão é dada por:

$$\begin{bmatrix} \tau_i \\ \tau_k \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \end{bmatrix} \begin{bmatrix} v_{xref}(t) \\ v_{yref}(t) \\ v_{zref}(t) \end{bmatrix} \tau \quad (3.55)$$

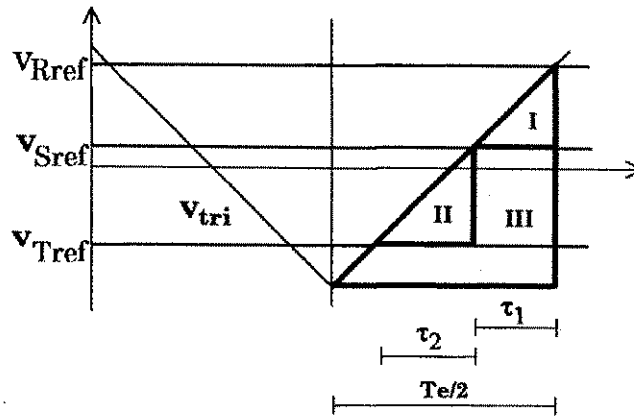


Figura 3.22 - Modulantes senoidais e portadora relacionadas ao tempo de aplicação dos vetores.

3.6.4 Cicloconversor operando com modulação senoidal distorcida - MSD

Como dito anteriormente, na MSD ao invés de senóides puras como modulantes, utiliza-se um conjunto de modulantes distorcidas com adição de componente de sequência nula. A adição desta componente estende a linearidade do modulador em 15,5% (Blasko, 1997). O processo é o mesmo da modulação senoidal convencional: a interseção das modulantes distorcidas com portadora triangular ou dente-de-serra gera os pulsos modulados em largura para as chaves.

A utilização desta técnica em inversores trifásicos já está consagrada na literatura técnica. Por outro lado, na revisão bibliográfica realizada, a aplicação desta técnica a cicloconversores trifásicos não foi explorada. Desta forma, a técnica de MSD é aplicada ao cicloconversor da figura 3.1 a fim de verificar-se seu princípio e validade. Na simulação do cicloconversor aplicou-se o algoritmo apresentado na seção 3.3, juntamente com a adição da componente de sequência nula.

Na figura 3.23(a) é mostrada a forma de onda da tensão de entrada do cicloconversor e na figura 3.24(b) os pulsos PWM de comando que devem ser distribuídos para as chaves. Os pulsos PWM foram obtidos utilizando-se modulantes distorcidas para $\mu=0.5$ e portadora dente-de-serra. A saída do cicloconversor alimenta uma carga RL.

Na figura 3.24 encontra-se os resultados de simulação. A figura 3.24(a)

mostra a evolução dos valores médios da tensão nos pólos R e S (os pólos R e S estão indicados na figura 3.1) durante cada período de chaveamento e na figura 3.24(b) mostra-se a diferença entre as tensões em tais pólos, ou seja V_{RSmed} . Note-se que a componente de sequência zero adicionada não aparece nas tensões de linha, conforme dito anteriormente. A tensão fase-neutro (da fase R) é mostrada na figura 3.24(c). Na figura 3.24(d) encontra-se as correntes na carga. A simulação foi realizada em linguagem C para os seguintes parâmetros:

- Amplitude da tensão de entrada: $V_e = 100$ V;
- Frequência da portadora: $f_{port} = 20$ kHz;
- Carga RL: $R = 10\Omega$ e $L = 10$ mH;
- Índice de modulação: $m = 1$;

Na tabela 3.5 encontra-se os módulos das amplitudes e as taxas de distorção harmônica (tdh) das componentes fundamentais das tensões de linha e correntes de fase. Os valores das tdh's serão utilizados na capítulo 4 na comparação com outras técnicas.

tensão/corrente	V_{Rn}	V_{Sn}	V_{Tn}	i_R	i_S	i_T
amplitude	76,39	76,23	76,52	6,35	6,34	6,34
tdh	0,53	0,52	0,51	0	0	0

Tabela 3.5 - Amplitudes e tdh das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN.

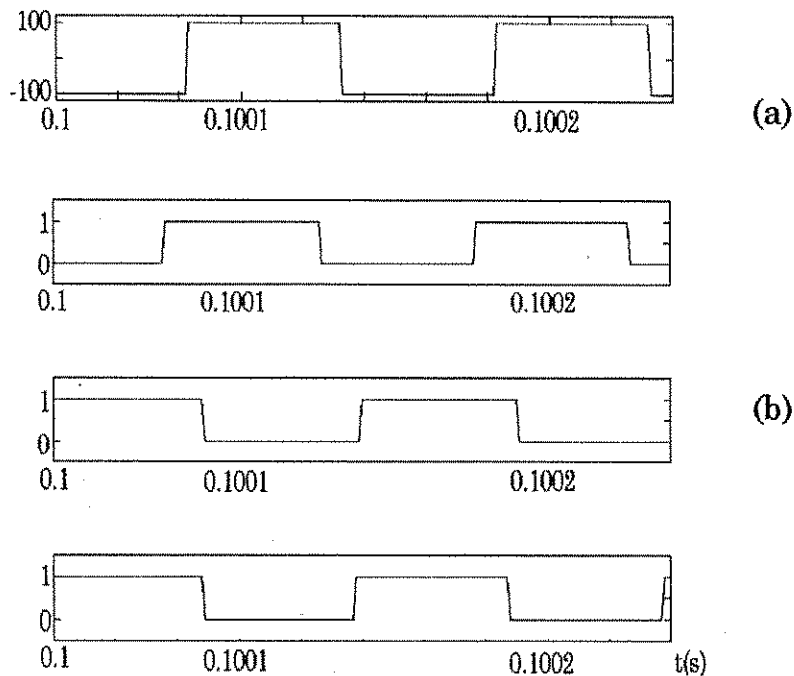
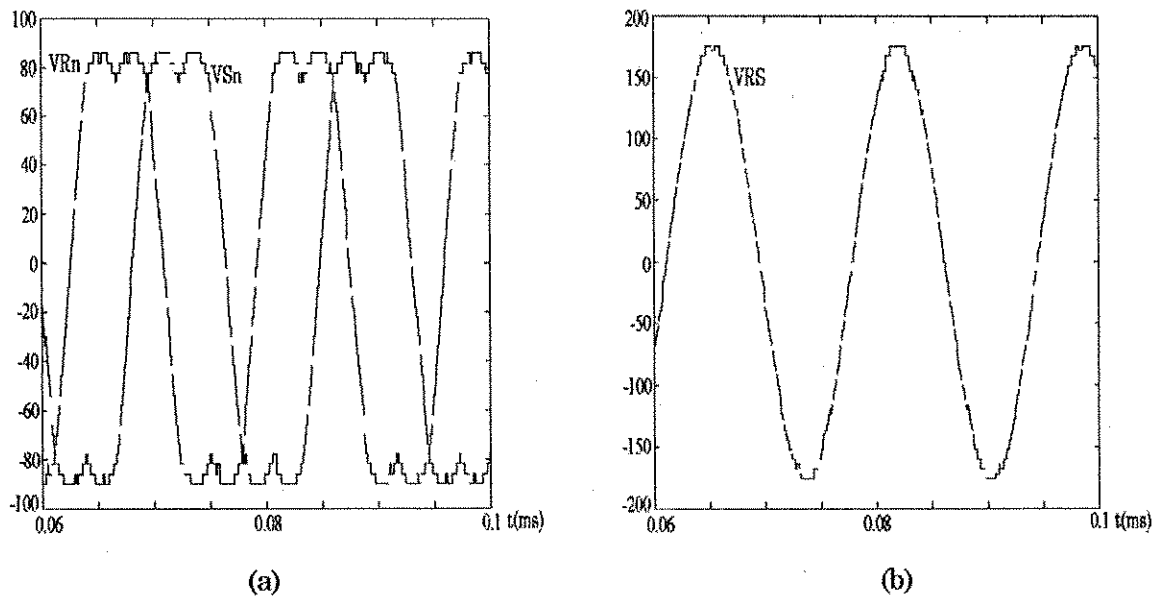


Figura 3.23- Tensão na entrada do cicloconversor (a), pulsos de comando das fases R, S e T (b).



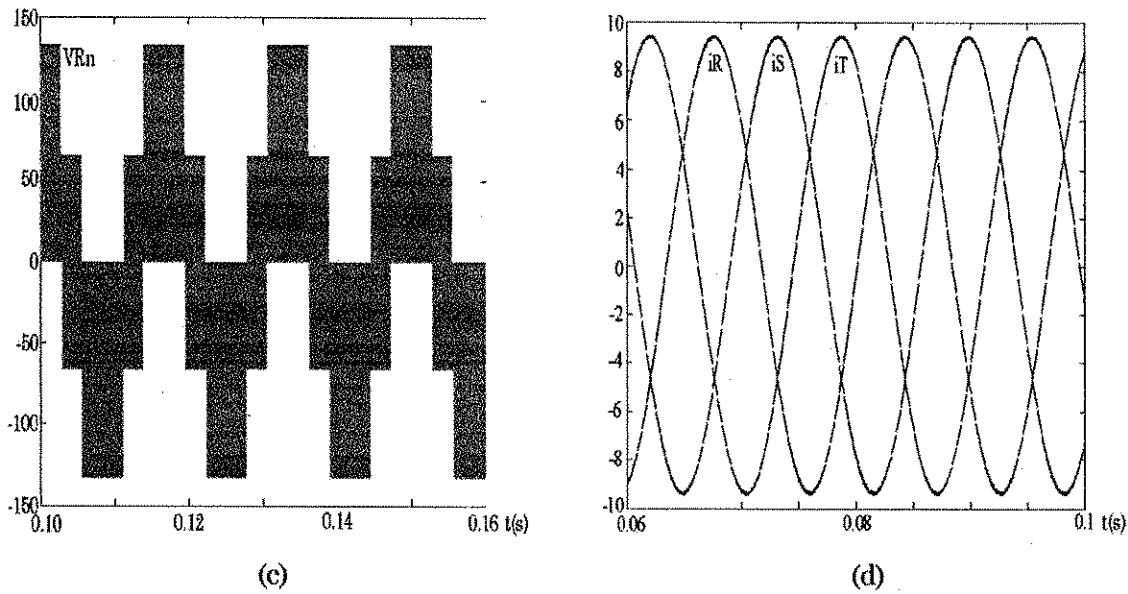


Figura 3.24 - Resultados de simulação para o cicloconversor operando com MSD.

3.7 Conclusão

Neste capítulo foram aplicadas a um cicloconversor trifásico diversas possibilidades de operação já consagradas para um inversor trifásico clássico. Nele são lançadas as bases para entendimento Capítulo 4. Utilizando-se o algoritmo de operação PWM senoidal, mostrou-se ser possível estender sua aplicação ao caso do cicloconversor operando com modulação senoidal distorcida. Esta aplicação estava limitada até então ao inversor trifásico. Por outro lado, as técnicas apresentadas se baseiam em chaves ideais. Na realidade, essas chaves apresentam perdas de comutação que podem ser reduzidas como será visto no próximo capítulo.

Capítulo 4

Técnicas de redução de perdas

4.1 Introdução

No capítulo anterior foram estudadas diferentes técnicas de modulação aplicadas a um cicloconversor alimentado por uma tensão alternada quadrada de alta frequência. A aplicação de tais técnicas resultam em perdas de comutação nas chaves do cicloconversor. Neste capítulo, serão abordadas algumas técnicas para redução destas perdas.

Normalmente, as técnicas de comutação não dissipativa à corrente ou tensão nula utilizam circuitos ressonantes para provocar a anulação da tensão e/ou da corrente em um circuito de potência. A redução de perdas no cicloconversor pode também ser obtida através de duas técnicas, entre outras, que não utilizam circuitos ressonantes. A primeira delas anula a tensão de alimentação do cicloconversor quando da inversão da tensão no barramento (Yamato, 1993). Devido à indutância de dispersão do transformador na entrada do cicloconversor, pode-se obter no intervalo de transição da polaridade da tensão de alimentação do cicloconversor uma anulação das correntes nas chaves de modo a obter-se uma comutação simultânea à corrente e à tensão nula (Yamato, 1993). Em Yamato (1993), entretanto, não são levadas em conta as perdas de comutação das chaves durante o intervalo no qual o cicloconversor

apresenta tensão na entrada. A segunda técnica apresentada utiliza o princípio de comutação através da fonte (Matsui, 1993), que permite a comutação não dissipativa em todas as chaves durante o intervalo no qual o cicloconversor apresenta tensão na entrada.

As principais contribuições deste capítulo consistem da aplicação conjunta destas técnicas possibilitando uma maior redução nas perdas de comutação do cicloconversor e no seu relacionamento com a modulação senoidal distorcida como função da razão de distribuição μ para fins de implementação do comando do cicloconversor trifásico.

4.2 Técnica de comutação a tensão nula - CTN.

Considere-se o cicloconversor operando com modulação PWM senoidal. A observação deste tipo de operação mostra que o pulso de maior duração das tensões de linha é menor que meio período da tensão de entrada do mesmo (Yamato, 1993), conforme ilustrado na figura 4.1. Existe um intervalo em que a tensão de alimentação não é aplicada aos terminais de saída do cicloconversor, desta forma, não é preciso que o mesmo seja alimentado durante todo o período da tensão de entrada. Na figura 4.1, a forma de onda da tensão "utilizável" na alimentação do cicloconversor (linha cheia) é comparada com uma onda quadrada (em pontilhado). Observe-se que as larguras dos pulsos da tensão de entrada do cicloconversor correspondem à maior largura dos pulsos das tensões de linha na saída do mesmo.

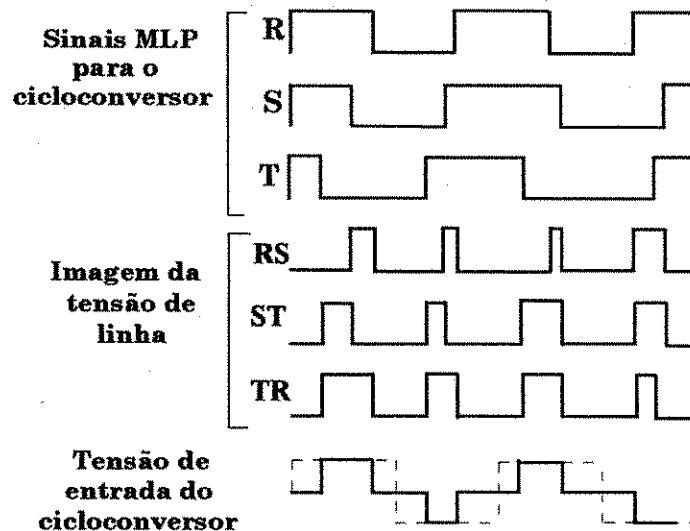


Figura 4.1 - Composição da tensão de entrada do cicloconversor a partir dos pulsos PWM.

Sabendo-se que a alimentação do cicloconversor é suprida pela saída de um inversor de alta frequência (IAF) na configuração ponte completa (conforme discutido no capítulo 2), pode-se tirar proveito das características de comando do mesmo e realizar o chaveamento desejado para se ter na saída do inversor o pulso de alta frequência na largura necessária.

Como já discutido no Capítulo 2, uma técnica que permite a anulação da tensão na saída de um inversor fonte de tensão em ponte (Mohan, 1989), consiste no defasamento dos pulsos de comando entre os braços, como mostrado na figura 4.2. Porém, um inversor operando em onda quadrada, o defasamento é constante, o que simplifica o circuito de comando. Na aplicação em questão, as chaves do inversor serão comandadas pelo pulso de maior duração (ou o sinal correspondente a maior largura de pulso, MP) na saída do cicloconversor durante um período de chaveamento. Por ser MP o sinal escolhido correspondente ao pulso de maior largura dentre as três fases, este apresentará no decorrer do período de 60Hz uma largura variável. Isto implica na variação do defasamento ϕ entre os braços do inversor em cada período de chaveamento.

Para que as chaves do cicloconversor comutem à tensão nula é necessário que elas mudem de estado na região de tensão zero da tensão de entrada. Para isto acontecer, os pulsos PWM originais (tracejado) devem ser deslocados para a região de tensão nula, como mostrado na figura 4.3.

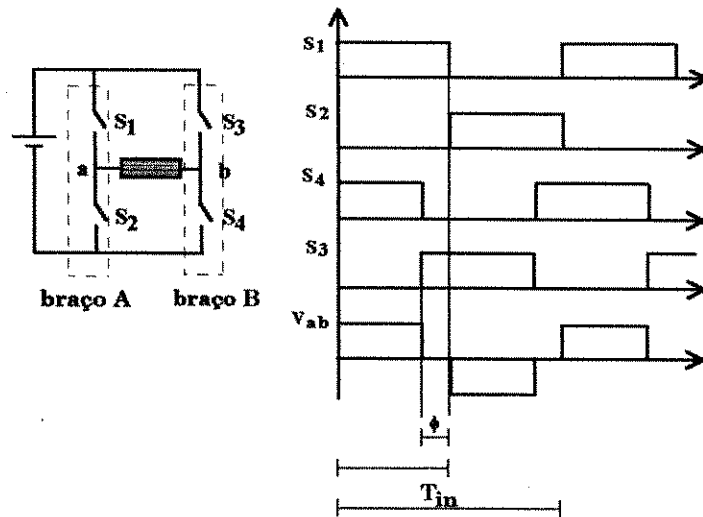


Figura 4.2 - Sinais de comando para anulação da tensão de saída do inversor.

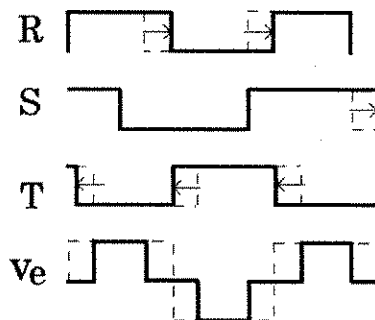


Figura 4.3 - Pulsos de comando deslocados para a região de tensão nula.

A figura 4.4 esclarece melhor o processo mostrado na figura 4.3. Considere-se que em um determinado intervalo as tensões de linha na saída do cicloconversor tenha o comportamento mostrado na figura 4.4(a). Como dito anteriormente, a tensão na saída do inversor primário é o pulso de maior duração das tensões de linha na saída do cicloconversor, conforme mostrado na figura 4.4(b). Baseando-se no algoritmo estabelecido no Capítulo 3, os sinais PWM para o cicloconversor, são tais como mostrado na figura 4.4(c). Os deslocamentos dos pulsos de comando para a região de tensão nula (figura 4.4(d)) permitem a realização da CTN. Na figura 4.4(e) encontra-se o padrão vetorial correspondente à sequência de pulsos apresentadas nas figuras 4.4(c) e 4.4(d). Observe-se também que no padrão para realização da CTN não existe a aplicação de vetores nulos como observado no padrão da figura 4.4(f). Pode-se

considerar então, que o vetor nulo corresponde ao intervalo de tensão nula na entrada do cicloconversor. No padrão descrito na figura 4.4(f), a aplicação de um vetor ativo se estende até a região de tensão nula onde a CTN é realizada em cada duas fases simultaneamente. Note-se que a mudança de V_5 para V_3 e de V_2 para V_6 ocorre na região de tensão nula.

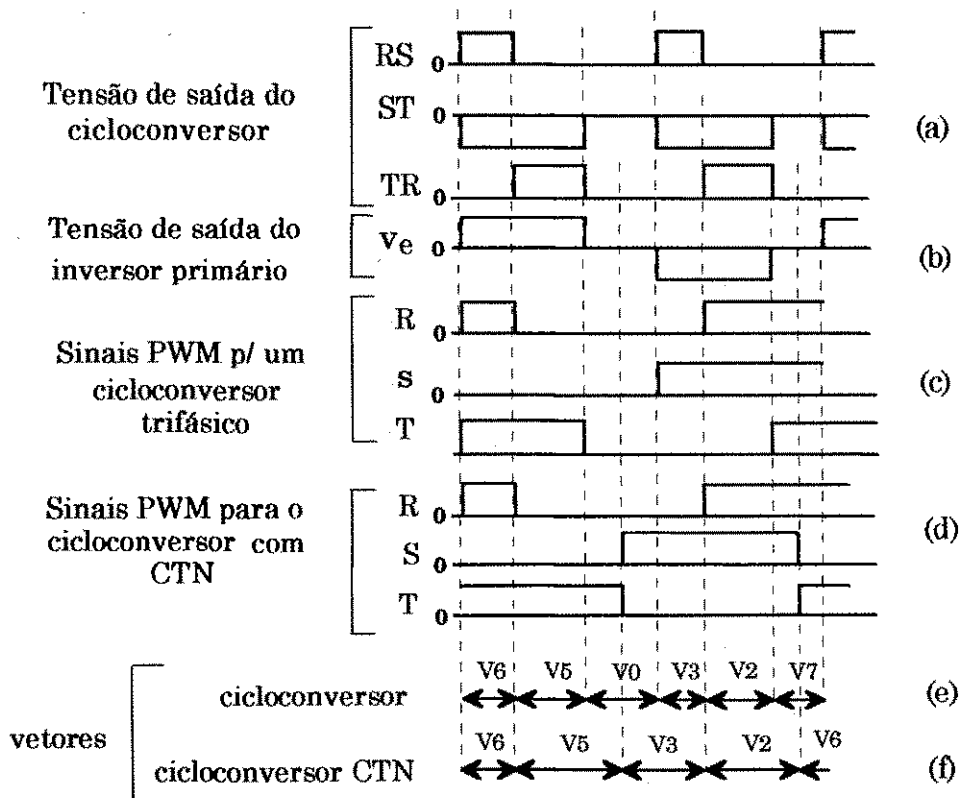


Figura 4.4 - Síntese dos sinais PWM para o cicloconversor.

Na Tabela 4.1 encontra-se o padrão vetorial (usado em Yamato (1993) para o cicloconversor sem CTN e com CTN para fins de comparação. Observando-se o padrão para o cicloconversor sem CTN (3ª e 4ª colunas), nota-se a presença de um intervalo de circulação livre no final de cada período de chaveamento. Isto representa um grampeamento de fase 120° , ou seja, uma das chaves de cada braço permanece ligada ou bloqueada durante um terço do período da modulante.

A reprodução deste padrão vetorial pode ser obtida utilizando-se o método das modulantes distorcidas. Assim, um padrão com grampeamento de 120° é

representado por um conjunto de modulantes distorcidas com razão de distribuição $\mu=1$ ou $\mu=0$ (Capítulo 3). Para isso, utilizou-se um modulador PWM com $\mu=1$ na geração das modulantes distorcidas, e onda dente-de-serra na interseção para geração dos pulsos PWM. Em cada período de chaveamento seleciona-se o pulso de maior duração. A partir daí, este pulso é utilizado no comando das chaves do inversor do primário (maiores detalhes podem ser vistos no Capítulo 5). Esta técnica de seleção do pulso de maior duração é aqui denominada de *técnica 1*.

Setor	inv. trifásico	Cicloconversor		cicloconversor com CTN	
		ve>0	ve<0	ve>0	ve<0
1	V2→V1→V0	V2→V1→V0	V5→V4→V7	V2→V1→V5	V5→V4→V2
2	V2→V3→V0	V2→V3→V0	V5→V6→V7	V2→V3→V5	V5→V6→V2
3	V4→V3→V0	V4→V3→V0	V1→V6→V7	V4→V3→V1	V1→V6→V4
4	V4→V5→V0	V4→V5→V0	V1→V2→V7	V4→V5→V1	V1→V2→V4
5	V6→V5→V0	V6→V5→V0	V3→V2→V7	V6→V5→V3	V3→V2→V6
6	V6→V1→V0	V6→V1→V0	V3→V4→V7	V6→V1→V3	V3→V4→V6

Tabela 4.1 - Padrão para obtenção da CTN.

Analisando um ciclo completo (60 Hz) observa-se uma característica fundamental no padrão vetorial mostrado na figura 4.4(f): cada duas fases sempre apresenta um padrão de chaveamento complementar durante 120° . Por exemplo, o intervalo considerado na figura 4.4(d) mostra que os comandos das fases S e T são complementares.

A partir do padrão vetorial CTN mostrado na figura 4.4(f), é possível estabelecer um padrão PWM baseado em portadora. Na modulação senoidal convencional não é possível existir um intervalo no qual os sinais PWM de duas fases sejam complementares, posto que não há intervalo no qual duas das três senóides sejam simétricas (figura 3.9). Por outro lado, na MSD com adição de terceiro harmônico ($\mu=0.5$) existem duas fases simétricas a cada intervalo de 60° (figura 3.20). Esta característica será aproveitada na realização do comando de CTN.

Para conseguir-se o padrão CTN mostrado na figura 4.4(f), utilizando MSD, é preciso introduzir-se duas portadoras dente-de-serra com inclinações opostas (v_{tri+} e v_{tri-}) no processo de interseção com as modulantes distorcidas. Considere-se que em um determinado intervalo de amostragem ou chaveamento as modulantes distorcidas apresentem-se tal como mostrado na figura 4.5. Por ser a frequência da portadora dente-de-serra muito maior que a da modulante distorcida pode-se considerar que esta última permanece constante durante um período de chaveamento. Durante o intervalo considerado no exemplo da figura 4.5, as modulantes R e T são simétricas. Daí, para conseguir-se pulsos complementares de comando é utilizada duas portadoras com inclinações opostas, ou seja, enquanto as modulantes das fases R e T forem simétricas, a modulante da fase R utilizará a portadora com inclinação oposta a da fase T no processo de geração dos pulsos PWM do cicloconversor, conforme ilustrado na figura 4.5. Esta técnica será de agora em diante denominada *técnica 2*.

O padrão V_1 , V_2 e V_4 obtido após a interseção, deve ser invertido quando a polaridade da tensão de entrada torna-se negativa, ou seja, para $v_e < 0$ deve-se ter a sequência V_4 , V_5 e V_1 .

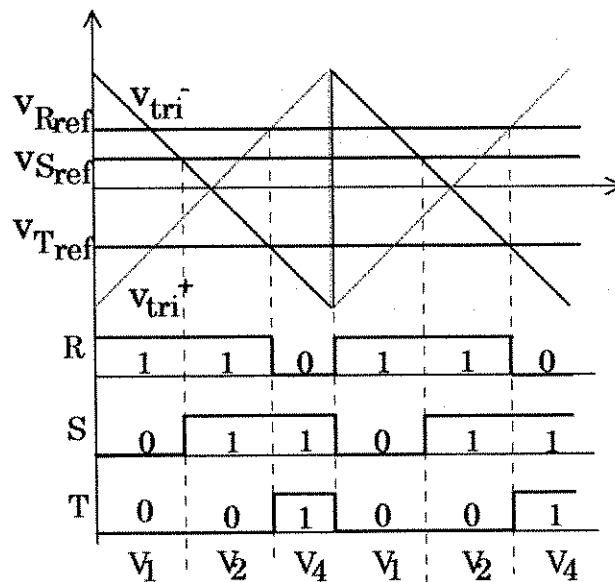


Figura 4.5 - Padrão obtido para a *técnica 2*.

Os resultados da aplicação desta regra em todos os setores é sintetizado nas duas últimas colunas da Tabela 4.1 (Yamato, 1993). A fim de reproduzir-se o

mesmo padrão vetorial para realização da CTN mostrado na Tabela 4.1 utilizando MSD, deve ser analisado qual o sentido da inclinação da portadora de cada modulante durante um ciclo completo de 60 Hz. Considerando, ainda, o exemplo mostrado na figura 4.5, observa-se que para se obter o padrão conforme mostra a figura, deve-se interceptar a modulante da fase R com a portadora v_{tri-} e as fases S e T com v_{tri+} . O resultado desta análise para um ciclo completo é sintetizado na Tabela 4.2. A simetria desejada é obtida realizando-se a mudança de portadora convenientemente para cada modulante. Desta forma, fica estabelecido que a *técnica 1* gera os pulsos de comando das chaves do inversor primário tais que a tensão de entrada do cicloconversor apresente os intervalos de tensão zero desejados, e que a *técnica 2* gera os pulsos de comando para as chaves do cicloconversor com o deslocamento necessário para realização da CTN.

Alguns resultados de simulação para realização do comando de CTN são mostrados na figura 4.6.

f a s e	Setor					
	1	2	3	4	5	6
	Inclinação da portadora					
R	↑	↑	↓	↓	↑	↑
S	↑	↑	↑	↑	↓	↓
T	↓	↓	↑	↑	↑	↑

Tabela 4.2 - Inclinação da portadora para cada fase: ↑ portadora ascendente, ↓ descendente.

A forma de onda tracejada indica os pulsos PWM sem o deslocamento necessário para a CTN. A forma de onda em traço contínuo mostra os pulsos PWM deslocados para a região de tensão nula da tensão de entrada. Na figura 4.7 são mostrados os resultados de simulação do sistema inversor/cicloconversor alimentando uma carga RL. A simulação foi realizada em linguagem C para os seguintes parâmetros:

- Tensão de entrada: 100 V de amplitude;
- Frequência da portadora: $f_{port} = 20$ kHz;
- Carga: $R = 10\Omega$ e $L = 10mH$;
- Índice de modulação: $m = 1$;

Na tabela 4.3 encontra-se os módulos das amplitudes e as taxas de distorção harmônica (tdh) das componentes fundamentais das tensões de linha e correntes de fase.

tensão/corrente	V_{Rn}	V_{Sn}	V_{Tn}	i_R	i_S	i_T
amplitude	79,69	79,16	78,73	6,58	6,57	6,58
tdh	0,5	0,51	0,5	0,09	0,09	0,09

Tabela 4.3 - Amplitudes e tdh das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN.

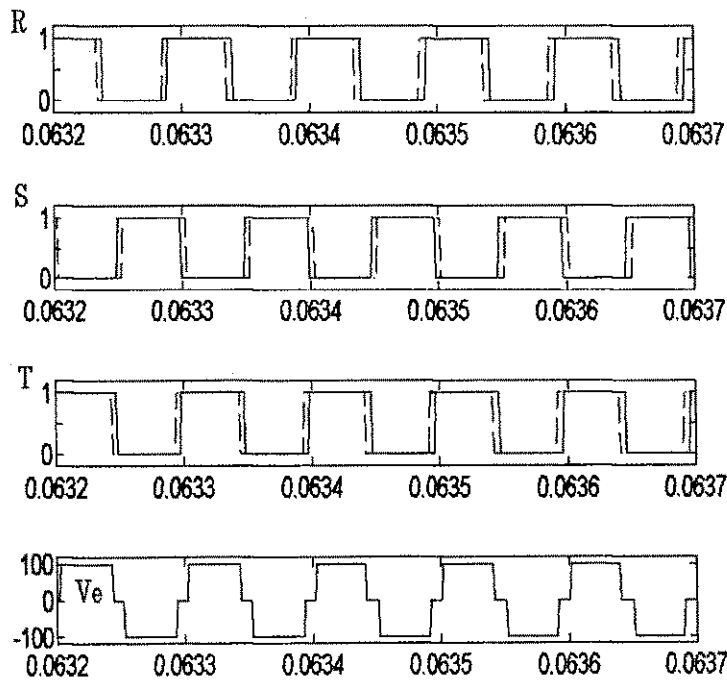
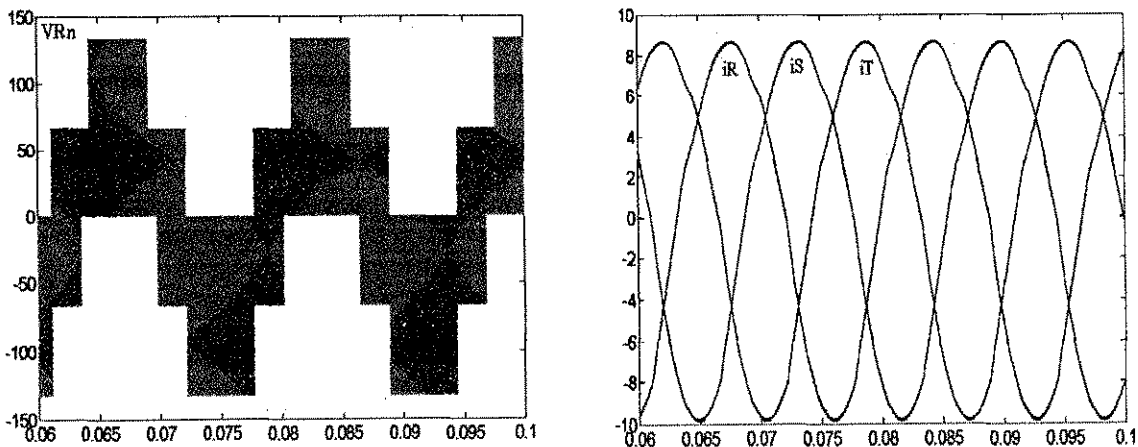


Figura 4.6 - Resultados de simulação dos pulsos de comando para realização CTN.



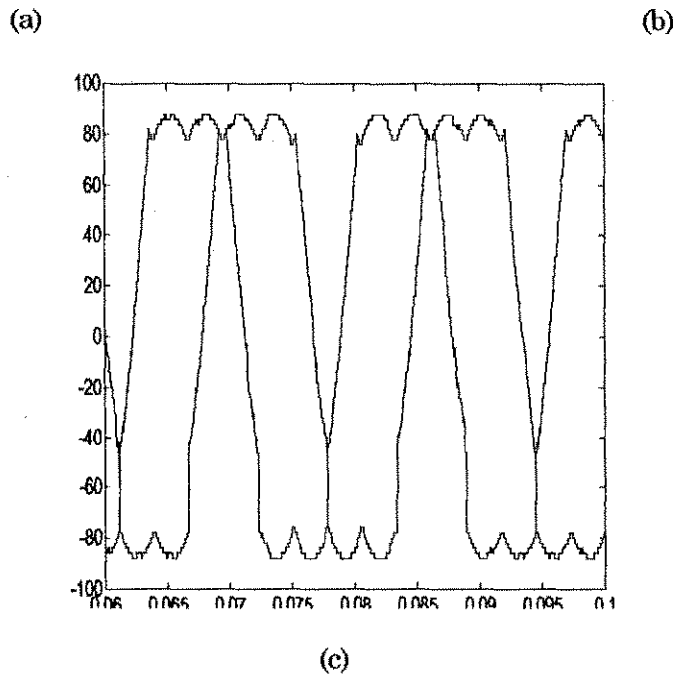


Figura 4.7 - Tensão fase neutro (a), correntes de fase (b), evolução dos valores médios das tensões dos pólos R e S (c).

No capítulo 3, a análise harmônica para o cicloconversor trifásico operando com modulação senoidal distorcida mostrou que as correntes não sofriam distorção harmônica. Já para o caso em questão as formas de onda das correntes apresentam distorção harmônica de 9%, conforme tabela 4.3. Distorção essa, introduzida pela técnica de chaveamento não dissipativo utilizada. Na próxima seção é apresentada uma técnica de chaveamento que visa reduzir ainda mais as perdas e a distorção.

A seqüência de circuitos equivalentes indicada na figura 4.8 corresponde ao padrão do cicloconversor operando com CTN no setor 2 (Tabela 4.1) Nesta seqüência torna-se claro o problema de comutação dissipativa entre vetores durante o meio ciclo da tensão de entrada. Considerando-se a comutação de V_2 para V_3 e que as referências de corrente são $i_{Rref} > 0$, $i_{Sref} > 0$ e $i_{Tref} < 0$, observa-se que, quando da comutação de R_{sp} para R_{ip} a polaridade da tensão sobre a chave R_{ip} não é favorável à realização de uma comutação natural. Neste caso, a transferência de corrente ocorre bruscamente, ou seja, as chaves são comutadas de modo dissipativo. O mesmo acontece quando da comutação de V_5 para V_6 . Embora a técnica reduza o número de comutações no cicloconversor, dá origem a algumas comutações dissipativas.

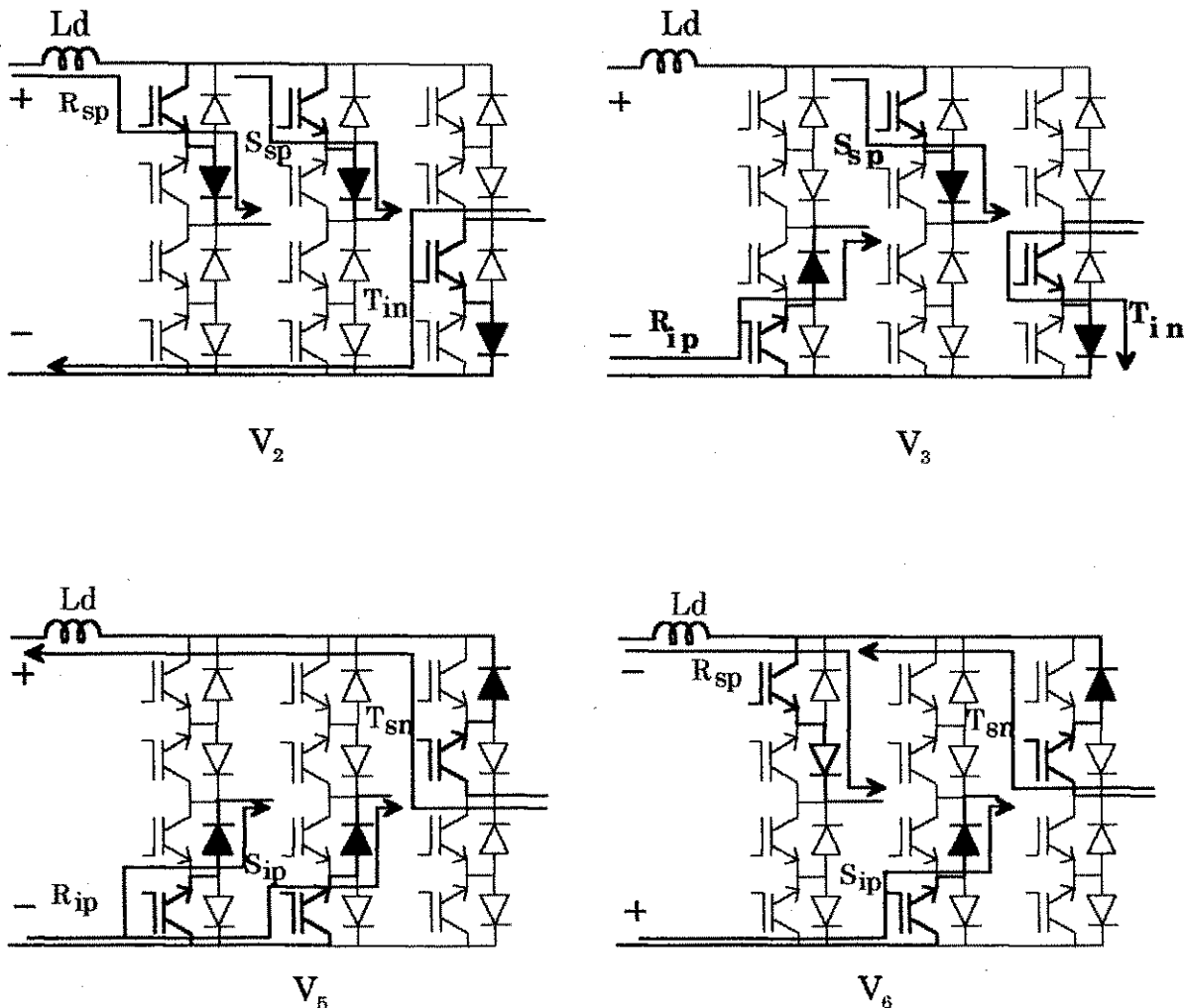


Figura 4.8 - Circuitos equivalentes para um período da tensão de entrada.

4.3 Comutação a corrente nula através da fonte - Comutação Natural - CN.

O conversor, por ser isolado através de um transformador de alta frequência, apresenta um problema de sobretensão nas chaves nos instantes de chaveamento do cicloconversor devido à existência da indutância de dispersão.

A utilização de circuitos *snubbers* para supressão destes surtos é uma medida simples, todavia a eficiência do conversor é prejudicada. Pode-se também utilizar grampeadores ativos de tensão (Yamato, 1989), porém esta alternativa implica em maior custo e complexidade dos circuitos de comando.

A literatura técnica apresenta algumas soluções bastante simples tal como

a utilizada em Vidor (1993) onde a corrente no indutor se anula através da reversão da polaridade da tensão de entrada, e a denominada de comutação natural através da fonte, utilizado em Matsui (1993).

Na figura 4.9 encontram-se detalhadas as quatro etapas do processo de comutação natural em um braço do cicloconversor. Observe-se que na etapa 2, devido à indutância L_d há condução simultânea de R_{sp} e de R_{ip} (já que nem a corrente em R_{sp} cresce instantaneamente, nem a corrente em R_{ip} decresce instantaneamente) durante um determinado intervalo, chamado de "sobreposição", conforme mostrado na figura 4.10.

O intervalo de sobreposição dos pulsos de comando é dado por:

$$t_{ov} \geq \frac{2L_d I_o}{V_e}$$

sendo: $L_d \rightarrow$ Indutância de dispersão do transformador ;

$I_o \rightarrow$ Corrente em L_d no momento da comutação;

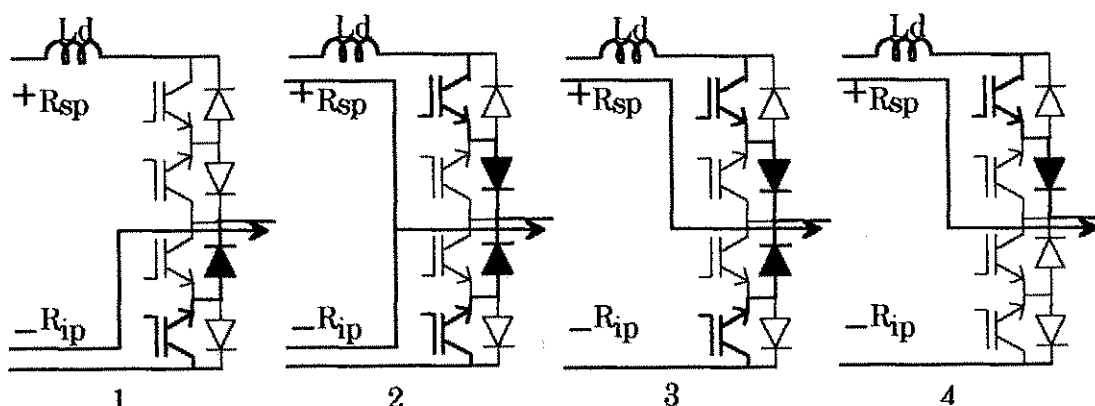


Figura 4.9 - Etapas de transição para realização da CN em um braço do cicloconversor

Como os interruptores são controlados no disparo e no bloqueio, é necessário para tal processo poder se realizar, que a partir do instante no qual a chave R_{sp} é acionada, R_{ip} permaneça em condução durante um intervalo tal que haja anulação da corrente na mesma e a chave possa comutar sem perdas (corrente nula). Assim, a transferência da corrente de R_{ip} para R_{sp} se dá de forma suave.

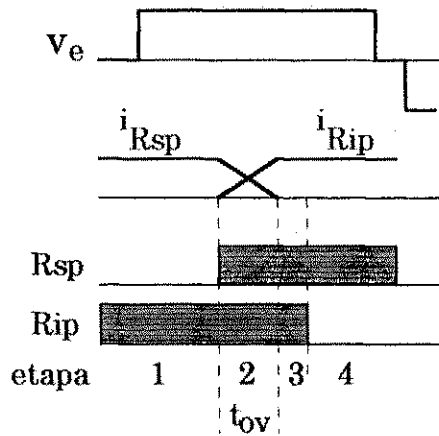


Figura 4.10 - Diagrama de tempo para realização da CN em um braço do cicloconversor.

4.4 Aplicação simultânea das técnicas CTN e CN.

Na seção 4.2 foi discutida a maneira de se realizar a CTN quando da anulação da tensão na entrada do cicloconversor. Por outro lado, as comutações existentes durante o intervalo em que a tensão é não nula são dissipativas. Na seção anterior foi visto a maneira de se obter uma comutação suave entre as fases do cicloconversor através da utilização da técnica de comutação natural. Entretanto, o uso de somente esta técnica obriga a utilização de roda livre para realização do vetor zero. A aplicação conjunta das duas técnicas permite a comutação suave de todas as chaves além de reduzir o número de comutações (não há necessidade de roda livre)

As comutações que ocorrem durante a mudança de polaridade da tensão podem ser a tensão e a corrente nula. Considerando a seqüência mostrada na figura 4.8, na mudança de vetor de V_3 para V_5 há comutação nas chaves de S_{sp} para S_{ip} e de T_{in} para T_{sn} . As chaves S_{ip} e T_{sn} são disparadas durante o intervalo de tensão nula. Para realização da CN é melhor ter-se a mudança de V_3 para V_2 ao invés de V_2 para V_3 .

A análise da seqüência de circuitos equivalentes para um ciclo completo de 60 Hz permitiu concluir-se que a melhor seqüência de vetores a ser aplicada, a fim de realizar a comutação à corrente nula, é a indicada na Tabela 4.4.

Setor	Cicloconversor com CTN e CN	
	$v_e > 0$	$v_e < 0$
1	$V_2 \rightarrow V_1 \rightarrow V_5$	$V_5 \rightarrow V_4 \rightarrow V_2$
2	$V_3 \rightarrow V_2 \rightarrow V_6$	$V_6 \rightarrow V_5 \rightarrow V_3$
3	$V_4 \rightarrow V_3 \rightarrow V_1$	$V_1 \rightarrow V_6 \rightarrow V_4$
4	$V_5 \rightarrow V_4 \rightarrow V_2$	$V_2 \rightarrow V_1 \rightarrow V_5$
5	$V_6 \rightarrow V_5 \rightarrow V_3$	$V_3 \rightarrow V_2 \rightarrow V_6$
6	$V_1 \rightarrow V_6 \rightarrow V_4$	$V_4 \rightarrow V_3 \rightarrow V_1$

Tabela 4.4 - Seqüência de vetores para a realização da CN.

Através da Tabela 4.4 pode-se notar que nos setores pares a seqüência de vetores é contrária àquela da Tabela 4.1. Em termos de comando isto significa uma mudança na inclinação da portadora em uma das fases. Por exemplo, no caso da Tabela 4.1 as portadoras do setor 2 têm inclinações conforme indicado na Tabela 4.2. Na nova configuração, inverte-se a inclinação da portadora na fase R e obtém-se o padrão mostrado na figura 4.11. A Tabela 4.5 resume o novo sentido da inclinação da portadora a ser interceptada com a modulante de cada fase. Na figura 4.12 encontra-se os resultados de simulação para os pulsos PWM. Note-se que a seqüência de vetores obtida na simulação está de acordo com a seqüência estabelecida na Tabela 4.4. A forma de onda da figura 4.13(a) mostra os pulsos para a chave R_{sp} com o atraso necessário à realização da CN (traço contínuo) e sem o atraso (linha tracejada). A figura 4.13(b) mostra a sobreposição dos pulsos de comando das chaves R_{sp} e R_{ip} . A figura 4.13(c) serve como referência para mostrar que a sobreposição dos pulsos ocorrem durante o intervalo em que há tensão na entrada do cicloconversor. Na figura 4.14 encontram-se os resultados para a tensão na fase S e correntes nas fases R, S e T. A figura 4.15 apresenta a evolução dos valores médios da tensão no pólo R e da tensão entre as fases R e S.

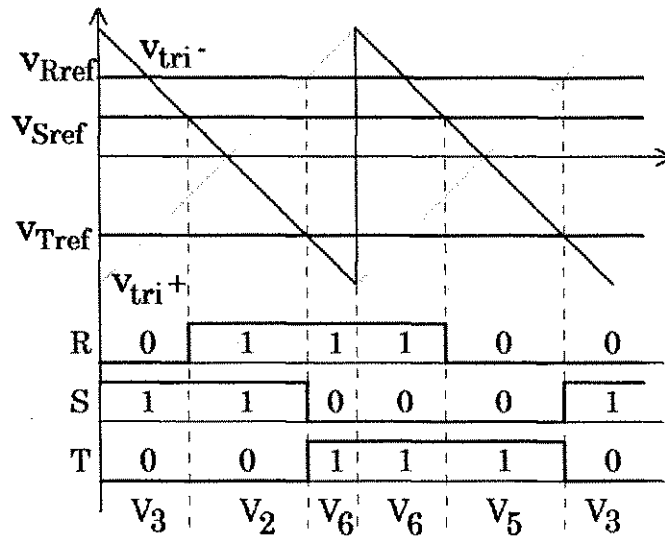


Figura 4.11 - Padrão para obtenção da comutação natural.

f a s e	Setor					
	1	2	3	4	5	6
	Inclinação da portadora					
R	↑	↓	↓	↓	↑	↑
S	↑	↑	↑	↓	↓	↓
T	↓	↓	↑	↑	↑	↓

Tabela 4.5 - Inclinação da portadora para realização da comutação natural.

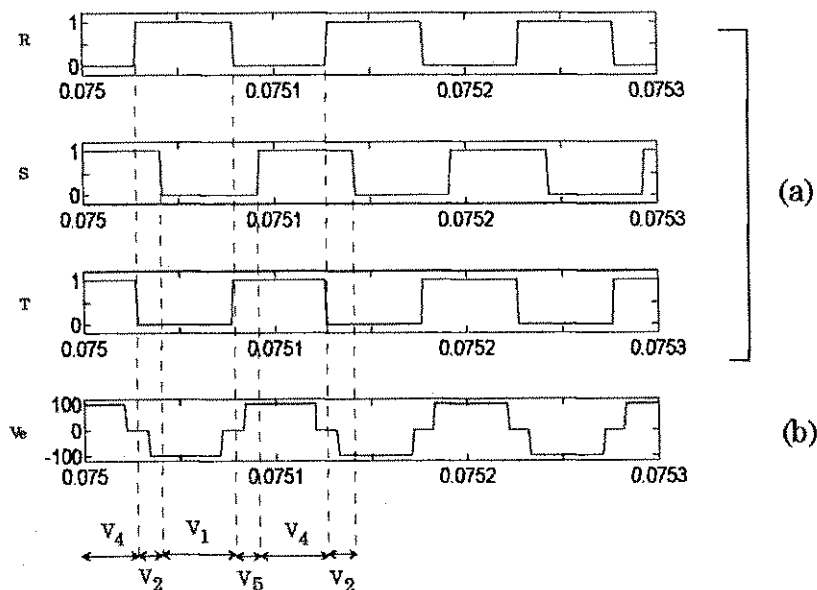


Figura 4.12 - Resultados de simulação : (a) pulsos PWM das fases R, S e T; (b) tensão de entrada do cicloconversor.

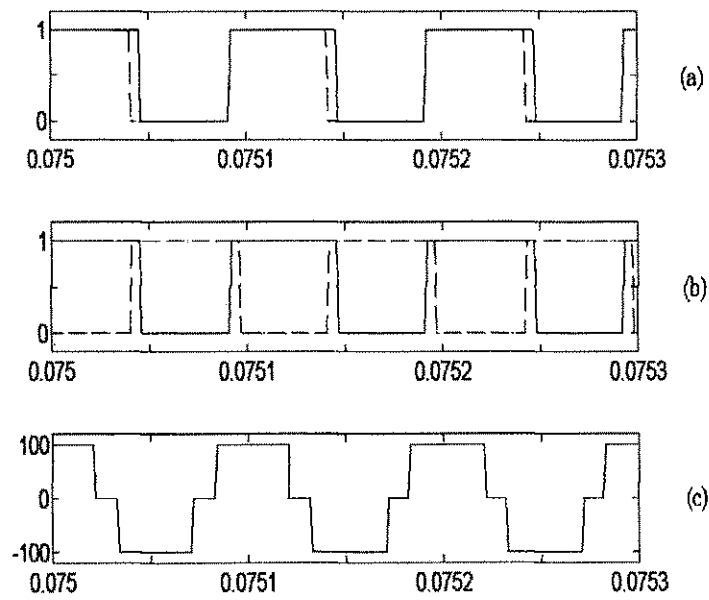


Figura 4.13- pulsos PWM para realização da CN.

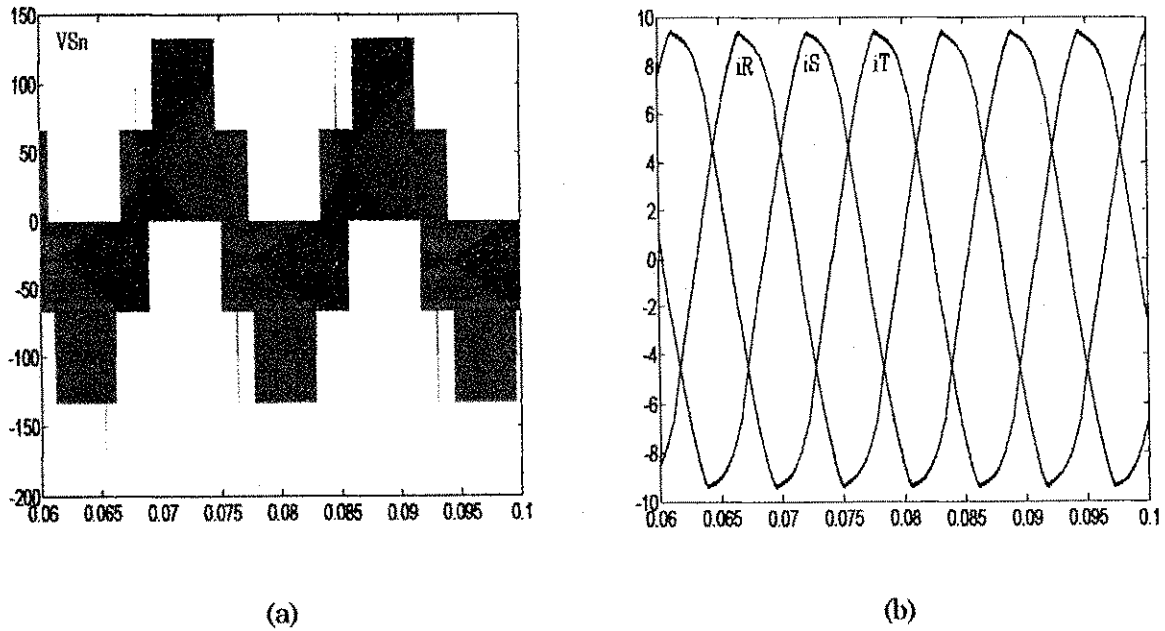


Figura 4.14 - Simulação para CTN e CN : (a) tensão na fase S, (b) correntes nas fases R, S e T.

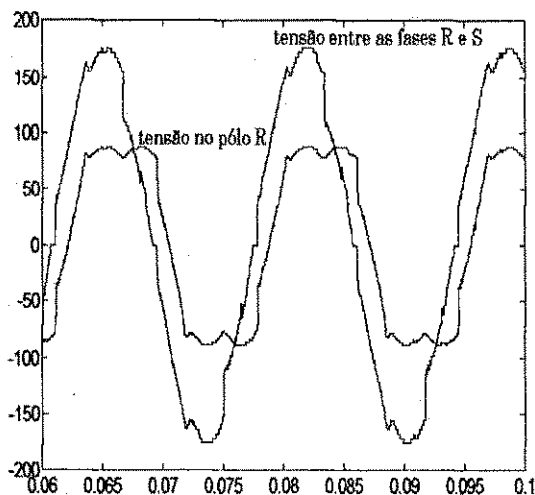


Figura 4.15 - Evolução dos valores médios da tensão no pólo R e entre as fases R e S.

Na tabela 4.6 encontra-se os módulos das amplitudes e as taxas de distorção harmônica (tdh) das componentes fundamentais das tensões de linha e correntes de fase para o cicloconversor operando com CTN e CCN simultaneamente. Comparando-se estes resultados com os resultados obtidos para o caso só com CTN, observa-se uma redução na tdh das tensões e das correntes. Desta forma, a junção da técnica de CTN através da anulação da tensão da entrada e da técnica de CCN utilizando comutação natural além de reduzir as perdas de chaveamento, proporciona a redução da distorção nas formas de onda das tensões e das correntes.

Em princípio esta distorção não deveria existir, já que a saída do cicloconversor alimenta uma carga linear, no caso uma carga RL. Porém resultados de simulação mostram sua presença. Isto leva a crer-se que a própria técnica de chaveamento utilizada introduz esta distorção. Entretanto não foi realizada uma análise quantitativa a fim de determinar se a redução de perdas é vantajosa em detrimento da introdução de distorção harmônica nas formas de onda das correntes.

tensão/corrente	V_{Rn}	V_{Sn}	V_{Tn}	i_R	i_S	i_T
amplitude	78,59	78,75	79,3	6,57	6,58	6,63
tdh	0,48	0,47	0,46	0,02	0,02	0,02

Tabela 4.6 - Amplitudes e tdh das componentes fundamentais das tensões e correntes para o cicloconversor operando com CTN e CN .

4.5 Conclusão

Neste capítulo foram apresentadas duas técnicas de redução de perdas de comutação no cicloconversor trifásico utilizado no secundário de um conversor CA/CA com elo em alta frequência. Utilizadas separadamente, estas técnicas ou acarretam algumas comutações dissipativas ou utilizam um número elevado de comutações. A junção das duas técnicas permitiu a comutação suave de todas as chaves do cicloconversor e uma redução no número de comutações no conversor às custas de uma distorção harmônica. Também mostrou-se que é possível obter o padrão adequado de chaveamento pela utilização da combinação de modulantes distorcidas na técnica de modulação por portadora. Essa contribuição foi neste capítulo relacionada com a razão de distribuição μ para possibilitar a utilização da técnica de modulação híbrida apresentada no Capítulo 3 na implementação do comando a ser apresentado no próximo capítulo.

Capítulo 5

Implementação do comando

5.1 Introdução

No capítulo anterior foram estudadas técnicas PWM com redução das perdas de chaveamento no cicloconversor. A implementação de técnicas PWM pode ser realizada de diferentes maneiras, uma alternativa é sua implementação pela técnica baseada em portadora com modulantes distorcidas (Blasko, 1996) (Blasko, 1997) e (Alves, 1998). Como parte da principal contribuição deste capítulo serão apresentados os circuitos de comando referentes à implementação destas modulantes distorcidas como também os circuitos de comando do inversor primário e do cicloconversor. Para isso, será feita, inicialmente, uma revisão das características do sistema desejado e das possibilidades de implementação de um modulador apresentado por Blasko (1996) e Alves (1998). A metodologia de Alves (1998) foi escolhida para implementação do comando do sistema completo (figura 5.1). Resultados experimentais mostram a viabilidade de implementação do comando proposto.

5.2 Características do comando

Como visto no Capítulo 4, é preciso implementar um padrão de chaveamento tal que a transição das tensões de pólo ou de estado das chaves do

cicloconversor ocorra durante o intervalo de tensão nula da entrada do cicloconversor. O intervalo de tensão nula é proporcionado pelo disparo apropriado das chaves do inversor primário (traço contínuo na figura 5.2). Também foi visto no Capítulo 4 que o deslocamento dos pulsos de comando para a região de tensão nula é obtido através da utilização de modulantes distorcidas.

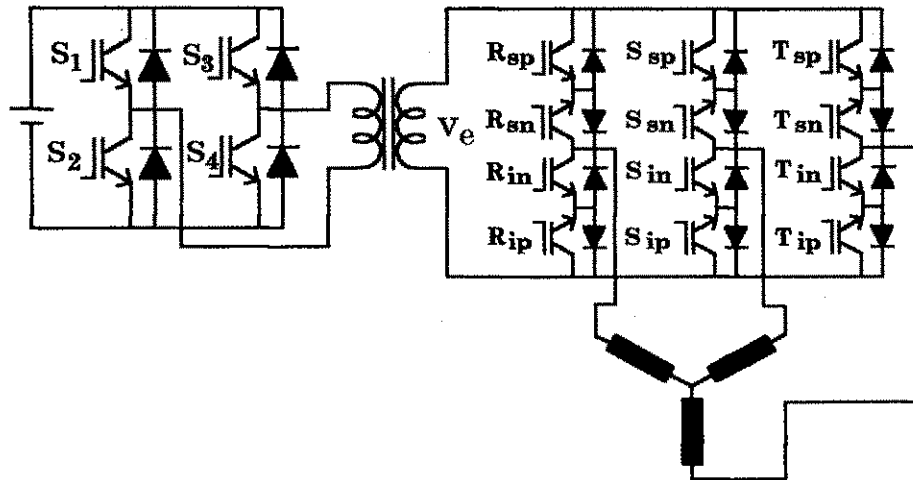


Figura 5.1 - Sistema completo

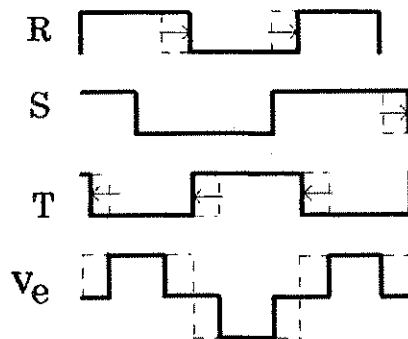


Figura 5.2 - Transições das tensões de pólo deslocadas para região de tensão zero.

5.3 Síntese de modulantes distorcidas

Existem diferentes possibilidades para implementação de modulantes distorcidas. Em Blasko (1996), pontes retificadoras a diodos são utilizadas para seleccionar as referências v_{xref} e v_{zref} as quais passam por um estágio de ganho

para compensar a queda de tensão nos diodos retificadores não mostrados na figura 5.3. Estas referências são somadas conforme eq.(3.45) resultando na componente de sequência nula que será adicionada às três referências senoidais, como mostrado na figura 5.3.

A implementação baseada na teoria e equacionamentos apresentados em Alves (1998) e discutidos no Capítulo 3, eliminam a utilização da ponte e conseqüentemente, a necessidade da compensação das quedas de tensão nos diodos. Em Alves (1998), as formas de onda $v_{xref}(t)$, $v_{yref}(t)$ e $v_{zref}(t)$ são selecionadas por intermédio de chaves analógicas, diferentemente do esquema mostrado na figura 5.3 (Blasko, 1996). Esses princípios são adaptados para aplicação no comando do cicloconversor.

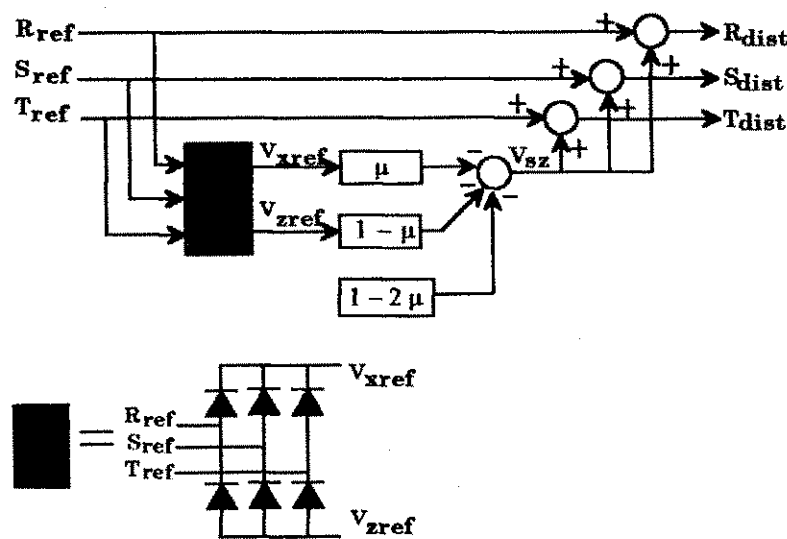


Figura 5.3 - Diagrama para implementação de modulantes distorcidas.

Genericamente, as modulantes distorcidas são implementadas segundo o diagrama mostrado na figura 5.4. Dependendo da razão de distribuição μ os circuitos que compõem os blocos *componente de sequência nula* e *lógica combinacional* sofrem alterações.

Os sinais a_1 , a_2 e a_3 são resultados da comparação entre as senóides R_{ref} , S_{ref} , S_{ref} , T_{ref} e T_{ref} , R_{ref} respectivamente. O bloco *lógica combinacional* determina qual

"pedaço" do conjunto de senóide é selecionado, ou seja, se $v_{xref}(t)$, $v_{yref}(t)$ ou $v_{zref}(t)$.

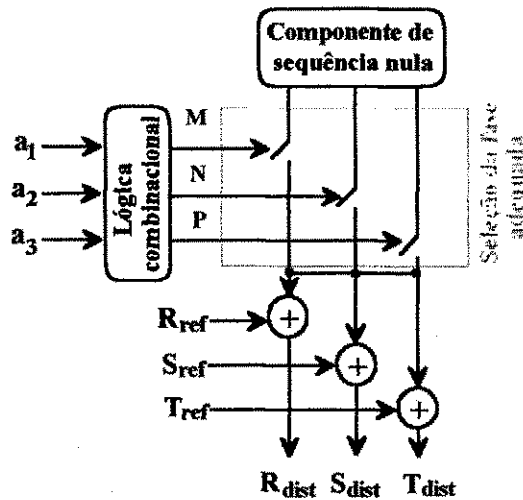


Figura 5.4 - Diagrama em blocos para implementação de modulantes distorcidas.

5.4 Implementação das modulantes distorcidas

5.4.1 Modulantes para $\mu=0.5$

O circuito para implementação da modulante com $\mu=0.5$ deve ter um sinal de sequência nula dado por $v_{sz}(t) = v_{yref}(t)/2$, conforme a eq.(3.45). Portanto, o circuito específico para realização desta técnica deve selecionar a referência senoidal de valor intermediário (onda contínua da Fig.5.5). Tal seleção é feita a partir dos sinais lógicos a_i mostrados na figura 5.6, os quais juntamente com uma lógica combinacional originam os sinais M , N e P associados ao trecho das senóides que se deseja selecionar.

A tabela verdade indicada na Tabela 5.1 relaciona os sinais a_i e os sinais lógicos M , N e P , associados a cada trecho do conjunto de senóides a fim de compor o sinal de sequência nula desejado. Os índices x,y e z indicam a seleção da forma de onda $v_{xref}(t)$, $v_{yref}(t)$ ou $v_{zref}(t)$ respectivamente. Como se deseja selecionar $v_{yref}(t)$, os sinais de comando M_y , N_y e P_y das chaves analógicas mostradas na figura 5.4, devem ser como mostrado na figura 5.7. Isto pode ser

obtido através das expressões booleanas, dadas por:

$$M_y = \overline{a_1} \oplus a_3 \tag{5.1}$$

$$N_y = \overline{a_1} \oplus a_2 \tag{5.2}$$

$$P_y = \overline{a_2} \oplus a_3 \tag{5.3}$$

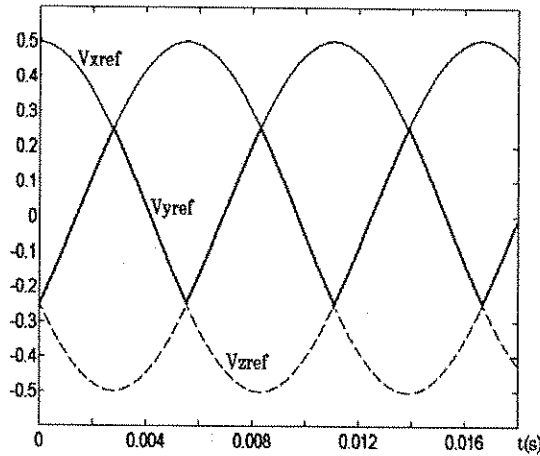


Figura 5.5 - Referências senoidais destacadas as componentes v_{xref} , v_{zref} , v_{yref} .

a_1	a_2	a_3	M_y	N_y	P_y
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	0	0	1
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	1	0

Tabela 5.1 - Tabela verdade para seleção de v_{yref}

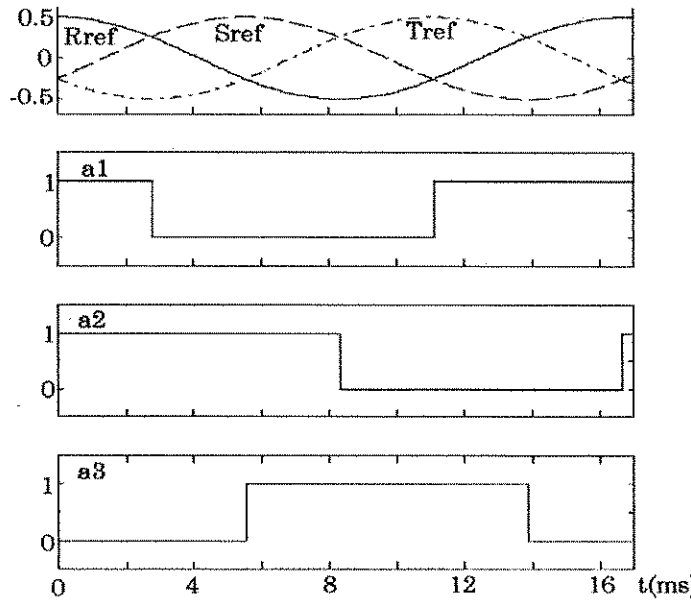


Figura 5.6 - Sinais $a_i(t)$.

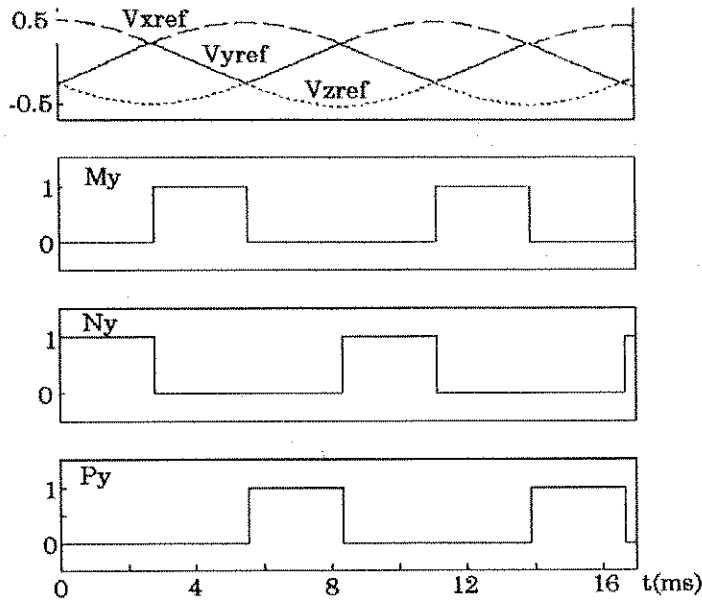


Figura 5.7 - Sinais de comando das chaves analógicas para seleção de v_{yref}

Na figura 5.8 encontra-se o circuito para implementação das modulantes distorcidas para $\mu = 0.5$. Vale lembrar que neste caso $v_{sz}(t) = v_{yref}(t)/2$. A seleção de $v_{yref}(t)$ é feita pelo circuito combinacional, o qual executa as equações (5.1), (5.2) e (5.3). Os amplificadores operacionais superiores atenuam a forma de onda $v_{yref}(t)$ pela metade. O bloco somador inferior soma a componente de sequência

nula a cada senóide de referência, resultando nos sinais R_{dist} , S_{dist} e T_{dist} .

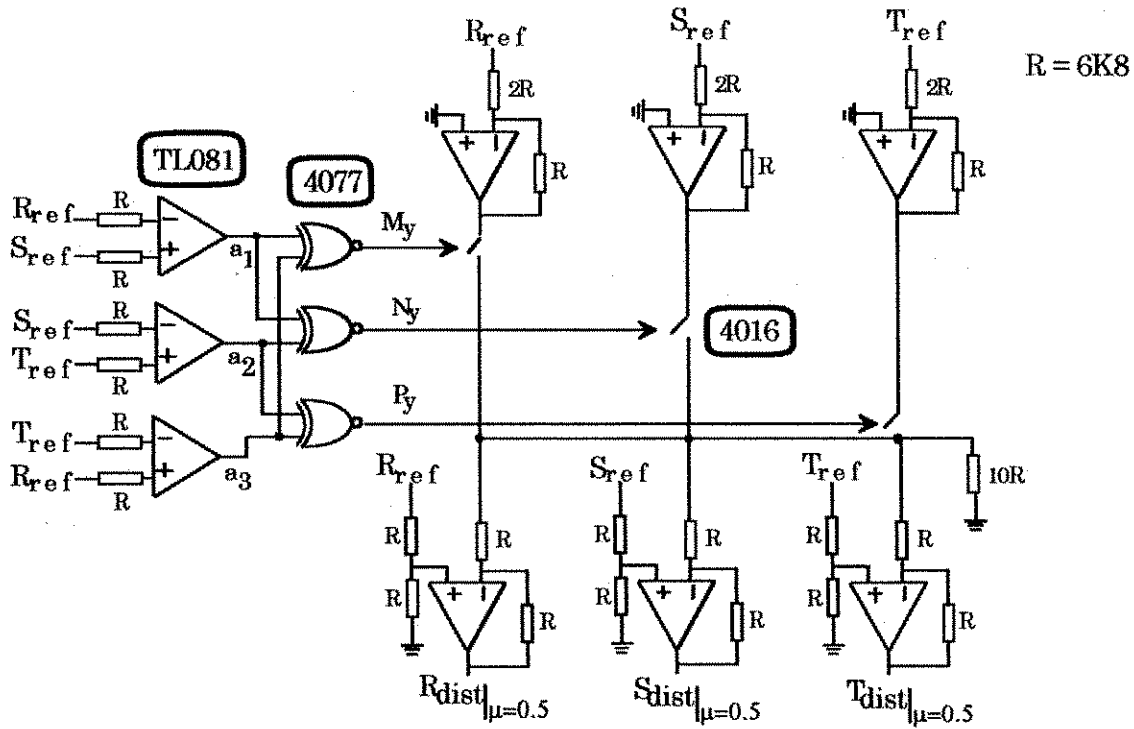


Figura 5.8 - Circuito para implementação de $\mu = 0.5$.

Na figura 5.9 é mostrado o resultado de simulação do conjunto de senóides distorcidas e na figura 5.10 encontram-se os resultados experimentais onde são mostradas a senóide pura de referência e a respectiva senóide distorcida com adição de terceiro harmônico.

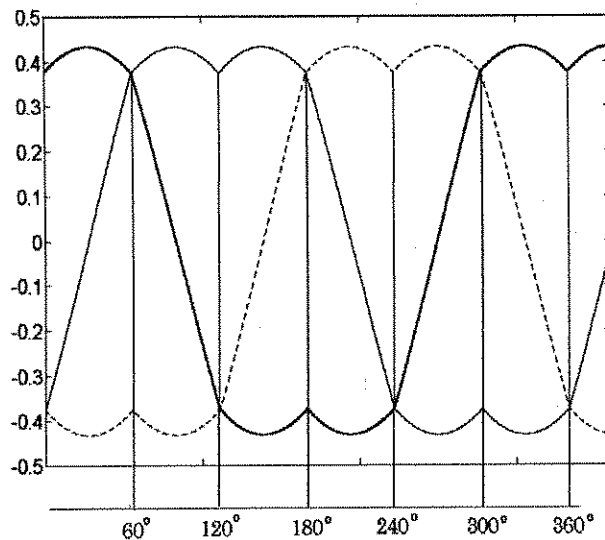


Figura 5.9 - Resultados de simulação para $\mu = 0.5$.

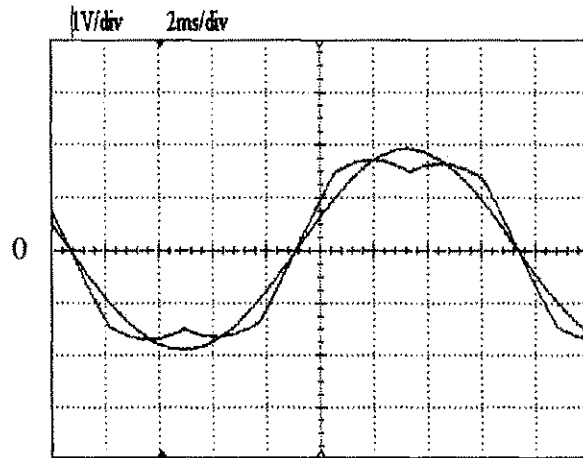


Figura 5.10 - Resultados experimentais em uma fase para $\mu = 0.5$.

5.4.2 Modulantes para $\mu = 1$

O sinal de sequência nula para implementação de modulantes distorcidas com grampeamento é dado por $v_{sz}(t) = -\frac{1}{2} - v_{zref}(t)$, conforme eq.(3.45). Desta forma, o circuito deve selecionar a forma de onda $v_{zref}(t)$ e compor o sinal distorcido. De forma análoga ao caso anterior, utilizando-se os sinais $a_i(t)$ e uma lógica adicional obtém-se os sinais de comando M_z , N_z e P_z os quais serão utilizados na seleção de $v_{zref}(t)$. Na Tabela 5.2 são indicados os níveis lógicos para M_z , N_z e P_z e na figura 5.11 os sinais de comando correspondentes. As expressões booleanas são dadas por:

$$M_z = \overline{a_1} \cdot a_3 \tag{5.4}$$

$$N_z = \overline{a_2} \cdot a_1 \tag{5.5}$$

$$P_z = \overline{a_3} \cdot a_2 \tag{5.6}$$

a_1	a_2	a_3	M_z	N_z	P_z
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	1	0	1	0
1	1	0	0	0	1

Tabela 5.2 - Tabela verdade para seleção de v_{zref}

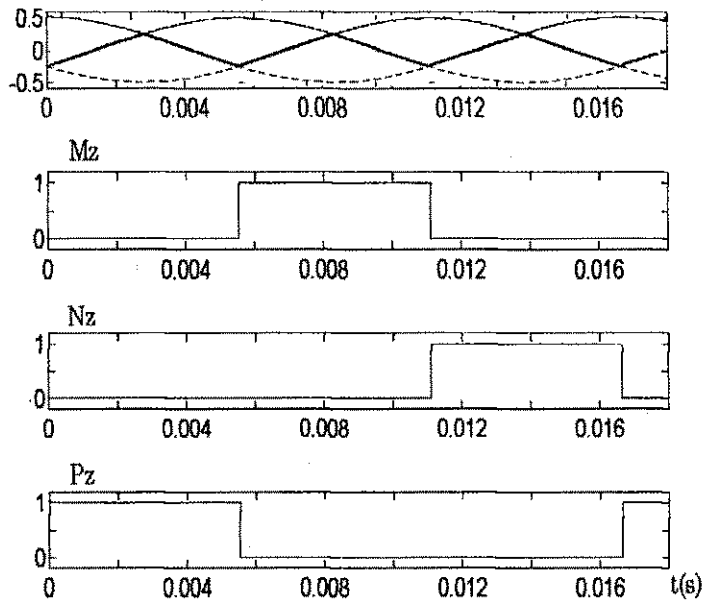


Figura 5.11 - Sinais de comando das chaves analógicas para seleção de v_{zref}

Na figura 5.13 é mostrado o circuito que implementa as modulantes distorcidas para $\mu = 1$. O divisor de tensão formado por r_1 e r_2 fornece o nível DC da componente de sequência zero. Em seguida um estágio somador adiciona este nível DC (1,5V) à forma de onda $v_{zref}(t)$ resultando em $v_{zs}(t)$ e por fim, este resultado é somado a cada uma das senóides de referência.

Os resultados de simulação são mostrados na figura 5.12 e os experimentais na figura 5.14.

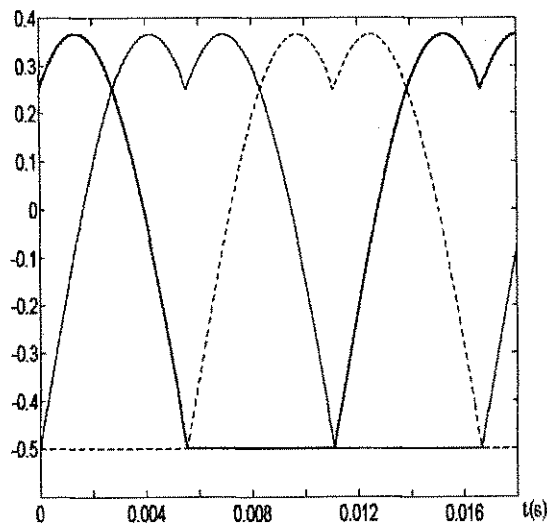


Figura 5.12 - Simulação para $\mu = 1$

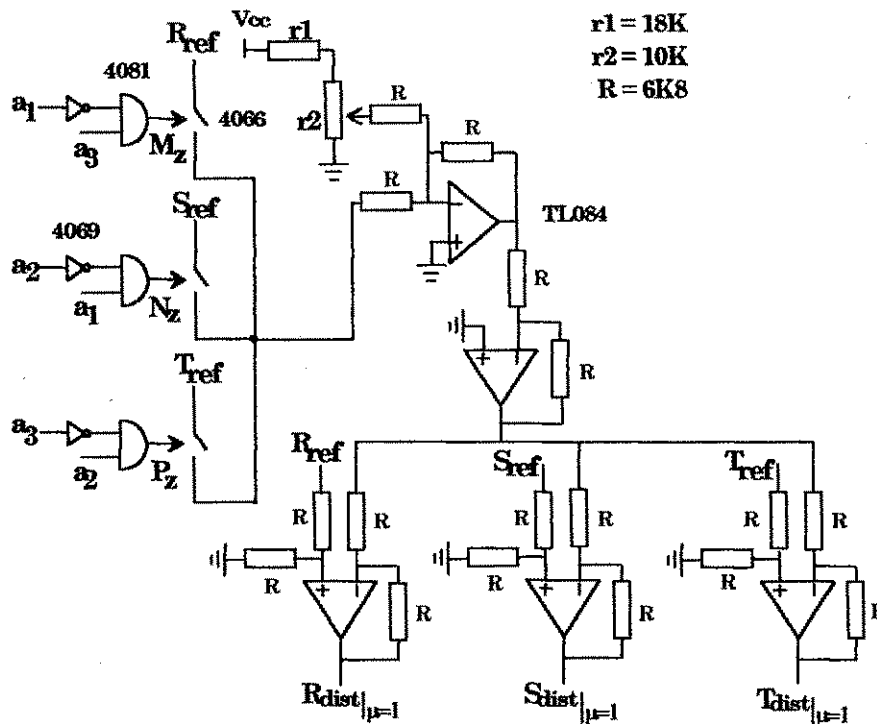


Figura 5.13 - Circuito para realização de $\mu = 1$.

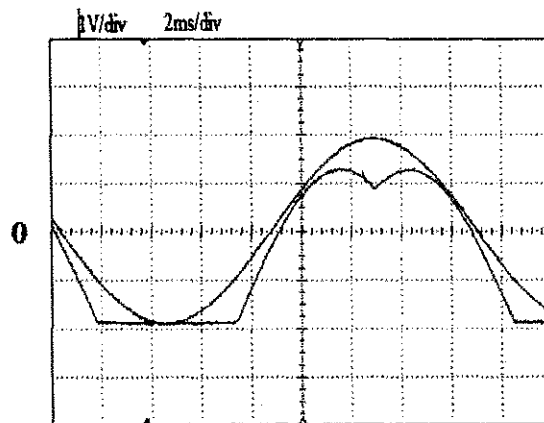


Figura 5.14 - Resultados experimentais em uma fase para $\mu = 1$.

5.5 Comando para o cicloconversor

5.5.1 Comando para realização da CTN.

A estratégia de comando visa a comutação a tensão nula durante os intervalos de tensão zero da entrada do cicloconversor. Para que isto aconteça é

preciso que a transição dos pulsos de comando das chaves ocorra dentro destes intervalos, conforme discutido com mais detalhes no Capítulo 3 e ilustrado na figura 5.15.

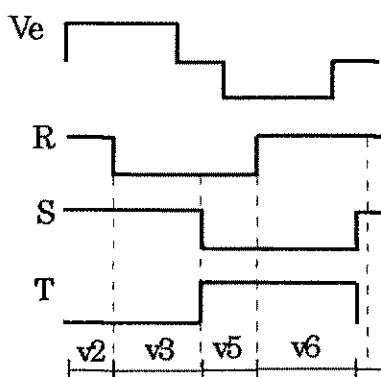


Figura 5.15 - Padrão vetorial para realização da CTN.

A partir do padrão vetorial descrito na figura 5.15 é possível estabelecer um padrão utilizando modulação baseada em portadora. Nota-se que as fases tomadas duas a duas apresentam um padrão complementar (fases S e T por exemplo). Porém, aplicando modulação senoidal convencional é impossível existir um intervalo no qual os sinais PWM de duas fases mudem de estado complementarmente.

Uma forma de criar o padrão desejado é utilizar MSD realizando a interseção entre modulantes não senoidais com razão de distribuição 0.5 e portadoras triangulares ou dente-de-serra.

Neste padrão não existe intervalo de roda livre. Isto é possível utilizando MSD desde que a portadora de cada modulante mude o sentido de sua inclinação convenientemente (mais detalhes são encontrados no Capítulo 4). A figura 5.16 ilustra um diagrama para implementação da estratégia de comando.

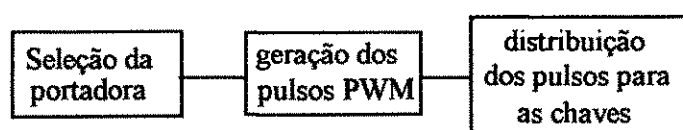


Figura 5.16 - Diagrama em blocos do comando do cicloconversor.

Note-se que as modulantes tomadas duas a duas apresentam em cada intervalo de 60° o comportamento complementar (figura 5.9) desejado para composição do padrão conforme Tabela 5.3. Cada modulante utiliza duas portadoras durante o processo de geração dos pulsos PWM cuja escolha é proporcionada segundo a lógica explicada a seguir. A tabela que indica a inclinação adequada da portadora para cada setor e apresentada no Capítulo 4 é repetida na Tabela 5.4, para melhor entendimento do princípio.

Setor	I	II	III	IV	V	VI
MC	ReT	SeT	SeR	ReT	SeT	SeR

Tabela 5.3 - Modulantes Complementares -MC- em cada setor.

Para cada modulante, durante o semiciclo negativo, é selecionada a portadora descendente por dois setores consecutivos. Desta forma, os sinais lógicos Y_1 , Y_2 e Y_3 (figura 5.18) representantes destes setores são formados a partir dos sinais α_1 , α_2 e α_3 e a lógica adicional da Tabela 5.5 representadas pelas mesmas expressões booleanas das equações (5.4), (5.5) e (5.6).

f a s e	Setor					
	1	2	3	4	5	6
	Inclinação da portadora (P)					
R	↑	↑	↓	↓	↑	↑
S	↑	↑	↑	↑	↓	↓
T	↓	↓	↑	↑	↑	↑

Tabela 5.4 - Inclinação da portadora para cada fase: ↑ portadora ascendente, ↓ descendente.

Quando o sinal Y_1 está em nível '1' é selecionada a portadora com declividade negativa, caso contrário é selecionada a de declividade positiva. O circuito para seleção da portadora e distribuição dos pulsos para as chaves do circuito de potência é mostrado na figura 5.19. O bloco 1 seleciona a portadora com inclinação adequada. Os sinais PWM são gerados pelo comparador cujas

entradas são a portadora selecionada (P) e a modulante distorcida, no exemplo da figura 5.19 é utilizada R_{dist} .

Os sinais PWM para o cicloconversor devem ter o mesmo comportamento dos sinais de um inversor no ciclo positivo da tensão de entrada e complementares à este no ciclo negativo, tal função é realizada pelo bloco 2 composto por um *flip flop* tipo D. Uma onda quadrada V_{qref} sincronizada com a portadora é invertida e utilizada na entrada de dados D do *flip flop*. O sinal de relógio, sensível à borda de descida, é o sinal PWM gerado na saída do comparador, conforme figura 5.17. Por fim, a distribuição dos pulsos para as chaves do braço é feita pelo bloco 3. O comparador superior seleciona o grupo de chaves a ser habilitada: grupo positivo ou negativo. Selecionado o grupo, as portas AND's determinam qual chave (superior ou inferior) dentro do grupo selecionado (positivo ou negativo) deve ser disparada.

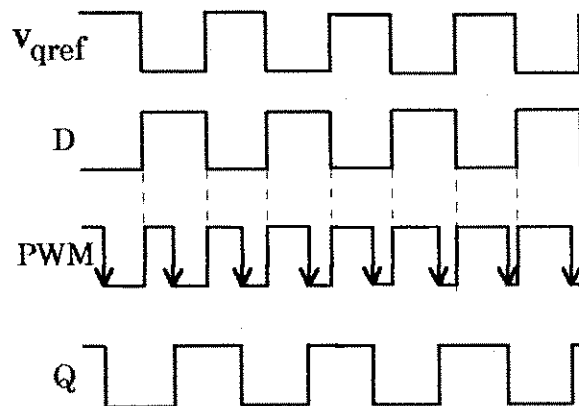


Figura 5.17 - Sinais de controle para o bloco 2.

a_1	a_2	a_3	Y_1	Y_2	Y_3
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	1	0	1	0
1	1	0	0	0	1

Tabela 5.5 - Tabela verdade para geração dos pulsos Y_1 , Y_2 e Y_3 .

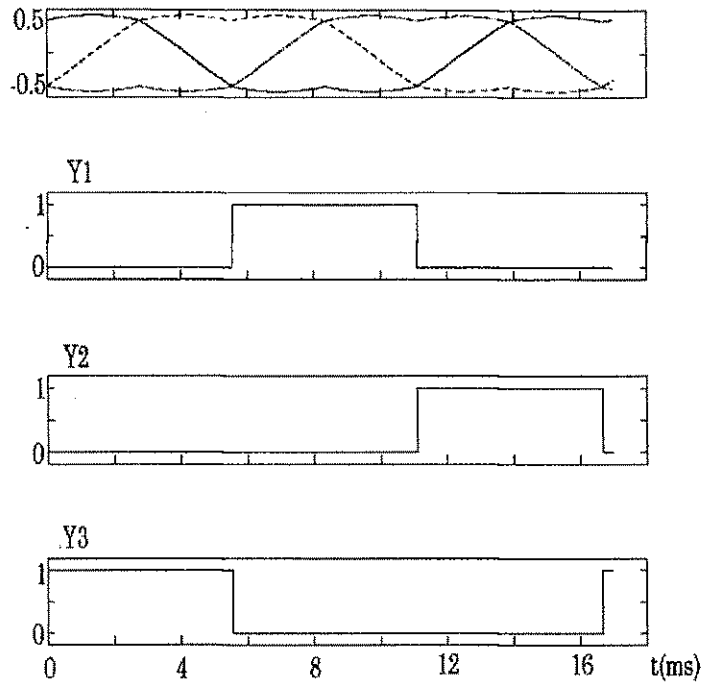


Figura 5.18 - Sinais Y_1 , Y_2 e Y_3 .

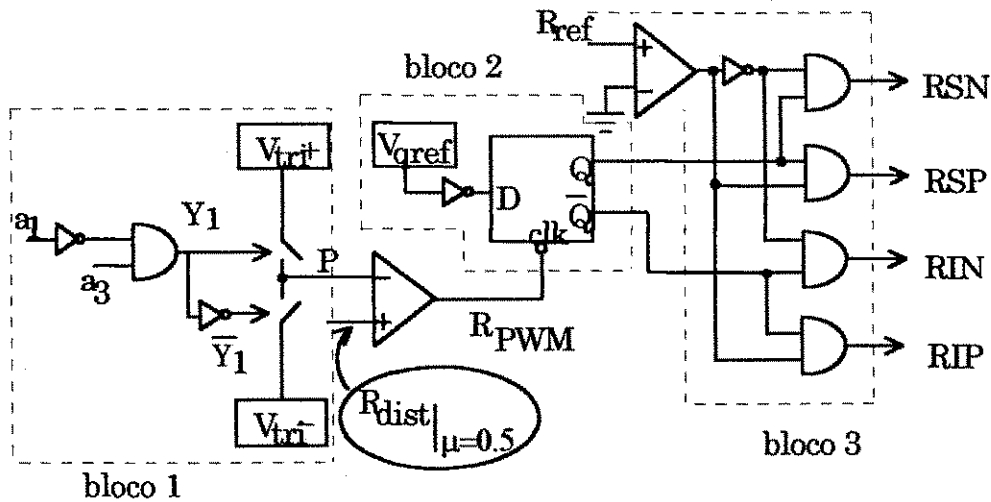


Figura 5.19 - Circuito de comando para a fase R do cicloconversor.

Na figura 5.20 encontram-se os resultados experimentais referentes ao circuito de comando da figura 5.19. A figura 5.20(a) mostra o sinal de comando \bar{Y}_1 e a portadora selecionada (P), ou seja, quando \bar{Y}_1 é alto é selecionada a portadora com declividade positiva, caso contrário quando \bar{Y}_1 é baixo. Na figura 5.20(b) são mostradas a senóide distorcida e seu respectivo sinal de comando Y_1 . Note-se que este sinal está de acordo com o obtido na simulação mostrada na

figura 5.18. Na figura 5.20(c) superior é mostrado o sinal de comando da fase R, ou seja, R_{PWM} na saída do comparador da figura 5.19 e a figura 5.20(c) inferior, o sinal de comando Q, o qual é aplicado em uma das chaves do braço R. Na figura 5.20(d) estão relacionadas a modulante distorcida e sua respectiva portadora.

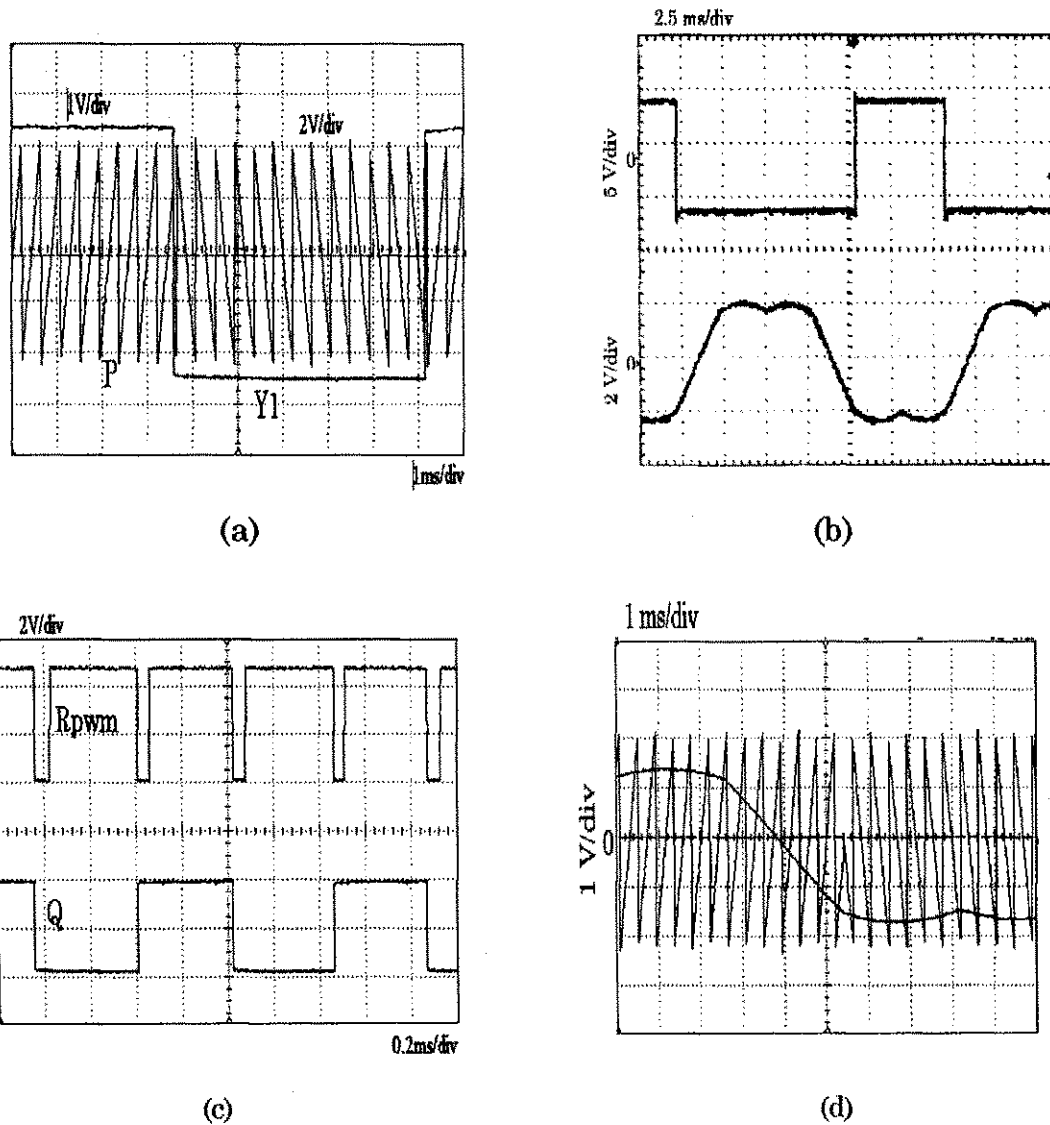


Figura 5.20 - Resultados experimentais para o circuito da figura 5.18.

5.5.2 Comando para realização da técnica combinada CTN/CCN.

O comando do cicloconversor apresentado propicia comutação a tensão nula nas chaves do mesmo, porém, como visto no Capítulo 4, para se reduzir ainda mais as perdas de chaveamento e a taxa de distorção harmônica é

interessante realizar também comutação a corrente nula.

O processo de CTN é realizado no final de cada meio período da tensão de entrada, por outro lado, durante o restante deste meio período as comutações são realizadas de forma dissipativa. Com o intuito de se reduzir ainda mais as perdas por chaveamento, utilizou-se uma técnica já conhecida denominada de comutação natural ou comutação através da fonte, conforme discutido no Capítulo 4. Destarte, é preciso modificar o comando do cicloconversor para realização deste novo comando.

Após algumas análises e simulações, chegou-se a conclusão de que a modificação necessária refere-se apenas ao estágio de seleção da portadora, ou seja, a portadora de cada modulante que anteriormente deveria ter inclinação positiva durante 120° , na nova configuração deve ter tal inclinação durante 180° . Esta modificação realiza a sequência de vetores da Tabela 4.3, que é a sequência favorável à realização da CCN.

O circuito de comando da figura 5.19 sofre uma alteração apenas no **bloco 1**. Neste caso, o sinal de comando das chaves analógicas é o próprio sinal a_1 . O **bloco 1** da figura 5.19 pode ser substituído pelo bloco mostrado na figura 5.21. Além disto é preciso modificar o sinal PWM do cicloconversor de forma a criar o intervalo de sobreposição discutido na seção 4.3. Um circuito capaz de realizar esta parte do comando não foi testado.

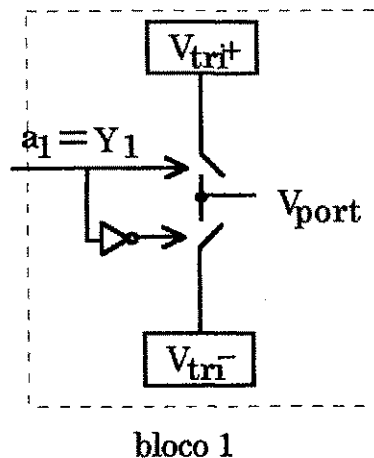


Figura 5.21 - Circuito para seleção da portadora para realização da CCN.

5.6 Comando para o inversor primário

A tensão de entrada em alta frequência do cicloconversor é alimentada pela saída do inversor de alta frequência após o estágio de isolamento.

As tensões entre fases desejadas na saída do cicloconversor são representadas pelos pulsos mostrados na figura 5.22. Os estudos efetuados no Capítulo 4 mostraram que estas tensões se anulam durante alguns instantes. Desta forma, mesmo havendo tensão na entrada do conversor esta não é transmitida para a saída (Yamato, 1993). Por esta razão, a tensão na entrada do cicloconversor foi anulada durante estes instantes. Para implementação deste princípio é preciso determinar o momento que o pulso de maior duração das tensões de saída se anula e transformar esta informação em comando para as chaves do inversor de forma que sua saída apresente os intervalos de tensão nula desejados.

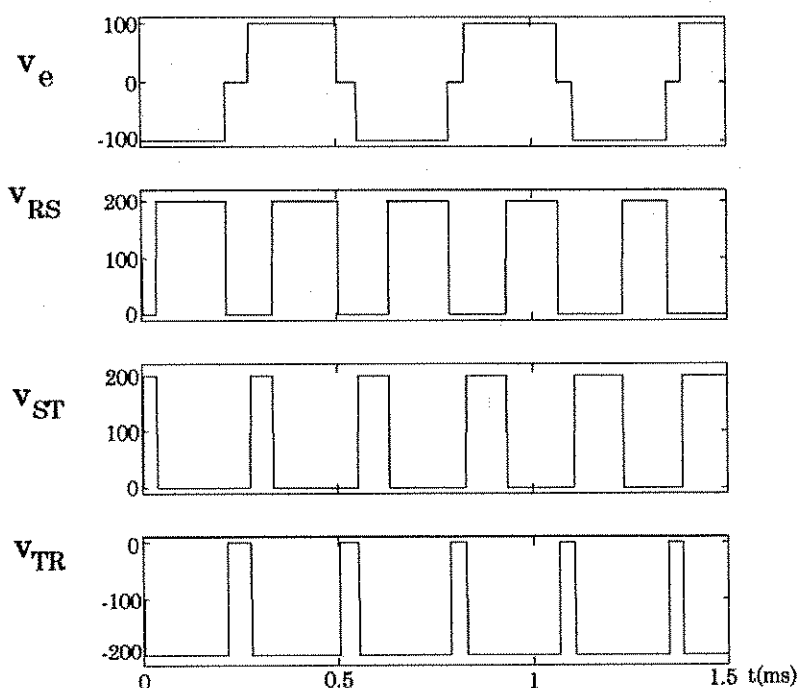


Figura 5.22 - Tensão de saída do inversor (a), Imagem das tensões de linha para um cicloconversor trifásico (b).

O diagrama da figura 5.23 ilustra as etapas de comando para o inversor. Após a determinação do maior pulso (MP), este é transformado em comando para

as chaves do inversor de modo que sua saída apresente intervalos de tensão nula.

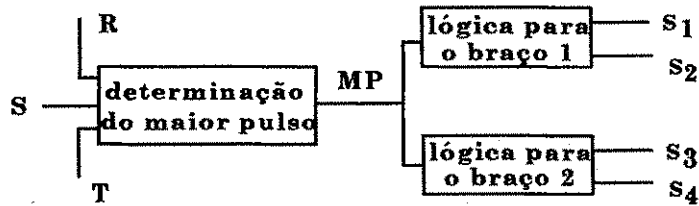


Figura 5.23 - Diagrama em blocos do comando do inversor.

O comando foi implementado segundo o padrão apresentado no Capítulo 4, no qual o vetor de roda livre localiza-se no final de cada período de chaveamento. Desta forma, o sincronismo do comando do inversor é feito de modo que o defasamento entre os pulsos de comando represente o intervalo de tensão nula também no final do semiperíodo da tensão de entrada.

Um sinal PWM, obtido pelo processo de triangulação, no qual o intervalo de roda livre se encontra no final do período da portadora requer o uso de uma modulante com razão de distribuição $\mu=1$. A comparação dos sinais modulantes distorcidos R_{dist} , S_{dist} e T_{dist} com uma portadora dente-de-serra gera o padrão de chaveamento com roda livre no final do período.

Os resultados de simulação dos pulsos MP são mostrados na figura 5.24. O defasamento entre os braços é feito da seguinte forma: O comando do braço A muda de estado a cada borda de subida de MP e o comando do braço B a cada borda de descida e as chaves de cada braço operam complementarmente. Na figura 5.25 são mostrados apenas os resultados de simulação dos pulsos de comando para as chaves S1 e S3, já que os pulsos das chaves S2 e S4 são complementares aos pulsos de S1 e S3 respectivamente.

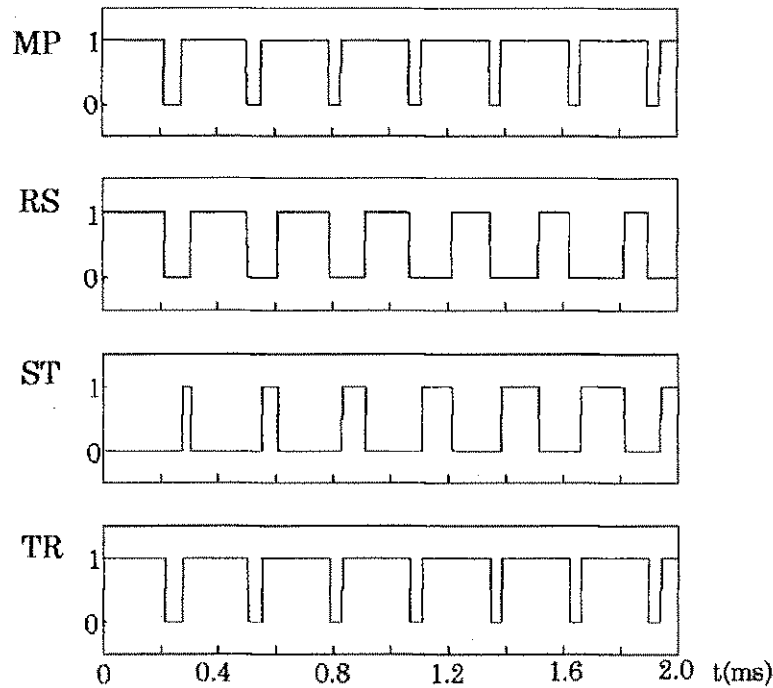


Figura 5.24 - Composição do pulso de maior duração.

O circuito mostrado na figura 5.26 realiza o comando do inversor. O bloco constituído pelos comparadores gera os sinais PWM, os quais em seguida são utilizados para geração dos sinais PWM entre fases, ou seja, estes sinais são a 'imagem' das tensões de linha da saída do cicloconversor. O bloco lógico à esquerda sintetiza os sinais PWM de fase. A partir dos pulsos na saída dos comparadores, realiza-se um OU exclusivo entre os mesmos para se obter os sinais RS, ST e TR, que são a 'imagem' da tensão de linha na saída cicloconversor. Daí faz-se um OU com os sinais RS, ST e TR para determinar o pulso de maior duração MP durante o período de chaveamento. Os *flip-flop's* utilizam como sinal de relógio MP e \overline{MP} na geração dos pulsos para as chaves do inversor. O último bloco introduz o tempo de atraso entre os pulsos de cada braço a fim de evitar um curto circuito no barramento CC da entrada. Na figura 5.27(a) encontram-se os resultados experimentais dos pulsos de comando das chaves do inversor e na figura 5.27(b) são mostrados os resultados para MP e uma das chaves do cicloconversor. Sendo MP a 'imagem' retificada da tensão na entrada do cicloconversor, o resultado experimental deixa claro que a transição de estado da chave ocorre durante o intervalo de tensão nula.

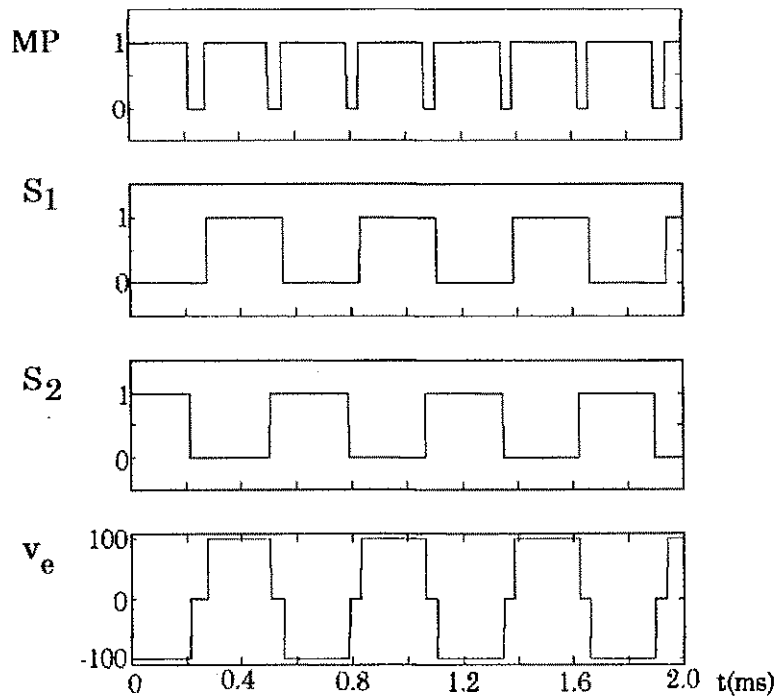


Figura 5.25 - Resultados de simulação dos pulsos de comando das chaves do inversor.

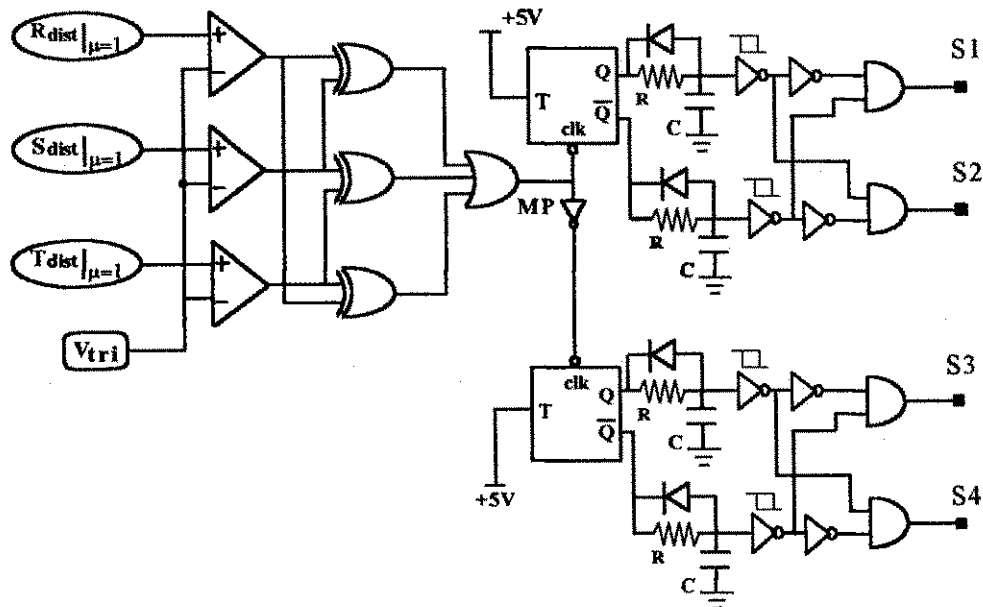


Figura 5.26 - Circuito para realização do comando do inversor.

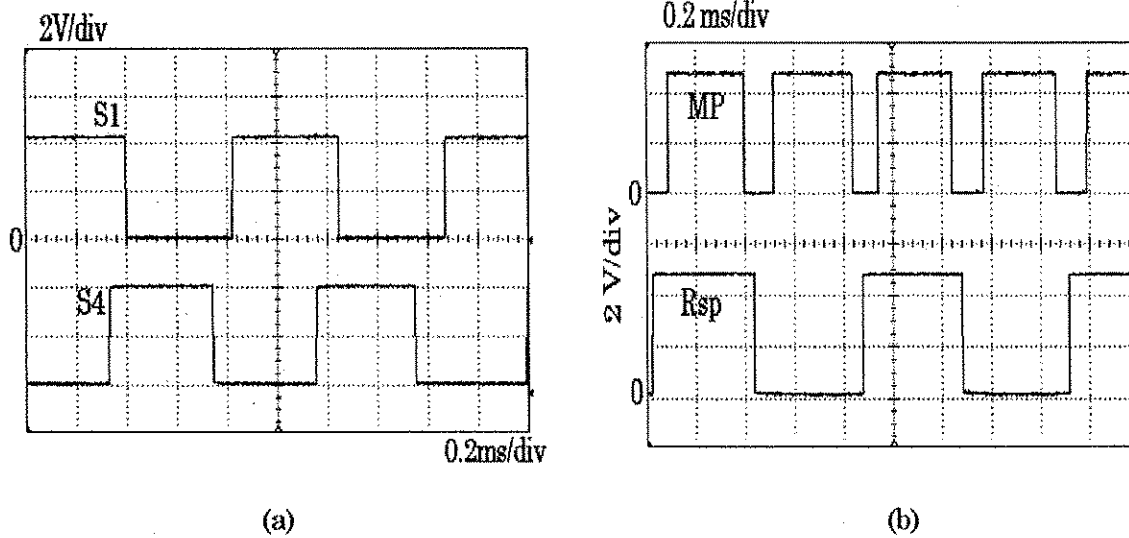


Figura 5.27 - Resultados experimentais dos pulsos de comando das chaves do inversor.

5.7 Conclusão

Neste capítulo foram descritos os circuitos para implementação das modulantes distorcidas com razão de distribuição $\mu = 0.5$ e $\mu = 1$, as quais juntamente com portadoras adequadas e lógicas adicionais, realizam o comando do inversor e do cicloco conversor. A implementação da lógica de comando permitiu a verificação dos estudos realizados no Capítulo 4.

Capítulo 6

Técnicas de operação em cicloconversores trifásicos a dois braços.

6.1 Introdução

Já foi mostrado na literatura que um sistema para acionamento de máquinas trifásicas CA pode ser implementado por um inversor trifásico a quatro chaves ou dois braços (van der Broek, 1984) sendo a terceira fase uma derivação intermediária do banco de capacitores, conforme mostrado na figura 6.1(a). A utilização de uma estrutura deste tipo reduz o número de chaves e, conseqüentemente as perdas na comutação. É possível gerar tensões de linha trifásicas equilibradas defasando-se o comando dos braços em 60° (Enjeti, 1990).

Da mesma forma que no Capítulo 3, o cicloconversor trifásico a dois braços (CTDB), alimentado com uma onda quadrada de alta frequência na entrada, pode ser considerado como sendo dois inversores em antiparalelo. Assim é possível aplicar as seguintes técnicas de operação: (1) onda quadrada, (2) modulação senoidal e (3) modulação vetorial. Como será visto no decorrer do capítulo.

6.2 Operação em onda quadrada

As mesmas considerações feitas para um cicloconversor trifásico a três braços, quanto à sua semelhança ao inversor trifásico (Capítulo 3), valem para o cicloconversor trifásico a dois braços tratado neste capítulo.

Inicialmente, considere-se o inversor trifásico a dois braços da figura 6.1(a). Para se obter tensões e correntes trifásicas equilibradas na saída é preciso que o comando dos braços do inversor seja defasado de 60° entre si e que as chaves de cada braço sejam disparadas de forma complementar. A figura 6.1(b) mostra o diagrama dos pulsos de disparo das chaves.

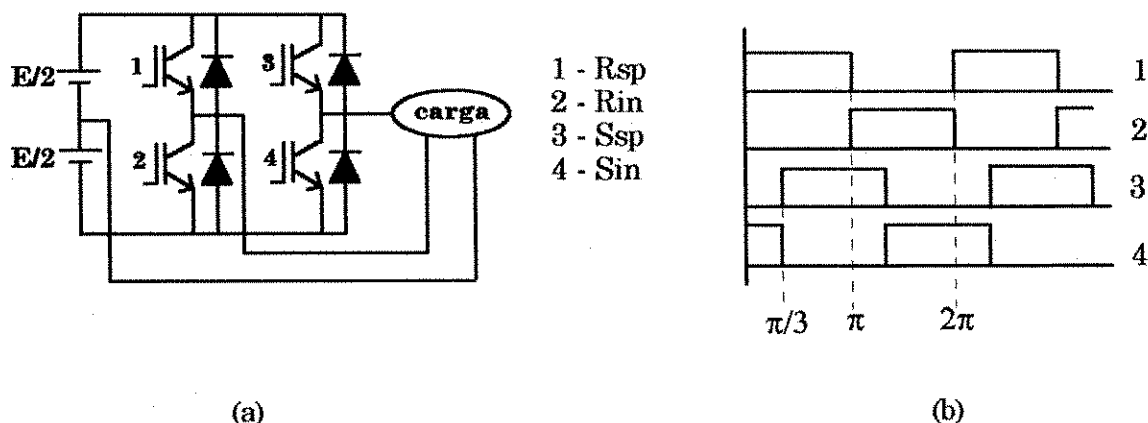
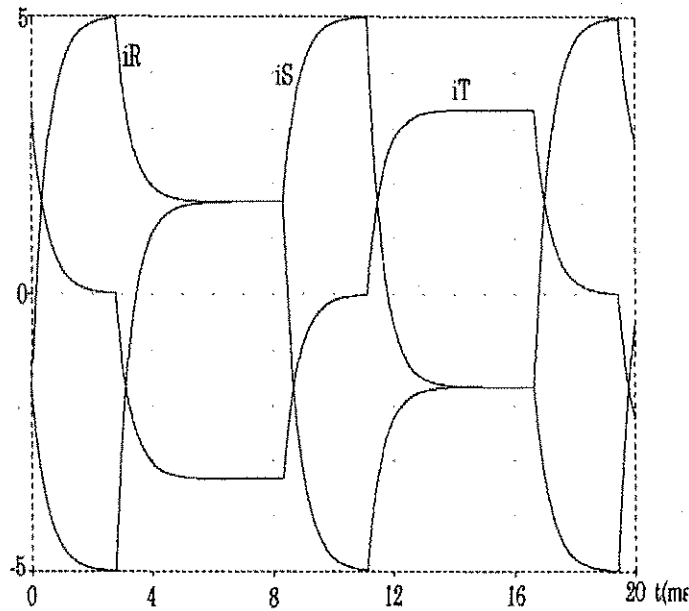


Figura 6.1 - Inversor trifásico a dois braços (a), diagrama de disparo (b).

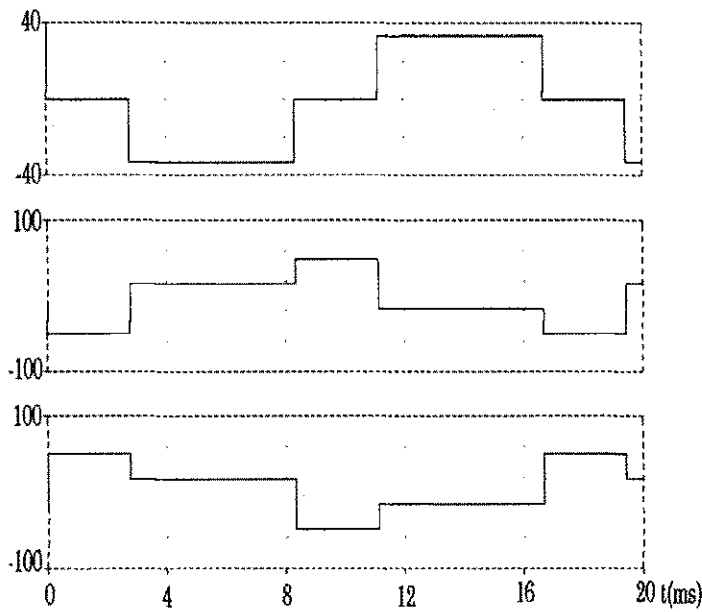
A simulação do inversor da figura 6.1(a) foi realizada no programa PSPICE para os seguintes parâmetros: $E = 50V$, $L = 5mH$, $R = 10\Omega$ e $f = 60Hz$. Os resultados obtidos são apresentados na figura 6.2. Da análise harmônica foram obtidos os valores mostrados na Tabela 6.1 para amplitude e fase da componente fundamental das tensões e correntes. Pode-se observar que estas componentes são equilibradas.

	V_{Rn}	V_{Sn}	V_{Tn}	i_R	i_S	i_T
amplitude (V)	36.75	36.75	36.76	3.61	3.61	3.61
fase (°)	102	-18	-138	91.32	-28.66	148.7

Tabela 6.1 - Amplitude e fase da componente fundamental das tensões e correntes.



(a)



(b)

Figura 6.2 - Resultados de simulação para o inversor da figura 6.1: Correntes nas fases R,S e T (a), tensões nas fases R,S e T (b), (c) e (d) respectivamente.

Considere-se agora o cicloconversor da figura 6.3(a). A sequência de disparo das chaves é mostrada na figura 6.3(b) e na Tabela 6.2 encontram-se indicados os pares de chaves que devem conduzir durante cada intervalo.

Em um determinado instante em que $v_e/2 > 0$, estão ligadas as chaves R_{sp} e S_{in} , o que corresponde também às chaves R_{sp} e S_{in} do inversor da figura 6.1(a). Quando $v_e/2 < 0$ e a referência da tensão de saída deve ser positiva dispara-se

as chaves R_{ip} e S_{sn} . O disparo das chaves foi realizado para o modo de condução descontínua da corrente de carga, conforme ilustrado no diagrama da figura 6.4 também discutido no Capítulo 3 para o CTTB. Resultados de simulação para as três fases são mostrados na figura 6.5.

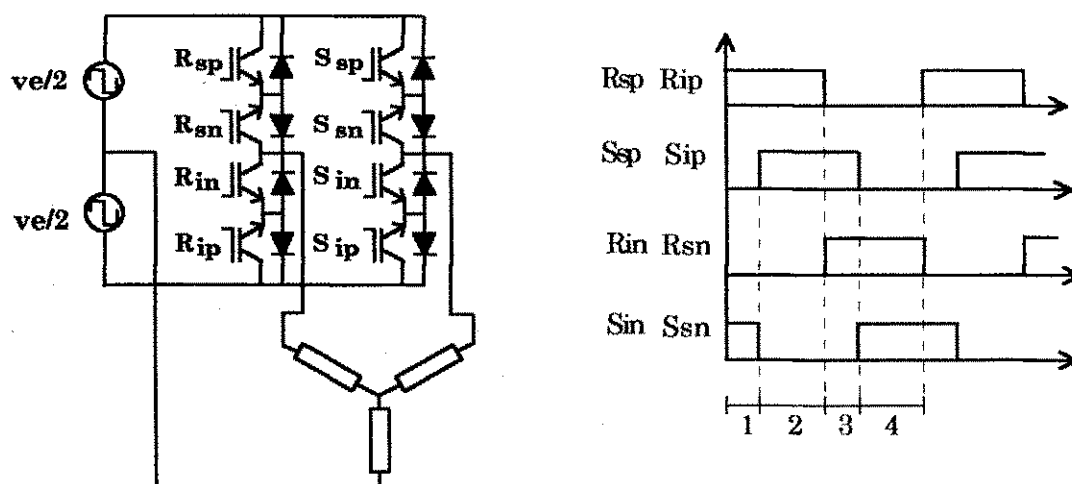


Figura 6.3 - Cicloconversor trifásico (a), Diagrama de disparo (b).

Intervalo	chaves	
	$ve > 0$	$ve < 0$
I	S1,S7	S4,S6
II	S1,S5	S4,S8
III	S3,S5	S2,S8
IV	S2,S6	S3,S7

Tabela 6.2 - Disparo das chaves durante cada intervalo.

A simulação do cicloconversor da figura 6.3 foi realizada no programa PSPICE para os seguintes parâmetros:

- Tensão de entrada : onda quadrada de amplitude 50 V;
- Carga RL : $R = 5\Omega$ e $L = 1mH$;
- Frequência de chaveamento : 1500Hz;
- Frequência de saída : 60Hz;

Utilizou-se uma frequência de chaveamento de 1500 Hz em virtude de que quanto menor a relação entre a frequência de chaveamento e a de saída, menor dispêndio de tempo e memória para realização da simulação. Neste caso, os resultados de simulação são válidos para verificação do princípio.

Para comprovação do princípio aplicado, pode-se observar os resultados de simulação do inversor da figura 6.1 e fazer-se uma analogia aos resultados obtidos para o cicloconvertor da figura 6.3. Note-se que a forma de onda das tensões da figura 6.2 ditam o formato das correntes da figura 6.5 . Desta forma, é possível dizer que estas últimas obedecem à mesma regra de simetria e equilíbrio estabelecida para o inversor a dois braços.

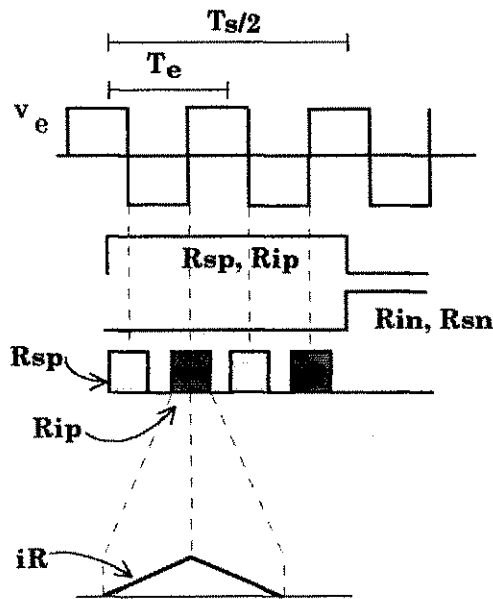
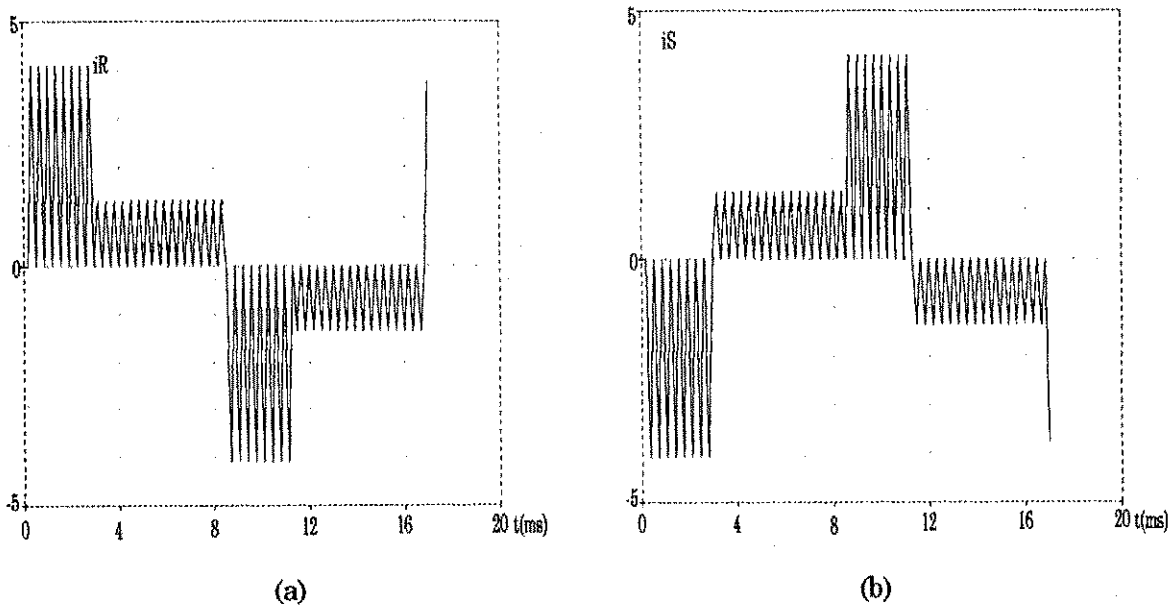
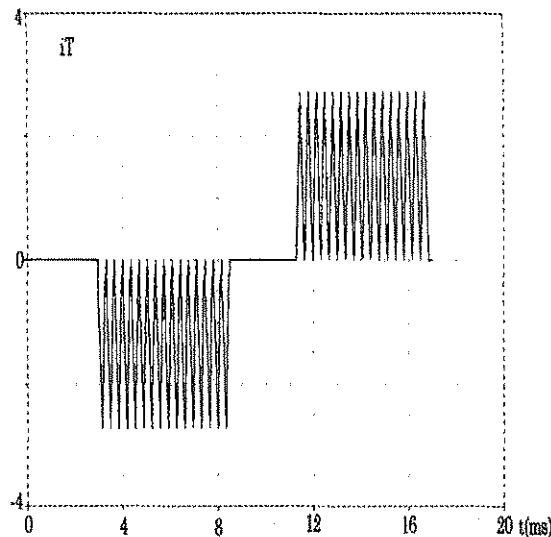


Figura 6.4 - Diagrama de disparo para o modo de condução descontínua.





(c)

Figura 6.5 - Resultados de simulação para o cicloconversor da figura 6.3 operando com condução descontínua da corrente de carga: (a), (b) e (c) correntes nas fases R, S e T respectivamente.

6.3 Cicloconversor a dois braços operando com PWM senoidal

Na operação PWM senoidal utiliza-se duas modulantes senoidais defasadas de 60° , as quais são interceptadas por uma portadora triangular ou dente-de-serra para gerar os pulsos de disparo das chaves. O algoritmo PWM definido na seção 3.3 é aplicado neste caso.

A simulação foi realizada em linguagem C com os seguintes parâmetros:

- Tensão de entrada : onda quadrada de amplitude 50 V;
- Carga RL : $R = 1\Omega$ e $L = 10\text{mH}$;
- Frequência de chaveamento : 1k Hz;
- Frequência de saída : 60 Hz;
- Índice de modulação : $m = 0.7$;

Os resultados de simulação apresentados na figura 6.6 para as tensões, apesar de mostrarem amplitudes diferentes, conservam o equilíbrio das fundamentais como pode ser observado na Tabela 6.3.

	V_{RS}	V_{ST}	V_{TR}
amplitude (V)	36.21	34.93	35.00
fase (°)	-150.5	93.45	-63.58

Tabela 6.3 - Amplitude e fase da componente fundamental das tensões.

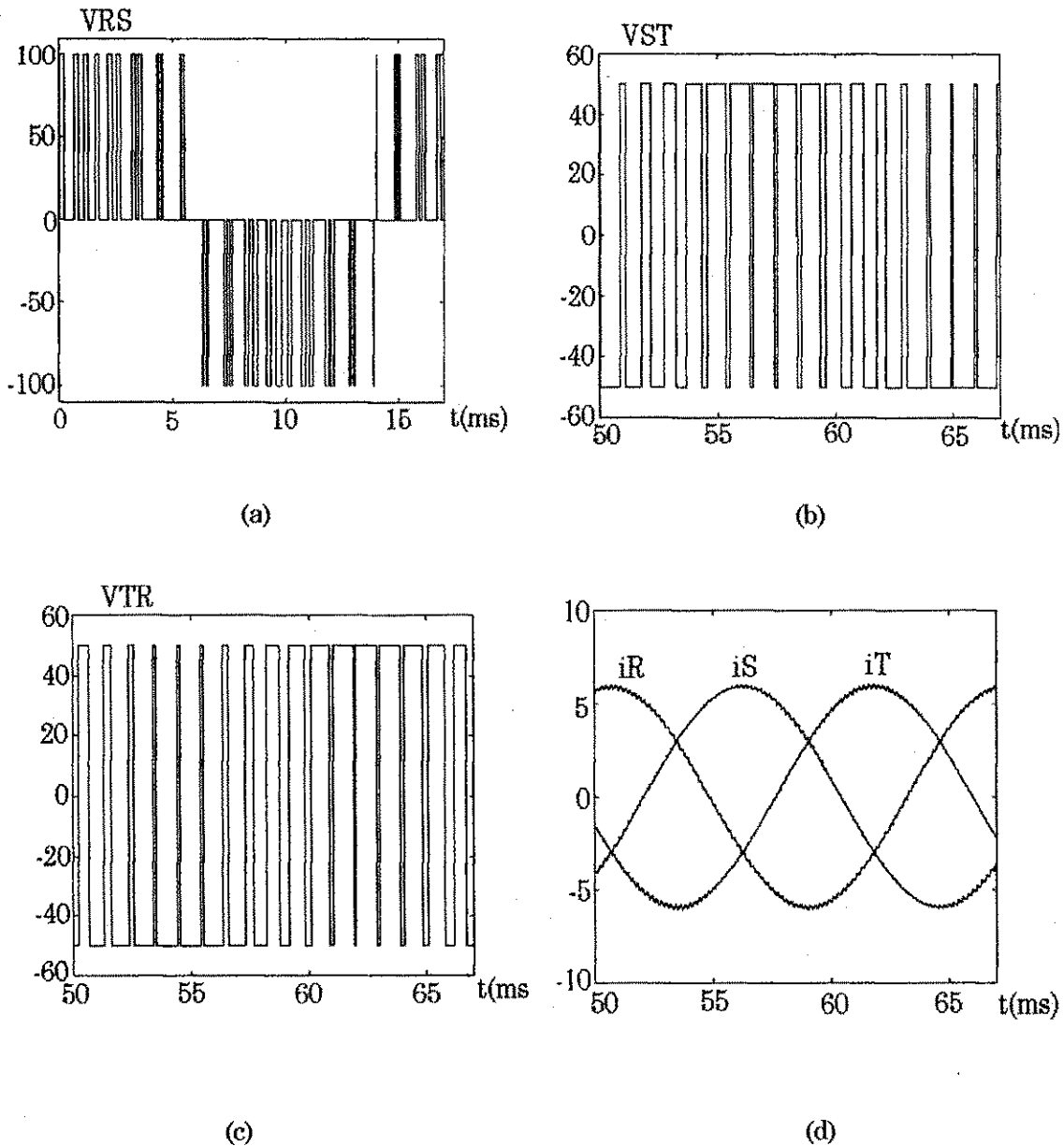


Figura 6.6 - Resultados de simulação para o cicloconvertor da figura 6.3 operando com modulação senoidal.

6.4 Cicloconversor a dois braços operando com PWM vetorial

Baseando-se nas considerações feitas para o equacionamento do inversor trifásico a dois braços em Jacobina (1995) pode-se equacionar as tensões de fase do CTDB em função do estado das chaves da seguinte forma:

$$v_R = v_{Rn} = [(2R_{sp} - 1)K + (2R_{ip} - 1)Y] \frac{v_e}{2} + v_{on} \quad (6.1)$$

$$v_S = v_{Sn} = [(2S_{sp} - 1)K + (2S_{ip} - 1)Y] \frac{v_e}{2} + v_{on} \quad (6.2)$$

$$v_T = v_{Tn} = v_{on}, \quad (6.3)$$

sendo $K=1$ e $Y=0$ para $v_e > 0$ e

$$K=0 \text{ e } Y=1 \text{ para } v_e < 0$$

Considerando que as chaves com índice sp estão ligadas apenas quando $K=1$ e as de índice ip quando $Y=1$, pode-se fazer a seguinte simplificação nas equações acima:

$$v_R = v_{Rn} = [2R_{sp} + 2R_{ip} - 1] \frac{v_e}{2} + v_{on} \quad (6.4)$$

$$v_S = v_{Sn} = [2S_{sp} + 2S_{ip} - 1] \frac{v_e}{2} + v_{on} \quad (6.5)$$

Transformando as grandezas trifásicas para o plano $\alpha\beta$ tem-se que:

$$v_\alpha = \sqrt{\frac{2}{3}} \left[(R_{sp} + R_{ip}) - \frac{1}{2}(S_{sp} + S_{ip}) - \frac{1}{4} \right] v_e \quad (6.6)$$

$$v_\beta = \sqrt{\frac{2}{3}} \left[\frac{\sqrt{3}}{2}(S_{sp} + S_{ip}) - \frac{\sqrt{3}}{4} \right] v_e \quad (7)$$

A componente homopolar v_o é nula desde que o cicloconversor alimente uma carga equilibrada com neutro isolado.

As combinações decorrentes dos estados das chaves dão origem a quatro vetores no plano $\alpha\beta$ de módulo $\frac{E}{\sqrt{6}}$ para os vetores V_1 e V_3 , e módulo $\frac{E}{\sqrt{2}}$ para os vetores V_2 e V_4 com fase 90° entre cada vetor adjacente, conforme mostrado na figura 6.7. As componentes $\alpha\beta$ de cada vetor encontram-se na Tabela 6.4.

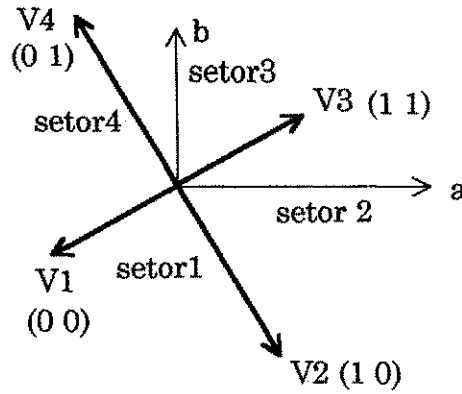


Figura 6.7 - Vetores e setores no plano $\alpha\beta$.

Vetor	V_1	V_2	V_3	V_4
Componente α	$\frac{E}{2\sqrt{6}}$	$\frac{3E}{2\sqrt{6}}$	$\frac{E}{2\sqrt{6}}$	$\frac{3E}{2\sqrt{6}}$
	$\frac{E}{2\sqrt{2}}$	$\frac{E}{2\sqrt{2}}$	$\frac{E}{2\sqrt{2}}$	$\frac{E}{2\sqrt{2}}$

Tabela 6.4 - Vetores do plano $\alpha\beta$.

Um padrão de chaveamento completo para um inversor ou cicloconversor trifásico a três braços, inclui quatro vetores: dois vetores ativos e dois vetores nulos. No caso do inversor ou cicloconversor trifásico a dois braços não existe intervalo de circulação ou roda livre. Para compor o vetor de referência $V_{ref} = v_{\alpha ref} + jv_{\beta ref}$ aplica-se os quatro vetores durante um período de amostragem (Jacobina, 1995), ou seja,

$$V_{ref}\tau = V_1\tau_1 + V_2\tau_2 + V_3\tau_3 + V_4\tau_4 \quad (6.8)$$

$$\tau = \tau_1 + \tau_2 + \tau_3 + \tau_4 \quad (6.9)$$

De acordo com a figura 6.7 tem-se que

$$V_3 = -V_1 \text{ e } V_4 = -V_2$$

Substituindo a expressão acima em na eq.(6.8) tem-se que:

$$V_{ref}\tau = V_1\tau_{13} + V_2\tau_{24} \quad (6.10)$$

sendo:

$$\tau_{13} = \tau_1 - \tau_3 \text{ e } \tau_{24} = \tau_2 - \tau_4 \quad (6.11)$$

Exprimindo a eq.(6.10) em termos de componentes $\alpha\beta$ chega-se a

$$\tau \begin{bmatrix} v_{\alpha ref} \\ v_{\beta ref} \end{bmatrix} = \begin{bmatrix} \frac{V_e}{2\sqrt{6}} & \frac{3V_e}{2\sqrt{6}} \\ \frac{V_e}{2\sqrt{2}} & -\frac{V_e}{2\sqrt{2}} \end{bmatrix} \begin{bmatrix} \tau_{13} \\ \tau_{24} \end{bmatrix} \quad (6.12)$$

Pela regra de Cramer encontram-se os intervalos τ_{13} e τ_{24} :

$$\tau_{13} = \frac{\begin{vmatrix} v_{\alpha ref} & \frac{3V_e}{2\sqrt{6}} \\ v_{\beta ref} & -\frac{V_e}{2\sqrt{2}} \end{vmatrix}}{\begin{vmatrix} \frac{V_e}{2\sqrt{6}} & \frac{3V_e}{2\sqrt{6}} \\ \frac{V_e}{2\sqrt{2}} & -\frac{V_e}{2\sqrt{2}} \end{vmatrix}} \tau = -\sqrt{\frac{3}{2}} \frac{\tau}{V_e} (v_{\alpha ref} + \sqrt{3} v_{\beta ref}) \quad (6.13)$$

$$\tau_{24} = \frac{\begin{vmatrix} \frac{3V_e}{2\sqrt{6}} & v_{\alpha ref} \\ -\frac{V_e}{2\sqrt{2}} & v_{\beta ref} \end{vmatrix}}{\begin{vmatrix} \frac{V_e}{2\sqrt{6}} & \frac{3V_e}{2\sqrt{6}} \\ \frac{V_e}{2\sqrt{2}} & -\frac{V_e}{2\sqrt{2}} \end{vmatrix}} \tau = \sqrt{\frac{3}{2}} \frac{\tau}{V_e} \left(v_{\alpha ref} - \frac{1}{\sqrt{3}} v_{\beta ref} \right) \quad (6.14)$$

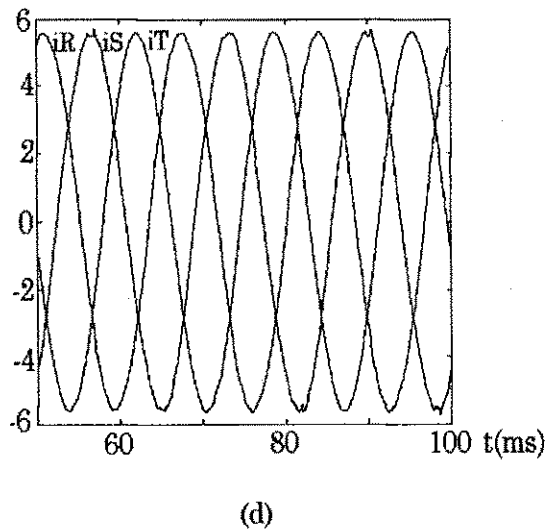
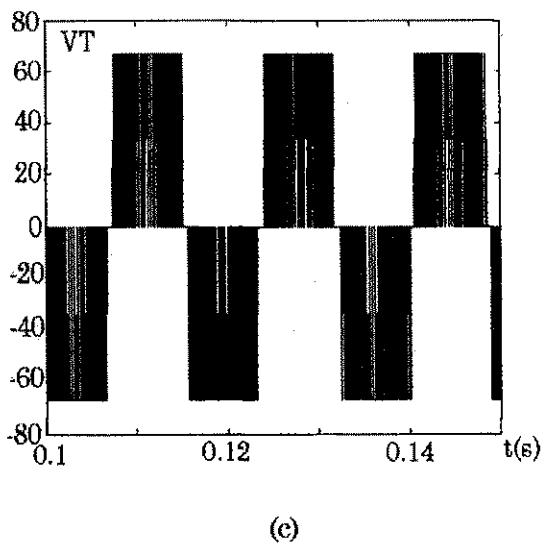
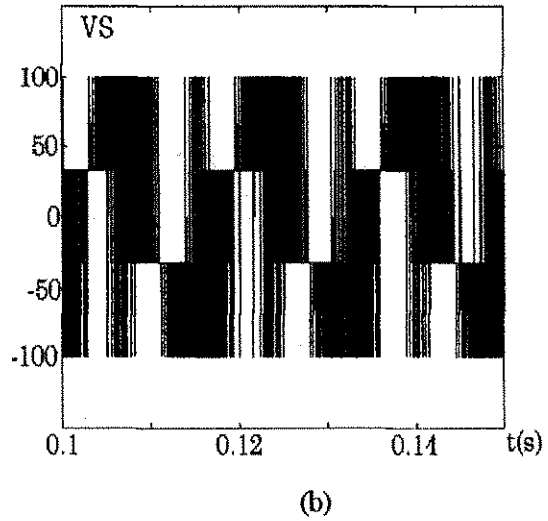
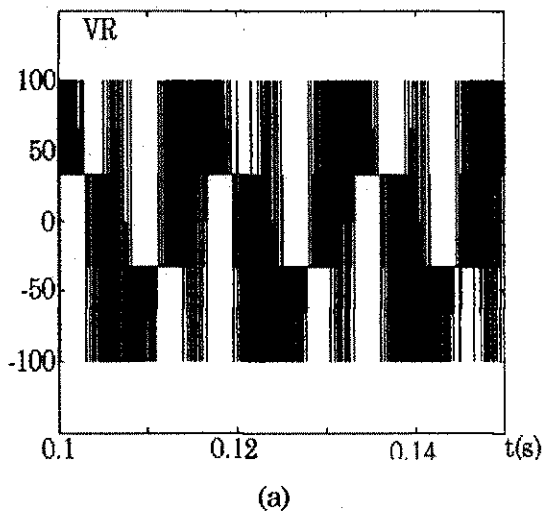
Como no caso do inversor (Jacobina, 1995), mesmo com as simplificações da eq.(6.11) não é possível determinar todos os intervalos de aplicação dos vetores. Como solução aplica-se apenas três dos quatro vetores. Para tanto, faz-se um dos intervalos nulos. O critério para determinar qual intervalo deve ser nulo é estabelecido através do teste do sinal dos intervalos τ_{13} e/ou τ_{24} . Por exemplo, se $\tau_{13} > 0$ faz-se $\tau_3 = 0$ e calcula-se os demais intervalos utilizando as equações (6.9) e (6.14). Caso contrário faz-se $\tau_1 = 0$ e determina-se os outros intervalos da mesma maneira.

Esta técnica, quando aplicada à um CTDB muda apenas a sequência de vetores a cada mudança de polaridade da tensão de entrada. A Tabela 6.5 ilustra a sequência de vetores a serem aplicados a partir do teste de τ_{13} .

Setores	$v_e > 0$	$v_e < 0$	teste
1,4	V4, V1, V2	V2, V3, V4	$\tau_{13} > 0$
2,3	V2, V3, V4	V4, V1, V2	$\tau_{13} < 0$

Tabela 6.5 - Sequência de vetores definidos a partir do teste de τ_{13} .

Na figura 6.8 encontram-se os resultados de simulação da MV aplicada a um CTDB alimentando uma carga RL. A evolução dos valores médios das tensões de pólo mostrada na figura 6.8(f) mostra que o padrão vetorial aplicado ao CTDB equivale a modulação senoidal.



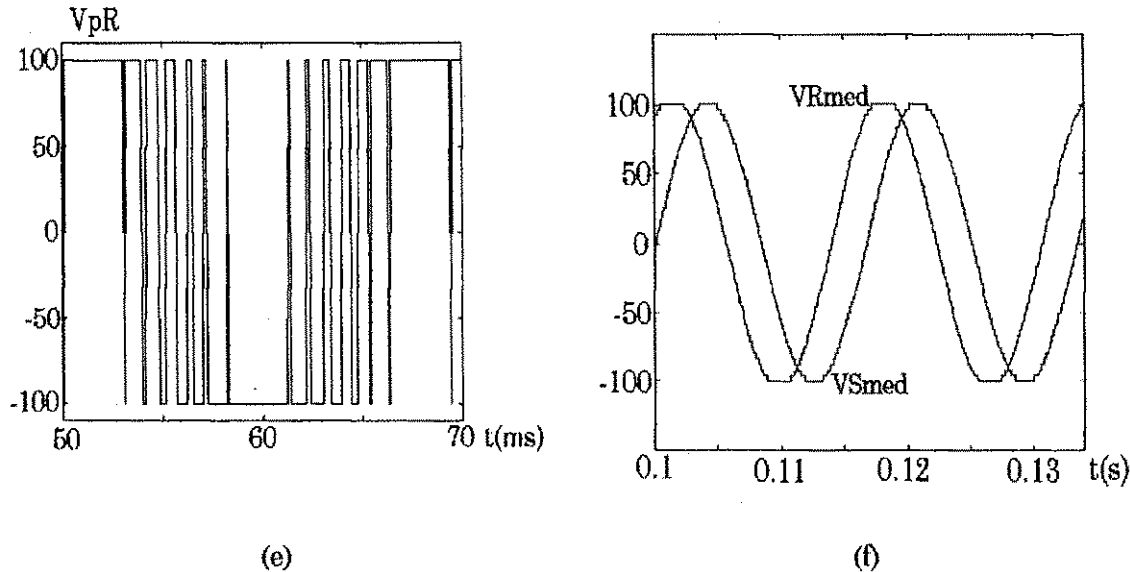


Figura 6.8 - Resultados de simulação para CTDB vetorial: (a),(b), (c) tensões fases R,S e T; (d) corrente nas fases; (e) tensão no pólo R e (f) evolução dos valores médios das tensões dos pólos R e S.

Os estudos realizados por Alves (1998) não se aplicam nem no caso do inversor nem do cicloconversor trifásico a dois braços. Na MSD é preciso adicionar-se componente de terceiro harmônico às modulantes senoidais puras, sendo estas componentes formadas por 'pedaços' das senóides trifásicas. No caso a dois braços não é possível criar-se tais componentes a partir de senóides defasadas de 60° .

A distribuição dos vetores nulos na MV está relacionada à MSD ao tipo de componente de sequência nula a ser adicionada às senóides de referência. É inerente ao CTDB a inexistência destes vetores, daí a impossibilidade de aplicação deste princípio. Entretanto, é possível aplicar a técnica de CTN utilizando o princípio discutido no Capítulo 4, ou seja, gerar a forma de onda da entrada do cicloconversor baseada no pulso de maior largura exigido na saída e fazer durante o restante do intervalo essa tensão ser zero a fim de se realizar a comutação não dissipativa nas chaves. Há ainda a possibilidade de realizar-se CCN através da comutação natural. No caso do CTDB, não é possível a utilização de modulantes distorcidas para realização do comando.

6.5 Conclusão

Neste capítulo verificou-se a aplicação das técnicas de operação em onda quadrada, modulação senoidal e vetorial, já consagradas para o inversor trifásico da figura 6.1, no cicloconversor trifásico a dois braços da figura 6.3. A viabilidade de implementação do CTDB possibilita uma redução no número de componentes do sistema por completo. Estudos para realização deste caso com técnicas de chaveamento não dissipativo são indicados para um estudo de verificação mais aprofundados.

Capítulo 7

Conclusão geral e trabalhos futuros

7.1 Conclusão geral

Este trabalho teve como objetivo o estudo de possibilidades de realização de um conversor CA/CA, monofásico/trifásico, composto de um conversor primário e um conversor secundário, isolados por um transformador de alta frequência. O trabalho mostrou que esse elo de alta frequência, além de permitir uma redução no tamanho, peso e custo dos componentes utilizados, possibilita a utilização de técnicas de modulação de largura de pulsos a fim de melhorar a qualidade da forma de onda de saída do conversor. A escolha da estrutura final do conversor, composto por um retificador monofásico de entrada, um inversor monofásico, um transformador de alta frequência e de um cicloconversor trifásico, obedeceu aos critérios de: (1) utilização de uma técnica PWM de fácil implementação, tanto analógica como digital, do comando do conversor secundário, e (2) realização de uma comutação não dissipativa através de um princípio não ressonante. O trabalho se concentrou nas possibilidades de implementação de um comando do cicloconversor que permitisse uma redução nas perdas de chaveamento do mesmo. Além disso, o trabalho estudou alternativas de comando de utilização de um cicloconversor trifásico com dois

braços, o que permite a redução do número de componentes empregados no conversor secundário.

No Capítulo 2 foi apresentado um estudo das possibilidades de realização do conversor primário examinando as topologias existentes para o retificador e para o inversor. O capítulo enfatizou o estudo do controle do fator de potência na entrada do retificador, restringindo o uso das topologias que podiam ser empregadas. Mostrou, ainda, que essas topologias podem ter comutação não dissipativa, para melhorar o rendimento do conversor. A escolha de um inversor em ponte foi definida em função da técnica PWM utilizada no Capítulo 4.

No Capítulo 3 foram discutidas diferentes técnicas PWM, aplicadas ao cicloconversor. A utilização do princípio de que o cicloconversor pode ser considerado como composta por dois inversores, um alimentado pela polaridade positiva e outro pela polaridade negativa da tensão no secundário do transformador, permitiu a utilização das técnicas de modulação com condução descontínua, modulação senoidal e modulação vetorial. Uma das técnicas, que utiliza ondas quadradas e permite a comutação não dissipativa das chaves do cicloconversor através do princípio da condução descontínua, foi, de certa forma, aplicada pela primeira vez a cicloconversores trifásicos. Entretanto, a principal contribuição deste capítulo consistiu na demonstração da possibilidade de utilização no comando de um cicloconversor de uma técnica de modulação híbrida, desenvolvida em tese de doutorado anterior, desenvolvida no seio do Laboratório de Eletrônica Industrial e Acionamento de Máquinas (LEIAM) e aplicada apenas a inversores fonte de tensão, através de implementação analógica ou digital. Essa técnica utiliza o conceito de razão de distribuição, que disciplina a utilização de vetores nulos na modulação vetorial.

No Capítulo 4 foram estudadas técnicas para possibilitar uma redução nas perdas de comutação do cicloconversor. A principal contribuição do capítulo consistiu na combinação de duas técnicas de comutação suave (uma de comutação a tensão nula, CTN, e outra de comutação a corrente nula, CCN) para permitir a comutação não dissipativa de todas as chaves do cicloconversor tanto dentro de um intervalo de modulação como na transição de um intervalo de modulação para outro. A comutação tipo CTN resulta da introdução de um

intervalo de tensão nula na forma de onda no secundário do transformador que alimenta o cicloconversor. Esta técnica estabeleceu o critério de escolha da topologia em ponte do inversor primário, o intervalo de tensão nula definindo a defasagem dos sinais de comando das chaves dos braços do mesmo. A comutação tipo CCN utiliza a técnica de comutação da fonte, permitida pela existência de indutâncias no circuito. O conceito de razão de distribuição foi introduzido nessa técnica combinada pela primeira vez, objetivando uma implementação do circuito de comando do cicloconversor.

No Capítulo 5 foi descrita a implementação analógica do circuito de comando baseado no conceito de razão de distribuição do vetor nulo e com a possibilidade de operar as chaves do cicloconversor com comutação não dissipativa. A escolha desse tipo de implementação permitiu a verificação da viabilidade de aplicação desse tipo de comando ao cicloconversor. Detalhes dos circuitos de comando são apresentados e resultados experimentais demonstram a factibilidade dos principais princípios discutidos no capítulo 4.

Finalmente, no Capítulo 6 foram estudadas as possibilidades de realização de comando de um cicloconversor trifásico com apenas dois braços. As principais contribuições deste capítulo foram a demonstração da viabilidade de aplicação das técnicas de modulação por ondas quadradas com operação do cicloconversor a condução descontínua e da técnica de modulação vetorial escalar, aplicadas pela primeira vez a este tipo de cicloconversor.

O que foi apresentado neste trabalho, verificou a viabilidade de aplicação ao cicloconversor do comando proposto. Longe de encerrar o assunto, os resultados obtidos exigem uma complementação, suscitam novas indagações e sugerem outros tópicos a serem investigados.

7.2 Proposta de trabalhos futuros

Inicialmente, há necessidade da aplicação do comando desenvolvido à estrutura de potência. Alguns aspectos importantes dessa implementação são:

(a) *Chave bidirecional do cicloconversor* - Inúmeros trabalhos indicam que a implementação da chave bidirecional apresenta um certo grau de dificuldade, quando realizada com dispositivos de disparo e bloqueio controlados com comutação a corrente nula. Isto se deve ao fato de que esses dispositivos necessitam ter um diodo conectado em série a fim de que o conjunto tenha uma característica bidirecional no bloqueio da tensão. Esse diodo tem que ser muito rápido para evitar circulação de corrente reversa. Uma possibilidade de solução deste problema é a utilização, no cicloconversor, de IGBTs simétricos em termos de tensão de ruptura, atualmente não fabricados comercialmente mas possíveis de sê-lo porque essa característica depende apenas do projeto de fabricação. Uma alternativa pode ser a escolha individual dos IGBTs a serem utilizados em aplicações de baixa tensão. Um IGBT suporta reversamente algumas dezenas de volts. Como esses valores são típicos, alguns exemplares suportam uma tensão maior, permitindo uma escolha "a dedo" das unidades a serem utilizadas no cicloconversor. Uma possibilidade a ser talvez estudada é a utilização de chaves bidirecionais com comutação a corrente nula, embora, aparentemente, isto leve a problemas diferentes na realização da chave.

(b) *Estudo e projeto do transformador* - Algumas perguntas surgem com relação ao transformador de alta frequência. Qual o melhor tipo de núcleo a ser utilizado? Novos tipos de materiais podem ser mais adequados para esse tipo de conversor? Qual a melhor técnica de construção do transformador no caso?

(c) *Tipo de dispositivo a ser utilizado* - Vários tipos de dispositivos de disparo e bloqueio controlados têm sido utilizados na realização do tipo de conversor estudado. O estudo feito utilizou o IGBT como referência. Entretanto, sabe-se que a corrente de cauda, no bloqueio, acarreta perdas. O MCT foi utilizado recentemente. Que dispositivo seria de melhor utilização? Em que faixa de potência? O MCT apresenta a característica de permitir um pico de corrente elevado para baixos valores de corrente média. Aparentemente, esta é uma característica desejável no caso da operação descontínua com onda quadrada, em que o pico da corrente atinge valores elevados em relação ao valor RMS obtido para as correntes. Este aspecto deveria ser examinado com relação àquela estrutura.

Com relação à estratégia de comando e técnicas de modulação utilizadas e sua implementação para o cicloconversor a três braços, alguns aspectos podem ser examinados em futuros trabalhos.

(e) *Novos tipos de estratégia* - Recentemente, foi introduzida na literatura, uma estratégia de comando assimétrico do cicloconversor que resulta em condições benéficas para a comutação não dissipativa do inversor primário. Pode esta técnica ser adaptada à técnica aqui empregada?

(f) *Técnicas de modulação e índices de desempenho* - A técnica de modulação utilizada foi aplicada para o caso em que os vetores de tensão e de corrente se encontram em um mesmo setor. No LEIAM foram realizados estudos para os casos em que esses vetores se encontram em setores diferentes. Este tipo de estudo poderia ser adaptado para o caso do cicloconversor, complementando o trabalho aqui realizado. Por outro lado, não foi feito um estudo com relação à repercussão da técnica proposta no desempenho da corrente. Isto torna evidente a necessidade de se realizar um estudo em que se examine este aspecto com relação, por exemplo, à Distorção Harmônica Total.

(g) *Implementação* - A implementação de comando realizada foi analógica, utilizando diretamente o conceito de modulação por portadora com sinais modulantes distorcidos. Isto permitiu uma visualização fácil dos resultados da técnica aplicada. Seria, entretanto, interessante comparar essa perspectiva com a implementação do comando via microcomputador.

Pelo menos um trabalho futuro pode ser visualizado com relação ao cicloconversor trifásico de dois braços:

(h) *Melhoria da forma de onda* - No inversor trifásico a dois braços, não é possível gerar um vetor nulo. Isto determina a ondulação forma de onda de corrente obtida. A proposta utilizada neste trabalho para o cicloconversor a três braços envolve um sinal de alimentação do mesmo com um intervalo de tensão nula que substitui o vetor nulo. Pode este conceito ser utilizado em um cicloconversor a dois braços para aplicar um "vetor de tensão nulo" durante a modulação?

Referências Bibliográficas

- Agelidis, V. G., Ziogas, P. D., and Joos, G. (1992), "Dead-band PWM switching patterns", IEEE PESC'92, pp. 427-434.
- Agnol, C. N. D. & Pinheiro, J. R (1997), "Um sistema ininterrupto de energia de alta performance com transformador de alta frequência" Anais do 4º Congresso Brasileiro de Eletrônica de Potência (COBEP), pp. 587-592.
- Alves, R. N. C., Lima, A. M. N., Silva, E. R. C., and Jacobina, C. B. (1991), "A new approach to the problem of synthesizing no-sinusoidal waveforms for analog and digital implementation of space vector pwm strategies", Anais do 1º Congresso Brasileiro de Eletrônica de Potência (COBEP) pp. 228-233.
- Alves, R. N. C. (1998), "Análise e implementação de técnicas de modulação em largura de pulso para uso em inversores trifásicos", Tese de doutorado, COPELE/CCT/UFPB, Campina Grande, PB.
- Barbi, I. & Souza, A. F. (1995), "Correção do fator de potência em fontes de alimentação", INEP/UFSC, Florianópolis.
- Bedford, B. and Hoft, R (1964), *"Principles of inverter circuits"*, New York: John Wiley & Sons, Inc.
- Bernet, S. and Teichmann, R. (1997), "Potential and risks of matrix converters for modern AC-drives", Anais do 4º Congresso Brasileiro de Eletrônica de Potência (COBEP), pp. A.1-A.10.
- Bhowmik, S. and Spée, R. "A guide to the application-oriented selection of AC/AC converter topologies". IEEE Trans. Power Electronics, vol. 8, n. 2, April, pp. 156-163.
- Bidan, P., Valentin, M., and Martinez, L. (1993) "Modeling and current-mode control of a zero-currentswitching resonant converter used for ac sine voltage generation", IEEE PESC'93 Conf. Rec., pp. 636-640.

- Blasko, V. (1996) "A hybrid PWM strategy combining modified space vector and triangle comparison methods", IEEE PESC'96 Conf. Rec., pp. 1872-1878.
- Blasko, V. (1997) "Analysis of a hybrid PWM based on modified space vector and triangle comparison methods", IEEE Trans. Ind. Applic. vol.33 n.3, May/Jun, pp. 756-764.
- Borojevic, D. (1994), "Space vector modulation in matrix converters", VPEC, pp.287-297.
- Busse, A. and Holtz, J. (1982) "Multiloop control of a unity power factor fast switching ac to dc converter", IEEE PESC'82 Conf. Rec., pp. 171-179.
- Cocquerelle, J. I. and Cuvillier, J. (1995) "Cycloconverter with 800 Hz two phase input voltage and pulse width modulation reference used to transfer energy to the 50 Hz single phase mains", EPE'95 Conf. Rec., pp. 2701-2705.
- Cavalcanti, M. (1999) "Estudo dos conversores fonte de tensão com barramento CC pulsado, Dissertação de Mestrado, COPELE/CCT/UFPB, Campina Grande, PB.
- De Doncker, R.W. and Lyons, J.P. (1990) "The auxiliary resonant commutated pole converter" IEEE IAS'90 Conference Record, pp. 1228-1235.
- Del Valle, J., Rodriguez, J. & Contreras, G. "Técnicas de modulação vectorial en inversores trifásicos", Anais do 1º COBEP, pp. 234-238.
- Enjeti, P. and Rahman, A. (1990) "A new single phase to three phase converter with active input current shaping for low cost ac motor drive", IEEE IAS'90 Conf. Rec., pp. 935-942.
- Espelage, P. M. and Bose, B. K. (1977) "High frequency link power conversion", IEEE Trans. Ind. Applic., IA-13, n. 5, Sep/Oct pp. 387-394.
- Gorman, M. and Elbuluk, M. (1989) "A simple two-switch cycloconverter for variable frequency low speed applications", IEEE PESC'89 Conf. Rec., pp.590-596.
- Haras, A. and Roye, D. (1995) "Vector PWM modulation with continuous transition to the six-step mode", EPE'95 Conf. Rec., pp. 1729-1734.

- Holmes, D. G. (1995) "The significance of zero space vector placement for carrier based PWM schemes", IEEE IAS'95 Conf. Rec, pp. 2451-2458.
- Hui, L., Ozpineei, B., and Bose, B. K. (1998) "A soft-switched high frequency non-resonant link integral pulse modulated dc-ac converter for ac motor drive", IEEE IECON'98 Conf. Rec., pp. 726-732.
- Jacobina, C. B., Lima, A. M. N. & Silva, E. R. C. (1997) "PWM space vector based in digital scalar modulation", IEEE PESC'97 Conf. Rec., pp. 606-611.
- Jacobina, C. B., Lima, A. M. N., Silva, E. R. C. & Ribeiro, R. L. A. (1995) "Análise de um inversor trifásico a quatro chaves", Revista de Eletrônica de Potência da SOBRAEP vol. 2, n. 1, jun. pp. 29-34.
- Lee, T., Elbuluk M. E., and Zinger, D.S. "Performance in a current regulated AC/AC PDM converter", IEEE PESC'93 Conf. Rec., pp. 935-941.
- Matsui, M., Nagai, M., Mochizuki M., and Nabae, A. (1993) "High-frequency link dc/ac converter with suppressed snubber circuits- naturally commutated phase angle control with self turn-off devices", IEEE IAS'93 Conf. Rec., pp.827-834.
- Matsui, M. and Yamagami, M. (1998) "Asymmetric control of HF link soft switching converter for UPS and PV systems with bidirecional power flow", IEEE IAS'98 Conf. Rec., Oct.
- McLyman, C. W. T. "Transformer and Inductor Handbook", Marcel Dekker Inc.
- Mello, L. F. P. (1996) "Análise e Projetos defontes Chaveadas", São Paulo: Editora Érica.
- Mohan, N. (1989) "*Power electronics, converters, applications and design*", New York: John Wiley & Sons, Inc.
- Mulkern, J. H. and Mohan, N. (1988) "A sinusoidal line current rectifier using a zero-voltage switching step-up converter", IEEE PESC'98 Conf. Rec., pp. 767-771.
- Murai, Y. and Lipo, T. A. (1988), "High frequency series resonant DC link power conversion", IEEE IAS'8 Conf. Rec.. pp. 772-779.

- Oliveira, L. P. B. (1997) "Estudo e controle de conversores com corrente pulsada no barramento CC", Dissertação de Mestrado, COPELE/CCT/UFPB, Campina Grande PB.
- Ozpineei, B. and Bose, B. K. (1998) "Soft-switched performance-enhanced high frequency non-resonant link phase-controlled converter for ac motor drive", IEEE IECON'98 Conf. Rec, pp. 733-739.
- Rodrigues, M. A. T. A. & Silva, E. R. C. (1998) "Conversor trifásico CA/CA com elo de alta frequência e comutação suave", IEEE INDUSCON'98, pp. 202-212.
- Rodrigues, M. A. T. A., Silva, E. R. C., Lima, A. M. N., and Jacobina, C. B. (1999) "PWM strategy for switching loss reduction in a high frequency link DC to AC converter" IEEE PESC'99 Conf. Rec.
- Silva, E. R. C., Souza Fo, S. B. e Coelho F. A. (1995) "A single phase to three phase soft-switched converter, isolated and with active input current", IEEE/IAS Conf. Rec.
- Silva, F. G. S, Rodrigues, M. A. T. A. & Silva, E. R. C. (1996) "Conversor CA/CA monofásico/trifásico isolado de baixo custo", Anais do IV Encontro de Iniciação Científica UFPB, vol. 1, p. 168.
- Souza Fo, S. B. (1995) "Conversor monofásico/trifásico isolado e com um número reduzido de componentes" Relatório de iniciação científica, DEE/CCT/UFPB.
- Stielau, O. H. and van Wyk, J. D. (1988) "A high frequency link system with self-oscillating inverter and direct converter using ZTO's", IEEE IAS'88 Conf. Rec., pp. 735-741.
- Stielau, O. H., van Wyk, J. D., and Schoeman, J. J. (1989) "A high density three phase high frequency system for variable frequency output", IEEE IAS'89 Conf. Rec., pp. 1031-1036.
- van der Broek, H. W. and Skudelny, H. C. (1988) "Analysis and realization of a pulsewidth modulator based on voltage space vector" IEEE Trans. Ind. Appl. vol. 24 n.1 Jan/Feb pp. 142-149.

- Vangen, K. Melaa, T., and Adnanes, A. K. (1993) "Soft-switched high-frequency, high-power converter with IGBT", IEEE PESC'93 Conf. Rec., pp. 26-33.
- Yamato, I., Tokunaga, N., Matsuda, Y., Suzuli, Y., and Amano, H. (1990), "High frequency link DC-AC converter for UPS with a new voltage clamper", IEEE PESC'90 Conference Record, pp. . 749-756.
- Yamato, I. and Tokunaga N. (1993) " Power loss reduction techniques for three phase high frequency link dc/ac converter", IEEE PESC'93, pp. 663-668.
- Yonemori, H., Kominami, T., Nakaoka, M., and Nishimura, M. (1989) "A new bidirecional series-resonant high-frequency linked power conversion system incorpotating instantaneous sinewave-modulated regulation scheme", IEEE IAS'89 Conf. Rec., pp.1015-1022.
- Vidor, D. L. R., Perin, A., and Barbi, I. (1993) "A soft-switching dc-ac converter isolated by a high frequency transformer", Anais do 2° COBEP, pp. 377-382.
- Vidor , D. L. R. (1993) "Estudo e realização de um conversor cc/ca com comutação suave utilizando um transformador de alta frequência", Dissertação de Mestrado, UFSC, Florianópolis.

Apêndice A

Implementação do conversor de potência

A.1 - Introdução

Como foi visto no decorrer do texto principal desta dissertação, foram implementados os circuitos de 'driver', os circuitos de comando (Capítulo 5) e parte do circuito de potência, mais especificamente o conversor primário (versão simplificada) e o transformador de alta frequência. Neste apêndice encontra-se uma breve documentação sobre os circuitos acima mencionados.

A.2 Conversor primário

O conversor primário é, em princípio, formado por um sistema retificador controlado, para controle do fator de potência e um inversor em ponte completa. Contudo, realizou-se uma montagem mais simplificada do retificador, ou seja, utilizou-se um retificador a diodos e o inversor em ponte completa, conforme discutido na Capítulo 2.

A.2.1 - Retificador

O retificador utilizado foi a diodos em ponte completa e com capacitor na saída já existente no LEIAM.

A.2.2 - Inversor de alta frequência

A estrutura do inversor utilizado é discutida no Capítulo 2. As chaves semicondutoras foram os IGBT's IRGBC20U e os diodos MUR810 .

A.2.3- Transformador de alta frequência

O projeto do transformador de alta frequência inicia-se pela determinação das dimensões do núcleo. O núcleo utilizado é de ferrite tipo EE. Tais dimensões estão relacionadas com o produto entre as áreas da janela do núcleo e a área da seção transversal do núcleo (McLyman), desta forma tem-se que:

$$A_p = A_c A_w = \left(\frac{P_A \times 10^4}{K B_m K_u K_j f} \right)^{\frac{1}{1-x}} \quad (\text{A.1})$$

Sendo:

- P_A → potência aparente;
- K → coeficiente de forma de onda (4.0 para onda quadrada);
- B_m → densidade de fluxo magnético;
- K_u → fator de utilização da janela do núcleo;
- K_j → constante empírica relacionada à corrente e a variação de temperatura;
- f → frequência de operação;
- x → constante que depende do formato do núcleo utilizado;

A potência aparente ou total é definida por (McLyman):

$$P_A = k_p P_E + k_s P_S \quad (\text{A.2})$$

Sendo:

- P_E → potência de entrada;
- P_S → potência de saída;
- k_p, k_s → fatores que dependem da configuração dos enrolamentos, ou seja, dependem do modo como é feita a conversão de potência (Mello, 1996);

Em função do rendimento, a eq.(A.2) é dada por:

$$P_A = P_S \left(k_s + \frac{k_p}{\eta} \right) \quad (\text{A.3})$$

O valor de B_m depende do valor máximo de densidade de fluxo magnético para um determinado núcleo e da variação permissível da tensão de entrada, assim:

$$B_m = \frac{V_{Emin}}{V_{Emax}} B_{max} \quad (\text{A.4})$$

Quando o fluxo magnético excursiona o primeiro e segundo quadrantes, o valor de B_{max} é duas vezes o B_{max} do material (dado do fabricante). Isto implica em um melhor aproveitamento do volume efetivo do núcleo (McLyman).

De acordo com a tabela A.1, o valor de x para núcleos tipo EE é de 0.12. A constante K_u é a fração da área da janela ocupada pelos enrolamentos. Um valor típico é 0.4 (McLyman).

O número de espiras do primário é dado por:

$$N_p \geq \frac{\delta_{\max} \times V_{E\min} \times 10^4}{B_m \times f \times A_e} \quad (\text{A.5})$$

Sendo:

δ_{\max} → máxima largura de pulso da tensão do transformador;

O número de espiras do secundário é dado por:

$$N_s = \frac{N_p(V_o + 2 \times V_d + 2 \times V_{ch})}{V_E} \quad (\text{A.6})$$

Sendo:

V_d → queda de tensão nos diodos em condução;

V_{ch} → queda de tensão nas chaves em condução;

A equação anterior pode ser simplificada para:

$$N_s = N_p \frac{V_o}{V_E} \quad (\text{A.6a})$$

A densidade de corrente é dada pela seguinte expressão:

$$J = K_j A_p^{-x} \quad (\text{A.7})$$

A corrente no enrolamento primário é dada por:

$$I_p = \frac{I_o(V_o + 2 \times V_d + 2 \times V_{ch})}{\eta \times V_E} \quad (\text{A.8})$$

Ou de forma mais simplificada:

$$I_p = \frac{P_o}{V_E} \quad (\text{A.8a})$$

A corrente no enrolamento secundário é dada por:

$$I_s = \frac{I_p N_p}{N_s} \quad (\text{A.9})$$

A seção dos condutores é dada por:

$$S_{pri} = \frac{I_p}{J} \quad \text{e} \quad S_{sec} = \frac{I_s}{J} \quad (\text{A.10})$$

Devido à existência de componentes de corrente em alta frequência, é preciso calcular a profundidade de penetração de corrente (efeito skin) dada por (Vidor, 1993):

$$\Delta = \frac{7,5}{\sqrt{f}} \quad (\text{A.11})$$

E a partir desta expressão determina-se o diâmetro máximo do condutor:

$$\Phi = 2\Delta \quad (\text{A.12})$$

O número de condutores em cada enrolamento é obtido pela seguinte expressão:

$$n_i = \frac{S_i}{S_\Phi} \quad (\text{A.13})$$

Sendo:

S_i → área da seção transversal do condutor calculada na eq.(A.10);

S_Φ → área da seção transversal do condutor considerando o efeito skin (eq.(A.12));

A seguir é mostrado um exemplo de projeto.

A.2.2.1 Exemplo de projeto

O projeto do transformador de alta frequência foi realizado seguindo os seguintes passos:

passo 1: dados do projeto

Núcleo tipo EE

$P_o = 1000\text{W}$;

$P_E = 1000\text{W}$; (caso ideal)

$f = 25\text{kHz}$;

$\Delta T = 30^\circ$;

$k_p = \sqrt{2}$ $k_s = \sqrt{2}$

$V_{Emin} = 99\text{V}$ $V_{Emax} = 121\text{V}$

$B_{max} = 0.3$ (dado do fabricante)

$K_u = 0.4$ $K = 4.0$

passo 2: Cálculo da potência P_A

Substituindo os valores de k_p e k_s na expressão (A.2), tem-se que:

$$P_A = 2 \times \sqrt{2} \times 1000 = 2828.43\text{W}$$

passo 3 : Cálculo das dimensões do núcleo

Da tabela A.1 o valor de x para o núcleo EE é de 0.12 e $K_j = 346.98$. O valor de B_m é dado pela eq.(A.4):

$$B_m = \frac{99}{121} \times 0.3 = 0.245 \text{ Tesla}$$

Substituindo os dados na expressão (A.1), tem-se que:

$$A_p = \left(\frac{2828.43 \times 10^4}{4 \times 0.245 \times 0.4 \times 346.98 \times 25 \times 10^3} \right)^{\frac{1}{1-0.12}} = 11.10 \text{ cm}^4$$

O núcleo com A_p superior a este é o EE-55/28/21 cujo $A_p = 13.3 \text{ cm}^4$ e $A_e = 3.54 \text{ cm}^2$, conforme tabela A.2.

passo 4 : determinação do número de espiras e secção dos condutores

Com a expressão (A.5) determina-se o número de espiras do primário:

$$N_p = \frac{0.5 \times 99 \times 10^4}{4 \times 0.245 \times 25 \times 10^3 \times 3.54} \approx 6 \text{ espiras}$$

Da eq.(A.6a) determina-se N_s :

$$N_s = 6 \frac{220\sqrt{2}}{110} \approx 17 \text{ espiras}$$

A corrente no primário é dada por (eq.A.8a):

$$I_p = \frac{1000}{110} = 9.09 \text{ A}$$

Consequentemente, a corrente no secundário é dada por:

$$I_s = 9.09 \times \frac{6}{17} = 3.21 \text{ A}$$

Da expressão (A.7) calcula-se a densidade de corrente:

$$J = 346.98 \times 13.3^{-0.12} = 254.36 \text{ A/cm}^2$$

Em seguida, utilizando-se a expressão (A.10) determina-se a seção dos condutores:

$$S_p = \frac{9.09}{254.36} = 0.0357 \text{ cm}^2 \quad S_s = \frac{3.21}{254.36} = 0.0126 \text{ cm}^2$$

A determinação do número de condutores deve levar em conta o efeito skin. A profundidade de penetração de corrente é dada pela eq.(A.11):

$$\Delta = \frac{7.5}{\sqrt{25 \times 10^3}} = 0.0474$$

Com a eq.(A.12) calcula-se o diâmetro máximo dos condutores:

$$\Phi = 2 \times 0.0474 = 0.0949$$

Consultando-se uma tabela de fios, tem-se que o fio correspondente a um diâmetro superior a este é o fio 18 AWG. Desta forma, com a eq.(A.13) encontra-se o número de condutores de cada enrolamento.

$$n_{\text{pri}} = \frac{0.0357}{0.00823} \approx 4 \text{ fios de 18 AWG}$$

$$n_{\text{sec}} = \frac{0.0126}{0.00823} \approx 2 \text{ fios de 18 AWG}$$

Núcleo	(20° < ΔT < 60°C)	x
	$K_j = K_t \Delta T^{0.5}$	
POTE	$74.78 \Delta T^{0.5}$	0.17
EE	$63.35 \Delta T^{0.5}$	0.12
X	$56.72 \Delta T^{0.5}$	0.14
RM	$71.7 \Delta T^{0.5}$	0.13
EC	$71.7 \Delta T^{0.5}$	0.13
PQ	$71.7 \Delta T^{0.5}$	0.13

Tabela A.1

tipo de núcleo	designação	A_p (cm ²)
EE	20/10/5	0.48
	30/15/7	0.71
	30/15/14	1.43
	42/21/15	4.66
	42/21/20	6.14
	55/28/21	13.3
	65/33/26	57.2

Tabela A.2

Na figura A.1 encontra-se o resultado experimental da tensão no secundário do transformador de alta frequência operando com carga resistiva, quando submetido ao comando estabelecido na seção 5.6.

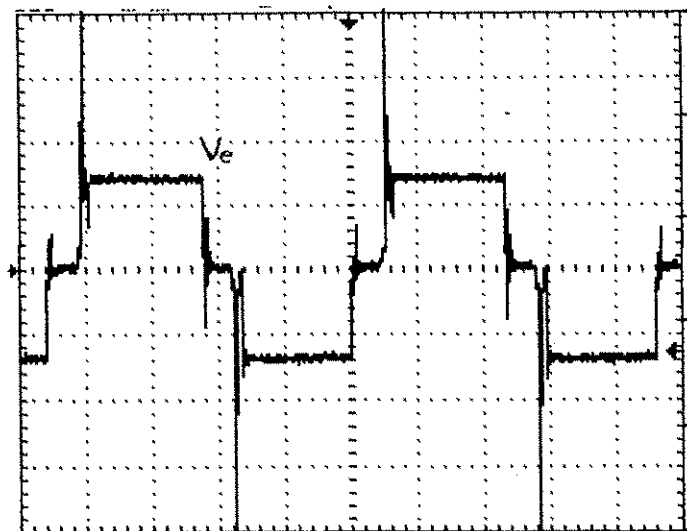


Figura A.1 - Tensão no secundário do transformador.

A.3 - Circuito de "driver"

O circuito que habilita ou desabilita o dispositivo de potência (no caso IGBT) é mostrado na figura A.2. O estágio formado por R_1 , R_2 , C_1 e T_1 inverte e adequa o sinal de comando (nível TTL) ao sinal de *gate* (15V) e o segundo inversor põe em fase o sinal que vai para o *gate* com o sinal de controle. A saída do estágio "push-pull", composto por T_3 e T_4 alimenta o primário do transformador via capacitor C_3 . Os capacitores C_3 e C_4 têm por finalidade aplicar uma tensão negativa nos terminais do transformador quando a tensão do pulso for nula. Desta forma, o valor médio da tensão no transformador é nulo não saturando o núcleo. Estes capacitores devem ser dimensionados de forma que a frequência de ressonância seja bem maior que a frequência de chaveamento

No secundário, D_1 grampeia a tensão negativa no valor de sua tensão de condução. Os resistores R_5 , R_6 e os transistores T_5 e T_6 formam o detector de tensão 'nula'. Quando a tensão entre coletor e emissor da chave de potência estiver acima de 3V, T_5 e T_6 saturam e o sinal não passa para o *gate*. O resistor R_4 protege o transformador de um curto circuito quando da saturação de T_5 e T_6 . Vale salientar que a tensão entre coletor e emissor proveniente do circuito de

potência pode ser elevada, danificando T_5 e T_6 . Desta forma, R_5 é dimensionado para que quando V_{CE} for no máximo 200V a corrente na base de T_5 não ultrapasse 3mA. Assim tem-se que:

$$R_5 = \frac{V_{CE_{max}} - 1,4}{i_{b_{max}}} \approx \frac{V_{CE_{max}}}{i_{b_{max}}} = \frac{200}{3 \times 10^{-3}} = 66,67k\Omega \quad (A.1)$$

Considerando que quando a tensão entre coletor e emissor da chave de potência atingir 3V, T_5 e T_6 saturem, tem-se que: e

$$V_B = \frac{R_6}{R_5 + R_6} V_{CE} \quad (A.2)$$

$$R_6 = 59.5k\Omega \quad (A.3)$$

Se a tensão $V_{CE} \leq 3V$, D_2 conduz e o sinal passa para o *gate*. Quando o sinal de *gate* é nulo, D_2 bloqueia e T_7 conduz formando um caminho para descarregar a capacitância entre *gate* e emissor via R_7 .

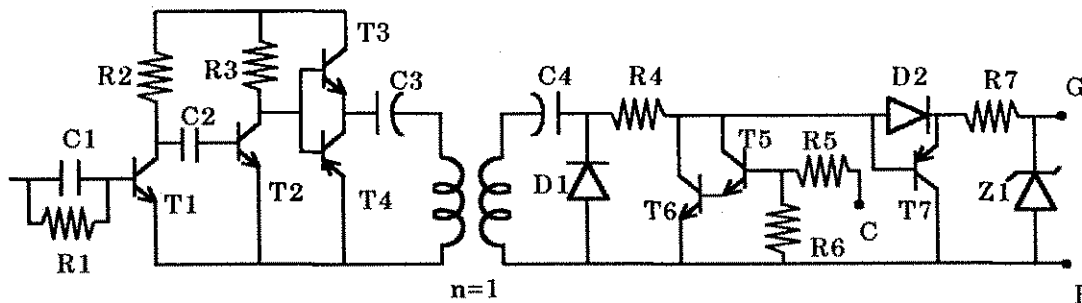


Figura A.2 - Circuito de 'driver'

Apêndice B

B.1 - Programa de simulação do retificador controlado

```
retificador controlado
vs 1 5 sin(0 311 60)
lin 2 3 7e-3
sr1 4 3 17 15 chave
sr2 3 0 11 14 chave
d1 3 4 diodo
d2 0 3 diodo
c1 4 5 1700e-6 ic=350
c2 5 0 1700e-6 ic=350
rl1 4 5 120
rl2 5 0 120
rsh 1 2 .01
.model diodo d
.model chave vswitch(ron=.001 roff=10meg von=1 voff=0)
* sinais de comando das chaves
* circuito subtrator realizado com operacional ideal
x1 6 7 8 0 ampop
r1 2 6 2k
r2 1 7 2k
r3 6 8 200k
r4 7 0 200k
*****
* comparador de histerese da chave 2
x2 10 8 12 13 11 13 lm111
r5 9 10 1k
r6 10 11 200k
e1 9 0 1 5 6.5e-3
*resistor de carga o comparador
*rc1 11 0 500k
*resistor de pull up
rpul 12 11 1k

rs1 17 15 1k
rs2 11 14 1k

* inversor (transistor)
rb 11 16 100k
rc 12 17 5k
q1 17 16 13 q2n2222
.model q2n2222 npn(is=14.34f xti=3 eg=1.11 vaf=74.03 bf=255.9 ne=1.307
+           ise=14.34f ikf=.2847 xtb=1.5 br=6.092 nc=2 isc=0 ikr=0 rc=1
+           cjc=7.306p mjc=.3416 vjc=.75 fc=.5 cje=22.01p mje=.377 vje=.75
+           tr=46.91n tf=411.1p itf=.6 vtf=1.7 xtf=3 rb=10)
*****
* alimentação
vp 12 0 15
vn 0 13 15
*****
vs2 14 0 pulse(17 10 0 1e-8 1e-8 8.333e-3 16.667e-3)
vs1 15 0 pulse(10 17 0 1e-8 1e-8 8.333e-3 16.667e-3)
*****
.subckt ampop 1 2 3 4
rin 1 2 2meg
rout 5 3 75
```

```

e1 5 4 2 1 .2meg
.ends ampop
*****
.subckt lm111 1 2 3 4 5 6
f1 9 3 v1 1
iee 3 7 dc 100.0e-6
vi1 21 1 dc .45
vi2 22 2 dc .45
q1 9 21 7 qin
q2 8 22 7 qin
q3 9 8 4 qmo
q4 8 8 4 qmi
.model qin pnp(is=800.0e-18 bf=833.3)
.model qmi npn(is=800.0e-18 bf=1002)
.model qmo npn(is=800.0e-18 bf=1000 cjc=1e-15 tr=118.8e-9)
e1 10 6 9 4 1
v1 10 11 dc 0
q5 5 11 6 qoc
.model qoc npn(is=800.0e-18 bf=34.49e3 cjc=1e-15 tf=364.6e-12 tr=79.34e-9)
dp 4 3 dx
rp 3 4 6.122e3
.model dx d(is=800.0e-18 rs=1)
*
.ends
*****
.ic v(11)=16 v(17)=0
.options itl4=100
.probe
.tran 10e-6 17e-3 uic
.end

```

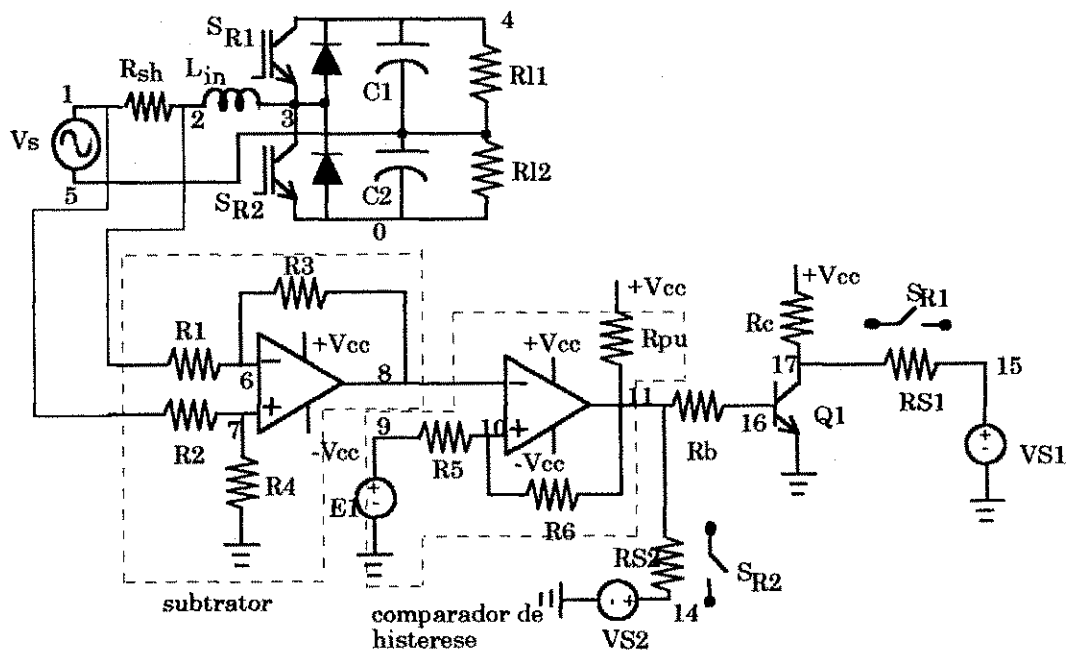


Figura B.1 - Retificador controlado.

B.2 - Programa de simulação do cicloconversor a dois braços

cicloconversor a dois braços

*frequência de saída 60 hz

*frequência de chaveamento 1440 hz

* tensão de entrada

ve1 1 2 pulse (-50 50 0 1e-7 1e-7 3.4722e-4 6.9444e-4)

ve2 2 0 pulse (-50 50 0 1e-7 1e-7 3.4722e-4 6.9444e-4)

* chaves do braço 1

rsp 1 3 9 10 smod

rsn 4 3 11 12 smod

rin 4 5 13 14 smod

rip 0 5 15 16 smod

*diodos

d1 3 1 diodo

d2 3 4 diodo

d3 5 4 diodo

d4 5 0 diodo

* sinais de comando para as chaves do braço 1

vport1 9 0 pulse(0 10 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc1 10 0 pulse(12 6 0 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport2 11 0 pulse(10 0 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc2 12 0 pulse(6 12 1.73611e-4 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport3 13 0 pulse(0 10 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc3 14 0 pulse((6 12 0 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport4 15 0 pulse(10 0 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc4 16 0 pulse(12 6 1.73611e-4 1e-7 1e-7 8.3333e-3 16.6667e-3)

* chaves do braço 2

ssp 1 6 17 18 smod

ssn 7 6 19 20 smod

sin 7 8 21 22 smod

sip 0 8 23 24 smod

*diodos

d5 6 1 diodo

d6 6 7 diodo

d7 8 7 diodo

d8 8 0 diodo

* sinais de comando para as chaves do braço 2

vport5 17 0 pulse(0 10 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc5 18 0 pulse(12 6 2.9514e-3 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport6 19 0 pulse(10 0 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc6 20 0 pulse(6 12 2.9514e-3 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport7 21 0 pulse(0 10 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

vc7 22 0 pulse(6 12 2.9514e-3 1e-7 1e-7 8.3333e-3 16.6667e-3)

vport8 23 0 pulse(10 0 1.73611e-4 1e-7 1e-7 3.4722e-4 6.9444e-4)

```

vc8 24 0 pulse(12 6 2.9514e-3 1e-7 1e-7 8.3333e-3 16.6667e-3)
rs1 9 10 1k
rs2 11 12 1k
rs3 13 14 1k
rs4 15 16 1k
* carga
l1 4 25 2000e-6 ic=0
l2 7 26 2000e-6 ic=0
l3 2 27 2000e-6 ic=0
r1 25 28 1
r2 26 28 1
r3 27 28 1
.options reltol= 0.04
.options itl4= 150
.model diodo d
.model smod vswitch(ron=1e-3 roff=10e5 von=.6 voff=0)
four 60 i(11) i(12) i(13) v(4,7) v(7,2) v(4,2)
probe
tran 1e-7 17e-3 uic
end

```

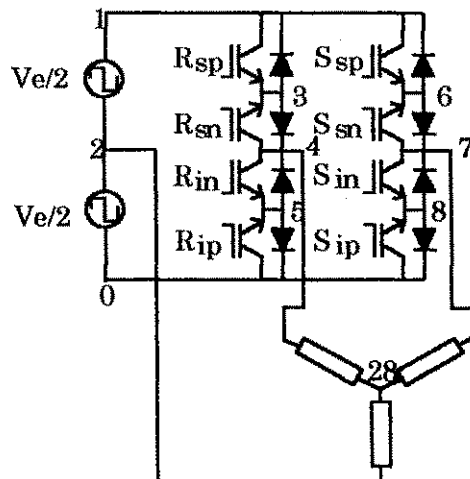


Figura B.2 - Cicloconversor a dois braços.

B.3 - Programa para simulação do cicloconversor aplicando-se as técnicas de chaveamento discutidas na dissertação

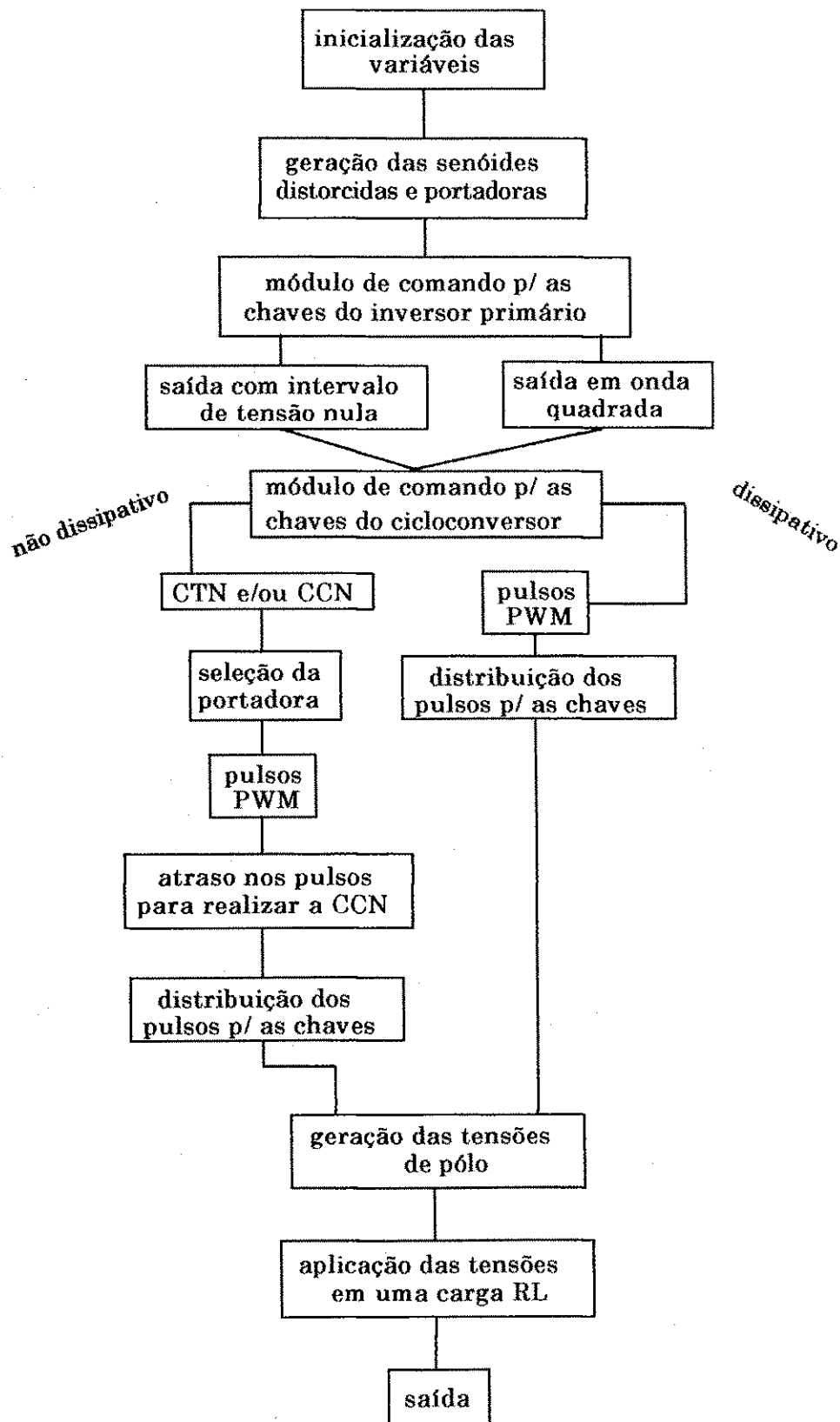


Figura B.3 - Fluxograma do programa de simulação do cicloconversor trifásico.

```
/* Este programa simula, em condições ideais, o conversor discutido na
dissertação, ou seja:
```

```
- O inversor primário em ponte completa com controle para defasamento
dos pulsos de gate para gerar na saída do mesmo uma onda retangular
com intervalo de tensão zero.
```

```
- O cicloconversor secundário aplicando CTN e/ou CCN
.....*/
```

```
#include <stdio.h>
#include <process.h>
#include <ctype.h>
#include <math.h>
```

```
/* Parâmetros para geração do arquivo de curvas DSN */
```

```
#define NCLE 0
//Matlab
#define NCOU 19
//DSN
//#define NCOU 3
#define NPT 3000
#define NDEL 0
#define NPAR 5
#define NTOT NCOU*NPT
#define FALSO 0
#define VERDADE 1
```

```
//DSN
#include "dsn.h"
```

```
FILE *stream;
// Matlab
float abscisse;
float coordinate[NCOU];
```

```
// DSN
//int label[NPAR] = { NCLE, NCOU, NPT, NDEL, NDEL };
//float abscisse[ NPT ];
```

```
//float coordinate[NCOU][ NPT ];
```

```
// definicao das variaveis
```

```
static int R=15., k=1.;
static float mmx = 0.25, q = 0.;
int chv = 0., i, j, ii, jj, l, Vp1, Vp2, Vp3, Vs1, Vs2, Vs3, K1, K2, K3,
id=-1., ip=0., np=0., y, K=1, contador, cont, ch1, ch2, ch3, ch1a, ch2a,
ch3a, MP, RS, ST, TR, Vant1, Vant2, Vpwm1, Vpwm2, Vpwm3, Vpwm, VpwmR
_, VpwmS, VpwmS_, VpwmT, VpwmT_, Y1, Y2, Y3, SA1, SA2,
SB1, SB2, SRP, IRP, SRN, IRN, SSP, ISP, SSN, ISN, STP, ITP,
STN, ITN, Vqref1, Vqref2, portadora, p, intpchav1, intpchav2,
grupo_maisR, grupo_menosR, grupo_maisS, grupo_menosS,
grupo_maisT, grupo_menosT, f1, f2, f3, estado, aa1, aa2, aa3, Z1, Z2, Z3, PWM_
Rp, PWM_Rn, Vqref, vetor, z1, z2, z3, onda, comut, comp;
```

```
float Vp[3], Vs[3], uv[3].uv_1[3].x[3], v[5], VT1, VT2, VT3, VT1_1,
VT2_1, VT3_1, g1, g2, g3, M[3][3], a1, a2, a3, b1, b2, b3, C, c, D, d,
Ws, tetts = 0., c_ant, vM, vI, vmm, mi1, mi2, uv1, uv2, uv3, uvn1, uvn2,
uvn3, uv1_1, uv2_1, uv3_1, uf1, uf2, uf3, uvf1, uvf2, uvf3, uM, uI, umm,
xh, uM_1, uI_1, umm_1, uno, Tau01, Tau02, uno_1, Tau01_1, Tau02_1.,
T1=0., T2=0., tmax=40e-3, hor=1e-6, tm1=0., hm1, tm10=20e-3, hm10; t,
tt, h, Rref, Sref, Tref, Rdist1, Sdist1,
Tdist1, Rdist2, Sdist2, Tdist2, vtri1, vtri2, Raux, k1, fin, fport, fs, Tin, T,
port, Ts, m, ad, vtri, tau, to, E, Vout, portR, portS, portT, A1, fator=1.,
seq, seq0_R, poloR, poloS, poloT, T_RS, T_ST, T_TR, VRn, VSn, VTn, vkr,
vks, Tch, t0, VR_med, VS_med, VRS_med, A, tt1, t01, iLin, v_aux,
S, t_aux, t0_aux, Vout_med
```

```
// Variaveis do bloco de comutacao a corrente nula
```

```
float Io, tov, tov1, tov2, tov3, tov4, tov5, tov6, tov7, tov8, tov9, tov10, tov11;
static float i_[3], xif[3], v_[3], xvf[3], io[3], xifo[3], x_i[3], x_vc[3],
x_io[3], di[3], dvc[3], dio[3], k_[3][3], l_[3][3], m_[3][3], corrente[3],
iR, iS, iT, ioR, ioS, ioT, vcR, vcS, vcT, Rf=.010, Lf=5e-3, Cf=350e-6,
L=10e-3, Rl=10., vRS_., VA, Lin=50e-6;
```

```

int comando0,comando1,comando2,comando3,comando4,comando5,
comando6,comando7,comando8,comando9,comando10,comando11,
SRP_ant,SRP_novo,IRP_ant, IRP_novo, SRN_ant, SRN_novo, IRN_ant,
IRN_novo,SSP_ant,SSP_novo,ISP_ant,ISP_novo,
SSN_ant,SSN_novo, ISN_ant, ISN_novo, STP_ant, STP_novo,
ITP_ant,ITP_novo, STN_ant, STN_novo,ITN_ant,ITN_novo, CCN
];

void main()
{
// saida para o MATLAB
if((stream=fopen("ciclo.dat","w+"))==NULL) {
printf("Arquivo nao pode ser aberto" ); }

// DSN
//hm10 = ( tmax - tm10 ) / 3000.;

ad=2;
m=1; // indice de modulacao
mi1=1; // grampeamento de uma fase -> roda livre no final do periodo
//mi1=0; // grampeamento de uma fase -> roda livre no comeco do periodo
//mi1=.5; // roda livre no comeco e no final do periodo
mi2=.5;
A1=ad*m;
h=1e-6;
k1=.5;
// comut=0;
comut=1; // (caso 120 graus -> CTN)
// comut=2; // (caso 180 graus -> realiza a sequencia de vetores favoraveis
// a realizacao da CTN e CCN)

//CCN=1; // ativa o bloco para CCN -> atraso nos pulsos de comando
portadora=1;
onda=1; // comando para saida do inversor em onda quadrada
//onda=0; // comando para saida do inversor c/ intervalo de tensÆo nula
comp=1; // ativa o bloco para geracao dos pulsos do ciclo com senoide
// distorcida e onda quadrada na entrada

```

```

//comp=2; // ativa o bloco para geracao dos pulsos do ciclo com senoide
// e onda quadrada na entrada

```

```

fport=20000;
Tch=1./fport;
fs=60.;
Ws=2.*M_PI*fs;
tt=0.;
t0=0.;
tt1=0.;
t01=0.;
vkr=0.;
vks=0.;
v_aux=0.;
t_aux=0.;
t0_aux=0.;
intpchav1 = ( int ) ( 1/( fport * h ) );
intpchav2 = ( int ) ( 1/(2.* fport * h ) );
Vqref1=0;
Vqref2=0;
Vqref=0;
E=100.;

```

```

/* Inicializacao de variaveis */

```

```

Vp[1] = 1.; Vp[2] = 0.; Vp[3] = 0.;
Vs[1] = 1.; Vs[2] = 1.; Vs[3] = 0.;
g1 = 1.; g2 = 2.; g3 = 3.;
vx[1]= 2.; vx[2]= 1.; vx[3]= 0.;
VT1 = 0.; VT2 = 0.; VT3 = 0.;
for(i=1;i<=3;i=i+1)
{v[i] =0.;
for(j=1;j<=3;j=j+1)
{if(j==1.)M[i][j]=1./2.;
else M[i][j]=0.;
}
}

```



```

}

// inicializacao das variaveis do bloco de CCN
SRP_ant = 0;
IRP_ant = 0;
SRN_ant = 0;
IRN_ant = 0;
SSP_ant = 0;
ISP_ant = 0;
SSN_ant = 0;
ISN_ant = 0;
STP_ant = 0;
ITP_ant = 0;
STN_ant = 0;
ITN_ant = 0;

comando0 = VERDADE;
comando1 = VERDADE;
comando2 = VERDADE;
comando3 = VERDADE;
comando4 = VERDADE;
comando5 = VERDADE;
comando6 = VERDADE;
comando7 = VERDADE;
comando8 = VERDADE;
comando9 = VERDADE;
comando10 = VERDADE;
comando11 = VERDADE;

tov = 0.0;
tov1 = 0.0;
tov2 = 0.0;
tov3 = 0.0;
tov4 = 0.0;
tov5 = 0.0;
tov6 = 0.0;
tov7 = 0.0;

```

```

tov8 = 0.0;
tov9 = 0.0;
tov10 = 0.0;
tov11 = 0.0;

while (t<tmax)
{
//***** Modulo para geracao das senoides distorcidas
*****

    tetts=Ws*t;
    v[1] =(m/2.)*cos(tetts);
    v[2] =(m/2.)*cos(tetts-2.*M_PI/3.);
    v[3] =(m/2.)*cos(tetts+2.*M_PI/3.);
    // Determina segmento com vfase ordenadas
    if (v[1]>=v[2]) a1=1.;
        else a1=0.;
    if (v[2]>=v[3]) a2=1.;
        else a2=0.;
    if (v[3]>=v[1]) a3=1.;
        else a3=0.;
    // Determina segmento com |vfase| maximo
    if (v[1]<=0.) b1=1.;
        else b1=0.;
    if (v[2]<=0.) b2=1.;
        else b2=0.;
    if (v[3]<=0.) b3=1.;
        else b3=0.;
    // Sinal OR exclusivo
    if (a1==a2) C=0.;
        else C=1.;
    if (C==a3) c=0.;
        else c=1.;
}

```

```

// Primeiro valor de c(t)?
if (chv==0.)
{c_ant = c;
 chv = 1.;
}
// Subida do sinal c(t)?
if (c>c_ant)
{ Vp1 = Vp[3];
  Vp2 = Vp[1]; // giro no vetor principal
  Vp3 = Vp[2];
  Vp[1] = Vp1;
  Vp[2] = Vp2;
  Vp[3] = Vp3;
  c_ant = c; // atualiza valor de c(t)
/* Calculo da ordem das tensoes de fase */
for(ii=1;ii<=3;ii=ii+1)
{vx[ii] = Vp[ii] + Vs[ii];
 if (vx[ii] > 1.)
  g1 = ii;
 else if(vx[ii]==1.)
  g2 = ii;
 else
  g3 = ii;}
}
// Descida do sinal c(t)?
if (c<c_ant)
{ Vs1 = Vs[3];
  Vs2 = Vs[1]; // giro no vetor secundario
  Vs3 = Vs[2];
  Vs[1] = Vs1;
  Vs[2] = Vs2;

```

```

Vs[3] = Vs3;
c_ant = c; // atualiza valor de c(t)
/* Calculo da ordem das tensoes de fase */
for(jj=1;jj<=3;jj=jj+1)
{vx[jj] = Vp[jj] + Vs[jj];
 if (vx[jj] > 1.)
  g1 = jj;
 else if(vx[jj]==1.)
  g2 = jj;
 else
  g3 = jj;}
}
// Sinal OR exclusivo
if (b1==b2) D=0.;
 else D=1.;
if (D==b3) d=0.;
 else d=1.;
// Tempo de aplicaçao dos vetores ativos
K1 = g1; K2 = g2; K3 = g3;
vM = v[K1];
vI = v[K2];
vmm= v[K3];
T1 = vM - vI;
T2 = vI - vmm;

// Tensões de fase distorcidas (p.u.)
VT1 = (1. - T1 - T2)*(1. - 2.*mi1);
VT2 = T1;
VT3 = T2;

VT1_1 = (1. - T1 - T2)*(1. - 2.*mi2);
VT2_1 = T1;

```

```

VT3_1 = T2;
for(l=1;l<=3;l=l+1)
{M[l][1] = 1./2.;
M[l][2] = Vp[l] - 1./2.;
M[l][3] = Vs[l] - 1./2.;
uv[l]=M[l][1]*VT1+M[l][2]*VT2+M[l][3]*VT3;
uv_1[l]=M[l][1]*VT1_1+M[l][2]*VT2_1+M[l][3]*VT3_1;
}
uv1 = uv[1];
uv2 = uv[2];
uv3 = uv[3];

uv1_1 = uv_1[1];
uv2_1 = uv_1[2];
uv3_1 = uv_1[3];

uM = uv[K1]; uI = uv[K2]; umm = uv[K3];
uM_1 = uv_1[K1]; uI_1 = uv_1[K2]; umm_1 = uv_1[K3];
// Componente de seqüência nula
uno = 0.5 - mi1*(1. - T1 - T2) - (1./3.)*(2.*T1+T2);
uno_1 = 0.5 - mi2*(1. - T1 - T2) - (1./3.)*(2.*T1+T2);
// Cálculo dos intervalos de circulação (roda-livre)
Tau01 = 0.5 - vM - uno;
Tau02 = 0.5 + vmm + uno;

Tau01_1 = 0.5 - vM - uno_1;
Tau02_1 = 0.5 + vmm + uno_1;

// Tensões na carga
uvn1 = uv[1] - uno;
uvn2 = uv[2] - uno;
uvn3 = uv[3] - uno;

```

```

Rdist1=uv1;
Sdist1=uv2;
Tdist1=uv3;

Rdist2=uv1_1; // mi=0.5
Sdist2=uv2_1;
Tdist2=uv3_1;
Rref=v[1];
Sref=v[2];
Tref=v[3];
//***** Fim do modulo de geracao de senoides distorcidas *****

//***** Modulo para geracao dos sinais de comando *****
// onda dente-de-serra
if (portadora==1)
{
if ( contador == intpchav1 ) {
contador = 0; vtri2 = vtri - k1; vtri1 = -vtri + k1;
vtri=0.;estado=1;
}
else {
vtri=vtri+h*ad*fport*k1;
vtri1=vtri-k1;
vtri2=-vtri1;
}
vtri1=1.04166667*vtri1;
vtri2=-vtri1;
}
// onda triangular
/* if (portadora==2)
{
if ( contador == intpchav2 ) {
contador = 0;k1=-k1;
}
vtri=vtri+h*2.*ad*fport*k1;
vtri1=vtri-k1;
}

```

```

*/
if (portadora==2)
{ if (contador<intpchav2)
  {vtri1=vtri1+2*fport*k1*ad*h;}
  if ((intpchav2<=contador)&&(contador<(2*intpchav2)))
    {vtri1=vtri1-2*fport*k1*ad*h;}
  if (contador==2*intpchav2) {contador=0;vtri1 = 2*fport*k1*h*ad;}
  else vtri = vtri1 - k1;
}
// tensao de referencia do inversor //
if (estado==1) // sincronizada com a portadora //
  { estado=0;Vqref!=Vqref;} //

// Sinais PWM para o inversor a tres bracos com mi=1 //
if (Rdist1>vtri1) //
  ch1=1; else ch1=0; //

//
if (Sdist1>vtri1) //
  ch2=1; else ch2=0; //

//
if (Tdist1>vtri1) //
  ch3=1; else ch3=0; //

// Sinais PWM para o inversor a tres bracos com mi=0,5 //
/*
if (Rdist2>vtri1) //
  ch1=1; else ch1=0; //

//

```

```

if (Sdist2>vtri1) //
  ch2=1; else ch2=0; //

//
if (Tdist2>vtri1) //
  ch3=1; else ch3=0; //

*/

//
//***** Modulo inversor *****
// Geracao do maior pulso para realizacao do intervalo de tensao nula
// na saida do inversor

if (onda == 0) // Sinal OU EXCLUSIVO !
{ //
  if (ch1==ch2) RS=0; else RS=1; //
  if (ch2==ch3) ST=0; else ST=1; //
  if (ch3==ch1) TR=0; else TR=1; //
  if (RS|ST|TR) //
    MP=1; else MP=0; //
  if((MP==1)&&(Vant1==VERDADE)) // sincronizada com a borda de//

  // subida de MP //
  { Vant1=FALSO; //
    Vqref1!=Vqref1;} //
  if ((MP==0)&&(Vant1==FALSO)) //
    { Vant1=VERDADE;} //

  //
  if((MP==0)&&(Vant2==VERDADE)) // sincronizada com a borda
  de //

  //descida de MP //

```

```

    { Vant2=FALSE; //
      Vqref2=!Vqref2; //
    if ((MP==1)&&(Vant2==FALSE)) //
      { Vant2=VERDADE; }

    SA1=Vqref1; SA2=!Vqref1; //
    SB1=!Vqref2; SB2=Vqref2; //
  }
else{ // onda ==1 //

    SA1=Vqref; SA2=!Vqref; //
    SB1=!Vqref; SB2=Vqref; //

  }

  //

  // tensao de saida do inversor primario //
  Vout=((SA1*SB2) - (SA2*SB1))*E; //

// ***** FIM DO MODULO DO INVERSOR
*****

//***** Modulo cicloconversor *****
// sinais para o cicloconversor operando com o mesmo padrao do inversor
/* if (Vqref)
  {ch1a=ch1;ch2a=ch2;ch3a=ch3;}
  else
  {ch1a=!ch1;ch2a=!ch2;ch3a=!ch3;}*/

// ***** MODULO DE COMANDO PARA AS CHAVES DO
CICLOCONVERSOR *****
if (onda==1) //onda quadrada !!
{

```

```

if (comp==1)
{
// comparacao com a modulante distorcida para geracao dos pulsos de
comando
if (Rdist2>vtri1)
  Vpwm1=1;
else
  Vpwm1=0;
if (Sdist2>vtri1)
  Vpwm2=1;
else
  Vpwm2=0;

if (Tdist2>vtri1)
  Vpwm3=1;
else
  Vpwm3=0;
}

if (comp==2)
{
// comparacao com a modulante senoidal para geracao dos pulsos de
comando
if (Rref>vtri1)
  Vpwm1=1;
else
  Vpwm1=0;
if (Sref>vtri1)
  Vpwm2=1;
else
  Vpwm2=0;

if (Tref>vtri1)
  Vpwm3=1;
else
  Vpwm3=0;
}
}

```

```

if(Vqref)
  {VpwmR=Vpwm1;
   VpwmS=Vpwm2;
   VpwmT=Vpwm3;}
else
  {VpwmR=!Vpwm1;
   VpwmS=!Vpwm2;
   VpwmT=!Vpwm3;}

VpwmR_=!VpwmR;
VpwmS_=!VpwmS;
VpwmT_=!VpwmT;
}
//
else{ // onda com intervalo de tensao nula

if(Rdist2>Sdist2)
  f1=1;
  else f1=0;
if(Sdist2>Tdist2)
  f2=1;
  else f2=0;
if(Tdist2>Rdist2)
  f3=1;
  else f3=0;

// selecao da portadora (caso 120 graus -> CTN)
if (comut==1)
{
Y1=((f1)&&(f3));
Y2=((f2)&&(f1));
Y3=((f3)&&(f2));
}
// selecao da portadora (caso 180 graus ->CCN e CTN)
if (comut == 2)

```

```

{
Y1=!f1;
Y2=!f2;
Y3=!f3;
}

if(Y1)
{ portR=fator*vtri2;
}
else
  portR=fator*vtri1;

if(Y2)
  portS=fator*vtri2;
  else
  portS=fator*vtri1;
if(Y3)
  portT=fator*vtri2;
  else
  portT=fator*vtri1;

// comparacao com a modulante distorcida para geracao dos pulsos de comando
if (Rdist2>portR)
  Vpwm1=1;
else
  Vpwm1=0;
if (Sdist2>portS)
  Vpwm2=1;
else
  Vpwm2=0;

if (Tdist2>portT)
  Vpwm3=1;
else
  Vpwm3=0;

  if(Vqref)

```

```

    {VpwmR=Vpwm1;
      VpwmS=Vpwm2;
      VpwmT=Vpwm3;}
  else
    {VpwmR=!Vpwm1;
      VpwmS=!Vpwm2;
      VpwmT=!Vpwm3;}

  VpwmR_!=VpwmR;
  VpwmS_!=VpwmS;
  VpwmT_!=VpwmT;
}
// definicao do sinal de grupo
if(Rref>=0)
  { grupo_maisR=1;
    grupo_menosR=0;}
else
  {grupo_maisR=0;
    grupo_menosR=1;}

if(Sref>=0)
  { grupo_maisS=1;
    grupo_menosS=0;}
else
  {grupo_maisS=0;
    grupo_menosS=1;}

if(Tref>=0)
  { grupo_maisT=1;
    grupo_menosT=0;}
else
  {grupo_maisT=0;
    grupo_menosT=1;}

// distribuicao dos pulsos PWM para as chaves

// pulsos PWM durante o semi ciclo positivo e negativo
// fase R
SRP = grupo_maisR&&VpwmR;
SRN = grupo_menosR&&VpwmR; //tensao do inversor inicia negativa
IRP = grupo_maisR&&VpwmR_;
IRN = grupo_menosR&&VpwmR_;
// fase S
SSP = grupo_maisS&&VpwmS;
SSN = grupo_menosS&&VpwmS;
ISP = grupo_maisS&&VpwmS_;
ISN = grupo_menosS&&VpwmS_;
// fase T
STP = grupo_maisT&&VpwmT;
STN = grupo_menosT&&VpwmT;
ITP = grupo_maisT&&VpwmT_;
ITN = grupo_menosT&&VpwmT_;

// *****Bloco para realizacao da comutacao a corrente nula *****
if (CCN)
{
  if (((SRP) || (SRN))&&(!((SSP) || (SSN))&&!(STP) || (STN)))) Io=iR;
  if (((SSP) || (SSN))&&(!((STP) || (STN))&&!(SRP) || (SRN)))) Io=iS;
  if (((STP) || (STN))&&(!((SRP) || (SRN))&&!(SSP) || (SSN)))) Io=iT;
  if (((SRP) || (SRN))&&((SSP) || (SSN))) Io=iR+iS;
  if (((SRP) || (SRN))&&((STP) || (STN))) Io=iR+iT;
  if (((SSP) || (SSN))&&((STP) || (STN))) Io=iS+iT;

  if (((IRP) || (IRN))&&(!((ISP) || (ISN))&&!(ITP) || (ITN)))) Io=(iS+iT);
  if (((ISP) || (ISN))&&(!((ITP) || (ITN))&&!(IRP) || (IRN)))) Io=(iR+iT);
  if (((ITP) || (ITN))&&(!((IRP) || (IRN))&&!(ISP) || (ISN)))) Io=(iR+iS);
  if (((IRP) || (IRN))&&((ISP) || (ISN))) Io=iT;
  if (((IRP) || (IRN))&&((ITP) || (ITN))) Io=iS;
  if (((ISP) || (ISN))&&((ITP) || (ITN))) Io=iR;
}

// inicio da sobreposicao no intervalo de tensao Eo nula

```

```

/*
if ((SRP_ant == 1) && (SRP == 0) && (Vout == 0.0)) {
    comando0 = VERDADE;
    tov1 = t;
}

if (comando0 && (Vout != 0.0)) {
    comando0 = FALSO;
    tov2 = fabs((Lin * Io) / Vout);
    tov = (t - tov1) + tov2;
}
if ((tov > 0.0) || comando0) {
    SRP_novo = 1;
}
else SRP_novo = SRP;

if ((IRP_ant == 1) && (IRP == 0) && (Vout == 0.0)) {
    comando1 = VERDADE;
    tov3 = t;
}

if (comando1 && (Vout != 0.0)) {
    comando1 = FALSO;
    tov4 = fabs((Lin * Io) / Vout);
    tovT = (t - tov3) + tov4;
}
if ((tovT > 0.0) || comando1) {
    IRP_novo = 1;
}
else IRP_novo = IRP;*/

if (SRP_novo && IRP_novo)
    iLin = Io - (Vout / Lin) * t;
else
    iLin = Io;*/

```

```

//*****
//*****//
// Bloco para realizacao da comutacao a corrente nula para fase R
if ((SRP_ant == 1) && (SRP == 0) && (Vout != 0.0) &&
(comando0==VERDADE)) {
    tov = fabs((Lin * Io) / Vout);
    comando0=FALSO;
}
if (tov > 0.0) {
    SRP_novo = 1;
}
else {SRP_novo = SRP;comando0=VERDADE;}

if ((IRP_ant == 1) && (IRP == 0) && (Vout != 0.0) &&
(comando1==VERDADE)) {
    tov1 = fabs((Lin * Io) / Vout);
    comando1=FALSO;
}
if (tov1 > 0.0) {
    IRP_novo = 1;
}
else {IRP_novo = IRP; comando1=VERDADE;}

if ((SRN_ant == 1) && (SRN == 0) && (Vout != 0.0)
&& (comando2==VERDADE)) {
    tov2 = fabs((Lin * Io) / Vout);
    comando2=FALSO;
}
if (tov2 > 0.0) {
    SRN_novo = 1;
}
else {SRN_novo = SRN;comando2=VERDADE;}

```



```

if ( ( IRN_ant == 1 ) && ( IRN == 0 ) && ( Vout != 0.0 ) &&
(comando3==VERDADE)) {
    tov3 = fabs( ( Lin * Io ) / Vout );
    comando3=FALSO;
    }
if ( tov3 > 0.0 ) {
    IRN_novo = 1;
}
else {IRN_novo = IRN; comando3=VERDADE;}

/////////////////////////////////Fim do bloco de CCN para fase R ///////////////////////////////////

//*****
//*****//
// Bloco para realizacao da comutacao a corrente nula para fase S
if ( ( SSP_ant == 1 ) && ( SSP == 0 ) && ( Vout != 0.0 ) &&
(comando4==VERDADE) ) {
    tov4 = fabs( ( Lin * Io ) / Vout );
    comando4=FALSO;
    }
if ( tov4 > 0.0 ) {
    SSP_novo = 1;
}
else {SSP_novo = SSP;comando4=VERDADE;}

if ( ( ISP_ant == 1 ) && ( ISP == 0 ) && ( Vout != 0.0 ) &&
(comando5==VERDADE)) {
    tov5 = fabs( ( Lin * Io ) / Vout );
    comando5=FALSO;
    }
if ( tov5 > 0.0 ) {
    ISP_novo = 1;
}
else {ISP_novo = ISP; comando5=VERDADE;}

```

```

if ( ( SSN_ant == 1 ) && ( SSN == 0 ) && ( Vout != 0.0 ) &&
(comando6==VERDADE) ) {
    tov6 = fabs( ( Lin * Io ) / Vout );
    comando6=FALSO;
    }
if ( tov6 > 0.0 ) {
    SSN_novo = 1;
}
else {SSN_novo = SSN;comando6=VERDADE;}

if ( ( ISN_ant == 1 ) && ( ISN == 0 ) && ( Vout != 0.0 ) &&
(comando7==VERDADE)) {
    tov7 = fabs( ( Lin * Io ) / Vout );
    comando7=FALSO;
    }
if ( tov7 > 0.0 ) {
    ISN_novo = 1;
}
else {ISN_novo = ISN; comando7=VERDADE;}

/////////////////////////////////Fim do bloco de CCN para fase S ///////////////////////////////////

//*****
//*****//
// Bloco para realizacao da comutacao a corrente nula para fase T
if ( ( STP_ant == 1 ) && ( STP == 0 ) && ( Vout != 0.0 ) &&
(comando8==VERDADE) ) {
    tov8 = fabs( ( Lin * Io ) / Vout );
    comando8=FALSO;
    }
if ( tov8 > 0.0 ) {
    STP_novo = 1;
}
else {STP_novo = STP;comando8=VERDADE;}

```

```

if ( ( ITP_ant == 1 ) && ( ITP == 0 ) && ( Vout != 0.0 ) &&
(comando9==VERDADE) ) {
    tov9 = fabs( ( Lin * Io ) / Vout );
    comando9=FALSE;
}
if ( tov9 > 0.0 ) {
    ITP_novo = 1;
}
else { ITP_novo = ITP; comando9=VERDADE;}

if ( ( STN_ant == 1 ) && ( STN == 0 ) && ( Vout != 0.0 ) &&
(comando10==VERDADE) ) {
    tov10 = fabs( ( Lin * Io ) / Vout );
    comando10=FALSE;
}
if ( tov10 > 0.0 ) {
    STN_novo = 1;
}
else { STN_novo = STN; comando10=VERDADE;}

if ( ( ITN_ant == 1 ) && ( ITN == 0 ) && ( Vout != 0.0 ) &&
(comando11==VERDADE) ) {
    tov11 = fabs( ( Lin * Io ) / Vout );
    comando11=FALSE;
}
if ( tov11 > 0.0 ) {
    ITN_novo = 1;
}
else { ITN_novo = ITN; comando11=VERDADE;}

//////////Fim do bloco de CCN para fase T ////////////
/*if ( Vqref )
{

```

```

if ( SRP && ISN && ITN )
{Io=iR;
  vetor=1;} //(E,-E,-E)
if ( SRP && SSP && ITN ) {Io=iR+iS;vetor=2;} //(E,E,-E)
if ( IRN && SSP && ITN ) {Io=iS;vetor=3;} /(-E,E,-E)
if ( IRN && SSP && STP ) {Io=iS+iT;vetor=4;} /(-E,E,E)
if ( IRN && ISN && STP ) {Io=iT;vetor=5;} /(-E,-E,E)
if ( SRP && ISN && STP ) {Io=iR+iT;vetor=6;} //(E,-E,E)
}
else
{
  if ( IRP && SSN && STN ) {Io=iS+iT;vetor=1;}
  if ( IRP && ISP && STN ) {Io=iT;vetor=2;}
  if ( SRN && ISP && STN ) {Io=iR+iT;vetor=3;}
  if ( SRN && ISP && ITP ) {Io=iR;vetor=4;}
  if ( SRN && SSN && ITP ) {Io=iR+iS;vetor=5;}
  if ( IRP && SSN && ITP ) {Io=iS;vetor=6;}
} */

// Fim do modulo de comando do cicloconversor
// modulo de comando para realizacao da CCN

// tensoes de polo com CCN
poloR=(SRP_novo-SSN_novo+IRN_novo-IRP_novo)*Vout;
poloS=(SSP_novo-SSN_novo+ISN_novo-ISP_novo)*Vout;
poloT=(STP_novo-STN_novo+ITN_novo-ITP_novo)*Vout;
}
else // tensoes de polo
{
  poloR=(SRP+SRN-IRN-IRP)*Vout;
  poloS=(SSP+SSN-ISN-ISP)*Vout;
  poloT=(STP+STN-ITN-ITP)*Vout;
}

```

```

// tensoes de linha
T_RS=poloR-poloS;
T_ST=poloS-poloT;
T_TR=poloT-poloR;

// tensoes de fase
VRn=(T_RS-T_TR)/3.;
VSn=(T_ST-T_RS)/3.;
VTn=(T_TR-T_ST)/3.;

// calculo do valor medio da tensao de entrada do cicloconversor
if(v_aux !=Vout){
    S+=v_aux*(t-t_aux);
    t_aux=t;}
if (t>=t0_aux+(2.*Tch)){
    S+=Vout*(t-t_aux);
    Vout_med=(1/(2.*Tch))*S;
    // S=0;
    t0_aux=t_aux=t;}
v_aux=Vout;
// calculo da evolucao dos valores medios das tensoes de polo
// Fase R
if ( vkr != poloR ) {
    A += vkr * ( t - tt );
    tt = t;
}
if ( t >= t0 + Tch ) {
    A += poloR * ( t - tt );
    VR_med = ( 1/Tch ) * A;
    A = 0;
    t0 = tt = t;
}
vkr = poloR;

// Fase S
if ( vks != poloS ) {

```

```

    AA += vks * ( t - tt1 );
    tt1 = t;
}
if ( t >= t01 + Tch ) {
    AA += poloS * ( t - tt1 );
    VS_med = ( 1/Tch ) * AA;
    AA = 0;
    t01 = tt1 = t;
}
vks = poloS;

//
VRS_med=VR_med-VS_med;

// corrente na carga
// Modulo filtro
/*
    i_[0]=xif[0];i_[1]=xif[1];i_[2]=xif[2];
    v_[0]=xvf[0];v_[1]=xvf[1];v_[2]=xvf[2];
    io[0]=xifo[0];io[1]=xifo[1]; io[2]=xifo[2];
    x_i[0] = i_[0]; x_i[1] = i_[1]; x_i[2] = i_[2];
    x_vc[0] = v_[0]; x_vc[1] = v_[1]; x_vc[2] = v_[2];
    x_io[0] = io[0]; x_io[1] = io[1]; x_io[2] = io[2];

// calculo das correntes
for(j_=0;j_<4;j_++)
{
    di[0]=1/Lf*(VRn - Rf*x_i[0] - x_vc[0]);
    di[1]=1/Lf*(VSn - Rf*x_i[1] - x_vc[1]);
    di[2]=1/Lf*(VTn +Rf*(x_i[0]+x_i[1]) - x_vc[2]);

// Calculo das tensoes

    dvc[0]=1/Cf*(x_i[0]-x_io[0]);
    dvc[1]=1/Cf*(x_i[1]-x_io[1]);
    dvc[2]=-1/Cf*(x_i[0] + x_i[1] +x_io[2]);

```

```

// calculo da corrente de saida
dio[0]=1/L*(x_vc[0]-Ri)*x_io[0];
dio[1]=1/L*(x_vc[1]-Ri)*x_io[1];
dio[2]=1/L*(x_vc[2] + Ri*(x_io[0]+x_io[1]));

k_fj_][0] = h*di[0];
k_fj_][1] = h*di[1]; //corrente
k_fj_][2] = h*di[2];

L_f_][0] = h*dvc[0];
L_f_][1] = h*dvc[1]; // tensao
L_f_][2] = h*dvc[2];

m_bj_][0] = h*dio[0];
m_bj_][1] = h*dio[1]; // corrente de carga
m_bj_][2] = h*dio[2];

if (j_ < 3)
{
x_j_][0] = i_][0] + k_fj_][0]/2.;
x_j_][1] = i_][1] + k_fj_][1]/2.;
x_j_][2] = i_][2] + k_fj_][2]/2.;

x_vc[0] = v_][0] + L_f_][0]/2.;
x_vc[1] = v_][1] + L_f_][1]/2.;
x_vc[2] = v_][2] + L_f_][2]/2.;

x_io[0] = io[0] + m_bj_][0]/2.;
x_io[1] = io[1] + m_bj_][1]/2.;
x_io[2] = io[2] + m_bj_][2]/2.;
}
}

xif[0] = i_][0]+k_][0]/6.+k_][1]/3.+k_][2]/3.+k_][3]/6.;
xif[1] = i_][1]+k_][0]/6.+k_][1]/3.+k_][2]/3.+k_][3]/6.;
xif[2] = i_][2]+k_][0]/6.+k_][1]/3.+k_][2]/3.+k_][3]/6.;

iR=xif[0];
iS=xif[1];
iT=xif[2];

xvf[0] = v_][0]+L_][0]/6.+L_][1]/3.+L_][2]/3.+L_][3]/6.;
xvf[1] = v_][1]+L_][0]/6.+L_][1]/3.+L_][2]/3.+L_][3]/6.;
xvf[2] = v_][2]+L_][0]/6.+L_][1]/3.+L_][2]/3.+L_][3]/6.;

vcR=xvf[0];
vcS=xvf[1];
vcT=xvf[2];

xifo[0] = io[0]+m_][0]/6.+m_][1]/3.+m_][2]/3.+m_][3]/6.;
xifo[1] = io[1]+m_][0]/6.+m_][1]/3.+m_][2]/3.+m_][3]/6.;
xifo[2] = io[2]+m_][0]/6.+m_][1]/3.+m_][2]/3.+m_][3]/6.;

ioR=xifo[0];
ioS=xifo[1];
ioT=xifo[2]; */

//
//***** calculo das correntes *****//
corrente[0]=xif[0];corrente[1]=xif[1];corrente[2]=xif[2];

for(j_ =0;j_ <4;j_++)
{
di[0]=1/L*(VRn - Ri*x_j_][0] );
di[1]=1/L*(VSn - Ri*x_j_][1] );
di[2]=1/L*(VTn + Ri*(x_j_][0]+x_j_][1]);

k_fj_][0] = h*di[0];
}
}

```

```

k_[j_][1] = h*di[1]; //corrente
k_[j_][2] = h*di[2];

if (j_<3)
{
x_i[0] = corrente[0] + k_[j_][0]/2.;
x_i[1] = corrente[1] + k_[j_][1]/2.;
x_i[2] = corrente[2] + k_[j_][2]/2.;
}
}
xif[0] = corrente[0]+k_[0][0]/6.+k_[1][0]/3.+k_[2][0]/3.+k_[3][0]/6.;
xif[1] = corrente[1]+k_[0][1]/6.+k_[1][1]/3.+k_[2][1]/3.+k_[3][1]/6.;
xif[2] = corrente[2]+k_[0][2]/6.+k_[1][2]/3.+k_[2][2]/3.+k_[3][2]/6.;

iR=xif[0];
iS=xif[1];
iT=xif[2];

//////////
// modulo de implementacao do circuito logico para mi=1
/*if(Rref>Sref)
aa1=1;
else aa1=0;
if(Sref>Tref)
aa2=1;
else aa2=0;
if(Tref>Rref)
aa3=1;
else aa3=0;

Z1=(!aa1)&&(aa3);
Z2=(!aa2)&&(aa1);
Z3=(!aa3)&&(aa2);

z1=(aa1^aa3);

```

```

z2=(aa1^aa2);
z3=(aa2^aa3);
if (Z1)
seq=Rref;
if (Z2)
seq=Sref;
if (Z3)
seq=Tref;

seq=- (seq+.5);
seq0_R=Rref+seq;
// Fim do modulo */

if(p>=100) {p=0; printf("%f\n",t);}

// saida para o Matlab
if (t>0){
abscisse = t;
coordinate[0] =Vout; coordinate[1] =T_ST; coordinate[2]=T_TR;
coordinate[3]=iR; coordinate[4]=iS; coordinate[5]=iT;
coordinate[6]=Vout/10.; coordinate[7] = VpwmR; coordinate[8]
=VpwmS;
coordinate[9]=VpwmT; coordinate[10]=iR;
coordinate[11]=VTn/10.;
coordinate[12]=Rdist2; coordinate[13]=portR;
coordinate[14]=Sdist2;
coordinate[15]=portS; coordinate[16]=Tdist2;
coordinate[17]=portT; coordinate[18]=ioT;

fprintf(stream, "%f %f %f %f %f %f \n", abscisse.coordinate[11],
coordinate[5],coordinate[6].coordinate[3],coordinate[4]);
//
coordinate[5],coordinate[6].coordinate[7],coordinate[8],coordinate[9]);
}
// DSN
/* if ( ( t >= tm10 ) && ( cont < NPT ) ) {

```

```

abscisse[ cont ] = ( float )tm 10;
coordinate[ 0 ][ cont ] = T_RS;
coordinate[ 1 ][ cont ] = T_ST;
coordinate[ 2 ][ cont ] = T_TR;
tm 10 += hm 10;
cont++;
}*/

```

```

p++;
t=t+h;
contador ++;
if (CCN)
{
if (tov>0.)
    tov=tov-h;
if (tov 1>0.)
    tov 1=tov 1-h;

if (tov2>0.)
    tov2=tov2-h;
if (tov3>0.)
    tov3=tov3-h;

if (tov4>0.)
    tov4=tov4-h;
if (tov5>0.)
    tov5=tov5-h;
if (tov6>0.)
    tov6=tov6-h;
if (tov7>0.)
    tov7=tov7-h;
if (tov8>0.)
    tov8=tov8-h;
if (tov9>0.)
    tov9=tov9-h;

```

```

if (tov10>0.)
    tov10=tov 10-h;
if (tov11>0.)
    tov11=tov 11-h;

```

```

SRP_ant = SRP;
IRP_ant = IRP;
SRN_ant = SRN;
IRN_ant = IRN;

```

```

SSP_ant = SSP;
ISP_ant = ISP;
SSN_ant = SSN;
ISN_ant = ISN;

```

```

STP_ant = STP;
ITP_ant = ITP;
STN_ant = STN;
ITN_ant = ITN;
}

```

```

}
// DSN
// dsn_write( "invers3.des". label, abscisse, coordinate );
}

```