

TALVANES MENESES OLIVEIRA

CONTRIBUIÇÃO A ANÁLISE, SIMULAÇÃO E IMPLEMENTAÇÃO DE CONVER-
SORES CC/CC E CC/CA

Dissertação apresentada à Coordenação
dos cursos de Pós-Graduação em Engenha-
ria Elétrica da Universidade Federal da
Paraíba, em cumprimento as exigências
para a obtenção do grau de Mestre em
Engenharia Elétrica

AREA DE CONCENTRAÇÃO : PROCESSAMENTO DA ENERGIA

ORIENTADORES : EDISON ROBERTO CABRAL DA SILVA
CURSINO BRANDÃO JACOBINA

CAMPINA GRANDE - PARAIBA

novembro - 1989



048c Oliveira, Talvanes Meneses
Contribuição a análise, simulação e implementação de
conversores CC/CC e CC/CA / Talvanes Meneses Oliveira. -
Campina Grande, 1989.
148 f. : il.

Dissertação (Mestrado em Engenharia Eletrica) -
Universidade Federal da Paraíba, Centro de Ciências e
Tecnologia.

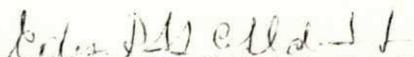
1. Conversores 2. Conversores CC/CC 3. Conversores CC/CA
4. Processamento da Energia 5. Engenharia Eletrica 6.
Dissertação I. Silva, Edison Roberto Cabral da, Dr. II.
Jacobina, Cursino Brandão, Dr. III. Universidade Federal da
Paraíba - Campina Grande (PB) IV. Título

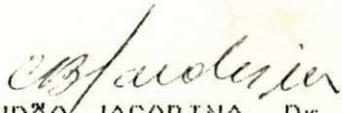
CDU 621.314(043)

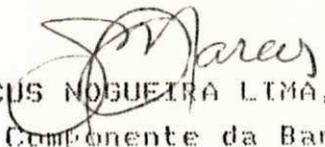
CONTRIBUIÇÃO À ANÁLISE, SIMULAÇÃO E IMPLEMENTAÇÃO
DE CONVERSORES CC/CC e CC/CA

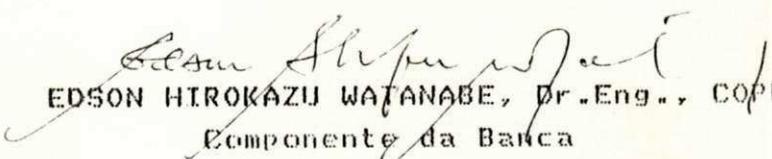
TALVANES MENESES OLIVEIRA

DISSERTAÇÃO APROVADA EM


EDISON ROBERTO CABRAL DA SILVA, Dr. Ing., UFPB
Orientador


CURSINO BRANDÃO JACOBINA, Dr. Ing., UFPB
Co-Orientador


ANTONIO MARCUS NOGUEIRA LIMA, Dr., UFPB
Componente da Banca


EDSON HIROKAZU WATANABE, Dr. Eng., COPPE
Componente da Banca

CAMPINA GRANDE - PB
NOVEMBRO - 1989

DEDICATÓRIA

A meus pais José e Iolanda

A minha noiva Luiza

A meus avós Felismino e Edith

A meus irmãos

A meu amigo Eudson

AGRADECIMENTOS

Ao Prof. Edison Roberto Cabral da Silva pela orientação e ajuda no desenvolvimento deste trabalho.

Ao Prof. Cursino Brandão Jacobina pela orientação e ajuda no desenvolvimento deste trabalho.

Aos meus colegas Eurico Bezerra Filho, Fabiano Salvadori, Kleber Freire da Silva e Raimundo Nazareno da Cunha Alves pelo apoio técnico que possibilitou a realização deste trabalho.

A CAPES que financiou todo este trabalho.

Ao Prof. Wilson Guerreiro Pinheiro pela revisão gramatical realizada ao texto do trabalho

RESUMO

Este trabalho procura dar uma contribuição ao estudo de conversores estáticos de potência CC/CC e CC/CA. São analisados e simulados conversores a comutação forçada e conversores quase-ressonantes com comutação a tensão nula, este último com implementação em laboratório.

A análise de inversores a comutação forçada mostra que algumas estruturas, semelhantemente a configurações quase-ressonantes, operam com chaveamento não dissipativo. Os principais parâmetros característicos de operação e de projeto são apresentados, na forma de ábacos, para os inversores analisados e para um conversor quase-ressonante com comutação a tensão nula do tipo "buck". A análise comparativa das configurações de inversores básicos e modificados, visando a redução da sobretensão nos componentes, mostra que, do ponto de vista energia, a estrutura que apresenta as melhores características é uma configuração com chaveamento não dissipativo.

Como ferramenta de auxílio à análise de conversores, é apresentado um novo programa de simulação numérica global, denominado SAECE, que foi desenvolvido utilizando a teoria de redes resistivas e uma técnica de programação estruturada. O

programa é capaz de simular conversores a diodos, a tiristores, a BJTs e a IGBTs, sem o conhecimento a priori do seu funcionamento.

A implementação prática do conversor quase-ressonante com comutação a tensão nula utiliza o IGBT como chave, comprovando a viabilidade de realização de um tiristor dual a IGBT. Para tal conversor, são comparados os resultados experimentais e de simulação.

ABSTRACT

This work contributes to the study of dc/dc and dc/ac power static converters. Forced commutated and zero-voltage-switching quasi-resonant converters (ZVS-QRC) are analyzed and simulated on the computer.

The forced commutation analysis shows inverter configurations that, similar to the quasi-resonant ones, have non-dissipative switching. Parameters which characterize design and operation, for both forced commutated inverters and a buck ZVS-QRC, are presented as normalized curves. A comparative evaluation of the basic inverter circuits and modified ones, derived to diminish or eliminate trapped energy, assures that the configuration with the best performance from the point of view energy in the commutation circuit has a non-dissipative switching.

A new global simulation on computer program has been developed. This powerful tool of analysis called SAECE uses the resistive network theory together with a technique of structured programming. It is possible to simulate converters containing diodes, thyristors, BJTs and IGBTs without an "a priori" knowledge of its operation.

Experimental and simulation results of a buck ZVS-QRC are compared and this confirms the possibility of using an IGBT as a dual thyristor.

SUMÁRIO

<u>INTRODUÇÃO</u>	1
<u>1. ESTRUTURAS DE CONVERSORES CC/CC E CC/CA: CONSIDERAÇÕES</u>	8
1.1 - INTRODUÇÃO.....	8
1.2 - ESTRUTURAS BÁSICAS UTILIZADAS NA COMUTAÇÃO FORÇADA EM CHAVEADORES.....	13
1.3 - ESTRUTURAS BÁSICAS UTILIZADAS NA COMUTAÇÃO FORÇADA EM INVERSORES.....	17
1.4 - ESTRUTURAS BÁSICAS UTILIZADAS NOS CONVERSORES AUTOCOMUTADOS.....	17
1.5 - ESTRUTURAS BÁSICAS UTILIZADAS NOS CONVERSORES QUASE-RESSONANTES.....	19
1.6 - CONCLUSÃO.....	22
<u>2 PROGRAMA DE SIMULAÇÃO AUTOMÁTICA E ESTRUTURADA DE CONVERSORES ESTÁTICOS</u>	
2.1 - INTRODUÇÃO.....	23
2.2 - CONSIDERAÇÕES INICIAIS.....	28
2.2.1 - Propriedades básicas da análise de nós... ..	28
2.2.2.1 - Implicações da lei de Kirchhoff para	

correntes (LKC).....	29
2.2.2.2 - Implicações da lei de Kirchhoff para tensões (LKT).....	31
2.2.2 - Análise de nós de redes lineares invariantes.....	32
2.2.2.1 - Análise de redes resistivas.....	33
2.3 - ESTRUTURA DO PROGRAMA.....	36
2.3.1 - Uma possível simulação de conversores de potência.....	36
2.3.2 - Possibilidades de realização.....	37
2.3.2.1 - Bloco do circuito da fonte.....	37
2.3.2.2 - Bloco do circuito conversor.....	37
2.3.2.3 - Bloco do circuito da carga.....	38
2.3.2.4 - Bloco de comando.....	38
2.3.3 - Características do método de simulação estruturada S.O.S.I.E.....	38
2.3.4 - Diagrama geral.....	41
2.3.5 - Diagramas de sub-nódulos do módulo de cálculo.....	43
2.3.5.1 - Sub-nódulos do grafo.....	44
2.3.5.2 - Sub-nódulos do comando.....	44
2.4 - MODELOS DE FONTES, SEMICONDUTORES, CAPACITORES E INDUTORES.....	46
2.4.1 - Modelo dos semicondutores.....	46
2.4.2 - Modelos dos capacitores e indutores.....	49
2.4.3 - Modelos das fontes.....	53
2.4.4 - Exemplo.....	54
2.5 - ESCRITURA AUTOMÁTICA DAS EQUAÇÕES: REGRAS.....	54
2.5.1 - Definir o grafo.....	54

2.5.2	- Numerar os nós e arcos.....	56
2.5.3	- Identificar o sentido da tensão e corrente no grafo.....	57
2.5.4	- Localizar os dados oriundos do grafo em um arquivo.....	57
2.5.5	- Verificar se houve erros na elaboração dos dados.....	58
2.5.6	- Definir as curvas de saída.....	58
2.6	- APLICAÇÃO DO MÉTODO.....	60
2.6.1	- Simulação do conversor de McMurray.....	61
2.6.1.1	- Construção do arquivo de dados.....	61
2.6.1.2	- Resultados.....	64
2.6.2	- Simulação de um conversor quase-ressonante.....	64
2.6.2.1	- Construção do arquivo de dados.....	64
2.6.2.2	- Resultados.....	67
2.7	- ANÁLISE E COMENTÁRIOS DAS SIMULAÇÕES.....	68
2.7.1	- Para o circuito conversor de McMurray...	68
2.7.2	- Para o circuito conversor quase-ressonante.....	70
2.8	- CONCLUSÃO.....	72
3	<u>CONVERSORES COM COMUTAÇÃO FORÇADA; ESTUDO COMPARATIVO DE INVERSORES.....</u>	73
3.1	- INTRODUÇÃO.....	73
3.2	- COMUTAÇÃO AUXILIAR E INDIVIDUAL EM INVERSORES..	75
3.3	- ESTUDO DE FUNCIONAMENTO DE INVERSORES.....	81
3.4	- PARAMETROS DE OTIMIZAÇÃO.....	86
3.5	- ESTUDO COMPARATIVO DOS INVERSORES.....	88

3.5.1 - Energia armazenada.....	89
3.5.2 - Energia no capacitor.....	91
3.5.3 - Energia total dos componentes passivos..	92
3.5.4 - Perdas por comutação.....	94
3.5.5 - Tempo de aplicação de tensão reversa....	95
3.7 - CONCLUSÕES.....	97
<u>4 CONVERSORES COM COMUTAÇÃO FORÇADA E COMUTAÇÃO QUASE- RESSONANTE: (QRC - ZVS).....</u>	<u>99</u>
4.1 - INTRODUÇÃO.....	99
4.2 - O IGBT.....	101
4.3 - COMUTAÇÃO COMANDADA.....	102
4.4 - COMUTAÇÃO QUASE-RESSONANTE.....	104
4.4.1 - O conversor quase-ressonante com comuta- ção a corrente nula (QRC-ZCS).....	106
4.4.2 - Conversor quase-ressonante com comutação a tensão nula (QRC-ZVS).....	108
4.5 - ANÁLISE DETALHADA DE CONVERSOR "BUCK" QUASE- RESSONANTE A COMUTAÇÃO COM TENSÃO NULA.....	110
4.5.1 - Equações descritivas da operação do conversor.....	112
4.5.2 - Razão de conversão CC.....	118
4.5.3 - Determinação das tensões e das correntes máximas nos Interruptores.....	119
4.5.4 - Capabilidade de conversão de potência...	120
4.5.5 - Curvas normalizadas.....	121
4.6 - REALIZAÇÃO DE CONVERSORES CC/CC A IGBT.....	122
4.6.1 - Realização de um Conversor CC/CC PWM....	122
4.6.2 - Realização de um conversor quase-resso-	

nante a comutação com tensão nula.....	125
4.6.2.1 - Comentários.....	129
4.7 - CONCLUSÕES.....	129
<u>CONCLUSÕES GERAIS</u>	131
QUADRO 1.....	134
QUADRO 2.....	135
<u>APÊNDICE 1</u>	136
<u>APÊNDICE 2</u>	140
<u>BIBLIOGRAFIA</u>	142

ÍNDICE DE FIGURAS

FIGURA 1.1	— Representação de circuitos conversores.....	11
FIGURA 1.2	— Forma de onda de chaveamento real.....	11
FIGURA 1.3	— Tipos de chaves ressonantes.....	14
FIGURA 1.4	— Circuito conversor básico com circuito auxiliar de comutação.....	14
FIGURA 1.5	— Formas básicas de inserção da fonte de impulsão.....	16
FIGURA 1.6	— Estruturas básicas de comutação para conversores CC/CC.....	16
FIGURA 1.7	— Circuito conversor com estrutura de comutação do tipo CCC4.....	18
FIGURA 1.8	— Possibilidades de localização de circuitos auxiliares à comutação em uma ponte inversora.....	18
FIGURA 1.9	— Estruturas básicas de comutação para conversores CC/CA.....	18
FIGURA 1.10	— Circuito conversor CC/CC não-dissipativo..	20
FIGURA 1.11	— Circuito conversor CC/CA não-dissipativo..	20
FIGURA 1.12	— Interruptores ressonantes.....	21
FIGURA 2.1	— Um nó típico para ilustrar a LKC.....	30

FIGURA 2.2 — Braço de ordem k.....	30
FIGURA 2.3 — Diagrama em blocos de um sistema conversor.	39
FIGURA 2.4 — Diagrama geral do método S.O.S.I.E.....	39
FIGURA 2.5 — Diagrama geral do programa SAECE.....	42
FIGURA 2.6 — Diagrama de sub-blocos.....	45
FIGURA 2.7 — Sub-módulo do comando do tiristor.....	47
FIGURA 2.8 — Modelo resistivo para os semicondutores....	47
FIGURA 2.9 — Modelo resistivo para indutor e capacitor..	52
FIGURA 2.10 — Gráficos fictícios ilustrativos.....	52
FIGURA 2.11 — Modelos resistivos para fontes de tensão e de corrente.....	55
FIGURA 2.12 — Circuito ilustrativo.....	55
FIGURA 2.13 — Grafo do circuito da Fig. 2.12.....	55
FIGURA 2.14 — Representação do fluxo de corrente e da tensão em um braço.....	59
FIGURA 2.15 — Circuito conversor CC/CC de McMurray.....	59
FIGURA 2.16 — Circuito QRC-ZCS.....	59
FIGURA 2.17 — Grafo do circuito conversor de McMurray...	63
FIGURA 2.18 — Curvas características do conversor de McMurray.....	63
FIGURA 2.19 — Grafo do QRC-ZCS.....	66
FIGURA 2.20 — Curvas características para o QRC-ZCS.....	66
FIGURA 3.1 — Circuito básico de uma ponte inversora e tipos de operações.....	77
FIGURA 3.2 — Circuitos básicos de comutação.....	77
FIGURA 3.3 — Modos de inserção da fonte de impulsão à comutação.....	79
FIGURA 3.4 — Diferentes tipos de braços de inversor.....	80
FIGURA 3.5 — Diversas topologias de pontes inversoras...	82

FIGURA 3.6	— Energia armazenada na indutância.....	90
FIGURA 3.7	— Energia utilizada pelo capacitor.....	90
FIGURA 3.8	— Energia total dos componentes passivos.....	93
FIGURA 3.9	— Perdas totais na comutação.....	93
FIGURA 3.10	— Tempo de aplicação de tensão reversa.....	96
FIGURA 4.1	— Circuito equivalente e simbolo do IGBT.....	103
FIGURA 4.2	— Circuito conversor CC/CC básico.....	103
FIGURA 4.3	— Circuito conversor, considerando capacitâncias e indutâncias parasitas.....	103
FIGURA 4.4	— Formas de onda da tensão e da corrente na carga.....	105
FIGURA 4.5	— Tipos de chaves ressonantes.....	105
FIGURA 4.6	— Conversor quase-ressonante-ZCS.....	107
FIGURA 4.7	— O QRC-ZVS estudado.....	109
FIGURA 4.8	— Conversor quase-ressonante-ZVS.....	113
FIGURA 4.9	— Curva normalizada de M	121
FIGURA 4.10	— Curva normalizada de V_{sm}	121
FIGURA 4.11	— Curva normalizada de c_p	121
FIGURA 4.12	— Circuito de comando do conversor CC/CC para operação em PWM.....	123
FIGURA 4.13	— Circuito conversor CC/CC, PWM.....	123
FIGURA 4.14	— Circuito de comando do QRC-ZVS.....	126
FIGURA 4.15	— Resultados da simulação do QRC-ZVS.....	128

NOMENCLATURA

- A - matriz incidência reduzida
- b - índice referente ao número do braço
- C_b - capacitor do braço b
- e - vetor tensão de nó do circuito
- f_s - frequência de chaveamento
- f_o - frequência de ressonância
- G - matriz condutância do circuito
- HOR - relógio de base do sistema
- i_{Cb} - corrente no capacitor do braço b
- i_{Lb} - corrente no indutor do braço b
- J_s - vetor fonte de corrente
- L_b - indutância do braço b
- NB - número total de braços
- NC - número de capacitores do circuito
- ND - número de diodos do circuito
- NF - número de fontes de tensão independentes do circuito
- NFC - número de fontes de tensão referente a carga
- NJ1, NJ2, NJ3 e NJ4 - índices relacionados com a saída, para impressão dos gráficos de corrente
- NG1 - índice relacionado com a saída, para impressão do gráfico comando do semicondutor
- NIG - número de IGBTs do circuito

NL - número de indutores do circuito
NN - número total de nós do circuito
NR - número de resistores do circuito
NTD - número de tiristores duais a IGBT do circuito
NTH - número de tiristores do circuito
NTR - número de transistores do circuito
NV1, NV2, NV3, NV4 e NV5 - índices relacionados com a saída, para impressão dos gráficos de tensão
Q - fator de qualida do circuito
Q' - fator de qualidade para o QRC-ZVS
R_g - resistência equivalente para o semicondutor no estado de bloqueio
R_p - resistência equivalente para o semicondutor no estado de condução
T() - instante (--) em segundos
V_{Cb} - tensão no capacitor do braço b
V_{Lb} - tensão no indutor do braço b
V_s - vetor fonte de tensão
Y_n - matriz admitância do circuito

INTRODUÇÃO

A Eletrônica Industrial (*) recebeu um grande impulso a partir de 1957, quando apareceu o primeiro SCR (Retificador Controlado de Silício), desenvolvido pela "General Electric Company" dos Estados Unidos. Esses tiristores convencionais têm sido utilizados em conversores durante mais de um quarto de século. Atualmente, o SCR, lento e de difícil comutação em aplicações de corrente contínua, ainda não está totalmente posto de lado mas está sendo substituído por novos dispositivos semicondutores, já disponíveis para tensões e correntes elevadas, mais eficientes, de controle mais fácil e de chaveamento mais rápido. Segundo previsões [1] no futuro, o SCR deverá ser usado apenas nos conversores a comutação natural ou a comutação de linha — na transmissão elétrica em alta tensão, por exemplo.

De um modo geral, as atuais pesquisas de desenvolvimento desses dispositivos são orientadas para o desenvolvimento de um interruptor eletrônico ideal, ou seja, de dispositivos com tempos de comutação nulos e sem perdas de comutação. Os atuais dispositivos utilizados são: o GTO ("gate turn-off thyristor") nas aplicações de média a alta potência (até alguns MW) e de baixas a média frequência (até alguns kHz); o

(*) o nome eletrônica de potência foi introduzido em 1969

transistor a junção bipolar de alta potência (BJT) nas aplicações de baixa a média potência (até centenas de kW) e frequência (até dezenas de kHz); o transistor de efeito de campo MOS de potência (MOSFET) nas aplicações de baixa potência (até dezenas de kW) e frequências muito elevadas (até alguns MHz) [2]. Outros dispositivos estão sendo menos usados, como o transistor de indução estático (SIT) e o tiristor de indução estático (SITH). Recentemente, alguns dispositivos híbridos estão-se tornando disponíveis e isto promete um maior impacto no projeto da nova geração de conversores [3]. O transistor bipolar a gatilho isolado (IGBT, também chamado COMFET) e o tiristor controlado-MOS (MCT) são os dois dispositivos mais promissores e possuem um grande potencial. Ambos podem ser disparados e bloqueados por um gatilho MOS. O IGBT combina as boas características do MOSFET e do BJT, enquanto que o MCT combina as características do MOSFET e do tiristor. O IGBT já pode ser encontrado no mercado internacional. O MCT (GE) só aparecerá no comércio nos próximos dois anos e deverá ser mais robusto como dispositivo. No início, os pesquisadores esperam que esse dispositivo opere com mais de 200.000 VA e já no próximo ano se espera sua operação em 1.000.000 VA [3], [4]. Os outros dispositivos possuem, entretanto, características que permitem sua boa utilização em conversores. Os transistores bipolares de alta potência são muito usados em aplicações de potência no controle de motores e seus valores nominais podem atingir 1.400 V e 400 A e chaveiam até em 100 kHz [14]. Sua configuração em Darlington possui um ganho de corrente elevado (entre 75 e 200, de um modo geral) e chaveiam entre 3 e 30 kHz [14]. Os transistores de efeito de

campo (MOSFET de Potência) operam com valores máximos em torno de 100 A e 1.000 V [14]. Sua principal vantagem é um tempo de chaveamento muito curto ($<1 \mu\text{s}$) tornando possível a utilização de frequências de chaveamento acima de 20 kHz (podendo ir teoricamente a 25 MHz), onde as máquinas e seus circuitos magnéticos associados cessam de gerar ruído audível [2], [5]. Os IGBTs podem trabalhar com tensões entre 400 e 1.200 V e correntes de até 300 A. Sua frequência de chaveamento máxima é da ordem de 50 kHz, sendo mais barato do que um MOSFET de Potência [2].

Uma área de atuação da eletrônica de potência é o desenvolvimento de estruturas de conversores estáticos. Grande número de aplicações utilizam conversores alimentados a partir de uma fonte CC. Uma das técnicas de comando nos conversores CC/CC é a modulação de largura de pulsos. Nesse caso, esses conversores são chamados de "conversores PWM". Os conversores CC/CA, ou inversores, operaram durante muito tempo, produzindo uma onda quadrada de tensão de saída. Uma onda "mais senoidal" passou a ser obtida com a composição das tensões dos enrolamentos secundários de transformadores conectados aos inversores [14]. O avanço da qualidade dos tiristores permitiu, entretanto, a utilização da técnica PWM, com a redução da distorção acarretada pelos harmônicos na forma de onda de saída, sem a necessidade de transformadores de saída. Entretanto, embora os inversores a tiristores possam operar segundo a técnica PWM, a máxima frequência de chaveamento é limitada pelo tempo de recuperação de bloqueio do dispositivo, cujas perdas de condução são elevadas. O aumento do número de comutações aumenta as perdas de

chaveamento e, como a comutação de bloqueio em um inversor a tiristores é do tipo forçada, há uma baixa de rendimento acarretada pelas perdas de comutação.

Uma preocupação atual no projeto de conversores, sobretudo de baixa potência, é a redução de peso e de volume. Os maiores responsáveis pelo aumento do peso e do volume são os elementos passivos, tais como capacitores, indutores e transformadores, necessariamente presentes em um conversor estático. Os valores e os tamanhos desses componentes podem ser reduzidos com o aumento da frequência de operação do conversor, uma técnica, essa limitada a frequências da ordem de algumas centenas de hertz nos conversores a tiristores. O aparecimento do transistor de potência, que tem a capacidade de ser bloqueado mediante comando adequado de base, acarretou o início de um declínio no uso de conversores a comutação forçada hoje já considerados como obsoletos por especialistas [1]. O aparecimento dos interruptores com capacidade de bloqueio comandado representou uma grande perspectiva para a Eletrônica de Potência. Um controle pleno sobre a corrente de carga — mesmo em condições de falha — pode ser exercido pelo controle adequado da corrente de base. Os GTOs estão melhorando este aspecto, mas as exigências de disparo são mais limitantes, além do fato de serem menos encontrados comercialmente. O limite atual, com o emprego dos MOSFETs existentes no mercado em fontes chaveadas para computadores, para periféricos e para engenharia biomédica, é a frequência de 250 kHz [56]. O IGBT, apesar de ainda ser de difícil aquisição, possui características atraentes e, por isso, é considerado muito promissor [1].

Nas operações em PWM convencional, entretanto, as comutações são efetuadas de forma dissipativa. Ora, nos conversores ressonantes as perdas de comutação são eliminadas ou reduzidas, permitindo operação com frequências muito elevadas sem redução do rendimento [6]. O estudo de topologias e de aplicações de conversores que empregam ressonância se constitui atualmente em uma área de grande interesse para as pesquisas em Eletrônica de Potência [6], [17], [19].

Em várias aplicações, os conversores ressonantes já estão consolidados: aquecimento indutivo, conversores CC/CC, fontes de alimentação para computadores e similares, e inversores. Outras aplicações deverão de se consolidar em pouco tempo, particularmente no acionamento de motores de corrente alternada. As perspectivas são de que, talvez num futuro não muito distante, todas as funções executadas no tratamento eletrônico de energia elétrica serão realizados por conversores com comutação não dissipativa, empregando o princípio da ressonância [7]. Os conversores quase-ressonantes utilizam capacitores e indutores e podem operar em frequência elevada, dependendo da escolha adequada dos interruptores utilizados. Apesar de utilizarem dispositivos com disparo e bloqueio controlados, a comutação de bloqueio se dá de modo espontâneo, por ação do circuito oscilante.

O estudo analítico das diferentes topologias dos conversores estáticos acima mencionados é difícil e só pode ser levado a efeito graças a hipóteses simplificadoras. Quando o sistema envolve o conjunto inversores/cargas complexas, essas dificuldades aumentam. A simulação numérica passa a ser, então, um meio privilegiado de estudo desses conjuntos.

Os modelos introduzidos para representar sistemas compreendendo conversores estáticos dependem sobretudo do objetivo dos estudos desejados. Esses objetivos podem ser divididos em duas categorias principais:

- estudo do conversor propriamente dito;
- estudo do comportamento do conjunto fonte-conversor-carga-comando.

No caso do estudo do conversor propriamente dito não se pode eliminar nenhuma combinação dos elementos semicondutores "bloqueados" ou "condutores", lançando-se mão de métodos topológicos onde o conjunto fonte-conversor-carga é considerado como uma rede de malhas. Os semicondutores podem então ser considerados como impedâncias, tendo valores numéricos diferentes, ou como interruptores abertos ou fechados. No primeiro caso, chega-se às redes a topologia fixa que permitem a escritura de programas globais destinados à simulação de qualquer conversor [8], [9]. Nesta simulação, dita global, o funcionamento do conversor é definido no curso da simulação, possibilitando a análise de sistemas cujo comportamento não é conhecido a priori. Em suas versões mais avançadas, são incluídos modelos mais detalhados para os semicondutores, simplificando e possibilitando estudos de confiabilidade através da simulação digital. Vários programas para estudo de conversores foram desenvolvidos como, por exemplo, o ATOSEC, o SACS0 e o SCRIPT [10]. Entretanto, é de se esperar que surjam novos programas.

Este trabalho procura dar uma contribuição ao estudo de conversores CC/CC e CC/CA, enfocando os conversores PWM e quase-ressonante, do ponto de vista análise, simulação numé-

rica e implementação prática.

O primeiro capítulo mostra que algumas estruturas que utilizam comutação forçada possuem, na realidade, comutações de disparo e de bloqueio não dissipativas.

O segundo capítulo apresenta um novo programa de simulação numérica global, o SAECE, que utiliza a teoria de redes resistivas e uma técnica de programação estruturada. O programa é capaz de simular conversores a diodos, a tiristores, a BJTs, e a IGBTs.

No terceiro capítulo, é feito um estudo comparativo de diferentes estruturas de inversores a comutação forçada, em busca de uma topologia que apresente as menores perdas de comutação.

No quarto capítulo, é mostrado, através do programa de simulação, o efeito de elementos parasitas em um conversor CC/CC PWM operando em frequências elevadas. É feita também a análise de um conversor quase-ressonante com comutação a tensão nula, levando em conta parâmetros não considerados anteriormente. São apresentados resultados experimentais da implementação desse conversor utilizando o IGBT e mostrada a viabilidade de realização de um tiristor dual a IGBT.

1. ESTRUTURAS DE CONVERSORES CC/CC E CC/CA: CONSIDERAÇÕES

1.1 - INTRODUÇÃO

Em termos gerais, a tarefa da eletrônica de potência é a de controlar o fluxo de potência entre uma fonte e uma carga utilizando dispositivos semicondutores de potência. Este controle de fluxo é realizado através de um conversor de potência que pode ser alimentado a partir de uma fonte de tensão alternada ou contínua fornecendo na saída uma tensão (ou corrente) alternada ou contínua.

A primeira topologia desenvolvida foi a dos conversores CA/CC, destinados a alimentar cargas com tensões contínuas, a partir da rede comercial alternada. Trata-se de uma topologia simples, operando normalmente na frequência da rede, e empregando tiristores lentos e de baixo custo, com a mais elementar das estratégias de controle, ou seja, o controle de fase. Este tipo de estrutura caracteriza-se pela comutação natural dos tiristores, ou seja, uma comutação provocada pelas tensões alternadas da fonte de alimentação. Como uma extensão do princípio do controle de fase, apareceram os conversores CA/CA (os reguladores CA e os cicloconversores), também ini-

cialmente caracterizados pela comutação natural e pelo controle de fase. Atualmente, nesses conversores, devido aos novos dispositivos existentes no mercado, o controle de fase tem sido substituído pela modulação de largura de pulsos (PWM). Estes casos não serão abordados neste trabalho.

Para se obter uma conversão do tipo CC/CC e do tipo CC/CA, foram desenvolvidos, inicialmente, o chaveador ("chopper") e o inversor autônomo a tiristor, efetuando-se a comutação dos tiristores através de um circuito de comutação forçada. A partir do aparecimento do transistor de potência, que tem a capacidade de ser bloqueado mediante comando adequado da base, o emprego de tiristores nos conversores CC/CC e CC/CA começou a declinar frente aos interruptores com bloqueio comandado. Isto levou alguns especialistas a considerarem a comutação forçada como obsoleta [1]. Entretanto, alguns aspectos nos conversores a comutação forçada ainda são dignos de atenção.

Quando a fonte de alimentação é uma fonte CC e a carga indutiva, o circuito conversor mais simples é o apresentado na figura 1.1.a [14]. Ele será utilizado para a introdução de alguns conceitos, sendo denominado de conversor PWM. S deve ser um interruptor auto-comandado, ou seja, controlado no disparo e no bloqueio (transistores de potência, GTO, IGBT, MOSFET). O fechamento e a abertura do interruptor S permitem a aplicação, sobre a carga, da tensão E de alimentação, durante um determinado tempo. Em operação normal, deseja-se que a corrente de saída possua um mínimo de ondulação; por isso, uma indutância é introduzida em série com a carga, se

esta não for suficientemente indutiva. Desse modo, a corrente não se anula no interruptor, a não ser através de uma comutação comandada. A presença do diodo D_0 permite efetuar uma comutação na corrente da chave S sem que apareça uma tensão elevada nos terminais da mesma. A corrente continua a circular na carga, mesmo quando a fonte é desconectada pela bloqueio do interruptor.

É possível fazer com que um interruptor com bloqueio espontâneo em um circuito conversor obtenha a característica de controle no disparo e no bloqueio, desde que seu comportamento seja modificado com o auxílio de um circuito auxiliar de comutação. Esse novo interruptor será aqui chamado de "interruptor modificado". O interruptor de comutação forçada, o interruptor auto-comutado e o interruptor ressonante são alguns tipos de interruptores modificados. A figura 1.1.b mostra o conversor incluindo a representação de um interruptor modificado.

Uma discussão idêntica pode ser feita com relação ao conversor CC/CA (figura 1.1.c). A operação do circuito é obtido pelo controle de disparo e bloqueio de um par de interruptores. Nos conversores CC/CA também podem ser utilizados interruptores auto-comandados ou interruptores modificados.

Como já mencionado anteriormente, a miniaturização de equipamentos é uma preocupação constante dos especialistas em eletrônica de potência [6], [17], [39]. O tamanho, o peso e o volume dos conversores podem ser reduzidos com o aumento da frequência de operação. Contudo, na operação em PWM dos

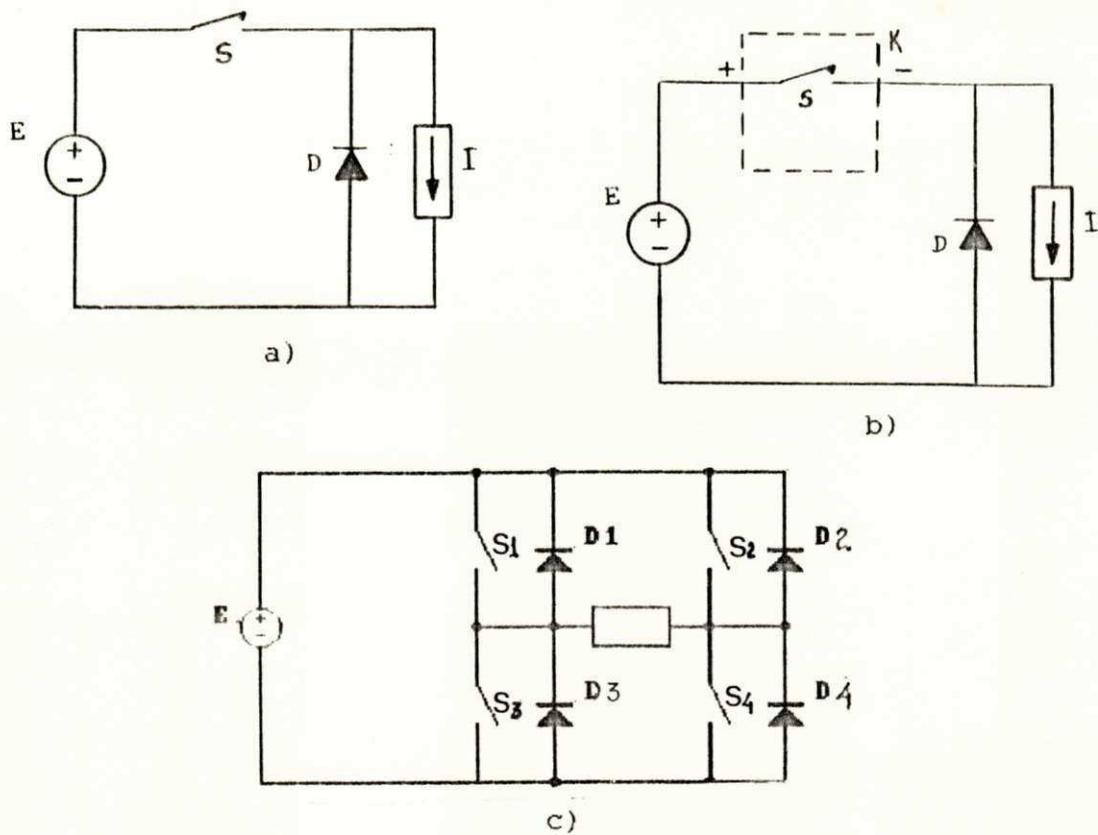


FIG. 1.1 - Representação de circuitos conversores: a) circuito conversor CC/CC básico; b) circuito conversor modificado; e c) conversor CC/CA básico

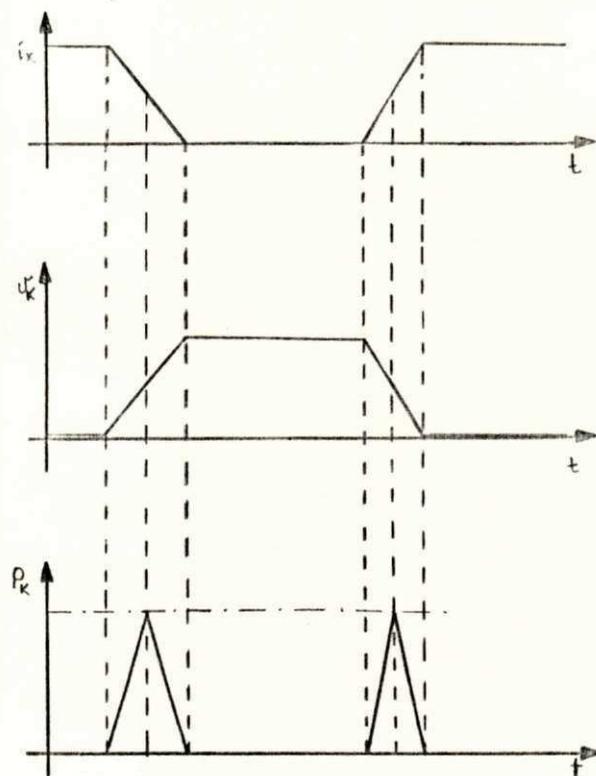


FIG. 1.2 - Forma de onda de chaveamento real

conversores perdas e estresses de chaveamento nos componentes semicondutores aumentam com o aumento da frequência [6], [17].

O gráfico da figura 1.2 indica as formas de onda de chaveamento para a tensão e para a corrente em um conversor PWM. As perdas de chaveamento são dadas pela expressão 1.1 [6].

$$P = K.I.E.f_g.(t_f + t_r) \quad (1.1)$$

Essas perdas podem ser diminuídas ou eliminadas através da redução a zero da tensão ou da corrente na chave no instante de comutação, dando origem ao que se chama de chaveamento não dissipativo. Este tipo de chaveamento baseia-se na conexão ao conversor PWM de um indutor e de um capacitor formando um circuito ressonante.

No instante em que a chave S é fechada, um indutor em série pode limitar o valor da derivada di/dt , não existindo corrente significativa nesta chave até que a tensão atinja zero, podendo-se desprezar as perdas. Todavia, a energia armazenada na indutância ($0,5*LI^2$) não será aproveitada quando a chave é aberta, podendo também causar picos elevados de tensão. Para que o bloqueio seja espontâneo, é necessário forçar a corrente a decrescer a zero pela adição de um capacitor C ressonante com a indutância L (figura 1.3.a). Para este caso, obtém-se um conversor onde a chave S possui fechamento (ou condução) controlado e bloqueio espontâneo [17].

Aplicando a regra da dualidade, deduz-se que existe outra chave ressonante que é dual da apresentada anteriormente (condução espontânea e bloqueio controlado). O capaci-

tor C , conectado em paralelo com a chave SD (figura 1.3.b) possui, tensão zero durante o intervalo de tempo em que a chave SD está fechada. No instante em que a chave SD é aberta (bloqueada), o capacitor pode limitar o valor da derivada dv/dt , não existindo tensão significativa até que a corrente atinja zero, podendo-se desprezar as perdas. Todavia, a energia armazenada no capacitor ($0,5*CV^2$) não será aproveitada quando a chave é fechada, podendo também causar picos elevados de corrente. Para a condução ser espontânea, é necessário forçar a tensão a decrescer a zero pela adição de um indutor, L , ressonante com o capacitor [17].

Este capítulo procura mostrar a similaridade entre alguns interruptores a comutação forçada e interruptores ressonantes, não dissipativos.

1.2 - ESTRUTURAS BÁSICAS UTILIZADAS NA COMUTAÇÃO FORÇADA EM CHAVEADORES

O princípio da comutação forçada é apresentado na figura 1.4. Uma fonte de comutação é conectada ao circuito chaveador básico. Suponha-se que a fonte de alimentação está fornecendo a corrente de carga através do tiristor T_1 . Quando a chave S é fechada, supondo-se que a fonte de comutação apresenta a polaridade indicada na figura 1.4, a corrente de carga é desviada do tiristor T_1 para a fonte de comutação, que aplica, após a anulação da corrente em T_1 , uma tensão reversa sobre o tiristor. Se a chave S permanecer fechada durante um

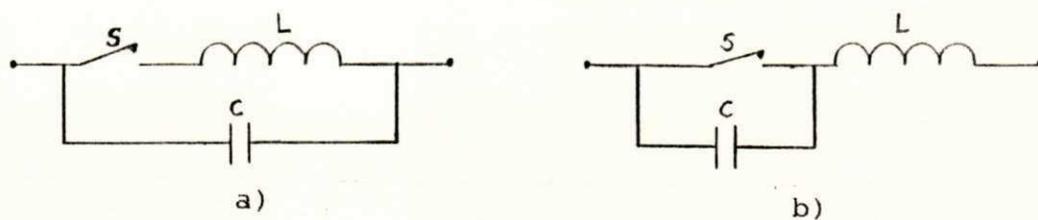


FIG. 1.3 - Tipos de chaves ressonantes: a) controlada no disparo; b) controlada no bloqueio

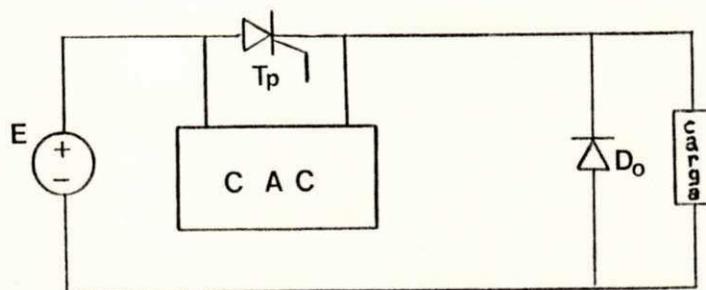


FIG. 1.4 - Circuito conversor básico com circuito auxiliar à comutação.

intervalo de tempo suficiente, o tiristor recupera sua capacidade de bloqueio no sentido direto. Quando a fonte de comutação não é mais efetiva no circuito, a corrente de carga é forçada a circular pelo diodo D_0 e a chave S é aberta.

O tiristor T_1 , em conjunto com o circuito auxiliar de comutação, forma um "interruptor de comutação forçada". Embora o circuito auxiliar de comutação da figura 1.4 tenha sido composto por uma chave e uma fonte de tensão auxiliar, na prática o interruptor modificado se compõe de capacitores e indutores (fontes de impulsão tipo tensão e tipo corrente). Essas fontes de impulsão podem ser inseridas em outras localizações, em relação à configuração básica do chaveador, conforme figura 1.5.

Pode-se distinguir três tipos de comutação na figura 1.5: do lado carga (B e C); do lado da fonte (D e E); e mista (A) [16].

A fonte de comutação do tipo A é a mais empregada e a que oferece o maior número de alternativas [12]. Os circuitos básicos para comutação forçada na posição A são indicados na figura 1.6, denominados CCC1 a CCC9. Diferentes configurações de chaveadores podem ser obtidas com o uso destes circuitos básicos de comutação [12]. Note-se que o circuito auxiliar é conectado ao chaveador básico pelo disparo de um interruptor auxiliar (tiristor T_2 , no caso).

As estruturas CCC4 e CCC8 são similares às estruturas de chaves não-dissipativas da figura 1.3. A figura 1.7 mostra o chaveador obtido com o uso do circuito básico CCC4.

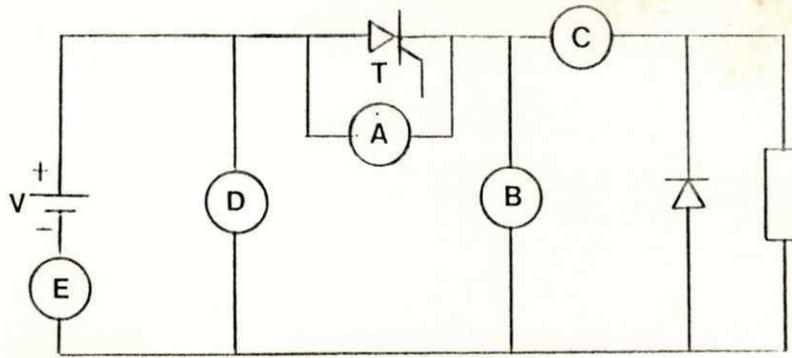


FIG. 1.5 - Formas básicas de inserção da fonte de impulsão

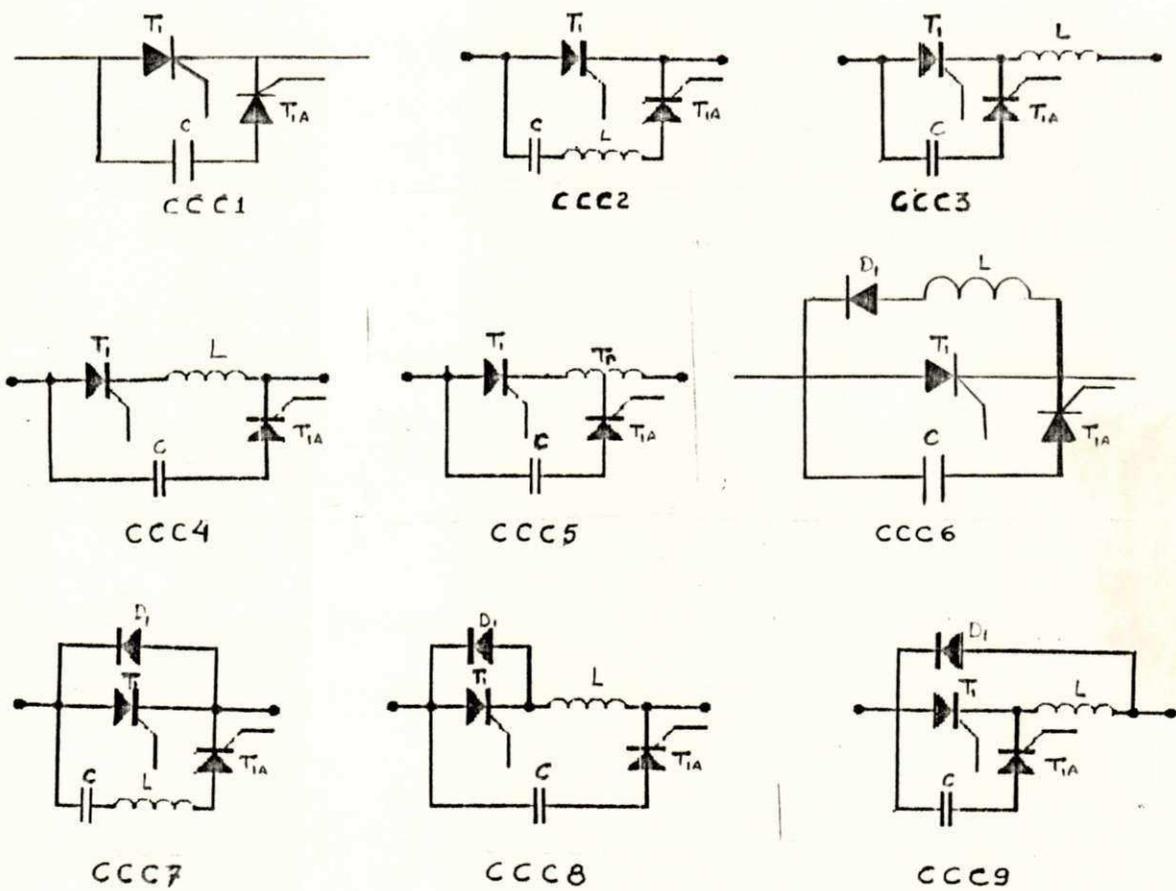


FIG. 1.6 - Estruturas básicas de comutação para conversores CC/CC

1.3 - ESTRUTURAS BÁSICAS UTILIZADAS NA COMUTAÇÃO FORÇADA EM INVERSORES

Considerando o circuito inversor básico, a figura 1.8 indica as possibilidades de localização de circuitos auxiliares de comutação numa ponte inversora [11], [15], [16].

A comutação tipo A se caracteriza pela aplicação da fonte de comutação em paralelo com o tiristor a ser comutado. Isto implica na utilização de um tiristor auxiliar para comutação, ou seja, uma comutação de tiristor obtida pelo disparo do tiristor auxiliar que permite a aplicação da tensão reversa sobre o mesmo através do diodo correspondente.

Como no caso dos chaveadores, um inversor pode ser considerado como uma ponte inversora básica, à qual são conectadas fontes de comutação sintetizadas por circuitos básicos de comutação. Os circuitos básicos de comutação auxiliar e individual, em paralelo com o tiristor a ser comutado, são indicados na figura 1.9, denominados de CC11 a CCI4 [11], [15], [16].

1.4 - ESTRUTURAS BÁSICAS UTILIZADAS NOS CONVERSORES AUTO-COMUTADOS

A partir do circuito da figura 1.7, a eliminação da chave auxiliar permite a obtenção de conversores auto-comutados, ou seja, o disparo do tiristor principal determina em que intervalo de tempo fixo, mas dependente dos valores de L

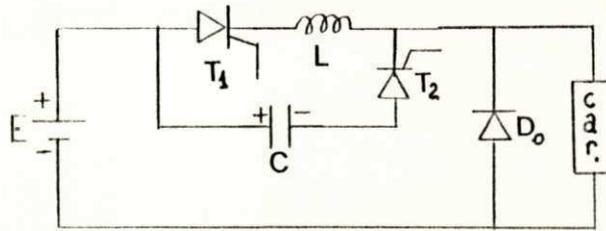


FIG. 1.7 - Circuito conversor com estrutura de comutação do tipo CCC4

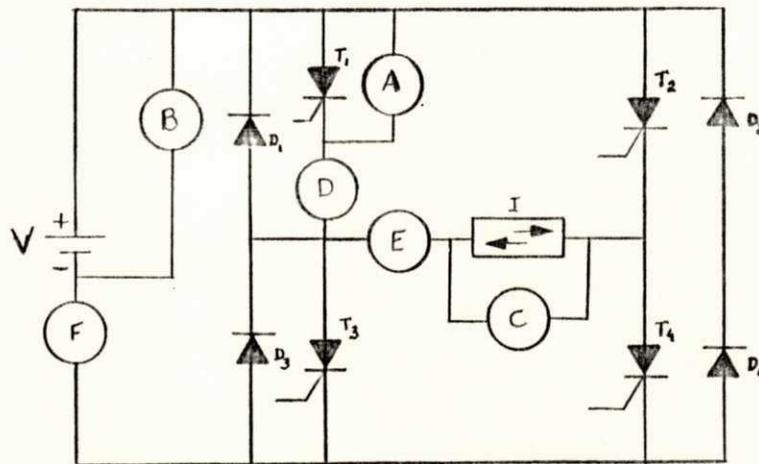


FIG. 1.8 - Possibilidades de localização de circuitos auxiliares à comutação em uma ponte inversora

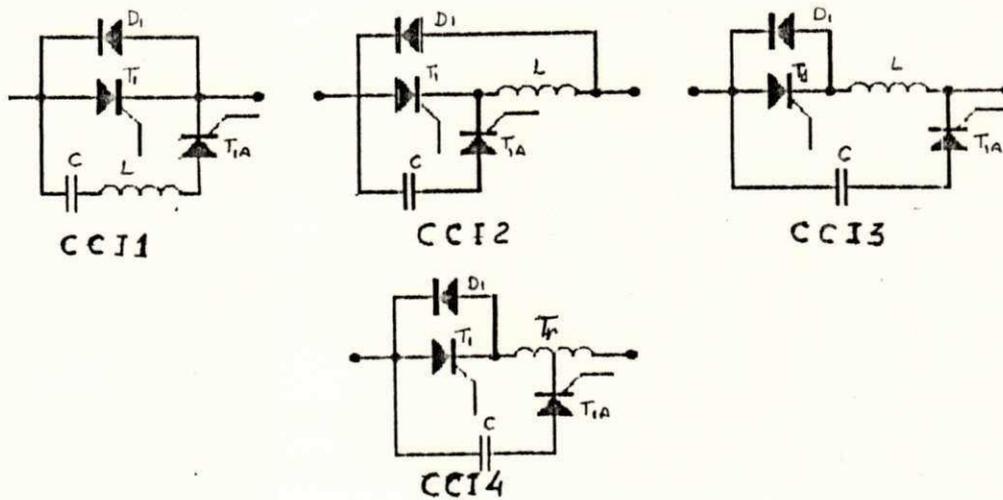


FIG. 1.9 - Estruturas básicas de comutação para conversores CC/CA

e C, ocorrerá o bloqueio do tiristor principal. Note-se que o circuito da figura 1.10 é não dissipativo no disparo e no bloqueio.

O circuito inversor da figura 1.11 utiliza o circuito básico CCI3. Por apresentar as mesmas características de funcionamento do inversor de McMurray, ele tem sido considerado na literatura como uma modificação do mesmo [21]. Entretanto, o conversor obtido a partir do circuito CCI3 é não-dissipativo nos instantes de disparo e de bloqueio. Apesar de esse tipo de inversor já ter sido empregado na literatura [11], [21], somente ultimamente [20] foram ressaltadas suas características de chaveamento não dissipativo.

1.5 - ESTRUTURAS BÁSICAS UTILIZADAS NOS CONVERSORES QUASE-RESONANTES

A partir do conceito de chave ressonante (circuitos da figura 1.3), aplicado aos conversores CC/CC PWM, foram criadas [19] duas famílias de conversores quase-ressonantes: os conversores quase ressonantes a tensão nula ou QRC-ZVS ("quasi-resonant converters — zero voltage switching") quando o chaveamento é realizado com tensão zero — os conversores quase-ressonantes a corrente nula ou QRC-ZCS ("quasi-resonant converters — zero current switching") quando é realizado com corrente zero. As chaves ressonantes podem ser de meia onda ou de onda completa e são apresentadas na figura 1.12 com implementação à transistores. Como já mencio-

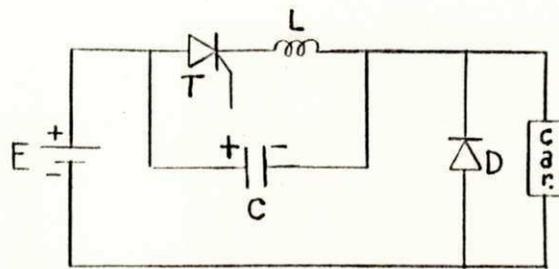


FIG. 1.10 - Circuito conversor CC/CC não-dissipativo

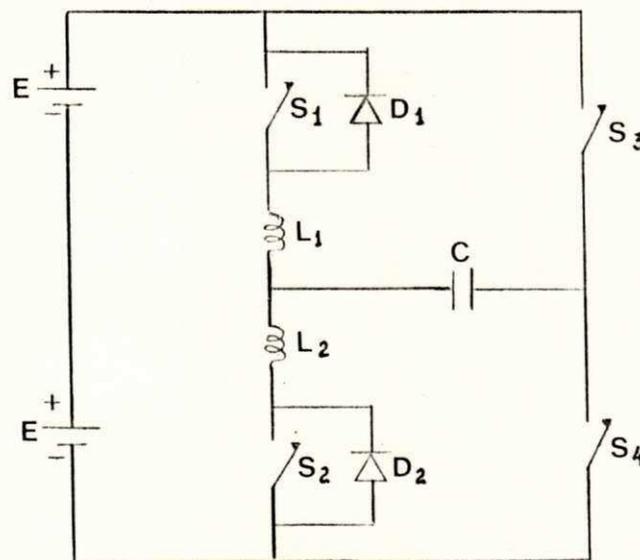


FIG. 1.11 - Circuito conversor CC/CA não-dissipativo

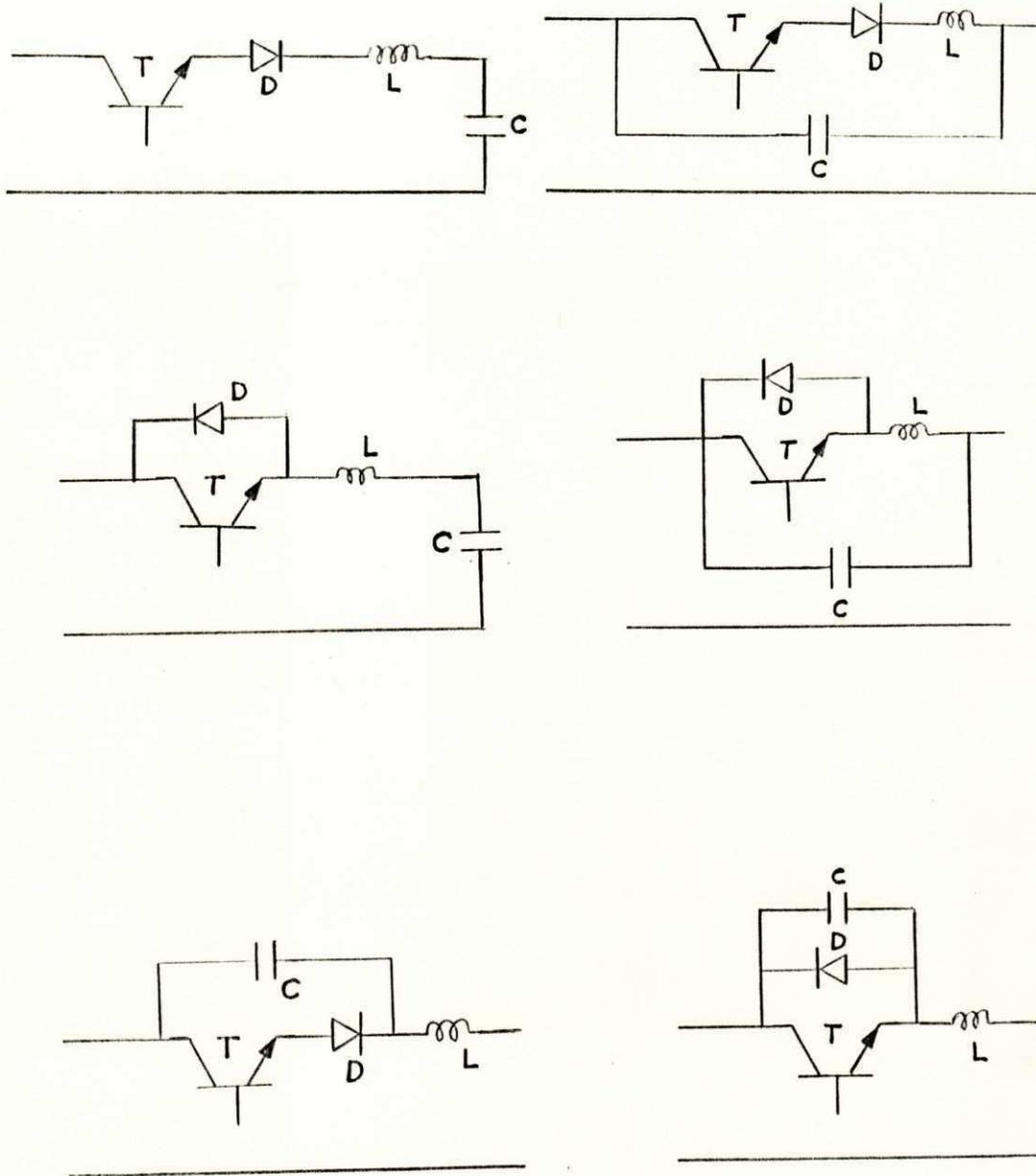


FIG. 1.12 - Interruptores ressonantes: a, b, f) de meia onda; c, d, e) de onda completa

nado anteriormente, estas chaves permitem um chaveamento não dissipativo.

1.6 - CONCLUSÃO

O estudo das estruturas básicas para a comutação forçada em chaveadores e inversores mostra que existe alguma similaridade entre algumas destas estruturas e aquelas não dissipativas, tais como as dos conversores quase-ressonantes. Com isso, pode-se afirmar que, do ponto de vista das perdas de chaveamento, existem algumas estruturas para a comutação forçada mais adequadas do que outras. Outros fatores contribuem para elevar as perdas na comutação dos conversores a comutação forçada e serão considerados mais adiante, usando-se, como base de análise, pontes inversoras.

Essas topologias não-dissipativas podem ser utilizadas em alta frequência, desde que se usem dispositivos mais rápidos que os tiristores, como, por exemplo, o MOSFET, o BJT e o IGBT. As estruturas mais modernas utilizam dispositivos mais modernos. O estudo dessas topologias pode ser realizado através de programa de simulação, como apresentado no próximo Capítulo.

2. PROGRAMA DE SIMULAÇÃO AUTOMÁTICA E ESTRUTURADA DE CON- VERSORES ESTÁTICOS

2.1 - INTRODUÇÃO

Tem sido dada muita ênfase ao uso do computador na análise de redes elétricas a semicondutores com o objetivo de se obter programas precisos, rápidos e pouco complexos.

Entre as razões da conveniência de utilização do computador no cálculo de circuitos a semicondutores, pode-se citar a obtenção de resultados do modo de funcionamento do circuito em um espaço de tempo curto, com a possibilidade de mudança dos valores de seus componentes, ou mesmo da topologia, pela simples mudança de dados.

Como nos primeiros trabalhos [24], [30], a simulação digital pode ser aplicada aos circuitos a semicondutores cujos diferentes modos de operação (determinados pela condução ou não dos interruptores) são conhecidos de maneira precisa. A simulação é obtida através da solução de equações diferenciais. Este método é conhecido como "método de simulação sequencial" [10]. Neste caso, o programa resolve as equações fornecidas para cada modo, passando de um modo a

outro através da definição dos valores finais e iniciais de cada intervalo de operação. Pode ser empregada uma técnica de sub-rotina que assegura um subprograma em separado para cada um dos conjuntos de equações diferenciais associados com as diferentes topologias do circuito. Além de exigir o conhecimento a priori do comportamento do circuito simulado, o método se torna de difícil manipulação com a complexidade do circuito [32]. Entretanto, quando o comportamento do circuito não é conhecido a priori, o problema de análise do circuito conversor a semicondutores (tiristores, diodo, BJT, MOSFET de potência, IGBT, etc.) só pode ser resolvido por uma simulação que desça a nível do modelo do semicondutor e defina automaticamente a mudança do modo de operação. Este método é conhecido como "método de simulação global".

No método de simulação global, os programas incluem um modelo para cada tipo de semicondutor utilizado. Existem dois métodos básicos de simulação simplificada. No primeiro, o interruptor é considerado como uma chave ideal operada por um modo lógico [31]. Nesse caso, há uma exigência de mudança na topologia do circuito original a cada modo de operação e as condições iniciais do circuito devem ser estabelecidas em cada instante de mudanças dos modos de operação. O possível número de configurações aumenta bastante com a complexidade do circuito e há uma necessidade de formulação automática das equações das malhas nos instantes de mudança de um modo de operação para outro. No segundo método, o semicondutor é representado por uma resistência de valor finito, tanto na condução quanto no bloqueio, o que faz com que a topologia do circuito seja sempre a mesma durante todo o período de simu-

lação, embora os modos de operação mudem. Então, o mesmo conjunto de equações é sempre válido, não havendo nenhum problema de estabelecimento de condições iniciais a cada instante de mudança dos modos de operação. Nesse caso, quanto mais as características de chaveamento do modelo se aproximarem das características reais do dispositivo, tanto mais próximos serão os resultados simulados dos resultados experimentais.

A representação mais simples de um semicondutor operando como interruptor é a de uma pequena resistência, quando o dispositivo está em condução, e de uma grande resistência, quando o dispositivo está em estado de bloqueio, sendo a mudança de um estado para outro definida por um módulo lógico. Entretanto, embora um dispositivo em condução possa ser simulado por uma pequena resistência, não se pode representá-lo em bloqueio por uma resistência excessivamente elevada, igual à resistência real de bloqueio, devido às limitações impostas pelas exigências de tempo de integração [23], [31] e devido a problemas de estabilidade numérica [32]. Existem então três soluções possíveis: a redução do passo de cálculo; a utilização de um valor de resistência reversa adequada; ou a melhoria do modelo do semicondutor durante o bloqueio. A redução do passo de cálculo exige um compromisso para que o tempo de cálculo não se torne proibitivo, sendo utilizado um programa com passo variável [22], [26]. Uma modificação possível do modelo do semicondutor para a solução do problema é a representação do dispositivo em condução por uma pequena resistência em série com uma queda de tensão e em estado de bloqueio, pela resistência reversa em série com uma

pequena indutância reversa fictícia [23]. Entretanto, de um modo geral, a escolha adequada do valor da resistência reversa fornece resultados com uma precisão aceitável. Outros modelos dos dispositivos podem incluir o processo de recuperação da capacidade de bloqueio do dispositivo e podem ser complexos [33] ou simples [22].

O módulo lógico define o dispositivo utilizado (SCR, GTO, BJT, MOSFET de potência, IGBT, etc.). Esses modelos são normalmente do tipo lógico [34], [35].

No método de simulação global, as equações podem ser desenvolvidas manualmente e incluídas no programa [37] ou serem escritas automaticamente, normalmente utilizando a teoria dos grafos [26], [31], [36]. É ainda possível simplificar um grafo eliminando nós que representem correntes e tensões extras como, por exemplo, tratando indutâncias em série com resistências ou capacitâncias em paralelo com condutâncias como elementos simples [36].

Devido à utilização do conceito de redes resistivas, neste trabalho adotou-se o modelo resistivo para os semicondutores. O indutor e o capacitor são representados por uma fonte de corrente variável em paralelo com um resistor e por uma fonte de tensão variável em série com um resistor, respectivamente.

O programa é escrito em linguagem FORTRAN para ser utilizado em microcomputadores compatíveis com IBM-PC e utiliza a metodologia de programação em blocos, viabilizada pelo método S.O.S.I.E. ("Simulation Organisée des Systemes Interconnectés Eletriques") [28] de programação, que permite

estruturar um programa implementado com uma linguagem não estruturada. Esta estruturação traz como consequência a possibilidade de retirada ou criação de blocos que definem componentes do circuito, sem a necessária alteração de outros blocos. Por exemplo, se a simulação feita é de um circuito que contém somente tiristores, os blocos referentes a outros tipos de semicondutores podem ser retirados do programa sem que exista alteração nos outros blocos, permanecendo possível a realização da simulação. Neste trabalho, não há uma preocupação especial com o fator tempo e, por isso, não foi realizado estudo mais detalhado a fim de minimizar os tempos de execução da simulação.

O programa utiliza o conceito de elementos de sistemas lineares dentro dos estados de condução e de bloqueio de um semicondutor, com a aplicação de análise de redes resistivas [27]. Estas redes são formadas por um conjunto de arcos orientados ligando nós, com arcos compostos de elementos resistivos mais fontes de tensão e/ou corrente.

Para a realização da simulação, não é necessário ter o conhecimento a priori do funcionamento de sequência dos estados de condução dos diversos semicondutores. Ele permite o estudo de circuitos a diodos, tiristores, transistores e IGBTs. Entretanto, não foi previsto o caso de acoplamento magnético entre as indutâncias. Sua execução depende apenas do fornecimento dos dados relativos à estrutura do grafo, dos valores dos parâmetros do circuito e dos instantes que representam as ordens de disparo para condução ou para bloqueio dos semicondutores.

A utilização do conceito de redes resistivas na simulação numérica permite a resolução de um sistema de equações algébricas lineares em vez da resolução de um sistema de equações diferenciais lineares, como em outros programas. As equações do circuito são obtidas automaticamente. O comportamento da tensão ou corrente em qualquer arco do grafo, inclusive no regime transitório, é obtido com saída gráfica, sendo a escolha do arco realizada pelo usuário do programa.

2.2. CONSIDERAÇÕES INICIAIS

2.2.1 - Propriedades básicas da análise de nós

Considerando uma rede qualquer contendo n_t nós e b braços, têm-se, ao todo, b tensões de braço e b correntes de braço a serem determinados. Sem perda de generalidade, pode-se supor que a rede é ligada, isto é, que ela tenha apenas uma parte separada. (Se a rede for feita de duas partes separadas, podem-se ligar essas duas partes unindo-as em um nó comum).

Primeiro, tome-se arbitrariamente um nó como referência. Esse nó de referência normalmente é chamado terra. A ele dá-se o símbolo n_t , e aos demais, os símbolos $1, 2, 3, \dots, n = n_t - 1$.

2.2.1.1 - Implicações da lei de Kirchhoff para correntes (LKC)

Aplicando-se a LKC ao nó K da figura 2.1, obtém-se uma equação algébrica linear cujas incógnitas são as correntes de braço. Assim,

$$j_4 + j_6 - j_7 = 0 \quad (2.1)$$

Deste modo, tem-se um sistema de n equações algébricas lineares com b incógnitas, j_1, j_2, \dots, j_b , obtendo-se, portanto, a primeira propriedade básica da análise de nós, enunciada como:

As n equações algébricas lineares, obtidas pela aplicação da LKC a todos os nós, exceto o terra, constituem um conjunto de equações linearmente independentes.

Considerando novamente o sistema de n equações algébricas lineares, obtidas pela aplicação da LKC a todos os nós da rede, exceto o terra, pode-se afirmar que o sistema tem a seguinte forma matricial:

$$A_j = 0 \quad (2.2)$$

onde j representa o vetor corrente de braço, cuja dimensão é b, isto é,

$$j = \begin{pmatrix} j_1 \\ j_2 \\ \cdot \\ \cdot \\ j_b \end{pmatrix}$$

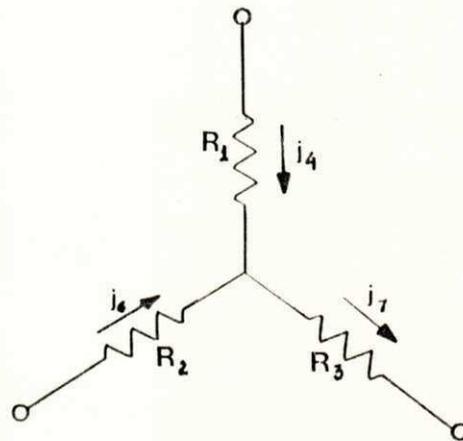


FIG. 2.1 - Um nó típico para ilustrar a LKC

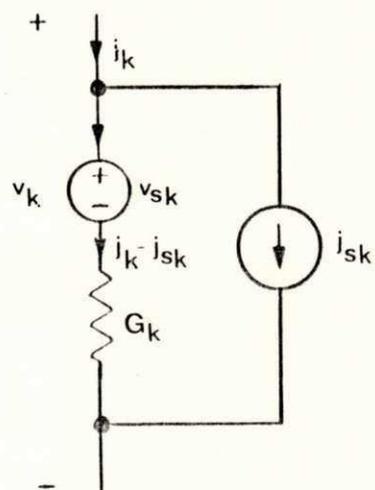


FIG. 2.2 - Braço de ordem k

e onde $A = (a_{ik})$ é uma matriz $n \times b$, definida por:

$$a_{ik} = \begin{cases} 1, & \text{se o braço } k \text{ sai do nó } i; \\ -1, & \text{se o braço } k \text{ entra no nó } i; \\ 0, & \text{se o braço } k \text{ não é incidente no nó } i. \end{cases}$$

A_j é, portanto, um vetor de dimensão n . Esta afirmativa é óbvia, pois, quando se escreve que a componente de ordem i do vetor A_j é igual a zero, simplesmente se está afirmando que a soma de todas as correntes de braço saindo ou entrando no nó i é zero. A matriz A é chamada de matriz de incidência reduzida.

2.2.1.2 - Implicações da lei de Kirchhoff para tensões (LKT)

Chamando-se de e_1, e_2, \dots, e_n as tensões de nó dos nós $1, 2, \dots, n$, medidas em relação ao nó terra, usar-se-ão essas tensões de nó em relação à terra como variáveis na análise de nó. A LKT garante que as tensões de nó sejam definidas sem ambiguidade; quando se calcula a tensão de qualquer nó em relação à terra através de uma soma algébrica de tensões ao longo de um caminho, desde o nó terra até o nó em questão, a LKT garante que a soma vai ser independente do caminho escolhido. De fato, supondo-se que o primeiro caminho desde o nó terra até o nó k resultasse em uma tensão de nó, e_k , e que um segundo caminho resultasse em uma tensão $e_k' \neq e_k$. Esta situação contradiz a LKT, pois, quando se considerar um percurso fechado formado pelo primeiro caminho, seguido do segundo caminho, a LKT exige que a soma das tensões de braço

seja nula; portanto $e_k' = e_k$.

Um meio efetivo de expressar as restrições impostas pela LKT nas tensões de braço consiste em expressar as b tensões de braço em termos das n tensões de nó. E como para redes não triviais $b > n$, as tensões de braço não podem ser escolhidas arbitrariamente e têm somente n graus de liberdade. De fato, observa-se que as tensões de nó e_1, e_2, \dots, e_n são linearmente independentes no que diz respeito à LKT; isto é imediato, pois as tensões de nó para a terra não formam percursos fechados.

Seja e o vetor cujas componentes são e_1, e_2, \dots, e_n . É possível demonstrar, [27], que as tensões de braço podem ser obtidas das tensões de nó pela equação

$$v = A^T \cdot e \quad (2.3)$$

onde A^T é a matriz $b \times n$, que é a transposta da matriz incidência reduzida, A .

2.2.2 - Análise de nós de redes lineares invariantes

Em redes lineares invariantes, todos os elementos, exceto as fontes, são lineares e invariantes. O problema geral da análise de nós é combinar as equações de braço de elementos lineares invariantes com as duas equações básicas

$$A_j = 0 \quad (\text{LKC}) \quad (2.4)$$

e

$$v = A^T e \quad (\text{LKT}) \quad (2.5)$$

As equações resultantes form um sistema de equações diferenciais lineares com n variáveis de rede, e_1, e_2, \dots, e_n . Como a modelização do circuito a ser apresenta possui elementos resistivos e fontes, a finalidade desta seção é estudar a formulação das equações do circuito e desenvolver algumas portantes propriedades das equações resultantes, considerando o caso em que somente resistores e fontes são permitidos na rede. Neste caso, as equações resultantes são algébricas lineares.

2.2.2.1 - Análise de redes resistivas

Considerando uma rede resistiva linear invariante, com b braços, n_t nós e uma parte separada. Um braço típico é visto na figura 2.2. Observe-se que ela inclui fontes independentes.

As equações de braço são da forma

$$v_k = R_k j_k + v_{sk} - R_k j_{sk} \quad k = 1, 2, \dots, b \quad (2.6)$$

ou, de modo equivalente,

$$j_k = G_k v_k + j_{sk} - G_k v_{sk} \quad (2.7)$$

onde

$$G_k = 1/R_k \quad (2.8)$$

Em notação matricial, tem-se, da equação (2.7),

$$j = Gv + j_s - Gv_s \quad (2.9)$$

onde G é chamada de matriz condutância de braço. Ela é uma matriz diagonal de ordem b , isto é,

$$G = \begin{vmatrix} G_1 & 0 & \dots & \dots & 0 \\ 0 & G_2 & & & \\ \vdots & & \ddots & & \vdots \\ \vdots & & & \ddots & \vdots \\ 0 & \dots & \dots & \dots & G_b \end{vmatrix}$$

Os vetores j_s e v_s são vetores fontes de dimensão b , isto é,

$$j_s = \begin{vmatrix} j_{s1} \\ j_{s2} \\ \vdots \\ j_{sb} \end{vmatrix} \quad v_s = \begin{vmatrix} v_{s1} \\ v_{s2} \\ \vdots \\ v_{sb} \end{vmatrix}$$

É necessário apenas combinar as equações (2.4), (2.5) e (2.9) para eliminar as variáveis de braço e obter uma equação vetorial de rede, e . Multiplicando-se a equação (2.9) pela matriz A , substituindo v por $A^T e$ e usando a equação (2.4), obtém-se:

$$AGA^T e + A j_s - AG v_s = 0 \quad (2.10)$$

ou

$$AGA^T e = AG v_s - A j_s \quad (2.11)$$

Na equação (2.11), AGA^T é uma matriz quadrada $n \times n$, enquanto que $AG v_s$ e $-A j_s$ são vetores de n dimensões. Introdu-

zindo-se as seguintes notações:

$$Y_n = AGA^T \quad (2.12)$$

$$i_s = AGV_s - Aj_s \quad (2.13)$$

então a equação (2.11) se torna

$$Y_n e = i_s \quad (2.14)$$

O conjunto de equações (2.14) é normalmente chamado de equações de nó; Y_n é chamado de matriz admitância de nó, e i_s é o vetor fonte de corrente de nó.

As equações de nó (2.14) são muito importantes e merecem um exame cuidadoso. Primeiro, observa-se que, como o grafo especifica a matriz incidência reduzida A , e como as condutâncias de braço especificam a matriz admitância de braço G , a matriz admitância de nó Y_n é uma matriz conhecida.

Analogamente, os vetores v_s e j_s , que especificam as fontes nos braços, são fornecidos. Portanto, o vetor fonte de corrente de nó i_s é também conhecido por (2.13). Assim, (2.14) relaciona o vetor e , de dimensão n , com a conhecida matriz $n \times n$, Y_n , e o conhecido vetor i_s , de dimensão n . A equação vetorial (2.14) consiste de um sistema de equações algébricas lineares com as n incógnitas que são tensões de nós, e_1, e_2, \dots, e_n . Uma vez obtido e , é fácil obter as b tensões de braço, v , e obter as b correntes de braço, j . De fato, (2.5) dá $v = Ae^T$, e tendo v , obtêm-se j pela equação de braço (2.10).

2.3 - ESTRUTURA DO PROGRAMA

A possibilidade de segmentação em blocos de um sistema elétrico, interconectados pelas suas variáveis de entrada e saída, proporcionou o desenvolvimento da metodologia S.O.S.I.E. A seguir, são esclarecidos os pontos básicos para o desenvolvimento do programa destinado à simulação de conversores de potência.

2.3.1 - Uma possível simulação de conversores de potência

Um conversor de potência é composto de três subsistemas básicos: um circuito fonte; um circuito conversor; e um circuito de carga. O controle do sistema é executado pelo circuito conversor que deve ser operado convenientemente para transmitir a potência da fonte para o circuito da carga, no modo de operação normal, ou do circuito de carga para a fonte, no modo de recuperação de energia. A representação em bloco de um sistema conversor de potência é indicada na figura 2.3.

É possível simular cada um dos blocos separadamente e conectá-los através das variáveis de entrada e saída de cada um. Na simulação, podem ser incluídos, dentro de um mesmo bloco, diferentes modelos que o simulem, que podem ser ativados ou não, conforme a conveniência.

2.3.2 - Possibilidade de realização

Para esclarecer melhor a estrutura do programa, são tecidas, a seguir, algumas considerações sobre cada bloco.

2.3.2.1 - Bloco do circuito da fonte

Considerando o bloco da fonte da figura 2.3, diferentes tipos de fontes podem ser realizados. Pode-se simular, por exemplo, uma fonte CA senoidal, uma fonte contínua ou uma fonte senoidal retificada. Essas fontes podem ser incluídas separadamente, uma para cada sistema simulado ou serem incluídas todas em um único bloco, onde cada uma é ativada conforme o caso. No programa desenvolvido, estes três tipos de fontes citadas estão disponíveis.

2.3.2.2 - Bloco do circuito conversor

Para o bloco do circuito conversor, nenhuma topologia é previamente definida. Portanto, fica como livre escolha a topologia do conversor, sendo necessário, no entanto que ele seja constituído de interruptores tipos diodo, tiristores, transistores ou IGBTs, ou de interruptores resultantes da combinação de dois ou mais desses semicondutores, além de componentes passivos, como resistores, capacitores e indutores. A definição da topologia do conversor a ser simulado é feita a partir de um grafo, como explicado mais adiante. A

entrada deste bloco é a tensão de saída do bloco da fonte.

2.3.2.3 - Bloco do circuito da carga

O bloco do circuito da carga pode simular uma carga do tipo resistivo e/ou capacitivo e/ou indutivo e/ou fonte de tensão constante, a qual representa uma força contra-eletromotriz (F_{cem}). Estes tipos de cargas estão disponíveis no programa.

2.3.2.4 - Bloco de comando

No bloco de circuito de comando, são definidos os instantes de disparo e/ou bloqueio para os interruptores do conversor que aceitam ordem de disparo e/ou bloqueio, além do período de duração do pulso de disparo e/ou bloqueio.

2.3.3 - Características do método de simulação estruturada S.O.S.I.E.

O FORTRAN é a linguagem de programação usada. O programa foi elaborado com a utilização da metodologia S.O.S.I.E. de programação, que tornou possível a realização de um programa estruturado utilizando uma linguagem, como o FORTRAN, que, a priori não é estruturada. O diagrama geral do método S.O.S.I.E é apresentado na figura 2.4. Na metodologia

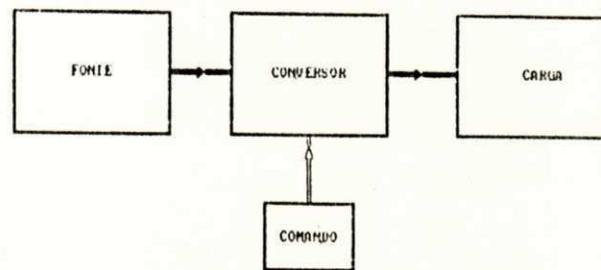


FIG. 2.3 - Diagrama em blocos de um sistema conversor

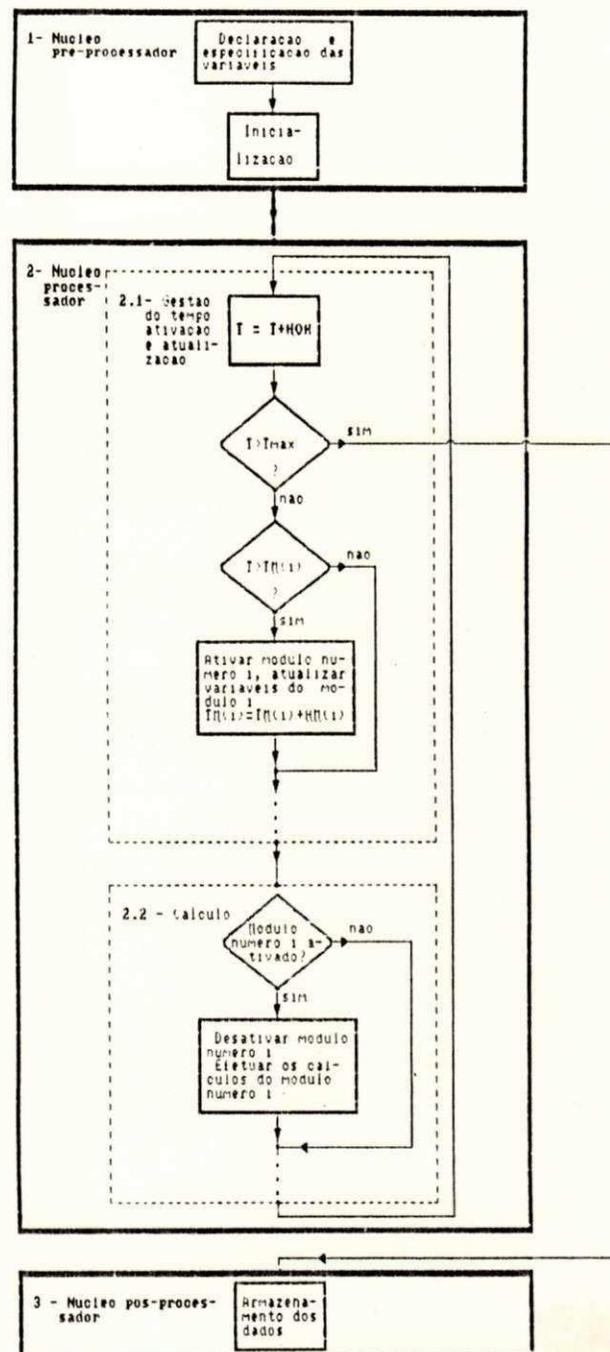


FIG. 2.4 - Diagrama geral do método S.O.S.I.E.

S.O.S.I.E., divide-se um sistema completo em subsistemas interconectados, onde cada subsistema constitui um módulo determinado, com suas variáveis de entrada e saída.

Um relógio geral de gestão de tempo, cujo passo de contagem do tempo é definido pela variável HOR, gerencia a execução do programa. Cada módulo possui um passo de cálculo próprio, definido pela variável HM(i), sempre maior ou igual a HOR. A ativação de um determinado módulo é realizada quando o tempo determinado pelo relógio geral de gestão coincide com o instante de ativação do módulo fornecido pela variável TM(i).

Basicamente, três núcleos estruturam o método. O primeiro núcleo do programa, definido como núcleo pré-processador, realiza a declaração, especificação e inicialização das variáveis, além da leitura do arquivo de dados. O segundo núcleo do programa, definido como núcleo processador, é realizado em duas fases. Numa primeira fase são realizados o gerenciamento do tempo e a detecção dos módulos a serem ativados, atualizando-se as respectivas variáveis de saída. Numa segunda fase, são realizados os cálculos, apenas para os módulos ativados anteriormente, armazenando-se os resultados em um arquivo. No terceiro núcleo, definido como núcleo pós-processador, são feitos o tratamento e a exploração dos resultados para impressão em forma gráfica.

Note-se que, na realização do programa, o segundo e o terceiro núcleos estão reunidos em um só. Com o programa composto de dois núcleos básicos, núcleo pré-processador e processador, como são chamados, obtém-se um programa que usa

uma adaptação da metodologia S.O.S.I.E..

2.3.4 - Diagrama geral

O diagrama geral é apresentado na figura 2.5. Nos quadros de linhas tracejadas, são indicados os núcleos básicos da estrutura S.O.S.I.E., os quais possuem, internamente, em cada uma das etapas do programa, os módulos de armazenamento de curvas, grafo e comando.

Foram definidos três módulos no programa. Dois dos módulos são derivados da escolha do método de análise de redes resistivas quando aplicado ao conversor estático de potência, a saber: módulo do grafo e módulo de comando. No módulo grafo, é definida a topologia do circuito (fonte, conversor e carga), que se apresenta na forma de rede resistiva, obedecendo aos critérios de modelização dos componentes do circuito, definidos posteriormente. Uma vez conhecido o grafo do circuito em forma de rede resistiva, é possível escrever a matriz condutância, a matriz incidência, a matriz fonte de tensão e a matriz fonte de corrente. Ao módulo comando é designada a função de controlar o instante de disparo e o tempo de manutenção do sinal de disparo e/ou bloqueio para os interruptores controláveis.

O terceiro módulo existente no programa é denominado módulo de armazenamento das curvas. Neste, é feito o gerenciamento do número de pontos a armazenar por curva, como também a determinação da relação entre o número de pontos

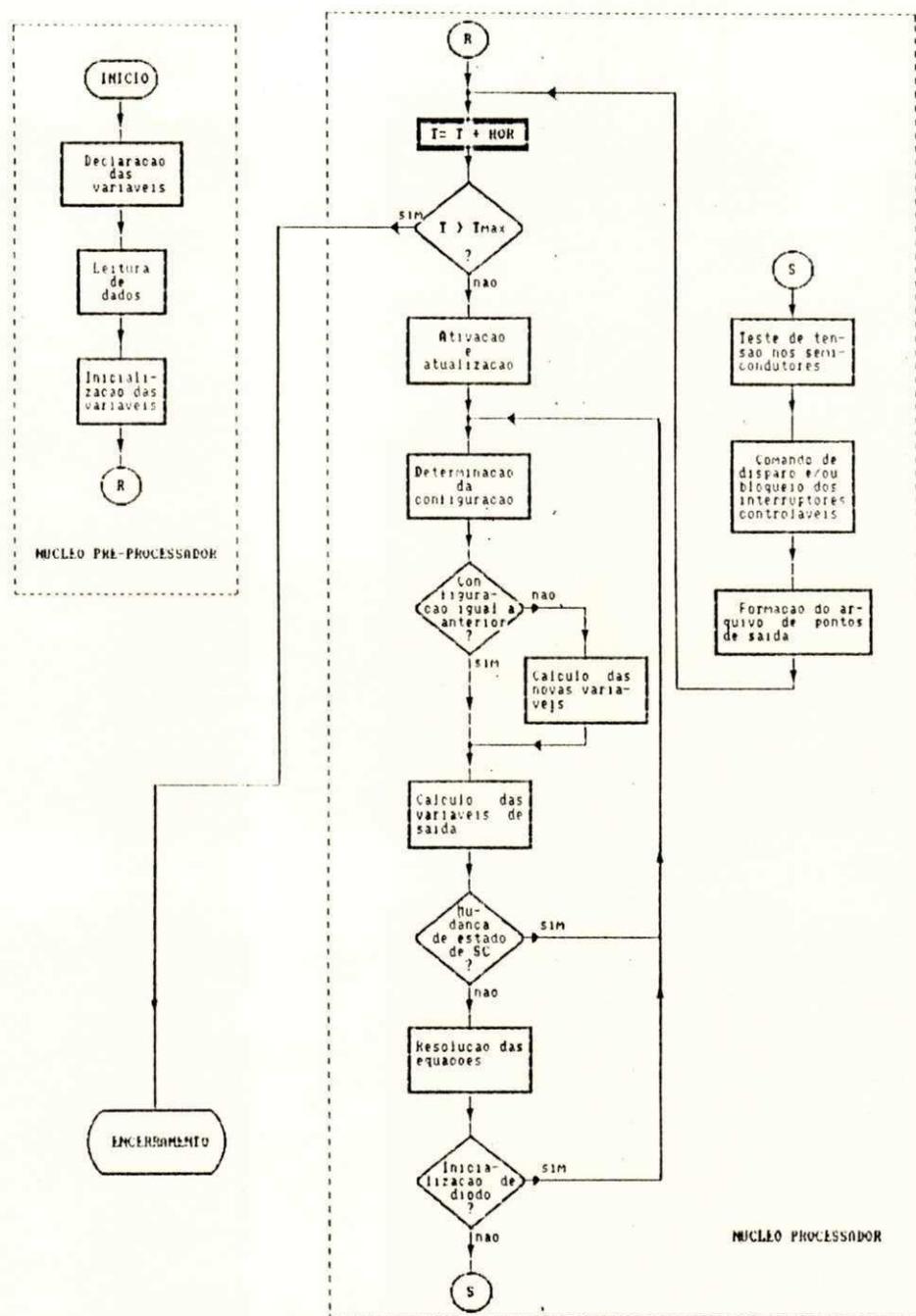


FIG. 2.5 - Diagrama geral do programa SAECE

calculados e a arquivar. Isto ocorre porque o número de pontos armazenados é menor ou igual a um valor pré-fixado internamente ao programa, evitando que ocorra a formação de um arquivo de pontos muito grande quando se usa HOR muito pequeno. Quando o número de vezes que se ativa o cálculo é maior do que o valor pré-fiado, o módulo se encarrega de ajustar automaticamente a relação entre pontos calculados e pontos a arquivar. Além das funções anteriores, o módulo de armazenamento de curvas determina o número máximo de curvas de saída com os resultados. Normalmente, no método S.O.S.I.E., o módulo de armazenamento das curvas faz parte do núcleo pós-processador. Entretanto, por razão de conveniência, esta parte foi colocada no núcleo processador.

Sem sair da estrutura de programação proposta, cada módulo pode ser constituído de quantos sub-módulos sejam desejados ou necessários à determinação, modificação e controle das grandezas intrínsecas do módulo principal. A estes módulos interiores dos módulos principais dá-se o nome de sub-módulos.

2.3.5 - Diagramas de sub-módulos do módulo de cálculo

Cada um dos sub-módulos tem a sua importância. Objetivando o melhor entendimento do modo de funcionamento de sub-módulos do módulo de cálculo, alguns desses sub-módulos são examinados.

2.3.5.1 - Sub-módulos do grafo

Na figura 2.6.(a-c), são indicados sub-módulos do módulo de cálculo equivalente ao grafo. A figura 2.6.a apresenta os sub-módulos de cálculo de novas variáveis e de cálculo das variáveis de saída (vetores tensão e corrente de braço), os quais contêm os seus módulos internos que também são indicados. Um exemplo de módulo interno de sub-módulo é o de cálculo da matriz admitância de nó, Y_n , situado internamente ao sub-módulo de cálculo de novas variáveis.

Ainda no módulo de cálculo é realizado o teste de mudança de estado de semicondutores, o qual identifica a mudança de estado de semicondutor após disparo ou bloqueio de algum outro. A título de exemplo, nas figuras 6.b e 6.c são indicados os sub-módulos com teste de mudança de estado de diodos e tiristores, respectivamente.

2.3.5.2 - Sub-módulos do comando

Para cada semicondutor comandável, existe um sub-módulo de comando particular. Na figura 2.7 é apresentado, a título de exemplo, o sub-módulo de comando do tiristor.

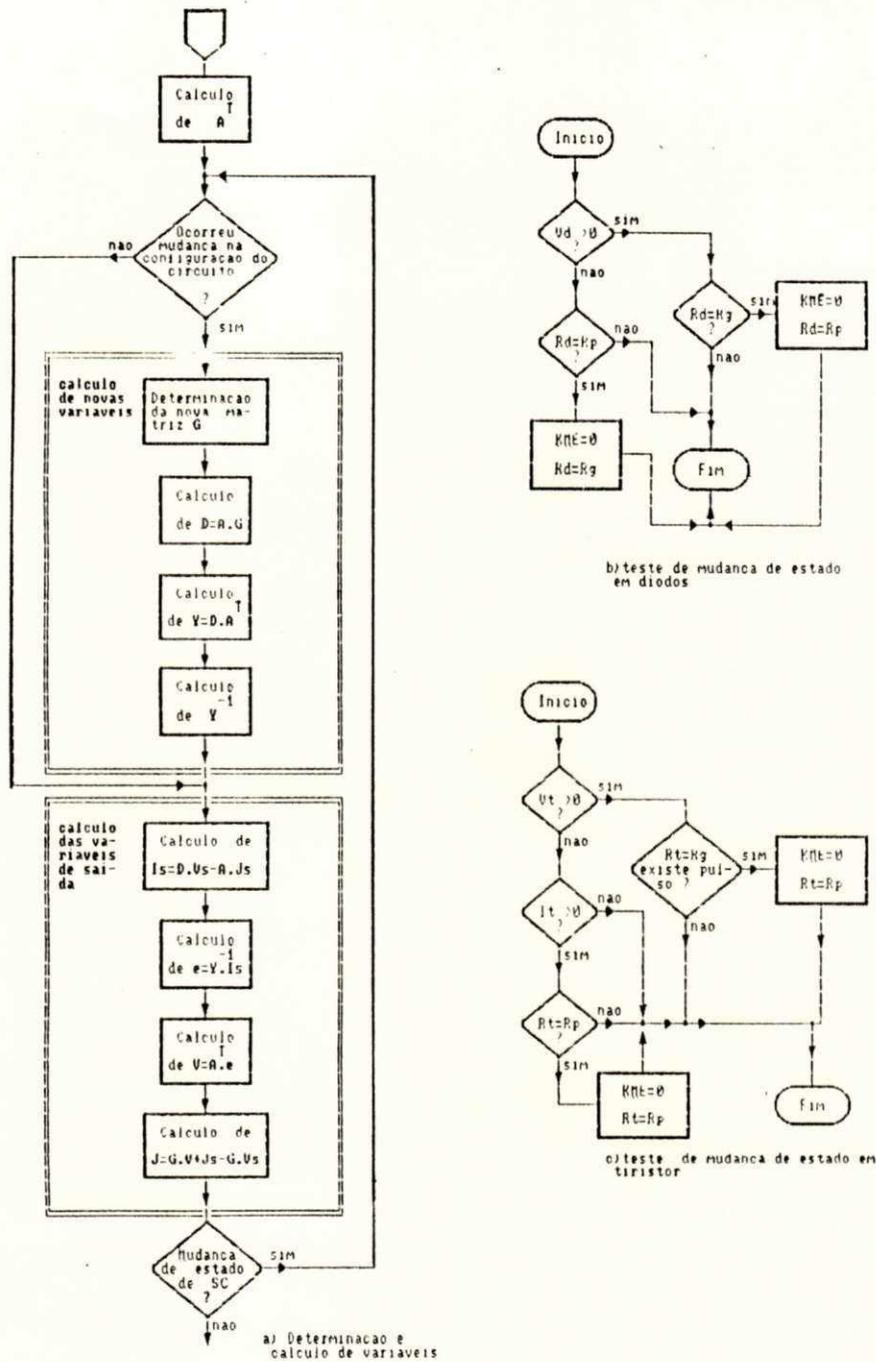


FIG. 2.6 - Diagrama de sub-blocos

2.4 - MODELOS DE SEMICONDUTORES, CAPACITORES INDUTORES E FONTES

Normalmente, os componentes utilizados nos conversores de potência são semicondutores operando como interruptores, capacitores, indutores e resistores. Estes conversores são alimentados por fontes de tensão ou de corrente e fornecem energia a diferentes tipos de carga. A seguir, são discutidos os diferentes modelos.

2.4.1 - Modelo dos semicondutores

Diante das diversas possibilidades de modelar os semicondutores, a escolha desse modelo se torna importante no desenvolvimento do programa objetivando um melhor desempenho da simulação. O modelo adotado para os semicondutores é o de um interruptor com um baixo valor de resistência na condução e com um alto valor de resistência no bloqueio (figura 2.8.a). O chaveamento dos mesmos depende das características específicas de cada dispositivo (tiristor, diodo, transistor, IGBT, etc.), definidas em um módulo lógico.

A adaptação de modelo resistivo para o transistor favorece a implantação de um modelo único de transistor, independentemente de este ser NPN ou PNP, bastando identificar o sentido de fluxo de corrente no grafo para identificar que tipo de transistor está sendo usado.

O estado de condução ou de bloqueio de cada semicondutor

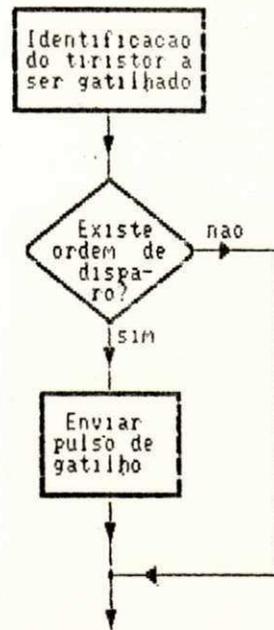


FIG. 2.7 - Sub-módulo do comando do tiristor

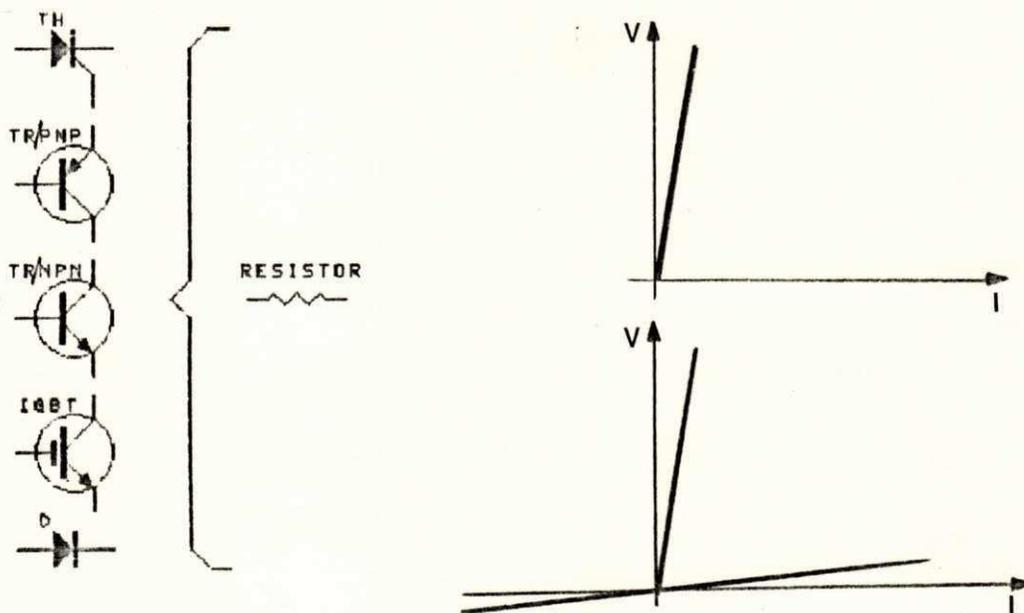


FIG. 2.8 - Modelo para os semicondutores: a) equivalente resistivo; b) característica estática para o diodo; e c) característica estática para o tiristor

é definido pelos valores de corrente e de tensão terminal relacionado com o mesmo, pelo estado do instante anterior e pelos sinais de comando. As características estáticas para os modelos adaptados dos semicondutores são apresentadas nas figura 2.8 (b e c).

Se não se considera o tempo de recuperação de bloqueio ("turn-off time") dos dispositivos, o componente semicondutor assume o estado de bloqueio instantaneamente, desde que existam condições favoráveis para isto, ou seja, um semicondutor assume o estado de bloqueio instantaneamente quando, antes conduzindo, a ele forem aplicadas as condições necessárias para o bloqueio. Quando a corrente é nula em um semicondutor, este caso é analisado como sendo de corrente negativa.

O programa permite a simulação de conversores utilizando diodos, tiristores, transistores de potência e IGBTs. Um módulo lógico foi desenvolvido para cada semicondutor.

O diodo conduz (resistência de baixo valor) quando a corrente e a tensão sobre ele são positivas de anodo para catodo. Quando a corrente se anula e a tensão é negativa, ele possui uma resistência de alto valor e está no estado de bloqueio. Após o teste de tensão, o valor da resistência é comparado com o do instante anterior, para reconhecimento de uma mudança, ou não, do estado do componente.

A determinação do estado do tiristor, transistor ou IGBT é um pouco mais complexa, pois é necessário considerar seus comandos. Os três componentes assumem um alto valor de resistência (estado de bloqueio) em todos os casos quando a sua tensão terminal é negativa. No entanto, outras condições

podem ser aplicadas:

— o tiristor conduz se sua tensão é positiva e se ele recebe um sinal de disparo. Caso o sinal de disparo não exista, este se mantém no estado de bloqueio. Uma vez que o tiristor se encontra no estado de condução, ele só muda de estado com a passagem da corrente por zero. O reconhecimento de mudança de estado é semelhante àquela realizado com o diodo, fazendo-se a comparação entre as resistências do instante anterior e do instante atual;

— O transistor conduz se sua tensão é positiva e se nele existe um sinal de polarização da base. Caso o sinal de polarização de base não exista, o dispositivo assume o estado de bloqueio. O reconhecimento de mudança de estado é semelhante ao realizado com o diodo e o tiristor;

— O IGBT conduz se sua tensão é positiva e se ele recebe um sinal de disparo positivo. Caso o sinal de disparo positivo não exista, ele se mantém no estado anterior, de bloqueio. Entretanto, se ao IGBT em estado de condução é aplicado um sinal de disparo negativo ele passará ao estado de bloqueio, mesmo que nele exista tensão positiva. O reconhecimento da mudança de estado é semelhante aos realizados com os semicondutores citados anteriormente.

2.4.2 - Modelos dos capacitores e indutores

Os modelos considerados para capacitores e para indutores são de uma fonte de tensão variável colocada em série com

uma resistência e de uma fonte de corrente variável em paralelo com uma resistência, respectivamente, como indicado na figura 2.9. O valor desta resistência é igual ao da resistência do semicondutor no estado de condução, para o caso do capacitor, e igual ao da resistência de bloqueio do semicondutor, para o caso do indutor. O fato de se ter valor baixo para a resistência em série com a fonte de tensão e valor alto para a resistência em paralelo com a fonte de corrente é consequente da representação da resistência interna para fonte de tensão e para fonte de corrente, respectivamente.

Normalmente, a existência de capacitores e indutores em um circuito dá origem à necessidade de resolução de equações diferenciais. Com a modelização dos capacitores e indutores do circuito como fontes de tensão e corrente, respectivamente, a resolução do sistema de equações diferenciais é substituída pela resolução de um sistema de equações algébricas. Este problema de fontes variáveis é de fácil solução, como descrito a seguir.

Como visto antes, o acesso às grandezas tensão e corrente de braço da árvore (também chamado braço da malha ou braço do grafo, ou arco) pode ser feita em dois blocos distintos. Um, no bloco de atualização das variáveis, e outro, no bloco de cálculo, mais precisamente no sub-bloco cálculo das variáveis de saída. No primeiro, as grandezas, são as equivalentes às do instante anterior do cálculo, e no segundo são equivalentes aos valores atuais, ou sejam, equivalentes aos instantes $TM(i)$ e $TM(i)+HOR$.

Para permitir a análise de um modo mais didático, os

instantes $TM(i)$ e $TM(i)+HOR$ são denotados por t e $t+HOR$. Das equações que relacionam tensão a corrente num elemento capacitivo ou indutivo, têm-se:

$$C_b \frac{dv_{Cb}(t)}{dt} = i_{Cb}(t) \quad (2.15)$$

$$L_b \frac{di_{Lb}(t)}{dt} = v_{Lb}(t) \quad (2.16)$$

Assim, as derivadas da tensão e da corrente num determinado instante, para o respectivo braço capacitivo ou indutivo, de (2.15) e (2.16), são dadas por:

$$\frac{dv_{Cb}(t)}{dt} = \frac{i_{Cb}(t)}{C_b} \quad (2.17)$$

$$\frac{di_{Lb}(t)}{dt} = \frac{v_{Lb}(t)}{L_b} \quad (2.18)$$

Das figuras 10. (a e b), onde t é instante inicial e $t_2 - t_1 + HOR$ é o instante após um intervalo de tempo, HOR , relacionados com a tensão anterior e tensão atual ou corrente anterior e corrente atual, respectivamente, obtém-se:

$$\lim_{t_2 - t_1 \rightarrow 0} \frac{v_{Cb}(t_2) - v_{Cb}(t_1)}{t_2 - t_1} = \lim_{HOR \rightarrow 0} \frac{v_{Cb}(t_2) - v_{Cb}(t_1)}{HOR} \quad (2.19)$$

Fazendo HOR suficientemente pequeno para que se tenha a curva $v_{Cb}(t)$ aproximada da reta e que

$$\frac{dv_{Cb}(t)}{dt} = \text{tg } \theta = \frac{i_{Cb}(t)}{C_b} \quad (2.20)$$

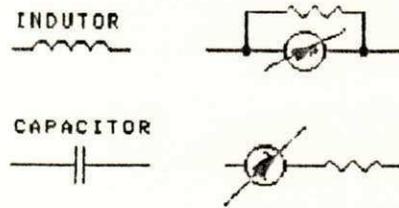


FIG. 2.9 - Modelo resistivo para indutor e capacitor

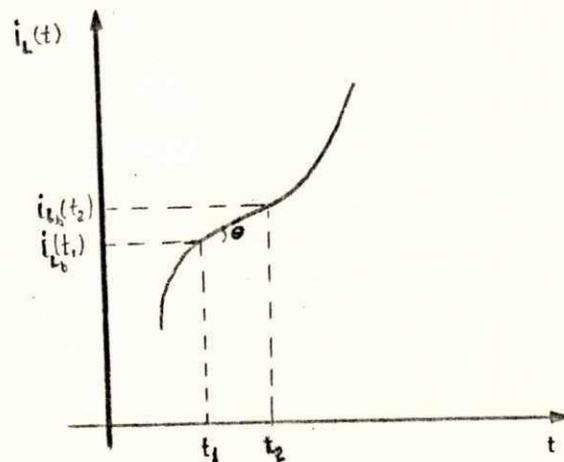
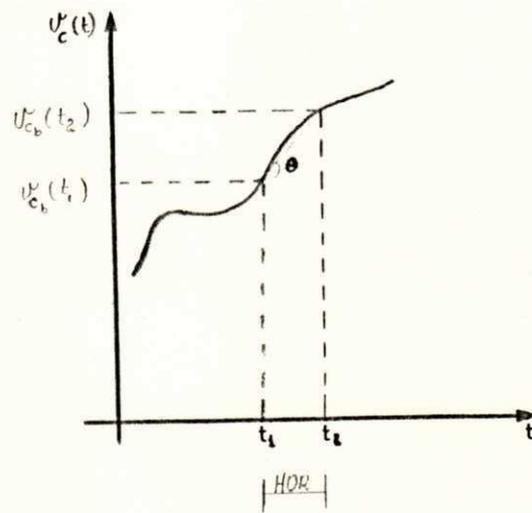


FIG. 2.10 - Gráficos fictícios ilustrativos: a) tensão no capacitor; e b) corrente no indutor

de (2.19) e (2.20) escreve-se

$$\frac{dv_{Cb}(t_1)}{dt} = \lim_{HOR \rightarrow 0} \frac{v_{Cb}(t_2) - v_{Cb}(t_1)}{HOR} \quad (2.21)$$

e se chega a

$$v_{Cb}(t+HOR) = v_{Cb}(t) + \frac{i_{Cb}(t)}{C_b} \cdot HOR \quad (2.22)$$

Para o gráfico da figura 2.10.b a equação de i_{Lb} é determinada por análise análoga à desenvolvida para v_{Cb} . Sendo considerada a fonte de corrente como dual da fonte de tensão, por analogia, escreve-se, a partir de (2.22)

$$i_{Lb}(t+HOR) = i_{Lb}(t) + \frac{v_{Lb}(t)}{L_b} \cdot HOR \quad (2.23)$$

Assim, a resolução das equações (2.22) e (2.23), que determinam os valores das variáveis tensões e correntes das fontes derivadas dos capacitores e indutores no instante $t + HOR$, são obtidas através de operações lineares das variáveis no instante t . Isto significa que, com a modelagem dos capacitores e dos indutores como fontes de tensão e corrente, respectivamente, a estrutura do programa permite que a solução do sistema de equações diferenciais lineares seja obtida pela resolução de um sistema de equações algébricas lineares.

2.4.3 - Modelos das fontes

Os modelos escolhidos para as fontes seguem a mesma filosofia dos modelos dos capacitores e indutores (figura

2.11). Em série com a fonte de tensão é adicionado um resistor, que sempre é de baixo valor e da ordem de grandeza da resistência de condução dos semicondutores. A fonte de corrente é vista com uma resistência em paralelo, que é da ordem de grandeza da resistência de bloqueio dos semicondutores, ou seja, uma impedância de entrada de valor elevado.

2.4.4 - Exemplo

O sistema básico da figura 2.12 é usado como exemplo. Seu grafo é indicado na figura 2.13, representando o modelo em redes resistivas. Observe-se que o modelo utilizado para a fonte de alimentação foi o de uma fonte de tensão em série com uma resistência, representativa de sua impedância interna. O tiristor é substituído por uma resistência que assume valores alto, no estado de bloqueio, e baixo, no estado de condução.

2.5 - ESCRITURA AUTOMÁTICA DAS EQUAÇÕES: REGRAS

2.5.1 - Definir o grafo

Para o equacionamento automático do circuito a partir da descrição de sua topologia, existe a necessidade de se siste-

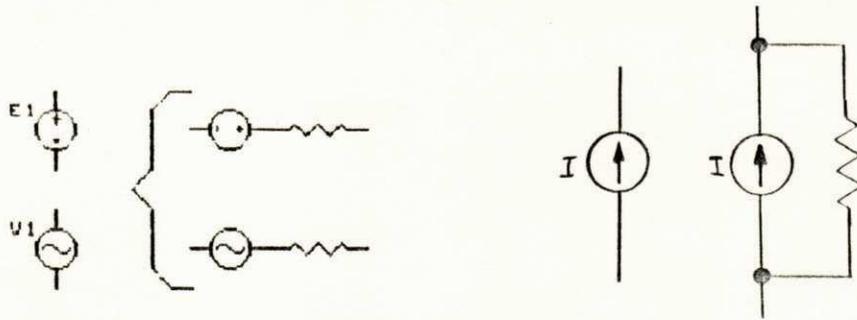


FIG. 2.11 - Modelos resistivos para fontes de tensão e de corrente

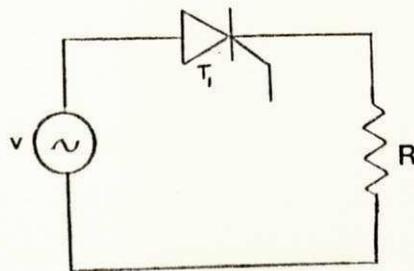


FIG. 2.12 - Circuito ilustrativo

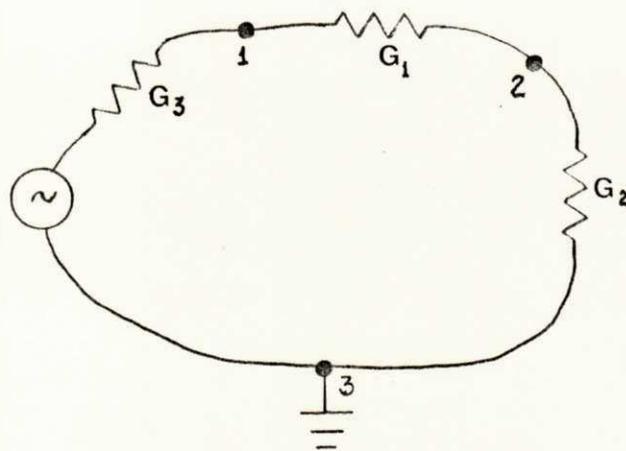


FIG. 2.13 - Grafo do circuito da Fig. 2.12

matizar uma sequência única e bem definida de numeração dos braços da árvore, encontrada com a modelização em redes resistivas. Isto porque o programa identifica os braços em uma matriz condutância de ordem NB, (onde NB identifica o número de braços), que já possui uma sequência definida.

2.5.2 - Numerar os nós e arcos

Após se escrever o circuito na forma de grafo para estudá-lo sob o modelo de redes resistivas, obtém-se um conjunto de arcos (braços) orientados e nós. Como citado anteriormente, é necessário obedecer à ordem de numeração de braços de acordo com a sequência a seguir, onde **N**** identifica: **N** o número de componentes; ****** o tipo do componente. Por exemplo, ******, substituído por **C**, indica capacitor.

1 ^o - os braços de indutor	(NL)
2 ^o - os braços de capacitor	(NC)
3 ^o - os braços de tiristor	(NTH)
4 ^o - os braços de transistor	(NTR)
5 ^o - os braços de IGBT	(NIG)
6 ^o - os braços de tiristor dual	(NTD)
7 ^o - os braços de diodo	(ND)
8 ^o - os braços de resistência	(NR)
9 ^o - os braços de fonte de tensão independente	(NF)
10 ^o - os braços de fonte de tensão da carga	(NFC)

Conseqüentemente, o último braço deverá ter índice igual a NB, onde $NB = NL + NC + NTH + NTR + NIG + NTD + ND + NR + NF + NFC$

A numeração dos nós não segue ordem definida, ou seja, pode seguir uma sequência qualquer. Ao nó de referência, também denominado nó de terra, é associado o índice $N_t = NN + 1$, onde $NN = n$.

2.5.3 - Identificar o sentido da tensão e corrente no grafo

A identificação do sentido de corrente como positivo ou negativo dá-se da convenção de que, em um braço, a corrente é positiva quando circula do nó de partida para o nó de chegada. Caso contrário, esta corrente é negativa, definidos anteriormente os nós de saída e de chegada.

A tensão nos terminais de um braço é positiva se o potencial do nó de partida é maior que o potencial do nó de chegada (convenção receptor).

Nas figuras 2.14.a e 2.14.b são representados fluxos de corrente e tensão dos terminais, considerando a convenção citada nos dois parágrafos anteriores para um braço qualquer.

2.5.4 - Localizar os dados oriundos do grafo em um arquivo

Uma vez elaborados os dados, estes deverão ficar localizados em um arquivo independente, identificado como **MASCS.ENT**, formado seguindo os critérios normativos do

Apêndice 1.

2.5.5 - Verificar se houve erros na elaboração dos dados

Contudo, é importante que o usuário possa verificar se não incorreu em erro na formação do arquivo de dados. Para isso, antes de iniciar a resolução do circuito especificado, os dados lidos do arquivo são fornecidos à tela. A apresentação dos dados na tela vem acompanhada de uma legenda, que facilita a leitura dos dados.

A princípio, cada um desses valores deve ser conferido, objetivando evitar maiores perdas de tempo. Contudo, alguns resultados inicialmente podem ser previstos, função da experiência do usuário do programa e de seu conhecimento em análise de circuitos. Portanto, a avaliação do arquivo de dados evita a obtenção de resultados incoerentes devido à introdução de dado errado.

Uma vez detectado erro nos dados, o usuário deve optar pela parada de resolução através de uma chave ON/OFF inserida internamente no programa, que permite continuar, ou não, a execução.

2.5.6 - Definir as curvas de saída

Os resultados da simulação são obtidos em forma gráfica, com apresentação de, no máximo, dez curvas.

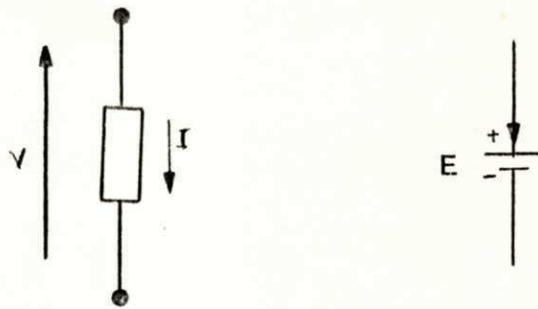


FIG. 2.14 - Representação do fluxo de corrente e da tensão em um braço

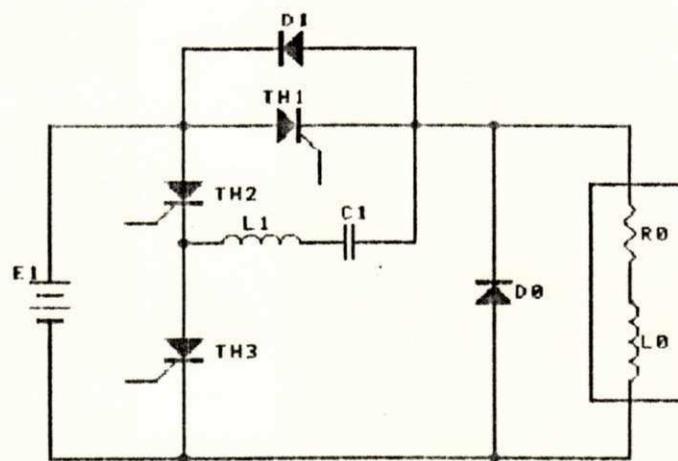


FIG. 2.15 - Circuito conversor CC/CC de McMurray

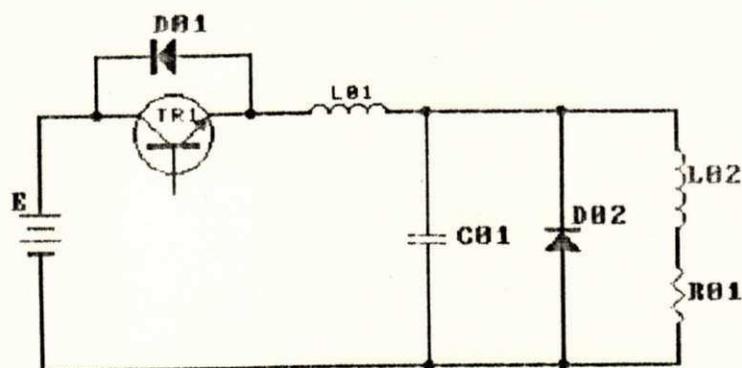


FIG. 2.16 - Circuito QRC-ZCS

A identificação das dez curvas a traçar é feita no programa de dados quando se escolhem os valores para NV1, NV2, NV3, NV4, NV5, NJ1, NJ2, NJ3, NJ4 e NG1, onde os cinco primeiros valores escolhidos identificam os braços aos quais estão relacionados os gráficos de tensão. Os outros quatro valores, NJ*, indicam os braços aos quais estão relacionados os gráficos de corrente. Ao último valor, NG1, está relacionado um braço que possua um semiconductor comandado do qual se deseja ver, em gráfico, o pulso de comando.

2.6 - APLICAÇÃO DO MÉTODO

Para confirmar a viabilidade do método, necessita-se de resultados que possam ser comparados com resultados do circuito, por meio de outros métodos de simulação. Aqui, dois circuitos serão apresentados como exemplo. Primeiro, o conversor CC-CC de McMurray da figura 2.15 e, segundo, o conversor CC-CC quase-ressonante apresentado por Martins [29] e indicado na figura 2.16. Em ambos os casos, os conversores alimentam uma carga do tipo resistiva-indutiva série.

De acordo com os modelos citados nas figuras 2.8, 2.9 e 2.11, caracterizando a troca dos componentes do circuito pelos seus respectivos modelos em redes resistivas, acrescido a norma de numeração dos braços de árvore, determinam-se:

como:

$$G = \begin{pmatrix} G_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & G_2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & G_3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & G_4 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & G_5 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & G_6 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & G_7 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & G_8 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & G_9 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & G_{10} \end{pmatrix}$$

onde

$$G_1 = G_2 = G_4 = G_5 = G_6 = G_7 = G_8 = 0,0001 \text{ mho}$$

$$G_9 = G_{10} = 10 \text{ mhos}$$

$$G_3 = 0,008 \text{ mho}$$

Escreve-se a matriz incidência reduzida como:

nó	\braço										
		1	2	3	4	5	6	7	8	9	10
1		0	0	0	1	1	0	-1	0	0	1
2		0	1	0	0	-1	1	0	0	0	0
3		0	-1	1	0	0	0	0	0	0	0
4		0	0	-1	-1	0	0	1	-1	1	0
5		1	0	0	0	0	0	0	0	-1	0

Vetor fonte de tensão

e

vetor fonte de corrente:

$$V_S = \begin{pmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 160 \end{pmatrix}$$

$$J_S = \begin{pmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{pmatrix}$$

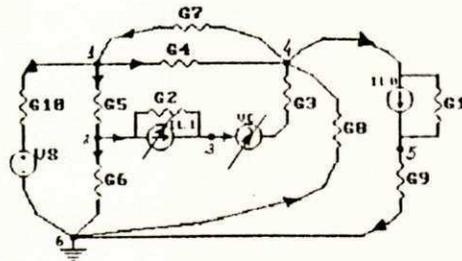


FIG. 2.17 - Grafo do circuito conversor de McMurray

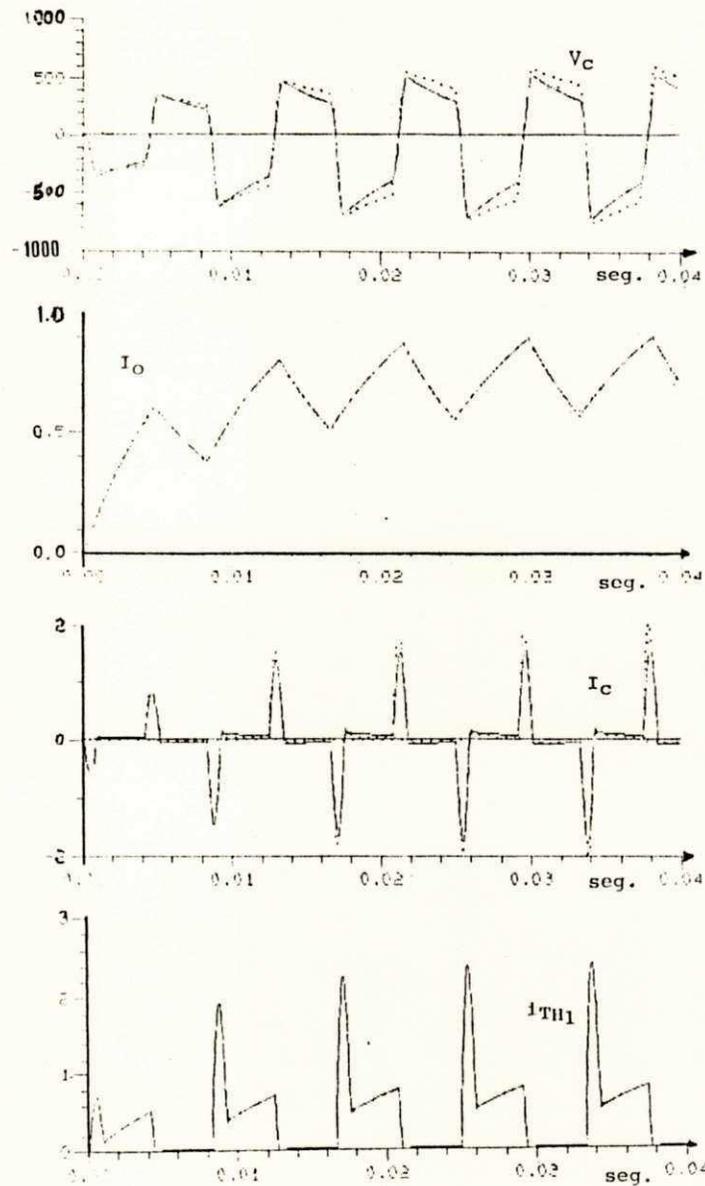


FIG. 2.18 - Curvas características do conversor de McMurray: a) tensão no capacitor; b) corrente na carga; c) corrente no capacitor; e d) corrente no tiristor principal

———— resultados obtidos pelo programa SAECE

..... resultados obtidos pelo programa SACS0

Seguindo orientação do Apêndice 1 obtém-se o arquivo de dados indicado no Quadro 1.

2.6.1.2 - Resultados

Para a simulação do conversor de McMurray através do SAECE, os gráficos das variáveis de estado v_C e i_1 estão sobrepostos às curvas obtidas com a simulação do mesmo circuito com o programa S.A.C.S.O. [26]. As curvas são traçadas com auxílio da sub-rotina gráfica PLOT.

A figura 2.18.a apresenta o comportamento da tensão do capacitor, v_C . Nas figuras 18.(b-d), são apresentadas as curvas de corrente na carga, corrente no capacitor e corrente no tiristor principal. Note-se que, embora as curvas (a) e (c) apresentem alguma diferença, há uma completa concordância entre a curva (b) obtida com os dois métodos de simulação.

2.6.2 - Simulação de um conversor quase-ressonante

2.6.2.1 - Construção do arquivo de dados

Do circuito apresentado na figura 2.16, constrói-se o modelo em redes resistivas da figura 2.19.

Considerando o circuito da figura 2.16,

$E = 48 \text{ V}$	$NB = 8$	- Resistência de bloqueio = 5.000 ohms
$L_{01} = 1 \mu\text{H}$	$NN = 4$	- Resistência de condução = 0,1 ohms
$L_{02} = 44 \mu\text{H}$	$NL = 2$	- Instante de disparo do transistor = 0,0
$C_{01} = 22,7 \text{ pF}$	$NC = 1$	- Intervalo de condução do transistor = 0,00000005 s
$R_{01} = 5,75 \text{ ohms}$	$NTR = 1$	- Instante inicial da simulação = 0,0
$f_s = 500 \text{ kHz}$	$ND = 2$	- Instante final da simulação = 0,0000025 s
	$NR = 1$	- Passo de integração (HOR) = 0,00000000112345 s
	$NF = 1$	

Considerando no início todos os semicondutores no estado de bloqueio, escreve-se a matriz condutância da figura 2.19 na forma

$$G = \begin{vmatrix} G_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & G_2 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & G_3 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & G_4 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & G_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & G_6 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & G_7 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & G_8 \end{vmatrix}$$

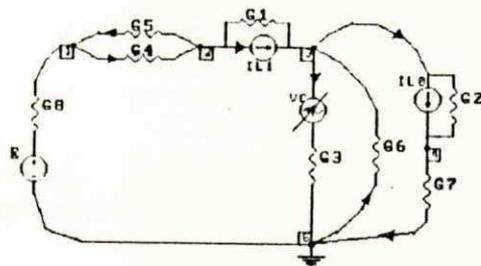


FIG. 2.19 - Grafo do QRC-ZCS

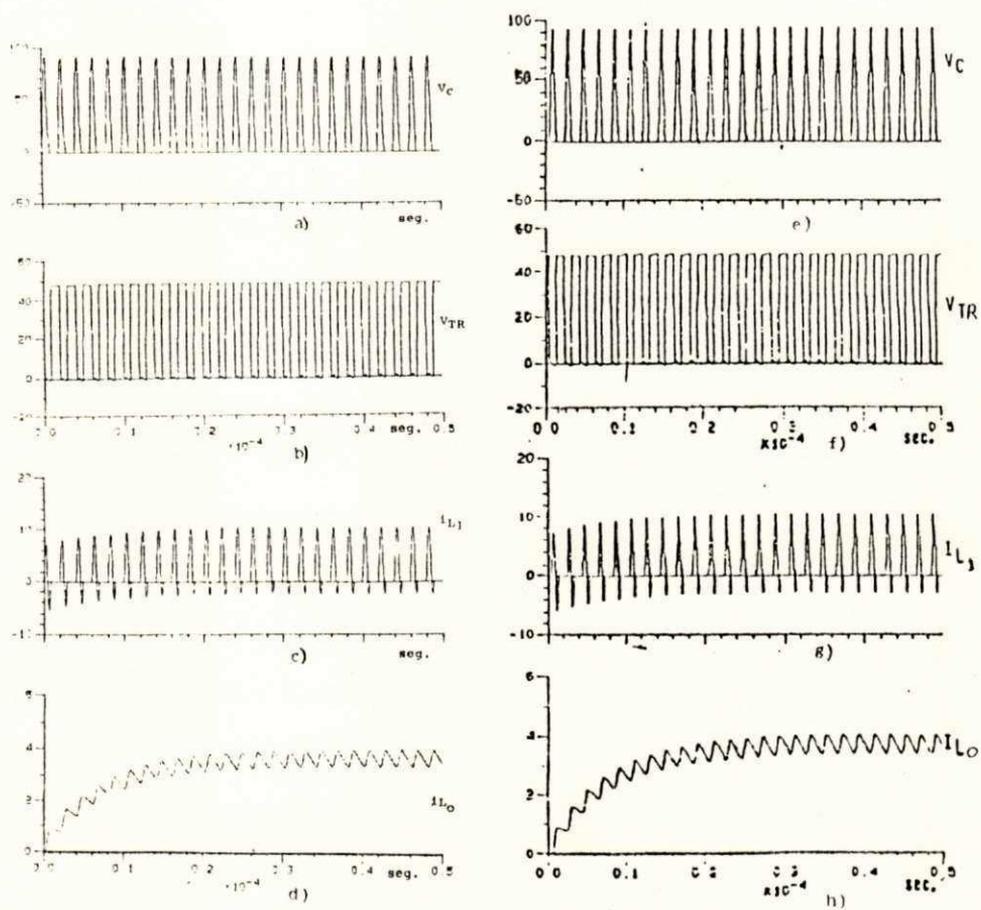


FIG 2.20 - Curvas características para o QRC-ZCS: a e e) tensão no capacitor; b e f) tensão no transistor; c e g) corrente no indutor de ressonância; d e h) corrente na carga

a, b, c, d) resultados do programa SAECE

e, f, g, h) resultados obtidos por Martins [29]

onde,

$$G_1 = G_2 = G_4 = G_5 = G_6 = 0,0002 \text{ mho}$$

$$G_3 = G_8 = 10,0 \text{ mhos}$$

$$G_7 = 0,1739 \text{ mho}$$

a matriz incidência é escrita como

$$A = \begin{array}{c|cccccccc} \begin{array}{l} \text{\bra-} \\ \text{\co} \\ \text{no} \end{array} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 \\ \hline 1 & 0 & 0 & 0 & 1 & -1 & 0 & 0 & 1 \\ 2 & 1 & 0 & 0 & -1 & 1 & 0 & 0 & 0 \\ 3 & -1 & 1 & 1 & 0 & 0 & -1 & 0 & 0 \\ 4 & 0 & -1 & 0 & 0 & 0 & 0 & 1 & 0 \end{array}$$

o vetor fonte de tensão e fonte de corrente na forma:

$$V_S = \begin{array}{|c|} \hline 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 48 \\ \hline \end{array} \quad J_S = \begin{array}{|c|} \hline 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ \hline \end{array}$$

Seguindo orientação do Apêndice 1, obtém-se o arquivo de dados indicado no Quadro 2.

2.6.2.2 - Resultados

São apresentados quatro gráficos na figura 2.20(a-d): tensão no capacitor, tensão no transistor, corrente no indutor de ressonância e corrente na carga.

Nas figuras 2.20(e-f), são apresentados os resultados equivalentes obtidos por Martins [29] para as mesmas variáveis, o que mostra a validade dos resultados obtidos com o SAECE.

2.7 -ANÁLISE E COMENTÁRIOS DAS SIMULAÇÕES

Nas figuras 2.18 e 2.20, observa-se que os resultados obtidos na simulação de circuitos através do programa aqui apresentado são similares aos resultados obtidos por outro método desimulação.

Avaliando os resultados, os seguintes aspectos podem ser comentados para cada uma das simulações apresentadas:

2.7.1 - Para o circuito conversor de McMurray:

1 - no gráfico de tensão no capacitor de comutação, figura 2.18.a, a diferença entre as curvas contínua (programa SAECE) e a pontilhada (programa SACS0) dá-se devido ao fato de se utilizar em valores inferiores para a resistência de bloqueio dos semicondutores no programa SAECE. A escolha de um valor inferior para as resistências de bloqueio é consequente da utilização do mesmo passo de cálculo para os

dois programas (SAECE e SACSO), sem que ocorra instabilidade numérica em nenhuma das duas simulações. Uma resistência de bloqueio menor contribui para existência de maiores correntes de fuga nas malhas, ou diminuição da constante RC. Portanto, devido ao fato de ambos os programas utilizarem modelos resistivos para os semicondutores, existirá sempre queda de tensão no capacitor, mesmo que este exista numa malha composta de semicondutores no estado de bloqueio. A queda de tensão será tanto maior quanto menor se assumir o valor da resistência de bloqueio dos semicondutores;

2 - no gráfico que descreve a corrente no capacitor de comutação, figura 2.18.c, com o programa SACSO são obtidos picos de corrente maiores, os quais se justificam pelo fato de se ter valores iniciais da tensão no capacitor de comutação maiores quando o circuito é simulado com este programa. Estes valores são maiores tanto no ciclo de comutação do tiristor principal (TH1), quanto no ciclo de reversão de polaridade do capacitor. Isto é devido à utilização de valores mais altos para a resistência de bloqueio dos semicondutores, que reduz as quedas de tensão causadas pelas correntes de fuga;

3 - na figura 2.18.b observa-se que não existe qualquer diferença entre as curvas de corrente de carga obtidas pelas simulações, programa SACSO e programa SAECE;

4 - a curva da figura 2.18.d, corrente no tiristor principal, não é comparada a nenhuma outra. No entanto, ela é apresentada com o objetivo de se mostrar a flexibilidade existente no programa na representação gráfica dos resulta-

dos, que pode ser qualquer característica tensão e/ou corrente de qualquer braço;

2.7.2 - Para o circuito conversor quase-ressonante

1 - as curvas mostradas nas figuras 2.20.a, 2.20.b, 2.20.c e 2.20.d não apresentam diferença importante em relação as curvas obtidas por Martins [29] e apresentadas nas figuras 2.20.e, 2.20.f, 2.20.g e 2.20.h

2 - a curva que representa a tensão no transistor, figura 2.20.b, apresenta pequenos picos de tensão em alguns instantes, quando o semiconductor muda do estado de condução para o estado de bloqueio sem que seja modificado o passo de cálculo. O não aparecimento de picos todas as vezes em que se muda de estado é justificado devido ao fato, em que o programa cria internamente a relação entre o número de pontos calculados e o de pontos a gravar. Isto, quando o pico ocorre em um intervalo muito pequeno de modo que o ponto calculado e o a ser gravado não se coincidem. Este fato pode ser comprovado com a variação do número de pontos calculados e gravados ou seja variando-se o intervalo de gravação dos resultados

Os resultados apresentados neste trabalho comprovam a funcionabilidade do método para simulação de circuitos a semicondutores. No entanto, estudos mais completos podem ser realizados com o objetivo de melhorar o programa. Na atual versão, o programa se encontra susceptível de incorrer em erros causados por um dos fatores identificados a seguir:

i - devido a relação R_g/R_p

i.1 - quando se faz R_g/R_p muito grande, existe a mudança brusca no valor da constante de tempo do circuito. Não sendo o passo de cálculo suficientemente pequeno para acompanhar esta mudança de estado, o di/dt e/ou dv/dt pode se tornar muito grande, resultando em picos ou afundamentos rápidos nas curvas que representam o comportamento da corrente e/ou tensão nos semicondutores;

i.2 - quanto maior β menor deve ser o passo de cálculo HOR, mantendo os valores dos componente indutivos e capacitivos constantes;

i.3 - quando se assume R_g pequeno, < 5.000 ohms [26], a queda de tensão nos capacitores chegam a assumir níveis não toleráveis. Estas quedas também são função do tempo em que não se realiza mudança de estado de semicondutor, na malha onde existe capacitor;

ii - devido os elementos L e C:

ii.2 - existe um par L e C para o melhor funcionamento do circuito, que reduz as perdas por comutação;

iii - devido as relações di/dt e dv/dt :

iii.1 - quando a relação di/dt e/ou dv/dt é muito grande, haverá tendência a existir **math overflow**, erro matemático, indicado pelo computador devido a existência de valor numérico muito grande. Isto pode ser contornado com a redução do valor do passo de cálculo, pois a possível fonte de erro será na resolução das equações diferenciais através de equa-

ções lineares algébricas.

2.8 - CONCLUSÃO

Uma nova metodologia para simulação de sistemas elétricos a semicondutores, (diodos, tiristores, transistores e IGBTs), é apresentada. Resultados são obtidos e comparados de modo a se confirmar a sua funcionabilidade.

O método aqui apresentado é sem dúvidas de simples manipulação para a obtenção do modo de funcionamento de circuitos a semicondutores, sendo necessário ainda o seu aprimoramento para usos mais abrangentes. Isto devido ao fato de que este trabalho teve como principal objetivo a apresentação da nova filosofia empregada na realização do programa para simulação de circuitos a semicondutores de potência.

Além da não complexibilidade da simulação, esta possui a característica de se ter como resultados a curva do comportamento da tensão ou corrente para qualquer braço pertencente ao circuito.

3. CONVERSORES COM COMUTAÇÃO FORÇADA; ESTUDO COMPARATIVO DE INVERSORES

3.1 - INTRODUÇÃO

Durante quase duas décadas, o tiristor convencional (SCR) foi utilizado nas aplicações de conversores inversores, tanto em baixa potência, como em alta potência. Por ser um dispositivo de comutação espontânea no bloqueio, exige, para controle desse bloqueio, um circuito auxiliar de comutação. A principal aplicação dos inversores a tiristor sempre foi o acionamento de máquinas elétricas. Com o tempo, passou a haver um grande interesse na utilização da técnica PWM em inversores devido às vantagens oferecidas por essa técnica, que exige, entretanto, uma operação em frequências elevadas. A existência do circuito de comutação forçada e os valores dos tempos de comutação de disparo e de bloqueio, bem como as perdas de chaveamento e de condução, limitaram a frequência máxima de operação dos inversores a tiristor.

O aparecimento de dispositivos mais rápidos e mais eficientes do que o SCR (IGBT, BJT, MOSFET, etc.) fizeram com que este ficasse restrito a aplicações em potências elevadas.

As perspectivas atuais indicam sua utilização futura, principalmente nos conversores a comutação natural, na transmissão elétrica em alta tensão [1]. Entretanto, a comutação forçada tem sido objeto de investigação em termos de viabilidade de sua utilização na transmissão de corrente contínua em alta tensão [1]. Por outro lado, como visto no Capítulo I, algumas estruturas de conversores CC/CC e CC/CA produzem um chaveamento não dissipativo. Isto pode tornar atrativos os circuitos de comutação forçada, desde que sejam usados dispositivos mais rápidos e seja válido o estudo comparativo das características dos circuitos a comutação forçada.

Para ilustrar esse estudo comparativo, serão analisadas pontes inversoras com comutação auxiliar individual. Desta análise, são obtidas equações normalizadas dos parâmetros (energia armazenada no indutor de comutação, energia armazenada no capacitor de comutação, energia total dos componentes passivos, perdas totais de comutação e tempo de aplicação de tensão reversa) utilizados com vistas a uma otimização [38], [39], [41]. A partir das equações normalizadas para cada parâmetro, são construídos ábacos, de modo a permitir o estudo comparativo das características de operação dessas pontes inversoras.

3.2 - COMUTAÇÃO AUXILIAR E INDIVIDUAL EM INVERSORES

O circuito básico de uma ponte inversora trifásica é apresentado na figura 3.1.a. Interior ao retângulo tracejado é indicado um braço composto dos componentes T_1 , T_4 , D_1 , D_4 . D_1 a D_6 são os diodos que permitem a circulação da energia reativa da carga. Na figura 3.1.b, são apresentadas as possíveis formas de onda da tensão em um braço, indicando o tipo de operação do inversor.

Os três tipos de operação são denominados em ordem descendente: 1) onda quadrada; 2) pulsos múltiplos unidirecionais (PMU); 3) pulsos múltiplos bidirecionais (PMB). Observe-se que, para um semiciclo, somente o tiristor T_1 e o diodo D_4 conduzem e bloqueiam quando se utiliza o modo PMU. Nos modos PMB e de onda quadrada, T_1 e T_4 são disparados e bloqueados alternadamente.

Os circuitos de comutação forçada são responsáveis pela imposição de condições favoráveis ao bloqueio de tiristor nos circuitos que utilizam a comutação forçada, ou seja, eles criam um caminho alternativo para a corrente que passa pelo tiristor a ser comutado e aplica uma tensão reversa durante, no mínimo, o tempo necessário à recuperação da capacidade de bloqueio.

Alguns autores [11], [15], [16] classificaram os tipos de fontes de impulsão de comutação de acordo com a possibilidade de conexão destas no circuito inversor. Neste trabalho, serão avaliadas as fontes de impulsão conectadas em paralelo

com o dispositivo a ser comutado. Este tipo de fonte é conhecido como fonte de impulsão de comutação em paralelo (FICP).

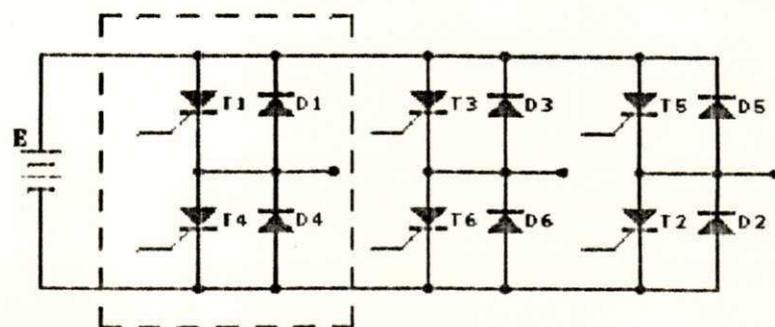
As figuras 3.2(a-d) indicam os quatro tipos básicos de circuitos de comutação usados como FICP em chaveadores [12] ou em inversores [11].

Nos circuitos das figuras 3.2.(b e d), se desprezadas as indutâncias de dispersão do transformador do circuito CC14, o disparo do tiristor auxiliar (TA) carreta a transferência de corrente do tiristor principal para o capacitor C. Isto resulta na aplicação instantânea da tensão do capacitor sobre os terminais do tiristor principal. Essa característica classifica estes circuitos básicos como fontes de comutação por tensão.

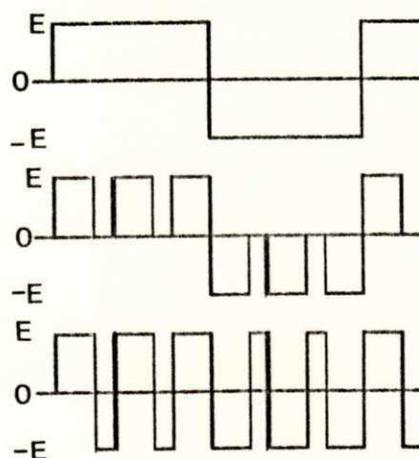
Nos circuitos das figuras 3.2.(a e c), a corrente no tiristor principal não se anula instantaneamente com o disparo do tiristor auxiliar. A corrente, no tiristor principal, só se anula quando a corrente no capacitor atinge o valor da corrente de carga. Estes circuitos são classificados como fontes de comutação por corrente.

A inserção de circuitos auxiliares de comutação pode ser realizada de modo a se obterem as estruturas apresentadas nas figuras 3.3.(a-d). O modo de inserção da fonte de impulsão de comutação define em que modo de comutação auxiliar se enquadra o circuito (comutação individual, comutação em meia ponte e comutação global) [11], [15], [16].

Na figura 3.3.a é indicada uma fonte de impulsão de comutação (FIC) para cada tiristor, ou seja, duas FIC para



a)



b)

FIG. 3.1 - a) circuito básico de uma ponte inversora; b) tipos de operações

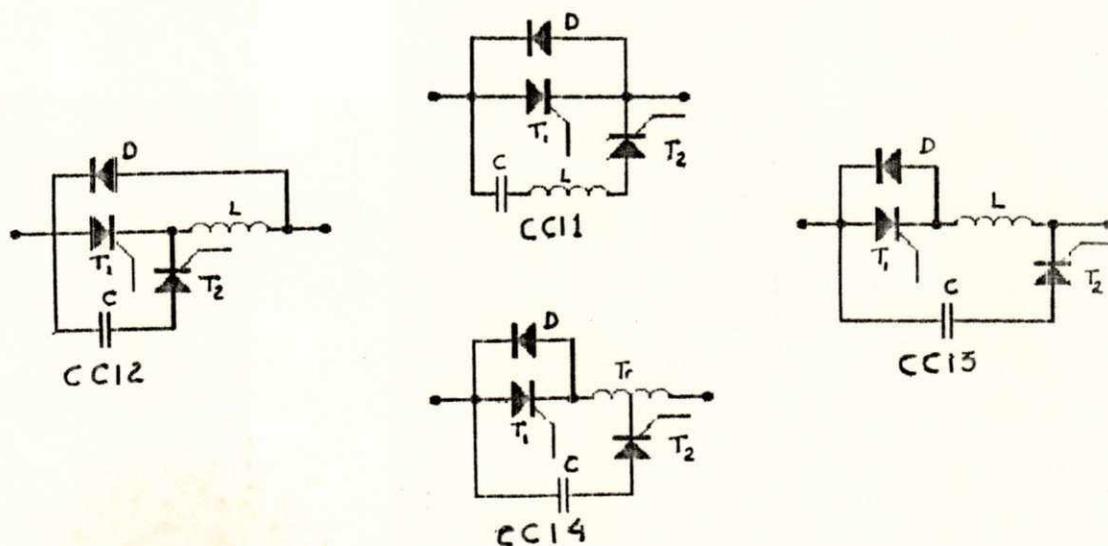


FIG. 3.2 - Circuitos básicos de comutação

cada braço do inversor, onde cada qual possui seu circuito de reversão de polaridade do capacitor de comutação (seis capacitores para inversor trifásico). A reversão de polaridade é necessária para que o capacitor tenha condições de efetuar novas comutações. Na figura 3.3.b existem duas FIC conectadas entre si (seis capacitores para inversor trifásico). No esquema da figura 3.3.c, existe uma FIC por braço, utilizando dois tiristores auxiliares para permitir a comutação dos dois tiristores principais (três capacitores para inversor trifásico). O esquema da figura 3.3.d usa o princípio da figura 3.3.c, caracterizando-se devido a utilização de somente uma FIC (um só capacitor para inversor trifásico) para toda a ponte inversora. Isto se torna possível com a conexão de tiristores auxiliares de acordo com o esquema mostrado. Nesta configuração, a ponte inversora completa utiliza dois tiristores a mais que os esquemas apresentados antes, utilizando, entretanto, menos elementos passivos. Quanto ao controle, o esquema da figura 3.3.d é o mais complexo devido à sincronização dos disparos dos tiristores auxiliares da fase.

Cada localização da FIC permite a utilização de diferentes tipos de braços de inversor. Na figura 3.4.a, é indicado um braço do inversor básico da figura 3.1.a. Nas figuras 3.4.(b a j), são apresentadas variações do braço básico com inserção de indutância do tipo: 1) simples; 2) dividida; 3) com acoplamento magnético; e 4) dividida com acoplamento magnético.

A diversidade das configurações em ponte inversora é

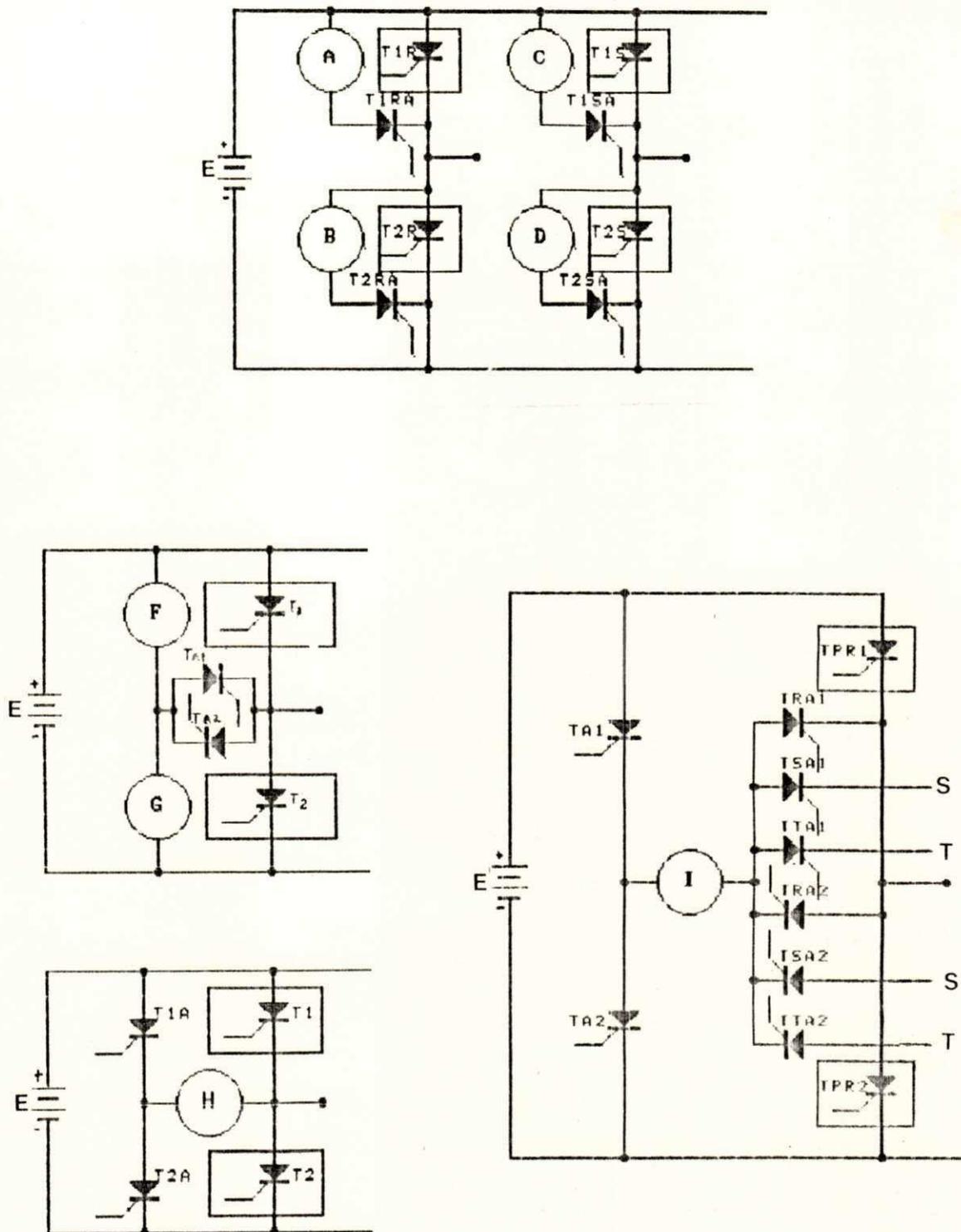


FIG. 3.3 - Modos de inserção da fonte de impulso à comuta-
ção

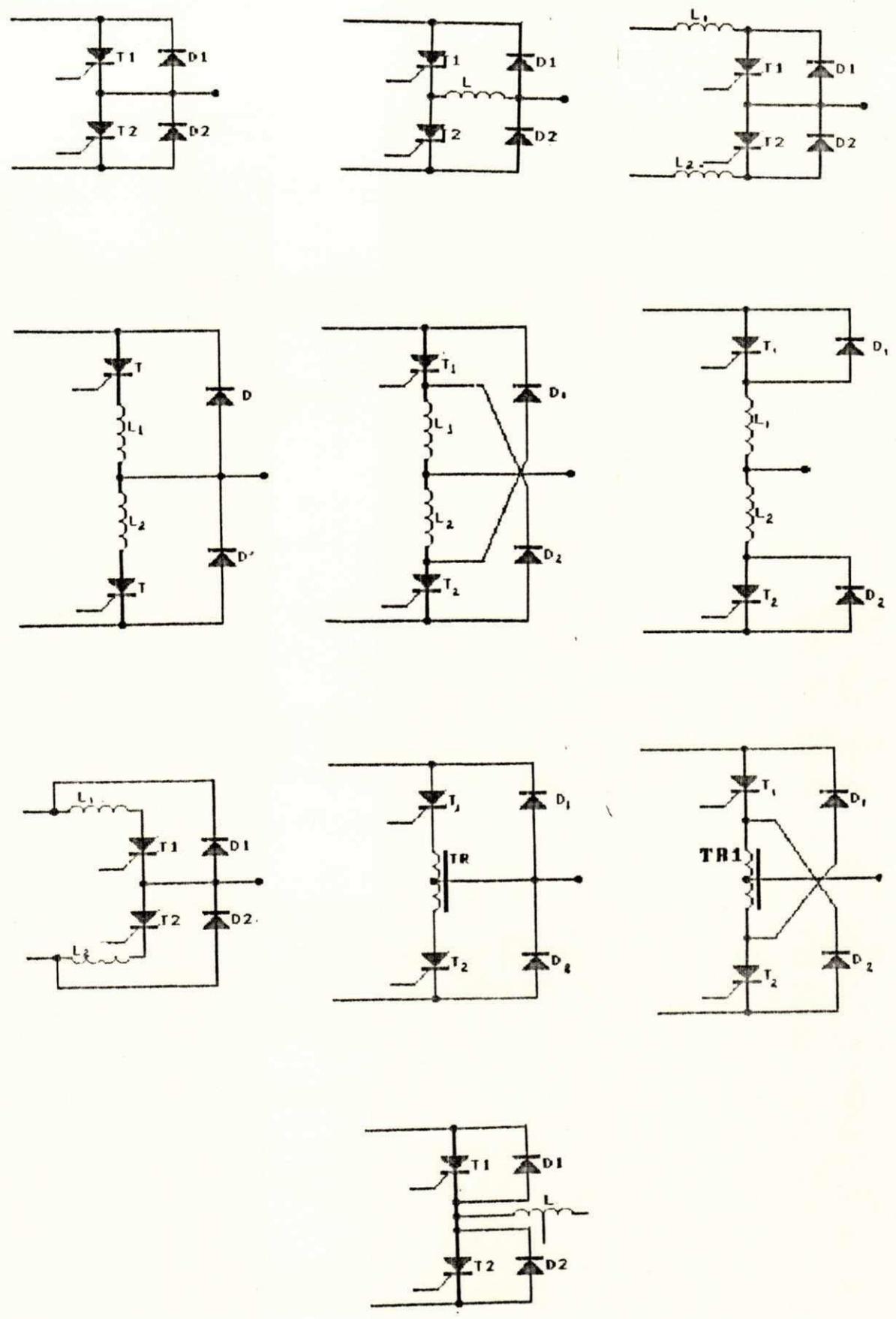


FIG. 3.4 - Diferentes tipos de braços de inversor

obtida devida às possibilidades de localização da FIC no inversor mais os tipos de conexão que permitem obter comutação individual, em meia ponte ou em ponte completa (global). Essa diversidade tem como resultado uma variação na quantidade de capacitores e indutores de comutação, e dos tiristores e diodos auxiliares de comutação [40].

3.3 - ESTUDO DE FUNCIONAMENTO DE INVERSORES

Do exame das estruturas apresentadas nas figuras anteriores, conclui-se que um inversor pode ser considerado como composto de um circuito de potência, ao qual são conectados os circuitos de comutação. De todos os esquemas, o de três FIC (ou a três capacitores) é o mais empregado, por utilizar o menor número de componentes. Esse tipo de configuração é o objeto das análises realizadas neste Capítulo.

A utilização dos circuitos básicos de comutação nos braços apresentados na figura 3.4 permite a obtenção de diversas estruturas de inversores [40]. A análise dessas estruturas mostra que as configurações das figuras 3.5.(a a d) podem ser consideradas como básicas.

Os inversores apresentados nas figuras 3.5.(a a i) acompanhados de curvas que indicam o comportamento da tensão e corrente durante a comutação, no capacitor e tiristor princi-

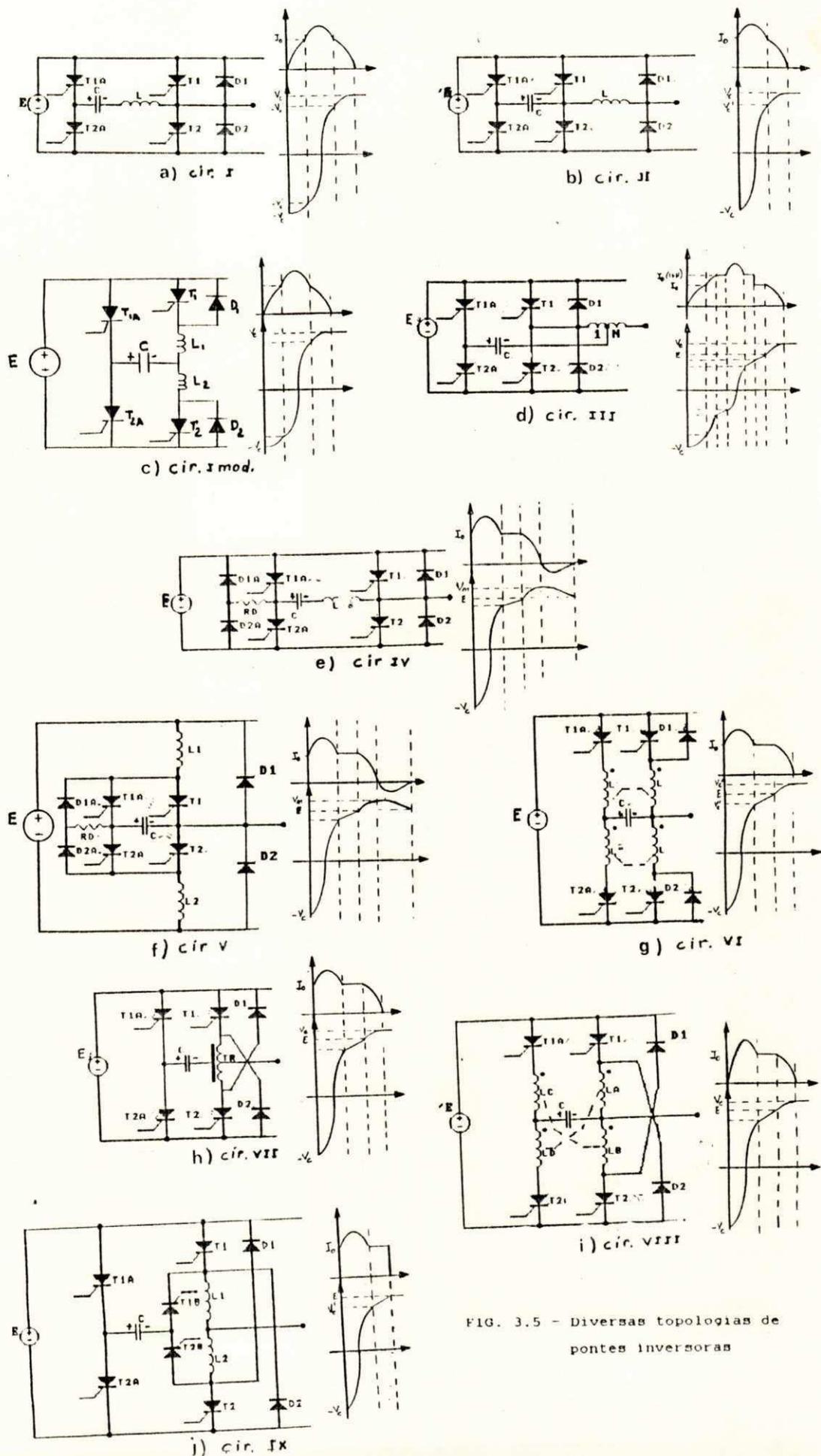


FIG. 3.5 - Diversas topologias de pontes inversoras

pal, representam diversas possibilidades básicas das configurações a três capacitores de comutação (três FIC) para o circuito trifásico.

O inversor de McMurray [42], indicado na figura 3.5.a, correspondente à utilização do circuito CC11 da figura 3.2, é bastante conhecido. Considere-se o tiristor T1 conduzindo a corrente de carga e o capacitor C carregado com a polaridade indicada. Para comutar T1, T1A é disparado e uma corrente ressonante circula através do reator L e do capacitor C, desviando a corrente de carga circulando via T1. Quando a corrente ressonante excede a corrente de carga, o excesso de corrente circula por D1, aplicando uma tensão reversa sobre T1 e garantindo seu bloqueio. A corrente ressonante cai e, quando atinge novamente o valor da corrente de carga, o diodo D1 cessa de conduzir. A energia armazenada no circuito, durante o intervalo em que a corrente ressonante sai do valor igual a corrente de carga a zero, deve recuperar as perdas, no circuito, do instante em que se começa a comutação até o instante em que a corrente ressonante atinge o valor da corrente de carga, de maneira que o capacitor seja carregado com o mesmo valor de tensão inicial, embora com polaridade contrária. Duas diferentes causas podem dar origem à segunda oscilação. Uma é a corrente de carga: quando a corrente de comutação iguala a corrente de carga, o diodo D2 é polarizado diretamente, iniciando a segunda oscilação. A desvantagem desse controle simples é que a tensão de comutação se torna muito dependente da corrente de carga e introduz problemas quando a corrente é nula. Uma segunda causa é o disparo do tiristor T2: o controle do ponto de início da segunda oscila-

ção determina a quantidade de energia armazenada. Selecionando-se um nível tal que as perdas, para um pico de comutação desejado, igualem a energia armazenada, a tensão de comutação se fixa em um nível estável. Se o início da segunda oscilação é antecipado, a tensão de comutação do capacitor aumenta e o limite para esse aumento pode ser muito elevado. Se o início da segunda oscilação é retardado, a tensão de comutação diminui o limite inferior, sendo teoricamente, igual à tensão de alimentação.

No inversor da figura 3.5.b [43], como no circuito anterior, o bloqueio de T_1 é obtido com o disparo de T_{1A} , desde que o capacitor possua a polaridade indicada na figura. Neste caso, a corrente de T_1 é transferida, instantaneamente, de T_1 para T_{1A} e C , que conduz também uma corrente ressonante, através de L e D_1 . A partir do instante em que a corrente no capacitor atinge novamente o valor da corrente de carga, D_1 cessa de conduzir, a corrente em C começa a diminuir e D_2 começa a conduzir, fornecendo a corrente à carga. Em D_2 , a corrente cresce de zero ao valor da corrente de carga. A energia armazenada na indutância durante a condução de D_2 acarreta uma sobretensão no capacitor. Como a indutância conduz a corrente de carga durante todo o processo de comutação, a sobretensão atinge valores mais elevados do que no inversor de McMurray.

Um inversor utilizando a fonte de impulsão CC13 pode ser realizado a partir do circuito da figura 3.4.f. O disparo de T_{1A} desvia a corrente de T_1 . O comportamento deste inversor é muito semelhante ao circuito 1, com a diferença de que a

indutância de comutação é dividida em duas partes: uma localizada na parte superior do braço do inversor em série com T1 e a outra localizada na parte inferior do mesmo braço em série com T2. As formas de onda no intervalo de comutação são idênticas, o que faz com que alguns autores o considerem como uma variação do inversor de McMurray [44]. Entretanto, uma diferença muito importante na operação em alta frequência é que esta topologia possui um chaveamento não dissipativo.

Na figura 3.5.d é indicado o inversor utilizando a fonte de impulsão CC14. O transformador de corrente consiste de um núcleo magnético com uma curva de histerese retangular [45]. Se o capacitor estiver carregado inicialmente com a polaridade indicada na figura, com o disparo de T1A, o capacitor supre a corrente na carga, e uma corrente no diodo D1, proporcional à relação de transformação do transformador, começa a existir. Durante a comutação, o núcleo magnético do transformador não está saturado. A tensão no capacitor varia linearmente e o fluxo tende a passar na direção negativa. Nessas condições, o tiristor T1 é submetido a uma tensão reversa igual à queda de tensão no diodo D1. A sobretensão neste circuito é imposta pela relação de transformação do transformador.

Nos circuitos inversores anteriormente analisados, existe um ponto em comum, que é a sobretensão no capacitor, conseqüente da energia armazenada na indutância de comutação no final da comutação. Algumas modificações apresentadas na literatura apenas mudam a topologia do circuito sem nada contribuir para a melhoria do desempenho do circuito, como é

o caso do circuito da fig. 3.5.c. A maioria das modificações introduzidas nos inversores básicos visam, entretanto, a redução ou dissipação da energia armazenada no final da comutação, já que este parâmetro acarreta efeitos adversos no desempenho do inversor e limita sua faixa de aplicação. Por exemplo, a energia armazenada contribui significativamente para as perdas de comutação.

Nos inversores a três capacitores, a energia armazenada durante a comutação pode:

- ser dissipada em uma resistência (figuras 3.5.e e 3.5.f) [38], [46]

- ser reduzida pela introdução de acoplamentos magnéticos no circuito (figuras 3.5.g, 3.5.h e 3.5.i) [15], [38], [39], [41];

- não existir pela introdução de dispositivos semicondutores auxiliares, que mudam a topologia do circuito (figura 3.5.j) [44];

3.4 - PARÂMETROS DE OTIMIZAÇÃO

Em alta potência, o objetivo procurado é a minimização dos custos e a maximização do rendimento. Na comutação forçada, as perdas de energia de comutação são bastante importantes e devem ser levadas em consideração [39], [41], além do

tamanho dos componentes passivos de comutação, que influenciam diretamente nos custos. A obtenção de um projeto ótimo pode ser realizado seguindo qualquer um dos critérios abaixo:

i - minimização da energia armazenada nos indutores de comutação;

ii - minimização da energia armazenada no capacitor de comutação;

iii - minimização da energia total dos componentes de comutação;

iv - minimização das perdas de energia de comutação;

v - maximização do tempo de aplicação de tensão reversa sobre o tiristor a ser comutado;

Examinando os efeitos de cada um desses critérios, as seguintes considerações são realizadas:

i.1 - a energia armazenada nos indutores de comutação depende do tamanho da indutância. A corrente de carga contribui para a maior perda de energia na comutação se a energia armazenada não for recuperada por algum meio;

ii.1 - a energia armazenada no capacitor de comutação também contribui para uma maior perda de energia da comutação. A energia reativa da comutação é uma parte da potência reativa utilizada no circuito. Apesar de muitas vezes aparentar ser desprezível, a fração de potência reativa da comutação perdida é importante e deve ser considerada. Isto ocorre devido à influência que ela exerce sobre a temperatura de funcionamento do circuito que não deve exceder determina-

dos limites;

iii.1 - a energia armazenada nos componentes de comutação, quando recuperada ou dissipada, usualmente resulta num longo tempo de comutação. Conseqüentemente, os inversores com maior quantidade de energia armazenada operam em frequências mais baixas. Também as considerações i.1 e ii.1 influenciam neste item;

iv.1 - considerando as perdas de energia de comutação, estas podem ser proibitivas em inversores que operam em alta frequência e alta corrente por acarretar aquecimentos indesejáveis. As perdas também aumentam os custos de todo o circuito. Por exemplo, com a introdução de maiores elementos dissipadores de calor;

v.1 - a maximização do tempo de aplicação de tensão reversa resulta na minimização dos elementos passivos de comutação (capacitor e indutor). Isto porque o tempo de aplicação de tensão reversa é proporcional à corrente de carga e inversamente proporcional à tensão de alimentação e à capacitância do capacitor de comutação;

3.5 - ESTUDO COMPARATIVO DOS INVERSORES

Objetivando simplificar a análise dos circuitos inversores, supõe-se que a corrente de carga permanece constante

durante o intervalo de comutação e que os componentes passivos (capacitor e indutor) são ideais. No caso de existir acoplamento entre indutâncias, é considerada a indutância de dispersão do acoplamento (αL).

Todos os parâmetros são normalizados em relação a certas quantidades-base, definidas a seguir. Toma-se a tensão da fonte de alimentação (E) como base da tensão e a corrente de carga, (I_0), a ser comutada, como base de corrente. A energia de carga, definida como $E \cdot I_0 \cdot t_0$ (t_0 é o tempo de aplicação de tensão reversa no tiristor) é usada para normalizar a energia armazenada, a energia de comutação no capacitor, a energia total nos componentes de comutação e as perdas no circuito de comutação. A base de tempo T_0 , dada por $T_0 = C \cdot E / I_0$ é utilizada para normalizar o tempo de aplicação de tensão reversa sobre o tiristor a ser comutado e as bases $I_0 \cdot t_q / E$ e $E \cdot I_0 / t_q$, para normalizar a capacitância e a indutância de comutação (t_q é o tempo de recuperação de bloqueio fornecido pelo fabricante).

A metodologia mais detalhada para a obtenção das expressões analíticas das grandezas analisadas, são apresentados no Apêndice 2 e são função da variável adimensional $x = I_m / I_0$, relação entre a corrente máxima no circuito ressonante e a corrente a ser comutada.

3.5.1 - Energia armazenada

A figura 3.6 mostra as curvas representativas da energia armazenada, para os circuitos considerados. Nota-se que o

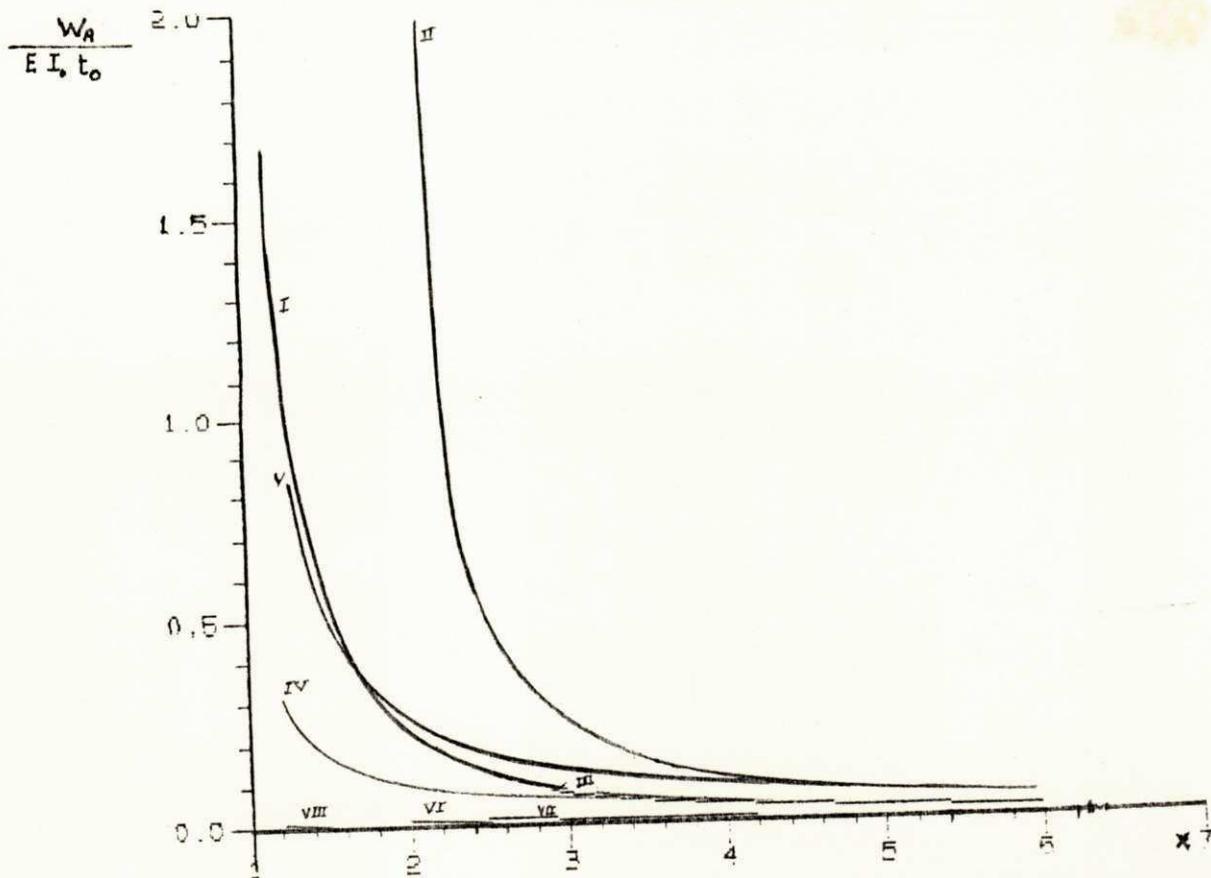


FIG. 3.6 - Energia armazenada na indutância

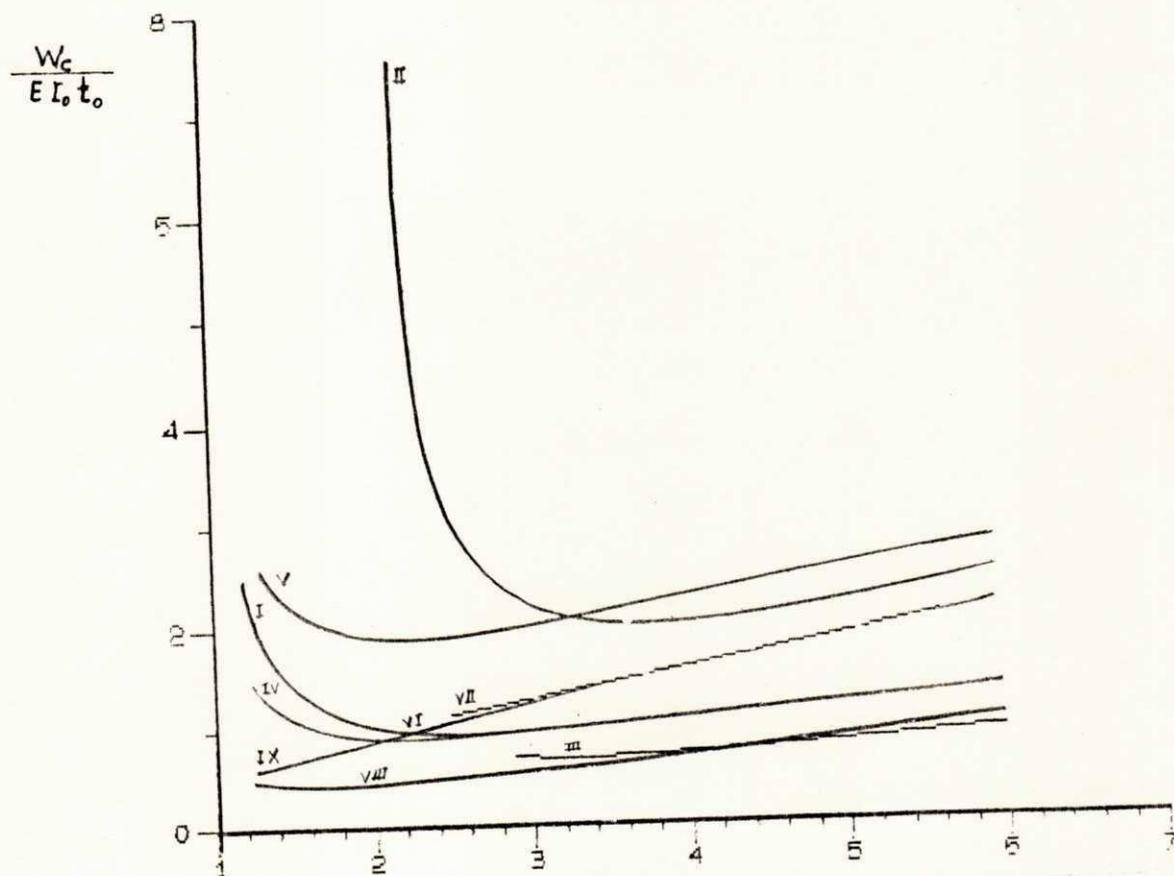


FIG. 3.7 - Energia utilizada pelo capacitor

circuito II possui uma grande energia armazenada e necessita de circuitos adicionais para dissipá-la. Os circuitos VI, VII, e VIII possuem, cada, uma reduzida energia armazenada que depende do fator de acoplamento dos transformadores. O circuito IX não possui nenhuma energia armazenada às custas de um número de dispositivos maior do que em qualquer outro circuito.

A seguir, são apresentadas as equações para a energia armazenada, W_A , dos circuitos I ao IX

circuitos I, II, III, IV, V:

$$W_A = \frac{LI_0^2}{2} \quad (3.1)$$

circuitos VI, VII, VIII:

$$W_A = \frac{\alpha LI_0^2}{2} \quad (3.2)$$

circuito IX:

$$W_A = 0 \quad (3.3)$$

3.5.2 - Energia no capacitor

A energia utilizada pelo circuito de comutação para comutar um tiristor conduzindo uma corrente I_0 é para todos os circuitos igual a:

$$W_C = \frac{CV_c^2}{2} \quad (3.4)$$

onde, V_c é o valor da tensão do capacitor no início da comutação.

A energia é apresentada graficamente, para cada circuito, na figura 3.7. Como já mencionado anteriormente, os circuitos que exigem maior energia para a comutação necessitam de componentes passivos maiores. Com exceção do circuito II, todos os outros são indicados para a aplicação em potência elevada. Entretanto os circuitos III e VIII são os que solicitam menor quantidade de energia do capacitor para comutação.

3.5.3 - Energia total dos componentes passivos

A energia total está relacionada com a tensão máxima no capacitor e com as correntes máximas circulando nos indutores de comutação. Seu traçado gráfico é apresentado na figura 3.8. Verifica-se que os circuitos III, IV e VIII apresentam menor níveis de energia total nos elementos passivos, sendo o circuito III o que apresenta menor nível.

As equações para a energia total nos componentes passivos, dos circuitos I ao IX, são dadas a seguir.

circuitos I, II, IV, V, VII, IX:

$$S = \frac{CV_c^2}{2} + LI_m^2 \quad (3.5)$$

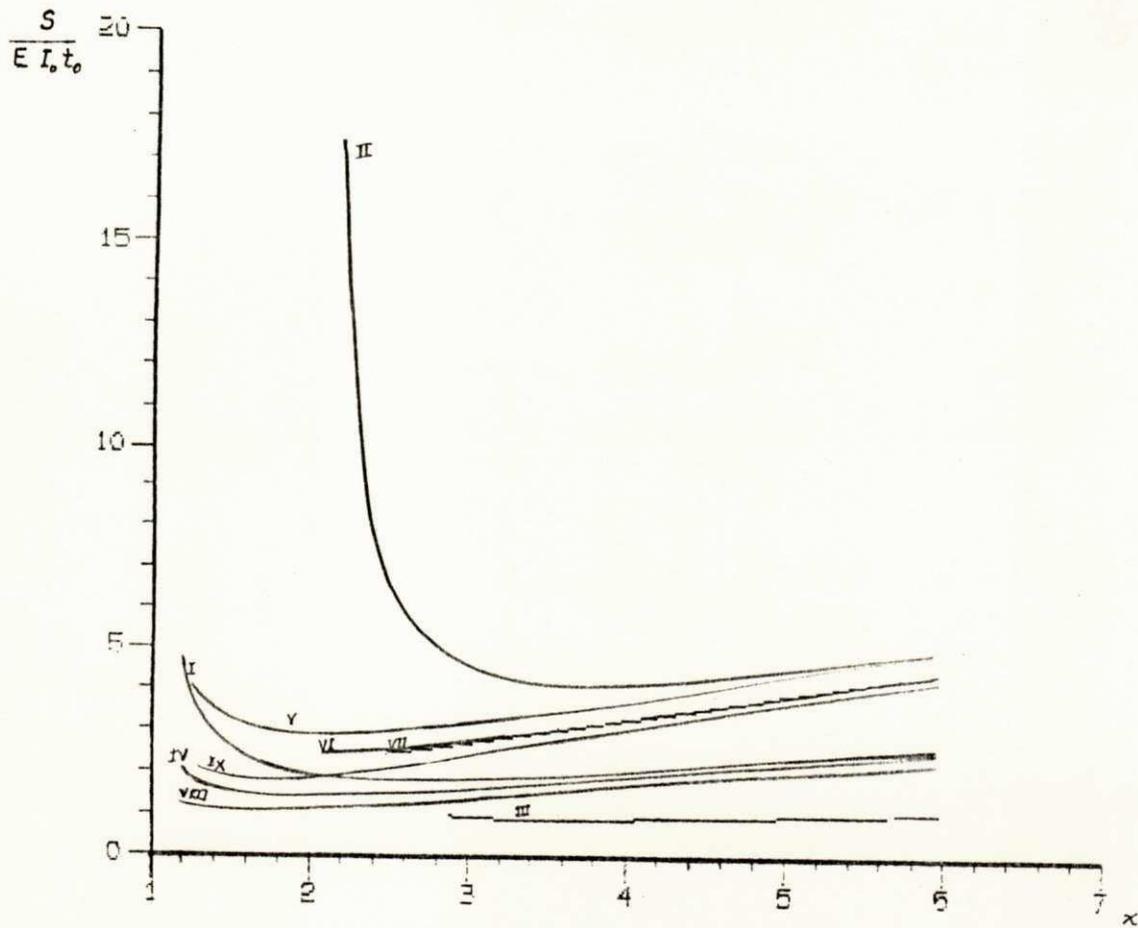


FIG. 3.8 - Energia total dos componentes passivos

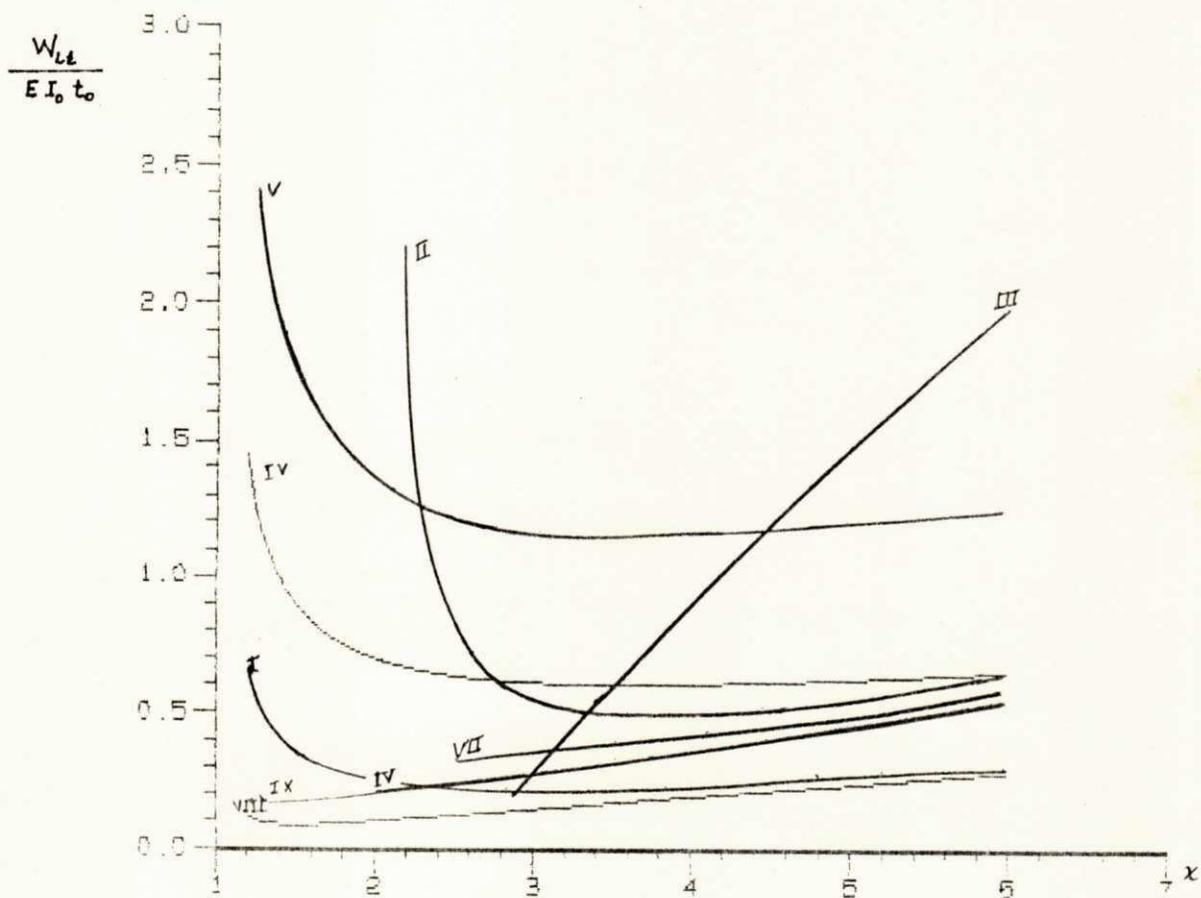


FIG. 3.9 - Perdas totais na comutação

circuito III:

$$S = \frac{CV_c^2}{2} + L(n+1)^2 I_o^2 \quad (3.6)$$

ciurcuitos VI, VIII:

$$S = \frac{CV_c^2}{2} + \frac{LI_o^2}{2} + \frac{LI_m^2}{2} \quad (3.7)$$

3.5.4 - Perdas por comutação

As perdas totais por comutação são obtidas pela soma das perdas ocorridas em cada intervalo de operação do inversor e são representadas na figura 3.9. O circuito VIII é o que apresenta as menores perdas por comutação.

As equações para as perdas durante o processo de comutação são apresentadas a seguir.

circuito I, IV:

$$W_{1t} = CE(V_c - V_1) \quad (3.8)$$

circuito II, V:

$$W_{1t} = CE(V_c - V_1) + \frac{LI_o^2}{2} \quad (3.9)$$

circuito III:

$$W_{1t} = \frac{LI_o^2}{2} + \frac{C(V_1^2 - E^2)}{2} + R(n+1)^2 I_o^2 t_o \quad (3.10)$$

circuito VI, VII:

$$W_{1t} = CE(V_C - V_1) + \frac{\alpha LI_0^2}{2} \quad (3.11)$$

circuito VIII:

$$W_{1t} = CE(V_C - V_1) + \frac{(\alpha - 1)LI_0^2}{2} \quad (3.12)$$

circuito IX:

$$W_{1t} = CE(E - V_1) \quad (3.13)$$

3.5.5 - Tempo de aplicação de tensão reversa

A figura 3.10 mostra as curvas de tempo de aplicação de tensão reversa para os circuitos de I a IX. Os circuitos I, III, IV e VIII são os que apresentam maiores tempo. O tempo de aplicação de tensão reversa, para todos os circuitos, é dado por:

$$t_o = \frac{I_0 \cdot t_q}{CE} \quad (3.14)$$

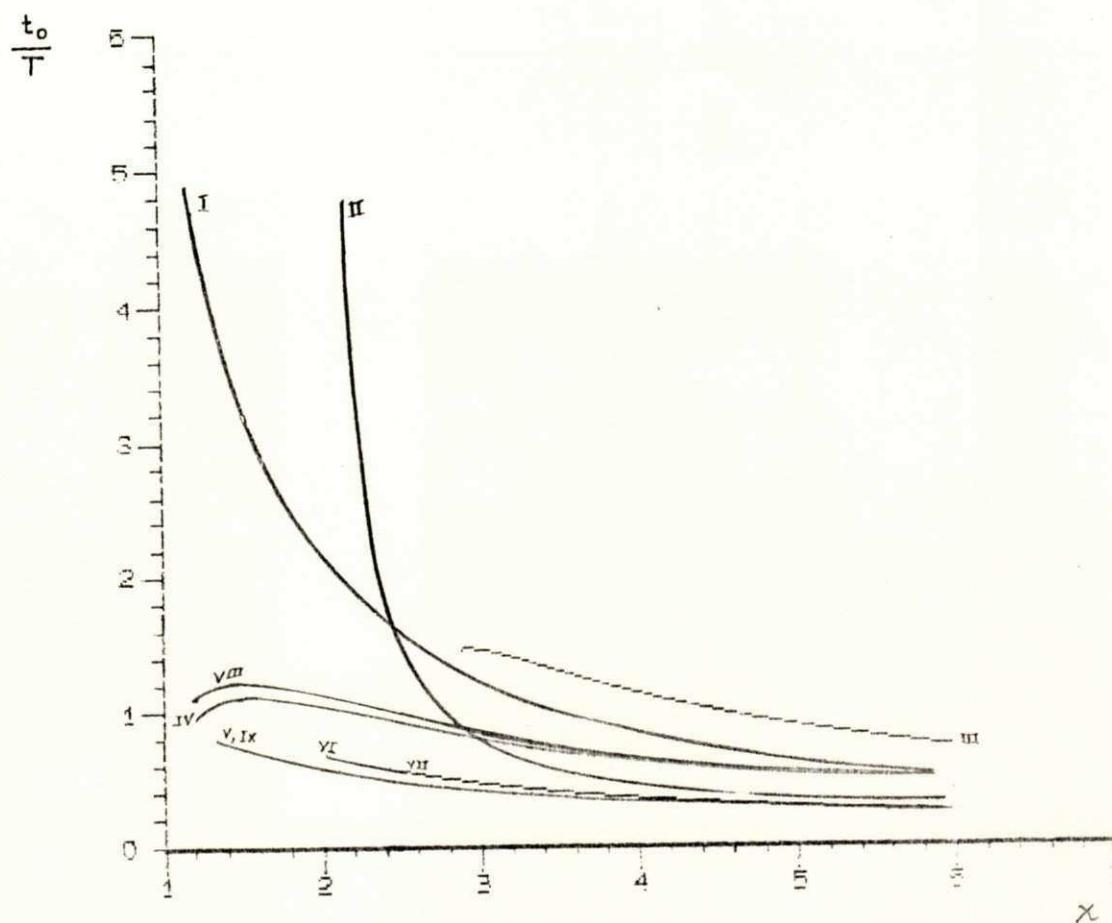


FIG. 3.10 — Tempo de aplicação de tensão reversa

3.6 - CONCLUSÕES

Neste Capítulo, foram examinados, comparativamente, nove diferentes circuitos inversores a comutação auxiliar individual e com a fonte de comutação conectada em paralelo com o tiristor a ser comutado. Esses circuitos foram obtidos a partir de circuitos de comutação básicos, conectados a diferentes braços possíveis de circuito de potência do inversor. Verifica-se que a localização das conexões dos diodos de circulação na ponte e a conexão do circuito de comutação pode, inclusive, modificar as características de operação do inversor, fazendo-o operar sem armazenamento de energia no final da comutação. A análise de representações gráficas dos parâmetros de desempenho dos inversores permite uma escolha adequada dos mesmos.

É evidente, a partir das figuras 3.6 a 3.10, que o circuito VIII apresenta boas características de desempenho, no tocante a todos os parâmetros aqui analisados. Por outro lado, embora a energia armazenada no circuito IX seja nula, o exame de outros parâmetros não o torna o mais atraente dos circuitos. O circuito III, apesar de apresentar boas características de desempenho no tocante à energia armazenada no indutor, energia no capacitor, energia total os componentes passivos e tempo de aplicação de tensão reversa, é o circuito que possui as maiores perdas por comutação, não podendo operar para baixos valores de x .

A determinação de C e L para cada inversor pode ser feita a partir do ábaco de t_0 (pu) e das definições de x

apresentadas no Apêndice 2.

Um ponto muito importante a ressaltar é que o circuito VIII utiliza uma estrutura básica de comutação não dissipativa e pode ser realizado com dispositivos mais rápidos e de menor dissipação durante a condução.

4. CONVERSORES COM COMUTAÇÃO FORÇADA E COMUTAÇÃO

QUASE-RESSONANTE: (QRC-ZVS)

4.1 - INTRODUÇÃO

Por muitos anos, o método mais comum de controle em conversores CC/CC foi o da modulação de largura de pulso MLP.

Devido à forma de onda retangular ou triangular da corrente e da tensão nestes conversores, eles solicitam bloqueio ou condução instantânea da chave. Considerando-se que os tempos de chaveamento dos interruptores não são nulos e que, durante a comutação as correntes e/ou as tensões nos referidos interruptores, são diferentes de zero, as perdas de comutação limitam o desempenho do circuito, principalmente com o aumento da frequência de operação [17].

Recentemente, tem sido dada muita ênfase ao estudo dos conversores CC/CC de potência com chaveamento não dissipativo, alto rendimento e operação em alta frequência [6], [51], [52]. O princípio da técnica é baseado na adição de um circuito ressonante a um conversor PWM, de modo a manter a corrente nula e/ou a tensão próximas de zero nos instantes de

disparo e/ou bloqueio da chave (os conversores quase-ressonantes com comutação a corrente nula (QRC-ZCS) e os conversores quase-ressonantes com comutação a tensão nula (QRC-ZVS).

No Capítulo I, mostrou-se que três estruturas básicas de comutação forçada, uma das quais usada em um tipo de inversor PWM, correspondiam a estruturas de chaves ressonantes de chaveamento não dissipativo. No Capítulo anterior, mostrou-se que o inversor PWM convencional, a comutação forçada, de melhores características, se baseia nesse mesmo circuito básico de comutação não dissipativo. Seria de se esperar, portanto, que, neste Capítulo o conversor quase-ressonante escolhido para estudo fosse o QRC-ZCS. Entretanto, Cheron [55] levanta a possibilidade de topologias de inversores PWM com chaveamento a tensão nula. Por esta razão, mesmo sem procurar chegar a essas topologias de inversores, optou-se pelo estudo do conversor QRC-ZVS.

Vários estudos foram apresentados sobre conversores quase-ressonantes [6], [7], [52]. Entretanto, Kazimierczuk [51] analisou a operação de QRC-ZCS, determinando a capacidade de conversão de potência do circuito e as tensões e correntes máximas nos interruptores. Ao nosso conhecimento, esta metodologia não foi ainda aplicada à análise do QRC-ZVS, razão pela qual a desenvolvemos neste Capítulo.

Diferentes dispositivos de chaveamento rápido têm sido empregados na implementação de conversores CC/CC. De mais fácil manuseio do que os transistores de potência, os MOSFETS de potência são muito utilizados. São capazes de chaveamento

rápido, mas possuem uma resistência de condução elevada e são de baixa potência. O IGBT ("insulated gate bipolar transistor"), possuidor de baixa resistência de condução e podendo trabalhar em potências mais elevadas que o MOSFET, já foi aplicado em conversores CC/CC PWM e em inversores PWM [54] e teve mostrada sua viabilidade de aplicação nos QRC-ZCS [53]. Este trabalho mostra, através de implementação em laboratório, que ele também pode ser utilizado nos QRC-ZVS. Como o IGBT é um dispositivo relativamente novo, foi realizada a montagem de um conversor CC/CC PWM a IGBT, antes da realização do QRC-ZVS, com o objetivo de dominar as características do dispositivo.

4.2 - O IGBT

O interesse em dispositivos semicondutores mais rápidos no disparo e bloqueio operando em alta potência, direciona as pesquisas atuais para os interruptores semicondutores híbridos, obtidos pela integração de dispositivos de diferentes famílias. Um desses dispositivos híbridos é o IGBT. A figura 4.1.a apresenta a estrutura equivalente para o IGBT, constituída de um circuito a transistores com comando de condução e bloqueio feito através de um MOSFET e a figura 4.1.b apresenta a sua representação gráfica. Devido à realimentação existente na configuração Darlington, a aplicação de um pulso de tensão positiva à porta do MOSFET, o circuito entra em condução (desde que exista uma diferença de potencial de coletor

para emissor) e só cessando essa quando é aplicado um pulso de tensão negativo à porta ou lhe é retirada a tensão aplicada ao coletor.

4.3 - COMUTAÇÃO COMANDADA

No Capítulo I, foi apresentado o circuito conversor básico utilizando dispositivos de disparo e bloqueio comandado, os conversores PWM. O termo PWM não é aqui usado para indicar qualquer esquema particular de controle, mas um meio de distinguir conversores em forma de onda quase-retangulares [47]. Como já mencionado anteriormente, o conversor PWM é definido como um conversor CC/CC com um interruptor, um diodo, e pequena ondulação em cada reatância e na carga. O conversor indicado na figura 4.2 é chamado de conversor "buck" (abaixador de tensão). Outros conversores de tensão com e transformadores e sem eles são os do tipo: "boost" (elevador de tensão), "buck/boost" (abaixador, elevador de tensão), "Cúk" (dual do "buck/boost"), "flyback", "forward", "SEPIC" e "SEPIC dual". Estudos detalhados desses conversores são encontrados em diferentes referências [14], [48], [49].

A utilização de interruptores em alta frequência torna importantes parâmetros desprezíveis nos conversores a comutação forçada (que operam em baixa frequência). Capacitâncias e indutâncias parasitas dão origem a picos de corrente e/ou tensão nos interruptores. O conversor "buck", figura 4.3, com

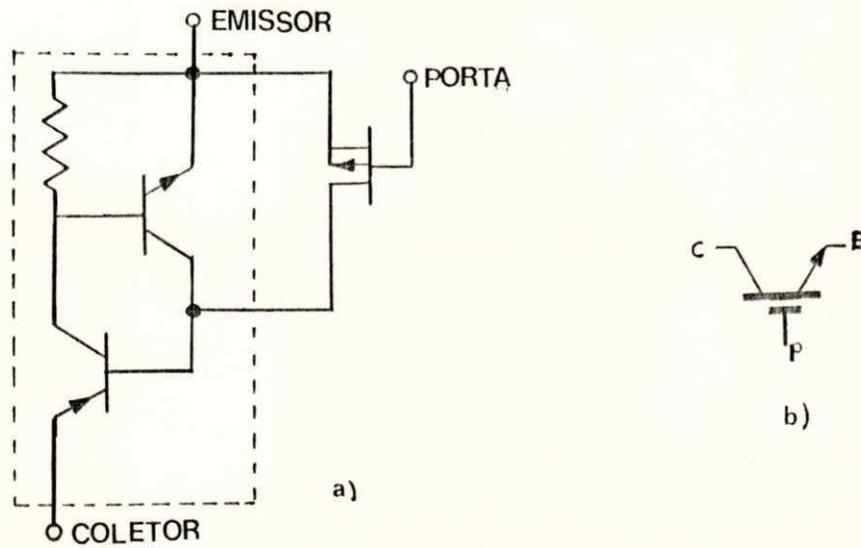


FIG. 4.1 - Circuito equivalente e simbolo do IGBT

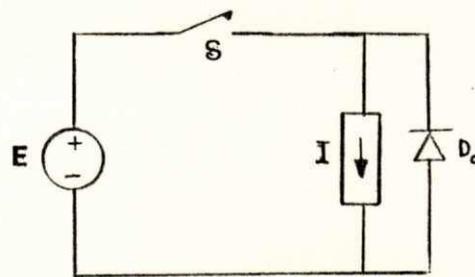


FIG. 4.2 - Circuito conversor CC/CC básico

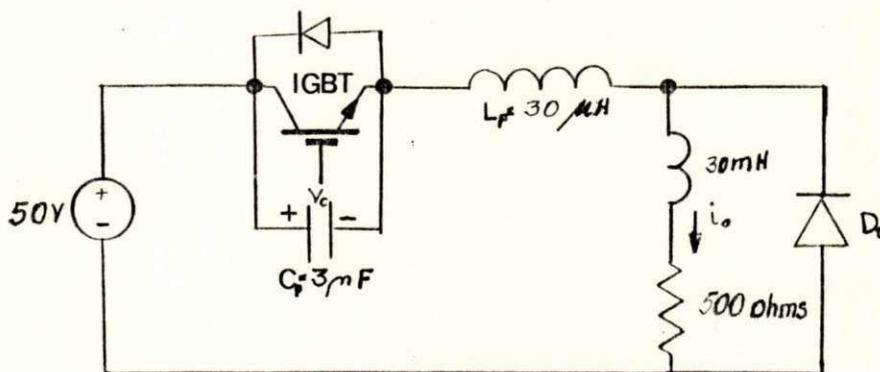


FIG. 4.3 - Circuito conversor, considerando capacitâncias e indutâncias parasitas

interruptor tipo IBGT, é simulado com o programa SAECE (ver Capítulo II) e os resultados obtidos são indicados na figura 4.4, apresentando os efeitos desses parâmetros. Neste circuito, a capacitância existente representa as capacitâncias parasitas de junção e dos cabos utilizados para fazer a conexão entre dois pontos do circuito, e a indutância série com a chave representa as indutâncias dos cabos. Considerando os resultados, a figura 4.4.a apresenta a forma de onda da tensão no capacitor que é a mesma existente para o interruptor. Nesta forma de onda, é fácil de observar a existência de uma onda de tensão ressonante, identificando que o capacitor e indutor ficam oscilando na frequência determinada por L e C. Quando a chave interruptora é fechada e a tensão no capacitor é diferente de zero, este se descarrega pela chave, causando picos de corrente sobre esta, proporcional à energia armazenada no capacitor ($0,5.CV^2$) [17]. A figura 4.4.b indica a forma de onda da corrente na carga. Alguns cuidados devem ser tomados quando se realizam montagens de circuitos para operar em altas frequências, como conexões curtas, já que os efeitos parasitas aumentam com o aumento da frequência.

4.4 - COMUTAÇÃO QUASE-RESSONANTE

O conceito de chave ressonante pode ser diretamente aplicado a um grande número de conversores PWM. Pela simples substituição da chave de potência por uma chave ressonante (ver Capítulo I e figura 4.5) em um conversor de PWM gera-se

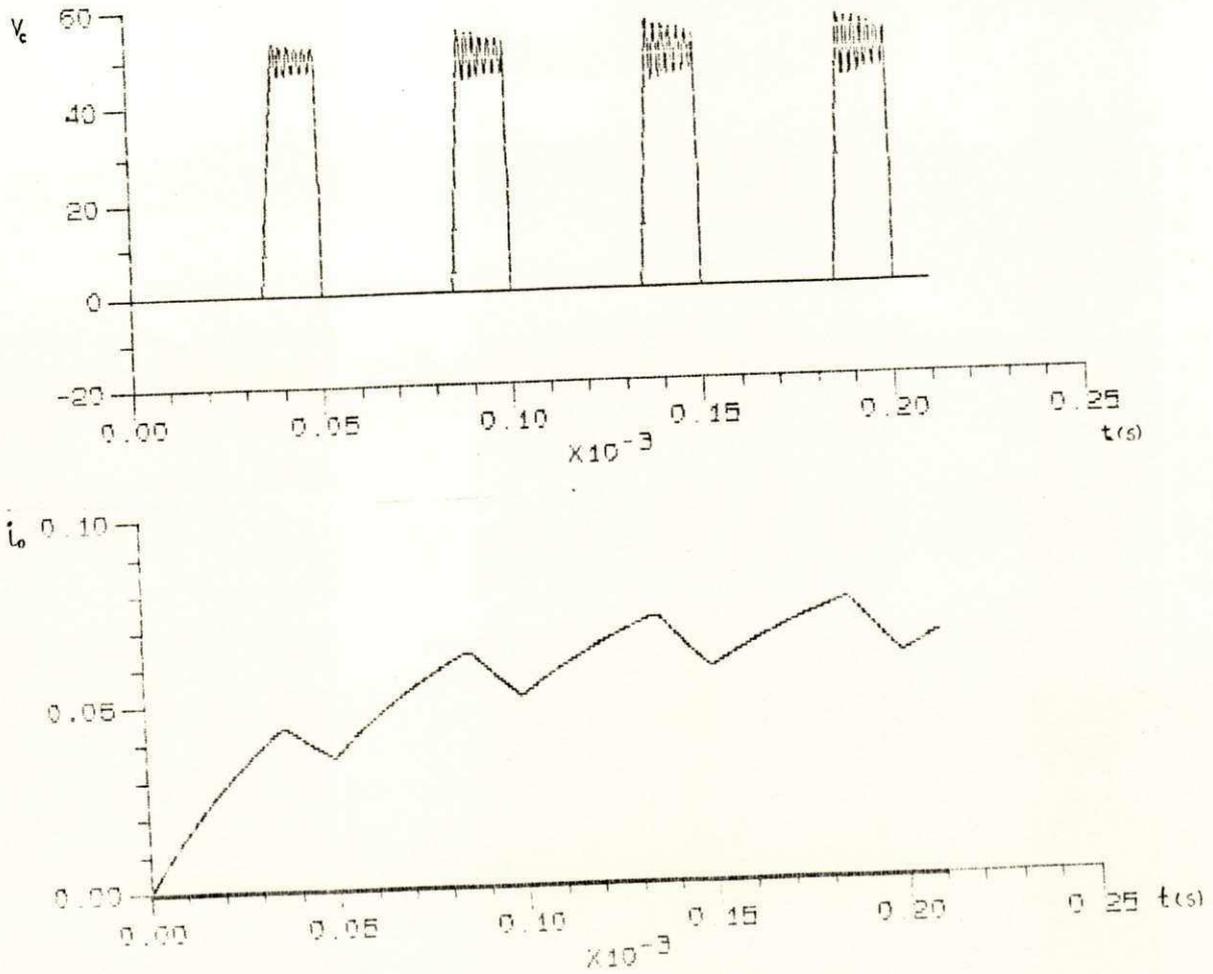


FIG. 4.4 - Formas de onda da tensão e da corrente na carga

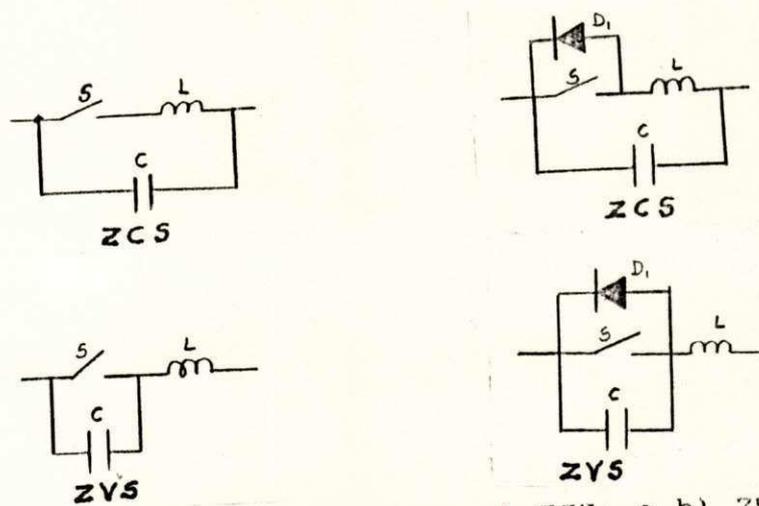


FIG. 4.5 - Tipos de chaves ressonantes: a) ZCS; e b) ZVS

uma nova família de conversores, com comutação não dissipativa, chamados de quase-ressonantes [17], com obtenção dos QRC-ZCS e QRC-ZVS.

Regras práticas de obtenção de conversores quase-ressonantes a partir de conversores PWM foram definidas por NGO [50]. Elas podem ser aplicadas a qualquer das famílias de conversores PWM ("boost", "Cúk", "flyback", etc.). O processo envolve a adição de três componentes a um conversor PWM e as topologias obtidas devem satisfazer às regras e teoremas de Freeland [47].

4.4.1 - O conversor quase-ressonante com comutação a corrente nula (QRC-ZCS)

Considere-se o conversor quase-ressonante da figura 4.6, obtido diretamente da introdução da chave ressonante da figura 4.5.a no conversor PWM "buck". No início de cada ciclo da chave ressonante, a chave S está aberta e o diodo D_2 , conduzindo. Quando S é fechada, a corrente cresce linearmente na chave, com di/dt limitado pelo indutor de ressonância, L_r . A corrente na chave cresce até atingir o valor da corrente de carga, I , instante em que o diodo D_2 pára de conduzir e os elementos L_r e C_r formam um circuito ressonante. O circuito é ressonante até i_g atingir novamente zero, quando é interrompida pela chave (unidirecional em corrente) que abre. Com a chave em aberto, o capacitor C_r descarrega-se sobre a carga com a corrente I e, quando a sua tensão atinge zero, o diodo

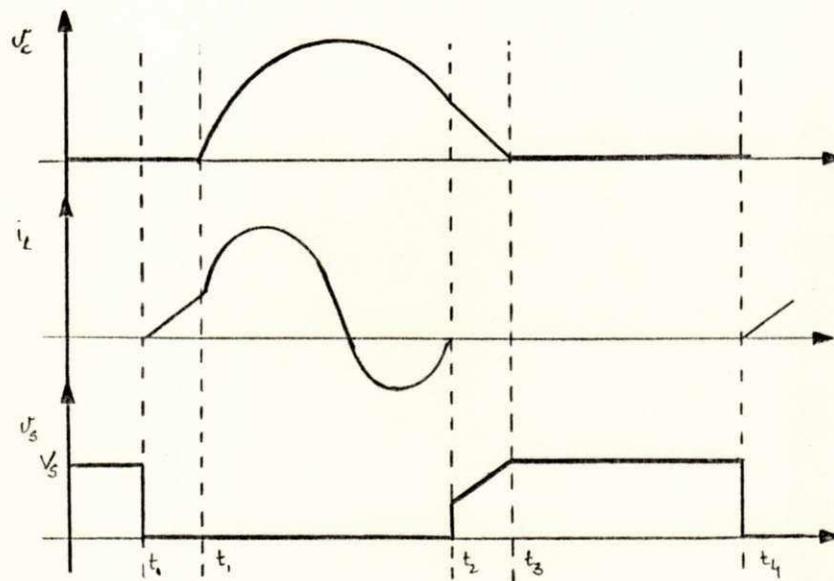
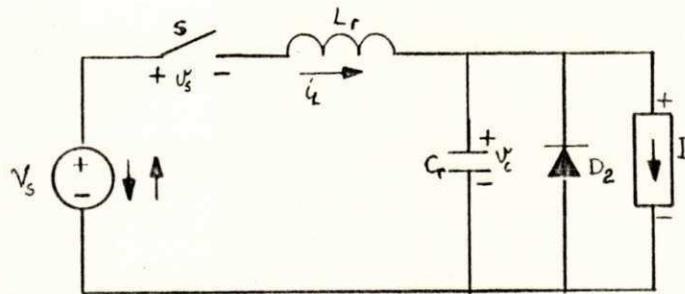


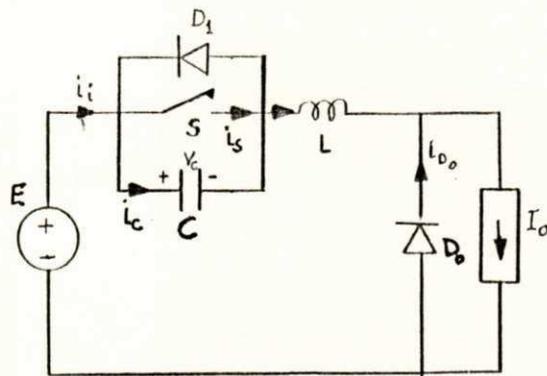
FIG. 4.6 - Conversor quase-ressonante-ZCS

D_2 passa a conduzir a corrente de carga. O estado do circuito é agora o mesmo do inicial, e o conversor mantém-se neste estado até a chave S receber novo comando de fechar, começando novo ciclo. A tensão de saída é controlada através da variação da frequência de chaveamento.

Na realidade, pode-se notar que o conversor quase-ressonante da figura 4.6 é idêntico ao conversor auto-comutado da figura 1.3.

4.4.2 - Conversor quase-ressonante com comutação a tensão nula (QRC-ZVS)

Considere-se o conversor da figura 4.7, obtido diretamente da introdução da chave ressonante da figura 4.3.b. No início de cada ciclo, a chave S é aberta e o capacitor C se carrega linearmente com a corrente I imposta pela carga. A tensão cresce até atingir o valor da tensão da fonte, V_G . Quando a tensão nos terminais do capacitor tende a um valor maior que a tensão da fonte, a corrente em L decresce, o diodo D é polarizado diretamente e passa a conduzir a diferença de corrente, $I - i_1$. A variação da corrente em L provoca uma sobretensão no capacitor C, que é máxima quando i_1 se anula. Essa corrente em L inverte de sentido, continua decrescendo e passa por um mínimo. Quando a tensão no capacitor se anula, o diodo D_1 conduz a corrente i_1 , que volta a crescer linearmente (decresce em módulo) com di/dt limitado pela indutância L. Se, entre este instante e aquele em que a corrente passa novamente por zero, a chave for fechada, ela



Modo de operação

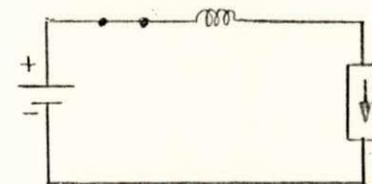
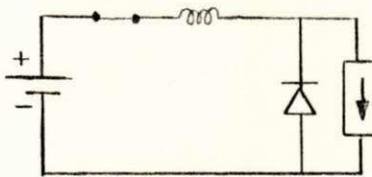
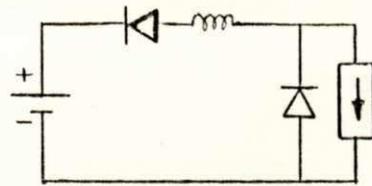
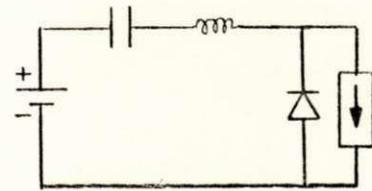
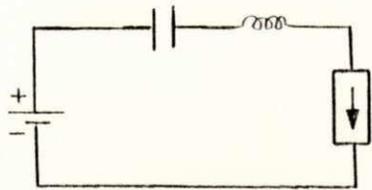


FIG. 4.7 - O QRC-ZVS estudado

atinge o valor da corrente de carga, D_1 cessa de conduzir. A tensão no capacitor se mantém igual a zero e, em um determinado instante, a chave S é aberta. O estado do circuito é agora o mesmo da condição inicial e a chave S está pronta para ser aberta e começar novo ciclo.

Neste tipo de topologia, as capacitâncias parasitas se adicionam ao capacitor ressonante que, por ser de ordem bastante superior àsquelas, determina a frequência de ressonância.

4.5 - ANÁLISE DETALHADA DE CONVERSOR "BUCK" QUASE-RESSONANTE À COMUTAÇÃO COM TENSÃO NULA

Normalmente, a análise de um conversor quase-ressonante é feita objetivando o projeto do circuito pela utilização de ábacos representando a razão de conversão CC e o tempo de aplicação de tensão reversa [19]. Aqui são consideradas também a capacidade de conversão de potência, as tensões e as correntes máximas nos interruptores. A figura 4.8 indica o QRC-ZVS e as formas de ondas da tensão e/ou corrente nos diversos componentes do circuito.

As análises do conversor serão baseadas nas seguintes considerações:

- 1) Os semicondutores são chaves ideais;
- 2) Os elementos reativos são lineares, passivos, invariantes no tempo e não têm componentes parasitas;

3) A carga é suficientemente indutiva, de modo a manter a corrente com baixa ondulação.

Na análise, são considerados os seguintes parâmetros:

- f_0 - frequência de ressonância;
- f - frequência de chaveamento;
- D - relação cíclica de chaveamento
- Q' - fator de qualidade para o circuito quase-ressonante;
- h - relação entre tensão no capacitor e tensão da fonte no instante anterior à condução da chave;
- M - razão de conversão CC;
- Z_n - impedância característica do circuito ressonante;

Pode-se definir:

$$B = \frac{f}{f_0} \quad (4.1)$$

$$Q' = \frac{R_L}{\omega_0 L_r} = \omega_0 R_L C_r = \frac{B R_L}{\omega L_r} = \frac{\omega C_r R_L}{B} = \frac{R_L}{L_r / C_r} = \frac{R_L}{Z_n} \quad (4.2)$$

$$D = 1 - t_3/T \quad (4.3)$$

$$h = v_s(0)/E = v_c(0)/E \quad (4.4)$$

Da expressão de $Q' = \frac{R_L}{\omega_0 L_r} = \omega_0 R_L C_r$ conclui-se que C_r pode ser escrito como:

$$C_r = \frac{1}{L_r} \cdot \frac{B^2}{\omega^2} \quad (4.5)$$

4.5.1 - Equações descritivas da operação do conversor

As equações básicas para o circuito conversor da figura 4.8 são apresentadas a seguir:

$$i_i = i_s + i_c - i_{D1} \quad (4.6)$$

$$I_o = i_i + i_{D2} = i_L + i_{D2} \quad (4.7)$$

$$E = v_c + v_L - v_{D2} = v_s + v_L - v_{D2} \quad (4.8)$$

Realizando a análise de funcionamento do circuito, são apresentadas as equações de funcionamento do circuito conversor na forma normalizada, considerando como parâmetros de normalização a tensão da fonte, E , a corrente de carga, I_o , e a resistência da carga, R_L , e o tempo de recuperação da capacidade de bloqueio, t_{off} . As equações para cada intervalo são, portanto:

Intervalo I $(0 < t < t_1)$

$$\frac{v_c(wt)}{E} = \frac{M}{BQ'} \cdot wt + h \quad (4.9)$$

$$\frac{i_s(wt)}{I_o} = 0 \quad (4.10)$$

$$\frac{i_c(wt)}{I_o} = 1 \quad (4.11)$$

$$\frac{i_{D2}(wt)}{I_o} = 0 \quad (4.12)$$

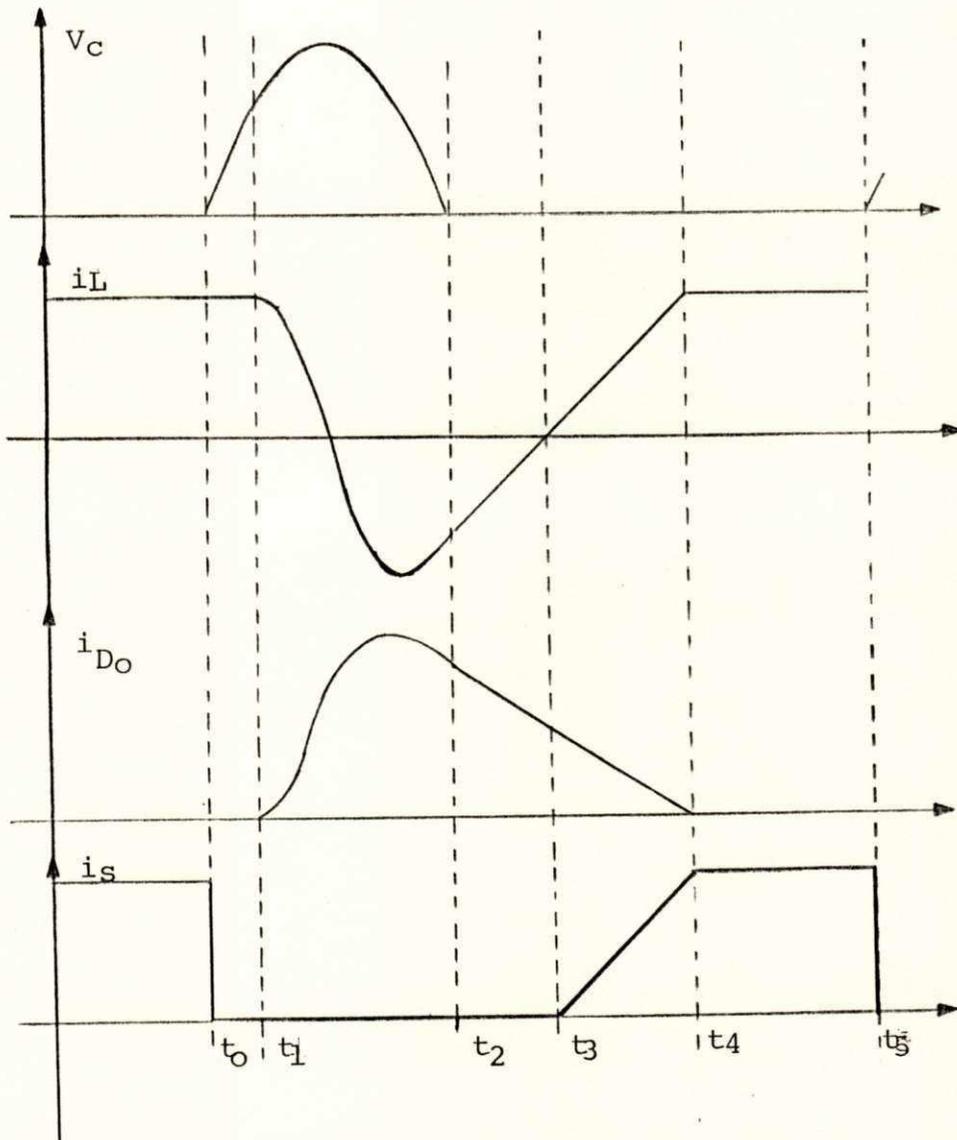
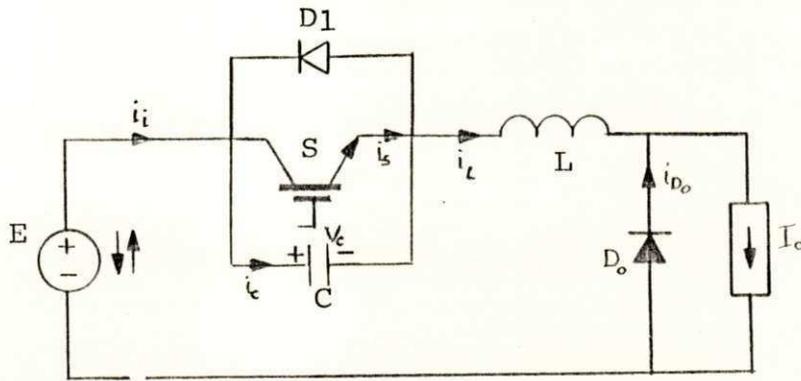


FIG. 4.8 - Conversor quase-ressonante-ZVS

$$\frac{i_L(wt)}{I_0} = 1 \quad (4.13)$$

$$\frac{v_S(wt)}{E} = \frac{M}{BQ'} wt + h \quad (4.14)$$

$$\frac{v_L(wt)}{E} = 0 \quad (4.15)$$

$$\frac{v_{D2}(wt)}{E} = \frac{M}{BQ'} wt + h - 1 \quad (4.16)$$

Intervalo II ($t_1 < t < t_2$)

$$\frac{v_C(wt)}{E} = \frac{M}{Q'} \text{sen} \left(\frac{wt - wt_1}{B} \right) + 1 \quad (4.17)$$

$$\frac{i_S(wt)}{I_0} = 0 \quad (4.18)$$

$$\frac{i_C(wt)}{I_0} = \cos \left(\frac{wt - wt_1}{B} \right) \quad (4.19)$$

$$\frac{i_{D2}(wt)}{I_0} = 1 - \cos \left(\frac{wt - wt_1}{B} \right) \quad (4.20)$$

$$\frac{i_L(wt)}{I_0} = \cos \left(\frac{wt - wt_1}{B} \right) \quad (4.21)$$

$$\frac{v_S(wt)}{E} = \frac{M}{Q'} \text{sen} \left(\frac{wt - wt_1}{B} \right) + 1 \quad (4.22)$$

$$\frac{v_L(wt)}{E} = - \frac{M}{Q'} \text{sen} \left(\frac{wt - wt_1}{B} \right) \quad (4.23)$$

$$\frac{v_{D2}(wt)}{E} = 0 \quad (4.24)$$

Intervalo III ($t_2 < t < t_3$)

$$\frac{v_C(wt)}{E} = 0 \quad (4.25)$$

$$\frac{i_S(wt)}{I_0} = 0 \quad (4.26)$$

$$\frac{i_C(wt)}{I_0} = 0 \quad (4.27)$$

$$\frac{i_{D2}(wt)}{I_0} = 1 - \frac{Q'}{BM} (wt - wt_2) - \sqrt{1 - \left(\frac{Q'}{M}\right)^2} \quad (4.28)$$

$$\frac{i_L(wt)}{I_0} = \frac{Q'}{BM} (wt - wt_2) + \sqrt{1 - \left(\frac{Q'}{M}\right)^2} \quad (4.29)$$

$$\frac{v_S(wt)}{E} = 0 \quad (4.30)$$

$$\frac{v_L(wt)}{E} = 1 \quad (4.31)$$

$$\frac{v_{D2}(wt)}{E} = 0 \quad (4.32)$$

Intervalo IV ($t_3 < t < t_4$)

$$\frac{v_C(wt)}{E} = 0 \quad (4.33)$$

$$\frac{i_S(wt)}{I_0} = \frac{Q'}{BM} (wt - wt_3) \quad (4.34)$$

$$\frac{i_C(wt)}{I_0} = 0 \quad (4.35)$$

$$\frac{i_{D2}(wt)}{I_0} = 1 - \frac{Q'}{BM} (wt - wt_3) \quad (4.36)$$

$$\frac{i_L(wt)}{I_0} = \frac{Q'}{BM} (wt - wt_3) \quad (4.37)$$

$$\frac{v_S(wt)}{E} = 0 \quad (4.38)$$

$$\frac{v_L(wt)}{E} = 1 \quad (4.39)$$

$$\frac{v_{D2}(wt)}{E} = 0 \quad (4.40)$$

Intervalo \vee $(t_4 < t < T)$

$$\frac{v_C(wt)}{E} = 0 \quad (4.41)$$

$$\frac{i_S(wt)}{I_0} = 1 \quad (4.42)$$

$$\frac{i_C(wt)}{I_0} = 0 \quad (4.43)$$

$$\frac{i_{D2}(wt)}{I_0} = 0 \quad (4.44)$$

$$\frac{i_L(wt)}{I_0} = 1 \quad (4.45)$$

$$\frac{v_S(wt)}{E} = 0 \quad (4.46)$$

$$\frac{v_L(wt)}{E} = 0 \quad (4.47)$$

$$\frac{v_{D2}(wt)}{E} = -1 \quad (4.48)$$

wt_1 , wt_2 , wt_3 , wt_4 e wT são obtidas através de manipulações algébricas das equações de tensão e corrente no capacitor e indutor de ressonância, respectivamente, em cada intervalo. Definindo-se $y = E_m/E$ (relação entre a tensão máxima no capacitor e tensão da fonte), obtêm-se portanto:

$$y = 1 + \frac{M}{Q'} \quad (4.49)$$

$$wt_1 = (1 - h) \frac{BQ'}{M} \quad (4.50)$$

$$wt_2 = B \left[(1-h) \frac{Q'}{M} + \text{sen}^{-1}(-Q'/M) \right] \quad (4.51)$$

$$wt_3 = B \left[(1-h) \frac{Q'}{M} + \text{sen}^{-1}(-Q'/M) + \frac{M}{Q} \sqrt{1 - \left(\frac{Q'}{M}\right)^2} \right] \quad (4.52)$$

$$wt_3 = B \left[(1-h) \frac{Q'}{M} + \text{sen}^{-1}(-Q'/M) + \frac{M}{Q} \left(1 + \sqrt{1 - \left(\frac{Q'}{M}\right)^2} \right) \right] \quad (4.53)$$

$$\omega T = 2\pi$$

Para o circuito, tem-se a máxima frequência de operação quando $\omega t_4 = \omega T = 2\pi$; quando a frequência de operação é máxima, o B é limitado a

$$B_{\max} = \frac{2\pi \frac{Q'}{M}}{\frac{M}{Q'} \sqrt{1 - \left(\frac{Q'}{M}\right)^2} + \text{sen}^{-1}\left(-\frac{Q'}{M}\right) + \frac{Q'}{M}(1-h) + 1} \quad (4.54)$$

que dá origem a um D mínimo,

$$D_{\min} = \frac{1 + \left[\frac{M}{Q'} \sqrt{1 - \left(\frac{Q'}{M}\right)^2} + \text{sen}^{-1}\left(-\frac{Q'}{M}\right) + \frac{Q'}{M}(1-h) \right] \cdot \left(1 - \frac{Q'}{M}\right)}{1 + \frac{M}{Q'} \sqrt{1 - \left(\frac{Q'}{M}\right)^2} + \text{sen}^{-1}\left(-\frac{Q'}{M}\right) + \frac{Q'}{M}(1-h)} \quad (4.55)$$

4.5.2 - Razão de conversão CC

Para o circuito conversor, observa-se que a corrente média de entrada I_i é igual à corrente I_L média na indutância de ressonância, e escrita da forma

$$I_i = \frac{1}{2\pi} \int_0^{2\pi} i_L(\omega t) d(\omega t) \quad (4.56)$$

Considerando-se que o rendimento do conversor é 100% [51] e que toda a potência fornecida pela fonte é entregue à carga, $P_i = P_o$, isto é, $I_i V_i = I_o V_o$. Portanto, pode-se definir a razão de conversão CC como a relação $\frac{I_i}{I_o} = \frac{V_o}{V_i} = M$, ou seja,

$$M = \frac{1}{2\pi} \left[2\pi - \frac{BQ'}{2M} - \frac{BM}{Q'} \left[1 + \sqrt{1 - \left(\frac{Q}{M}\right)^2} \right] - B \sin^{-1} \left(-\frac{Q}{M}\right) \right] \quad (4.57)$$

observa-se que M é uma função de B e Q' .

4.5.3 - Determinação das tensões e das correntes máximas nos interruptores

Da análise das equações que definem correntes e tensões nos intervalos de operação, obtêm-se os valores máximos de corrente e de tensão nos interruptores.

grandeza \ inter- ruptor	IGBT	diodo pa- ralelo com IGBT	diodo de circulação livre
tensão máxima	$\frac{V_{sm}}{E} = 1 + \frac{M}{Q'}$	$V_{D1m} = 1 + \frac{M}{Q'}$	$\frac{V_{D2m}}{E} = -1$
corrente máxima	$\frac{I_{sm}}{I_o} = 1$	$I_{D1m}/I_o = \cos[\sin^{-1}(Q'/M)]$	$\frac{I_{D2m}}{I_o} = 2$

Tabela 1

4.5.4 - Capabilidade de conversão de potência

A capabilidade do circuito, denotada por c_p , é definida como sendo a relação entre a potência entregue à carga e a potência máxima transmitida pelo interruptor, sendo dada pela expressão

$$c_p = \frac{P_o}{V_{sm} I_{sm}}$$

que resulta em

$$c_p = \frac{MQ'}{M + Q'} \quad (4.58)$$

4.5.5 - Curvas normalizadas

Com base nas equações 4.47, 4.58 e a equação da tensão máxima sobre o interruptor (IGBT), são apresentadas as curvas normalizadas para M , V_{sm} e c_p , em função dos Q' e B , nas figuras 4.9, 4.10 e 4.11, respectivamente. Observe-se que M e c_p crescem com o crescimento de Q' com B constante, enquanto, diminuem com B crescente e Q' constante. No entanto, a sobre-tensão diminui quando Q' cresce com B constante e aumenta quando B diminui com Q' constante.

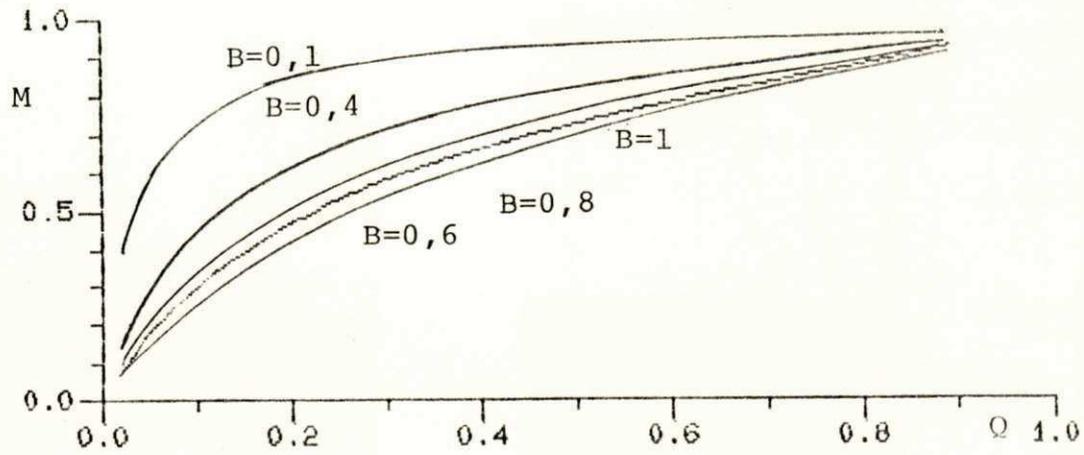
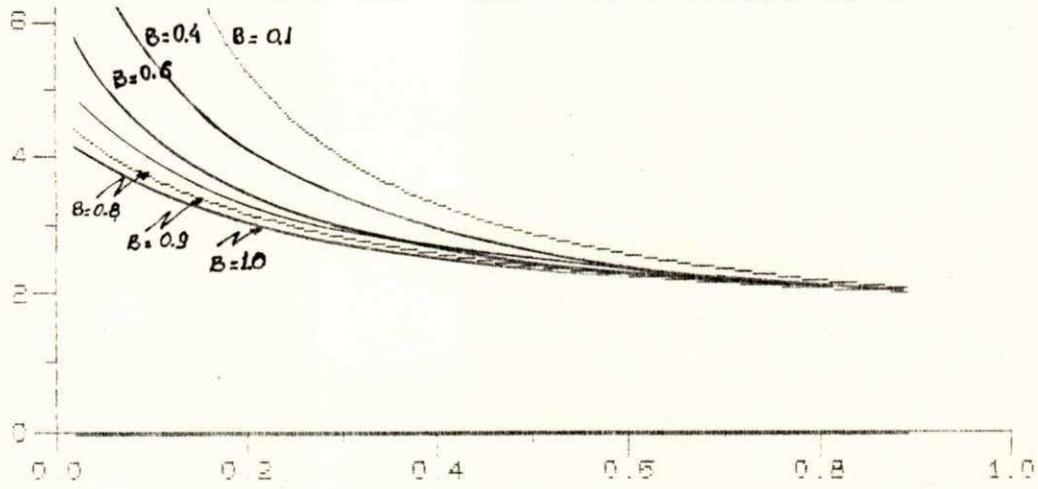
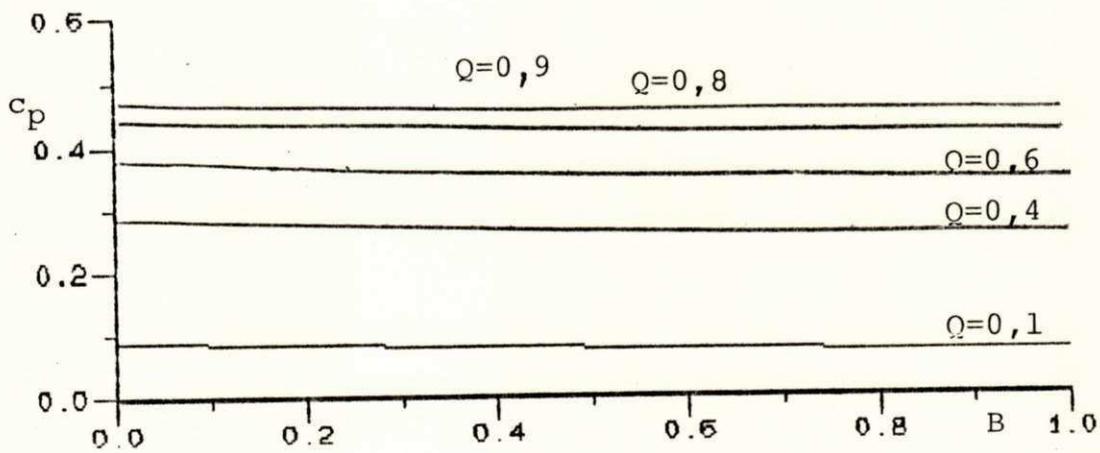


FIG. 1.9 - Curva normalizada de M

FIG. 4.10 - Curva normalizada de V_{sm} FIG. 4.11 - Curva normalizada de c_p

4.6 - REALIZAÇÃO DE CONVERSORES CC/CC A IGBT

4.6.1 - Realização de um conversor CC/CC PWM

Seja o circuito básico da figura 1.1.a, onde a chave S é implementada com um IGBT. Este semiconductor possui características de disparo e de bloqueio comandado, podendo operar em uma frequência de chaveamento de 50 kHz [54]. Por essas razões, foi feita a escolha do IGBT como chave no circuito conversor PWM, podendo substituir os circuitos a transistores de potência com a vantagem de se poder realizar o comando de disparo e de bloqueio através de um pulso de tensão, em vez do sinal contínuo aplicado à base durante todo o período de condução utilizado para comando de disparo dos transistores.

A realização de um conversor CC/CC é feita para que se possa adquirir alguma experiência na utilização do IGBT. O comando deste circuito é apresentado na figura 4.12. Este circuito de comando foi apresentado por Garcia [54], com algumas adaptações realizadas para utilização de material disponível no laboratório.

A operação do circuito de comando pode ser descrita do seguinte modo. Se a saída do comparador é positiva, T1 conduz e uma tensão positiva é aplicado à porta do IGBT, fazendo-o conduzir. Geralmente, a saída é positiva quando a entrada positiva do comparador for maior que a entrada negativa. A entrada positiva está sempre com 2,7 V. Quando existe sinal

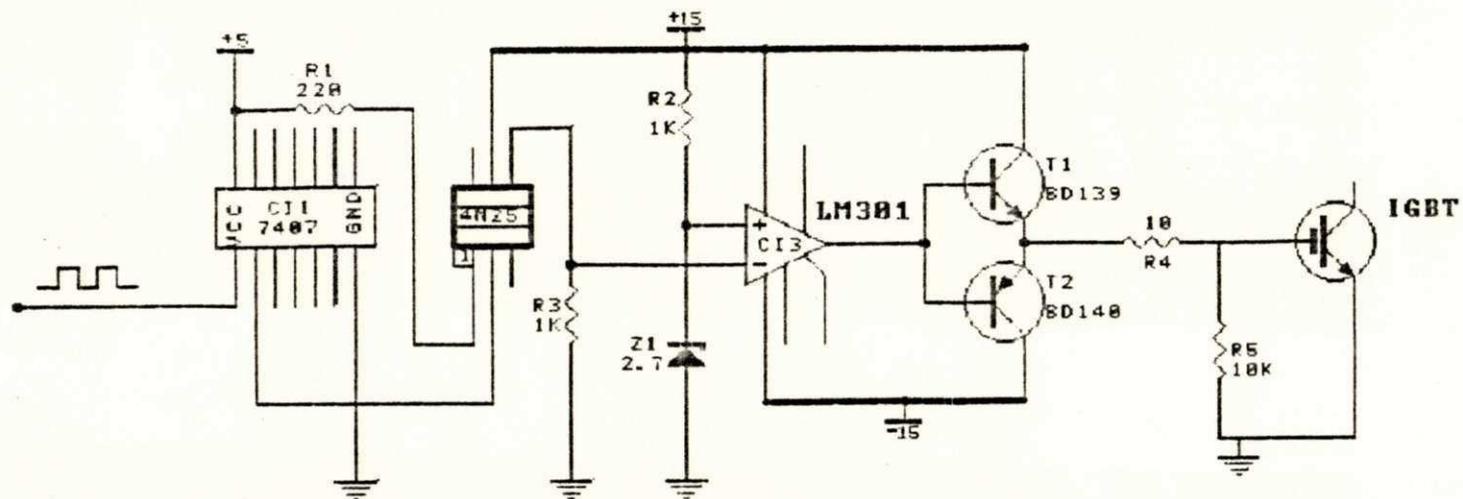


FIG. 4.12 - Circuito de comando do conversor CC/CC para operação em PWM

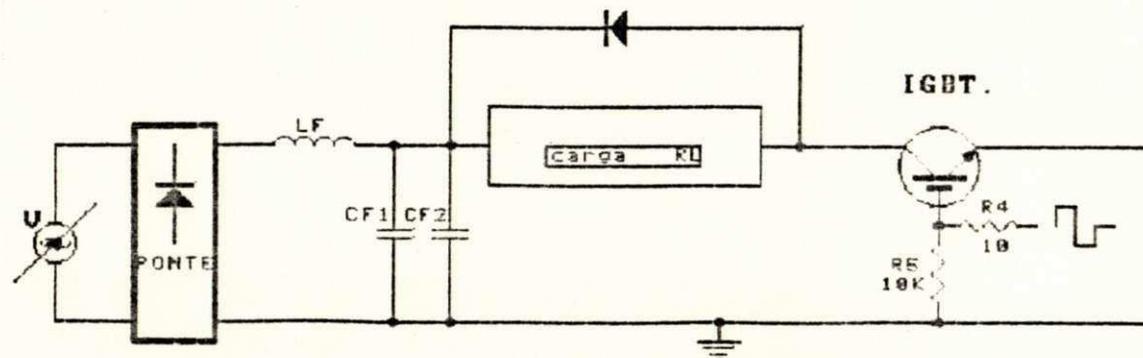


FIG. 4.13 - Circuito conversor CC/CC, PWM

de polarização no foto-acoplador, 4N25, via diodo interno, o seu pino 4 está com uma tensão de 15 V e a saída do comparador é negativa. Com isso, o transistor T2, conduz aplicando uma tensão negativa à porta do IGBT, comandando-o para o bloqueio.

O conversor foi realizado m um IGBT com as seguintes características:

- máxima frequência de chaveamento = 50 kHz
- máxima tensão de ruptura = 500 V
- tempo de recuperação da capacidade de bloqueio com $I_C = 25 \text{ A}$ e $V_C = 500 \text{ V}$ = 2,0 μs
- corrente máxima em regime contínuo = 25 A
- máxima corrente de pico a 50 kHz = 50 A

O conversor operou com as seguintes especificações:

- frequência de chaveamento = 10 kHz
- tensão de entrada (E)
 - quando a carga era um motor cc $E = 24 \text{ V}$
 - quando a carga era RL (resistência + indutância) $E = 40 \text{ V}$
- tensão de saída = 12 V (motor cc) ou 20 V (RL)
- carga = motor de corrente contínua ou R-L série

A disponibilidade de material fez com que fosse utilizado o IGBT logicamente superdimensionado para tal conversor. Na realidade, foi escolhida uma baixa potência de operação devido à indisponibilidade de diodos rápidos no laboratório, tendo sido utilizado o BTY 02400 de 2 A, 400 V.

A figura 4.13 indica o circuito implementado e a foto 1 mostra a forma de onda de tensão sobre o IGBT e sobre uma

carga R-L apresentando os resultados obtidos com a implementação.

4.6.2 - Realização de um conversor quase-ressonante a comutação com tensão nula

A realização do conversor quase-ressonante com comutação a tensão nula utilizando um IGBT objetiva verificar a viabilidade de utilização do dispositivo nesses conversores. Na realidade, não se procura determinar uma metodologia de projeto mas, definindo os componentes da maneira mais simples, verificar a operação correta do conversor implementado com o material disponível, conhecendo os limites de operação através dos resultados do desenvolvimento teórico. O IGBT possui, em sua estrutura, um diodo em anti-paralelo, que facilita sua utilização como tiristor dual, ou seja, como um interruptor que possui disparo espontâneo e bloqueio comandado.

Como especificações propostas para o projeto, têm-se:

- frequência de chaveamento = 30 kHz
- tensão de entrada = 10 V
- relação de frequência (B) = 1,0
- resistência de carga (R_L) = 1,4 ohm
- capacitor de ressonância (C_r) = 0,56 μ F

Conhecidos C_r , B e f_0 , a partir da expressão 4.5 determina-se o valor de L_r a ser utilizado, ou seja

$$L_r = \frac{C_r B^2}{\omega} \quad (4.59)$$

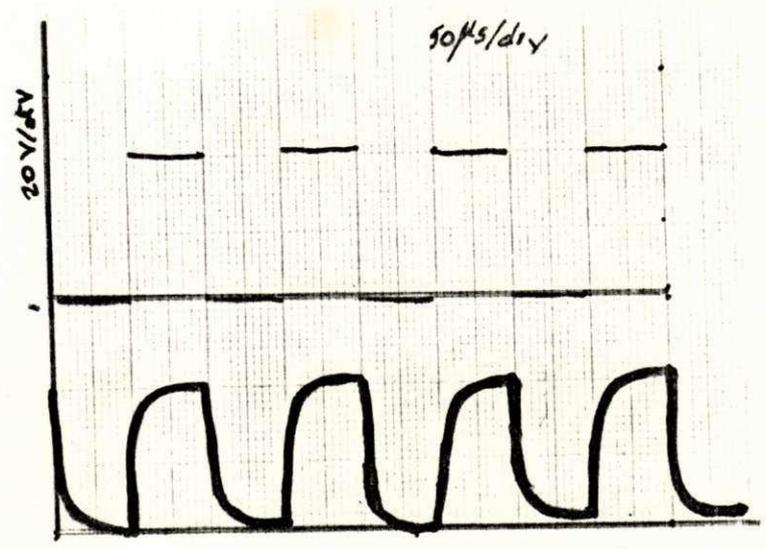


Foto 1 - tensão sobre o IGBT; tensão sobre a carga.

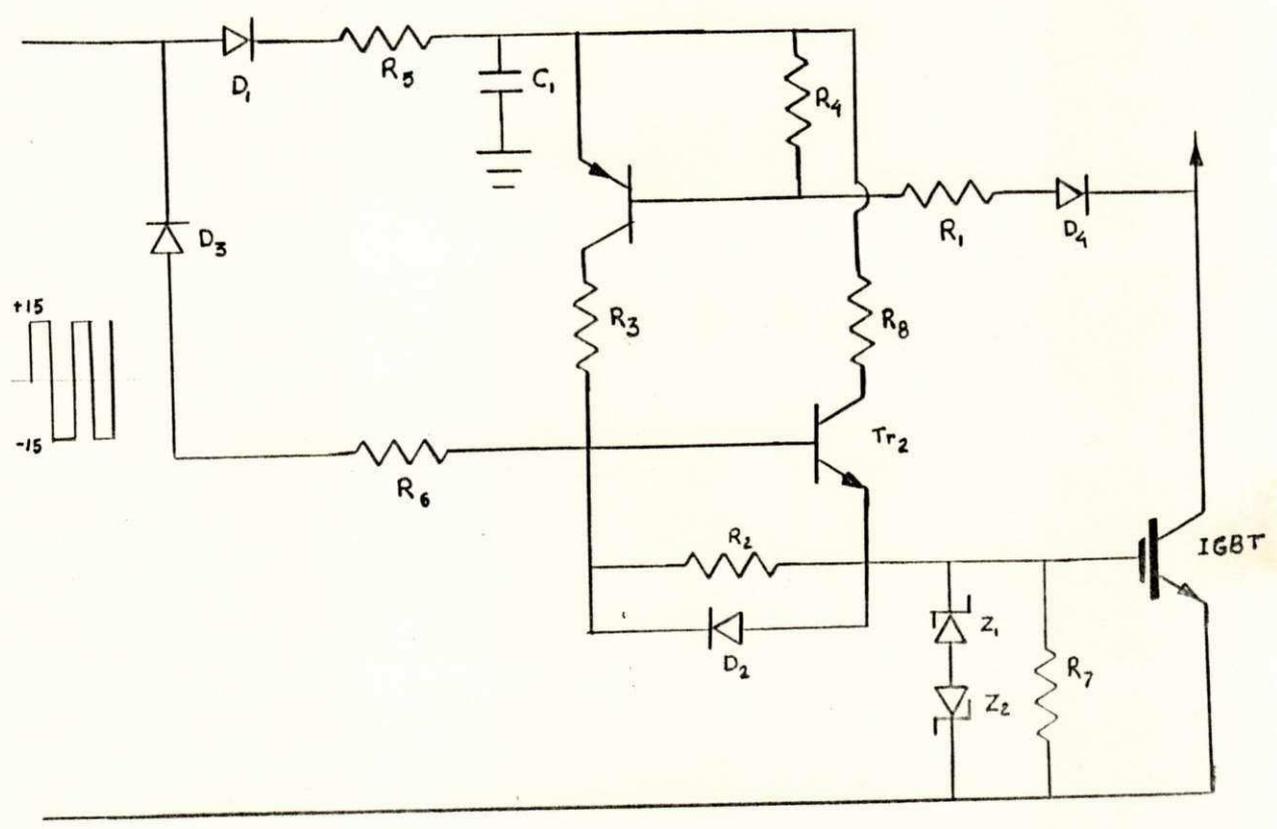


FIG. 4.14 - Circuito de comando do QRC-ZVS

Obtem-se L_r igual a $47 \mu\text{H}$. Ainda da expressão 4.5 determina-se Q' igual a $0,165$. Para os valores de Q' e B dados, nas curvas das figura 4.9, 4.10 e 4.11, obtêm:

$$M = 0,37$$

$$V_{sm} = 31 \text{ V}$$

$$c_p = 0,12$$

A utilização do IGBT superdimensionado para tal conversor, deu-se devido à indisponibilidade de diodos rápidos de potência mais elevadas no laboratório, tendo sido utilizado o BTY 02400 de 2 A , 400 V .

O circuito de comando do IGBT, operando como tiristor dual, é apresentado na figura 4.14 e o seu funcionamento, dado a seguir.

A presença de um sinal gerado pelo circuito de comando para o conversor CC/CC PWM alimenta TPl. Se a tensão sobre o IGBT for nula, D_4 conduz e a base de TPl é polarizada negativamente. TPl conduz e, através de R_2 , faz com que apareça uma tensão positiva na porta do IGBT. Enquanto TPl é alimentado e conduz, o IGBT também conduz. Retirada a alimentação de TPl, este cessa de conduzir e uma tensão negativa é aplicada à porta do IGBT.

Nas figura 4.15.a e 4.15.b, são mostrados os resultados obtidos com a simulação do circuito, para os parâmetros calculados. Na figura 4.15.a, é indicado a curva do comportamento da tensão no capacitor, C_r , e na figura 4.15.b é apresentada a curva de corrente na carga.

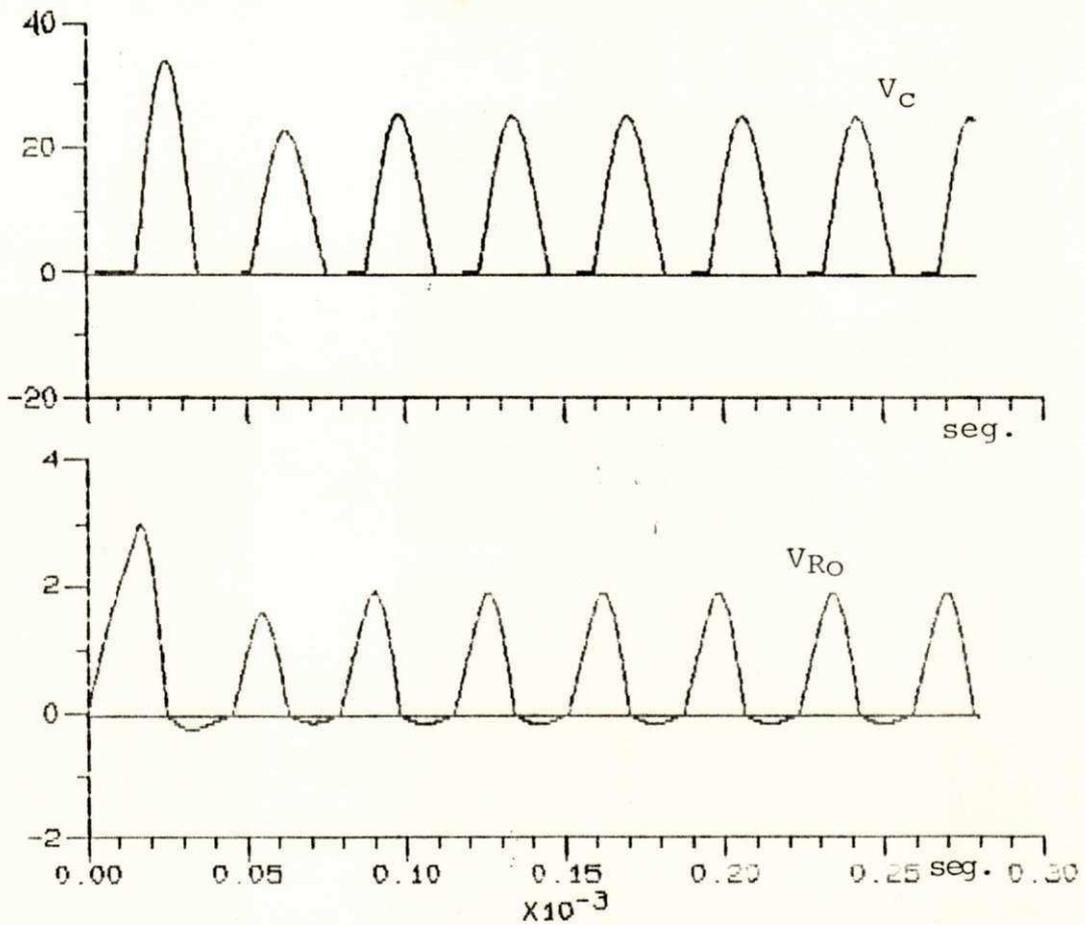


FIG. 4.15 - Resultados da simulação do QRC-ZVS: a) tensão no capacitor; e b) tensão na carga

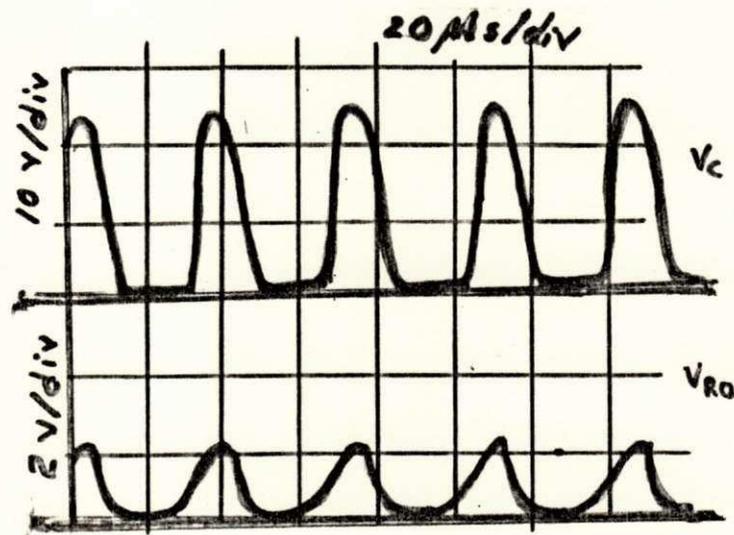


Foto 2 - Resultados experimentais do QRC-ZVS implementado: a) tensão no capacitor; e b) tensão na carga

A Foto 2 mostra os resultados experimentais das formas de onda da tensão no capacitor e na carga.

4.6.2.1 - Comentários

De acordo com os resultados obtidos, com a implementação do conversor, observe-se que estes são semelhantes aos obtidos com a simulação ou com as curvas das figuras 4.9 e 4.10. Isto, justifica a utilização da simulação na obtenção prévia do modo de funcionamento de conversores. Considerando como verdadeiros os resultados obtidos nas curvas normalizadas, o erro apresentado pela comparação entre os resultados, se situaram em torno de 10%.

4.7 - CONCLUSÕES

Este Capítulo apresentou a realização prática de um conversor PWM que utiliza um IGBT. Essa realização teve por objetivo o conhecimento das características do dispositivo e seu manuseio em laboratório, utilizando um circuito de comando já testado para chaveamento do dispositivo. Observou-se que a montagem deve ser a mais compacta possível e as conexões as mais curtas possíveis. Um cuidado especial deve ser tomado em relação ao aterramento dos instrumentos de teste. A

análise teórica do conversor quase-ressonante com comutação a tensão nula, incluindo a determinação de parâmetros até então não considerados, permitiu a definição dos parâmetros e das condições de operação de um circuito implementado com o IGBT. Fugiram ao escopo deste trabalho o estabelecimento de limites de utilização do IGBT em tais conversores ou a realização de um estudo comparativo com os circuitos que utilizam outros dispositivos (como o realizado por Ragan [53] com relação a seu uso nos conversores quase-ressonantes a corrente nula). Nesta ótica, os resultados de laboratório mostraram a viabilidade de utilização desse dispositivo nos conversores quase-ressonantes com comutação a tensão nula.

CONCLUSÕES GERAIS

Foi efetuada uma análise de estruturas básicas de comutação onde ficam considerados fatores que limitam a operação do circuito conversor CC/CC e CC/CA em certas aplicações. Observou-se, no estudo destas estruturas, que existe uma similaridade entre aquelas com chaveamento à comutação forçada em chaveadores e inversores e estruturas de chaveamento não dissipativo. Pode-se afirmar que, do ponto de vista de chaveamento, existem estruturas à comutação forçada mais adequadas do que outras. Entretanto, outros fatores contribuem para o aumento das perdas na comutação forçada. Estes fatores foram considerados no Capítulo III, em que, nove topologias de pontes inversoras a tiristores, utilizando circuito de comutação forçada individual, conectados em paralelo com os dispositivos a comutar, foram utilizadas como base para uma análise comparativa. Verificou-se que, embora a localização das conexões dos diodos de circulação na ponte possam modificar o comportamento do circuito, aquele que apresenta melhores características possui uma estrutura básica de comutação não dissipativa.

Uma análise de conversores pôde ser feita com o auxílio de uma nova metodologia de simulação numérica global de sistemas elétricos a semicondutores, o programa SAECE, que

utiliza o conceito de redes resistivas. O programa SAECE pode ser considerado como de simples manipulação. A utilização do programa auxiliou na análise do comportamento dos conversores e, em particular, de um conversor PWM operando em frequências elevadas, tornando possível a avaliação dos efeitos originados pelos elementos parasitas do circuito. Os resultados obtidos podem ser considerados satisfatórios. Existem programas mais rápidos, como o SACS0 e o SCRIPT. Estes, no entanto, já são programas otimizados.

Uma vez que a frequência de operação dos conversores CC/CC e CC/CA é limitada pelas perdas de chaveamento e que os efeitos dos elementos parasitas do circuito se tornam mais acentuados com o aumento da frequência, foi realizado um conversor com chaveamento não-dissipativo. Foi escolhido o conversor quase-ressonante com comutação a tensão nula (QRC-ZVS) que representam uma alternativa na geração de conversores não convencionais. A colocação da capacitância em paralelo com a chave (IGBT) possibilitou evitar a interferência de capacitâncias parasitas do dispositivo, e o conversor tem uma certa simplicidade, visto que o IGBT já apresenta, na sua própria estrutura, um diodo em anti-paralelo.

É certo que as novas topologias de circuitos conversores com chaves ressonantes podem operar com comutação não-dissipativa. Entretanto, devido à similaridade que estas novas estruturas apresentam com algumas estruturas básicas de chaves com comutação forçada utilizadas há algum tempo, conclui-se que, pelo menos no caso dos conversores quase-ressonantes com comutação a corrente nula (QRC-QCS), não deixam de ser antigas estruturas, encaradas do ponto de vista não

dissipativo no chaveamento. Por outro lado, o princípio da comutação a tensão nula (ZVS) tornou imaginável o desenvolvimento de novas topologias de inversores não considerados neste trabalho.

Seria ambicioso querer esgotar tão vasto assunto dentro do escopo desta dissertação. Ela abre possibilidade para vários estudos posteriores, entre os quais se podem indicar:

- estudo do passo de cálculo otimizado e uma análise de validade de introdução de passo de cálculo variável no programa;

- a redução do tempo de execução do programa SAECE;

- introdução de modelo de indutâncias acopladas;

- introdução do tempo de recuperação da capacidade de bloqueio dos diversos semicondutores;

- aplicação de interruptor não dissipativo aos conversores CC/CA operando segundo a técnica PWM; estudo da geração de novas topologias.

	5	10	2	1	3	0	0	0	2	1	1	0
0												
0.0001												
0.0001												
10.0												
0.0001												
0.0001												
0.0001												
0.0001												
0.0001												
0.0001												
0.0008												
10.0												
0.0 0.0 0.0 1.0 1.0 0.0 -1.0 0.0 0.0 1.0												
0.0 1.0 0.0 0.0 -1.0 1.0 0.0 0.0 0.0 0.0												
0.0 -1.0 1.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0												
0.0 0.0 -1.0 -1.0 0.0 0.0 1.0 -1.0 1.0 0.0												
1.0 0.0 0.0 0.0 0.0 0.0 0.0 0.0 -1.0 0.0												
0.0000												
0.0000												
0.0000												
0.0000												
0.0000												
0.0000												
0.0000												
0.0000												
0.0												
0.0												
0.0												
0.0												
0.0												
0.0												
0.0												
0.0												
100.0												
0.93 0.085												
0.000001												
0.00833												
0.0 0.04 0.00004166666												
0.0 0.00011574												
0.00415 0.00011574												
0.0 0.00011574												
0.1 10000												
10 4 3 8 5 1 2 7 4 4												

QUADRO 1

	4	8	2	1	0	1	0	0	2	1	1	0
0												
0.00002												
0.00002												
10.0												
0.00002												
0.00002												
0.00002												
0.1739												
10.0												
0.0	0.0	0.0	0.0	1.0	-1.0	0.0	0.0	1.0				
1.0	0.0	0.0	0.0	-1.0	1.0	0.0	0.0	0.0				
-1.0	1.0	1.0	0.0	0.0	0.0	-1.0	0.0	0.0				
0.0	-1.0	0.0	0.0	0.0	0.0	0.0	1.0	0.0				
		0.00000										
		0.00000										
		0.00000										
		0.00000										
		0.00000										
		0.00000										
		0.00000										
0.0												
0.0												
0.0												
0.0												
0.0												
0.0												
0.0												
48.0												
0.0000001	0.000044											
0.0000000227												
0.0000002												
0.0	0.00000025	0.00000000112045										
0.0	0.00000005											
0.15000												
8 3 4 1 2 8 4 5 6												

QUADRO 2

APÊNDICE 1

Na simulação de conversores, e necessário o fornecimento de uma mínima quantidade de dados ao programa para o fornecimento de resultados. No programa SAECE, os dados para simulação são fornecidos através do arquivo MASCS.ENT, a ser criado pelo usuário do programa. Neste arquivo, os dados são fornecidos na seguinte sequência.

1º - Entra com NN, NB, NL, NC, NTH, NTR, NIG, NTD, ND, NR, NF, NFC com formatação do tipo (2X,12):

Ex:---4---6---1---0---1---0---0---0---1---1---1---0

com cada um dos parâmetros NN,NB, ...,NFC definidos, deve-se completar com 0 (zero) quando o parâmetro não existir. No exemplo acima, os parâmetros NC, NTR, NIG, NTD e NFC.

2º - Entra com o valor de KF [formatação do tipo (2X,12)].

KF = 0 alimentação tensão contínua

KF = 1 alimentação tensão senoidal

KF = 2 alimentação tensão senoidal retificada

Ex:---2

3º - Entra com os elementos da diagonal da matriz condutância G, com formatação livre, formando um vetor de

ordem $NB \times 1$.

4^o - Entra com a matriz incidência reduzida A , de ordem $NN \times NB$ (formatação livre).

5^o - Entra com o vetor fontes de corrente I_s do tipo $NB \times 1$ com formatação do tipo (2X,F10.4).

6^o - Entra com o vetor fontes de tensão V_s , (Valor máximo) do tipo $NB \times 1$ com formatação livre, sendo as fontes referentes a carga as últimas linhas, com as fontes da carga de valor constante.

7^o - Entra, (se existir no circuito), com os valores das indutâncias seguindo a ordem de numeração dos braços do grafo formando um vetor de ordem $1 \times NL$ (formatação livre).

8^o - Entra, (se existir no circuito), com os valores das capacitâncias seguindo a ordem de numeração dos braços do grafo, formando um vetor de ordem $1 \times NC$ (formatação livre).

9^o - Entra com a frequência em Hz da fonte para os casos de $KF=1$ ou $KF=2$, ou tempo em s(segundos), que define um ciclo completo de condução e bloqueio de um tiristor, quando $KF = 0$ (formatação livre).

10^o - Entra com o instante de início da simulação, o instante de finalização e o passo de cálculo em s, formando um vetor de ordem 1×3 (formatação livre).

11^o - Entra, (se existir no circuito), com o instante de disparo de cada um dos tiristores, acompanhado do tempo de duração do pulso de disparo, sempre seguindo a ordem de

numeração do grafo, observando-se que:

a - os dados devem ser fornecidos em grau quando $KF=1$ ou $KF=2$;

b - os dados devem ser fornecidos em segundos quando $KF=0$;

com formatação livre.

12^o - Entra, (se existir no circuito), com o instante de início de condução de cada transistor, acompanhado do tempo de duração da condução, sempre seguindo a ordem de numeração do grafo, observando-se que:

a - os dados devem ser fornecidos em grau se $KF=1$ ou $=2$

b - os dados devem ser fornecidos em segundos quando $KF=0$;

com formatação livre.

13^o - Entra, (se existir no circuito), com o instante da introdução do pulso positivo para cada um dos IGBTs acompanhados do tempo de duração do pulso positivo, que será igual a duração do pulso negativo, e do instante de introdução do pulso negativo, sempre seguindo a ordem de numeração do grafo, observando-se que:

a - os dados devem ser fornecidos em grau quando $KF=1$ ou $KF=2$;

b - os dados devem ser fornecidos em segundos quando $KF=0$;

com formatação livre.

14^o - Entra, (se existir no circuito), com o instante da introdução do pulso positivo para cada um dos tiristores dual a IGBTs, acompanhados do tempo de duração do pulso positivo,

que será igual a duração do pulso negativo, do instante de introdução do pulso negativo e do tempo de retardo do primeiro pulso negativo, sempre seguindo a ordem de numeração do grafo, observando-se que:

a - os dados devem ser fornecidos em grau quando $KF=1$ ou $KF=2$;

b - os dados devem ser fornecidos em segundos quando $KF=0$;

com formatação livre.

15^o - Entra com o valor da resistência de condução e da resistência de bloqueio formando um vetor de ordem 1 x 2 com formatação livre.

16^o - Entra com 10(dez) valores referentes aos braços que deseja plotar as curvas (NV1, NV2, NV3, NV4, NV5, NJ1, NJ2, NJ3, NJ4, NG1) formando um vetor de ordem 1 x 10, substituindo por 0 se não se deseja plotar o número de curvas igual a NV() ou NJ().

Ex. 10 4 3 0 0 3 2 1 0 0

Neste exemplo observa-se que NV4, NV5, NJ4, NG1 assumem valor igual a 0(zero), e portanto não existirão as curvas 3, 4, 9 e 10.

APÊNDICE 2

BASES DE NORMALIZAÇÃO

Base de tensão: E

Base de corrente: I_0

Base de energia: $E I_0 t_0$

Base de tempo: CE/I_0

Base para a capacitância: $I_0 t_0 / E$

Base para a indutância: $E I_0 / t_0$

TENSÃO DO CAPACITOR NO INÍCIO DA COMUTAÇÃO

Circuito I

$$V_c/E = 1 / [\exp(-wt_1/20) \cos(wt_1) + \cotg(wt_2) / x] \quad (1)$$

onde wt_1 e wt_2 são obtidos por computador a partir das expressões

$$1/x = \exp(-wt_1/20) \operatorname{sen}(wt_1) \quad e \quad (2)$$

$$x = [1 + \exp(wt_1/20) \cos(wt_1) - \exp(wt_2/20) \cos(wt_2)] / \operatorname{sen}(wt_2) \quad (3)$$

$$\text{Circuito II: } V_c/E = k/f_1 \quad (4)$$

onde $k = \sqrt{x^2 - 1}$,

$$f_1 = [\operatorname{sen}(wt_1) - \cos(wt_1) \exp(wt_1/20) - \cotg(wt_2)] \quad (5)$$

e wt_1 e wt_2 são obtidas pela solução de

$$1/k = \operatorname{sen}(wt_1) + \cos(wt_1) \exp(wt_1/20) / k \quad e \quad (6)$$

$$k(1-f) = [\exp(wt_2/20) - \cos(wt_2)] / \operatorname{sen}(wt_2) \quad (7)$$

$$\text{Circuito III: } V_c/E = 1 / (1 - \exp(-\pi/40_2) / x) \quad (8)$$

$$\text{Circuitos IV, V e IX: } V_c/E = 1 \quad (9)$$

$$\text{Circuitos VI, VII: } V_c/E = 1 / [1 - \exp(-\pi/40_2) / k]$$

$$\text{Circuito VIII: } V_c/E = 1/[1 - \exp(-\pi/4Q_2)/x] \quad (10)$$

$$\text{INDUTANCIA E CAPACITANCIA DE COMUTAÇÃO} \quad (11)$$

Circuitos I, IV, VIII

$$CE/I_o t_q = x/[2(V_c/E) \cdot \cos^{-1}(1/x)] \quad (12)$$

$$LI_o/Et_q = (V_c/E)/[2x \cos^{-1}(1/x)] \quad (13)$$

Circuitos II, V, VI, VII e IX

$$CE/I_o t_q = k/[(V_c/E) \cos^{-1}(1/x)] \quad (14)$$

$$LI_o/Et_q = (V_c/E)/[k \cos^{-1}(1/x)] \quad (15)$$

Circuito III

$$CE/I_o t_q = x/[(V_c/E) \omega t_o] \quad (16)$$

$$LI_o/Et_q = (V_c/E)/(x \omega t_o) \quad (17)$$

onde n é a relação de transformação do transformador de corrente.

BIBLIOGRAFIA

- [1] - BOSE, B.K.: "Power electronics - emerging technology", IECON'88, 1988, pp. 510-518;
- [2] - MOHAN, N.: "Power electronics circuits: an overview", Proceedings of IEEE IECON'88, 1988, pp. 522-527;
- [3] - CHEN, D. Y.: "Power semiconductors: fast, tough and compact", IEEE Spectrum, Sept. 1987, pp. 30-35;
- [4] - HOWER, P. L.: "Power semiconductor devices; an overview", Proceedings of IEEE, vol.76, n.4, april 1988, pp. 335-342;
- [5] - SEN, P. C.: "Electric motor drives and control - past, present and future", IEEE IECON'88 Conference Records, 1988, pp. 534-544;
- [6] - SEMINARIO DE ELETRONICA DE POTENCIA-UFSC, Florianópolis-SC, dez. 1988;
- [7] SCHWARTZ, F.C.: "An improved method of resonant current pulse for power converters", IEEE Trans. on Ind. Electron. Contr. Inst. , Vol.IECI-23, May 1976, pp.133-141;
- [8] - SILVA, E.R.: "Contribution à l'étude et au calcul des circuits comportant des éléments unidirectionnels de puissance: méthode globale de simulation. Identification.

BIBLIOGRAFIA

- [1] - BOSE, B.K.: "Power electronics - emerging technology", IECON'88, 1988, pp. 510-518;
- [2] - MOHAN, N.: "Power electronics circuits: an overview". Proceedings of IEEE IECON'88, 1988, pp. 522-527;
- [3] - CHEN, D. Y.: "Power semiconductors: fast, tough and compact", IEEE Spectrum, Sept. 1987, pp. 30-35;
- [4] - HOWER, P. L.: "Power semiconductor devices; an overview", Proceedings of IEEE, vol.76, n.4, april 1988, pp. 335-342;
- [5] - SEN, P. C.: "Electric motor drives and control - past, present and future", IEEE IECON'88 Conference Records, 1988, pp. 534-544;
- [6] - SEMINARIO DE ELETRONICA DE POTENCIA-UFSc, Florianópolis-SC, dez. 1988;
- [7] SCHWARTZ, F.C.: "An improved method of resonant current pulse for power converters", IEEE Trans. on Ind. Electron. Contr. Inst. , Vol.IECI-23, May 1976, pp.133-141;
- [8] - SILVA, E.R.: "Contribution à l'étude et au calcul des circuits comportant des éléments unidirectionnels de puissance: méthode globale de simulation. Identification.

Application à un onduleur McMurray-Bedford, Université Paul Sabatier de Toulouse, no d'ordre 369, 1972;

[9] - FOCH, H., REBOULET, C. and SCHONEK, J.: "A general digital computer simulation programme for thyristor static converters (Programme SACSO). Applications, examples." 2nd. IFAC Symposium of Control in Power Electronics and Electrical Drives, Dusseldorf, 1977, pp. 1-5;

[10] - RAJAGOPALAN, V.: "Computer-aided analysis of power electronics systems", Proc. IECON'88, 1988, pp. 528-533;

[11] - SILVA, E. R. C. da & JACOBINA, C. B.: "Forced commutation in thyristor bridge inverters", Proc. IEEE of IECON'85, San Francisco-USA, 1985, pp. 271-276;

[12] - SILVA, E. R. C. da : "Forced commutation topologies of thyristor chopper circuits", IEEE-IECON'87, vol. 1, USA, 1987, pp. 389-395;

[13] - SILVA, E. R. C da, FOCH, H. et TRONNOY, B.: "Méthode de Simulation Numérique des Convertisseurs Statiques de Puissance: Application au Convertisseur de McMurray-Bedford". C.R. Acad. Sc. Paris (CRAS), t.274, 24 mai 1972, pp. 1175-78..p199;

[14] - SILVA, E. R. C. da : " Eletrônica de potência - Publicações internas - UFPb/DEE ", 1989;

[15] - VERHOEF, A.: "Basic forced commutated inverters and their characteristics", IEEE trans. on IA, vol. IA-9, n° 5, USA, sep/oct 1973, pp. 601-606;

[16] - DUBEY, G. K.: "Classification on thyristor commutation methods", IEEE trans. on IA, vol. IA-19, n° 4, USA, jul/aug

1983, pp. 600-606;

[17] - MEYNARD, T. A. & CHERON, Y. & FOCH, H.: "Generalization of the resonant switch concept structures and performances", EPE 87, 1987, pp. 239-244;

[18] - LIBANO, F. B.: "Estudo e realização de um conversor E-I quase-ressonante", Dissertação para obtenção do grau de Mestre em Engenharia Elétrica, UFSC, dez. 1988;

[19] - LEE, F. C. Y. & et alii: "Quasi-resonant converters - Topologies and characteristics, IEEE Trans. on Power Electronics, vol. 2, n^o 1, jan. 1987, pp. 64-71

[20] - OLIVEIRA, M. A. de & BARBI, I.: "A new voltage-fed inverter with non-dissipative commutation", Seminário de Eletrônica de Potência, UFSC, Brasil, dezembro de 1988, pp. 27-31;

[21] - SILVA, E. R. C. da & OLIVEIRA, T. M.: "Estudo comparativo da comutação forçada em inversores", 7^o CBA, vol. 1, set. 1988, pp. 406-411;

[22] - MARTINS, D. C.: "Simulação sequencial sem a priori-aplicação a modelagem de transistores de potência", Anais do 7^o CBA, vol. 1, setembro de 1988, pp. 418-423;

[23] - ÇELTEKLIGIL, U.: "Digital computation of nonlinear differential equations for SCR circuits with the help fictitious inductances in the equivalent circuits of SCR's", IEEE Trans. on Ind. Electronics and Control Instrum., vol. IECI - 22, n^o 3, aug. 1975, pp. 404-408;

[24] - HTSUI, J. S. C. & SHEPHERD, W.: "Method of digital computation of thyristor switching circuits", Proc. IEE,

vol.118, 1971, pp. 993-998;

[25] - REVANKAR, G. N.: "Topological approach to thyristor circuit analyses", Proc. IEE, vol.120, 1973, pp. 1403-1405;

[26] - FOCH, H. et REBOULET, C. et SCHONEK, J.: " Simulation automatique de convertisseurs statiques sur ordinateur", Toulouse, mai 1976, pp. 31-39;

[27] - DESOER, C. A. & KUH, E. S.: "Basic circuit teory", McGraw-Hill Book Company, 1969, cap.10, pp. 409-431;

[28] - GRANDPIERRE, M.: "Comande numérique de machines à comutation életronique", These de Docteur-Ingénieur, Toulouse, juin 1987, pp. 145-178;

[29] - MARTINS, D. C.: "Numerical simulation applied to resonant and quasi-resonant converters", Proc. Seminário de Eletrônica de Potência, Santa Catarina, dezembro de 1988, pp. 78-83;

[30] - YOUN,R & HOFT, R.: "360 Hz complementary impulse commutated inverter", IEEE Conference Record of fifth Annual Meeting and Industry and General Applications Group, 1970, pp. 228-250;

[31] - WILLIAMS, S & SMITH, I. R.: " Fast digital computation of 3-phase thyristor bridge circuits ", Proc. IEEE, Vol.120, no 7, July 1973, pp. 791-795;

[32] - REVANKAR, G. N. & MAHAJAN, S. A.: " Digital Simulator for mode identification in thyristor circuits ", Proc. IEEE, Vol. 120, n^o 2, feb. 1973, pp. 269-272;

[33] - REVANKAR, G. N. & SRIVASTAVA, P. K.: " Turnoff model

of an SCR ", IEEE Trans. on Inst. Electronics and Control Instrumentations ", Vol IECI-22, n^o 4, nov 1975, pp. 507-510;

[34] - BEATTIE, W. C. et alii: " Analogue modelling of thyristors", Proc. IEE, vol. 120, n^o 7, july 1973, pp.786-788;

[35] - HO, H. H.: " Improved logic model for thyristor ", Proc. IEE, vol. 121, n^o 5, may 1974, pp. 345-347;

[36] - YAMASHITA, H. & NAKAMAE, E.: " A computational algorithm for simulation of thyristor circuits ", Electrical Engineering in Japan, vol. 93, n^o 1, 1973, pp. 53-65

[37] - SYKES, F. E.: "Resonant-mode power supplies: a primer", IEEE Spectrum, may 1989, pp. 36-39;

[38] - ABBONDANTI, A. & WOOD, P.: "A criterion for performance comparison between high power inverter circuits", IEEE trans. on IA, vol. IA-13, n^o 2, USA, march/april 1977, pp. 154-160;

[39] - NAMUDURI, C. & SEN, P. C.: "An auxiliary current impulse commutated inverter with least trapped energy: analysis and optimization", Electric Machines and Power Systems, Hemisphere publishing corporation, 1986, pp. 465-484;

[40] - SILVA, E. R. C. da: "Contribuição ao estudo da comutação forçada em inversores", I ERNNA, Para-Brasil, nov. 1987, pp. 253-255;

[41] - NAMUDURI, C. & SEN, P. C.: "On inverter circuits with least trapped energy", IEEE trans. on IE, vol. IE-31, n^o 4, USA, pp. 362-370;

- [42] - BEDFORD, B. D. & HOFT, R. G.: "Principles of inverter circuits", John Wiley & Sons, Inc., New York, 1964;
- [43] - BARBI, I: "Estude d'onduleurs auto-adaptatifs destinés à l'alimentation de machines asynchrones", These de Docteur-Ingénieur, Institut National Politechnique de Toulouse, 1979, pp. 86-109;
- [44] - WOOD, P.: "Switching power converters", New York, Van Nortrand Reinold, ch. 9, pp. 370-381;
- [45] - AKAMATSU, M., KUMANO, N. & KAZA, A.: " A thyristor forced commutation with commutating current transformer", Elec. Eng. in Japan, vol. 93, n^o 4, 1973, pp. 65-73;
- [46] - PENKOWSKI, L. J. & PRUZINSKY, K. E.: " Fundamentals of a pulse modulated power circuit", in IEEE Conference Record of Fifth Annual Meeting of General Applications Group, 1970, pp. 669-678;
- [47] - FREELAND, S. & MIDDLEBROOK, R. D.: " A unified analysis of converters with resonant switches ", Proc. of IEEE Power Eletronics Specialists Conference, 1987, pp. 20-30;
- [48] - MELLO, L. F. P. de : "Projetos de fontes chaveadas", Ed. Erica, 1988;
- [49] - MIDDLEBROOK, R. D. & CUK, S.: " Advances in switched-mode power conversion, Pasadema-Ca, Tesla Co, 1981;
- [50] - NGO, K. D. T.: " Generalization of resonant switches and quasi-resonant CC-CC converters", Proc. of IEEE Power Eletronics Specialists Conferenc, 1987, pp. 395 - 403;

[51] - KAZIMIERCZUC, M. K.: " Steady-state Analysis and design of a buck zero-current-switching resonant dc/dc converter ", IEEE Trans. on Power Eletronics, vol. 3, n^o 3, jul. 1988, pp. 286-296;

[52] - LEE, F. C. : "High-frequency quasi-resonant converter technologies", Proc. of the IEEE, vol. 76, n^o 4, april 1988, pp. 377-390;

[53] - RANGAN, R. et alii: "Application of insulated gate bipolar transistor to zero-current switching converters", IEEE trans. on Power Eletronics, vol. 4, n^o 1, jan. 1989, pp. 2-7;

[54] - GARCIA, G. O. & DUNFORT, W. G. & WATANABE, E. H.: "From the thyristor to the IGBT", Power Eletronics Seminar-COPPE/UFRJ, nov. 1988;

[55] - CHERON, Y, "La commutation douce dans la conversion statique de l'énergie électrique", Thèse de Docteur sciences, Institut Polytechnique de Toulouse, n^o d'ordre 145, 1988..p199;