

Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Conversores Fonte de Corrente de Múltiplas Portas

Louelson Afranio Leugirdes de Azevedo Cavalcanti Costa

Área de Conhecimento: Processamento de Energia

Orientadores:
Maurício Beltrão de Rossiter Corrêa
Montiê Alves Vitorino

Campina Grande, Paraíba, Brasil

©Louelson Afranio Leugirdes de Azevedo Cavalcanti Costa, Fevereiro de 2016

Dissertação de Mestrado

Dissertação apresentada à Coordenação do Curso de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande em cumprimento às exigências para obtenção do Grau de Mestre em Ciências no Domínio da Engenharia Elétrica.

Louelson Afranio Leugirdes de Azevedo Cavalcanti Costa

Aluno

Maurício Beltrão de Rossiter Corrêa

Orientador

Montiê Alves Vitorino

Orientador

Campina Grande, Paraíba, Brasil

Fevereiro de 2016

FICHA CATALOGRÁFICA ELABORADA PELA BIBLIOTECA CENTRAL DA UFCG

C837c Costa, Louelson Afranio Leugirdes de Azevedo Cavalcanti.
Conversores fonte de corrente de múltiplas portas / Louelson
Afranio Leugirdes de Azevedo Cavalcanti Costa. – Campina
Grande, 2016.
112 f. : il.

Dissertação (Mestrado em Engenharia Elétrica) – Universidade
Federal de Campina Grande, Centro de Engenharia Elétrica e
Informática, 2016.

"Orientação: Prof. Dr. Maurício Beltrão de Rossister Corrêa,
Prof. Dr. Montiê Alves Vitorino".

Referências.

1. Conversores Fonte de Corrente. 2. Conversores Fonte de
Tensão. 3. Múltiplas Portas. 4. RBIGBT. I. Corrêa, Maurício
Beltrão de Rossister. II. Vitorino, Montiê Alves. III. Título.

CDU 621.314.5(043)

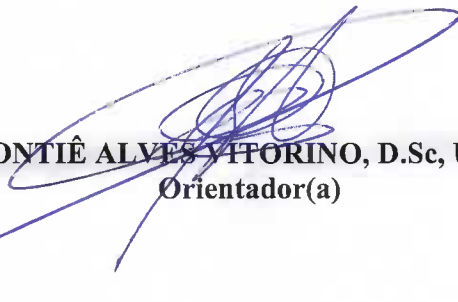
"CONVERSORES FONTE DE CORRENTE DE MÚLTIPLAS PORTAS"

LOUELSON AFRANIO LEUGIRDES DE AZEVEDO CAVALCANTI COSTA


DISSERTAÇÃO APROVADA EM 26/02/2016



MAURÍCIO BELTRÃO DE ROSSITER CORRÊA, D.Sc., UFCG
Orientador(a)



MONTIÊ ALVES VITORINO, D.Sc, UFCG
Orientador(a)



ALEXANDRE CUNHA OLIVEIRA, D.Sc., UFCG
Examinador(a)



CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Examinador(a)

CAMPINA GRANDE - PB

Dedico este trabalho aos meus pais,
Lourdes e Nelson, e à minha
companheira Nayara.

"Science isn't about WHY. It's about WHY NOT."

Cave Johnson

Resumo

Este trabalho apresenta o desenvolvimento de um Conversor Fonte de Corrente de Múltiplas Portas. Primeiro, apresentam-se algumas aplicações para as quais os conversores podem ser utilizados. Uma vez estabelecidos os cenários, busca-se um conversor fonte de corrente que solucione os problemas apresentados. Tratando de um Conversor Fonte de Corrente, faz-se uma revisão sobre a topologia básica monofásica de um Conversor Fonte de Corrente, sendo feito o paralelo com os Conversores Fonte de Tensão. Estudam-se as particularidades da modulação PWM, tipos de chaves, e dimensionamento. Essa etapa do trabalho se encerra com o estudo de um Conversor Fonte de Corrente Monofásico em malha fechada. Aborda-se também a evolução dos estudos dos Conversores Fonte de Corrente de Múltiplas Portas, partindo da topologia mais simples, passando por topologias intermediárias que contribuíram para o entendimento desse tipo de conversor, e chegando ao conversor proposto neste trabalho. Resultados por simulação e experimentais, em malha aberta, validam as topologias e estratégias PWM apresentadas. Por fim, faz-se um aprofundamento sobre o conversor proposto, inserindo-o em um cenário de Inversor de Frequência, e a partir de uma malha de controle básica, mas que serve de base para as demais aplicações, apresentam-se resultados por simulação e experimentais, reforçando a viabilidade do conversor.

Palavras-chave: Conversores Fonte de Corrente, Conversores Fonte de Tensão, Múltiplas Portas, RBIGBT.

Abstract

This work presents the development of a new Multiport Current Source Converter - MPCSC. First, some applications for the MPCSCs are presented. Once established the scenarios, the study aims to develop a new Current Source Converter that can satisfy the problems that were presented. Since this work proposes a new Current Source Converter, a review of the simplest Current Source topology is presented, comparing it with the Voltage Source topology. A study of the particularities of the PWM modulation, types of switches, and design is presented. This stage ends with the implementation of a single phase Current Source Converter operating in closed-loop. It also discusses the evolution of the study of the Multiport Current Source Converters, starting from the simplest topology, going through intermediate topologies that contributed to the understanding of this type of converter, culminating at the proposed converter in this work. Simulation results and experimental results, in open loop, validate the topologies and the presented PWM strategies. Finally, a more detailed study of the proposed converter is presented, by presenting it as a Frequency Inverter. Starting from a basic control loop, which is a basis for most of the presented scenarios, simulation and experimental results are presented to reinforce the converter feasibility.

Keywords: Current Source Converters, Multiport, RBIGBT, Voltage Source Converters.

Índice

Resumo	vi
Abstract	vii
Índice	viii
Índice de Tabelas	x
Índice de Figuras	xi
Lista de Símbolos	xv
Glossário	xx
1 Introdução Geral	1
1.1 Conversores Estáticos	2
1.2 Objetivos	4
1.3 Revisão Bibliográfica	4
1.3.1 Conversores Fonte de Tensão e Conversores Fonte de Corrente	5
1.3.2 Conversores Fonte de Corrente de Múltiplas Portas	7
1.4 Organização do trabalho	13
1.5 Publicações	14
2 A Dualidade entre os VSCs e os CSCs	15
2.1 Introdução	15
2.2 VSCs versus CSCs	16
2.3 Modulação PWM, RBIGBT e Tempo Morto	23
2.4 Dimensionamento	29

2.4.1	Indutor do barramento CC	30
2.4.2	Filtro Passa-Baixas	33
2.5	Resultados de simulações e experimentos	37
2.6	Conclusão	42
3	Conversores Fonte de Corrente de Múltiplas Portas	43
3.1	Introdução	43
3.2	Fq4c	44
3.3	Lq2c	55
3.4	Lq3c	63
3.5	Fq3c	72
3.6	Resultados experimentais em malha aberta	81
3.7	Conclusão	87
4	Conversor Fq3c aplicado como conversor CA-CC-CA	91
4.1	Introdução	91
4.2	Controle	91
4.3	Resultados por simulação e experimental	93
4.4	Conclusão	96
5	Conclusão Geral	97
5.1	Trabalhos futuros	98
6	Agradecimentos	100
	Referências Bibliográficas	101
I	Esquemático e PCB do Lq3c/Fq3c	107
II	Esquemático e PCB do Lq2c	110

Índice de Tabelas

2.1	Estados possíveis para os VSCs Monofásicos.	24
2.2	Estados possíveis para os CSCs Monofásicos.	25
2.3	Parâmetros para dimensionamento do filtro CA de um CSI Monofásico.	35
2.4	Parâmetros para simulação e experimento com um CSR Monofásico.	37
2.5	Parâmetros para simulações e experimentos com um CSI Monofásico.	40
3.1	Estados possíveis para os correntes de saída do MPCSC do tipo Fq4c.	46
3.2	Parâmetros para verificação do PWM do Fq4c.	53
3.3	Parâmetros das correntes para verificação do PWM do Fq4c.	53
3.4	Estados possíveis para os correntes de saída do MPCSC do tipo Lq2c.	56
3.5	Parâmetros das correntes para verificação do PWM do Lq2c.	61
3.6	Estados possíveis para os correntes de saída do MPCSC do tipo Lq3c.	64
3.7	Parâmetros das correntes para verificação do PWM do Lq3c.	71
3.8	Estados possíveis para os correntes de saída do MPCSC do tipo Fq3c.	74
3.9	Correlação entre as chaves b_1 e t_2 do Fq4c com as chaves m_j do Fq3c.	79
3.10	Parâmetros das correntes para verificação do PWM do Fq3c.	80
3.11	Parâmetros para os experimentos com os MPCSCs.	82
3.12	Parâmetros das correntes para verificação experimental dos MPCSCs.	83
3.13	Resumo comparativo entre o Lq2c, Lq3c, Fq3c e Fq4c.	89
4.1	Parâmetros para os experimentos com Fq3c operando como Inversor de Frequência.	94

Índice de Figuras

1.1	Tipos de conversores estáticos.	3
1.2	Tipos de inversores e retificadores estudados nesta dissertação.	4
1.3	Conexão de painéis fotovoltaicos com a Rede Elétrica Monofásica utilizando um VSC, e utilizando um CSC.	6
1.4	Configuração genérica de um MPCSC.	8
1.5	MPCSC utilizado como Filtro Ativo Universal.	9
1.6	MPCSC utilizado com a Compensação da Potência Oscilatória do barramento CC.	10
1.7	MPCSC utilizado como Fonte de Alimentação Ininterrupta.	11
1.8	MPCSC utilizado como Conversor Multinível.	12
1.9	MPCSC utilizado para Acionamento de Motor Bifásico.	12
2.1	Conversores Fonte de Tensão.	17
2.2	Conversores Fonte de Corrente.	18
2.3	Barramentos CC.	20
2.4	Tipos de chaves utilizadas em VSCs e CSCs.	22
2.5	Filtros passa-baixa de segunda ordem.	23
2.6	Diagrama do PWM Unipolar para um CSC Monofásico Ponte H.	24
2.7	Exemplo de caminho de condução da corrente durante o tempo morto de um VSI.	25
2.8	Exemplo de caminho de condução da corrente durante o intervalo de roda-livre de um VSI.	26
2.9	Exemplo de caminho de condução da corrente durante o intervalo de roda-livre de um CSI.	27
2.10	Exemplificação do tempo morto para uma chave inferior b de um CSI.	28

2.11	Exemplo de caminho de condução da corrente durante o tempo morto de um CSI.	29
2.12	Modelo para o barramento CC de um CSC.	30
2.13	Tensões de alimentação e do barramento CC de um inversor fonte de corrente.	30
2.14	Corrente no barramento CC de um conversor fonte de corrente, composta por um valor médio e uma parcela que oscila com o dobro da frequência do barramento CA.	31
2.15	Estado III de condução de um CSI Monofásico.	31
2.16	Captura de tela dos resultados por simulação para verificação do Filtro Passa-baixas.	36
2.17	Diagrama de blocos do controle de um CSR.	38
2.18	Corrente de entrada i_g , corrente de saída I_{cc} , e tensão do capacitor do filtro CA v_f para uma simulação com um CSR.	38
2.19	Corrente de entrada i_g , corrente de saída I_{cc} , e tensão da fonte CA v_g para um experimento com um CSR.	39
2.20	Diagrama de blocos do controle de um CSI.	40
2.21	Corrente de entrada I_{cc} , corrente de saída i_l , e tensão do capacitor do filtro CA v_f para uma simulação com um CSI.	41
2.22	Corrente de entrada I_{cc} , corrente de saída i_l , e tensão de entrada V_{cc} para um experimento com um CSI.	41
3.1	Topologia do MPCSC Fq4c.	45
3.2	Diagrama do PWM para o Fq4c.	47
3.3	Estados de comutação do Fq4c.	48
3.3	Continuação dos estados de comutação do Fq4c.	49
3.3	Continuação dos estados de comutação do Fq4c.	50
3.3	Continuação dos estados de comutação do Fq4c.	51
3.4	Plano vetorial dos conversores de operação em quadrante completo.	52
3.5	Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Fq4c.	54
3.6	Figura de Lissajous para a simulação da Figura 3.5	54
3.7	Inversor Fonte de Corrente Trifásico.	55

3.8	Conversor fonte de corrente trifásico adaptado ao Lq2c.	56
3.9	Plano vetorial dos conversores de operação em quadrante limitado.	57
3.10	Estados de comutação do Lq2c.	59
3.11	Diagrama do PWM para o Lq2c.	61
3.12	Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Lq2c.	62
3.13	Figura de Lissajous de uma simulação do Lq2c.	62
3.14	Topologia do MPSCSC Lq3c.	64
3.15	Estados de comutação do Lq3c.	65
3.15	Continuação dos Estados de comutação do Lq3c.	66
3.16	Diagrama do PWM para o Lq3c.	70
3.17	Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Lq3c.	71
3.18	Figura de Lissajous para a simulação da Figura 3.17.	72
3.19	Topologia de MPCSC do tipo Fq3c.	73
3.20	Estados de comutação do Fq3c.	75
3.20	Continuação dos estados de comutação do Fq3c.	76
3.20	Continuação dos estados de comutação do Fq3c.	77
3.21	Diagrama do PWM para o Fq3c.	80
3.22	Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Fq3c.	81
3.23	Figura de Lissajous para a simulação da Figura 3.22.	82
3.24	Configuração para obtenção de resultados experimentais para os MPCSCs operando em malha aberta.	83
3.25	Resultado experimental do Lq2c operando em malha aberta.	84
3.26	Figura de Lissajous para o resultado experimental da Figura 3.25.	84
3.27	Resultado experimental do Lq3c operando em malha aberta.	85
3.28	Figura de Lissajous para o resultado experimental da Figura 3.27.	85
3.29	Resultado experimental do Fq3c operando em malha aberta.	86
3.30	Figura de Lissajous para o resultado experimental da Figura 3.29.	87
4.1	Cenário de Inversor de Frequência para um MPCSC.	92

4.2	Estratégia de controle para o Fq3c operando como Inversor de Frequência. . .	92
4.3	Fq3c inserido no cenário de Inversor de Frequência.	93
4.4	Resultado por simulação do Fq3c operando como Inversor de Frequência. . .	95
4.5	Resultado experimental do Fq3c operando como Inversor de Frequência. . . .	95
I.1	Esquemático da placa de potência do conversor Lq3c/Fq3c.	108
I.2	Traçado da placa de circuito impresso da placa de potência do conversor Lq3c/Fq3c.	109
II.1	Esquemático da placa de potência do conversor Lq2c.	111
II.2	Traçado da placa de circuito impresso da placa de potência do conversor Lq2c.	112

Lista de Símbolos

ΔI_{ccmax}	- Variação máxima de uma corrente de um barramento CC.
ω_{ca}	- Frequência angular, em Radianos por segundo, do lado CA de um conversor.
ω_g	- Frequência angular, em Radianos por segundo, da Rede Elétrica Monofásica, ou de um emulador de fonte CA.
ω_l	- Frequência angular, em Radianos por segundo, de uma carga (<i>load</i>) qualquer.
ω_{ress}	- Frequência angular, em Radianos por segundo, de ressonância de um filtro CA.
$\phi_j, j = 1, 2$	- Fase de duas modulantes distintas.
b, \bar{b}	- Comando PWM das chaves inferiores (<i>bottom</i>) de um CSC.
$b_j, j = 1, 2, 3$	- Comando PWM de uma chave inferior (<i>bottom</i>) de um CSC trifásico.
C_b	- Capacitor base de um conversor.
C_{cc}	- Capacitor de um barramento CC.
C_f	- Capacitor de um filtro CA.
C_{fd}	- Capacitor de um filtro CA de eixo direto.
C_{fq}	- Capacitor de um filtro CA de eixo em quadratura.
D_i	- Valor médio em um período de chaveamento de um sinal modulante em corrente.
$d_i(t)$	- Função modulante em corrente, utilizada como sinal de referência para comando PWM de um CSC.

- D_v - Valor médio em um período de chaveamento de um sinal modulante em tensão.
- f_{ca} - Frequência, em Hertz, do lado CA de um conversor.
- f_g - Frequência, em Hertz, da Rede Elétrica Monofásica, ou de um emulador de fonte CA.
- $f_j, j = 1, 2$ - Frequência, em Hertz, de duas modulantes distintas.
- f_l - Frequência nominal, em Hertz, de uma carga (*load*) qualquer.
- f_{ress} - Frequência de ressonância, em Hertz, de um filtro CA.
- i_{bar} - Corrente de um barramento CC.
- i_{ca} - Corrente do lado CA de um conversor.
- I_{cc} - Corrente de uma fonte CC.
- $i_{C_{cc}}$ - Corrente do capacitor de um barramento CC.
- i_{C_f} - Corrente do capacitor de um filtro CA.
- i_{cpo} - Corrente de Compensação da Potência Oscilatória.
- i_d - Corrente de eixo direto.
- i_f - Corrente de entrada (Inversor), ou de saída (Retificador), de um filtro CA.
- i_{fap} - Corrente compensadora de um Filtro Ativo Paralelo.
- i_{fas} - Corrente compensadora de um Filtro Ativo Série.
- i_{fd} - Corrente de entrada (Inversor), ou de saída (Retificador), de um filtro CA de eixo direto.
- I_{fv} - Corrente gerada por um arranjo de painéis fotovoltaicos.
- i_{fq} - Corrente de entrada (Inversor), ou de saída (Retificador), de um filtro CA de eixo em quadratura.
- i_g - Corrente da Rede Elétrica Monofásica, ou de uma fonte CA.
- i_l - Corrente de uma carga (*load*) qualquer.

- i_q - Corrente de eixo em quadratura.
- l, \bar{l} - Comando PWM do braço esquerdo (*left*) de um VSC.
- L_{cc} - Indutor de um barramento CC.
- L_d - Indutor de eixo direto.
- L_f - Indutor de um filtro CA.
- L_q - Indutor de eixo em quadratura.
- m, \bar{m} - Comando PWM das chaves centrais (*middle*) de um CSC.
- m_f - Relação entre a frequência de uma portadora triangular, e a frequência de um sinal modulante.
- m_i - Índice de modulação de corrente.
- $m_j, j = 1, 2$ - Índice de modulação de duas modulantes distintas.
- m_v - Índice de modulação de tensão.
- P_{ca} - Potência do lado CA de um conversor.
- P_{cc} - Potência do barramento CC de um conversor.
- P_l - Potência de uma carga (*load*).
- r, \bar{r} - Comando PWM do braço direito (*right*) de um VSC.
- R_{cc} - Resistor de um barramento CC.
- R_l - Resistor de uma carga (*load*) qualquer.
- t, \bar{t} - Comando PWM das chaves superiores (*top*) de um CSC.
- t_b - Tempo de condução de uma chave inferior (*bottom*) de um CSC.
- $t_{b_j}, j = 1, 2, 3$ - Tempo de condução de uma chave inferior (*bottom*) de um CSC trifásico.
- T_{ch} - Período de chaveamento de uma portadora triangular, utilizada em comandos PWM.
- $t_j, j = 1, 2, 3$ - Comando PWM de uma chave superior (*top*) de um CSC trifásico.

t_m	- Tempo de condução de uma chave central (<i>middle</i>) de um CSC.
T_p, T_p^{-1}	- Transformada de Park direta, e sua inversa.
$t(s)$	- Eixo das abscissas referente a um espaço de tempo.
T_s	- Passo de cálculo de simulação.
t_t	- Tempo de condução de uma chave superior (<i>top</i>) de um CSC.
$t_{t_j}, j = 1, 2, 3$	- Tempo de condução de uma chave superior (<i>top</i>) de um CSC trifásico.
t_{t_m}	- Tempo morto de um comando PWM.
v_{IGBT}	- Tensão de um IGBT.
v_{diodo}	- Tensão de um diodo.
v_{RIGBT}	- Tensão de um RBIGBT.
V_{cc}	- Tensão de uma fonte CC.
v_{ca}	- Tensão do lado CA de um conversor.
v_f	- Tensão de entrada (Inversor), ou de saída (Retificador), de um filtro CA.
V_{fv}	- Tensão gerada por um arranjo de painéis fotovoltaicos.
v_g	- Tensão da Rede Elétrica Monofásica, ou de uma fonte CA.
v_{cpo}	- Tensão de Compensação da Potência Oscilatória.
v_{mnv}	- Tensão em Multinível.
V_{bat}	- Tensão de um banco de baterias.
v_{bar}	- Tensão de um barramento CC.
v_{Lcc}	- Tensão do indutor de um barramento CC.
v_{tri}	- Portadora triangular utilizada em comandos PWM.
v_l	- Tensão de uma carga (<i>load</i>) qualquer.
v_{Lccmax}	- Tensão máxima sobre um indutor de um barramento CC.

-
- \bar{x} - Generalização do valor médio de uma variável qualquer, em um certo período de tempo ($\bar{v}_f, \bar{i}_l, \bar{d}_i$, etc.).
- $\vec{X}_{\alpha\beta}$ - Vetor qualquer de variáveis alfa, e beta.
- X_C - Impedância de um capacitor.
- \vec{X}_{dq} - Vetor qualquer de variáveis de eixo direto, e de eixo em quadratura.
- X_L - Impedância de um indutor.
- x_y^* - Variável de referência para um controlador (I_{cc}^*, v_l^* , etc.).
- Z_b - Impedância base de um sistema.

Glossário

APF	-	<i>Active Power Filter.</i>
CC	-	Corrente Contínua.
CA	-	Corrente Alternada.
CSC	-	<i>Current Source Converter.</i>
CSI	-	<i>Current Source Inverter.</i>
CSR	-	<i>Current Source Rectifier.</i>
Fq4c	-	<i>Full quadrant, 4 conducting.</i>
Fq3c	-	<i>Full quadrant, 3 conducting.</i>
GD	-	Geração Distribuída.
IGBT	-	<i>Insulated Gate Bipolar Transistor.</i>
LEIAM	-	Laboratório de Eletrônica Industrial e Acionamento de Máquinas.
Lq2c	-	<i>Limited quadrant, 2 conducting.</i>
Lq3c	-	<i>Limited quadrant, 3 conducting.</i>
MVSC	-	<i>Multilevel Voltage Source Converter.</i>
MCSC	-	<i>Multilevel Current Source Converter.</i>
MVSI	-	<i>Multilevel Voltage Source Inverter.</i>
MCSI	-	<i>Multilevel Current Source Inverter.</i>
MPCSC	-	<i>Multiport Current Source Converter.</i>
PWM	-	<i>Pulse Width Modulation.</i>

- PCB - *Printed Circuit Board.*
- RBIGBT - *Reverse Blocking IGBT.*
- THD - *Total Harmonic Distortion.*
- UPF - *Universal Power Filter.*
- UPS - *Uninterrupt Power Supply.*
- VSC - *Voltage Source Converter.*
- VSI - *Voltage Source Inverter.*
- VSR - *Voltage Source Rectifier.*
- ZSC - *Z-Source Converter.*

1

Introdução Geral

Estando presentes em quase todos os meios de produção, comunicação, entretenimento, interação, etc., a Eletrônica de Potência é uma das áreas da Engenharia Elétrica mais abrangente, em termos de presença no cotidiano.

Apesar de "invisível", a Eletrônica de Potência é responsável por boa parte do processamento de energia elétrica atualmente, principalmente mais próximo do usuário final. Visto que diversos aparelhos, para diversas finalidades, necessitam de um condicionamento da energia elétrica para que funcionem corretamente, a Eletrônica de Potência estuda como processar a energia elétrica, de modo a adequá-la às necessidades das cargas.

Passando por veículos e processos industriais (acionamento de máquinas), conexão de fontes renováveis de energia com a Rede Elétrica (Geração Distribuída), sistemas de apoio em faltas elétricas (fontes de alimentação ininterrupta), melhoria da qualidade de energia elétrica (filtros ativos), a Eletrônica de Potência está em constante evolução.

Além da melhoria de topologias já existentes para as mais diversas aplicações, novas áreas de estudo surgem todo ano, não só com novos cenários, mas também com novas tecnologias que podem melhorar o que já existe, ou levar a novas descobertas na área de processamento da energia elétrica.

Essa constante mutação faz com que a Eletrônica de Potência esteja sempre revisando, corrigindo e apresentando novas soluções, ou introduzindo conceitos totalmente novos, tomando por base ideias consolidadas e reconhecidas pela comunidade científica.

Com isso, o estudo do condicionamento da energia elétrica a partir de componentes passivos (capacitores, indutores e resistores), e de componentes ativos (chaves semicondutoras), é uma área de pesquisa sempre em expansão e de extrema importância no mundo moderno.

1.1 Conversores Estáticos

Os conversores estáticos, ou conversores de potência, são responsáveis pelo processamento da Energia Elétrica. Eles são classificados, primeiramente, em relação ao tipo da grandeza de entrada e da grandeza de saída. Então, divide-se os conversores como: CC-CC, CC-CA, CA-CC, e CA-CA. A primeira forma de conversão possui como entrada e saída grandezas de corrente e de tensão contínuas, logo, a função dos conversores CC-CC é condicionar o nível de tensão, ou corrente, de entrada às necessidades da carga que ele alimenta. Alguns exemplos clássicos desses tipos de conversores são: *buck*, *boost*, *buck-boost*, etc.

Os conversores CC-CA e CA-CC operam com grandezas contínuas e alternadas. Nestes conversores, pode-se partir de uma grandeza constante para então, além de se condicionar seu nível de tensão e de corrente, gerar uma forma de onda senoidal com uma frequência definida, ou retificar uma forma de onda senoidal para uma grandeza contínua. Os conversores CC-CA e CA-CC são classificados, por sua vez, de acordo com o sentido do fluxo de potência. Os CC-CA são denominados de inversores, enquanto que os CA-CC são denominados de retificadores. Também há o caso dos conversores CA-CA, que possuem um estágio intermediário do tipo CC. Os conversores CA-(CC)-CA são denominados de inversores de frequência, visto que busca-se partir de uma fonte alternada e condicionar o seu nível de tensão, ou corrente, a uma nova frequência específica.

Uma generalização de cada tipo de conversor é ilustrada na Figura 1.1, onde apresenta-se o tipo de grandeza de entrada e de saída de cada conversor. Vale lembrar que os conversores CA-CA apresentam um estágio CC intermediário, omitido na Figura 1.1.

Outra classificação para os conversores estáticos toma por base os seus barramentos CCs, que ao ser alterado implica em mudanças nas chaves, comando das chaves, controle do conversor, e elementos reativos do mesmo. Os barramentos CCs dos conversores estáticos são compostos por elementos reativos, o que os leva à seguinte classificação: conversores que apresentam capacitores como elemento reativo do barramento CC, denominados como Con-

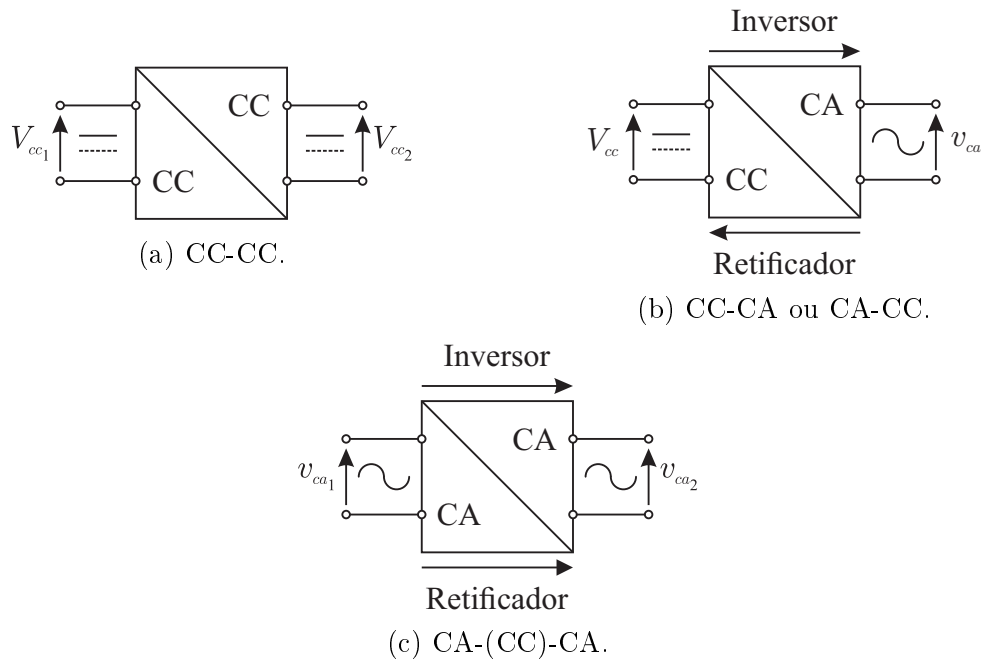


Figura 1.1: Tipos de conversores estáticos.

versores Fonte de Tensão (*Voltage Source Converters* - VSCs); conversores que apresentam indutores como elemento reativo do barramento CC, denominados de Conversores Fonte de Corrente (*Current Source Converters* - CSCs); e conversores que apresentam indutores e capacitores como elementos reativos do barramento CC, denominados de Conversores Fonte de Impedância (*Z-Source Converters* - ZSCs).

Apesar de não ser o foco deste trabalho, o ZSC (PENG, 2002) busca conciliar as vantagens dos VSCs e dos CSCs, podendo operar de forma semelhante aos dois. Além disso, os ZSCs são do tipo *buck-boost*, ou seja, a sua tensão, ou corrente, de entrada pode ser maior ou menor que sua tensão, ou corrente, de saída. Todavia, o presente trabalho foca o estudo sobre os VSCs e os CSCs, se aprofundando especificamente nos CSCs.

Associando as definições até então apresentadas para os conversores que processam energia CC e CA, Inversores, Retificadores, Fonte de Tensão e Fonte de Corrente, pode-se então classificar os conversores que serão objetos de estudos deste trabalho. Os VSCs são divididos em: Inversores Fonte de Tensão (*Voltage Source Inverters* - VSIs), e Retificadores Fonte de Tensão (*Voltage Source Rectifiers* - VSRs). Os CSCs são divididos em: Inversores Fonte de Corrente (*Current Source Inverters* - CSIs), e Retificadores Fonte de Corrente (*Current Source Rectifiers* - CSRs). A classificação desses conversores é resumida na Figura 1.2, que

reúne os quatro tipos, a depender do tipo de sua fonte e do sentido do fluxo da potência.

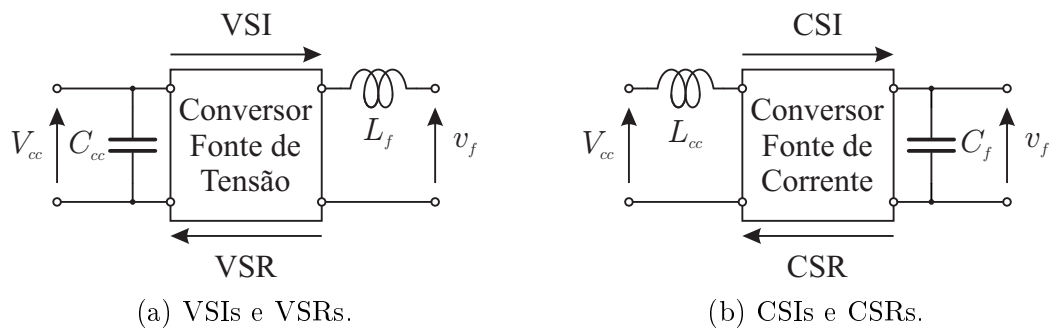


Figura 1.2: Tipos de inversores e retificadores estudados nesta dissertação.

1.2 Objetivos

O objetivo deste trabalho é desenvolver um Conversor Fonte de Corrente, que solucione os problemas que envolvam conversores estáticos com múltiplas portas (pelo menos duas CAs compartilhando um único barramento CC). Primeiro faz-se um estudo dos CSCs monofásicos, analisando suas semelhanças e diferenças com os VSCs, o seu chaveamento, dimensionamento dos elementos reativos do barramento CC e do filtro CA, além de reproduzir em laboratório o que foi estudado na teoria, em relação aos CSCs. Com isso, busca-se estabelecer uma base teórico-prática que pode servir para estudos futuros, além dessa dissertação.

Em seguida, busca-se criar de um novo Conversor Fonte de Corrente de Múltiplas Portas propriamente dito. De antemão, pode-se extrapolar esse conversor para n portas, mas nessa etapa do trabalho limita-se a uma conversor de três portas: duas CAs e uma CC. Em se tratando de um novo conversor fonte de corrente, toda a teoria apresentada para os CSCs monofásicos também se aplicam aos MPCSCs, desde o chaveamento até os métodos utilizados para construção de um protótipo para validação experimental.

1.3 Revisão Bibliográfica

Apesar do principal objeto de estudo deste trabalho serem os MPCSCs, divide-se a a dissertação entre a análise básica dos CSCs Monofásicos, e o estudo dos MPCSCs propriamente dito.

Como esses dois temas são abordados em capítulos diferentes, logo, foram feitas revisões bibliográficas distintas para cada um, que são apresentadas a seguir.

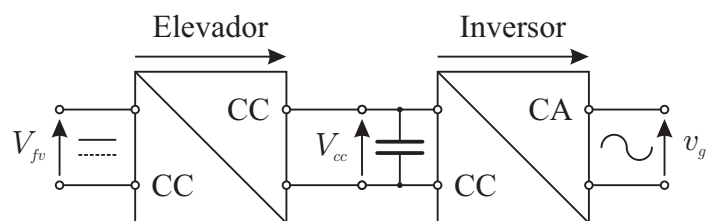
1.3.1 Conversores Fonte de Tensão e Conversores Fonte de Corrente

Usualmente, os Conversores Fonte de Tensão são mais utilizadas que os Conversores Fonte de Corrente, isso se deve ao fato de que os VSCs são conversores consolidados, que são estudados há anos, apresentarem chaves com baixas perdas por condução, e barramentos capacitivos eficientes. Apesar de serem amplamente utilizados, os VSIs são conversores do tipo *buck*, ou seja, são conversores abaixadores de tensão, por sua vez, os VSRs são conversores do tipo *boost*, pois elevam a tensão de entrada. Apesar de existirem aplicações em que se deseja uma tensão de saída menor que a da entrada (VSIs), da mesma forma que pode-se desejar uma tensão de saída retificada maior do que a grandeza senoidal de entrada (VSRs), há também casos em que se deseja uma tensão retificada menor que a fonte senoidal, ou uma tensão alternada maior que a tensão contínua do conversor.

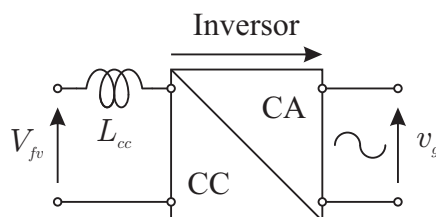
Um exemplo clássico são as fontes de energia renováveis, principalmente na Geração Distribuída (GD) (BLAABJERG et al., 2004). Sendo os sistemas de GD compostos por vários geradores individuais de baixa potência, usualmente de tensão menor do que a da rede elétrica, a conexão destas fontes geradoras de energia com a rede elétrica pode ser feita com VSCs, mas com a adição de um estágio elevador de tensão, de modo que a tensão de entrada do VSI seja minimamente superior à tensão da rede elétrica, ao qual estará conectado o sistema de geração distribuída.

Tal associação de um estágio elevador conectado a um VSI, e só então à rede elétrica, adiciona custo, perdas e volume ao sistema. Todavia, sendo os CSIs elevadores de tensão (logo, os CSRs abaixadores de tensão), eles se tornam uma opção para conexão de fontes alternativas de energia à rede elétrica, substituindo os VSCs associados a um estágio elevador por um único CSI. Por exemplo, como ilustrado na Figura 1.3, para a conexão de painéis fotovoltaicos com a rede elétrica monofásica, faz-se uso de um estágio elevador juntamente com um estágio inversor, enquanto que pode-se obter um único estágio ao se utilizar um Conversor Fonte de Corrente (MAO et al., 2015). Apesar dessa vantagem em uma área emergente e promissora, os CSCs são pouco explorados devido a dois fatores principais:

perdas nos indutores, e perdas nas chaves semicondutoras dos conversores.



(a) Conversor de dois estágios (*Boost* associado a um VSC).



(b) Conversor de estágio único (CSC).

Figura 1.3: Conexão de painéis fotovoltaicos com a Rede Elétrica Monofásica utilizando um VSC, e utilizando um CSC.

Como já comentando, os CSCs apresentam indutores em seus barramentos CCs (daí o nome fonte de corrente), porém os indutores, se comparados aos capacitores presentes nos VSCs, apresentam perdas por condução consideráveis. Há também o problema das chaves semicondutoras dos CSCs, que, devido a particularidades dos CSCs, necessitam de uma capacidade de bloqueio reverso, característica que pode ser obtida através da associação de um IGBT com um diodo em série. Tal associação concede, de fato, a condição necessária para as chaves dos CSCs, mas implicam em perdas por condução superiores às chaves dos VSCs, que são simples IGBTs com diodos em anti-paralelo. Esses dois pontos negativos diminuíram o interesse da comunidade científica sobre os CSCs, mesmo que eles apresentassem algumas vantagens sobre os VSCs.

Todavia, o desenvolvimento do campo de estudos dos materiais magnéticos (HUANG et al., 2014), possibilitando a construção de indutores com maior densidade de potência e mais eficientes (menores perdas por condução) (CHAN et al., 2006), aliado a criação dos RBIGBTs (NAITO et al., 2004), (LINDEMANN, 2001), que são chaves semicondutoras que encapsulam as características de um IGBT com um diodo em série (bloqueio reverso), reduzindo assim as perdas por condução, trouxeram os CSCs ao mesmo patamar em termos de perdas e densidade de potência que os VSCs.

Trabalhos dedicados apenas a comparação entre VSCs e CSCs, concluem que em alguns

aspectos, independente da aplicação, os CSCs são majoritariamente superiores aos VSCs (SUH et al., 2007), (MONTEIRO et al., 2015). Em (AZMI et al., 2011), constata-se que as perdas nos CSCs são predominantemente por condução, enquanto que os VSCs apresentam piores resultados para as perdas por chaveamento. Sendo assim, os CSCs apresentam um melhor desempenho, em relação às perdas, em altas potências e altas frequências de chaveamento, enquanto que os VSCs são preferíveis para aplicações de baixa potência e baixa frequência de chaveamento.

Então, os avanços tecnológicos trouxeram os CSCs para os mesmos níveis de eficiência que os VSCs, enquanto que novos campos de pesquisa no qual os CSCs melhor se adaptam (como a geração distribuída), fazem com que haja um novo interesse no estudo dos CSCs.

Além da aplicação em geração distribuída, substituindo conversores de múltiplos estágios por apenas um CSC, há também a investigação científica sobre aplicações que até então eram predominantemente feitas com VSCs. Logo, não se busca substituir os VSCs por CSCs, mas sim averiguar em quais aplicações os CSCs apresentam um melhor resultado do que os obtidos com os VSCs.

Além da vertente que compara diretamente os VSCs e CSCs nas mais diversas áreas da Eletrônica de Potência, há também estudos que abordam a dualidade dos conversores. O conceito de dualidade entre os VSCs e os CSCs, parte do princípio de que pode-se adaptar diretamente uma aplicação que utiliza VSC, para uma aplicação que utiliza CSC. Essa adaptação é feita partindo do que já se possui em termos de topologias e controles para o VSC, tomando algoritmos que levam esses elementos ao cenário dos CSCs (VOLKOV et al., 2015).

Com isso, estabelece-se um novo campo que está em pleno desenvolvimento, e que por já apresentar várias topologias até então apenas estudadas apenas com VSC, revela-se uma área fértil para estudos comparativos.

1.3.2 Conversores Fonte de Corrente de Múltiplas Portas

Apesar da abordagem dos conversores estáticos ter sido monofásica, que é a mais simples, há diversas outras aplicações com múltiplas fases, como o Acionamento de Máquinas (bifásicas, trifásicas, hexafásicas, etc.) e conversores Multiníveis, por exemplo. Todavia, há também

aplicações que, de certa forma, também são polifásicas, ou multiportas: Filtro Ativo Universal (*Universal Power Filter - UPF*), Compensação da Potência Oscilatória, e Fonte de Alimentação Ininterrupta (*Uninterrupt Power Supply - UPS*). Todas essas aplicações possuem em comum a conexão de pelo menos um barramento CC, e dois barramentos CA.

Tal configuração pode ser ampliada para n portas, como é apresentado em (VITORINO et al., 2015), mas restringe-se aqui à configuração ilustrada na Figura 1.4.

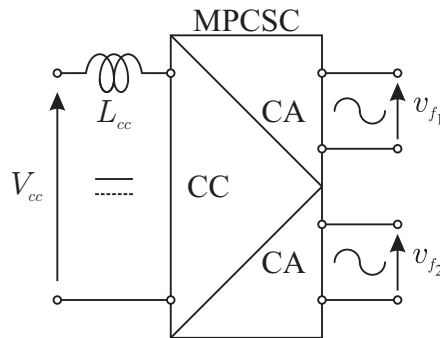


Figura 1.4: Configuração genérica de um MPCSC.

Na Figura 1.4, faz-se uma generalização do cenário que se propõe estudar nessa dissertação: dois barramentos CAs compartilhando um barramento CC. Propõe-se então investigar qual Conversor Fonte de Corrente melhor se encaixa nessa generalização apresentada.

Justifica-se então a utilização dos MPCSCs nos cenários apresentados. Usualmente, as aplicações listadas operam com VSCs, apesar de alguns trabalhos já investigarem a utilização de CSCs para essas mesmas aplicações.

Aborda-se primeiro os Filtros Ativos Universais, que são uma associação de filtros ativos série e paralelo. Em (AKAGI, 1996), faz-se uma pesquisa sobre o que foi feito em termos de APF, série e paralelo, e quais são as tendências, culminando então nos conversores UPFs apresentados em (FUJITA e AKAGI, 1998) como *The unified power quality conditioner*, e em (AREDES et al., 1998) como *An universal active power line conditioner*, que se referem aos Filtro Ativos Universais propriamente ditos. Os UPFs são compostos de um barramento CC compartilhado por duas portas CAs, sendo uma responsável pela compensação da tensão da rede elétrica ao qual o conversor está conectado em série (através de um transformador), enquanto a outra porta CA é responsável pela compensação da corrente e de harmônicos, através de uma conexão em paralelo. Observa-se então que os MPCSCs se encaixam nesse cenário. Obviamente as adaptações devidas devem ser implementadas, visto que a simples

substituição da topologia VSC por um CSC não garante o pleno funcionamento do UPF. Na Figura 1.5, ilustra-se o cenário para Filtros Ativos, onde há a compensação série i_{fas} para a tensão, e compensação paralelo i_{fap} para a corrente.

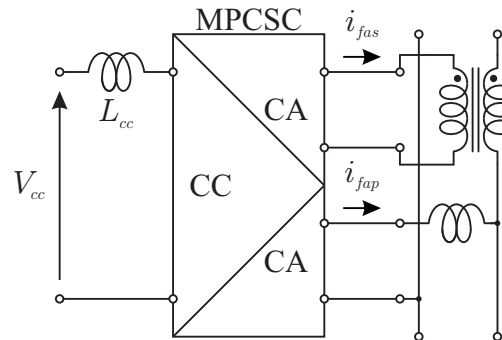


Figura 1.5: MPCSC utilizado como Filtro Ativo Universal.

A compensação da potência oscilatória já é abordada tanto em VSCs, onde adiciona-se um indutor junto ao braço compensador (JIN et al., 1998), quanto em CSCs (BUSH e WANG, 2009), onde adiciona-se um capacitor junto ao braço compensador. Por sua vez, (VITORINO et al., 2012) faz a utilização da compensação da potência oscilatória do barramento CC em sistemas fotovoltaicos. Todavia, a aplicação da compensação oscilatória aumenta a densidade de potência do conversor ao qual ela está aplicada, visto que há a redução das dimensões do elemento reativo do barramento CC. Isso implica que a adição de um braço compensador pode ser aplicado à diversos cenários com os MPCSCs, cabendo ao barramento CC uma fonte de energia primária, à uma das portas CAs uma carga a ser alimentada, e ao segundo braço CA a adição de um elemento compensador de potência. Logo, aliado à vantagem de estágio único, esta configuração de uma porta compensadora pode ser utilizada para conexão de fontes de energia de baixa tensão com a rede elétrica, ou com cargas CAs. Pode-se então utilizar os CSCs, que são utilizados como conversores de estágio único para fontes de baixa tensão (MAO et al., 2015), aliados a técnicas de compensação da oscilação do barramento CC, visto que essa oscilação do barramento CC é prejudicial para fontes renováveis de energia, como células de combustível (CHOI et al., 2004) ou painéis fotovoltaicos (EL KHATEB et al., 2015). Na Figura 1.6, ilustra-se o cenário com Compensação da Potência Oscilatória, que pode ser aplicado a conexão de painéis fotovoltaicos com a rede elétrica monofásica, por exemplo.

Um cenário em que também se encaixam os MPCSCs é o de UPS. As UPSs são sistemas que protegem cargas sensíveis a variações na tensão (nível, frequência e harmônicos) da rede

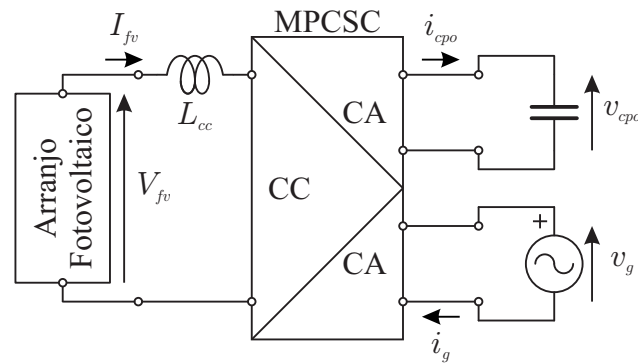


Figura 1.6: MPCSC utilizado com a Compensação da Potência Oscilatória do barramento CC.

elétrica que as alimenta, inclusive desligamento total da rede elétrica (BEKIAROV e EMADI, 2002). Usualmente as UPS são alimentadas por baterias ou supercapacitores (STEPANOV et al., 2007), e então são conectadas em paralelo com as cargas que ela deve alimentar em caso de emergência. Existem estudos que analisam o controle de UPSs separadamente, visando o controle do conversor em si alimentando cargas resistivas (DENG et al., 2005), (RYAN et al., 1997). Todavia, em alguns casos, a tensão das cargas alimentadas pela UPS é de tensão maior do que a fonte de armazenamento de energia, sendo necessário a utilização de conversores CC-CC para elevação da tensão (conversores de dois estágios) (BRANCO et al., 2006), (LAI e TZOU, 2002), ou a utilização de transformadores para elevação da tensão de saída (JAIN et al., 1998). Essa necessidade de um estágio adicional para elevação de tensão remete ao mesmo problema encontrado em Geração Distribuída. Então, sendo os conversores UPSs compostos por dois estágios, pode-se aplicar os CSCs a esses sistemas, compondo um conversor de estágio único. Mais ainda, pode-se utilizar um MPCSCs como uma UPS *offline*: conecta-se em uma porta CA a rede elétrica, enquanto que na outra porta CA conecta-se a carga que se deseja suprir, com essa configuração pode-se carregar o elemento armazenador de energia durante a presença da rede elétrica e, em caso de falha, desconecta-se a rede elétrica do sistema, restando agora a barramento CC e o barramento CA onde está conectada a carga. Na Figura 1.7, ilustra-se o cenário para Fonte de Alimentação Ininterrupta, com um elemento armazenador de energia (uma bateria, por exemplo), com a Rede Elétrica v_g , e uma carga a ser alimentada R_l . Há ainda a adição de uma chave, que fica ligada enquanto não houver problemas com a rede elétrica, desconectando o banco de baterias do sistema. Todavia, caso seja necessário demandar energia da fonte de armazenamento, essa chave é aberta, conectando o banco de baterias ao conversor para que a carga continue sendo

alimentada.

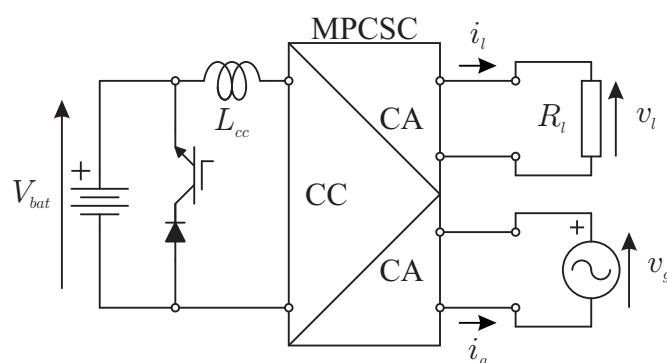


Figura 1.7: MPCSC utilizado como Fonte de Alimentação Ininterrupta.

Outro cenário em que pode-se aplicar os MPCSCs são os os conversores multiníveis. Os conversores multiníveis surgiram visando o aumento da potência total processada pelo conversor, redução da variação de tensão, ou corrente, a cada ciclo de chaveamento (reduzir o estresse sobre as chaves), aumentar o número de níveis gerados pela grandeza chaveada (o que leva a uma redução do THD), e uma redução na frequência de chaveamento (reduzindo as perdas por chaveamento) (LAI e PENG, 1996). Os Conversores Multiníveis apresentam topologias já consagradas utilizando VSCs (RODRIGUEZ et al., 2002), todavia, já encontram-se trabalhos que investigam a aplicabilidade dos CSCs como conversor multinível: em (BAI e ZHANG, 2008), é feito estudo das topologias a Diodo Grampeado, Capacitor Flutuante e Multinível em Cascata, baseadas em VSCs, adaptadas aos CSCs utilizando o princípio da dualidade; já em (COSSUTTA et al., 2015), propõe-se a conexão de células de combustível à rede elétrica trifásica, através de um MCSI, configurando um conversor de estágio único; e em (DASH e KAZERANI, 2011), propõe-se um MCSI através da conexão de vários CSI Monofásicos em paralelo, fazendo então com que a soma das correntes geradas por cada conversor forme o multinível em corrente, semelhante ao que é feito para os MVSI em cascata para multinível em tensão. Observa-se então que enquanto os VSCs são voltados para a construção de multiníveis de tensão, os CSCs são voltados para a construção de multiníveis de corrente. Nota-se mais uma aplicação para os MPCSCs, visto que a associação série ou paralelo de suas portas CAs podem gerar multiníveis em tensão ou corrente. Na Figura 1.8, ilustra-se o cenário para Conversor Multinível, com os filtros capacitivos e o isolamento, visto que não pode haver um curto-circuito entre as saídas do conversor. Ao isolamento ainda cabe investigação, pois ele poder ser capacitivo ou indutivo (através de transformadores).

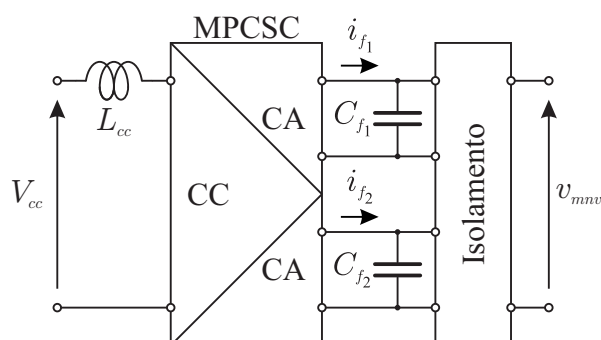


Figura 1.8: MPCSC utilizado como Conversor Multinível.

A última aplicação que se apresenta nessa introdução é o acionamento de motores bifásicos. Já é consolidada a utilização de VSCs em acionamento de máquinas bifásicas (TOMASELLI et al., 2005), (DE R CORREA et al., 2001), (GUERREIRO et al., 2011), todavia os estudos utilizando CSCs já encontram-se defasados, evidenciando uma falta de interesse da investigação dos CSCs para acionamento de máquinas (MATSUSE e KUBOTA, 1990), (NELSON e RADOMSKI, 1974). Em relação a análises comparativas, encontram-se poucos estudos em acionamento de máquinas elétricas, como por exemplo (SUH et al., 2006). Além das desvantagens em relação as perdas dos CSCs, a modulação em corrente dos CSCs gera derivadas de corrente, que são danosas em cargas altamente indutivas, sendo isto um ponto negativo dos CSCs para acionamento de máquinas. Todavia, a adição de filtros capacitivos para filtragem da corrente chaveada é um passo inicial para se investigar os CSCs aplicados ao acionamento de máquinas. Na Figura 1.9, ilustra-se o cenário para Acionamento de Motores Bifásicos, com os filtros capacitivos para atenuação das derivadas de corrente do conversor.

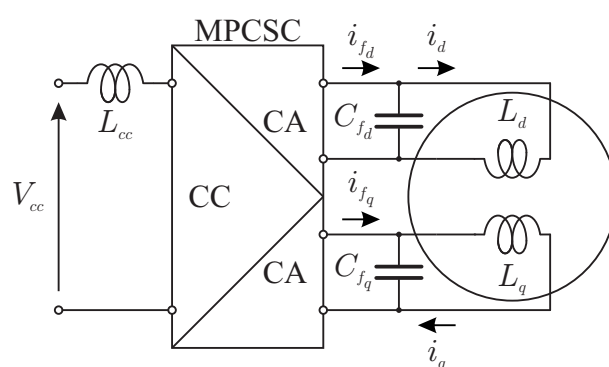


Figura 1.9: MPCSC utilizado para Acionamento de Motor Bifásico.

Com isso, apresentaram-se diversos cenários em que se encaixam os MPCSCs. Enquanto em alguns cenários eles são, a priori, vantajosos (UPS, GD), em alguns outros eles já se de-

monstram não tão vantajosos quanto os VSCs (MLVL, Acionamentos). Todavia, o estudo de um conversor que satisfaça as condições impostas é algo que pode gerar discussões, soluções, comparações e resultados que contribuam para a ciência dos conversores estáticos. Novamente, apesar dos ZSCs se encaixarem em várias dessas soluções, sua discussão não é incluída neste trabalho.

1.4 Organização do trabalho

O trabalho é estruturado de modo a apresentar o cenário atual para os CSCs, oportunidades e desafios, apresentados no Capítulo 1 (um), que também faz a introdução aos MPCSCs, principal objeto de estudo desta dissertação. Aborda-se a justificativa de por que estudar CSCs, e onde busca-se aplicar os MPCSCs.

No Capítulo 2 (dois), apresenta-se o estudo da dualidade entre VSCs e CSCs, com o foco no estudo dos CSCs. Aborda-se aqui a modulação, chaves, dimensionamento, e validação dos CSCs Monofásico por meio de simulações e resultados experimentais, que servirão de base para estudo dos MPCSCs.

No Capítulo 3 (três), abordam-se os MPCSCs, onde o estudo segue a evolução das topologias presentes na literatura, culminando no conversor proposto neste trabalho. Além do comando PWM para cada conversor, é feita a validação das topologias e dos PWMs por meio de simulações e resultados experimentais, com protótipos construídos em laboratório.

No Capítulo 4 (quatro), faz-se um experimento com o conversor proposto operando como Inversor de Frequência, uma aplicação básica, mas que aborda diversos aspectos do controle do conversor proposto.

No Capítulo 5 (cinco), faz-se um resumo geral sobre o trabalho, concluindo o estudo base dos MPCSCs. Aqui também são apontados os trabalhos futuros em relação aos MPCSCs, e o que pode ser feito para reforçar a base teórica sobre os CSCs.

Por fim, os Anexos deste trabalho se referem à etapa prática, contendo os esquemáticos e os traçados das placas de circuito impresso, utilizados para construção dos conversores estudados.

1.5 Publicações

As seguintes publicações foram ou estão em curso de ser realizadas com base nas informações contidas neste trabalho:

- “A Family Of Single-Phase Current Source Converters With Double Outputs”
Autores: Costa, L.C.; Vitorino, M.A.; dos Santos, G.G.; Correa, M.B.R.; Fernandes, D.A.
Aceito em: Applied Power Electronics Conference and Exposition (APEC), March 2016.
- “Double four-quadrants single-phase current source converter sharing the same DC-bus”
Autores: Vitorino, M.A.; Correa, M.B.R.; Costa, L.C.; Hartmann, L.V.; Fernandes, D.A.
Publicado em: Energy Conversion Congress and Exposition (ECCE), 2014 IEEE, Sept. 2014.

2

A Dualidade entre os VSCs e os CSCs

2.1 Introdução

Sendo os conversores fonte de corrente pouco explorados, não se encontra na literatura uma abordagem sobre os fundamentos desse tipo de conversor, como seu tipo de chave, barramento CC ou PWM. Como o foco deste trabalho aborda conversores fonte de corrente, faz-se um estudo que busca criar uma base sobre a teoria dos conversores fonte de corrente, e também entender as particularidades que esse tipo de conversor apresenta na prática.

Logo, neste capítulo é apresentada a topologia CSC que serve de base para os conversores de múltiplas portas estudados durante o trabalho. Primeiro, faz-se a análise que mostra as semelhanças e diferenças entre os CSCs e os VSCs Monofásicos, análise esta chamada de dualidade. Em seguida, mostra-se que para atender algumas particularidades de chaveamento do CSC, deve-se obedecer algumas regras em relação ao PWM que irá comandar as chaves do conversor. Explica-se o porque dessas particularidades, detalha-se os estados de chaveamento do conversor, e como deve funcionar o tempo morto dos CSCs.

Em seguida, aborda-se o dimensionamento do conversor de modo a projetar um conversor sem sobre- ou subdimensionamento. Dimensiona-se o barramento CC e o filtro CA. Desta forma, busca-se calcular os valores dos elementos reativos do conversor a partir dos valores nominais de projeto.

Por fim, são apresentados resultados de simulação e experimentais para o CSC, funcio-

nando como inversor e como retificador. Vale reforçar que o foco deste capítulo é apresentar as semelhanças e diferenças entre os CSCs e os VSCs, visando entender o comportamento dos CSCs e não eleger qual deles é melhor.

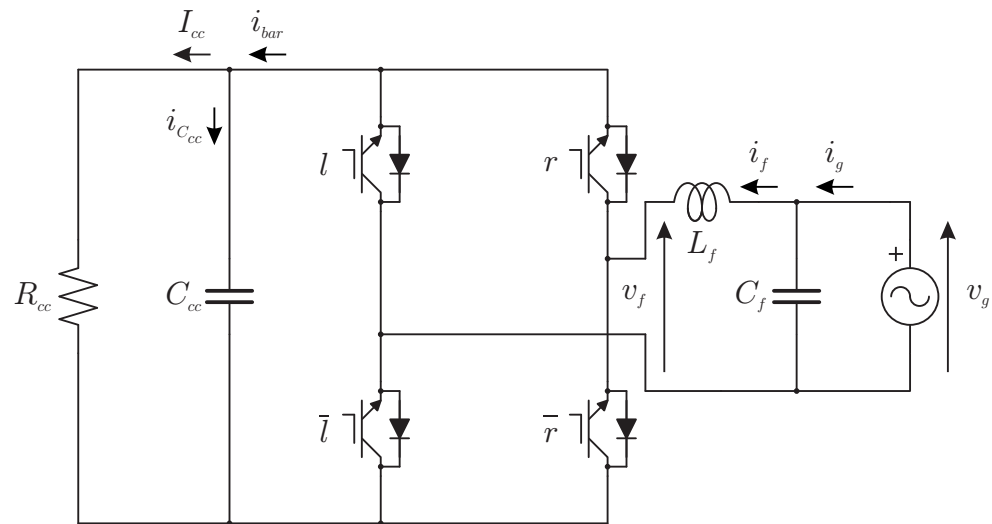
2.2 VSCs versus CSCs

Os Conversores Fonte de Corrente se assemelham aos Conversores Fonte de Tensão, porém cada um possui características que os definem de forma ímpar, são elas: barramento CC, células de chaveamento, comando das chaves a partir da modulação PWM, ganho em tensão e corrente, e filtro CA. A análise feita nesta seção tem como foco as topologias Monofásicas Ponte H, que servirão de base para os conversores de múltiplas portas, que são estudados nesta dissertação.

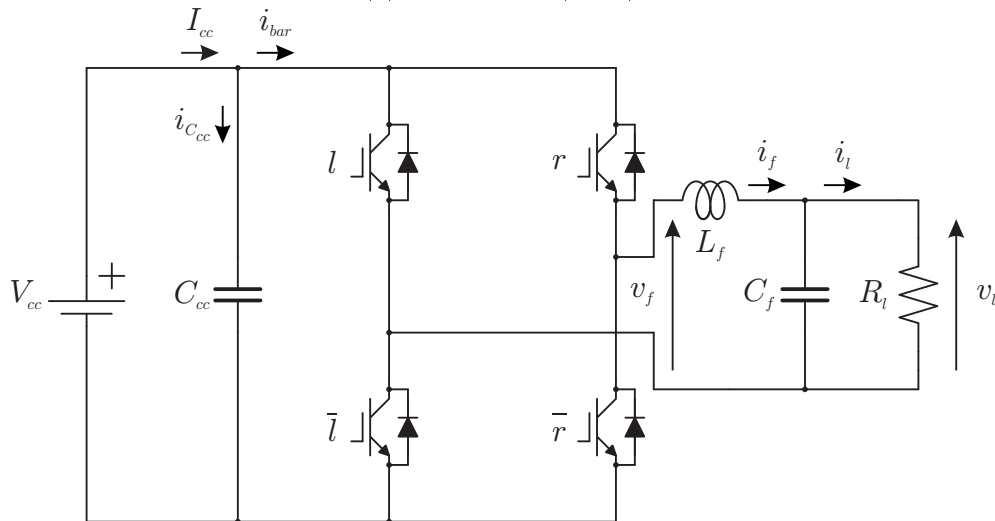
Ambos os Conversores Fonte de Corrente e Fonte de Tensão são apresentados em suas topologias inversoras e retificadoras, acompanhados de filtros de segunda ordem. Na Figura 2.1 são ilustrados o Retificador Fonte de Tensão (*Voltage Source Rectifier - VSR*) e o Inversor Fonte de Tensão (*Voltage Source Inverter - VSI*), e na Figura 2.2 são ilustrados o Retificador Fonte de Corrente (*Current Source Rectifier - CSR*) e o Inversor Fonte de Corrente (*Current Source Inverter - CSI*).

Antes de tudo, destaca-se que os VSCs, de fato, possuem um estudo muito mais difundido do que os CSCs. Isso se deve pois: o volume do barramento dos VSCs é menor do que os CSCs para mesmo nível de potência e frequência; as perdas por condução nos CSCs são maiores; aplicações com cargas altamente indutivas (como máquinas elétricas) são mais práticas com VSCs. Porém, com o tecnologia RBIGBT, que ainda será comentada neste mesmo capítulo, desenvolvimento de novos materiais para compor o núcleo de indutores, que reduzem seu volume e perdas por condução, e novos campos de aplicação para os CSCs, nota-se um retorno ao investimento científico nos Conversores Fonte de Corrente.

A primeira análise que é feita entre os CSCs e os VSCs é em relação às perdas. Por se tratar de um conversor fonte de corrente, o barramento CC dos CSCs apresenta um indutor como elemento reativo, indutor este que pode apresentar altas perdas por condução. Além das perdas por condução crescerem com o quadrado da corrente, tão maior a corrente do barramento CC que percorre o indutor, maior será o indutor, visto que o valor de indutância



(a) Retificador (VSR).

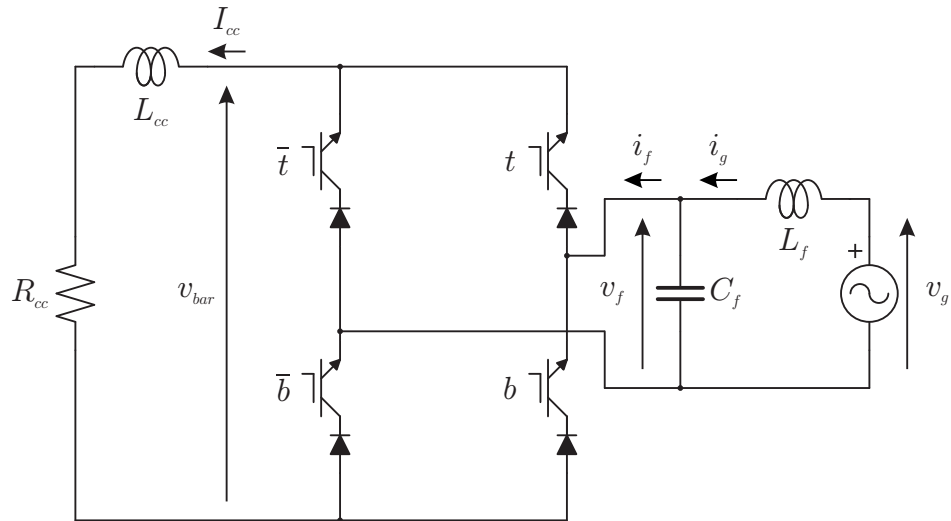


(b) Inversor (VSI).

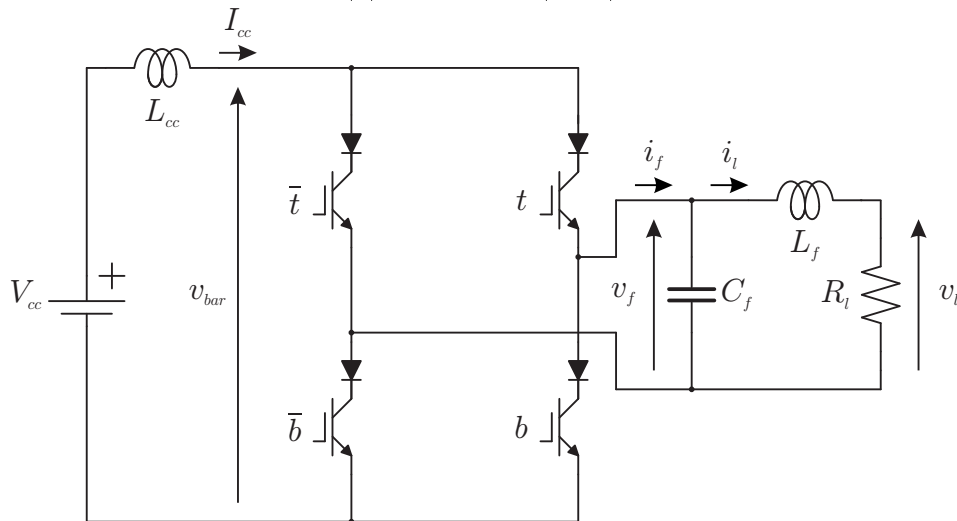
Figura 2.1: Conversores Fonte de Tensão.

do indutor do barramento CC, está diretamente relacionada com a amplitude da oscilação da corrente do barramento CC. Então ao se buscar trabalhar com maiores correntes, logo potências, além do aumento das perdas por condução no indutor do barramento CC, haverá também o aumento do volume desse componente, que levará a uma diminuição da densidade de potência do conversor.

Também responsável por parte das perdas por condução, os RBIGBTs são as chaves utilizadas nos CSCs. A necessidade da capacidade de bloqueio reverso nas chaves do conversor, faz com que diodos sejam conectados em série com os IGBTs, o que garante ao conjunto bidirecionalidade de tensão e unidirecionalidade de corrente. O conjunto IGBT associado em série com um diodo pode ser substituído por um RBIGBT, que confere as mesmas pro-



(a) Retificador (CSR).



(b) Inversor (CSI).

Figura 2.2: Conversores Fonte de Corrente.

priedades com perdas menores, visto que a tecnologia permite encapsular IGBT e diodo em um único dispositivo semiconductor.

Aliado à tecnologia do RBIGBT, o desenvolvimento de novos materiais magnéticos (HUNG et al., 2014) que permitem a fabricação de indutores mais leves e eficientes (CHAN et al., 2006), faz com que os CSCs cheguem a um patamar próximo aos VSCs em termos de perdas. De fato, estudos comparativos entre esses dois tipos de conversores mostram que os CSCs apresentam maiores perdas por condução, enquanto que nos VSCs as perdas por chaveamento são predominantes (AZMI et al., 2011). Todavia, ao se elevar a frequência de chaveamento do conversor, os CSCs passam a ser mais eficientes que os VSCs. Da mesma forma, ao se manter a frequência constante e aumentar a corrente de operação dos

conversores, os VSCs passarão a ser mais vantajosos.

O que fica evidente em relação às perdas dos conversores, é que cada conversor possui seus pontos fortes e fracos. Desta forma, ao contrário do que acontecia antes, os CSCs agora estão em nível de igualdade em relação às perdas quando comparados aos VSCs. Estabelecida essa igualdade, parte-se para as demais características de cada conversor.

A análise da dualidade começa pelo estudo do barramento CC de cada conversor. Enquanto nos VSCs encontram-se capacitores como elemento reativo do barramento CC, nos CSCs encontram-se indutores. Nos VSCs o capacitor do barramento CC é conectado em paralelo com o conversor e, num caso ideal, o capacitor funcionaria como uma fonte de tensão. Já nos CSCs, o indutor do barramento CC é conectado em série com o conversor, analogamente, o indutor de indutância infinita operaria como uma fonte de corrente.

Definem-se então as grandezas de cada barramento CC. Para o caso dos VSCs, na Figura 2.3a pode-se observar que a tensão de alimentação V_{cc} , fornecida por uma fonte de tensão, está em paralelo com o capacitor, que por sua vez está em paralelo com o conversor. Isso implica dizer que a tensão de entrada V_{cc} e a tensão do barramento CC v_{bar} , são exatamente a mesma grandeza, logo, basta utilizar uma delas para análise do conversor. Já para a corrente do barramento CC dos VSCs ocorre o contrário, pois existem três correntes distintas: I_{cc} , corrente oriunda da fonte CC que alimenta o circuito; $i_{C_{cc}}$, parcela da corrente I_{cc} que irá percorrer o capacitor do barramento CC; e i_{bar} , corrente que de fato segue para o conversor para alimentar a carga, que é um reflexo da corrente da carga. Destas grandezas, i_{bar} é chaveada, enquanto que V_{cc} irá oscilar em torno de um valor médio, sendo essa oscilação influenciada pelo ponto de operação da carga, e pelo capacitor do barramento CC.

Para os CSCs a análise é parecida, mas trocando as tensões por correntes, e vice-versa. Ao se observar a Figura 2.3b, nota-se que a corrente I_{cc} , que é a corrente oriunda da fonte CC que alimenta o circuito, esta no mesmo trecho de circuito que i_{bar} , passando pelo indutor do barramento CC. Então as correntes I_{cc} e i_{bar} são exatamente a mesma grandeza. De forma oposta estão as tensões que agora são três: V_{cc} , tensão da fonte CC que alimenta o circuito; $v_{L_{cc}}$, tensão sobre o indutor do barramento CC; e v_{bar} , tensão sobre o conversor, que é um reflexo da tensão da carga. Destas grandezas, v_{bar} é chaveada, enquanto que I_{cc} irá oscilar em torno de um valor médio, sendo essa oscilação influenciada pelo ponto de operação da

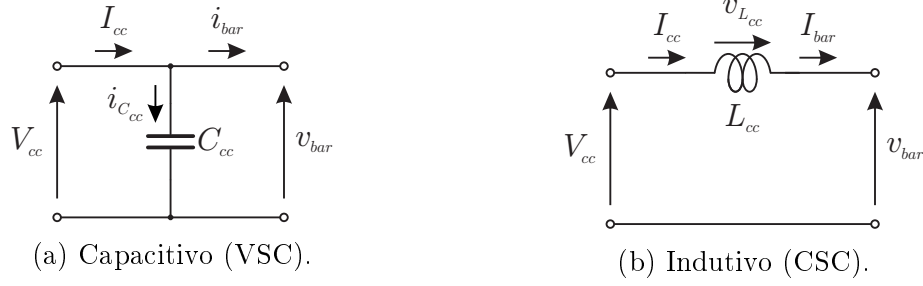


Figura 2.3: Barramentos CC.

carga e pelo indutor do barramento CC.

Enquanto que nos VSCs a modulação ocorre na tensão do barramento CC, ou seja, a tensão CA é menor ou igual que a tensão CC (considerando valores de pico), nos CSCs este efeito ocorre na corrente. Nos CSCs, a grandeza modulada é a corrente do barramento CC, logo a corrente CA deve ser menor ou igual que a corrente CC (considerando valores de pico). Nota-se que enquanto os VSIs apresentam um efeito *buck* na tensão, o que implica num efeito *boost* na corrente, os CSIs apresentam um efeito *buck* na corrente, o que leva a um efeito *boost* na tensão. O contrário ocorre para os VSRs e CSRs. Sabendo que a potência de entrada deve ser igual a potência de saída, desconsiderando as perdas, pode-se desenvolver as equações que evidenciam o efeito *buck* e *boost* dos conversores.

A potência é definida como

$$P_{cc} = V_{cc}I_{cc} = V_{ca}I_{ca} = P_{ca}. \quad (2.1)$$

Como nos CSCs a grandeza modulada é a corrente, tem-se que

$$m_i I_{cc} = \sqrt{2} I_{ca}. \quad (2.2)$$

Onde m_i é o índice de modulação da corrente. Substituindo (2.2) resolvida para I_{cc} , em (2.1), encontra-se que

$$V_{cc} \frac{\sqrt{2} I_{ca}}{m_i} = V_{ca} I_{ca}, \quad (2.3)$$

$$V_{cc} \frac{\sqrt{2}}{m_i} = V_{ca}. \quad (2.4)$$

Logo, encontra-se a relação entre as tensões de entrada e de saída para os CSCs. Para os VSCs, facilmente encontra-se que

$$m_v V_{cc} = \sqrt{2} V_{ca}. \quad (2.5)$$

$$I_{cc} \frac{\sqrt{2}}{m_v} = I_{ca}. \quad (2.6)$$

Onde m_v é o índice de modulação da tensão. Estas relações são validas para ambos modos de operação, inversor ou retificador.

As chaves utilizadas em cada conversor, apesar de ambas serem IGBTs, diferem pelo posicionamento de um diodo. Esses diodos adicionados, são necessários para o funcionamento correto dos conversores durante o tempo morto, que será detalhado ainda neste capítulo. Para as chaves aplicadas aos VSCs, há a conexão de um diodo em anti-paralelo aos IGBT, proporcionando um caminho alternativo para a corrente. Tal propriedade é necessária para que haja um caminho alternativo para a corrente durante o tempo morto do VSC, e durante o intervalo de roda livre do conversor. Logo, as chaves dos VSCs são unidirecionais em tensão, e bidirecionais em corrente.

Já para os CSCs são utilizados RBIGBTs, chaves que podem ser obtidas pela conexão série de um IGBT com um diodo. A adição do diodo se faz necessária para que se consiga a capacidade de bloqueio reverso, originando o nome das chaves: *Reverse Blocking IGBT* - RBIGBT. Apesar da associação de um IGBT em série com um diodo ser eficaz, tal chave é pouco eficiente, visto que a queda de tensão total corresponderá a soma da queda de tensão de ambos os semicondutores (IGBT e diodo). Vale notar que os IGBTs comuns são unidirecionais em corrente, mas apenas para níveis de tensão relativamente baixos, a depender do fabricante. Os IGBTs comuns apresentam uma corrente de fuga que cresce a medida que a tensão reversa sobre o IGBT cresce, por isso faz-se necessário a associação série de um diodo para que se obtenha a capacidade de bloqueio reverso de fato (MOGSTAD, 2008).

Todavia, em (LINDEMANN, 2001) descreve-se a tecnologia utilizada nos RBIGBTs das fabricante IXYS. Em (LINDEMANN, 2001) propõe-se uma nova chave com capacidade de bloqueio reverso, mas tudo encapsulado em um único componente, resultando em uma capacidade de processamento de altas potências e baixa queda de tensão. Com essa nova

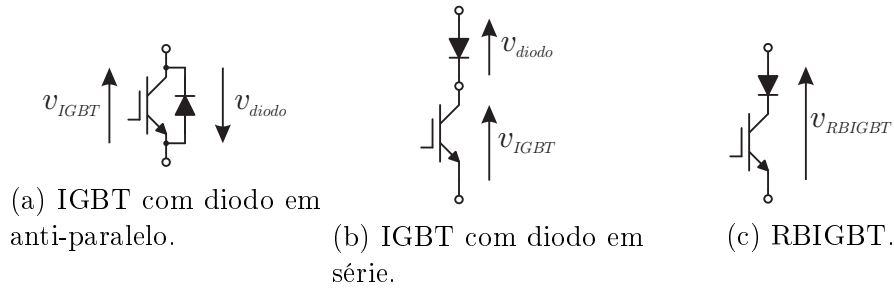


Figura 2.4: Tipos de chaves utilizadas em VSCs e CSCs.

tecnologia, bem como a evolução dos materiais magnéticos utilizados na fabricação de indutores, reforça-se que os CSCs tornaram-se competitivos com os VSCs em termos de eficiência.

Na Figura 2.4, ilustram-se os três tipos de chaves comentadas: IGBT em anti-paralelo com diodo, IGBT em série com diodo, e RBIGBT.

Pode-se então, de forma genérica, dizer que

$$v_{IGBT} \approx v_{diodo} \approx v_{RBIGBT} < v_{IGBT} + v_{diodo}. \quad (2.7)$$

A relação entre essas tensões podem variar a depender do fabricante das chaves. Todavia, de forma geral, pode-se dizer que a relação da inequação (2.7) é válida. Evidencia-se então o fato que a queda de tensão de um RBIGBT chega aos mesmos níveis de queda de tensão de um IGBT comum ou de um diodo, sendo uma queda de tensão menor do que a associação série de dois componentes (diodo e IGBT).

Também observam-se semelhanças em relação aos filtros de saída (VSIs ou CSIs), ou de entrada (VSRr ou CSRr). Para os VSCs, o filtro CA é composto por um indutor (visto que nos VSCs a modulação é na tensão, o que leva a derivadas na tensão), associado em série com um capacitor (filtro LC), que por sua vez está conectado em paralelo com uma carga ou uma fonte CA. Já para os CSCs, sendo a modulação em corrente, o que leva a derivadas na corrente, faz-se necessário um filtro capacitivo conectado em paralelo com a saída do conversor, e então associa-se ao capacitor um indutor, para compor um filtro CL.

Na Figura 2.5 ilustra-se o circuito de um filtro LC, utilizado no lado CA dos VSCs, e o circuito de um filtro CL, utilizado no lado CA dos CSCs. Na Figura 2.5 também são evidenciadas as variáveis de interesse de tensão e corrente dos filtros.



Figura 2.5: Filtros passa-baixa de segunda ordem.

Então, como observado na Figura 2.5, os filtros CA dos VSCs e dos CSCs são bastante semelhantes, sendo feito apenas a mudança do posicionamento dos componentes reativos, a depender de qual grandeza é modulada pelo conversor.

2.3 Modulação PWM, RBIGBT e Tempo Morto

A modulação PWM para ambos os conversores é simples, todavia topologias mais complexas que a Ponte H poderão exigir modificações e/ou adição de lógicas complexas ao PWM, para que o conversor seja controlado corretamente. Todavia, para os VSCs e CSCs Ponte H a modulação unipolar é suficiente.

O PWM Unipolar é composto por dois sinais modulantes (sinais de referência de tensão ou de corrente), que são oriundas de uma única referência e defasadas 180° entre si. Há também a portadora triangular de alta frequência, denominado de sinal modulador (RASHID, 2011). Uma ilustração do diagrama de blocos que implementa o PWM Unipolar pode ser observada na Figura 2.6.

Cada sinal modulante é responsável por um par de chaves complementares, as modulantes são comparadas com a portadora triangular, que define o período de chaveamento T_{ch} . O resultado desse chaveamento leva à três níveis de tensão, ou de corrente: positivo +, negativo -, e nulo 0. Tal modulação, além de reduzir o THD, confere uma variação de tensão, ou corrente, menor na chave a cada troca de estado (NED MOHAN, 2011).

Através do comando PWM Unipolar, pode-se montar as tabelas que listam os estados possíveis dos CSCs e dos VSCs. Os estados possíveis para os VSCs Monofásicos são listados na Tabela 2.1, e os estados possíveis para os CSCs Monofásicos são listados na Tabela 2.2. Como os comandos para cada par de chaves são independentes, encontram-se quatro estados

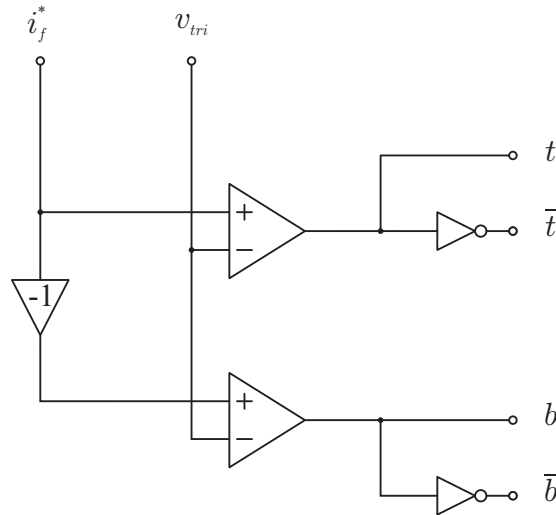


Figura 2.6: Diagrama do PWM Unipolar para um CSC Monofásico Ponte H.

Tabela 2.1: Estados possíveis para os VSCs Monofásicos.

l	r	v_f	i_{bar}	Estado/Vetor
0	0	0	0	I
0	1	$+V_{cc}$	$+i_f$	II
1	0	$-V_{cc}$	$-i_f$	III
1	1	0	0	IV

para cada conversor.

Vale notar que para os VSCs, o termo l (*left*) se refere ao braço esquerdo do conversor monofásico, e o termo r (*right*) braço direito. Já para os CSCs, o termo t (*top*) se refere ao braço esquerdo do conversor monofásico, e o termo b (*bottom*) braço direito.

Como já foi comentado, o comando das chaves para os CSCs possuem algumas particularidades, tal como o comando para as chaves dos VSCs. Se para os CSCs não deve haver um circuito aberto no barramento CC e nem um curto-circuito no filtro CA, nos VSCs deve-se evitar um curto-circuito no barramento CC e um circuito aberto sobre o filtro CA. Para tal, faz-se uso de dois recursos: diodos associados às chaves, solução por *hardware*; e implementação do tempo morto no comando PWM das chaves, solução por *software*.

Sendo o barramento CC dos VSCs capacitivo, não deve-se curto-circuitá-lo. Do lado CA do conversor encontra-se um indutor, que sempre irá impor sua corrente ao circuito conectado, logo ele não deve ter o caminho para a corrente interrompido. Sabendo que o comando para os VSCs é complementar verticalmente, ou seja, a chave superior de um dos

Tabela 2.2: Estados possíveis para os CSCs Monofásicos.

t	b	v_{bar}	i_f	Estado/Vetor
0	0	0	0	I
0	1	$-v_f$	$-I_{cc}$	II
1	0	$+v_f$	$+I_{cc}$	III
1	1	0	0	IV

braços é complementar à chave inferior daquele mesmo braço, deve-se garantir que ambas as chaves de um mesmo braço não conduzam ao mesmo tempo. Para tal, impõe-se ao comando PWM um pequeno intervalo entre o desligamento de uma chave e a ativação da complementar, esse intervalo é denominado de tempo morto (*dead-time*).

Se o tempo morto evita um curto-circuito nos terminais do capacitor do barramento CC dos VSCs, deve-se também garantir que sempre haja um caminho para a corrente do indutor do filtro CA. Para tal, são adicionados diodos em anti-paralelo com os IGBTs dos VSCs, esses diodos formam um caminho alternativo para a corrente quando não houver meios de condução através dos IGBTs. Na Figura 2.7 ilustra-se um possível caminho de condução para a corrente do indutor L_f , durante o tempo morto entre as chaves r e \bar{r} de um VSI. Vale notar que o sentido da corrente do indutor L_f irá indicar quais diodos devem conduzir.

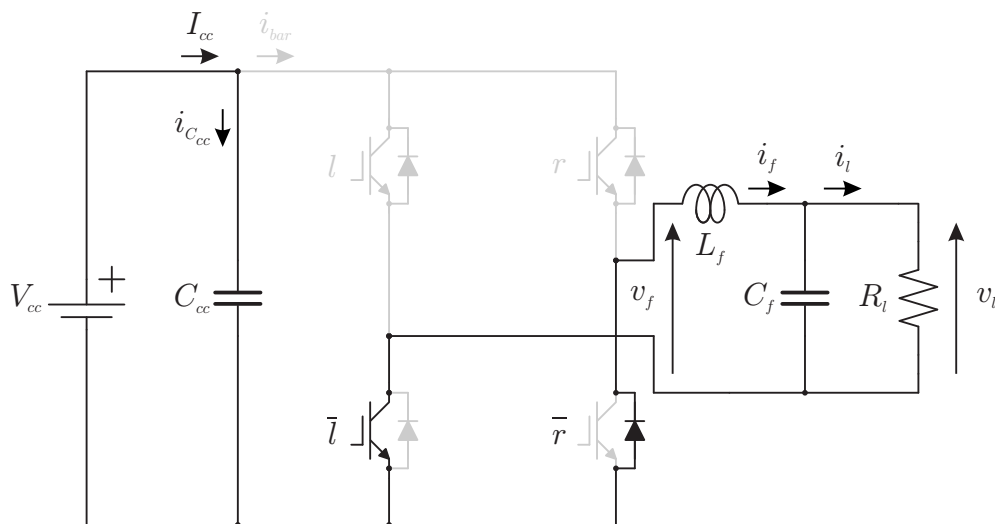


Figura 2.7: Exemplo de caminho de condução da corrente durante o tempo morto de um VSI.

Os diodos conectados em anti-paralelo também irão conduzir durante os intervalos de roda-livre, que são: quando o capacitor do barramento CC estiver carregando, e o indutor e capacitor do filtro CA estiverem descarregando (VSI); ou quando o capacitor do barramento

CC estiver descarregando, e o indutor e capacitor do filtro CA estiverem carregando (VSR). O intervalo de roda-livre ocorre durante os estados I ou IV da Tabela 2.1, ou seja, durante os estados nulos do conversor. Na Figura 2.8, ilustra-se um caminho de condução das correntes de um VSI durante o intervalo de roda-livre, estado IV da Tabela 2.1. Nota-se que o capacitor do barramento CC está sendo carregado, enquanto que o indutor e capacitor do filtro CA estão sendo descarregados.

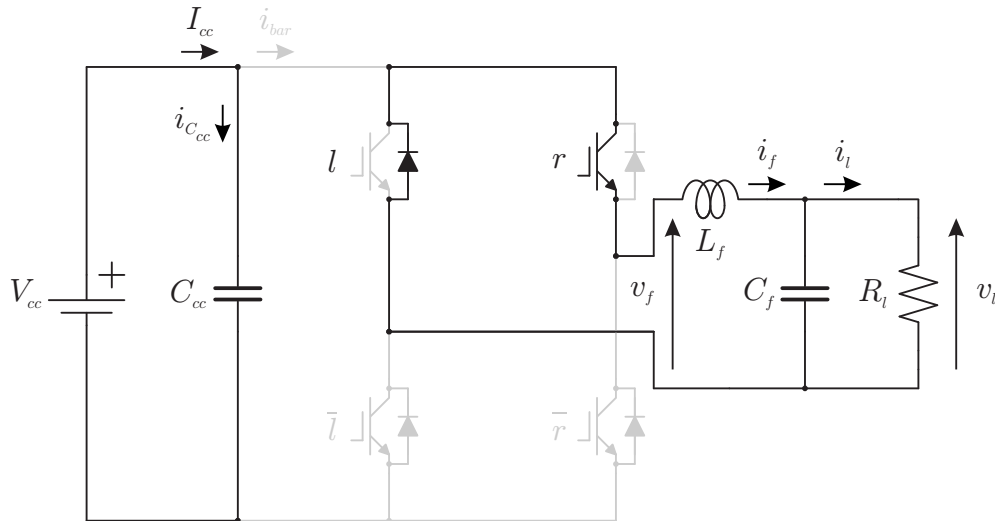


Figura 2.8: Exemplo de caminho de condução da corrente durante o intervalo de roda-livre de um VSI.

Para os CSCs a análise é semelhante. Sendo conversores com barramento CC indutivo, e com filtros CA compostos, pelo menos, por um capacitor, ao se estudar os CSCs deve-se atentar às particularidades do chaveamento. As chaves dos CSCs são complementares horizontalmente, ou seja, apenas uma chave superior, ou inferior, irá conduzir por ciclo de chaveamento. Concomitantemente, não se deve cessar o caminho da corrente do indutor do barramento CC, então a troca de chaves (superior ou inferior) deveria ocorrer de forma instantânea, algo que não é factível na prática. Então, faz-se uso do tempo morto da seguinte forma: quando houver a troca entre as chaves (de t para \bar{t} , por exemplo), deve haver um curto período de tempo em que ambas as chaves superiores conduzam, de modo que uma chave forneça um novo caminho para a corrente do barramento CC antes que sua complementar seja desligada, o mesmo ocorre para as chaves inferiores. Logo, se o tempo morto nos VSCs é um curto período de tempo no qual ambas as chaves de um mesmo braço, chaves complementares, são desligadas, nos CSCs o tempo morto é um curto período de tempo em que ambas as chaves superiores, ou inferiores (chaves complementares), conduzem ao mesmo

tempo. Vale notar que o tempo de duração do tempo morto corresponde a uma fração do período de chaveamento, visando interferir minimamente no tempo de condução das chaves, caso contrário a corrente média passando pela chave seria diferente da calculada pelo PWM.

Já para os intervalos de roda-livre, os CSCs se comportam de forma mais simples. Como os vetores nulos dos CSCs são obtidos ao se curto-circuitar um braço, a corrente de roda-livre percorrerá o circuito formado por esse braço no sentido de condução dos diodos de cada chave. Novamente, semelhante ao que ocorre nos VSCs, durante a roda livre dos CSCs o indutor do barramento CC irá se carregar (CSI) ou descarregar (CSR), enquanto que o capacitor e indutor do lado CA do conversor irão descarregar (CSI) ou carregar (CSR). Um exemplo de intervalo de roda livre de um CSI é ilustrado na Figura 2.9, ilustrando o estado I da Tabela 2.2.

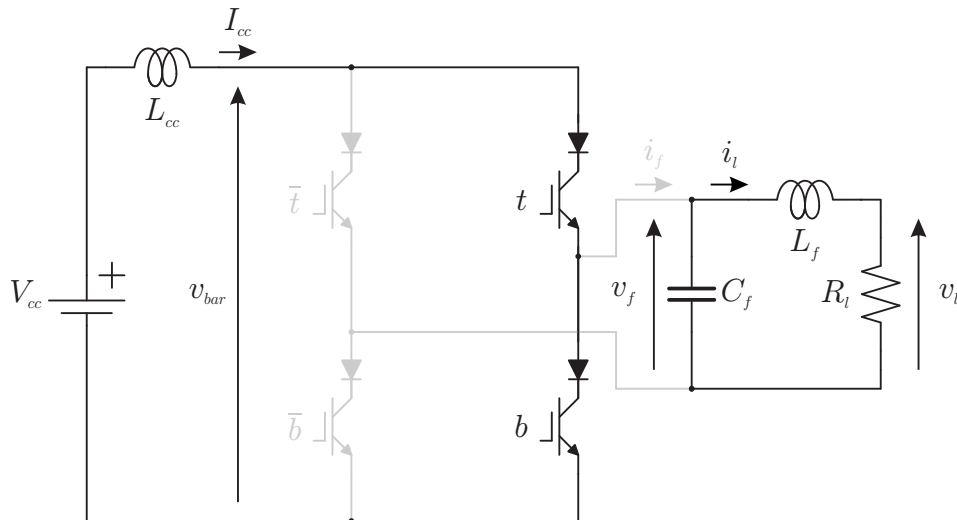


Figura 2.9: Exemplo de caminho de condução da corrente durante o intervalo de roda-livre de um CSI.

Com essa solução, cada troca entre as chaves da mesma linha ocorre como ilustrado na Figura 2.10, onde utiliza-se um PWM com pulso centrado (PWM utilizado na bancada do laboratório). Partindo do instante inicial $t = 0$, a chave b começa a conduzir durante o tempo t_b , calculado pelo PWM. Uma vez terminado seu tempo de condução, a chave comutaria para o nível baixo, mas nesse instante é inserido o tempo morto t_{tm} , que atrasa o desligamento da chave. No momento em que a chave b seria desligada (mesmo instante em que se insere o tempo morto), a chave \bar{b} é acionada e passa a conduzir corrente. Uma vez terminado o tempo morto t_{tm} , a chave b é desligada. Uma vez terminado o tempo de condução da chave \bar{b} , ela voltaria a ser desligada, mas, novamente, nesse instante é inserido o tempo morto. De

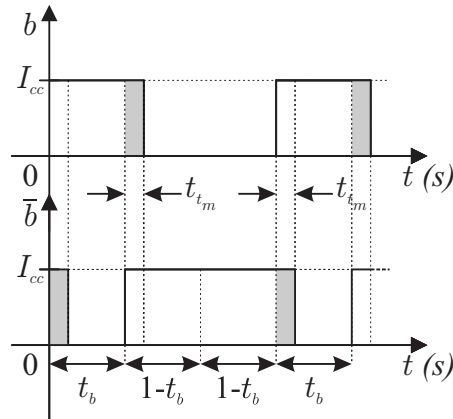


Figura 2.10: Exemplificação do tempo morto para uma chave inferior b de um CSI.

forma semelhante, no instante em que a chave \bar{b} seria desligada, a chave b volta a conduzir, e \bar{b} conduz por um acréscimo de tempo equivalente ao tempo morto t_{tm} . Assim, completa-se um ciclo de chaveamento com o tempo morto inserido aos comandos das chaves. Esse procedimento descrito é a complementariedade horizontal, que se repete também para as chaves superiores, e para quantas chaves estiverem conectadas na mesma linha de um CSC.

A outra implementação para garantir o funcionamento correto dos CSCs é a solução por *hardware*: chaves com capacidade de bloqueio reverso. Como há a necessidade do tempo morto onde ambas as chaves (superiores ou inferiores) conduzam simultaneamente, na Figura 2.11, por exemplo, ilustra-se o tempo morto entre as chaves b e \bar{b} . Logo, a conexão de diodos em série com as chaves é imprescindível, para que não haja um curto-circuito sobre o capacitor do lado CA dos CSCs. Esse resultado de bloqueio reverso poder ser obtido através de componentes individuais, ou seja, um diodo em série com um IGBT, que apesar de ser eficaz, é menos eficiente que um RBIGBT. Com essa associação, consegue-se uma chave com as características necessárias para os CSCs: bidirecional em tensão, e unidirecional em corrente.

Fica evidente mais um aspecto em relação à dualidade dos CSCs e VSCs, visto que: enquanto o primeiro apresenta um PWM complementar horizontalmente, o segundo apresenta um PWM complementar verticalmente; e enquanto os CSCs necessitam de chaves bidirecionais em tensão, os VSCs necessitam de chaves bidirecionais em corrente.

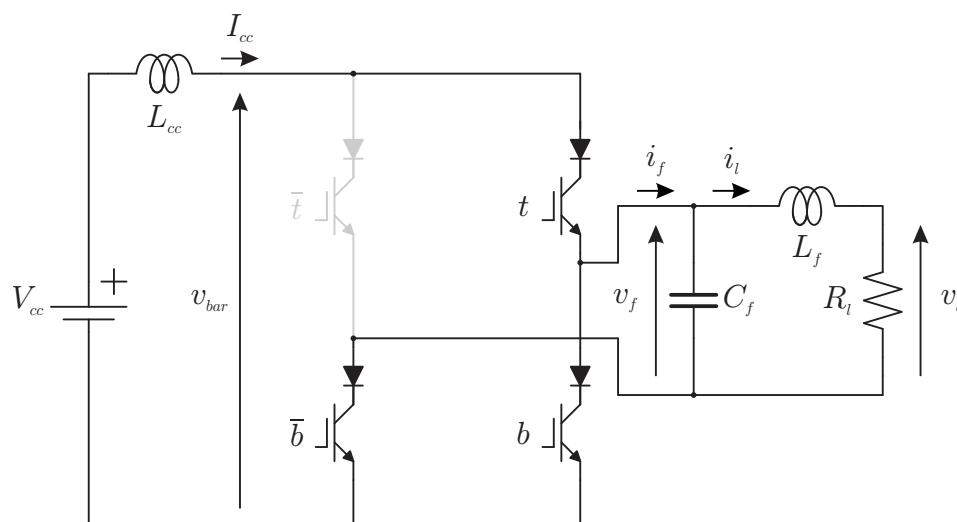


Figura 2.11: Exemplo de caminho de condução da corrente durante o tempo morto de um CSI.

2.4 Dimensionamento

Para fins de projeto, estuda-se o dimensionamento dos elementos reativos do inversor fonte de corrente: indutor do barramento CC e filtro CA. Tal dimensionamento tem por objetivo ter um projeto de componentes sem excessos ou faltas, ou seja, a partir dos valores nominais do conversor (potência, tensão, corrente e frequências), busca-se encontrar valores teóricos para os componentes, e a partir deles encontrar o componente de valor mais próximo, e/ou que melhor serve ao projeto, disponível comercialmente.

Como os valores encontrados normalmente serão formulados a partir de uma desigualdade (maior que, menor que), e como os valores dificilmente serão exatamente iguais aos disponíveis por fabricantes (que seguem faixas de valores específicos), deve-se, além do dimensionamento, fazer a ponderação da viabilidade da escolha do componente. Isso quer dizer que não necessariamente o valor mais próximo ao calculado no dimensionamento deverá ser utilizado, em alguns casos, uma melhor decisão de projeto é escolher um componente de valor um pouco maior, mas que possua uma maior variedade/disponibilidade no mercado.

Seguindo técnicas já comprovadas para dimensionamento de Inversores Fonte de Tensão (CARACAS, 2013), faz-se a adaptação para determinação dos componentes do CSI Mono-fásico. Devido a dualidade, nota-se que o desenvolvimento se assemelha ao de um VSI, com algumas mudanças referentes às variáveis de interesse.

2.4.1 Indutor do barramento CC

O barramento CC é composto por um indutor que possui uma resistência série, que modela suas perdas por condução (Figura 2.12).

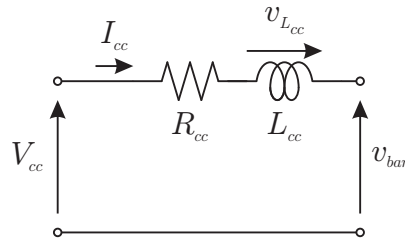


Figura 2.12: Modelo para o barramento CC de um CSC.

Nos Inversores Fonte de Tensão, a corrente de entrada é contínua e após o capacitor do barramento CC, ela passa a ter a forma de uma senoide retificada chaveada. Nos Inversores Fonte de Corrente acontece algo semelhante: a tensão de entrada antes do indutor do barramento CC é contínua, no indutor ocorre o acúmulo e descarga de energia (efeito de elevação de tensão), e após o indutor a tensão tem a forma de uma senoide retificada chaveada, cuja frequência é o dobro da frequência da corrente/tensão de saída (Figura 2.13). Logo, a corrente do barramento CC nos Conversores Fonte de Corrente pode ser vista como um valor médio constante, e uma parcela que oscila em torno desse valor médio, com o dobro da frequência da corrente de saída (Figura 2.14). Tão maior for a indutância do barramento CC, menor será essa oscilação.

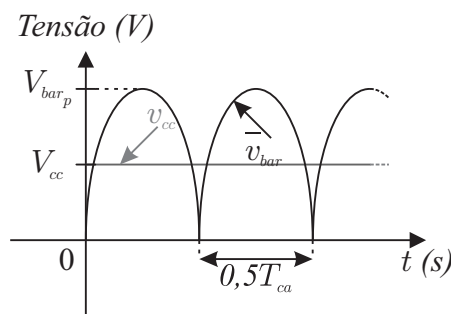


Figura 2.13: Tensões de alimentação e do barramento CC de um inversor fonte de corrente.

Sendo assim, existem dois estados possíveis para o indutor do barramento CC: carregando, durante o tempo de roda livre (durante o subintervalo $1 - D_i$), estados I e IV da Tabela 2.2; ou descarregando, fornecendo energia para a carga (durante o subintervalo D_i), estados II e III da Tabela 2.2, cujo estado III é ilustrado na Figura 2.15, onde nota-se que

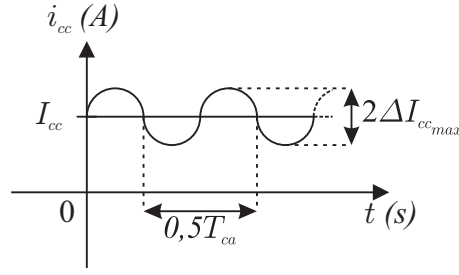


Figura 2.14: Corrente no barramento CC de um conversor fonte de corrente, composta por um valor médio e uma parcela que oscila com o dobro da frequência do barramento CA.

a tensão do barramento é um reflexo da tensão do capacitor do filtro CA. Vale lembrar que D_i é o valor médio do sinal modulante naquele período do chaveamento. Pela referência de tensão adotada na Figura 2.12, para o subintervalo de roda livre tem-se que

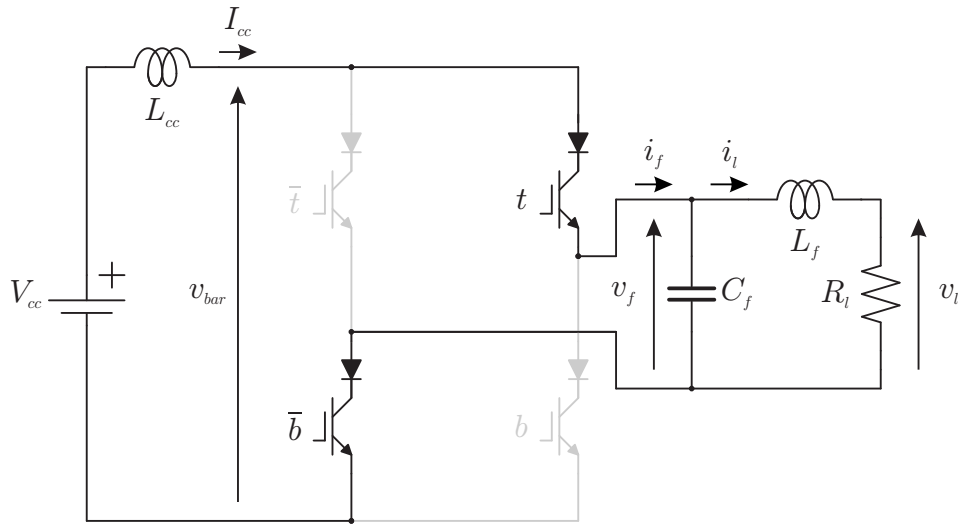


Figura 2.15: Estado III de condução de um CSI Monofásico.

$$v_{L_{cc}} = -(1 - D_i)V_{cc}. \quad (2.8)$$

Já durante o subintervalo de descarga, tem-se que

$$v_{L_{cc}} = D_i(\bar{v}_{bar} - V_{cc}). \quad (2.9)$$

Somando as duas fórmulas dos subintervalos, encontra-se o valor médio da tensão sobre o indutor

$$\bar{v}_{L_{cc}} = D_i(\bar{v}_{bar} - V_{cc}) - (1 - D_i)V_{cc}. \quad (2.10)$$

Sabe-se que a tensão do filtro CA pode ser escrita como

$$v_f(t) = \sqrt{2}V_f \text{sen}(\omega t) = \sqrt{2} \frac{P_{ca}}{I_l} \text{sen}(\omega t), \quad (2.11)$$

e que o ciclo de trabalho varia de acordo com a função

$$d_i(t) = m_i \text{sen}(\omega t), \quad (2.12)$$

onde m_i se refere ao índice de modulação da corrente.

Agora, sendo a tensão \bar{v}_{bar} uma senoide retificada chaveada, reflexo da tensão CA, ao se tomar seu valor médio pode-se dizer que \bar{v}_{bar} é equivalente a v_f . Substituindo (2.11) em (2.10), encontra-se que

$$v_{L_{cc}}(t) = d_i(t) \left[\sqrt{2} \frac{P_{ca}}{I_l} \text{sen}(\omega t) - V_{cc} \right] - V_{cc} [1 - d_i(t)], \quad (2.13)$$

$$v_{L_{cc}}(t) = d_i(t) \sqrt{2} \frac{P_{ca}}{I_l} \text{sen}(\omega t) - V_{cc}. \quad (2.14)$$

Agora substituindo $d_i(t)$ (2.12), encontra-se que

$$v_{L_{cc}}(t) = m_i \sqrt{2} \frac{P_{ca}}{I_l} \text{sen}^2(\omega t) - V_{cc}. \quad (2.15)$$

Desprezando a resistência série do indutor, pode-se escrever a corrente que o percorre como

$$i_{cc} = \frac{v_{L_{cc}}}{X_{L_{cc}}}, \quad (2.16)$$

onde $X_{L_{cc}}$ é a impedância do indutor do barramento CC.

Sendo assim, o valor máximo assumido pela corrente do barramento CC é escrito como

$$\Delta i_{cc_{max}} = \frac{v_{L_{cc_{max}}}}{X_{L_{cc}}}. \quad (2.17)$$

Se o valor máximo de (2.15) ocorre quando a função seno atinge o valor unitário, pode-se dizer que

$$v_{L_{ccmax}} = \sqrt{2}m_i \frac{P_{ca}}{I_l} - V_{cc}. \quad (2.18)$$

Substituindo (2.18) em (2.17), encontra-se que

$$\Delta i_{ccmax} = \frac{\sqrt{2}m_i \frac{P_{ca}}{I_l} - V_{cc}}{X_{L_{cc}}}. \quad (2.19)$$

Sabendo que

$$X_{L_{cc}} = 2\omega_l L_{cc}, \quad (2.20)$$

visto que a oscilação a ser limitada tem o dobro da frequência da corrente do lado CA, ao se isolar o valor de indutância, encontra-se que

$$L_{cc} = \frac{\sqrt{2}m_i \frac{P_{ca}}{I_l} - V_{cc}}{2\omega_l \Delta i_{ccmax}}. \quad (2.21)$$

Logo, escreve-se a indutância do barramento CC em função de valores conhecidos do conversor.

2.4.2 Filtro Passa-Baixas

Por fim, o filtro de saída é calculado seguindo (CARACAS, 2013), que define a técnica para dimensionamento do indutor do filtro CA, bem como o capacitor. Enquanto o indutor é dimensionado de modo a atenuar a oscilação da corrente CA, o capacitor é ajustado de acordo com uma porcentagem da capacitância base do conversor.

Deve-se obedecer também a faixa de segurança para a frequência de ressonância do filtro, que deve ficar limitada em função da frequência do lado CA do conversor, e em função da frequência de chaveamento.

Primeiro, toma-se a impedância base do conversor em função da tensão RMS do lado CA, e da potência CA, ou seja

$$Z_b = V_f^2 / P_{ca}, \quad (2.22)$$

o que leva à capacitância base, definida como

$$C_b = 1/\omega_l Z_b. \quad (2.23)$$

É recomendado que o valor da capacitância do filtro CA não exceda 15% da capacitância base do conversor, para que não demande muita corrente, aumentando a parcela de energia reativa que flui pelo conversor. Logo, pode-se definir a capacitância do filtro CA como

$$C_f \leq 0,15C_b. \quad (2.24)$$

Já para a indutância, define-se que o THD deve ser inferior a 5%, além de que a maior harmônica da frequência de chaveamento ($2m_f$) deve ser menor ou igual a 0,3% (NED MOHAN, 2011). Vale notar que $m_f = f_{ch}/f_{ca}$, para o caso dos CSIs, a frequência f_{ca} é a frequência da carga f_l .

Então, sabendo que a corrente sobre o indutor é dada por

$$I_{L_f}(s) = V_{cc}/sL_f, \quad (2.25)$$

ao se tomar a equação da segunda harmônica da frequência de chaveamento, cujo módulo deseja-se limitar, tem-se que

$$|I_{L_f}(j2\pi f_{ch})| = \frac{0,37V_{cc}}{j2\pi f_{ch}L_f}. \quad (2.26)$$

Como deseja-se limitar a 0,3%, faz-se

$$0,003\sqrt{2}I_l = \frac{0,37V_{cc}}{2\pi f_{ch}L_f}. \quad (2.27)$$

Ao se isolar L_f , encontra-se a equação que define a indutância do filtro CA

$$L_f = \frac{0,37V_{cc}}{2\pi f_{ch}0,003\sqrt{2}I_{ca}}. \quad (2.28)$$

Em (CARACAS, 2013), recomenda-se ainda a adição de uma resistência de amortecimento associada em série com o capacitor. Todavia, para este estudo, desconsiderou-se essa resistência visto que o indutor utilizado em laboratório já apresenta uma resistência própria. Como mostrado em (WANG et al., 2003), a indutância de amortecimento pode estar inserida no filtro de diversas formas, inclusive em série com o indutor. Todavia, essa associação não é a mais eficiente.

Recomenda-se que a frequência de ressonância do filtro fique num intervalo específico, que é função da frequência do lado CA, e da frequência de chaveamento. Para tal, o filtro CA projetado deve obedecer a inequação

$$10\omega_l \leq \omega_{ress} \leq 0,5\omega_{ch} \quad (2.29)$$

Toma-se então a Tabela 2.3, cujos parâmetros são utilizadas para um exemplo de projeto de um filtro CA, que é validado via simulação no Simulink @ MATLAB ®.

Tabela 2.3: Parâmetros para dimensionamento do filtro CA de um CSI Monofásico.

Parâmetro	Valor
V_{cc}	50 V
V_f	62,5 V
f_l	60 Hz
P_{ca}	500 W
f_{ch}	12 kHz
T_s	2 μ s

A partir destes parâmetros, utilizam-se as fórmulas apresentadas para o cálculo de C_f e L_f . Para C_f desenvolve-se

$$Z_b = (62,5^2)/(500), \quad (2.30)$$

$$C_b = 1/(377)(7,8), \quad (2.31)$$

$$C_f = 0,05C_b \approx 17 \mu F. \quad (2.32)$$

Já para o indutor, tem-se que

$$L_f = \frac{0,37(50)}{2\pi(12000)0,003\sqrt{2}(62,5^2/500)}, \quad (2.33)$$

$$L_f = 3,6 \text{ mH}. \quad (2.34)$$

Ao se validar a frequência de ressonância, encontra-se que

$$10\omega_l \approx 3770 \text{ rad/s} \leq \omega_{ress} \approx 4000 \text{ rad/s} \leq 0,5\omega_{ch} \approx 37700 \text{ rad/s} \quad (2.35)$$

Logo, o filtro projetado atende às especificações formuladas. Com os valores calculados, executa-se a simulação, obtendo o resultado apresentado na Figura 2.16.

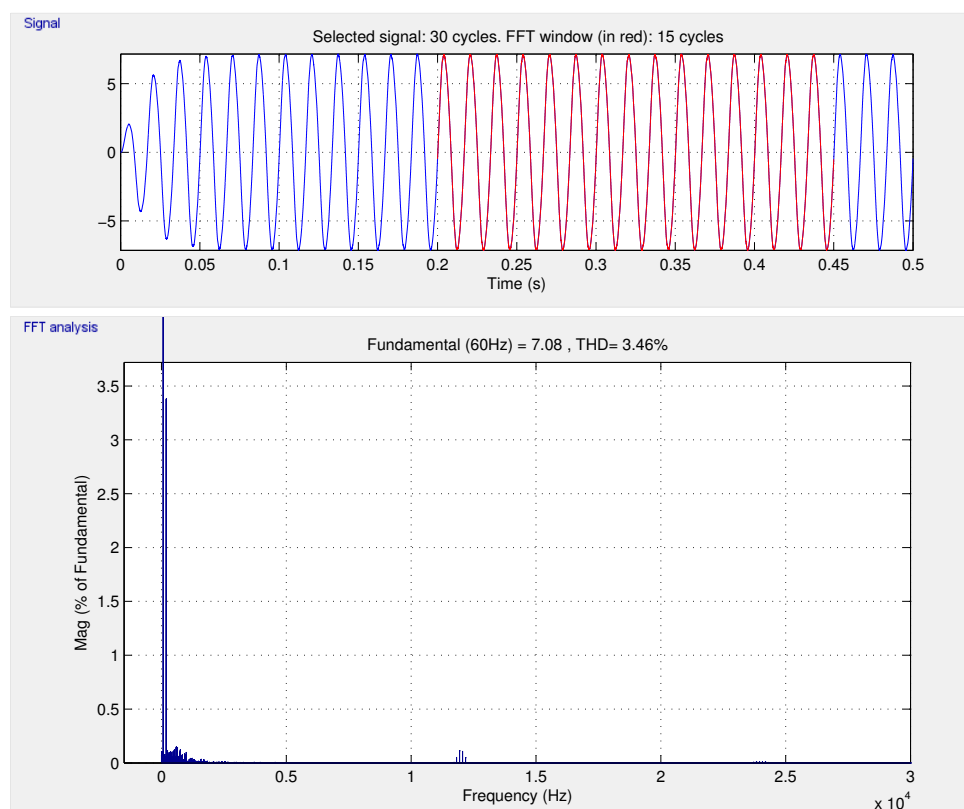


Figura 2.16: Captura de tela dos resultados por simulação para verificação do Filtro Passa-baixas.

Percebe-se a presença do terceiro harmônico (gráfico inferior), que é responsável por boa parte do THD. Todavia, o THD foi de 3,46%, abaixo de 5%, e as harmônicas da frequência de chaveamento foram atenuadas dentro do valor esperado. Além do resultado no domínio da frequência, nota-se que a corrente gerada no domínio do tempo (gráfico superior) apresenta uma forma senoidal quase que pura.

O que se nota em relação aos filtros CA, é que há um consenso em relação ao dimensionamento do capacitor, todavia o cálculo da indutância apresenta divergências em diversas referências. De tal forma, julgou-se a abordagem apresentada em (CARACAS, 2013) consistente, por isso tomou-se apenas esse trabalho como referência.

2.5 Resultados de simulações e experimentos

Uma vez apresentada a teoria sobre os CSCs, fazem-se duas simulações e experimentos simples para evidenciar a capacidade de retificação, ou inversão, do conversor monofásico.

Sendo assim, tomam-se duas etapas: simulação no Simulink @ MATLAB ®; e experimento em malha fechada. Cada função do conversor (retificador e inversor) passou por essas etapas.

Logo, tomando-se a Tabela 2.4, que lista valores disponíveis no laboratório em que se desenvolveu o trabalho (LEIAM), monta-se o cenário para o CSR.

Tabela 2.4: Parâmetros para simulação e experimento com um CSR Monofásico.

Parâmetro	Valor
V_g	35 V
f_g	60 Hz
L_{cc}	67 mH
R_{cc}	1.5 Ω
C_f	3 μ F
L_f	3 mH
R_l	2 Ω
f_{ch}	10 kHz
I_{cc}^*	4 A

Primeiramente, com o conversor operando em modo retificador, o controle deve fazer com que a tensão e corrente de entrada estejam em fase, não só para garantir um fator de potência unitário, mas também para garantir que os diodos estejam polarizados corretamente quando for necessário que eles conduzam. Desta forma, o diagrama de blocos do controle do CSR é ilustrado na Figura 2.17. Vale notar que o PWM utilizado é um Unipolar.

Na Figura 2.17, o controle parte do erro da corrente do barramento, que passa por um controlador PI que irá fornecer o valor de pico da corrente i_f^* . Caso a corrente I_{cc}

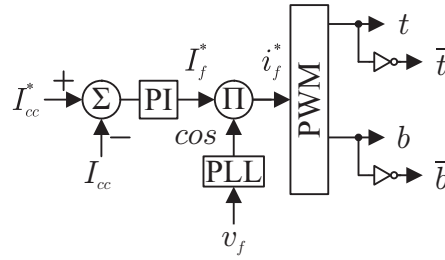


Figura 2.17: Diagrama de blocos do controle de um CSR.

esteja abaixo do valor de referência, aumenta-se a corrente demandada da fonte CA v_g , logo, aumentando a corrente de saída no barramento CC. Caso a corrente I_{cc} esteja acima do valor de referência, diminui-se o valor de corrente demandada da fonte CA, logo, diminuindo a corrente no barramento CC.

A parte do sincronismo entre a fase da tensão do filtro CA v_f , e a corrente de referência que comandará o PWM é feita através de um PLL. Em (SILVA et al., 2004), é feita uma análise comparativa de diversos PLLs, elegendo figuras de mérito e definindo qual, dentre os apresentados, é o mais eficiente. Todavia, nesta etapa do trabalho utilizou-se um PLL clássico, apresentado em (KAURA e BLASKO, 1996). Como pode ser observado nos resultados, o PLL satisfaz as necessidades desta etapa do trabalho.

Apesar do controle ser simples, ele é eficaz como pode ser observado na Figura 2.18.

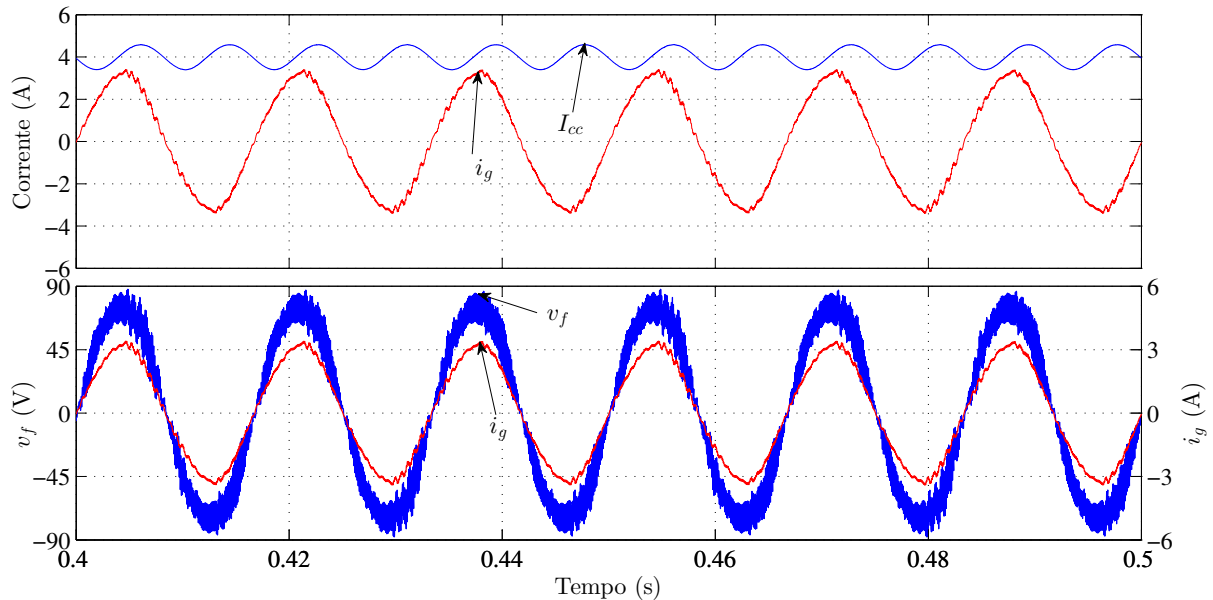


Figura 2.18: Corrente de entrada i_g , corrente de saída I_{cc} , e tensão do capacitor do filtro CA v_f para uma simulação com um CSR.

Nota-se que, além das grandezas (tensão e corrente) de entrada sincronizadas, obtem-

se também uma corrente de saída I_{cc} controlada, como esperado. Pode-se, também pela Figura 2.18, notar uma oscilação na corrente do barramento CC, que oscila na frequência da segunda harmônica (120 Hz) da componente fundamental da corrente CA i_g (60 Hz). Vale lembrar que a amplitude da oscilação da corrente irá depender da indutância do barramento CC.

Como esperado, o experimento apresentou um resultado semelhante ao resultado por simulação, ademais das variações nos valores dos elementos reativos, resistências parasitas dos cabos de conexão e perdas nas chaves. O resultado experimental pode ser observado na Figura 2.19, onde observa-se a tensão de entrada v_g , a corrente de entrada i_g , e a corrente de saída I_{cc} .

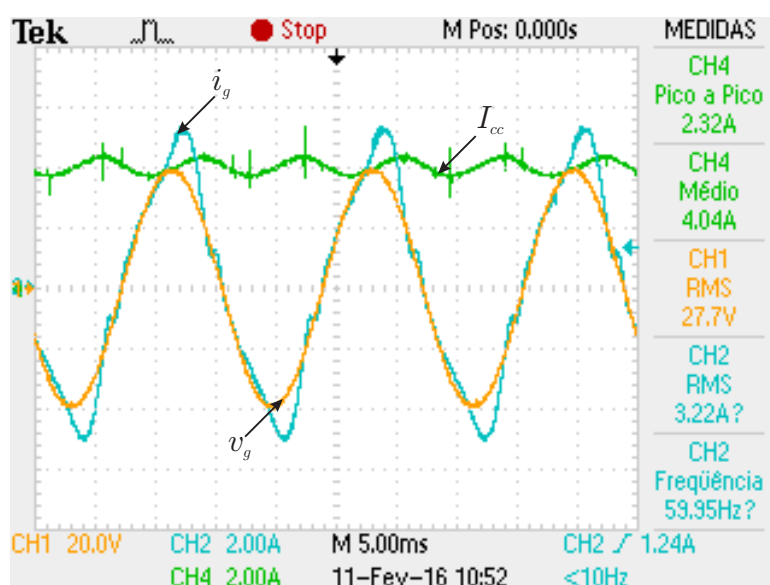


Figura 2.19: Corrente de entrada i_g , corrente de saída I_{cc} , e tensão da fonte CA v_g para um experimento com um CSR.

Observa-se que, de fato a corrente I_{cc} foi controlada no valor desejado, demonstrando não só a eficácia do controle mas também da modulação PWM aliada ao tempo morto. Além disso, nota-se uma sobremodulação na corrente i_g , efeito este cujo motivo não foi descoberto.

Para o CSI, utilizaram-se parâmetros semelhantes ao do CSR, mas com alterações na carga e na fonte de alimentação do circuito. Os novos parâmetros são listados na Tabela 2.5.

Agora com o conversor operando em modo inversor, o controle utilizado é semelhante ao aplicado para o CSR. Ilustrado na Figura 2.20, o controle do CSI parte do erro de corrente do barramento CC para fornecer o valor de pico da corrente de referência, que por sua vez é

Tabela 2.5: Parâmetros para simulações e experimentos com um CSI Monofásico.

Parâmetro	Valor
V_{cc}	25 V
L_{cc}	67 mH
C_f	15 μ F
L_f	3 mH
R_l	10 Ω
f_l	60 Hz
f_{ch}	10 kHz
I_{cc}^*	4 A

multiplicado com uma senoide de fase qualquer, visto que não há necessidade de sincronismo. O controle da corrente do barramento CC atua da seguinte forma: caso haja menos corrente que o estipulado para o barramento CC, reduz-se a demanda de corrente para a carga, para que haja um acúmulo de energia no barramento CC, aumentando sua corrente. Caso haja mais corrente do que o estipulado, aumenta-se a demanda da corrente que alimenta a carga, retirando energia do barramento CC, logo, reduzindo a corrente no indutor do barramento CC. No ambiente de simulação, o controle provou-se eficaz, como pode ser observado na Figura 2.21.

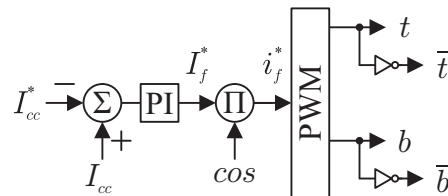


Figura 2.20: Diagrama de blocos do controle de um CSI.

Nota-se que a corrente de entrada I_{cc} foi controlada, como esperado. Nota-se também uma oscilação na corrente I_{cc} , com o dobro da frequência da corrente de saída, Figura 2.21. Já no gráfico inferior, observa-se uma pequena defasagem entre a corrente da carga i_l , e a tensão do capacitor do filtro CA v_f , devido justamente ao indutor do filtro CA L_f , logo, um resultado esperado.

Como esperado, o experimento apresentou um resultado semelhante ao da simulação, ademais das variações dos valores dos elementos reativos, resistências parasitas dos cabos de conexão e perdas nas chaves. O resultado experimental pode ser observado na Figura 2.22, onde encontram-se a tensão de entrada V_{cc} , a corrente de entrada I_{cc} , e a corrente de saída

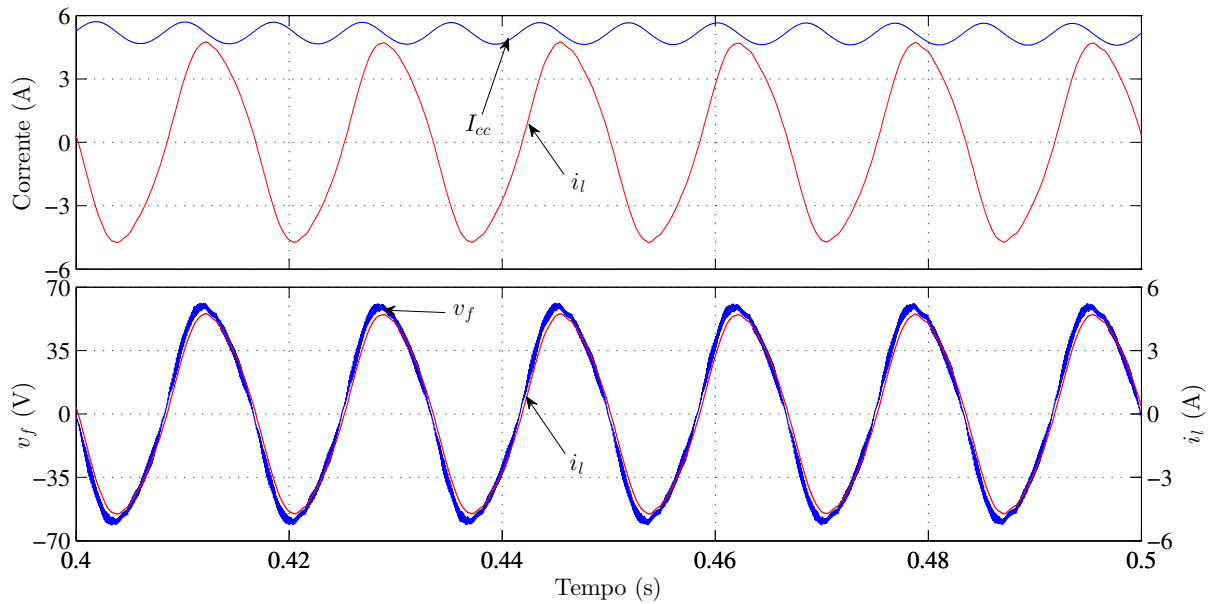


Figura 2.21: Corrente de entrada I_{cc} , corrente de saída i_l , e tensão do capacitor do filtro CA v_f para uma simulação com um CSI.

i_l .

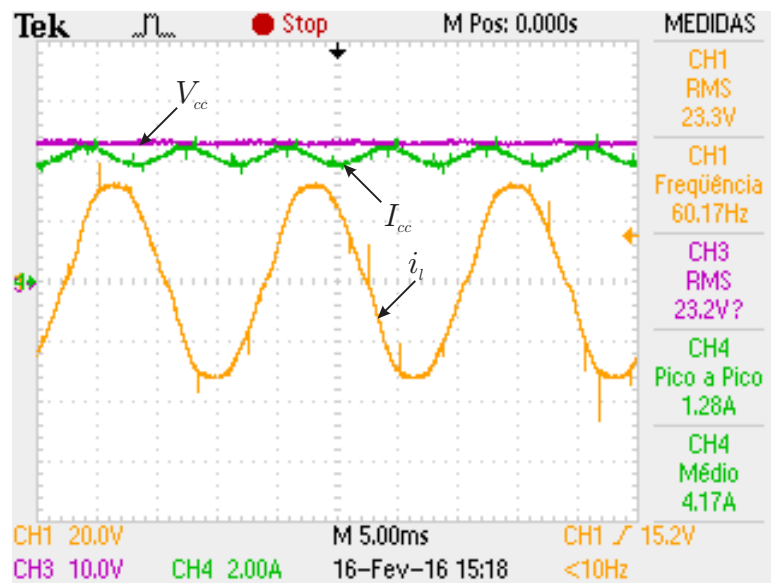


Figura 2.22: Corrente de entrada I_{cc} , corrente de saída i_l , e tensão de entrada V_{cc} para um experimento com um CSI.

No resultado experimental (Figura 2.22), observa-se que a corrente I_{cc} foi controlada no valor desejado, demonstrando não só a eficácia do controle, mas também da modulação PWM aliada ao tempo morto.

Com isso, a teoria do PWM e controle estudados, bem como a topologia do CSC Monofásico foram validados. Apesar de serem experimentos simples, eles servirão de base para

etapas mais complexas do estudo.

2.6 Conclusão

Neste capítulo, estudou-se o CSC operando como retificador e inversor. Partindo da análise da dualidade (semelhanças e diferenças) dos CSCs com os VSCs, o estudo discorreu sobre o barramento CC, as chaves, o PWM, o filtro CA, e o controle como inversor e como retificador.

Tomando como referências artigos que abordam os VSCs, aliado a artigos que abordam os CSCs, buscou-se sintetizar o que já existe na literatura acerca dos CSCs. Apesar de pouco explorado, já nota-se um retorno aos estudos dos CSCs na comunidade científica, principalmente na área de energia renováveis.

Ao final, verificou-se o funcionamento, por simulações e por experimentos, de um CSR e de um CSI, sendo obtido um resultado satisfatório. Apesar de ter-se abordado o dimensionamento do conversor, as simulações e os experimentos foram ajustadas aos componentes encontrados em laboratório.

Com esse capítulo, criou-se uma base teórica e prática sobre os CSCs, que também será utilizada para o estudos dos MPCSCs, pois sendo também conversores fonte de corrente, toda a teoria estudada neste capítulo se aplica aos MPCSCs.

3

Conversores Fonte de Corrente de Múltiplas Portas

3.1 Introdução

Neste capítulo é apresentado o principal objeto de estudo desta dissertação: os Conversores Fonte de Corrente de Múltiplas Portas (*Multiport Current Source Converters* - MPCSCs). Buscando aplicações que utilizam dois sinais CA como carga, ou alimentação/carga (Motores Bifásicos, Conversores Multinível, Fonte de Alimentação Ininterrupta, Inversor de Frequência, etc.), imaginam-se dois conversores fonte de corrente que compartilham o mesmo barramento CC. Parte-se da solução mais intuitiva, ou mais simples, até chegar no conversor que tenta reunir o melhor dos conversores estudados durante a evolução dos estudos.

A priori, apresenta-se a solução mais intuitiva para um MPCSC, que são dois Conversores Fonte de Corrente Monofásicos Ponte H associados em série (Fq4c). Introduce-se também o conceito da operação em quadrante completo ou limitado. Analisam-se suas vantagens, desvantagens e particularidades.

Na sequência, estuda-se a adaptação de um conversor fonte de corrente trifásico para um bifásico (Lq2c), adaptação esta que altera a conexão das saídas do conversor, bem como seu PWM. Também são apresentadas as particularidades desse conversor, vantagens e desvantagens, e uma breve comparação com o conversor apresentado na seção anterior.

Apresenta-se então o conversor Lq3c, um híbrido entre os dois já apresentados, e que

possui uma lógica de chaveamento um pouco mais complexa, mas que é de fácil implementação. Aqui já se nota a forma do Fq3c, conversor evidenciado como o que se destaca dentre os quatro apresentados neste capítulo.

O último dos conversores apresentados, o Fq3c, reúne os conceitos dos três anteriores e destaca-se pelo seu desempenho superior, baseado nas figuras de mérito escolhidas. Apesar de um número maior de chaves ao total, suas vantagens resultam em um saldo positivo para o conversor.

Uma vez apresentados os quatro conversores com resultados por simulação, faz-se o estudo experimental em malha aberta do Lq2c, Lq3c, e do Fq3c, para validação das topologias e PWM em uma bancada do laboratório. Todos os protótipos foram construídos em no LEIAM, laboratório em que se desenvolveu o trabalho.

Por fim, a partir das figuras de mérito eleitas (operação em quadrante, e número de chaves conduzindo por ciclo de chaveamento), conclui-se qual conversor de múltiplas portas, dentre os apresentados, é o melhor. Sempre avaliando as vantagens de desvantagens de cada conversor apresentado.

3.2 Fq4c

Com o objetivo de desenvolver um conversor bifásico que gere duas correntes de saída de forma independente, partiu-se da topologia do Conversor Fonte de Corrente Monofásico Ponte H. Então, ao se associar dois CSCs Monofásicos em série, obtem-se o conversor Fq4c. Seu nome identifica suas principais características: operação em quadrante completo (*Full Quadrant*), e o número de chaves que conduzem por ciclo de chaveamento, que são quatro (*Four Conducting*). Sendo assim, o Fq4c é a solução intuitiva para um conversor fonte de corrente bifásico. Como o Fq4c é a composição de dois CSCs Monofásicos Ponte H, ele possui oito chaves no total.

Em relação ao seu PWM, o Fq4c pode ser comandado por dois PWMs Unipolares, um responsável por cada conversor conectado em série. Tal solução é simples e eficaz, como será observado na etapa de validação da topologia e do PWM, através de simulações. Essa modulação do Fq4c é a mais simples dentre os MPCSCs estudados neste trabalho, visto

que o comando PWM de um conversor não irá interagir com o comando PWM do outro conversor conectado em série. Porém, em outros conversores deve-se fazer uso de uma lógica intermediária entre as correntes de referência que comandam o PWM, e o sinal lógico que irá acionar as chaves.

A topologia do Fq4c pode ser vista na Figura 3.1, onde os subíndices "um" (x_1) indicam variáveis referentes ao conversor superior, e "dois" (x_2) se refere ao conversor inferior.

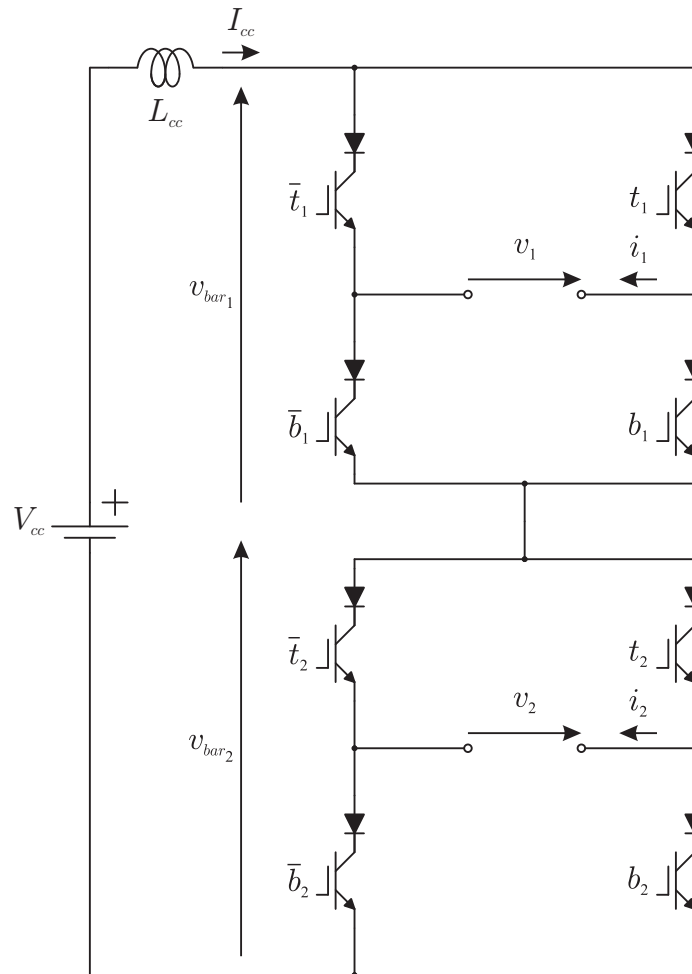


Figura 3.1: Topologia do MPCSC Fq4c.

Em um CSC, a corrente do barramento CC é modulada para gerar a corrente CA, logo, a corrente de saída é menor ou igual que o valor da corrente do barramento CC. Isso vale para as duas correntes geradas, e uma não interfere na outra. Porém, devido à associação série das cargas, a tensão do barramento CC, tensão entre o indutor e o primeiro braço do conversor, será a soma das tensões de barramento individuais de cada conversor, ou seja $v_{bar} = v_1 + v_2$.

Tabela 3.1: Estados possíveis para os correntes de saída do MPCSC do tipo Fq4c.

Fq4c				Correntes		Estado/Vetor
t_1	b_1	t_2	b_2	i_1	i_2	
0	0	0	0	0	0	I
0	0	0	1	0	$-I_{cc}$	II
0	0	1	0	0	$+I_{cc}$	III
0	0	1	1	0	0	IV
0	1	0	0	$-I_{cc}$	0	V
0	1	0	1	$-I_{cc}$	$-I_{cc}$	VI
0	1	1	0	$-I_{cc}$	$+I_{cc}$	VII
0	1	1	1	$-I_{cc}$	0	VIII
1	0	0	0	$+I_{cc}$	0	IX
1	0	0	1	$+I_{cc}$	$-I_{cc}$	X
1	0	1	0	$+I_{cc}$	$+I_{cc}$	XI
1	0	1	1	$+I_{cc}$	0	XII
1	1	0	0	0	0	XIII
1	1	0	1	0	$-I_{cc}$	XIV
1	1	1	0	0	$+I_{cc}$	XV
1	1	1	1	0	0	XVI

Logo, como esperado, as características de elevação de tensão e diminuição de corrente dos CSCs se mantém para os MPCSCs (no sentido inversor), sendo a tensão do barramento CC dos MPCSCs a soma das tensões dos barramentos CCs de cada conversor. Em tempo, comenta-se também que a tensão CA de cada conversor é maior ou igual a tensão da fonte CC que alimenta o circuito, e isso vale para ambas as saídas. Cada um desses aspectos será detalhado nas seções que seguem, visto que apesar do resultado geral ser parecido, a dedução para cada conversor é diferente.

O Fq4c é composto de oito chaves, que são complementares aos pares. Isso leva a quatro comandos PWM para o conversor, logo, o Fq4c possui dezesseis estados possíveis. A modulação PWM para o Fq4c nada mais é do que o PWM Unipolar utilizado para comandar um CSC Monofásico, mas com o PWM duplicado, e cada um comandando um dos conversores conectados em série. Com isso, monta-se a Tabela 3.1 com todos os estados possíveis para o Fq4c.

Pode-se observar, na Tabela 3.1, estados redundantes, ou seja, combinações de chaves que geram os mesmos estados, ou modulam a corrente do barramento CC da mesma forma. Tais redundâncias podem ser controladas de modo a distribuir o desgaste das chaves, bem como pode-se também escolher apenas um vetor para representar todas as redundâncias

em que ele se inclui. Enquanto a primeira solução é um pouco mais complexa, devido ao gerenciamento da distribuição do caminho da corrente, ela aumenta a vida útil das chaves cujo comando resulta na redundância. Já a segunda solução é de fácil implementação, mas haverá um desequilíbrio na vida útil das chaves, visto que algumas conduzirão mais corrente ao longo da vida útil do conversor.

Como o Fq4c é a associação série de dois CSCs Monofásicos, pode-se comandar o conversor utilizando dois PWMs Unipolares, Figura 3.2, com cada conversor sendo chaveado por um PWM Unipolar exclusivo para o conversor (superior ou inferior).

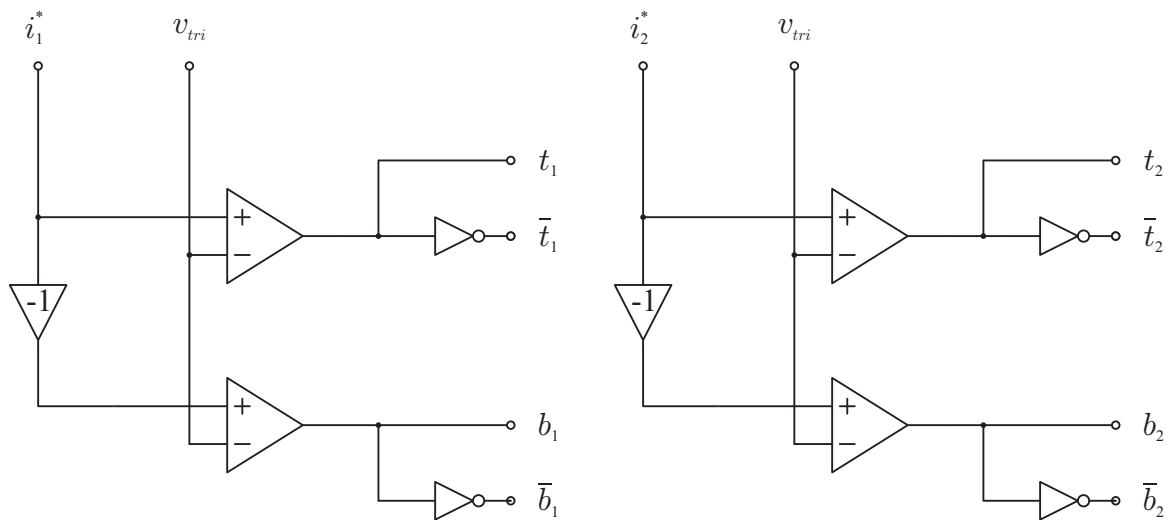
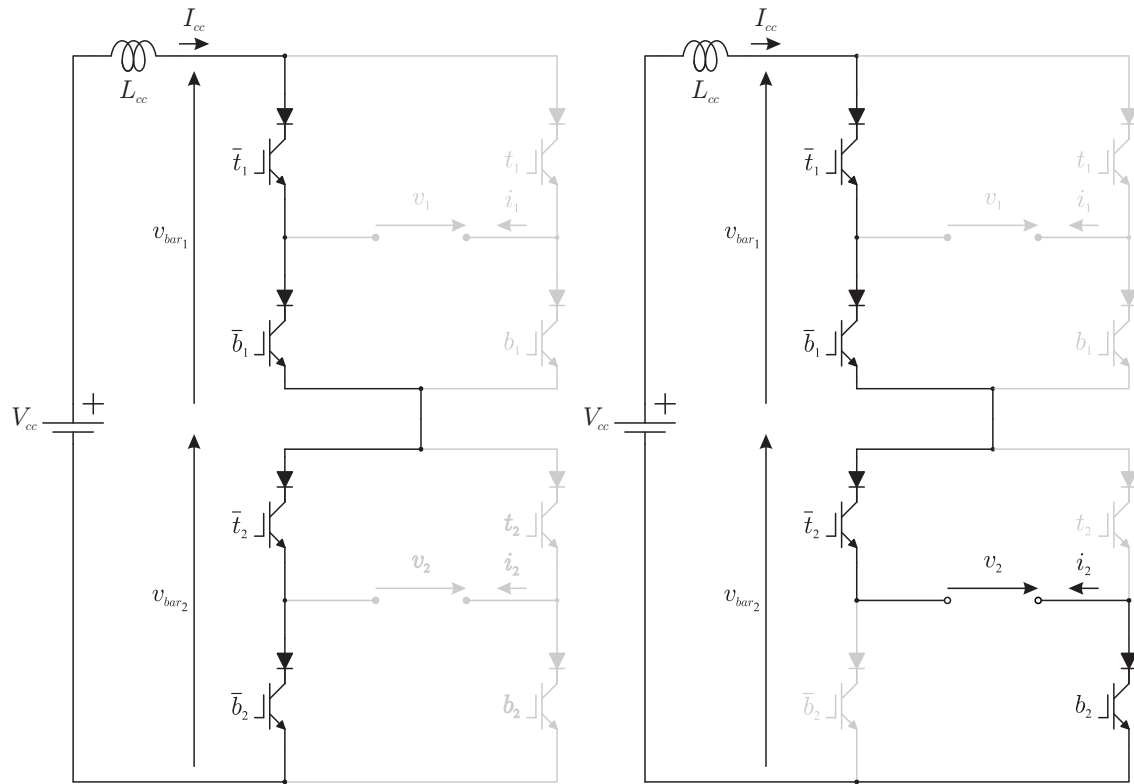


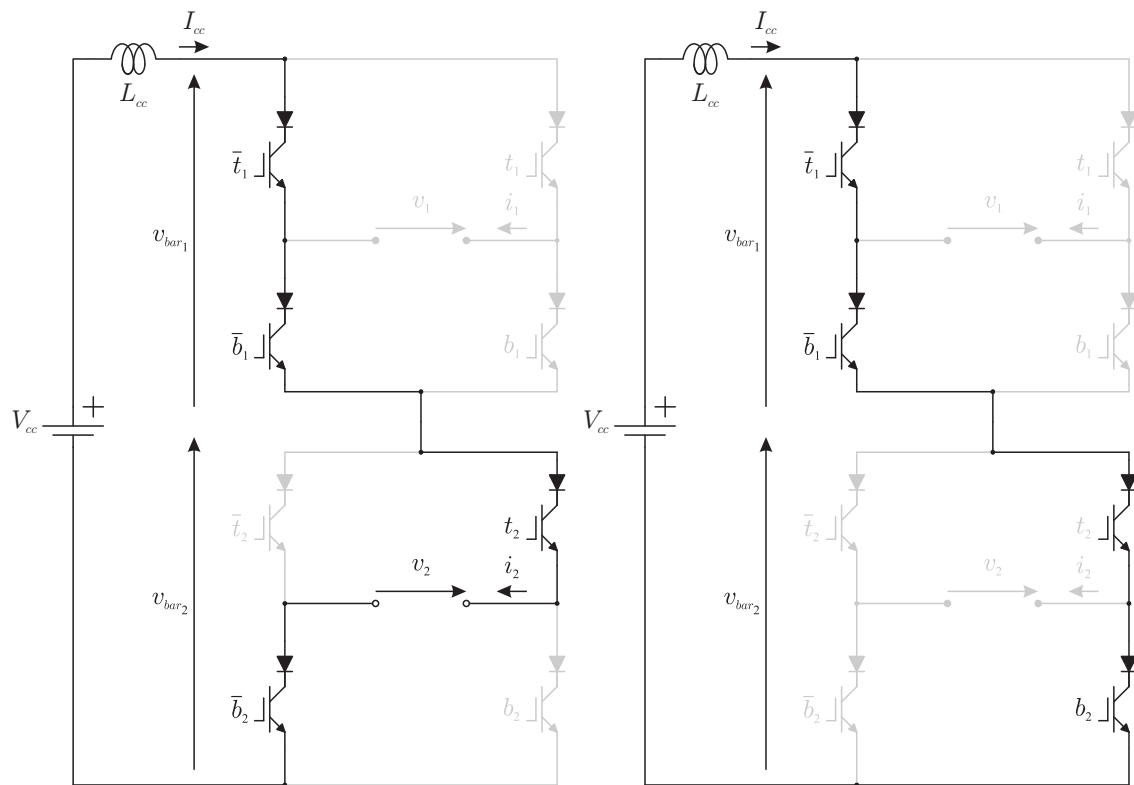
Figura 3.2: Diagrama do PWM para o Fq4c.

Partindo da Tabela 3.1, monta-se o circuito resultante de cada estado. Na Figura 3.3 fica evidente que para todo e qualquer estado, ou combinação de chaves, o Fq4c sempre apresentará quatro chaves conduzindo por ciclo de chaveamento.



(a) Estado I: $i_1 = 0, i_2 = 0$.

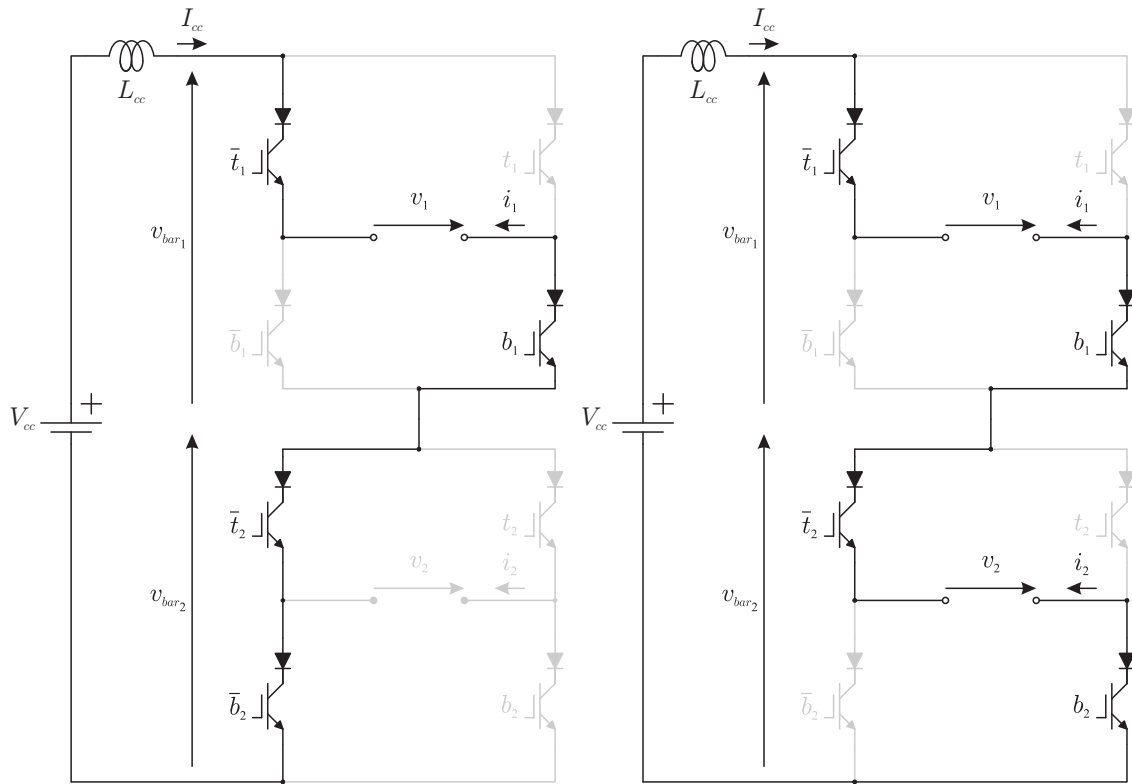
(b) Estado II: $i_1 = 0, i_2 = -I_{cc}$.



(c) Estado III: $i_1 = 0, i_2 = +I_{cc}$.

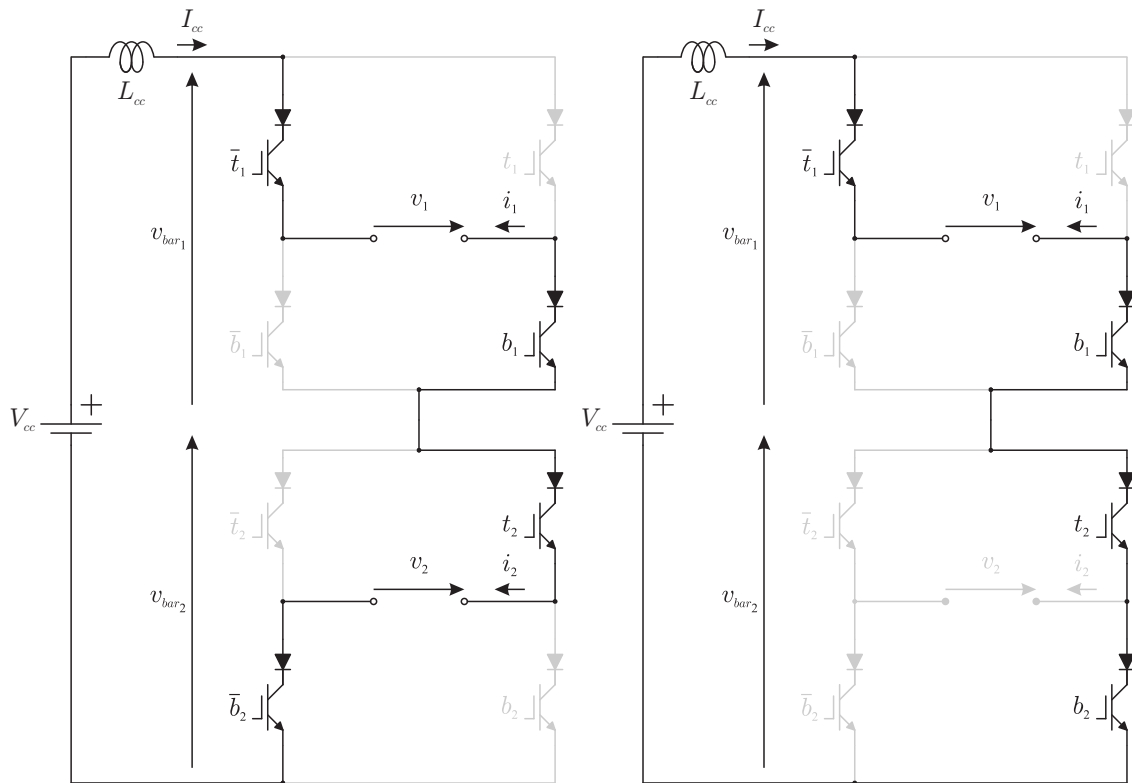
(d) Estado IV: $i_1 = 0, i_2 = 0$.

Figura 3.3: Estados de comutação do Fq4c.



(e) Estado V: $i_1 = -I_{cc}, i_2 = 0$.

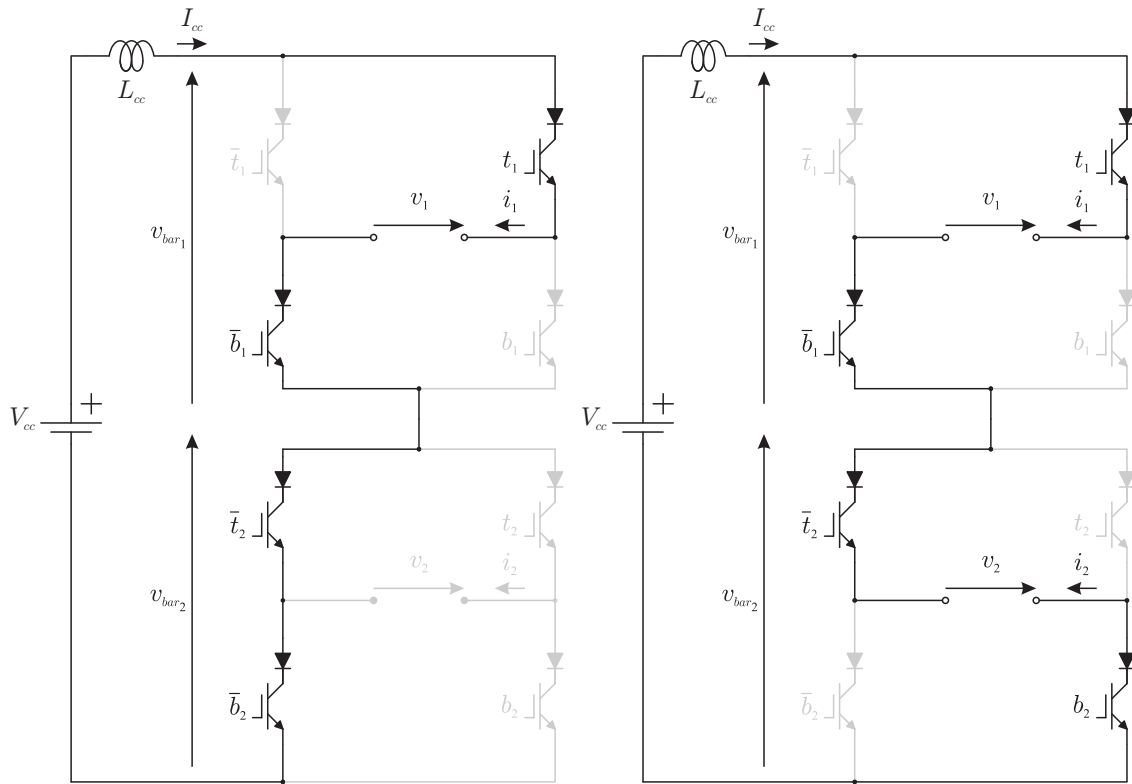
(f) Estado VI: $i_1 = -I_{cc}, i_2 = -I_{cc}$.



(g) Estado VII: $i_1 = -I_{cc}, i_2 = +I_{cc}$.

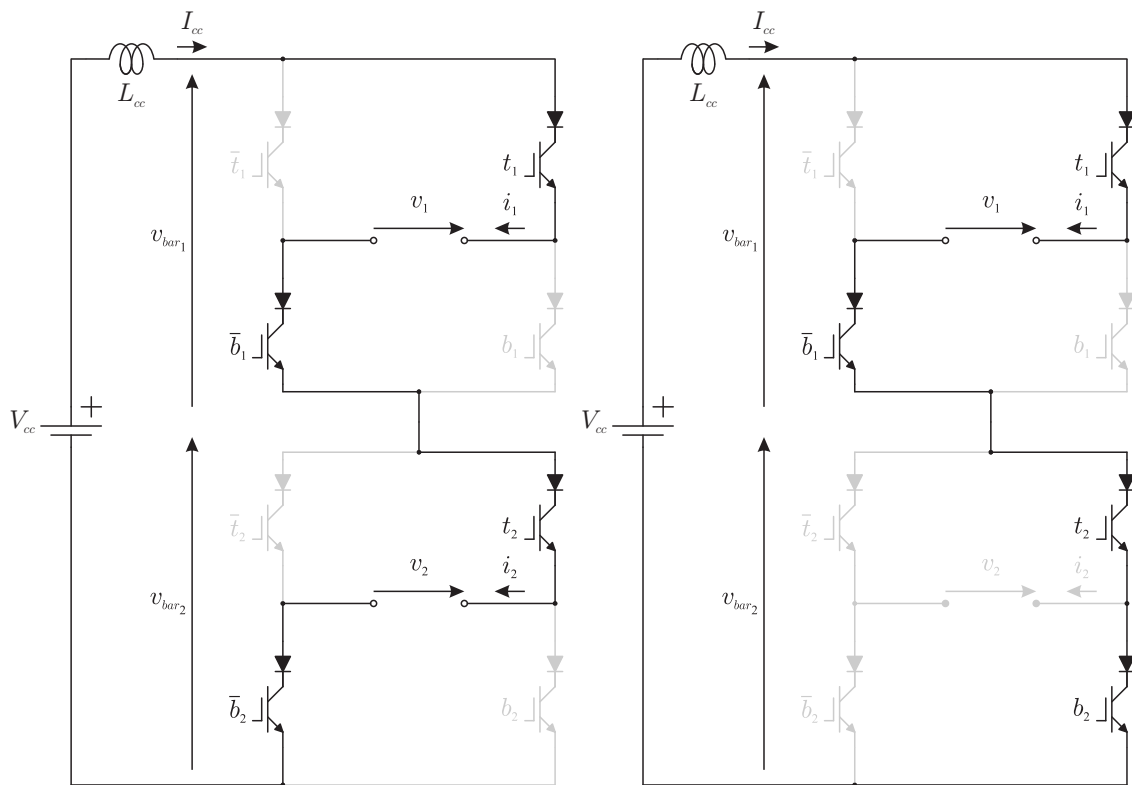
(h) Estado VIII: $i_1 = -I_{cc}, i_2 = 0$.

Figura 3.3: Continuação dos estados de comutação do Fq4c.



(i) Estado IX: $i_1 = +I_{cc}$, $i_2 = 0$.

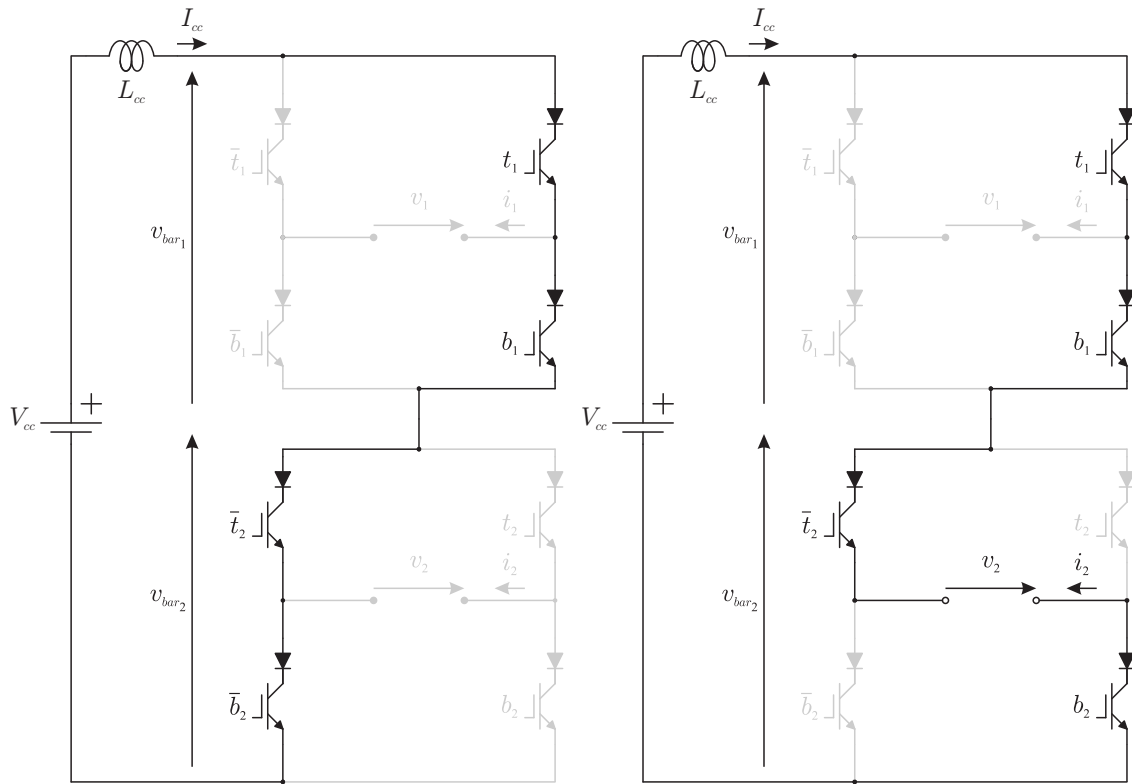
(j) Estado X: $i_1 = +I_{cc}$, $i_2 = -I_{cc}$.



(k) Estado XI: $i_1 = +I_{cc}$, $i_2 = +I_{cc}$.

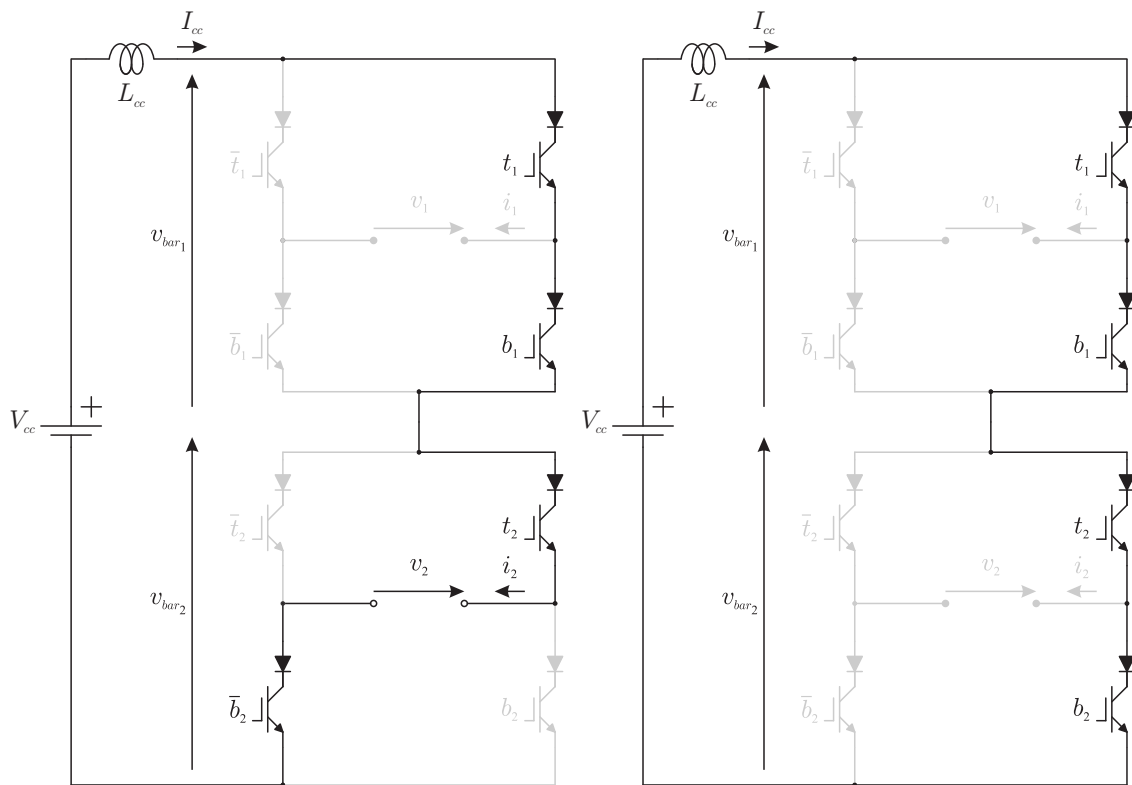
(l) Estado XII: $i_1 = +I_{cc}$, $i_2 = 0$.

Figura 3.3: Continuação dos estados de comutação do Fq4c.



(m) Estado XIII: $i_1 = 0, i_2 = 0$.

(n) Estado XIV: $i_1 = 0, i_2 = -I_{cc}$.



(o) Estado XV: $i_1 = 0, i_2 = +I_{cc}$.

(p) Estado XVI: $i_1 = 0, i_2 = 0$.

Figura 3.3: Continuação dos estados de comutação do Fq4c.

De posse dos estados possíveis, pode-se montar o plano vetorial formado pelas correntes geradas por cada conversor do Fq4c. Esse plano facilita o entendimento de uma das características dos MPCSCs estudados neste trabalho: a operação em quadrante limitado ou quadrante completo. Essa métrica utilizada para classificar os conversores vem justamente da análise do plano vetorial, que além de ser formado pelas correntes de saída, apresenta um polígono, um quadrilátero para o caso dos conversores que operam em quadrante completo, que representa o barramento CC. Na Figura 3.4, ilustra-se o plano vetorial formado pelos conversores de operação em quadrante completo (*Full Quadrant*).

Dois dos conversores estudados neste trabalho, Lq2c e Lq3c, são de operação em quadrante limitado, ao contrário do Fq4c. Pode-se observar o plano vetorial do Fq4c, Figura 3.4, que o vetor resultante sempre estará contido dentro do quadrilátero cujo limite representa o barramento CC, logo, as correntes de saída são sempre menores ou iguais que a corrente do barramento CC.

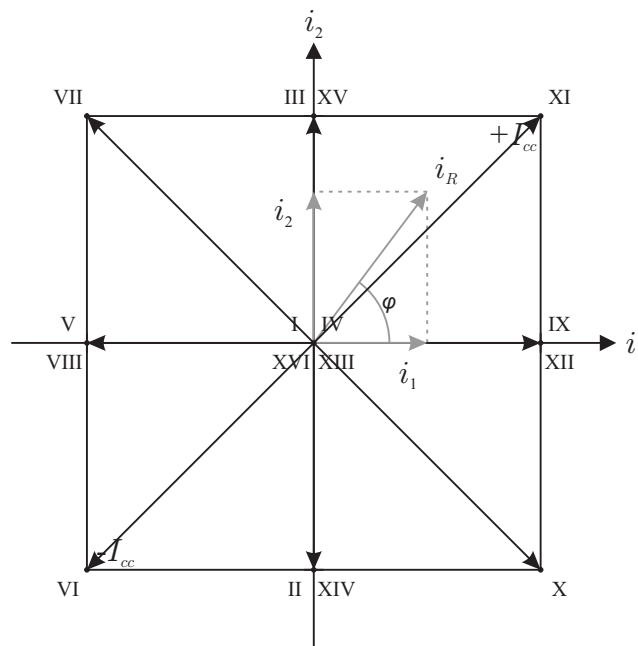


Figura 3.4: Plano vetorial dos conversores de operação em quadrante completo.

Graficamente, a sobremodulação seria ilustrada pelo vetor resultante das correntes i_1 e i_2 ultrapassando o quadrilátero limitante do plano. Ao se armazenar os valores das correntes geradas pelo Fq4c e desenhá-las no plano vetorial das correntes, encontra-se a Figura de Lissajous. As Figuras de Lissajous, neste trabalho, ajudam a identificar o comportamento das correntes de saída de um determinado conversor, e identificar a presença ou ausência de

Tabela 3.2: Parâmetros para verificação do PWM do Fq4c.

Parâmetro	Valor
V_{cc}	72,5 V
L_{cc}	67 mH
C_f	15 μ F
L_f	3 mH
R_l	10 Ω
f_{ch}	10 kHz
T_s	2 μ s

Tabela 3.3: Parâmetros das correntes para verificação do PWM do Fq4c.

Parâmetro	Valor
m_1	0,9
f_1	50 Hz
ϕ_1	0°
m_2	0,9
f_2	60 Hz
ϕ_2	120°

sobremodulação ainda no estágio de simulação.

Uma vez apresentado o conversor e seu PWM, faz-se uma simulação no Simulink @ MATLAB ® para fins de validação do que foi mostrado. Os parâmetros para a simulação, feita em malha aberta, são apresentados na Tabela 3.2. Além disso, escolhe-se também as correntes de referência que irão comandar o PWM durante a simulação, cujos parâmetros são listados na Tabela 3.3. O cenário montado para a simulação é ilustrado na Figura 3.24, que será o mesmo para os resultados experimentais.

O resultado para o domínio do tempo, Figura 3.5, mostra que o PWM, de fato, consegue gerar as correntes com forma de onda senoidal na saída do conversor. Todavia, observa-se uma distorção nas correntes de saída, distorção esta que se deve à oscilação da corrente do barramento CC, logo, tão menor for a oscilação da corrente do barramento CC, menor será a distorção nas correntes CA do conversor. Essa oscilação do barramento CC irá variar de acordo com a fase e frequência das correntes CA (VITORINO et al., 2014c).

Apesar da escolha das correntes de referência ser arbitrária, buscou-se uma combinação que resultasse em uma Figura de Lissajous que preenchesse todo o plano, Figura 3.6, evidenciando a operação em quadrante completo. Como as correntes estão limitadas abaixo do valor da corrente do barramento CC, não há sobremodulação, o que é corroborado ao se

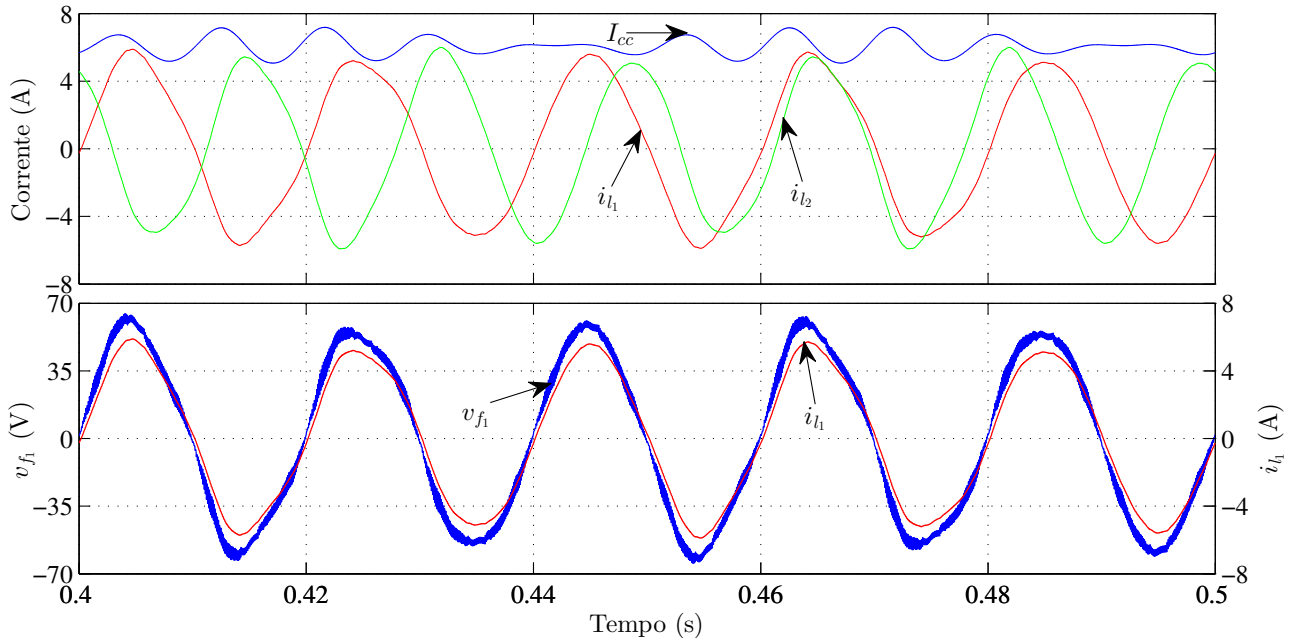


Figura 3.5: Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Fq4c.

observar a Figura de Lissajous.

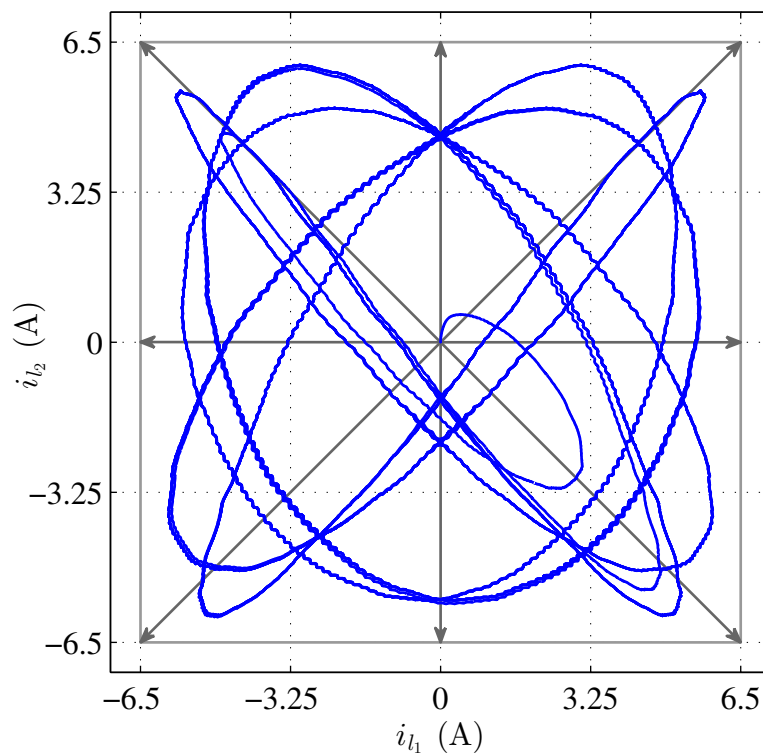


Figura 3.6: Figura de Lissajous para a simulação da Figura 3.5

Na simulação apresentada, ambos os conversores operam como inversores, mas os MPCSCs estudados são bidirecionais e podem operar também como retificadores, ou ainda a combi-

nação de retificador e inversor.

Mostrou-se então que o Fq4c é capaz de gerar duas correntes de saída independentes, e operar em quadrante completo. Porém, o Fq4c possui oito chaves ao total, e apresenta quatro chaves conduzindo por ciclo de chaveamento. Tal número de chaves conduzindo por ciclo de chaveamento é algo indesejável, visto que um dos maiores problemas dos conversores fonte de corrente são as perdas por condução, devido a associação série da chave (IGBT) com um diodo, para se obter a capacidade de bloqueio reverso. Então, apesar de ser eficaz, o Fq4c não é eficiente face aos demais conversores estudados neste trabalho, que são apresentados na sequência.

3.3 Lq2c

Partindo de um conversor trifásico, pode-se facilmente adaptá-lo para fins bifásicos. Ao rearranjar a conexão das cargas e fazer algumas modificações em seu PWM, pode-se obter o Lq2c a partir de um Conversor Fonte de Corrente Trifásico (Figura 3.7), como apresentado em (VITORINO et al., 2013).

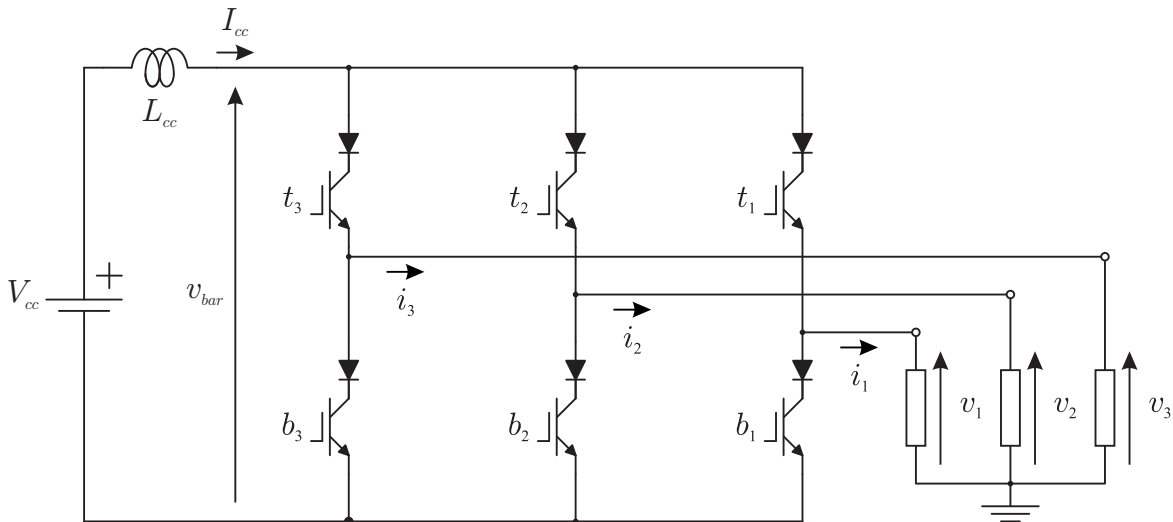


Figura 3.7: Inversor Fonte de Corrente Trifásico.

O MPCSC do tipo Lq2c é apresentado na Figura 3.8. Além do barramento indutivo, as chaves dispostas de forma trifásica devem ser complementares com suas vizinhas. A conexão das cargas deve partir de braços diferentes, pois cada braço será responsável pelo controle do valor médio da corrente de cada carga. O terceiro braço é utilizado como um ponto comum

Tabela 3.4: Estados possíveis para os correntes de saída do MPCSC do tipo Lq2c.

Lq2c		Correntes		Estado/Vetor
t_j	b_j	i_1	i_2	
3	3	0	0	I
3	2	0	$-I_{cc}$	II
2	1	$-I_{cc}$	$+I_{cc}$	III
3	1	$-I_{cc}$	0	IV
1	3	$+I_{cc}$	0	V
1	2	$+I_{cc}$	$-I_{cc}$	VI
2	3	0	$+I_{cc}$	VII
3	3	0	0	VIII

para os outros dois braços, e este mesmo braço será utilizado para gerar os vetores nulos, ou seja, será o braço de roda-livre.

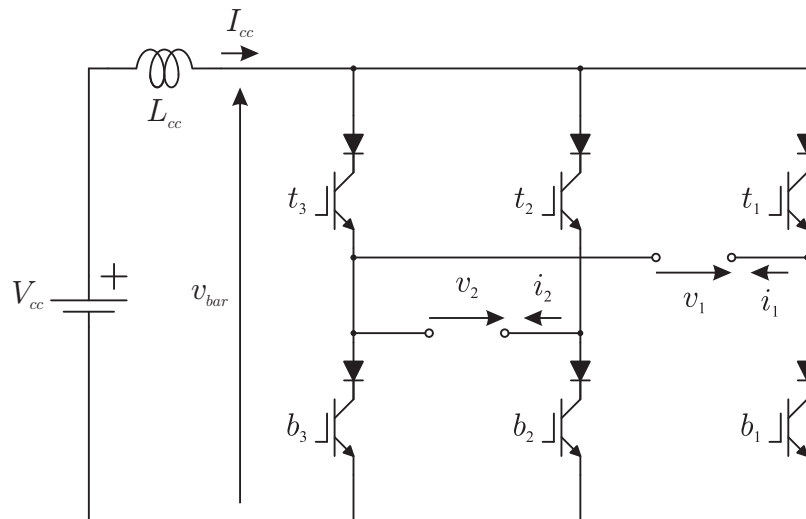


Figura 3.8: Conversor fonte de corrente trifásico adaptado ao Lq2c.

Semelhante ao que já foi feito para o Fq4c, monta-se a tabela que lista todos os estados possíveis do conversor. Sendo as chaves complementares horizontalmente, apenas uma pode conduzir por ciclo de chaveamento (apenas uma superior e apenas uma inferior). Com isso, obtém-se oito estados possíveis, listados na Tabela 3.4.

Apesar dos vetores nulos poderem ser obtidos pelo curto-circuito de qualquer um dos braços do conversor, escolheu-se o braço três por ser o ponto comum entre as cargas. Semelhante ao que acontece no Fq4c, pode-se fazer com que o vetor nulo varie entre todos os três braços, melhorando a distribuição da corrente ao longo da vida útil do conversor. Definindo apenas um braço como roda-livre, as chaves daquele braço irão se desgastar mais rápido que

as demais.

De posse dos estados possíveis do Lq2c, pode-se traçar o plano vetorial das correntes de saída do conversor. Plano este que é limitado por um polígono, hexágono, que representa a corrente do barramento CC, que é o valor máximo alcançável pelas correntes de saída.

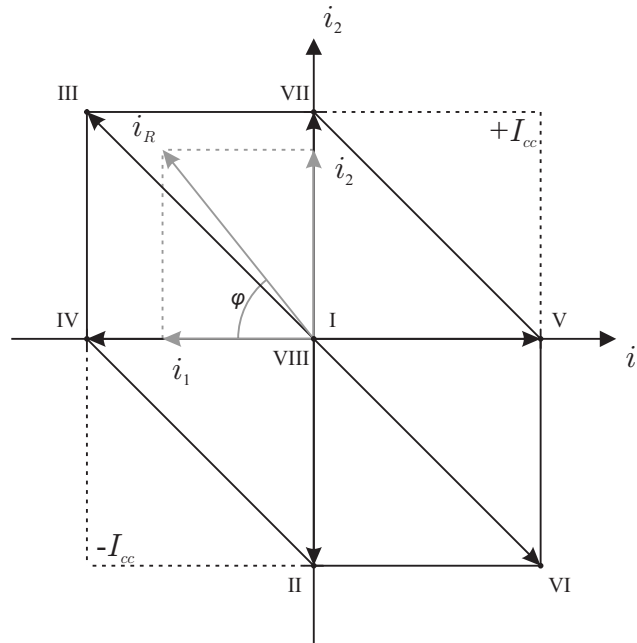


Figura 3.9: Plano vetorial dos conversores de operação em quadrante limitado.

Ao se observar a Figura 3.9, nota-se que o primeiro e terceiro quadrante são limitados, daí a nomenclatura Lq (*Limited Quadrant*). Além do Lq2c, também é apresentado o Lq3c, outro MPCSC que opera em quadrante limitado. A limitação em quadrante faz com que, para certas combinações de correntes de saída, o Lq2c apresente sobremodulação. A sobremodulação, graficamente, seria a extrapolação das arestas do hexágono limitante no plano vetorial das correntes de saída.

Isso leva à necessidade de garantir que o vetor resultante das correntes de saída não ultrapasse os limites do hexágono. Alguns artifícios de controle evitar a sobremodulação, como a utilização de limitadores/saturadores, ou controle da fase entre as correntes. Uma outra forma de contornar essa limitação seria dobrar o valor da corrente do barramento CC, tal medida implica em sobredimensionamento do conversor, mas garantiria que o vetor resultante das correntes de saída permanecesse dentro do hexágono, para quaisquer correntes de referência. Tal solução será utilizada e melhor explicada na seção do Lq3c.

Tomando como base os estados listados na Tabela 3.4, ilustram-se todos os circuitos possíveis a serem formados pelo PWM que comanda o Lq2c na Figura 3.10. Fica evidente que apenas duas chaves, uma superior e uma inferior, irão conduzir por ciclo de chaveamento, característica esta que é o maior atrativo do Lq2c, pois implica em menores perdas por condução se comparado aos demais MPCSCs estudados neste trabalho.

Para equacionamento do conversor Lq2c, tomam-se os seguintes passos.

Como apenas uma chave superior ou inferior deve conduzir a cada ciclo de chaveamento, para evitar um curto-circuito sobre a carga, deve-se satisfazer as condições (3.1).

$$\begin{cases} t_{t_1} + t_{t_2} + t_{t_3} = T_{ch}, \\ t_{b_1} + t_{b_2} + t_{b_3} = T_{ch}. \end{cases} \quad (3.1)$$

Sendo os tempos t_{t_1} , t_{t_2} , t_{t_3} , t_{b_1} , t_{b_2} , e t_{b_3} referentes ao tempo de condução de cada chave dentro de um período da portadora triangular. Define-se então a corrente média que cada chave conduz em função da corrente do barramento I_{cc} , e do seu índice de modulação, definidos como

$$\begin{cases} D_{t_j} = t_{t_j}/T_{ch}, \\ D_{b_j} = t_{b_j}/T_{ch}, \\ j = 1, 2, 3. \end{cases} \quad (3.2)$$

Através da Lei de Kirchhoff das Correntes, pode-se escrever a corrente das chaves do primeiro e segundo braço como

$$i_1 = D_{t_1}I_{cc} - D_{b_1}I_{cc}, \quad (3.3)$$

$$i_2 = D_{t_2}I_{cc} - D_{b_2}I_{cc}. \quad (3.4)$$

Ao se colocar I_{cc} em evidência, encontra-se que

$$i_1 = (D_{t_1} - D_{b_1})I_{cc}, \quad (3.5)$$

$$i_2 = (D_{t_2} - D_{b_2})I_{cc}. \quad (3.6)$$

Pela Lei de Kirchhoff das Tensões, escreve-se a tensão do barramento CC como

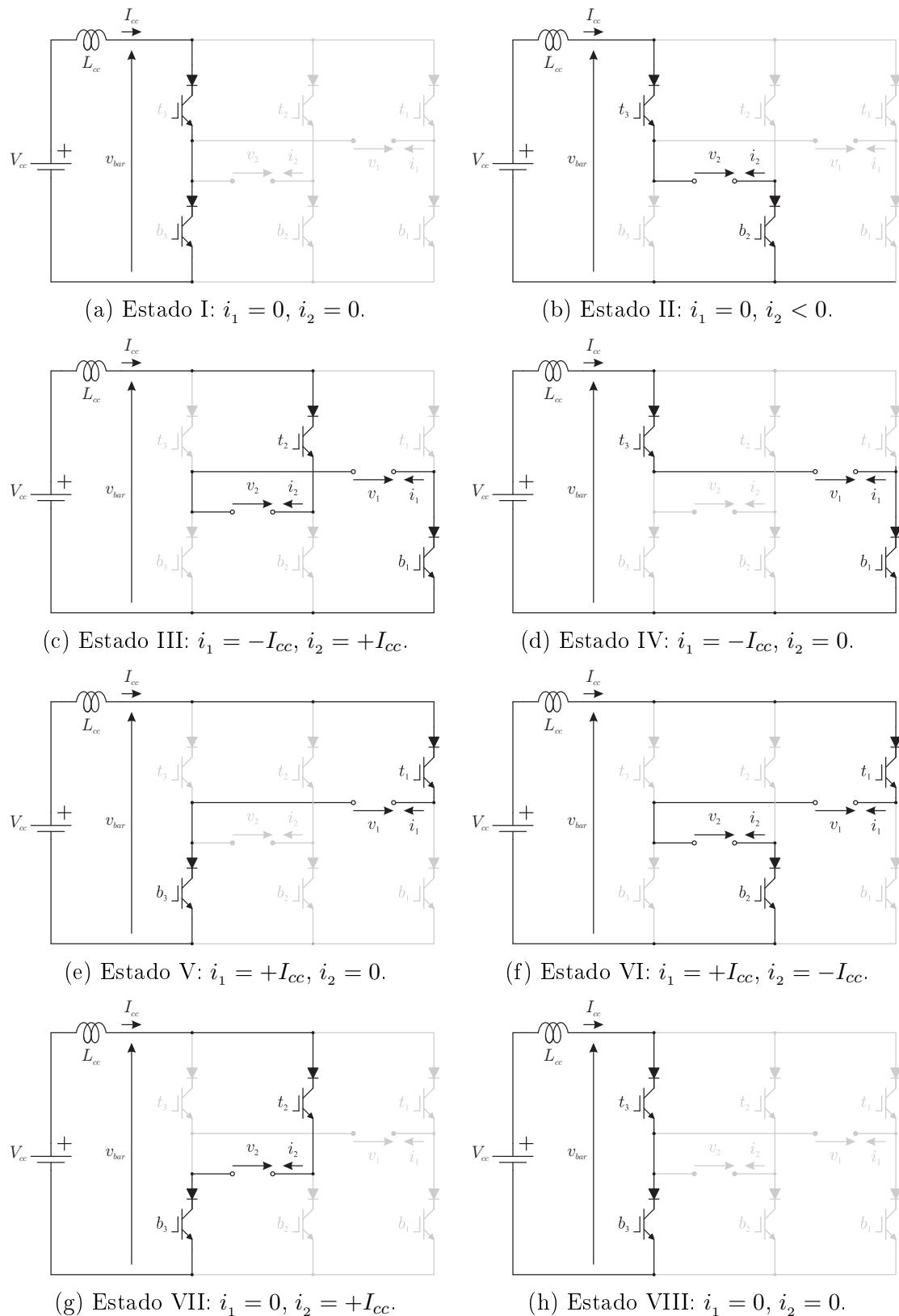


Figura 3.10: Estados de comutação do Lq2c.

$$v_{bar} = (D_{t_1} - D_{b_1})v_1 + (D_{t_2} - D_{b_2})v_2. \quad (3.7)$$

Nota-se que a tensão do barramento será a soma das tensões de saída, uma característica intrínseca dos MPCSCs.

Para comandar o Lq2c a partir de seu PWM, busca-se partir de duas correntes de referência, uma para cada carga, e obter correntes de saída independentes entre si, com o porém da operação em quadrante limitado. Uma solução para o PWM é o chaveamento sequencial, onde a prioridade é sempre do primeiro braço, seguido pelo segundo, e por último o terceiro braço.

O chaveamento sequencial deve então garantir que as chaves do primeiro braço conduzam durante o tempo estabelecido para elas (t_{t_1} e t_{b_1}), tempo este durante o qual as chaves do segundo e terceiro braço permanecem desativadas. Em seguida entram em condução as chaves do segundo braço, mas apenas depois que um indicador que sinaliza a condução do primeiro braço for desabilitado. Por fim, caso necessário, as chaves do terceiro braço entram em condução para completar o tempo de um período de chaveamento T_{ch} , obedecendo as relações apresentadas em (3.1).

Em suma, a lógica para o PWM é: enquanto a saída para as chaves do primeiro braço estiverem em nível lógico alto, deve-se desabilitar as chaves do segundo braço; uma vez que o nível lógico das primeiras chaves se torne baixo, conduzem as chaves do segundo braço; o complemento em relação ao total de um período é então passado para as chaves do terceiro braço.

Sendo assim, implementa-se a lógica PWM para o Lq2c, ilustrada na Figura 3.11.

Nota-se que as chaves do primeiro braço recebem diretamente o seu tempo de condução, enquanto que as do segundo braço recebem a somas de t_1 e t_2 . Porém elas devem conduzir apenas durante t_2 , sendo desabilitadas durante o tempo t_1 , que é o primeiro instante do período. O desligamento das chaves do segundo braço durante t_1 é feito através de uma porta lógica AND, com a entrada de t_1 sendo invertida, ou seja, enquanto as chaves do primeiro braço conduzem, as chaves do segundo braço estarão desligadas. Quando as chaves do primeiro braço terminarem sua condução naquele período, seus comandos PWMs (t_1 e b_1) passarão para o nível baixo, habilitando a porta AND devido a entrada invertida. Uma vez

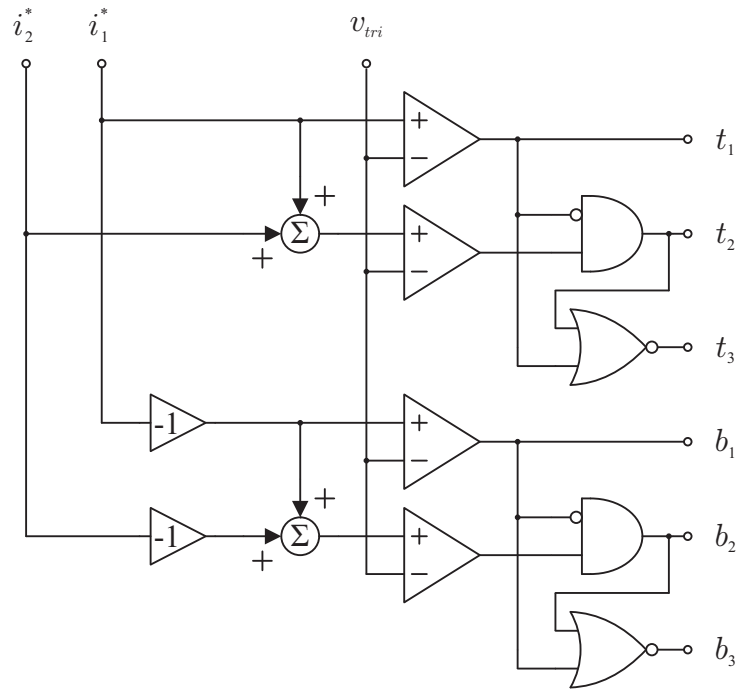


Figura 3.11: Diagrama do PWM para o Lq2c.

Tabela 3.5: Parâmetros das correntes para verificação do PWM do Lq2c.

Parâmetro	Valor
m_1	0,9
f_1	60 Hz
ϕ_1	0°
m_2	0,9
f_2	60 Hz
ϕ_2	120°

que o tempo de condução das chaves do primeiro braço já terminou, resta agora os tempos t_2 e b_2 . Agora as chaves do segundo braço irão conduzir durante o seu tempo definido por seu ciclo de trabalho. Terminados os tempos do primeiro e do segundo braço, o terceiro braço irá conduzir durante o tempo restante até que se conclua o período do chaveamento (T_{ch}), ou seja, toma-se o complemento de t_1 e t_2 para acionar as chaves do terceiro braço. Esse complemento que comandará o terceiro braço é obtido por uma porta NOR.

Para validação da modulação PWM, faz-se uma simulação no Simulink @ MATLAB®. São utilizados os parâmetros da Tabela 3.2, com as correntes da Tabela 3.5. O cenário montado para a simulação é ilustrado na Figura 3.24, que será o mesmo para os resultados experimentais.

Além do gráfico no tempo (Figura 3.12), obtém-se a Figura de Lissajous das correntes geradas, apresentada na Figura 3.13.

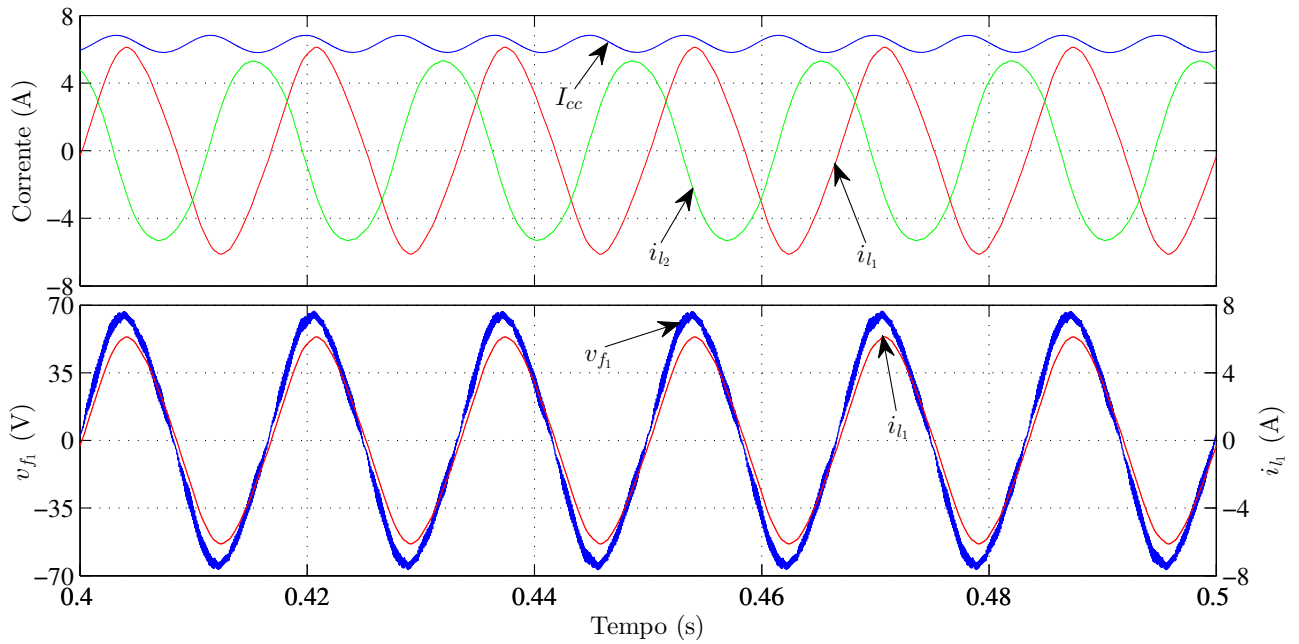


Figura 3.12: Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Lq2c.

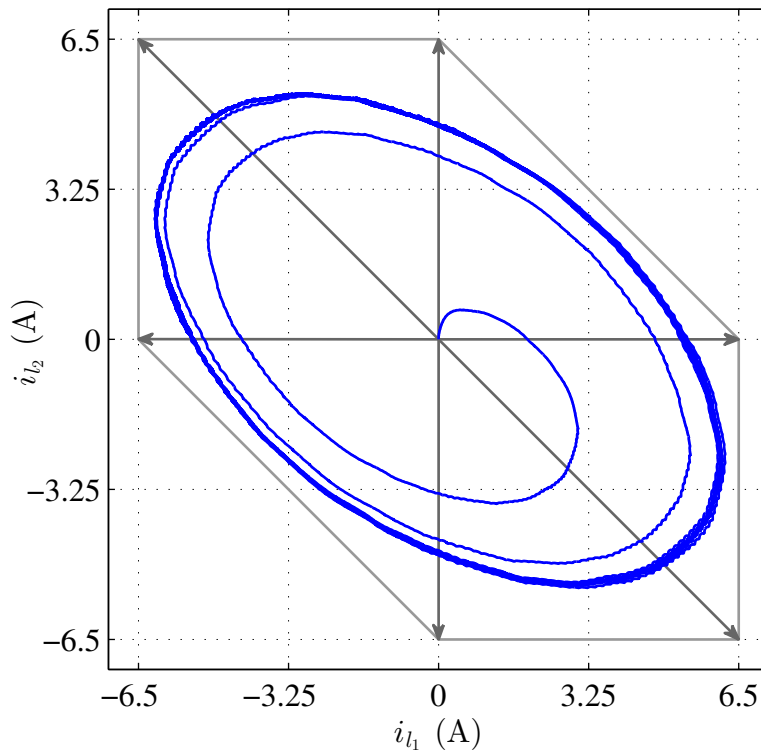


Figura 3.13: Figura de Lissajous de uma simulação do Lq2c.

Na Figura 3.12, pode-se notar que as correntes, de fato, são independentes e não apre-

sentaram sobremodulação. Já ao se observar a Figura 3.13, fica claro que não há sobremodulação, visto que o vetor resultante das correntes CA não passa dos limites do hexágono. Isso se deve à escolha do ângulo entre as correntes, que faz com que a Figura de Lissajous seja rotacionada em torno da origem do plano, e das frequências das correntes, que interferem no desenho/formato da figura gerada.

Como esperado, a modulação funciona corretamente o que valida o PWM e o conversor apresentado. Além de ter apenas duas chaves conduzindo por ciclo de chaveamento, o Lq2c possui menos chaves ao total em relação ao Fq4c. No Fq4c são necessárias oito chaves, enquanto que o Lq2c demanda seis ao total. Apesar de ter um custo menor e menores perdas por condução, o Lq2c apresenta uma operação em quadrante limitado. Tais características devem ser então analisadas para se decidir qual é mais vantajosa. Tal análise é feita ao final deste capítulo, uma vez que todos os conversores forem apresentados.

3.4 Lq3c

Visando aprimorar o Fq4c em relação ao número de chaves conduzindo por ciclo de chaveamento, substituíram-se as chaves inferiores do conversor superior, e as chaves superiores do conversor inferior, por apenas duas chaves centrais. Foi feita então a substituição das quatro chaves centrais do Fq4c por apenas duas chaves, renomeando as chaves de acordo com suas posições: superiores como *top* (t), as centrais como *middle* (m), e as inferiores como *bottom* (b). Agora não há mais claramente um conversor para cada carga, visto que as chaves do meio estão conectadas diretamente a ambas as cargas. Esse novo conversor derivado do Fq4c foi denominado como Lq3c (VITORINO et al., 2014b) (*Limited Quadrant, Three Conducting*), pois, como será demonstrado, ele opera em quadrante limitado e apresenta apenas três chaves conduzindo por ciclo de chaveamento. A topologia do Lq3c pode ser observada na Figura 3.14.

Apesar de se conseguir três chaves por ciclo de chaveamento, uma a menos que o Fq4c, ainda assim é um número superior ao Lq2c, que possui apenas duas chaves conduzindo por ciclo de chaveamento. Todavia o Lq3c foi um passo necessário no estudo dos MPCSCs, logo, é feita sua análise. O Lq3c é composto por seis chaves ao total, e estas são acionadas aos pares, levando três comandos PWM ao conversor. A combinação desses comandos resulta

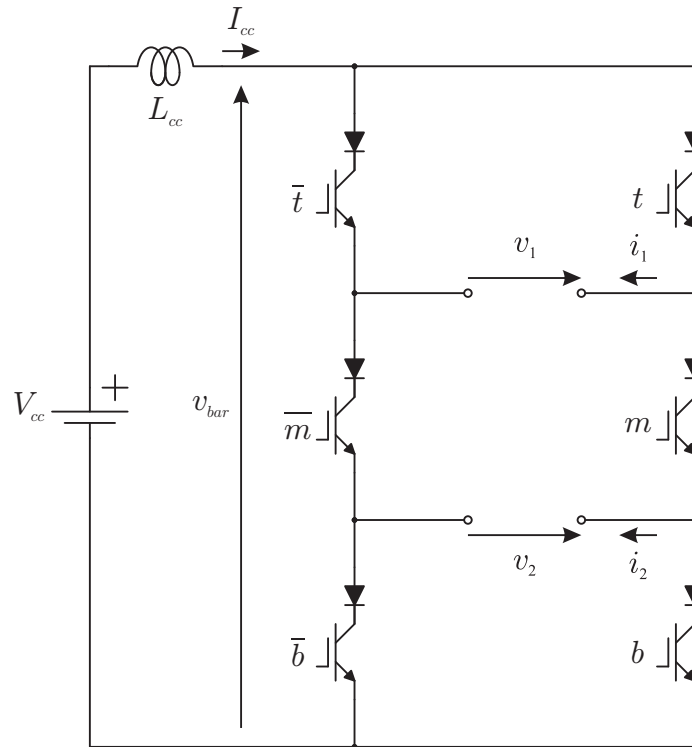


Figura 3.14: Topologia do MPSCSC Lq3c.

Tabela 3.6: Estados possíveis para os correntes de saída do MPCSC do tipo Lq3c.

Lq3c			Correntes		Estado/Vetor
t	m	b	i_1	i_2	
0	0	0	0	0	I
0	0	1	0	$-I_{cc}$	II
0	1	0	$-I_{cc}$	$+I_{cc}$	III
0	1	1	$-I_{cc}$	0	IV
1	0	0	$+I_{cc}$	0	V
1	0	1	$+I_{cc}$	$-I_{cc}$	VI
1	1	0	0	$+I_{cc}$	VII
1	1	1	0	0	VIII

em um total de oito estados possíveis para o Lq3c, que são listados na Tabela 3.6.

Semelhante aos outros conversores, o Lq3c também apresenta estados redundantes, mas apenas para os vetores nulos. Sendo assim, pode-se escolher entre definir apenas um braço para ser sempre o braço de roda-livre, ou alterná-los para distribuir melhor o desgaste das chaves do conversor.

Partindo da Tabela 3.6, pode-se traçar o circuito resultante de cada estado listado. Todos os circuitos possíveis são apresentados na Figura 3.15, onde fica claro que apenas três chaves irão conduzir por ciclo de chaveamento, visto que a lógica do PWM faz com que apenas uma

chave de cada par horizontal conduza por vez, o que é uma necessidade para os conversores fonte de corrente.

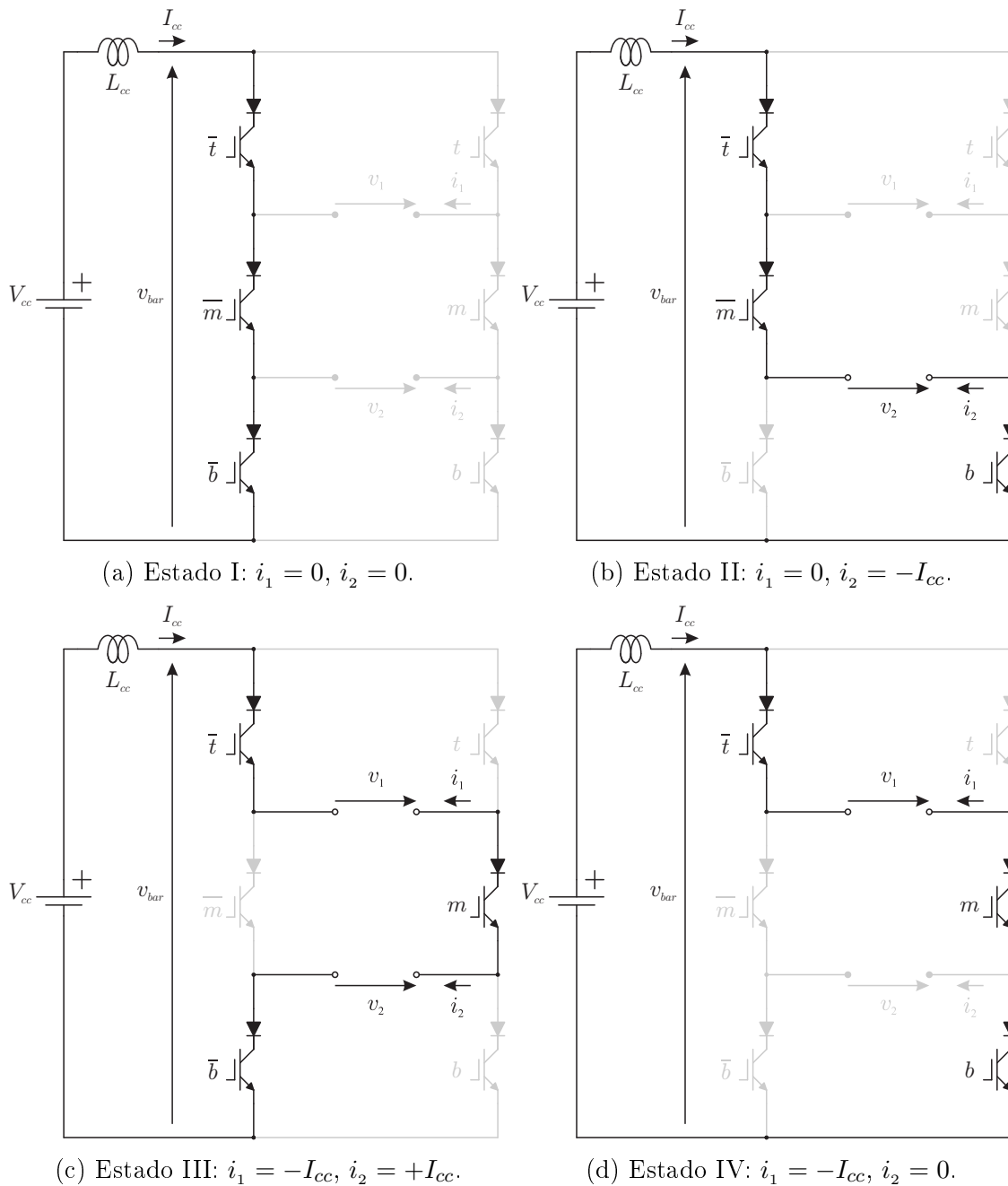


Figura 3.15: Estados de comutação do Lq3c.

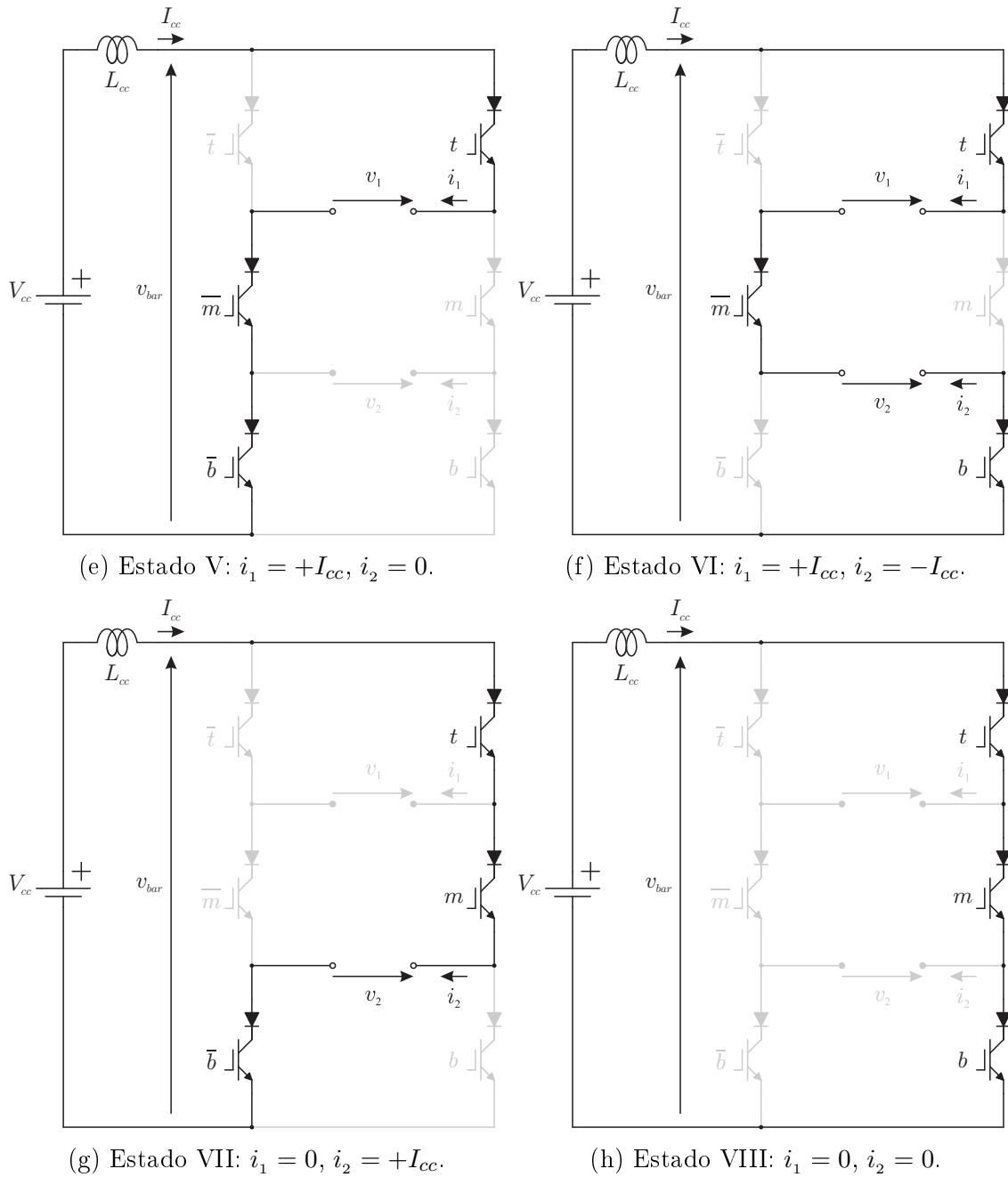


Figura 3.15: Continuação dos Estados de comutação do Lq3c.

Ao se traçar o plano vetorial utilizando os estados da Tabela 3.6, encontra-se o mesmo plano do Lq2c, visto que ambos os conversores são de operação em quadrante limitado (Figura 3.9). Então o Lq3c apresenta o mesmo problema do Lq2c em relação ao primeiro e terceiro quadrante, mas tal limitação pode ser contornada ao se aumentar a corrente do barramento CC, ou seja, expandir os limites do hexágono. Ao se aumentar a corrente do barramento CC a pelo menos duas vezes o valor de pico das correntes de saída, garante-se que não haverá sobremodulação. Todavia um aumento na corrente do barramento CC

implica em maiores perdas por condução, necessidade de componentes que suportem uma corrente maior, e também um indutor do barramento CC que suporte mais potência. Isso tudo implica em redução do rendimento do conversor, aumento de custo, e aumento do volume do conversor, implicando numa redução da densidade de potência.

Semelhante ao que acontece no Lq2c, não se pode acionar as chaves do Lq3c através de simples PWMs Unipolares utilizados no Fq4c. Entre a entrada, que são duas correntes quaisquer de referência, e sua saída, que são apenas três sinais lógicos e seus complementos, deve haver uma lógica intermediária, para que o conversor opere corretamente.

Para dedução do PWM, considera-se que cada chave conduz uma fração da corrente do barramento CC, fração esta calculada a partir do seu ciclo de trabalho naquele período de chaveamento

$$i_t = D_t I_{cc}, \quad (3.8)$$

$$i_m = D_m I_{cc}, \quad (3.9)$$

$$i_b = D_b I_{cc}. \quad (3.10)$$

Pela Lei de Kirchhoff das correntes, encontram-se as correntes de saída i_1 e i_2 , que são

$$i_1 = i_t - i_m, \quad (3.11)$$

$$i_2 = i_m - i_b. \quad (3.12)$$

Escrevendo i_1 e i_2 em função de I_{cc} , encontra-se que

$$i_1 = (D_t - D_m) I_{cc}, \quad (3.13)$$

$$i_2 = (D_m - D_b) I_{cc}. \quad (3.14)$$

Vale destacar que D_t , D_m e D_b estão limitados entre zero e um ($\in [0, 1]$). Define-se então as variáveis auxiliares D_1 e D_2 , que são equacionadas como

$$D_1 = (D_t - D_m), \quad (3.15)$$

$$D_2 = (D_m - D_b). \quad (3.16)$$

O que significa também que

$$D_1 = \frac{i_1}{I_{cc}}, \quad (3.17)$$

$$D_2 = \frac{i_2}{I_{cc}}. \quad (3.18)$$

Logo, D_1 e D_2 variam entre menos um e mais um ($\in [-1, 1]$). Em (VITORINO et al., 2014b) é apresentado um PWM que visa reduzir as perdas por chaveamento ao se grampear uma das chaves de cada par (t e \bar{t} , m e \bar{m} , b e \bar{b}), em um período do chaveamento.

Para tal, deve-se sempre selecionar o maior valor possível para D_t , D_m e D_b . Sabendo que

$$1 \geq D_m \geq 0, \quad (3.19)$$

juntamente com as equações (3.15) e (3.16), encontra-se que

$$\begin{cases} D_m \geq 0, \\ D_m = D_2 + D_b, \\ D_m = D_t - D_1 \end{cases} \quad (3.20)$$

Ou seja, além de ser maior que zero, D_m deve ser também minimamente maior que D_2 e minimamente maior que $-D_1$ (pois $D_t, D_b \in [0, 1]$). O que leva às inequações (3.21).

$$\begin{cases} D_m \geq 0, \\ D_m \geq D_2, \\ D_m \geq -D_1. \end{cases} \quad (3.21)$$

Então, escreve-se D_m como

$$D_m = \max\{0, D_2, -D_1\}. \quad (3.22)$$

Para o comandos das chaves superiores (D_t), tomam-se as inequações (3.21) juntamente com a equação (3.15) reescrita como

$$D_m = D_t - D_1. \quad (3.23)$$

O que leva às seguintes inequações

$$\begin{cases} D_t - D_1 \geq 0, \\ D_t - D_1 \geq D_2, \\ D_t - D_1 \geq -D_1. \end{cases} \quad (3.24)$$

Resolvendo o sistema para D_t , encontram-se as inequações (3.25).

$$\begin{cases} D_t \geq D_1, \\ D_t \geq D_1 + D_2, \\ D_t \geq 0. \end{cases} \quad (3.25)$$

Então, escreve-se D_t como

$$D_t = \max\{0, D_1, D_1 + D_2\}. \quad (3.26)$$

Por fim, para D_b , toma-se novamente as inequações (3.21) juntamente com a equação (3.16) reescrita como

$$D_m = D_b + D_2. \quad (3.27)$$

O que leva às seguintes inequações

$$\begin{cases} D_b + D_2 \geq 0, \\ D_b + D_2 \geq D_2, \\ D_b + D_2 \geq -D_1. \end{cases} \quad (3.28)$$

Resolvendo o sistema para D_b , encontram-se as inequações (3.29).

$$\begin{cases} D_b \geq -D_2, \\ D_b \geq -D_1 - D_2, \\ D_b \geq 0. \end{cases} \quad (3.29)$$

Então, escreve-se D_b como

$$D_b = \max\{0, -D_2, -D_1 - D_2\}. \quad (3.30)$$

Então, de posse das equações (3.26), (3.22) e (3.30), pode-se montar o PWM para o Lq3c a partir de duas correntes de referência quaisquer.

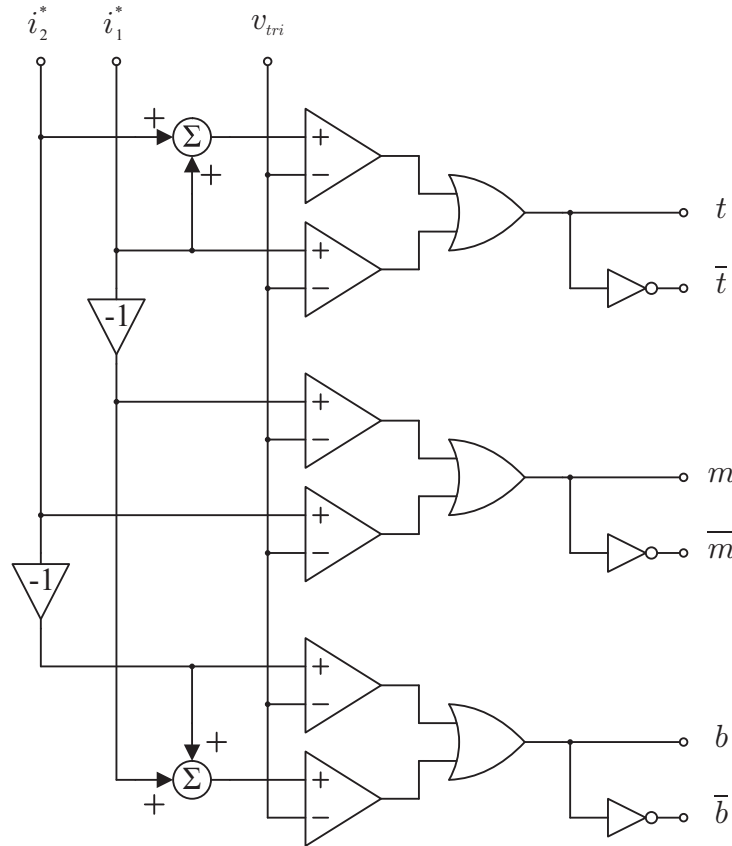


Figura 3.16: Diagrama do PWM para o Lq3c.

O diagrama do PWM para o Lq3c é ilustrado na Figura 3.16, onde as equações (3.26), (3.22) e (3.30), são traduzidas para o PWM através de somadores e portas lógicas do tipo OR.

Com isso, pode-se controlar as seis chaves do Lq3c com três comandos lógicos a partir de duas correntes de referência. De posse da topologia e do PWM, faz-se uma simulação no Simulink @ MATLAB[®] para validação da topologia e do PWM estudado. Por se tratar de um conversor que opera em quadrante limitado, faz-se a simulação com uma corrente de barramento duas vezes maior que o valor de pico das correntes de saída.

Novamente, os parâmetros do circuito são os mesmos da Tabela 3.2, com as correntes da Tabela 3.7, cujas correntes foram escolhidas de modo a evidenciar a viabilidade do barramento CC sobredimensionado, visando evitar a sobremodulação. O cenário montado para a simulação é ilustrado na Figura 3.24, que será o mesmo para os resultados experimentais.

Tabela 3.7: Parâmetros das correntes para verificação do PWM do Lq3c.

Parâmetro	Valor
m_1	0,5
f_1	50 Hz
ϕ_1	0°
m_2	0,5
f_2	60 Hz
ϕ_2	120°

No resultado da simulação no domínio do tempo (Figura 3.17), observa-se que, como esperado, as corrente de saída possuem um valor de pico igual a metade da corrente do barramento CC e, logicamente, não há sobremodulação.

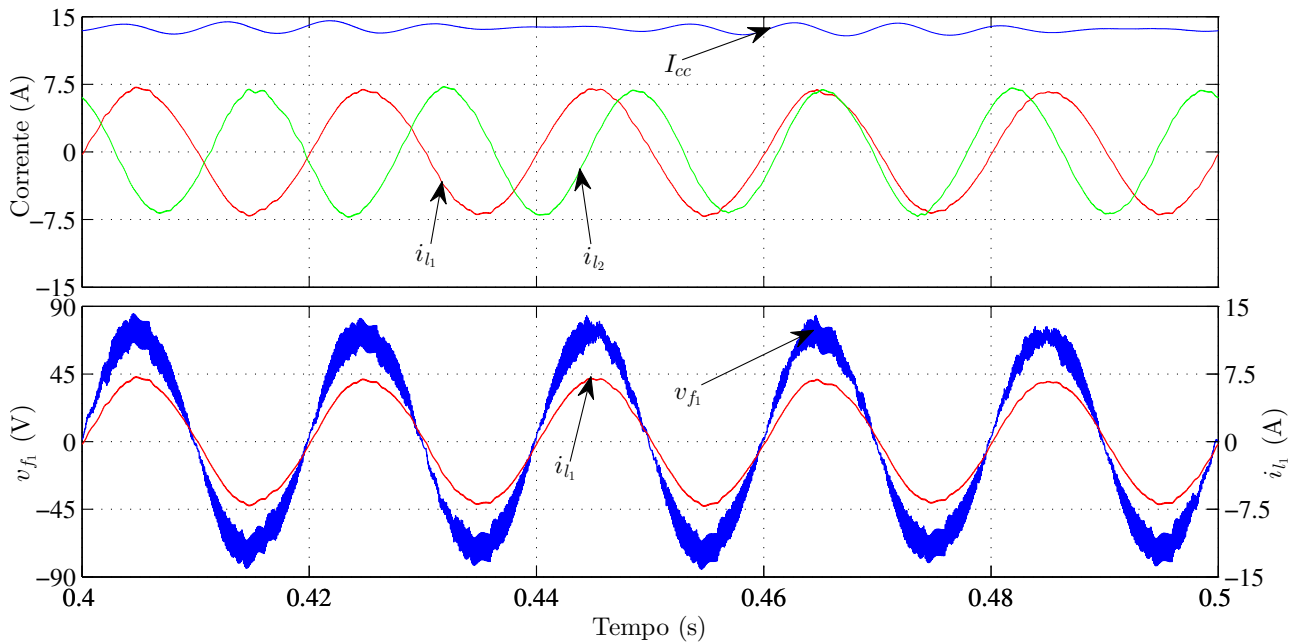


Figura 3.17: Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Lq3c.

Já na Figura de Lissajous, ilustrada na Figura 3.18, mostra-se que as correntes de saída estão contidas dentro do hexágono que representa o barramento CC, que chega a ser o dobro do valor de pico das correntes de saída. Ao se imaginar os mesmos parâmetros de frequência e defasagem entre as correntes, mas com amplitudes maiores, fica evidente que haveria sobremodulação, pois o vetor resultante das correntes de saída ultrapassaria o polígono delimitante.

Com isso, demonstra-se que os Lq podem ser utilizados sem limitações, contudo isso implica em uma corrente do barramento CC, minimamente, duas vezes maior que o valor de

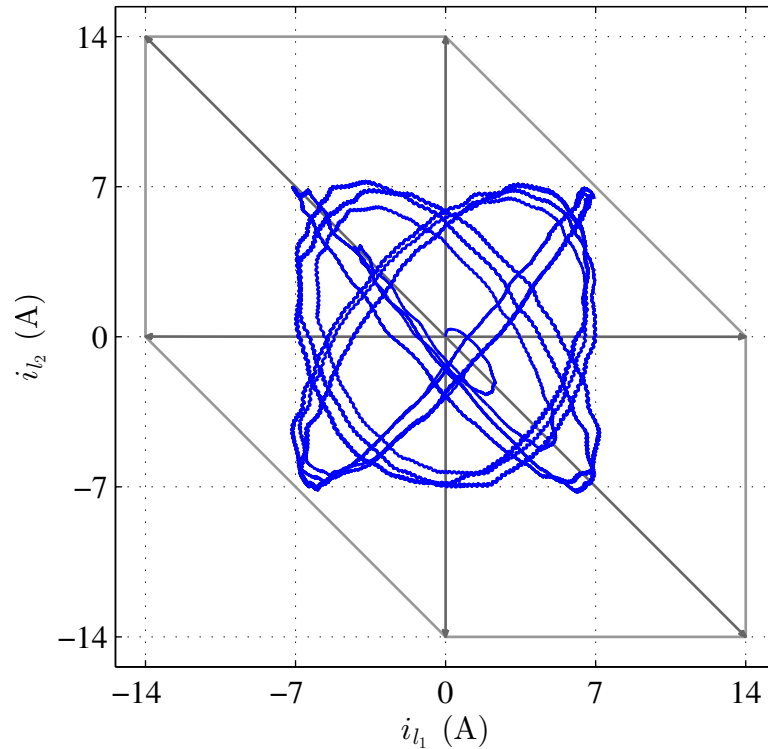


Figura 3.18: Figura de Lissajous para a simulação da Figura 3.17.

pico das correntes de saída. Evidencia-se o fato de que os Lq possuem como vantagem um número menor de chaves conduzindo por ciclo de chaveamento se comparado ao Fq4c. Porém a limitação em quadrante faz com que seja necessário o aumento da corrente do barramento CC, para se alcançar o mesmo grau de liberdade do Fq4c.

O aumento da corrente do barramento CC é uma solução viável, mas que trás consigo três fatores cruciais que a tornam penosa: aumento da corrente no indutor do barramento CC, implicando em mais perdas por condução; necessidade de componentes que suportem uma corrente duas vezes maior que a nominal das cargas, implicando em componentes mais caros; e a necessidade de um indutor maior, ou mais volumoso, de modo a manter a oscilação da corrente do barramento CC dentro de um limite aceitável.

3.5 Fq3c

Até então estudou-se, além do CSC Monofásico, três MPCSCs: Fq4c, Lq2c e Lq3c. Apesar dos Lq2c e Lq3c terem menos chaves conduzindo por ciclo de chaveamento, eles operam em quadrante limitado, o que pode aumentar o custo, aumentar as perdas por condução e

reduzir a densidade de potência do MPCSC.

Busca-se então operar com menos chaves conduzindo por ciclo de chaveamento, se comparado ao Fq4c, mas mantendo a operação em quadrante completo. Para tal, modifica-se o Lq3c de modo a atingir a operação em quadrante completo. Assim, adicionam-se duas chaves centrais cruzadas, ou seja, uma chave parte de uma porta emissora de uma das chaves superiores, e conecta-se à porta coletora de uma das chaves inferiores. Essa conexão é feita em X, ou seja, se uma das chaves adicionadas parte de uma chave comum t ou b , ela deve ter sua porta emissora conectada à uma chave oposta \bar{b} ou \bar{t} , respectivamente.

Essa modificação ao Lq3c adiciona duas chaves ao número total de chaves do conversor, mas concede agora a operação em quadrante completo com apenas três chaves conduzindo por ciclo de chaveamento. Essa nova topologia foi denominada de Fq3c (VITORINO et al., 2014a) (*Full Quadrant, Three conducting*), cuja topologia é ilustrada na (Figura 3.19).

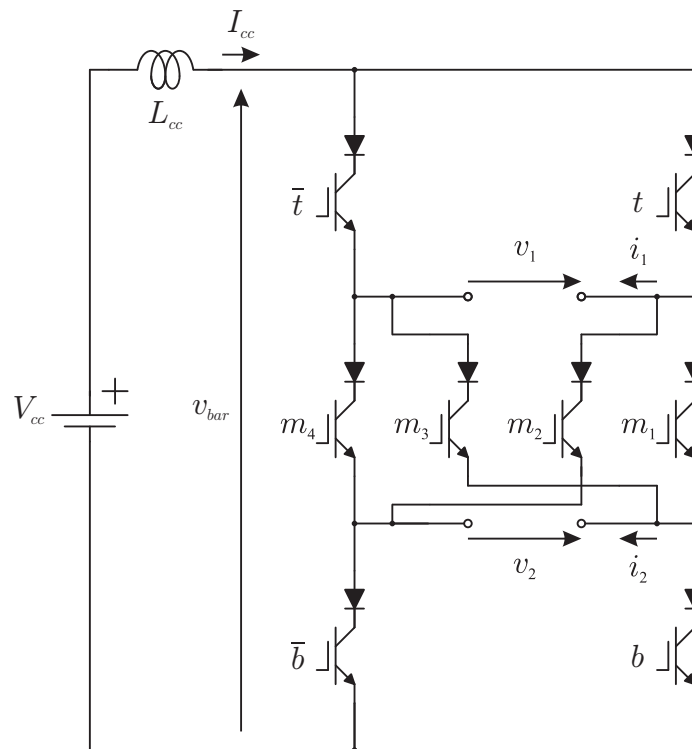


Figura 3.19: Topologia de MPCSC do tipo Fq3c.

O Fq3c reúne um menor número de chaves conduzindo por ciclo de chaveamento, em relação ao Fq4c, com a operação em quadrante completo. Comparado aos Lq, o Fq3c apresenta um número maior de chaves, mas a operação em quadrante completo faz com que ele não exija um barramento CC sobredimensionado, para que funcione sem limitações.

Tabela 3.8: Estados possíveis para os correntes de saída do MPCSC do tipo Fq3c.

Fq3c			Correntes		Estado/Vetor
t	m_j	b	i_1	i_2	
0	4	0	0	0	I
0	4	1	0	$-I_{cc}$	II
0	3	0	0	$+I_{cc}$	III
0	3	1	0	0	IV
0	2	0	$-I_{cc}$	0	V
0	2	1	$-I_{cc}$	$-I_{cc}$	VI
0	1	0	$-I_{cc}$	$+I_{cc}$	VII
0	1	1	$-I_{cc}$	0	VIII
1	4	0	$+I_{cc}$	0	IX
1	4	1	$+I_{cc}$	$-I_{cc}$	X
1	3	0	$+I_{cc}$	$+I_{cc}$	XI
1	3	1	$+I_{cc}$	0	XII
1	2	0	0	0	XIII
1	2	1	0	$-I_{cc}$	XIV
1	1	0	0	$+I_{cc}$	XV
1	1	1	0	0	XVI

A adição das chaves cruzadas no meio do conversor concede a operação em quadrante completo, ou seja, o Fq3c possui dezesseis estados possíveis, assim como o Fq4c. Sendo um conversor fonte de corrente, apenas uma chave de cada linha (conjunto horizontal) deve conduzir a cada ciclo de chaveamento, então além das chaves superiores (t) e inferiores (b), haverá também as chaves do meio (m_j). Sendo quatro chaves centrais, e apenas uma conduzindo por ciclo de chaveamento, nomeiam-se elas como m_1 , m_2 , m_3 e m_4 . Então o PWM que comanda o Fq3c terá os seguintes comandos: t (e seu complemento), b (e seu complemento), e m_j ($j = 1, 2, 3, 4$). Ao se analisar todas as combinações possíveis para as chaves do Fq3c, monta-se a Tabela 3.8, que lista todos os dezesseis estados possíveis do Fq3c, logo, resultando em dezesseis circuitos formados pela combinação das chaves (Figura 3.20).

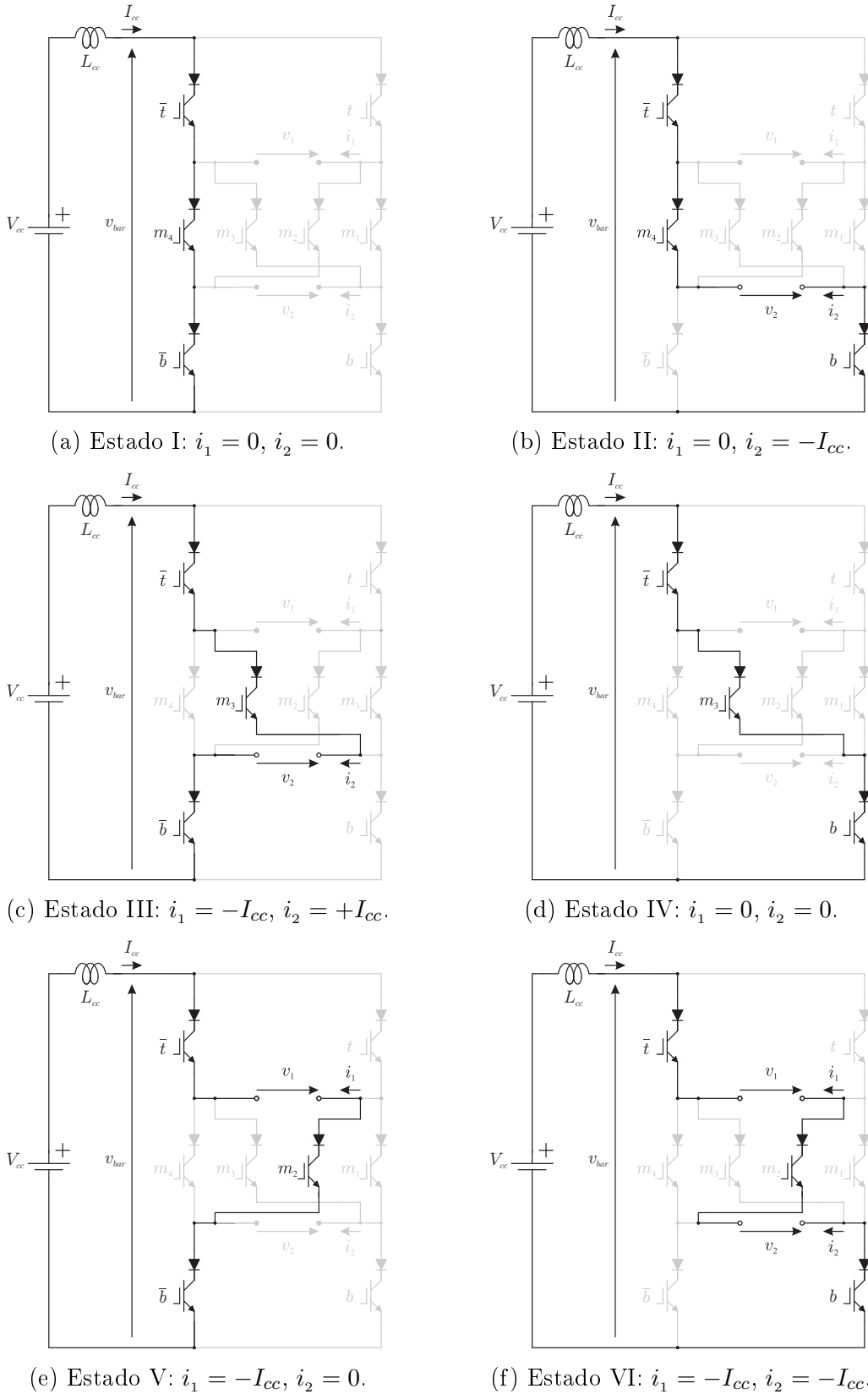
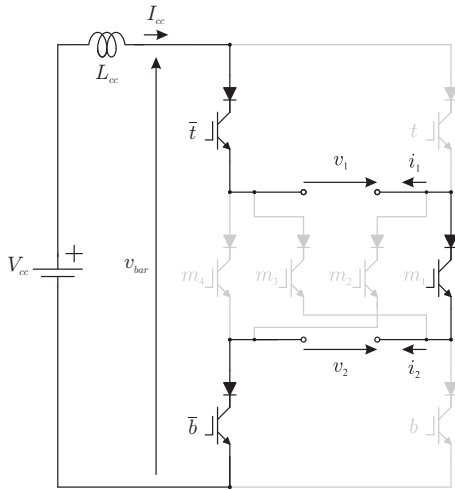
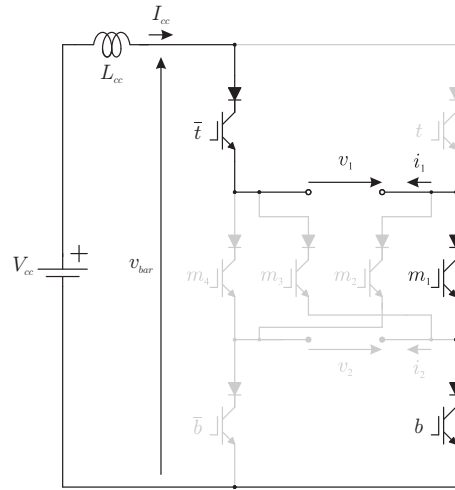


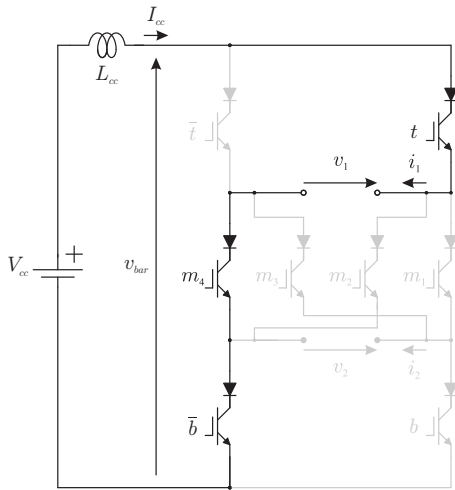
Figura 3.20: Estados de comutação do Fq3c.



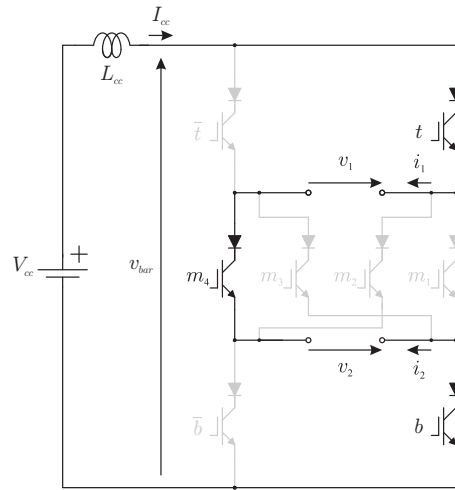
(g) Estado VII: $i_1 = -I_{cc}$, $i_2 = +I_{cc}$.



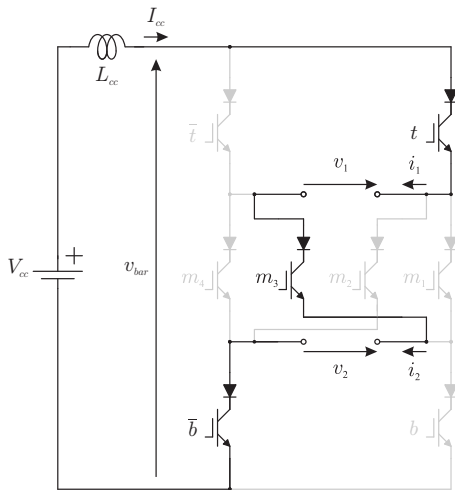
(h) Estado VIII: $i_1 = -I_{cc}$, $i_2 = 0$.



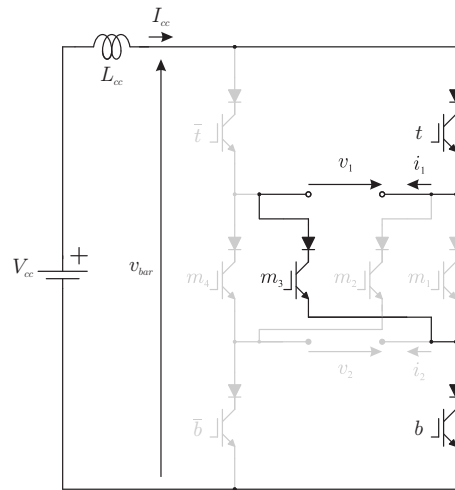
(i) Estado IX: $i_1 = +I_{cc}$, $i_2 = 0$.



(j) Estado X: $i_1 = +I_{cc}$, $i_2 = -I_{cc}$.



(k) Estado XI: $i_1 = -I_{cc}$, $i_2 = +I_{cc}$.



(l) Estado XII: $i_1 = -I_{cc}$, $i_2 = 0$.

Figura 3.20: Continuação dos estados de comutação do Fq3c.

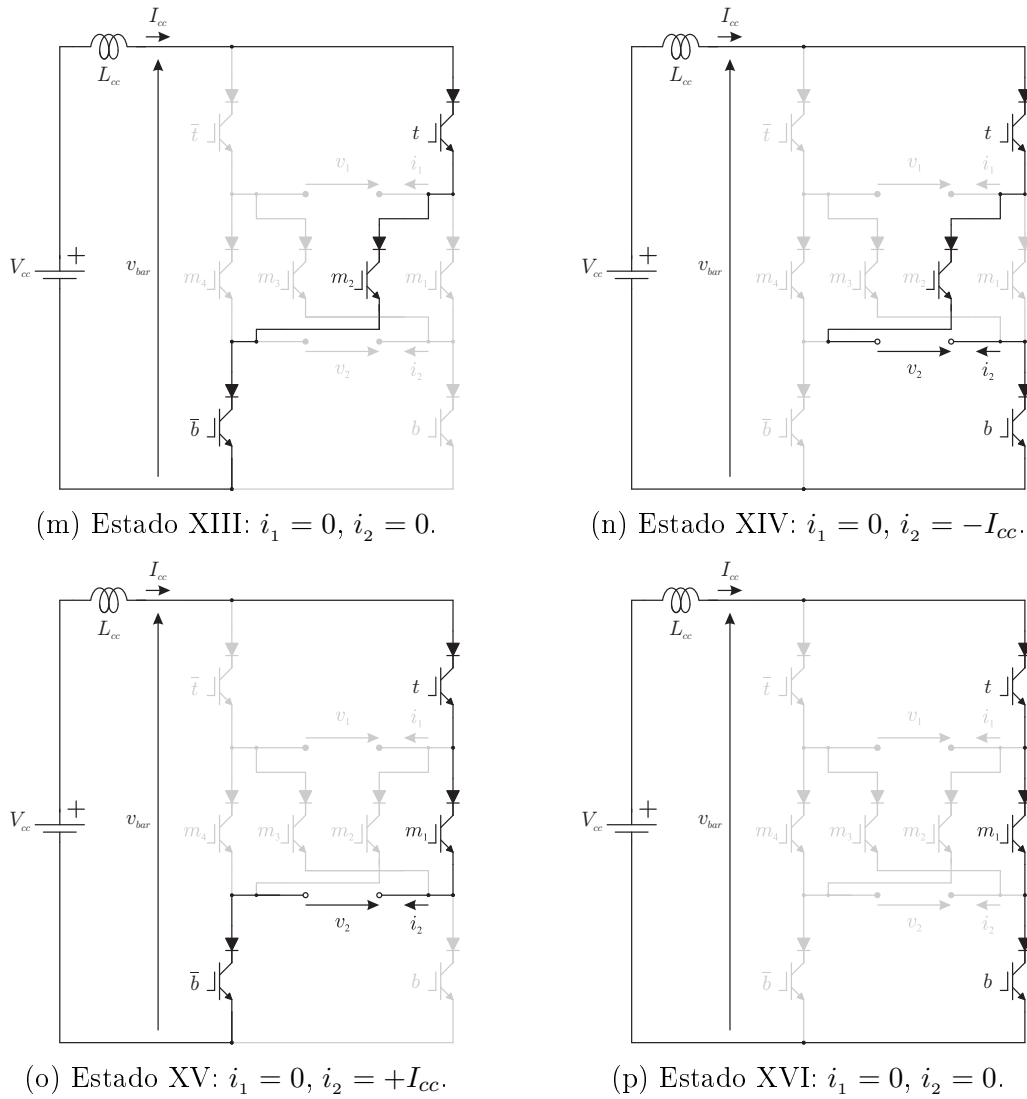


Figura 3.20: Continuação dos estados de comutação do Fq3c.

Semelhante ao que foi feito para o Lq2c e Lq3c, deve-se partir de duas correntes de referência (i_1^* e i_2^*) e resultar em oito comandos PWM: *top*, *bottom* e *middle*, que irão comandar as oito chaves do conversor. Essa nova configuração das chaves centrais, m_j , do Fq3c não pode ser acionada pelo PWM convencional utilizado para o Fq4c. Então, parte-se do PWM do Fq4c para implementar a nova configuração que irá comandar o Fq3c corretamente.

Descreve-se então a lógica que gera o PWM correto para o Fq3c a partir de duas correntes quaisquer de referência, fazendo-se a analogia com a modulação do Fq4c. Ao se considerar que o valor médio da corrente que percorre cada chave é dado por

$$i_t = D_t I_{cc}, \tag{3.31}$$

$$i_{m_j} = D_{m_j} I_{cc}, \quad (3.32)$$

$$i_b = D_b I_{cc}. \quad (3.33)$$

Pode-se então escrever as correntes de saída, correspondente a cada carga como

$$i_1 = (D_t - (D_{m_1} + D_{m_2})) I_{cc}, \quad (3.34)$$

$$i_2 = ((D_{m_1} + D_{m_3}) - D_b) I_{cc}. \quad (3.35)$$

Define-se também a tensão que cada carga reflete no barramento CC como

$$v_{bar_1} = (D_t - (D_{m_1} + D_{m_2})) v_1, \quad (3.36)$$

$$v_{bar_2} = ((D_{m_1} + D_{m_3}) - D_b) v_2. \quad (3.37)$$

Sendo a associação das cargas em série, suas tensões de barramento se somam para resultar na tensão total do barramento CC do Fq3c

$$v_{bar} = v_{bar_1} + v_{bar_2}. \quad (3.38)$$

Sendo D_t , D_{m_j} e D_b os ciclos de trabalho de cada chave, eles são limitados entre 0 e 1: D_t, D_{m_j} e $D_b \in [0, 1]$. Definindo-se as variáveis auxiliares D_1 e D_2 , têm-se que

$$D_1 = (D_t - (D_{m_1} + D_{m_2})), \quad (3.39)$$

$$D_2 = ((D_{m_1} + D_{m_3}) - D_b). \quad (3.40)$$

O que leva a D_1 e $D_2 \in [-1, 1]$, sendo estes os valores médios dos sinais de referência para modulação da corrente (sinais modulantes), que num período de chaveamento (período da portadora triangular) podem ser considerados constantes. Como busca-se partir da modulação unipolar do Fq4c para encontrar o PWM para o Fq3c, pode-se fazer a comparação entre a Tabela 3.1 e a Tabela 3.8. Nota-se que o comando das chaves b_1 e t_2 é substituído pelo comando das chaves centrais m_j . Na Tabela 3.9 evidencia-se a correlação entre os comandos do Fq3c que substituem os comandos do Fq4c, para se obter todos os dezesseis estados dos conversores.

Tabela 3.9: Correlação entre as chaves b_1 e t_2 do Fq4c com as chaves m_j do Fq3c.

b_1	t_2	m_j	Estado/Vetor
0	0	4	I
0	0	4	II
0	1	3	III
0	1	3	IV
1	0	2	V
1	0	2	VI
1	1	1	VII
1	1	1	VIII
0	0	4	IX
0	0	4	X
0	1	3	XI
0	1	3	XII
1	0	2	XIII
1	0	2	XIV
1	1	1	XV
1	1	1	XVI

Então, partindo da Tabela 3.9, encontra-se a relação lógica que leva os comandos das chaves centrais do Fq4c para as chaves centrais do Fq3c, resultando nos mesmos estados. Para que se obtenha o sinal correto de m_j a partir das chaves b_1 e t_2 , deve-se montar as associações lógicas

$$m_1 = b_1 t_2, \quad (3.41)$$

$$m_2 = b_1 \bar{t}_2, \quad (3.42)$$

$$m_3 = \bar{b}_1 t_2, \quad (3.43)$$

$$m_4 = \bar{b}_1 \bar{t}_2. \quad (3.44)$$

Com isso, monta-se a lógica PWM para o Fq3c a partir dos sinais de referências para as correntes i_1^* e i_2^* , fazendo-se uma modificação no PWM para o Fq4c mostrada nas equações (3.41), (3.42), (3.43) e (3.44). Então, obtem-se os comandos m_j através de portas lógicas. Sendo assim, o diagrama lógico para o PWM do Fq4c é ilustrado na Figura 3.21.

De modo a verificar a teoria da lógica PWM, faz-se uma simulação no Simulink @ MATLAB[®]. Gerando duas correntes quaisquer, utilizando os mesmos parâmetros da Tabela 3.2, com os as correntes da Tabela 3.10, cujo resultado pode ser observado na Figura 3.22. O

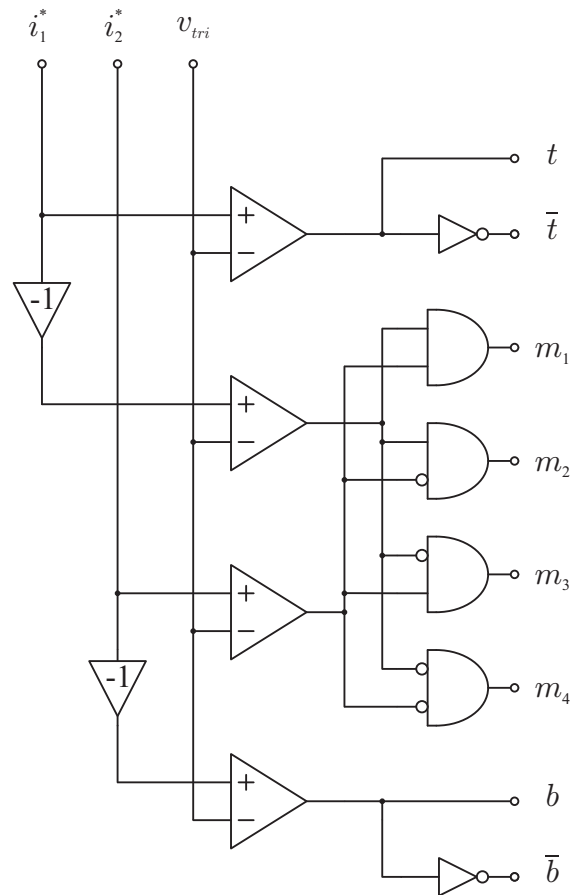


Figura 3.21: Diagrama do PWM para o Fq3c.

Tabela 3.10: Parâmetros das correntes para verificação do PWM do Fq3c.

Parâmetro	Valor
m_1	0,9
f_1	50 Hz
ϕ_1	0°
m_2	0,9
f_2	60 Hz
ϕ_2	120°

cenário montado para a simulação é ilustrado na Figura 3.24, que será o mesmo para os resultados experimentais.

Na Figura 3.22 pode-se observar que as correntes foram geradas corretamente e sem sobremodulação. A oscilação da corrente do barramento CC irá depender da frequência e da fase entre as correntes de saída, e também do valor de indutância do barramento CC. Essa oscilação acaba interferindo nas correntes saída, causando as distorções observadas. Vale notar que o resultado é praticamente idêntico ao obtido com o Fq4c, vide Figura 3.5.

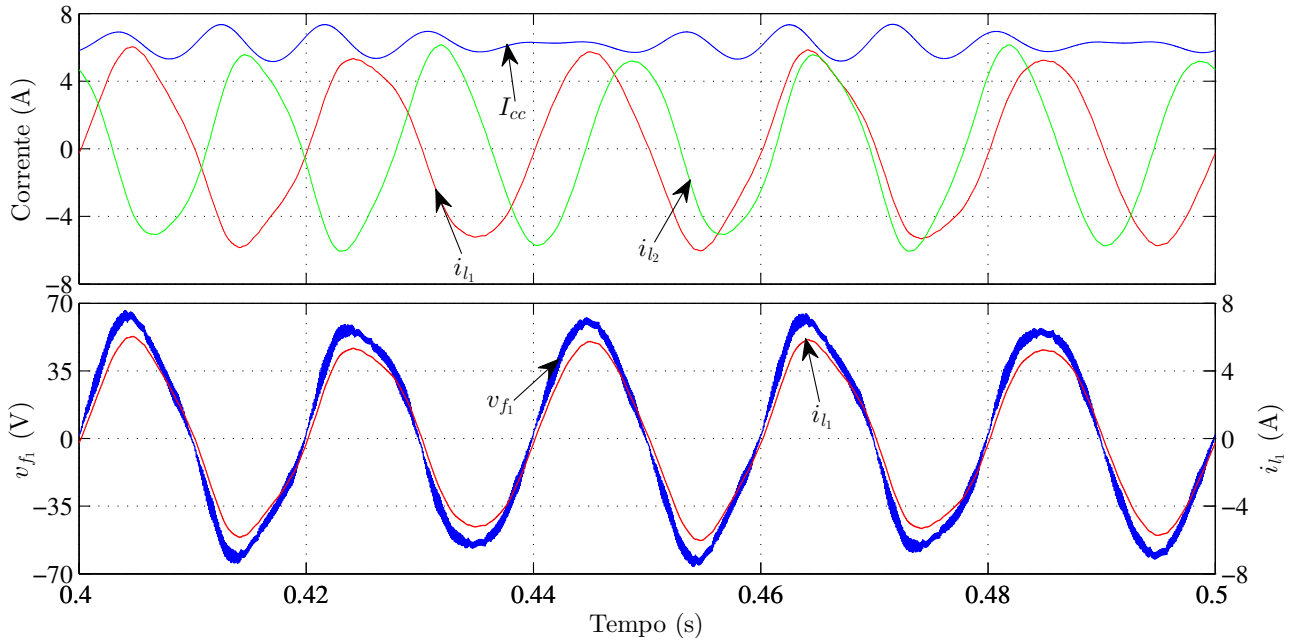


Figura 3.22: Correntes de entrada e de saída, e tensão do capacitor de um dos filtros CA de uma simulação do Fq3c.

Na Figura de Lissajous (Figura 3.23), nota-se que as correntes estão contidas dentro do polígono que define o barramento, logo, não há sobremodulação. A escolha das correntes de referência, propositalmente, faz com que o vetor resultante das correntes de saída preencha todo o plano, reforçando que o Fq3c é um conversor que opera em quadrante completo sem a necessidade de um barramento CC sobredimensionado.

Assim, percebe-se que a topologia Fq3c é eficaz, e que a lógica PWM estudada está correta, pois o conversor é capaz de gerar duas correntes quaisquer de forma independente com operação em quadrante completo. Além da operação em quadrante completo, o conversor apresenta três chaves conduzindo por ciclo de chaveamento, uma a menos que o Fq4c. Novamente, o fato de possuir menos chaves conduzindo por ciclo de chaveamento é uma característica importante, principalmente em se tratando de conversores fonte de corrente, visto que as perdas por condução é um dos fatores negativos de maior peso nos CSCs.

3.6 Resultados experimentais em malha aberta

Uma vez apresentado cada conversor, culminando no Fq3c, faz-se o estudo experimental para validação da topologia e do PWM de cada conversor, com exceção do Fq4c. Partindo então de uma mesma configuração, faz-se a análise em malha aberta dos conversores Lq2c, Lq3c e

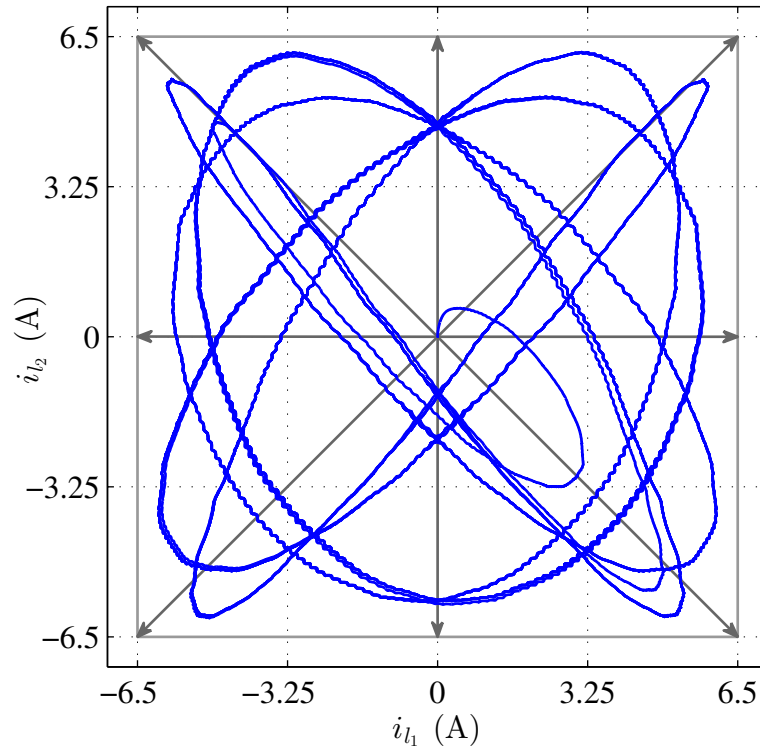


Figura 3.23: Figura de Lissajous para a simulação da Figura 3.22.

Tabela 3.11: Parâmetros para os experimentos com os MPCSCs.

Parâmetro	Valor
L_{cc}	67 mH
C_f	15 μ F
L_f	3 mH
R_l	3,8 Ω
f_{ch}	10 kHz

Fq3c. O comando PWM de todos os conversores foi feito utilizando um DSP 320F28335 da Texas Instruments [®].

Enquanto o protótipo do Lq3c e do Fq3c é o mesmo, o Lq2c utiliza o protótipo de um CSC Trifásico. No Lq2c, as chaves são deveras RBIGBTS (IXRP15N120), fabricados pelas IXYS [®]. Já as chaves do Fq3c e Lq3c são resultado da associação série de diodos (RHRP1540), fabricados pela Fairchild Semiconductors [®], e IGBTs (IRG4PC40UPbF), fabricados pela International Rectifier [®].

Os valores dos componentes utilizados nos experimentos são listados na Tabela 3.11. Por ser um estudo em malha aberta, a tensão CC V_{cc} que alimenta o circuito, foi sendo controlada até o nível em que se obteve 3 A no barramento CC.

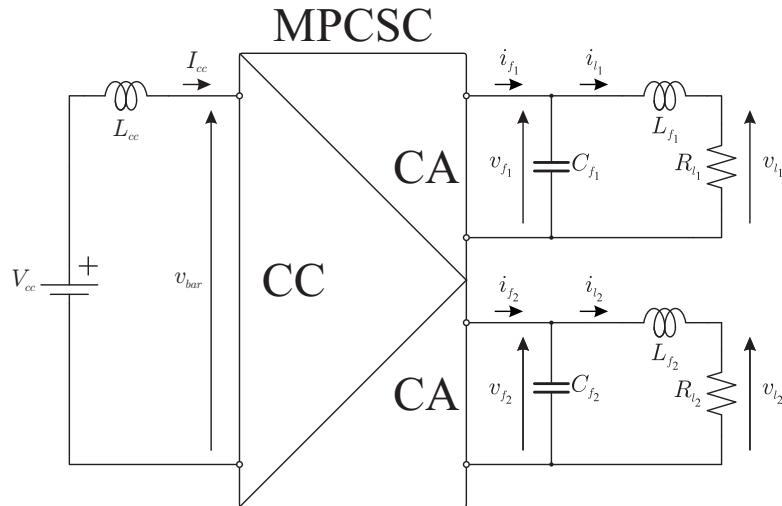


Figura 3.24: Configuração para obtenção de resultados experimentais para os MPCSCs operando em malha aberta.

Tabela 3.12: Parâmetros das correntes para verificação experimental dos MPCSCs.

Parâmetro	Valor
m_1	0,9
f_1	60 Hz
ϕ_1	0°
m_2	0,9
f_2	60 Hz
ϕ_2	120° / 90°

Já as correntes de referência utilizadas são diferentes das utilizadas na etapa de simulação, visando obter uma menor oscilação no barramento CC, o que resulta em correntes CA menos distorcidas. Na Tabela 3.11 são listados os valores para as correntes de referência. Para os conversores Lq2c e Lq3c, utiliza-se uma defasagem de 120° entre as correntes, para que se obtenha uma elipse contida no hexágono que representa a limitação em quadrante. Para o Fq3c, utiliza-se uma defasagem de 90° entre as correntes, para que se obtenha um círculo contido no quadrado que representa o quadrante completo. Isso indica que a depender das correntes CA do PWM dos conversores, a oscilação do barramento CC é alterada, e tão pior essa oscilação do barramento CC, pior será a distorção das correntes CA.

Primeiro, fez-se o experimento para o Lq2c, cujo resultado no domínio do tempo pode ser observado na Figura 3.25. Tomando os pontos de cada curva de corrente, pode-se traçar a Figura de Lissajous para o experimento, que pode ser observada na Figura 3.26.

Nota-se que, apesar do ruído, o protótipo experimental funcionou corretamente, demons-

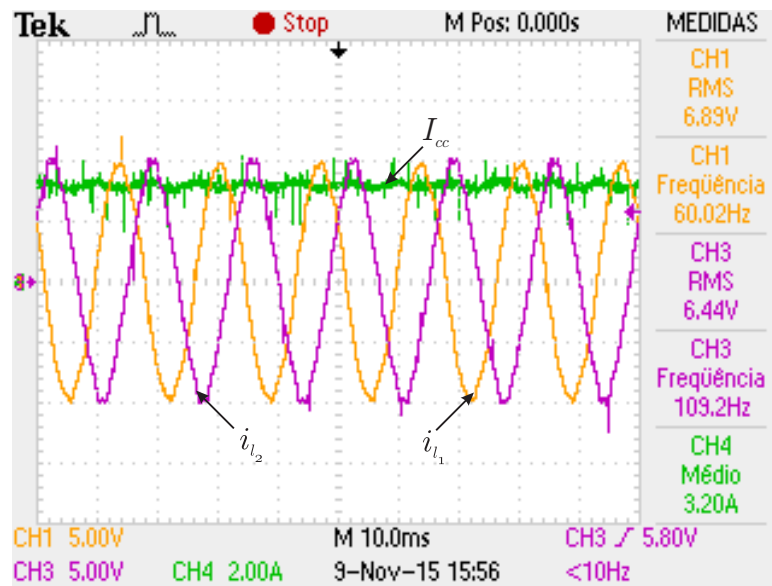


Figura 3.25: Resultado experimental do Lq2c operando em malha aberta.

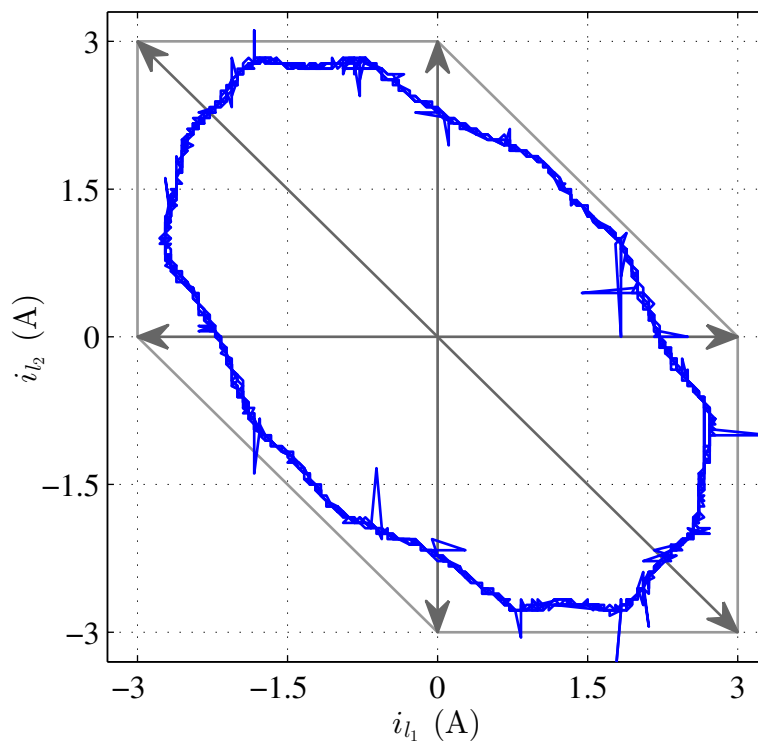


Figura 3.26: Figura de Lissajous para o resultado experimental da Figura 3.25.

trando que o PWM e o circuito projetado funcionam de forma satisfatória, além da implementação do tempo morto que também funcionou corretamente, vide o resultado obtido na etapa experimental. Ainda na Figura de Lissajous, nota-se uma oscilação nas correntes, o que leva a uma elipse também oscilante. Vale lembrar que a escolha das correntes foi a mesma que para a etapa de simulação, visando evitar a sobremodulação.

O segundo experimento feito foi para o Lq3c, cujo resultado no domínio do tempo pode ser observado na Figura 3.27. Da mesma forma, tomando os pontos de cada curva de corrente, pode-se traçar a Figura de Lissajous para o experimento, que pode ser observada na Figura 3.28.

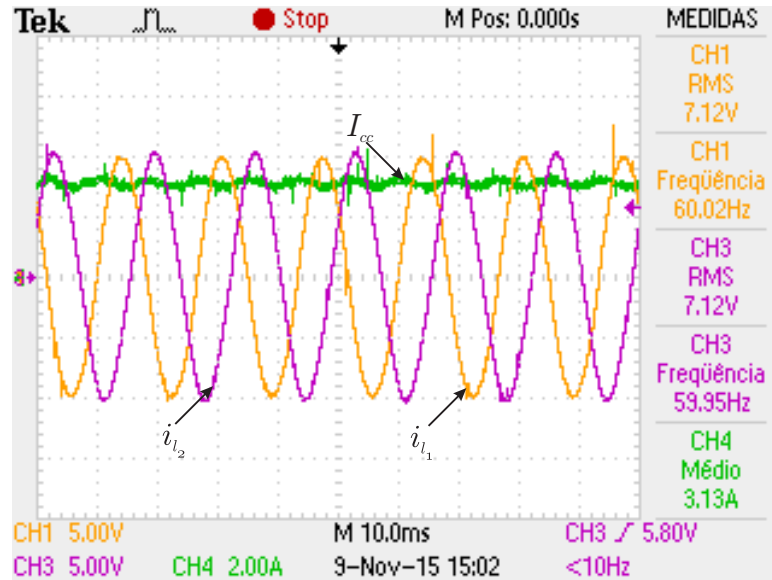


Figura 3.27: Resultado experimental do Lq3c operando em malha aberta.

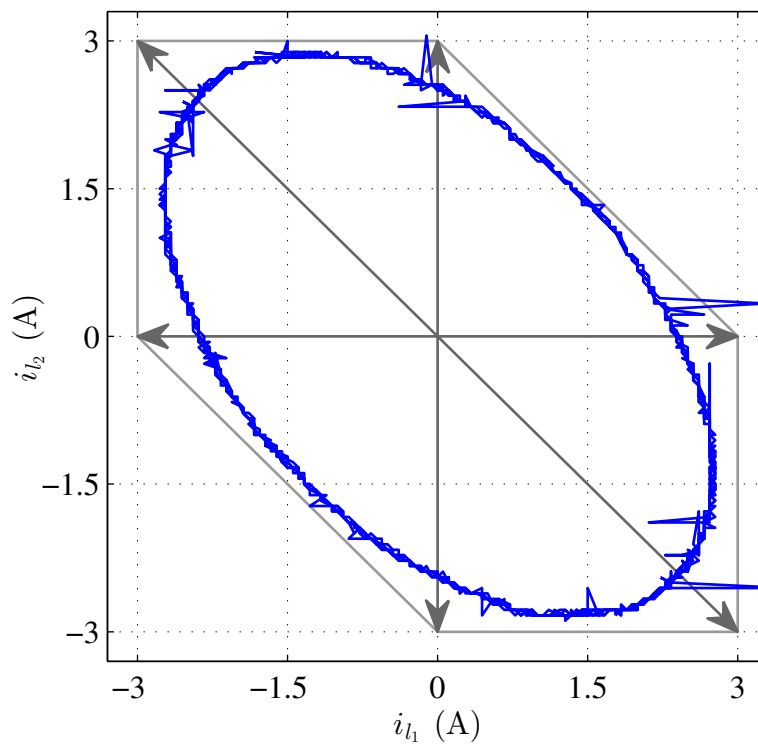


Figura 3.28: Figura de Lissajous para o resultado experimental da Figura 3.27.

Como por também ser um conversor de quadrantes limitados, as mesmas correntes de

referência utilizadas para o Lq2c foram utilizadas para o Lq3c, semelhante à etapa simulação. Porém, percebe-se que o Lq3c apresentou uma elipse mais comportada se comparado ao Lq2c, visto que as correntes do Lq3c apresentaram uma oscilação menor, observada na Figura 3.27. Vale lembrar que para que o Lq3c e o Lq2c funcionem sem limitação em quadrante, pode-se aumentar a sua corrente do barramento CC, mas tal solução trás mais malefícios do que benefícios ao conversor.

Por fim, fez-se o experimento do Fq3c em malha aberta, cujo resultado no domínio do tempo pode ser observado na Figura 3.29. Da mesma forma, tomando os pontos de cada curva de corrente, pode-se traçar a Figura de Lissajous para o experimento, que pode ser observada na Figura 3.30.

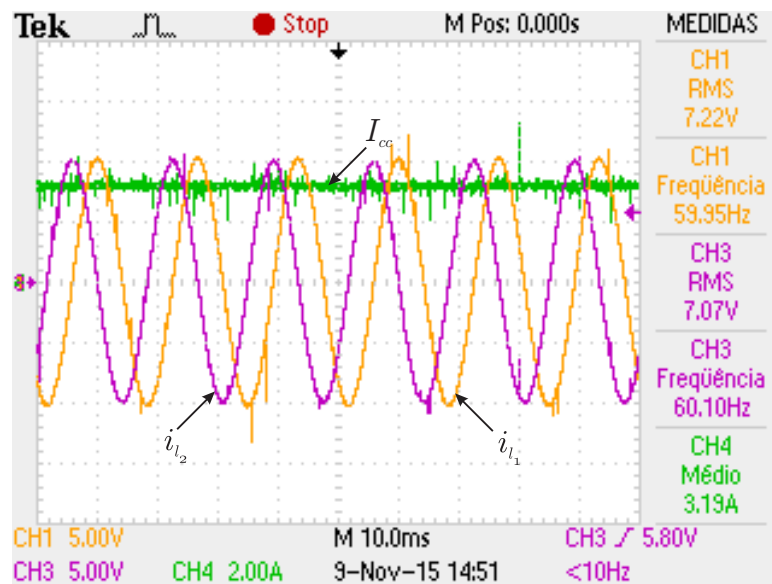


Figura 3.29: Resultado experimental do Fq3c operando em malha aberta.

A alteração da fase entre as correntes, que agora é de 90° , gera a forma de onda observada na Figura 3.30. Tal opção visa reforçar a operação em quadrante completo do Fq3c, visto que a Figura de Lissajous preenche todo o plano vetorial das correntes, sem sobremodulação.

Com isso, verificou-se o funcionamento dos conversores também na parte prática, sendo os protótipos construídos em laboratório, contribuindo para o conhecimento acerca da construção de conversores de potência, mas especificamente para os CSCs. Apesar dos protótipos do Lq3c e Fq3c terem sido construídos com chaves resultantes da associação de diodos em série com IGBTs, eles também demonstraram resultados tão satisfatórios quanto o Lq2c, construído com RBIGBTs de fato. Vale lembrar que a análise comparativa de perdas ente

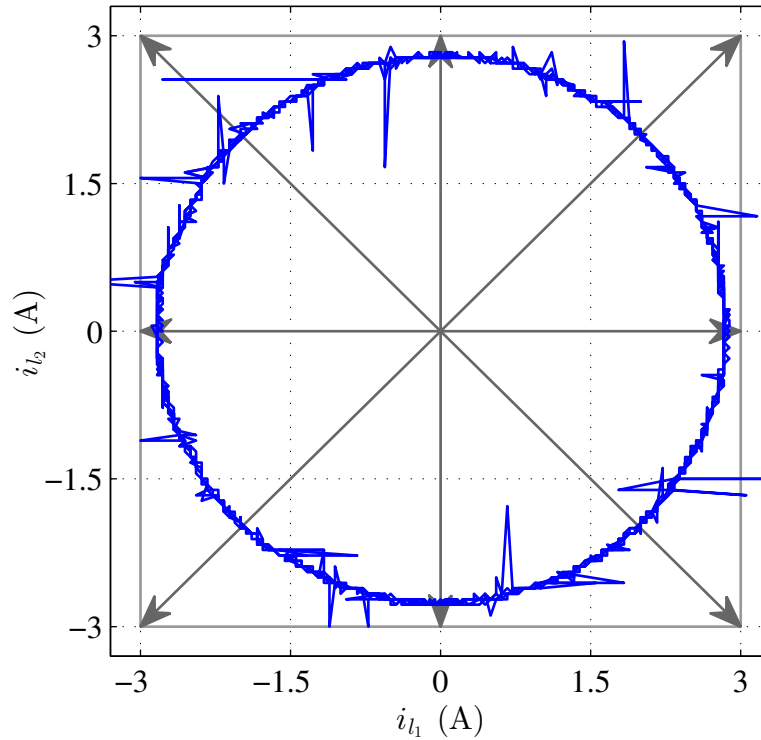


Figura 3.30: Figura de Lissajous para o resultado experimental da Figura 3.29.

os conversores não foi feita.

Vale lembrar que todos os periféricos dos conversores ficaram externos à placa de potência, visto que eles seriam compartilhados com vários conversores. Isso se refere ao indutor do barramento CC, indutores e capacitores dos filtros CAs, cargas, sensores e DSP (utilizado para o comando das chaves).

3.7 Conclusão

Uma vez apresentados os MPCSCs estudados neste trabalho, faz-se uma revisão e análise comparativa entre eles. Sendo todos conversores fonte de corrente, todas as particularidades apresentadas no Capítulo 2 também se aplicam a eles: barramento CC indutivo, chaves com capacidade de bloqueio reverso, modificação da lógica do tempo morto dos VSC, efeito da elevação de tensão (no sentido CC/CA do fluxo de potência), e filtro CL no lado CA do conversor.

O que lhes difere é a quantidade de chaves conduzindo por ciclo de chaveamento, e a operação em quadrantes limitados ou completos. Logo, essas serão as figuras de mérito

utilizadas para eleger qual conversor é o melhor dentre os apresentados.

Primeiro, buscando um CSC Bifásico com um único barramento CC, associaram-se dois CSCs Ponte H em série, resultando no Fq4c. Esse conversor se destaca pela operação em quadrante completo e por sua lógica PWM simples e direta.

Os PWMs de cada conversor do Fq4c, superior e inferior, podem operar de forma totalmente independente, visto que não há ligação entre os comandos de cada conversor responsável por gerar cada corrente de cada carga. Além disso, ele pode ser obtido pela conexão em série de dois CSCs Ponte H, onde o terminal negativo do barramento CC de um é conectado ao terminal positivo do barramento CC do outro, fazendo assim a associação série e obtendo a topologia Fq4c. Porém, como explicado anteriormente, uma das principais desvantagens dos CSCs são as perdas por condução: tanto devido a necessidade de bloqueio reverso das chaves, capacidade esta obtida pela associação de um diodo em série com um IGBT; bem como as perdas por condução no indutor do barramento CC. Em se tratando das perdas nas chaves, tão mais chaves conduzindo por ciclo de chaveamento, pior será o desempenho do conversor em termos de rendimento. Então, apesar do Fq4c ser um conversor simples e de fácil construção, e apresentar uma operação em quadrante completo, ele possui quatro chaves conduzindo por ciclo de chaveamento, que é a sua principal desvantagem.

Em seguida, estudou-se o Lq2c, que parte da topologia trifásica clássica para VSCs e CSCs. Além da adaptação física do conversor trifásico para o bifásico, o Lq2c necessita de um PWM que adeque as duas correntes de referência às suas chaves, dispostas de forma trifásica. O comando PWM calcula o tempo de condução apenas de dois braços do conversor, sendo o terceiro braço acionado durante o tempo restante de cada período de chaveamento, se for necessário. No Lq2c consegue-se com que apenas duas chaves conduzam por ciclo de chaveamento, uma grande vantagem em relação ao Fq4c, porém o Lq2c opera em quadrante limitado. A operação em quadrante limitado pode ser contornada ao se aumentar a corrente do barramento CC, mas essa solução implica na necessidade de chaves que suportem correntes maiores, elevando o custo dos componentes, além de um indutor maior para o barramento CC. Logo, o Lq2c apresenta a vantagem de ter apenas duas chaves conduzindo por ciclo de chaveamento, mas opera em quadrante limitado.

Partindo do Fq4c, o Lq3c foi uma solução que buscou reduzir o número de chaves condu-

Tabela 3.13: Resumo comparativo entre o Lq2c, Lq3c, Fq3c e Fq4c.

Conversor	Quadrante	Conduções por ciclo de chaveamento	Total de chaves
Lq2c	Limitado	2 (dois)	6 (seis)
Lq3c	Limitado	3 (três)	6 (seis)
Fq3c	Completo	3 (três)	8 (oito)
Fq4c	Completo	4 (quatro)	8 (oito)

zindo por ciclo de chaveamento. No Lq3c, as quatro chaves centrais do Fq4c são substituídas por apenas duas chaves, levando a apenas três chaves conduzindo por ciclo de chaveamento. Nota-se uma melhoria em relação às perdas por condução nas chaves, porém a operação do Lq3c é do tipo quadrante limitado. Semelhante ao Lq2c, a operação limitada dos quadrantes pode ser contornada com o aumento do barramento CC, mas isso reduz a eficiência e aumenta densidade de potência do conversor. Há também a necessidade de uma nova lógica PWM para o comando das chaves, partindo da lógica utilizada para o Fq4c. Fazendo-se a análise matemática das correntes de saída do Lq3c, chegou-se ao PWM que faz com que o conversor funcione corretamente.

Por fim, estudou-se o Fq3c. Sendo uma evolução dos conversores estudados até então, o Fq3c concilia a operação em quadrante completo com três chaves conduzindo por ciclo de chaveamento. Apesar de apresentar uma chave a mais conduzindo em relação ao Lq2c, o Fq3c é superior devido a operação em quadrante completo. Mesma comparação se aplica ao Lq3c, sendo o Fq3c mais vantajoso, pois apresenta o mesmo número de chaves conduzindo por ciclo de chaveamento, e operação em quadrante completo. Se comparado ao Fq4c, o Fq3c é vantajoso em relação ao número de chaves conduzindo por ciclo de chaveamento, e apresenta o mesmo resultado em relação aos quadrantes. Com uma nova combinação lógica, usando portas AND e NOT, pode-se adaptar o PWM do Fq4c para comandar o Fq3c.

Em relação ao número de chaves totais de cada conversor (independente da quantidade conduzindo por ciclo de chaveamento), o Lq2c e o Lq3c são superiores, uma vez que eles apresentam seis chaves no total. Já o Fq3c e o Fq4c apresentam oito chaves cada, mas são compensados pela operação em quadrante completo. Logo, mesmo tendo um custo maior ou igual que os demais conversores, o Fq3c ainda é considerado melhor dentre os MPCSC estudados, principalmente devido a operação em quadrante completo. As métricas consideradas são resumidas na Tabela 3.13.

Desta forma, conclui-se que o Fq3c é o melhor conversor dentre os MPCSCs estudados. Como as aplicações envolvendo um barramento CC e duas saídas CA são diversas, este capítulo conteve-se a estudos em malha aberta (por simulação e experimental), buscando apenas validar os PWMs e atestar a eficácia das topologias estudadas.

Em tempo, vale notar que as correntes de referência utilizadas para a etapa de simulação foram propositalmente escolhidas para evidenciar a distorção nas correntes CA, causada pela oscilação do barramento CC. Já na etapa experimental, a escolha das correntes buscou obter um barramento CC com uma oscilação menor, levando a resultados em que as correntes CA apresentam uma distorção menor. O que fica evidente é que a frequência e fase das correntes de referência influenciam na oscilação do barramento CC, que por sua vez influencia na distorção das correntes CA.

4

Conversor Fq3c aplicado como conversor CA-CC-CA

4.1 Introdução

Uma vez estudados os CSCs, e desenvolvido o Fq3c, estabelece-se uma base de estudos tanto na parte teórica quanto na parte prática para a dissertação. Todavia, apesar de ter-se validado a topologia e o comando PWM, busca-se, na verdade, inserir o Fq3c em cenários de aplicação que até então eram dominados pelos VSCs.

O cenário apresentado neste capítulo é o mais simples, mas aborda a aplicação do Fq3c como retificador e inversor, simultaneamente. Para tal, aborda-se o diagrama de controle para a operação como retificador e como inversor, controle este que irá comandar o PWM do conversor.

Então, é apresentada a validação do controle estudado via simulações, e via experimentos. Por fim, comenta-se o resultado obtido, e o que esperar para os demais cenários apresentados.

4.2 Controle

Buscando validar o Fq3c em malha fechada, toma-se o cenário de Inversor de Frequência, que apesar de simples explora bem as funcionalidades do conversor. O cenário, de forma genérica, é apresentado na Figura 4.1. Observa-se um barramento CC intermediário (curto-

circuitado), uma fonte CA que fornecerá energia, e uma carga CA que consumirá a energia processada pelo conversor.

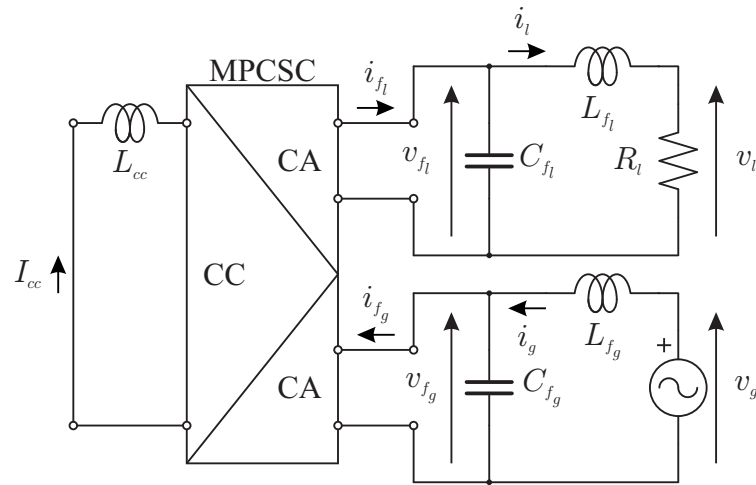


Figura 4.1: Cenário de Inversor de Frequência para um MPCSC.

Deve-se controlar a corrente de entrada i_{fg} , para que se mantenha um nível de corrente constante no barramento CC. Sendo assim, caso seja necessário mais corrente para o barramento CC, aumenta-se a demanda por i_{fg} , ou seja, aumenta-se a demanda da fonte CA, fonte primária de energia desse sistema.

Para a outra porta CA, onde se encontra a carga, deve-se predefinir qual será a sua tensão e frequência de saída, valor que pode ser obtido através dos parâmetros nominais da carga, por exemplo. Com isto, toma-se o erro da tensão sobre a carga, para então definir qual será a corrente de referência para essa etapa do conversor.

O diagrama da Figura 4.2 ilustra essa estratégia de controle.

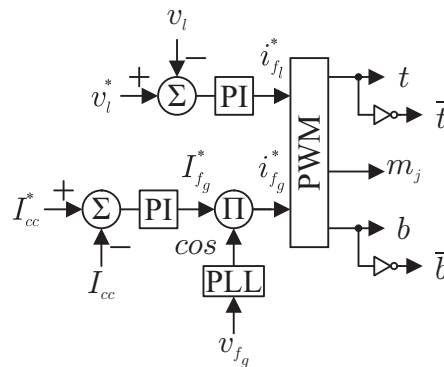


Figura 4.2: Estratégia de controle para o Fq3c operando como Inversor de Frequência.

Aliado ao controle, está o PWM para o Fq3c que já foi apresentado e validado via simu-

lação e por experimentos. Logo, cabe ao controle apenas fornecer as correntes de referência para o PWM, visto que o comando das chaves não é alterado. Vale notar que o controle dos CSCs elimina uma malha de controle, visto que nos VSCs deve-se ter uma malha externa para tensão, e uma malha interna para corrente.

De posse do PWM para Fq3c, e do controle para a aplicação de conversor CA-CC-CA, pode-se agora implementar a simulação no ambiente do Simulink @ MATLAB ®, e em laboratório (experimentalmente).

4.3 Resultados por simulação e experimental

A partir da ilustração em caixa preta para um Inversor de Frequência, o cenário com o Fq3c inserido pode ser observado na Figura 4.3.

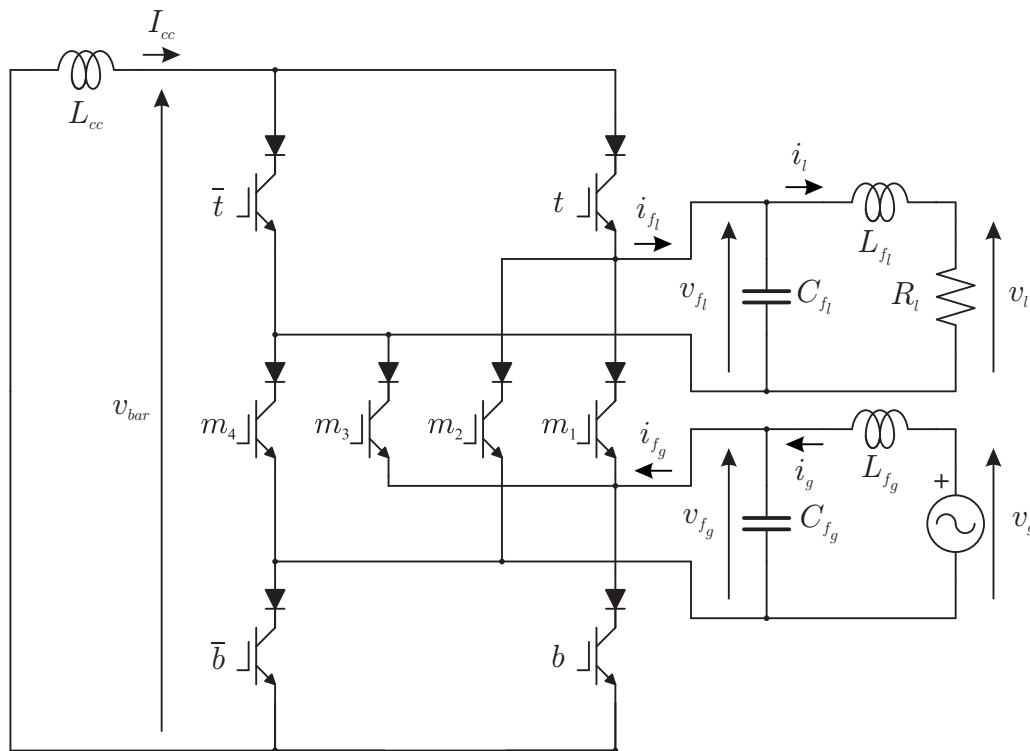


Figura 4.3: Fq3c inserido no cenário de Inversor de Frequência.

Logo, o cenário se divide em três partes: fonte CA na entrada, conexão de uma fonte CA que ira alimentar todo o circuito. A tensão sobre o capacitor do filtro CA v_f precisará ser medida para que através de um PLL se calcula sua fase, pois o sincronismo é necessário para a operação como retificador nos CSCs (vide Capítulo 2); barramento CC intermediário,

Tabela 4.1: Parâmetros para os experimentos com Fq3c operando como Inversor de Frequência.

Parâmetro	Valor
V_g	40 V
f_g	60 Hz
V_l^*	50 V
f_l	60 Hz
I_{cc}^*	5 A
R_l	20 Ω
L_{cc}	67 mH
L_f	3 mH
C_f	15 μF
f_{ch}	10 kHz
T_s	2 μs

semelhante às aplicações de inversores de frequência com VSCs, é necessário um estágio intermediário com um elemento armazenador de energia, para que só então gere-se a grandeza alternada na saída do conversor; carga CA na saída, a carga a ser alimentada neste experimento é um resistor simples, cujos valores nominais servem de parâmetro para a potência processada pelo conversor.

Sendo os parâmetros de simulação e experimentais sendo definidos de acordo com os componentes do laboratório, monta-se a Tabela 4.1, com os parâmetros de entrada identificados pelo subíndice g (*grid*, Rede Elétrica em inglês), e os parâmetros da carga identificados pelo subíndice l (*load*, carga em inglês).

Numa etapa preparatória para o experimento, faz-se o estudo por simulação para verificação do equilíbrio do sistema. O resultado da simulação é apresentado na Figura 4.4.

Como pode ser visto na Figura 4.4, o conversor operou corretamente como inversor de frequência. Nota-se a corrente de entrada i_g quase totalmente em fase com v_g . Observa-se também que a corrente do barramento CC I_{cc} é controlada no valor predefinido, além da corrente de saída i_l com forma de onda senoidal.

Já para a etapa experimental, utilizando os mesmos parâmetros, obteve-se resultados semelhantes, mas com as pequenas diferenças já esperadas na etapa experimental. O gráfico que resume as variáveis de interesse lidas na etapa experimental pode ser visto na Figura 4.5.

Como ocorrido nas outras etapas experimentais apresentadas neste trabalho, há a pre-

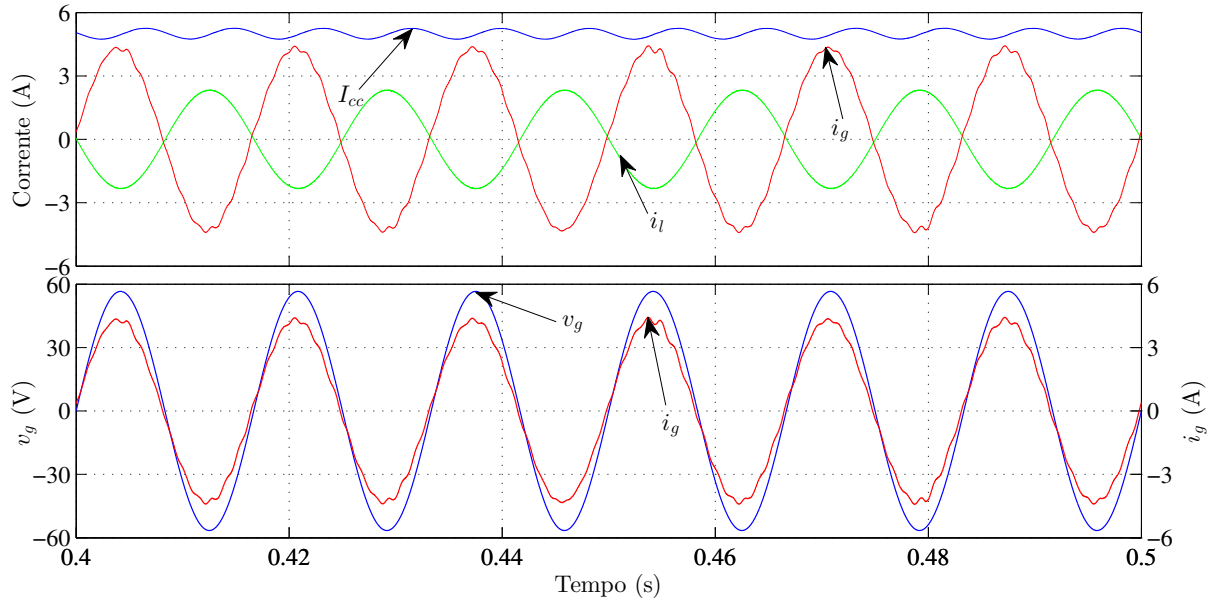


Figura 4.4: Resultado por simulação do Fq3c operando como Inversor de Frequência.

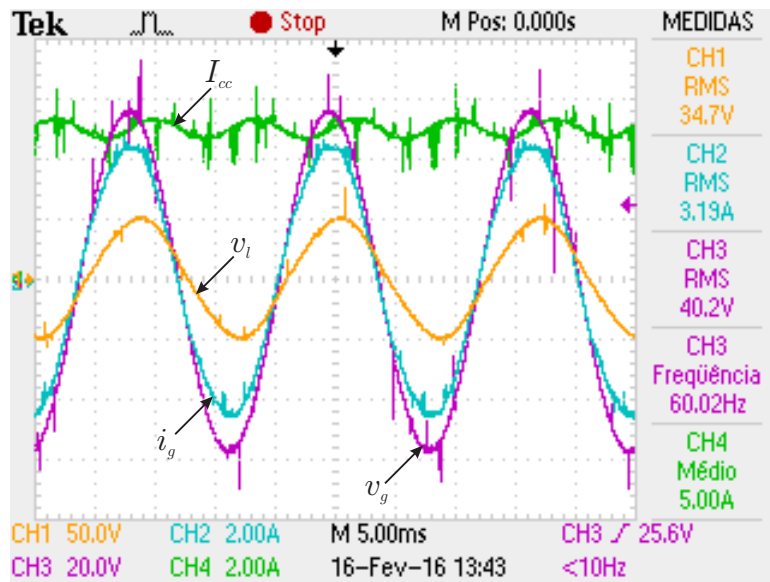


Figura 4.5: Resultado experimental do Fq3c operando como Inversor de Frequência.

sença de um ruído nas leituras, bem como a variação dos níveis de tensão e corrente devido às imperfeições dos componentes, e dos cabos de conexão. Ademais disto, comenta-se o resultado obtido.

Na Figura 4.5, observa-se, bem como na simulação, que as grandezas da fonte CA estão em fase (i_g e v_g). Percebe-se também que a corrente do barramento CC I_{cc} oscila em torno do seu valor de referência, validando o controle projetado para o experimento. Por último, percebe-se que a tensão de saída v_l apresenta uma forma de onda senoidal, satisfazendo o

esperado, além de estar controlada no nível especificado. Por fim, nota-se que a corrente de entrada não apresenta a distorção observada na Figura 2.19, referente ao CSR Monofásico.

Com isso, verificou-se o funcionamento do Fq3c como Inversor de Frequência, conciliando os seus dois modos de operação: retificador e inversor. Vale notar que as correntes tiveram suas fases e frequências estabelecidas de modo a reduzir a oscilação da corrente do barramento CC, visando uma forma de onda de corrente comportada para essa etapa experimental.

4.4 Conclusão

Neste capítulo, estudou-se a operação do Fq3c em malha fechada, aplicado como Inversor de Frequência. Foram apresentados a montagem a ser feita e o controle para o cenário estudado.

Estudou-se uma aplicação simples: Inversor de Frequência, que apesar de ser o cenário mais básico, ele aborda três tipos de controle que são utilizados nos demais cenários: sincronismo para operação retificadora, feito através de um PLL. Esse tipo de sincronismo pode ser utilizado tanto para se demandar potência (conceito utilizado em UPS) de uma fonte CA, bem como fornecer potência para uma fonte CA (conceito utilizado em GD); controle do barramento CC, presente na maioria dos cenários apresentados, o controle do barramento CC é imprescindível para o equilíbrio do sistema; controle da tensão CA de saída, tal controle está presente em toda aplicação que fornece potência para uma carga passiva, visto que a maioria das cargas possui restrições em relação a sua tensão e frequência nominal.

Sendo assim, formou-se uma base prática que será utilizada ao se estudar os demais cenários para os MPCSCs, logo, o Inversor de Frequência é um passo necessário para o estudo de qualquer outra aplicação para o Fq3c, por isso foi trabalhado nesta etapa do estudo dos MPCSCs.

5

Conclusão Geral

Ao final deste trabalho, obteve-se um detalhamento sobre os CSCs de forma geral, além de ter-se estudado várias topologias de MPCSCs para se obter o conversor que foi proposto. Foram apresentados o comando PWM, dimensionamento e particularidades dos CSCs Monofásicos, para então apresentar os MPCSCs, que são o principal objeto de estudo deste trabalho.

Partindo do Fq4c, MPCSC mais básico dentre os apresentados, passando pelo Lq2c, que é uma simples adaptação de uma topologia já existente, e passando pelo Lq3c, chegou ao Fq3c, conversor proposto nesta dissertação. Ao final, propôs-se o Fq3c, conversor eleito como o mais versátil, porém não o mais eficiente. Apesar de não possuir o menor número de chaves conduzindo por ciclo de chaveamento (característica do Lq2c), o Fq3c foi eleito o melhor por combinar três chaves conduzindo por ciclo de chaveamento (uma a menos que o Fq4c), e apresentar a operação em quadrante completo (enquanto o Lq2c e Lq3c são limitados). Tais características conferiram ao Fq3c o posto de melhor conversor estudado neste trabalho.

Apresentou-se, através de resultados por simulação e experimentais, a operação do Fq3c em malha fechada, com controle do barramento CC e das portas CA, sendo uma delas fornecedora e a outra consumidora de energia elétrica. Tal etapa verificou o funcionamento do Fq3c como Inversor de Frequência.

Desta forma, conclui-se que o trabalho contribui para a teoria de conversores estáticos, revisando a teoria sobre CSCs, estudando uma família de MPCSCs e apresentando um novo

conversor, superior aos que foram estudados.

5.1 Trabalhos futuros

A partir do que foi alcançado nesse trabalho, projeta-se o que pode ser aprofundado ou adicionado aos estudos dos MPCSCs, mais especificamente ao Fq3c.

Em relação ao Capítulo 2, pode-se acrescentar a modelagem dos CSCs em espaço de estados, visto que se possui o modelo dos CSCs operando como inversores e retificadores, pode-se estudar a análise no domínio da frequência e sintonia de controladores. Pode-se também fazer a análise de perdas e THD dos VSCs e dos CSCs, visando um estudo comparativo entre as topologias.

Em relação ao Capítulo 3, cabe a investigação sobre detalhes construtivos do Fq3c, como melhor organização dos componentes na placa de circuito impresso, análise de interferência eletromagnética, pontos de sobreaquecimento, circuitos de proteção, construção de um protótipo de um Fq3c com RBIGBTs propriamente ditos, e experimentos feitos com indutores que apresentem menores perdas e menor volume. Há ainda a possibilidade de estudos em relação ao chaveamento dos conversores, buscando melhorias no chaveamento, visando reduzir as perdas e o desgaste das chaves. Cabe também um detalhamento sobre os materiais magnéticos utilizados na fabricação dos indutores.

O Capítulo 4, que se refere ao passo inicial dos estudos do Fq3c em malha fechada, cabe a extensão dos estudos do Fq3c inserido nos cenários apresentados no Capítulo 1. Imagina-se partir dos controles já propostos para os VSCs nesses cenários, e então adaptar o controle para o Fq3c.

Além do que foi apresentado, cogita-se a validação experimental de um MPCSCs para n portas, que pode ser feita com um conversor que apresente três portas CAs. De posse deste conversor, pode-se associar mais de uma aplicação listada, como a inserção da compensação oscilatória em todas as outras aplicações, visando a redução do volume do indutor do barramento CC.

Por fim, resume-se o que se projeta para os trabalhos futuros:

- Modelagem em espaço de estados dos CSCs, e sintonia de controladores;
- Estudo comparativo de perdas e THD dos VSCs e dos CSCs;
- Melhoramento do prótipo: organização, filtragem eletromagnética, pontos de sobreaquecimento, dispositivos semicondutores e indutores;
- Estudo de técnicas de otimização de chaveamento;
- Estudos dos cenários apresentados, utilizando o Fq3c;
- MPCSCs com n portas.

6

Agradecimentos

Agradeço à Nayara, que me ajudou de diversas formas em minha jornada acadêmica, e também fora dela.

Agradeço aos meus pais, Lourdes e Nelson, e ao meu irmão Sedru, por terem provido uma boa educação dentro e fora de casa, e pelo apoio aos meus estudos.

Agradeço aos meus orientadores, Professor Maurício e Professor Montiê, pela confiança, orientação e ensinamentos que me passaram ao longo desta etapa da minha vida.

Agradeço à Coordenação de Pós-Graduação em Engenharia Elétrica, pelo suporte dado neste trabalho.

Agradeço aos técnicos do LEIAM, Wellington e Paulo, que foram essenciais para a etapa prática, referente a construção dos conversores.

Agradeço aos demais colegas de laboratório que contribuíram com este trabalho, de forma direta ou indireta.

Referências Bibliográficas

- AKAGI, H., New trends in active filters for power conditioning, **Industry Applications, IEEE Transactions on**, v. 32, n. 6, p. 1312–1322 (1996).
- AREDES, M.; HEUMANN, K. e WATANABE, E., An universal active power line conditioner, **Power Delivery, IEEE Transactions on**, v. 13, n. 2, p. 545–551 (1998).
- AZMI, S.; AHMED, K.; FINNEY, S. e WILLIAMS, B., Comparative analysis between voltage and current source inverters in grid-connected application, In: RENEWABLE POWER GENERATION (RPG 2011), IET CONFERENCE ON (2011), pp. 1–6.
- BAI, Z. e ZHANG, Z., Conformation of Multilevel Current Source Converter Topologies Using the Duality Principle, **Power Electronics, IEEE Transactions on**, v. 23, n. 5, p. 2260–2267 (2008).
- BEKIAROV, S. e EMADI, A., Uninterruptible power supplies: classification, operation, dynamics, and control, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2002. APEC 2002. SEVENTEENTH ANNUAL IEEE, vol. 1 (2002), pp. 597–604 vol.1.
- BLAABJERG, F.; CHEN, Z. e KJAER, S., Power electronics as efficient interface in dispersed power generation systems, **Power Electronics, IEEE Transactions on**, v. 19, n. 5, p. 1184–1194 (2004).
- BRANCO, C.; CRUZ, C.; TORRICO-BASCOPE, R.; ANTUNES, F. e BARRETO, L., A transformerless single phase on-line UPS with 110 V/220 V input output voltage, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2006. APEC '06. TWENTY-FIRST ANNUAL IEEE (2006), pp. 7 pp.–.
- BUSH, C. e WANG, B., A single-phase current source solar inverter with reduced-size DC link, In: ENERGY CONVERSION CONGRESS AND EXPOSITION, 2009. ECCE 2009.

- IEEE (2009), pp. 54–59.
- CARACAS, J. V. M., **Avaliação das Estratégias de Controle e Projeto de Inversores para Conexão de Fontes Fotovoltaicas a Rede CA**, Universidade Federal do Maranhão, Dissert. de Mestrado.
- CHAN, H.; CHENG, K.; CHEUNG, T. e CHEUNG, C., Study on Magnetic Materials Used in Power Transformer and Inductor, In: POWER ELECTRONICS SYSTEMS AND APPLICATIONS, 2006. ICPEA '06. 2ND INTERNATIONAL CONFERENCE ON (2006), pp. 165–169.
- CHOI, W.; ENJETI, P. e HOWZE, J., Development of an equivalent circuit model of a fuel cell to evaluate the effects of inverter ripple current, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2004. APEC '04. NINETEENTH ANNUAL IEEE, vol. 1 (2004), pp. 355–361 Vol.1.
- COSSUTTA, P.; AGUIRRE, M.; CAO, A.; RAFFO, S. e VALLA, M., Single-Stage Fuel Cell to Grid Interface With Multilevel Current-Source Inverters, **Industrial Electronics, IEEE Transactions on**, v. 62, n. 8, p. 5256–5264 (2015).
- DASH, P. e KAZERANI, M., A multilevel current-source inverter based grid-connected photovoltaic system, In: NORTH AMERICAN POWER SYMPOSIUM (NAPS), 2011 (2011), pp. 1–6.
- DENG, H.; ORUGANTI, R. e SRINIVASAN, D., Modeling and Control of Single-Phase UPS Inverters: A Survey, In: POWER ELECTRONICS AND DRIVES SYSTEMS, 2005. PEDS 2005. INTERNATIONAL CONFERENCE ON, vol. 2 (2005), pp. 848–853.
- EL KHATEB, A.; ABD.RAHIM, N.; SELVARAJ, J. e WILLIAMS, B., DC-to-DC Converter With Low Input Current Ripple for Maximum Photovoltaic Power Extraction, **Industrial Electronics, IEEE Transactions on**, v. 62, n. 4, p. 2246–2256 (2015).
- FUJITA, H. e AKAGI, H., The unified power quality conditioner: the integration of series and shunt-active filters, **Power Electronics, IEEE Transactions on**, v. 13, n. 2, p. 315–322 (1998).
- GUERREIRO, M.; PIRES, V.; FOITO, D. e CORDEIRO, A., A multilevel voltage source inverter for two-phase AC motor drive systems, In: ELECTRICAL MACHINES AND POWER ELECTRONICS AND 2011 ELECTROMOTION JOINT CONFERENCE

- (ACEMP), 2011 INTERNATIONAL AEGEAN CONFERENCE ON (2011), pp. 520–524.
- HUANG, Q.; SONG, Y.; SUN, X.; JIANG, L. e PONG, P., Magnetics in Smart Grid, **Magnetics, IEEE Transactions on**, v. 50, n. 7, p. 1–7 (2014).
- JAIN, P.; ESPINOZA, J. e JIN, H., Performance of a single-stage UPS system for single-phase trapezoidal-shaped AC-voltage supplies, **Power Electronics, IEEE Transactions on**, v. 13, n. 5, p. 912–923 (1998).
- JIN, Y.; SHIMIZU, T. e KIMURA, G., DC ripple current reduction on a single phase PWM voltage source converter, In: INDUSTRIAL ELECTRONICS SOCIETY, 1998. IECON '98. PROCEEDINGS OF THE 24TH ANNUAL CONFERENCE OF THE IEEE, vol. 1 (1998), pp. 525–530 vol.1.
- KAURA, V. e BLASKO, V., Operation of a phase locked loop system under distorted utility conditions, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 1996. APEC '96. CONFERENCE PROCEEDINGS 1996., ELEVENTH ANNUAL, vol. 2 (1996), pp. 703–708 vol.2.
- LAI, C.-H. e TZOU, Y.-Y., DSP-embedded UPS controller for high-performance single-phase on-line UPS systems, In: IECON 02 [INDUSTRIAL ELECTRONICS SOCIETY, IEEE 2002 28TH ANNUAL CONFERENCE OF THE], vol. 1 (2002), pp. 268–273 vol.1.
- LAI, J.-S. e PENG, F. Z., Multilevel converters-a new breed of power converters, **Industry Applications, IEEE Transactions on**, v. 32, n. 3, p. 509–517 (1996).
- LINDEMANN, A., A New IGBT with Reverse Blocking Capability, **IXYS Semiconductor GmbH**, v. , (2001).
- MAO, M.; ZHENG, Y.; CHANG, L. e XU, H., A single-stage high gain current source inverter for grid-connected photovoltaic system, In: POWER ELECTRONICS AND ECCE ASIA (ICPE-ECCE ASIA), 2015 9TH INTERNATIONAL CONFERENCE ON (2015), pp. 1902–1907.
- MATSUSE, K. e KUBOTA, H., Characteristics of phase shift control of PWM controlled thyristor rectifier in current source GTO inverter system for induction motor drive, In: INDUSTRY APPLICATIONS SOCIETY ANNUAL MEETING, 1990., CONFERENCE RECORD OF THE 1990 IEEE (1990), pp. 676–684 vol.1.

- MOGSTAD, A. B., **New switching pattern for AC/AC converters with RB-IGBTs for offshore wind parks**, Norwegian University of Science and Technology - NTNU, Dissert. de Mestrado.
- MONTEIRO, V.; PINTO, J.; EXPOSTO, B. e AFONSO, J., Comprehensive comparison of a current-source and a voltage-source converter for three-phase EV fast battery chargers, In: COMPATIBILITY AND POWER ELECTRONICS (CPE), 2015 9TH INTERNATIONAL CONFERENCE ON (2015), pp. 173–178.
- NAITO, T.; TAKEI, M.; NEMOTO, M.; HAYASHI, T. e UENO, K., 1200V reverse blocking IGBT with low loss for matrix converter, In: POWER SEMICONDUCTOR DEVICES AND ICS, 2004. PROCEEDINGS. ISPSD '04. THE 16TH INTERNATIONAL SYMPOSIUM ON (2004), pp. 125 – 128.
- NED MOHAN, T. M. U. W. P. R., **Power Electronics: Converters, Applications, and Design**, second edition edic., Butterworth-Heinemann is an imprint of Elsevier (2011), ISBN 978-0471226932.
- NELSON, R. e RADOMSKI, T., Design methods for current source inverter/induction motor drive systems, In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 1974 IEEE (1974), pp. 321–326.
- PENG, F., Z-source inverter, In: INDUSTRY APPLICATIONS CONFERENCE, 2002. 37TH IAS ANNUAL MEETING. CONFERENCE RECORD OF THE, vol. 2 (2002), pp. 775–781 vol.2.
- DE R CORREA, M.; JACOBINA, C.; LIMA, A. e DA SILVA, E., A three-leg voltage source inverter for two-phase AC motor drive systems, In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 2001. PESC. 2001 IEEE 32ND ANNUAL, vol. 3 (2001), pp. 1458–1463 vol. 3.
- RASHID, M. H., ed., **Power Electronics Handbook - Devices, Circuits, and Applications**, third edition edic., Butterworth-Heinemann is an imprint of Elsevier (2011), ISBN 978-0-12-382036-5.
- RODRIGUEZ, J.; LAI, J.-S. e PENG, F. Z., Multilevel inverters: a survey of topologies, controls, and applications, **Industrial Electronics, IEEE Transactions on**, v. 49, n. 4, p. 724–738 (2002).

- RYAN, M.; BRUMSICKLE, W. e LORENZ, R., Control topology options for single-phase UPS inverters, **Industry Applications, IEEE Transactions on**, v. 33, n. 2, p. 493–501 (1997).
- SILVA, S.; LOPES, B.; FILHO, B.; CAMPANA, R. e BOSVENTURA, W., Performance evaluation of PLL algorithms for single-phase grid-connected systems, In: INDUSTRY APPLICATIONS CONFERENCE, 2004. 39TH IAS ANNUAL MEETING. CONFERENCE RECORD OF THE 2004 IEEE, vol. 4 (2004), pp. 2259–2263 vol.4.
- STEPANOV, A.; GALKIN, I. e BISENIEKS, L., Implementation of supercapacitors in uninterruptible power supplies, In: POWER ELECTRONICS AND APPLICATIONS, 2007 EUROPEAN CONFERENCE ON (2007), pp. 1–7.
- SUH, Y.; STEINKE, J. e STEIMER, P., A Study on Efficiency of Voltage Source and Current Source Converter Systems for Large Motor Drives, In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 2006. PESC '06. 37TH IEEE (2006), pp. 1–7.
- SUH, Y.; STEINKE, J. e STEIMER, P., Efficiency Comparison of Voltage-Source and Current-Source Drive Systems for Medium-Voltage Applications, **Industrial Electronics, IEEE Transactions on**, v. 54, n. 5, p. 2521–2531 (2007).
- TOMASELLI, L.; LAZZARIN, T.; MARTINS, D. e BARBI, I., Application of the Vector Modulation in the Symmetrical Two-Phase Induction Machine Drive, In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 2005. PESC '05. IEEE 36TH (2005), pp. 1253–1258.
- VITORINO, M.; WANG, R.; CORREA, M. e BOROYEVICH, D., Compensation of DC-link oscillation in single-phase to single-phase VSC/CSC and power density comparison, In: ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2012 IEEE (2012), pp. 1121–1127.
- VITORINO, M.; CORREA, M. e JACOBINA, C., Single-phase power compensation in a current source converter, In: ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2013 IEEE (2013), pp. 5288–5293.
- VITORINO, M.; CORREA, M.; COSTA, L.; HARTMANN, L. e FERNANDES, D., Double four-quadrants single-phase current source converter sharing the same DC-bus, In: ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2014 IEEE

(2014a), pp. 2801–2808.

VITORINO, M.; HARTMANN, L.; FERNANDES, D.; SILVA, E. e CORREA, M., Single-phase current source converter with new modulation approach and power decoupling, In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 2014 TWENTY-NINTH ANNUAL IEEE (2014b), pp. 2200–2207.

VITORINO, M.; CORREA, M.; SILVA, E.; FERNANDES, D. e HARTMANN, L., Multi-port single-phase current source converter, In: ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2015 IEEE (2015), pp. 2527–2533.

VITORINO, M. A.; WANG, R.; DE ROSSITER CORREA, M. B. e BOROYEVICH, D., Compensation of DC-Link Oscillation in Single-Phase-to-Single-Phase VSC/CSC and Power Density Comparison, **IEEE Transactions on Industry Applications**, v. 50, n. 3, p. 2021–2028 (2014c).

VOLKOV, A.; MAKAROV, D.; ZHARKOV, M. e BALAGUROV, M., The conversion algorithm of voltage source inverter control signals for operating current source inverter, In: MICRO/NANOTECHNOLOGIES AND ELECTRON DEVICES (EDM), 2015 16TH INTERNATIONAL CONFERENCE OF YOUNG SPECIALISTS ON (2015), pp. 402–406.

WANG, T.; YE, Z.; SINHA, G. e YUAN, X., Output filter design for a grid-interconnected three-phase inverter, In: POWER ELECTRONICS SPECIALIST CONFERENCE, 2003. PESC '03. 2003 IEEE 34TH ANNUAL, vol. 2 (2003), pp. 779–784 vol.2.



Esquemático e PCB do Lq3c/Fq3c

A Figura I.1 ilustra o esquemático feito no Altium Deisgn 2009 ® do Lq3c/Fq3c. Por serem semelhantes, pode-se construir os dois conversores em uma única placa.

A Figura I.2 ilustra o PCB gerado no Altium Deisgn 2009 ® do Lq3c/Fq3c.

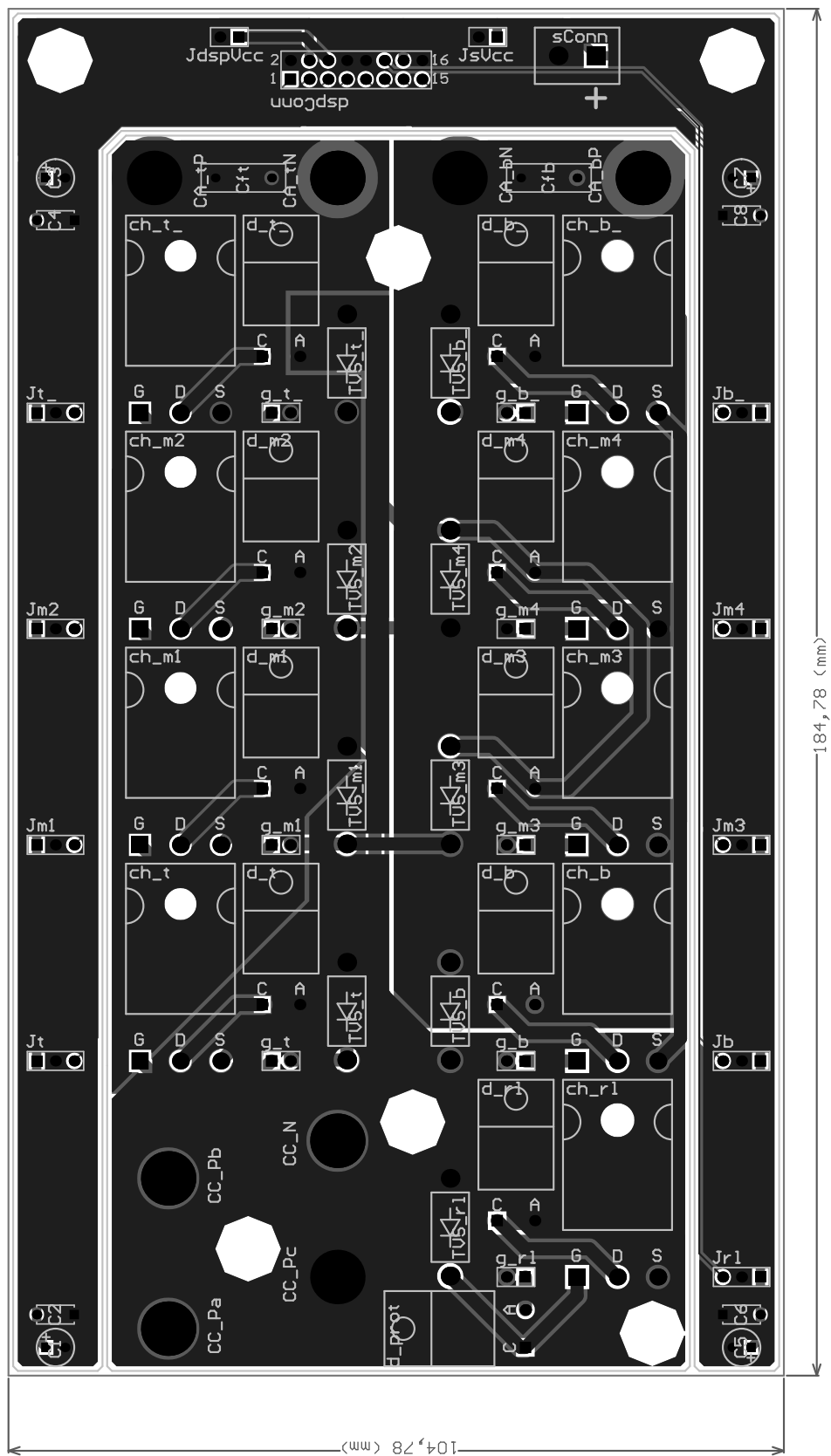
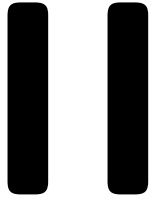


Figura I.2: Traçado da placa de circuito impresso da placa de potência do conversor Lq3c/Fq3c.



Esquemático e PCB do Lq2c

A Figura II.1 ilustra o esquemático feito no Altium Deisgn 2009 ® do Lq2c. Vale notar que este conversor também pode operar como um CSC Trifásico.

A Figura II.2 ilustra o PCB gerado no Altium Deisgn 2009 ® do Lq2c.

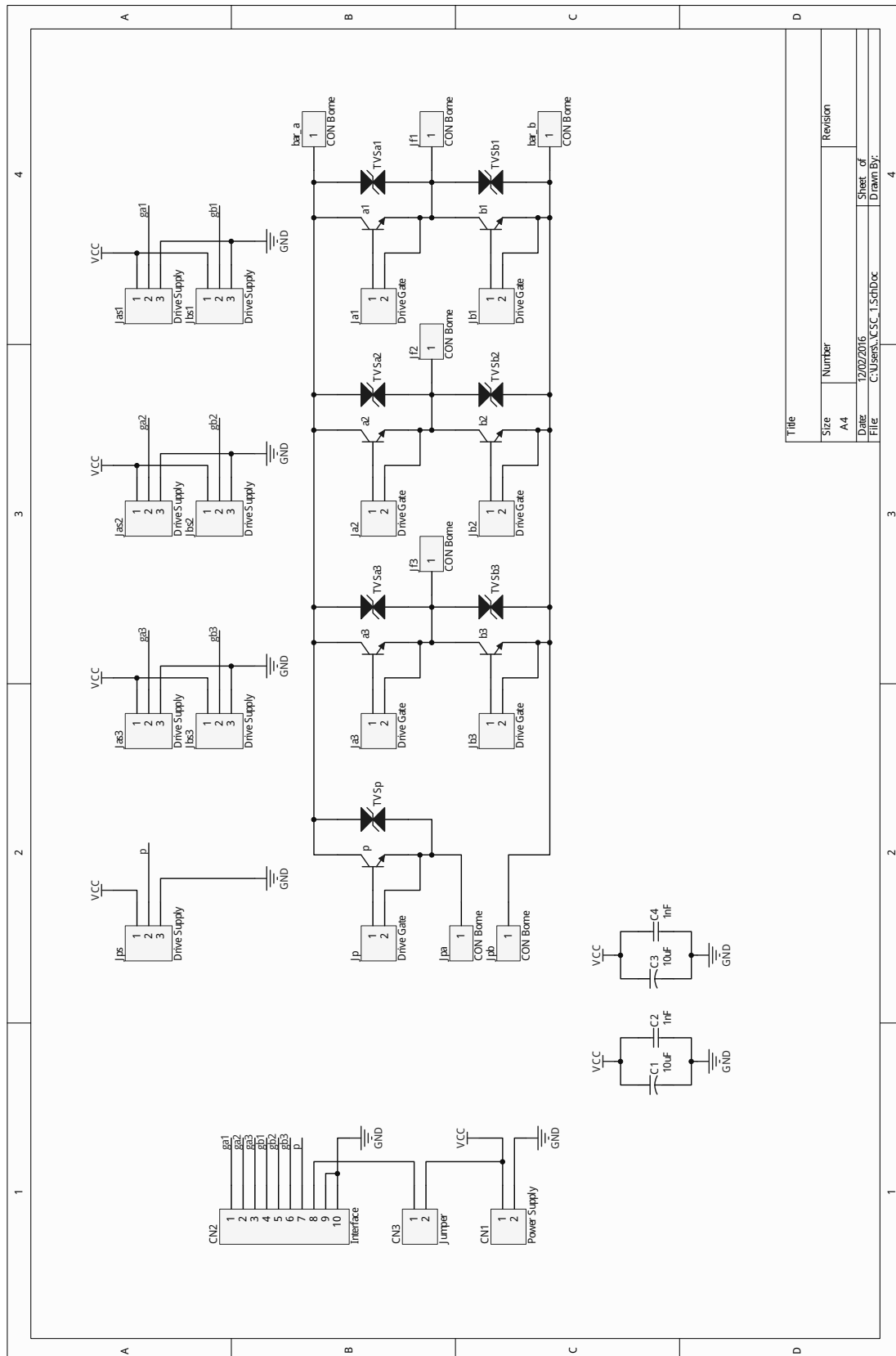


Figura II.1: Esquemático da placa de potência do conversor Lq2c.

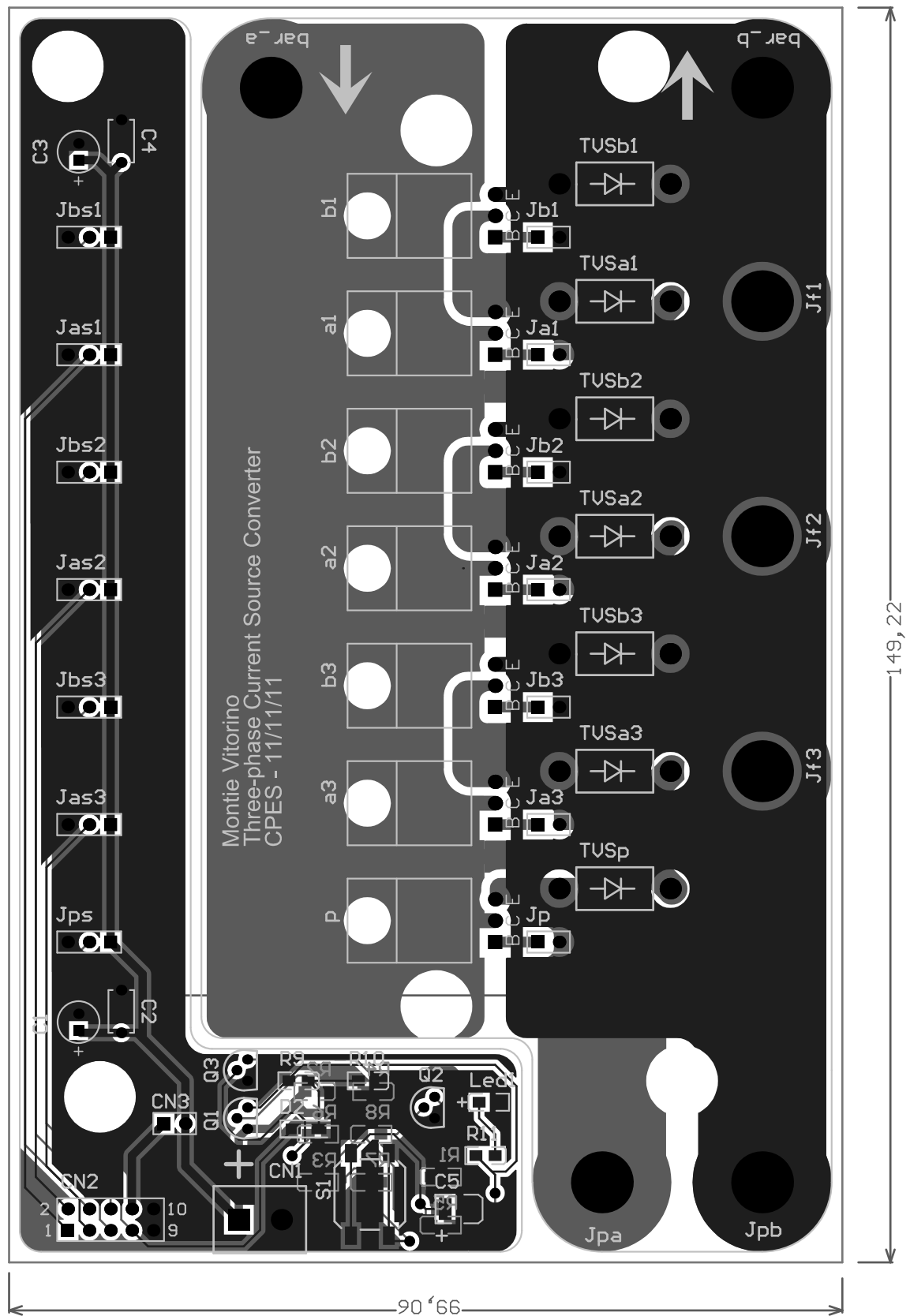


Figura II.2: Traçado da placa de circuito impresso da placa de potência do conversor Lq2c.