



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Departamento de Engenharia Elétrica e Informática

Relatório de Estágio Supervisionado

**Laboratório de Eletrônica Industrial e Acionamento de
Máquinas - Universidade Federal de Campina Grande**

Thiago Ribeiro Félix

Campina Grande, PB
Agosto de 2018

Thiago Ribeiro Félix

Relatório de Estágio Supervisionado

Relatório de estágio supervisionado apresentado à Coordenação do Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, Campus Campina Grande, como parte dos requisitos necessários para a obtenção do grau de Bacharel em Engenharia Elétrica.

Área de Concentração: Eletrônica de Potência

Orientador: Maurício Beltrão de Rossiter Corrêa, D. Sc.

Campina Grande, PB
Agosto de 2018

Thiago Ribeiro Félix

Relatório de Estágio Supervisionado

Relatório de estágio supervisionado apresentado à Coordenação do Curso de Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande, Campus Campina Grande, como parte dos requisitos necessários para a obtenção do grau de Bacharel em Engenharia Elétrica.

Aprovado em ___ / ___ / ___

Professor Avaliador

Universidade Federal de Campina Grande
Avaliador

Maurício Beltrão de Rossiter Corrêa, D. Sc.

Universidade Federal de Campina Grande
Orientador

Agradecimentos

Neste final de mais uma etapa da minha vida, tenho que agradecer acima de tudo a Deus, por ter cuidado de mim, por sua fidelidade e amor sem fim, me dando forças e sabedoria para superar cada momento difícil.

Agradeço também aos meus pais, José Reginaldo e Maria José, que se doaram e se sacrificaram todos os dias para que eu pudesse ter a melhor formação possível, me dando sempre o conforto necessário para me dedicar ao máximo nos estudos.

À minha irmã, Thais, que sempre acreditou em mim e desde sempre foi como minha segunda mãe, sempre me incentivando a dar o meu melhor e buscar ser o melhor naquilo que faço. Ao seu marido, Joseilson, por ter sido um irmão mais velho que sempre quis ter e ser um exemplo de que vale sempre a pena lutar pelos seus sonhos para fazer feliz aqueles que estão aos seu redor.

À minha namorada, Thayse, por ter estado ao meu lado durante todos os dias desde o início da graduação, sendo minha amiga, meu sustento e meu abrigo nas situações mais difíceis, mesmo quando nem eu mesmo era capaz de me suportar.

Aos amigos que fiz durante toda a graduação, cito aqui alguns, Wederson, Isaac Silva, Matheus Leor, Yuri Loia, dentre tantos outros, obrigado por todo apoio, por compartilharem um pouco do fardo que muitas vezes o curso acaba se tornando, tornando-o assim mais leve e mais fácil de carregar.

Agradeço à Nayara, por toda a ajuda e companhia durante o Estágio, pela preocupação e por ter compartilhado comigo as dificuldades enfrentadas.

Por fim, agradeço a todos os professores e funcionários do Departamento de Engenharia Elétrica, em especial ao meu orientador Maurício, pelas orientações e ensinamentos transmitidos durante o nosso convívio.

"Sonhar pequeno e sonhar grande dá o mesmo trabalho."
Jorge Paulo Lemman

Resumo

Este trabalho apresenta as atividades desenvolvidas na disciplina de Estágio Supervisionado pelo aluno Thiago Ribeiro Félix no Laboratório de Eletrônica Industrial e Acionamento de Máquinas (LEIAM) na UFCG. O estágio consistiu em realizar o projeto de um inversor fonte de tensão trifásico com tensão nominal de 110 V, potência trifásica de 1,5 kW e frequência de chaveamento de 10 kHz. As simulações foram efetuadas no MATLAB/SIMULINK. O projeto do inversor consistiu em dimensionar os componentes, geração do sinal PWM utilizando o DSP F28355, calibração dos sensores utilizados e desenho da placa de circuito impresso no *Altium*.

Palavras chave: Eletrônica de Potência. Inversor Fonte de Tensão Trifásico. MATLAB/SIMULINK. Projeto de PCI.

Abstract

This work presents the activities developed in the discipline of Supervised Internship by student Thiago Ribeiro Félix at the Laboratory of Industrial Electronics and Drive of Machines (LEIAM) at UFCG. The internship consisted in designing a three-phase voltage source inverter with nominal voltage of 110 V, three-phase power of 1.5 kW and switching frequency of 10 kHz. The simulations were performed in MATLAB / SIMULINK. The design of the inverter consisted in dimensioning the components, generating the PWM signal using the DSP F28355, calibrating the sensors used and designing the printed circuit board in Altium.

Keywords: Power Electronic. 3-phase Voltage Source Inverter. MATLAB/SIMULINK. PCB Project.

Lista de Figuras

2.1	Conversor de Potência com fluxo bidirecional de potência.	14
2.2	Braço de um VSC.	15
2.3	Tempo morto em um VSC.	17
2.4	Topologia do Inversor Monofásico em Meia-Ponte.	18
2.5	Topologia do Inversor Monofásico em Ponte Completa.	19
2.6	Estratégia de PWM bipolar para o VSI ponte completa.	19
2.7	Estratégia de PWM unipolar para o VSI ponte completa.	20
2.8	Topologia do Inversor Trifásico.	20
2.9	Estratégia utilizada para acionamento das chaves no VSI trifásico.	21
2.10	Circuito Elétrico do Filtro LCL.	23
3.1	Diagrama de Bode do Filtro LCL projetado.	25
3.2	Tensão de Saída na Carga - Inversor Monofásico.	25
3.3	Corrente de Saída na Carga - Inversor Monofásico.	25
3.4	Tensão de Saída na Carga - Inversor Trifásico.	26
3.5	Corrente de Saída na Carga - Inversor Trifásico.	26
3.6	Diagrama do Simulink para Simulação do Inversor Monofásico.	27
3.7	Bloco VSI com Inversor Ponte Completa.	27
3.8	Filtro LCL para o Inversor Monofásico.	28
3.9	Estratégia de PWM para o Inversor Monofásico.	28
3.10	Diagrama do SIMULINK para Simulação do Inversor Trifásico.	28
3.11	Bloco Filtro LCL Trifásico.	29
3.12	Bloco 3ph_VSI.	29
4.1	DSP F28355.	32
4.2	Parte 1 - Código do PWM para o VSI Monofásico.	32
4.3	Parte 2 - Código do PWM para o VSI Monofásico.	32
4.4	PWM Monofásico no DSP F8355.	33
4.5	Parte 1 - Código do PWM para o VSI Trifásico.	33
4.6	Parte 2 - Código do PWM para o VSI Trifásico.	34
4.7	Esquemático do Driver.	35
4.8	PCI do Driver.	35
4.9	Esquemático do Módulo de Aquisição de Dados.	36
4.10	Experimento 1 de Calibração para Medição de Tensão.	36
4.11	Experimento 2 de Calibração para Medição de Corrente.	37
4.12	Módulo de Aquisição de Dados.	38
4.13	Esquemático do VSI Trifásico.	38
4.14	Esquemático do Circuito Auxiliar (DSP+Driver).	39
4.15	Camada Inferior da PCI.	40
4.16	Camada Superior da PCI.	40
4.17	Camada Inferior da Placa Impressa.	41
4.18	Camada Superior da Placa Impressa.	41

Lista de Tabelas

1	Tabela com estágios definidos do VSI meia-ponte.	17
2	Tabela com estágios definidos do VSI ponte completa.	18
3	Tabela com estágios definidos do VSI trifásico.	21
4	Parâmetros utilizados na simulação do VSI.	24
5	Dados das Chaves Semicondutoras.	31
6	Dados da chave IKW15N120H3.	31
7	Dados da chave IRG4BC30UD.	31
8	Calibragem do Sensor.	37

Sumário

1	Introdução	11
1.1	Local do Estágio	11
1.2	Objetivos	12
1.2.1	Objetivo Geral	12
1.2.2	Objetivos Específicos	12
2	Fundamentação teórica	12
2.1	Conversores de Potência	12
2.2	Classificação de Conversores de Potência	13
2.3	Conversor Fonte de Tensão	14
2.4	Inversores de Potência	15
2.5	Chaveamento por PWM	16
2.5.1	Tempo Morto	16
2.6	Topologias do VSI	17
2.6.1	VSI Meia-Ponte	17
2.6.2	VSI Ponte Completa	18
2.6.3	VSI Trifásico	20
2.7	Capacitor de Barramento CC	22
2.8	Filtro Passa-Baixa LCL	22
3	Simulações	23
4	Projeto do Inversor Trifásico	29
4.1	Dimensionamento das Chaves IGBT	30
4.2	Geração do PWM	31
4.3	Calibração dos Sensores	35
4.4	Projeto da PCI	38
5	Conclusão	42
	Referências	43

1 Introdução

O presente relatório descreve as atividades que foram desempenhadas na disciplina de Estágio Supervisionado, este possuiu duração de 180 horas e foi realizado no Laboratório de Eletrônica Industrial e Acionamento de Máquinas (LEIAM) - UFCG, durante o período de 11 de junho de 2018 até 27 de julho de 2018, sob orientação do professor Maurício Beltrão de Rossiter Corrêa e supervisão do professor Gutemberg Gonçalves dos Santos Júnior.

O estágio teve como objetivo projetar e efetuar a montagem de um Inversor Fonte de Tensão Trifásico. Inversores são dispositivos que convertem um sinal contínuo em um sinal alternado. O inversor fonte de tensão, também conhecido pela sigla VSI, do inglês *Voltage Source Inverter*, é um Conversor Fonte de Tensão, ou VSC, do inglês *Voltage Source Converter*, que opera como conversor CC/CA, ou seja, ele produz na sua saída um sinal de tensão alternado a partir de um sinal de tensão contínuo na sua entrada.

As principais aplicações desses inversores são no acionamento de motores de indução com velocidade ajustável, fontes de alimentação ininterruptas (UPS) e na geração de energia através de fontes renováveis.

Para a simulação do inversor, utilizou-se o MATLAB/SIMULINK. A construção do esquemático elétrico e o projeto da placa de circuito impresso (PCI) foi realizado utilizando o software *Altium*. Para gerar o sinal do PWM utilizou-se o DSP F8355 existente no laboratório.

1.1 Local do Estágio

O estágio supervisionado foi realizado no Laboratório de Eletrônica Industrial e Máquinas Elétricas (LEIAM) - UFCG, localizado no bloco CH. Algumas das áreas de pesquisas do laboratórios são:

- Acionamento de Máquinas;
- Conversores Estáticos;
- Eletrônica de Potência;
- Energias Renováveis;
- Qualidade de Energia;
- Sistemas Embarcados;
- Sistemas de Simulação em Tempo Real.

1.2 Objetivos

Nesta seção serão apresentados o objetivo geral e os objetivos específicos do trabalho desenvolvido durante o Estágio Supervisionado.

1.2.1 Objetivo Geral

Projetar e montar um VSI trifásico com potência de 500 W/fase e frequência de chaveamento de 10 kHz.

1.2.2 Objetivos Específicos

- Revisão bibliográfica sobre projetos de inversores fonte de tensão;
- Simulação do circuito do VSI no MATLAB/SIMULINK;
- Estudo do software *Altium*;
- Confecção da PCI no *Altium*;
- Estudo do DSP F8355;
- Geração do sinal PWM no DSP F8355;
- Realização de testes da placa para validação do seu funcionamento.

2 Fundamentação teórica

Nesta seção será apresentada a fundamentação teórica com a apresentação dos conceitos necessários para o desenvolvimento do trabalho realizado.

2.1 Conversores de Potência

Conversores de potência são circuitos que convertem potência elétrica de uma forma para outra. Estes dispositivos funcionam utilizando uma chave semicondutora que modifica o sinal de entrada (tensão ou corrente) que pode ser contínuo ou alternado, em outro sinal de saída contínuo ou alternado.

A área de Eletrônica de Potência teve um grande avanço nos últimos anos, principalmente devido a evolução nos dispositivos semicondutores de potência que permitem chavear correntes cada vez maiores de forma eficiente em altas tensões. As principais vantagens na utilização dessas

chaves são o seu pequeno porte, baixo custo, eficiência e a possibilidade de utilização para realizar o controle de potência de forma automática.

Alguns dispositivos utilizados como chaves em circuitos de eletrônica de potência são:

- Diodos;
- MOSFET's;
- IGBT's;
- Triac's;
- SCR's.

2.2 Classificação de Conversores de Potência

Os conversores de potência podem ser classificados de acordo com a relação entre o sinal de entrada e o sinal de saída. Dessa forma, os tipos de conversores são:

- Conversor CA-CC: Também conhecido como retificador, este dispositivo produz um sinal de saída contínuo a partir de um sinal de entrada alternado;
- Conversor CC-CA: Também conhecido como inversor, este dispositivo produz um sinal de saída alternado a partir de um sinal de entrada contínuo;
- Conversor CC-CC: Converte um sinal contínuo em outro da mesma forma. Sua principal aplicação é em sistemas que necessitam de um determinado valor de tensão ou corrente diferente do que é fornecido pela fonte;
- Conversor CA-CA: Converte um sinal alternado em outro da mesma forma. Sua principal aplicação é em sistemas que necessitam de valor de tensão ou frequência diferente do que é fornecido pela fonte.

Podemos dizer que a direção do fluxo de potência determina a classificação do conversor (HART, 2011). Quando a potência tem sentido fonte CA \rightarrow fonte CC, então ele é denominado retificador, por outro lado, quando a potência tem sentido fonte CC \rightarrow fonte CA, então ele é denominado inversor.

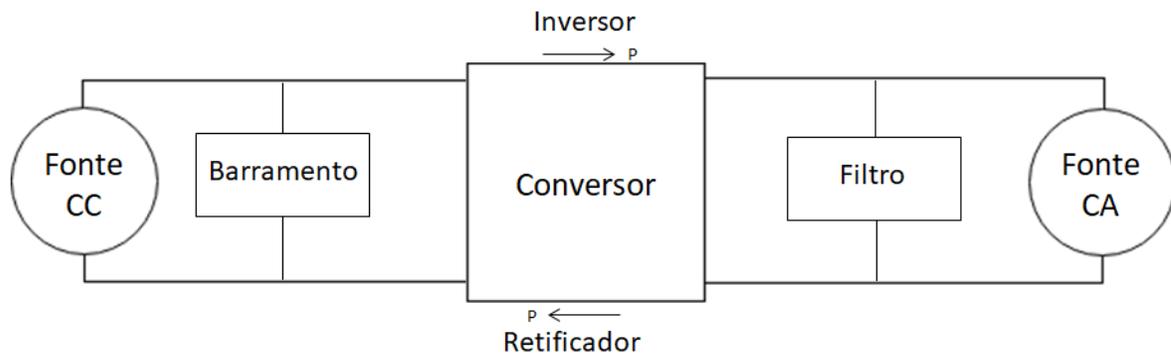


Figura 2.1: Conversor de Potência com fluxo bidirecional de potência.

Podemos detalhar os elementos que compõem um conversor de potência, estes são:

- **Fonte CC:** Fonte de tensão ou corrente contínuas;
- **Barramento:** Elemento que realiza o armazenamento intermediário do sinal que será controlado. Quando o sinal é uma tensão, este elemento é um capacitor e, quando o sinal é uma corrente, este elemento é um indutor;
- **Conversor:** Dispositivo eletrônico que irá realizar a modificação da forma de onda do sinal de entrada, a partir da comutação de chaves;
- **Filtro:** Filtro passa-baixa utilizado para eliminar as harmônicas de alta frequências, produzindo assim um sinal alternado com a frequência fundamental desejada;
- **Fonte CA:** Fonte de tensão ou corrente alternadas.

Além dessas classificações, nós podemos dar diferentes denominações a estes dispositivos de acordo com o tipo de sinal que será controlado. Quando o barramento se comporta como uma fonte de tensão e os sinais controlados são tensões de entrada e saída, chamamos o conversor de conversor fonte de tensão, ou VSC, do inglês *Voltage Source Converter*. Por outro lado, quando o barramento comporta-se como uma fonte de corrente e os sinais controlados são correntes de entrada e saída, chamamos o conversor de conversor fonte de corrente, ou CSC, do inglês *Current Source Converter*.

Neste trabalho voltaremos nossa atenção para o conversor fonte de tensão VSC, atuando como inversor.

2.3 Conversor Fonte de Tensão

Os conversores de potência quando são utilizados para converter a forma de onda de sinais de tensão são conhecidos como conversores fonte de tensão (VSC). Portanto, o barramento do

conversor é composto por uma fonte de tensão, um capacitor, e por isso, algumas exigências devem ser cumpridas quando trabalha-se com estes tipos de equipamentos (LEDWICH, 1991):

1. Nunca deve ocorrer um curto-circuito no capacitor de barramento;
2. Não deve ocorrer um circuito aberto em nenhuma das fases do lado CA.

Buscando atender a segunda exigência acima mencionada, insere-se um diodo reverso paralelo ao fluxo unidirecional das chaves. Dessa forma, cada fase será chaveada tanto para o positivo quanto para o negativo da tensão do barramento, assim, o par de chaves em cada braço é modulado como se fosse uma chave com uma saída e duas entradas (VITORINO, 2012).

Em cada braço do VSC, o par de chaves deve ser acionado complementarmente, assim elas não serão acionadas ao mesmo tempo, evitando o curto-circuito no capacitor do barramento. O número de fases desejadas no sinal de saída determina a quantidade de braços que deverão ser utilizados.

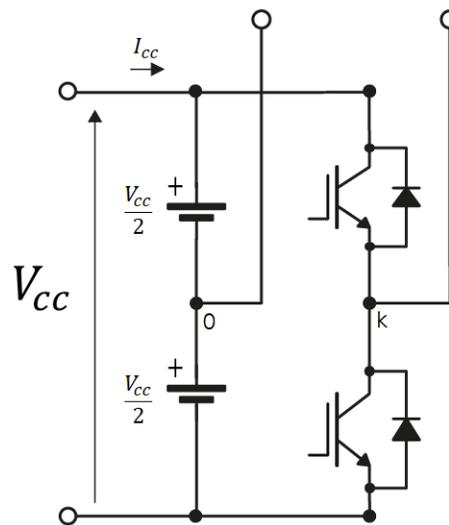


Figura 2.2: Braço de um VSC.

2.4 Inversores de Potência

O principal objetivo dos inversores de potência é realizar a conversão de uma forma de onda contínua, na entrada, para uma forma de onda alternada na saída. De acordo com o sinal que está sendo controlado pode-se classificar estes conversores em:

- Inversor Fonte de Tensão: Quando as variáveis de controle são sinais de tensão. Também conhecido como VSI, do inglês *Voltage Source Inverter*.
- Inversor Fonte de Corrente: Quando as variáveis de controle são sinais de corrente. Também conhecido como CSI, do inglês *Current Source Inverter*.

Neste trabalho estudaremos o Inversor Fonte de Tensão (VSI).

O inversor fonte de tensão é um conversor fonte de tensão atuando como inversor, ou seja, convertendo um sinal contínuo na entrada em um sinal alternado na saída. Deve-se ressaltar o comportamento abaixador (*buck*) de tensão desse equipamento, pois a tensão de saída v_{ca} deve ser menor ou igual a tensão de entrada V_{cc} .

2.5 Chaveamento por PWM

Para obter uma tensão alternada na saída, os inversores de potência geralmente utilizam uma técnica de comutação das chaves através de um sinal PWM (*pulse width modulation*). Essa técnica consiste em comparar o sinal senoidal de controle, v_c , com um sinal triangular, v_Δ , chamado de portadora, que possui uma frequência de chaveamento, f_s . A frequência do sinal de controle é chamada de frequência fundamental, f_1 .

Dessa forma, podemos definir o índice de modulação em amplitude, m_a , como:

$$m_a = \frac{V_c}{V_\Delta}, \quad (1)$$

onde V_c e V_Δ são as amplitudes do sinal de controle e da portadora, respectivamente.

Por outro lado, o índice de modulação em frequência, m_f , pode ser definido como:

$$m_f = \frac{f_s}{f_1}. \quad (2)$$

A fim de evitar sobremodulação, deve-se fazer com que $m_a \leq 1$.

2.5.1 Tempo Morto

Em circuitos reais, a comutação de estado nas chaves não é realizada instantaneamente, por isso, torna-se necessário inserir um curto espaço de tempo, chamado de tempo morto (*dead time*), evitando que o par de chaves de um mesmo braço conduza ao mesmo tempo, causando um curto circuito no barramento.

Na figura a seguir, vemos uma exemplo de aplicação do tempo morto para um par de chaves S_1 e S_2 do mesmo braço de um VSC.

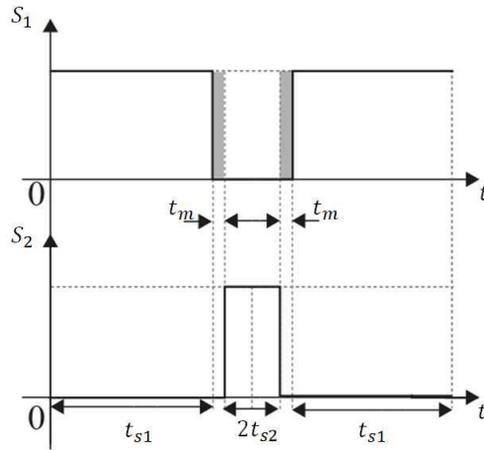


Figura 2.3: Tempo morto em um VSC.

2.6 Topologias do VSI

Nesta seção serão estudadas algumas topologias do VSI, suas configurações e funcionamentos.

2.6.1 VSI Meia-Ponte

Quando utilizado para produzir sinais alternados monofásicos, o VSI pode ser configurado de duas formas: meia-ponte e ponte completa. Primeiro estudaremos o VSI em meia-ponte. Nessa configuração utiliza-se fontes de tensão em série que fornecem um ponto neutro N, cada fonte mantém uma tensão $\frac{V_{cc}}{2}$. Como cada chave é acionada de forma complementar, elas nunca estarão fechadas ao mesmo tempo, portanto podemos criar uma tabela com os estágios definidos do sinal de saída do conversor a depender de qual chave está ligada.

Tabela 1: Tabela com estágios definidos do VSI meia-ponte.

S_1	S_2	V_o
1	0	$+V_{cc}/2$
0	1	$-V_{cc}/2$

A tensão do barramento, V_{cc} pode ser calculada partir da expressão:

$$V_{cc} = \frac{\sqrt{2}V_o}{m_a}. \quad (3)$$

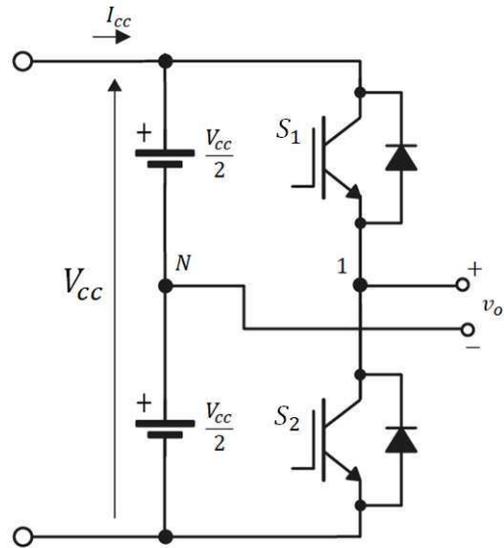


Figura 2.4: Topologia do Inversor Monofásico em Meia-Ponte.

2.6.2 VSI Ponte Completa

A topologia de Ponte Completa é similar ao Meia-Ponte, no entanto é adicionado um braço ao inversor. Utilizando essa configuração é possível atingir uma tensão de saída duas vezes maior do que a da configuração em meia-ponte. A seguir temos uma tabela com os estágios definidos do sinal de saída desse dispositivo.

Tabela 2: Tabela com estágios definidos do VSI ponte completa.

S_1	S_2	V_o
1	0	$+V_{cc}$
0	1	$-V_{cc}$
0	0	0
1	1	0

Assim como no inversor meia-ponte, a tensão do barramento, V_{cc} pode ser calculada partir da expressão:

$$V_{cc} = \frac{\sqrt{2}V_o}{m_a}. \quad (4)$$

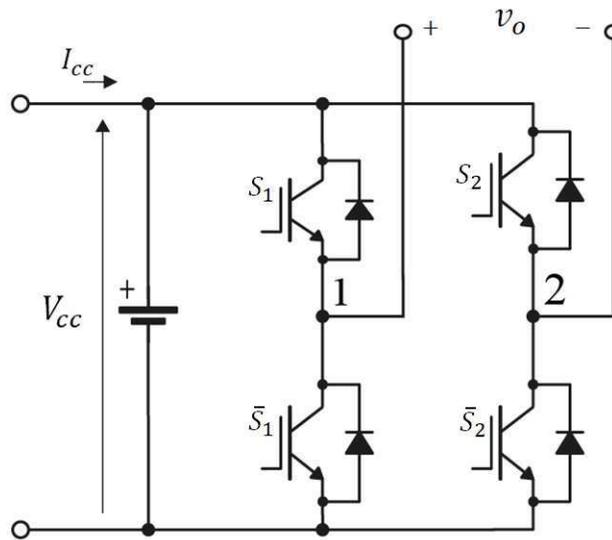


Figura 2.5: Topologia do Inversor Monofásico em Ponte Completa.

A estratégia de PWM utilizada para acionamento das chaves nesse tipo de inversores pode ser de duas formas: bipolar ou unipolar.

No PWM bipolar, as chaves diagonalmente opostas são acionadas aos pares, ou seja, S_1 e \bar{S}_2 são acionadas em conjunto, assim como \bar{S}_1 e S_2 . Nesse tipo de estratégia, é necessário apenas um único sinal de controle que irá ser comparado com a portadora triangular. A tensão de saída irá chavear entre os estados $+V_{cc}$ e $-V_{cc}$. Na figura a seguir vemos um diagrama lógico com a estrutura dessa estratégia.

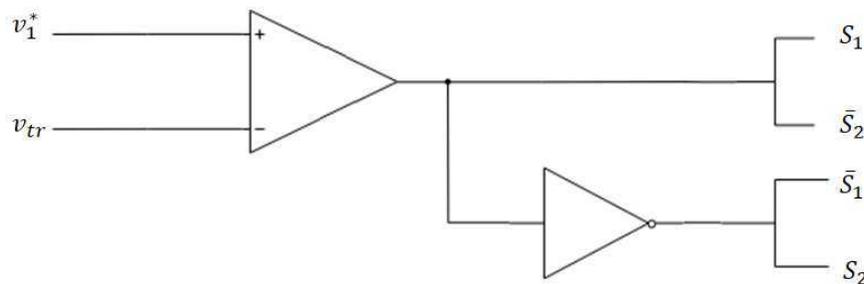


Figura 2.6: Estratégia de PWM bipolar para o VSI ponte completa.

No PWM unipolar, utilizam-se dois sinais de controle senoidais defasados de 180° , que são comparados com a portadora triangular, o acionamento das chaves do mesmo braço é realizado a partir dessa comparação. Nessa estratégia, a tensão de saída chaveia entre os estados $+V_{cc}$, 0 e $-V_{cc}$, como pode ser visto na Tabela 2. Na figura a seguir vemos um diagrama lógico com a estrutura dessa estratégia.

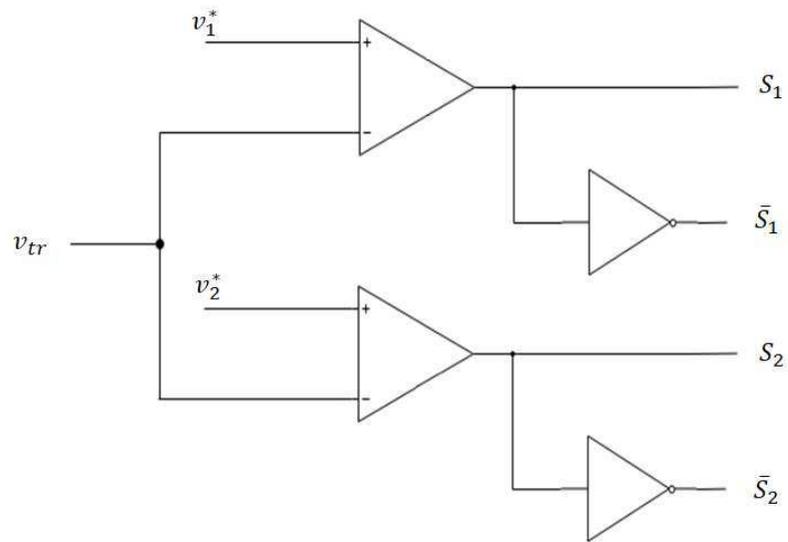


Figura 2.7: Estratégia de PWM unipolar para o VSI ponte completa.

2.6.3 VSI Trifásico

Os inversores fonte de tensão trifásico possuem a maior parte das suas aplicações em sistema de média potência. A topologia do inversor trifásico pode ser vista na imagem a seguir.

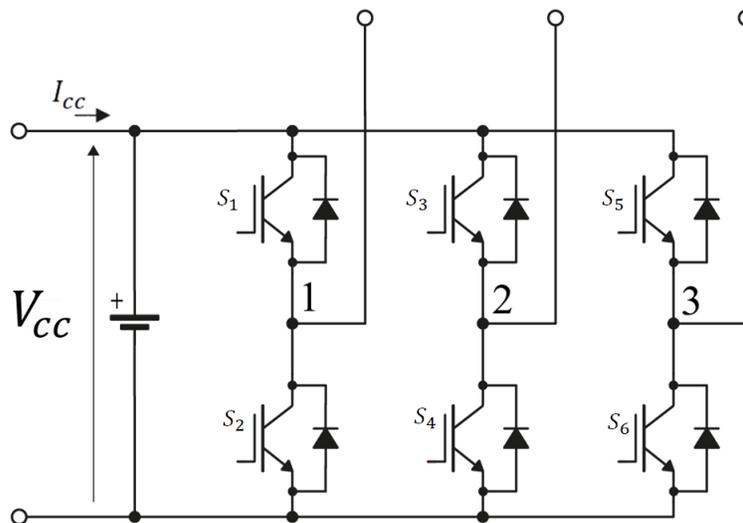


Figura 2.8: Topologia do Inversor Trifásico.

A sua tabela de estágios definidos é a seguinte:

A tensão de barramento, V_{cc} , pode ser calculada a partir da seguinte expressão:

$$V_{cc} = \frac{\sqrt{6}V_{1s}}{m_a} \quad (5)$$

Tabela 3: Tabela com est\u00e1gios definidos do VSI trif\u00e1sico.

Estado	Chaves Ligadas	Chaves Desligadas	V_{12}	V_{23}	V_{31}
1	S_1, S_2 e S_6	S_3, S_4 e S_5	$+V_{cc}$	0	$-V_{cc}$
2	S_1, S_2 e S_3	S_4, S_5 e S_6	0	V_{cc}	$-V_{cc}$
3	S_2, S_3 e S_4	S_1, S_5 e S_6	$-V_{cc}$	V_{cc}	0
4	S_3, S_4 e S_5	S_1, S_2 e S_6	$-V_{cc}$	0	V_{cc}
5	S_4, S_5 e S_6	S_1, S_2 e S_3	0	$-V_{cc}$	V_{cc}
6	S_1, S_5 e S_6	S_2, S_3 e S_4	V_{cc}	$-V_{cc}$	0
7	S_1, S_3 e S_5	S_2, S_4 e S_6	0	0	0
8	S_2, S_4 e S_6	S_1, S_3 e S_5	0	0	0

para $0 < m_a \leq 1$, onde m_a \u00e9 o \u00edndice de modula\u00e7\u00e3o e V_{1s} \u00e9 a tens\u00e3o de fase RMS da rede.

A estrat\u00e9gia de PWM para realizar o acionamento das chaves no inversor trif\u00e1sico \u00e9 ilustrada na figura a seguir.

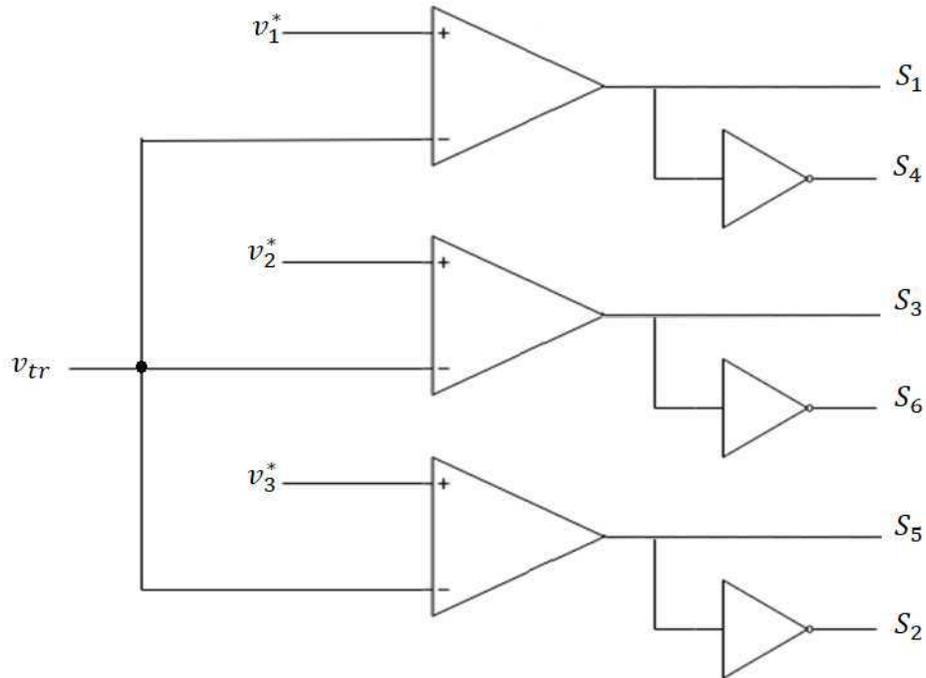


Figura 2.9: Estrat\u00e9gia utilizada para acionamento das chaves no VSI trif\u00e1sico.

Os sinais v_1^* , v_2^* e v_3^* s\u00e3o sen\u00f3ides defasadas entre si de 120° , enquanto que v_{tr} \u00e9 uma portadora triangular de frequ\u00eancia f_s , a frequ\u00eancia escolhida para v_{tr} define a frequ\u00eancia de comuta\u00e7\u00e3o das chaves.

2.7 Capacitor de Barramento CC

Na seção 2.2, vimos que nos conversores fonte de tensão utiliza-se como barramento um capacitor para servir como armazenamento intermediário da tensão que será controlada. Portanto, é necessário realizar o correto dimensionamento desse dispositivo. Através da equação a seguir, é possível obter um valor adequado para o capacitor, considerando a potência nominal do conversor, a frequência de chaveamento da portadora, a tensão do barramento e o *ripple* máximo de tensão permitido no barramento.

$$C_{cc} = \frac{P_{nom}}{f_s(V_{cc}\Delta V_{cc} \pm \Delta V_{cc}^2)}, \quad (6)$$

um valor apropriado para o *ripple* é de 5%.

2.8 Filtro Passa-Baixa LCL

O filtro LCL é um componente muito importante no projeto de VSI, pois permite a conexão entre o conversor e a fonte CA. Sua utilização é fundamental pois, como os inversores geram harmônicos de alta frequência, ele serve para atenuar essas componentes harmônicas indesejáveis.

Para realizar o dimensionamento dos elementos do filtro, pode-se utilizar as técnicas descritas por GOMES et. al (2018) e que serão vistas a seguir. O capacitor do filtro é projetado com determinado percentual em relação a capacitância base (C_b) do conversor, de forma que:

$$Z_b = \frac{V_f^2}{P_{1\phi}}, \quad (7)$$

$$C_b = \frac{1}{2\pi f_r Z_b}, \quad (8)$$

onde Z_b é a impedância base de filtro, $P_{1\phi}$ é a potência monofásica do conversor e f_r a frequência da rede. A capacitância de filtro deve ser menor ou igual a 15% da capacitância base do inversor, para que não ocorra uma grande demanda de corrente, ou seja, temos que:

$$C_f \leq 0,15C_b \quad (9)$$

O indutor de filtro do lado da fonte CA deve ser calculado em função do *ripple* máximo permitido para a corrente e para um THD de 3%. Os valores mais comuns de serem utilizados para o *ripple* máximo da corrente estão no intervalo de 30% a 50%. O indutor mínimo do filtro pode ser obtido através da expressão:

$$L_{fr,min} = \frac{V_f}{2\sqrt{6}f_s\Delta I_1}, \quad (10)$$

onde V_f é a tensão RMS do lado da fonte CA, f_s a frequência de chaveamento do inversor e ΔI_1 o

ripple máximo de corrente permitido.

Para escolhermos o indutor de filtro do lado do inversor, basta utilizar a seguinte relação:

$$L_{fi} = rL_{fr}, \quad (11)$$

onde r deve estar no intervalo entre 0 e 1.

Outro parâmetro que deve ser considerado no projeto do filtro LCL é a frequência de ressonância, ω_{res} , que deve estar no seguinte intervalo:

$$10\omega_r \leq \omega_{res} \leq 0,5\omega_s \quad (12)$$

Esta frequência de ressonância pode ser calculada a partir da expressão:

$$\omega_{res} = \sqrt{\frac{L_{fr} + L_{fi}}{L_{fr}L_{fi}C_f}} \quad (13)$$

Essa ressonância é indesejada e pode causar instabilidade no sistema de controle. A redução do efeito dessa ressonância pode ser realizada através de um amortecimento ativo, utilizando malhas de compensação nos controladores, ou de forma passiva. O amortecimento passivo consiste no uso de elementos como resistores, indutores e capacitores adicionais de forma a atenuar o ganho do filtro na frequência de ressonância (CARACAS et al., 2013).

O circuito do filtro LCL considerando os resistores de amortecimento pode ser visto a seguir.

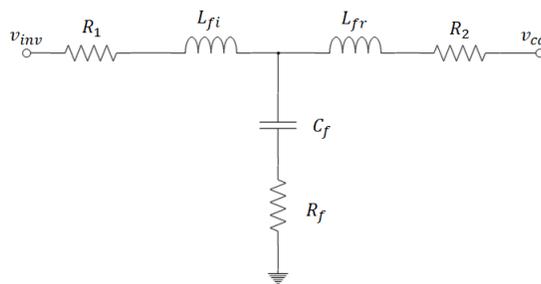


Figura 2.10: Circuito Elétrico do Filtro LCL.

3 Simulações

Nesta seção será apresentado os resultados das simulações utilizando o MATLAB/SIMULINK para o VSI monofásico e trifásico, os parâmetros utilizados para a realização das simulações pode ser visto na tabela a seguir.

Tabela 4: Parâmetros utilizados na simulação do VSI.

Parâmetros	Valores
V_1	110 V
I_{nom}	4,9407 A
$P_{3\phi}$	1,5 kW
m_a	0,8
f_s	10 kHz
f_r	60 Hz
C_f	20 μF
L_f	3 mH
R_f	1 Ω

onde V_1 é a tensão RMS por fase, I_{nom} é a corrente nominal da carga, $P_{3\phi}$ é a potência trifásica nominal, f_s é a frequência de chaveamento, f_r é a frequência da rede, C_f é o capacitor de filtro, L_f são os indutores de filtro e R_f são os resistores de filtro.

Para realizar a simulação, escreveu-se um código em MATLAB, onde foram definidos os valores dos parâmetros informados na tabela acima e realizado o cálculo de algumas variáveis importantes.

A fim de obter a tensão de barramento, utilizou-se as equações 5 e 6, que fornece os seguintes resultados.

- Para o VSI monofásico: $V_{cc} = 194,4544$ V;
- Para o VSI trifásico: $V_{cc} = 404,1658$ V.

A frequência de ressonância pode ser calculada através da Equação 13, o que resulta em: $\omega_{res} = 5.773,5$ rads/s.

Como a frequência de chaveamento, $\omega_s = 2\pi f_s = 62.832$ rads/s, a frequência de ressonância está no intervalo permitido para projeto.

A frequência de corte do filtro é $f_{corte} = 53,2802$ Hz. Na figura seguinte vemos o diagrama de Bode da magnitude do filtro LCL projetado.

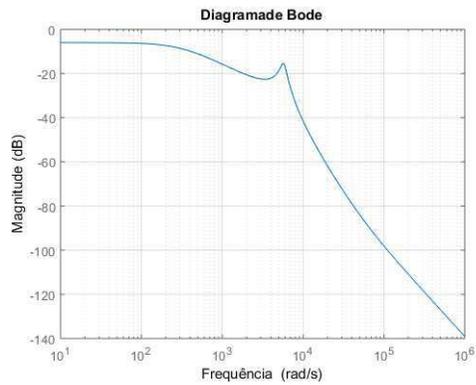


Figura 3.1: Diagrama de Bode do Filtro LCL projetado.

Os gráficos da tensão e corrente na carga para o inversor monofásico em ponte completa podem ser vistos nas imagens a seguir.

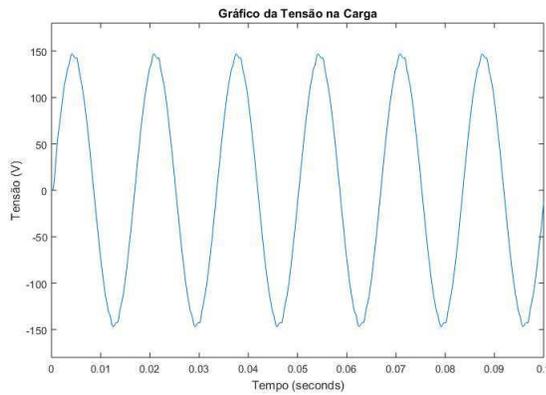


Figura 3.2: Tensão de Saída na Carga - Inversor Monofásico.

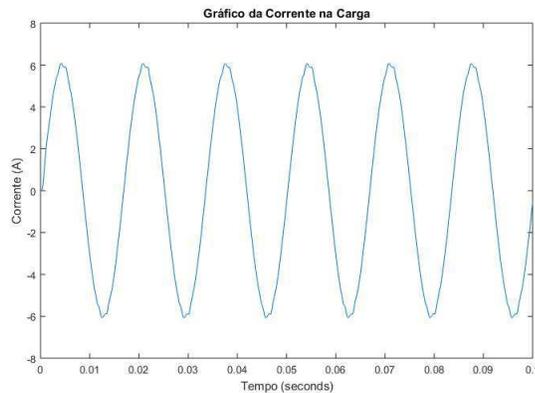


Figura 3.3: Corrente de Saída na Carga - Inversor Monofásico.

Observa-se que os resultados estão dentro do esperado, tendo em vista que o valor de pico

de tensão foi de aproximadamente 150 V e de corrente de aproximadamente 6 A, sendo o valor esperado de 155 V e a 6,4 A.

Obteve-se também as potências de entrada, P_i , e de saída, P_o , do sistema. Os resultados obtidos foram: $P_i = 471$ W e $P_o = 432,9$ W.

O rendimento do inversor, η , pode ser obtido através da razão entre a potência de saída e entrada, portanto:

$$\eta = \frac{P_o}{P_i} = 0,9192 \text{ ou } 91,92\%.$$

Para o inversor trifásico obteve-se os seguintes gráficos referentes as tensões e correntes na carga.

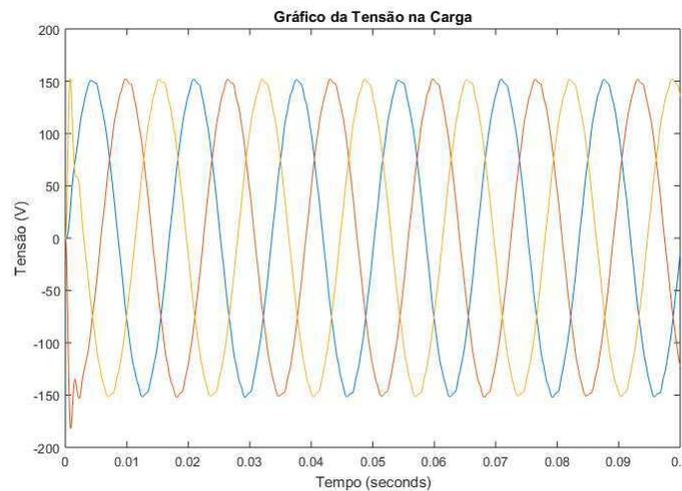


Figura 3.4: Tensão de Saída na Carga - Inversor Trifásico.



Figura 3.5: Corrente de Saída na Carga - Inversor Trifásico.

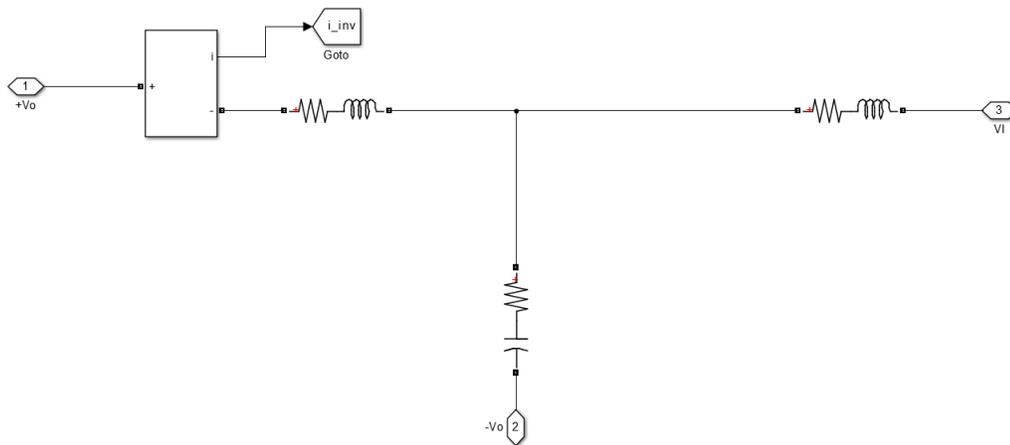


Figura 3.8: Filtro LCL para o Inversor Monofásico.

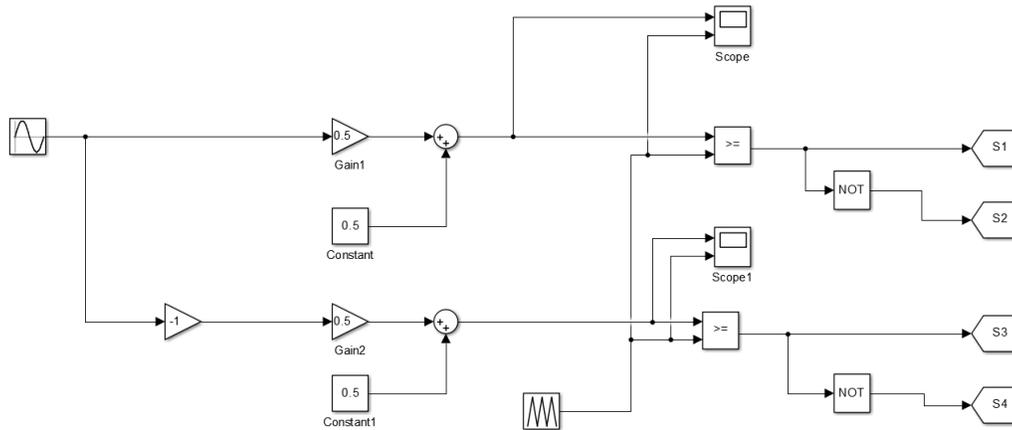


Figura 3.9: Estratégia de PWM para o Inversor Monofásico.

Simulou-se o PWM utilizando uma onda triangular variando de 0 a 1, pois o contador do DSP inicia de zero. Por isso, necessitou-se realizar uma transformação de variáveis para o valor de referência da tensão de forma que pudesse ser feita a comparação com o sinal triangular de 0 a 1. A equação utilizada para a transformação de variáveis foi:

$$v_{1rn}^* = \frac{v_{1r}^*}{2} + 0,5. \quad (14)$$

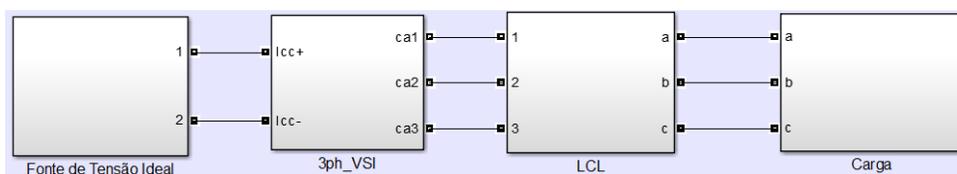


Figura 3.10: Diagrama do SIMULINK para Simulação do Inversor Trifásico.

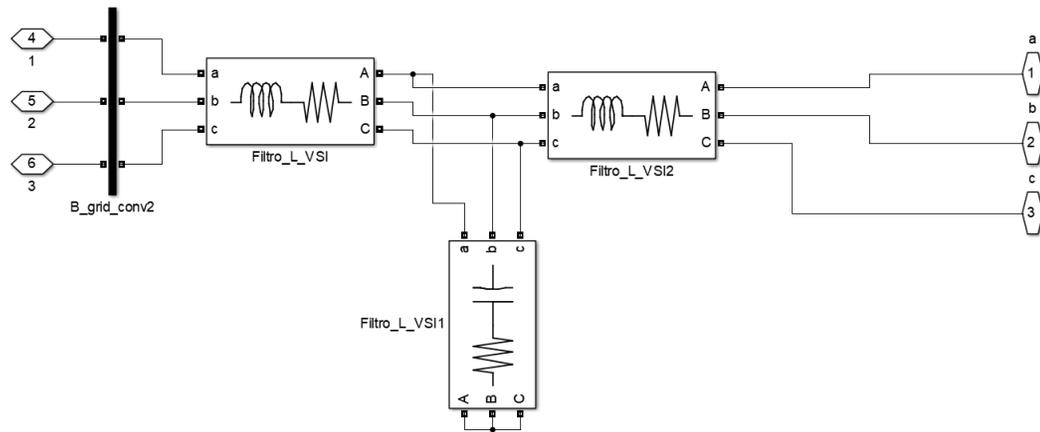


Figura 3.11: Bloco Filtro LCL Trifásico.

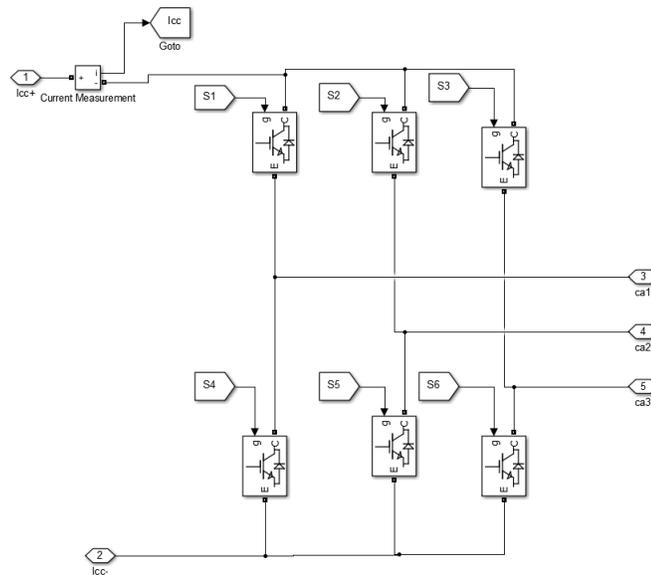


Figura 3.12: Bloco 3ph_VSI.

4 Projeto do Inversor Trifásico

Nesta seção é apresentado como realizou-se o projeto do Inversor Trifásico, com o dimensionamento das chaves de potência, geração do PWM no DSP, calibração dos sensores e construção da placa de circuito impresso.

4.1 Dimensionamento das Chaves IGBT

O primeiro passo realizado para projetar o inversor trifásico foi dimensionar o semicondutor que iria ser utilizado na aplicação. Para isso, verificou-se os esforços requeridos: tensão máxima de bloqueio, corrente eficaz, média e de pico sobre o IGBT. Seguiu-se os procedimentos descritos em GUEDES(2015).

A tensão máxima de bloqueio é exatamente igual a tensão no barramento, como a placa será projetada para o VSI trifásico, considera-se a tensão máxima de bloqueio igual a tensão de barramento calculada para essa configuração na seção anterior. No entanto, como este valor é de 404,1658 V, considerou-se uma tensão máxima de bloqueio para a chave de 600 V.

Para determinar a corrente eficaz sobre o semicondutor, é preciso determinar a equação da corrente do coletor e também da razão cíclica do conversor. Estas são:

$$i_c(t) = \sqrt{2}I_{nom}sen(2\pi f_r t) \quad (15)$$

$$D(t) = \frac{1}{2} + \frac{\sqrt{2}V_{nom}}{\sqrt{3}V_{cc}}sen(2\pi f_r t) \quad (16)$$

Substituindo os valores dados na Tabela 4, sabendo que V_{nom} é a tensão de linha na carga, temos:

$$i_c(t) = \sqrt{24,9407}sen(2\pi f_r t) \quad (17)$$

$$D(t) = \frac{1}{2} + 0,2593sen(2\pi f_r t) \quad (18)$$

Dessa forma, podemos calcular a corrente RMS sobre a chave a partir da equação:

$$I_{rms} = \sqrt{f_r \int_0^{T/2} (i_c(t)D(t))^2 dt} = 2,6944A. \quad (19)$$

Tendo em vista que o valor de pico da corrente no transistor não é afetado pelo seu ciclo de trabalho, como acontece com o seu valor RMS. Então temos que o valor de pico na corrente é igual ao valor de pico da corrente na carga, ou seja:

$$I_{p,IGBT} = \sqrt{2}I_{nom} = 6,9872A. \quad (20)$$

A corrente média no IGBT pode ser obtida através da expressão:

$$I_{m,IGBT} = f_r \int_0^{T/2} i_c(t)D(t)dt = 0,8967A. \quad (21)$$

Portanto, os valores requeridos para os esforços das chaves são os seguintes:

Tabela 5: Dados das Chaves Semicondutoras.

	Valor
Tensão Máxima de Bloqueio	600 V
Corrente Eficaz	2,6944 A
Corrente de Pico	6,9872 A
Corrente Média	0,8967 A

A chave escolhida para o projeto foi a IKW15N120H3, que possui as seguintes especificações:

Tabela 6: Dados da chave IKW15N120H3.

	Valor
Tensão Máxima de Bloqueio	1200 V
Corrente Eficaz no Coletor (25°)	30 A

No entanto, como o pedido da chave não chegaria a tempo, realizou-se o projeto da placa de circuito impresso utilizando a chave IRG4BC30UD, cujas especificações são:

Tabela 7: Dados da chave IRG4BC30UD.

	Valor
Tensão Máxima de Bloqueio	600 V
Corrente Eficaz no Coletor (25°)	23 A

4.2 Geração do PWM

Para gerar o sinal PWM utilizou-se o DSP F28355 presente no laboratório. O fabricante deste DSP é a *Texas Instruments*. Algumas características deste dispositivo são:

- *Clock* de 150 MHz;
- Ciclo de Instrução de 6.67 ns;
- Possui unidade de ponto flutuante;
- Possui seis saídas de PWM.



Figura 4.1: DSP F28355.

Utilizou-se o código a seguir para gerar o sinal PWM para o VSI monofásico.

```
float ma = 0.8;
float vRef1 = ma*sin(theta);
float vRef2 = -ma*sin(theta);

float v1r = vRef1*0.5 + 0.5;
float v2r = vRef2*0.5 + 0.5;
```

Figura 4.2: Parte 1 - Código do PWM para o VSI Monofásico.

Nesta primeira parte do código, são declaradas as tensões de referência e o índice de modulação em amplitude, em seguida é realizada a transformação de variáveis para que o sinal de referência possa ser comparado com o contador do DSP.

```
// s1
EPwm5Regs.AQCTLB.bit.ZRO = AQ_CLEAR; //SE
EPwm5Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm5Regs.AQCTLB.bit.CBU = AQ_NO_ACTION;
EPwm5Regs.AQCTLB.bit.PRD = AQ_SET;
EPwm5Regs.AQCTLB.bit.CBD = AQ_NO_ACTION;
EPwm5Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// s1b
EPwm5Regs.AQCTLA.bit.ZRO = AQ_CLEAR;
EPwm5Regs.AQCTLA.bit.CAU = AQ_SET;
EPwm5Regs.AQCTLA.bit.CBU = AQ_NO_ACTION;
EPwm5Regs.AQCTLA.bit.PRD = AQ_SET;
EPwm5Regs.AQCTLA.bit.CBD = AQ_NO_ACTION;
EPwm5Regs.AQCTLA.bit.CAD = AQ_CLEAR;

// s2
EPwm6Regs.AQCTLA.bit.ZRO = AQ_SET;
EPwm6Regs.AQCTLA.bit.CAU = AQ_NO_ACTION;
EPwm6Regs.AQCTLA.bit.CBU = AQ_CLEAR;
EPwm6Regs.AQCTLA.bit.PRD = AQ_CLEAR;
EPwm6Regs.AQCTLA.bit.CBD = AQ_SET;
EPwm6Regs.AQCTLA.bit.CAD = AQ_NO_ACTION;

// s2b Inverte
EPwm6Regs.AQCTLB.bit.ZRO = AQ_SET;
EPwm6Regs.AQCTLB.bit.CAU = AQ_NO_ACTION;
EPwm6Regs.AQCTLB.bit.CBU = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.PRD = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.CBD = AQ_SET;
EPwm6Regs.AQCTLB.bit.CAD = AQ_NO_ACTION;
```

Figura 4.3: Parte 2 - Código do PWM para o VSI Monofásico.

Nesta seção do código é implementada a estratégia do PWM monofásico em ponte completa, vista na figura 2.7. O sinal de referência é comparado com o valor no contador e então é definido o estado de saída.

O sinal de saída observado no osciloscópio pode ser visto na imagem a seguir.



Figura 4.4: PWM Monofásico no DSP F8355.

O código para gerar o sinal PWM do VSI trifásico é bastante semelhante ao do VSI monofásico, onde é realizada a comparação de um sinal de referência com o contador do DSP, para em seguida determinar o estado de saída do sinal.

```
float ma = 0.8;
float vRef1 = ma*sin(theta1);
float vRef2 = ma*sin(theta2);
float vRef3 = ma*sin(theta3);
```

Figura 4.5: Parte 1 - Código do PWM para o VSI Trifásico.

Assim como no código anterior, são declaradas as tensões de referência e o índice de modulação em amplitude, as tensões devem estar defasadas 120° uma da outra. Portanto, θ_2 e θ_3 devem ser declarados como $\theta_1 \pm 2\pi/3$.

```

// s1
EPwm5Regs.AQCTLB.bit.ZRO = AQ_CLEAR; // AQ_CLEAR;
EPwm5Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm5Regs.AQCTLB.bit.CBU = AQ_NO_ACTION; // AQ_SET;
EPwm5Regs.AQCTLB.bit.PRD = AQ_SET; // AQ_SET;
EPwm5Regs.AQCTLB.bit.CBD = AQ_NO_ACTION; // AQ_CLEAR;
EPwm5Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// s2
EPwm5Regs.AQCTLA.bit.ZRO = AQ_CLEAR;
EPwm5Regs.AQCTLA.bit.CAU = AQ_SET; // AQ_SET;
EPwm5Regs.AQCTLA.bit.CBU = AQ_NO_ACTION;
EPwm5Regs.AQCTLA.bit.PRD = AQ_SET;
EPwm5Regs.AQCTLA.bit.CBD = AQ_NO_ACTION;
EPwm5Regs.AQCTLA.bit.CAD = AQ_CLEAR; // AQ_CLEAR;

// s3
EPwm6Regs.AQCTLA.bit.ZRO = AQ_SET;
EPwm6Regs.AQCTLA.bit.CAU = AQ_NO_ACTION;
EPwm6Regs.AQCTLA.bit.CBU = AQ_CLEAR;
EPwm6Regs.AQCTLA.bit.PRD = AQ_CLEAR;
EPwm6Regs.AQCTLA.bit.CBD = AQ_SET;
EPwm6Regs.AQCTLA.bit.CAD = AQ_NO_ACTION;

// s4
EPwm6Regs.AQCTLB.bit.ZRO = AQ_SET;
EPwm6Regs.AQCTLB.bit.CAU = AQ_NO_ACTION;
EPwm6Regs.AQCTLB.bit.CBU = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.PRD = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.CBD = AQ_SET;
EPwm6Regs.AQCTLB.bit.CAD = AQ_NO_ACTION;

// s5
EPwm4Regs.AQCTLA.bit.ZRO = AQ_SET; // AQ_SET
EPwm4Regs.AQCTLA.bit.CAU = AQ_NO_ACTION;
EPwm4Regs.AQCTLA.bit.CBU = AQ_CLEAR;
EPwm4Regs.AQCTLA.bit.PRD = AQ_CLEAR;
EPwm4Regs.AQCTLA.bit.CBD = AQ_SET;
EPwm4Regs.AQCTLA.bit.CAD = AQ_NO_ACTION;

// s6
EPwm4Regs.AQCTLB.bit.ZRO = AQ_SET;
EPwm4Regs.AQCTLB.bit.CAU = AQ_NO_ACTION;
EPwm4Regs.AQCTLB.bit.CBU = AQ_CLEAR;
EPwm4Regs.AQCTLB.bit.PRD = AQ_CLEAR;
EPwm4Regs.AQCTLB.bit.CBD = AQ_SET;
EPwm4Regs.AQCTLB.bit.CAD = AQ_NO_ACTION;

```

Figura 4.6: Parte 2 - Código do PWM para o VSI Trifásico.

Na seção de código acima é implementada a estratégia do PWM para o VSI trifásico que pode ser vista na Figura 2.9.

Uma observação que deve ser feita com relação aos códigos implementados é que quando utilizado um registrador de um número qualquer do tipo A para uma chave, ao criar o código para a outra chave do mesmo braço do inversor, pode-se utilizar um registrador de mesmo número do tipo B com o mesmo código usado para definir a saída do registrador do tipo A, visto que esse já possui uma saída invertida com relação ao anterior.

O acionamento das chaves foi efetuado utilizando um driver projetado pelo professor Montie Alves Vitorino na UFCG. Nas imagens a seguir pode-se ver o seu esquemático e a sua PCI.

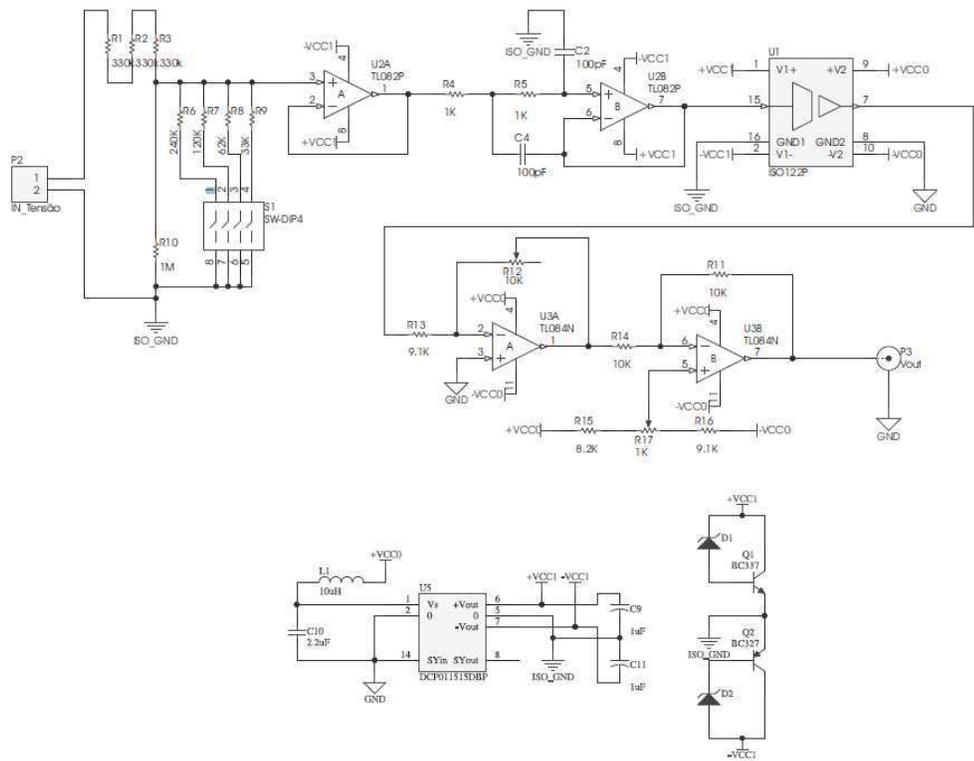


Figura 4.9: Esquemático do Módulo de Aquisição de Dados.

Realizaram-se experimentos, a fim de calibrar o sensor para medições de tensão e corrente. O primeiro experimento consistia em realizar a medição direta de um determinado valor de tensão no intervalo de -100 V a 100 V fornecido por uma fonte de alimentação e verificar qual era o valor no registrador do DSP.

O segundo experimento consistia em realizar a medição de um determinado valor de corrente aplicado em uma carga de 10Ω e em seguida verificar qual era o valor armazenado no registrador do DSP.

Nas imagens a seguir pode-se ver a montagem dos experimentos realizados.



Figura 4.10: Experimento 1 de Calibração para Medição de Tensão.

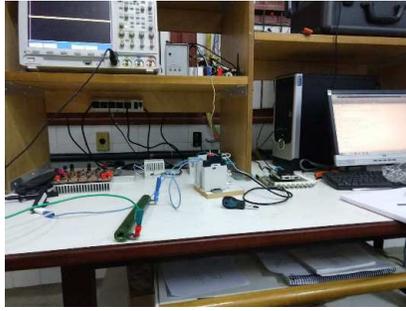


Figura 4.11: Experimento 2 de Calibração para Medição de Corrente.

Com os dados obtidos, pode-se montar uma seguinte tabela com os valores dos registradores para cada valor de tensão e corrente aplicado.

Tabela 8: Calibragem do Sensor.

Tensão (V)	Registrador	Corrente (A)	Registrador
-100	859	-8	880
-80	1095	-6	1177
-60	1315	-4	1470
-40	1539	-2	1769
-20	1700	0	2066
0	2007	2	2364
20	2232	4	2654
40	2466	6	2959
60	2700	8	3248
80	2912	-	-
100	3137	-	-

A partir destes valores pode-se determinar os coeficientes que relacionam a tensão com os registradores e a corrente com os registradores. Utiliza-se um modelo linear para a função tensão \times registrador e um modelo de segunda ordem para a corrente \times registrador.

$$V = aR + b; \quad (22)$$

$$I = aR^2 + bR + C. \quad (23)$$

Para a função tensão \times registrador, temos: $a = 0,0874$ e $b = -174,1447$. Enquanto que para a função corrente \times registrador, temos: $a = 2,89 \times 10^{-9}$, $b = 0,0067$ e $c = -13,9269$.



Figura 4.12: Módulo de Aquisição de Dados.

4.4 Projeto da PCI

Para realizar o projeto da PCI do VSI, utilizou-se o software *Altium*. O projeto da placa foi para um VSI trifásico, no entanto, é possível utilizá-la como um VSI monofásico. O primeiro passo para iniciar o projeto, foi a criação do esquemático com os componentes necessários para a confecção da placa.

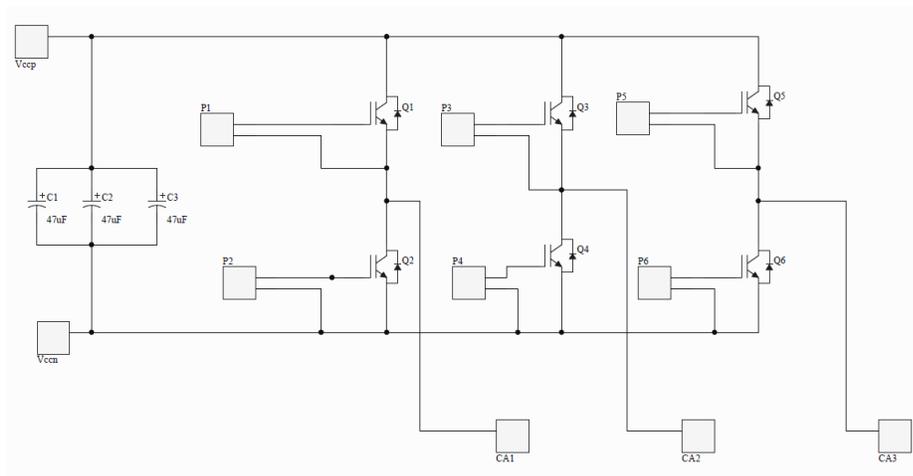


Figura 4.13: Esquemático do VSI Trifásico.

Os conectores *Vccp* e *Vccn* recebem os terminais + e – da fonte de tensão utilizada no barramento do conversor. Na saída do dispositivo, temos os conectores *CA1*, *CA2* e *CA3* que correspondem as fases a, b e c do sinal de saída e são conectados a uma determinada carga.

Os conectores *P1*, *P2*, *P3*, *P4*, *P5* e *P6* são do tipo fêmea e correspondem aos terminais de saída do driver utilizando para o acionamento das chaves de potência. A placa foi confeccionada para as chaves de potência IRG4BC30UD, que correspondem aos elementos *Q1*, *Q2*, *Q3*, *Q4*, *Q5* e *Q6*.

No barramento utilizaram-se capacitores a fim de diminuir o *ripple* de tensão que pode ocorrer na alimentação, tendo em vista que a fonte de tensão não é ideal.

O esquemático do circuito auxiliar utilizado para geração do PWM e acionamento das chaves pode ser visto na imagem a seguir.

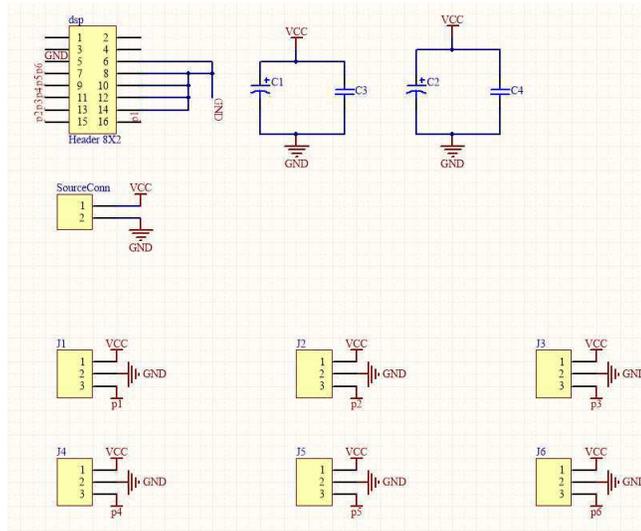


Figura 4.14: Esquemático do Circuito Auxiliar (DSP+Driver).

Utilizou-se um conector 8x2 macho para fazer a ligação com os pinos do DSP. Os conectores J1, J2, J3, J4, J5 e J6 são do tipo fêmea e correspondem aos terminais de entrada do *driver*. O conector *SourceConn* corresponde ao *borne* responsável por receber o sinal de alimentação do *driver*. Os capacitores são utilizados ao longo da placa a fim de manter o mesmo nível de tensão entre diferentes pontos, mesmo quando distantes da fonte de alimentação.

Após a construção desses dois esquemáticos, teve-se que criar alguns *footprints* para associar com seus devidos componentes. Construíram-se *footprints* para os *bornes* de entrada e saída do VSI e também para o *borne* de alimentação do driver. Também teve-se que produzir *footprints* para os transistores, tendo em vista que esses seriam colocados deitados na PCI. Finalmente, pode-se construir a placa utilizando componentes que forma construídos e o esquemático dos circuitos que seriam necessários para a sua confecção. As camadas inferior e superior da placa podem ser vistas nas imagens seguintes

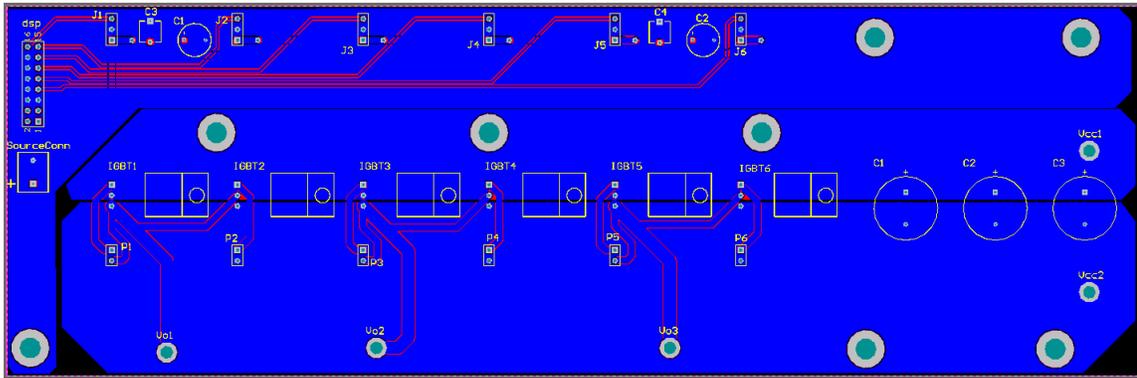


Figura 4.15: Camada Inferior da PCI.

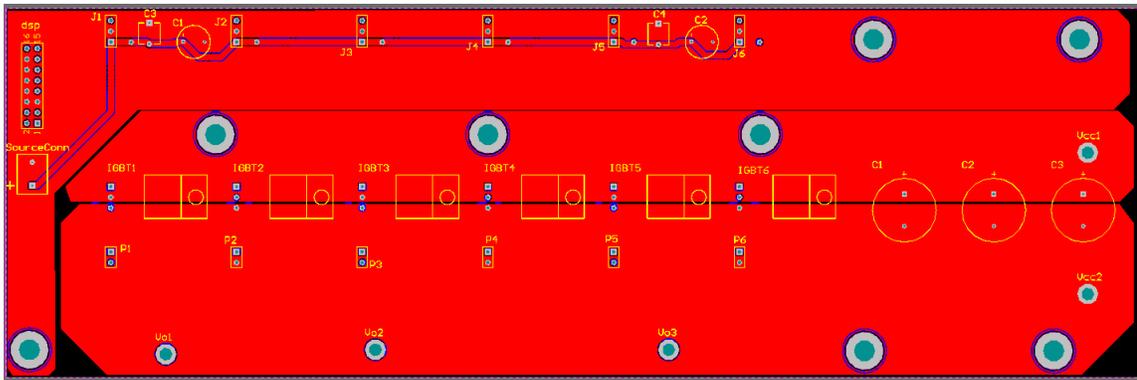


Figura 4.16: Camada Superior da PCI.

Alguns detalhes construtivos que podem ser mencionados são:

- Os pinos de entrada e saída do *driver* devem ser mantidos a uma distância de aproximadamente 50 mm;
- O circuito auxiliar não deve ser colocado próximo do circuito do VSI;
- As trilhas do circuito auxiliar podem ser menores do que as trilhas do circuito do VSI. Nesta placa utilizaram-se trilhas de 0.5 mm para os sinais do DSP e trilhas de 1.5 mm para a conexão dos outros componentes, exceto para as trilhas dos terminais de saída, que foram de 3 mm;
- Devem ser realizados furos espaçados ao longo da placa para conexão do dissipador.

A placa foi enviada para a impressão e pode ser vista nas figuras a seguir.

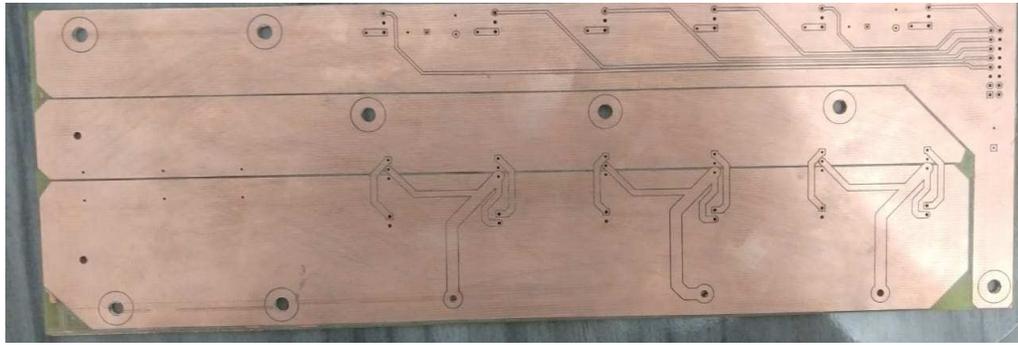


Figura 4.17: Camada Inferior da Placa Impressa.

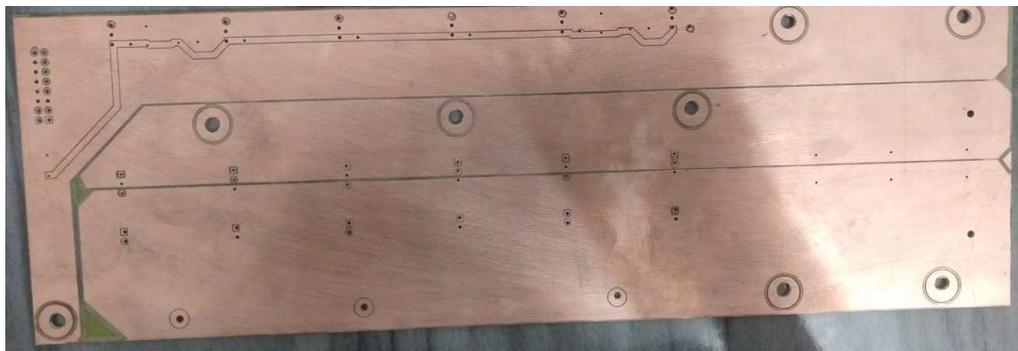


Figura 4.18: Camada Superior da Placa Impressa.

Houveram diferenças nos tamanhos dos furos com relação a placa enviada para a impressão e a placa impressa, por isso, não foi possível soldar os componentes e testar o circuito. Portanto, sugere-se averiguar quais as possíveis causas desse problema e reprojeter a placa pensando nas disparidades ocorridas.

5 Conclusão

Ao longo do Estágio Supervisionado pode-se pôr em prática diversos conhecimentos adquiridos ao longo da graduação em Engenharia Elétrica. Dentre os quais pode-se destacar o funcionamento dos inversores de potência, filtragem de sinais e geração de sinais PWM.

Além destes tópicos, foi possível adquirir prática na elaboração de projetos de circuitos de eletrônica de potência, obtendo conhecimentos no dimensionamento de componentes e elaboração de placas de circuito impresso.

Uma placa foi impressa, no entanto ocorreram problemas técnicos durante a impressão, por isso não foi possível imprimir outra placa e conseqüentemente efetuar os testes necessários. Portanto, propõe-se que o trabalho tenha continuidade, realizando a impressão da placa projetada, fazendo os ajustes que forem necessários para em seguida realizar os testes de funcionamento do VSI. Também propõe-se a confecção de outra placa utilizando a chave IKW15N120H3 que é melhor indicada para este projeto e que não pôde ser utilizada devido ao tempo que levaria para sua entrega.

Referências

- [1] CARACAS, J. V. M. **Avaliação das Estratégias de Controle e Projeto de Inversores para Conexão de Fontes Fotovoltaicas à Rede CA**. 2013
- [2] GUEDES, S. D. **Projeto de Inversor Trifásico Aplicado ao Acionamento de Motor de Indução**. 2015. Tese de Doutorado. Universidade Federal do Rio de Janeiro.
- [3] HART, D. W. **Power electronics**. Tata McGraw-Hill Education, 2011.
- [4] LEDWICH, G. (1991) **Current source inverter modulation**, Power Electronics, IEEE Transactions on, 6(4):618-623.
- [5] VITORINO, M. A., **Otimização do Processamento da Energia em Sistemas de Bombeamento Fotovoltaico e Conversão Monofásica**, Campina Grande, Paraíba, Brasil: Tese de Doutorado, UFCG, 2012.