

Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Unidade Acadêmica de Engenharia Elétrica
Coordenação de Pós-Graduação em Engenharia Elétrica

Jonas Agápito Rodrigues de Medeiros e Oliveira

Topologia de Conversor CA-CA Unidirecional Três Níveis Trifásico com Número
Reduzido de Componentes

Campina Grande
2008

JONAS AGÁPITO RODRIGUES DE MEDEIROS E OLIVEIRA

Topologia de Conversor CA-CA Unidirecional Três Níveis Trifásico com Número Reduzido de Componentes

Dissertação de Mestrado apresentada à Coordenação de Pós-Graduação em Engenharia Elétrica como exigência cumprimento de créditos obrigatórios.

Orientador: Edison Roberto Cabral da Silva, Dr. Ing.

Campina Grande
2008

FICHA CATALOGRÁFICA ELABORADA PELA BIBLIOTECA CENTRAL DA UFCG

O48t Oliveira, Jonas Agápito Rodrigues de Medeiros e
2008 Topologia de Conversor CA-CA Unidirecional Três Níveis Trifásico com
Número Reduzido de Componentes / Jonas Agápito Rodrigues de Medeiros
e Oliveira. — Campina Grande, 2008.
50 f.: il.

Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal
de Campina Grande, Centro de Engenharia Elétrica e Informática.

Referências.

Orientador: Prof. Dr. Edison Roberto Cabral da Silva

1. Transformação de Corrente Alternada CA-CA. 2. Correntes Não
Senoidais. 3. Corrente Alternada. 4. Conversores de Corrente. I. Título.

CDU - 621.314.2(043)

**TOPOLOGIA DE CONVERSOR CA-CA UNIDIRECIONAL TRÊS NÍVEIS
TRIFÁSICO COM NÚMERO REDUZIDO DE COMPONENTES**

JONAS AGÁPITO RODRIGUES DE MEDEIROS DE OLIVEIRA

Dissertação Aprovada em 26.09.2008



EDISON ROBERTO CABRAL DA SILVA, Dr.Ing., UFCG
Orientador



CURSINO BRANDÃO JACOBINA, Dr.Ing, UFCG
Componente da Banca



TALVANES MENEZES OLIVEIRA, D.Sc., UFCG
Componente da Banca

CAMPINA GRANDE - PB
SSETEMBRO-2008

Dedicatória

À minha família, pelo apoio incondicional e a força sempre revigorante.

Agradecimentos

A Professor Edison, pela singular oportunidade de trabalho desde os últimos semestres de graduação e durante os anos de mestrado. Pelo que pude aprender e crescer como engenheiro e pessoa, com seus ensinamentos e exemplos. Pelos bons momentos de descontração inteligente e os duros momentos de sábia disciplina. E pela paciência, perseverança e dedicação, me ajudando muito a chegar aonde cheguei neste trabalho e qualquer outro realizado em sua presença.

A Professor Talvanes, pela presença como professor e pessoa, sempre disposto a ajudar, sendo solicitado ou não, se tornando de grande importância neste e qualquer outro trabalho realizado próximo a ele.

A Aluísio, o engenheiro, a pessoa e o companheiro, considerado por mim coorientador neste trabalho e sem o qual o mesmo não teria acontecido. Agradeço também pela excelente convivência e por tudo o que pude aprender em meio a tanto mais que me foi ensinado.

A Ádrian, Luiz, Paulo, Alixandra, Jerônimo e Erik, irmãos e irmã que ganhei durante os anos de estudo e que participam intrinsecamente de todos os aspectos da minha vida desde então.

A todos os outros amigos e amigas extraordinários que compuseram minha vida durante todo esse período: Onofre, Olympio, Chuck, Danilo, Zé Luiz, Marcos Fábio, as meninas do 24: Yá! Boy, Nâna, Natali e Pri e a Pêitipêra como um todo.

A Adail, que me ajudou, como a tantos também, não só durante a graduação, mas durante o mestrado, e participa da minha vida como grande amiga e mulher que é.

Ao professor Berto, uma ilha de vigor e ideais sempre disposto a compartilhar.

A meus pais, Jairo e Ceição, pela pessoa que me fizeram ser e pela participação constante e ativa em todos os passos da minha vida. A minhas irmãs, Angélica e Estela, companheiras e alegrias de todos os dias. A meus avós, João, Maria, Ademar e Estelita, pelo apoio e exemplo sem iguais. Aos tios e tias, primos e primas, participando e compondo minha vida e minhas conquistas. E a minha querida Walmênia, companheira, amiga e incrível entusiasta da minha vida e de todas as minhas empreitadas.

A todos os colegas do LEIAM, Nadir, Darlan, Lucas, Luciano, Fabrício, Kátia, entre tantos que participaram do meu dia a dia e enriqueceram cada momento. E aos professores Cursino, Alexandre, Maurício e Eurico pelas ricas participação e contribuição.

Ao Heavy Metal, pelo ânimo e a força – Iron Maiden, Motörhead, Ayreon, Helloween, Blind Guardian, Rhapsody, Within Temptation, obrigado a todos, e ao Bad Religion também. A Qui-Gon e Ben, pela inspiração – que A Força esteja convosco. A Moebius e o Blackmore's, pela fantasia e as viagens por momentos inesquecíveis. Ao Linux, pelo belo e novo mundo que me apresentou. E ao Dalai, pela sabedoria e a luz.

Por fim, agradeço a todos e todas que participaram nos pequenos e efêmeros momentos, que, apesar de não lembrados aqui, são de igual importância.

Resumo

As cargas de hoje em dia são mais e mais não-lineares e isso causa correntes não senoidais. A rede será danificada pela corrente pulsante, assim como as demais cargas conectadas.

Diferentes tipos de cargas têm sido alimentadas a partir de uma rede de corrente alternada, seja através de um sistema de conversão direta (retificadores, conversores ca-ca diretos) ou indireta (conversores ca-ca indiretos). Esses sistemas se constituem em cargas não-lineares que acarretam correntes não-senoidais na rede, prejudicando sua utilização pelo usuário. Um meio de minimizar estes efeitos nocivos é a utilização de retificadores, fazendo a corrente na carga quasi-senoidal e reduzindo o fluxo de potência reativa na rede.

E para cargas ca, conversores ca-ca devem ser usados, onde retificadores ativos, no primeiro estágio, devem alimentar o inversor, no segundo estágio. Desse modo, a rede verá sempre cargas lineares e qualquer carga será alimentada por fontes senoidais.

Este trabalho propõe uma topologia de conversor ca-ca onde um retificador ativo unidirecional trifásico de três níveis e controle em malha aberta é conectado diretamente a um inversor trifásico de três níveis com diodos grampeadores. O conversor é concebido para prover corrente senoidal e baixo THD na entrada do retificador e tensão com THD reduzido fornecida pelo inversor. O controle em malha aberta no retificador provê também simplicidade e o PWM proposto para o inversor o deixa livre para utilizar qualquer esquema de controle para controle de máquinas convencional.

É mostrado neste documento a análise teórica e os resultados experimentais e de simulação para cada estágio de conversor operando individualmente e no conversor completo.

Abstract

These days the loads are more and more non-linear and it causes load currents to be non-sinusoidal. The main will be damaged by the pulsant power fowing, and so the other loads.

Diferent kinds of loads have been feeded by a alternade current main, through a direct convection sistem (rectifiers, direct ac-ac converters) or indirect sistem (indirect ac-ac converter). These sistemas are non-linear loads, witch generates non-sinusoidal main currents, damaging the utilization by the user. A way to minimize this bad efects is the use of active rectifiers, making the load current to be quasi-sinusoidal and reducing reactive power flowing on the main. And to ac loads, ca-ca converters must be used, where active rectifires, in the first stage, must serve de inverter, in the second stage. At this way, the main will see always linear loads, and any load will be feeded by sinusoidal sources.

This work proposes a ca-ca converter topology where a open-loop unidirection three level three phase reduced componenetes active rectifier is conected directly to a three level three phase convencional inverter. The converter is mained provide sinusoidal and THD reduced current in the rectifier entrance and THD reduced voltage provided by the inverter. The open-loop control on the rectifier provides also simplicity and the PWM proposes to the inverter let it free to use any conventional machine control schema.

Is shown in this document theory analysis and simulation and experimental results to each stage of the converter operating in stand alone and to the complete converter.

Sumário

1	Introdução	1
2	Revisão Bibliográfica	3
2.1	Introdução	3
2.2	Retificadores e Fator de Potência	3
2.3	Inversores Trifásicos	7
2.4	Topologia Proposta - Conversor Nabae Trifásico com Braço Três Níveis . .	13
3	Retificador Ativo com Braço Multinível	14
3.1	Princípio de Funcionamento	15
3.2	Correntes nos Indutores	18
3.3	Correntes de Entrada	19
3.4	Simulações	20
3.5	Conclusão	22
4	Inversor Trifásico Três Níveis	25
4.1	Princípio de Funcionamento	26
4.2	PWM para Controle do Inversor Três Níveis	28
4.3	Tensões nos Capacitores do Barramento CC	29
4.4	Simulações	30
4.5	Conclusão	32
5	Conversor CA-CA	33
5.1	Conversor CA-CA Proposto	34
5.1.1	Conexão do Barramento CC	35
5.1.2	Montagem Experimental	35
5.2	Resultados Experimentais	37

5.2.1	Retificador	37
5.2.2	Inversor	40
5.2.3	Conversor CA-CA	41
5.3	Conclusão	43
6	Conclusões e Sugestões de Trabalhos Futuros	44
6.1	Conclusões	44
6.2	Sugestões de Trabalhos Futuros	45

Lista de Figuras

2.1	Esquema elétrico de um retificador boost monofásico	4
2.2	Esquema elétrico do retificador	5
2.3	Ilustração do esquema elétrico de um retificador boost trifásico	6
2.4	Ilustração do esquema elétrico do retificador Nabae trifásico	7
2.5	Ilustração do esquema elétrico de um braço três níveis de um inversor a capacitor flutuante.	9
2.6	Ilustração do esquema elétrico de um braço três níveis de um inversor a diodos grampeadores.	10
3.1	Ilustração do esquema elétricos do circuito proposto - Retificador Nabae trifásico com braço três níveis.	14
3.2	Ilustração dos estados do circuito em função do estado das chaves e corrente de entrada.	17
3.3	(a)Um ciclo da tensão de pólo e as correntes nos indutores para (b) $v_{a,b,c} > v_{A0} = E/2$, (c) $v_{a,b,c} < v_{A0} = E/2$ e (d) $v_{a,b,c} < v_{A0} = E/2$ cessando com v_{A0} ainda nula.	18
3.4	Simulações para tensões de alimentação de 250V, 350V e 500V apresentando ciclo de trabalho versus (a) THD e (b)potência de saída.	21
3.5	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Corrente nas indutâncias. (b) Detalhe das Corrente nas indutâncias.	22
3.6	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Corrente nos capacitores de entrada. (b) Detalhe das Corrente nos capacitores de entrada.	23
3.7	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Correntes de entrada. (b) Detalhe das Correntes de entrada.	23
3.8	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Correntes de entrada. (b) Detalhe das Correntes de entrada.	24

4.1	Ilustração do esquema elétrico mais detalhado de um inversor três níveis trifásico a diodos grapeadores.	25
4.2	Ilustração dos possíveis estados para os braços três níveis de um inversor a diodos grapeadores.	26
4.3	Ilustração da determinação dos termos p_a , p_b e p_c para o algoritmo de determinação do modo comum para o PWM três níveis.	29
4.4	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de modo comum gerada pelo HPWM para 3 níveis. (b) Tensão de referência com o modo comum gerado pelo HPWM para 3 níveis.	31
4.5	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de pólo na fase a. (b) Tensão de modo comum.	31
4.6	Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de fase. (b) Tensão de fase e tensão de referência.	32
5.1	Ilustração do esquema elétrico do conversor ca-ca proposto.	34
5.2	Diagrama de blocos do protótipo do conversor ca-ca montado.	36
5.3	Ilustração dos resultados experimentais para $V_0 = 380 V$ e $d = 0,47$. (a) Sinais de controle para a chaves do braço ativo. (b) Detalhe dos sinais de controle para as chaves do braço ativo.	38
5.4	Ilustração dos resultados experimentais para $V_0 = 380 V$ e $d = 0,47$. (a) Tensões de entrada e corrente de entrada. (b) Detalhe das tensões de entrada e corrente de entrada.	38
5.5	Ilustração dos resultados experimentais para $V_0 = 380 V$ e $d = 0,47$. (a) Corrente nas indutâncias e de entrada. (b) Corrente nas indutâncias e nos capacitores de entrada.	39
5.6	Ilustração dos resultados experimentais para $V_0 = 380 V$ e $d = 0,47$. (a) Tensão e corrente de entrada. (b) Tensões sobre os capacitores de saída. . .	39
5.7	(a) Tensão de pólo para o braço a e tensão de modo comum para o inversor trifásico de três níveis. (b) Tensão de linha ab para o inversor trifásico de três níveis.	40
5.8	Tensão de linha na carga resistiva alimentada pelo inversor trifásico de três níveis.	41
5.9	Ilustração dos resultados experimentais da tensão e corrente de entrada e tensão de fase de saída para o conversor ca-ca proposto.	42

5.10	Ilustração dos resultados experimentais (a) Correntes na indutância de entrada e na alimentação e tensão de fase de saída. (b) Correntes de entrada e através dos capacitores de entrada e tensão de fase na saída.	42
5.11	Ilustração dos resultados experimentais das correntes na indutância de entrada e na alimentação.	43

Lista de Tabelas

4.1	Estados para um inversor a diodos grampeadores três níveis trifásico. . . .	27
-----	---	----

Lista de Símbolos

Lista de siglas

CA	Corrente Alternada
CC	Corrente Contínua
CFP	Correção de Fator de Potência
DSP	Processador de Sinais Digital
EMI	Interferência eletromagnética
FP	Fator de Potência
MCC	Mode de Condução Contínua
MCD	Mode de Condução Descontínua
PI	Controlador Proporcional Integral
PWM	Modulação por Largura de Pulso
SPWM	PWM Senoidal
SVPWM	PWM Vetorial
THD	Distorção Harmônica Total

Lista de componentes elétricos

$C_x, x = [a, b, c]$	Capacitor conectado à fase x, com $x=[a,b,c]$
$C_n, n = [1, 2]$	Capacitor do banco capacitivo de conversor chaveado
$D_n, n = [1, 2, 3...]$	Diodo
$L_x, x = [a, b, c]$	Indutor conectado à fase x, com $x=[a,b,c]$
N	Ponto de acoplamento comum das fontes de alimentação
O	Ponto de referência da tensão de pólo de um braço de conversor chaveado
R_0	Resistor de saída (Carga resistiva)

S_n , $n = [1,2,3...]$ e $x = [a, b, c]$	Chave conectada à fase x, com $x=[a,b,c]$
V_x , $x = [a, b, c]$	Fonte de tensão conectada à fase x, com $x=[a,b,c]$
X , $x = [A, B, C]$	Pólo relativo à respectiva fase de conversor chaveado

Lista de variáveis matemáticas

i_{L_x} , $x = [a, b, c]$	Corrente através do capacitor conectado à fase x, com $x=[a,b,c]$
E	Tensão total no barramento cc
E_s	Pico de tensão de alimentação do conversor
d	Ciclo de trabalho
f_s	Frequência de chaveamento
i_x , $x = [a, b, c]$	Corrente através da fase x, com $x=[a,b,c]$
i_{C_x} , $x = [a, b, c]$	Corrente através do capacitor conectado à fase x, com $x=[a,b,c]$
i_{L_x} , $x = [a, b, c]$	Corrente através da indutância conectada à fase x, com $x=[a,b,c]$
p_x , $x = [a, b, c]$	Variável para cálculo da técnica de PWM multinível citada
p_x , $x = [min, MAX]$	Variável para cálculo da técnica de PWM multinível citada
p_x^* , $x = [a, b, c]$	Variável recalculada para cálculo da técnica de PWM multinível citada
v_x , $x = [a, b, c]$	Tensão de pólo referente à fase x, com $x=[a,b,c]$
v_h	Tensão de sequência nula adicionada à referência do inversor
v_x^* , $x = [a, b, c]$	Tensão de referência do inversor adicionada de v_h
T_s	Período de modulação do PWM
T_x^* , $x = [a, b, c]$	Tempo ativo para as chaves do conversor
T_y^* , $y = [1, 2, 3]$	Tempo de bloqueio para as chaves do conversor
\bar{i}_{L_x} , $x = [a, b, c]$	Corrente média através da indutância conectada à fase x, com $x=[a,b,c]$
Δv_{C_x} , $x = [a, b, c]$	Varição de tensão sobre o capacitor conectado à fase x, com $x=[a,b,c]$
μ	Fator de distribuição dos vetores nulos no PWM vetorial

Capítulo 1

Introdução

Determinados parâmetros devem ser seguidos para que se obtenha transferência de potência ótima entre fonte e carga numa rede elétrica de potência, minimizando, assim, as perdas térmicas, o surgimento de potência reativa e os danos em geral causados aos elementos em questão.

Neste caso é necessário pressupor que a tensão fornecida pela rede é senoidal e não apresenta oscilações de amplitude, frequência e fase, o que, na prática, não acontece. Objetivando máxima transferência de potência entre fonte e carga, as correntes em condições reais na rede devem ser senoidais e em fase com a tensão de alimentação. Isso contribui para a melhora do fator de potência, da redução da distorção harmônica e das perdas por aquecimento e potência reativa.

Mesmo se são desconsideradas as perturbações na alimentação do sistema, um conjunto de cargas reais contribuem, por si mesmas, para o aparecimento de distorções. Máquinas elétricas em geral e retificadores de fontes chaveadas são cargas do tipo não-lineares. As correntes que surgem a partir destas cargas possuem conteúdo harmônico devido ao fator de potência baixo.

Existem duas maneiras de compensar os efeitos de cargas não lineares na rede: com o uso de filtros de potência, ativos ou passivos; e com conversores que, conectados à rede, emulam cargas resistivas independente da característica das cargas que eles estejam alimentando. A diferença entre estes dois tipos de compensações é que na primeira (filtros de potência) o dispositivo é inserido na rede com o único propósito de compensar o efeito indesejado das demais cargas, enquanto na segunda o mesmo conversor que conecta a carga à rede ainda compensa as não-linearidades da mesma, fazendo com que a carga seja vista pela rede como o mais próximo possível de uma carga linear.

De acordo com o nível de potência apresentado e a frequência de ocorrência, as cargas não-lineares são definidas como localizadas ou distribuídas. Cargas de alta potência, tipicamente industriais e de baixa ocorrência, quando comparada à ocorrência das cargas domésticas, estão definidas como cargas localizadas. As cargas de baixa potência, tipicamente domésticas e de alta ocorrência, são definidas como cargas distribuídas. Normalmente, as cargas de mais baixa potência são alimentadas pela rede monofásica e as de alta potência são conectadas à rede trifásica. A taxação pela concessionária para ambas é diferenciada. Das cargas conectadas à rede trifásica (assim como na rede monofásica), é levada em consideração o fator de potência da carga. Com isso se está levando em consideração a potência reativa envolvida e a distorção harmônica.

Em ambos os casos (cargas distribuídas ou localizadas) uma solução trivial seria tornar essas cargas o mais próximas possível de cargas lineares, resistivas.

Grande parte dos eletrodomésticos são conectados à rede por retificadores implementados por fontes chaveadas. Estas fontes apresentam baixo fator de potência. E mesmo as cargas alimentadas por corrente alternada como motores de indução, presentes na indústria e em aparelhos domésticos como geladeiras e liquidificadores, são cada vez mais acionados por inversores de frequência. Estes conectados à rede por retificadores que alimentam o barramento CC dos conversores seguintes.

Uma maneira de minimizar o dano causado à qualidade da energia elétrica da rede é utilizá-se retificadores controlados que operam sob controle do fator de potência próximo da unidade.

Para as cargas CC, a aplicação direta do retificador com fator de potência unitário já é suficiente. Para as cargas CA, propõe-se a utilização de conversores CA-CA, compostos por um retificador emulando uma carga resistiva para a rede alimentando o barramento CC do inversor que aciona a carga principal.

Este trabalho aborda a utilização de conversores CA-CA (retificador + inversor) a fim de minimizar os efeitos indesejáveis de uma carga não linear conectada à rede.

Um retificador ativo com controle em malha aberta é utilizado para garantir baixa distorção harmônica e correção do fator de potência. Além disso, é utilizado um inversor de três níveis, aplicado a cargas que demandem valores elevados de tensão de alimentação, o qual garante menor distorção harmônica, se acionado na mesma frequência de chaveamento adotada para inversores semelhantes de dois níveis. O braço multinível presente no retificador é ainda compartilhado pelo inversor, reduzindo o número de componentes utilizados.

Capítulo 2

Revisão Bibliográfica

2.1 Introdução

Esta revisão bibliográfica tratará dos retificadores e inversores três níveis mais usuais. Apresentando os circuitos propostos para o conversor central do trabalho. Esta revisão bibliográfica, portanto, tratará minimamente sobre os retificadores mais comuns, chegando a aquele utilizado. Fazendo semelhante com relação ao estágio inversor e a técnica de controle utilizada neste.

2.2 Retificadores e Fator de Potência

Cargas domésticas são, em geral, de corrente contínua. E estas cargas domésticas compõe grande parte das cargas distribuídas. Desse modo, verifica-se elevada utilização de retificadores. As primeiras topologias de retificadores apresentavam corrente pulsante e baixo fator de potência. As topologias seguintes corrigem os problemas com a corrente pulsante. E as topologias mais sofisticadas implementam corrente senoidal e fator de potência elevado.

Retificador *Boost*

O retificador *boost* é composto por uma ponte retificadora a diodos alimentando um conversor *boost* diretamente, como pode ser visto na Figura 2.2. O seu princípio de funcionamento se baseia em dois intervalos de operação: **1.** Quando a chave S está fechada a energia suprida pela fonte de alimentação é armazenada na indutância; **2.** Quando a chave

está aberta, a energia armazenada na indutância é transferida para a carga R_o através do diodo D_5 .

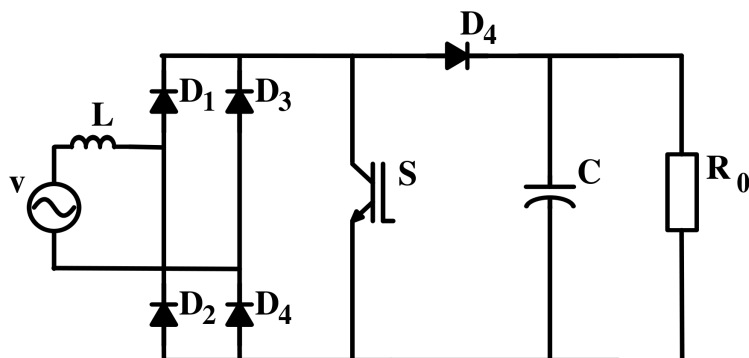


Figura 2.1: Esquema elétrico de um retificador boost monofásico

Diferentemente do retificador ponte de diodos, o retificador *boost* pode ser utilizado para a correção de fator de potência (CFP) [1]. Isto com frequência de chaveamento f_s constante tanto no modo de condução contínua (MCC) quanto no modo de condução descontínua (MCD).

Tanto o MCC quanto o MCD podem ser aplicados para dinâmica de carga pequena. Diminuindo o desempenho com o aumento da variação da dinâmica de carga. A operação no MCC proporciona fator de potência (FP) próximo da unidade e reduzido nível de radiação eletromagnética (EMI). Porém, a operação no MCC é satisfatória apenas para alta potência e baixa dinâmica de carga. A operação no MCD apresenta indutor com volume reduzido, perdas de comutação reduzidas e não apresenta perdas por recuperação reversa no diodo D_1 . Além disso, o MCD permite operação desde potência nula, impraticável no MCC. Porém os esforços de corrente nas chaves S e D_5 são elevados, o que eleva as perdas de condução nas chaves e o nível de EMI. Para eliminar esta última é necessário o uso de um filtro LC de rede, o que contribui negativamente em peso e volume para o sistema. Ainda, a operação com carga dinâmica fica limitada pela potência mínima, que poderá exigir ciclo de trabalho muito baixo para ser realizado na prática pelo circuito de controle. Tal limitação resulta em um aumento da taxa de distorção harmônica total (THD).

Retificador Nabae

O conversor proposto em [2] permite a melhora do fator de potência e da forma de onda da corrente na entrada, quando comparado às topologias convencionais de retificadores. A Figura 2.2 ilustra o esquema elétrico deste retificador, o qual é composto por uma ponte de diodos, duas chaves, um par de indutores e capacitores, e um capacitor na saída.

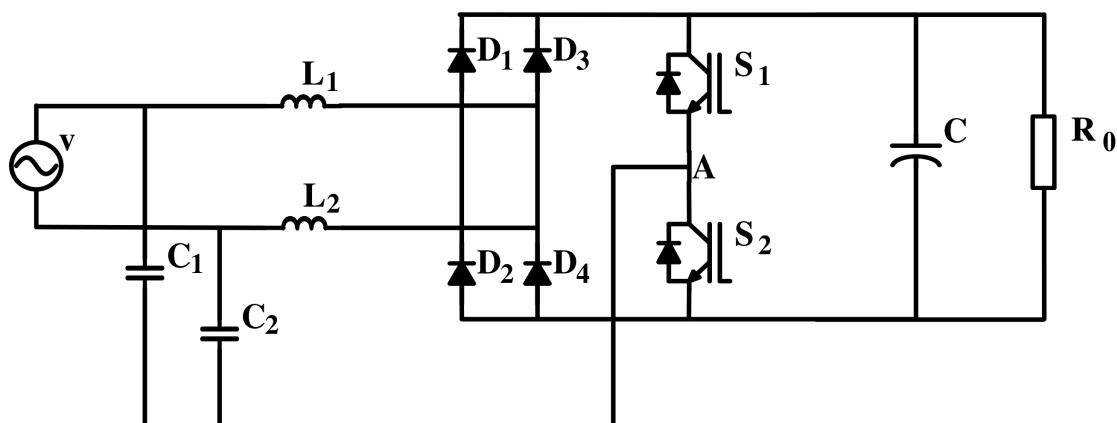


Figura 2.2: Esquema elétrico do retificador

As chaves funcionam de forma complementar. Os possíveis modos de operação do conversor levam as indutâncias de entrada do mesmo a sempre alternarem entre os estados de magnetização e desmagnetização. Estes estados das correntes nas indutâncias em MCC são responsáveis por um MCD na entrada do conversor, contribuindo para a redução do THD das correntes. As correntes nas indutâncias são triangulares e descontínuas, além de deslocadas de meio período de chaveamento. Isso permite a composição da corrente na entrada em fase com a tensão de entrada e com amplitude da fundamental proporcional. A frequência da ondulação da corrente na entrada é duas vezes a frequência de chaveamento e bem menor do que a ondulação da corrente nas indutâncias, facilitando a sua supressão por um filtro LC convencional [2]. Além disso, a distorção harmônica na corrente de entrada é reduzida com o aumento da constante $\alpha = \frac{E}{E_s}$, onde E_s é o pico da tensão de entrada.

Os retificadores abordados utilizam ponte retificadora a diodos na entrada. Nas aplicações em alta potência o aumento da potência no conversor, resulta no aumento da corrente nos diodos. A utilização da ponte trifásica resulta na divisão da corrente em cada diodo a $\frac{1}{3}$

da corrente média. Algumas topologias dos retificadores trifásicos são tratadas a seguir.

Retificador *Boost* Trifásico

A topologia do retificador *boost* trifásico é ilustrada na Figura 2.3. O retificador é formado por braço com um par de chaves e diodos em antiparalelo por fase, três indutores e um capacitor de saída.

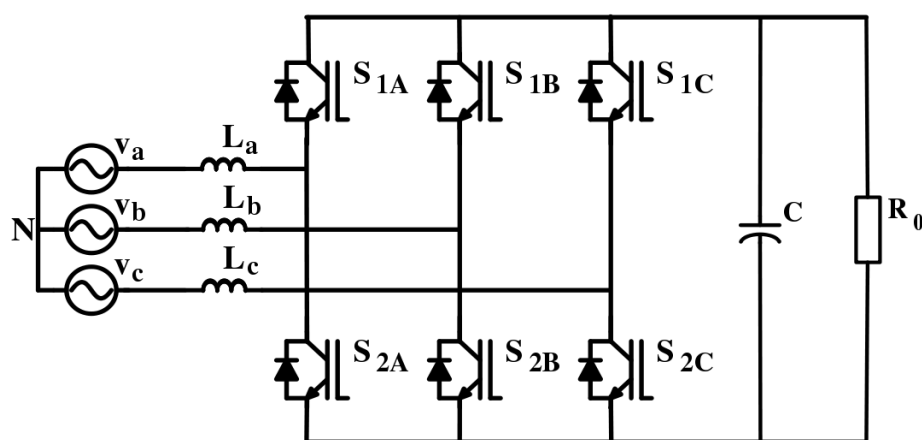


Figura 2.3: Ilustração do esquema elétrico de um retificador boost trifásico

O funcionamento do retificador *boost* trifásico é semelhante ao da versão monofásica no MCD. A forma de onda da corrente de entrada tende a seguir a forma de onda da tensão de entrada e o controle das chaves é feito a fim de se emular uma resistência para a rede. O circuito é chamado, nesse aspecto, de seguidor de tensão, pois a corrente tende a copiar a forma de onda da tensão, na entrada.

Entre as vantagens deste retificador pode-se citar:

- bidirecionalidade do fluxo de potência;
- corrente não pulsante na entrada;
- menor distorção harmônica;

- baixa emissão de interferência eletromagnética.

Sendo um conversor *boost*, a tensão média de saída é maior ou igual ao pico de tensão de entrada. Um ponto negativo do retificador é a presença de número elevado de componentes semicondutores.

Retificador Nabae Trifásico

Os mesmos princípios utilizados na versão monofásica do conversor são aplicados diretamente na versão trifásica [2]. O esquema elétrico do circuito pode ser visto na Figura 2.4. Assim como no caso monofásico, capacitores e indutores são inseridos em cada fase da entrada, e um braço ativo comum de dois níveis é conectado à entrada através dos capacitores C_a , C_b e C_c . O princípio de funcionamento continua o mesmo, com o braço ativo funcionando com ciclo de trabalho igual a 0,5. O circuito se comporta como um seguidor de tensão. E o rendimento é melhor do que o encontrado no boost e nos demias retificadores convencionais [2].

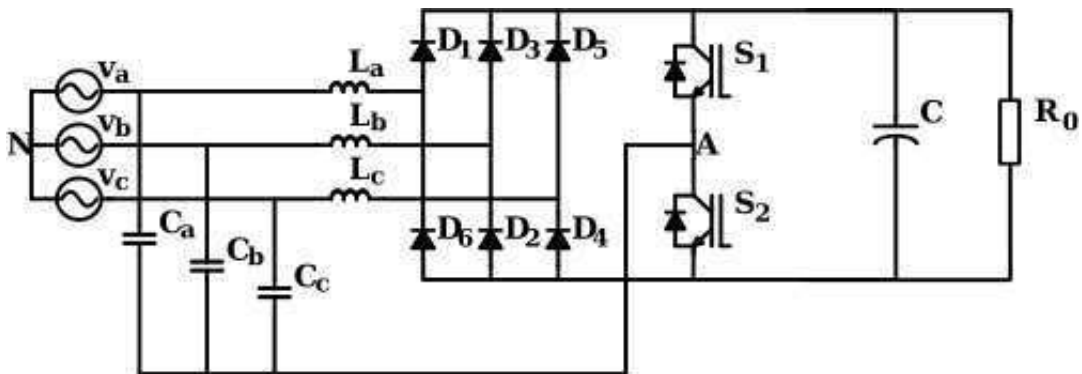


Figura 2.4: Ilustração do esquema elétrico do retificador Nabae trifásico

2.3 Inversores Trifásicos

A demanda por equipamentos de média e alta potência tem aumentado. Em resposta, têm surgido inversores multiníveis, possibilitando a utilização de chaves para média tensão em alta tensão [3], [4], [5], [6]. Inversores multiníveis utilizam arranjos de capacitores e chaves para gerar formas de onda em degrau. A comutação das chaves garante que a tensão

nas chaves permaneça em nível suportável por estas enquanto a tensão de saída segue o nível encontrado nos capacitores do barramento (alta-tensão).

Os inversores de dois níveis apresentam tensão de pólo com dois valores possíveis de tensão (níveis), inversores multiníveis apresentam três ou mais valores possíveis. Inversores de três níveis apresentam três possíveis valores de tensão de pólo. Utilizado pela primeira vez em [7], o termo multinível se aplica a inversores com três ou mais níveis. O aumento no número de níveis de um inversor gera uma forma de onda de saída em escada com mais degraus, que contribui para a redução da distorção harmônica. Por outro lado, causa o aumento da complexidade do controle.

As principais vantagens dos inversores multinível são:

- As tensões de saída apresentam baixa distorção e baixo $\frac{dv}{dt}$;
- Correntes de entrada com baixa distorção;
- Operação com menor frequência de chaveamento; e
- Menor tensão de modo-comum, reduzindo o estresse nos mancais do motor. Podendo ser eliminado com modulações apropriadas.

Algumas aplicações podem ser destacadas na utilização de inversores multiníveis: laminadores, moedeiras, transportadoras, bombas, ventiladores e compressores, além de equipamentos de média-tensão e alta-potência em geral

Três topologias têm sido propostas para inversores multiníveis: Multicélulas em cascata com fontes cc separadas [4], [8], [9], [10], a capacitores flutuantes, [4], [11], [10] e a diodos grampeados, [7].

Para o acionamento destas novas topologias as técnicas mais comuns são a utilização de PWM. Dentre as possíveis alternativas, o SPWM e o SVPWM são os mais comuns, [3].

Multicélulas em cascata com fontes cc separadas

O inversor por multicélulas em cascata é composto pela conexão de inversores monofásicos com fontes cc individuais, [3], [8].

A tensão de fase de saída é sintetizada pela adição das tensões geradas por cada célula (inversor). Cada célula, individualmente, gerando uma onda quadrada variando entre E e $-E$. A diferença entre os ciclos de trabalho dos inversores nas duas células deve ser calculada de modo que a composição do sinal tenha a menor distorção harmônica na geração de uma senóide.

Desvantagens inerentes a utilização desta topologia do conversor são:

- Número elevado de componentes;
- Complexidade de controle;
- Desbalanceamento entre os capacitores de células diferentes; e
- Fluxo de corrente entre inversores de células diferentes;

Capacitor Flutuante

A Figura 2.5 ilustra o esquema elétrico de um braço de inversor de três níveis a capacitor flutuante. Nesta topologia, um capacitor independente grampeia a tensão sobre a chave como sendo sempre igual à tensão sobre este capacitor flutuante [3], [4], [11], [12]. No inversor a capacitor flutuante com três níveis a tensão de pólo pode assumir os valores $\frac{E}{2}$, 0 e $-\frac{E}{2}$.

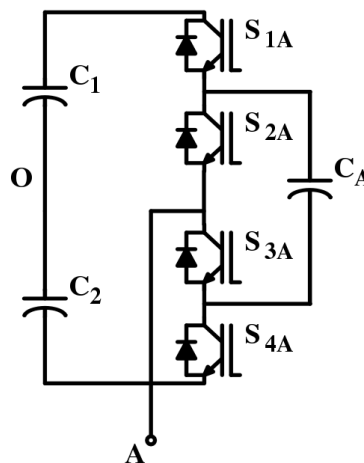


Figura 2.5: Ilustração do esquema elétrico de um braço três níveis de um inversor a capacitor flutuante.

A topologia a capacitor flutuante é simples e composta por número pequeno de componentes, se comparada à topologia de multicélulas. Porém, não existe conexão entre os elementos ativos do braço e o ponto médio do barramento cc. Isso impossibilita o controle do balanceamento das tensões nos capacitores C1 e C2, que formam o barramento cc. Este é apontado como a principal desvantagem da topologia.

Diodos Grampeadores

O esquema elétrico de um braço de inversor de três níveis a diodos grampeadores com três níveis é ilustrado na Figura 2.6 [3], [7], [13], [14]. Assim como para a topologia a capacitor flutuante, o barramento cc é dividido em dois por capacitores idênticos. Isso permite que, através dos diodos grampeadores, a tensão de pólo possa assumir três valores distintos: $\frac{E}{2}$, 0 e $-\frac{E}{2}$. Os diodos grampeadores (D1 e D2) garantem que a tensão sobre uma chave seja sempre igual a metade do barramento.

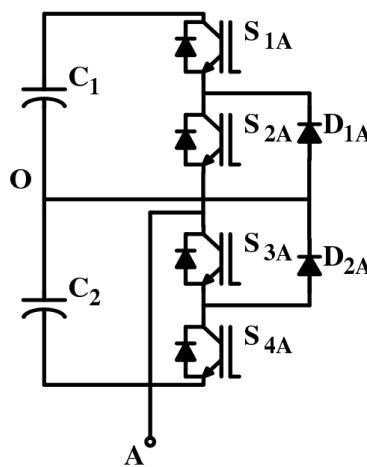


Figura 2.6: Ilustração do esquema elétrico de um braço três níveis de um inversor a diodos grampeadores.

A topologia a diodos grampeadores é semelhante à capacitor flutuante, visto que os diodos se conectam aos mesmos pontos do braço. A conexão destes pontos ao ponto central do barramento cc, entretanto, possibilita o controle do balanceamento das tensões nos capacitores C1 e C2. Esta topologia, porém, utiliza mais componentes do que a anterior, uma vez que são utilizados dois diodos por braço.

Técnicas de Modulação para Inversores com Três Níveis

A fim de gerar os sinais de controle apropriados para o acionamento das diversas topologias de inversores de frequência com três níveis, uma série de estratégias de controle PWM, variadas em conceito e desempenho, tem sido desenvolvida [15], [16], [17]. As duas técnicas mais comumente utilizadas são o PWM por Portadora Senoidal (SPWM) [15],

[18], [19], [20], [23], [24], [3], [8], [25] e o PWM Vetorial (SVPWM) [15], [26], [27], [28], [?]. A primeira (SPWM) foi extensamente utilizada por proporcionar o deslocamento das componentes harmônicas para frequências elevadas, diminuindo o THD do sinal de saída. E a segunda (SVPWM) possibilita a redução do número comutações e aumento do índice de modulação, se comparado ao SPWM. O SVPWM tem ganhado espaço nos últimos anos graças à possibilidade de implementação através de microprocessadores.

SPWM Três Níveis

A tensão de pólo gerada no SPWM é uma onda quase quadrada onde três níveis de tensão são alcançados. Neste caso, o sinal de referência senoidal é comparado com duas portadoras triangulares, uma para cada par de chaves do braço.

Assim como para o caso dois níveis, uma componentede modo comum também pode ser somada ao sinal de referência a fim de reduzir a distorção harmônica e aumentar a transferência de potência [3], [8], [21], [25], [22], [29]. E, como proposto em [14], este sinal não é o terceiro harmônico da senoide de referência, como se utilizou por certo tempo, mas é um pouco mais complexo e varia de acordo com o número de níveis do inversor.

SVPWM Três Níveis

O diagrama vetorial para três níveis possui tanto mais vetores quanto mais possíveis estados o braço de três níveis permite. De modo que o funcionamento do SVPWM três níveis é semelhante ao dois níveis [30], [31], [32], [33], [34], [35], [36]. Nele, existem três tipos de vetores: pequenos, médios e grandes, onde os vetores pequenos possuem redundância. Isto permite que um mesmo estado seja obtido por configurações diferentes das chaves do braço do inversor. Com isso obtem-se vantagens como:

- menor número de comutações entre dois estados;
- menos ondulação de corrente;
- melhor utilização do barramento.

A melhor utilização do barramento deve-se ao fato de que vetores redundantes permitem que se controle a carga e descarga de cada capacitor individualmente.

Cálculo do Modo Comum Injetado para PWM em Inversores de Três Níveis

Em inversores de dois níveis, uma maior quantidade de energia pode ser transferida do barramento cc para a carga quando se injeta uma terceira harmônica no sinal de referência, para o SPWM. O mesmo ocorre quando se distribui os dois vetores nulos igualmente no começo e no final do período de modulação no caso de se utilizar o SVPWM ($\mu = 0,5$). Ambas as técnicas são equivalentes [37] e o sinal de sequência zero adequado aumenta o rendimento do conversor.

Já em inversores de três níveis, a injeção do terceiro harmônico, pois o SPWM, não verifica resultado equivalente ao obtido para dois níveis. E para o SVPWM existem três vetores nulos. Em [14] foi proposta uma técnica de PWM que generaliza o cálculo do modo comum para inversores de n-níveis, inclusive, dois níveis. Alcança-se, assim, melhor utilização do barramento e menor número de chaveamentos por período da portadora, seja para SPWM ou para SVPWM.

Controle do Balanceamento do Barramento CC

Para inversores do tipo multicélulas, as técnicas de controle do balanceamento dos capacitores do barramento cc utilizam o princípio de que cada célula pode utilizar uma fonte cc individual para alimentar o barramento de um inversor dois níveis [3], [38], [39], [40], [41], [42]. Deste modo, as fontes que alimentam cada conversor devem garantir o nível correto de tensão no capacitor. Inversores a diodos grampeadores os vetores redundantes são utilizados para carregar e descarregar em cada semi-período um dos dois capacitores do barramento cc [3], [38], [14]. E os inversores a capacitor flutuante são os de controle mais complexo [3], [43], [44]. Já que não existe acesso ao ponto central do barramento, o controle não pode ser realizado pelo braço multinível. Um conversor, ou circuito, dedicado é necessário para alimentar o barramento, com acesso ao ponto central, e garantir o balanceamento do banco.

Em termos de complexidade do método utilizado, número de componentes utilizado e resultado obtido, o inversor a diodos grampeadores apresenta melhor capacidade de funcionamento com controle do balanceamento dos capacitores do barramento cc.

2.4 Topologia Proposta - Conversor Nabae Trifásico com Braço Três Níveis

Este trabalho se propõe a estudar uma nova proposta de configuração ca-ca, a fim de obter fator de potência elevado na entrada do estágio retificador e menor THD tanto na entrada quanto na saída do conversor ca-ca. Os três pontos chave da nova configuração são: o fato do conversor ser de 3-níveis, possuir o estágio retificador composto por uma nova topologia com melhor rendimento e utilizar uma técnica de PWM otimizada para o inversor de 3-níveis.

Ter menor distorção harmônica na corrente de entrada, menor oscilação na tensão de saída e melhor controle do barramento cc, o retificador Nabae trifásico [2] foi modificado, recebendo um braço três níveis em substituição ao dois níveis existente na topologia original [45]. O circuito resultante apresenta as vantagens inerentes aos dois princípios utilizados: a simplicidade do retificador Nabae, e o melhor sinal e melhor controle do barramento cc, características do braço três níveis.

No capítulo 3 aborda-se especificamente deste conversor, o qual será utilizado como conversor de entrada do sistema ca-ca proposto. O conversor de saída é um inversor de três níveis com diodos grampeadores, analisado no Capítulo 4. No capítulo 5 será estudado o conversor ca-ca propriamente dito.

Capítulo 3

Retificador Ativo com Braço Multinível

O primeiro estágio do conversor proposto é composto por um retificador ativo unidirecional com braço ativo de três níveis [45]. Este capítulo descreve o princípio de funcionamento e traz resultados experimentais e de simulação do conversor proposto.

A Figura 3.1 ilustra o esquema elétrico do circuito proposto. A topologia é semelhante àquela proposta em [2], com a diferença de que o braço ativo de dois níveis foi substituído por um braço de três níveis, com finalidade de reduzir conteúdo harmônico [45].

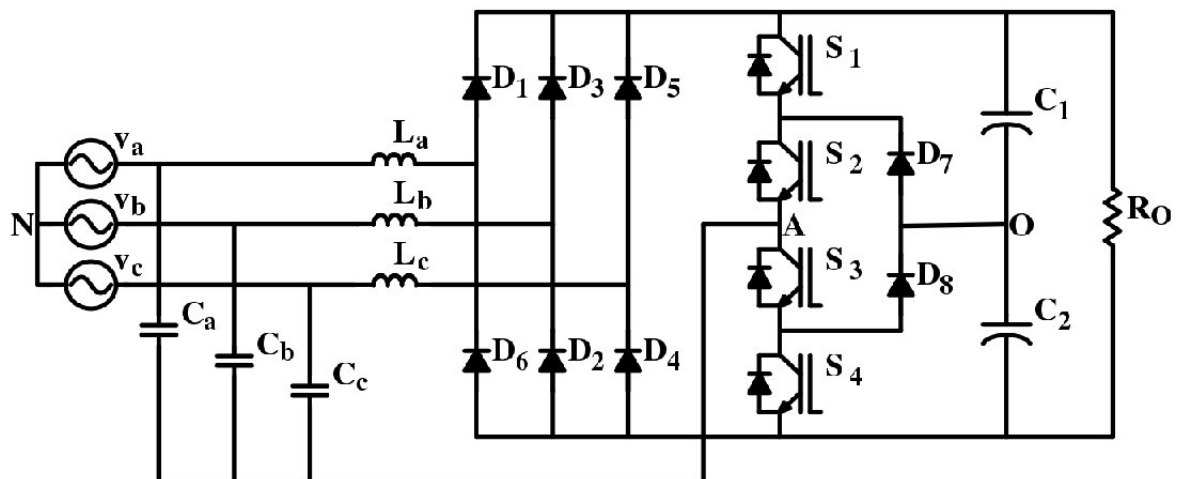


Figura 3.1: Ilustração do esquema elétrico do circuito proposto - Retificador Nabae trifásico com braço três níveis.

3.1 Princípio de Funcionamento

O circuito tem como característica de operação o funcionamento em malha aberta. Desse modo não é necessário realizar a leitura de nenhum sinal de tensão ou corrente, e o funcionamento é baseado apenas no acionamento do braço de três níveis com ciclo de trabalho constante. O acionamento das chaves do braço é semelhante ao acionamento para o braço de três níveis do inversor a diodos grampeadores, onde o braço conecta o centro do braço, o pólo, ao ponto superior, inferior ou intermediário do barramento capacitivo cc. Desse modo, três estados são possíveis para o braço de três níveis:

- $S_{1,2,3,4} = \{1100\} \Rightarrow v_{1O} = \frac{E}{2}$
- $S_{1,2,3,4} = \{0110\} \Rightarrow v_{1O} = 0$
- $S_{1,2,3,4} = \{0011\} \Rightarrow v_{1O} = -\frac{E}{2}$

A partir dos três estados possíveis do braço ativo, o circuito apresenta seis possíveis estados. Isso graças ao fato de que o acionamento do braço ativo controla o nível de tensão instantâneo aplicado sobre as indutâncias de entrada, levando a um ciclo de magnetização e desmagnetização das mesmas. Os estados para o circuito são descritos em seguida:

Estado 1 As correntes fluem pelos indutores L_a e L_c , através dos capacitores C_a e C_c , dos diodos D_1 e D_5 e das chaves S_1 e S_2 (Figura 3.2a). O sentido da corrente magnetiza L_a e L_c de modo que energia continua sendo armazenada nelas enquanto a carga é suprida pelos capacitores C_{01} e C_{02} . A corrente de entrada, nas indutâncias L_a e L_c , é dada por

$$\frac{di_{L_{a,c}}}{dt} = \frac{v_{a,c}}{L_{a,c}f_s} \quad (3.1)$$

A ponte de diodos e o estado do braço polariza a corrente diretamente sobre as indutâncias L_a e L_c de modo que a tensão aplicada sobre elas, $v_{a,c}$ será sempre positiva. Deste modo, este estado será sempre de magnetização para as indutâncias que estiverem conduzindo.

Estado 2 A chave S_1 é bloqueada, enquanto S_3 conduz. As correntes agora fluem por L_a e L_c , através dos capacitores C_a e C_c , dos diodos D_1 e D_5 , da chave e S_2 e do diodo D_7 (Figura 3.2b). O capacitor C_{01} é conectado à corrente de entrada e começa a ser carregado, enquanto continua alimentando a carga juntamente com C_{02} . A corrente

de entrada é agora dada pela equação (3.2);

$$\frac{di_{L_{a,c}}}{dt} = \frac{v_{a,c} - \frac{E}{2}}{L_{a,c}f_s} \quad (3.2)$$

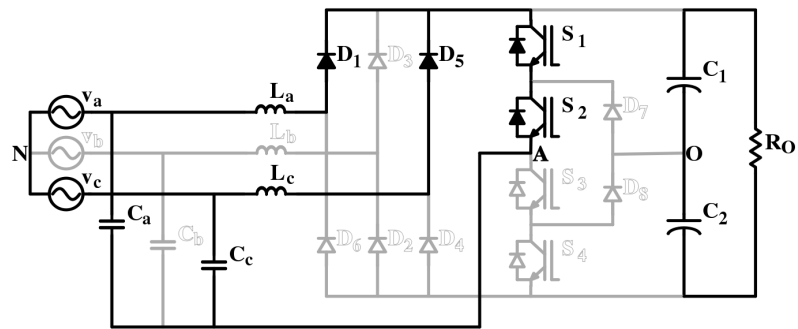
Dependendo do valor instantâneo das tensões de entrada, $v_{a,b,c}$, o sinal do fator $(v_{a,c} - \frac{E}{2})$ pode ser negativo, o que fará surgir correntes desmagnetizantes através das indutâncias de entrada (Vide **Estado 3**). Isso leva as correntes sobre as indutâncias de entrada no Estado 2 a poderem assumir caracter magnetizante ou desmagnetizante. Podendo a desmagnetização ser completa, para o caso em que a tensão de entrada é muito pequena. A Figura 3.3 ilustra estas três possíveis configurações das correntes de entrada.

Estado 3 Para este modo a chave S_4 é acionada e S_2 bloqueada complementamente. As correntes agora fluem por L_a e L_c , D_1 e D_5 , através dos diodos em anti-paralelo das chaves S_3 e S_4 e dos capacitores C_a e C_c . (Figura 3.2c). A corrente i_{L_b} começa a circular através do capacitor C_b , do diodo D_4 e das chaves S_3 e S_4 . O sentido das correntes i_{L_a} e i_{L_c} , agora em sentido contrário ao nos estados anteriores, desmagnetiza suas respectivas indutâncias. As correntes nas indutâncias de entrada são dadas por

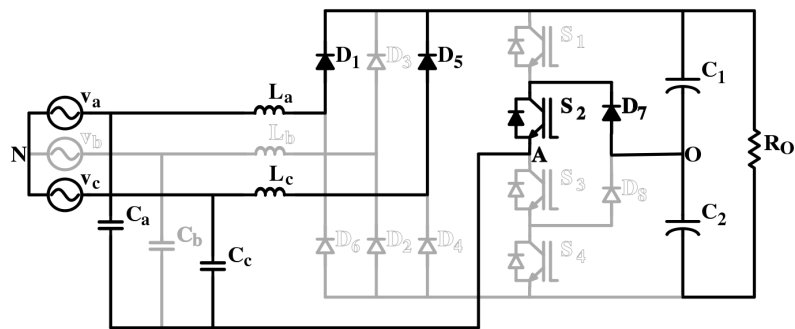
$$\frac{di_{L_{a,c}}}{dt} = \frac{v_{a,c} - E}{L_{a,c}f_s} \quad (3.3)$$

e a corrente na indutância L_c é dada pela Equação (3.1).

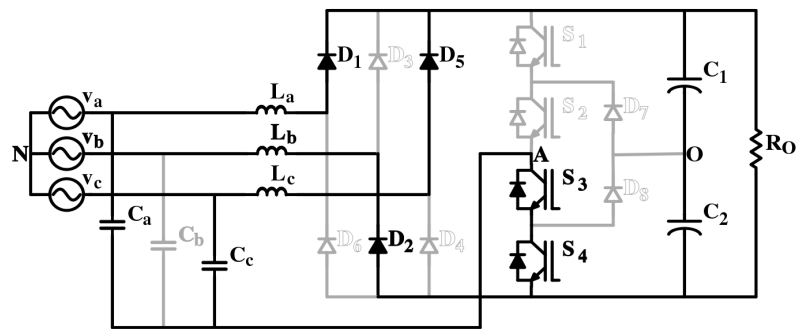
Estado 4 Este estado inicia-se quando toda a energia de L_a e L_c é descarregada. Ele é semelhante ao Estado 1, mas referido ao lado negativo do conversor. O mesmo acontece com os estados 5 e 6.



(a)



(b)



(c)

Figura 3.2: Ilustração dos estados do circuito em função do estado das chaves e corrente de entrada.

3.2 Correntes nos Indutores

A Figura 3.3a ilustra a forma de onda da tensão de pólo no braço ativo, gerada pelos estados de funcionamento como descritos. Desta forma de onda define-se o ciclo de trabalho, d , como sendo o período ativo da tensão de pólo gerada. E as formas de onda das correntes nos indutores é vista na Figura 3.3. Destas formas de onda e do que é descrito no princípio de funcionamento do circuito, três regiões podem ser delimitadas, dentro de um ciclo de trabalho, para as correntes nos indutores de entrada:

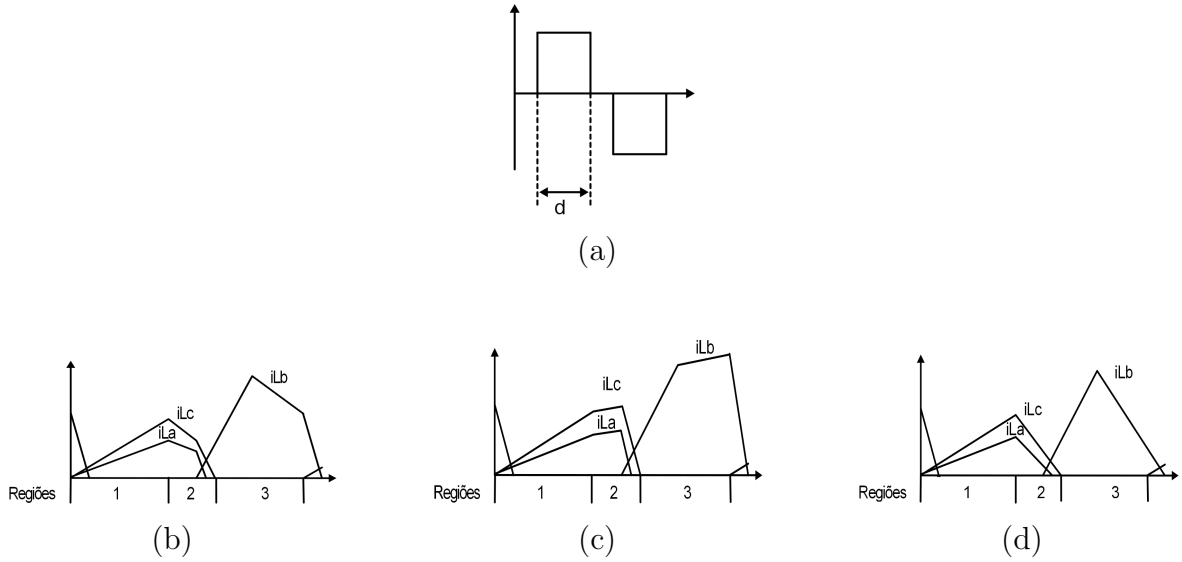


Figura 3.3: (a) Um ciclo da tensão de pólo e as correntes nos indutores para (b) $v_{a,b,c} > v_{A0} = E/2$, (c) $v_{a,b,c} < v_{A0} = E/2$ e (d) $v_{a,b,c} < v_{A0} = E/2$ cessando com v_{A0} ainda nula.

Região 1 É aplicada sobre a indutância tensão igual a $v_{a,b,c}$ e a corrente cresce independente do valor da tensão de modo a sempre magnetizar a indutância. Das formas de onda na 3.3 e da equação (3.1) escreve-se a corrente média sobre a indutância para esta região

$$\bar{i}_{L_{a,b,c}} = \frac{v_{c_{a,b,c}} d^2}{2L_{a,b,c} f_s} \left(\frac{1}{1 - v_{c_{a,b,c}}/E} \right) \quad (3.4)$$

Região 2 É aplicada sobre a indutância uma tensão igual a $v_{a,b,c} - \frac{E}{2}$ ou $v_{a,b,c} - E$, dependendo do estado do braço ativo. A corrente pode se comportar de três maneiras

diferentes, como ilustra a Figura 3.3: para $v_{a,b,c} > v_{A0} = \frac{E}{2}$ a corrente decresce e a desmagnetização inicia-se antes da metade do ciclo de chaveamento (Figura 3.3a), para $v_{a,b,c} < v_{A0} = \frac{E}{2}$ a corrente cresce antes de comaaçar a desmagnetizar e apenas no próximo estado do braço multinível inicia-se a desmagnetização (Figura 3.3b), e para $v_{a,b,c} = v_{A0} = \frac{E}{2}$ a corrente cessa antes do final do ciclo de chaveamento (Figura 3.3c). Para esta região, a corrente média calculada é

$$\bar{i}_{L_{abc}} = \frac{(2v_{c_{abc}} - E)d^2 + Ed + (2v_{c_{abc}} - E)/4}{8L_{abc}f_s(1 - v_{c_{abc}}/E)} \quad (3.5)$$

Região 3 (corrente nula) A indutância se desmagnetiza por completo e a corrente cessa. O início do próximo ciclo de trabalho não é afetado por este estado.

A cada ciclo de chaveamento as correntes nas indutâncias passam por magnetização e desmagnetização completa. Isso garante correntes sempre em fase com as tensões de alimentação. Entretanto, o modo de condução descontínuo, necessário para que as correntes sigam em fase com as tensões de entrada, produzem alta ondulação de tensão e elevado THD.

3.3 Correntes de Entrada

Da Figura 3.1 vê-se que as correntes de entrada no retificador são a soma algébrica das correntes nos indutores e nos capacitores de entrada. As correntes nos indutores de entrada foram descritas descritas na seção anterior e os capacitores de entrada estão conectados cada um entre cada fase da alimentação e o ponto central do braço ativo. Assumindo que as tensões de entrada são equilibradas, os capacitores idênticos e que o braço ativo emula tensão média nula no seu ponto central, pode-se obter

$$\Delta v_{C_a} = \Delta v_{C_b} = \Delta v_{C_c} \quad (3.6)$$

O que leva diretamente a

$$i_{C_a} = i_{C_b} = i_{C_c} \quad (3.7)$$

e, como o retorno das correntes nas indutâncias é feito pelos capacitores,

$$i_{C_a} + i_{C_b} + i_{C_c} = i_{L_a} + i_{L_b} + i_{L_c} \quad (3.8)$$

As correntes nos capacitores e as correntes de entrada podem ser escritas, respectivamente, como sendo

$$i_{C_{a,b,c}} = -\frac{1}{3}(i_{L_a} + i_{L_b} + i_{L_c}) \quad (3.9)$$

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} i_{L_a} \\ i_{L_b} \\ i_{L_c} \end{bmatrix} \quad (3.10)$$

A equação (3.10) relaciona as correntes de entrada com as correntes nos indutores, de onde é possível perceber que as correntes de entrada apresentaram modo de condução descontínuo. E, como as correntes de entrada são a soma algébrica entre as correntes nas indutâncias e nos capacitores, as correntes de entrada também apresentam defasagem mínima em relação às tensões de alimentação.

3.4 Simulações

As simulações foram realizadas no ambiente PSpice a fim de verificar o comportamento do retificador. São consideradas tensões de alimentação em torno de 380 V, tensão de linha da rede, e a relação entre tensões de entrada e tensão de saída unitária visando máxima transferência de potência com corrente reduzida, por questões práticas de montagem de protótipo em laboratório. A Figura 3.4 apresenta um resumo dos resultados obtidos destas simulações. Nela, três valores de E foram utilizados: 250V, 350V e 500V. E para cada valor de E o ciclo de trabalho d foi variado de 0,1 a 0,49. Os demais parâmetros do circuito foram: $L_{1,2,3} = 1,6mH$, $v_{1,2,3} = 127V_{rms} / 60Hz$, $f_s = 10kHz$ e passo de cálculo de 10^{-7} . A Tabela 3.4 dispõe os THD e transferências de potência P para as simulações realizadas.

Das simulações realizadas em PSpice seguintes conclusões foram tiradas:

- o THD cresce para valores menores de potência e tensão de saída;
- o melhor conteúdo harmônico ocorre para valores maiores de tensão de saída e $d = 0,4$;
- para operações com maiores valores de potência, o THD aumenta pouco para aumentos da tensão de saída.

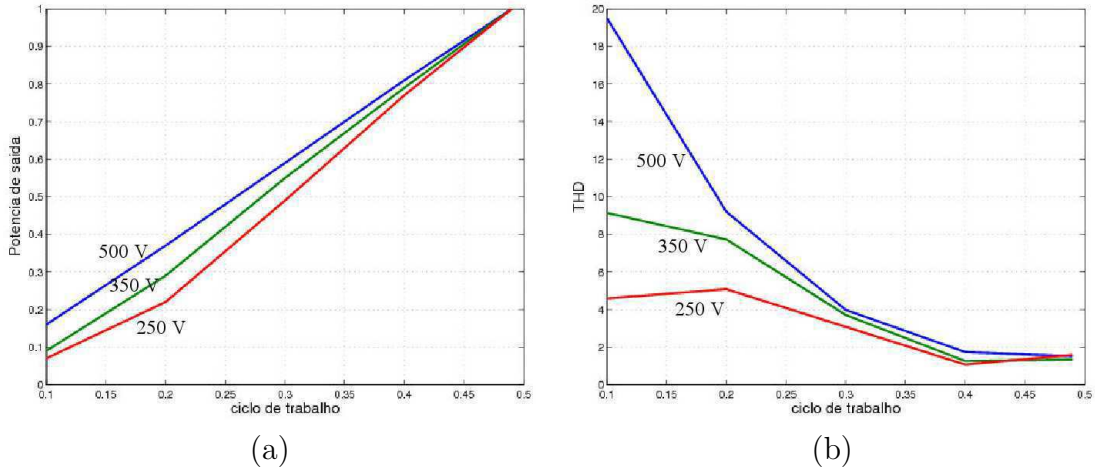


Figura 3.4: Simulações para tensões de alimentação de 250V, 350V e 500V apresentando ciclo de trabalho versus (a) THD e (b) potência de saída.

Ainda das simulações em PSpice, encontrou-se um ponto de funcionamento para THD mínimo, em torno de 3,2 %, onde o circuito é acionado com $E = 380 V$ e $d = 0,47$, mantendo os demais parâmetros como nas simulações anteriores. Para verificar os demais detalhes de funcionamento, o circuito foi simulado em C, para a melhor condição de funcionamento dentre aquelas simuladas em PSpice, $E = 380 V$ e $d = 0,47$. As Figuras 3.5, 3.7 e 3.7 ilustram as formas de onda obtidas da simulação.

Na Figura 3.5a são ilustradas as formas de onda das correntes nas indutâncias, numa janela de tempo de 60 ms e com pico de corrente de 5 A. A Figura 3.5b é um recorte das formas de onda das correntes nas indutâncias, mostradas na Figura 3.5a, onde as formas de onda são apresentadas numa janela de tempo entre 0,8 ms e 1 ms. Nela é possível perceber as regiões de magnetização e desmagnetização das indutâncias, durante a janela de tempo ilustrada tem-se a condição $v_{a,b,c} > v_{A0}$, nos períodos de 0,847 ms a 0,85 ms e de 0,947 ms a 0,95 ms obtendo-se a corrente desmagnetizando a indutância.

A Figura 3.6a ilustra as formas de onda das correntes nos capacitores de entrada, numa janela de tempo de 60 ms e com pico de corrente de 1,8 A. Nela percebe-se que a corrente nos capacitores de entrada apresenta-se como é de se esperar a partir da equação (3.9). A Figura 3.6b é um recorte das formas de onda das correntes nos capacitores de entrada, mostradas na Figura 3.6a, onde as formas de onda são apresentadas numa janela de tempo entre 0,8 ms e 1 ms.

A Figura 3.7a ilustra as formas de onda das correntes de entrada, numa janela de tempo de 60 ms e com pico de corrente de 3,5 A. A Figura 3.7b é um recorte das formas de

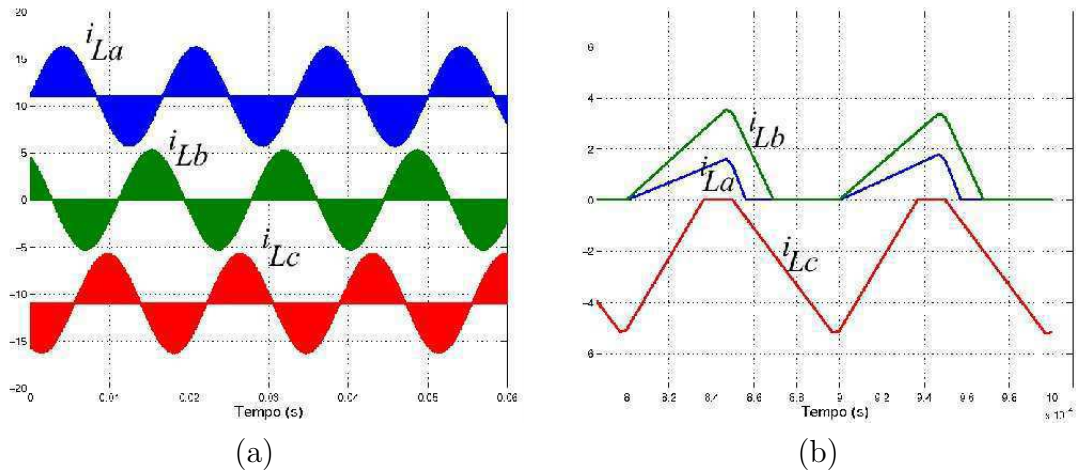


Figura 3.5: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Corrente nas indutâncias. (b) Detalhe das Corrente nas indutâncias.

onda das correntes de entrada, mostradas na Figura 3.7a, onde as formas de onda são apresentadas numa janela de tempo entre $0,8 ms$ e $1 ms$. Nela é possível perceber que as formas de onda das correntes de entrada apresentam modo de condução descontínuo, ao contrário do que acontece com as correntes nas indutâncias. Este comportamento é esperado a partir das equações (3.9) e (3.10).

As Figuras 3.8a e 3.8b são, respectivamente, ilustrações da tensão de alimentação e corrente de entrada para a fase a e um recorte de um semi-ciclo da primeira figura. Nela percebe-se que existe um defasamento mínimo entre tensão de alimentação e corrente de entrada do conversor.

Por fim, foi analisada a capacidade do retificador de regulação do barramento. Para isso, o ciclo de trabalho no braço ativo é variado, variando o fluxo de potência para o barramento a fim de compensar sobre e subtensões nos capacitores de saída. A variação do ciclo de trabalho, como visto anteriormente, compromete o THD na corrente de entrada.

3.5 Conclusão

O retificador ativo unidirecional como proposto é simulado e os resultados de simulação corroboram o esperado teoricamente. É verificado, para tensão de alimentação de linha, $380 V$, e potência total de $660 W$ um ciclo de trabalho de $0,45$ garantindo baixo THD e alto fator de potência.

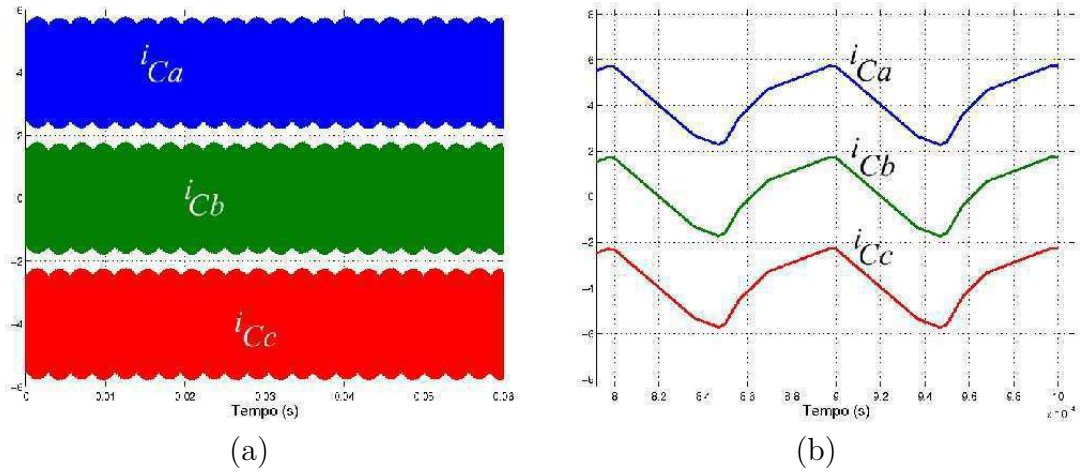


Figura 3.6: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Corrente nos capacitores de entrada. (b) Detalhe das Corrente nos capacitores de entrada.

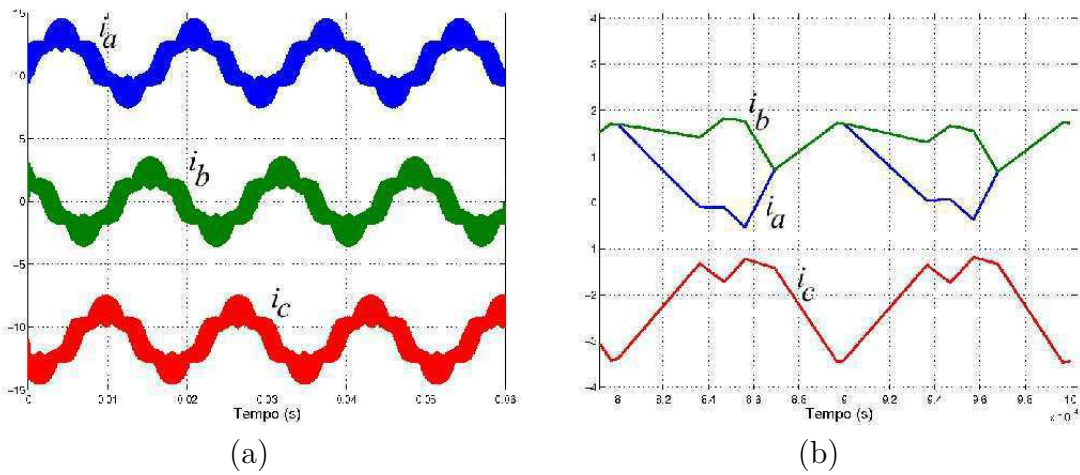


Figura 3.7: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Correntes de entrada. (b) Detalhe das Correntes de entrada.

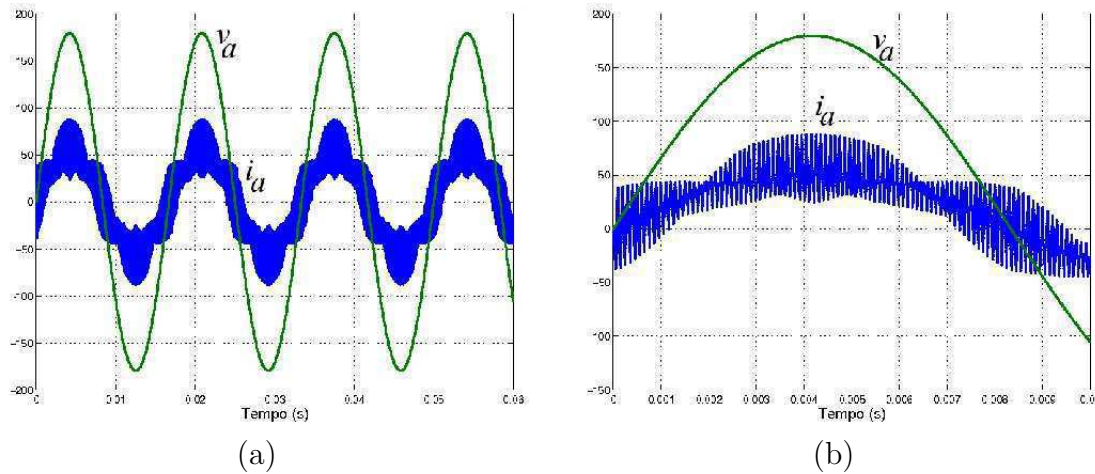


Figura 3.8: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Correntes de entrada. (b) Detalhe das Correntes de entrada.

As correntes nas indutâncias de entrada se comportam seguindo os seis estados do retificador, gerando correntes senoidais, no modo de condução descontínua e em fase com a tensão de entrada. Os capacitores de entrada apresentam corrente de modo comum de modo a comporem, juntamente com as correntes nas indutâncias, correntes de entrada em fase com as tensões de alimentação, porém em modo de condução descontínua, reduzindo, assim, o THD na corrente de entrada e melhorando o fator de potência do conversor. Além disso, o conversor mantém os capacitores do barramento cc, na saída, carregados e equilibrados, para tensão e carga nominais.

Capítulo 4

Inversor Trifásico Três Níveis

Para o estágio de saída do conversor ca-ca proposto neste trabalho foi escolhido um inversor três níveis trifásico a diodos grameadores. As vantagens da topologias são descritas no Capítulo 2, Seção 2.3. A utilização atual e a simplicidade de construção e controle, foram as características decisivas para a escolha da topologia.

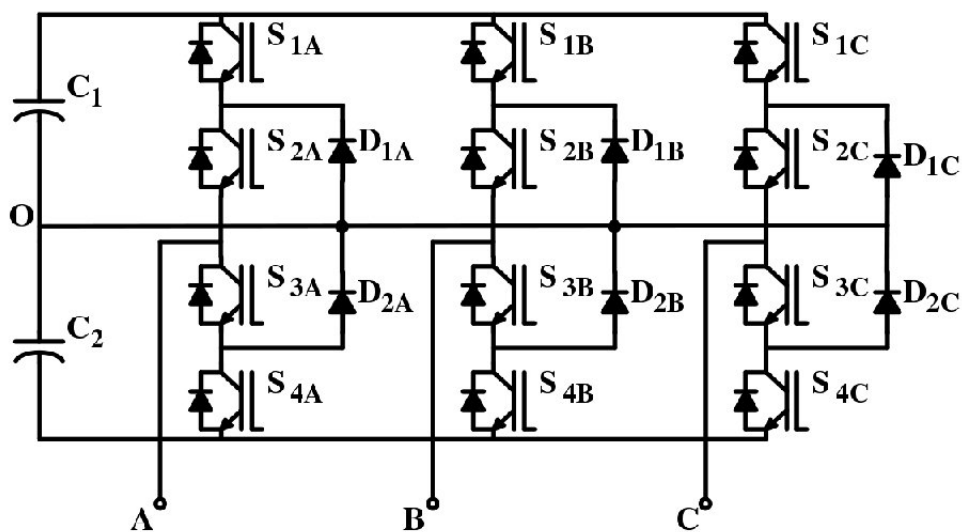


Figura 4.1: Ilustração do esquema elétrico mais detalhado de um inversor três níveis trifásico a diodos grameadores.

4.1 Princípio de Funcionamento

A Figura 4.1 ilustra um esquema elétrico mais detalhado de um inversor três níveis trifásico a diodos grapeadores [3], [7], [13], [14]. Cada braço é composto por dois pares de chaves funcionando complementarmente. Um par adicional de diodos interliga os pontos intermediários do braço ao ponto central do barramento cc. Dessa forma, três níveis são possíveis na tensão de pólo, como ilustra a Figura 4.2:

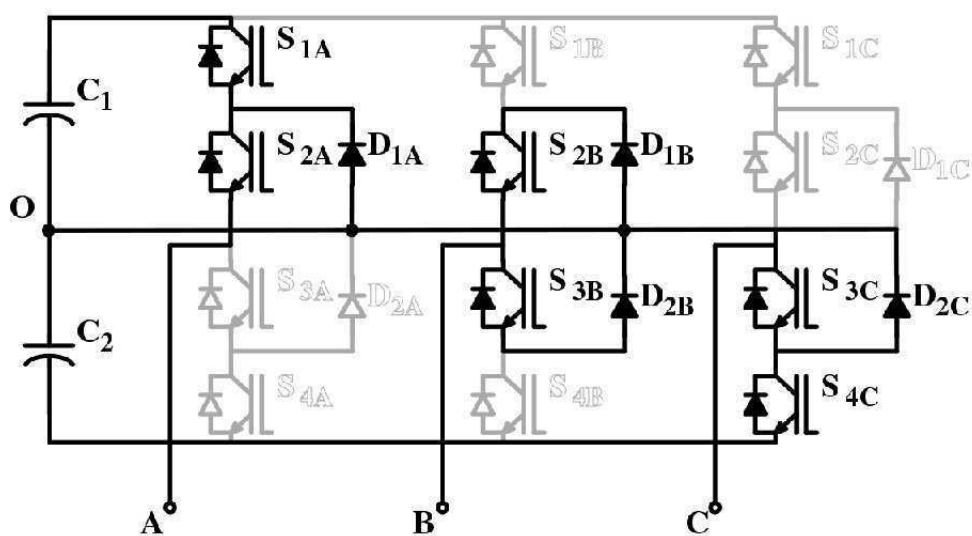


Figura 4.2: Ilustração dos possíveis estados para os braços três níveis de um inversor a diodos grapeadores.

Tabela 4.1: Estados para um inversor a diodos grampeadores três níveis trifásico.

Configuração	k_x	v_{a0}	v_{b0}	v_{c0}	Vetor Espacial
0	000	$-E/2$	$-E/2$	$-E/2$	$v_0 = 0$
	111	0	0	0	
	222	$E/2$	$E/2$	$E/2$	
1	100	0	$-E/2$	$-E/2$	$v_1 = (\frac{E}{3})e^{j0\frac{\pi}{3}}$
	211	$E/2$	0	0	
2	110	0	0	$-E/2$	$v_2 = (\frac{E}{3})e^{j1\frac{\pi}{3}}$
	221	$E/2$	$E/2$	0	
3	010	$-E/2$	0	$-E/2$	$v_3 = (\frac{E}{3})e^{j2\frac{\pi}{3}}$
	121	0	$E/2$	0	
4	011	$-E/2$	0	0	$v_4 = (\frac{E}{3})e^{j3\frac{\pi}{3}}$
	122	0	$E/2$	$E/2$	
5	001	$-E/2$	$-E/2$	0	$v_5 = (\frac{E}{3})e^{j4\frac{\pi}{3}}$
	112	0	0	$E/2$	
6	101	0	$-E/2$	0	$v_6 = (\frac{E}{3})e^{j5\frac{\pi}{3}}$
	212	$E/2$	0	$E/2$	
7	200	$E/2$	0	-0	$v_7 = (\frac{2E}{3})e^{j0\frac{\pi}{3}}$
8	210	$E/2$	0	$-E/2$	$v_8 = (\frac{E}{\sqrt{3}})e^{j1\frac{\pi}{6}}$
9	220	$E/2$	$E/2$	$-E/2$	$v_9 = (\frac{2E}{3})e^{j1\frac{\pi}{3}}$
10	120	0	$E/2$	$-E/2$	$v_{10} = (\frac{E}{\sqrt{3}})e^{j3\frac{\pi}{6}}$
11	020	$-E/2$	$E/2$	$-E/2$	$v_{11} = (\frac{2E}{3})e^{j2\frac{\pi}{3}}$
12	021	$-E/2$	$E/2$	0	$v_{12} = (\frac{E}{\sqrt{3}})e^{j5\frac{\pi}{6}}$
13	022	$-E/2$	$E/2$	$E/2$	$v_{13} = (\frac{2E}{3})e^{j3\frac{\pi}{3}}$
14	012	$-E/2$	0	$E/2$	$v_{14} = (\frac{E}{\sqrt{3}})e^{j7\frac{\pi}{6}}$
15	002	$-E/2$	$-E/2$	$E/2$	$v_{15} = (\frac{2E}{3})e^{j4\frac{\pi}{3}}$
16	102	0	$-E/2$	$E/2$	$v_{16} = (\frac{E}{\sqrt{3}})e^{j9\frac{\pi}{6}}$
17	202	$E/2$	$-E/2$	$E/2$	$v_{17} = (\frac{2E}{3})e^{j5\frac{\pi}{3}}$
18	201	$E/2$	$-E/2$	0	$v_{18} = (\frac{E}{\sqrt{3}})e^{j11\frac{\pi}{6}}$

$v_{A0} = E/2$ (Figura 4.2, pólo A: As chaves S_{a1} e S_{a2} estão fechadas, e o pólo do braço é conectado diretamente ao ponto superior do barramento. A tensão entre o pólo e a referência 0 é metade da tensão do barramento. Para a obtenção deste estado das chaves, um sinal de gatilho positivo deve ser enviado para a chaves S_{a1} , e negativo para a chave S_{a4} . As chaves S_{a3} e S_{a2} operam complementamente a S_{a1} e S_{a3} , respectivamente.

$v_{A0} = 0$ (Figura 4.2, pólo B): As chaves S_{a2} e S_{a3} estão fechadas e o pólo do braço é conectado diretamente ao ponto central do barramento. A tensão de pólo é nula. Para a obtenção deste estado das chaves, um sinal de gatilho negativo deve ser enviado para a chave S_{a1} , e para a chave S_{a4} .

$v_{A0} = -E/2$ (Figura 4.2, pólo C): As chaves S_{a3} e S_{a4} estão fechadas e o pólo do braço é conectado diretamente ao ponto inferior do barramento. A tensão entre o pólo e a referência 0 é negativa e metade da tensão do barramento. Para a obtenção deste estado das chaves, um sinal de gatilho negativo deve ser enviado para a chaves S_{a1} , e positivo para a chave S_{a4} .

Um braço de inversor a diodos grampeadores três níveis pode assumir três estados distintos e coerentes. Dessa forma, um inversor trifásico (três braços) poderá assumir 64 estados, dos quais apenas 27 são coerentes com o correto funcionamento do dispositivo. A Tabela 4.1 ilustra os 27 estados possíveis e coerentes para um inversor a diodos grampeadores três níveis trifásico. Onde k_x são os estados dos três braços do inversor: ($2 \Rightarrow v_{A0} = E/2$), ($1 \Rightarrow v_{A0} = 0$) e ($0 \Rightarrow v_{A0} = -E/2$). Estão presentes na tabela ainda os vetores espaciais referentes a cada um dos 27 estados.

Ainda da Tabela 4.1 percebe-se que o vetor nulo e os vetores de 1 a 6 apresentam redundância. Dois estados geram o mesmo vetor espacial. O vetor adequado deve ser utilizado a fim de minimizar o número de chaveamentos entre um estado e outro, reduzindo, assim, perdas [14].

4.2 PWM para Controle do Inversor Três Níveis

A técnica apresentada em [14] para geração do PWM para inversores três níveis é adotada para o controle do inversor do estágio de saída para o conversor deste trabalho. A seguir, é descrito o algoritmo para cálculo do sinal de controle segundo a técnica proposta para um inversor de três níveis:

Passo 1 Determinação de p_a , p_b e p_c segundo a ilustração na Figura 4.3;

Passo 2 Cálculo da tensão de modo comum v_h segundo a Equação (4.1);

$$v_h = \mu p_{min} - (1 - \mu) \left(\frac{E}{2} - p_{MAX} \right) \quad (4.1)$$

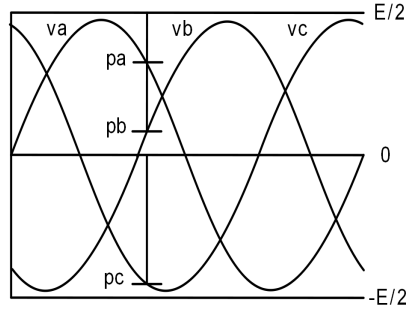


Figura 4.3: Ilustração da determinação dos termos p_a , p_b e p_c para o algoritmo de determinação do modo comum para o PWM três níveis.

Onde p_{min} e p_{MAX} são as variáveis de menor e maior valores, respectivamente, dentre p_a , p_b e p_c .

Passo 3 Cálculo das tensões de referência para o PWM segundo a Equação (4.2);

$$v_x^* = v_x + v_h, \quad \text{com } x \in \{a, b, c\} \quad (4.2)$$

Passo 4 Cálculo de p_a^* , p_b^* e p_c^* a partir de p_a , p_b e p_c aplicados ao **Passo 1**. Cálculo dos tempos de condução das chaves a partir da Equação (4.3);

$$\begin{cases} T_x^* = p_x^* \left(\frac{E}{2}\right) T_s \\ T_y^* = T_s - T_x^*, \end{cases} \quad \text{com } x \in \{a, c, b\} \text{ } y \in \{1, 2, 3\} \quad (4.3)$$

Passo 5 Aplicação direta nas chaves dos tempos calculados no **Passo 4**.

O inversor apresentado e o PWM descrito permitem a utilização de qualquer técnica de controle aplicável a inversores controlados por PWM. O conversor como proposto aqui funciona em malha aberta, com o intuito de validar a topologia, susceptível às técnicas clássicas de controle de inversores para acionamentos de cargas em geral [14].

4.3 Tensões nos Capacitores do Barramento CC

Cada braço do inversor é conectado aos extremos superior e inferior do barramento, assim como também ao ponto central do mesmo. Na configuração 2 da Tabela 4.1 o

capacitor C_1 é carregado enquanto o capacitor C_2 é descarregado, no estado 110, e o capacitor C_1 é descarregado enquanto o capacitor C_2 é carregado, no estado 221. Processo semelhante ocorre para as Configurações de 2 a 7. Esta redundância pode ser utilizada para controle do balanceamento do barramento cc. Em [14] foi utilizado um controle em histerese.

4.4 Simulações

As simulações do conversor ca-ca foram realizadas em C a fim de verificar o funcionamento do inversor utilizando a modulação proposta em [14]. Os seguintes parâmetros foram utilizados: Tensão de barramento $E_d = 400 V$, tensão de saída $v_s = 127\sqrt{2} V$, frequência da rede $f = 60 Hz$, frequência de chaveamento do conversor $f_s = 10 kHz$ e passo de cálculo $h = 1 * 10^{-7}$.

As Figuras 4.4, 4.5 e 4.6 ilustram os resultados obtidos da simulação.

A Figura 4.4a ilustra o v_h simulado como descrito na equação (4.1). Como foi comentado, a forma de onda obtida é completamente distinta da senoide com frequência tripla utilizada para inversores dois níveis. Esta curva apresenta uma forma de onda de síntese não trivial a partir de eletrônica analógica. Na Figura 4.4b é ilustrada a forma de onda da tensão senoidal de referência adicionada à tensão v_h ilustrada na Figura 4.4a. Este sinal é utilizado como referência para acionamento do PWM.

As Figuras 4.5a e 4.5b ilustram, respectivamente, a tensão de pólo para a fase a e a tensão de modo comum geradas a partir do sinal de referência para o PWM, como visto na Figura 4.4a. Os valores médios dos sinais chaveados ilustrados nas Figuras 4.5a e 4.5b reproduzem os sinais ilustrados nas nas Figuras 4.4a e 4.4b.

A Figura 4.6a ilustra a tensão de fase (entre polos) de saída para o inversor. Como esperado para o inversor três níveis ela apresenta cinco níveis. A Figura 4.6b ilustra as tensões de fase e de referência, mostrando de forma qualitativa que a tensão de fase acompanha a tensão de referência.

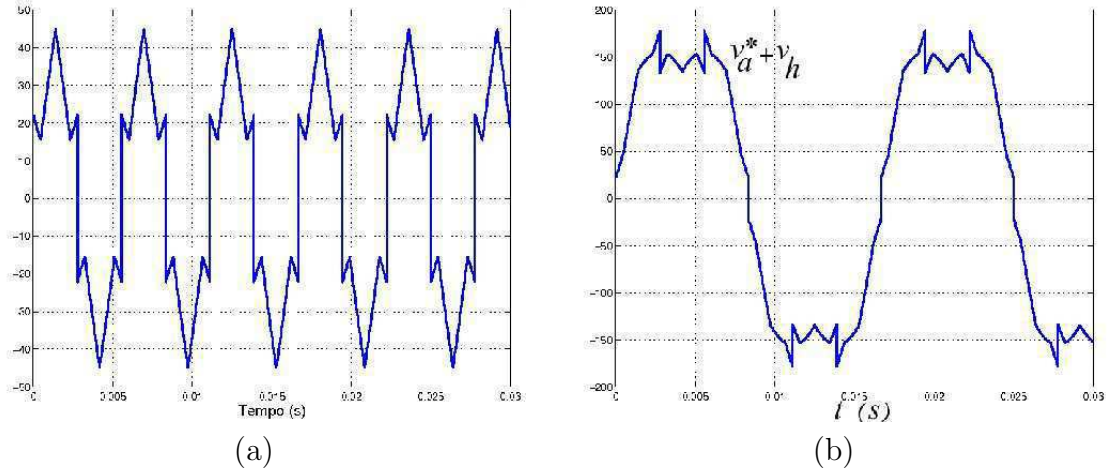


Figura 4.4: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de modo comum gerada pelo HPWM para 3 níveis. (b) Tensão de referência com o modo comum gerado pelo HPWM para 3 níveis.

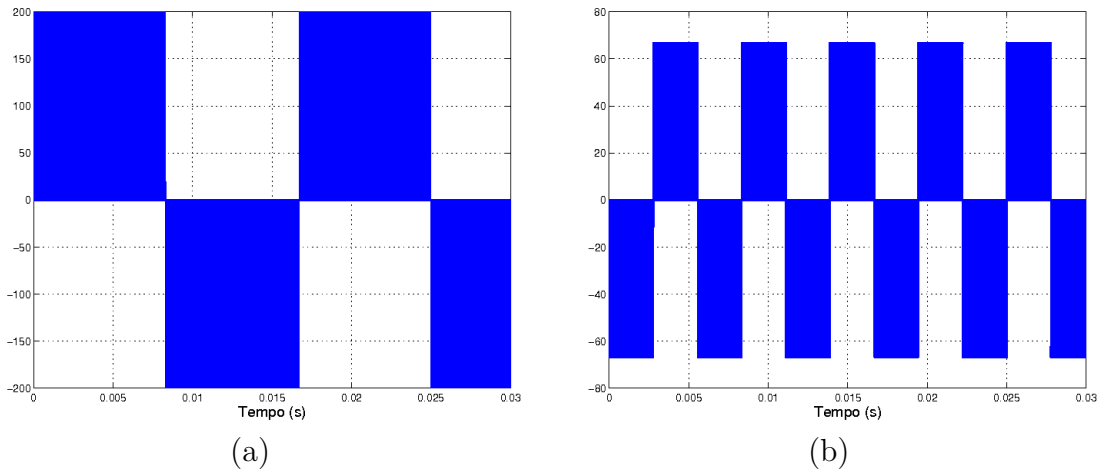


Figura 4.5: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de pólo na fase a. (b) Tensão de modo comum.

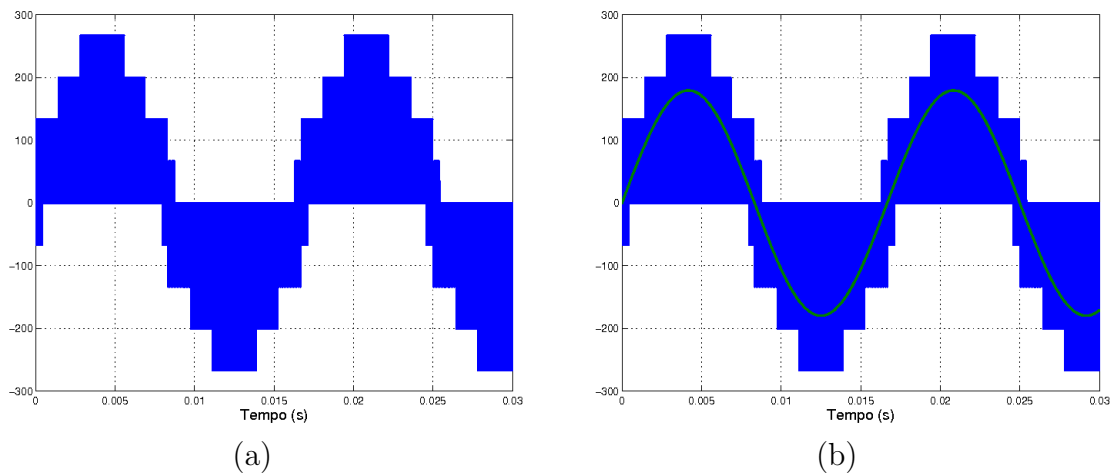


Figura 4.6: Ilustração dos resultados de simulação para $E = 380 V$ e $d = 0,47$. (a) Tensão de fase. (b) Tensão de fase e tensão de referência.

4.5 Conclusão

O inversor de três níveis a diodos grampeadores como proposto é simulado e os resultados de simulação corroboram o esperado teoricamente. O conversor é acionado com tensão nominal do barramento cc, $380 V$, e os sinais de saída se apresentam como esperado. As tensões de pólo e de modo comum são geradas corretamente, assim como também as tensões de linha e fase para um carga resistiva.

Capítulo 5

Conversor CA-CA

Os conversores ca-ca com barramento cc são os mais estudados [46], [47]. Este tipo de conversor é composto por dois estágios: um retificador de entrada e um inversor de saída. O retificador de entrada é conectado à rede e retifica o sinal, trifásico ou monofásico, alimentando o barramento cc. O inversor é alimentado pelo barramento cc e pode ser trifásico ou monofásico [48]. Desde que o barramento utilizado suprido pelo retificador de entrada esteja dentro das especificações para o inversor.

Este capítulo descreve o conversor ca-ca proposto, os detalhes do seu funcionamento, da montagem de ambos os estágios, retificador e inversor, e do conversor completo além de apresentar resultados experimentais obtidos em todas as etapas.

O estágio de entrada para este tipo de conversor comumente é composto por um retificador bidirecional de potência [49]. Neste trabalho, entretando, é utilizado um retificador unidirecional em potência, visando as vantagens de um conversor com número reduzido de componentes e controle simplificado [45]. Um retificador trifásico de três níveis clássico apresenta três braços ativos, cada um com quatro chaves e dois diodos rápidos, o que totaliza doze chaves controladas e seis diodos rápidos. Para garantir fator de potência próximo da unidade e baixo THD, controle em malha fechada é comumente utilizado. Além disso, apresentando doze chaves a serem controladas, o custo do circuito de controle torna-se elevado, tanto pelo número de sinais de controle a serem gerados para o caso de utilização de controle analógico, quanto pelo fato de tipicamente os DSP's projetados para controle de conversores de potência serem previsto para no máximo doze sinais de controle (seis para o retificador e seis para o inversor, ambos trifásicos e de dois níveis). Para um conversor ca-ca de três níveis, vinte e quatro sinais de controle são necessários, o que leva à necessidade de utilização de dois DSP's.

No caso proposto neste trabalho, o inversor utiliza seis sinais de controle, necessitando de um DSP exclusivo. Mas o controle simples em malha aberta utilizado no retificador dispensa utilização de um DSP. Podendo utilizar até mesmo um controlador digital mais simples, baseado, por exemplo em um oscilador.

O conversor proposto aqui, entretando, é unidirecional em corrente e não se aplica a cargas com grande variação de potência. Não sendo aplicado a cargas como esteiras e maquinário de estamperia.

5.1 Conversor CA-CA Proposto

A Figura 5.1 ilustra o esquema elétrico do conversor proposto neste trabalho. A conexão entre o retificador e o inversor é feita diretamente, através dos bancos de capacitores de ambos. O novo conversor formado opera de modo que o retificador fornece energia suficiente para manter o nível de tensão no barramento, e o inversor não demanda mais corrente do que o suficiente para descarregar o barramento.

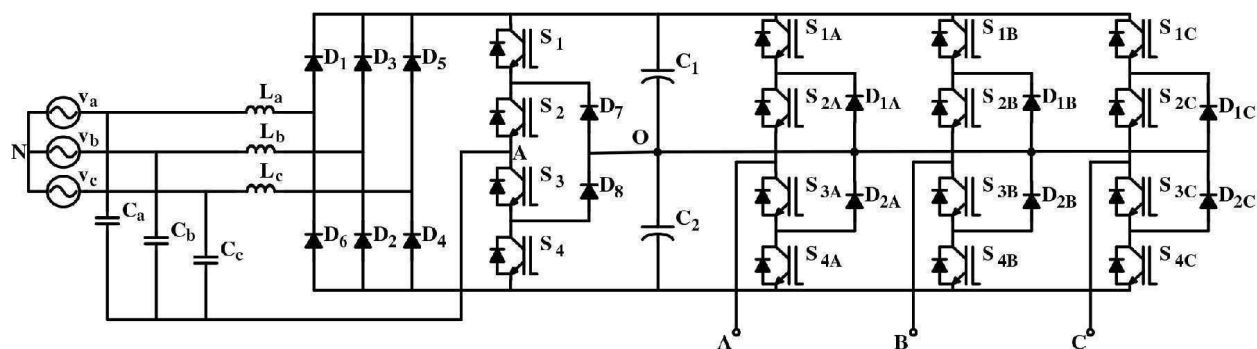


Figura 5.1: Ilustração do esquema elétrico do conversor ca-ca proposto.

Dos seis possíveis estados do retificador, em dois ele não se conecta ao barramento e nos quatro demais ele alterna entre a alimentação de C_1 e C_2 individual e simultaneamente. Desse ponto de vista, o compartilhamento do barramento cc pode ser visto como acontecendo de duas maneiras:

Com o retificador desconectado do barramento, onde a operação do conjunto barramento cc/inversor pode ser vista como independente do retificador e o balanceamento e carga/descarga do barramento depende apenas do inversor. No entanto,

o barramento é projetado para suprir instantaneamente o inversor, sobe condição de carga, não haverá assimetria na amplitude do sinal de saída. Logo, não haverá desbalanceamento dos capacitores do barramento, desde que o inversor funcione corretamente e a carga não seja desequilibrada.

Com o retificador conectado ao barramento , onde o retificador alimenta os capacitores do barramento e o inversor os utiliza como fonte de tensão. Considerando que a fonte e a carga estejam balanceadas, o barramento opera corretamente, pois tanto retificador quanto inversor operam, em conjunto, mantendo o barramento carregado e equilibrado.

5.1.1 Conexão do Barramento CC

O barramento cc é conectado diretamente entre os dois conversores, inclusive o ponto central. O retificador utilizado não possibilita o controle do desbalanceamento dos capacitores de saída e o circuito ressonante de entrada, que opera em alta frequência não pode ser utilizado para controle do barramento de saída, que opera em baixa frequência, já que as bandas de passagem para os dois circuitos são mutuamente excludentes. Além disso, a hipotética utilização do braço ativo comprometeria a corrente de entrada, descaracterizando a utilização do conversor.

Para controle do conversor é utilizado o inversor no estágio de saída. Os vetores redundantes podem ser aplicados segundo o desbalanceamento dos capacitores do barramento através de um controlador PI.

5.1.2 Montagem Experimental

Um protótipo experimental do conversor ca-ca abortado neste trabalho foi construído em laboratório. O protótipo, pela concepção e execução das etapas para sua montagem, pode ser dividido em três partes:

Potência: Composta pelos dois conversores, retificador e inversor, onde ambos os conversores foram montados em dissipadores de calor individuais apresentando também cada conversor seus próprios capacitores para barramento cc, possibilitando funcionamento independente do conjunto como um todo.

Controle: Composta pelos DSP's utilizados para controle dos conversores independentes, retificador e inversor. Dois critérios foram utilizados para a utilização de um DSP

por estágio do conversor: primeiro para proporcionar a possibilidade de acionamento de um conversor independentemente do outro; e segundo porque o número de saídas PWM de um único DSP não é suficiente para o controle do conversor ca-ca completo.

Interface controle/potência: Além dos **drivers** de potência utilizados para controle dos IGBT's no conversor uma interface adicional é ainda necessária para a conexão das saídas PWM dos DSP's às entradas dos **drivers**, para realizar o casamento das impedâncias de ambas. Esta interface foi implementada por uma placa adicional que realiza o casamento de impedância entre saídas PWM no DSP e entradas de controle nos **drivers**, além de apresentar sinais de monitoramento do estado de erro das chaves e disponibilizar **reset** manual das chaves de cada estágio do conversor simultaneamente. O mesmo nível de tensão de saída dos PWM foi utilizado para alimentar os **drivers** de entrada dos IGBT's já que no padrão TTL 3,3 V já é considerado nível lógico ativo.

A Figura 5.1.2 ilustra um diagrama de bloco do protótipo. Neste percebe-se que os dois estágios do conversor são passíveis de funcionamento independente, verificando-se que eles são conectados apenas pelos estágios de potência através de seus barramentos cc.

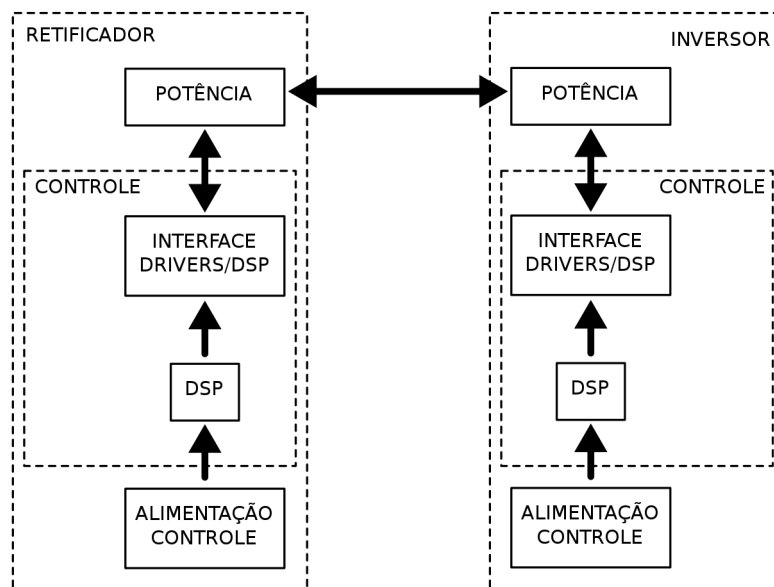


Figura 5.2: Diagrama de blocos do protótipo do conversor ca-ca montado.

5.2 Resultados Experimentais

5.2.1 Retificador

Para validar os resultados das simulações realizadas para o retificador, foram realizados ensaios experimentais do conversor ca-ca. Os seguintes parâmetros foram utilizados: $L_{1,2,3} = 1,6mH$, $v_{1,2,3} = 127V_{rms} / 60Hz$ e $f_s = 10kHz$, $V_0 = 380 V$, $R_0 = 218 \Omega$ e $P_0 = 660 W$.

A Figura 5.3a ilustra os sinais de controle para o braço ativo. Fica evidente o ciclo de trabalho constante próximo de 0,5 ($d = 0,47$) e o tempo morto de $1\mu s$. A Figura 5.3b apresenta os mesmos sinais de controle numa janela de tempo menor, onde fica mais evidente os valores de ciclo de trabalho e tempo morto.

O protótipo funcionou da maneira esperada e sem nenhuma dificuldade extraordinária. O THD para a corrente de entrada foi da ordem de 6,7 % e o THD da tensão do barramento cc foi da ordem de 3,7 %.

A Figura 5.4a ilustra as tensões de alimentação (tensões de fase) e suas respectivas correntes. Percebe-se que as correntes seguem a fase das tensões, mantendo baixo nível de ruído de alta frequência. A Figura 5.4b ilustra as mesmas formas de onda da Figura 5.4a, porém numa janela de tempo menor, de modo que é possível verificar que a defasagem entre tensão e corrente é mínima, assim como também a ondulação na corrente, considerando que esta ondulação também está presente na tensão e o circuito é um seguidor de tensão.

A Figura 5.5a ilustra a corrente de entrada em uma das indutâncias do retificador. Percebe-se que esta corrente está em fase com a corrente de entrada e apresentam média próximo da senoidal, como é esperado. A Figura 5.5b ilustra uma das correntes nas indutâncias e através dos capacitores de entrada. Verifica-se que a corrente é pulsante e em fase com a corrente nas indutância, compondo a corrente em modo de condução descontínua presente na entrada.

A Figura 5.6 ilustra tensão e corrente de entrada e a tensão nos capacitores de saída, onde se percebe que a corrente de entrada segue a tensão com defasagem temporal desprezível enquanto os capacitores de saída no barramento cc permanecem carregado, equilibrados e com oscilação desprezível devido a, neste caso em específico, o sobre dimensionamento.

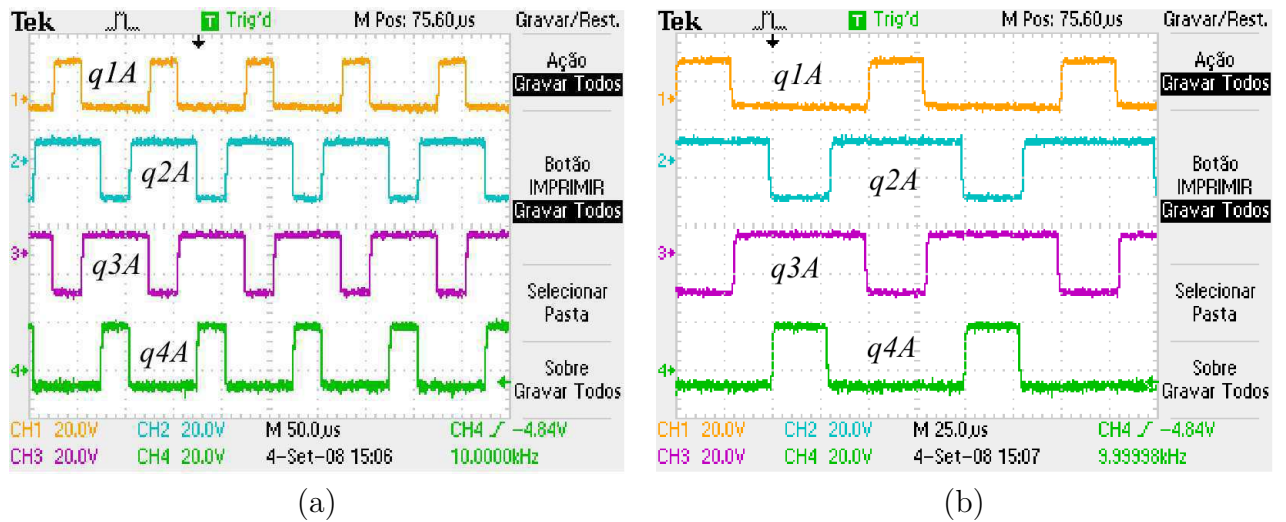


Figura 5.3: Ilustração dos resultados experimentais para $V_0 = 380\text{ V}$ e $d = 0,47$. (a) Sinais de controle para a chaves do braço ativo. (b) Detalhe dos sinais de controle para as chaves do braço ativo.

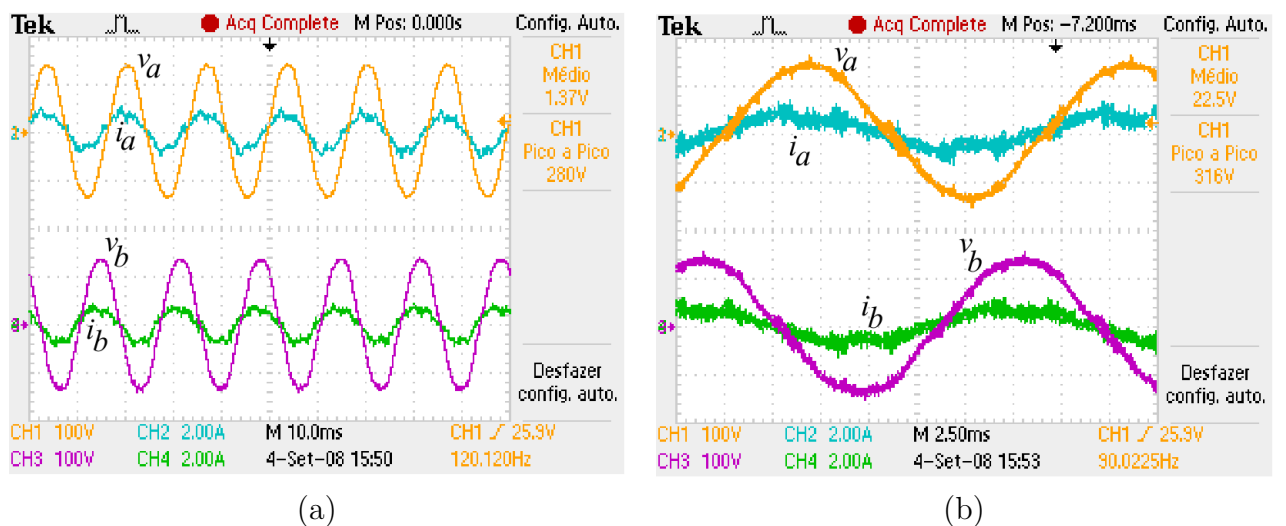
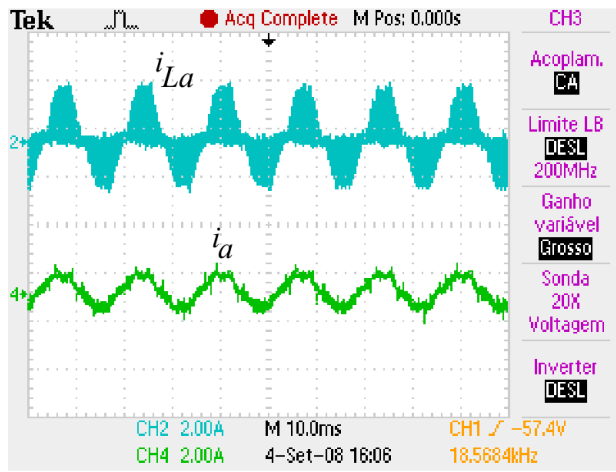
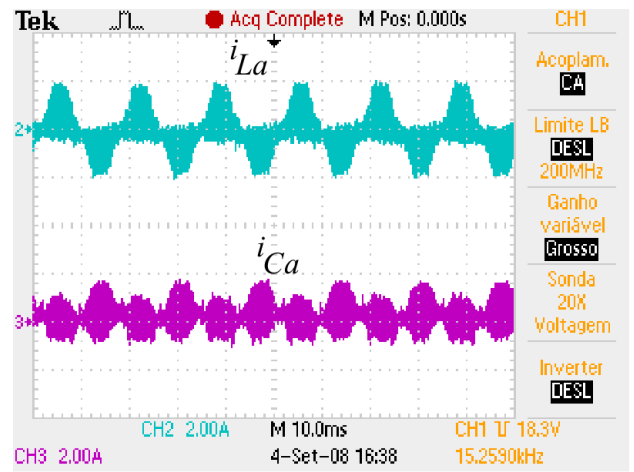


Figura 5.4: Ilustração dos resultados experimentais para $V_0 = 380\text{ V}$ e $d = 0,47$. (a) Tensões de entrada e corrente de entrada. (b) Detalhe das tensões de entrada e corrente de entrada.



(a)



(b)

Figura 5.5: Ilustração dos resultados experimentais para $V_0 = 380\text{ V}$ e $d = 0,47$. (a) Corrente nas indutâncias e de entrada. (b) Corrente nas indutâncias e nos capacitores de entrada.

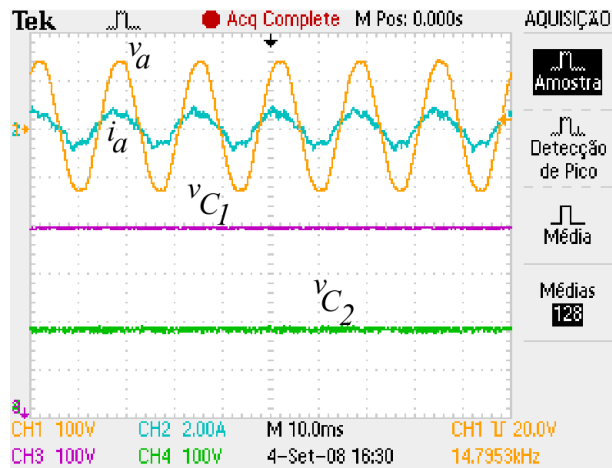


Figura 5.6: Ilustração dos resultados experimentais para $V_0 = 380\text{ V}$ e $d = 0,47$. (a) Tensão e corrente de entrada. (b) Tensões sobre os capacitores de saída.

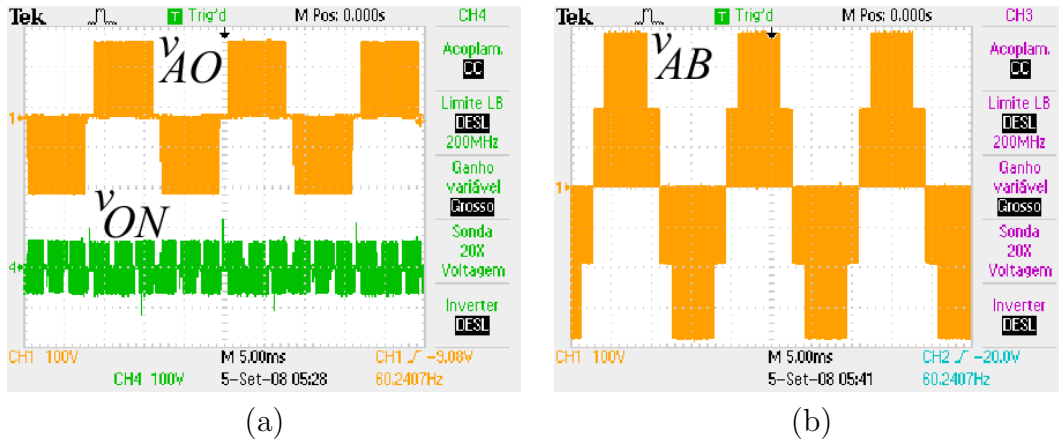


Figura 5.7: (a) Tensão de pólo para o braço a e tensão de modo comum para o inversor trifásico de três níveis. (b) Tensão de linha ab para o inversor trifásico de três níveis.

5.2.2 Inversor

Os resultados foram obtidos também para o inversor a fim de validar as simulações. Os seguintes parâmetros foram utilizados: Tensão de barramento $E_d = 400 V$, capacitores do barramento $4400 \mu F$, tensão de saída $v_s = 127\sqrt{2} V$, frequência da rede $f = 60 Hz$ e frequência de chaveamento do conversor $f_s = 10 kHz$.

A Figura 5.7a ilustra a tensão de pólo para a fase do inversor e a tensão de modo comum gerada pelas três tensões de pólo. Nesta figura percebe-se que os sinais de controle estão sendo gerados corretamente e que o PWM de controle para o inversor trifásico de três níveis foi implementado corretamente. Na Figura 5.8 ilustra as tensões fase (entre polos) para o inversor. Assim como para a figura anterior, a falta de resolução do equipamento de medição passa a falsa impressão de que o sinal gerado não valida o simulado na Figura 4.6a. Os sinais obtidos experimentalmente corroboram as simulações e a teoria.

Verifica-se na Figura 5.8 que a tensão de linha do conversor, assim como as tensões de pólo são geradas corretamente, compondo corretamente a tensão de fase na carga.

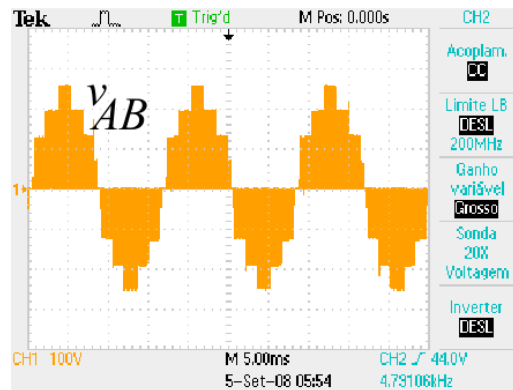


Figura 5.8: Tensão de linha na carga resistiva alimentada pelo inversor trifásico de três níveis.

5.2.3 Conversor CA-CA

A partir dos resultados obtidos com os conversores trabalhando individualmente e das considerações teóricas para o conversor ca-ca, o protótipo completo foi montado e posto em funcionamento. Os resultados experimentais para o conversor ca-ca operando em regime permanente são ilustrados nas Figuras 5.2.3 - 5.11

A Figura 5.2.3 ilustra tensão e corrente de entrada no lado ca do retificador, assim como tensão de saída no lado ca do inversor. O resultado mostra que o retificador se comporta da mesma maneira de quando não conectado ao inversor e que a saída do inversor não é afetada pela conexão do barramento. As tensões de entrada e saída têm frequências distintas de 50 Hz e 60 Hz , respectivamente. O conversor opera corretamente, mantendo fator de potência elevado e baixo THD na entrada e o barramento balanceado, gerando tensão de saída simétrica.

A Figura 5.10 ilustra as correntes na indutância de entrada e na alimentação no lado ca do retificador. A Figura reforça que o retificador de entrada continua operando corretamente mesmo após alimentando o inversor no estágio de saída do conversor, pois o braço ativo continua gerando a corrente correta sobre as indutâncias de entrada.

A figura 5.11 ilustra a corrente de entrada, a tensão de fase de saída e as tensões nos capacitores do barramento cc. A corrente de entrada e a tensão de saída apresentam-se como nas figuras anteriores e os capacitores do barramento permanecem carregados, equilibrados e com oscilação irrelevante.

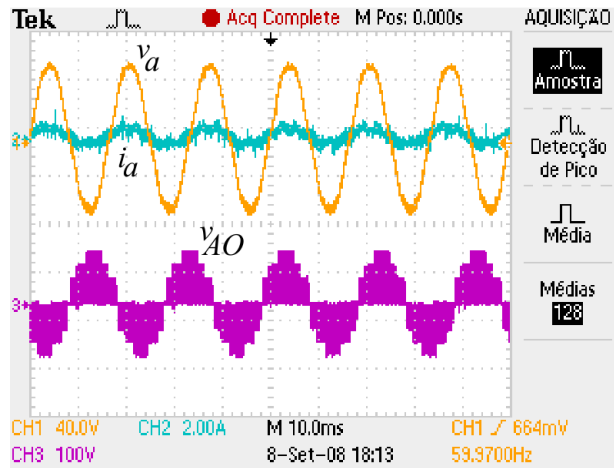


Figura 5.9: Ilustração dos resultados experimentais da tensão e corrente de entrada e tensão de fase de saída para o conversor ca-ca proposto.

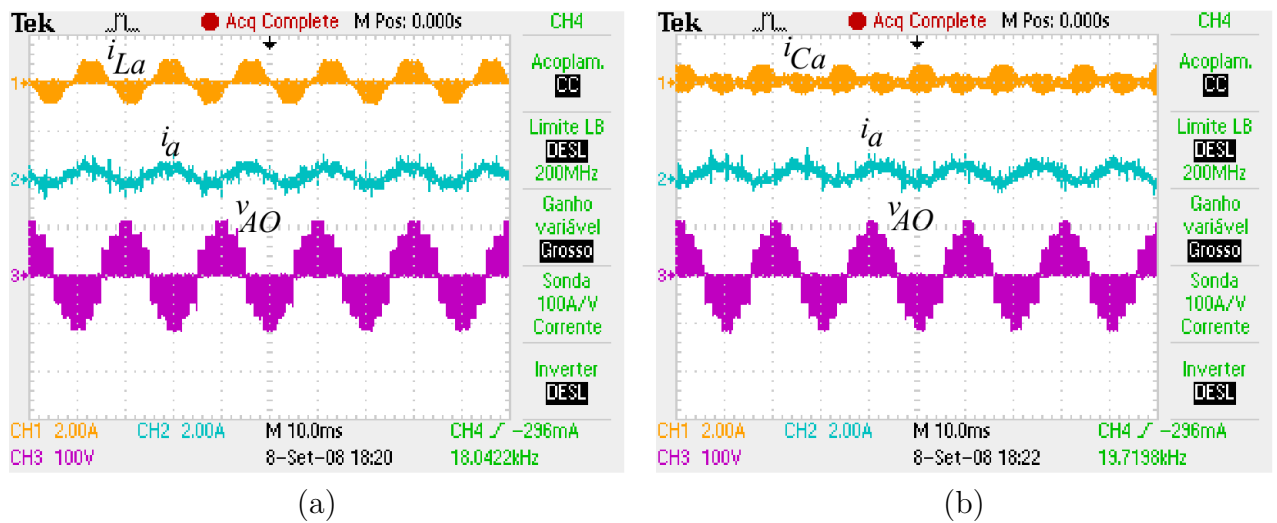


Figura 5.10: Ilustração dos resultados experimentais (a) Correntes na indutância de entrada e na alimentação e tensão de fase de saída. (b) Correntes de entrada e através dos capacitores de entrada e tensão de fase na saída.

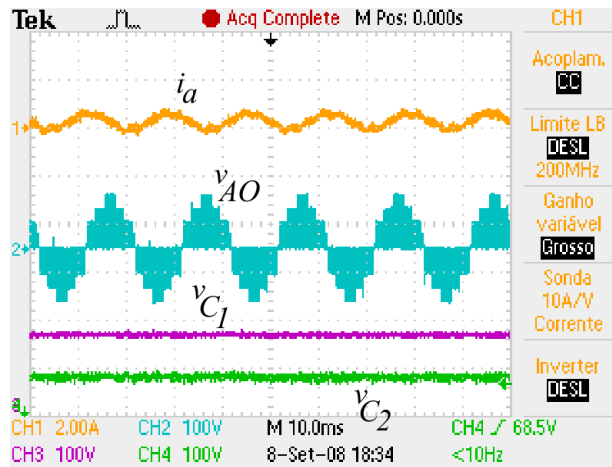


Figura 5.11: Ilustração dos resultados experimentais das correntes na indutância de entrada e na alimentação.

5.3 Conclusão

Os protótipos experimentais dos estágios individuais do conversor ca-ca apresentam funcionamento como esperado pelas análises teóricas e seguindo as simulações preliminares. As correntes nas indutâncias seguem as tensões de entrada em modo de condução descontínuo e as correntes nos capacitores seguem modo comum composto, juntamente com as correntes nas indutâncias, as correntes de entrada com defasagem desprezível das tensões de entrada e modo de condução contínuo com ondulação reduzida. Os capacitores de saída no barramento cc apresentam oscilação de tensão imperceptível e níveis de tensão balanceados. As tensões de pólo, linha e fase na saída do inversor se apresentam como esperando segundo as simulações, inclusive o de modo comum.

O conversor ca-ca completo, com os dois estágios interligados e funcionando simultaneamente apresenta a operação dos estágios independentemente como esperado. As correntes de entrada apresentam baixo THD e defasagem desprezível enquanto as tensões de saída no inversor são geradas corretamente, enquanto o barramento é mantido carregado e equilibrado. A entrada e saída apresentam frequências de funcionamento de 60 Hz e 50 Hz, respectivamente, e o conversor continua apresentando formas de onda como desejadas.

Capítulo 6

Conclusões e Sugestões de Trabalhos Futuros

6.1 Conclusões

As simulações e resultados experimentais dos dois conversores mostram que os pontos de cada um mais relevantes para o trabalho foram alcançados: o retificador apresenta corrente de entrada em fase com a tensão; e o inversor opera como esperado segundo [14]. Além disso, ambos conversores operam com THD reduzido.

No retificador, as formas de onda das correntes nas indutâncias seguem o previsto teoricamente na análise dos possíveis estados do conversor. As formas de onda das correntes de entrada seguem as tensões de entrada com defasagem irrelevante e baixa distorção harmônica. Num ciclo de trabalho ótimo para o acionamento das chaves do braço de três níveis é apresentado. No inversor, o cálculo do v_h como proposto em [14] é implementado e aplicado corretamente.

Na etapa final do trabalho, o conversor ca-ca proposto opera como previsto. A conexão do inversor ao barramento de saída do retificador não interfere no funcionamento do primeiro. As correntes nas indutâncias apresentam comportamento como aquele operando isoladamente. Isto mostra que o circuito continua operando normalmente, independentemente da conexão com o inversor. O estágio inversor também opera corretamente. O estágio retificador mantém o banco capacitivo carregado o suficiente para alimentar o inversor. As tensões e correntes de saída se comportam como esperado.

O conversor ca-ca proposto opera como previsto, provendo corrente em fase com a tensão na entrada e tensão de três níveis na saída, sem comprometimento do barramento

cc. Além disso, o THD é reduzido tanto na tensão de saída, como nas corrente de entrada e saída. O conversor apresenta controle da corrente de entrada em malha aberta, e qualquer técnica de PWM clássica pode ser utilizada para acionar a carga conectada à saída do conversor.

6.2 Sugestões de Trabalhos Futuros

Dos resultados obtidos neste trabalho algumas propostas de trabalhos futuros podem ser feitas:

- o controle do equilíbrio do barramento cc pode ser realizado pelo inversor utilizando-se os vetores redundantes aplicados segundo um controlador PI proporcionando ajuste fino do balanceamento dos capacitores;
- a regulação do barramento pode ser realizada controlando o ciclo de trabalho do braço ativo do retificador em detrimento do nível de THD na corrente de entrada;
- o inversor pode ser acionado com número reduzido de braços, utilizando-se o ponto central do barramento cc ou o pólo do braço ativo do inversor.

Referências Bibliográficas

- [1] Chongming Qiao, and Keyue M. Smedley, "*Unified Constant-Frequency Integration Control of Three-Phase Standard Bridge Boost Rectifiers With Power-Factor Correction,*" IEEE Transactions on Industrial Electronics, vol. 50, no. 1, february 2003
- [2] Akira Nabae, Hirotami Nakano, Sei Arai, "*Novel Sinusoidal Converter With High Power Factor*", APEC 1991, pp. 400-406,
- [3] José Rodriguez, Jih-Sheng Lai, Fang Zheng Peng, "*Multilevel Inverters: A Survey of Topologies, Controls, and Applications*", IEEE Transactions on industrial Electronics, vol. 49, no. 4, Agosto 2002
- [4] J. S. Lai, F. Z. Peng, "*Multilevel converters-A new breed of power converters,*" IEEE Trans. Ind. Applicat., vol. 32, pp. 509-517, Maio/Junho 1996
- [5] L. Tolbert, F.-Z. Peng, "*Multilevel converters for lazrge electric drives*" IEEE Trans. Ind. Applicat., vol.35, pp.36-44, Janeiro/Fevereiro 1999
- [6] R. Teodorescu, F. Beaabjerg, J. K. Pedersen, E. Cengelci, S. Sulistijo, B. Woo, and P.Enjeti, "*Multilevel converters - A servey,*" in Proc. European Power Electronics Conf. 1999, CD-ROM
- [7] A. Nabae, I. Takahashi, and H. Akagi, "*A new neutral-point clamped PWM inverter,*" IEEE Trans. Ind. Applicat., vol. IA-17, pp. 518-523, Setempbro/Outubro, 1981
- [8] P. Hammond, "*A new approach of enhance power quality for medium voltage ac drives,*" IEEE Trans. Ind. Applicat., vol.33, pp.202-208, Janeiro/Fevereiro, 1997
- [9] E. Cengelci, S. U. Sulistijo, b. O. Woom, P. Enjeti, R. Teodorescu, and F. Blaabjerge, "*A new medium voltage PWM inverter topology for adjustable speed drives,*" in Conf. Rec. IEEE-IAS Annu. Meeting, St. Louis, MO, Outubro 1998, pp. 1416-1423

- [10] R. H. Baker and L. H. Bannister, “*Electric power converter,*” U.S. Patent 3 867 643, Fevereiro 1975
- [11] T. A. Meynard and H. Foch, “*Multi-level choppers for high voltage applications,*” Eur. Power Electron. Drives J., vol. 2, no.1, p41, Março 1992
- [12] C. Hochgraf, R. Lasseter, D. Divan, and T. A. Lipo, “*Comparison of multilevel inverters for static var compensations,*” in Conf. Rec. IEEE-IAS Annu. Meeting, Outubro 1994, 921-928
- [13] R. H. Baker, “*Switching circuit,*” U.S. Patent 4 210 826, Julho 1980
- [14] Antônio S. de Oliveira Jr., Edison R. da Silva, Cursino B. Jacobina, “*A Hybrid PWM Strategy for Multilevel Voltage Source Inverters*” PESC 2004, pp. 4220-4224,
- [15] H. Pinheiro, F. Botterón, C. Rech, L. Schuch, R. F. Camargo, H. L. hey, H. A. Grundling, J. R. Pinheiro “*Space Vector Modulation for Voltage-Source Inverters: A Unified Approach*” IECON 02, 5-8 Nov. 2002, 23- 29 vol.1
- [16] J. Holtz, “*Pulsewidth modulation - A survey*” IEEE Trans. Ind. Electr., v. 39, pp. 410-419, Dezembro 1992
- [17] S. R. Bowes and Y. S. Lai, “*The relationship between space-vector modulation and regular-sampled PWM*”, IEEE Trans. Ind. Electr., v. 44, pp. 670-679, outubro 1997
- [18] M. J. Ryan, R. W. De doncker, R. W. and r. D. Lorenz, “*Decoupled control of a four-leg inverter via a new 4x4 transformation matrix,*” in IEEE PESC Conf. Rec., 1999, pp. 187-192
- [19] M. J. Ryan, R. W. De Concker, R. W. and R. D. Lorenz, “*Modeling of multileg sine-wave inverters: A geometric approach*”, IEEE Trans. Ind. Electr., v. 46, pp. 1183-1191, Dezembro 1999
- [20] V. T. Ranganathan, “*Space vector pulsewidth modulation - A status review*” Sādhanā, v.22, pp.675-688, Dezembro 1997
- [21] W. A Hill and C. D. Harbourt, “*Performance of medium voltage multilevel inverters,*” in Conf. Rec. IEEE-IAS Annu. Meeting, Phoenix, AZ, Outubro 1999, pp. 1186-1192

- [22] B. N. Mwinyiwiwa, Z. Wolanski, and B. T. Ooi, “*Microprocessor implemented SPWM form multiconverters with phase-shifted triangle carriers*,” in Conf. Rec. IEEE-IAS Annu. Meeting, New Orleans, LA, Outubro 1997, pp 1542-1549
- [23] H. W. van Der Broeck, H. C. Skudelny and G. V. Stanke, “*Analysis and realization of a pulsewidth modulator based on voltage space vectors*”, IEEE Trans. Ind. Applicat., v. 24, pp. 142-150, Janeiro/Fevereiro 1998
- [24] F. Wang, “*Sine-triangle vs. space vector modulation for three-level PWM voltage source inverters*”, in IEEE IAS Annual Meet., 2000, v.4, pp. 2482-2488
- [25] L. Tolbert and T. G. Habetler, “*Novel multilevel inverter carrier-based PWM method*,” IEEE Trans. Ind. Applicat., vol. 35, pp 1098-1107, Setembro/Outubro 1999
- [26] F. Jenni, and D. Wueest, “*The optimization parameters of space vector modulation*”, in EPE Conf. Proc., 1993, pp. 376-381
- [27] N. Celanovic and D. Boroyevich, “*A fast space-vector modulation algorithm for multilevel three-phase converters*”, IEEE Trans. Ind. Applicat., v.37, pp. 637-641, Março/Abril 2001
- [28] F. Botterón, H. Pinheiro, H. A. Grundling, J. R. Pinheiro, H. L. hey, “*Digital Voltage and Current Controllers for Three-Phase PWM Inverter for UPS Applications*” in IEEE IAS Annual Meet, 2001, pp.2667-2674
- [29] V. G. Agelidis and M. Calais, “*Application specific harmonic performance evaluation of multicarrier PWM techniques*,” in Proc. IEEE PESC’98, Fukuoka, Japan, Maio 1998, pp. 172-178
- [30] Y. H. Lee, R. Y. Kim, and D. S. Hyun, “*A novel SVPWM strategy considering DC-link balancing of a multi-level voltage source inverter*” in Proc. IEEE APEC’98, 1998, pp. 509-514
- [31] B. P. McGrath, D. G. Holmes, and T. A. Lipo, “*Optimized space vector switching sequences for multilevel inverters*,” in Proc. IEEE APEC, Anaheim, CA, Março 4-8, 2001, pp. 1123-1129
- [32] J. Mahdavi, A. Agah, A. M. Ranjbar, and H. A. Toliyat, “*Extension of PWM space vector technique for multilevel current-controlled voltage source inverters*,” in Proc. IEEE IECON’99, San Jose, CA, Novembro 29-Dezembro3, 1999, pp. 583-588

- [33] L. Li, D. Czarkowski, Y. Liu, and P. Pillay, “*multilevel sapace vector PWM technique based on phase-shift harmonic suppression,*” in Proc. IEEE APEC, New Orleans, LA, Fevereiro 2000, pp. 535-541
- [34] M. Manjrekar and G. Venkataramanan, “*Advanced topologies and modulation strategies for multilevel inverters,*” in Proc IEEE PESC’96, Baveno, Italy, Junho 1996, pp 1013-1018
- [35] D G. Holmes and B. P. McGrath, “*Opportunities for harmonic cancellation with carrier-based PWM for two-level and multilevel cascaded inverters,*” IEEE Trans. Ind. Applicat., vol. 37, pp. 574-582, Março/Abril 2001
- [36] D. W. Kang *et al.*, “*Improved carrier wave-based SVPWM method using phase voltage redundancies for generalized cascaded multilevel inverter topology,*” in Proc. IEEE APEC, New Orleans, LA, Fevereiro 2000, pp. 542-548
- [37] V. Blasko, “*A Hybrid PWM Strategy Combining Modified Space Vector and Triangle Comparison Methods*”, PESC 1996, pp. 1872-1878
- [38] F. Z. Peng and J. S. Lai, “*A static var generator using a staircasa waveform multilevel voltage-source converter,*” in Proc. Seventh Int. Power Quality Conf., Dallasx, TX, Setembro 1994, pp. 58-66
- [39] F. Z. Peng, J. S. Lai, J. W. Mckeever, and J. VanCoevering, “*A multilevel voltage-source inverter with separate DC sources for static var generation,*” IEEE Trans. Ind. Applicat., vol.32, pp. 1130-1138, Setembro, 1996
- [40] M. P. Steimer and J. K. Steinke, “*Five level GO inverters for large induction motor drives,*” in Conf. Rec. IEEE-IAS Annu. Meeting, outubro 1993, pp. 595-601
- [41] A. Campagna *et al.*, “*A new generalized multilevel three-phase structure controlled by PWM*” in Proc. Fourth European Conf. Power Electronics and Applications, 1991, pp. 235-240
- [42] N. S. Choi, J. G. Cho, and G. H. Cho, “*A general circuit topology of multilevel inverter,*” in Proc IEEE PESC’91, Junho1001, p. 96-103
- [43] T. A. Meynard and H. Foch, “*Multilevel converters and derived topologies for high power conversion,*” in Proc. 1995 IEEE 21st Int. Conf. Industrial Electronics, Control and Instrumentation, Novembro 1995, pp. 21-26

- [44] X. Yuan, H. Stemmler, and I. Barbi, “*Investigation on the clamping voltage self-balancing of the three-level capacitor clamping inverter,*” in Proc. IEEE PESC’99, 1999, pp. 1059-1064
- [45] Aluisio A. M. Bento, Katia V. D. de Almeida, Jonas A. R. M. Oliveira, Edison R. C. da Silva, Cursino B. Jacobina, “*A High Power Factor Three-Phase Three-Level Rectifier*”, PESC 2007, pp. 3010-3045, 17-21 de Junho 2007
- [46] C.-T. Pan, T.-C. Chen, Y.-H. Hong, And C.-M. Hung, “*A new DC-link converter for induction motor drives,*” IEEE Trans. Energy Conv., vol. 10, pp. 71-77, Março 1995.
- [47] S. Bhowmik and R. Spée, “*A guide to the application-oriented selection of AC/AC converter topologies,*” IEEE Trans. Power Electron., vol. 8, pp. 156-163, Abril 1993.
- [48] E. Owen, “*History [origin of the inverter,*” IEEE Industry Applicat. Magazine, vol. 2, pp. 64-66, Janeiro/Fevereiro 1996.
- [49] C. B. Jacobina, I. S. Freatas. E. R. C. Silva, A. M. N. Lima, and R. L. A. Ribeiro, “*Reduced switch count DC-Link AC/AC five-leg converter,*” IEEE Trans. Power Electron., vol. 21, pp. 1301-1310, Setembro 2006.
- [50] P. D. Ziogas, “*An active power factor correction technique for three-phase diode rectifiers,*” IEEE Trans. Power Electron., vol. 6, pp. 83-92, Jan. 1991.
- [51] J. Rodriguez, P. Correa, and L. Morán. “*A vector control technique for medium voltage multilevel inverters.*” in Proc. IEEE APEC, Anaheim, CA, Março 2001, pp. 173-178