



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Conversores Estáticos Multiníveis Obtidos a Partir da Interconexão de Módulos de Dois e Três Braços em Série e Paralelo

Antonio de Paula Dias Queiroz

Tese de Doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campina Grande como parte dos requisitos necessários para obtenção do grau de Doutor em Ciências no domínio da Engenharia Elétrica.

Área de Concentração: Processamento da Energia

Orientadores:

Prof. Cursino Brandão Jacobina, Dr. Ing.

Prof. Talvanes Meneses Oliveira, Dr. Sc.

Campina Grande, Paraíba, Brasil

©Antonio de Paula Dias Queiroz, Setembro de 2019



Universidade Federal de Campina Grande
Centro de Engenharia Elétrica e Informática
Programa de Pós-Graduação em Engenharia Elétrica

Conversores Estáticos Multiníveis Obtidos a Partir da Interconexão de Módulos de Dois e Três Braços em Série e Paralelo

Tese de Doutorado

Antonio de Paula Dias Queiroz

Orientadores:

Prof. Cursino Brandão Jacobina, Dr. Ing.

Prof. Talvanes Meneses Oliveira, Dr. Sc.

Campina Grande, Paraíba, Brasil

©Antonio de Paula Dias Queiroz, Setembro de 2019

Q3c

Queiroz, Antonio de Paula Dias.

Conversores estáticos multiníveis obtidos a partir da interconexão de módulos de dois e três braços em série e paralelo / Antonio de Paula Dias Queiroz. – Campina Grande, 2020.

127 f. : il. color.

Tese (Doutorado em Engenharia Elétrica) – Universidade Federal de Campina Grande, Centro de Engenharia Elétrica e Informática, 2019.

"Orientação: Prof. Dr. Cursino Brandão Jacobina, Prof. Dr. Talvanes Meneses Oliveira".

Referências.

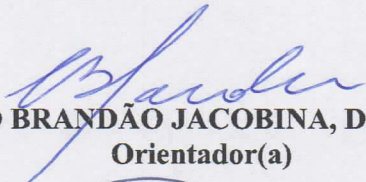
1. Processamento de Energia. 2. Balanceamento das Tensões dos Barramentos CC. 3. Controle do Fator de Potência de Entrada. 4. Conversores em Série. 5. Conversores em Paralelo. 6. Corrente de Circulação. 7. Distorção Harmônica. 8. Múltiplas Portadoras PWM. 9. Perdas nos Semicondutores e Regulação da Tensão de Saída. I. Jacobina, Cursino Brandão. II. Oliveira, Talvanes Meneses. III. Título.

CDU 621.31(043)

"Conversores Estáticos Monofásicos Multiníveis CC-CA e CA-CC-CA Obtidos a Partir da Interconexão de Módulos de Dois e Três Braços em Série e Paralelo"

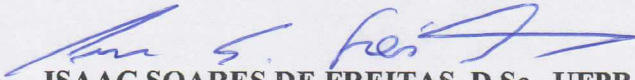
ANTONIO DE PAULA DIAS QUEIROZ

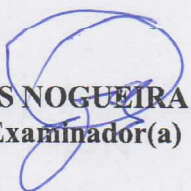
TESE APROVADA EM 24/09/2019



CURSINO BRANDÃO JACOBINA, Dr.Ing., UFCG
Orientador(a)


TALVANES MENESES OLIVEIRA, D.Sc., UFCG
Orientador(a)

JOÃO ONOFRE PEREIRA PINTO, Ph.D., UFMS
Examinador(a)


ISAAC SOARES DE FREITAS, D.Sc., UFPB
Examinador(a)


ANTONIO MARCUS NOGUEIRA LIMA, Dr., UFCG
Examinador(a)


MAURÍCIO BELTRÃO DE ROSSITER CORRÊA, D.Sc., UFCG
Examinador(a)

CAMPINA GRANDE - PB

À minha querida mãe, Paula, e aos
meus avós, Dona Neuza e Seu Zé Dias
(*in memoriam*).

Resumo

Os conversores estáticos são uma ferramenta de grande utilidade quando se busca melhoria na qualidade da energia dos sistemas de potência. Neste trabalho são apresentados tanto conversores já mencionados na literatura técnica, como conversores aqui propostos, sendo todos constituídos por pontes-H ou módulos de três braços. Foram estudadas topologias monofásicas divididas entre conversores CA-CC (ou CC-CA) e CA-CC-CA. Para cada topologia apresentada são abordados os seguintes aspectos: *(i)* modelagem dinâmica; *(ii)* estratégia PWM; *(iii)* sistemas de controle geral e *(iv)* controle individual das tensões dos barramentos CC e das correntes de circulação de baixa frequência, quando existirem; e *(v)* análise do desempenho dos conversores segundo critérios de distorção harmônica e perdas por condução e chaveamento nas chaves semicondutoras. A conexão série é vantajosa por possibilitar a redução das tensões dos barramentos CC e os harmônicos gerados pelo conversor, diminuindo os valores nominais de tensão e de potência das chaves semicondutoras. Por outro lado, as conexões em paralelo reduzem as correntes que passam pelas chaves semicondutoras, minimizando as perdas por condução. Visando diminuir os níveis de tensão e de corrente nas chaves semicondutoras, este trabalho propõe a utilização de conversores estáticos obtidos a partir de conexões tanto série quanto paralela.

Palavras-chave: balanceamento das tensões dos barramentos CC, controle do fator de potência de entrada, conversores em série, conversores em paralelo, corrente de circulação, distorção harmônica, múltiplas portadoras PWM, perdas nos semicondutores e regulação da tensão de saída.

Abstract

Static converters are a valuable tool when seeking to improve the power quality of power systems. This work presents conventional and proposed converters, all composed by AC-DC (or DC-AC) and AC-DC-AC modules with two or three legs without isolation transformer. We studied two types of converters: fourteen single-phase converters, derived from series and/or parallel connection of AC-DC modules with two legs, and eight AC-DC-AC converters obtained from AC-DC-AC modules with three legs. The following aspects are discussed for each topology: *(i)* dynamic modelling; *(ii)* PWM strategy; *(iii)* control of several variables of the system, i.e., input grid current (waveform and power factor), DC-link voltage, load voltage and low frequency of the circulating current (when it exist); *(iv)* characterization of the converters based on harmonic distortion of voltages and currents, losses of the DC-link capacitors, and conduction and switching losses of the semiconductor switches. The series connection is advantageous because they allow the reduction of the DC-link voltage, the harmonics generated by the converters, witch reduce the rating of the semiconductor switches. The parallel connection is advantageous because they reduce the currents, power and harmonics of leg converters. In order to reduce voltage and current of the semiconductor switches, this work to propose building static converter by series and parallel connections. In order to validate the results, simulation and experimental results are presented.

Keywords: circulating current, DC-link voltage balancing, harmonic distortion, semiconductor losses, multiple carriers PWM, parallel converters, power factor control, series converters, and voltage regulation.

Sumário

Resumo	v
Abstract	vii
Sumário	ix
Índice de Figuras	xiii
Índice de Tabelas	xvii
Lista de Símbolos	xix
Glossário	xxiii
1 Introdução Geral	1
1.1 Apresentação do Tema	1
1.1.1 Eletrônica de potência	2
1.1.2 Conversores estáticos multiníveis	3
1.2 Revisão Bibliográfica	8
1.2.1 Conversão CA-CC e CC-CA	8
1.2.2 Conversão CA-CC-CA	10
1.3 Contribuições do Trabalho	14
1.4 Publicações	17
1.5 Organização do Trabalho	17
2 Conversores CC-CA e CA-CC Série-Paralelo	19
2.1 Introdução	19
2.2 Modelo do Sistema Proposto	22

2.3	Estratégia de Modulação	25
2.4	Estratégia de Controle	29
2.5	Análise da Distorção Harmônica	30
2.6	Análise das Perdas nas Chaves Semicondutoras	33
2.7	Resultados Experimentais	36
2.8	Conclusões	39
3	Conversor Baseado em Módulos de Três Braços e Pontes-H Conectados em Série	40
3.1	Introdução	40
3.2	Modelo do Sistema Proposto	42
3.3	Estratégia de Modulação	44
3.4	Análise do Fluxo de Potência	46
3.5	Estratégia de Controle	50
3.6	Comparações entre as Configurações L5D2, L8D2 e L8D3	53
3.6.1	Análise de distorção harmônica	54
3.6.2	Análise de perdas nas chaves semicondutoras	55
3.7	Resultados Experimentais	58
3.8	Conclusões	60
4	Conversor Multinível CA-CC-CA Monofásico para Sobretensão da Rede Elétrica	61
4.1	Introdução	61
4.2	Modelo do Sistema Proposto	63
4.3	Especificação das Tensões nos Barramentos CC	64
4.4	Estratégia de Modulação	65
4.5	Estratégia de Controle	67
4.6	Comparações entre as Configurações L3D1, L5D2 e L7D3	70
4.6.1	Análise da distorção harmônica	70
4.6.2	Análise das perdas nas chaves semicondutoras	72
4.7	Resultados Experimentais	74
4.8	Conclusões	77

5	Conclusões Gerais e Trabalhos Futuros	78
5.1	Conclusões Gerais	78
5.2	Trabalhos Futuros	82
	Agradecimentos	85
	Referências Bibliográficas	87

Índice de Figuras

1.1	Diagrama esquemático dos sistemas convencionais com quatro pontes-H. (a) Sistema em série - S-4HB. (b) Sistema em paralelo - P-4HB.	9
1.2	Módulos monofásicos. (a) Conversor CA-CC-CA monofásico com quatro braços e um barramento CC – L4D1. (b) Conversor CA-CC-CA monofásico com três braços e um barramento CC – L3D1. (c) Ponte-H – HB.	11
1.3	Diagrama esquemático das topologias CA-CC-CA monofásicas convencionais. (a) L8D2. (b) L5D2.	12
1.4	Diagrama esquemático do sistema série/paralelo proposto com quatro módulos HB – SP-4HB.	15
1.5	Diagrama esquemático do conversor CA-CC-CA monofásico proposto L8D3.	16
1.6	Diagrama esquemático do conversor CA-CC-CA monofásico proposto L7D3.	16
2.1	Diagrama esquemático do sistema proposto generalizado.	20
2.2	Diagrama esquemático dos sistemas convencionais. (a) Sistema em série - S-4HB. (b) Sistema em paralelo - P-4HB.	21
2.3	Diagrama esquemático do sistema série/paralelo proposto com M=2 e N=2 – SP-4HB.	22
2.4	Diferentes arranjos para os indutores	23
2.5	Circuito equivalente da configuração proposta – SP-4HB.	23
2.6	Análise vetorial nos planos v_o x v_l . (a) Caso simétrico: $v_{C1} = v_{C2} = v_{C3} = v_{C4} = 2E$. (b) Caso assimétrico: $2v_{C1} = v_{C2} = 2v_{C3} = v_{C4} = 4E$	25
2.7	Análise vetorial unidimensional – linhas v_{12} e v_{34}	27
2.8	Padrão do pulso na implementação da estratégia PWM nos ramos série do conversor série/paralelo proposto. (a) Setor III – LS-PWM-0°. (b) Setor III – LS-PWM-180°. (c) Setor IV – LS-PWM-0°. (d) Setor IV – LS-PWM-180°.	28

2.9	Diagrama de controle da topologia proposta SP-4HB.	30
2.10	THD das correntes internas nos conversores SP-4HB e P-4HB.	32
2.11	Perdas totais nos semicondutores normalizadas - comparação das topologias proposta e convencionais - $E_l/I_l \times P_{to}$	34
2.12	Perdas totais da topologia proposta, SP-4HB, quando $f_{ch-med} = 0,72, 2, 5,$ e 10 kHz - $E_l/I_l \times P_{to}$	35
2.13	Correntes internas, da carga e de circulação do conversor série/paralelo SP-4HB - i_{12}, i_{34}, i_l e i_o . (a) Condição simétrica ($v_{C1} = v_{C2} = v_{C3} = v_{C4}$). (b) Condição assimétrica ($2v_{C1} = v_{C2} = 2v_{C3} = v_{C4}$).	37
2.14	Correntes internas e de circulação do conversor convencional paralelo P-4HB - $i_1, i_2, i_3, i_4,$ e i_o	37
2.15	Tensões multiníveis do conversor proposto - v_{12}, v_{34} e v_l . (a) Condição simétrica ($v_{C1} = v_{C2} = v_{C3} = v_{C4}$). (b) Condição assimétrica ($2v_{C1} = v_{C2} = 2v_{C3} = v_{C4}$).	38
2.16	Resultado experimental do transitório de carga para a configuração SP-4HB - tensão da carga e_l e corrente da carga i_l	38
3.1	Diagrama esquemático do circuito generalizado do conversor proposto.	41
3.2	Diagrama esquemático do conversor CA-CC-CA monofásico proposto L8D3.	42
3.3	Circuito simplificado do conversor CA-CC-CA proposto L8D3.	43
3.4	Análise vetorial nos planos de tensões $v_g \times v_l$. (a) Condição simétrica - $v_{Ca} = v_{Cb} = v_{CH}$. (b) Condição assimétrica - $4v_{Ca} = 2v_{Cb} = v_{CH}$	45
3.5	Bloco de controle da topologia proposta L8D3.	51
3.6	Tensão de entrada dos conversores convencionais e proposto. (a) L8D2 - caso simétrico. (b) L5D2 - caso simétrico. (c) L8D3 - caso simétrico. (d) L8D3 - caso assimétrico.	54
3.7	Perdas nas chaves semicondutoras com a mesma frequência de chaveamento média ($f_{ch-med} = 2,5$ kHz). (a) Perdas por condução - P_{cd} . (b) Perdas por chaveamento - P_{ch} . (c) Perdas totais - P_{to} . (d) Perdas totais por chave.	56
3.8	Perdas totais com a mesma distorção harmônica na corrente da rede.	57

3.9	Resultados experimentais da configuração L8D3. (a) Tensão e corrente da rede – e_g e i_g . (b) Tensão e corrente da carga – e_l e i_l . (c) Correntes do conversor – i_g , i_l e i_h . (d) Tensões multiníveis do conversor – v_g e v_l	59
3.10	Resultados experimentais operando em transitório da configuração L8D3 – Afundamento da tensão da rede (e_g) e tensões nos barramentos CC (v_{Ca} , v_{Cb} e v_{CH}).	59
4.1	Diagrama esquemático do conversor CA-CC-CA monofásico proposto L7D3. (a) Topologia do conversor. (b) Circuito simplificado.	62
4.2	Análise vetorial da topologia proposta L7D3 – plano v_g x v_l ($v_{CG} = v_{CT}/2 = v_{CH}/2$).	66
4.3	Diagrama de controle da topologia proposta L7D3.	68
4.4	Tensões de entrada e saída dos conversores. (a) v_g da configuração L3D1. (b) v_l da configuração L3D1. (c) v_g da configuração L5D2. (d) v_l da configuração L5D2. (e) v_g da configuração L7D3. (f) v_l da configuração L7D3.	71
4.5	Perdas nos semicondutores com a mesma frequência de chaveamento média – 4 kHz. (a) Perdas por condução. (b) Perdas por chaveamento. (c) Perdas totais. (d) Perdas totais por chave.	73
4.6	Perdas totais com a mesma distorção harmônica da corrente da rede.	74
4.7	Resultados experimentais da estrutura L7D3. (a) Tensões multiníveis do conversor – v_g e v_l . (b) Tensão e corrente da rede elétrica – e_g e i_g . (c) Correntes da rede elétrica, do braço compartilhado e da carga – i_g , i_h e i_l	75
4.8	Tensões no conversor v_{HG} , v_H , v_{Tgh} e v_{Tlh} . (a) Tensões instantâneas chaveadas. (b) Tensões filtradas.	76
4.9	Resultado experimental do transitório de carga – corrente da carga (i_l) e tensões nos barramentos CC (v_{CG} , v_{CT} e v_{CH}).	77
5.1	Perdas totais com a mesma distorção harmônica na corrente da rede – Topologias L8D3, L5D2 e L8D2.	81
5.2	Perdas totais com a mesma distorção harmônica da corrente da rede – Topologias L7D3, L5D2 e L3D1.	82

Índice de Tabelas

2.1	Estados de chaveamento e tensão gerada na ponte-H k para o caso simétrico	26
2.2	Análise da distorção da tensão e da corrente de saída nos conversores convencionais e proposto	31
2.3	Comparação dos custos com as chaves semicondutoras: conversor proposto SP-4HB <i>versus</i> ponte-H de alta potência	33
2.4	Análise das perdas ($f_{ch-SP} = 2,5$ kHz)	35
2.5	Parâmetros utilizados para obtenção dos resultados experimentais	36
3.1	Potência máxima e mínima dos módulos A e H, em watt	48
3.2	Potência máxima e mínima dos módulos A e H, em watt: $0,5 \leq e_g \leq 1,0$ pu e $e_l = 1,0$ pu	49
3.3	Potência máxima e mínima dos módulos A e H, em watt $e_g = 1,0$ pu e $0,5 \leq e_l \leq 1,0$ pu	49
3.4	Valores das correntes do conversor em diferentes cenários	50
3.5	Potência média normalizada nos módulos A, H e B na análise de regime permanente	50
3.6	Efeito em v_{Ca} devido aos estados de chaveamento do módulo A quando $i_g, i_l, i_h \geq 0$	52
3.7	Efeito em v_{CH} devido aos estados de chaveamento da ponte-H quando $i_h \geq 0$	52
3.8	Parâmetros usados para os resultados de simulação	53
3.9	Valores de THD e WTHD quando $f_{ch-med} = 2,5$ kHz	55
3.10	Parâmetros usados nos resultados experimentais	58
4.1	Efeito na tensão v_{CH} de acordo com o estado de chaveamento do conversor HB-H (q_{H1} e q_{H2}) quando $i_h \geq 0$	69

4.2	Efeito na tensão v_{CG} de acordo com o estado de chaveamento do conversor HB-G (q_{G1} e q_{G2}) quando $i_g \geq 0$	69
4.3	Parâmetros utilizados para a análise comparativa	70
4.4	Valores obtidos na análise de distorção harmônica dos conversores convencionais e proposto	72
4.5	Parâmetros usados nos resultados experimentais	75
5.1	Análise das perdas ($f_{ch-SP} = 2,5$ kHz)	80
5.2	Comparação dos custos com as chaves semicondutoras: conversor proposto SP-4HB <i>versus</i> ponte-H de alta potência	80
5.3	Valores de THD e WTHD quando $f_{ch-med} = 2,5$ kHz	81
5.4	Valores obtidos na análise de distorção harmônica dos conversores convencionais e proposto	82

Lista de Símbolos

* Indica uma variável de referência

α_1 Amplitude da componente fundamental

α_h Amplitude do h -ésimo componente harmônico

θ_g Ângulo de fase da tensão da rede elétrica CA

θ_{gl} Defasagem entre os ângulos de fase da tensão da rede elétrica CA e da tensão da carga CA

θ_l Ângulo de fase da tensão da carga CA

C Capacitância

dv/dt Derivada da tensão em relação ao tempo

$E_{g,RMS}$ Tensão RMS na rede elétrica CA

E_g Amplitude da tensão da rede elétrica CA

e_g Tensão da rede elétrica CA

$E_{l,RMS}$ Tensão RMS da carga CA

E_l Amplitude da tensão da carga CA

e_l Tensão da carga CA

f_{ch-med} Frequência de chaveamento média

$f_{ch-SP}, f_{ch-S}, f_{ch-P}$ Frequência das portadoras LS-PWM das topologias SP-4HB, S-4HB e P-4HB

- f_g, f_l Frequência da fundamental da rede elétrica CA e da carga CA
- f_{pl} Fator de potência da carga CA
- $G - e_l$ Gerador da tensão de referência da carga CA
- $G - i_g$ Gerador da corrente de referência da rede elétrica CA
- h Ordem do harmônico
- i_{12}, i_{34}, i_f Correntes do conversor SP-4HB
- i_{Ca}, i_{Cb}, i_{CH} Correntes dos capacitores dos barramentos CC do conversor L8D3
- i_{CG}, i_{CT}, i_{CH} Correntes dos capacitores dos barramentos CC do conversor L7D3
- i_g Corrente da rede elétrica CA
- I_g^* Amplitude da corrente da rede elétrica CA
- i_h Corrente do braço compartilhado
- i_k Corrente interna do conversor convencional P-4HB, com $k = 1, 2, 3, 4$
- I_l Amplitude da corrente da carga CA
- i_l Corrente da carga CA
- i_o Corrente de circulação do conversor SP-4HB
- l_{eq} Indutor equivalente do conversor SP-4HB
- l_g Indutor do lado da rede elétrica CA
- l_l Indutor do lado da carga CA
- l_{p1}, l_{p2}, l_f Indutores do conversor SP-4HB
- m Índice de modulação
- n Número de níveis gerados pelos conversores multiníveis
- N_h Número de harmônicos a serem considerados para o cálculo do THD e do WTHD

OV_g Sobretensão fundamental da rede que pode ser compensada pelo conversor L7D3

p_A, p_H, p_B Potência instantânea nos barramentos CC do conversor L8D3

P_A, P_H, P_B Potência média nos barramentos CC do conversor L8D3

p_{auxAB}, p_{auxB} Potência instantânea auxiliares do conversor L8D3

P_{cd} Perdas por condução

P_{ch} Perdas por chaveamento

p_{in}, p_{out} Potência instantânea de entrada e saída do conversor L8D3

P_l Potência ativa da carga CA

P_{to} Perdas totais

q_{ks} Chaves de potência do conversor SP-4HB, com $k = 1, 2, 3, 4$ e $s = a, b$

q_{rs} Chaves de potência do conversor L8D3, com $r = g, h, l, 1$ e $s = a, b$

q_{tu} Chaves de potência do conversor L7D3, com $t = G, T, H$ e $u = g, l, h, 1, 2$

\bar{q}_{ks} Chaves de potência do conversor SP-4HB, com $k = 1, 2, 3, 4$ e $s = a, b$

\bar{q}_{rs} Chaves de potência do conversor L8D3, com $r = g, h, l, 1$ e $s = a, b$

\bar{q}_{tu} Chaves de potência do conversor L7D3, com $t = G, T, H$ e $u = g, l, h, 1, 2$

R_{Ct} Controlador PI padrão da soma das tensões dos barramentos CC do conversor L8D3

R_{Cto} Controlador PI padrão da soma das tensões dos barramentos CC do conversor L7D3

r_{eq} Resistor equivalente do conversor SP-4HB

R_g Controlador PI positivo-negativo da corrente da rede elétrica CA

r_g Resistor do lado da rede elétrica CA

R_l Controlador PI positivo-negativo da tensão da carga CA

r_l Resistor do lado da carga CA

R_o Controlador PI positivo-negativo da corrente de circulação do conversor SP-4HB

r_{p1}, r_{p2}, r_f Resistores do conversor SP-4HB

T Período de amostragem

t_j Tempo de aplicação do vetor \mathbf{v}_j , com $j = x, y, z$

v_{12}, v_{34} Tensões série do conversor SP-4HB

v_{Ca}, v_{Cb}, v_{CH} Tensões dos barramentos CC do conversor L8D3

v_{CC} Tensão do barramento CC

v_{CG}, v_{CT}, v_{CH} Tensões dos barramentos CC do conversor L7D3

v_{Ck} Tensão do barramento CC k do conversor SP-4HB, com $k = 1, 2, 3, 4$

v_{Ct} Soma das tensões dos barramentos CC do conversor L8D3

v_{Cto} Soma das tensões dos barramentos CC do conversor L7D3

V_g Amplitude da tensão do lado da entrada do conversor

v_g Tensão do lado da entrada do conversor

$v_{HG}, v_{Tgh}, v_{Tlh}, v_H$ Tensões geradas pelos módulos do conversor L7D3

v_k Tensão de saída da ponte-H k do conversor SP-4HB

v_{ks0_k} Tensão de polo do conversor SP-4HB, com $k = 1, 2, 3, 4$ e $s = a, b$

V_l Amplitude da tensão do lado da saída do conversor

v_l Tensão do lado da saída do conversor

v_o Tensão que define a corrente de circulação do conversor SP-4HB

v_{rs0_s}, v_{1s0_H} Tensões de polo do conversor L8D3, com $r = g, h, l, 1$ e $s = a, b$

v_{tu0_t} Tensões de polo do conversor L7D3, com $t = G, T, H$ e $u = g, l, h, 1, 2$

\mathbf{v}_s Vetor de tensão no plano $v_g \times v_l$

Glossário

CA Corrente Alternada

CA-CC Corrente Alternada - Corrente Contínua

CA-CC-CA Corrente Alternada - Corrente Contínua ? Corrente Alternada;

CC Corrente Contínua

CC-CA Corrente Contínua - Corrente Alternada

CHB *Cascaded H-bridge* (Ponte-H em Cascata)

FC *Flying Capacitor* (Capacitor Flutuante)

HB *H-bridge* (Ponte-H)

IEEE *Institute of Electrical and Electronics Engineers* (Instituto de Engenheiros Eletricistas e Eletrônicos)

IGBT *Insulated Gate Bipolar Transistor* (Transistor Bipolar de Porta Isolada)

L3D1 - topologia monofásica convencional composta por três braços e um barramento CC

L4D1 - topologia monofásica convencional composta por quatro braços e um barramento CC

L5D2 - topologia monofásica convencional composta por cinco braços e dois barramentos CC

L7D3 - topologia monofásica proposta com sete braços e três barramentos CC

L8D2 - topologia monofásica convencional composta por oito braços e dois barramentos CC

- L8D3** - topologia monofásica proposta com oito braços e três barramentos CC
- LS-PWM** *Level-Shift PWM* (PWM Deslocadas em Nível)
- M** Número de Caminhos Paralelos no Conversor SP-4HB
- N** Número de Pontes-H em Série no Conversor SP-4HB
- NPC** *Neutral Point Clamped* (Diodo Grampeado)
- P** Número de Caminhos Paralelos de um Conversor
- P-4HB** - topologia monofásica convencional com quatro pontes-H conectadas em paralelo
- PI** Proporcional e Integral
- PLL** *Phase-Locked Loop* (Malha de Captura de Fase)
- PS-PWM** *Level-Shift PWM* (PWM Deslocadas em Fase)
- pu** por unidade
- PWM** *Pulsewidth Modulation* (Modulação por Largura de Pulso)
- RMS** *Root Mean Square* (Raíz Média Quadrática)
- S-4HB** - topologia monofásica convencional com quatro pontes-H conectadas em série
- SP-4HB** - topologia monofásica proposta com quatro pontes-H conectadas em série/paralelo
- SV-PWM** *Space Vector PWM* (PWM Vetorial)
- THD** *Total Harmonic Distortion* (Distorção Harmônica Total)
- UPQC** *Unified Power Quality Conditioner* Condicionador de Qualidade de Energia Unificada
- UPS** *Uninterruptible Power Supply* (Fonte de Tensão Ininterrupta)
- VTCD** Variação de Tensão de Curta Duração
- VTLD** Variação de Tensão de Longa Duração
- WTHD** *Weighted Total Harmonic Distortion* (Distorção Harmônica Total Ponderada)

1

Introdução Geral

1.1 Apresentação do Tema

O consumo mundial de energia elétrica é crescente e, a este aumento de consumo, estão agregadas exigências cada vez maiores quanto a confiabilidade do sistema, bem como à qualidade da energia fornecida. Neste escopo, deseja-se que a rede elétrica seja capaz de assegurar o fornecimento de energia de modo contínuo com controle da amplitude e da frequência dos sinais.

Em busca de um cenário com melhor qualidade da energia, equipamentos tais como: reguladores de tensão; fontes de energia ininterrupta; filtros ativos; conversores estáticos de potência, dentre outros, vêm sendo largamente utilizados e novas estruturas têm sido apresentadas na literatura técnica. Associado ao conceito de qualidade da energia, é importante descrever alguns dos problemas que afetam as características dos sinais e caracterizam a redução dessa qualidade da energia. Podem ser destacados os seguintes problemas de qualidade da energia: interrupções no fornecimento; transitórios; ruídos; desbalanceamentos de tensão entre as fases; variações de tensão de curta duração (VTCD), como afundamentos rápidos e sobretensões; variações de tensão de longa duração (VTLD); harmônicos e sub-harmônicos; e variações na frequência do sinal de alimentação. Tais distúrbios podem ser solucionados a partir da utilização de geradores de emergência; supressores de transitórios; fontes de alimentação ininterruptas (do inglês, *Uninterruptible Power Supply* - UPS); transformadores de isolação; filtros ativos; reatores entre linhas; dentre outros meios.

1.1.1 Eletrônica de potência

O estudo da eletrônica de potência se torna um caminho eficaz na resolução de problemas relacionados a eficiência e resolução de problemas na qualidade de energia, uma vez que esta tem como objetivo o controle do fluxo de energia elétrica entre a geração e/ou transmissão e a carga consumidora. O controle mencionado pode ser realizado por meio dos conversores estáticos, que são concebidos a partir da associação de dispositivos semicondutores de potência e componentes passivos. O avanço da tecnologia da eletrônica de potência provocou um grande desenvolvimento no setor elétrico. Recentemente, têm sido desenvolvidos dispositivos semicondutores de potência com capacidade de suportar níveis cada vez maiores de tensão e de corrente, com controle mais fácil e que operem com diferentes valores de frequência de comutação. Além disso, o desenvolvimento e crescimento da tecnologia computacional e microeletrônica permitiram o aparecimento de técnicas de controle mais eficientes.

A eletrônica de potência abrange diversas áreas, como, por exemplo: estudos sobre dispositivos estáticos; circuitos conversores de energia; dispositivos de potência; eletrônica analógica e digital; e teoria de controle. O escopo desta Tese tem como base a área relacionada com o estudo de configurações de conversores estáticos de potência (Mohan et al., 2003). Essa área proporciona uma grande quantidade de trabalhos em nível acadêmico e de desenvolvimento comercial (Braga e Barbi, 2000). Existe uma crescente demanda por conversores estáticos capazes de processar cada vez mais potência, funcionando para os mais diversos fins como, por exemplo: filtros ativos de potência para compensação de harmônicos e reativos provindos da rede nos sistemas de potência; sistemas de energias renováveis, tais como solar e eólica; acionamento de máquinas de médio e grande porte; dentre outros (Akagi, 2001; Teodorescu et al., 2000).

A forma como a energia é transferida da fonte geradora para a carga consumidora deve ser feita, idealmente, com o mínimo de custos e máxima eficiência possível. A utilização dos dispositivos semicondutores permite o controle do fluxo de energia pela ação de um controle liga/desliga a fim de suprir, de maneira conveniente, diversos tipos de cargas. Essa ação de controle insere, de modo inerente, sinais harmônicos que interferem na qualidade de energia, de modo que existe um conjunto de critérios a serem avaliados no desenvolvimento das estruturas dos conversores estáticos com a finalidade de melhorar a qualidade dos sinais

gerados por esses conversores, objetivando-se minimizar os níveis de distorção harmônica, regulando-os em valores que atendam os limites impostos pelas normas vigentes.

Dentre os critérios normalmente examinados, os listados a seguir se destacam no estudo dos conversores estáticos de potência: distorção harmônica total (do inglês, *Total Harmonic Distortion* - THD), dos sinais de corrente; distorção harmônica total ponderada (do inglês, *Weight Total Harmonic Distortion* - WTHD) dos sinais de tensão dos conversores; perdas nos capacitores dos barramentos CC; e perdas por condução e chaveamento nas chaves de potência, conseqüentemente, avaliando-se a eficiência do conversor.

1.1.2 Conversores estáticos multiníveis

A crescente demanda de aplicações de alta potência em sistemas que utilizam conversores estáticos é, geralmente, limitada pela tecnologia disponível de semicondutores, pois estes possuem *rating* máximo permitido para corrente, tensão, potência e frequência de chaveamento (Peng et al., 2010; Asiminoaei et al., 2006; Schonknecht e De Doncker, 2003). Uma solução para lidar com essa limitação é construir conversores de energia a partir de unidades menores, ou seja, que processem variáveis com *ratings* mais baixos, sendo capazes de introduzir melhorias no desempenho do sistema e diminuir custos (Shin et al., 2013; Rashed et al., 2011; Jang et al., 2011; Peng et al., 2010; Kumar e Padiyar, 2008; Azli e Choong, 2006; Corzine e Baker, 2002).

Muitas das aplicações industriais exigem conversores de energia com diferentes níveis de potência que vão desde alguns watts até dezenas de megawatts. Os interruptores de semicondutores para processar tensão ou corrente de nível elevado (kVA e kA) nem sempre estão disponíveis no comércio, além disso, caso estejam, podem ter preço elevado, contribuindo de forma expressiva para o aumentando do custo do sistema. Neste contexto, os conversores multiníveis têm sido amplamente reconhecidos como uma solução para empregar chaves semicondutoras de baixa potência em aplicações de média e alta potência (Franquelo et al., 2008; Rodriguez et al., 2009; Akagi, 2011; Kouro et al., 2010; Akagi, 2017).

Devido às limitações dos níveis suportados pelas chaves semicondutoras e a necessidade de conversores de alta potência, as associações entre chaves de potência ou entre dispositivos, tornam-se uma solução bastante atrativa. Em aplicações nas quais rede e/ou carga possuem

níveis de tensão elevados a utilização de conversores multiníveis pode representar um caminho para a redução das tensões impostas às chaves de potência (Keller e Tadros, 1993). Várias topologias usando associação de semicondutores ou de módulos de conversores têm sido propostas para superar a limitação de tensão e/ou corrente dos semicondutores. Esse tipo de associação pode gerar sinais com teor de harmônicos reduzido à medida que aumenta o número de níveis de tensões fornecidas pelos conversores. Em (Rodriguez et al., 2002), são mostrados conversores multiníveis com valores baixos de dv/dt nas tensões de entrada e saída dos conversores, o que leva a valores baixos de distorção harmônica nos sinais.

Na literatura técnica, há três tipos de topologias multiníveis clássicas: (i) conversor NPC (*Neutral-Point-Clamped*) (Nabae et al., 1981; Choi et al., 1991; Bhagwat e Stefanovic, 1983; Tenconi et al., 1995; Ding et al., 2009; Peng, 2000), (ii) conversor FC (*Flying Capacitor*) (Rodriguez et al., 2002; Meynard e Foch, 1992; Meynard et al., 2002; Lin e Huang, 2005) e; (iii) conversor ponte-H em cascata (*Cascaded H-bridge - CHB*) (Hammond, 1997; Ilhami Colak e Sagiroglu, 2009; Thitichaiworakorn et al., 2014; Aguilera et al., 2017). As topologias NPC e FC são compostas por uma única fonte CC e braços com chaves semicondutoras conectadas em série, enquanto as estruturas CHB fornecem um grande número de níveis simplesmente conectando vários módulos conversores monofásicos com várias fontes independentes (Marchesoni et al., 1990; Manjrekar e Lipo, 1998; Manjrekar et al., 2000; Corzine e Familiant, 2002; Malinowski et al., 2010; Loh et al., 2003; Loh et al., 2004; Ilhami Colak e Sagiroglu, 2009). Módulos com chaves de baixa tensão são tipicamente mais eficientes e mais baratos que os de alta tensão (dig, 2018; mou, 2018).

A topologia do conversor multinível com diodo grampeado apresenta algumas vantagens, dentre elas: não necessitam de transformadores para isolar o sistema; podem ser conectados a um barramento CC; a tensão de bloqueio das chaves é $v_{CC}/(n-1)$, onde v_{CC} é a tensão do barramento CC e n é o número de níveis; e precisam de menos capacitores que o multinível com capacitor flutuante. Todavia, podem apresentar como desvantagens: o aparecimento de indutâncias parasitas; uma montagem complexa do ponto de vista mecânico; o número de diodos aumenta de modo quadrático com relação ao número de níveis, pois necessitam conectar diodos em série para não se danificarem com os níveis de tensão de bloqueio; e a necessidade de balancear as tensões entre os capacitores, aumentando a complexidade do controle.

Algumas vantagens do conversor multinível com capacitor flutuante são: a tensão de bloqueio da chave é $v_{CC}/(n - 1)$, onde v_{CC} é a tensão do barramento CC e n é o número de níveis; as tensões nos capacitores são controladas mediante os estados de condução redundantes que o aspecto estrutural da topologia proporciona; pode ser feito um controle do fluxo das potências ativas e reativas, sendo útil em aplicações de alta tensão CC (Peng e Lai, 1997). Dentre as desvantagens, pode-se dizer que: os capacitores devem ser capazes de suportar as correntes nos níveis das correntes de carga, dessa maneira, os capacitores devem ser escolhidos suficientemente robustos para não gerarem perdas nem limitar a condição de operação do sistema; a constante de tempo de carga e descarga dos capacitores flutuantes é lenta, de modo que, dada uma determinada diferença no nível de tensão total do barramento CC, o regime dos capacitores flutuantes para o novo ponto de operação é alcançado depois de algum retardo, deixando nesse meio tempo, as chaves semicondutoras sobre as condições de tensão de bloqueio maiores e causando distorção na saída do conversor (Shakweh e Lewis, 1999); é preciso uma carga inicial de tensão nos capacitores; demanda um número grande de capacitores que devem possuir valores de capacitâncias bastante similares para não desbalancear os níveis de tensão; demanda uma montagem complexa e o aparecimento de indutâncias parasitas.

Nas estruturas CHB, a associação de células entre conversores apresenta vantagens como: a possibilidade de interligação em uma estrutura modular; possuir um número menor de componentes quando comparado com as outras duas estruturas citadas anteriormente, as quais necessitam de diodos grampeadores e capacitores flutuantes; poderem ser usadas em aplicações de filtros ativos ou aplicações que necessitem do controle do fator de potência de entrada; pode-se utilizar capacitores ao invés de fontes CC (Jacobina et al., 2008); possuir estrutura que pode ser adaptada à tolerância à falhas à medida que se retira um braço ou um módulo defeituoso, passando a operar com tensão menor ou redistribuindo a tensão total pelos outros módulos; ter fácil montagem a partir de módulos menores; não possuir barramento não indutivo, o qual permite a operação do sistema sem a inserção de circuitos amortecedores.

Em geral, as configurações em série (que também podem ser denominadas conversores multinível em cascata) ou paralelo, são configurações do tipo isoladas com um transformador no lado da entrada da rede para evitar o aparecimento de correntes de circulação entre os

blocos de conversores (Komatsuzaki, 1994a; Ledwich e Doulai, 1995; Dixon e Ooi, 1989). Ao conectar conversores sem transformador de isolamento, *loops* entre os conversores causam diferenças entre as correntes nas fases do conversor devido, principalmente, a desequilíbrios dos elementos do conversor, formando correntes de circulação entre os diferentes módulos. Essas correntes de circulação não são interessantes para o sistema, visto que podem causar o desequilíbrio na distribuição de potência entre os conversores agregados, o aumento das perdas nos dispositivos, já que a corrente de circulação é somada às correntes de operação dos circuitos, a saturação dos componentes passivos, a dificuldade no controle das outras malhas do circuito, bem como distorções nas formas de onda dos sinais de tensão e corrente, entre outras. Com o objetivo de minimizar os efeitos das correntes de circulação, vários autores propuseram métodos de redução ou eliminação dessas correntes, os quais são descritos na literatura, tais como: a utilização de técnicas de isolamento (Xu et al., 2012; Matakas e Giaretta, 2011; Komatsuzaki, 1994b); reatores entre fases (Asiminoaei et al., 2008a); e técnicas de controle especiais (Ye et al., 2007; Baumann e Kolar, 2007; Sun et al., 2006).

A conexão série permite a redução dos níveis de tensão impostos sobre as chaves dos diferentes conversores estáticos que compõem o sistema como um todo. Em sistemas de geração fotovoltaica ou UPS, por exemplo, onde é necessário o uso de baterias, a divisão da tensão total em blocos menores compatíveis com os níveis que se pode fornecer, é bastante importante.

Por outro lado, ao conectar os módulos em paralelo, aumenta-se a confiabilidade e a redundância do sistema (Brabandere et al., 2007). No entanto, as conexões paralelas criam caminhos entre os diferentes módulos e correntes de circulação de baixa e de alta frequência entre os módulos tendem a aparecer. Uma maneira simples de eliminar essas correntes é utilizar um transformador de isolamento. Todavia, o peso, o tamanho e os custos associados ao transformador podem ser considerados uma desvantagem (Park et al., 2008b; Farrer, 2006). Soluções alternativas para mitigar as correntes de circulação de baixa frequência baseadas em estratégias de controle e conexão de indutores entre os conversores foram discutidas em (Asiminoaei et al., 2008b; Zhang et al., 2010; Konstantinou et al., 2016).

Assim, conectando-se chaves semicondutoras (como topologias NPC e FC) ou módulos conversores (como nas topologias CHB) em série, é possível dividir a tensão total CC entre eles, reduzindo-se a tensão sobre as chaves e/ou módulos e, conseqüentemente, as perdas de

chaveamento nos semicondutores. De maneira análoga, conectando módulos conversores em paralelo, é possível dividir a corrente total entre eles, reduzindo-se os níveis de corrente que passam pelos semicondutores, conseqüentemente, as perdas por condução e por chaveamento. Portanto, conexões em série são indicadas para aplicações de média e alta tensão, enquanto conexões paralelas são recomendadas para aplicações de média e alta corrente. Tensões multiníveis (ou conversores com tensão multinível) são geradas nos conversores que utilizam qualquer um desses dois tipos de conexões ou mesmo ambos, reduzindo, assim, a distorção harmônica quando comparada a conversores convencionais de dois níveis (Matsui et al., 2000; Feng et al., 2006; Jacobina et al., 2010; Dybko e Brovanov, 2014; Mortezaei et al., 2017).

O desempenho do sistema, do ponto de vista de redução ou corte de determinados níveis harmônicos pode ser feito utilizando módulos de ponte-H com diferentes valores de tensão. Em (Manjrekar e Lipo, 1998) é estudado um inversor com dois módulos em ponte-H. Neste caso, mostra-se que se as tensões dos módulos forem iguais ($v_1 = v_2 = V$), na saída do inversor pode ser gerada uma tensão de cinco níveis ($-2V, -V, 0, V, 2V$). Por outro lado, se as tensões dos módulos forem diferentes, $v_1 = V$ e $v_2 = 2V$, por exemplo, na saída do inversor pode ser gerada uma tensão de sete níveis ($-3V, -2V, -V, 0, V, 2V, 3V$). Obviamente, do ponto de vista de distorção harmônica, é melhor que os sinais de tensões provindos do conversor tenham o maior número de níveis possível. Porém, no caso de se utilizar barramentos com tensões diferentes, é necessário projetar o conversor com chaves semicondutoras que suportem diferentes valores de tensões, além do mais, a combinação de chaves para gerar determinado nível de tensão pode não ter vetores redundantes, fato que pode dificultar o balanceamento das tensões nos barramentos capacitivos.

Para os conversores multiníveis é possível a utilização de estratégias de modulação por largura de pulso (*pulsewidth modulation* - PWM) que usam portadoras triangulares de alta frequência para definir o estado de chaveamento de cada uma das chaves semicondutoras das topologias. Quando se utiliza mais de uma portadora PWM, pode-se citar as técnicas: *Level-Shift* PWM (LS-PWM) que usam portadoras com deslocamento de nível; e a técnica *Phase-Shift* PWM (PS-PWM) que utiliza portadoras deslocadas em fase. O LS-PWM é geralmente escolhido para conversores multiníveis com conexões série, onde o número de portadoras com mudanças de nível utilizadas deve ser o número de níveis possíveis gerados pela estrutura menos um. Em outras palavras, caso o conversor possa gerar uma tensão

na saída de até sete níveis, devem ser utilizadas seis portadoras PWM deslocadas em nível. A estratégia PS-PWM é mais comumente usada em sistemas com paralelismos. O número de portadoras com deslocamento de fase corresponde ao número de caminhos paralelos do conversor. As portadoras triangulares são deslocadas uma do outra seguindo a relação $360^\circ/P$ (onde P é o número de caminhos paralelos do conversor), ou seja, para uma estrutura com quatro conversores em paralelo, deve-se utilizar quatro portadoras PWM defasadas 90° entre si (Franquelo et al., 2008; Rodriguez et al., 2009; Akagi, 2011; Kouro et al., 2010).

1.2 Revisão Bibliográfica

1.2.1 Conversão CA-CC e CC-CA

Na literatura são mostradas várias maneiras de realizar as associações em ponte-H. No trabalho apresentado por (Yang et al., 2008) é apresentada a topologia de um conversor estático de distribuição trifásico composto por módulos de ponte-H conectados à rede por meio de transformadores. Nessa associação, os três módulos H de cada fase compartilham um único barramento, sendo isso possível devido às suas saídas estarem isoladas por transformadores (assim como em (Soto e Green, 2002)). Configurações CC-CA e CA-CC foram largamente estudadas e são apresentadas empregando controle com portadoras PWM triangulares (como LS-PWM e PS-PWM), aplicando controle a partir da utilização de um espaço vetorial com as diversas combinações de estados de chaveamento SV-PWM, utilizando eliminação seletiva de harmônicos, bem como usando outras estratégias de comutação para os conversores multiníveis em ponte-H em (Xu et al., 2006; Zhang e Fahmi, 2003; Fujita et al., 1996; Wang e Illindala, 2006).

Geralmente, em um sistema com conversores em série ou paralelo, é necessário inserir um transformador de isolamento. Quando os conversores com conexões série ou paralela não utilizam transformador ou outro elemento isolador, é necessário que cada módulo H em série não compartilhe o mesmo barramento entre si. Além de cada módulo possuir sua própria fonte CC ou seu próprio barramento capacitivo, esses valores ainda podem ser escolhidos de modo a modificar o desempenho do conversor em relação ao número de níveis, utilizando diferentes tensões em cada módulo. Conversores multiníveis sem utilização de transformador são estudados em (Saeedifard et al., 2007; Liang e Nwankpa, 1999; Konstantinou et al.,

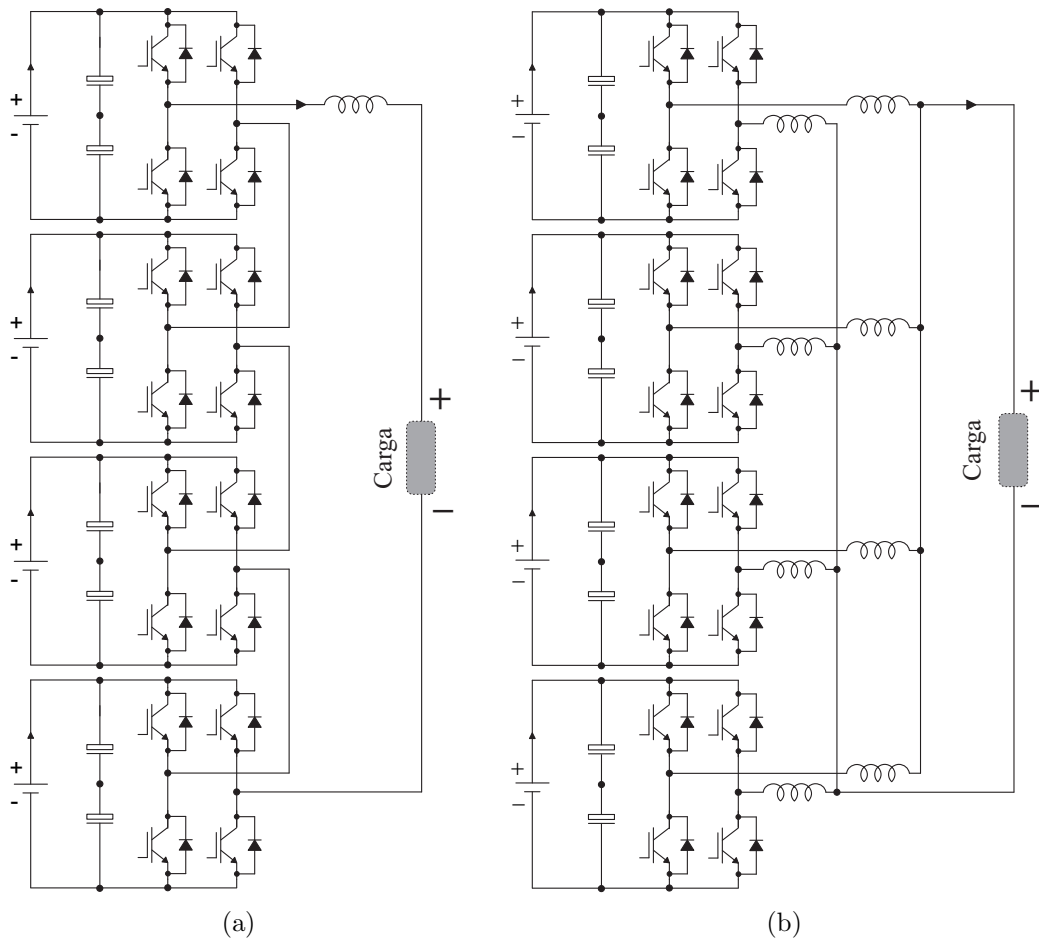


Figura 1.1: Diagrama esquemático dos sistemas convencionais com quatro pontes-H. (a) Sistema em série - S-4HB. (b) Sistema em paralelo - P-4HB.

2010). Esse tipo de configuração que demanda o uso de várias células de tensão (uma para cada módulo em ponte-H), é apropriada para uso em sistemas que possuam várias células de energia (vide Figura 1.1).

Os conversores que utilizam pontes-H em série têm sido aplicados no acionamento de motores elétricos (Spichartz et al., 2012; Khoucha et al., 2010; Liu et al., 2008; Carpita et al., 2008; Lakshminarayanan et al., 2006), em sistemas que utilizam alta potência e alta qualidade de energia elétrica, incluindo geração VAR estático, filtros ativos (Rashed et al., 2010), compensadores de potência reativa (Dixon et al., 2005), conversão de energia fotovoltaica (Chavarria et al., 2013; Rivera et al., 2011; Brando et al., 2010; Vazquez et al., 2009; Beig et al., 2004) e UPS (Sepahvand et al., 2010).

1.2.2 Conversão CA-CC-CA

A utilização crescente de cargas não-lineares e indutivas nos últimos anos, acarreta no aumento da poluição harmônica na rede elétrica (Knott et al., 2014; Wang et al., 2015; Trinh e Lee, 2013; Khadkikar, 2012). O aumento do uso de conversores conectados à rede elétrica e dispositivos eletrônicos pode gerar corrente harmônica e reativa com efeitos desfavoráveis a exemplo do baixo fator de potência, a baixa eficiência, a interferência eletromagnética em alguns instrumentos e em equipamentos de comunicação, a sobrecarga de sistemas de distribuição elétrica, o superaquecimento de transformadores, bem como a geração de campos eletromagnéticos que resultam em perturbações prejudiciais às cargas sensíveis/críticas, como equipamentos de emergência, instalações médicas e sistema de comunicação. Em geral, a baixa qualidade de energia pode resultar em maiores perdas de energia e reduzir a vida útil dos equipamentos. Devido a esses efeitos, alternativas para melhorar a qualidade da energia têm sido estudadas (Trinh e Lee, 2013; Khadkikar, 2012; Jacobina et al., 2007; Xu et al., 2016; Munoz et al., 2012; Campanhol et al., 2015; Lega et al., 2007; Li e Hu, 2016).

A fim de mitigar os problemas de qualidade de energia, é importante o desenvolvimento de conversores estáticos, uma vez que podem gerar sinais com baixa distorção harmônica, fornecer correntes senoidais com alto fator de potência no lado rede elétrica, além de serem eficazes para proteger a carga contra os distúrbios na distribuição da energia elétrica. (Franquelo et al., 2008; Kouro et al., 2010; Rodriguez et al., 2009; Chowdhury et al., 2016).

Os conversores CA-CC-CA monofásicos são empregados em aplicações tais como UPS, filtros ativos de potência e sistemas de acionamento de máquinas (Rohten et al., 2011; Yasmeena e Das, 2016; Khadkikar, 2012; Jacobina et al., 2007; Xu et al., 2016; Choi et al., 2005; Park et al., 2008a; de Azpeitia et al., 2008). A Figura 1.2(a) ilustra a topologia de um módulo CA-CC-CA monofásico de quatro braços e com um barramento CC, aqui denominado configuração L4D1. Neste conversor, é possível gerar tensões na carga com frequência diferente da tensão da rede sem a necessidade de aumentar a tensão do barramento CC. Normalmente, a mesma frequência de entrada e saída é observada nessas aplicações, esse fato permite a utilização de braços compartilhados no conversor, enquanto se maximiza a eficiência da conversão (Maia et al., 2016; Chomat e Lipo, 2001; Lezana et al., 2008; Choi et al., 2005; Wu et al., 2011; Jacobina et al., 2013; Qin et al., 2016; de Freitas et al., 2017).

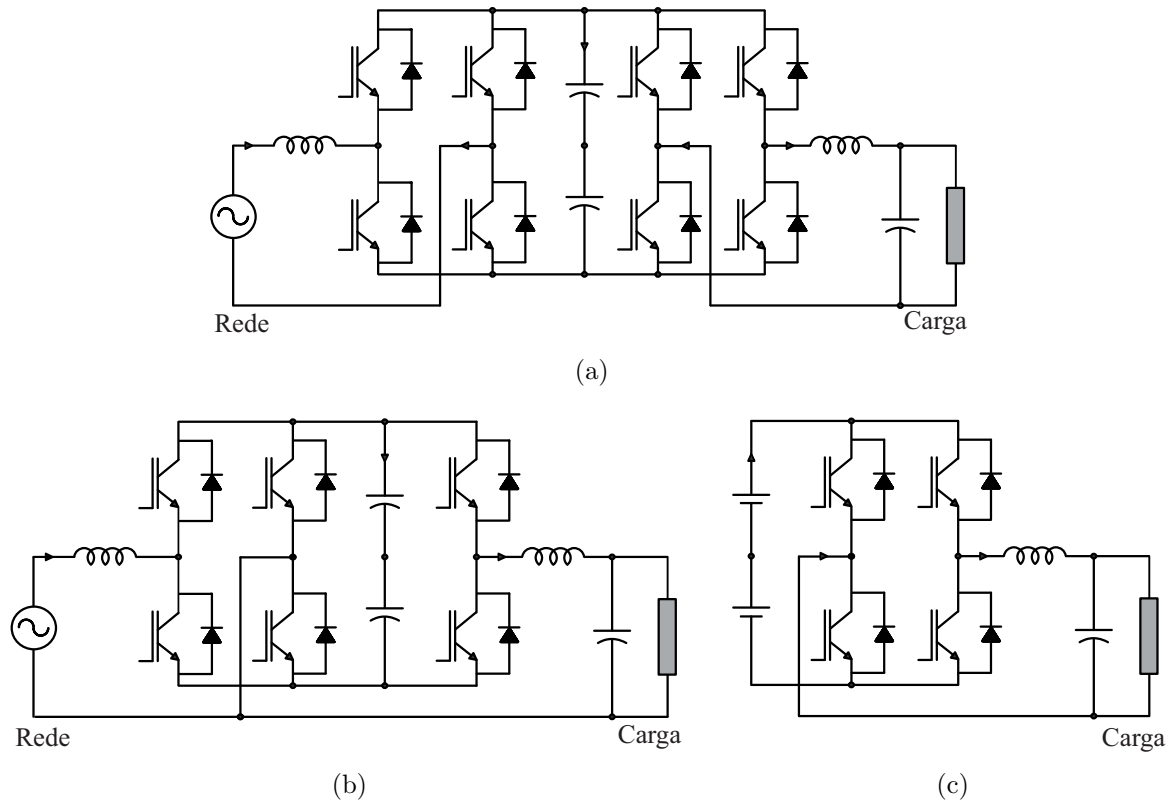


Figura 1.2: Módulos monofásicos. (a) Conversor CA-CC-CA monofásico com quatro braços e um barramento CC – L4D1. (b) Conversor CA-CC-CA monofásico com três braços e um barramento CC – L3D1. (c) Ponte-H – HB.

Na Figura 1.2(b) está ilustrado o conversor CA-CC-CA monofásico de três braços e um barramento CC, que representa uma solução alternativa com número de componentes reduzido (Freitas et al., 2010; Wu et al., 2011; Choi et al., 2005; Qin et al., 2016), nomeado aqui como L3D1. Nesta estrutura se observa que há um braço compartilhado entre os lados da rede e da carga. Isso significa que a tensão de polo desse braço deve ser usada para sintetizar corretamente as tensões de entrada e de saída do conversor. Estudos mostram que um sistema com braços compartilhados não é uma boa solução para aplicações que possuem frequências de entrada e de saída diferentes, uma vez que este tipo de sistema requer um aumento na tensão do barramento CC para operar corretamente. Finalmente, a Figura 1.2(c) ilustra um sistema conversor em CHB, que pode ser usado como retificador, inversor ou como parte de um conversor CA-CC-CA. Além disso, o conversor com pontes-H conectadas em cascata, CHB, tem sido amplamente utilizado, principalmente devido ao seu número reduzido de dispositivos semicondutores em comparação com outros tipos de conversores multiníveis clássicos, como conversor NPC e conversor FC.

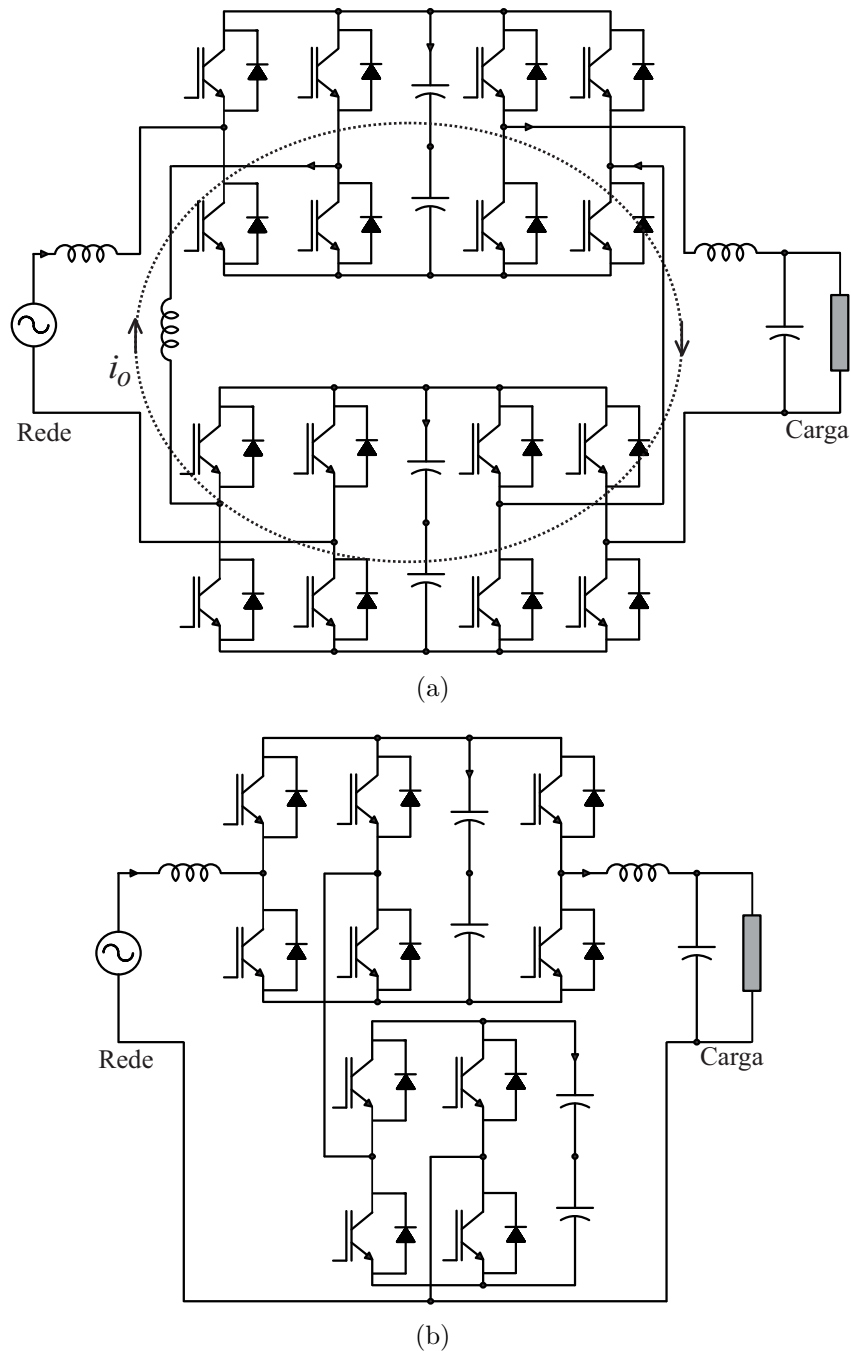


Figura 1.3: Diagrama esquemático das topologias CA-CC-CA monofásicas convencionais. (a) L8D2. (b) L5D2.

Seguindo o princípio de utilização de módulos com número de componentes reduzido, a evolução da topologia L3D1 (em que um braço é compartilhado entre entrada e saída) é associar conversores entre os lados da rede e da carga, visando a geração de tensões com mais níveis em ambos lados e, conseqüentemente, a redução da distorção harmônica das variáveis do sistema. Desta forma, surgiu a topologia L5D2, na qual o conversor compartilhado consiste de uma ponte-H, como ilustrado na Figura 1.3(b). Esta topologia foi discutida pela

primeira vez em (Maia e Jacobina, 2014) e apresenta cinco braços (em vez de oito usadas no conversor L8D2) e dois barramentos CC. Além disso, o L5D2 não possui corrente de circulação. Cabe observar que a ponte-H é alimentada por um capacitor flutuante. Por causa disso, a técnica de controle deve garantir que não haja potência ativa processada pelo conversor compartilhado na operação em regime permanente. A tensão do capacitor flutuante deve ser mantida em seu valor de referência a fim de sintetizar corretamente as tensões do lado da rede e da carga.

O conversor de seis braços discutido em (de Freitas et al., 2017) é outra configuração com braços compartilhadas composta de dois conversores L3D1 conectados em série. No trabalho citado, um SV-PWM e um sistema de controle são analisados para várias condições de operação.

De fato, considerando especificamente os conversores com conexões em série, é possível identificar três principais possibilidades fundamentais para a construção dessas topologias. São elas: (i) chaves semicondutoras conectadas em série (Nguyen et al., 2011), (ii) conversores CC-CA conectados em série (Du et al., 2009) e (iii) conversores CA-CC-CA conectados em série (Chang et al., 2006). A topologia mostrada na Figura 1.3(a) é composta de oito braços e dois barramentos CC e representa a conexão série imediata de dois conversores CA-CC-CA monofásico-monofásico de quatro braços (nomeado aqui L8D2). Esse conversor foi discutido pela primeira vez em (Dell'Aquila et al., 2003).

No entanto, seguindo a ideia de utilizar módulos com número de componentes reduzido, a evolução da topologia L3D1 (em que um braço é compartilhado entre entrada e saída) é compartilhar conversores entre os lados da rede e da carga, visando a geração de tensões com mais níveis em ambos os lados e, conseqüentemente, a redução da distorção harmônica das variáveis do sistema.

Desta forma, surgiu a topologia L5D2, na qual o conversor compartilhado consiste de uma ponte H, como ilustrado na Figura 1.3(b). Esta topologia foi discutida pela primeira vez em (Maia e Jacobina, 2014) e apresenta cinco braços (em vez de oito usadas no conversor L8D2) e dois barramentos CC. Além disso, o L5D2 não possui corrente de circulação. Note que a ponte-H é alimentada por um capacitor flutuante. Por causa disso, a técnica de controle deve garantir que não haja potência ativa processada pelo conversor compartilhado na operação

em regime permanente. Desta forma, a tensão do capacitor flutuante é mantida em seu valor de referência, a fim de sintetizar corretamente as tensões do lado da rede e da carga. O conversor de seis braços discutido em (de Freitas et al., 2017) é outra configuração com braços compartilhadas composta de dois conversores L3D1 conectados em série. No referido artigo, uma modulação do tipo SV-PWM e um sistema de controle utilizando histerese são analisados para várias condições de operação.

1.3 Contribuições do Trabalho

Neste trabalho é realizada uma abordagem sobre a utilização de conversores estáticos CA-CC e CC-CA compostos por pontes-H conectadas em série e/ou paralelo e conversores estáticos CA-CC-CA compostos por módulos com braço compartilhado entre a entrada e a saída do conversor e pontes-H. Os módulos que constituem os conversores estão ilustrados nas Figuras 1.2(b) e 1.2(c). O Objetivo é estudar, simular e obter resultados experimentais das diferentes associações entre chaves semicondutoras realizadas a fim de se obter conversores multiníveis que possibilitem a diminuição da distorção harmônica dos sinais de tensão e corrente na entrada e saída das estruturas, além de realizar controle do fator de potência na entrada e regular a amplitude e frequência da tensão da carga. Adicionalmente, os barramentos CC são regulados para os valores de tensão de referência, de maneira que o conversor opere utilizando o mínimo de tensão nos barramentos CC possível.

São apresentadas dez topologias de conversores do tipo CA-CC, CC-CA e CA-CC-CA compostos por pontes H e/ou módulos com braços compartilhados entre entrada e saída. Dentre elas se incluem as convencionais e propostas. Nos capítulos são apresentadas generalizações para as estruturas em série/paralelo e multinível com pontes-H conectadas nos braços compartilhados. De uma maneira geral, as topologias aqui mostradas são:

- HB - ponte-H monofásica [Figura 1.2(c)].
- S-4HB - topologia monofásica convencional com quatro pontes-H conectadas em série e quatro barramentos CC [Figura 1.1(a)].
- P-4HB - topologia monofásica convencional com quatro pontes-H conectadas em paralelo e quatro barramentos CC [Figura 1.1(b)].

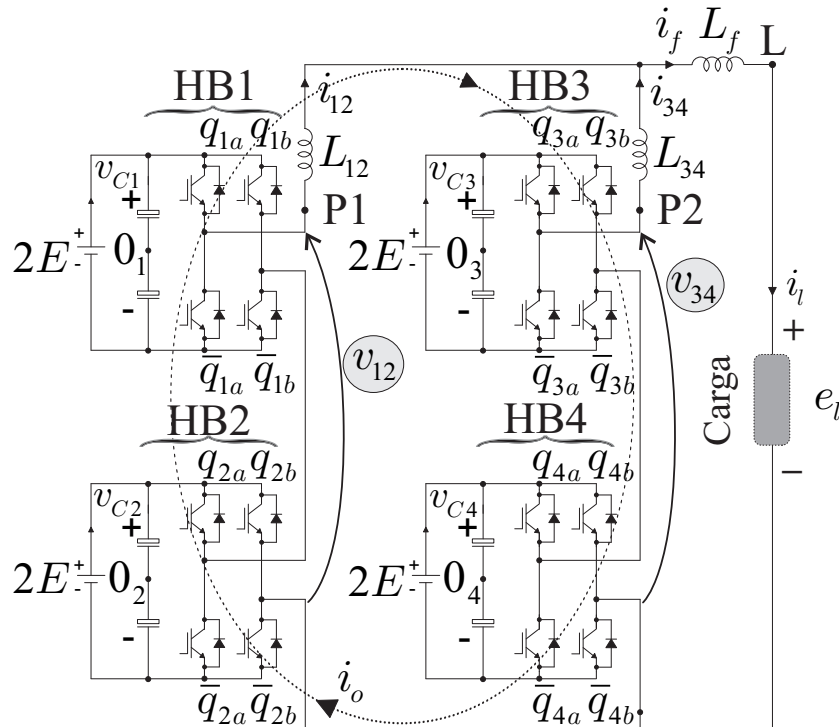


Figura 1.4: Diagrama esquemático do sistema série/paralelo proposto com quatro módulos HB – SP-4HB.

- SP-4HB - topologia monofásica proposta com quatro pontes-H conectadas em série/paralelo e quatro barramentos CC [Figura 1.4].
- L3D1 - topologia monofásica convencional composta por três braços e um barramento CC [Figura 1.2(b)].
- L4D1 - topologia monofásica convencional composta por quatro braços e um barramento CC [Figura 1.2(a)].
- L8D2 - topologia monofásica convencional composta por oito braços e dois barramentos CC [Figura 1.3(a)].
- L5D2 - topologia monofásica convencional composta por cinco braços e dois barramento CC [Figura 1.3(b)].
- L8D3 - topologia monofásica proposta com oito braços e três barramentos CC [Figura 1.5].
- L7D3 - topologia monofásica proposta para sobretensão na rede composta por sete braços e três barramentos CC [Figura 1.6].

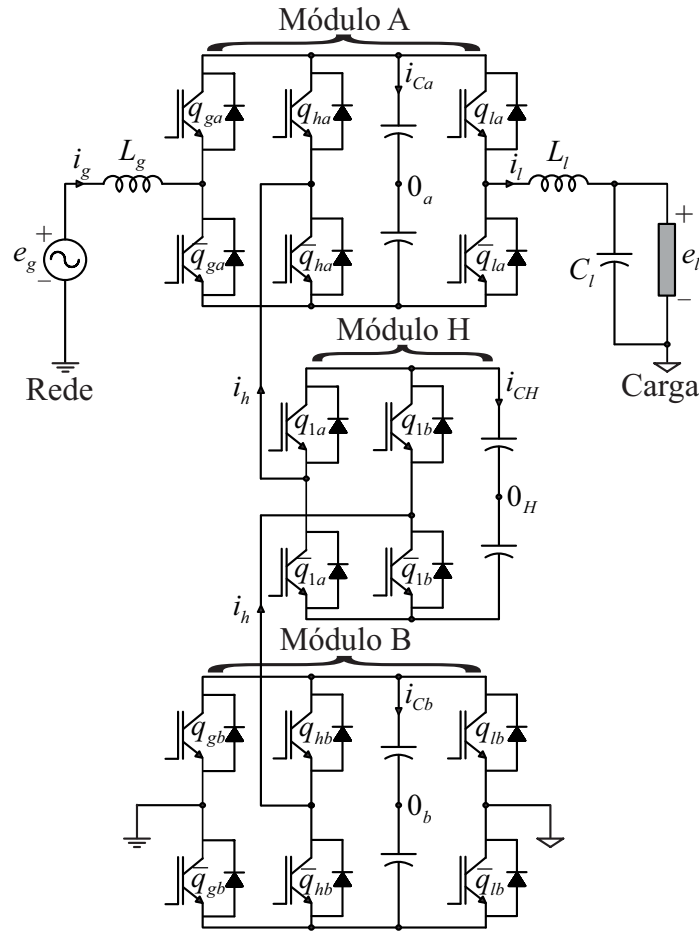


Figura 1.5: Diagrama esquemático do conversor CA-CC-CA monofásico proposto L8D3.

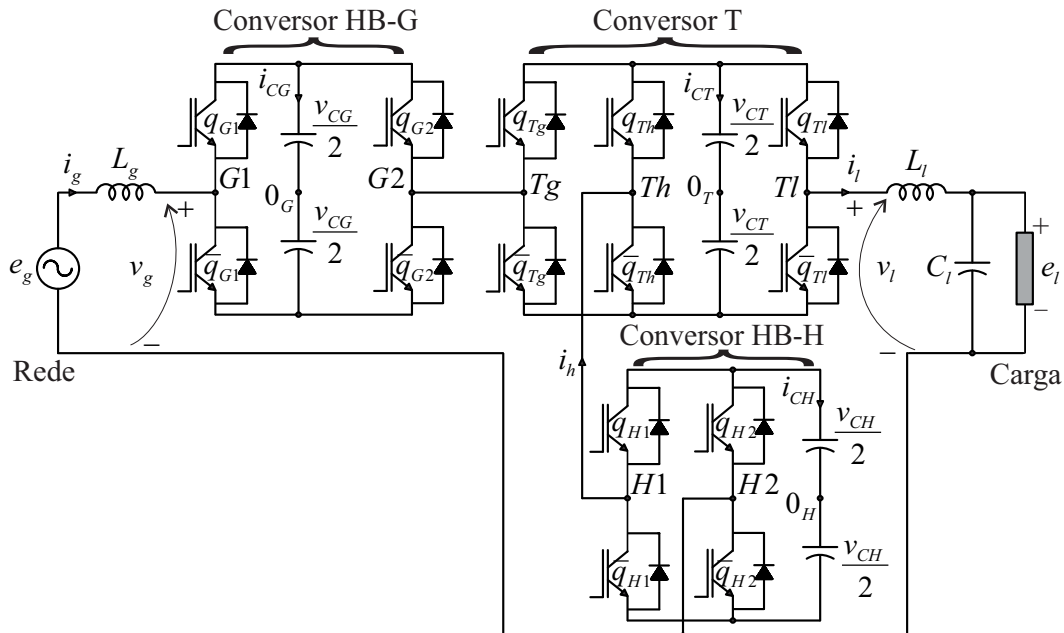


Figura 1.6: Diagrama esquemático do conversor CA-CC-CA monofásico proposto L7D3.

Para cada uma das topologias é apresentado o modelo do sistema, a estratégia PWM e a estratégia de controle. Em algumas delas existem correntes de circulação as quais estão modeladas com o objetivo de diminuir sua influência no sistema. São avaliadas as características de THD e WTHD considerando diferentes casos de utilização de múltiplas portadoras PWM. As perdas de condução e de chaveamento são estimadas a partir de um modelo escolhido. A utilização desses critérios tem por fim criar comparações e concluir ganhos e perdas no desempenho de cada topologia com relação às topologias convencionais.

1.4 Publicações

A partir deste trabalho e dos desdobramentos de algumas questões relacionadas com o assunto tratado ao longo do texto foram aceitos três artigos em revistas do Instituto de Engenheiros Eletricistas e Eletrônicos (do inglês, *Institute of Electrical and Electronics Engineers - IEEE*) (de Paula Dias Queiroz et al., 2018a; de Paula Dias Queiroz et al., 2018b; de Paula Dias Queiroz et al., 2018c) e três artigos em congressos do IEEE (de P. D. Queiroz et al., 2017a; de P. D. Queiroz et al., 2017b; de P. D. Queiroz et al., 2017c).

1.5 Organização do Trabalho

Conforme mencionado, esse trabalho propõe e retoma da literatura um total de dez topologias. As ilustrações e informações sobre o desempenho e a apresentação das topologias estão divididas neste trabalho da seguinte forma:

No Capítulo 1 é apresentada a introdução que descreve o tema que será discutido no decorrer do trabalho, mostrando o que já tem sido estudado sobre o assunto, indicando as pretensões do que se quer mostrar e como as informações estão dispostas no documento.

No Capítulo 2 são apresentados os modelos dos retificadores e inversores monofásicos com quatro pontes-H conectadas em série, paralelo e série-paralelo, incluindo uma generalização da topologia proposta.

No Capítulo 3 são apresentados os modelos dos conversores CA-CC-CA monofásico multinível e sua generalização, obtidos a partir de módulos de três braços e pontes-H conectadas na parte compartilhada no sistema.

No Capítulo 4 é apresentado o conversor CA-CC-CA monofásico multinível, obtidos a partir da conexão de ponte-H no lado da rede a fim de minimizar sobretensões.

No Capítulo 5 são discutidas as conclusões sobre os estudos realizados. Também são apontados direcionamentos para aprimoramento e estudos futuros sobre o tema apresentado.

2

Conversores CC-CA e CA-CC Série-Paralelo

2.1 Introdução

Neste capítulo, tem-se como objetivo determinar qual faixa de valores de tensão e de corrente é interessante usar um conversor série/paralelo para alimentar cargas CA. A análise leva em conta a distorção harmônica dos sinais do conversor e as perdas nas chaves semicondutoras da topologia estudada. Essas características são comparadas com as soluções apresentadas para as topologias convencionais. As equações do modelo de perdas utilizadas nesse trabalho serão mostradas nas seções adiante.

A Figura 2.1 ilustra uma das topologias propostas, a qual conecta os módulos da ponte-H em série e subsequentemente os ramos formados pelos módulos conectados em série são conectados em paralelo (de P. D. Queiroz et al., 2017c). Essa topologia aproveita os módulos em série e paralelos, especialmente dividindo a tensão e a corrente totais entre eles, tornando possível utilizar semicondutores com valores reduzidos de *rating* de tensão e corrente simultaneamente. O circuito generalizado é composto por M conexões paralelas de N pontes-H conectados em série. Esta topologia utiliza semicondutores com tensão nominal N vezes menor que a tensão de saída do conversor e corrente nominal M vezes menor que a corrente de saída do conversor, reduzindo as perdas nas chaves semicondutoras em uma faixa de níveis de potência sem reduzir a qualidade de energia das tensões geradas pelos conversores.

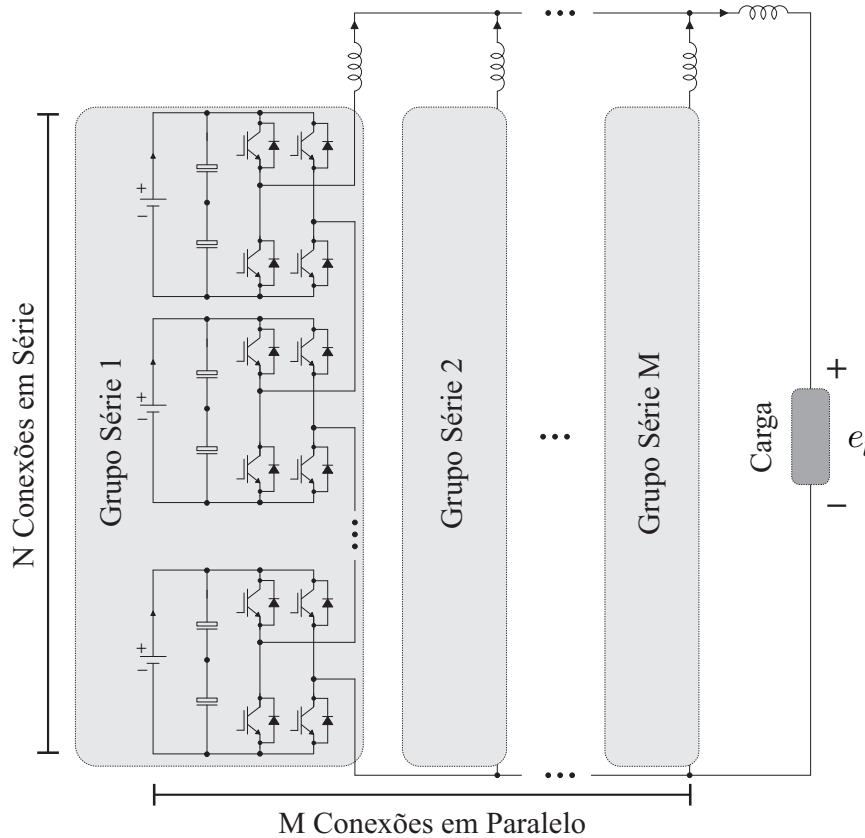


Figura 2.1: Diagrama esquemático do sistema proposto generalizado.

A Figura 2.2(a) ilustra o conversor série convencional (conversor com pontes-H conectadas em cascata clássico) composto por quatro pontes-H, denominado aqui S-4HB. Na Figura 2.2(b) é ilustrado o conversor paralelo convencional empregando o mesmo número de pontes-H, nomeado aqui P-4HB. Este trabalho discute em quais cenários é mais adequado o uso de conversores conectados apenas em série, apenas em paralelo e com ambas conexões série e paralela. Como mencionado anteriormente, conversores em série devem ser usados em aplicações de média e alta tensão, enquanto conversores paralelos devem ser usados em aplicações de média e alta corrente. Entretanto, segundo este estudo, existe uma faixa de potência onde, independentemente do nível de potência, o uso de conversores série/paralelo pode ser mais adequado. Essa estrutura monofásica por ser utilizada como módulo para aplicações trifásicas. Nesse cenário, a potência das cargas é mais alta ainda e, portanto, há necessidade da utilização de mais chaves com valores nominais menores de tensão e de corrente.

A fim de tornar a análise do sistema mais clara, este trabalho apresenta o caso em que as chaves semicondutoras processam metade da tensão e metade da corrente da saída do conversor, ou seja, $M=N=2$, totalizando quatro pontes-H, resultando no mesmo número

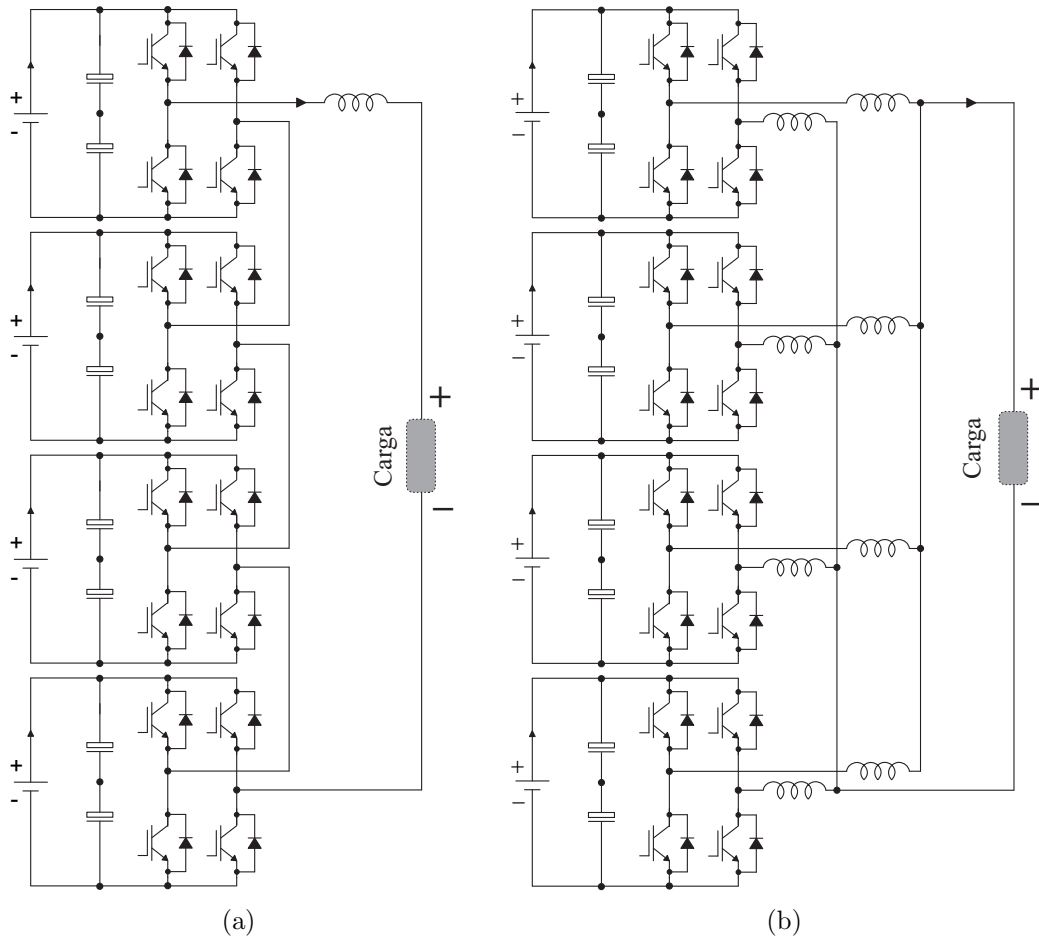


Figura 2.2: Diagrama esquemático dos sistemas convencionais. (a) Sistema em série - S-4HB. (b) Sistema em paralelo - P-4HB.

de pontes-H empregadas nas topologias convencionais. Considerando as mesmas condições de carga, a configuração proposta pode reduzir a complexidade do controle e os níveis de corrente dos semicondutores quando comparados à topologia do conversor convencional S-4HB, além de reduzir o número de indutores, correntes circulantes e os níveis das tensões nos semicondutores quando comparado à topologia do conversor convencional P-4HB. A Figura 2.3 ilustra o inversor serie/paralelo proposto com quatro barramentos, denominado SP-4HB. Essa configuração fornece um único caminho para o aparecimento de corrente de circulação, que pode ser minimizada com uma estratégia PWM adequada, como será mostrado neste documento.

Duas tarefas de maior importância são executadas pelo conversor proposto: (i) fornecer tensão senoidal com amplitude e frequência constantes e (ii) fazer com que a corrente de circulação de baixa frequência seja controlada perto de zero para evitar desequilíbrios no

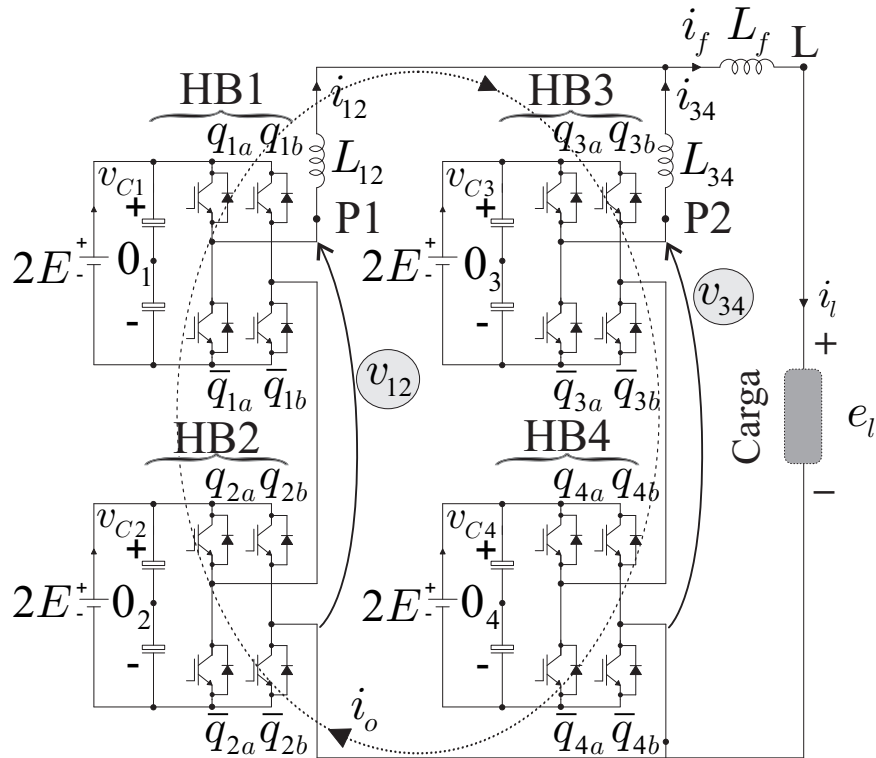


Figura 2.3: Diagrama esquemático do sistema série/paralelo proposto com $M=2$ e $N=2$ - SP-4HB.

sistema. Uma estratégia PWM com portadoras deslocadas em nível e em fase (LS-PWM e PS-PWM associadas) é usada para obter a tensão do conversor de saída com o número máximo de níveis, obtendo-se sinais com conteúdo harmônico baixo.

2.2 Modelo do Sistema Proposto

A configuração proposta SP-4HB, ilustrada na Figura 2.3, compreende quatro pontes-H conectadas em série e paralelo, cada uma com um banco de capacitores de barramento alimentado por uma fonte isolada de corrente contínua com tensão v_{Ck} e controlado pelas chaves q_{ka} e q_{kb} , com $k = 1, 2, 3, 4$. Para melhor compreensão, essas pontes-H são denominadas HB1, HB2, HB3 e HB4. O estado de condução de comutação é representado por uma variável binária homônima. Por exemplo, $q_{1a} = 1$ indica que a chave está fechada, enquanto que $q_{1a} = 0$ indica que a chave está aberta. As chaves q_{ks} e \bar{q}_{ks} são complementares ($s = a, b$).

Os indutores da estrutura proposta podem ser distribuídos como mostrado na Figura 2.4. Para uma aplicação de frequência de comutação baixa, as correntes internas podem ter grande ondulação, de modo que os indutores paralelos internos, L_{p1} e L_{p2} , com indutâncias

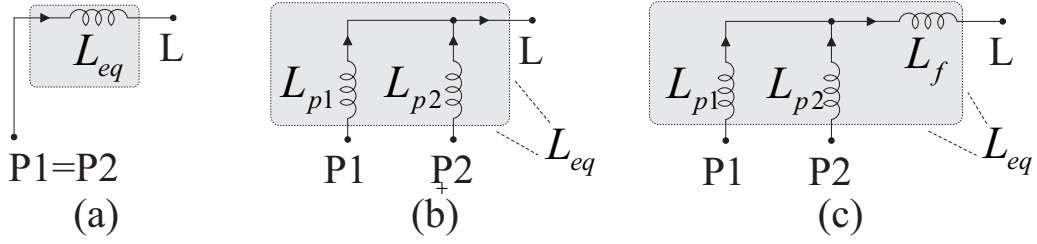


Figura 2.4: Diferentes arranjos para os indutores

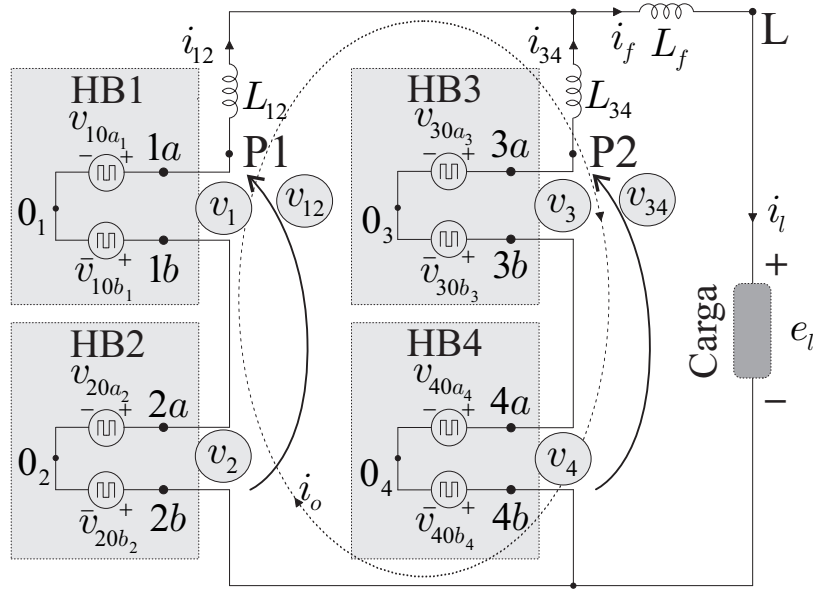


Figura 2.5: Circuito equivalente da configuração proposta – SP-4HB.

maiores, podem ser necessários para diminuir essa ondulação. Quando é utilizada frequência de chaveamento elevada, os indutores internos com valores menores de indutância podem ser empregados. Na Figura 2.4 é mostrada a indutância equivalente a ser considerada, L_{eq} . Os indutores paralelos internos podem ser iguais ao dobro de L_{eq} (veja na Figura 2.4) se o objetivo principal é suprimir a ondulação, ou eles podem ser distribuídos como mostrado na Figura 2.4, onde, $L_{p1}/2 = L_{p2}/2 = L_f = L_{eq}/2$, se os indutores paralelos internos com maior indutância representarem um problema.

Aplicando-se a lei de Kirchhoff das tensões ao circuito equivalente da configuração SP-4HB, ilustrado na Figura 2.5, as seguintes relações podem ser obtidas

$$e_l = r_f i_f + l_f di_f/dt + r_{12} i_{12} + l_{12} di_{12}/dt + v_{12} \quad (2.1)$$

$$e_l = r_f i_f + l_f di_f/dt + r_{34} i_{34} + l_{34} di_{34}/dt + v_{34} \quad (2.2)$$

onde $v_{12} = v_1 + v_2$ e $v_{34} = v_3 + v_4$ são as tensões série, v_k é a tensão de saída da ponte-H k e os símbolos r_x e l_x representam as resistências e indutâncias dos indutores L_x com $x = f, 12, 34$.

As tensões das pontes-H são definidas por $v_k = v_{ka0_k} - v_{kb0_k}$, onde v_{ka0_k} e v_{kb0_k} são as tensões de polo da ponte-H k , que dependem dos estados de chaveamento (q_{ka} e q_{kb}) e da tensão do barramento CC igual a $2E$, resultando em

$$v_{ks0_k} = (2q_{ks} - 1)E. \quad (2.3)$$

Considerando um sistema balanceado e simétrico ($L_{12} = L_{34} = 2L_f$), e somando-se as equações (2.1) e (2.2), é possível obter

$$2e_l = 2r_f i_f + 2l_f di_f/dt + 2r_f i_{12} + 2l_f di_{12}/dt + 2r_f i_{34} + 2l_f di_{34}/dt + v_{12} + v_{34} \quad (2.4)$$

que pode ser simplificado como

$$e_l = r_{eq} i_f + l_{eq} di_f/dt + v_l \quad (2.5)$$

onde $r_{eq} = 2r_f$, $l_{eq} = 2l_f$, $i_f = i_{12} + i_{34}$ e $v_l = (v_{12} + v_{34})/2$.

Para determinar a tensão que define a corrente de circulação, a seguinte equação pode obtida procedendo a subtração da equação (2.2) pela equação (2.1), de modo que

$$0 = r_{eq} i_{12} + l_{eq} di_{12}/dt - r_{eq} i_{34} - l_{eq} di_{34}/dt + v_{12} - v_{34}. \quad (2.6)$$

Considerando a influência da corrente de circulação, i_o , as correntes internas podem ser definidas por

$$i_{12} = i_f/2 + i_o \quad (2.7)$$

$$i_{34} = i_f/2 - i_o. \quad (2.8)$$

Substituindo as equações (2.7) e (2.8) na equação (2.6), tem-se

$$0 = 2r_{eq} i_o + 2l_{eq} di_o/dt + v_{12} - v_{34} \quad (2.9)$$

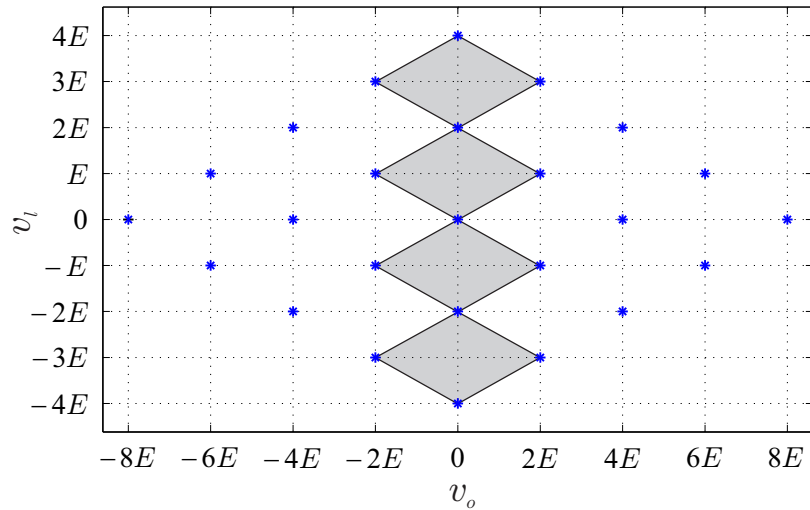
onde a tensão que define a corrente de circulação é

$$v_o = v_{12} - v_{34} = -2r_{eq} i_o - 2l_{eq} di_o/dt. \quad (2.10)$$

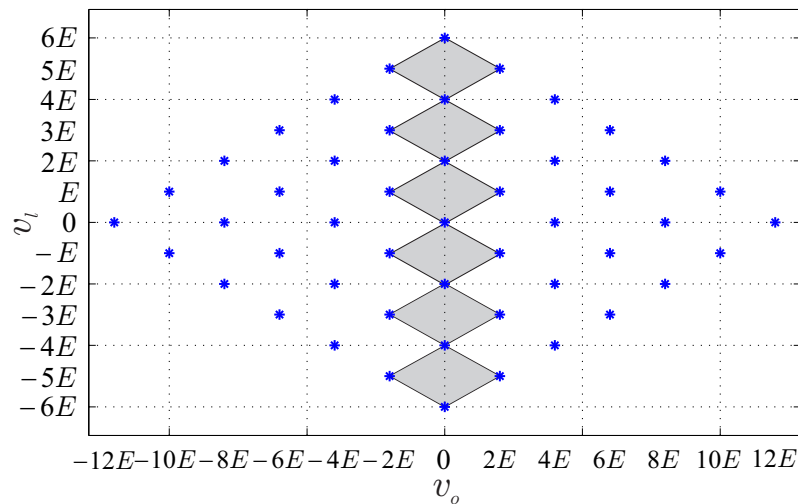
Finalmente, a partir de v_l e v_o as tensões série, v_{12} e v_{34} , são

$$v_{12} = v_l + v_o/2 \quad (2.11)$$

$$v_{34} = v_l - v_o/2. \quad (2.12)$$



(a)



(b)

Figura 2.6: Análise vetorial nos planos v_o x v_l . (a) Caso simétrico: $v_{C1} = v_{C2} = v_{C3} = v_{C4} = 2E$. (b) Caso assimétrico: $2v_{C1} = v_{C2} = 2v_{C3} = v_{C4} = 4E$.

Do ponto de vista do controle, são definidas as tensões de referência v_l^* e v_o^* para se controlar a tensão de carga e_l e a corrente de circulação i_o , respectivamente. Mais detalhes sobre o sistema de controle serão discutidos na Seção 2.4. O símbolo asterisco (*) é usado para indicar as variáveis de referência.

2.3 Estratégia de Modulação

A estratégia de modulação apresentada, LS-PWM, é baseada na análise vetorial em planos v_o x v_l , conforme observado na Figura 2.6. A Figura 2.6(a) ilustra o caso simétrico. Neste caso,

fazendo $v_o = 0$, a tensão v_l pode assumir os seguintes os níveis $-4E$, $-2E$, 0 , $2E$ e $4E$, ou seja, cinco níveis. Quatro níveis adicionais ($-3E$, $-E$, E e $3E$) podem ser gerados quando $v_o \neq 0$. Adicionalmente, um cenário onde o conversor proposto opera com diferentes tensões de barramento CC é ilustrado na Figura 2.6(b). Considerando uma condição assimétrica em que $2v_{C1} = v_{C2} = 2v_{C3} = v_{C4} = 4E$, o conversor série/paralelo pode gerar a tensão de saída com até sete níveis ($-6E$, $-4E$, $-2E$, 0 , $2E$, $4E$ e $6E$) quando $v_o = 0$ e até treze níveis fazendo $v_o \neq 0$. A operação simétrica é mais adequada para aplicações de alta potência, a fim de dividir uniformemente os níveis de tensão entre os módulos e usar semicondutores com *rating* baixos. A operação assimétrica pode ser usada em aplicações de baixa e média potência para aumentar o número de níveis e minimizar as distorções nas tensões e correntes geradas pelo conversor. Neste caso, o conversor é composto por chaves semicondutoras de baixa e média potência (Mariethoz e Rufer, 2002).

Nesta seção, uma estratégia LS-PWM para a configuração em série/paralela investigada, operando com tensões de alimentação CC iguais a $2E$, é descrita com o objetivo de obter o número máximo de níveis na tensão de saída, sem causar desbalanceamento de correntes quando $v_o \neq 0$. Também, é possível realizar uma análise semelhante em um cenário de tensões de barramento CC assimétricas. A tensão do conversor de saída com tensões de barramento CC simétricas e assimétricas será mostrada na Seção 2.7. A condição com tensões iguais no barramento CC será detalhada.

Na Figura 2.6, cada vértice representa um vetor formado por uma sequência de números que indicam os estados de cada ponte-H do conversor SP-4HB. Os estados são definidos pelos números 0, 1, 2 e 3, que representam o número decimal equivalente aos estados das duas chaves superiores de cada ponte-H. Esta informação é apresentada na Tabela 2.1, onde os valores de tensão de saída, v_k , sintetizados pela ponte-H k (com $k = 1, 2, 3$ ou 4) também são mostrados.

Tabela 2.1: Estados de chaveamento e tensão gerada na ponte-H k para o caso simétrico

q_{ka}	q_{kb}	v_k	Estado da HBk
0	0	0	0
0	1	$-2E$	1
1	0	$2E$	2
1	1	0	3

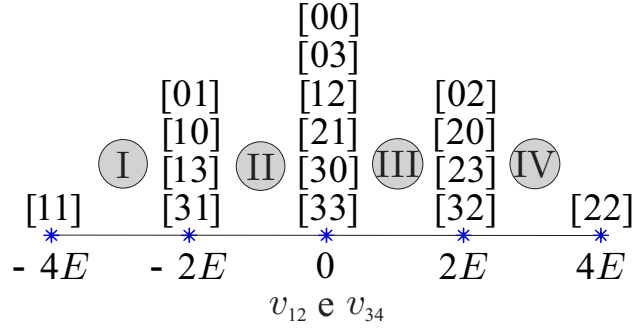


Figura 2.7: Análise vetorial unidimensional – linhas v_{12} e v_{34} .

Considerando as definições mostradas na Tabela 2.1, os vetores no plano são formados por uma sequência com quatro posições. Por exemplo, o vetor $[2031]$ representa os seguintes estados das pontes-H: HB1→2, HB2→0, HB3→3, HB4→1. Isso significa que esse vetor gera as seguintes tensões série: $v_{12} = v_1 + v_2 = 2E$ e $v_{34} = v_3 + v_4 = -2E$. Consequentemente, pelas equações (2.5) e (2.9), a tensão de saída do conversor é $v_l = 0$ e a tensão $v_o = 4E$. Os vetores $[2020]$ e $[2002]$ são redundantes, pois fornecem o mesmo valor de v_l e v_o ($v_l = 2E$ e $v_o = 0$).

O plano vetorial $v_o \times v_l$ contém 4^4 vetores, incluindo todas as redundâncias. Para simplificar a análise, na Figura 2.7 é mostrada uma linha com 4^2 vetores possíveis que geram as tensões série v_{12} e v_{34} . Cinco vetores não redundantes podem ser escolhidos visando, além do aumento de níveis da tensão gerada pelo conversor, obter o mínimo de chaveamento possível. Nesta análise unidimensional, a linha é subdividida em quatro setores (I, II, III, IV), onde portadoras triangulares de alta frequência são definidas. Nesta linha, os vetores são formados por uma sequência de duas posições, por exemplo $[01]$, que representa os seguintes estados das pontes-H: HB1→0, HB2→1 para tensão v_{12} e HB3→0, HB4→1 para tensão v_{34} . Os números decimais do vetor de linha são definidos pelos estados das pontes-H que geram as tensões série v_{12} (HB1 e HB2) ou v_{34} (HB3 e HB4) com cinco níveis ($-4E$, $-2E$, 0 , $2E$ e $4E$). Usando portadoras LS-PWM com a mesma fase para cada referência da tensão série, a tensão de saída gerada v_l terá cinco níveis e v_o será nulo durante todo o tempo, conforme pode ser visto nas Figuras 2.8(a) e 2.8(c). A sequência de vetores selecionados é aplicada em um período de amostragem, T .

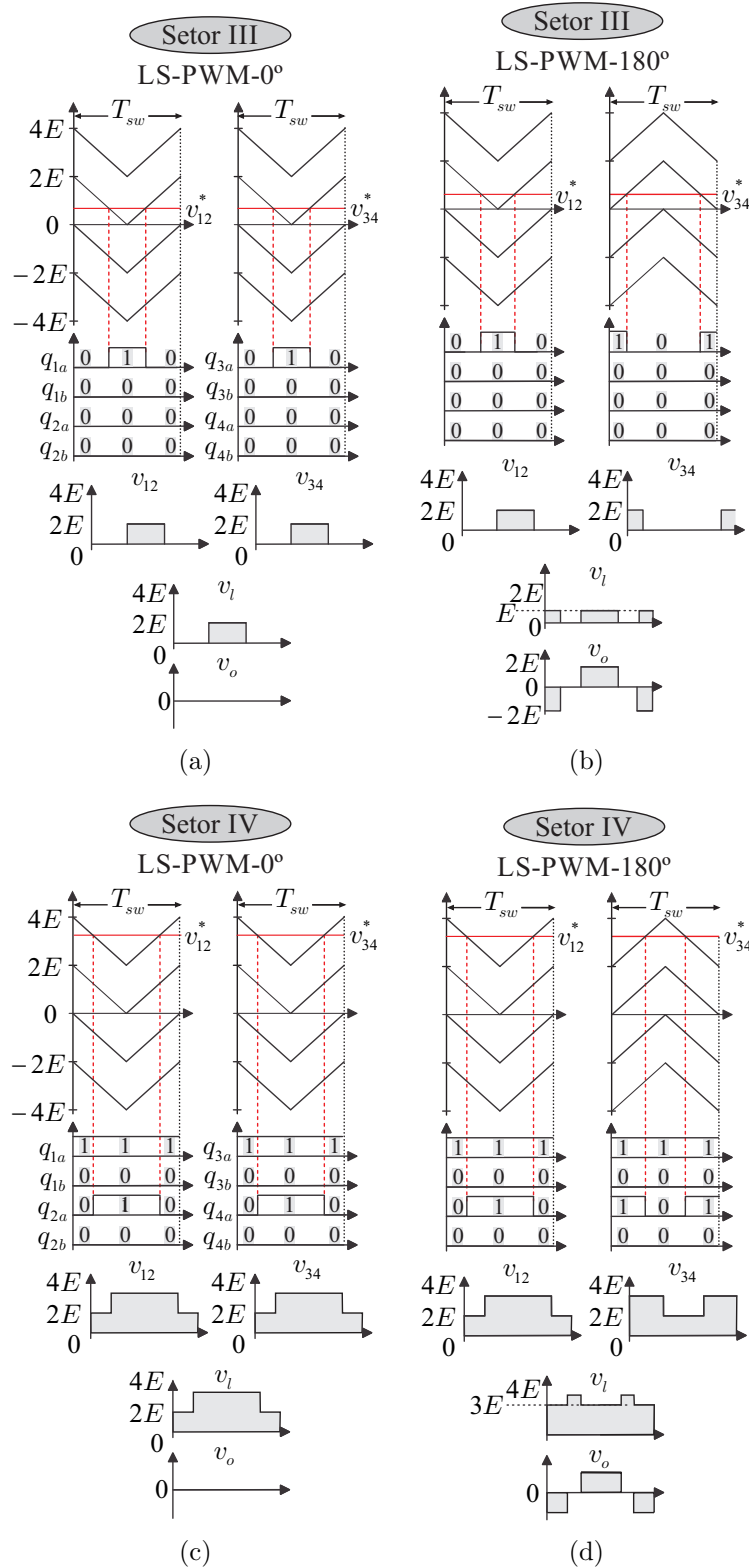


Figura 2.8: Padrão do pulso na implementação da estratégia PWM nos ramos série do conversor série/paralelo proposto. (a) Setor III – LS-PWM-0°. (b) Setor III – LS-PWM-180°. (c) Setor IV – LS-PWM-0°. (d) Setor IV – LS-PWM-180°.

Para obter os quatro níveis adicionais, é necessário fazer $v_o \neq 0$. No entanto, este procedimento pode levar ao aparecimento de correntes de circulação de baixa frequência entre as pontes-H do conversor. Para obter os quatro níveis adicionais para tensão de saída v_l e, ainda, mitigar a corrente de circulação de baixa frequência, as tensões de referência de cada grupo de série, v_{12}^* e v_{34}^* , são comparados com portadoras triangulares de alta frequência com níveis diferentes e mutuamente deslocados por 180° , como ilustrado nas Figuras 2.8(b) e 2.8(d). Em outras palavras, a tensão de referência de HB1 e HB2, v_{12}^* , deve ser comparada às portadoras LS-PWM com 0° , enquanto a tensão de referência de HB3 e HB4, v_{34}^* , deve ser comparada às portadoras LS-PWM com 180° . Assim, o valor médio de v_o é mantido nulo em um período de amostragem e, adicionalmente, o v_l gerado se torna uma tensão de nove níveis (comparados aos cinco níveis obtidos quando todas as portadoras PWM estão em fase) e apresenta menor dv/dt . A análise para quando as tensões de referências, v_{12}^* e v_{34}^* , se encontram nos setores III e IV está ilustrada na Figura 2.8. O procedimento é análogo quando v_{12}^* e v_{34}^* estão nos setores I e II.

Portanto, a média da tensão v_o é zero em cada período de amostragem e o uso de portadoras deslocadas em 180° permite a redução da ondulação e da distorção das correntes internas (Neacsu et al., 2008). Usando a estratégia LS-PWM descrita, pode ser obtida uma baixa distorção harmônica para a tensão de saída da topologia proposta conforme será mostrado na Seção 2.5.

2.4 Estratégia de Controle

A Figura 2.9 ilustra o diagrama de controle da topologia SP-4HB. A tensão da carga de referência senoidal é gerada pelo bloco $G - e_l^*$, que recebe a amplitude de tensão de referência E_l^* e o ângulo de fase θ_l . Este sinal de referência é comparado com o valor medido, e_l , e seu erro ($e_l^* - e_l$) é levado a zero pela ação do controlador R_l (um controlador PI positivo-negativo (Jacobina et al., 2001a)), que define a tensão de saída de referência do conversor v_l^* . Além disso, a corrente de circulação, i_o , é medida de acordo com as equações (2.7) e (2.8). A corrente de circulação de baixa frequência deve ser controlada próxima do valor zero. Dessa forma, o controlador PI positivo-negativo R_o recebe o erro de corrente de circulação ($i_o - i_o^*$) e gera a tensão de referência v_o^* . No bloco LS-PWM, as tensões série v_{12}^* e v_{34}^* são comparadas

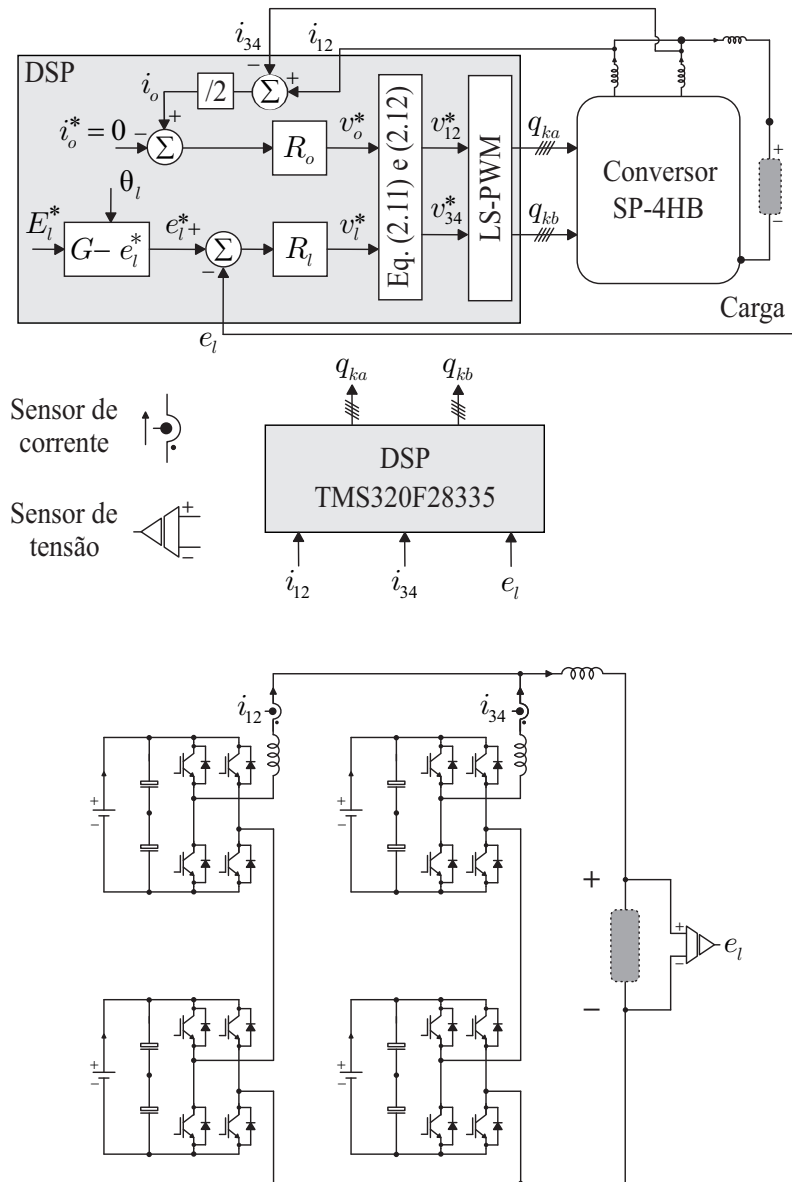


Figura 2.9: Diagrama de controle da topologia proposta SP-4HB.

com portadoras LS-PWM deslocadas por 180° , como explicado anteriormente, e os estados de comutação são definidos. A topologia SP-4HB gera tensões com o número máximo de níveis que a estrutura pode fornecer e a tensão de baixa frequência, v_o , próximo de zero.

2.5 Análise da Distorção Harmônica

A distorção harmônica das topologias estudadas (S-4HB, P-4HB e SP-4HB) foi avaliada calculando-se a distorção harmônica total (THD) das correntes internas do conversor (i_{12} e i_{34}) e da corrente de saída (i_l) e a distorção harmônica total ponderada (WTHD) da tensão

de saída do conversor (v_l).

A THD é definida matematicamente como

$$\text{THD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \alpha_h^2} \quad (2.13)$$

e a WTHD é definida como

$$\text{WTHD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\alpha_h}{h}\right)^2} \quad (2.14)$$

onde α_1 é a amplitude da componente fundamental; α_h é a amplitude do h -ésimo componente harmônico; e N_h é o número de harmônicos a serem considerados para o cálculo do THD e do WTHD e h é a ordem do harmônico ($N_h = 1000$).

Para os resultados da simulação, incluindo a análise de distorções harmônicas e perdas de semicondutores (Seção 2.6), os seguintes parâmetros para configurações convencionais e propostas são considerados: (i) amplitude da tensão da carga, $E_l = 1200$ V; (ii) potência da carga, $P_l = 3,5$ kW – 30 kW; (iii) fator de potência da carga $f_{pl} = 0,9$; (iv) frequência de chaveamento média, $f_{ch-med} = 2,5$ kHz; e (v) índice de modulação, $m = 0,98$.

Na Tabela 2.2 são expressos os valores de distorção harmônica obtidos para as variáveis de saída (v_l e i_l) em todas as estruturas. Esses resultados foram obtidos selecionando-se o mesmo valor médio de frequência de chaveamento ($f_{ch-med} = 2,5$ kHz) para todas as topologias e aplicando-se os estados de chaveamento visando a redução das perdas de chaveamento. Observa-se que todas as estruturas possuem valores equivalentes de distorção harmônica nas variáveis de saída do conversor. Neste cenário, considerando as frequências das portadoras LS-PWM das topologias SP-4HB, S-4HB e P-4HB, sendo f_{ch-SP} , f_{ch-S} e f_{ch-P} , respectivamente. Para obter a mesma frequência de chaveamento média, a seguinte relação entre eles deve ser respeitada: $f_{ch-S} = 2f_{ch-SP} = 4f_{ch-P}$. Como a topologia SP-4HB

Tabela 2.2: Análise da distorção da tensão e da corrente de saída nos conversores convencionais e proposto

Topologia	WTHD (%) v_l	THD (%) i_l	f_{ch-med} (kHz)	f_{ch} (kHz)
SP-4HB	0,0306	0,3282	2,5	10
S-4HB	0,0306	0,3287	2,5	20
P-4HB	0,0306	0,3285	2,5	5

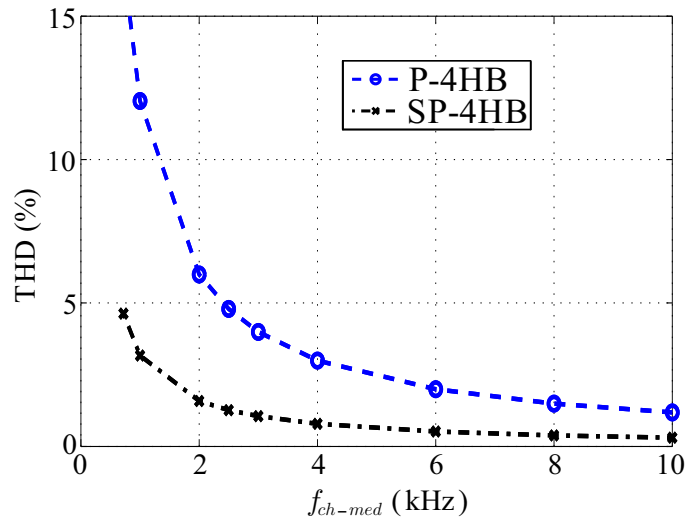


Figura 2.10: THD das correntes internas nos conversores SP-4HB e P-4HB.

é capaz de manter os mesmos níveis de distorção harmônica para a corrente e tensão de saída, comparando-se com as configurações convencionais, vantagens adicionais da estrutura proposta são destacadas na análise de perdas nos semicondutores (ver Seção 2.6)

É importante manter a mesma frequência de comutação média para todas as topologias para estabelecer uma comparação em relação às perdas nos semicondutores. Fixando-se uma das variáveis do sistema, pode-se observar como outra de se modifica a fim de se obter resultados de comparação mais justos. Como um conversor opera com frequência de chaveamento mais alta, há uma tendência que este conversor tenha valores de distorção harmônica mais baixos.

Cada ramificação multinível gera tensões de cinco níveis na topologia proposta considerando o caso simétrico, enquanto na topologia paralela convencional, tensões de três níveis são geradas em cada ponte-H. Consequentemente, o THD das correntes internas é maior na topologia P-4HB do que na topologia SP-4HB. Este fato pode ser observado na Figura 2.10, que mostra o THD das correntes internas dos conversores SP-4HB e P-4HB para diferentes valores de frequência de chaveamento média.

Considerando a mesma frequência de chaveamento média, a distorção harmônica no conversor de dois níveis (2L) é maior do que nos conversores que usam módulos conversores conectados em série e/ou em paralelo. Em termos de custos com chaves semicondutoras, a configuração série/paralelo também é mais econômica em comparação com a solução do conversor 2L, já que usa chaves semicondutoras de alta potência. Enquanto a configuração

Tabela 2.3: Comparação dos custos com as chaves semicondutoras: conversor proposto SP-4HB *versus* ponte-H de alta potência

	Carga 1 (1,2 kV e 12 A)		Carga 2 (1,2 kV e 32 A)		Carga 3 (3,0 kV e 24 A)		Carga 4 (3,0 kV e 80 A)	
	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L
Conversor	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L
Fabricante	ON ¹	IXYS	ON	IXYS	IXYS	IXYS	IXYS	IXYS
Rating (V)	600	1200	600	1200	1700	3000	1700	3000
Rating (A)	6	12	16	32	12	30	40	80
USD/Chave	0,38	2,55	0,98	10,00	4,55	26,40	9,71	41,54
USD Total	6,08	10,20	15,68	40,00	72,80	105,60	155,36	166,16

¹ON Semiconductor

SP-4HB usa dezesseis chaves, a configuração 2L usa quatro chaves. Para comparar as duas estruturas, na Tabela 2.3 são expressos os custos com as chaves semicondutoras entre a topologia em série/paralela proposta e a solução de dois níveis (ponte-H de alta potência) (dig, 2018; mou, 2018). Vale salientar que os preços das chaves semicondutoras dependem da dinâmica do mercado, como promoções, maneira de pagamento, cupons, lojas parceiras. Dessa forma, é possível que, em determinado momento, chaves com maior potência possam estar mais baratas.

Quatro diferentes tipos de carga foram utilizados. São elas: (i) carga 1 - $E_l = 1200$ V e $I_l = 12$ A; (ii) carga 2 - $E_l = 1200$ V e $I_l = 32$ A; (iii) carga 3 - $E_l = 3000$ V e $I_l = 24$ A; e (iv) carga 4 - $E_l = 3000$ V e $I_l = 80$ A. Em todos os cenários mostrados, a configuração série/paralela tem custos mais baixos do que a opção que usa chaves de alta potência. Mesmo com preços variando a cada dia, os conversores que usam chaves com baixa potência são amplamente estudados na literatura técnica. Este fato indica custos mais baixos associados às vantagens que as associações em série ou paralelas proporcionam ao funcionamento desses sistemas quando comparadas às estruturas de módulo único com chaves de alta potência (Franquelo et al., 2008; Rodriguez et al., 2009; Kouro et al., 2010).

2.6 Análise das Perdas nas Chaves Semicondutoras

A estimativa de perda é obtida usando a técnica apresentada em (Dias et al., 2009). A chave semicondutora usada nos testes foi o transistor bipolar de porta isolada (IGBT) com módulo duplo CM50DY-24H (POWEREX) e *drive* SKHI23 (SEMIKRON). O modelo de

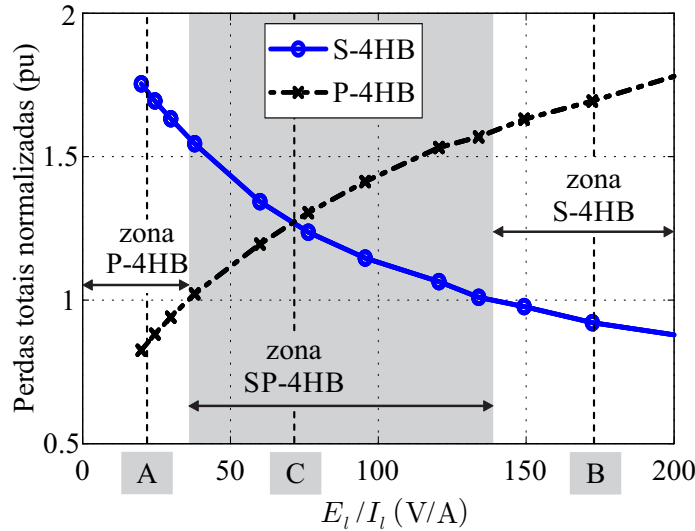


Figura 2.11: Perdas totais nos semicondutores normalizadas - comparação das topologias proposta e convencionais – $E_l/I_l \times P_{to}$.

perdas na chave inclui: perdas de condução no IGBT e no diodo, perdas de disparo do IGBT, perdas de bloqueio do IGBT e energia de bloqueio do diodo. Com o objetivo de levantar as curvas de perdas para vários pontos de operação, decidiu-se fazer o eixo das abcissas como a relação E_l/I_l , podendo, dessa forma, observar os resultados de simulação das perdas nos semicondutores para diferentes valores de tensão e de corrente (e de potência, conseqüentemente) da carga. Nas curvas obtidas, o valor da tensão de saída foi fixado em 1200 V e o valor da corrente de saída foi variado entre 6 A e 50 A.

A Figura 2.11 ilustra as curvas das perdas totais nos semicondutores normalizadas (P_{to}) como uma função da relação entre as amplitudes de tensão e de corrente da carga, E_l/I_l , para as topologias convencionais. Estes valores são normalizados em relação às perdas totais da topologia SP-4HB quando $f_{ch-med} = 2,5$ kHz, em cada ponto de operação E_l/I_l , mostrado na Figura 2.11. Portanto, se $P_{to} < 1$, as topologias convencionais (P-4HB e S-4HB) apresentam menores perdas totais do que a topologia SP-4HB. Caso contrário, quando $P_{to} > 1$ as topologias convencionais apresentaram as perdas totais maiores.

Como mencionado na Seção 2.5, para a mesma frequência de chaveamento média, todas as topologias apresentam distorção harmônica igual para a tensão de carga ou corrente de carga. Para selecionar a melhor topologia entre S-4HB, P-4HB e SP-4HB o critério observado são as perdas nas chaves semicondutoras. Observa-se que a escolha da topologia SP-4HB deve ser feita quando $36 < E_l/I_l < 140$ aproximadamente (denominado aqui como zona SP-

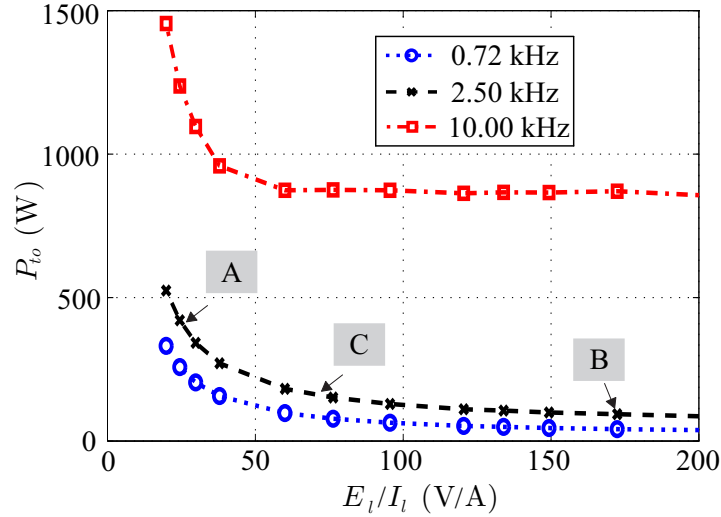


Figura 2.12: Perdas totais da topologia proposta, SP-4HB, quando $f_{ch-med} = 0,72, 2,5, \text{ e } 10 \text{ kHz}$ – $E_l/I_l \times P_{to}$.

Tabela 2.4: Análise das perdas ($f_{ch-SP} = 2,5 \text{ kHz}$)

Ponto de Operação	Topologia	P_{cd} (W)	P_{ch} (W)	P_{to} (W)
A	P-4HB	79,75	290,82	370,57
	S-4HB	476,08	236,56	712,64
	SP-4HB	191,60	229,00	420,60
B	P-4HB	9,20	148,01	157,21
	S-4HB	39,99	44,73	84,72
	SP-4HB	18,74	73,48	92,22
C	P-4HB	22,95	179,16	202,11
	S-4HB	117,45	83,91	201,36
	SP-4HB	50,44	108,22	158,66

4HB – normalizada $P_{to} > 1$), uma vez que as topologias convencionais apresentam maiores perdas nesta zona, conforme destacado na Figura 2.11.

Fora da faixa destacada, as perdas totais da estrutura SP-4HB são maiores que as perdas totais das topologias convencionais. Portanto, existem duas opções: (i) topologia série convencional, S-4HB, se a tensão de carga é alta em relação à corrente de carga (zona S-4HB) ou (ii) topologia paralela convencional, P-4HB, se a corrente de carga for alta em relação à tensão de carga (zona P-4HB).

Na Figura 2.12 são ilustradas as curvas das perdas totais para a topologia SP-4HB em diferentes cenários de frequência de chaveamento média. Observa-se que à medida que a frequência de chaveamento média diminui, os valores das perdas diminuem devido à redução das perdas de chaveamento.

Tabela 2.5: Parâmetros utilizados para obtenção dos resultados experimentais

	Parâmetro	Valor
$E_{l,RMS}$	Tensão da carga (RMS)	220 V
P_l	Potência ativa da carga – regime transitório	1,42 – 1 kW
f_{pl}	Fator de potência da carga (atrasado)	0,92 – 0,95
f_l	Frequência da fundamental da carga	60 Hz
f_{ch-med}	Frequência de chaveamento média	2,5 kHz
m	Índice de Modulação	0,95
	Tensões CC simétricas	164 V
v_{Ck}	Tensões CC assimétricas	109/218 V
C	Capacitância do barramento CC	2200 μ F
T	Período de amostragem	100 μ s

A Tabela 2.4 detalha três pontos de operação: ponto A ($E_l/I_l \approx 24$), ponto B ($E_l/I_l \approx 175$), e ponto C ($E_l/I_l \approx 72$), em termos das perdas por condução (P_{cd}), perdas por chaveamento (P_{ch}), e perdas totais. Esses pontos estão indicados nas Figuras 2.11 e 2.12. No cenário onde a relação E_l/I_l tem valor alto, é recomendado usar a topologia S-4HB (ponto B) a fim de dividir a tensão de saída do conversor entre as pontes-H em série. Por outro lado, as perdas de condução aumentam à medida que a relação E_l/I_l diminui, uma vez que isso significa que a amplitude da corrente está aumentando. Isso pode ser claramente observado no ponto A. Nesse cenário, a topologia mais recomendada é a P-4HB. Para os valores intermediários de tensão e corrente (ponto C), a conexão série/paralela é a opção mais vantajosa. Esse padrão de valores normalizados de perdas de potência do conversor é repetido para vários valores de potência. Dessa forma, para valores intermediários de tensão e corrente da carga, as vantagens da topologia série/paralela em termos de perdas semicondutoras são evidentes em comparação com as topologias puramente séries ou as estruturas paralelas.

2.7 Resultados Experimentais

Resultados experimentais são apresentados para validar o sistema proposto, bem como a estratégia de controle e PWM descritos quando o sistema opera em um ponto na zona SP-4HB ($E_l/I_l \approx 45$). Os parâmetros usados nos testes estão especificados na Tabela 2.5. As Figuras 2.13, 2.14 e 2.15 ilustram os resultados experimentais durante a operação em estado estacionário, enquanto a Figura 2.16 ilustra os resultados da operação em regime transitório para topologia SP-4HB. A configuração experimental é um protótipo em baixa

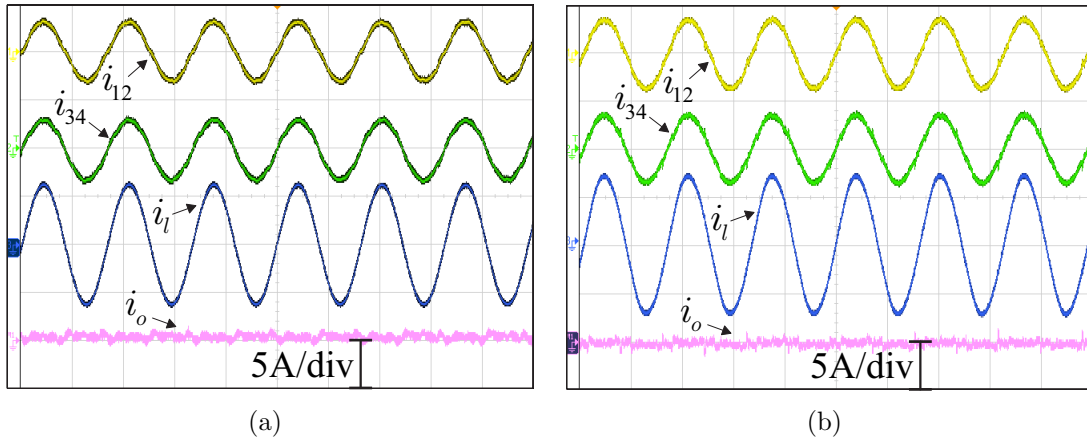


Figura 2.13: Correntes internas, da carga e de circulação do conversor série/paralelo SP-4HB – i_{12} , i_{34} , i_l e i_o . (a) Condição simétrica ($v_{C1} = v_{C2} = v_{C3} = v_{C4}$). (b) Condição assimétrica ($2v_{C1} = v_{C2} = 2v_{C3} = v_{C4}$).

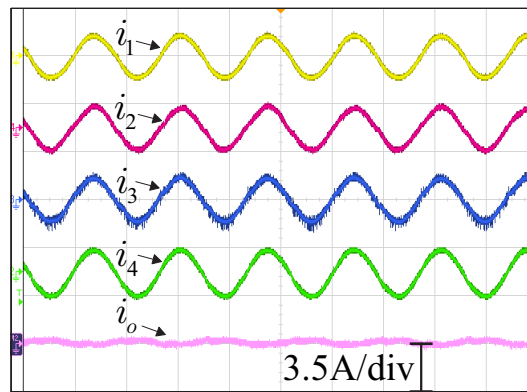


Figura 2.14: Correntes internas e de circulação do conversor convencional paralelo P-4HB – i_1 , i_2 , i_3 , i_4 , e i_o .

escala, baseado em dispositivos de energia da SEMIKRON, com as chaves sendo IGBTs com drives dedicados (SKHI23). Um processador de sinal digital (DSP) TMS320F28335 com placas de encaixe e sensores apropriados são usados para a geração de sinais de disparo e para medir variáveis. Uma carga resistiva-indutiva (RL) foi usada nas operações em estado transitório e em estado estacionário do sistema série/paralelo proposto.

As correntes internas (i_{12} e i_{34}), corrente da carga (i_l) e corrente de circulação (i_o) do conversor SP-4HB são ilustradas na Figura 2.13. Na Figura 2.14 estão mostradas as correntes internas (i_1 , i_2 , i_3 e i_4) e a corrente de circulação (i_o) do conversor P-4HB. A corrente de circulação de baixa frequência fica próxima de zero quando $i_{12} = i_{34}$ na topologia SP-4HB e quando $i_1 = i_2 = i_3 = i_4$ na configuração P-4HB. O conversor S-4HB não possui correntes de circulação, pois não possui caminhos paralelos para dividir a corrente do conversor.

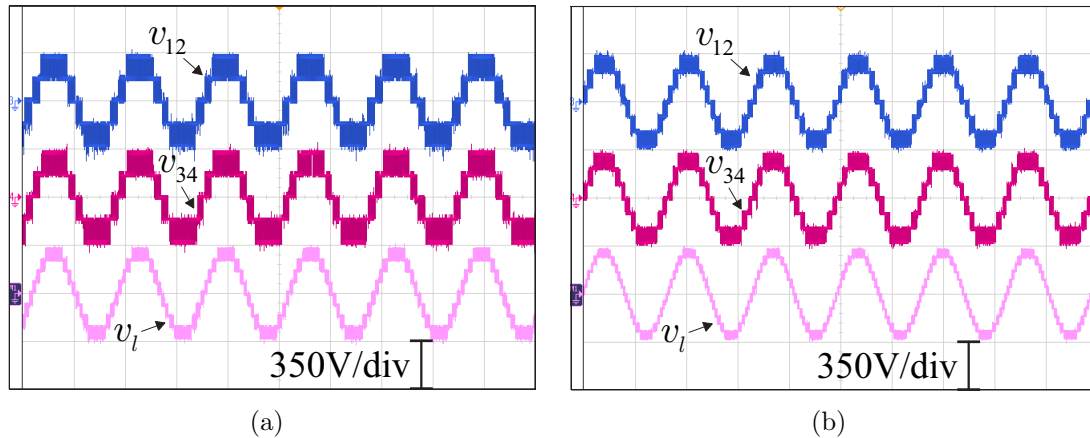


Figura 2.15: Tensões multiníveis do conversor proposto – v_{12} , v_{34} e v_l . (a) Condição simétrica ($v_{C1} = v_{C2} = v_{C3} = v_{C4}$). (b) Condição assimétrica ($2v_{C1} = v_{C2} = 2v_{C3} = v_{C4}$).

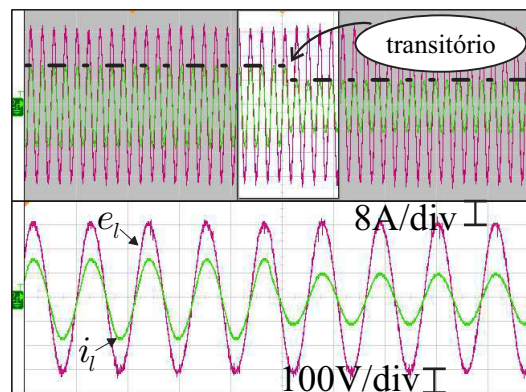


Figura 2.16: Resultado experimental do transitório de carga para a configuração SP-4HB – tensão da carga e_l e corrente da carga i_l .

Na Figura 2.15 são mostradas as curvas das tensões série (v_{12} e v_{34}) e a tensão de saída do conversor (v_l). Na Figura 2.15(a) está o caso simétrico no qual as tensões em série são de cinco níveis e a tensão de nove níveis de saída são obtidas pela aplicação da técnica LS-PWM descrita com portadoras deslocadas em fase. O caso assimétrico, no qual é possível obter as tensões série com sete níveis e a tensão de saída do conversor com treze níveis, é ilustrado na Figura 2.15(b).

O comportamento do sistema operando em estado transitório quando uma modificação de carga é executada está mostrado na Figura 2.16. Depois de aumentar a resistência da carga (cerca de 40%), a potência diminui de aproximadamente $P_l = 1,42$ kW para $P_l = 1$ kW. Nesse cenário, a corrente de carga i_l fica menor e a tensão de carga, e_l , tem a amplitude e a frequência mantidas pela ação de controle.

2.8 Conclusões

A estrutura multinível formada por quatro pontes-H conectadas em série e paralelo foi investigado. O conversor pode ser usado para aplicações nas quais se pretende usar chaves semicondutoras com baixos *ratings* de tensão e corrente. A solução apresentada pode ser aplicada para vários níveis de potência e é melhor usada nos casos em que a relação entre a tensão e a corrente da carga possui valores intermediários, ou seja, quando $36 < E_l/I_l < 140$, aproximadamente. Comparando com topologias convencionais nas quais as pontes-H são conectadas em série (S-4HB) ou em paralelo (P-4HB), a estrutura com as pontes-H conectadas em série e em paralelo mantém a mesma distorção harmônica para as variáveis de saída do conversor, considerando a mesma frequência de chaveamento média para os conversores. O modelo do sistema e uma estratégia de controle geral, incluindo a estratégia LS-PWM para mitigar a corrente circulante de baixa frequência, foram apresentadas, bem como a geração de tensões e correntes com baixo conteúdo harmônico. As perdas totais do conversor proposto podem ser reduzidas quando comparadas às topologias convencionais. Portanto, o conversor de série/paralelo proposto aparece como uma opção entre conexões clássicas puramente série ou paralelas. Em termos de custos, o conversor série/paralelo pode ser barato em relação à solução de dois níveis de alta potência, uma vez que utiliza chaves semicondutoras de baixa potência. Porém é necessário analisar a dinâmica do mercado no ato da comprar, uma vez que os preços podem oscilar. Simulações e resultados experimentais demonstraram a viabilidade do conversor estudado.

3

Conversor Baseado em Módulos de Três Braços e Pontes-H Conectados em Série

3.1 Introdução

Neste capítulo é apresentado um conversor CA-CC-CA multinível com conexão série entre dois conversores CA-CC-CA L3D1 e pontes-H em cascata conectadas nos braços compartilhados do sistema. Esta configuração pode ser generalizada conforme mostrado na Figura 3.1 (de P. D. Queiroz et al., 2017a). O conversor é empregado em aplicações com a mesma frequência de entrada e saída, tais como fonte de alimentação ininterrupta (UPS) e condicionador de qualidade de energia unificada (UPQC) sem transformador de isolamento. Nesses tipos de sistemas, é necessário que a amplitude e a frequência da tensão da carga sejam mantidas constantes, mesmo com variações na tensão da rede elétrica, como sobretensões e afundamentos. Considerando um cenário com baixa qualidade de energia, a topologia proposta é adequada, pois proporciona o controle da tensão da carga e a maximização do fator de potência da rede, mantendo a corrente da rede senoidal.

O uso de um módulo L3D1 adicional permite maior independência na geração de tensões do conversor de entrada e de saída. Neste caso, não há necessidade de um sincronismo restrito entre as tensões do conversor de entrada e saída e, assim, o sistema pode operar sem ter que aumentar as tensões dos barramentos CC. Isso não seria possível simplesmente conec-

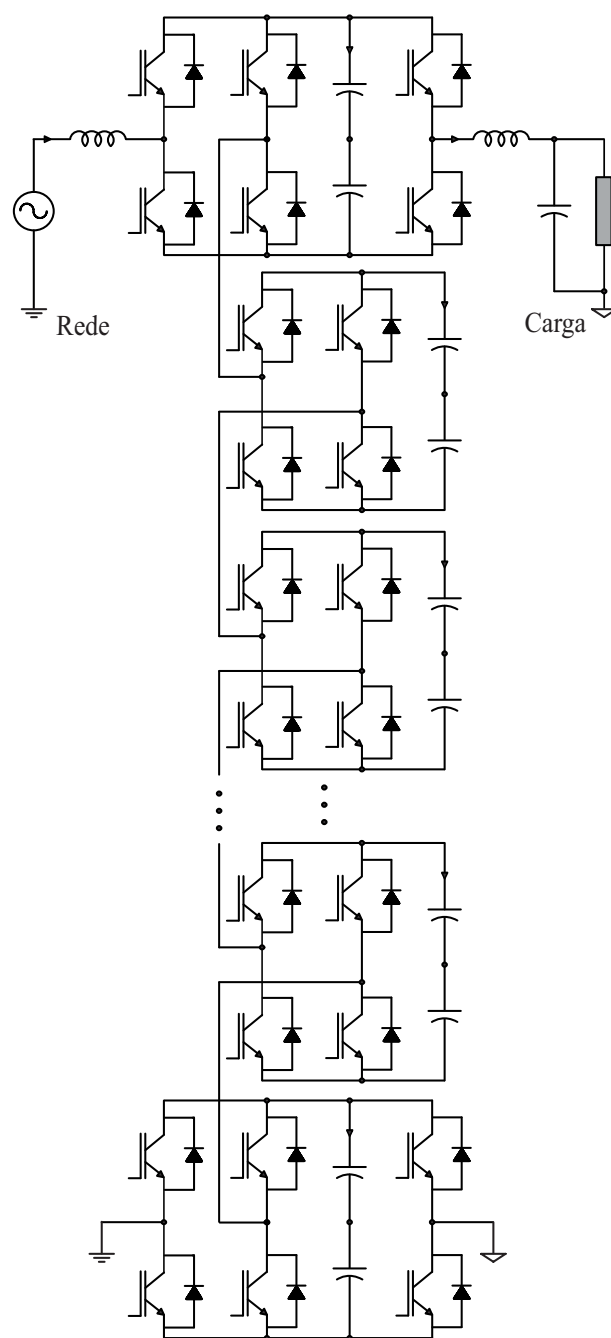


Figura 3.1: Diagrama esquemático do circuito generalizado do conversor proposto.

tando pontes-H sucessivas na parte compartilhada do conversor, como pode ser observado na estrutura L5D2 e sua generalização. Uma análise de fluxo de potência permite identificar a zona de operação na qual é possível o balanceamento das tensões individuais nos barramentos CC do sistema.

Para simplificar a análise da topologia, a configuração composta de dois módulos L3D1 com uma ponte-H conectada na parte compartilhada do sistema será investigada. Esta estru-

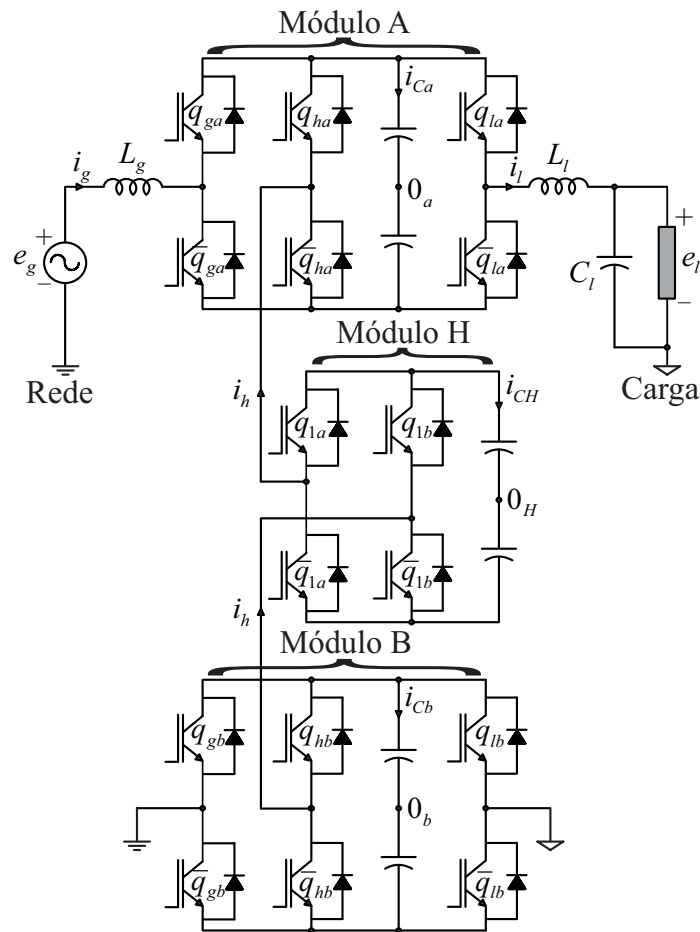


Figura 3.2: Diagrama esquemático do conversor CA-CC-CA monofásico proposto L8D3.

tura (nomeada aqui L8D3) composta por oito braços e três barramentos CC está ilustrada na Figura 3.2. Os seguintes aspectos são discutidos em detalhes para a configuração proposta: (i) modelo dinâmico; (ii) estratégia PWM; (iii) análise do fluxo de potência; e (iv) um sistema de controle geral. Para validar os resultados, são apresentados resultados de simulação digital, bem como resultados experimentais. Além disso, são realizadas a análise das perdas nas chaves semicondutoras e a distorção harmônica das tensões e correntes geradas nos dois lados do conversor (rede e carga).

3.2 Modelo do Sistema Proposto

A configuração proposta L8D3 é composta por dois módulos L3D1 e uma ponte-H conectada em série na parte compartilhada do sistema. Cada módulo L3D1 possui um banco de capacitores CC e está conectado aos lados da rede e da carga. A ponte-H possui um banco de

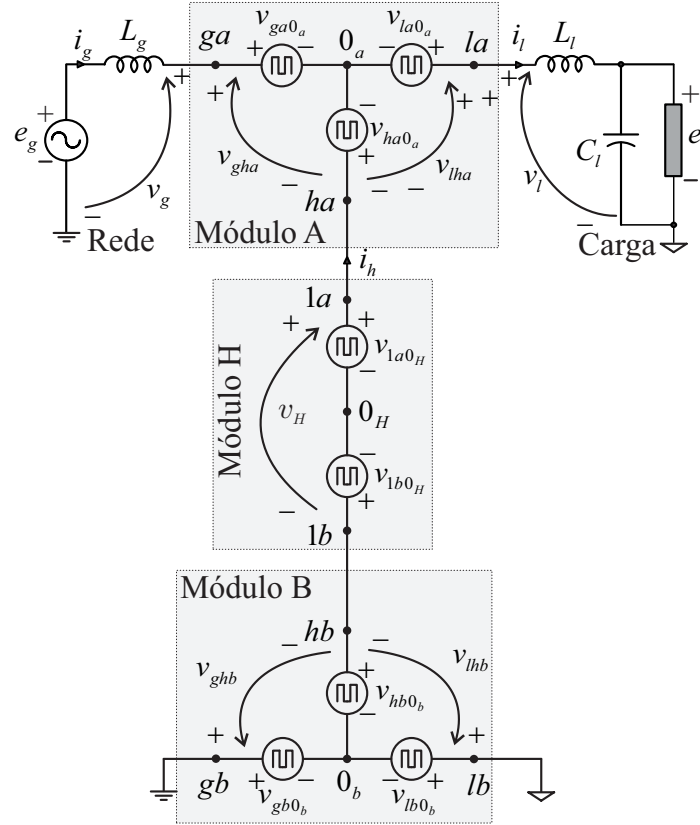


Figura 3.3: Circuito simplificado do conversor CA-CC-CA proposto L8D3.

capacitores flutuantes no barramento CC. As chaves semicondutoras que formam a estrutura proposta são q_{gs} , q_{ls} , q_{hs} e q_{1s} , com $s = a, b$. Essas chaves estão ilustradas na Figura 3.2. O estado de condução do semicondutor é representado por 0 e 1. Por exemplo, se $q_{ga} = 1$ indica que a chave está fechada, enquanto que $q_{ga} = 0$ indica que a chave está aberta. As chaves q_{ga} e \bar{q}_{ga} são complementares. O mesmo é válido para os semicondutores dos outros braços.

A Figura 3.3 ilustra o circuito simplificado da configuração proposta. É possível derivar as seguintes equações

$$e_g = r_g i_g + l_g di_g/dt + v_g \quad (3.1)$$

$$e_l = -r_l i_l - l_l di_l/dt + v_l \quad (3.2)$$

$$i_g = i_l - i_h \quad (3.3)$$

onde i_g , i_l e i_h são as correntes da rede, da carga e do braço compartilhado, respectivamente; os símbolos r_x e l_x representam as resistências e as indutâncias dos indutores L_x com $x = g, l$; e as tensões e_g e e_l são as tensões da rede e da carga, respectivamente.

As tensões de entrada e saída do conversor, v_g e v_l , são definidas como segue

$$v_g = v_{gha} + v_H - v_{ghb} \quad (3.4)$$

$$v_l = v_{lha} + v_H - v_{lhb}. \quad (3.5)$$

As tensões de polo do conversor estão indicadas na Figura 3.3. Portanto, as tensões v_{gab} , v_{lab} e v_H são definidas por

$$v_{gha} = v_{ga0_a} - v_{ha0_a} \quad (3.6)$$

$$v_{ghb} = v_{hb0_b} - v_{gb0_b} \quad (3.7)$$

$$v_{lha} = v_{la0_a} - v_{ha0_a} \quad (3.8)$$

$$v_{lhb} = v_{hb0_b} - v_{lb0_b} \quad (3.9)$$

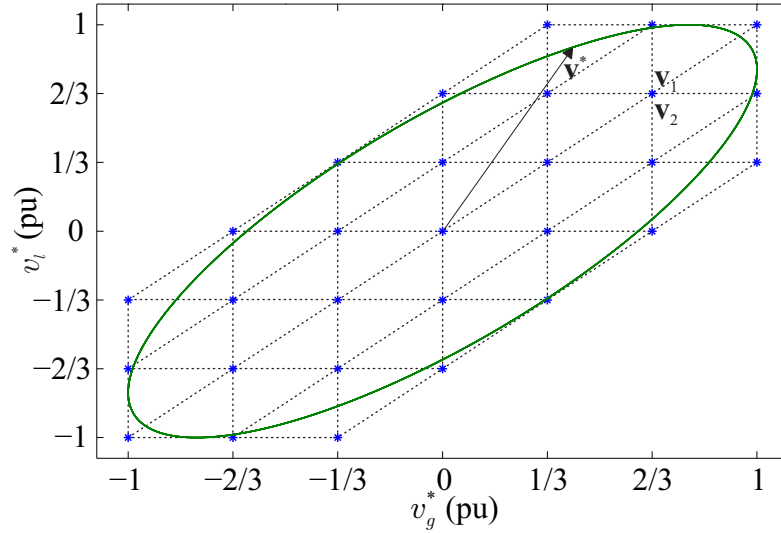
$$v_H = v_{1a0_H} - v_{1b0_H} \quad (3.10)$$

onde v_{ga0_a} , v_{la0_a} , v_{ha0_a} , v_{gb0_b} , v_{lb0_b} , v_{hb0_b} , v_{1a0_H} e v_{1b0_H} são as tensões de polo da estrutura proposta.

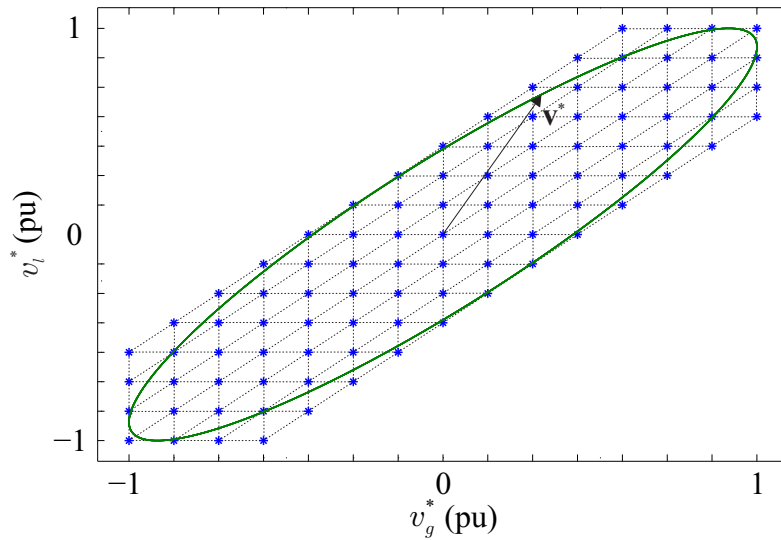
Do ponto de vista de controle, são definidas as tensões de referência v_g^* e v_l^* com o objetivo de controlar a corrente da rede i_g e a tensão da carga e_l , respectivamente. A partir desse ponto, o símbolo asterisco (*) é usado para designar variáveis de referência. Detalhes sobre o sistema de controle serão discutidos na Seção 3.5.

3.3 Estratégia de Modulação

Nesta seção, uma estratégia SV-PWM para a configuração investigada é descrita. Essa estratégia PWM é baseada em um plano espacial de vetores das tensões v_g x v_l . A Figura 3.4 mostra o mapa vetorial considerando os casos simétrico ($v_{Ca} = v_{Cb} = v_{CH}$) e assimétrico das tensões dos barramentos ($4v_{Ca} = 2v_{Cb} = v_{CH}$), onde v_{Ca} , v_{Cb} e v_{CH} são as tensões dos barramentos dos módulos A, B e H, respectivamente. Cada vértice representa um vetor e cada triângulo é um setor. Os vetores, \mathbf{v}_s , são definidos por uma sequência dos estados de chaveamento, ou seja, $[q_{ga}q_{la}q_{ha}q_{gb}q_{lb}q_{hb}q_{1a}q_{1b}]$, totalizando 2^8 vetores, incluindo todas as redundâncias. Um vetor de tensão no plano v_g x v_l é definido por $\mathbf{v}_s = v_g + iv_l$, com $s = 0, 1, 2, \dots, 256$. A tensão v_g é a parte real do vetor \mathbf{v}_s e a tensão v_l é a parte imaginária do vetor \mathbf{v}_s .



(a)



(b)

Figura 3.4: Análise vetorial nos planos de tensões $v_g \times v_l$. (a) Condição simétrica $-v_{Ca} = v_{Cb} = v_{CH}$. (b) Condição assimétrica $-4v_{Ca} = 2v_{Cb} = v_{CH}$.

A tensão de referência pode ser sintetizada por três vetores que definem o setor no qual o vetor de tensão de referência está. Considerando esses vetores como \mathbf{v}_x , \mathbf{v}_y e \mathbf{v}_z , pode ser escrito que

$$\mathbf{v}^* = \frac{t_x}{T} \mathbf{v}_x + \frac{t_y}{T} \mathbf{v}_y + \frac{t_z}{T} \mathbf{v}_z \quad (3.11)$$

$$T = t_x + t_y + t_z \quad (3.12)$$

onde t_j representa o tempo de aplicação do vetor \mathbf{v}_j , com $j = x, y$ e z ; e T é o período de amostragem.

O ângulo entre as fases de v_g e v_l ($\theta_{lg} = \theta_l - \theta_g$) é selecionado para manter as tensões dos barramentos CC nos valores mínimos. As trajetórias descritas pelo vetor de referência \mathbf{v}^* quando $\theta_{lg} = 38,9^\circ$ (caso simétrico) e $\theta_{lg} = 24,6^\circ$ (caso assimétrico) com $V_g = 1$ pu e $V_l = 1$ pu são ilustradas nas Figuras 3.4(a) e 3.4(b), respectivamente.

Na condição de tensão simétrica dos barramentos CC, o conversor pode gerar tensões com até sete níveis. Além disso, considerando a condição de tensão dos barramentos CC assimétrica mostrada, a topologia L8D3 pode gerar tensões com até quinze níveis. Outras distribuições assimétricas de tensão de barramento CC são possíveis, como $9v_{Ca} = 3v_{Cb} = v_{CH}$, por exemplo. No entanto, essa escolha pode causar algumas desvantagens, como a geração de tensões com dv/dt alto devido ao uso de vetores distantes para manter as tensões de barramento CC balanceadas, o que aumenta a distorção harmônica e as perdas de chaveamento no conversor.

Para cada setor do plano v_g x v_l , podem existir mais de uma possibilidade de escolha dos três vetores mais próximos a serem aplicados para produzir o vetor de referência, uma vez que existem vetores redundantes (gerados por diferentes combinações de estados de chaveamento). Por exemplo, na condição simétrica [veja a Figura 3.4(a)] o vetor $2/3 + i2/3$ pu pode ser sintetizado pelo vetor $\mathbf{v}_1 = [0000110]$ e pelo vetor $\mathbf{v}_2 = [11000100]$. Com o objetivo de reduzir as perdas de comutação, as redundâncias e a sequência de aplicação dos vetores de tensão são selecionadas para minimizar a quantidade de mudanças nos estados de chaveamento. Como alguns vetores redundantes possuem diferentes contribuições na corrente dos capacitores dos barramentos CC, é possível selecionar essas redundâncias para o controle individual das tensões nos barramentos CC do sistema (veja a Seção 3.5).

3.4 Análise do Fluxo de Potência

O fluxo de potência nos barramentos CC pode impor limitações ao balanceamento das tensões entre os conversores. Como será visto mais detalhadamente na Seção 3.5, a soma das tensões dos três barramentos CC é controlada pela amplitude da corrente da rede. Assim, duas das três tensões dos barramentos CC devem ser escolhidas para serem controladas individualmente. Uma análise de regime permanente é realizada para estabelecer as condições necessárias para controlar duas tensões individuais usando a estratégia de PWM proposta.

Para determinar os limites de operação da topologia estudada, uma análise de fluxo de potência deve ser feita. As variáveis p_A , p_H e p_B representam as potências instantâneas nos barramentos CC dos módulos A, H e B, respectivamente. Seus valores são definidos como

$$p_A = i_g(v_{ga0} - v_{ha0}) - i_l(v_{la0} - v_{ha0}) \quad (3.13)$$

$$p_H = -i_h(v_{1a0_H} - v_{1b0_H}) \quad (3.14)$$

$$p_B = -i_g(v_{gb0} - v_{hb0}) + i_l(v_{lb0} - v_{hb0}) \quad (3.15)$$

$$p_{in} = p_A + p_H + p_B + p_{out} \quad (3.16)$$

onde p_{in} e p_{out} são a potência instantânea de entrada e saída do conversor, respectivamente.

As redundâncias citadas anteriormente na Seção 3.3 em termos de combinações de vetores usados para balancear as tensões dos barramentos CC também podem ser interpretadas por meio de variáveis auxiliares para distribuir a potência entre os módulos. Essas variáveis auxiliares são referidas aqui como p_{auxAB} e p_{auxB} . Estes podem ser escolhidos sem afetar as tensões do conversor. As seguintes relações podem ser derivadas

$$p_H = p_{in} - p_{out} + p_{auxAB} \quad (3.17)$$

$$p_{auxAB} = -p_A - p_B \quad (3.18)$$

$$p_A = -p_{auxAB} + p_{auxB} \quad (3.19)$$

$$p_B = -p_{auxB}. \quad (3.20)$$

Analisando as equações (3.17) - (3.20), pode-se perceber que as variáveis auxiliares permitem que a técnica de PWM seja utilizada para transferir a potência p_{auxAB} e p_{auxB} a fim de regular as tensões nos barramentos CC. Dois controladores de histerese associados à estratégia PWM são usados para regular as tensões v_{Ca} e v_{CH} (mais detalhes na Seção 3.5).

Para determinar os limites de potência dentro dos quais o controle de tensão individual dos barramentos CC funciona corretamente, a potência em cada módulo é observada considerando os estados de carga e descarga dos capacitores e os diferentes valores de tensão da rede e da carga. Os valores apresentados nas Tabelas 3.1, 3.2 e 3.3 são normalizados usando como base a soma da potência instantânea absoluta dos módulos A, H e B da estrutura proposta.

P_A e P_H são as potências médias (dadas em watt) nos módulos A e H, respectivamente. Valores positivos significam que o barramento CC está carregando (\uparrow), enquanto valores

Tabela 3.1: Potência máxima e mínima dos módulos A e H, em watt

$e_g = e_l$ (pu)	$v_{Ca} \uparrow v_{CH} \uparrow$		$v_{Ca} \uparrow v_{CH} \downarrow$		$v_{Ca} \downarrow v_{CH} \uparrow$		$v_{Ca} \downarrow v_{CH} \downarrow$	
	PA+	PH+	PA+	PH-	PA-	PH+	PA-	PH-
1,00	27,76	22,29	51,99	-8,54	-54,69	30,47	-40,42	-9,02
0,90	26,06	24,41	51,05	-9,91	-52,44	26,34	-38,79	-11,40
0,80	27,42	22,60	51,48	-13,32	-51,71	26,73	-34,86	-15,71
0,70	25,30	25,47	49,42	-20,78	-49,12	35,18	-28,00	-22,41
0,60	17,16	33,20	48,71	-39,18	-39,84	51,63	-10,84	-39,99
0,50	20,60	29,30	49,31	-28,86	-48,80	41,78	-12,11	-37,96

negativos significam que o barramento CC está descarregando (\downarrow). Verifica-se padrões de comutação que podem levar a resultados positivos (P+) e negativos (P-) para a potência média do barramento CC é uma condição necessária para a ação de controle consiga equilibrá-lo. Em outras palavras, para controlar a tensão v_{Ca} é necessário que P_{A+} tenha valores positivos e P_{A-} tenha valores negativos. O mesmo ocorre com a tensão v_{CH} com relação aos valores P_{H+} e P_{H-} . Na Tabela 3.1, pode-se observar que o balanceamento de tensão de individual dos barramentos CC é possível quando as tensões da rede e da carga são $0,5 \leq (e_g = e_l) \leq 1,0$ pu. O balanceamento individual da tensão do barramento CC funciona corretamente se for possível executar as quatro condições de carga e descarga dos capacitores de barramento dos módulos A e H: PA+ e PH+; PA+ e PH-; PA- e PH+; e PA- e PH-. É importante mencionar que durante a operação em regime permanente do conversor, o controle impõe uma tensão fixa nos barramentos CC e, portanto, a potência instantânea é zero em cada uma delas.

Além disso, a potência processada pelos barramentos CC é analisada para mais dois casos: (i) quando a tensão da carga é $e_l = 1,0$ pu e a tensão da rede apresenta um afundamento de até 50%, ou seja, $0,5 \leq e_g \leq 1,0$ pu; e (ii) quando a tensão da rede é $e_g = 1,0$ pu e a tensão da carga possui valores entre $0,5 \leq e_l \leq 1,0$ pu. Os valores de potência máxima e mínima nos barramentos CC dos módulos A e H são especificados nas Tabelas 3.2 e 3.3. Nessas tabelas é possível verificar que o balanceamento das tensões individuais nos barramentos CC é também concebível quando as tensões da rede e da carga têm amplitudes diferentes.

Observou-se que algumas variáveis do sistema podem interferir no controle das tensões dos barramentos do conversor: (i) índices de modulação mais baixos permitem uma maior

Tabela 3.2: Potência máxima e mínima dos módulos A e H, em watt: $0,5 \leq e_g \leq 1,0$ pu e $e_l = 1,0$ pu

e_g (pu)	$v_{Ca} \uparrow v_{CH} \uparrow$		$v_{Ca} \uparrow v_{CH} \downarrow$		$v_{Ca} \downarrow v_{CH} \uparrow$		$v_{Ca} \downarrow v_{CH} \downarrow$	
	PA+	PH+	PA+	PH-	PA-	PH+	PA-	PH-
1,00	27,76	22,29	51,99	-8,54	-54,69	30,47	-40,42	-9,02
0,90	28,18	24,92	49,69	-5,30	-50,23	35,23	-47,33	-6,51
0,80	24,03	26,25	50,33	-4,67	-51,11	40,12	-45,98	-5,36
0,70	20,81	29,78	49,46	-7,67	-50,94	48,79	-45,37	-6,19
0,60	13,55	36,14	50,18	-5,56	-42,16	49,34	-47,76	-4,21
0,50	6,51	43,22	49,44	-6,64	-34,49	49,84	-49,16	-1,23

Tabela 3.3: Potência máxima e mínima dos módulos A e H, em watt $e_g = 1,0$ pu e $0,5 \leq e_l \leq 1,0$ pu

e_l (pu)	$v_{Ca} \uparrow v_{CH} \uparrow$		$v_{Ca} \uparrow v_{CH} \downarrow$		$v_{Ca} \downarrow v_{CH} \uparrow$		$v_{Ca} \downarrow v_{CH} \downarrow$	
	PA+	PH+	PA+	PH-	PA-	PH+	PA-	PH-
1,00	27,76	22,29	51,99	-8,54	-54,69	30,47	-40,42	-9,02
0,90	33,59	16,36	51,68	-14,42	-52,61	23,41	-31,90	-17,19
0,80	36,15	15,73	49,40	-27,68	-51,01	21,19	-29,75	-23,51
0,70	36,45	13,99	49,01	-32,00	-50,66	21,34	-23,83	-28,31
0,60	38,35	8,80	44,75	-45,24	-42,84	21,39	-13,56	-33,59
0,50	40,77	7,03	41,03	-52,74	-57,58	8,14	-5,86	-49,76

mudança de potência no módulo H (exceto quando a tensão da rede é menor que a tensão de carga); (ii) cargas com fator de potência próximo à unidade dificultam o controle, já que a corrente no braço compartilhado se torna pequena; e (iii) um ângulo grande entre as tensões de entrada e saída facilita o controle das tensões dos barramentos CC. Para os casos analisados nas Tabelas 3.1, 3.2 e 3.3, as amplitudes das tensões da rede e da carga são selecionadas de 78 V (0,5 pu) a 155 V (1,0 pu), a carga usada tem um fator de potência indutivo igual a 0,86 e o ângulo escolhido θ_{gl} entre as tensões de entrada e saída foi 25° . Uma vez que as tensões dos barramentos CC são $v_{Ca} = v_{Cb} = v_{CH} = 52$ V, o *rating* de tensão das chaves é igual a 52 V. O *rating* das correntes nas chaves depende da corrente que passa por cada braço, isto é, depende dos valores de i_g , i_h e i_l . A Tabela 3.4 mostra os níveis de corrente para os casos abordados nas Tabelas 3.1, 3.2 e 3.3 quando: (i) caso 1 - $e_g = e_l$; (ii); caso 2 - $e_l = 1$ pu e e_g variável; e (iii) caso 3 - $e_g = 1$ pu e e_l variável.

A potência processada pelos módulos A, H e B é uma variável importante para o projeto do conversor. Desta forma, na Tabela 3.5 é expressa a distribuição de potência aparente em

Tabela 3.4: Valores das correntes do conversor em diferentes cenários

Corrente	e_g (pu)	e_l (pu)	i_g (A)	i_l (A)	i_h (A)
Caso 1	0,5	0,5	6,18	7,13	6,77
	0,9	0,9	11,13	12,83	12,19
Caso 2	0,5	1,0	25,42	14,25	25,96
	0,9	1,0	13,77	14,25	14,41
Caso 3	1,0	0,5	3,07	7,13	6,03
	1,0	0,9	10,00	12,83	11,63

Tabela 3.5: Potência média normalizada nos módulos A, H e B na análise de regime permanente

m	PA (%)	PH (%)	PB (%)
1,0	35,64	29,02	35,64
0,9	36,56	27,21	36,56
0,8	37,92	24,47	37,92
0,7	39,61	21,04	39,61
0,6	41,81	16,70	41,81
0,5	44,69	11,07	44,69

cada módulo em relação à potência de saída (que é igual à potência de entrada no estado estacionário) para vários valores de índice de modulação. Verifica-se que a redução no índice de modulação contribui para que mais energia seja processada pelos módulos A e B, enquanto a energia processada pelo módulo H diminui.

Na próxima seção, está detalhado como os estados de chaveamento são selecionados para realizar o controle individual das tensões dos barramentos CC do conversor proposto.

3.5 Estratégia de Controle

Na Figura 3.5 é ilustrado o diagrama de controle da topologia proposta L8D3. Observa-se que a soma total das tensões dos barramentos CC ($v_{Ct} = v_{Ca} + v_{Cb} + v_{CH}$) é regulada pelo controlador R_{Ct} , um controlador proporcional-integral (PI) padrão. O controlador R_{Ct} fornece a amplitude da corrente da rede de referência, I_g^* . A corrente da rede de referência i_g^* é obtida a partir da sincronização com a tensão da rede e_g , performada por um esquema PLL (bloco $G - i_g$). Com este sincronismo, o fator de potência da rede é controlado próximo da unidade. O controlador da corrente da rede, R_g , é um PI positivo-negativo, apresentado

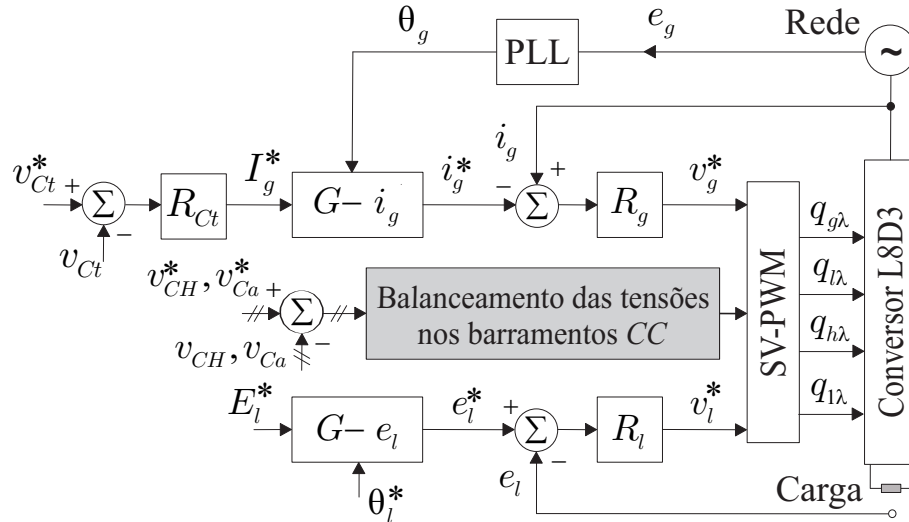


Figura 3.5: Bloco de controle da topologia proposta L8D3.

em (Jacobina et al., 2001b), o qual pode ser usado para controlar sinais senoidais. Este controlador define a tensão de entrada de referência do conversor v_g^* . A tensão da carga de referência e_l^* é obtida pelo bloco $G - e_l$ (semelhante ao bloco $G - i_g$) com amplitude E_l^* e ângulo de fase θ_l^* definidos. O ângulo θ_l^* deve ser escolhido de modo que θ_{gl}^* não exceda $38,9^\circ$ no caso de tensões simétricas nos barramentos CC e $24,6^\circ$ no caso assimétrico. Esses valores serão detalhados na Seção 3.3. O controle da tensão da carga com amplitude e frequência constante é feito pelo controlador R_l (controlador PI positivo-negativo), o qual define a tensão de saída de referência, v_l^* .

Uma vez que a tensão total dos barramentos CC, v_{Ct} , está controlada, é necessário balancear duas das três tensões individuais dos barramentos CC. As tensões v_{Ca} e v_{CH} são selecionadas para o balanceamento individual. Usando a técnica SV-PWM para sintetizar as tensões de entrada e saída do conversor selecionando vetores de modo a minimizar a quantidade de mudanças nos estados de chaveamento, as tensões individuais dos barramentos CC podem se desequilibrar. Para resolver isso, uma estratégia de regulação de tensão de histerese é usada. Quando a tensão do barramento CC está dentro da faixa de histerese, o SV-PWM é usado para reduzir as perdas de chaveamento. Quando a tensão do barramento CC está fora da faixa, as redundâncias do SV-PWM são utilizadas para trazer a tensão de volta para dentro da faixa de histerese, o que pode aumentar temporariamente a quantidade de mudanças nos estados das chaves.

Alguns valores de tensão podem ser gerados por mais de uma combinação de estados

Tabela 3.6: Efeito em v_{Ca} devido aos estados de chaveamento do módulo A quando $i_g, i_l, i_h \geq 0$

$[q_{ga}q_{la}q_{ha}]$	i_{Ca}	v_{Ca}
000	0	nenhum
001	i_h	aumenta
010	$-i_l$	diminui
011	$-i_g$	diminui
100	i_g	aumenta
101	i_l	aumenta
110	$-i_h$	diminui
111	0	nenhum

Tabela 3.7: Efeito em v_{CH} devido aos estados de chaveamento da ponte-H quando $i_h \geq 0$

$[q_{1a}q_{1b}]$	i_{CH}	v_{CH}
00	0	nenhum
01	i_h	diminui
10	$-i_h$	aumenta
11	0	nenhum

de chaveamento. Nesse caso, pode-se dizer que há vetores redundantes. Uma vez que as correntes que fluem através dos capacitores dos barramentos CC são função dos estados de comutação e alguns vetores redundantes possuem diferentes contribuições para as correntes dos capacitores, é possível controlar as tensões dos barramentos CC usando estas redundâncias. As seguintes equações definem as correntes em cada capacitor

$$i_{Ca} = i_g q_{ga} + i_h q_{ha} - i_l q_{la} \quad (3.21)$$

$$i_{Cb} = -i_g q_{gb} - i_h q_{hb} + i_l q_{lb} \quad (3.22)$$

$$i_{CH} = -i_h q_{1a} + i_h q_{1b} \quad (3.23)$$

onde i_{Ca} , i_{Cb} e i_{CH} são as correntes nos capacitores dos barramentos CC dos módulos A, B e H, respectivamente.

Observe que nas Tabelas 3.6 e 3.7 são expressos os efeitos dos estados de chaveamento nas tensões do barramento CC dos módulos A e H, respectivamente. Com a tensão total dos barramentos CC, v_{Ct} , controlada e as tensões individuais v_{Ca} e v_{CH} também controladas, por consequência a tensão do barramento CC do módulo B, v_{Cb} fica balanceada.

Tabela 3.8: Parâmetros usados para os resultados de simulação

E_l	Tensão da carga	1200 V
P_l	Potência ativa da carga (transitório)	5,76 kVA – 57,6 VA
fp_l	Fator de potência da carga	0,80
E_g	Tensão da rede	1200 V
m	Índice de modulação	0,95
v_{Ct}	Tensão total dos barramentos CC	1224 V
f_g, f_l	Frequência da rede e carga	60 Hz

A partir da Tabela 3.6, observa-se que, para controlar v_{Ca} , o estado da chave q_{la} pode ser selecionado de acordo com a direção da corrente da carga i_l . Quando $q_{la} = 0$ e $i_l \geq 0$, i_l pode contribuir para aumentar v_{Ca} (ou não tem efeito se todos os estados de chaveamento forem iguais a 0). Por outro lado, quando $q_{la} = 1$ e $i_l \geq 0$, esta corrente pode contribuir para diminuir v_{Ca} (ou não tem efeito se todos os estados de chaveamento forem iguais a 1). O oposto acontece quando $i_l < 0$. Assim, as combinações dos estados de chaveamento podem ser selecionadas para balancear a tensão do barramento CC do módulo A.

O controle de v_{CH} consiste em selecionar o vetor redundante a ser usado de acordo com a direção da corrente do braço compartilhado, i_h (observe a Tabela 3.7). Por exemplo, quando $i_h \geq 0$, se $[q_{1a}q_{1b}] = [10]$ for usado, v_{CH} diminui. Por outro lado, se $[q_{1a}q_{1b}] = [01]$ for usado, v_{CH} aumenta. O oposto acontece quando $i_h < 0$. A seleção dos estados de chaveamento $[q_{1a}q_{1b}] = [00]$ ou $[11]$ não tem efeito para a tensão v_{CH} do módulo H.

3.6 Comparações entre as Configurações L5D2, L8D2 e L8D3

Nesta seção, os conversores convencionais (L8D2 e L5D2) e proposto (L8D3) são comparados com relação à distorção harmônica dos seus sinais de entrada e saída e com relação às perdas nas chaves semicondutoras. Neste ponto, todas as topologias são analisadas no cenário em que as tensões de barramento CC são distribuídas simetricamente. Na Figura 3.6 são ilustradas as formas de onda das tensões de entrada geradas em cada topologia (as tensões de saída são semelhantes). Em comparação com os conversores convencionais, a configuração proposta gera tensões com mais níveis e menor dv/dt . As simulações foram realizadas em malha aberta e os parâmetros estão expressos na Tabela 3.8.

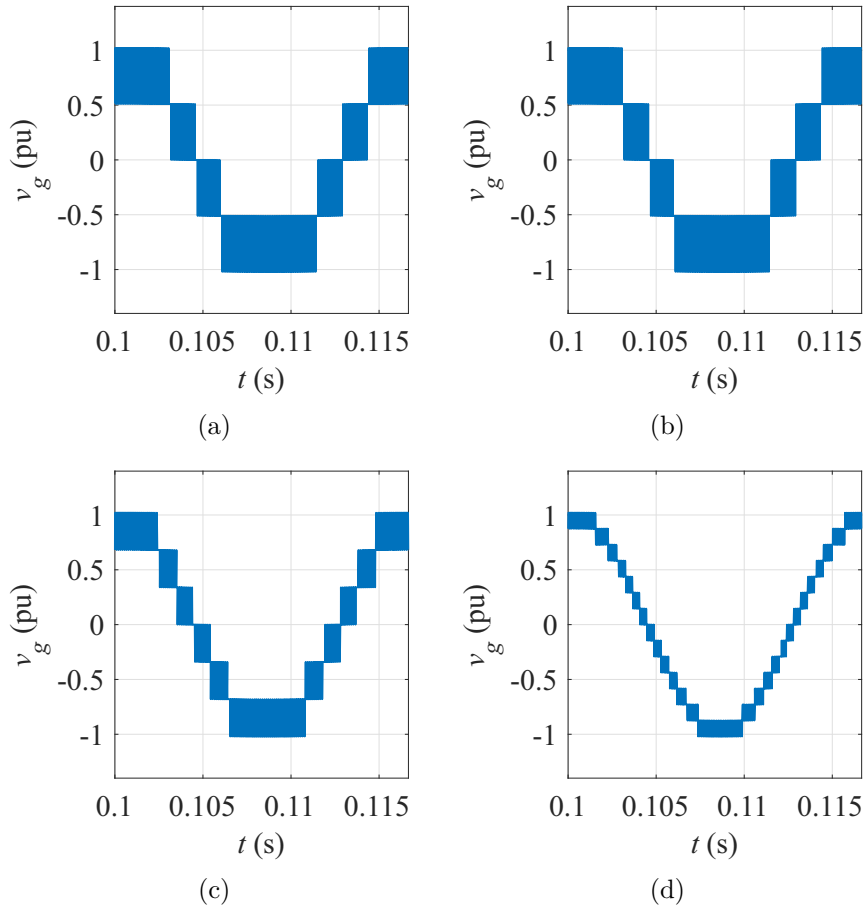


Figura 3.6: Tensão de entrada dos conversores convencionais e proposto. (a) L8D2 – caso simétrico. (b) L5D2 – caso simétrico. (c) L8D3 – caso simétrico. (d) L8D3 – caso assimétrico.

3.6.1 Análise de distorção harmônica

A distorção harmônica das topologias L8D2, L5D2 e L8D3 foi avaliada calculando-se a distorção harmônica total (THD) das correntes da rede (i_g) e da carga (i_l). A distorção harmônica total ponderada (WTHD) das tensões de entrada (v_g) e de saída (v_l) do conversor.

O THD é definido como

$$\text{THD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \alpha_h^2} \quad (3.24)$$

e o WTHD é definido como

$$\text{WTHD}(h) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\alpha_h}{h}\right)^2} \quad (3.25)$$

onde α_1 é a amplitude da componente fundamental; α_h é a amplitude da h -ésima componente

Tabela 3.9: Valores de THD e WTHD quando $f_{ch-med} = 2,5$ kHz

Topology	WTHD (%)		THD (%)	
	v_g	v_l	i_g	i_l
L8D2	0,149	0,149	1,875	0,246
L5D2	0,268	0,226	3,318	0,377
L8D3	0,101	0,100	1,285	0,167

harmônica; N_h é o número de harmônicos a ser considerados para o cálculo dos valores de distorção e h é a ordem do harmônico ($N_h = 1000$).

Os valores de distorção harmônica foram obtidos com todas as topologias operando com a mesma frequência de chaveamento média ($f_{ch-med} = 2,5$ kHz). Como pode ser constatado a partir dos dados expressos na Tabela 3.9, usando a estratégia PWM descrita, a topologia proposta obtém a menor distorção harmônica das correntes e tensões do conversor. Adicionalmente, comparado com a configuração L8D2, este resultado foi possível usando o mesmo número de chaves semicondutoras. Além disso, a ausência de correntes de circulação representa uma importante vantagem do ponto de vista do controle. A melhoria da distorção harmônica da configuração L8D3 em relação à topologia convencional L5D2 justifica o aumento do número de chaves. Estes resultados são obtidos quando $E_g = E_l = 1$ pu. Um fato a ser levado em consideração é que, mesmo as topologias L8D2 e L5D2 gerando tensões de entrada com número de níveis (cinco no total) no caso simétrico, os níveis de distorção harmônica são diferentes uma vez que, não somente a quantidade de níveis influencia nesse aspecto, mas também a disposição e quantidade de chaves semicondutoras na estrutura do conversor.

3.6.2 Análise de perdas nas chaves semicondutoras

As perdas nas chaves semicondutoras são obtidas como em (Dias et al., 2009). No modelo de perdas, utilizou-se uma chave de potência IGBT (*Insulated Gate Bipolar Transistor*). O modelo de perdas nas chaves inclui: (i) perdas de condução no IGBT e no diodo; (ii) perdas de disparo no IGBT; (iii) perdas de bloqueio no IGBT; e (iv) energia no diodo quando bloqueado.

Na Figura 3.7 são ilustradas as curvas das perdas por condução, P_{cd} , das perdas por chaveamento, P_{ch} , das perdas totais, P_{to} ($P_{to} = P_{cd} + P_{ch}$) e das perdas totais por chave para cada uma das topologias. Estes resultados são apresentados em função da relação entre as amplitudes da tensão e da corrente da carga, E_l/I_l . A amplitude da tensão da carga, E_l , é escolhida como 1200 V e a amplitude da corrente da carga, I_l , assume valores entre 12 A e 120 A.

Mesmo com o mesmo número de chaves, a topologia proposta tem um valor menor de P_{cd} do que a estrutura L8D2 [observe a Figura 3.7(a)]. Isso ocorre devido à topologia L8D3 usar braços compartilhados nos quais a corrente pode ser menor que as correntes da rede e da carga. Como a topologia L5D2 também tem braços compartilhados e poucas chaves, as P_{cd} são menores nessa estrutura. Quanto maior a tensão em relação às correntes do conversor,

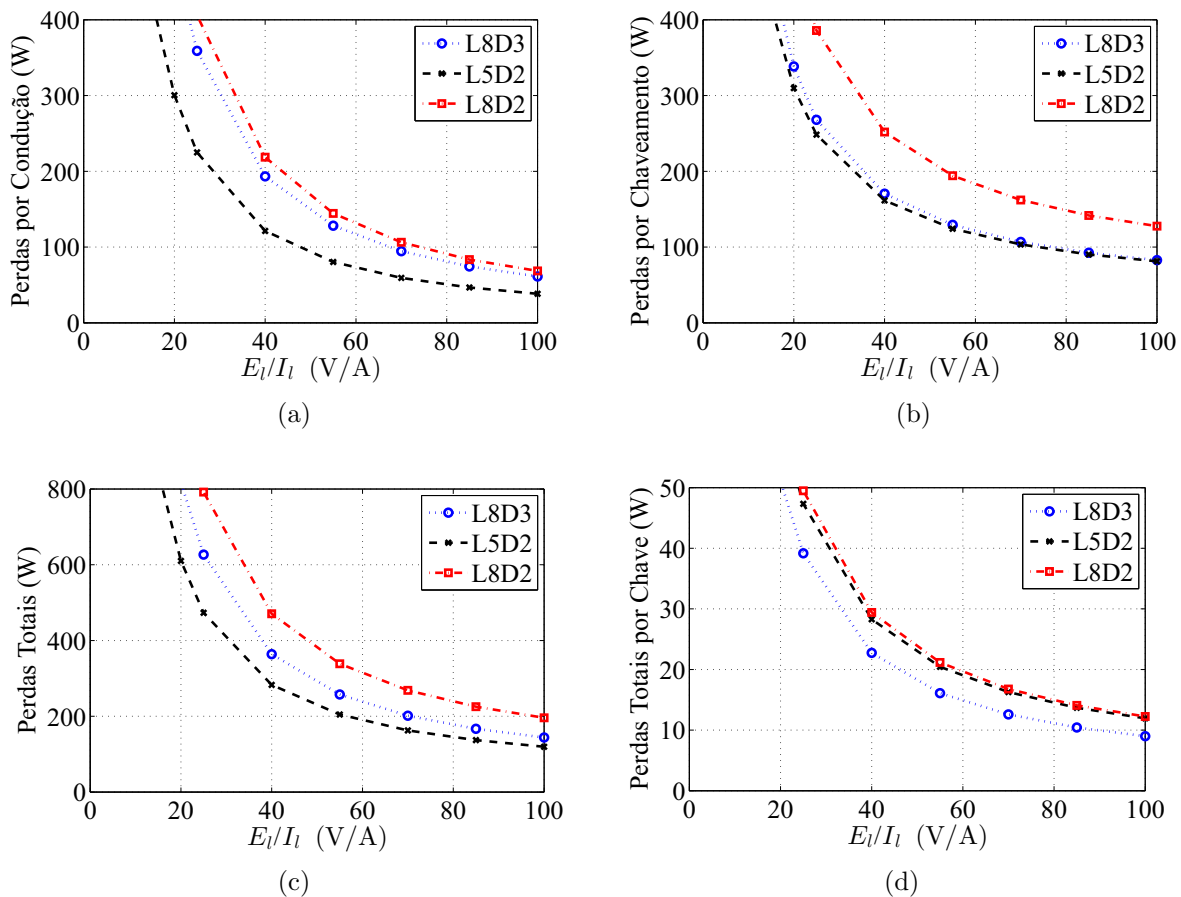


Figura 3.7: Perdas nas chaves semicondutoras com a mesma frequência de chaveamento média ($f_{ch-med} = 2,5$ kHz). (a) Perdas por condução – P_{cd} . (b) Perdas por chaveamento – P_{ch} . (c) Perdas totais – P_{to} . (d) Perdas totais por chave.

maior será a necessidade de dividir a tensão para reduzir as perdas de chaveamento. Nesse cenário, a topologia multinível proposta pode apresentar uma vantagem maior, já que a redução nas perdas de chaveamento pode compensar o aumento nas perdas de condução [observe a Figura 3.7(b)]. Na Figura 3.7(c) são mostradas as perdas totais. A estrutura L5D2 apresenta menores perdas totais com esses níveis de potência. Adicionalmente, um parâmetro importante é o total de perdas por chave. Observa-se na Figura 3.7(d) que o aumento de número de chaves na topologia proposta em relação aos conversores convencionais não representou um aumento linear das perdas totais. Levando isso em consideração, as perdas totais por chave são menores na estrutura proposta L8D3.

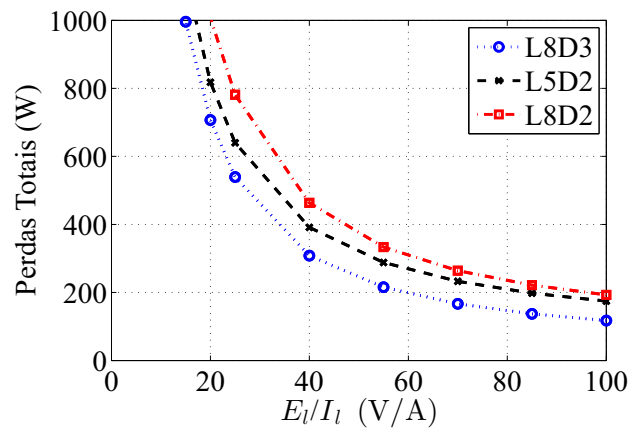


Figura 3.8: Perdas totais com a mesma distorção harmônica na corrente da rede.

Como mencionado anteriormente, a configuração proposta apresenta valores menores de distorção harmônica em comparação com as topologias convencionais quando se considera a mesma frequência de chaveamento média. Portanto, é importante comparar as perdas totais em um cenário em que a THD da corrente da rede em todos os conversores seja a mesma. Um desses cenários é obtido quando a frequência de chaveamento média dos conversores L8D3, L5D2 e L8D2 é de 1,76 kHz, 4,26 kHz e 2,50 kHz, respectivamente. A análise das curvas da Figura 3.8 permite observar que a configuração proposta apresenta menores perdas totais na faixa de potência analisada. Além disso, observa-se que a configuração L8D3 é mais interessante à medida que os valores de tensão da carga aumentam em relação aos valores da corrente da carga.

3.7 Resultados Experimentais

Resultados experimentais são apresentados para mostrar a operação do sistema proposto, bem como as estratégias de controle e PWM descritas. Os parâmetros usados nos testes experimentais estão listados na Tabela 3.10. A Figura 3.9 ilustra os resultados para a operação em regime permanente e a Figura 3.10 ilustra os resultados experimentais quando um transitório na rede elétrica da topologia L8D3 é observado. Eles foram executados usando dispositivos de energia da SEMIKRON, com as chaves semicondutoras sendo IGBTs com *drives* dedicados (SKHI23). Um processador de sinal digital (DSP) TMS320F28335 com placas com entradas e saídas e sensores são usados para a geração de sinais de disparo e para medição das variáveis do sistema.

A Figura 3.9(a) ilustra as curvas da tensão da rede (e_g) e da corrente da rede (i_g) para o conversor proposto, na qual se observada a maximização do fator de potência da entrada, uma vez que i_g está em fase com v_g . A Figura 3.9(b) ilustra as variáveis da carga, ou seja, tensão da carga (e_l) e corrente da carga (i_l). Uma vez que o fator de potência da carga é igual a 0,86, um ângulo de aproximadamente 30° entre e_l e i_l pode ser observado. A tensão de carga é controlada com frequência e amplitude fixas. As curvas das correntes da rede (i_g), da carga (i_l) e do braço compartilhado (i_h) são mostradas na Figura 3.9(c). A Figura 3.9(d) ilustra as tensões multiníveis do conversor (v_g e v_l) com sete níveis quando as tensões são simétricas nos barramentos CC. Desta forma, valores baixos de distorção harmônica podem ser obtidos nas correntes da rede e da carga quando comparadas com aqueles obtidos para conversores de dois níveis.

Tabela 3.10: Parâmetros usados nos resultados experimentais

E_l	Tensão da carga	155 V
P_l	Potência ativa da carga	950 W
fp_l	Fator de potência da carga	0,86
E_g	Tensão da rede	155 V
r_g	Resistência da rede	0,15 Ω
l_g	Indutância da rede	7,0 mH
m	Índice de modulação	0,9
$v_{Ca}/v_{Cb}/v_{CH}$	Tensões nos barramentos CC	62 V
C	Capacitância nos barramentos CC	280 μ F
f_g, f_l	Frequência da rede e carga	60 Hz
T	Período de amostragem	100 μ s

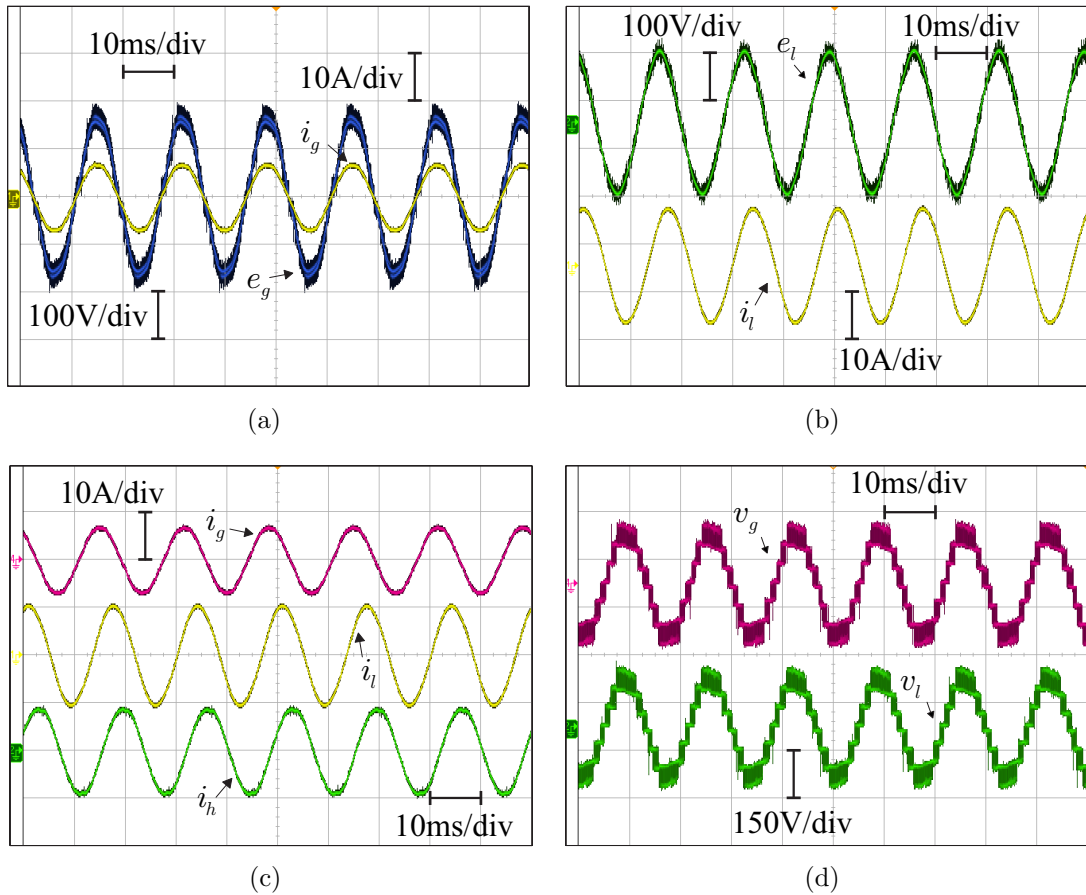


Figura 3.9: Resultados experimentais da configuração L8D3. (a) Tensão e corrente da rede – e_g e i_g . (b) Tensão e corrente da carga – e_l e i_l . (c) Correntes do conversor – i_g , i_l e i_h . (d) Tensões multiníveis do conversor – v_g e v_l .

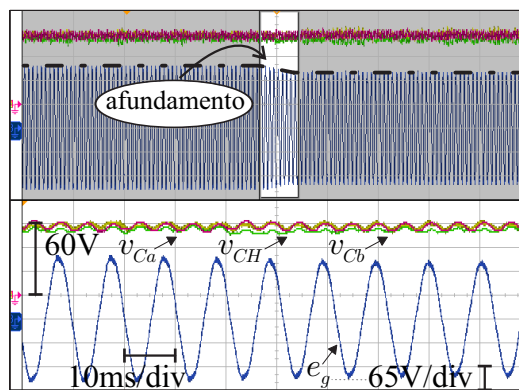


Figura 3.10: Resultados experimentais operando em transitório da configuração L8D3 – Afundamento da tensão da rede (e_g) e tensões nos barramentos CC (v_{Ca} , v_{Cb} e v_{CH}).

A Figura 3.10 ilustra os resultados experimentais para a operação do sistema, mostrando um estado transitório na condição de uma queda de tensão de, no mínimo, 100 ms. Neste afundamento, a tensão da rede diminui de $E_{g,pico} = 155$ V para $E_{g,pico} = 140$ V (cerca de

10%). Neste cenário, as tensões dos barramentos CC, v_{Ca} , v_{Cb} e v_{CH} são controladas no mesmo valor (aproximadamente 58 V), mantendo o sistema estável. Com as tensões de barramento CC controladas, as tensões de entrada e saída do conversor podem ser geradas fazendo o conversor exigir apenas potência ativa da rede e a mantendo a tensão de carga com amplitude e frequência fixas.

3.8 Conclusões

Um conversor de energia multinível CA-CC-CA monofásico formado por dois conversores de três braços conectados em série com uma ponte-H é investigado. O modelo do sistema, uma estratégia de controle geral e uma estratégia de PWM vetorial (SV-PWM) são apresentadas. Uma análise de fluxo de potência mostra a zona de operação na qual o balanceamento das tensões individuais dos barramentos CC é possível. Em comparação com as topologias convencionais, a proposta é capaz de reduzir as perdas totais de semicondutores por chave, distorção harmônica e tensão de chaveamento, uma vez que possui tensões nos barramentos CC e correntes na parte compartilhada do sistema com magnitudes inferiores às grandezas obtidas com as topologias convencionais, além de gerar tensões da entrada e da saída com mais níveis. Estas vantagens da configuração proposta justificam o aumento do número de chaves semicondutoras quando comparado com a topologia convencional L5D2. Adicionalmente, em relação à topologia convencional L8D2, a proposta não possui correntes de circulação e é composta pelo mesmo número de chaves semicondutoras. Simulações e resultados experimentais demonstram a viabilidade do conversor estudado.

4

Conversor Multinível CA-CC-CA Monofásico para Sobretensão da Rede Elétrica

4.1 Introdução

As configurações CA-CC-CA apresentadas podem fornecer fluxo de energia bidirecional e são aplicadas principalmente em condicionadores de qualidade de energia unificada (UPQC) (Rohten et al., 2011; Yasmeeena e Das, 2016) e em fontes de alimentação ininterruptas (UPS) (Choi et al., 2005; Park et al., 2008a; de Azpeitia et al., 2008). Normalmente, a mesma frequência de entrada e saída é observada nessas aplicações, o que permite a utilização de braços compartilhados entre os estágios do conversor, enquanto maximiza a eficiência da conversão (Maia et al., 2016). Devido às restrições tecnológicas nos *ratings* dos semicondutores de potência, aumentou-se o uso de configurações multiníveis a fim de alcançar níveis de potência mais altos e para atender aos padrões de qualidade da energia.

Neste capítulo, uma estrutura multinível CA-CC-CA monofásica é investigada para fornecer sinais com baixo conteúdo harmônico, fator de potência próximo da unidade na entrada, amplitude e frequência fixas na tensão da carga e mitigar de sobretensões da rede (de P. D. Queiroz et al., 2017b) quando existirem e sem a necessidade de aumentar as tensões nos barramentos CC dos conversores do lado da carga, mantendo, assim, o índice de modulação de saída próximo da unidade. Na Figura 4.1(a) é ilustrado o diagrama esquemá-

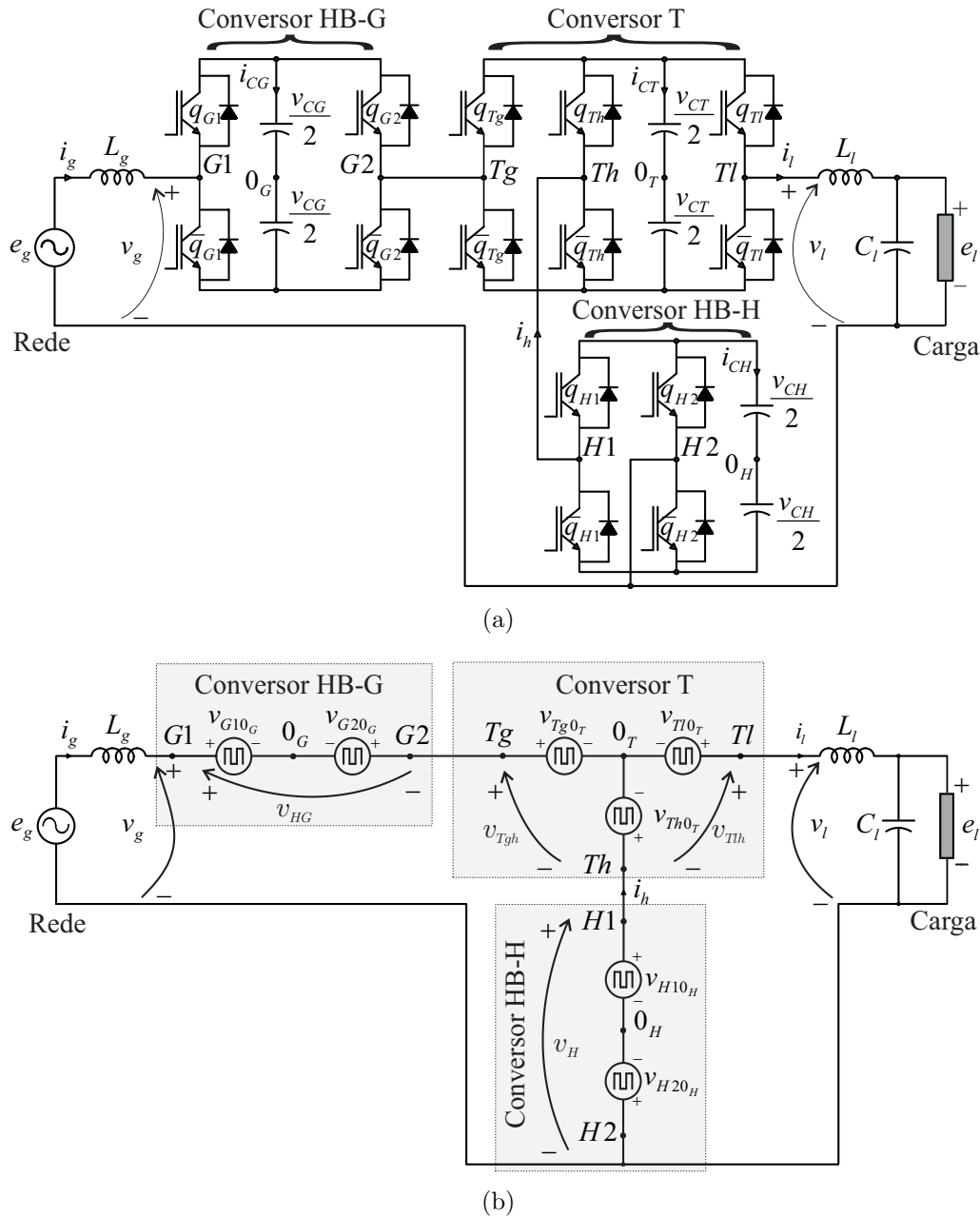


Figura 4.1: Diagrama esquemático do conversor CA-CC-CA monofásico proposto L7D3. (a) Topologia do conversor. (b) Circuito simplificado.

tico da topologia proposta, aqui nomeada de L7D3 (isto é, sete braços e três barramentos CC). Esta configuração é obtida adicionando uma ponte-H no lado da entrada do conversor convencional de cinco braços (L5D2) apresentado em (Maia e Jacobina, 2014). A ponte-H adicional (conversor HB-G) não possui fonte de alimentação extra para o banco de capacitores do barramento CC.

As estratégias de modulação de largura de pulso (PWM), como o PWM vetorial (SV-PWM), são eventualmente usadas em conversores multiníveis para fornecer características

como o aumento do número de níveis nas tensões chaveadas gerada e dv/dt menores (Zhou e Wang, 2002). Uma estratégia de controle, associada a uma técnica de modulação SV-PWM, que garante o controle individual das tensões dos capacitores nos barramentos CC é desenvolvida neste trabalho. A configuração proposta L7D3 é comparada às soluções convencionais, L3D1 e L5D2, num cenário de sobretensão na rede de, aproximadamente, 20%. Os critérios de comparação analisarão a distorção harmônica das variáveis de entrada e saída; e as perdas nas chaves semicondutoras. Simulações e resultados experimentais demonstrarão o funcionamento da topologia proposta.

4.2 Modelo do Sistema Proposto

A topologia L7D3 compreende um conversor de três braços (conversor T) e duas pontes-H (conversores HB-G e HB-H). Uma ponte-H, denominada HB-H, é conectada na parte compartilhada do sistema e a outra, denominada HB-G, é conectada no lado da rede elétrica. Ambas as pontes-H possuem barramentos flutuantes, ou seja, sem fontes de tensão adicionais para alimentá-los. O esquema do conversor proposto está ilustrado na Figura 4.1(a). O estado de condução das chaves semicondutoras é representado por 0 ou 1, onde $q_{G1} = 1$, por exemplo, indica que a chave está fechada, enquanto que $q_{G1} = 0$ indica que a chave está aberta. As chaves q_{G1} e \bar{q}_{G1} são complementares. Naturalmente, o mesmo é válido para os semicondutores dos outros braços.

A Figura 4.1(b) ilustra o circuito simplificado da configuração proposta. As seguintes equações podem ser derivadas

$$e_g = r_g i_g + l_g di_g/dt + v_g \quad (4.1)$$

$$e_l = -r_l i_l - l_l di_l/dt + v_l \quad (4.2)$$

$$i_g = i_l - i_h \quad (4.3)$$

onde i_g , i_l e i_h são as correntes da rede, da carga e do braço compartilhado, respectivamente; os símbolos r_x e l_x representam as resistências e as indutâncias dos indutores L_x com $x = g, l$; e as tensões e_g e e_l são as tensões da rede e da carga, respectivamente.

As tensões de entrada e saída do conversor, v_g e v_l , são definidas como segue

$$v_g = v_{HG} + v_{Tgh} + v_H \quad (4.4)$$

$$v_l = v_{Tlh} + v_H. \quad (4.5)$$

Portanto, as tensões v_{HG} , v_{Tgh} , v_{Tlh} e v_H são definidas por

$$v_{HG} = v_{G10_G} - v_{G20_G} \quad (4.6)$$

$$v_{Tgh} = v_{Tg0_T} - v_{Th0_T} \quad (4.7)$$

$$v_{Tlh} = v_{Tl0_T} - v_{Th0_T} \quad (4.8)$$

$$v_H = v_{H10_H} - v_{H20_H} \quad (4.9)$$

onde v_{G10_G} , v_{G20_G} , v_{Tg0_T} , v_{Tl0_T} , v_{Th0_T} , v_{H10_H} e v_{H20_H} são as tensões de polo da estrutura proposta.

Do ponto de vista de controle, são definidas as tensões de referência v_g^* e v_l^* para controlar a corrente da rede, i_g , e a tensão da carga, e_l , respectivamente. Mais detalhes sobre o sistema de controle serão discutidos na Seção 4.5

4.3 Especificação das Tensões nos Barramentos CC

Para as configurações L3D1, L5D2 e L7D3, devido ao braço compartilhado entre a rede e a carga, as tensões de entrada e saída do conversor (v_g e v_l , respectivamente) devem ter a mesma frequência ($f_g=f_l$) a fim de evitar a necessidade de aumentar as tensões dos barramentos CC.

Os valores das tensões nos barramentos CC são determinados de tal forma que os requisitos em relação às tensões de entrada e saída (v_g e v_l) são atendidos durante a operação em regime estacionário e durante os transitórios. Considerando que V_g e V_l são as amplitudes das tensões v_g e v_l , respectivamente, a soma da tensão mínima requerida pelos barramentos dos conversores T e HB-H ($v_{CT} + v_{CH}$) é igual a V_l . A escolha da tensão do barramento CC do conversor HB-G (v_{CG}) determina o valor da sobretensão fundamental (OV_g) da rede que pode ser compensada. Além disso, o valor escolhido para v_{CG} também influencia o número de níveis da tensão gerada na entrada do conversor proposto. O conversor L3D1 gera tensões v_g e v_l com três níveis.

Considerando o caso em que as tensões do barramento CC do conversor L5D2 são iguais, as tensões v_g e v_l são geradas com até cinco níveis. Dessa forma, a topologia L7D3 também gera tensão de saída v_l com até cinco níveis, porém, uma vez que a tensão do barramento CC do conversor HB-G pode ser definida como $v_{CG} = v_{CT}/2 = v_{CH}/2$, o conversor pode gerar a tensão de entrada v_g com até onze níveis.

Como os conversores T, HB-H e HB-G devem operar de maneira balanceada e sem fontes adicionais de corrente contínua, o controle de suas tensões de barramento CC (v_{CT} , v_{CH} e v_{CG}) é uma questão crucial. Assim, o balanceamento das tensões v_{CT} , v_{CH} e v_{CG} limita a compensação da sobretensão fundamental. No entanto, a tensão restante do conversor HB-G, indisponível para compensar a sobretensão fundamental, pode ser utilizada para compensar os harmônicos de tensão, uma vez que não gera energia ativa no conversor.

Nesse trabalho assume-se que: (i) V_l é constante e igual a 1 pu ($v_{CT} + v_{CH} = 1$ pu); (ii) as tensões v_{CT} e v_{CH} são iguais ($v_{CT} = v_{CH} = 0,5$ pu); e (iii) a tensão v_{CG} é controlada num valor correspondente à metade de v_{CT} ou v_{CH} ($v_{CG} = 0,25$ pu). Dessa forma, a topologia opera com $v_{CG} = v_{CT}/2 = v_{CH}/2$, sendo capaz de gerar até onze níveis na entrada do conversor e até cinco níveis na saída. Além disso, nessas condições, a estrutura é capaz de compensar cerca de 20% de sobretensão da rede.

O ângulo entre v_g e v_l ($\theta_{lg} = \theta_l - \theta_g$) precisa ser considerado a fim de manter as tensões mínimas necessárias para os barramentos CC (Maia et al., 2016). Ainda de acordo com (Maia et al., 2016), o ângulo θ_l da tensão da carga pode ser escolhido com o objetivo de minimizar a corrente no braço compartilhado, i_h . Outras variáveis, como o índice de modulação e a escolha de estados redundantes das chaves semicondutoras, podem alterar a compensação máxima de sobretensão.

4.4 Estratégia de Modulação

Este trabalho propõe uma estratégia SV-PWM para redução da tensão de comutação na configuração L7D3, considerando-se que $v_{CG} = v_{CT}/2 = v_{CH}/2$. O SV-PWM desenvolvido define os estados das chaves semicondutoras a partir de uma análise vetorial, com base em um espaço vetorial no plano de tensões v_g x v_l , como pode ser observado na Figura 4.2. Cada vértice representa um vetor e cada triângulo é um setor. O plano v_g x v_l tem 2^7

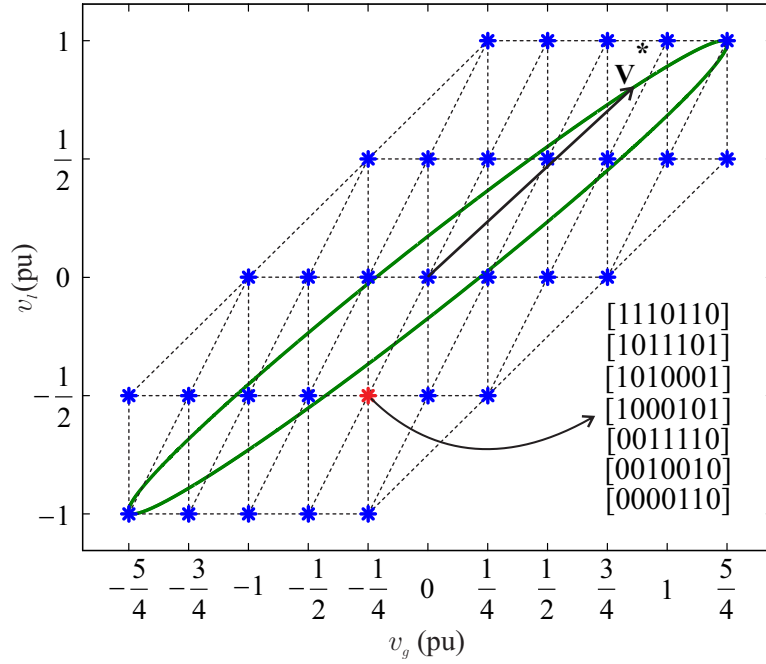


Figura 4.2: Análise vetorial da topologia proposta L7D3 – plano $v_g \times v_l$ ($v_{CG} = v_{CT}/2 = v_{CH}/2$).

vetores, incluindo os vetores redundantes. Um vetor no plano $v_g \times v_l$ pode ser denotado por $\mathbf{v}_k = v_g + iv_l$, com $k = 0, 1, 2, \dots, 128$. A tensão v_g é a parte real (Re) do vetor \mathbf{v}_k e a tensão v_l é a parte imaginária (Im) do vetor \mathbf{v}_k . Os vetores \mathbf{v}_k são obtidos de acordo com os estados de chaveamento $[q_{Tg}q_{T1}q_{Th}q_{H1}q_{H2}q_{G1}q_{G2}]$. O símbolo asterisco (*) é usado para as variáveis de referência.

A tensão de referência, definida por $\mathbf{v}^* = v_g^* + iv_l^*$, pode ser sintetizada por três vetores do setor em que a tensão de referência está localizada. Considerando que \mathbf{v}^* é constante durante o intervalo de chaveamento T e que os três vetores são \mathbf{v}_x , \mathbf{v}_y e \mathbf{v}_z , pode ser escrito que

$$\mathbf{v}^* = \frac{t_x}{T}\mathbf{v}_x + \frac{t_y}{T}\mathbf{v}_y + \frac{t_z}{T}\mathbf{v}_z. \quad (4.10)$$

Os componentes reais e imaginários de \mathbf{v}^* são dados por

$$v_g^* = \text{Re}(\mathbf{v}_x)\frac{t_x}{T} + \text{Re}(\mathbf{v}_y)\frac{t_y}{T} + \text{Re}(\mathbf{v}_z)\frac{t_z}{T} \quad (4.11)$$

$$v_l^* = \text{Im}(\mathbf{v}_x)\frac{t_x}{T} + \text{Im}(\mathbf{v}_y)\frac{t_y}{T} + \text{Im}(\mathbf{v}_z)\frac{t_z}{T} \quad (4.12)$$

onde t_x , t_y e t_z são o tempo de aplicação de cada vetor e $T = t_x + t_y + t_z$ é o período de amostragem.

Para cada setor do plano $v_g \times v_l$, existem algumas possibilidades de escolha dos três vetores mais próximos a serem aplicados para produzir o vetor de referência \mathbf{v}^* , já que existem vetores redundantes (gerados por diferentes combinações de estados de chaveamento). Por exemplo, o vetor $-1/4 - i1/2$ pode ser sintetizado por $[1110110]$, $[1011101]$, $[1010001]$, $[1000101]$, $[0011110]$, $[0010010]$ e $[0000110]$. Com o objetivo de reduzir as perdas de comutação, as redundâncias e a sequência de aplicação dos vetores de tensão são selecionadas para minimizar a quantidade de mudanças nos estados de comutação. Por outro lado, alguns vetores redundantes possuem diferentes contribuições de corrente para o barramento capacitivo, permitindo o controle de tensão nos barramentos CC (Seção 4.5).

4.5 Estratégia de Controle

Na Figura 4.3 é ilustrado o diagrama de controle da topologia L7D3. O valor total da tensão dos barramentos CC ($v_{cto} = v_{CG} + v_{CT} + v_{CH}$) é regulado pelo controlador R_{cto} (controlador proporcional-integral (PI) padrão) que fornece na saída a amplitude I_g^* para a corrente de referência da rede elétrica. A corrente de referência instantânea da rede elétrica, i_g^* , é obtida a partir de uma sincronização com a tensão da rede e_g , realizada por um esquema de PLL (bloco $G - i_g$). O controlador da corrente da rede, R_g (controlador PI positivo-negativo (Jacobina et al., 2001b)), define a tensão do conversor de entrada de referência v_g^* . A tensão da carga de referência e_l^* é obtida pelo bloco $G - e_l$ com amplitude, E_l^* e ângulo de fase, θ_l definidos. O controle da tensão da carga é feito pelo controlador R_l (controlador PI positivo-negativo), que define a tensão de saída de referência v_l^* .

A configuração L7D3 apresenta três tensões de barramento CC que devem funcionar de maneira equilibrada ($v_{CG} = v_{CT}/2 = v_{CH}/2$). Além de regular o valor total das tensões dos barramentos CC ($v_{cto} = v_{CT} + v_{CH} + v_{CG}$), duas das três tensões de barramento CC devem ser controladas individualmente para garantir que a estrutura proposta funcionará adequadamente. Vale salientar que podem ser escolhidas para controle das tensões individuais, quaisquer duas das três tensões de barramento que a estrutura possui. As correntes dos barramentos CC dos conversores HB-H e HB-G (i_{CH} e i_{CG}) são definidas por

$$i_{CH} = -i_h(q_{H1} - q_{H2}) \quad (4.13)$$

$$i_{CG} = i_g(q_{G1} - q_{G2}). \quad (4.14)$$

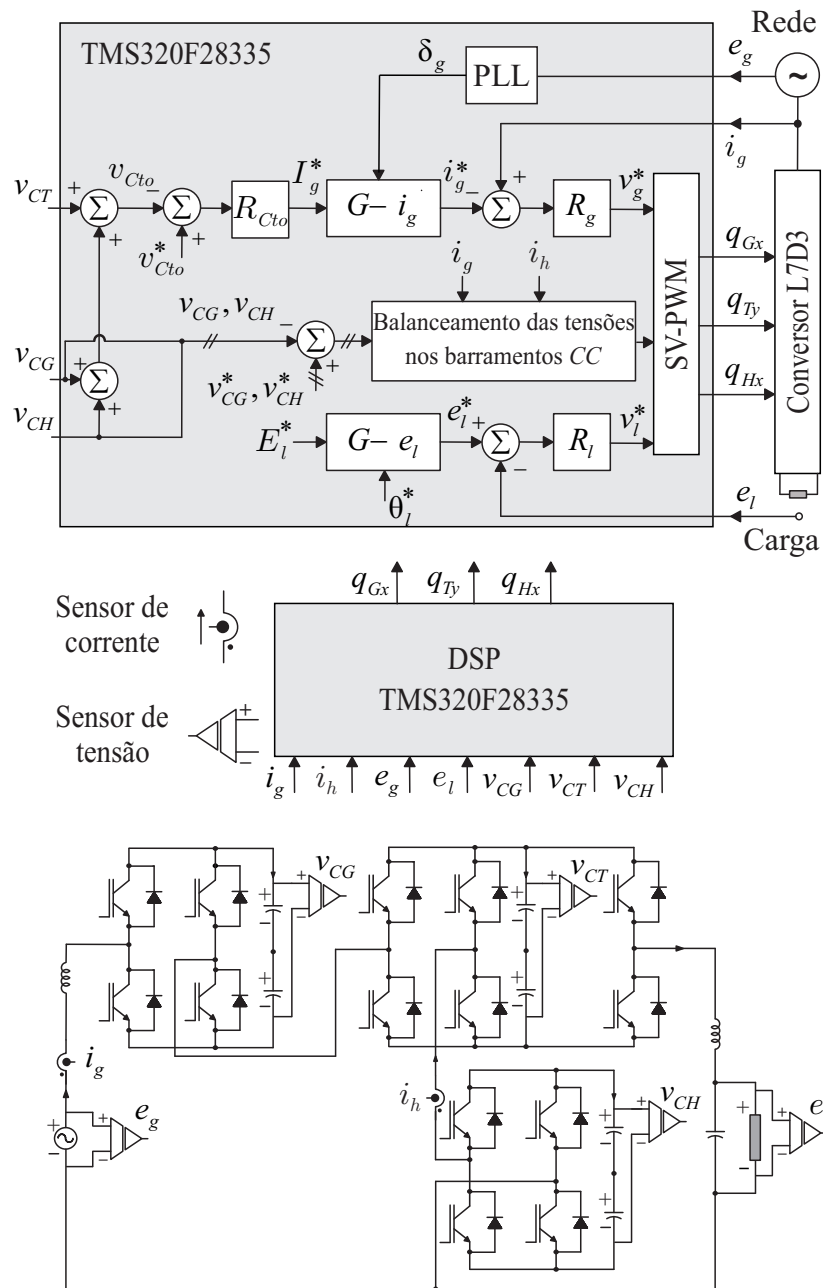


Figura 4.3: Diagrama de controle da topologia proposta L7D3.

Tabela 4.1: Efeito na tensão v_{CH} de acordo com o estado de chaveamento do conversor HB-H (q_{H1} e q_{H2}) quando $i_h \geq 0$

$q_{H1}q_{H2}$	i_{CH}	v_{CH}
00	0	mantém
01	i_h	aumenta
10	$-i_h$	diminui
11	0	mantém

Tabela 4.2: Efeito na tensão v_{CG} de acordo com o estado de chaveamento do conversor HB-G (q_{G1} e q_{G2}) quando $i_g \geq 0$

$q_{G1}q_{G2}$	i_{CG}	v_{CG}
00	0	mantém
01	$-i_g$	diminui
10	i_g	aumenta
11	0	mantém

Uma vez que as correntes que fluem através dos capacitores dos barramentos CC são funções dos estados de chaveamento e alguns vetores redundantes têm contribuições de corrente de capacitor diferentes, as tensões dos barramentos CC podem ser balanceadas usando essas redundâncias. Na Tabela 4.1 são especificados os efeitos em v_{CH} de acordo com o padrão de chaveamento no conversor HB-H (q_{H1} e q_{H2}) quando $i_h \geq 0$. O efeito oposto ocorre quando $i_h < 0$. Similarmente, na Tabela 4.2 são especificados os efeitos na tensão v_{CG} de acordo com o padrão de chaveamento no conversor HB-G (q_{G1} e q_{G2}) quando $i_g \geq 0$. O efeito oposto ocorre quando $i_g < 0$.

O balanceamento de tensão individual v_{CH} e v_{CG} consiste em selecionar os vetores redundantes a serem usados de acordo com a direção das correntes i_h e i_g , respectivamente. Por exemplo, quando $i_h \geq 0$ e $i_g \geq 0$, se [1110110] é usado, v_{CH} e v_{CG} aumentam. Por outro lado, se [1011101] é usado, v_{CH} permanece com o mesmo valor enquanto que v_{CG} diminui (verificar a Figura 4.2).

Para balancear as duas tensões individuais dos barramentos CC selecionadas, uma estratégia de regulação de tensão de histerese é usada. Quando os erros das tensões ($v_{CH}^* - v_{CH}$ e $v_{CG}^* - v_{CG}$) estão dentro da banda da histerese, o SV-PWM desenvolvido é usado para reduzir perdas de comutação, caso contrário, o balanceamento individual das tensões dos barramentos CC é usado para trazer os erros de tensão de volta a zero.

Tabela 4.3: Parâmetros utilizados para a análise comparativa

Tensão da rede (RMS)	$E_{g(RMS)}$	1440 V
Tensão da carga (RMS)	$E_{l(RMS)}$	1200 V
Tensão do barramento CC – L3D1	v_{CT}	1530 V
Tensão do barramento CC – L5D2	v_{CT}/v_{CH}	765/765 V
Tensão do barramento CC – L7D3	$v_{CT}/v_{CH}/v_{CG}$	612/612/306 V
Índice de modulação	m	0,95
Potência ativa da carga (transitório)	P_l	6,48 – 64,8 kW
Fator de potência da carga	fp_l	0,9
Frequência da rede e da carga	f_g/f_l	60/60 Hz
Frequência de chaveamento média	f_{ch-med}	4 kHz

Em relação à implementação do sistema, as variáveis e_g , e_l , v_{CT} , v_{CH} , v_{CG} , i_h e i_g são medidos por sensores e são encaminhados para um processador de sinal digital (DSP) que executa o sistema de controle e a estratégia SV-PWM para gerar os sinais de chaveamento q_{Gx} , q_{Ty} e q_{Hx} (com $x = 1, 2$ e $y = g, l, h$).

4.6 Comparações entre as Configurações L3D1, L5D2 e L7D3

Nesta seção, as estruturas convencionais (L3D1 e L5D2) e proposta (L7D3) são comparadas e analisadas em relação aos seus valores de distorções harmônicas e perdas nas chaves semicondutoras. Uma sobretensão de 20% na fundamental da rede foi considerada para todas as topologias ($OV_g = 20\%$). Simulações em malha aberta foram realizadas. Na Tabela 4.3 estão especificados os parâmetros usados nas análises.

4.6.1 Análise da distorção harmônica

A distorção harmônica do sistema foi avaliada pelo cálculo da distorção harmônica total (THD) das correntes da rede e da carga (i_g e i_l) e pelo cálculo da THD ponderada (WTHD) das tensões do conversor (v_g e v_l). Elas são calculadas a partir das seguintes equações

$$\text{THD}(\%) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} (\alpha_h)^2} \quad (4.15)$$

$$\text{WTHD}(\%) = \frac{100}{\alpha_1} \sqrt{\sum_{h=2}^{N_h} \left(\frac{\alpha_h}{h}\right)^2} \quad (4.16)$$

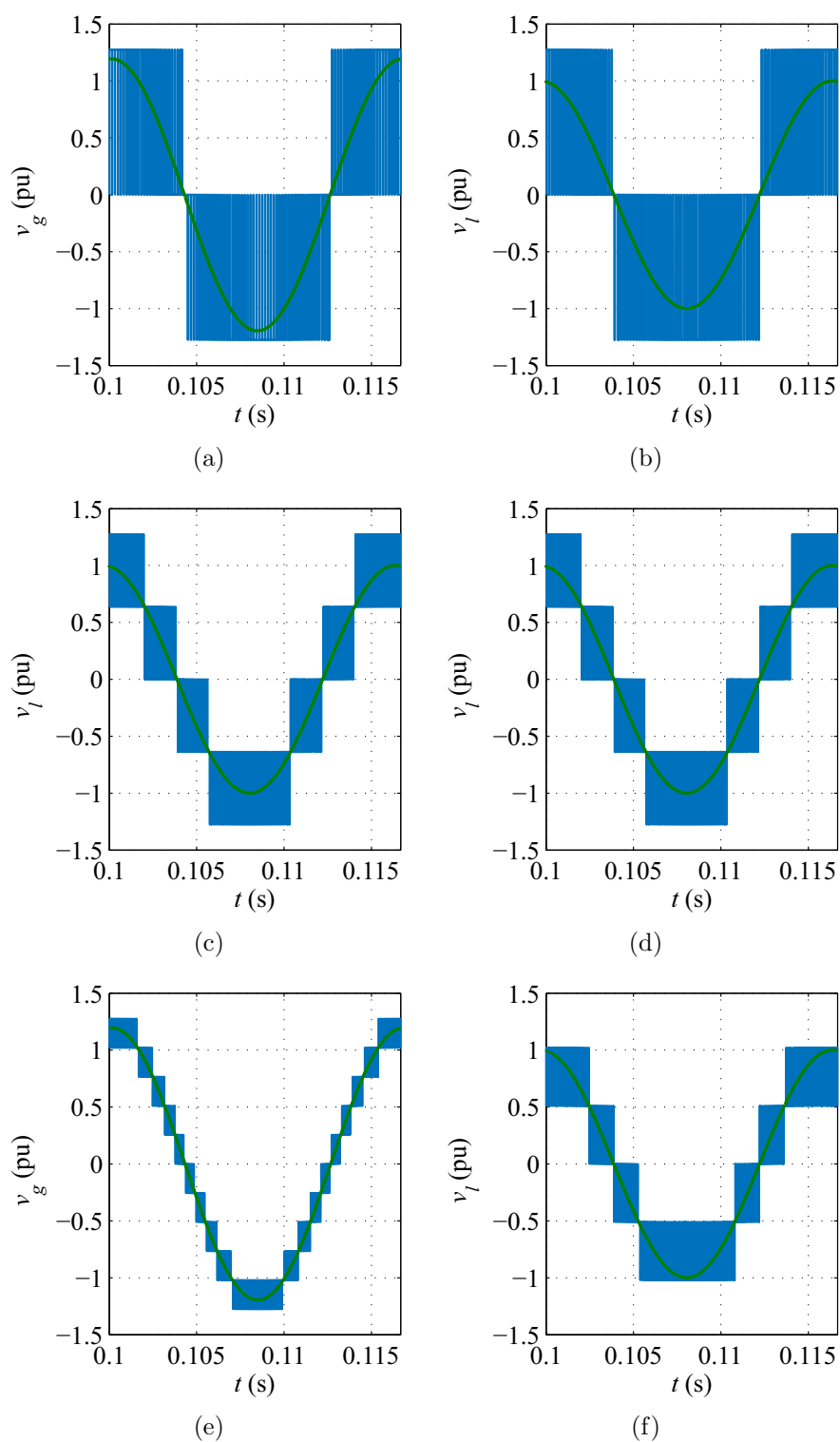


Figura 4.4: Tensões de entrada e saída dos conversores. (a) v_g da configuração L3D1. (b) v_l da configuração L3D1. (c) v_g da configuração L5D2. (d) v_l da configuração L5D2. (e) v_g da configuração L7D3. (f) v_l da configuração L7D3.

Tabela 4.4: Valores obtidos na análise de distorção harmônica dos conversores convencionais e proposto

Topologia	WTHD(%)		THD(%)	
	v_g	v_l	i_g	i_l
L3D1	0,435	0,612	6,894	1,402
L5D2	0,180	0,192	2,664	0,440
L7D3	0,049	0,104	0,845	0,238

onde α_1 é a amplitude da componente fundamental, α_h é a amplitude da h -ésima harmônica e N_h é a quantidade de harmônicas consideradas, nesse caso $N_h = 1000$.

As tensões de entrada (v_g) e de saída (v_l) do conversor estão ilustradas na Figura 4.4, enquanto o WTHD e o THD são apresentados na Tabela 4.4. Observe que os valores de WTHD e THD na entrada e saída da configuração L7D3 são menores em comparação com os dos conversores convencionais L3D1 e L5D2. Estes resultados são esperados uma vez que, em comparação com a topologia L3D1, a configuração L7D3 apresenta tensões de entrada e saída com mais níveis e menor valor de dv/dt . Comparada com a topologia L5D2, a configuração L7D3 apresenta tensão de entrada com mais níveis e menor dv/dt , além de tensão de saída com o mesmo número de níveis e menor dv/dt (veja na Figura 4.4).

4.6.2 Análise das perdas nas chaves semicondutoras

As perdas nas chaves semicondutoras foram calculadas conforme modelo mostrado em (Dias et al., 2009). São elas: (i) perdas por condução no IGBT e no diodo; e (ii) perdas por chaveamento, que incluem disparo do IGBT, bloqueio do IGBT e energia de bloqueio do diodo.

Os valores das perdas de condução (P_{cd}), perdas de chaveamento (P_{ch}) e perdas totais ($P_{to} = P_{cd} + P_{ch}$) são ilustrados na Figura 4.5. Os resultados foram obtidos fixando as amplitudes das tensões da rede e da carga e variando o valor da amplitude da corrente da carga.

Comparado aos conversores L3D1 e L5D2 [observe a Figura 4.5(a)], a topologia L7D3 apresenta maiores perdas de condução, pois possui um maior número de chaves semicondutoras. No entanto, o *rating* de tensão nos semicondutores dessa configuração são menores.

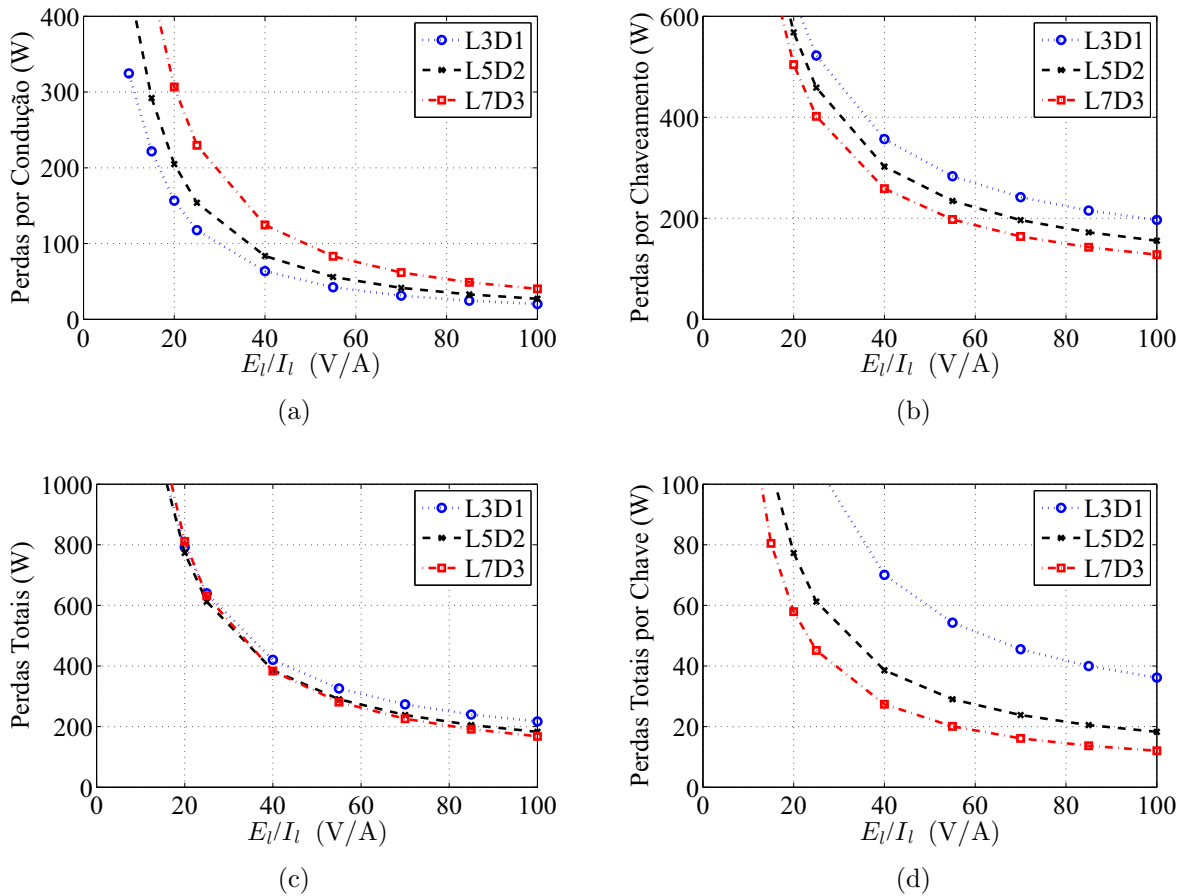


Figura 4.5: Perdas nos semicondutores com a mesma frequência de chaveamento média – 4 kHz. (a) Perdas por condução. (b) Perdas por chaveamento. (c) Perdas totais. (d) Perdas totais por chave.

Conforme observado na Figura 4.5(b), o conversor proposto possui menores perdas de chaveamento. É possível se observar, a partir dos resultados apresentados na Figura 4.5(c) que a redução nas perdas de chaveamento compensa o aumento nas perdas de condução nos casos em que o nível de tensão da carga é mais significativo que o nível de corrente da carga. Portanto, considerando um cenário de aplicação de alta tensão, ideal para estruturas multiníveis com conexão de conversores em cascata, a estrutura L7D3 apresenta perdas totais menores quando comparadas aos conversores convencionais. Assim, para aplicações em que a tensão é mais significativa que a corrente, a opção proposta torna-se mais atrativa.

Como o número de chaves semicondutoras da configuração proposta é maior que o das configurações convencionais, o valor das perdas totais por chave é então analisado. Os valores obtidos são ilustrados na Figura 4.5(d). Nesse caso, observa-se que, para a faixa de potência analisada, a estrutura proposta apresenta menores perdas totais por chave semicondutora.

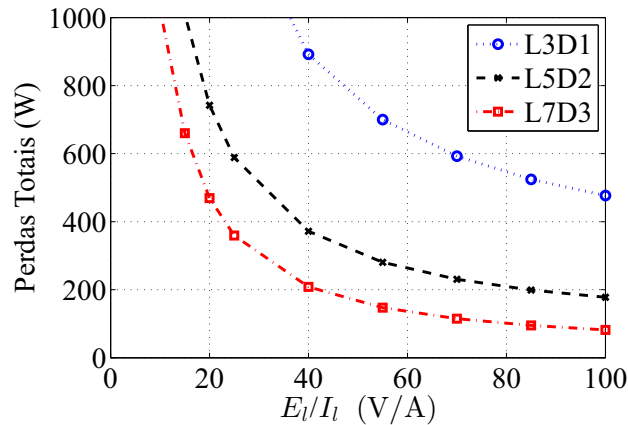


Figura 4.6: Perdas totais com a mesma distorção harmônica da corrente da rede.

Portanto, o aumento no número de chaves, em relação às estruturas convencionais, não representa um aumento de perdas na mesma proporção.

Além disso, uma vez que a distorção harmônica para a configuração L7D3 é muito baixa em comparação a dos conversores L3D1 e L5D2, a frequência de chaveamento média da topologia proposta pode ser reduzida, a fim de se obter perdas de comutação ainda menores. Na Figura 4.6 são ilustradas as curvas das perdas totais de cada configuração quando as distorções harmônicas das correntes da rede são iguais. Estes resultados são obtidos utilizando a frequência de chaveamento média das estruturas L3D1, L5D2 e L7D3 iguais a 9,26 kHz, 4,00 kHz e 1,35 kHz, respectivamente. Neste caso, a topologia proposta apresenta, mais uma vez, vantagem em relação aos conversores convencionais operando com sobretensão na rede elétrica.

4.7 Resultados Experimentais

Resultados experimentais são apresentados para validar a operação do sistema proposto, bem como a estratégia de controle desenvolvida. Os parâmetros usados nos testes estão listados na Tabela 4.5. Nas Figuras 4.7 e 4.8 estão ilustrados os resultados obtidos para a operação em regime permanente e na Figura 4.9 está mostrada a resposta a um transitório de carga. A configuração experimental é um protótipo em baixa escala baseado em dispositivos de energia da SEMIKRON, com as chaves sendo IGBTs com *drives* dedicados (SKHI23). Um processador de sinal digital (DSP) TMS320F28335 com placas de encaixe e sensores apropriados é usado para a geração dos sinais de disparo e para medir variáveis do sistema.

Tabela 4.5: Parâmetros usados nos resultados experimentais

Tensão da rede (RMS)	$E_g(RMS)$	252 V
Tensão da carga (RMS)	$E_l(RMS)$	220 V
Tensões dos barramentos CC	$v_{CT}/v_{CH}/v_{CG}$	162/162/81 V
Capacitância dos barramentos CC	C	2200 μ F
Índice de modulação	m	0,95
Potência ativa da carga (transitório)	P_l	1000 – 720 W
Fator de potência da carga	f_{pl}	0,92
Frequência da fundamental da rede e da carga	f_g/f_l	60/60 Hz
Período de amostragem	T	100 μ s

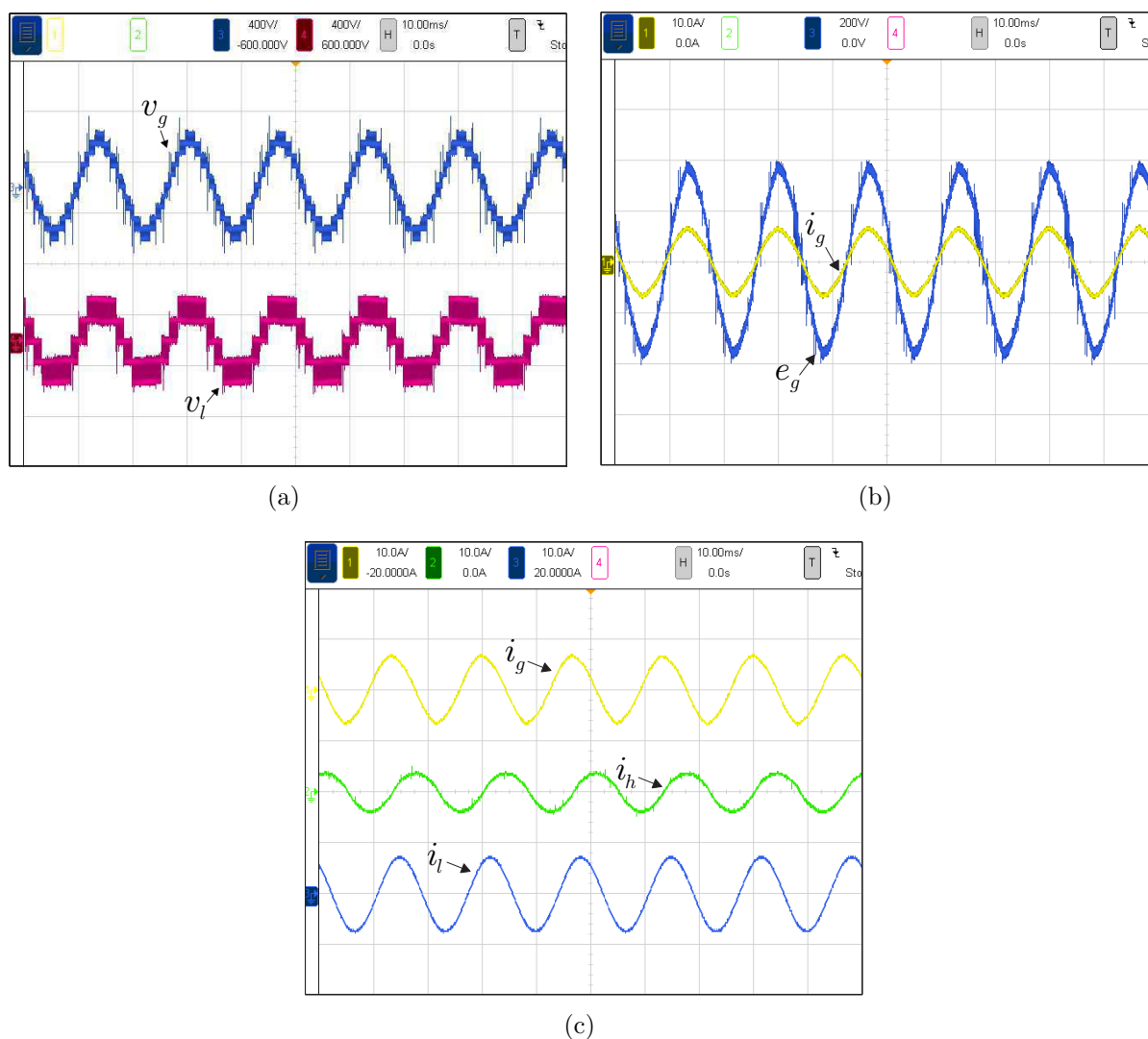


Figura 4.7: Resultados experimentais da estrutura L7D3. (a) Tensões multiníveis do conversor – v_g e v_l . (b) Tensão e corrente da rede elétrica – e_g e i_g . (c) Correntes da rede elétrica, do braço compartilhado e da carga – i_g , i_h e i_l .

Na Figura 4.7(a) estão ilustradas as curvas das tensões multiníveis do conversor, v_g e v_l , com onze e cinco níveis, respectivamente. Como a tensão do barramento CC do conversor HB-G é metade da tensão dos barramentos CC dos conversores T e HB-H, seis níveis adicionais na tensão de entrada do conversor L7D3 podem ser obtidos em relação à tensão de saída do conversor. A Figura 4.7(b) ilustra as curvas da tensão da rede elétrica (e_g) e da corrente da entrada (i_g) do conversor. Nesse cenário, o fator de potência da rede monofásica é próximo da unidade. Assim, a rede fornece apenas energia ativa para o sistema. As curvas das correntes da rede (i_g), do braço compartilhado (i_h) e da carga (i_l) da estrutura proposta são mostradas na Figura 4.7(c).

A Figura 4.8 ilustra as tensões geradas em cada módulo da topologia L7D3. A Figura 4.8(a) detalha a tensão v_{HG} do conversor HB-G, tensão da entrada e da saída do conversor T, v_{Tgh} e v_{Tlh} , e a tensão v_H do conversor HB-H. Observe que a tensão do conversor HB-H tem a frequência mais baixa. A Figura 4.8(b) ilustra as tensões filtradas dos conversores. Assim, somando as tensões filtradas v_{HG} , v_{Tgh} e v_H , a tensão de entrada senoidal v_g deve obtida. Além disso, a tensão de saída, v_l , é a soma das tensões v_{Tlh} e v_H .

A Figura 4.9 ilustra a condição em que um transitório de carga é imposto, diminuindo-se a potência da carga de $P_l = 1000$ W para $P_l = 720$ W (cerca de 28%). A corrente da carga (i_l) diminui quando uma carga com maior impedância é usada. Após o transitório de carga, observa-se que as tensões dos barramentos CC (v_{CG} , v_{CT} e v_{CH}) retornam ao valor

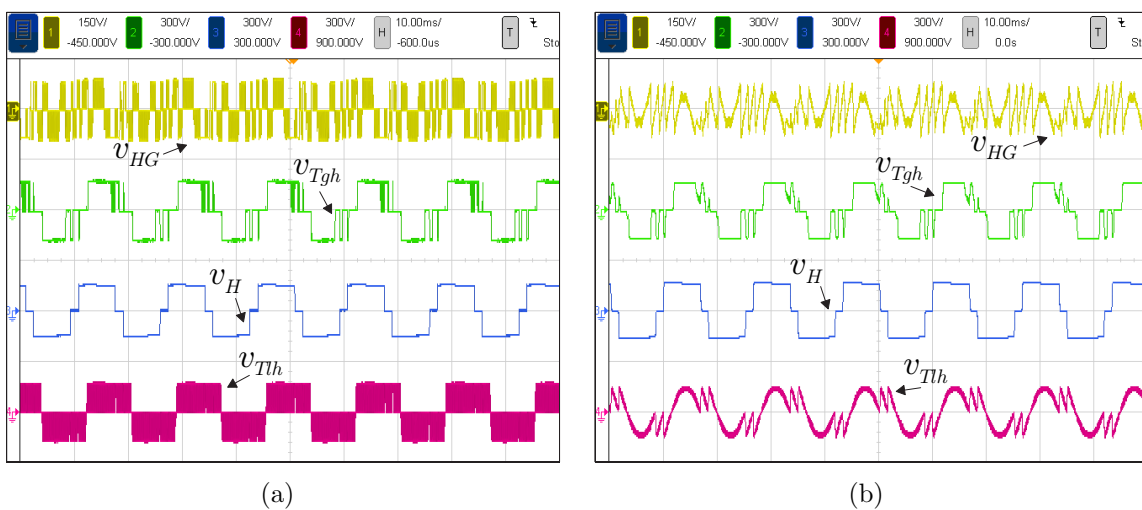


Figura 4.8: Tensões no conversor v_{HG} , v_H , v_{Tgh} e v_{Tlh} . (a) Tensões instantâneas chaveadas. (b) Tensões filtradas.

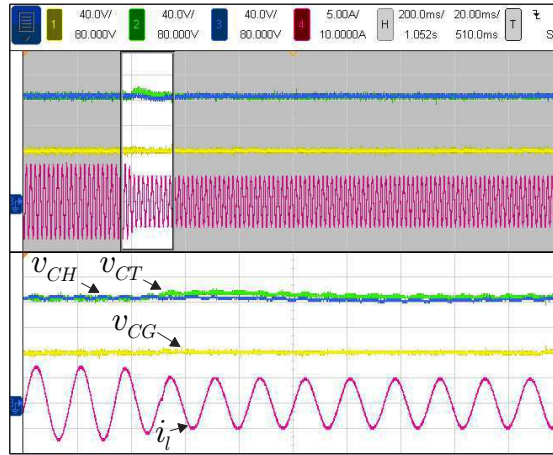


Figura 4.9: Resultado experimental do transitório de carga – corrente da carga (i_l) e tensões nos barramentos CC (v_{CG} , v_{CT} e v_{CH}).

de referência. Assim, mesmo num transitório, o conversor garante o controle adequado das tensões da rede e da carga, das tensões dos barramentos CC e o controle do fator de potência da rede próximo à unidade.

4.8 Conclusões

Neste capítulo é proposta uma topologia de conversor de energia multinível CA-CC-CA monofásico. A configuração desenvolvida não usa transformador de isolamento e é composta por um módulo L3D1 e duas pontes-H com capacitores flutuantes. Uma das pontes-H está conectada na parte compartilhada do sistema a fim de melhorar a qualidade da energia na entrada e saída do conversor. Outra ponte-H está conectada no lado da rede para compensar a sobretensão de entrada. A estrutura proposta é capaz de compensar cerca de 20% da sobretensão na fundamental da rede elétrica. A tensão restante do conversor HB-G, indisponível para compensar a sobretensão na fundamental, pode ser usada para compensar tensões harmônicas. Comparado com as topologias convencionais (L3D1 e L5D2), a estrutura proposta (L7D3) apresenta vantagens em termos de perdas de chaveamento e de distorção harmônica, além de gerar tensão de entrada com mais níveis. Tais vantagens da configuração desenvolvida justificam o aumento do número de chaves semicondutoras quando comparadas com as topologias convencionais. Para aplicações nas quais a carga exija tensões altas, as vantagens da utilização da topologia apresentada aparecem mais fortemente. Simulações e resultados experimentais demonstraram o funcionamento da estrutura investigada.

5

Conclusões Gerais e Trabalhos Futuros

5.1 Conclusões Gerais

Neste trabalho, foram apresentadas topologias de inversores (ou retificadores) e conversores CA-CC-CA monofásicos, todos com conexões série e/ou paralelo, além das topologias convencionais.

Para cada uma das topologias foram apresentados seus modelos dinâmicos, estratégia PWM e estratégia de controle. As estratégias de controle aplicadas nas estruturas apresentadas garantem fator de potência próximo a unidade nas redes monofásica; amplitude e frequência constantes nos terminais da carga; regulação das tensões nos barramentos CC; e controle das correntes de circulação quando existirem.

Foram estabelecidas comparações entre as estruturas propostas e convencionais à luz dos seguintes critérios: distorção harmônica dos sinais chaveados das tensões geradas na entrada e saída dos conversores; e nas correntes da rede elétrica e da carga; níveis de tensão mínimos requeridos nos barramentos CC; e perdas por condução e chaveamento nas chaves semicondutoras.

Para existirem ganhos no que diz respeito à distorção harmônica dos sinais de entrada e saída dos conversores propostos, foram utilizadas estratégias PWM com base em planos vetoriais e utilização de portadoras defasadas em nível (LS-PWM) e/ou fase (PS-PWM).

Além disso, o fato de existir a possibilidade de reduzir a frequência média de chaveamento nos conversores multiníveis propostos, impactam diretamente na redução das perdas por chaveamento e, conseqüentemente, aumentam a eficiência desses conversores.

No Capítulo 2 uma topologia com pontes-H conectadas em série e paralelo foi proposta. Em termos gerais, com relação aos conversores convencionais, pode-se citar as seguintes vantagens e desvantagens da topologia série/paralelo:

- Desvantagens:

1. aumento do valor e do número de elementos indutivos para a conexão paralela entre os conversores;
2. aumento do número dos capacitores à medida que módulos vão sendo inseridos em série;
3. aumento da complexidade do controle em relação à topologia convencional série por conta da inserção da corrente de circulação.

- Vantagens:

1. mesmo número de chaves semicondutoras
2. redução da tensão de barramento CC;
3. redução das correntes em cada módulo;
4. para a mesma frequência de chaveamento média, não altera os valores de distorção harmônica com o mesmo número de chaves semicondutoras das estruturas convencionais;
5. minimização das perdas nas chaves para determinados valores de tensão e corrente da carga, conforme pode ser observado na Tabela 5.1;
6. redução dos valores nominais de tensão, corrente e frequência das chaves semicondutoras;
7. menores custos em relação à solução convencional com chaves de alta potência, como pode ser visto na Tabela 5.2

No Capítulo 3 um conversor CA-CC-CA multinível é apresentado. Em relação às topologias convencionais L8D2 e L5D2, a topologia proposta se mostra capaz de reduzir a distorção

Tabela 5.1: Análise das perdas ($f_{ch-SP} = 2,5$ kHz)

Ponto de Operação	Topologia	P_{cd} (W)	P_{ch} (W)	P_{to} (W)
A	P-4HB	79,75	290,82	370,57
	S-4HB	476,08	236,56	712,64
	SP-4HB	191,60	229,00	420,60
B	P-4HB	9,20	148,01	157,21
	S-4HB	39,99	44,73	84,72
	SP-4HB	18,74	73,48	92,22
C	P-4HB	22,95	179,16	202,11
	S-4HB	117,45	83,91	201,36
	SP-4HB	50,44	108,22	158,66

Tabela 5.2: Comparação dos custos com as chaves semicondutoras: conversor proposto SP-4HB *versus* ponte-H de alta potência

	Carga 1 (1,2 kV e 12 A)		Carga 2 (1,2 kV e 32 A)		Carga 3 (3,0 kV e 24 A)		Carga 4 (3,0 kV e 80 A)	
	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L
Conversor	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L	SP-4HB	HP-2L
Fabricante	ON ¹	IXYS	ON	IXYS	IXYS	IXYS	IXYS	IXYS
Rating (V)	600	1200	600	1200	1700	3000	1700	3000
Rating (A)	6	12	16	32	12	30	40	80
USD/Chave	0,38	2,55	0,98	10,00	4,55	26,40	9,71	41,54
USD Total	6,08	10,20	15,68	40,00	72,80	105,60	155,36	166,16

¹ON Semiconductor

harmônica total das variáveis de entrada e saída. Essa informação pode ser observada na Tabela 5.3. Na tabela apresentada, a distorção das tensões e correntes da topologia L8D3 é menor que na topologia com menos chaves (L5D2), quanto na topologia com o mesmo número de chaves (L8D2). Em relação à estrutura L5D2, aumenta-se um barramento, em contrapartida as chaves utilizadas na proposta possuem *rating* de tensão menores e há um ganho na distorção harmônica por conseguir produzir tensões com mais níveis. Em relação à estrutura L8D2, além do conversor proposto gerar tensões com mais níveis com o mesmo número de chaves, essa estrutura não possui correntes de circulação, facilitando o controle das variáveis do sistema.

Uma vez que os valores de distorção harmônica são reduzidos, pôde-se baixar a frequência de comutação média do conversor L8D3 proposto até que os níveis de distorção harmônica da corrente da rede ficassem iguais aos níveis de distorção das configurações convencionais e, a partir de então, quantificou-se as perdas nos conversores (por condução, por chaveamento e totais). Os resultados podem ser observados na Figura 5.1, nos quais há redução das perdas

Tabela 5.3: Valores de THD e WTHD quando $f_{ch-med} = 2,5$ kHz

Topology	WTHD (%)		THD (%)	
	v_g	v_l	i_g	i_l
L8D2	0,149	0,149	1,875	0,246
L5D2	0,268	0,226	3,318	0,377
L8D3	0,101	0,100	1,285	0,167

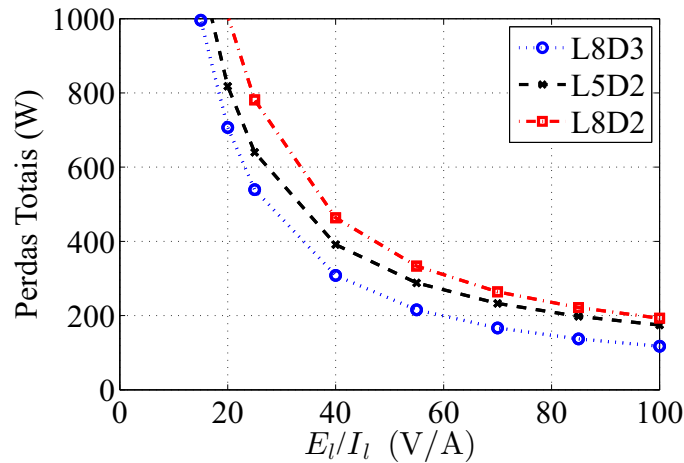


Figura 5.1: Perdas totais com a mesma distorção harmônica na corrente da rede – Topologias L8D3, L5D2 e L8D2.

da topologia proposta.

No Capítulo 4 uma topologia para minimizar os efeitos de sobretensões na rede elétrica é proposto. Nessa topologia, uma ponte-H é inserida do lado da rede na configuração já proposta na literatura L5D2. O sistema proposto foi comparado com topologias-base menores (L3D1 e L5D2) também submetidas à sobretensões. Ponderou-se uma sobretensão de 20% da fundamental na tensão da rede elétrica CA. Enquanto nas topologias convencionais há a necessidade de aumentar o valor das tensões nos barramentos CC, na topologia proposta não existe essa necessidade uma vez que uma ponte-H é adicionada.

A topologia proposta apresentou menores valores de distorção harmônica nas variáveis de entrada e saída em relação aos módulos menores. Esse fato pode ser observado na Tabela 5.4 na qual os valores foram obtidos considerando todos os conversores operando com a mesma frequência média de chaveamento.

Como os valores de distorção harmônica são menores que os das topologias convencionais, pôde-se baixar a frequência de comutação média do conversor para mitigar sobretensões

Tabela 5.4: Valores obtidos na análise de distorção harmônica dos conversores convencionais e proposto

Topology	WTHD(%)		THD(%)	
	v_g	v_l	i_g	i_l
L3D1	0,435	0,612	6,894	1,402
L5D2	0,180	0,192	2,664	0,440
L7D3	0,049	0,104	0,845	0,238

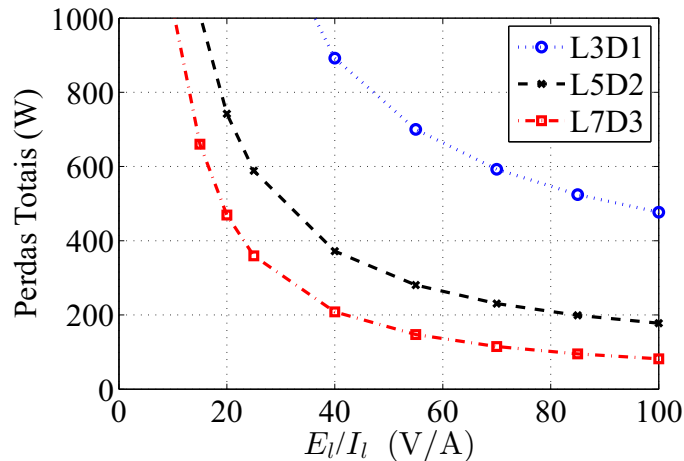


Figura 5.2: Perdas totais com a mesma distorção harmônica da corrente da rede – Topologias L7D3, L5D2 e L3D1.

proposto até que os níveis de distorção harmônica da corrente da rede ficassem iguais aos níveis de distorção das configurações convencionais e, a partir de então, quantificou-se as perdas nos conversores (por condução, por chaveamento e totais). Os resultados podem ser observados na Figura 5.2. Mais uma vez, do mesmo modo que aconteceu com a topologia multinível L8D3, a topologia proposta no Capítulo 4, L7D3, apresentou menores perdas em relação às soluções convencionais. Esse fato justifica o aumento do número de componentes.

Para aplicações nas quais a carga exija tensões altas, as vantagens das topologias CA-CC-CA propostas podem ser maiores nos termos das figuras de mérito utilizadas (distorções harmônicas e perdas nas chaves semicondutoras).

5.2 Trabalhos Futuros

Essa Tese de Doutorado, propõe a apresentação o estudo de conversores estáticos obtidos a partir da conexão série e/ou paralela entre módulos HB e L3D1 a fim de utilizar estruturas

com chaves semicondutoras com níveis de corrente, tensão e frequência reduzidas. Segue uma sequência de tópicos que podem ser abordados como trabalhos futuros.

1. Utilizar estruturas em série e paralelo com número assimétrico de conexões em série ou paralelo para aplicações com tensões altas ou correntes altas;
2. Analisar a operação do conversor série/paralelo como retificador;
3. Verificar os limites de potência entre os módulos a fim de utilizar capacitores flutuantes, no caso das conexões série/paralelo como retificador;
4. Desenvolver estudos com as topologias CA-CC-CA com número reduzido de chaves bidirecionais, substituindo-as por diodos;
5. Verificar os limites de operação dos conversores a fim de mitigar sobretensões e também harmônicos na rede elétrica.
6. Utilizar modelos de diferentes chaves semicondutoras para o estudo das perdas por condução e chaveamento nas mesmas;
7. Caracterizar as perdas nos capacitores dos barramentos CC;
8. Obter figuras em três dimensões variando ambos os valores de amplitude da tensão da carga (E_l) e de amplitude de corrente da carga (I_l) a fim de observar as consequências nos valores das perdas nos semicondutores.

Agradecimentos

Agradeço primeiramente a Deus pela vida e por ter me dado forças e sabedoria todos os dias para a longa caminhada.

À minha família por todo amor e carinho. Em nenhum momento houve dúvidas em me motivar no caminho que escolhi. O incentivo foi diferenciado para que eu conseguisse continuar em busca de todos meus sonhos.

Agradeço grandemente ao meu orientador, Prof. Cursino Brandão Jacobina, por toda ajuda, desde a iniciação científica, com muita paciência e total disponibilidade. Ao Prof. Talvanes Meneses Oliveira, pela importante ajuda no processo de formação deste texto. Aos professores da graduação e pós-graduação do departamento de Engenharia Elétrica da UFCG.

Aos amigos de longa data Abinadabe Silva, Álvaro Maciel, Ayslan Maia, Edgard Luiz, Gregory Arthur, Ítalo Roger, Luciano Barros, Montiê Vitorino, Nustenil Segundo, Túlio Dias, Vágner Fonseca e Victor Melo.

Ao IFPB e aos colegas de trabalho pelo apoio e incentivo fundamentais para a conclusão desta tese.

Por fim, agradeço a todos que de alguma forma fizeram parte direta ou indiretamente da produção deste trabalho.

Referências Bibliográficas

- (2018) DIGIKEY Electronics. Available at <https://www.digikey.com/>.
- (2018) Mouser Electronics. Available at <https://www.mouser.com/>.
- Aguilera, R. P.; Acuna, P.; Yu, Y.; Konstantinou, G.; Townsend, C. D.; Wu, B. e Agelidis, V. G. (2017) Predictive control of cascaded h-bridge converters under unbalanced power generation, *IEEE Trans. Ind. Electron.*, **64**(1):4–13.
- Akagi, H. (2001) Large static converters for industry and utility applications, *Proceedings of the IEEE*, **89**(6):976–983.
- Akagi, H. (2011) Classification, terminology, and application of the modular multilevel cascade converter (mmcc), *IEEE Trans. Power Electron.*, **26**(11):3119–3130.
- Akagi, H. (2017) Multilevel converters: Fundamental circuits and systems, *Proceedings of the IEEE*, **PP**(99):1–18.
- Asiminoaei, L.; Aeloiza, E.; Kim, J. H.; Enjeti, P.; Blaabjerg, F.; Moran, L. T. e Sul, S. K. (2006) Parallel interleaved inverters for reactive power and harmonic compensation, In: *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE*, pp. 1–7.
- Asiminoaei, L.; Aeloiza, E.; Enjeti, P. N. e Blaabjerg, F. (2008a) Shunt active-power-filter topology based on parallel interleaved inverters, *Industrial Electronics, IEEE Transactions on*, **55**(3):1175 –1189.
- Asiminoaei, L.; Aeloiza, E.; Enjeti, P. N.; Blaabjerg, F. e Danfoss, G. (2008b) Shunt active-power-filter topology based on parallel interleaved inverters, *IEEE Trans. Ind. Electron.*, **55**(3):1175–1189.
- Azli, N. A. e Choong, Y. C. (2006) Analysis on the performance of a three-phase cascaded h-bridge multilevel inverter, In: *Power and Energy Conference, 2006. PECon '06. IEEE International*, pp. 405 –410.

- de Azpeitia, M.; Fernandez, A.; Lamar, D. G.; Rodriguez, M. e Hernando, M. M. (2008) Simplified voltage-sag filler for line-interactive uninterruptible power supplies, *IEEE Trans. Ind. Electron.*, **55**(8):3005–3011.
- Baumann, M. e Kolar, J. W. (2007) Parallel connection of two three-phase three-switch buck-type unity-power-factor rectifier systems with dc-link current balancing, *Industrial Electronics, IEEE Transactions on*, **54**(6):3042 –3053.
- Beig, A. R.; Kumar, U. R. Y. e Ranganathan, V. T. (2004) A novel fifteen level inverter for photovoltaic power supply system, In: *Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE*, vol. 2, pp. 1165–1171 vol.2.
- Bhagwat, P. M. e Stefanovic, V. R. (1983) Generalized structure of a multilevel pwm inverter, *IEEE Transactions on Industry Applications*, **IA-19**(6):1057–1069.
- Brabandere, K. D.; Bolsens, B.; den Keybus, J. V.; Woyte, A.; Driesen, J. e Belmans, R. (2007) A voltage and frequency droop control method for parallel inverters, *IEEE Trans. Power Electron.*, **22**(4):1107–1115.
- Braga, H. A. C. e Barbi, I. (2000) Conversores estáticos multiníveis - uma revisão, *Controle e Automação*, **11**(01):20–28, Vol.11.
- Brando, G.; Dannier, A.; Del Pizzo, A. e Rizzo, R. (2010) A high performance control technique of power electronic transformers in medium voltage grid-connected pv plants, In: *Electrical Machines (ICEM), 2010 XIX International Conference on*, pp. 1 –6.
- Campanhol, L. B. G.; da Silva, S. A. O. e Azauri, A. O. (2015) A three-phase four-wire grid-connected photovoltaic system using a dual unified power quality conditioner, In: *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1–6.
- Carpita, M.; Marchesoni, M.; Pellerin, M. e Moser, D. (2008) Multilevel converter for traction applications: Small-scale prototype tests results, *Industrial Electronics, IEEE Transactions on*, **55**(5):2203 –2212.
- Chang, J. M.; Chang, W. N. e Chiang, S. J. (2006) Multilevel single-phase rectifier inverter with cascaded connection of two three-arm converters, *IEE Proceedings - Electric Power Applications*, **153**(5):719–725.

- Chavarria, J.; Biel, D.; Guinjoan, F.; Meza, C. e Negroni, J. J. (2013) Energy-balance control of pv cascaded multilevel grid-connected inverters under level-shifted and phase-shifted pwms, *Industrial Electronics, IEEE Transactions on*, **60**(1):98 –111.
- Choi, J.-H.; Kwon, J.-M.; Jung, J.-H. e Kwon, B.-H. (2005) High-performance online ups using three-leg-type converter, *IEEE Trans. Ind. Electron.*, **52**(3):889–897.
- Choi, N. S.; Cho, J. G. e Cho, G. H. (1991) A general circuit topology of multilevel inverter, In: *PESC '91 Record 22nd Annual IEEE Power Electronics Specialists Conference*, pp. 96–103.
- Chomat, M. e Lipo, T. A. (2001) Adjustable-speed drive with single-phase induction machine for hvac applications, In: *2001 IEEE 32nd Annual Power Electronics Specialists Conference*, vol. 3, pp. 1446–1451 vol. 3.
- Chowdhury, S.; Wheeler, P. W.; Patel, C. e Gerada, C. (2016) A multilevel converter with a floating bridge for open-end winding motor drive applications, *IEEE Trans. Ind. Electron.*, **63**(9):5366–5375.
- Corzine, K. e Familiant, Y. (2002) A new cascaded multilevel h-bridge drive, *IEEE Trans. Power Electron.*, **17**(1):125–131.
- Corzine, K. A. e Baker, J. R. (2002) Multilevel voltage-source duty-cycle modulation: analysis and implementation, *Industrial Electronics, IEEE Transactions on*, **49**(5):1009 – 1016.
- Dell'Aquila, A.; Liserre, M.; Monopoli, V. G. e Cecati, C. (2003) Design of a back-to-back multilevel induction motor drive for traction systems, In: *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*, vol. 4, pp. 1764–1769 vol.4.
- Dias, J. A. A.; dos Santos, E. C.; Jacobina, C. B. e da Silva, E. R. C. (2009) Application of single-phase to three-phase converter motor drive systems with igbt dual module losses reduction, In: *2009 Brazilian Power Electronics Conference*, pp. 1155–1162.
- Ding, K.; Cheng, K. W. E.; Xue, X. D.; Divakar, B. P.; Wang, S. X.; Xu, C. D. e Wang, D. H. (2009) A novel single-phase voltage sag restorer with diode-clamped multilevel bridge, In: *PESA '09*, pp. 1–6.
- Dixon, J.; Moran, L.; Rodriguez, J. e Domke, R. (2005) Reactive power compensation technologies: State-of-the-art review, *Proceedings of the IEEE*, **93**(12):2144 –2164.

- Dixon, J. W. e Ooi, B. T. (1989) Series and parallel operation of hysteresis current-controlled pwm rectifiers, *IEEE Transactions on Industry Applications*, **25**(4):644–651.
- Du, Z.; Ozpineci, B.; Tolbert, L. M. e Chiasson, J. N. (2009) Dc-ac cascaded h-bridge multilevel boost inverter with no inductors for electric/hybrid electric vehicle applications, *IEEE Transactions on Industry Applications*, **45**(3):963–970.
- Dybko, M. e Brovanov, S. (2014) Switching frequency circulating current analysis in parallel-connected multilevel npc converters, In: *2014 16th International Power Electronics and Motion Control Conference and Exposition*, pp. 1195–1203.
- Farrer, W. (2006) Significant source harmonic reduction achieved using direct parallel connection of two 6-pulse converters, *Electric Power Applications*, *IEE Proceedings -*, **153**(2):167 – 176.
- Feng, C.; Liang, J.; Agelidis, V. G. e Green, T. C. (2006) A multi-modular system based on parallel-connected multilevel flying capacitor converters controlled with fundamental frequency spwm, In: *IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics*, pp. 2360–2365.
- Franquelo, L. G.; Rodriguez, J.; Leon, J. I.; Kouro, S.; Portillo, R. e Prats, M. A. M. (2008) The age of multilevel converters arrives, *IEEE Ind. Electron. Mag.*, **2**(2):28–39.
- Freitas, I. S.; Jacobina, C. B.; da Silva, E. R. C. e Oliveira, T. M. (2010) Single-phase AC-DC-AC three-level three-leg converter, *IEEE Trans. Ind. Electron.*, **57**(12):4075–4084.
- de Freitas, N. B.; Jacobina, C. B.; Maia, A. C. N. e Melo, V. F. M. B. (2017) Six-leg single-phase multilevel rectifier inverter: Pwm strategies and control, *IEEE Trans. Ind. Appl.*, **53**(1):350–361.
- Fujita, H.; Tominaga, S. e Akagi, H. (1996) Analysis and design of a dc voltage-controlled static var compensator using quad-series voltage-source inverters, *IEEE Transactions on Industry Applications*, **32**(4):970–978.
- Hammond, P. W. (1997) A new approach to enhance power quality for medium voltage ac drives, *IEEE Trans. Ind. Appl.*, **33**(1):202–208.
- Ilhami Colak, Ersan Kabalci, R. B. e Sagiroglu, S. (2009) The design and analysis of a 5-level cascaded voltage source inverter with low thd, *IEEE Transactions Power Electronics*, pp. 575–580.

- Jacobina, C. B.; de R. Correa, M. B.; Pinheiro, R. F.; da Silva, E. R. C. e Lima, A. M. N. (2001a) Modeling and control of unbalanced three-phase systems containing PWM converters, *IEEE Trans. Ind. Appl.*, **37**(6):1807–1816.
- Jacobina, C. B.; de R. Correa, M. B.; Pinheiro, R. F.; da Silva, E. R. C. e Lima, A. M. N. (2001b) Modeling and control of unbalanced three-phase systems containing PWM converters, *IEEE Trans. Ind. Appl.*, **37**(6):1807–1816.
- Jacobina, C. B.; de Freitas, I. S. e da Silva, E. R. C. (2007) Reduced-switch-count six-leg converters for three-phase-to-three-phase/four-wire applications, *IEEE Trans. Ind. Electron.*, **54**(2):963–973.
- Jacobina, C. B.; Oliveira, A. C.; Matias, R. R. e Queiroz, A. P. D. (2008) Three-phase series active power filter without dc voltage source, In: *2008 IEEE Power Electronics Specialists Conference*, pp. 880–884.
- Jacobina, C. B.; dos Santos, E. C. e Rocha, N. (2010) Generalized ac-dc single-phase boost rectifier, In: *2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 1183–1190.
- Jacobina, C. B.; de P. D. Queiroz, A.; Maia, A. C. N.; da Silva, E. R. C. e Oliveira, A. C. (2013) Ac-dc-ac multilevel converters based on three-leg converters, In: *2013 IEEE Energy Convers. Congr. and Expo.*, pp. 5312–5319.
- Jang, Y.; Jovanovic, M. M.; Dillman, D. L.; Li, S. e Yang, C. (2011) Input-voltage balancing of series-connected converters, In: *2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 1153–1160.
- Keller, C. e Tadros, Y. (1993) Are paralleled igbt modules or paralleled igbt inverters the better choice?, In: *PEA '93*, pp. 1–6, Vol.5.
- Khadkikar, V. (2012) Enhancing electric power quality using upqc: A comprehensive overview, *IEEE Trans. Power Electron.*, **27**(5):2284–2297.
- Khoucha, F.; Lagoun, S. M.; Marouani, K.; Kheloui, A. e El Hachemi Benbouzid, M. (2010) Hybrid cascaded h-bridge multilevel-inverter induction-motor-drive direct torque control for automotive applications, *Industrial Electronics, IEEE Transactions on*, **57**(3):892 – 899.

- Knott, A.; Andersen, T. M.; Kamby, P.; Pedersen, J. A.; Madsen, M. P.; Kovacevic, M. e Andersen, M. A. E. (2014) Evolution of very high frequency power supplies, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, **2**(3):386–394.
- Komatsuzaki, Y. (1994a) Cross current control for parallel operating three phase inverter, In: *PESC'94 IEEE*, pp. 943–950, Vol.2.
- Komatsuzaki, Y. (1994b) Cross current control for parallel operating three phase inverter, In: *Power Electronics Specialists Conference, PESC '94 Record., 25th Annual IEEE*, pp. 943 –950 vol.2.
- Konstantinou, G.; Pou, J.; Capella, G. J.; Song, K.; Ceballos, S. e Agelidis, V. G. (2016) Interleaved operation of three-level neutral point clamped converter legs and reduction of circulating currents under she-pwm, *IEEE Trans. Ind. Electron.*, **63**(6):3323–3332.
- Konstantinou, G. S.; Pulikanti, S. R. e Agelidis, V. G. (2010) Harmonic elimination control of a five-level dc-ac cascaded h-bridge hybrid inverter, In: *The 2nd International Symposium on Power Electronics for Distributed Generation Systems*, pp. 352–357.
- Kouro, S.; Malinowski, M.; Gopakumar, K.; Pou, J.; Franquelo, L. G.; Wu, B.; Rodriguez, J.; Perez, M. A. e Leon, J. I. (2010) Recent advances and industrial applications of multilevel converters, *IEEE Trans. Ind. Electron.*, **57**(8):2553–2580.
- Kumar, A. K. e Padiyar, K. R. (2008) Modeling, analysis and control of a chain cell converter, In: *Power System Technology and IEEE Power India Conference, 2008. POWERCON 2008. Joint International Conference on*, pp. 1 –8.
- Lakshminarayanan, S.; Kanchan, R. S.; Tekwani, P. N. e Gopakumar, K. (2006) Multilevel inverter with 12-sided polygonal voltage space vector locations for induction motor drive, *Electric Power Applications*, *IEE Proceedings -*, **153**(3):411 – 419.
- Ledwich, G. e Doulai, P. (1995) Multiple converter performance and active filtering, *IEEE Transactions on Power Electronics*, **10**(3):273–279.
- Lega, A.; Munk-Nielsen, S.; Blaabjerg, F. e Casadei, D. (2007) Multilevel converters for ups applications: comparison and implementation., In: *Power Electronics and Applications, 2007 European Conference on*, pp. 1–9.
- Lezana, P.; Rodriguez, J. e Oyarzun, D. A. (2008) Cascaded multilevel inverter with regeneration capability and reduced number of switches, *IEEE Trans. Ind. Electron.*, **55**(3):1059–

- 1066.
- Li, P. e Hu, Y. (2016) Unified non-inverting and inverting pwm ac-ac converter with versatile modes of operation, *IEEE Trans. Ind. Electron.*, **PP**(99):1–1.
- Liang, Y. e Nwankpa, C. O. (1999) A new type of statcom based on cascading voltage-source inverters with phase-shifted unipolar spwm, *IEEE Transactions on Industry Applications*, **35**(5):1118–1123.
- Lin, B. . e Huang, C. . (2005) Single-phase ac/dc/ac converter based on capacitor clamped topology, *IEE Proceedings - Electric Power Applications*, **152**(3):464–472.
- Liu, H.; Tolbert, L. M.; Khomfoi, S.; Ozpineci, B. e Du, Z. (2008) Hybrid cascaded multilevel inverter with pwm control method, In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, pp. 162 –166.
- Loh, P. C.; Holmes, D. G.; Fukuta, Y. e Lipo, T. A. (2003) Reduced common-mode modulation strategies for cascaded multilevel inverters, *IEEE Transactions on Industry Applications*, **39**(5):1386–1395.
- Loh, P. C.; Holmes, D. G.; Fukuta, Y. e Lipo, T. A. (2004) A reduced common mode hysteresis current regulation strategy for multilevel inverters, *IEEE Transactions on Power Electronics*, **19**(1):192–200.
- Maia, A. C. N. e Jacobina, C. B. (2014) Single-phase ac-dc-ac multilevel five-leg converter, *IET Power Electronics*, **7**(11):2733–2742.
- Maia, A. C. N.; Jacobina, C. B.; de Freitas, N. B. e Vitorino, M. A. (2016) Investigation of three-phase ac-dc-ac multilevel nine-leg converter, *IEEE Trans. Ind. Appl*, **52**(5):4156–4169.
- Malinowski, M.; Gopakumar, K.; Rodriguez, J. e Pérez, M. A. (2010) A survey on cascaded multilevel inverters, *IEEE Trans. Ind. Electron.*, **57**(7):2197–2206.
- Manjrekar, M. D. e Lipo, T. A. (1998) A generalized structure of multilevel power converter, In: *1998 International Conference on Power Electronic Drives and Energy Systems for Industrial Growth, 1998. Proceedings.*, vol. 1, pp. 62–67 Vol.1.
- Manjrekar, M. D.; Steimer, P. K. e Lipo, T. A. (2000) Hybrid multilevel power conversion system: a competitive solution for high-power applications, *IEEE Transactions on Industry Applications*, **36**(3):834–841.

- Marchesoni, M.; Mazzucchelli, M. e Tenconi, S. (1990) A nonconventional power converter for plasma stabilization, *IEEE Transactions on Power Electronics*, **5**(2):212–219.
- Mariethoz, S. e Rufer, A. (2002) Design and control of asymmetrical multi-level inverters, In: *IEEE 2002 28th Annual Conference of the Industrial Electronics Society. IECON 02*, vol. 1, pp. 840–845 vol.1.
- Matakas, L. e Giaretta, A. R. (2011) Voltage and current tracking control for the parallel connection of vsc h-bridge converters without transformer, In: *Power Electronics Conference (COBEP), 2011 Brazilian*, pp. 1087 –1094.
- Matsui, K.; Kawata, Y. e Ueda, F. (2000) Application of parallel connected npc-pwm inverters with multilevel modulation for ac motor drive, *IEEE Trans. Power Electron.*, **15**(5):901–907.
- Meynard, T. A. e Foch, H. (1992) Multi-level conversion: high voltage choppers and voltage-source inverters, In: *PESC '92 Record. 23rd Annual IEEE Power Electronics Specialists Conference*, pp. 397–403 vol.1.
- Meynard, T. A.; Foch, H.; Thomas, P.; Courault, J.; Jakob, R. e Nahrstaedt, M. (2002) Multicell converters: basic concepts and industry applications, *IEEE Trans. Ind. Electron.*, **49**(5):955–964.
- Mohan, N.; Underland, T. M. e Robbins, W. P. (2003) *Power Electronics: Converters, Applications and Design*, John Wiley e Sons, INC, United States of America, 3^o edic..
- Mortezaei, A.; Simoes, M. G.; Bubshait, A. S.; Busarello, T. D. C.; Marafao, F. P. e Al-Durra, A. (2017) Multifunctional control strategy for asymmetrical cascaded h-bridge inverter in microgrid applications, *IEEE Trans. Ind. Appl.*, **53**(2):1538–1551.
- Munoz, J. A.; Espinoza, J. R.; Baier, C. R.; Moran, L. A.; Espinosa, E. E.; Melin, P. E. e Sbarbaro, D. G. (2012) Design of a discrete-time linear control strategy for a multicell upqc, *IEEE Trans. Ind. Electron.*, **59**(10):3797–3807.
- Nabae, A.; Takahashi, I. e Akagi, H. (1981) A new neutral-point-clamped pwm inverter, *IEEE Trans. Ind. Appl.*, **IA-17**(5):518–523.
- Neacsu, D. O.; Wagner, E. e Borowy, B. S. (2008) A simulation benchmark for selection of the pwm algorithms for three-phase interleaved converters, *IEEE Trans. Ind. Electron.*, **55**(4):1628–1636.

- Nguyen, T. V.; Jeannin, P.; Vagnon, E.; Frey, D. e Crebier, J. (2011) Series connection of igbts with self-powering technique and 3-d topology, *IEEE Transactions on Industry Applications*, **47**(4):1844–1852.
- de P. D. Queiroz, A.; Jacobina, C. B.; de Freitas, N. B.; Maia, A. C. N. e Melo, V. F. M. B. (2017a) Single-phase ac-dc-ac multilevel converter based on h-bridges and three-leg converters connected in series, In: *2017 IEEE Energy Convers. Congr. and Expo. (ECCE)*, pp. 2129–2136.
- de P. D. Queiroz, A.; Jacobina, C. B.; Maia, A. C. N.; Melo, V. F. M. B.; de Freitas, N. B. e de A. Carlos, G. A. (2017b) Single-phase ac-dc-ac multilevel converter for grid overvoltage based on an h-bridge connected in series to the five-leg converter, In: *2017 IEEE Energy Convers. Congr. and Expo. (ECCE)*, pp. 667–674.
- de P. D. Queiroz, A.; Jacobina, C. B.; Maia, A. C. N.; Melo, V. F. M. B. e da Silva, I. (2017c) Investigation of single-phase multilevel inverter based on series/parallel-connected h-bridges, In: *2017 IEEE Energy Convers. Congr. and Expo. (ECCE)*, pp. 148–155.
- Park, J.-K.; Kwon, J.-M.; Eung-Ho, K. e Kwon, B.-H. (2008a) High-performance transformerless online ups, *IEEE Trans. Ind. Electron.*, **55**(8):2943–2953.
- Park, J. K.; Kwon, J. M.; Kim, E. H. e Kwon, B. H. (2008b) High-performance transformerless online ups, *Industrial Electronics, IEEE Transactions on*, **55**(8):2943–2953.
- de Paula Dias Queiroz, A.; Jacobina, C. B.; de Freitas, N. B.; Maia, A. C. N. e Melo, V. F. M. B. (2018a) Single-phase ac-dc-ac multilevel converter based on h-bridges and three-leg converters connected in series, *IEEE Trans. Ind. Appl.*, **54**(5):4696–4706.
- de Paula Dias Queiroz, A.; Jacobina, C. B.; Maia, A. C. N.; Melo, V. F. M. B.; de Freitas, N. B. e de Almeida Carlos, G. A. (2018b) Single-phase ac-dc-ac multilevel converter for grid overvoltage based on an h-bridge connected in series to the five-leg converter, *IEEE Trans. Ind. Appl.*, **54**(5):4584–4593.
- de Paula Dias Queiroz, A.; Jacobina, C. B.; Maia, A. C. N.; Melo, V. F. M. B. e da Silva, I. (2018c) Investigation of a single-phase multilevel inverter based on series/parallel-connected h-bridges, *IEEE Trans. Ind. Appl.*, **54**(5):4707–4716.
- Peng, F. Z. (2000) A generalized multilevel inverter topology with self voltage balancing, In: *IAC'00 IEEE*, pp. 2024–2031, Vol.3.

- Peng, F. Z. e Lai, J.-S. (1997) Dynamic performance and control of a static var generator using cascade multilevel inverters, *IEEE Transactions on Industry Applications*, **33**(3):748–755.
- Peng, F. Z.; Qian, W. e Cao, D. (2010) Recent advances in multilevel converter/inverter topologies and applications, In: *Power Electronics Conference (IPEC), 2010 International*, pp. 492 –501.
- Qin, Z.; Loh, P. C. e Blaabjerg, F. (2016) Modulation schemes with enhanced switch thermal distribution for single-phase ac-dc-ac reduced-switch converters, *IEEE Trans. Power Electron.*, **31**(4):3302–3313.
- Rashed, M.; Klumpner, C. e Asher, G. (2010) Hybrid cascaded multilevel converter with integrated series active power filter for interfacing energy storage system to medium voltage grid, In: *Power Electronics Conference (IPEC), 2010 International*, pp. 1236 –1243.
- Rashed, M.; Klumpner, C. e Asher, G. (2011) Power losses evaluation of three multilevel converter topologies for direct interface with medium voltage grids, In: *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*, pp. 1 –10.
- Rivera, S.; Kouro, S.; Wu, B.; Leon, J. I.; Rodriguez, J. e Franquelo, L. G. (2011) Cascaded h-bridge multilevel converter multistring topology for large scale photovoltaic systems, In: *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, pp. 1837 –1844.
- Rodriguez, J.; Lai, J.-S. e Peng, F. Z. (2002) Multilevel inverters: a survey of topologies, controls, and applications, *IEEE Transactions on Industrial Electronics*, **49**(4):724–738.
- Rodriguez, J.; Franquelo, L. G.; Kouro, S.; Leon, J. I.; Portillo, R. C.; Prats, M. A. M. e Perez, M. A. (2009) Multilevel converters: An enabling technology for high-power applications, *Proceedings of the IEEE*, **97**(11):1786–1817.
- Rohten, J. A.; Espinoza, J. R.; Munoz, J. A.; Melin, P. E. e Espinosa, E. E. (2011) Discrete nonlinear control based on a double dq transform of a multi-cell upqc, In: *IECON 2011 - 37th Annual Conference of the IEEE Industrial Electronics Society*, pp. 4134–4139.
- Saeedifard, M.; Nikkhajoei, H. e Irvani, R. (2007) A space vector modulated statcom based on a three-level neutral point clamped converter, *IEEE Transactions on Power Delivery*,

22(2):1029–1039.

Schonknecht, A. e De Doncker, R. W. A. A. (2003) Novel topology for parallel connection of soft-switching high-power high-frequency inverters, *Industry Applications, IEEE Transactions on*, **39**(2):550 – 555.

Sepahvand, H.; Ferdowsi, M. e Corzine, K. A. (2010) A seven-level converter using a combination of staircase and pwm switching methods, In: *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, pp. 2307 –2310.

Shakweh, Y. e Lewis, E. A. (1999) Assessment of medium voltage pwm vsi topologies for multi-megawatt variable speed drive applications, In: *30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No.99CH36321)*, vol. 2, pp. 965–971 vol.2.

Shin, J. W.; Shin, H.; Seo, G. S.; Ha, J. I. e Cho, B. H. (2013) Low-common mode voltage h-bridge converter with additional switch legs, *Power Electronics, IEEE Transactions on*, **28**(4):1773 –1782.

Soto, D. e Green, T. C. (2002) A comparison of high-power converter topologies for the implementation of facts controllers, *IEEE Transactions on Industrial Electronics*, **49**(5):1072–1080.

Spichartz, M.; Staudt, V. e Steimel, A. (2012) Analysis of the module-voltage fluctuations of the modular multilevel converter at variable speed drive applications, In: *Optimization of Electrical and Electronic Equipment (OPTIM), 2012 13th International Conference on*, pp. 751 –758.

Sun, X.; Wong, L.-K.; Lee, Y.-S. e Xu, D. (2006) Design and analysis of an optimal controller for parallel multi-inverter systems, *Circuits and Systems II: Express Briefs, IEEE Transactions on*, **53**(1):56 –61.

Tenconi, S. M.; Carpita, M.; Bacigalupo, C. e Cali, R. (1995) Multilevel voltage source converters for medium voltage adjustable speed drives, In: *1995 Proceedings of the IEEE International Symposium on Industrial Electronics*, vol. 1, pp. 91–98 vol.1.

Teodorescu, R.; Blaabjerg, F.; Pedersen, J. K.; Cengelci, E. e Enjeti, P. (2000) Cascade industrial vsi gives medium voltage-a case study, In: *IEE Seminar PWM Medium Voltage Drives (Ref. No. 2000/063)*, pp. 5/1–5/4.

- Thitichaiworakorn, N.; Hagiwara, M. e Akagi, H. (2014) Experimental verification of a modular multilevel cascade inverter based on double-star bridge cells, *IEEE Trans. Ind. Appl.*, **50**(1):509–519.
- Trinh, Q. N. e Lee, H. H. (2013) An advanced current control strategy for three-phase shunt active power filters, *IEEE Trans. Ind. Electron.*, **60**(12):5400–5410.
- Vazquez, S.; Leon, J. I.; Franquelo, L. G.; Padilla, J. J. e Carrasco, J. M. (2009) Dc-voltage-ratio control strategy for multilevel cascaded converters fed with a single dc source, *Industrial Electronics, IEEE Transactions on*, **56**(7):2513–2521.
- Wang, B. e Illindala, M. (2006) Operation and control of a dynamic voltage restorer using transformer coupled h-bridge converters, *IEEE Transactions on Power Electronics*, **21**(4):1053–1061.
- Wang, F.; Zhang, Z.; Ericson, T.; Raju, R.; Burgos, R. e Boroyevich, D. (2015) Advances in power conversion and drives for shipboard systems, *Proceedings of the IEEE*, **103**(12):2285–2311.
- Wu, J. C.; Jou, H. L.; Wu, K. D. e Jan, S. J. (2011) Three-arm ac automatic voltage regulator, *IEEE Trans. Ind. Electron.*, **58**(2):567–575.
- Xu, Q.; Ma, F.; Luo, A.; He, Z. e Xiao, H. (2016) Analysis and control of m3c-based upqc for power quality improvement in medium/high-voltage power grid, *IEEE Trans. Power Electron.*, **31**(12):8182–8194.
- Xu, S.; Song, Q.; Liu, W. e Tong, L. (2006) Research on compensation for electric arc furnace using measurement field data in distribution supply system, In: *2006 37th IEEE Power Electronics Specialists Conference*, pp. 1–6.
- Xu, Z.; Li, R.; Zhu, H.; Xu, D. e Zhang, C. C. H. (2012) Control of parallel multiple converters for direct-drive permanent-magnet wind power generation systems, *Power Electronics, IEEE Transactions on*, **27**(3):1259–1270.
- Yang, X.; Feng, F.; Duan, X. e Tian, L. (2008) Research on the control strategy of the transformer-isolated multilevel h-bridges dstatcom for three-phase unbalanced load compensation, In: *2008 China International Conference on Electricity Distribution*, pp. 1–6.
- Yasmeena e Das, G. T. R. (2016) A review of upqc topologies for reduced dc link voltage with matlab simulation models, In: *2016 International Conference on Emerging Trends*

in Engineering, Technology and Science (ICETETS), pp. 1–7.

- Ye, Z.; Jain, P. K. e Sen, P. C. (2007) Circulating current minimization in high-frequency ac power distribution architecture with multiple inverter modules operated in parallel, *Industrial Electronics, IEEE Transactions on*, **54**(5):2673 –2687.
- Zhang, D.; Wang, F.; Burgos, R.; Lai, R. e Boroyevich, D. (2010) Impact of interleaving on ac passive components of paralleled three-phase voltage-source converters, *IEEE Trans. Ind. Appl.*, **46**(3):1042–1054.
- Zhang, Z. e Fahmi, N. R. (2003) Modelling and analysis of a cascade 11-level inverters-based svg with control strategies for electric arc furnace (eaf) application, *IEE Proceedings - Generation, Transmission and Distribution*, **150**(2):217–223.
- Zhou, K. e Wang, D. (2002) Relationship between space-vector modulation and three-phase carrier-based pwm: a comprehensive analysis [three-phase inverters], *IEEE Trans. Ind. Electron.*, **49**(1):186–196.